

UNIVERSIDADE FEDERAL DE UBERLÂNDIA
FACULDADE DE ENGENHARIA ELÉTRICA
PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA



CONVERSOR DUPLO FORWARD PWM A DUAS
CHAVES PRINCIPAIS E DUAS CHAVES
AUXILIARES COM COMUTAÇÃO SUAVE

ARTHUR JARDIM NOGUEIRA BORGES

MAIO
2006

UNIVERSIDADE FEDERAL DE UBERLÂNDIA
FACULDADE DE ENGENHARIA ELÉTRICA
PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

CONVERTOR DUPLO FORWARD PWM A DUAS
CHAVES PRINCIPAIS E DUAS CHAVES
AUXILIARES COM COMUTAÇÃO SUAVE

Dissertação apresentada por Arthur Jardim Nogueira Borges à
Universidade Federal de Uberlândia para a obtenção do título de
Mestre em Engenharia Elétrica aprovada em 12/05/2006 pela
banca examinadora:

Prof. Luiz Carlos de Freitas Dr. Eng. (Orientador- UFU)

Prof. João Batista Vieira Jr., Dr. Eng. (UFU)

Prof. Valdeir José Faria, Dr. Eng. (UFU)

Prof. João Carlos de Oliveira, Dr. Eng. (UFU)

Prof. Carlos Henrique Gonçalves Treviso, Dr. Eng. (UEL)

FICHA CATALOGRÁFICA

Elaborada pelo Sistema de Bibliotecas da UFU / Setor de Catalogação e Classificação

B732c Borges, Arthur Jardim Nogueira, 1979-
 Conversor duplo Forward PWM a duas chaves principais e duas chaves
 auxiliares com comutação suave / Arthur Jardim Nogueira Borges. -
 Uberlândia, 2006.
 107f. : il.
 Orientador: Luiz Carlos de Freitas.
 Dissertação (mestrado) – Universidade Federal de Uberlândia, Progra-
 ma de Pós-Graduação em Engenharia Elétrica.
 Inclui bibliografia.
 1. Eletrônica de potência - Teses. I. Freitas, Luiz Carlos de. II. Univer-
 sidade Federal de Uberlândia. Programa de Pós-Graduação em Engenharia
 Elétrica. III. Título.

CDU: 621.38

**CONVERTOR DUPLO FORWARD PWM A DUAS
CHAVES PRINCIPAIS E DUAS CHAVES
AUXILIARES COM COMUTAÇÃO SUAVE**

ARTHUR JARDIM NOGUEIRA BORGES

Dissertação apresentada por Arthur Jardim Nogueira Borges à Universidade Federal de Uberlândia para a obtenção do título de Mestre em Engenharia Elétrica.

Prof. Luiz Carlos de Freitas, Dr. Eng.

Orientador

*Aos chineses que, em boa parte pela eletrônica,
duplicam suas riquezas a cada oito anos e seguem o
caminho das nações mais invejadas deste planeta
enquanto, na América Latina, discutem-se ideologias.*

AGRADECIMENTOS

Ao CNPq e aos meus pais pelo apoio financeiro. Ao meu orientador, aos meus professores e aos meus colegas pelo apoio intelectual.

Borges, A.J.N. Conversor duplo forward pwm a duas chaves principais e duas chaves auxiliares com comutação suave – Uberlândia, FEELT-UFU, 2006, 108p.

Converter uma tensão constante em outra tensão de valor constante é necessário em inúmeras aplicações tecnológicas, desde carregar uma bateria de celular, até alimentar um motor de corrente contínua de aplicação industrial. Este trabalho apresenta mais uma forma de se converter uma tensão constante com base numa nova topologia de circuito elétrico. Essa topologia tem o seu embrião na mais simples configuração abaixadora de tensão, o conversor Buck. Este conversor evoluiu para o conversor Forward que em essência é um conversor Buck no qual a carga e a alimentação são isoladas galvanicamente por um transformador. É apresentada uma evolução do conversor Forward fazendo uso de quatro enrolamentos no transformador e de comutação não-dissipativa através de circuitos ressonantes. A ressonância é iniciada com o comando de uma chave auxiliar e o controle da tensão de saída é por modulação por largura de pulso que tem como benefício o uso de uma frequência de chaveamento constante.

CONVERSOR, FORWARD, COMUTAÇÃO SUAVE, CC/CC, PWM.

Borges, A.J.N. Duble forward converter with two main and auxiliary switches and soft switching – Uberlândia, FEELT-UFU, 2006, 108pp.

Converting a constant voltage in another constant voltage is necessary in many technological applications, starting from charging a cell phone battery to feed a DC motor in industrial plants. This work presents one more way to convert a Constant voltage based on a new circuit topology. This topology has its embryo in the simplest step-down configuration, the Buck converter. This converter has evolved to the Forward converter that is essentially a Buck converter in which load and source are isolated by a transformer. It's presented an evolution of the Forward converter making use of four windings at the transformer and of non-dissipative commutation through resonant circuits. The resonance is started by an auxiliary switch which allows controlling the output voltage by pulse width modulation that has as benefit the use of a constant switching frequency.

CONVERTER, FORWARD, SOFT SWITCHING, DC/DC, PWM.

**CONVERSOR DUPLO FORWARD PWM A DUAS CHAVES PRINCIPAIS E DUAS
CHAVES AUXILIARES COM COMUTAÇÃO SUAVE
SUMÁRIO**

<u>LISTA DE FIGURAS</u>	<u>X</u>
--------------------------------------	-----------------

<u>LISTA DE TABELAS.....</u>	<u>XIII</u>
-------------------------------------	--------------------

<u>LISTA DE ABREVIATURAS E SÍMBOLOS</u>	<u>XIV</u>
--	-------------------

<u>INTRODUÇÃO GERAL</u>	<u>18</u>
--------------------------------------	------------------

<u>CAPÍTULO 1 CONCEPÇÃO DAS FONTES CHAVEADAS.....</u>	<u>21</u>
--	------------------

1.1 - O CONVERSOR BUCK	21
-------------------------------------	-----------

1.2 - O CONVERSOR FORWARD	21
--	-----------

1.3 - CONVERSOR FORWARD A DUAS CHAVES.....	22
---	-----------

1.4 - CÉLULAS DE COMUTAÇÃO RESSONANTES	23
---	-----------

1.5 - CONVERSOR FORWARD COM COMUTAÇÃO NULA E MODULAÇÃO POR LARGURA DE PULSO ...	24
--	-----------

1.6 - OUTRAS TOPOLOGIAS FORWARD COM CÉLULAS RESSONANTES.....	25
---	-----------

1.7 - O CONVERSOR PROPOSTO	27
---	-----------

<u>CAPÍTULO 2 ESTUDO QUALITATIVO.....</u>	<u>28</u>
--	------------------

2.1 - INTRODUÇÃO	28
-------------------------------	-----------

2.2 - O CONVERSOR PROPOSTO	28
2.3 - ETAPAS DE FUNCIONAMENTO.....	29
2.3.1 - PRIMEIRA ETAPA $[T_0, T_1]$: ESTÁGIO RESSONANTE	30
2.3.2 - SEGUNDA ETAPA $[T_1, T_2]$: ESTÁGIO DE CARREGAMENTO DO INDUTOR DE RESSONÂNCIA	31
2.3.3 - TERCEIRA ETAPA $[T_2, T_3]$: ESTÁGIO DE MODULAÇÃO POR LARGURA DE PULSO	32
2.3.4 - QUARTA ETAPA $[T_3, T_4]$: CARREGAMENTO LINEAR DO CAPACITOR DE RESSONÂNCIA.....	33
2.3.5 - QUINTA ETAPA $[T_4, T_5]$: CARREGAMENTO RESSONANTE DO CAPACITOR DE RESSONÂNCIA	34
2.3.6 - SEXTA ETAPA $[T_5, T_6]$: DESCARREGAMENTO LINEAR DO INDUTOR DE RESSONÂNCIA.....	34
2.3.7 - SÉTIMA ETAPA $[T_6, T_7]$: LIVRE CIRCULAÇÃO	35
2.4 - FORMAS DE ONDAS TEÓRICAS.....	36
2.4.1 - PLANO DE FASES	38
2.5 - CONSIDERAÇÕES FINAIS	38
 <u>CAPÍTULO 3 ANÁLISE MATEMÁTICA</u>	 <u>39</u>
 3.1 - INTRODUÇÃO	 39
3.1.1 - CONDUTÂNCIA NORMALIZADA.....	40
3.1.2 - IMPEDÂNCIA DO CIRCUITO RESSONANTE	40
3.1.3 - FREQUÊNCIA DE RESSONÂNCIA	40
3.2 - ETAPAS DE OPERAÇÃO EM CÁLCULOS.....	40
3.2.1 - PRIMEIRA ETAPA $[T_0, T_1]$	40
3.2.2 - SEGUNDA ETAPA $[T_1, T_2]$	42
3.2.3 - TERCEIRA ETAPA $[T_2, T_3]$	44
3.2.4 - QUARTA ETAPA $[T_3, T_4]$	45
3.2.5 - QUINTA ETAPA $[T_4, T_5]$	46
3.2.6 - SEXTA ETAPA $[T_5, T_6]$	47

3.2.7 - SÉTIMA ETAPA [T_6 , $T/2$]	48
3.3 - TENSÃO MÉDIA NA SAÍDA	48
3.4 - GANHO ESTÁTICO	49
3.5 - ANÁLISE EM MODO DESCONTÍNUO	49
3.5.1 - ETAPAS DE OPERAÇÃO	50
3.5.2 - CORRENTE DE PICO EM L_F	51
3.5.3 - TEMPO DE DESCARGA DE L_F	52
3.5.4 - CORRENTE MÉDIA NA SAÍDA	52
3.5.5 - TEMPO DE CARGA DO CAPACITOR DE RESSONÂNCIA	52
3.5.6 - TENSÃO MÉDIA NA SAÍDA	53
3.5.7 - GANHO ESTÁTICO EM MODO DESCONTÍNUO	53
3.5.8 - CONDIÇÃO PARA CONDUÇÃO CRÍTICA	54
3.6 - CORRENTES MÉDIAS E EFICAZES NOS SEMICONDUTORES	55
3.6.1 - CORRENTE EFICAZ NA CHAVE PRINCIPAL	56
3.6.2 - CORRENTE EFICAZ NA CHAVE AUXILIAR	56
3.6.3 - CORRENTE MÉDIA NO DIODO EM SÉRIE COM O PRIMÁRIO	57
3.6.4 - CORRENTE MÉDIA NOS DIODOS D_{FW1} E D_{FW2}	57
3.6.5 - CORRENTE MÉDIA NOS INDUTORES DO SECUNDÁRIO	58
3.6.6 - CORRENTE EFICAZ NO ENROLAMENTO SECUNDÁRIO	58
<u>CAPÍTULO 4 ANÁLISE NUMÉRICA E SIMULAÇÃO</u>	<u>60</u>
4.1 - DEFINIÇÃO DOS PRIMEIROS PARÂMETROS.	60
4.1.1 - FREQUÊNCIA DE CHAVEAMENTO	60
4.1.2 - FREQUÊNCIA DE RESSONÂNCIA	60
4.1.3 - TRANSFORMADOR DE POTÊNCIA	62

4.1.4 - TENSÃO DE ENTRADA	62
4.1.5 - INDUTOR E CAPACITOR DE FILTRO	62
4.2 - MÁXIMA POTÊNCIA E MÁXIMA TENSÃO MÉDIA DE SAÍDA.....	63
4.2.1 - GRÁFICO DO GANHO ESTÁTICO	66
4.2.2 - GANHO ESTÁTICO PARA CARGA BAIXA	66
4.3 - SIMULAÇÃO DO CIRCUITO PROPOSTO	67
4.3.1 - SIMULAÇÃO EM CARGA ALTA.....	67
4.3.2 - SIMULAÇÃO EM MODO DESCONTÍNUO	71
 <u>CAPÍTULO 5 PROJETO DO CONVERSOR</u>	 <u>73</u>
 5.1 - INTRODUÇÃO	 73
5.2 - TRANSISTORES MOSFETS.....	73
5.2.1 - TRANSISTOR PARA A CHAVE PRINCIPAL	74
5.2.2 - TRANSISTOR PARA A CHAVE AUXILIAR.....	76
5.3 - DIODOS	77
5.4 - TRANSFORMADOR DE POTÊNCIA	78
5.5 - INDUTORES	81
5.5.1 - INDUTOR DE RESSONÂNCIA	81
5.5.2 - INDUTOR DE FILTRO.....	84
5.6 - CAPACITORES	87
5.6.1 - CAPACITOR DE FILTRO	87
 <u>CAPÍTULO 6 CIRCUITO DE CONTROLE</u>	 <u>91</u>
 6.1 - INTRODUÇÃO.....	 91
6.2 - COMPENSADOR PI E MODULAÇÃO POR LAGURA DE PULSO	92

6.3 - CIRCUITO DISPARADOR.....	94
<u>CAPÍTULO 7 RESULTADOS EXPERIMENTAIS</u>	<u>97</u>
7.1 - INTRODUÇÃO.....	97
7.2 - TENSÃO E CORRENTE NA CHAVE	98
7.3 - TENSÃO E CORRENTE NA CHAVE AUXILIAR.....	100
7.4 - TENSÃO E CORRENTE DE RESSONÂNCIA	101
7.5 - VALORES DOS ENSAIOS	102
<u>CAPÍTULO 8 CONCLUSÃO GERAL</u>	<u>104</u>
<u>REFERÊNCIAS BIBLIOGRÁFICAS</u>	<u>106</u>
<u>ANEXOS</u>	<u>108</u>

LISTA DE FIGURAS

<i>Fig. 1.1: Conversor buck clássico.</i>	21
<i>Fig. 1.2: Conversor Forward clássico.</i>	22
<i>Fig. 1.3: Conversor Forward clássico a duas chaves.</i>	23
<i>Fig. 1.4: Células ressonantes apresentado por Lee: (a) comutação sob corrente nula, (b) comutação sob tensão nula.</i>	23
<i>Fig. 1.5: Células apresentadas por Lee aplicadas ao conversor Buck.</i>	24
<i>Fig. 1.6: Conversor ressonante PWM.</i>	25
<i>Fig. 1.7: Conversor proposto por Oh.</i>	26
<i>Fig. 1.8: Conversor proposto por Oliveira Jr. e outros base para este trabalho.</i>	26
<i>Fig. 1.9: Conversor proposto neste trabalho.</i>	27
<i>Fig. 2.1: O conversor Forward em estudo.</i>	28
<i>Fig. 2.2: Estágio ressonante com os circuitos envolvidos evidenciados em negrito.</i>	30
<i>Fig. 2.3: Estágio de carregamento do indutor de ressonância</i>	31
<i>Fig. 2.4: Estágio em que se faz a modulação por largura de pulso.</i>	32
<i>Fig. 2.5: Etapa em que a tensão no primário cai linearmente com transferência de energia para a carga.</i>	33
<i>Fig. 2.6: Carregamento ressonante do capacitor de ressonância.</i>	34
<i>Fig. 2.7: Descarga linear da corrente do indutor de ressonância.</i>	35
<i>Fig. 2.8: Estágio de livre circulação no secundário.</i>	36
<i>Fig. 2.9: Formas das ondas teóricas do circuito.</i>	37
<i>Fig. 2.10: Plano de fases do circuito em estudo.</i>	38
<i>Fig. 3.1: Circuito equivalente à primeira etapa.</i>	41
<i>Fig. 3.2: Circuito equivalente em s da etapa ressonante.</i>	41
<i>Fig. 3.3: Circuito equivalente à segunda etapa.</i>	42
<i>Fig. 3.4: Circuito equivalente à terceira etapa da funcionamento.</i>	44
<i>Fig. 3.5: Circuito equivalente à quarta etapa de funcionamento.</i>	45
<i>Fig. 3.6: Circuito equivalente à quinta etapa de funcionamento.</i>	47

<i>Fig. 3.7: Forma de onda da tensão na saída do retificador.....</i>	<i>48</i>
<i>Fig. 3.8: Corrente no indutor de filtro.</i>	<i>50</i>
<i>Fig. 3.9: Circuito equivalente à terceira etapa em modo descontínuo de condução.</i>	<i>51</i>
<i>Fig. 3.10: Forma de onda da corrente no indutor de filtro em condução crítica.</i>	<i>54</i>
<i>Fig. 3.11: Forma da de onda na chave principal.....</i>	<i>56</i>
<i>Fig. 3.12: Formas de onda da corrente nos secundários.....</i>	<i>58</i>
<i>Fig. 4.1: Gráfico da tensão na saída versus carga normalizada.</i>	<i>63</i>
<i>Fig. 4.2: Gráfico da potência máxima em função da carga normalizada.....</i>	<i>64</i>
<i>Fig. 4.3: Gráfico da tensão de saída versus carga normalizada para um conversor que se espera implementar.....</i>	<i>65</i>
<i>Fig. 4.4: Gráfico da potência máxima em função da carga normalizada para um conversor que se espera implementar.....</i>	<i>65</i>
<i>Fig. 4.5: Gráfico do ganho em função da carga normalizada para carga alta.</i>	<i>66</i>
<i>Fig. 4.6: Gráfico do ganho para carga baixa com a região de condução descontínua.</i>	<i>66</i>
<i>Fig. 4.7: Circuito simulado no SPICE para carga alta.....</i>	<i>68</i>
<i>Fig. 4.8: Gráfico da tensão de saída convergindo para o valor especificado de 50V.</i>	<i>68</i>
<i>Fig. 4.9: Tensão no capacitor e a corrente no indutor de ressonância.....</i>	<i>69</i>
<i>Fig. 4.10: Tensão e a corrente na chave principal evidenciando a comutação não dissipativa.</i>	<i>69</i>
<i>Fig. 4.11: Tensão e corrente na chave auxiliar evidenciando comutação não dissipativa.....</i>	<i>70</i>
<i>Fig. 4.12: Plano de fase do conversor proposto com a corrente na vertical e tensão na horizontal.</i>	<i>70</i>
<i>Fig. 4.13: Tensão de saída para carga baixa.....</i>	<i>72</i>
<i>Fig. 4.14: Corrente no indutor de filtro.</i>	<i>72</i>
<i>Fig. 5.1: Circuito magnético equivalente para o indutor de ressonância.....</i>	<i>82</i>
<i>Fig. 5.2: Forma de onda da corrente no indutor de filtro.....</i>	<i>84</i>
<i>Fig. 5.3: Modelo para o estudo da ondulação no capacitor.</i>	<i>87</i>
<i>Fig. 5.4: Forma da corrente no capacitor de filtro.....</i>	<i>88</i>
<i>Fig. 6.1: Diagrama de blocos resumindo sistema conversor-controlado.....</i>	<i>91</i>
<i>Fig. 6.2: Diagrama de blocos das funcionalidades internas do CI KA3525.....</i>	<i>92</i>
<i>Fig. 6.3: Esquema de ligação do CI KA3525.....</i>	<i>94</i>

<i>Fig. 6.4: Circuito disparador.</i>	95
<i>Fig. 7.1: Conversor testado em laboratório.</i>	97
<i>Fig. 7.2: Tensão e corrente na chave principal para saída de 170W.</i>	99
<i>Fig. 7.3: Tensão e corrente na chave principal para saída de 580W.</i>	99
<i>Fig. 7.4: Tensão e corrente na chave principal para saída de 920W.</i>	100
<i>Fig. 7.5: Tensão e corrente na chave auxiliar para potência de 920W.</i>	101
<i>Fig. 7.6: Tensão e corrente de ressonância para potência de 170W.</i>	101
<i>Fig. 7.7: Tensão e corrente de ressonância para potência de 580W.</i>	101
<i>Fig. 7.8: Tensão e corrente de ressonância para potência de 920W.</i>	102

LISTA DE TABELAS

<i>Tabela 5.1: Corrente máxima de dreno dos transistores sugeridos para uso à temperatura de 100°C.....</i>	<i>75</i>
<i>Tabela 5.2: Diodos candidatos para o secundário do transformador D_1 e D_2.....</i>	<i>78</i>
<i>Tabela 5.3: Diodos candidatos para o primário do transformador D_{P1} e D_{P2}</i>	<i>78</i>
<i>Tabela 7.1: Saídas ensaiadas para o protótipo do laboratório.....</i>	<i>102</i>

LISTA DE ABREVIATURAS E SÍMBOLOS

A_j	Área da janela do núcleo magnético (m^2)
A_n	Área do núcleo magnético (m^2)
B	Densidade de fluxo magnético (T)
C	Capacitor de entrada (F)
C_F	Capacitor de filtro (F)
Ch	Chave de potência ou principal
Ch_a	Chave auxiliar
C_r	Capacitor de ressonância (F)
D	Razão cíclica na chave principal
D_F, D	Diodo retificador
D_{fw}	Diodo de circulação em primário de conversor Forward
D_m	Diodo do enrolamento de desmagnetização
D_r	Diodo em série com a chave auxiliar
D_s	Razão cíclica no secundário
f	Frequência de chaveamento (Hz)
f_r	Frequência de ressonância (Hz)
G	Ganho estático de tensão
H	Intensidade de campo magnético (A/m)
I_1	Corrente mínima no indutor de filtro (A)
I_-	Corrente eficaz (A)
I_2	Corrente máxima no indutor de filtro (A)

$\overline{I}$	Corrente média (A)
i_{Ch}	Corrente na chave principal ou de potência no tempo (A)
i_{Ch}	Corrente na chave auxiliar no tempo (A)
I_D	Corrente de drain (A)
i_{Dfw}	Corrente em diodo de circulação de primário no tempo (A)
I_{Lr}	Corrente eficaz no indutor de ressonância (A)
i_{Lr}	Corrente no indutor de ressonância no tempo (A)
I_{pkCh}	Corrente de pico na chave (A)
I_S	Corrente de saída (A)
J	Densidade de corrente elétrica (A / m ²)
K_j	Taxa de utilização pelo cobre da janela do núcleo magnético
ℓ_{ef}	Comprimento do entreferro (m)
L_F	Indutor de filtro (H)
ℓ_M	Comprimento do núcleo magnético (m)
L_p	Indutância de enrolamento primário (H)
L_r	Indutor de ressonância (H)
L_s	Indutância de enrolamento secundário (H)
N	Número de espiras
N_p	Enrolamento primário
N_s	Enrolamento secundário
n	Razão de transformação
P_s	Potência de saída (W)
PWM	Modulação por largura de pulso (Pulse width modulation)
R	Relutância magnética

R_{Ch}	Resistência série de chave (Ω)
r_{DSlig}	Resistência dreno-fonte de transistor MOSFET ligado (Ω)
$\overline{r_{DSlig}}$	Resistência dreno-fonte normalizada (Ω)
$\mathfrak{R}_{jm}$	Resistência térmica entre junção e base metálica ($^{\circ}C/W$)
R_L	Resistência de carga (Ω)
RSE	Resistência série equivalente de capacitores
t	Tempo (s)
T	Período de chaveamento (s)
T_S	Período de chaveamento no secundário (s)
V_c	Tensão de controle (V)
V_{Cr}	Tensão no capacitor ressonância (A)
v_{Cr}	Tensão no capacitor de ressonância no tempo (F)
V_D	Tensão direta de diodo (V)
V_E	Tensão de entrada (V)
V_{erro}	Tensão de erro (V)
V_{GS}	Tensão gate-source (V)
v_{LP}	Tensão em primário de transformador no tempo (V)
V_{ref}	Tensão de referência (V)
V_S	Tensão de saída (V)
v_S	Tensão de saída após o retificado no tempo (V)
Z_r	Impedância do circuito ressonante (Ω)
α	Carga normalizada
ΔI	Amplitude pico-a-pico na corrente do indutor de filtro (A)
Δt	Intervalo de tempo (s)

ΔV_s	Amplitude pico-a-pico da ondulação na tensão de saída (V)
$\Delta \theta_{jm}$	Diferença de temperatura entre junção e base metálica (°C)
θ_j	Temperatura de junção (°C)
θ_m	Temperatura de base metálica (°C)
μ_0	Permeabilidade do vácuo ($4\pi 10^{-7} H / m$)
μ_e	Permeabilidade efetiva
μ_r	Permeabilidade relativa
ω_r	Frequência de ressonância (rad / s)

INTRODUÇÃO GERAL

A cada dia, intensifica-se o uso de técnicas desenvolvidas pela Eletrônica de Potência no processamento da energia elétrica, seja na aplicação industrial, comercial ou residencial.

Pode-se afirmar que a Eletrônica de Potência é um ramo das Engenharias Elétrica/Eletrônica indispensável no acionamento de máquinas elétrica ou de outros dispositivos de uso na indústria em geral, bem como na viabilização da operação de uma enorme variedade de dispositivos de uso em estabelecimentos comerciais e/ou em residenciais. Dentre as aplicações mais comuns, podem-se destacar:

- 1-Motores de indução acionados por inversores;
- 2-Lâmpadas fluorescentes alimentadas por reatores eletrônicos;
- 3-Fontes chaveadas na alimentação de microcomputadores;
- 4-No-breaks;
- 5-Fontes de corrente contínua para uso em geral;
- 6-Fontes chaveadas para uso em sistemas de alimentação de estações de telefonia e telecomunicações em geral;
- 7-Carregadores de bateria.

Muitas outras aplicações poderiam ser citadas, sendo que na grande maioria delas a fonte chaveada (Switching power supply) está presente.

Cientes da importância de utilização da tecnologia dessas fontes, cientistas em todo mundo têm concentrado esforços no sentido de buscar a otimização dos projetos, bem como novas configurações topológicas de circuitos de fontes chaveadas que atendam aos anseios de seus usuários.

Dentro desse contexto, a procura de topologias que operem com reduzidas perdas, seja por condução, seja por comutação da corrente elétrica, têm sido uma obsessão entre os pesquisadores que desenvolvem tais equipamentos.

É nesse cenário que este trabalho propõe, analisa e constrói um novo arranjo de circuito chaveado com duas chaves principais e duas auxiliares cuja operação ocorre sem perdas de comutação, uma vez que as auxiliares são comutadas no fechamento com corrente nula e na abertura com tensão e corrente nulas, enquanto as principais são comutadas no fechamento e na abertura sob tensão nula.

O projeto e construção da fonte proposta neste trabalho garantem uma fonte chaveada de baixo peso e volume, alta eficiência operacional e, dependendo de cuidadoso estudo e otimização do projeto, baixo custo.

Para desenvolver o presente trabalho detalhadamente, desde a concepção da nova estrutura topológica da fonte chaveada com comutação não dissipativa até a construção final do protótipo, esta dissertação foi organizada em sete capítulos e um anexo da seguinte maneira:

Capítulo 1: são apresentadas várias concepções de fontes chaveadas e suas evoluções até à nova topologia proposta;

Capítulo 2: estuda-se a fonte proposta de forma qualitativa, identificando o funcionamento de do circuito e de cada componente do circuito;

Capítulo 3: é feita uma análise matemática útil no dimensionamento dos componentes elétricos/eletrônicos a serem utilizados para a montagem do protótipo;

Capítulo 4: estuda-se numericamente as equações desenvolvidas na análise matemática e é feita uma simulação em software do circuito proposto como uma primeira verificação das idéias propostas;

Capítulo 5: são dimensionados os componentes elétricos/eletrônicos a serem usados no protótipo;

Capítulo 6: apresentam-se os circuitos de controle e de disparo do transistores MOSFETs usados como chaves auxiliares e principais;

Capítulo 7: apresentam-se os resultados experimentais do protótipo;

Capítulo 8: discute-se a conclusão geral dos trabalhos;

Anexo: apresenta as folhas de especificações dos semicondutores estudados no capítulo 5.

CAPÍTULO 1

CONCEPÇÃO DAS FONTES CHAVEADAS

Este capítulo apresenta a evolução da fonte chaveada mais simples até o conversor proposto neste trabalho.

1.1 - O CONVERSOR BUCK

É a forma mais simples de um conversor chaveado abaixador de tensão. Seu funcionamento encontra-se em muitas bibliografias básicas de Eletrônica de Potência, [9]. Observando a Fig. 1.1, o conversor buck recorta a tensão V_E de entrada através do chaveamento realizado por Ch e com o auxílio do diodo D e o filtro LC , uma onda pulsada é filtrada, cujo valor médio é o valor da tensão constante desejada na carga R , pois não é desejado uma onda pulsada em seus terminais mesmo que ela tenha como valor médio o valor de tensão desejado em R .

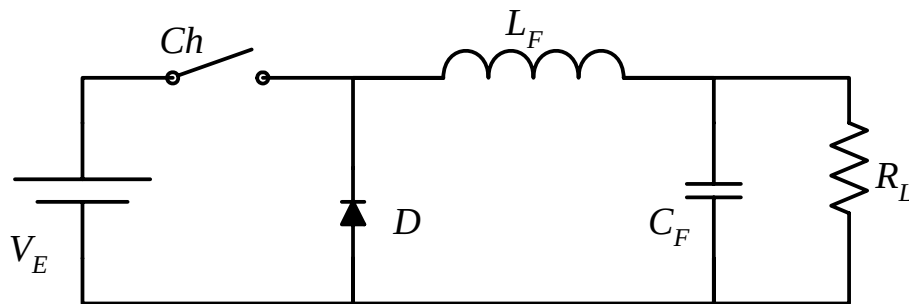


Fig. 1.1: Conversor buck clássico.

1.2 - O CONVERSOR FORWARD

Trata-se de um conversor muito utilizado de projeto consolidado conforme [9], sendo ele um conversor buck com um transformador entre a chave e o filtro de saída e diodos. As

vantagens da introdução do transformador são o isolamento galvânico da carga em relação à fonte e a possibilidade de trabalhar com mais liberdade a razão cíclica de chaveamento, fazendo uso da relação de transformação. O inconveniente dessa topologia é que se deve levar em conta a indutância de magnetização do transformador e, por isso, é necessário um terceiro enrolamento a fim de descarregar a energia armazenada no núcleo de volta na fonte de alimentação. Possuindo os mesmos princípios de funcionamento do conversor buck não isolado, o conversor na Fig. 1.2 apresenta um transformador que abaixa ou eleva a tensão de entrada, sendo a tensão de saída proporcional à razão cíclica e à relação de transformação entre N_1 e N_2 . O enrolamento N_3 é utilizado para descarregar a energia do núcleo magnético do transformador quando a chave Ch é desligada.

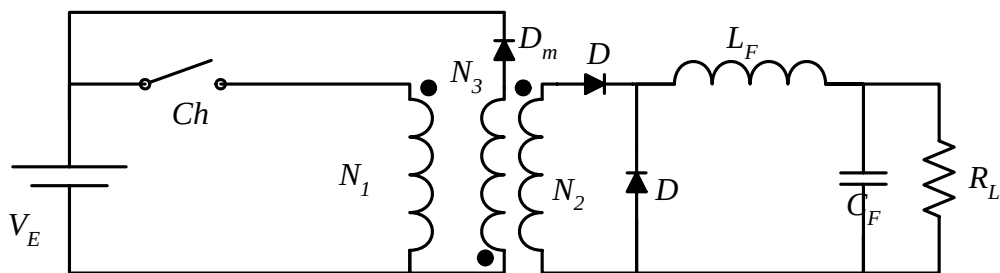


Fig. 1.2: Conversor Forward clássico.

1.3 - CONVERSOR FORWARD A DUAS CHAVES

Esta é uma variação topológica do Conversor Forward de uma chave discutido na seção precedente também divulgado na bibliografia básica, [9]. Com o uso de duas chaves, suprime-se a necessidade do terceiro enrolamento e a energia de magnetização do núcleo é descarregada através dos dois diodos D_3 e D_4 como se vê na Fig. 1.3. As chaves Ch_1 e Ch_2 são ligadas e desligadas simultaneamente, com razão cíclica máxima de 0,5.

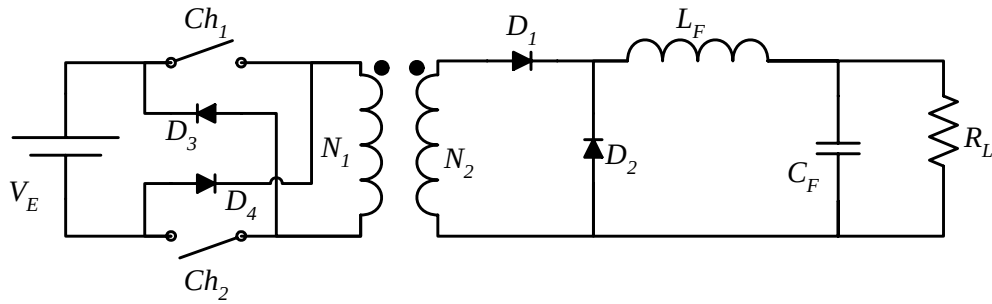


Fig. 1.3: Conversor Forward clássico a duas chaves.

1.4 - CÉLULAS DE COMUTAÇÃO RESSONANTES

Em 1988, Lee [6] introduziu as células de comutação ressonante que proporcionavam chaveamento sob tensão nula ou sob corrente nula. O indutor em série com a chave faz com que a intensidade de corrente se eleve lentamente oferecendo tempo suficiente para o acionamento dos transistores que fazem o papel de chave. O capacitor em paralelo com a chave ou com a fonte faz com que a tensão na chave seja nula após a ressonância podendo ser acionada sem risco de surto de corrente. O uso dessas células requer que o conversor seja modulado em frequência, pois não há como iniciar a ressonância no momento desejado. As células propostas por Lee são mostradas na Fig. 1.4 a seguir.

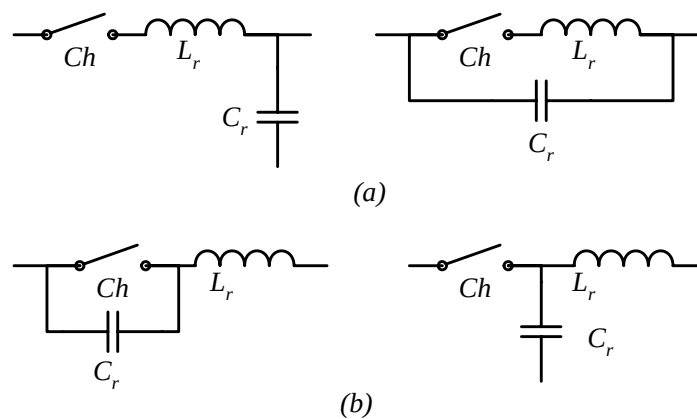


Fig. 1.4: Células ressonantes apresentado por Lee: (a) comutação sob corrente nula, (b) comutação sob tensão nula.

Lee, na mesma publicação, mostrou como não somente o conversor buck pode ser implementado usando suas células ressonantes, mas também outras topologias tais como:

boost, buck-boost, flyback, Forward, Cuk e SEPIC. A Fig. 1.5 a seguir mostra as células ressonantes aplicadas ao conversor buck.

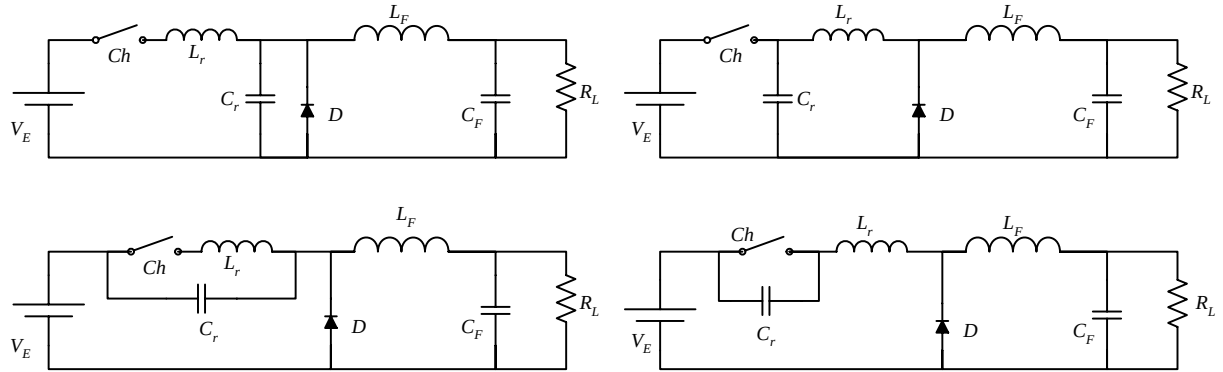


Fig. 1.5: Células apresentadas por Lee aplicadas ao conversor Buck.

Como desvantagem da modulação por frequência, os componentes passivos tinham que ser dimensionados para a menor frequência de chaveamento. Era necessária uma topologia que resolvesse essa questão.

1.5 - CONVERSOR FORWARD COM COMUTAÇÃO NULA E MODULAÇÃO POR LARGURA DE PULSO

Seguindo as células de comutação ressonante de Lee, Vieira Jr. [14] propôs um conversor Forward de comutação ressonante, mas modulado por largura de pulso. Esse ganho de modulação foi obtido agregando-se uma chave auxiliar à célula ressonante que permitia que a ressonância se fizesse no exato momento em que ela era necessária. A vantagem dessa topologia é a frequência de chaveamento ser fixa. As desvantagens de a frequência de chaveamento ser modulada são que os filtros tinham que ser dimensionados para a menor frequência e que para uma ampla variação de carga era necessária uma ampla variação na frequência de chaveamento. A Fig. 1.6 mostra a topologia proposta.

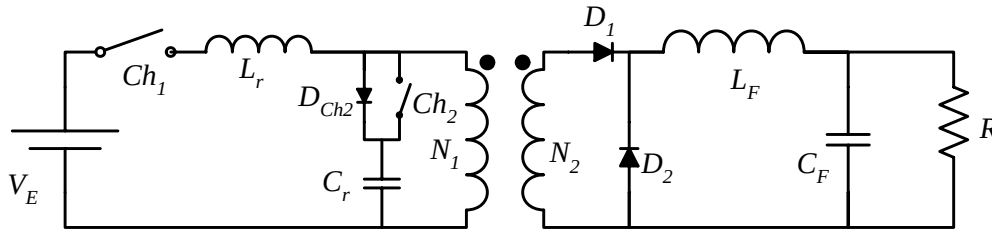


Fig. 1.6: Conversor ressonante PWM.

Até o momento, foi feito uso apenas de metade do ciclo de histerese do material magnético dos transformadores dos conversores forward. Uma proposta evolutiva seria uma topologia que fizesse uso de todo o ciclo de histerese.

1.6 - OUTRAS TOPOLOGIAS FORWARD COM CÉLULAS RESSONANTES

Na década de 90, foram propostos muitos conversores Forward com células ressonantes com as mais variadas topologias cuja citação neste trabalho seria exaustiva. Só como exemplo, podem-se citar o conversor Forward ZVT de Grigore e Kyrrä [1], o conversor Forward PWM autorressonante de Freitas e outros [12].

O ano de 2000 marcou o início das primeiras propostas de conversores Forward com dois enrolamentos primários e com um ou dois enrolamentos secundários todos num mesmo núcleo magnético. Essa nova proposta aproveita melhor o material magnético, pois faz uso de todo o ciclo de histerese do transformador. Em 2000, Oh e outros [10] apresentaram um conversor Forward com dois enrolamentos primários e um secundário, multirressonante conforme ilustra Fig. 1.7. Esse conversor opera em frequência modulada com ressonância no primário e no secundário. Tem a desvantagem de apresentar uma alta tensão na chave, maior que $2V_E$ e dimensionamento dos componentes passivos para a menor frequência de chaveamento como consequência da modulação por frequência.

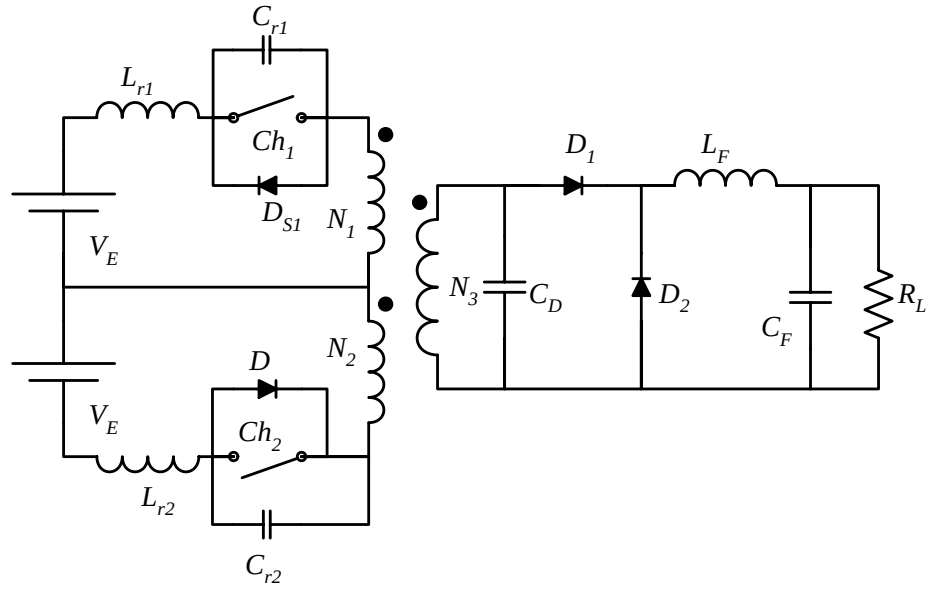


Fig. 1.7: Conversor proposto por Oh.

Em 2000 também, Oliveira Jr. [11] apresentou um conversor Forward com dois enrolamentos primários e dois secundários, comutação não-dissipativa e modulação por largura de pulso como mostrado na Fig. 1.8 . Tal conversor será a base para este trabalho que proporá uma topologia melhorada que faz uso de duas chaves de potência a menos.

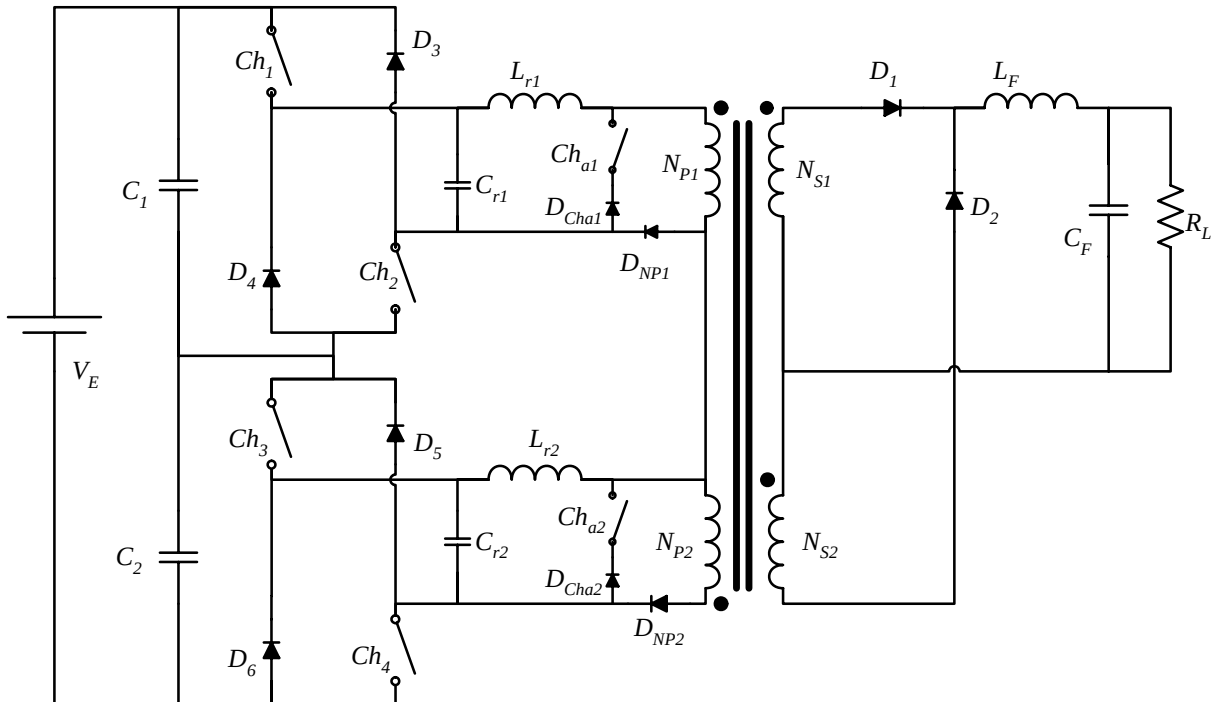


Fig. 1.8: Conversor proposto por Oliveira Jr. e outros base para este trabalho.

1.7 - O CONVERSOR PROPOSTO

Aprimorando o conversor de Oliveira Jr. [11] ao retirar duas chaves de potência, Borges [1] apresentou um conversor mais otimizado. Ainda assim, foi possível uma mudança no capacitor C_{r1} , colocando-o em paralelo com a chave principal o que eliminou um diodo otimizando ainda mais o conversor. A Fig. 1.9 apresenta o diagrama esquemático do conversor proposto.

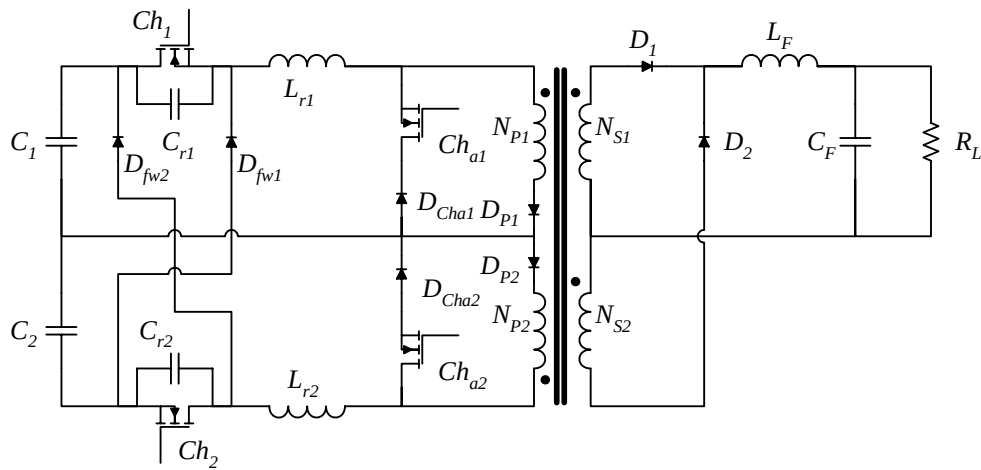


Fig. 1.9: Conversor proposto neste trabalho.

Este novo arranjo de circuito é, como pode ser compreendido pela inspeção das Fig. 1.8 e Fig. 1.9, uma otimização da proposta defendida por [11].

Apresenta como principal vantagem, em relação à proposta anterior, a redução do número de chaves principais de quatro para duas e dos diodos de desmagnetização de do transformador de quatro para dois.

Como desvantagem, a tensão sobre as chaves é o dobro daquela observada na proposta anterior.

CAPÍTULO 2

ESTUDO QUALITATIVO

2.1 - INTRODUÇÃO

Neste capítulo desenvolve-se o estudo qualitativo do funcionamento do conversor forward proposto no qual uma lista de idealidades é utilizada. O funcionamento é dividido em etapas para a melhor compreensão e para posterior análise quantitativa.

2.2 - O CONVERSOR PROPOSTO

A Fig. 2.1 apresenta o conversor Forward proposto para o qual as etapas de funcionamento são estabelecidas de modo que a partir delas as equações relevantes podem ser obtidas. Os transistores MOSFETs representam as chaves do circuito sendo Ch_1 e Ch_2 as chaves principais, aquelas pelas quais passa a energia entregue à carga, e Ch_{a1} e Ch_{a2} as chaves auxiliares que fazem parte apenas do processo de prover o chaveamento sob tensão nula no fechamento de Ch_1 e Ch_2 .

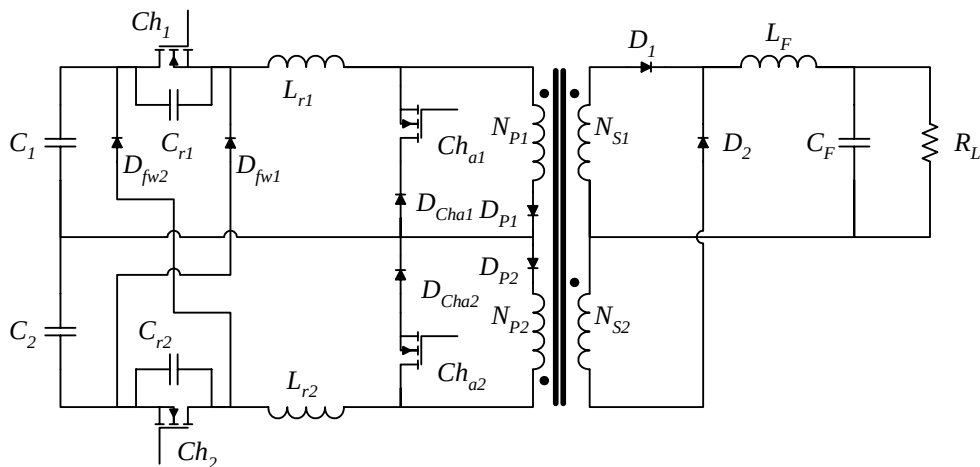


Fig. 2.1: O conversor Forward em estudo.

2.3 - ETAPAS DE FUNCIONAMENTO

O funcionamento do conversor é dividido em etapas para seu melhor entendimento e o que delimita uma a outra é a mudança de estado de um ou mais elementos semicondutores do sistema (transistores e diodos). O conversor também é dividido em dois subconversores, um superior e outro inferior e o entendimento que será feito para o superior é válido para o inferior.

Algumas suposições de idealidade devem ser feitas para o estudo do conversor a serem listadas a seguir:

- 1) todos os semicondutores são ideais: isso significa que a resistência em estado de condução é zero, em estado de não condução é infinita e os tempos de acionamento e desligamento são infinitamente pequenos;
- 2) os capacitores C_1 e C_2 são fontes de tensão: isso significa que não há ondulações em suas tensões na medida em que aumenta a carga do sistema;
- 3) o conversor opera em modo contínuo de condução;
- 4) o filtro de saída e a carga aproximam-se por uma fonte de corrente que é a corrente média de saída à qual é aplicada uma tensão oriunda do secundário do transformador;
- 5) o transformador é ideal, ou seja, sua dispersão é nula e sua indutância de magnetização é infinita. Todos os enrolamentos estão montados em um mesmo núcleo magnético.

Após o entendimento de cada etapa, é construído o gráfico com as principais formas de onda do circuito.

2.3.1 - PRIMEIRA ETAPA [T_0, T_1]: ESTÁGIO RESSONANTE

Como o funcionamento do conversor é cíclico, deve-se, primeiramente, identificar o estado inicial da primeira etapa que é oriundo do estágio anterior e último e que fornece a base para o entendimento deste estágio. Ao se estudar a última etapa, ficará evidenciado como se obtiveram os parâmetros e a compreensão do funcionamento se completará fechando o ciclo de funcionamento do conversor.

Inicialmente, a tensão no capacitor de ressonância C_{r1} é $2V_E$, a tensão no secundário é nula e a corrente da carga circula pelos dois enrolamentos secundários do transformador. Este estágio se inicia com o acionamento da chave auxiliar de modo que ocorra a ressonância entre C_{r1} e L_{r1} .

Na Fig. 2.2, observam-se os circuitos envolvidos neste primeiro estágio que, na esquerda, a corrente de ressonância flui, com valor negativo, ou seja, no sentido contrário ao indicado, até que a tensão no capacitor de ressonância vá a zero quando se aciona a chave principal e se encerra esta etapa.

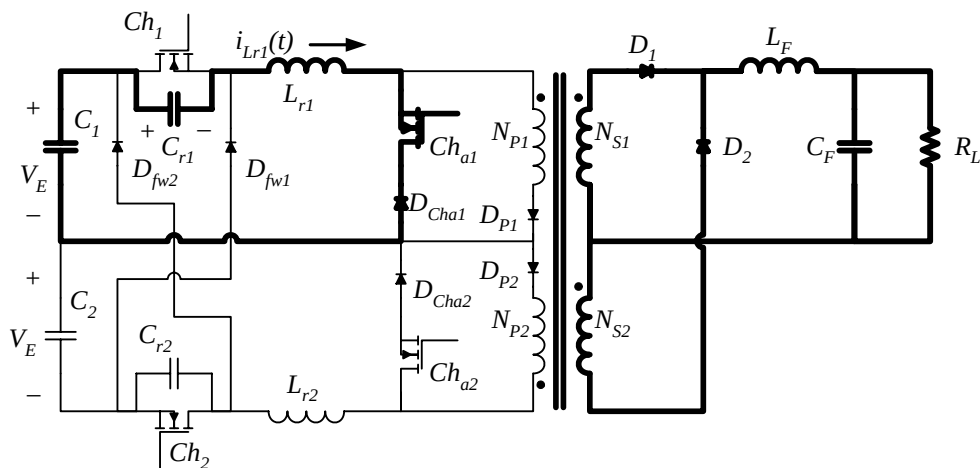


Fig. 2.2: Estágio ressonante com os circuitos envolvidos evidenciados em negrito.

2.3.2 - SEGUNDA ETAPA [T_1 , T_2]: ESTÁGIO DE CARREGAMENTO DO INDUTOR DE RESSONÂNCIA

A partir de agora, aproveitam-se como parâmetros iniciais os parâmetros finais do estágio anterior. Este estágio começa com o acionamento de Ch_1 quando a ressonância do estágio anterior tornar zero a tensão em seus terminais. O acionamento deve ser realizado no momento correto para que seja feito à tensão nula, pois, uma vez que se o antecipe, ele será feito com tensão sobre a chave. O atraso do acionamento também gera problemas, pois o capacitor fonte de tensão C_1 tenderá a carregar o capacitor C_{r1} de forma ressonante através de L_{r1} e do enrolamento primário N_{p1} .

Com o acionamento de Ch_1 , começa a se estabelecer uma corrente no indutor de ressonância através, agora, do enrolamento primário do transformador. Essa corrente cresce linearmente até que se atinja a corrente de carga refletida no primário do transformador quando a etapa se encerra. A corrente no secundário está dividida entre os dois enrolamentos. A Fig. 2.3 mostra os circuitos equivalentes envolvidos nessa etapa.

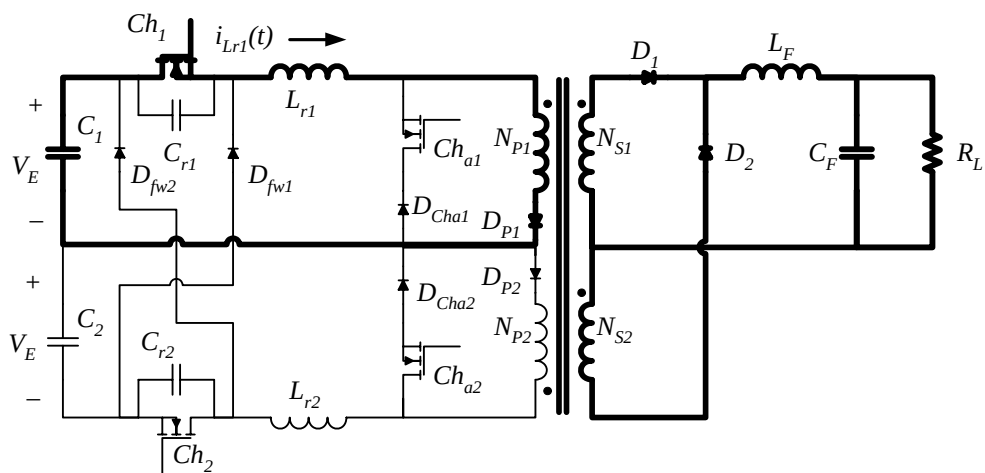


Fig. 2.3: Estágio de carregamento do indutor de ressonância

2.3.3 - TERCEIRA ETAPA [T_2 , T_3]: ESTÁGIO DE MODULAÇÃO POR LARGURA DE PULSO

Este estágio se inicia quando a corrente no primário do transformador atinge a corrente de carga refletida para o primário e termina quando a chave principal, por comando do controle do sistema, é desligada. É nesse intervalo de tempo em que ocorre a modulação por largura de pulso. O tempo de condução definido pelo controle é que vai definir a tensão de saída. Acontece, no início desse intervalo, o bloqueio de D_2 no secundário, fazendo com que a corrente de saída percorra em apenas um dos enrolamentos secundários e a tensão no filtro de saída seja dada por V_E / n . Verifica-se também um fato muito importante, quando em carga baixa o suficiente para a tensão do capacitor não chegar a $2V_E$ na quarta etapa da operação da outra metade do conversor, nessa terceira etapa, segundo a Fig. 2.4, a tensão aplicada no enrolamento primário N_{P1} é reproduzida no enrolamento primário N_{P2} . Isso significa que através da malha composta pelo enrolamento N_{P2} , pelo diodo D_{P2} , pelo indutor L_{r2} e pelo capacitor C_2 , a tensão no capacitor C_{r2} se elevará para $2V_E$ de forma ressonante e nesse valor se manterá, pois a ressonância é bloqueada por D_{P2} e por Ch_{a2} quando a corrente tender a se inverter.

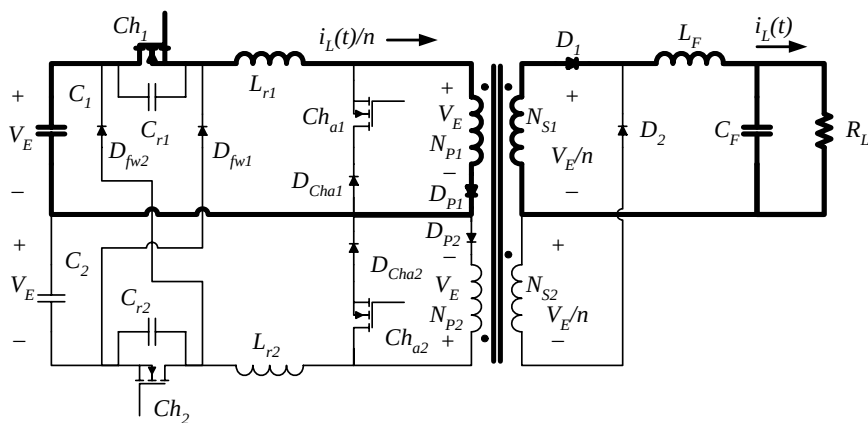


Fig. 2.4: Estágio em que se faz a modulação por largura de pulso.

2.3.4 - QUARTA ETAPA [T_3 , T_4]: CARREGAMENTO LINEAR DO CAPACITOR DE RESSONÂNCIA

Essa etapa se inicia quando a chave principal Ch_1 é desligada sob tensão nula. Com isso, a corrente passa a fluir pelo capacitor de ressonância C_{r1} , elevando sua tensão de zero até o valor de V_E . Enquanto a tensão em C_{r1} aumenta, ainda existe tensão aplicada no primário do transformador que cairá conforme o aumento da tensão em C_{r1} , pelo fato de a tensão em C_1 ser constante. Uma vez com tensão ainda no primário, haverá tensão no secundário e a corrente no primário ainda continua sendo a corrente de carga refletida. Como é considerado corrente de carga constante, o capacitor C_{r1} terá sua tensão elevada a V_E de forma linear. A existência de tensão no primário é que sustenta o acoplamento entre primário e secundário do transformador e é através desse acoplamento que o indutor de filtro, idealizado por uma fonte de corrente, trabalha em série com o indutor de ressonância e faz com que a tensão no capacitor C_{r1} atinja V_E de forma linear. O fim dessa etapa caracteriza-se por C_{r1} atingir V_E , quando se iniciará a condução de D_2 .

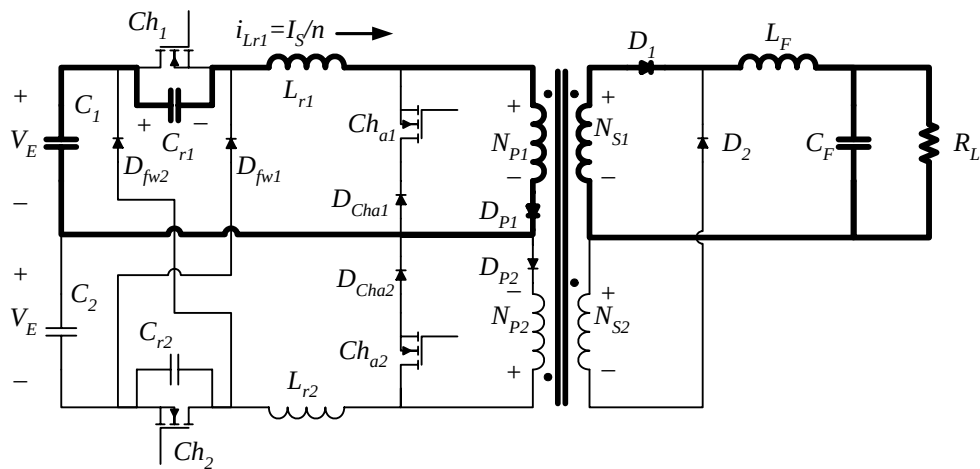


Fig. 2.5: Etapa em que a tensão no primário cai linearmente com transferência de energia para a carga.

2.3.5 - QUINTA ETAPA [T_4 , T_5]: CARREGAMENTO RESSONANTE DO CAPACITOR DE RESSONÂNCIA

Essa etapa se inicia quando a tensão no capacitor C_{r1} atinge V_E e o diodo D_2 passa a conduzir. Cessa-se a transferência de energia para o secundário restando um circuito $L_{r1}C_{r1}$ no primário que eleva a tensão no capacitor de ressonância C_{r1} de V_E a $2V_E$ de forma ressonante. Como a corrente no indutor é muito alta, pois o conversor é estudado a plena carga, esse estágio ressonante pode ser aproximado para um carregamento linear de C_{r1} para efeitos de cálculos. A etapa se encerra com a entrada em condução do diodo D_{fw1} que limita a tensão no capacitor de ressonância a $2V_E$.

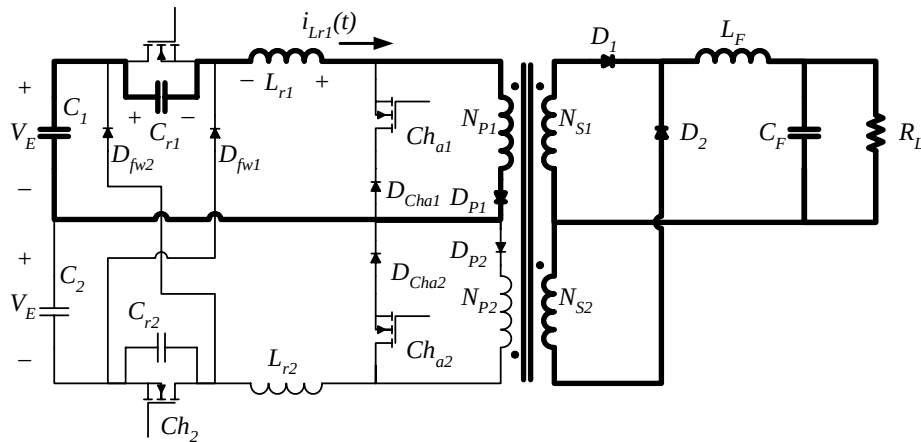


Fig. 2.6: Carregamento ressonante do capacitor de ressonância.

2.3.6 - SEXTA ETAPA [T_5 , T_6]: DESCARREGAMENTO LINEAR DO INDUTOR DE RESSONÂNCIA

Essa etapa se inicia com a entrada em condução do diodo D_{fw1} . Como ainda há energia no indutor de ressonância L_{r1} , deverá haver um caminho para o seu descarregamento. Essa energia tenderia a carregar o capacitor de ressonância C_{r1} a um valor acima de $2V_E$.

Entretanto, existe um caminho alternativo para a corrente em L_{r1} , que é feito por D_{fw1} , C_2 e o enrolamento primário N_{p1} . Observa-se que ao longo desse caminho, há somente uma fonte de tensão, idealizada em C_2 , e, portanto, confere-se um caráter linear à forma de onda da corrente. A Fig. 2.7 mostra o circuito equivalente. Enquanto isso, no secundário a corrente de carga está em livre circulação. Essa etapa se encerra com o término da corrente no indutor L_{r1} e bloqueio do diodo D_{p1} .

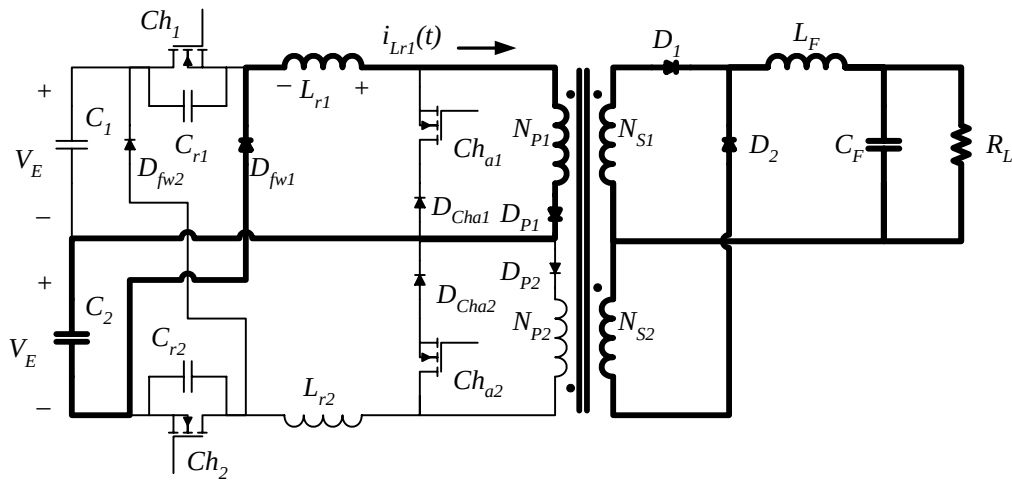


Fig. 2.7: Descarga linear da corrente do indutor de ressonância.

2.3.7 - SÉTIMA ETAPA [T_6 , T_7]: LIVRE CIRCULAÇÃO

Essa etapa se inicia quando a corrente no indutor de ressonância vai a zero e restam somente os diodos do secundário fazendo a livre circulação da corrente de carga. Um acontecimento importante nessa etapa é o bloqueio do diodo D_{p1} , pois se encerrou a corrente em L_{r1} . Se não houvesse esse diodo, seria iniciada uma ressonância entre C_{r1} e L_{r1} através do primário antes do acionamento da chave Ch_{a1} . Esse estágio se encerra com o acionamento da chave Ch_{a2} do subconversor forward inferior e todas essas sete etapas se repetem quando,

finalmente, após a décima quarta etapa, retorna-se para o subconversor superior. A Fig. 2.8 mostra circuito evidenciado para este estágio de funcionamento.

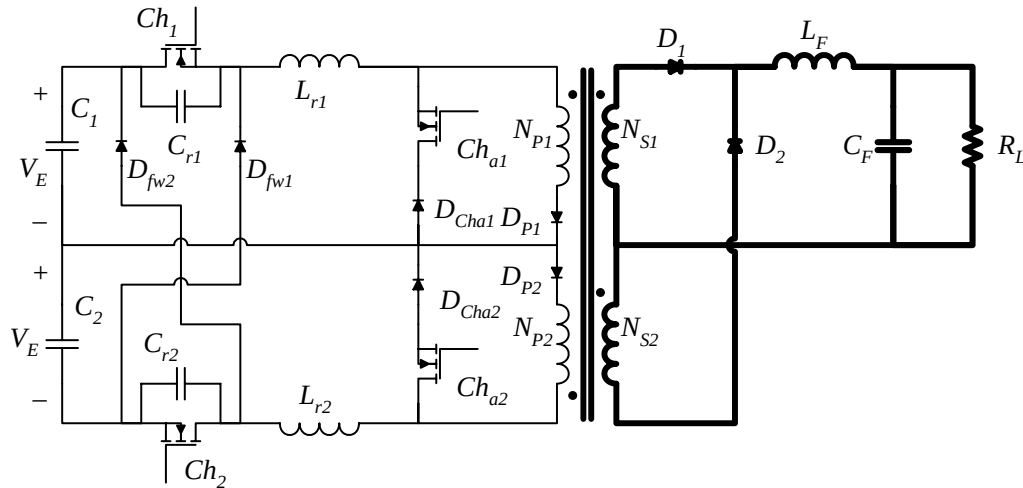


Fig. 2.8: Estágio de livre circulação no secundário.

2.4 - FORMAS DE ONDAS TEÓRICAS

A análise qualitativa do conversor dá a base para se obter as formas de ondas ideais e teóricas para o circuito. A Fig. 2.9 mostras as formas de ondas teóricas obtidas a partir da análise qualitativa do circuito.

O primeiro gráfico mostra a tensão no capacitor de ressonância que também é a tensão na chave principal. O segundo apresenta a corrente no indutor de ressonância. O terceiro, a corrente na chave principal. O quarto, a tensão na chave auxiliar.

O quinto, a forma de onda na chave auxiliar que ocorre apenas em uma única etapa. O sexto, a corrente que descarrega a energia remanescente no indutor de ressonância e na indutância de magnetização sobre o capacitor de entrada idealizado como fonte de tensão. O sétimo, a tensão no enrolamento primário. O oitavo e o nono, os comandos de disparo das chaves auxiliar e principal.

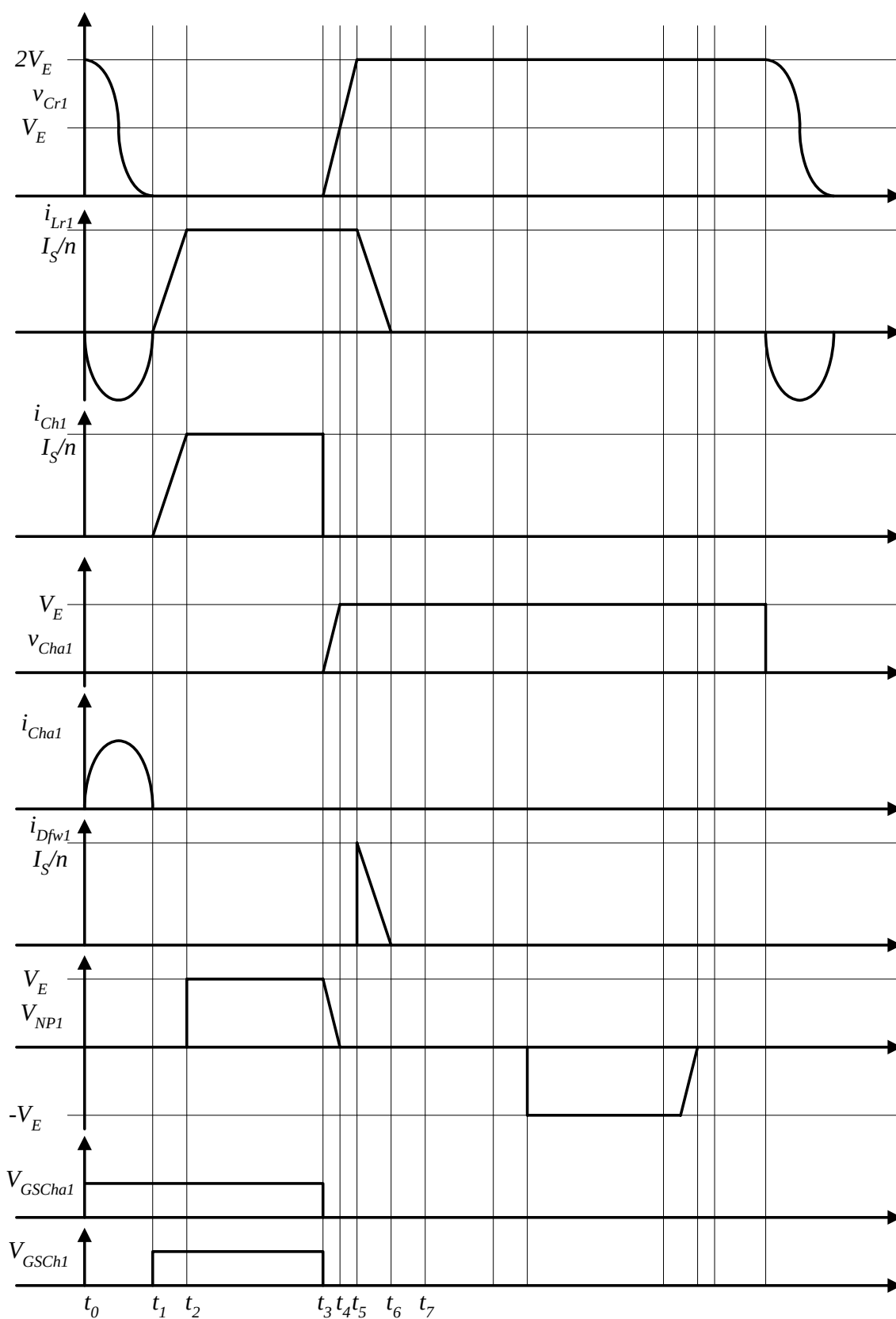


Fig. 2.9: Formas das ondas teóricas do circuito.

2.4.1 - PLANO DE FASES

A partir das formas de onda do circuito, pode-se obter o plano de fase evidenciando as etapas de operação conforme a Fig. 2.10.

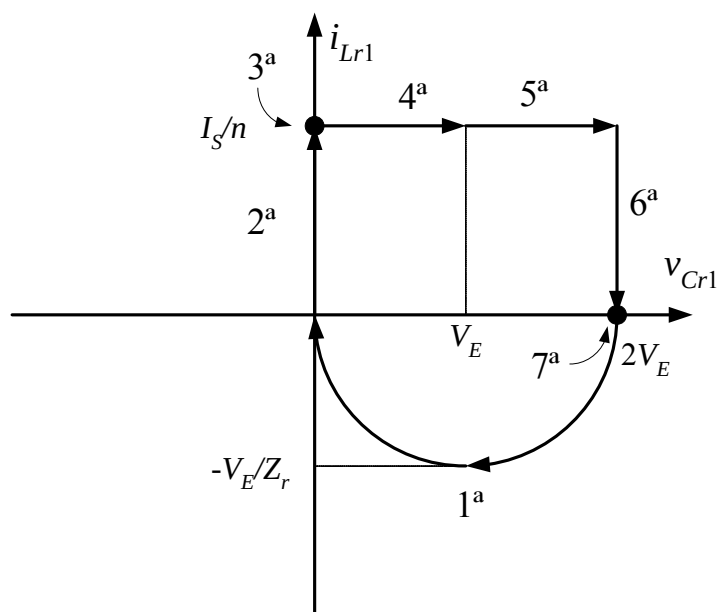


Fig. 2.10: Plano de fases do circuito em estudo.

2.5 - CONSIDERAÇÕES FINAIS

Essa análise qualitativa oferece as bases para a análise quantitativa a ser desenvolvida no próximo capítulo. Os efeitos das não-idealidades serão constatados um pouco na simulação do circuito e em sua maior parte na verificação experimental da nova topologia proposta.

Existe o caso de condução descontínua no indutor de filtro na saída do conversor que altera um pouco a análise aqui desenvolvida. Não se pode considerar a saída como uma fonte de corrente. A segunda etapa se suprime, pois não é necessário que a corrente do indutor de ressonância atinja a corrente de carga, pois esta é zero.

CAPÍTULO 3

ANÁLISE MATEMÁTICA

3.1 - INTRODUÇÃO

Neste capítulo serão estudadas as características do conversor de modo quantitativo, baseando-se no que foi desenvolvido na análise qualitativa. Esse estudo oferecerá como resultado a expressão que determina o ganho estático do conversor, a análise desse ganho em função de várias situações de carga, as correntes e tensões médias e eficazes de maior interesse em seus componentes e as bases para o desenvolvimento do controle.

O ganho estático é a relação entre a tensão de entrada e a tensão saída em o conversor operando em regime permanente. Nessa seção, será obtida a expressão matemática que calcula o ganho estático em função dos vários parâmetros atribuídos ao conversor que são de livre escolha pelo engenheiro que o projeta. O uso mais interessante dessa expressão, na verdade, é para o cálculo da razão cíclica dado que o projetista deseja uma tensão de saída pré-definida e já tem uma tensão de entrada e demais parâmetros do circuito.

O cálculo do ganho estático é feito, primeiramente, identificando-se o início e o fim de cada etapa e a tensão aplicada à carga (modelada como fonte de corrente) e, posteriormente, calculando-se a tensão média nos terminais dessa carga. Esse desenvolvimento matemático é feito assumindo-se as mesmas hipóteses de idealidade do capítulo anterior.

Apenas três novos parâmetros são introduzidos a fim de se simplificar as expressões matemáticas que serão obtidas. São eles:

3.1.1 - CONDUTÂNCIA NORMALIZADA

É um parâmetro baseado na corrente de carga, na tensão de entrada e na impedância característica do circuito. É definida na equação (3.1):

$$\alpha = \frac{I_s}{nV_E} \sqrt{\frac{L_r}{C_r}} \quad (3.1).$$

3.1.2 - IMPEDÂNCIA DO CIRCUITO RESSONANTE

É um parâmetro baseado no indutor e no capacitor de ressonância definido como:

$$Z_r = \sqrt{\frac{L_r}{C_r}} \quad (3.2).$$

3.1.3 - FREQUÊNCIA DE RESSONÂNCIA

É uma característica do circuito de ressonância que pode ser expressa sob a forma de ciclos por segundo, Hetz ou em radianos por segundo, rad / s . É definida como:

$$\omega_r = 2\pi f_r = \frac{1}{\sqrt{L_r C_r}} \quad (3.3).$$

3.2 - ETAPAS DE OPERAÇÃO EM CÁLCULOS

3.2.1 - PRIMEIRA ETAPA [T₀, T₁]

O circuito para a primeira etapa é mostrado na Fig. 3.1. Foram retirados os segmentos e nós que não interessam para os cálculos pois não fazem parte do circuito. Esse padrão se repetirá nas ilustrações das próximas etapas.

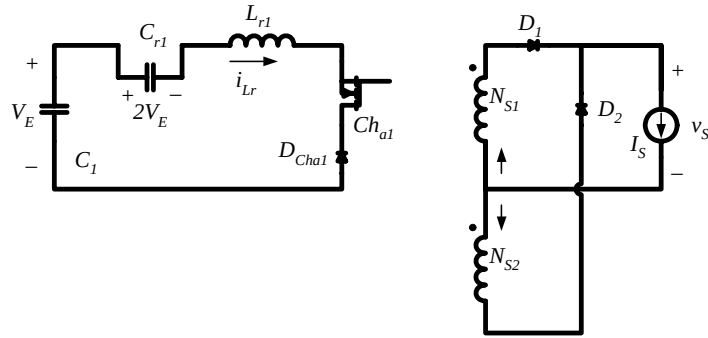


Fig. 3.1: Circuito equivalente à primeira etapa.

A partir da análise qualitativa já desenvolvida, sabe-se que, para essa etapa:

$$v_s = 0 \quad (3.4)$$

$$v_{Cr1}(0) = 2V_E \quad (3.5)$$

Quanto ao circuito ressonante, pode-se redesenhá-lo transformando seus parâmetros em s da transformada de Laplace, resultando:

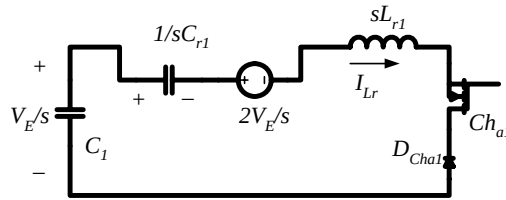


Fig. 3.2: Circuito equivalente em s da etapa ressonante.

Equacionando o circuito:

$$-\frac{V_E}{s} + \frac{I_{Lr1}}{sC_{r1}} + \frac{2V_E}{s} + sLI_{Lr1} = 0 \quad (3.6),$$

resolvendo (3.6) para $\hat{I}_{Lr1}$:

$$\hat{I}_{Lr1} = -\frac{V_E}{L_{r1}} \cdot \frac{1/\sqrt{L_{r1}C_{r1}}}{s^2 + 1/(L_{r1}C_{r1})} \cdot \sqrt{L_{r1}C_{r1}} \quad (3.7),$$

transformando a equação (3.7) do domínio s para o domínio do tempo:

$$i_{Lr1}(t) = -V_E \cdot \sqrt{\frac{C_{r1}}{L_{r1}}} \sin\left(\frac{t}{\sqrt{L_{r1}C_{r1}}}\right) \quad (3.8),$$

a equação resultante (3.8) descreve a corrente no indutor de ressonância no tempo durante a etapa de ressonância.

A partir da equação que descreve a corrente no capacitor, $I_{Cr1} = C(dv_C / dt)$, pode-se obter a equação que descreve a tensão do capacitor no tempo:

$$v_{Cr1}(t) = V_E \left(1 + \cos \frac{t}{\sqrt{L_{r1}C_{r1}}} \right) \quad (3.9)$$

A primeira etapa se encerra quando a tensão no capacitor de ressonância é levada a zero e isso ocorre no instante t_1 , traduzindo em equações:

$$v_{Cr1}(t_1) = 0 = V_E \left(1 + \cos \frac{t_1}{\sqrt{L_{r1}C_{r1}}} \right) \quad (3.10).$$

Resolvendo a equação acima, obtém-se:

$$t_1 = \pi \sqrt{L_{r1}C_{r1}} = \frac{T_r}{2} = \frac{1}{2f_r} \quad (3.11)$$

Finalmente, conclui-se que o intervalo da primeira etapa de funcionamento é $[0; 1/2f_r]$.

3.2.2 - SEGUNDA ETAPA $[T_1, T_2]$

O circuito para a segunda etapa é mostrado na Fig. 3.3:

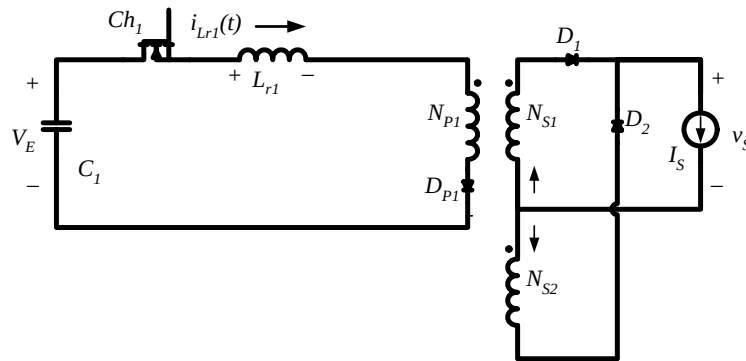


Fig. 3.3: Circuito equivalente à segunda etapa.

A partir da análise qualitativa desenvolvida no capítulo anterior, sabe-se que, para essa etapa:

$$v_s = 0 \quad (3.12)$$

$$i_{Lr1}(t_1) = 0 \quad (3.13)$$

Nessa etapa, a corrente no indutor de ressonância parte do valor zero e vai até o valor da corrente de carga refletida para o primário de forma linear. Equacionando o circuito no lado primário:

$$-V_E + v_{Lr1} = 0 \quad (3.14),$$

sabendo-se que $v_{Lr1} = L(di_{Lr1} / dt)$, tem-se que:

$$L_{r1} \frac{di_{Lr1}}{dt} = L_{r1} \frac{\Delta i_{Lr1}}{\Delta t_2} = V_E \quad (3.15).$$

Como a corrente no indutor de ressonância varia de zero até a corrente de carga refletida no primário, então $\Delta i_{Lr1} = I_s / n$, logo:

$$\Delta t_2 = L_{r1} \frac{I_s}{V_E n} \quad (3.16),$$

mas, a partir dos parâmetros α e f_r definidos no início do capítulo, podemos reescrever (3.16) como:

$$\Delta t_2 = \frac{\alpha}{2\pi f_r} \quad (3.17).$$

Dado que $t_2 = t_1 + \Delta t_2$, então:

$$t_2 = \frac{1}{2f_r} + \frac{\alpha}{2\pi f_r} \quad (3.18).$$

3.2.3 - TERCEIRA ETAPA [T₂, T₃]

O circuito equivalente à terceira etapa é mostrado na Fig. 3.4:

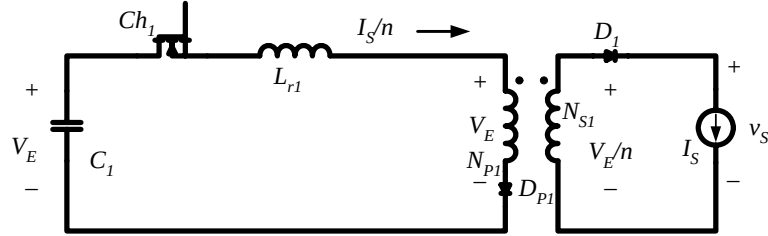


Fig. 3.4: Circuito equivalente à terceira etapa da funcionamento.

A partir da análise qualitativa desenvolvida no capítulo anterior, sabe-se que, para essa etapa:

$$v_s = \frac{V_E}{n} \quad (3.19).$$

Finalmente, inicia-se a transferência de energia para a carga do sistema. Essa etapa se encerra com o desligamento da chave principal. O seu tempo de duração é função do tempo em que está ligada a chave principal, ajustado pelo controle. Esse tempo de condução é dado por:

$$\Delta t_{lig} = DT \quad (3.20)$$

Mas a chave estava conduzindo na etapa anterior. Então, o tempo de condução da chave é dado pelo intervalo da etapa anterior mais o intervalo dessa etapa:

$$\Delta t_{lig} = \Delta t_2 + \Delta t_3 \quad (3.21).$$

Com base nas equações (3.20) e (3.21), conclui-se que:

$$\Delta t_3 = DT_S - \Delta t_2 \quad (3.22)$$

e, finalmente, com base em (3.17) e (3.22):

$$t_3 = DT + \frac{1}{2f_r} \quad (3.23)$$

3.2.4 - QUARTA ETAPA [T₃, T₄]

O circuito equivalente à quarta etapa é mostrado na Fig. 3.5.

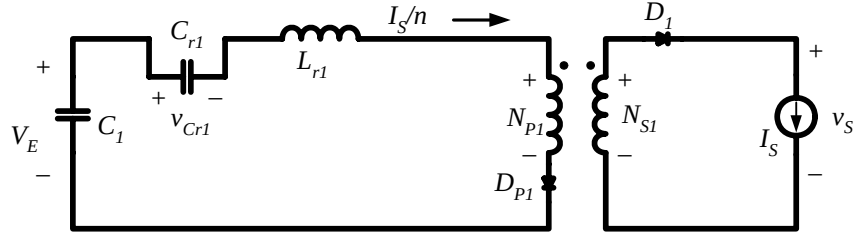


Fig. 3.5: Circuito equivalente à quarta etapa de funcionamento.

Quando a chave principal é desligada, o capacitor C_{r1} começa a se carregar com a corrente de carga refletida para o primário e, por isso, a tensão em seus terminais se eleva de forma linear. Como a tensão em C_1 é constante, a tensão no primário do transformador cai linearmente até zero. Nessa etapa, ocorre transferência de energia para a carga, pois, mesmo caindo, ainda há tensão no primário do transformador. Como a corrente é constante, não há tensão nos terminais do indutor de ressonância.

A tensão no capacitor pode ser obtida a partir da corrente no capacitor:

$$i_{Lr1}(t) = C_{r1} \frac{dv_{Cr1}}{dt} \quad (3.24)$$

que, para o circuito em questão, torna-se:

$$\frac{I_S}{n} = C_{r1} \frac{dv_{Cr1}}{dt} = C_{r1} \frac{\Delta v_{Cr1}}{\Delta t_4} = C_{r1} \frac{V_E}{\Delta t_4} \quad (3.25).$$

Resolvendo (3.25) para Δt_4 e usando os parâmetros α e f_r :

$$\Delta t_4 = \frac{1}{\alpha 2\pi f_r} \quad (3.26)$$

Sabendo-se que $v_{Cr1}(t_3) = 0$ e que $\Delta v_{Cr1} = v_{Cr1}(t_4) - v_{Cr1}(t_3)$, então $\Delta v_{Cr1} = v_{Cr1}(t_4)$.

Atrasando-se as funções de t_3 no tempo, tem-se:

$$v_{Cr1}(0) = 0 \quad (3.27)$$

$$\Delta v_{Cr1} = v_{Cr1}(t_4 - t_3) = v_{Cr1}(\Delta t_4) = v_{Cr1} \quad (3.28).$$

De (3.27) e de (3.28), pode-se resolver a equação (3.25) para v_{Cr1} :

$$v_{Cr1} = \frac{I_s}{nC_{r1}} \Delta t_4 \quad (3.29)$$

A partir da equação (3.29) e do equacionamento do circuito, pode-se se saber também o valor da tensão aplicada ao primário enquanto a tensão do capacitor se eleva a V_E .

$$-V_E + v_{Cr1} + v_{p1} = 0 \quad (3.30)$$

$$\Rightarrow v_{p1} = V_E - v_{Cr1} = V_E - \frac{I_s}{nC_{r1}} \Delta t_4 \quad (3.31).$$

Como a tensão na saída é a tensão do primário abaixada no secundário, nessa etapa:

$$v_s = \frac{V_E}{n} - \frac{I_s}{n^2 C_{r1}} \Delta t_4 \quad (3.32)$$

3.2.5 - QUINTA ETAPA [T₄, T₅]

Na quinta etapa, a tensão no capacitor de ressonância C_{r1} se eleva de V_E para $2V_E$, ou seja, varia V_E em seus terminais tal como ocorre na etapa anterior. Apesar de o estágio ser ressonante, aproxima-se para uma carga linear do capacitor dada a alta corrente no indutor de filtro L_{r1} . Essas são as mesmas condições da etapa anterior e, portanto, o seu tempo duração é igual ao da anterior, logo:

$$\Delta t_5 = \frac{1}{\alpha 2\pi f_r} \quad (3.33)$$

Nessa etapa, a tensão aplicada na saída é zero.

3.2.6 - SEXTA ETAPA [T₅, T₆]

Nessa etapa, a tensão aplicada na saída é zero, o que não tem consequências para efeitos de integração no cálculo da tensão média. A sua duração, entretanto, é importante para o cálculo da corrente média no diodo em série com o primário e da eficaz no próprio enrolamento primário do transformador.

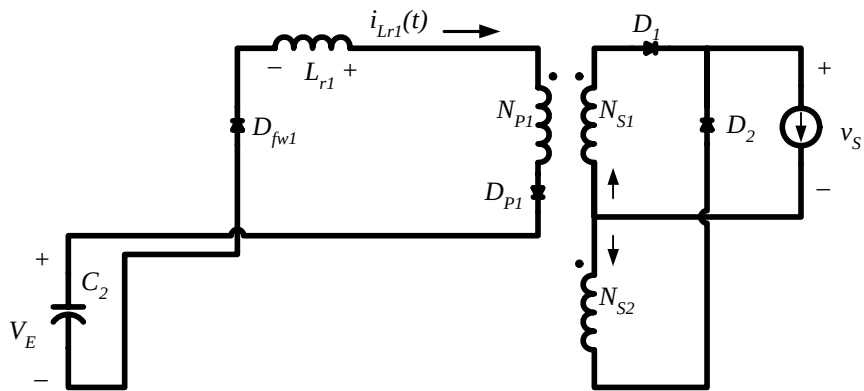


Fig. 3.6: Circuito equivalente à quinta etapa de funcionamento.

Quando essa etapa se inicia, a corrente em L_{r1} é a corrente de carga refletida para o primário e a energia acumulada no indutor será descarregada em C_2 que é idealizado como uma fonte de tensão V_E . Esse processo é o inverso do que ocorre na segunda etapa de operação, ou seja, a fonte antes carregava o indutor, agora o indutor se descarrega sobre a fonte. Isso quer dizer que a duração da quinta etapa é igual à duração da segunda etapa. Traduzindo em números:

$$\Delta t_6 = \frac{\alpha}{2\pi f_r} \quad (3.34)$$

3.2.7 - SÉTIMA ETAPA [T_6 , $T/2$]

A tensão aplicada na saída é zero, o que não tem implicações para efeitos de integração no cálculo da tensão média e a sexta etapa termina na metade do período de chaveamento:

$$v_s = 0 \quad (3.35)$$

$$t_7 = \frac{T}{2} \quad (3.36)$$

3.3 - TENSÃO MÉDIA NA SAÍDA

A tensão média na saída é calculada pela seguinte expressão:

$$V_s = \frac{1}{T_s} \int_0^{T_s} v_s dt \quad (3.37).$$

Dois detalhes importantes devem ser analisados. A tensão média é calculada no lado do secundário e, como lá tem um retificador, a frequência de chaveamento e a razão cíclica são multiplicadas por dois. Isso quer dizer a razão cíclica e o período no secundário são:

$$D_s = 2D \quad (3.38)$$

$$T_s = \frac{T}{2} = \frac{1}{2f} \quad (3.39).$$

A partir dos valores na tensão de saída expressos por (3.4), (3.12), (3.19), (3.32) e (3.35) e dos intervalos definidos pelas equações (3.11), (3.17), (3.22) e (3.26), pode-se montar a forma de onda da tensão aplicada à saída do retificador:

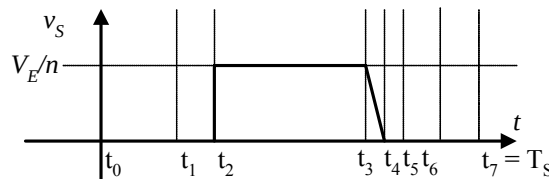


Fig. 3.7: Forma de onda da tensão na saída do retificador.

A partir da figura Fig. 3.7, pode-se montar a integral de cálculo do valor médio:

$$V_s = \frac{1}{T_s} \left(\int_0^{t_1} 0 dt + \int_{t_1}^{t_2} 0 dt + \int_{t_2}^{D_s T_s + \frac{1}{2f_r}} \frac{V_E}{n} dt + \int_0^{\frac{1}{\alpha 2\pi f_r}} \left(\frac{V_E}{n} - \frac{I_s}{n^2 C_{r1}} \Delta t_4 \right) d(\Delta t_4) + \int_{t_4}^{\frac{T}{2}} 0 dt \right) \quad (3.40)$$

Resolvendo a expressão, chega-se à tensão média na saída:

$$V_s = \frac{1}{T_s} \cdot \frac{V_E}{n} \left(D_s T_s - \frac{\alpha}{2\pi f_r} + \frac{1}{4\alpha\pi f_r} \right) \quad (3.41).$$

Substituindo o período e a razão cíclica do secundário expressos em (3.38) e (3.39):

$$V_s = \frac{2V_E}{n} \left(\frac{D}{f} - \frac{f}{f_r} \left(\frac{\alpha}{2\pi} - \frac{1}{4\pi\alpha} \right) \right) \quad (3.42)$$

3.4 - GANHO ESTÁTICO

O ganho estático é definido como:

$$G = \frac{V_s}{2V_E} \quad (3.43)$$

Usa-se $2V_E$, pois este é o valor da saída do retificador e é o que será convertido.

Aplicando a equação (3.42) à (3.43):

$$G = \frac{1}{n} \left(D - \frac{f}{f_r} \left(\frac{\alpha}{2\pi} - \frac{1}{4\pi\alpha} \right) \right) \quad (3.44)$$

3.5 - ANÁLISE EM MODO DESCONTÍNUO

Entende-se como modo descontínuo o funcionamento do conversor com a corrente descontínua no indutor de filtro de saída. É considerado modo descontínuo até um valor crítico em que a corrente do indutor de saída encontra-se na fronteira entre os modos contínuo e descontínuo. A Fig. 3.8 mostra a forma de onda da corrente no indutor de filtro, o capacitor

de filtro é considerado como uma fonte de tensão de impedância nula, daí evolução em rampa da corrente no indutor de filtro.

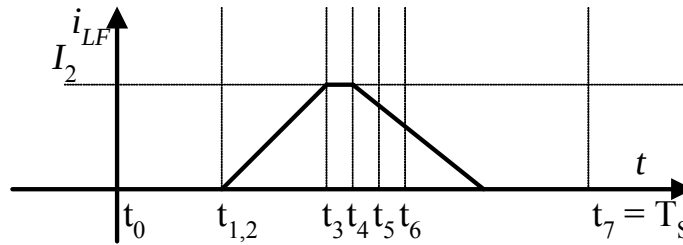


Fig. 3.8: Corrente no indutor de filtro.

3.5.1 - ETAPAS DE OPERAÇÃO

Para o estudo no modo descontínuo, as etapas de operação não serão novamente descritas, mas apenas as diferenças serão destacadas. As alterações nas etapas de operação são as seguintes:

1ª Etapa: Não se altera, opera como no modo contínuo de condução;

2ª Etapa: Esta etapa passa a ser inexistente, pois, como a corrente no indutor de filtro é zero, não é necessário aguardar a corrente do primário atingir a corrente de carga refletida. Para efeitos de modelo matemático, terá considerado seu intervalo de tempo igual a zero;

3ª Etapa: Não se altera, opera como no modo contínuo de condução e, ao final, a corrente no indutor de filtro atinge o seu valor de pico I_2 ;

4ª Etapa: Apresenta um tempo de duração muito pequeno, o suficiente para carregar o capacitor de ressonância de zero a V_E . Para facilitar os cálculos, nessa etapa, o indutor de filtro é simplificado para uma fonte de corrente de valor I_2

quando do cálculo da tensão média na carga e o seu tempo de duração é considerado zero para efeitos de corrente média na saída;

5ª Etapa: Apresenta um tempo de duração muito pequeno, o suficiente para carregar o capacitor de ressonância de V_E a $2V_E$. O seu tempo de duração é considerado zero para efeitos de corrente média na saída. Esta etapa é ressonante;

6ª Etapa: Não há alterações, mas nesta ou na sétima etapa pode ocorrer o momento em que a corrente no indutor de filtro atinge zero;

7ª Etapa: Não há alterações, mas nesta ou na sexta etapa pode ocorrer o momento em que a corrente no indutor de filtro atinge zero;

3.5.2 - CORRENTE DE PICO EM L_F

A corrente de pico no indutor de filtro é dada pelo intervalo de tempo em que a chave principal fica ligada conforme a Fig. 3.9:

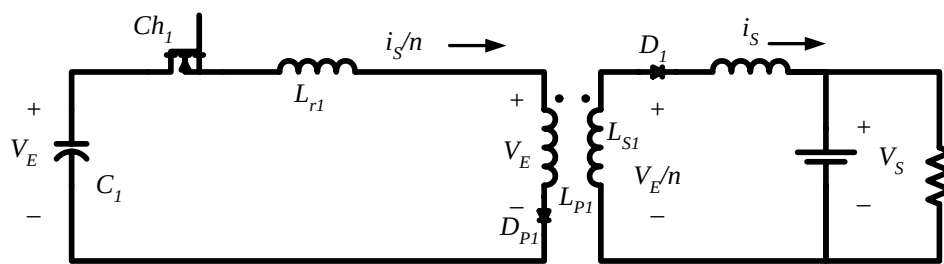


Fig. 3.9: Circuito equivalente à terceira etapa em modo descontínuo de condução.

A equação para I_2 é:

$$I_2 = \frac{V_E / n - V_S}{L_F} D_S T_S \quad (3.45)$$

3.5.3 - TEMPO DE DESCARGA DE L_F

Baseando-se também na Fig. 3.9, quando a chave é desligada o capacitor de ressonância é carregado, a tensão no secundário vai a zero e a energia no indutor de filtro é descarregada numa fonte de tensão de valor V_s . Usando também a equação (3.45), pode-se saber esse tempo de descarga:

$$\Delta t_{dLF} = \frac{I_2 L_f}{V_s} = \frac{V_E / n - V_s}{V_s} D_s T_s \quad (3.46)$$

3.5.4 - CORRENTE MÉDIA NA SAÍDA

O objetivo do cálculo da corrente média é expressar a corrente de pico no indutor de filtro em função da corrente média. Baseando-se na forma de onda ilustrada na Fig. 3.8 e nas simplificações assumidas para as etapas de funcionamento, monta-se a seguinte integral:

$$I_s = \frac{1}{T_s} \int_0^{D_s T_s} I_2 t dt + \frac{1}{T_s} \int_0^{\Delta t_{dLF}} \left(I_2 - \frac{V_s}{L_f} t \right) dt \quad (3.47)$$

Resolvendo as integrais, a equação resultante para I_2 é:

$$I_2 = \frac{2nV_s I_s}{V_E D_s} \quad (3.48)$$

3.5.5 - TEMPO DE CARGA DO CAPACITOR DE RESSONÂNCIA

Esse tempo é obtido baseado na equação (3.25), sabendo-se que no lugar de I_s usa-se I_2 e depois substituindo I_2 por (3.48):

$$\Delta t_4 = \frac{C_{r1} n V_E}{I_2} = \frac{C_{r1} V_E^2 D_s}{2V_s I_s} \quad (3.49)$$

3.5.6 - TENSÃO MÉDIA NA SAÍDA

A tensão média na saída é obtida com base na forma de onda da tensão aplicada no filtro LC . Usando os mesmos princípios aplicáveis ao funcionamento em plena carga usados na seção 1.3, com as devidas idealizações para o modo descontínuo, monta-se a seguinte equação para o cálculo da tensão média:

$$V_s = \frac{1}{T_s} \int_0^{D_s T_s} \frac{V_E}{n} dt + \frac{1}{T_s} \int_0^{\Delta t_4} \left(\frac{V_E}{n} - \frac{I_2}{n^2 C_{r1}} \right) dt \quad (3.50)$$

Desenvolvendo a equação acima, aplicando (3.48) e as definições (3.1) e (3.3), chega-se a:

$$V_s = \frac{V_E}{n} D_s + \frac{V_E D_s}{8\pi n^2 V_s \alpha f_r T_s} \quad (3.51)$$

A expressão que descreve V_s é obtida resolvendo-se a equação acima para V_s e aplicando as definições (3.38) e (3.39), finalmente:

$$V_s = \frac{V_E}{n} \left(D + \sqrt{D^2 + \frac{f}{f_r} \frac{D}{2\pi\alpha}} \right) \quad (3.52)$$

3.5.7 - GANHO ESTÁTICO EM MODO DESCONTÍNUO

Usando (3.43), o ganho estático fica:

$$G = \frac{1}{2n} \left(D + \sqrt{D^2 + \frac{f}{f_r} \frac{D}{2\pi\alpha}} \right) \quad (3.53)$$

3.5.8 - CONDIÇÃO PARA CONDUÇÃO CRÍTICA

A condução crítica é a condição de carga para o circuito que, considerando-se os demais parâmetros, faz com que a corrente no indutor de filtro esteja no limite de condução descontínuo para o contínuo. Nesse limite, tal como acontece no modo descontínuo, a segunda etapa de funcionamento tem tempo nulo de duração. Para equacionar essa situação, baseia-se no fato de que a corrente no indutor de filtro cresce de forma linear durante o intervalo em que as chaves principais estão ligadas e decresce no intervalo em que as chaves estão desligadas menos o intervalo Δt_4 no qual o indutor de filtro é assumido com uma fonte de corrente constante. A Fig. 3.10 ilustra a forma de onda da corrente no indutor de filtro em condução crítica.

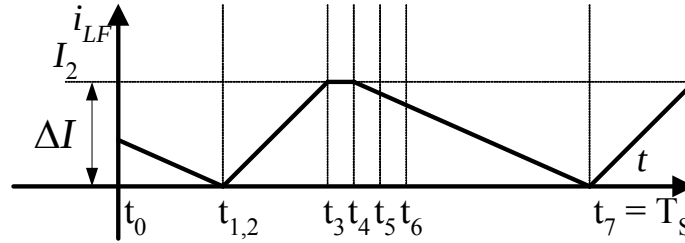


Fig. 3.10: Forma de onda da corrente no indutor de filtro em condução crítica.

Como se despreza o valor de Δt_4 , o valor médio da corrente é dado por:

$$I_S = \frac{\Delta I}{2} \quad (3.54)$$

e, a partir da Fig. 3.10:

$$I_2 = \Delta I \quad (3.55)$$

A partir da equação (3.45) e da (3.55), conclui-se que, durante a carga do indutor:

$$\Delta I = \frac{(V_E / n - V_S)}{L_F} D_S T_S \quad (3.56)$$

Por outro lado, a partir de (3.46) e de (3.55), durante a descarga do indutor:

$$\Delta I = \frac{V_S}{L_F} \Delta t_{dLF} \quad (3.57)$$

Como já comentado sobre o tempo de descarga do indutor de filtro:

$$\Delta t_{dLF} = T_S - D_S T_S - \Delta t_4 \quad (3.58)$$

Finalmente, a partir das equações (3.49), (3.54), (3.56), (3.57) e (3.58), monta-se o seguinte sistema de equações:

$$\begin{cases} I_S = \frac{1}{2} \frac{(V_E / n - V_S)}{L_F} D_S T_S \\ I_S = \frac{1}{2} \frac{V_S}{L_F} \left(T_S - D_S T_S - \frac{C_{r1} V_E^2 D_S}{2 V_S I_S} \right) \end{cases} \quad (3.59)$$

Resolvendo o sistema acima de modo que se elimine D_S , chega-se à seguinte equação da qual se traça a curva no gráfico do ganho que delimita as regiões de condução contínua e descontínua.

$$\frac{\alpha n}{Z_r} = \frac{1}{2f} \frac{G}{L_F} - \frac{n^2 \alpha}{\left(\frac{1}{2G} - n \right) Z_r} - \frac{f}{f_r} \frac{n}{4\pi G \left(\frac{1}{2G} - n \right) Z_r} \quad (3.60)$$

3.6 - CORRENTES MÉDIAS E EFICAZES NOS SEMICONDUTORES

A corrente eficaz nas chaves é usada, de acordo com Pressman[13], para a especificação do MOSFET segundo o critério da temperatura da junção juntamente com o critério da queda de tensão na chave quando conduzindo.

A corrente média nos diodos é útil para o cálculo de sua potência dissipada para fins de especificação dos componentes.

3.6.1 - CORRENTE EFICAZ NA CHAVE PRINCIPAL

A corrente eficaz na chave principal é obtida a partir da aplicação da definição de corrente eficaz que é a raiz quadrada da média da corrente ao quadrado.

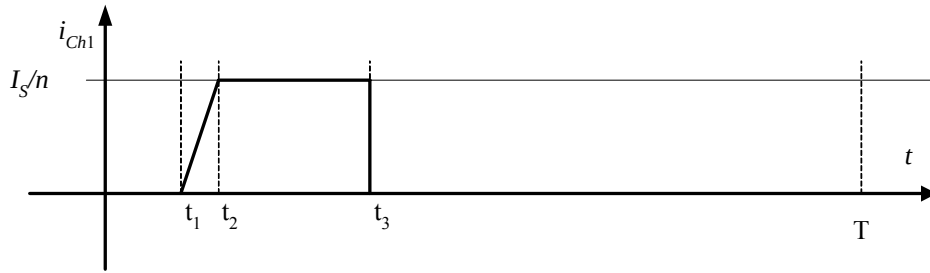


Fig. 3.11: Forma da de onda na chave principal.

Com base na Fig. 3.11 pode-se montar a equação que dá a corrente eficaz na chave principal:

$$I_{Ch1} = \sqrt{\frac{1}{T} \int_0^{\frac{\alpha}{2\pi f_r}} \left(\frac{2\pi f_r V_E}{Z_r} t \right)^2 dt + \frac{1}{T} \int_0^{DT - \frac{\alpha}{2\pi f_r}} \left(\frac{\alpha V_E}{Z_r} \right)^2 dt} \quad (3.61)$$

Resolvendo a integral:

$$I_{Ch1} = \frac{\alpha V_E}{Z_r} \cdot \sqrt{D - \frac{f}{f_r} \frac{\alpha}{3\pi}} \quad (3.62)$$

3.6.2 - CORRENTE EFICAZ NA CHAVE AUXILIAR

A chave auxiliar contém somente a corrente de ressonância que ocorre na primeira etapa de operação. Segundo o equacionamento desenvolvido na seção 3.2.1, o valor eficaz da corrente na chave auxiliar é dado por:

$$I_{Chal} = \sqrt{\frac{1}{T} \int_0^{\frac{1}{2f_r}} \left(\frac{V_E}{Z_r} \sin 2\pi f_r t \right)^2 dt} \quad (3.63)$$

Resolvendo a integral:

$$I_{Cha1} = \frac{V_E}{2Z_r} \sqrt{\frac{f}{f_r}} \quad (3.64)$$

3.6.3 - CORRENTE MÉDIA NO DIODO EM SÉRIE COM O PRIMÁRIO

Com base na forma de onda desenvolvida no capítulo anterior, nos intervalos de tempos e nas correntes equacionadas nas seções anteriores, monta-se a integral que dá o valor médio de sua corrente:

$$\overline{I_{DP1}} = \frac{1}{T} \left(\int_0^{\frac{\alpha}{2\pi f_r}} \frac{2\pi f_r V_E}{Z_r} t dt + \int_0^{DT - \frac{\alpha}{2\pi f_r}} \frac{\alpha V_E}{Z_r} dt + \int_0^{\frac{\alpha}{2\pi f_r}} \left(\frac{\alpha V_E}{Z_r} - \frac{2\pi f_r V_E}{Z_r} t \right) dt + \int_0^{\frac{1}{2f_r}} \frac{V_E}{Z_r} \sin 2\pi f_r t dt \right) \quad (3.65)$$

Resolvendo a integral:

$$\overline{I_{DP1}} = \frac{\alpha V_E}{Z_r} D \quad (3.66)$$

Nessa mesma oportunidade pode-se obter a corrente eficaz no primário do transformador que é dada pela integral:

$$I_{NP1} = \sqrt{\frac{\int_0^{\frac{\alpha}{2\pi f_r}} \left(\frac{2\pi f_r V_E}{Z_r} t \right)^2 dt + \int_0^{DT - \frac{\alpha}{2\pi f_r}} \left(\frac{\alpha V_E}{Z_r} \right)^2 dt + \int_0^{\frac{\alpha}{2\pi f_r}} \left(\frac{\alpha V_E}{Z_r} - \frac{2\pi f_r V_E}{Z_r} t \right)^2 dt + \int_0^{\frac{1}{2f_r}} \left(\frac{V_E}{Z_r} \sin 2\pi f_r t \right)^2 dt}{T}} \quad (3.67)$$

Resolvendo a integral:

$$I_{NP1} = \frac{\alpha V_E}{Z_r} \sqrt{D + \frac{f}{f_r} \left(\frac{\alpha}{3\pi} - \frac{\alpha}{2\pi} \right)} \quad (3.68)$$

3.6.4 - CORRENTE MÉDIA NOS DIODOS D_{FW1} E D_{FW2}

Só passam por esses diodos a corrente do indutor de ressonância quando ele se descarrega sobre a fonte de alimentação. Segundo as formas de onda e o equacionamento desenvolvidos, a integral que resulta a corrente média é:

$$\overline{I_{Df_{w1}}} = \frac{1}{T} \int_0^{\frac{\alpha}{2\pi f_r}} \left(\frac{\alpha V_E}{Z_r} - \frac{2\pi f_r V_E}{Z_r} t \right) dt \quad (3.69)$$

Resolvendo a integral:

$$\overline{I_{Df_{w1}}} = \frac{\alpha V_E}{Z_r} \cdot \frac{f}{f_r} \cdot \frac{\alpha}{4\pi} \quad (3.70)$$

3.6.5 - CORRENTE MÉDIA NOS INDUTORES DO SECUNDÁRIO

Dada a simetria do circuito, a corrente média em cada um dos diodos retificadores na saída é metade da corrente de carga especificada. Logo:

$$\overline{I_{D1}} = \frac{\alpha n V_E}{2Z_r} \quad (3.71).$$

3.6.6 - CORRENTE EFICAZ NO ENROLAMENTO SECUNDÁRIO

A forma de onda da corrente no enrolamento secundário é mostrada na Fig. 3.12:

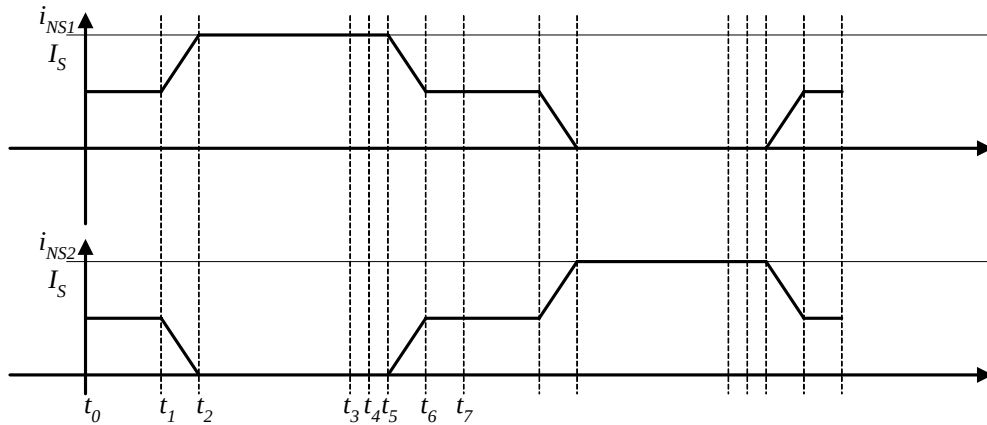


Fig. 3.12: Formas de onda da corrente nos secundários

Para facilitar os cálculos, as subidas/descidas em rampa da corrente serão consideradas subidas/descidas verticais no instante de seu término. Os instantes após t_7 correspondem à operação do subconversor inferior e, portanto, são dados por:

$$t_{k+7} = \frac{T}{2} + t_k \quad (3.72)$$

A integral que oferece o valor eficaz da corrente em um dos secundários é:

$$I_{NS1} = \sqrt{\frac{1}{T} \left(\int_0^{t_2} \frac{I_S^2}{4} dt + \int_{t_2}^{t_6} I_S^2 dt + \int_{t_6}^{T/2+t_2} \frac{I_S^2}{4} dt + \int_{T/2+t_2}^{T/2+t_6} 0 dt + \int_{T/2+t_6}^T \frac{I_S^2}{4} dt \right)} \quad (3.73)$$

Resolvendo a integral:

$$I_{NS1} = \frac{I_S}{2} \sqrt{1 + 2f(t_6 - t_2)} \quad (3.74)$$

Substituindo os valores de t_2 , t_6 e I_S estudados em seções anteriores:

$$I_{NS1} = \frac{\alpha n V_E}{2Z_r} \sqrt{1 + 2 \left(D + \frac{f}{f_r} \left(\frac{1}{\alpha \pi} + \frac{\alpha}{2\pi} \right) \right)} \quad (3.75)$$

CAPÍTULO 4

ANÁLISE NUMÉRICA E SIMULAÇÃO

Este capítulo verifica numericamente as equações desenvolvidas na análise matemática e faz os primeiros testes do conversor proposto através da simulação do circuito em software.

4.1 - DEFINIÇÃO DOS PRIMEIROS PARÂMETROS.

O estudo do conversor começa com a definição de alguns parâmetros para depois outros elementos do circuito serem definidos com base nesses parâmetros.

4.1.1 - FREQUÊNCIA DE CHAVEAMENTO

É o primeiro parâmetro a ser definido para o circuito. Como a intenção desse trabalho é usar alta frequência de chaveamento, escolheu-se o valor de 100kHz. É uma frequência alta e de valor redondo que facilita cálculos imediatos quando necessários. O período correspondente é de 10 μ s.

4.1.2 - FREQUÊNCIA DE RESSONÂNCIA

Usa-se como frequência de ressonância um valor aproximadamente dez vezes maior do que o valor da frequência de chaveamento. Nesse caso, espera-se um valor de 1MHz. Não se deve usar um valor baixo, pois a razão cíclica ficará comprometida uma vez que a chave principal é disparada com atraso por causa da ressonância. A título de exemplo, considere-se que o circuito de controle imponha uma razão cíclica máxima de 45%. Com período de chaveamento de 10 μ s, o tempo máximo da chave ligada seriam 4,5 μ s. Como é necessário

esperar meio período de ressonância para ligar a chave principal, o tempo máximo do chaveamento passa a ser $4,0\mu s$, pois meio período de ressonância é $0,5\mu s$. A escolha de uma frequência muito alta pode trazer problemas nos circuitos de controle, pois o tempo de atraso da chave principal seria muito pequeno, pois os circuitos integrados poderiam não ser suficientemente rápidos no processamento dos sinais. Ocorreria também uma diminuição nos valores do capacitor e do indutor de ressonância cujas consequências serão discutidas mais à frente.

O valor sugerido, entretanto, não será exatamente 1MHz, dado os valores comerciais que se encontram para capacitores e o valor do indutor que é muito difícil de obter em escala contínua uma vez que o número de espiras do enrolamento em torno do núcleo magnético é uma variável discreta. O indutor de ressonância deve ser definido num valor tal que, se for grande demais, poderá comprometer a razão cíclica por a segunda etapa de operação tornar-se extensa demais e, se for muito pequeno, a corrente de ressonância poderá se tornar muito alta comprometendo a chave auxiliar.

O capacitor de ressonância não apresenta importantes restrições, na verdade ele é definido segundo o valor que foi escolhido para o indutor e frequência de ressonância. Deve-se especificá-lo para que suporte a tensão $2V_E$ em seus terminais. Dependendo da chave que se utiliza, deve-se levar em conta a capacitância da chave cujo valor se soma ao capacitor escolhido.

Adotou-se, finalmente, o valor de aproximadamente $5\mu H$ para o indutor de ressonância e um valor comercial disponível de $6,8nF$ para o capacitor de ressonância. A frequência então fica:

$$f_r = \frac{1}{2\pi\sqrt{LC}} = 863\text{kHz} \quad (4.1)$$

4.1.3 - TRANSFORMADOR DE POTÊNCIA

Para esse estudo, utilizou-se um transformador disponível no Laboratório de Eletrônica de Potência cujo procedimento de projeto será estudado no próximo capítulo. Considerando-se que as indutâncias dos primários é de $L_{p1} = L_{p2} = 1\text{mH}$ e a dos secundários de $L_{s1} = L_{s2} = 180\mu\text{H}$, a partir desses valores, obtém-se o valor da relação de transformação que também é a relação entre o número de espiras do primário e o secundário do transformador:

$$n = \left(\frac{L_{p1}}{L_{s1}} \right)^{1/2} = \left(\frac{1 \cdot 10^{-3}}{180 \cdot 10^{-6}} \right)^{1/2} \Rightarrow n = 2,36 \quad (4.2)$$

4.1.4 - TENSÃO DE ENTRADA

A tensão de entrada V_E é livremente escolhida pelo projetista. Por uma questão de facilidade, a entrada do conversor será a tensão de saída de um retificador dobrador trifásico ligado a uma tensão fase-neutro da rede elétrica de $127V_{AC}$. A saída desse retificador é $2V_E$ e:

$$V_E = \frac{2 \cdot 127 \cdot \sqrt{2}}{2} = 180\text{V} \quad (4.3).$$

4.1.5 - INDUTOR E CAPACITOR DE FILTRO

Tal como o transformador de potência, o indutor de filtro a ser usado será um indutor disponível no laboratório de Eletrônica de Potência e fabricado pela indústria cujo procedimento de projeto é estudado no capítulo posterior. Seu valor é indutância é:

$$L_f = 25\mu\text{H} \quad (4.4)$$

Utilizou-se um capacitor de baixa resistência série equivalente cujo procedimento de projeto também se encontra no próximo capítulo. O valor adotado na simulação foi o mesmo desenvolvido no projeto e foi de:

$$C_F = 330\mu F \quad (4.5)$$

4.2 - MÁXIMA POTÊNCIA E MÁXIMA TENSÃO MÉDIA DE SAÍDA

A tensão média de saída é dada pela equação abaixo:

$$V_s = 2 \cdot \frac{V_E}{n} \left(D - \frac{f}{f_r} \left(\frac{\alpha}{2\pi} - \frac{1}{\alpha 4\pi} \right) \right) \quad (4.6)$$

Atribuindo à equação (4.6) os valores adotados nesta seção, pode-se obter o gráfico da tensão máxima de saída em função da carga normalizada do circuito para vários valores de razão cíclica. Conclui-se pelo gráfico da Fig. 4.1, que existe uma tensão máxima que se pode obter na saída conforme a carga. Isso significa que se o controle do sistema está ajustado para uma determinada tensão e se a carga ultrapassar os limites de potência, o conversor perderá a sua regulação de tensão.

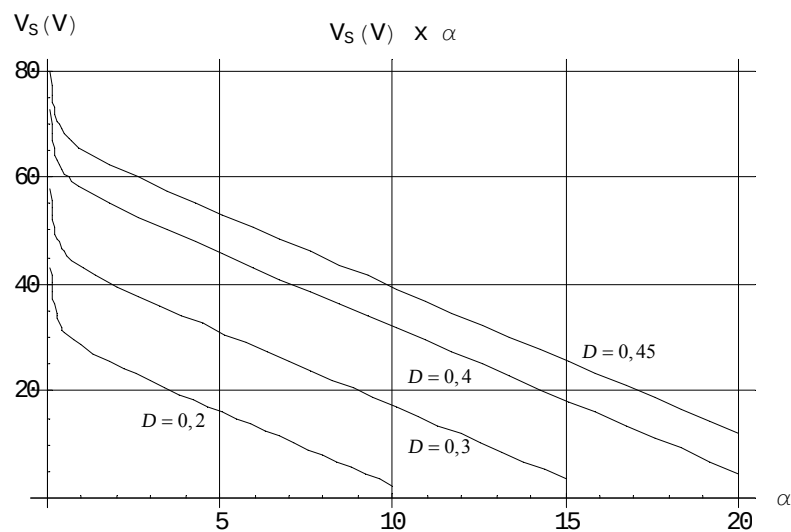


Fig. 4.1: Gráfico da tensão na saída versus carga normalizada.

Como a corrente de saída é dada pela equação (4.7) abaixo:

$$\alpha = \frac{I_s}{nV_E} \sqrt{\frac{L_r}{C_r}} \quad (4.7)$$

pode-se obter o valor da potência máxima de saída em função da carga normalizada a partir de (4.7) e de (4.6), resultando:

$$P_S = 2 \cdot \frac{V_E}{n} \left(D - \frac{f}{f_r} \left(\frac{\alpha}{2\pi} - \frac{1}{\alpha 4\pi} \right) \right) \cdot \left(\alpha n V_E \sqrt{\frac{C_r}{L_r}} \right) \quad (4.8)$$

Fixando-se os valores de $C_r = 6,8nF$, de $L_r = 5\mu H$ (a serem estudados no próximo capítulo), $V_E = 180V$ e $n = 2,36$, fez-se o gráfico da potência de saída em função da carga normalizada para uma razão cíclica máxima de $D = 0,45$ é mostrado a seguir:

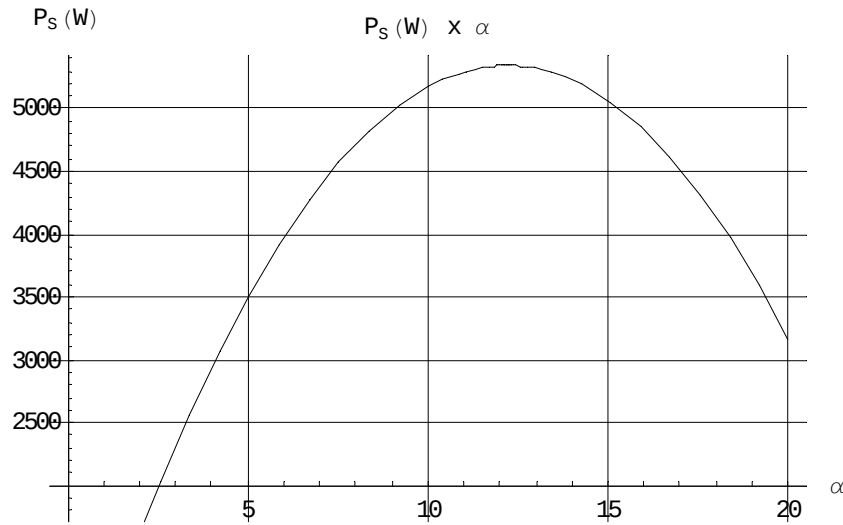


Fig. 4.2: Gráfico da potência máxima em função da carga normalizada.

Observa-se que a potência máxima do conversor é extraída para um $\alpha = 12$ o que resultaria numa saída de 5300W. Para essa potência, entretanto, a tensão seria de 35V e a corrente de 150A. Essa situação ideal é de difícil implementação prática. Dado o que já foi desenvolvido em conversores Forward nos estudos citados na revisão bibliográfica deste trabalho, a potência máxima a ser extraída na prática ficará abaixo dos 2000W e esta potência

ocorre para um $\alpha = 2,5$, aproximadamente. Refazendo os gráficos de tensão e de potência para um $\alpha = 3$, pode-se verificar melhor os pontos de operação do circuito conforme Fig. 4.3 e Fig. 4.4.

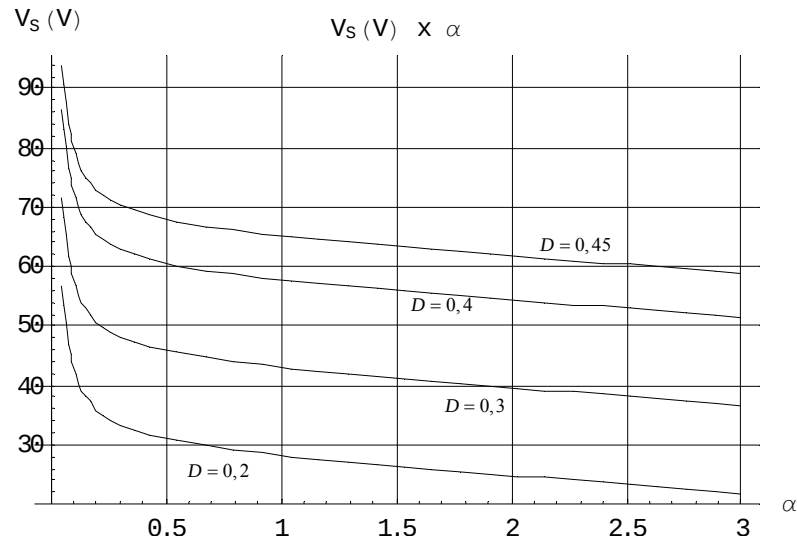


Fig. 4.3: Gráfico da tensão de saída versus carga normalizada para um conversor que se espera implementar.

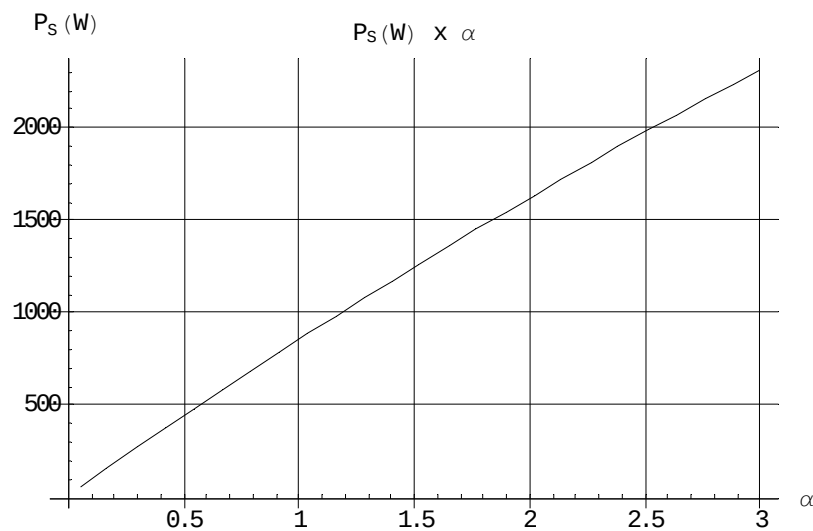


Fig. 4.4: Gráfico da potência máxima em função da carga normalizada para um conversor que se espera implementar.

4.2.1 - GRÁFICO DO GANHO ESTÁTICO

O gráfico do ganho estático é uma outra forma de se ver o comportamento do conversor quanto ao aumento de carga. O gráfico a seguir ilustra o ganho estático em função da carga.

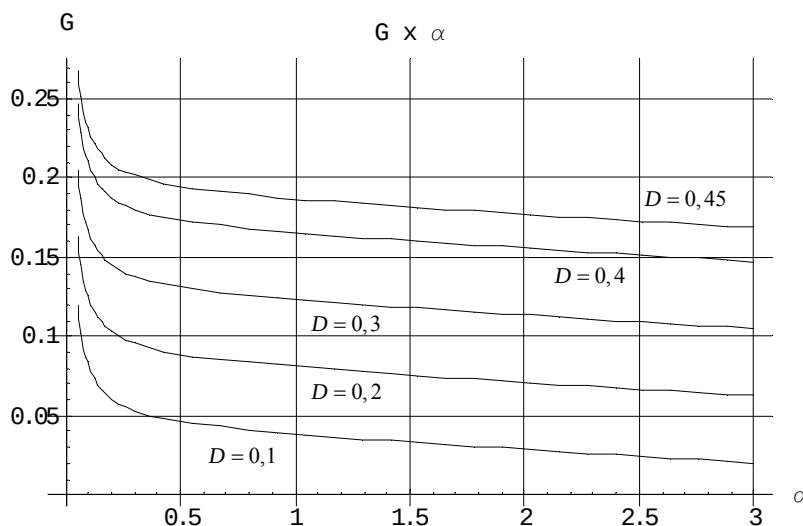


Fig. 4.5: Gráfico do ganho em função da carga normalizada para carga alta.

4.2.2 - GANHO ESTÁTICO PARA CARGA BAIXA

Verifica-se abaixo a gráfico do ganho estático para carga baixa. A curva hemielíptica representa a fronteira entre a condução contínua (dentro) e a condução descontínua (fora).

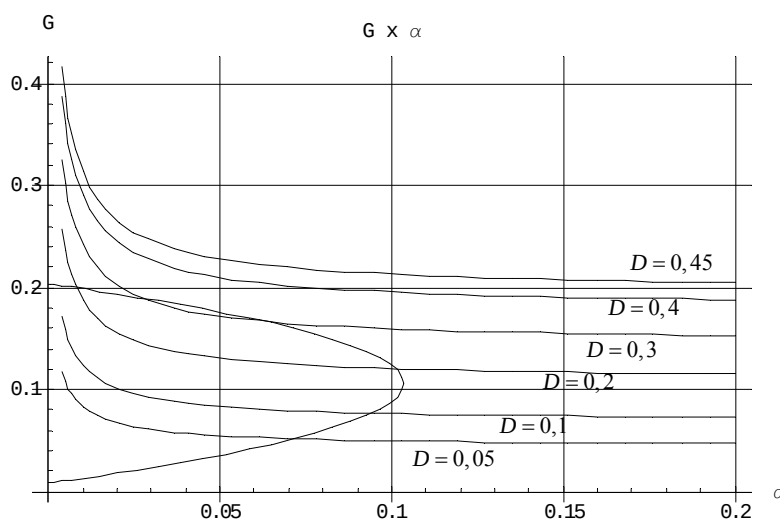


Fig. 4.6: Gráfico do ganho para carga baixa com a região de condução descontínua.

4.3 - SIMULAÇÃO DO CIRCUITO PROPOSTO

A simulação do conversor proposto em computação é o primeiro passo para a verificação do circuito teórico analisado. Foi feita no software Spice de simulação de circuitos elétricos através do pacote Orcad.

Primeiro, simula-se para o caso mais simples de carga alta e, depois, para o caso de carga baixa.

4.3.1 - SIMULAÇÃO EM CARGA ALTA

Dados os limites de tensão e potência especificados em seções anteriores e ilustrados nas Fig. 4.3 e Fig. 4.4, especificou-se uma saída de 50V e uma potência de 2000W, o que implica numa corrente de saída de 40A e uma carga de $1,25\Omega$. Dados os parâmetros definidos nas primeiras seções deste capítulo, pode-se obter o valor da carga normalizada α :

$$\alpha = \frac{I_s}{nV_E} \sqrt{\frac{L_r}{C_r}} = \frac{40}{2,36 \cdot 175} \sqrt{\frac{5,0 \cdot 10^{-6}}{6,8 \cdot 10^{-9}}} \Rightarrow \alpha = 2,63 \quad (4.9)$$

Com o valor de α , pode-se obter o valor da razão cíclica para o ganho de 50/350 a partir da equação do ganho:

$$\frac{50}{350} = \frac{1}{2,36} \left(D - \frac{100k}{863k} \left(\frac{2,63}{2\pi} - \frac{1}{4 \cdot 2,36 \cdot \pi} \right) \right) \Rightarrow D = 0,382 \quad (4.10)$$

Com base no valor de D encontrado e nos outros parâmetros definidos nas seções anteriores, chega-se ao seguinte circuito a ser simulado:

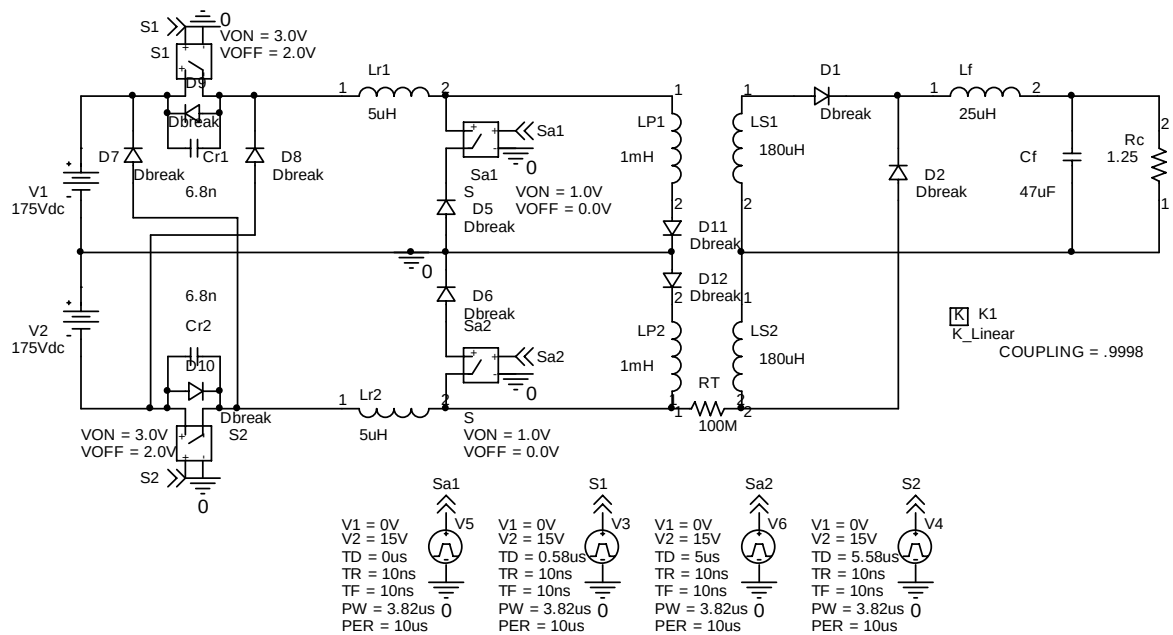


Fig. 4.7: Circuito simulado no SPICE para carga alta.

Quanto aos resultados da simulação, a Fig. 4.8 abaixo apresenta o gráfico da tensão de saída convergindo para um valor muito próximo de 50V.

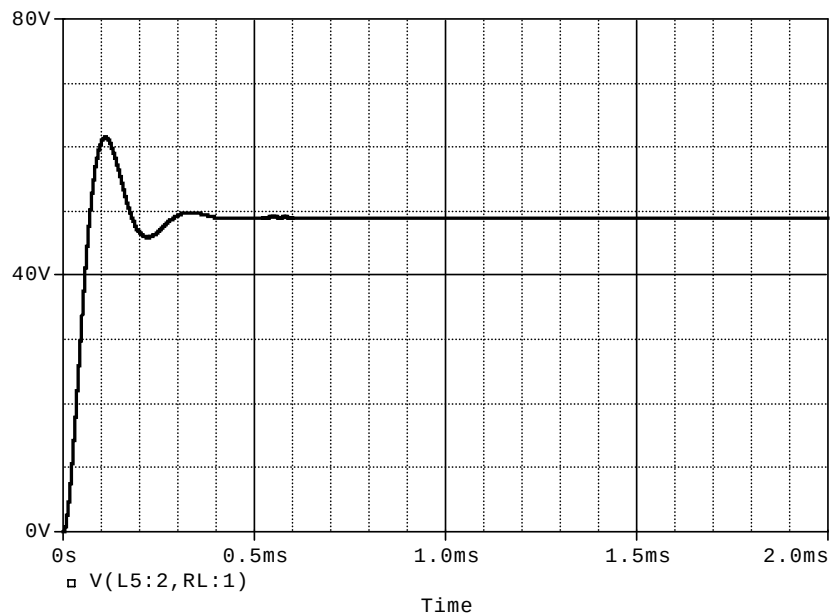


Fig. 4.8: Gráfico da tensão de saída convergindo para o valor especificado de 50V.

O gráfico a seguir ilustra a tensão no capacitor e a corrente no indutor de ressonância para um período de chaveamento:

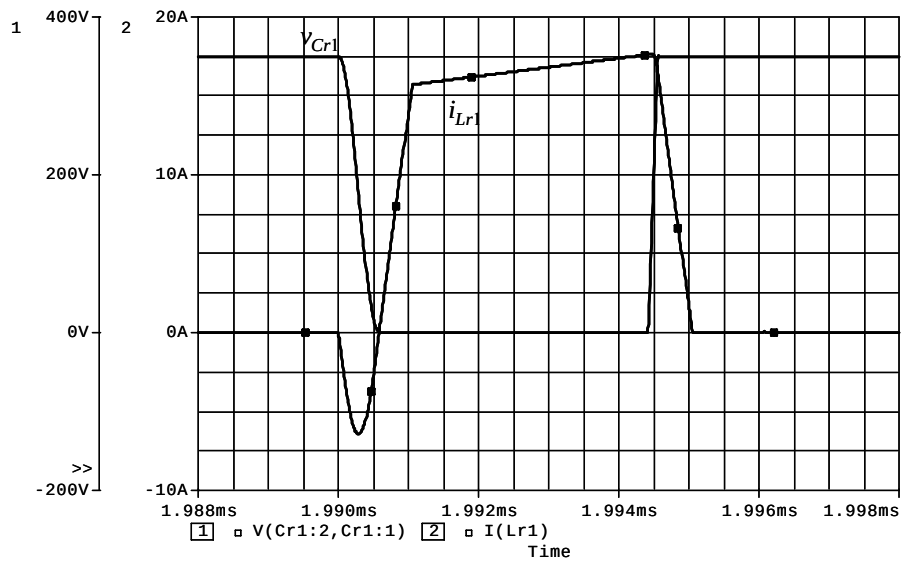


Fig. 4.9: Tensão no capacitor e a corrente no indutor de ressonância.

A Fig. 4.10 a seguir mostra a tensão e a corrente na chave principal evidenciando a comutação não dissipativa:

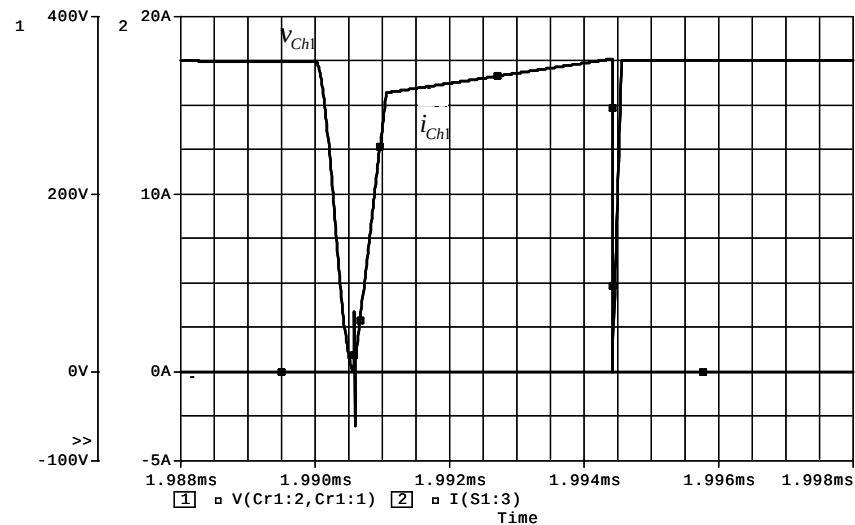


Fig. 4.10: Tensão e a corrente na chave principal evidenciando a comutação não dissipativa.

Vê-se um ruído de corrente na chave principal no momento do acionamento devido ao fato de que não se consegue zerar completamente a tensão na chave principal após a ressonância por causa das perdas em diodos que fazem parte da malha do circuito ressonante e das perdas da própria chave auxiliar.

Na a Fig. 4.11 a seguir, vê-se a comutação também não dissipativa na chave auxiliar, gráfico no qual são mostrados tensão e corrente nas chaves:

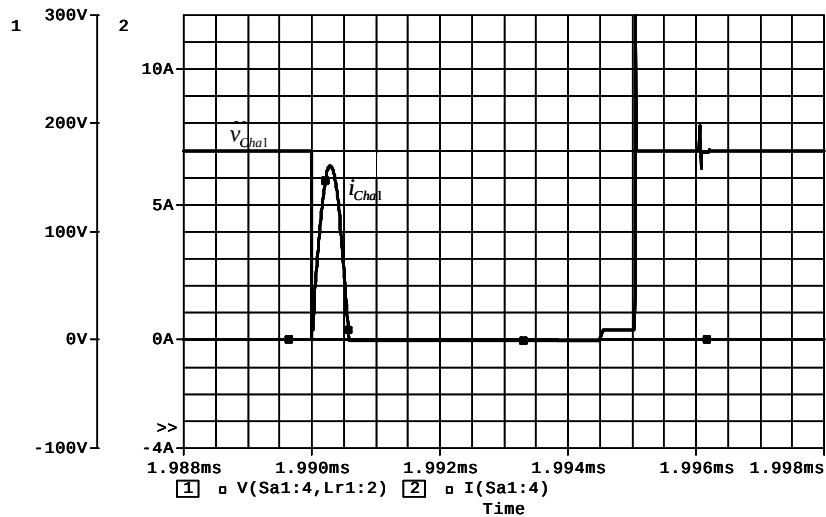


Fig. 4.11: Tensão e corrente na chave auxiliar evidenciando comutação não dissipativa.

Finalmente, vê-se na Fig. 4.12 o plano de fase da tensão no capacitor e da corrente no indutor de ressonância.

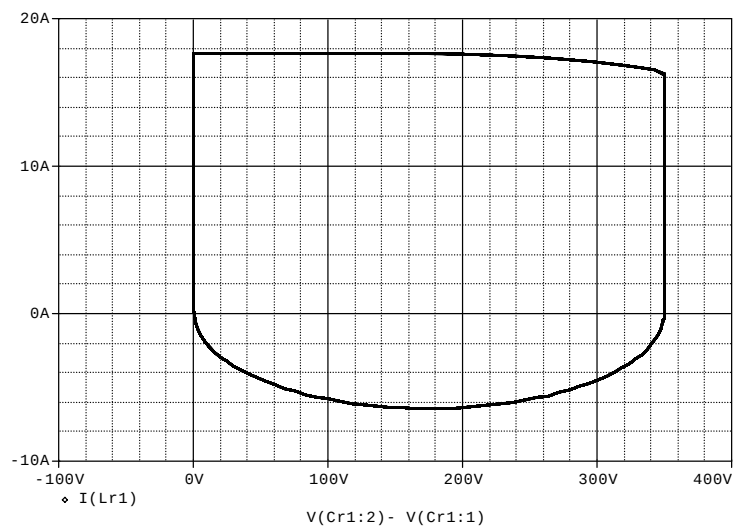


Fig. 4.12: Plano de fase do conversor proposto com a corrente na vertical e tensão na horizontal.

4.3.2 - SIMULAÇÃO EM MODO DESCONTÍNUO

Apenas para ilustrar a validade da equação do ganho para carga baixa e da equação da condução crítica, simulou-se outro circuito. A equação 3.59 pode ser resolvida usando os parâmetros em questão, para o valor da carga normalizada α . Substituindo então, tem-se:

$$\frac{\alpha \cdot 2,36}{27,1} = \frac{1}{2 \cdot 100k} \frac{50/350}{25\mu} - \frac{2,36^2 \alpha}{\left(\frac{1}{2(50/350)} - 2,36 \right) 27,1} - \frac{100k}{863k} \frac{2,36}{2\pi(1 - 2 \cdot 2,36 \cdot (50/350)) 27,1} \quad (4.11)$$

Resolvendo para α :

$$\alpha = 0,0884 \quad (4.12)$$

Tendo o valor de α , pode-se obter o valor de D resolvendo a equação do ganho estático para carga baixa:

$$\frac{50}{350} = \frac{1}{2 \cdot 2,36} \left(D + \sqrt{D^2 \frac{100k}{863k} \frac{D}{2\pi \cdot 0,0884}} \right) \quad (4.13)$$

Resolvendo

$$D = 0,265 \quad (4.14)$$

A partir do valor de α encontrado, obtém-se $I_s = 0,762A$ e $R_L = 65,7\Omega$. Obviamente, como esses valores foram obtidos da equação de período crítico, espera-se que a corrente no indutor de filtro esteja no limite da condução contínua para a descontínua.

Usando esses novos valores para o circuito simulado a tensão de saída é mostrada na Fig. 4.13 e percebe-se que sua convergência para o valor desejado é menos precisa em relação ao gráfico para o caso de carga alta.

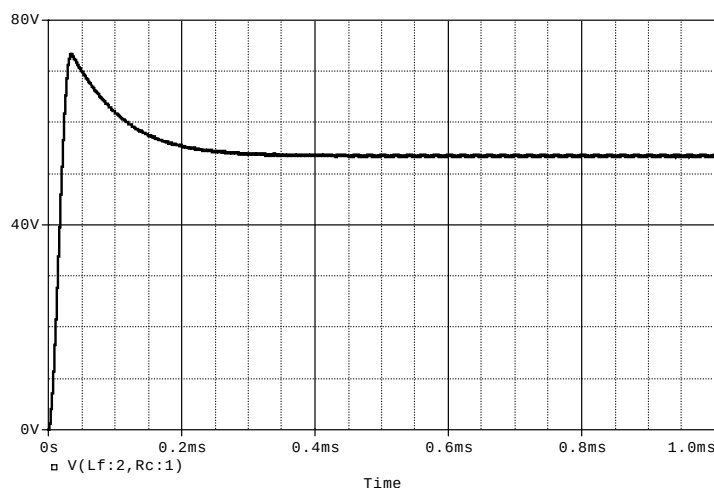


Fig. 4.13: Tensão de saída para carga baixa.

A Fig. 4.14 ilustra a corrente no indutor de filtro com uma corrente ainda um pouco aquém do período crítico, evidenciando que o modelo matemático não é, em regra, fiel aos fenômenos físicos que se pretende modelar com base no fato de a simulação ser mais confiável do que o modelo simplificado.

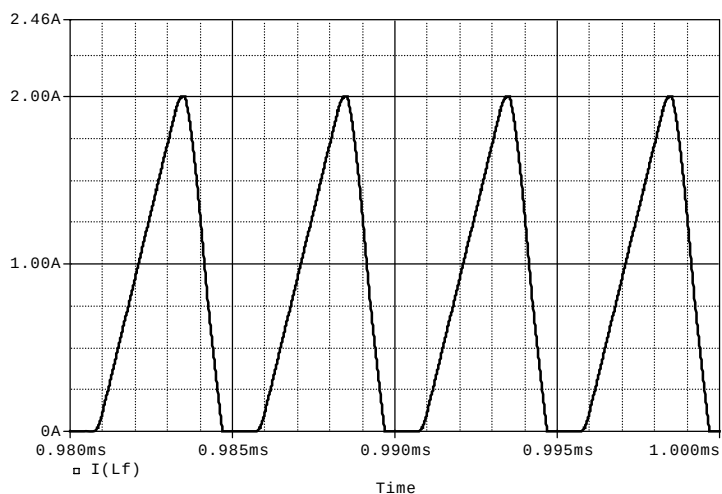


Fig. 4.14: Corrente no indutor de filtro.

Os gráficos fazem concluir que as simplificações para o modelo em modo descontinuo são mais comprometedoras para a descrição matemática do que as feitas para o modelo em modo contínuo uma vez que na simulação em modo contínuo a tensão de saída convergiu com mais precisão para o valor desejado.

CAPÍTULO 5

PROJETO DO CONVERSOR

5.1 - INTRODUÇÃO

Este capítulo desenvolve o conversor proposto a ser implementado na prática. Baseando-se na teoria desenvolvida, serão especificados os componentes físicos utilizados na montagem tais como transistores MOSFETs, diodos, capacitores, indutores e transformadores.

O dimensionamento será feito para uma potência de saída de 2000W. Como já utilizado no capítulo anterior, a tensão de saída é de 50V e a de entrada de 350V divididos em dois capacitores com 175V cada, após as perdas dos diodos da ponte retificadora. Tais valores resultam numa corrente de carga de 40A.

5.2 - TRANSISTORES MOSFETS

Segundo Pressman [13], existem duas maneiras de se especificar um MOSFET: através da queda de tensão entre dreno e fonte (V_{DSlig}) e da temperatura da junção.

O primeiro critério tenta minimizar a queda de tensão entre dreno e fonte a fim de não prejudicar a tensão aplicada ao primário do transformador. Pressman [13] diz que é usual estabelecer uma queda de tensão de no máximo 2% da tensão de entrada.

O segundo critério escolhe o transistor estabelecendo uma máxima temperatura para a sua junção. A restrição está no fato de que a junção se aquece sob o efeito joule da corrente na resistência da junção semicondutora. Para efeitos desse aquecimento, a corrente a ser considerada é a corrente eficaz que passa pelo componente. Dificilmente a temperatura da

base metálica sobre a qual repousa o substrato semiconductor fica abaixo de 90°C [3] o que se faz considerá-la em torno de 100°C.

5.2.1 - TRANSISTOR PARA A CHAVE PRINCIPAL

Para aplicar o primeiro critério, deve-se saber que a corrente de pico. Segundo a forma de onda da corrente na chave, a corrente de pico é a corrente de carga refletida para o primário. Seu valor é:

$$I_{pkCh} = \frac{I_S}{n} = \frac{40}{2,36} = 16,9A \quad (5.1)$$

Calcula-se, então, a resistência entre dreno e fonte que causa a queda de 2% da tensão de entrada:

$$0,02 \cdot 175 = r_{DSlig} \cdot 16,9 \Rightarrow r_{DSlig} = 0,207\Omega \quad (5.2)$$

Deve-se frisar que essa resistência obtida é para a máxima temperatura em que a junção irá trabalhar, no caso, de 90°C a 110°C [3].

Quanto à máxima tensão que o transistor deve suportar, ela deve ser maior do que $2V_E$, ou seja, maior do que 360V .

Aplicando o segundo critério, deve-se considerar o seguinte fato: o transistor será acoplado a um dissipador de calor sob ventilação forçada e isso garante que a temperatura da base metálica se manterá em torno de 100°C .

Consultando as folhas de especificações de dois transistores, o IRF460 [5] e o IRF32N50K [4], candidatos à chave principal, verifica-se na Fig. 9 de ambas referências as seguintes correntes máximas de operação:

Tabela 5.1: Corrente máxima de dreno dos transistores sugeridos para uso à temperatura de 100°C.

Modelo	$\theta_m (^{\circ}\text{C})$	$I_D (\text{A})$
IRFP460	100	12,5
IRFP32N50K	100	20,0

Por outro lado, a corrente eficaz na chave principal é de 11A de acordo com a equação desenvolvida no capítulo 2. Assim sendo, considerando as correntes máximas na Tabela 5.1, ambos transistores são candidatos a chave principal.

A seleção do componente, entretanto, deve usar os dois critérios cumulativamente e, para tanto, deve-se saber qual a resistência da junção de cada um dos MOSFETS à corrente eficaz de 11A que causa o devido aumento da temperatura e da própria resistência de junção. Sabendo aquele valor, pode-se saber a queda de tensão na chave e verificar se ela ficará abaixo dos 2% da tensão de entrada especificados. Pressman [13] diz que a diferença de temperatura entre a junção e a base metálica é dada por:

$$\Delta\theta_{jm} = \theta_j - \theta_m = P_{Ch} \mathfrak{R}_{jm} = I_{Ch}^2 r_{DSlig} \mathfrak{R}_{jm} \quad (5.3)$$

A equação (5.3) acima, pode ser resolvida para r_{DSlig} normalizado, resultando:

$$\overline{\overline{r_{DSlig}}} = \frac{\theta_j - \theta_m}{I_{DS}^2 \mathfrak{R}_{jm}} \frac{1}{r_{DSlig}(25^{\circ}\text{C})} \quad (5.4)$$

Aplicando os valores numéricos para o IRFP460 e para o IRFP32N50K:

$$\overline{\overline{r_{DSlig}}} = \frac{\theta_j - 100}{11^2 \cdot 0,45} \frac{1}{0,27} \Rightarrow \overline{\overline{r_{DSlig}}} = 0,0680\theta_j - 6,80 \quad (5.5)$$

$$\overline{\overline{r_{DSlig}}} = \frac{\theta_j - 100}{11^2 \cdot 0,26} \frac{1}{0,135} \Rightarrow \overline{\overline{r_{DSlig}}} = 0,235\theta_j - 23,5 \quad (5.6)$$

A reta de cada uma das equações pode ser combinada com as curvas na Fig. 4 na folha de especificação de ambos os componentes [5] e [4] de modo que o ponto de cruzamento com a curva dá a resistência de junção naquele ponto de operação e a respectiva temperatura da junção. Para cada caso, obteve-se:

$$\left\{ \begin{array}{l} r_{DSlig} = 0,675\Omega \\ \text{IRFP460} \\ \theta_j = 140^\circ C \\ \text{IRFP460} \end{array} \right. \quad (5.7)$$

$$\left\{ \begin{array}{l} r_{DSlig} = 0,286\Omega \\ \text{IRFP32N50K} \\ \theta_j = 109^\circ C \\ \text{IRFP32N50K} \end{array} \right. \quad (5.8)$$

Rigorosamente, nenhum dos dois atendeu ao critério de queda de tensão na chave que exigia uma resistência de junção menor ou igual a $0,207\Omega$. Verifica-se, entretanto, que o MOSFET IRFP32N50K é muito superior ao IRFP460, pois sua temperatura de junção está muito mais longe do valor máximo permitido. Talvez não seja possível obter 2000W do conversor, porém, uma alta potência será obtida usando-se o IRFP32N50K. Pode-se obter uma potência maior fazendo paralelismo de MOSFETs, mas não é o objetivo deste trabalho.

5.2.2 - TRANSITOR PARA A CHAVE AUXILIAR

A especificação dessa chave não é tão crítica quanto à da chave principal. Do equacionamento no capítulo 3, sabe-se que a corrente eficaz e a corrente de pico na chave auxiliar são:

$$I_{Cha} = 1,10A \quad (5.9)$$

$$I_{pkCha} = 6,45A \quad (5.10)$$

Investigando os MOSFETS disponíveis pela International Rectifier, sugere-se o uso do IRF820S que ainda conta com a facilidade de ser montado em superfície (Surface Mounting Device). Deve-se ainda ressaltar que a tensão máxima a ser suportada é $2V_E$ e que, portanto, é aconselhável escolher transistores de tensão $V_{DSS} = 500V$.

Dada a disponibilidade de chaves no laboratório, utilizou-se o IRF740.

5.3 - DIODOS

Os diodos mais importantes a serem escolhidos são os que conduzem a corrente de carga, ou seja, os dois diodos na saída antes do filtro e os dois diodos em série com o primário.

Procedimento análogo ao usado para os MOSFETs pode se aplicar aos diodos. A diferença é que a potência dissipada por ele é dada pela corrente média e pela tensão direta. Sabe-se que a tensão direta cai com aumento da temperatura de junção e, por isso, serão usados valores quando a temperatura de junção está próxima de 100°C , uma vez que essa a temperatura que se considera para a base metálica do componente [3].

Adaptando a equação (5.3) para o caso do diodo:

$$\Delta\theta_{jm} = \theta_j - \theta_m = P_D \mathfrak{R}_{jm} = \overline{I_D} V_{DF} \mathfrak{R}_{jm} \quad (5.11)$$

Tal como feito na seção anterior, considera-se a temperatura da base metálica igual a 100°C . Reescrevendo essa equação, ela fornece a temperatura de junção sob a qual o diodo vai conduzir:

$$\theta_j = \overline{I_D} V_F \mathfrak{R}_{jm} + \theta_m \quad (5.12)$$

A partir da equação (5.12) e sabendo-se que a corrente média em cada indutor de saída é metade da corrente de carga, ou seja, $20A$, pode-se montar uma tabela com alguns tipos de diodos para o secundário:

Tabela 5.2: Diodos candidatos para o secundário do transformador D_1 e D_2 .

Modelo	Fabricante	$\mathfrak{R}_{jm} (^{\circ}C / W)$	$V_D (V)$	$\theta_m (^{\circ}C)$
HFA08TB60	International Rectifier	3,5	1,4	198
HFA15TB60	International Rectifier	1,7	1,2	141
30ETH06	International Rectifier	0,7	1,2	117
30D60B	Advanced Power Tech.	0,67	1,4	119

Quanto à corrente no primário do transformador, aplicando a equação do capítulo 3, sabe-se que sua corrente média é de $7,6A$ e a corrente de pico é de $16,9A$. Com esses valores, monta-se tabela semelhante para os diodos no primário:

Tabela 5.3: Diodos candidatos para o primário do transformador D_{p1} e D_{p2} .

Modelo	Fabricante	$\mathfrak{R}_{jm} (^{\circ}C / W)$	$V_D (V)$	$\theta_m (^{\circ}C)$
HFA08TB60	International Rectifier	3,5	1,4	137
HFA15TB60	International Rectifier	1,7	1,2	116
30ETH06	International Rectifier	0,7	1,2	106
30D60B	Advanced Power Tech.	0,67	1,4	107

A partir das tabelas, pode-se usar para o secundário os diodos 30ETH06 ou 30D60B. Já para o primário, além destes dois, pode-se usar o HFA15TB60.

Os demais diodos do conversor foram implementados pelo HFA08TB60.

5.4 - TRANSFORMADOR DE POTÊNCIA

O transformador de potência será confeccionado em núcleo de ferrita de geometria duplo E, um contra o outro. A ferrita é utilizada por oferecer boas condições de trabalho em

alta frequência e baixo peso em relação ao aço laminado comumente usado em transformadores de baixa frequência. Os pontos fracos da ferrita são a baixa resistência a choques mecânicos, por se tratar de uma cerâmica, e menor amplitude de variação de fluxo magnético.

Segundo a lei de Faraday, a tensão aplicada ao primário é a tensão V_E que ocasiona variação no fluxo magnético do núcleo de acordo com a seguinte equação:

$$V_E = N_P \frac{d\phi}{dt} = N_P A_n \frac{dB}{dt} \quad (5.13)$$

Como V_E é constante, $dB = \Delta B$ e $dt = DT$ e o número espiras do primário é dado por:

$$N_P = \frac{V_E DT}{A_n \Delta B} \quad (5.14)$$

Efetivamente, a tensão aplicada no primário não é durante um intervalo de tempo DT , como já foi discutido em capítulos anteriores, mas essa aproximação não prejudica o produto $A_j A_n$ que será encontrado, pois não o subdimensionará.

Por outro lado, a janela do núcleo é ocupada da seguinte maneira pelos enrolamentos:

$$K_j A_j = N_{P1} \frac{I_{P1}}{J} + N_{P2} \frac{I_{P2}}{J} + N_{S1} \frac{I_{S1}}{J} + N_{S2} \frac{I_{S2}}{J} \quad (5.15)$$

Como $N_{P1} / N_{S1} = n$,

$$K_j A_j = 2N_P \left(\frac{I_P}{J} + \frac{1}{n} \frac{I_S}{J} \right) \quad (5.16)$$

Logo, o valor de N_P é:

$$N_P = \frac{K_j A_j J}{2(I_P + I_S / n)} \quad (5.17)$$

Igualando-se os valores de N_P das equações (5.14) e (5.17), chega-se ao produto $A_j A_n$:

$$A_j A_n = \frac{2V_E DT (I_P + I_S / n)}{\Delta B K_j J} \quad (5.18)$$

Esta equação oferece uma referência na hora de se escolher o núcleo do transformador. Observa-se no numerador da fração que existe uma tensão V_E que, distribuída dentro dos parênteses, ocorrerá um produto entre tensão e corrente o que sugere ser uma potência elétrica. Isso é uma coincidência e não uma potência. Para se saber a potência aparente do primário, deve-se usar não a tensão V_E , mas a tensão eficaz obtida a partir da forma de onda e do próprio valor V_E .

Atribuindo os dados numéricos já discutidos, os valores de I_P e de I_S calculados segundo as equações desenvolvidas no capítulo 3 e considerando uma variação de densidade de fluxo magnético de $0,4T$ para ΔB :

$$A_j A_n = \frac{2 \cdot 175 \cdot 0,45 \cdot 10 \cdot 10^{-6} (11,4 + 28,5 / 2,36)}{0,4 \cdot 0,2 \cdot 450 \cdot 10^4} = 10,27 \text{ cm}^4 \quad (5.19)$$

Com base nos núcleos disponíveis pelo fabricante Thornton Eletrônica Ltda., os núcleos cujos produtos $A_j A_n$ mais próximos são o EE-55/28/21 de $A_j A_n = 11,78 \text{ cm}^4$ e o EE-65/33/13 de $A_j A_n = 14,57 \text{ cm}^4$.

O número de espiras do primário é dado por (5.14) do qual se obtém o número de espiras do secundário a partir da relação de transformação. O fio ou fita de cobre a serem usados nos enrolamentos são dimensionados com base na corrente eficaz e na densidade de corrente eficaz especificada em 450 A/cm^2 .

Utilizou-se no protótipo um transformador de montagem industrial disponível no Laboratório de Eletrônica de Potência semelhante ao que foi desenvolvido nesses cálculos.

5.5 - INDUTORES

Serão usados três indutores, dois de ressonância e um de filtro. Os primeiros serão dimensionados e montados, já para o terceiro, será usado um indutor confeccionado na indústria. O procedimento de projeto adota a teoria inicial de McLyman [7].

5.5.1 - INDUTOR DE RESSONÂNCIA

O indutor de ressonância deve ter em torno de $5\mu H$ de indutância e deverá comportar a corrente de carga no primário, ou seja, a corrente máxima que por ele passa deverá ser de 16,9A. Para a sua confecção, deve-se determinar o tamanho do núcleo a ser usado e o tipo do material de cobre para a passagem da corrente.

Para o dimensionamento do núcleo sabe-se que, pela definição de indutância:

$$L = N \frac{BA_n}{I} \Rightarrow N = \frac{LI}{BA_n} \quad (5.20)$$

Por outro lado, a área de cobre se relaciona com a corrente como:

$$K_j A_j = N \frac{I}{J} \quad (5.21)$$

Combinando as equações (5.20) e (5.21), chega-se à seguinte relação:

$$A_j A_n = \frac{LI^2}{BJK_j} \quad (5.22)$$

O produto $A_j A_n$ é uma referência na hora de se escolher o núcleo magnético a ser usado para a confecção do indutor. O núcleo deverá suportar a máxima corrente que por ele passar sem que sature o material magnético, isso quer dizer que as equações (5.22) e (5.20) são válidas para quando a densidade de fluxo e a corrente são máximos. Reescrevendo:

$$A_j A_n = \frac{L I_{m\acute{a}x}^2}{B_{m\acute{a}x} J K_j} \quad (5.23)$$

$$N = \frac{L I_{m\acute{a}x}}{B_{m\acute{a}x} A_n} \quad (5.24)$$

Além do núcleo, o indutor precisa de um entreferro onde a energia será armazenada sob a forma de campo magnético. A combinação do material magnético com o entreferro resulta numa permeabilidade efetiva para o componente com um todo dada por:

$$\left. \begin{array}{l} H = \frac{NI}{\ell_M} \\ B = \mu_e \mu_0 H \end{array} \right\} \Rightarrow \mu_e = \frac{B \ell_M}{\mu_0 NI} \quad (5.25)$$

O comprimento do entreferro é obtido a partir da teoria de circuito magnético. Pretende-se usar dois núcleos tipo E colocados um contra o outro. O circuito magnético equivalente fica:

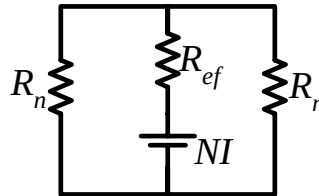


Fig. 5.1: Circuito magnético equivalente para o indutor de ressonância.

No circuito equivalente da Fig. 5.1 R significa relutância e o termo NI o enrolamento do indutor. Calculando-se a relutância equivalente vista por NI obtém-se o valor do entreferro. As duas relutâncias R_n estão em paralelo e em série com a relutância do entreferro (R_{ef}), portanto, a relutância efetiva é:

$$R_e = \frac{R_n}{2} + R_{ef} \quad (5.26)$$

Sabendo que $\ell_M \pm \ell_{ef} \cong \ell_M$, a equação (5.26) pode ser reescrita como:

$$\frac{\ell_M}{\mu_e \mu_0 A_n} = \frac{\ell_M \cdot 2}{2 \mu_r \mu_0 A_n} + \frac{\ell_{ef}}{\mu_0 A_n} \quad (5.27)$$

Resolvendo a equação para ℓ_{ef} :

$$\ell_{ef} = \ell_M \left(\frac{1}{\mu_e} - \frac{1}{\mu_r} \right) \quad (5.28)$$

Finalmente, atribuindo os dados de corrente, fluxo magnético, densidade de corrente no cobre e taxa de ocupação da janela do núcleo [7] (esta última reduzida de 0,4 para 0,2 para compensar as dificuldade da montagem artesanal de indutores) nas equações (5.23):

$$A_j A_n = \frac{5 \cdot 10^{-6} (16,9)^2}{0,2 \cdot 450 \cdot 10^4 \cdot 0,2} = 0,793 \text{ cm}^4 \quad (5.29)$$

Com base nos núcleos disponíveis pelo fabricante Thornton Eletrônica Ltda., o núcleo cujo produto $A_j A_n$ mais próximo é o EE-30/15/7 cujo $A_j A_n = 0,71 \text{ cm}^4$, mas como é um valor abaixo do valor encontrado, será o usado o núcleo de $A_j A_n$ imediatamente superior, o EE-30/15/14 de $A_j A_n = 1,43 \text{ cm}^4$.

O núcleo proposto tem um $A_n = 1,20 \text{ cm}^2$ e, a partir deste novo dado, calcula-se o número de espiras que deverá ter o indutor.

$$N = \frac{5 \cdot 10^{-6} \cdot 16,9}{0,2 \cdot 1,2 \cdot 10^{-4}} = 4 \text{ esp} \quad (5.30)$$

Por último, determina-se o comprimento do entreferro. Primeiro, deve-se saber o valor da permeabilidade efetiva:

$$\mu_e = \frac{0,2 \cdot 6,13 \cdot 10^{-2}}{4\pi \cdot 10^{-7} \cdot 4 \cdot 16,9} = 144 \quad (5.31)$$

O valor do entreferro então será:

$$\ell_{ef} = 61,3 \left(\frac{1}{144} - \frac{1}{3500} \right) = 0,41mm \quad (5.32)$$

Esses cálculos oferecem uma excelente orientação para a confecção dos indutores. Ao fazê-los na prática, não se dispunha de um núcleo com precisão de 0,41mm de entreferro e este foi implementado usando-se a espessura de uma placa de circuito impresso colocada uma em cada extremidade dos núcleos E onde eles se encontram. Esse entreferro acabou ficando maior do que o calculado, isso se verificou ao ser necessário fazer 5 espiras para que se obtivesse uma indutância de $5\mu H$. O fio ou fita de cobre a serem usados nos enrolamentos são dimensionados com base na corrente eficaz e na densidade de corrente eficaz especificada em $450A/cm^2$. As espiras foram feitas utilizando-se fita de cobre de 0,2mm de espessura e 1,2cm de largura.

5.5.2 - INDUTOR DE FILTRO

A forma de onda da corrente no indutor de filtro é mostrada na Fig. 5.2.

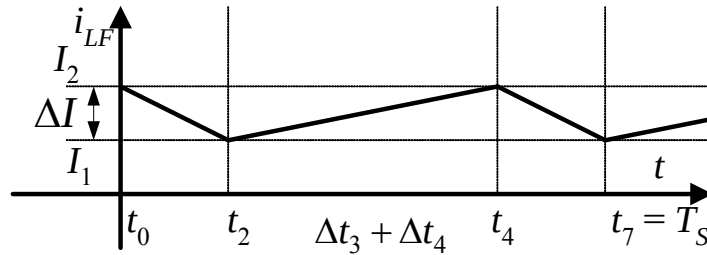


Fig. 5.2: Forma de onda da corrente no indutor de filtro.

Calcula-se, então, a corrente média pela seguinte integral:

$$\overline{I_{LF}} = \frac{1}{T_S} \int_0^{\Delta t_3 + \Delta t_4} \left(I_1 + \frac{\Delta I}{\Delta t_3 + \Delta t_4} t \right) dt + \frac{1}{T_S} \int_0^{T_S - \Delta t_3 - \Delta t_4} \left(I_1 + \Delta I - \frac{\Delta I}{T_S - \Delta t_3 - \Delta t_4} t \right) dt \quad (5.33)$$

Resolvendo a integral:

$$\overline{I_{LF}} = I_1 + \frac{\Delta I}{2} \quad (5.34)$$

Como a corrente média no indutor de filtro é igual à corrente de saída:

$$I_S = I_1 + \frac{\Delta I}{2} \quad (5.35)$$

Isolando I_1 na equação acima:

$$I_1 = I_S - \frac{\Delta I}{2} \quad (5.36)$$

A partir do mesmo gráfico, pode-se obter a corrente eficaz no indutor de filtro da seguinte integral:

$$I_{LF} = \sqrt{\frac{1}{T_S} \int_0^{\Delta t_3 + \Delta t_4} \left(I_1 + \frac{\Delta I}{\Delta t_3 + \Delta t_4} t \right)^2 dt + \frac{1}{T_S} \int_0^{T_S - \Delta t_3 - \Delta t_4} \left(I_1 + \Delta I - \frac{\Delta I}{T_S - \Delta t_3 - \Delta t_4} t \right)^2 dt} \quad (5.37)$$

Resolvendo a integral e usando a relação obtida em (5.36):

$$I_{LF} = \sqrt{I_S^2 + \frac{\Delta I^2}{12}} \quad (5.38)$$

Por outro lado, fixa-se uma variação percentual para a ondulação que se deseja na corrente do indutor de filtro. Adotando uma variação de $\pm 5\%$, tem-se:

$$\frac{\Delta I_{LF}}{2} = 5\%(I_S) \Rightarrow \Delta I_{LF} = 4A \quad (5.39)$$

Reescrevendo (5.38):

$$I_{LF} = I_S \sqrt{1 + \frac{1}{12} \left(\frac{\Delta I}{I_S} \right)^2} \quad (5.40)$$

De (5.39), sabe-se que $\Delta I / I_S = 0,1$ e, substituindo em (5.40):

$$I_{LF} = I_S \cdot 1,00042 \quad (5.41)$$

Nota-se de (5.41) que a corrente eficaz no indutor de filtro é muito próxima da corrente de saída e que, portanto, será adotado que ela são iguais:

$$I_{LF} = \overline{I_{LF}} = I_S \quad (5.42)$$

Depois de se descobrir a corrente eficaz sobre o enrolamento do indutor, especifica-se uma indutância para o indutor de filtro. Com base no que já foi estudado sobre o funcionamento do circuito em capítulos anteriores, a indutância de filtro é dada por:

$$L_F = \frac{1}{\Delta I_{LF}} \left(\frac{V_E}{n} - V_S \right) \left(D_{\max} T - \frac{\alpha}{2\pi f_r} \right) \quad (5.43)$$

Atribuindo os valores:

$$L_F = 24,2 \mu H \quad (5.44)$$

A partir de agora, pode-se dimensionar o núcleo magnético para o indutor de filtro de saída, usando a mesma metodologia empregada para o indutor de ressonância. Aplicando a equação (5.23):

$$A_j A_n = \frac{24,2 \cdot 10^{-6} \cdot 42}{0,2 \cdot 450 \cdot 10^4 \cdot 0,2} = 23,8 \text{ cm}^4 \quad (5.45)$$

O valor encontrado sugere o núcleo EE-65/33/26 do fabricante Thornton Eletrônica Ltda. cuja área é $A_n = 29,14 \text{ cm}^2$. Pode-se calcular, então, o número de espiras para o indutor a partir da equação (5.24):

$$N = \frac{24,2 \cdot 10^{-6} \cdot 42}{0,2 \cdot 29,14 \cdot 10^{-4}} = 2 \quad (5.46)$$

Finalmente, a permeabilidade efetiva e o comprimento do entreferro são:

$$\mu_e = \frac{0,2 \cdot 13,89 \cdot 10^{-2}}{4\pi \cdot 10^{-7} \cdot 2 \cdot 42} = 263 \quad (5.47)$$

$$\ell_{ef} = 13,89 \left(\frac{1}{263} - \frac{1}{3500} \right) = 0,5mm \quad (5.48)$$

Esses cálculos oferecem uma excelente orientação para a confecção dos indutores. Não se montou um indutor artesanalmente, mas havia disponível no laboratório de eletrônica de potência um indutor toroidal, em núcleo de pó de material magnético, de montagem industrial, com indutância de $25\mu H$ para $40A$.

5.6 - CAPACITORES

Tal como os indutores, serão usados três capacitores, um para o filtro de saída e dois para o circuito de ressonância. Mais simples, o capacitor de ressonância escolhido foi o que o laboratório tinha de disponível: $6,8nF$, $400V$. É recomendável que este capacitor suporte em temperatura mais alta devido a corrente de ressonância e que tenha baixa impedância série equivalente. Esses cuidados são importantes a fim de evitar que se altere o valor de sua capacitância com o desgaste, causando mau funcionamento do chaveamento não-dissipativo.

5.6.1 - CAPACITOR DE FILTRO

Para o dimensionamento do capacitor de filtro, a saída do conversor é modela como sendo a carga uma fonte de corrente, o capacitor uma impedância nula com a sua respectiva resistência série equivalente segundo a Fig. 5.3.

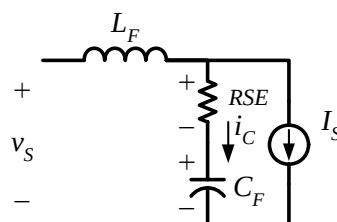


Fig. 5.3: Modelo para o estudo da ondulação no capacitor.

Pelo desenho e pelo funcionamento do circuito, o capacitor de filtro tem uma corrente alternada sendo positiva quando o sistema transfere energia para o capacitor e para a carga e negativa quando o capacitor transfere para a carga. Essa ondulação de corrente nada mais é do que a ondulação presente no indutor de filtro. Assume-se que a impedância do capacitor é pequena o suficiente para que a corrente seja em rampa determinada pelo indutor. A forma de onda então é:

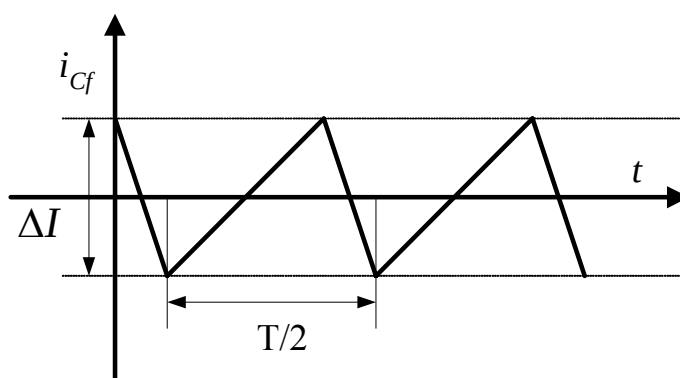


Fig. 5.4: Forma da corrente no capacitor de filtro.

Essa corrente alternada tem valor médio zero, pois, se fosse diferente, ou o capacitor perderia sua carga ou ocorreria uma sobretensão em seus terminais. A ondulação nos terminais do capacitor, portanto, é dividida em duas situações: uma devido ao próprio processo de carga e descarga do capacitor e outra devido à tensão na resistência série equivalente.

Para o primeiro caso, a tensão no capacitor é mínima quando a corrente é ascendente e cruza o zero e será máxima quando for descendente e cruzar o zero. Pela simetria da onda alternada, o tempo em que ela é positiva é metade do período do secundário, ou seja, um quarto do período de chaveamento. Como a variação de tensão num capacitor é dada pela integral de sua corrente e pela capacitância, essa variação pode ser calculada usando-se a área do triângulo formado pela parte positiva da corrente. Sua altura é metade da ondulação de

corrente e sua base um quarto do período de chaveamento. Traduzindo em fórmula matemática:

$$\Delta V_s = \frac{1}{C_f} \frac{\Delta I_{LF} T}{8} \quad (5.49)$$

O objetivo desse cálculo, entretanto, é obter o valor da capacitância que garanta a ondulação de tensão na saída desejada pelo projetista. Reescrevendo a equação (5.49):

$$C_f = \frac{\Delta I_{LF} T}{8 \Delta V_s} \quad (5.50)$$

Por outro lado, considerando agora somente a ondulação ocasionada pela resistência série equivalente, a tensão em seus terminais será máxima ou mínima quando a corrente no capacitor for máxima ou mínima. Traduzindo em fórmulas:

$$\frac{\Delta V_{RSE}}{2} = RSE \cdot \frac{\Delta I_{LF}}{2} \quad (5.51)$$

Resolvendo a equação (5.51) acima, a RSE máxima que atende ao requisito de ondulação especificado pelo projetista é dada por:

$$RSE = \frac{\Delta V_{RSE}}{\Delta I_{LF}} \quad (5.52)$$

Atribuindo os valores especificados para o conversor, encontram-se os valores da capacitância de filtro e da resistência série equivalente. Antes, porém, é necessário primeiro saber a ondulação de corrente no indutor. Ela será consequência do indutor escolhido. De acordo com o funcionamento do circuito já estudado, a corrente sobe do mínimo ao máximo no período em que há transferência de energia, portanto:

$$\Delta I_{LF} = \frac{1}{L_F} \left(\frac{V_E}{n} - V_s \right) \left(DT - \frac{\alpha}{2\pi f_r} \right) \quad (5.53)$$

Atribuindo os valores já especificados para o conversor:

$$\Delta I_{LF} = 3,88A \quad (5.54)$$

Finalmente, especificando uma ondulação de 1% na saída:

$$C_F = \frac{3,88 \cdot 10\mu}{8 \cdot 0,5} = 9,7\mu F \quad (5.55)$$

Agora quanto a RSE:

$$RSE = 130m\Omega \quad (5.56)$$

A pesquisa de componentes no mercado evidenciou que o critério dominante foi o da resistência série equivalente. O capacitor escolhido foi o EEUFC2A221, um capacitor de baixa RSE da Panasonic, cujas características são: $RSE = 87m\Omega$, $V_{m\acute{a}x} = 100V$, $C = 220\mu F$. Como consequência dessa escolha, a capacitância de $220\mu F$ é muito superior ao valor de $9,7\mu F$ calculado. O efeito da ondulação na carga do capacitor é desprezível.

CAPÍTULO 6

CIRCUITO DE CONTROLE

6.1 - INTRODUÇÃO

Para um funcionamento seguro do conversor, é necessário implementar um circuito de controle que comande as quatro chaves do circuito principal baseado na potência e na tensão de saída desejada para o sistema. O controle é implementado através do circuito integrado KA3525 da National Semiconductor que realiza modulação por largura de pulso segundo uma tensão de controle gerada por um compensador proporcional-integral.

O pulso gerado é levado a um circuito disparador ou “driver” que aciona os transistores no momento correto e na duração certa para o chaveamento da tensão de entrada e conversão na tensão de saída.

Esses conceitos podem ser expressos num diagrama de blocos:

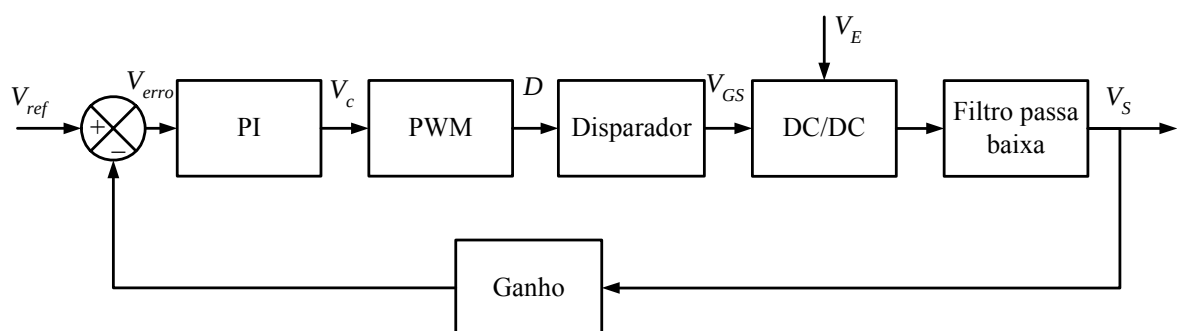


Fig. 6.1: Diagrama de blocos resumindo sistema conversor-controle

6.2 - COMPENSADOR PI E MODULAÇÃO POR LAGURA DE PULSO

Essas duas funcionalidades são implementadas pelo CI KA3525 e os respectivos elementos passivos nele conectados. Transcrevendo o diagrama do fabricante, internamente o CI realiza suas funcionalidades segundo a Fig. 6.2:

Internal Block Diagram

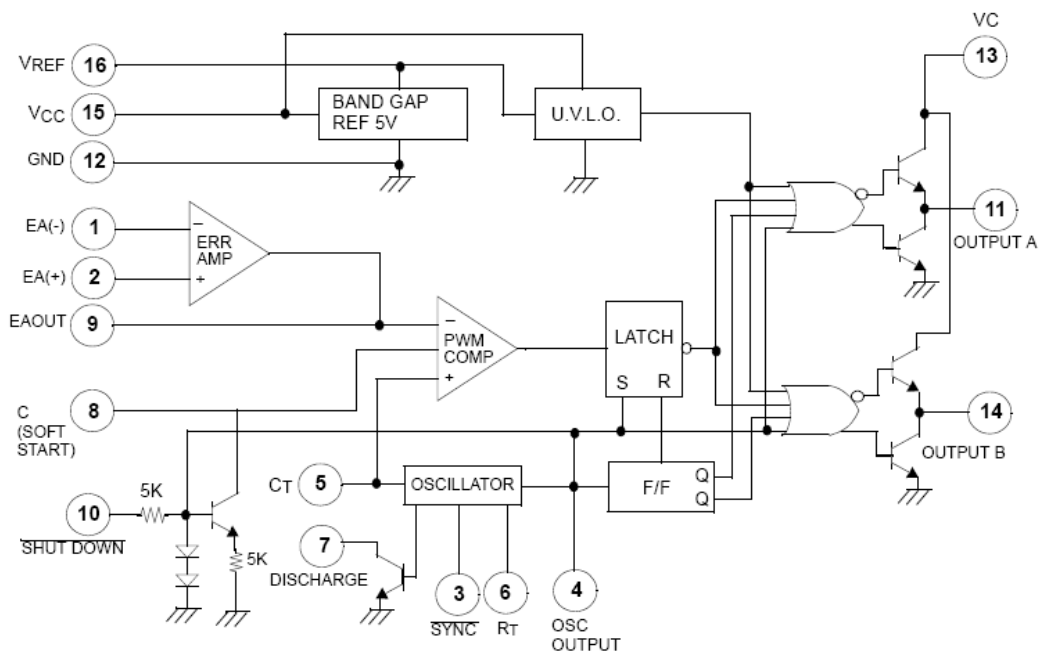


Fig. 6.2: Diagrama de blocos das funcionalidades internas do CI KA3525.

Com o amplificador de erro “ERR AMP” e com os terminais 1, 2 e 9, implementa-se o compensador PI conectando nestes os devidos capacitores e resistores. O terminal 9 é a tensão de controle que pode ser sobreposta a fim de se retirar a compensação automática e forçar uma razão cíclica desejada. Utilizaram-se os mesmos parâmetros de [11], dado que há muita semelhança entre os sistemas. O desenvolvimento do modelo dinâmico do conversor foge um pouco do escopo desse trabalho cuja proposta é a verificação do funcionamento da topologia.

Com o bloco “OSCILLATOR” e com os terminais 3, 4, 5, 6 e 7, escolhe-se a frequência na qual o sistema irá trabalhar. Em 5 e 7 conecta-se o capacitor, em 6 o resistor, 3 é usado para uma eventual sincronia com outro KA3525 e 4 disponibiliza a saída do oscilador caso haja uma necessidade em outros circuitos.

O terminal 8 é usado para fazer crescer suavemente a razão cíclica do conversor durante a partida do sistema. É uma tensão crescente que se sobrepõe à tensão de controle, mas que, quando atinge um certo valor, a tensão de controle passa a prevalecer.

O terminal 10 é um recurso de segurança que, quando em nível alto de tensão, desativa o sistema de modulação por largura de pulso.

Terminais 11 e 14 são as saídas do sistema para conexão aos disparadores. São duas saídas alternadas e moduladas por largura de pulso.

Terminal 12 é conectado ao terra do sistema controle-conversor e faz o terra do KA3525. Esse terra deve ser o terra do secundário do conversor, uma vez que é a tensão que se deseja controlar e o conversor é isolado.

Terminal 13 é uma tensão auxiliar que pode ser diferente da tensão de alimentação do KA3525. Essa é a tensão do pulso modulado.

No terminal 15 conecta-se a tensão de alimentação do KA3525 gerada por uma fonte auxiliar ao sistema controle-conversor.

O terminal 16 é uma tensão de 5V com precisão de 1% usada como referência para a geração da tensão de erro a ser usada no compensador.

O bloco “PWM COMP” faz a comparação da tensão de controle com a onda dente de serra gerando os pulsos de largura variável. Os pulsos então são separados através dos blocos “LATCH” e “F/F” das portas OU de forma que saiam alternados nos terminais 11 e 14.

A Fig. 6.3 a seguir ilustra o CI KA3525 com os respectivos componentes passivos conectados. A tensão de saída é convertida de 50V para 5V através dos resistores de 2,2k Ω , 6,8k Ω e 1,0k Ω . A frequência de operação pode ser regulada através do potenciômetro de 10k Ω . Os capacitores de 10 μ F e 100nF são filtros passa-baixa que evitam interferências na alimentação do CI. O potenciômetro de 5k Ω é usado para controlar manualmente a razão cíclica conforme a posição da chave que alterna entre controle manual e controle automático. A chave comutadora alterna o controle entre manual e automático. As saídas para os disparadores levam consigo o sinal, a tensão de alimentação e o terra.

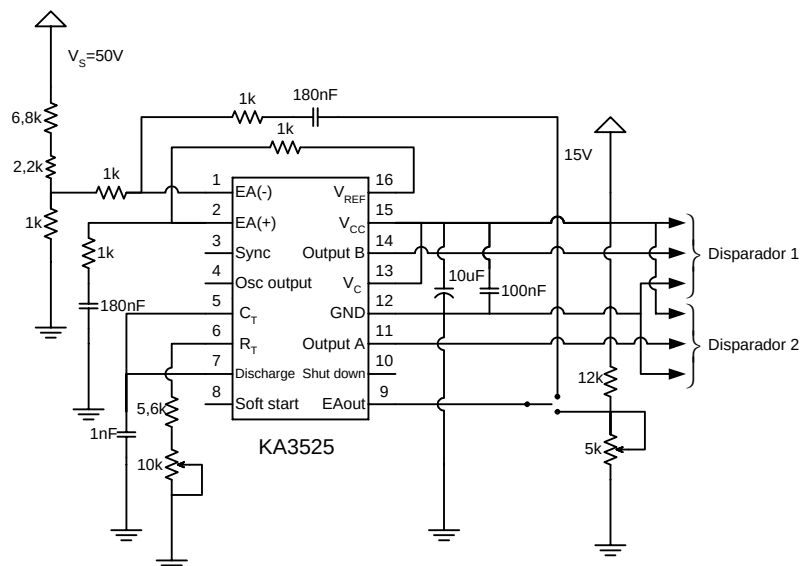


Fig. 6.3: Esquema de ligação do CI KA3525.

6.3 - CIRCUITO DISPARADOR

São usados dois circuitos disparadores, um para cada subconversor. A Fig. 6.4 a seguir ilustra o circuito desenvolvido.

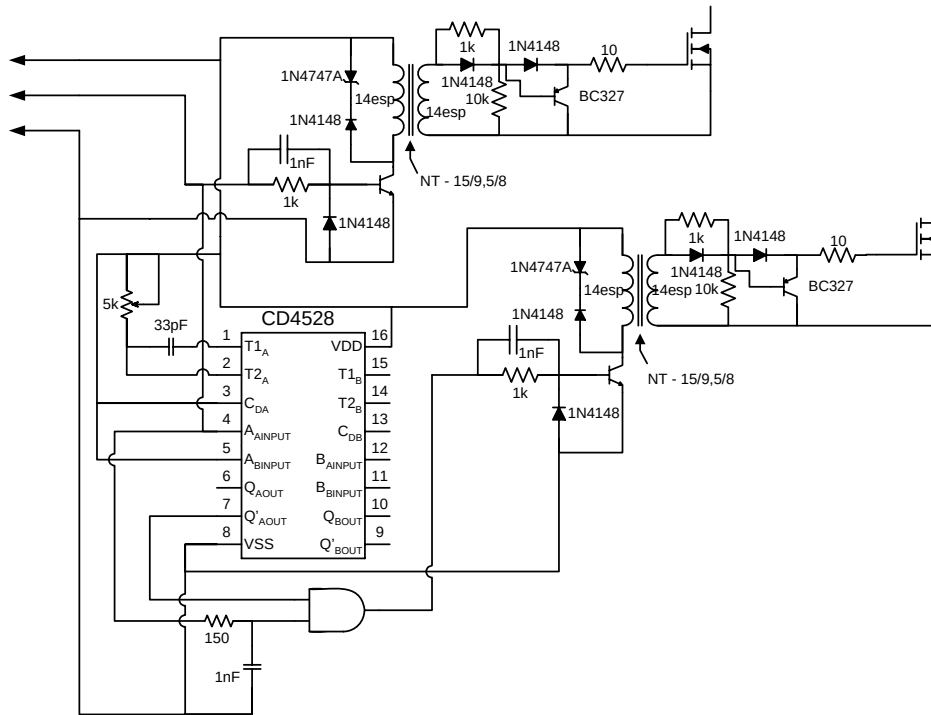


Fig. 6.4: Circuito disparador.

É nesse circuito que se realiza o atraso do disparo da chave principal para que aconteça a ressonância pela chave auxiliar. O atraso foi implementado através do monoestável disponível no CI CD4528BC e as portas E disponíveis em HEF4081B.

O sinal V_{d1} aciona o transistor NPN, aplicando 15V no primário do transformador de pulso e fazendo com que o secundário carregue a capacitância C_{GS} e acione a chave auxiliar. Quando V_{d1} desliga o transistor NPN, a indutância de magnetização descarrega sua energia sobre o diodo zener 1N4747A e o transistor PNP garante o rápido descarregamento da capacitância C_{GS} do MOSFET.

O monoestável CD4528BC gera um pulso negativo a partir da subida de pulso do sinal de entrada e aguarda um tempo determinado pelo capacitor e pelo resistor ligados nos terminais 1 e 2 para gerar uma subida de pulso que o mantém em nível alto até a próximo subida de pulso. Isso faz com que a duração do pulso seja maior do que a do sinal de entrada.

Para resolver esse problema, passa-se a saída do monoestável numa porta lógica E com o próprio sinal de entrada. Devido ao tempo de processamento do monoestável, foi necessário impor um pequeno atraso no sinal que entra na porta lógica E através de um circuito RC . A saída da porta E aciona um transistor NPN e demais componentes do mesmo modo como descrito para a chave auxiliar.

Os transformadores de pulso são necessários, pois as fontes (source) dos MOSFETs não estão num terra comum.

CAPÍTULO 7

RESULTADOS EXPERIMENTAIS

7.1 - INTRODUÇÃO

No sentido de demonstrar a operacionalidade do conversor proposto, bem como a do equacionamento proposto um protótipo foi montado em laboratório. Em seguida, ele foi posto à prova para a verificação da teoria proposta. Foram feitos ensaios para três diferentes níveis de carga e avaliaram-se o chaveamento não-dissipativo da chave principal, a ressonância e o chaveamento na chave auxiliar. A Fig. 7.1 abaixo apresenta o conversor com os componentes escolhidos segundo os estudos feitos em capítulos anteriores:

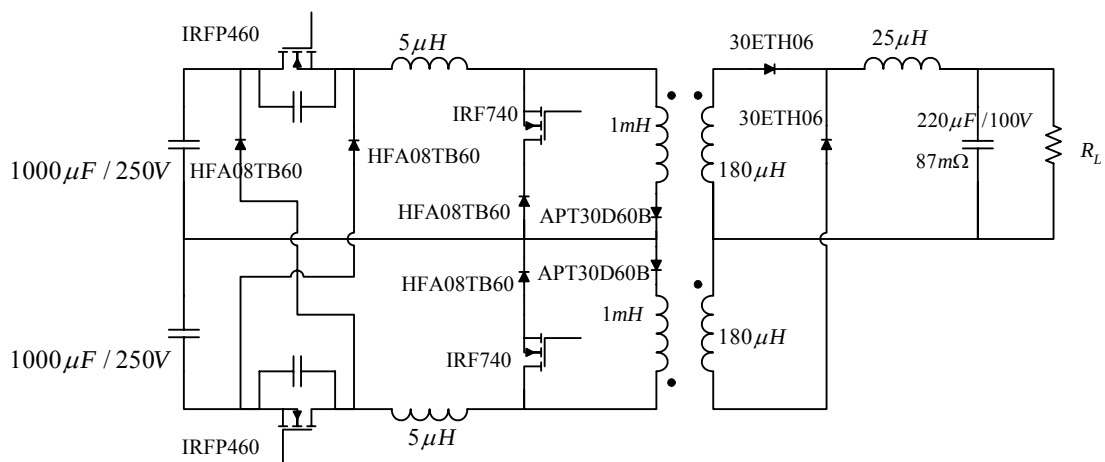


Fig. 7.1: Conversor testado em laboratório.

Além dos componentes essenciais ao funcionamento do conversor, foram adicionados “snubbers” à chave auxiliar e aos diodos do secundário e aos diodos em série com o primário. Esses “snubbers” são acessórios que contribuem para uma comutação mais suave nos componentes em que são instalados, pouco influenciam no funcionamento do conversor.

7.2 - TENSÃO E CORRENTE NA CHAVE

A Fig. 7.2 mostra a tensão e a corrente na chave principal para uma potência de saída de 170W. Observa-se sutilmente no gráfico da esquerda a tensão (onda superior) descendo do patamar mais alto para zero de forma senoidal. A onda inferior mostra a corrente com uma oscilação no acionamento da chave, isso é devido ao fato de que a tensão na chave não será perfeitamente zerada devido às perdas naturais dos componentes como tensões diretas em diodos, resistência da chave auxiliar, do capacitor de ressonância e das próprias trilhas da placa de circuito impresso.

A oscilação pode parecer alta, mas não o é. A potência de saída é que é baixa e mostra uma baixa corrente na chave o que faz o leitor perceber o contrário. Essa oscilação continuará para potências maiores mas não terá sua amplitude aumentada, portanto, ela não oferece riscos para a chave principal.

Na mesma figura, verifica-se que a tensão na chave se eleva para um patamar intermediário entre zero e $2V_E$ e, após um intervalo de tempo, é que a tensão vai a $2V_E$. Isso ocorre porque a potência de saída não é alta o suficiente para armazenar muita energia no indutor de ressonância. Sem muita energia, não é possível elevar a tensão a $2V_E$ conforme acontece nas quarta e quinta etapas de operação. A tensão vai a $2V_E$ quando se aplica a tensão de entrada no primário do transformador quando o subconversor inferior está operando. Essa tensão aplicada ao primário inferior causa uma tensão de igual valor no primário superior que, em série com o capacitor C_1 , ressona C_{r1} e L_{r1} elevando a tensão a $2V_E$ e lá se estabiliza devido ao bloqueio de D_{P1} .

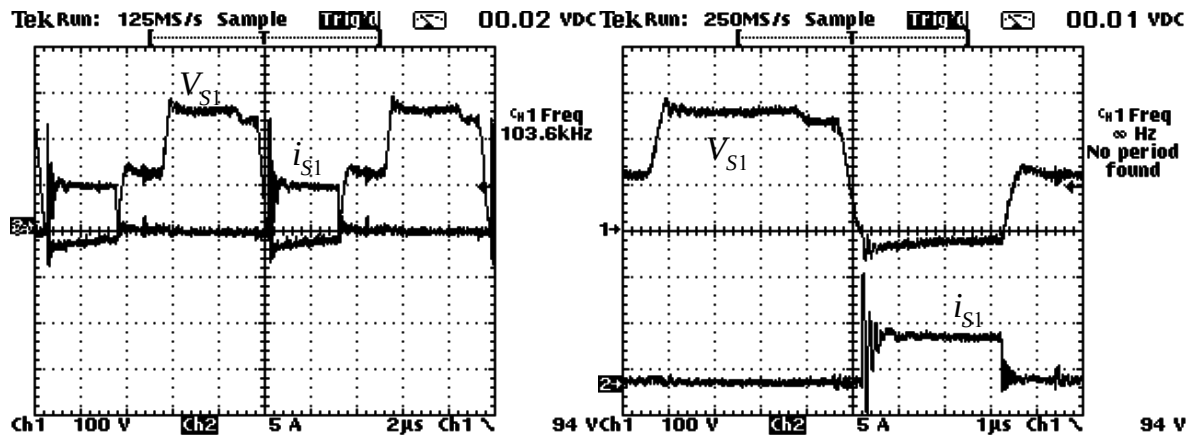


Fig. 7.2: Tensão e corrente na chave principal para saída de 170W.

Para uma potência intermediária, a Fig. 7.3 mostra os mesmos fenômenos observados, porém com a oscilação no acionamento da chave proporcionalmente menor em relação à corrente de regime.

Quando a tensão na chave principal se eleva a $2V_E$ logo após o desligamento, ocorre um “afundamento” na tensão que pode ser observado na Fig. 7.3. Esse fenômeno é devido ao “snubber” dos diodos em série com os primários, D_{P1} e D_{P2} . Essa hipótese foi testada colocando-se os mesmos diodos na simulação, observando-se o mesmo fenômeno.

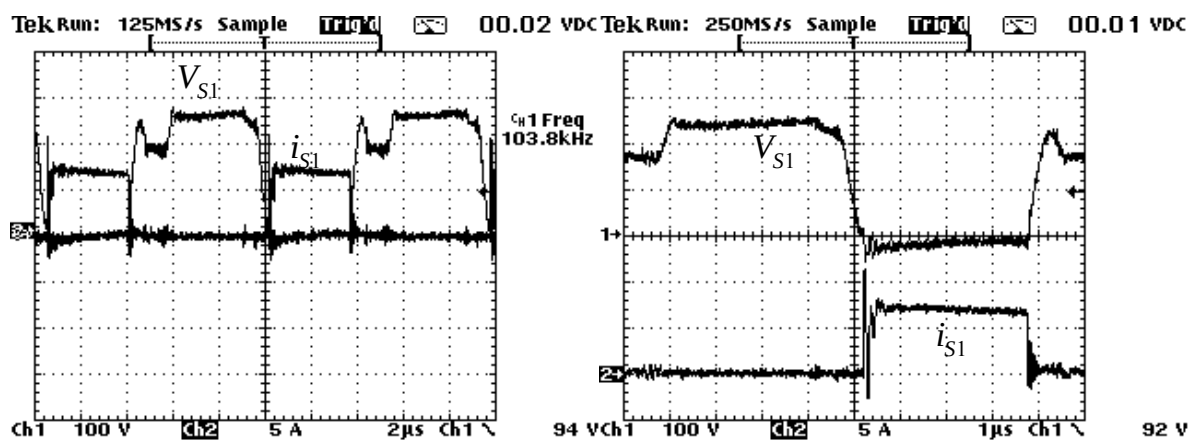


Fig. 7.3: Tensão e corrente na chave principal para saída de 580W.

Por último a Fig. 7.4 mostra as mesmas ondas para uma potência de saída de 920W. Percebem-se os mesmos fenômenos e a oscilação do acionamento já desprezíveis. Verifica-se de forma mais evidente o crescimento em rampa da corrente na chave antes de ela atingir o valor de regime.

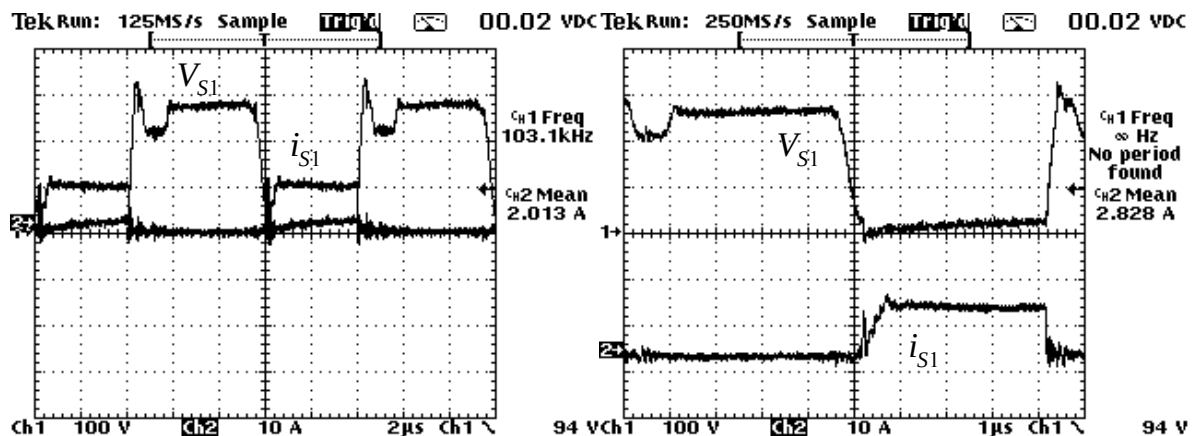


Fig. 7.4: Tensão e corrente na chave principal para saída de 920W.

Quando a chave principal é desligada nos casos de 580W e de 920W, é de se esperar que a tensão na chave se eleve rapidamente para $2V_E$ e permaneça com esse valor. Verificou-se nas Fig. 7.3 e Fig. 7.4, entretanto, “afundamento” da tensão para posterior estabilização em $2V_E$ e isso é devido à colocação de “snubbers” nos diodos D_{P1} e D_{P2} . Esse tese foi verificada fazendo a simulação do circuito no Orcad com os respectivos “snubbers”.

7.3 - TENSÃO E CORRENTE NA CHAVE AUXILIAR

As formas de onda da corrente e tensão nas chaves auxiliares não se alteram tanto com o aumento da carga. A corrente é a mesma, pois a tensão no capacitor de ressonância será sempre a mesma não interessa a carga do circuito. Se essa tensão não muda a corrente de ressonância também não se alterará. Quanto à tensão na chave, a única mudança é o tempo em

que ela fica ligada, pois esse período se altera com a carga, uma vez que o comando de desligamento é o mesmo para as duas chaves. A Fig. 7.5 abaixo ilustra a tensão e a corrente na chave auxiliar para uma potência de saída de 920W.

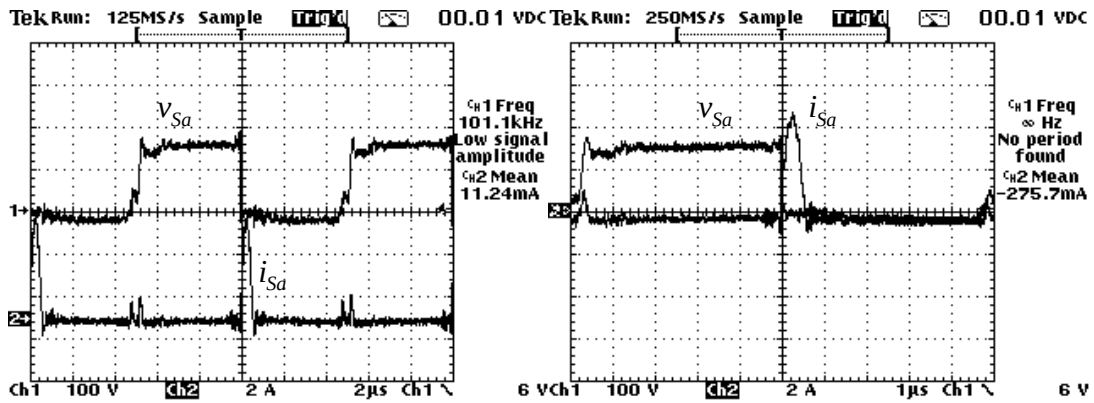


Fig. 7.5: Tensão e corrente na chave auxiliar para potência de 920W.

7.4 - TENSÃO E CORRENTE DE RESSONÂNCIA

A tensão no capacitor de ressonância também não varia muito com a carga, só o intervalo de tempo em que ela é zero é que varia conforme a razão cíclica. A corrente no indutor de ressonância é mais sensível, pois uma parte dela é a corrente de carga. Quanto à parte ressonante dessa corrente, também não varia com a carga. As figuras abaixo apresentam as formas de onda da tensão e corrente de ressonância.

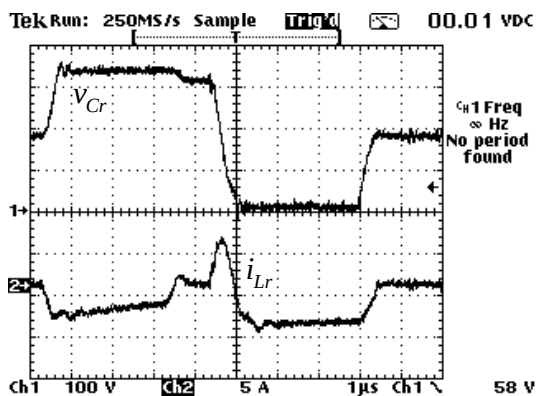


Fig. 7.6: Tensão e corrente de ressonância para potência de 170W.

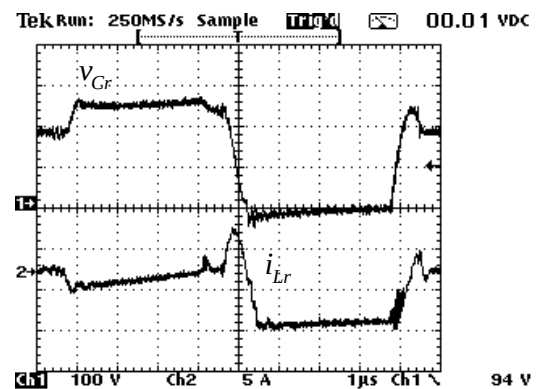


Fig. 7.7: Tensão e corrente de ressonância para potência de 580W.

medida aos equipamentos medidores de tensão e de corrente. Quando se tentou medir a eficiência, dada às montagens não muito precisas feitas artesanalmente em laboratório, as chaves de potência já estavam um pouco degradadas e ainda havia oscilações eletromagnéticas que poderiam ser minimizadas com uma topologia de placa de circuito impresso que integrasse controle e potência. A placa de controle era independente e ligada às placas dos disparadores, também independentes, por meio de cabos coaxiais. Depois os disparadores ainda eram ligados à placa de potência também por cabos coaxiais. Essa configuração gerava ressonâncias parasitas no sistema.

CAPÍTULO 8

CONCLUSÃO GERAL

O objetivo principal do trabalho foi apresentar e testar uma nova topologia Forward. As análises experimentais, em essência, ficaram dentro do previsto na análise teórica e dos resultados de simulação. As diferenças encontradas são devidas às simplificações que não existem no experimento, tais como capacitância de diodos, perda por chaveamento de diodos e da chave auxiliar, colocação de “snubbers” para proteger elementos semicondutores, perdas ôhmicas em cobre de enrolamentos e trilhas de placas de circuito impresso, perdas ôhmicas em resistências de contato, dentre outros.

Os métodos usados para o dimensionamento das chaves semicondutoras e dos elementos passivos desenvolvidos no capítulo 5 também se mostraram eficientes. Obteve-se uma potência de 920W, quase o dobro da potência de 500W destacada como característica importante do conversor de Kyyrä [1].

Os resultados experimentais comprovam o funcionamento da topologia proposta habilitando o conversor a aplicações práticas em sistemas que necessitam tensão constante de entrada. O conversor também está habilitado a evoluir à condição de produto vendável no mercado de fontes chaveadas e não somente ser uma referência bibliográfica universitária.

Como sugestão para evolução deste trabalho, pode-se desenvolver uma modulação por frequência que seria capaz de eliminar a chave auxiliar e os diodos em série com o primário do transformador retirando o custo desses componentes.

O controle dessa topologia também pode ser feito de forma digital usando-se microcontroladores e FPGA (*Field Programmable Gate Array*) que, além de fazer o controle

do conversor, ainda é capaz de realizar a interface com o usuário do equipamento em que o conversor seria implementado.

Na sua saída, para reduzir as perdas com corrente em diodos, podem-se implementar retificadores síncronos chaveados com transistores MOSFETs.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] Borges, A.J.N.; de Freitas, L.C.G.; Junior, J.B.V.; Coelho, E.A.A.; Faria, V.J.; de Freitas, L.C. "A single switch double forward converter without commutation losses". Industrial Electronics Society, IECON 2005. 32nd Annual Conference of IEEE
- [2] Grigore, V., Kyyrä, J.: "A 500W (50V@10A) ZVT Forward Converter". Applied Power Electronics Conference and Exposition, 1998. Pages 614-619.
- [3] International Rectifier: "Application note AN-949: Current Ratings of Power Semiconductors". <http://www.irf.com>.
- [4] International Rectifier: "IRFP32N50K Data sheet". <http://www.irf.com>
- [5] International Rectifier: "IRFP460 Data sheet". <http://www.irf.com>.
- [6] Lee, F. C.: "High-Frequency Quasi-Resonant Converter Technologies". Proceedings on the IEEE, vol. 76, N° 4, April 1988.
- [7] McLyman, Colonel Wm. T.: "Transformer and Inductor Design Handbool". Marcel Dekker, Inc., 1988.
- [8] Mello, Luiz F. P. – "Análise e Projetos de Fontes Chaveadas", Edit. Érica
- [9] Mohan, N., Undeland, T. M., Robbins, W. P.: "Power Electronics: Converters, Applications, and Design". John Wiley and sons, inc. Second edition, 1995.
- [10] Oh, W., Kim, C, Kim, H: "Alternated Forward Multiresonant Converter". Industrial Electronics Society, 2000. Page(s):338 - 343 vol.1.

- [11] Oliveira Jr., D. S.: “Análise e Desenvolvimento do Conversor Duplo Forward com uma Célula de Comutação não Dissipativa”. Universidade Federal de Uberlândia, 2001.
- [12] Pereira, A. A., Freitas, L. C. de, Andres, J. L.: “A self-resonant PWM Forward converter”. Industrial Electronics, Control and Instrumentation, 1994. Pages 170-175, vol.1
- [13] Pressman, Abraham I.: “Switching Power Supply Design” – 2 nd. Edition, McGraw-Hill
- [14] Veira Jr., J. B., Bolacell, J. C.: “A Forward pulse-width modulated quasi-resonant converter: analysis, design and experimental results”. Industrial Electronics Society, 1989. IECON '89., 15th Annual Conference of IEEE. Pages: 21 - 26 vol.1.

ANEXOS

Folhas de especificação dos diodos e MOSFETs citados no trabalho e artigo publicado em congresso internacional pelo autor (referência [1])

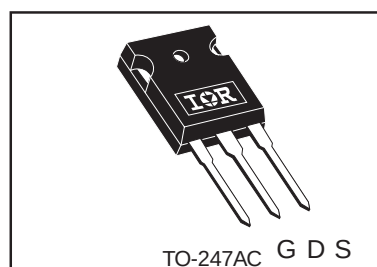
Applications

- Switch Mode Power Supply (SMPS)
- Uninterruptable Power Supply
- High speed power switching

V_{DSS}	$R_{ds(on)}$ max	I_D
500V	0.27 Ω	20A

Benefits

- Low Gate Charge Q_g results in Simple Drive Requirement
- Improved Gate, Avalanche and dynamic dv/dt Ruggedness
- Fully Characterized Capacitance and Avalanche Voltage and Current
- Effective C_{oss} specified (See AN1001)



Absolute Maximum Ratings

	Parameter	Max.	Units
I_D @ $T_C = 25^\circ\text{C}$	Continuous Drain Current, V_{GS} @ 10V	20	A
I_D @ $T_C = 100^\circ\text{C}$	Continuous Drain Current, V_{GS} @ 10V	13	
I_{DM}	Pulsed Drain Current ①	80	
P_D @ $T_C = 25^\circ\text{C}$	Power Dissipation	280	W
	Linear Derating Factor	2.2	W/ $^\circ\text{C}$
V_{GS}	Gate-to-Source Voltage	± 30	V
dv/dt	Peak Diode Recovery dv/dt ③	3.8	V/ns
T_J	Operating Junction and	-55 to + 150	$^\circ\text{C}$
T_{STG}	Storage Temperature Range		
	Soldering Temperature, for 10 seconds	300 (1.6mm from case)	
	Mounting torque, 6-32 or M3 screw	10 lbf•in (1.1N•m)	

Typical SMPS Topologies:

- Full Bridge
- PFC Boost

Notes ① through ⑤ are on page 8
www.irf.com

IRFP460A

International
IR Rectifier

Static @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions
$V_{(BR)DSS}$	Drain-to-Source Breakdown Voltage	500	—	—	V	$V_{GS} = 0V, I_D = 250\mu A$
$\Delta V_{(BR)DSS}/\Delta T_J$	Breakdown Voltage Temp. Coefficient	—	0.61	—		$V/^\circ\text{C}$ Reference to 25°C , $I_D = 1mA$
$R_{DS(on)}$	Static Drain-to-Source On-Resistance	—	—	0.27	Ω	$V_{GS} = 10V, I_D = 12A$ ④
$V_{GS(th)}$	Gate Threshold Voltage	2.0	—	4.0	V	$V_{DS} = V_{GS}, I_D = 250\mu A$
I_{DSS}	Drain-to-Source Leakage Current	—	—	25 250	μA	$V_{DS} = 500V, V_{GS} = 0V$ $V_{DS} = 400V, V_{GS} = 0V, T_J = 125^\circ\text{C}$
I_{GSS}	Gate-to-Source Forward Leakage	—	—	100	nA	$V_{GS} = 30V$
	Gate-to-Source Reverse Leakage	—	—	-100		$V_{GS} = -30V$

Dynamic @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions
g_{fs}	Forward Transconductance	11	—	—	S	$V_{DS} = 50V, I_D = 12A$
Q_g	Total Gate Charge	—	—	105	nC	$I_D = 20A$
Q_{gs}	Gate-to-Source Charge	—	—	26		$V_{DS} = 400V$
Q_{gd}	Gate-to-Drain ("Miller") Charge	—	—	42		$V_{GS} = 10V$, See Fig. 6 and 13 ④
$t_{d(on)}$	Turn-On Delay Time	—	18	—	ns	$V_{DD} = 250V$
t_r	Rise Time	—	55	—		$I_D = 20A$
$t_{d(off)}$	Turn-Off Delay Time	—	45	—		$R_G = 4.3\Omega$
t_f	Fall Time	—	39	—		$R_D = 13\Omega$, See Fig. 10 ④
C_{iss}	Input Capacitance	—	3100	—	pF	$V_{GS} = 0V$
C_{oss}	Output Capacitance	—	480	—		$V_{DS} = 25V$
C_{rss}	Reverse Transfer Capacitance	—	18	—		$f = 1.0MHz$, See Fig. 5
C_{oss}	Output Capacitance	—	4430	—		$V_{GS} = 0V, V_{DS} = 1.0V, f = 1.0MHz$
C_{oss}	Output Capacitance	—	130	—		$V_{GS} = 0V, V_{DS} = 400V, f = 1.0MHz$
$C_{oss \text{ eff.}}$	Effective Output Capacitance	—	140	—		$V_{GS} = 0V, V_{DS} = 0V \text{ to } 400V$ ⑤

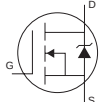
Avalanche Characteristics

	Parameter	Typ.	Max.	Units
E_{AS}	Single Pulse Avalanche Energy②	—	960	mJ
I_{AR}	Avalanche Current①	—	20	A
E_{AR}	Repetitive Avalanche Energy①	—	28	mJ

Thermal Resistance

	Parameter	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	—	0.45	$^\circ\text{C/W}$
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	0.24	—	
$R_{\theta JA}$	Junction-to-Ambient	—	40	

Diode Characteristics

	Parameter	Min.	Typ.	Max.	Units	Conditions
I_S	Continuous Source Current (Body Diode)	—	—	20	A	MOSFET symbol showing the integral reverse p-n junction diode. 
I_{SM}	Pulsed Source Current (Body Diode) ①	—	—	80		
V_{SD}	Diode Forward Voltage	—	—	1.8	V	$T_J = 25^\circ\text{C}, I_S = 20A, V_{GS} = 0V$ ④
t_{rr}	Reverse Recovery Time	—	480	710	ns	$T_J = 25^\circ\text{C}, I_F = 20A$
Q_{rr}	Reverse Recovery Charge	—	5.0	7.5	μC	$di/dt = 100A/\mu s$ ④
t_{on}	Forward Turn-On Time	Intrinsic turn-on time is negligible (turn-on is dominated by $L_S + L_D$)				

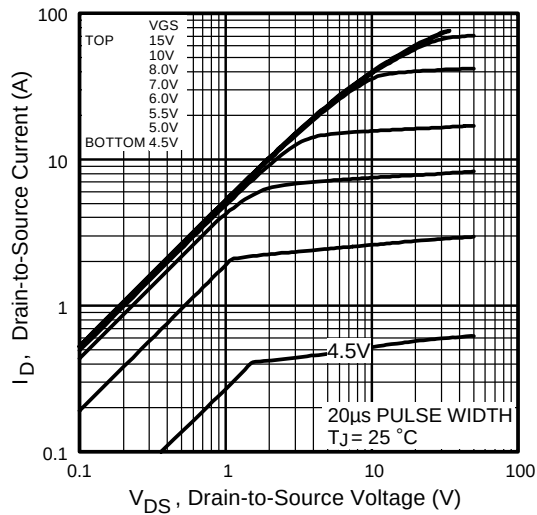


Fig 1. Typical Output Characteristics

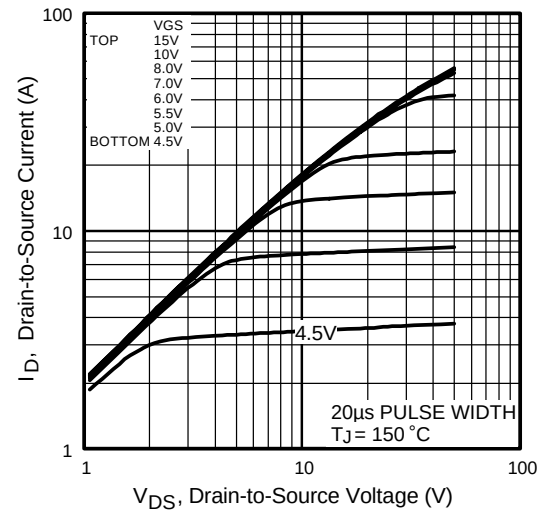


Fig 2. Typical Output Characteristics

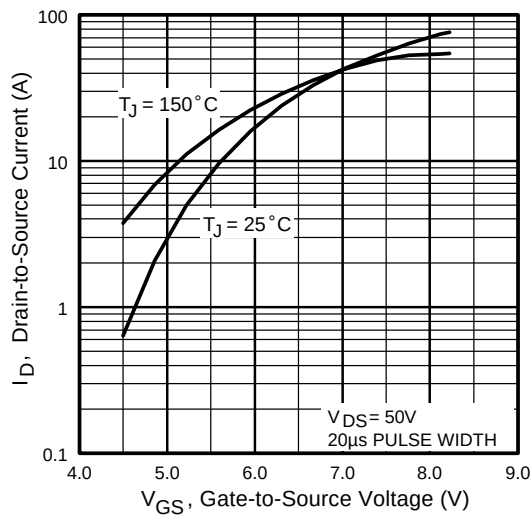


Fig 3. Typical Transfer Characteristics

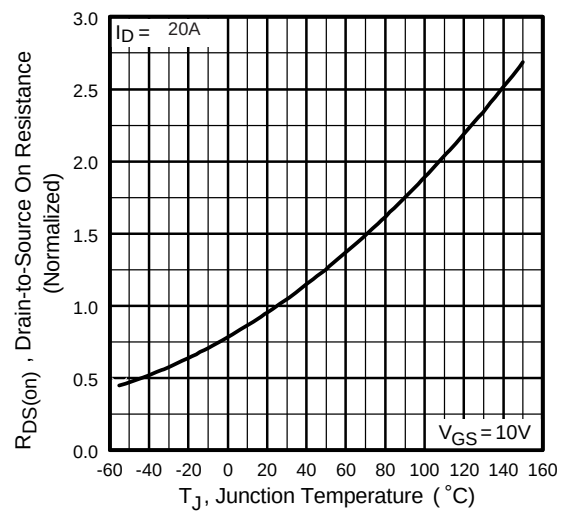


Fig 4. Normalized On-Resistance
Vs. Temperature

IRFP460A

International
IR Rectifier

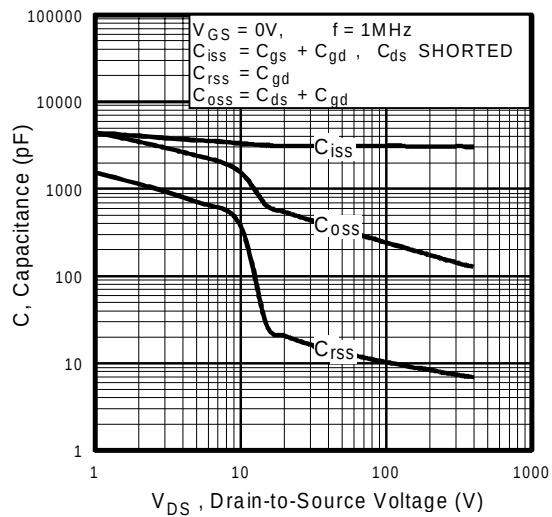


Fig 5. Typical Capacitance Vs. Drain-to-Source Voltage

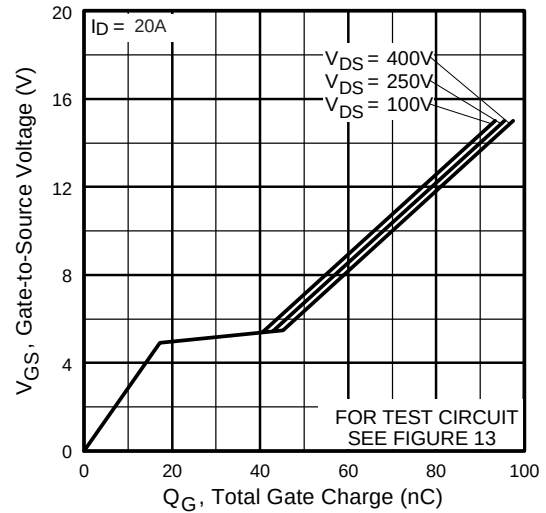


Fig 6. Typical Gate Charge Vs. Gate-to-Source Voltage

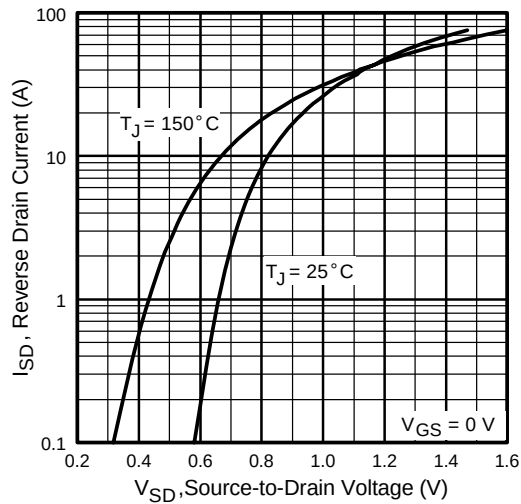


Fig 7. Typical Source-Drain Diode Forward Voltage

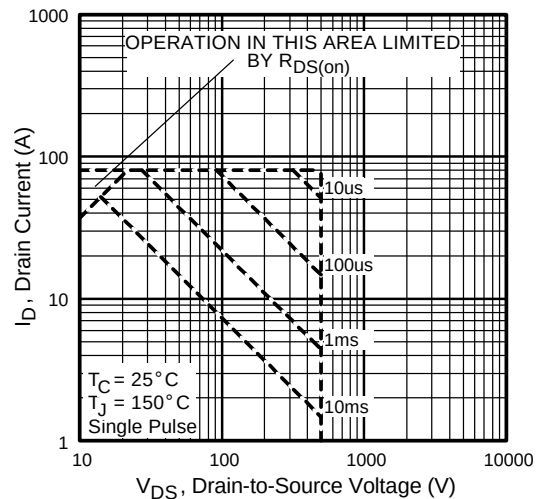


Fig 8. Maximum Safe Operating Area

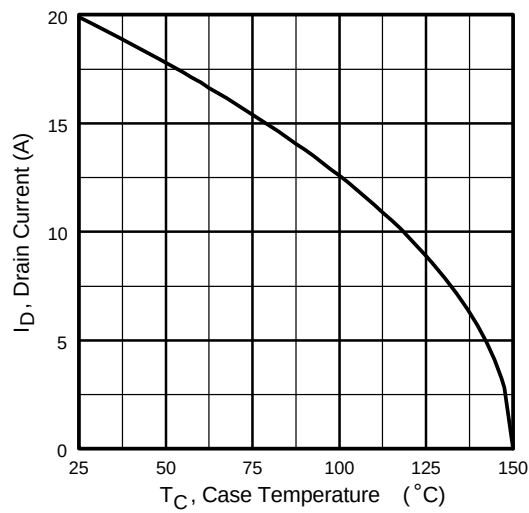


Fig 9. Maximum Drain Current Vs. Case Temperature

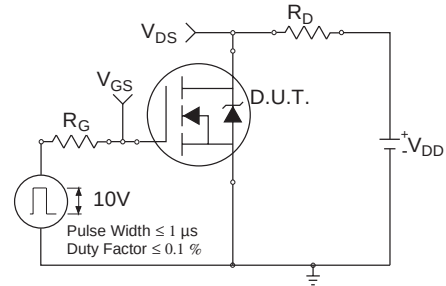


Fig 10a. Switching Time Test Circuit

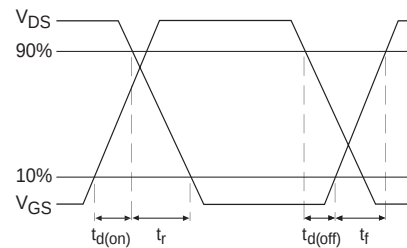


Fig 10b. Switching Time Waveforms

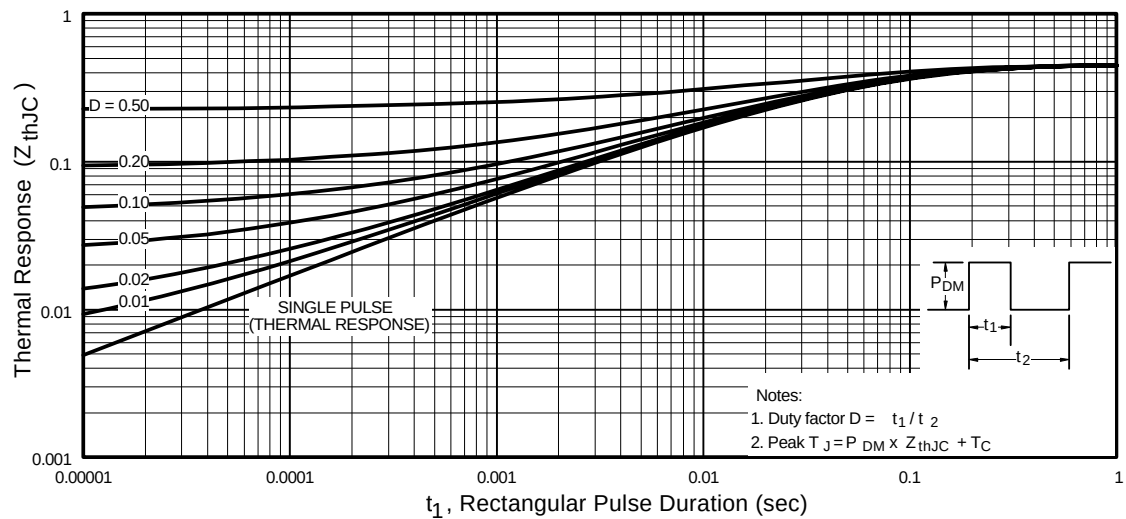


Fig 11. Maximum Effective Transient Thermal Impedance, Junction-to-Case

IRFP460A

International
IR Rectifier

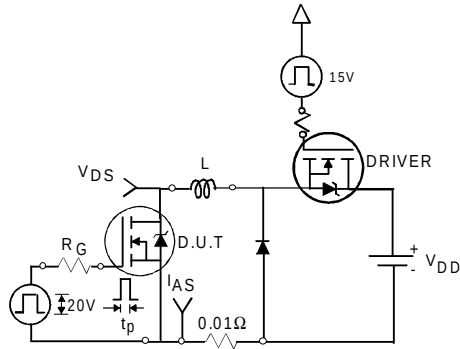


Fig 12a. Unclamped Inductive Test Circuit

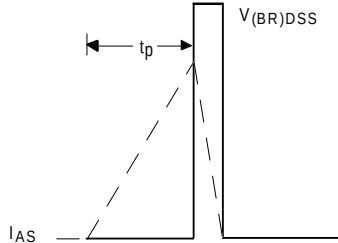


Fig 12b. Unclamped Inductive Waveforms

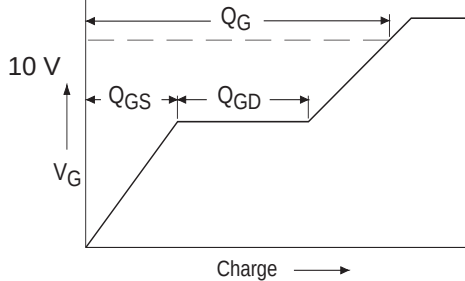


Fig 13a. Basic Gate Charge Waveform

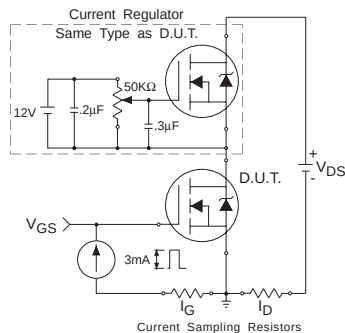


Fig 13b. Gate Charge Test Circuit

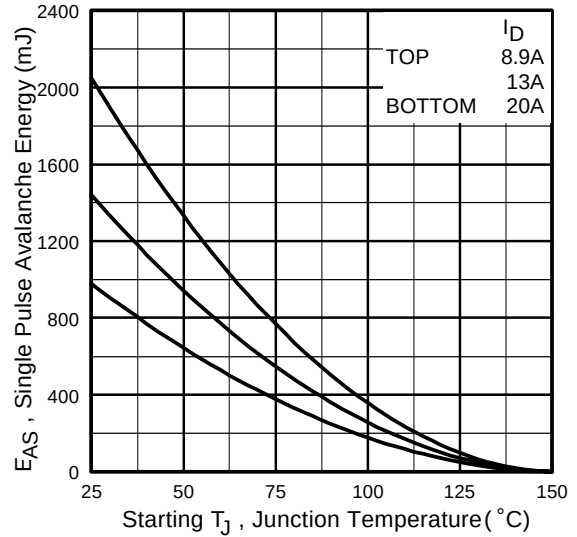


Fig 12c. Maximum Avalanche Energy Vs. Drain Current

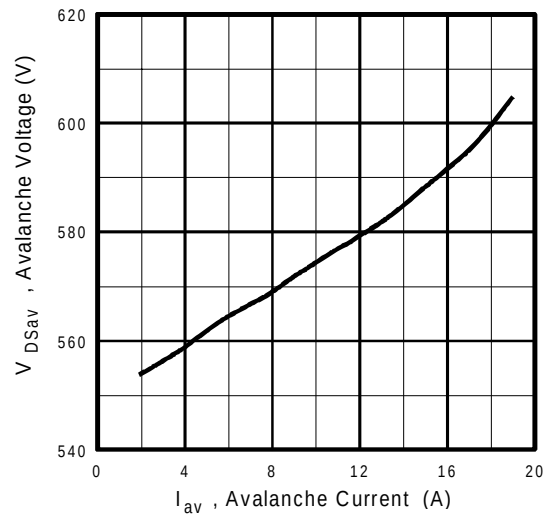


Fig 12d. Typical Drain-to-Source Voltage Vs. Avalanche Current

www.irf.com

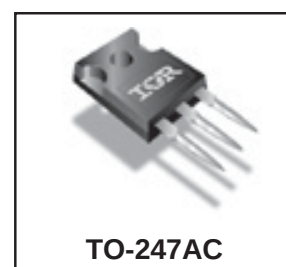
Applications

- Switch Mode Power Supply (SMPS)
- Uninterruptible Power Supply
- High Speed Power Switching
- Hard Switched and High Frequency Circuits

V_{DSS}	$R_{DS(on)}$ typ.	I_D
500V	0.135 Ω	32A

Benefits

- Low Gate Charge Qg results in Simple Drive Requirement
- Improved Gate, Avalanche and Dynamic dv/dt Ruggedness
- Fully Characterized Capacitance and Avalanche Voltage and Current
- Low $R_{DS(on)}$



Absolute Maximum Ratings

	Parameter	Max.	Units
I_D @ $T_C = 25^\circ\text{C}$	Continuous Drain Current, V_{GS} @ 10V	32	A
I_D @ $T_C = 100^\circ\text{C}$	Continuous Drain Current, V_{GS} @ 10V	20	
I_{DM}	Pulsed Drain Current ①	130	
P_D @ $T_C = 25^\circ\text{C}$	Power Dissipation	460	W
	Linear Derating Factor	3.7	W/ $^\circ\text{C}$
V_{GS}	Gate-to-Source Voltage	± 30	V
dv/dt	Peak Diode Recovery dv/dt ③	13	V/ns
T_J	Operating Junction and	-55 to + 150	$^\circ\text{C}$
T_{STG}	Storage Temperature Range		
	Soldering Temperature, for 10 seconds (1.6mm from case)	300	
	Mounting torque, 6-32 or M3 screw		10lb*in (1.1N*m)

Avalanche Characteristics

Symbol	Parameter	Typ.	Max.	Units
E_{AS}	Single Pulse Avalanche Energy②	—	450	mJ
I_{AR}	Avalanche Current①	—	32	A
E_{AR}	Repetitive Avalanche Energy①	—	46	mJ

Thermal Resistance

Symbol	Parameter	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case④	—	0.26	$^\circ\text{C/W}$
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	0.24	—	
$R_{\theta JA}$	Junction-to-Ambient④	—	40	

IRFP32N50K

International
IR Rectifier

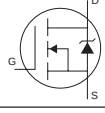
Static @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

Symbol	Parameter	Min.	Typ.	Max.	Units	Conditions
$V_{(BR)DSS}$	Drain-to-Source Breakdown Voltage	500	—	—	V	$V_{GS} = 0V, I_D = 250\mu A$
$\Delta V_{(BR)DSS}/\Delta T_J$	Breakdown Voltage Temp. Coefficient	—	0.54	—	V/ $^\circ\text{C}$	Reference to 25°C , $I_D = 1mA$ ⑥
$R_{DS(on)}$	Static Drain-to-Source On-Resistance	—	0.135	0.16	Ω	$V_{GS} = 10V, I_D = 32A$ ④
$V_{GS(th)}$	Gate Threshold Voltage	3.0	—	5.0	V	$V_{DS} = V_{GS}, I_D = 250\mu A$
I_{DSS}	Drain-to-Source Leakage Current	—	—	50	μA	$V_{DS} = 500V, V_{GS} = 0V$
		—	—	250	μA	$V_{DS} = 400V, V_{GS} = 0V, T_J = 150^\circ\text{C}$
I_{GSS}	Gate-to-Source Forward Leakage	—	—	100	nA	$V_{GS} = 30V$
	Gate-to-Source Reverse Leakage	—	—	-100	nA	$V_{GS} = -30V$

Dynamic @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

Symbol	Parameter	Min.	Typ.	Max.	Units	Conditions
g_{fs}	Forward Transconductance	14	—	—	S	$V_{DS} = 50V, I_D = 32A$
Q_g	Total Gate Charge	—	—	190	nC	$I_D = 32A$
Q_{gs}	Gate-to-Source Charge	—	—	59	nC	$V_{DS} = 400V$
Q_{gd}	Gate-to-Drain ("Miller") Charge	—	—	84	nC	$V_{GS} = 10V$ ④
$t_{d(on)}$	Turn-On Delay Time	—	28	—	ns	$V_{DD} = 250V$
t_r	Rise Time	—	120	—	ns	$I_D = 32A$
$t_{d(off)}$	Turn-Off Delay Time	—	48	—	ns	$R_G = 4.3\Omega$
t_f	Fall Time	—	54	—	ns	$V_{GS} = 10V$ ④
C_{iss}	Input Capacitance	—	5280	—	pF	$V_{GS} = 0V$
C_{oss}	Output Capacitance	—	550	—	pF	$V_{DS} = 25V$
C_{rss}	Reverse Transfer Capacitance	—	45	—	pF	$f = 1.0MHz$, See Fig. 5
C_{oss}	Output Capacitance	—	5630	—	pF	$V_{GS} = 0V, V_{DS} = 1.0V, f = 1.0MHz$
C_{oss}	Output Capacitance	—	155	—	pF	$V_{GS} = 0V, V_{DS} = 400V, f = 1.0MHz$
$C_{oss \text{ eff.}}$	Effective Output Capacitance	—	265	—	pF	$V_{GS} = 0V, V_{DS} = 0V \text{ to } 400V$ ⑤

Diode Characteristics

Symbol	Parameter	Min.	Typ.	Max.	Units	Conditions
I_S	Continuous Source Current (Body Diode)	—	—	32	A	MOSFET symbol showing the integral reverse p-n junction diode. 
I_{SM}	Pulsed Source Current (Body Diode) ①	—	—	130	A	
V_{SD}	Diode Forward Voltage	—	—	1.5	V	$T_J = 25^\circ\text{C}, I_S = 32A, V_{GS} = 0V$ ④
t_{rr}	Reverse Recovery Time	—	530	800	ns	$T_J = 25^\circ\text{C}, I_F = 32A$
Q_{rr}	Reverse Recovery Charge	—	9.0	13.5	μC	$di/dt = 100A/\mu s$ ④
I_{RRM}	Reverse Recovery Current	—	30	—	A	
t_{on}	Forward Turn-On Time	Intrinsic turn-on time is negligible (turn-on is dominated by $L_S + L_D$)				

Notes:

- ① Repetitive rating; pulse width limited by max. junction temperature.
- ② Starting $T_J = 25^\circ\text{C}$, $L = 0.87mH$, $R_G = 25\Omega$, $I_{AS} = 32A$,
- ③ $I_{SD} \leq 32A$, $di/dt \leq 296A/\mu s$, $V_{DD} \leq V_{(BR)DSS}$, $T_J \leq 150^\circ\text{C}$

- ④ Pulse width $\leq 400\mu s$; duty cycle $\leq 2\%$.

- ⑤ $C_{oss \text{ eff.}}$ is a fixed capacitance that gives the same charging time as C_{oss} while V_{DS} is rising from 0 to 80% V_{DSS} .
- ⑥ R_θ is measured at T_J approximately 90°C

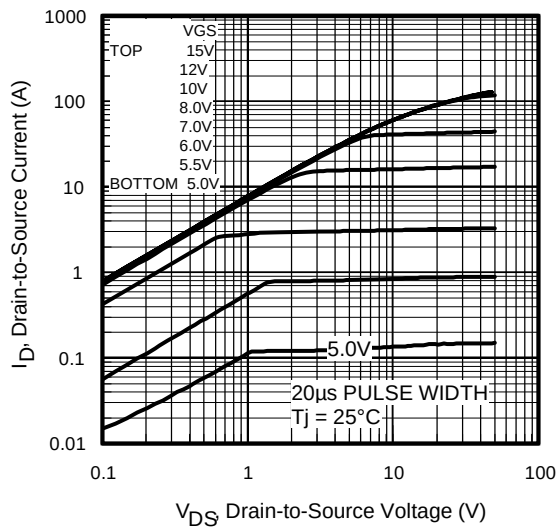


Fig 1. Typical Output Characteristics

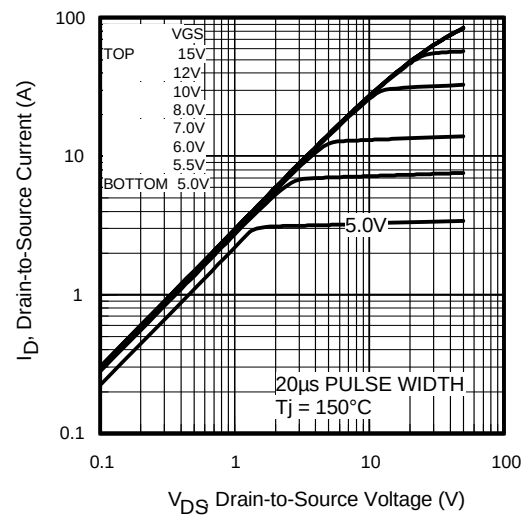


Fig 2. Typical Output Characteristics

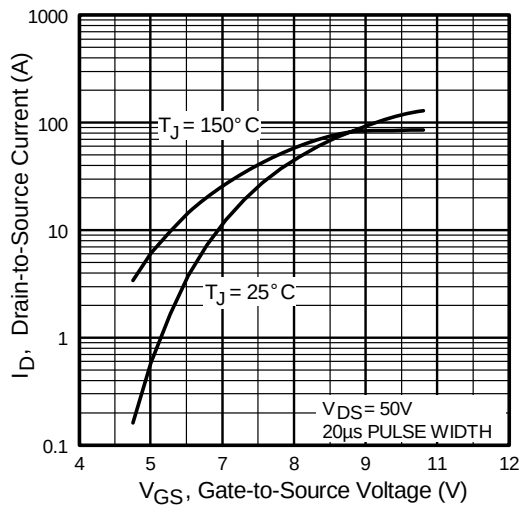


Fig 3. Typical Transfer Characteristics

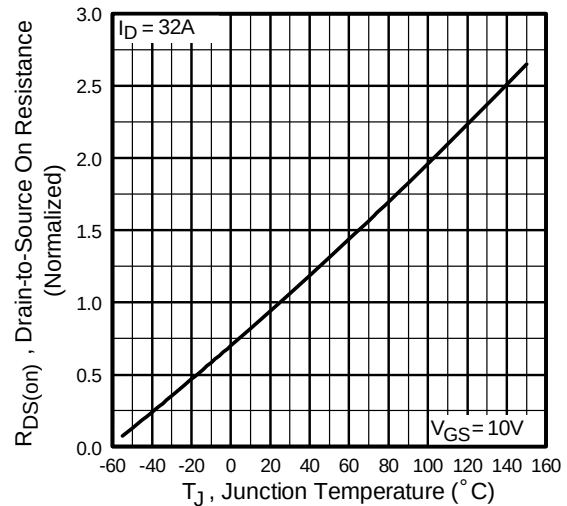


Fig 4. Normalized On-Resistance Vs. Temperature

IRFP32N50K

International
IR Rectifier

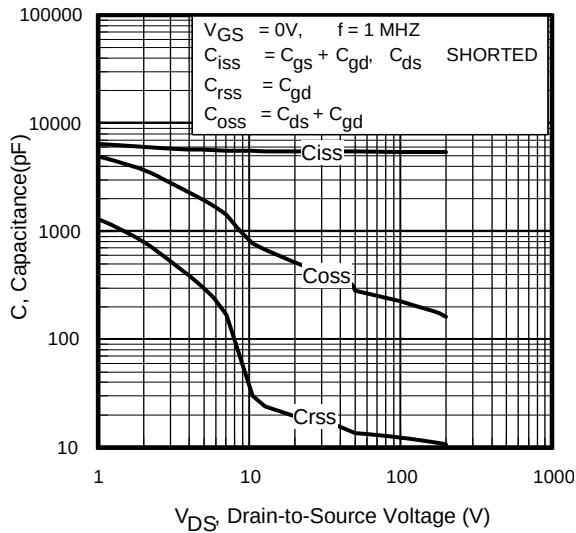


Fig 5. Typical Capacitance Vs. Drain-to-Source Voltage

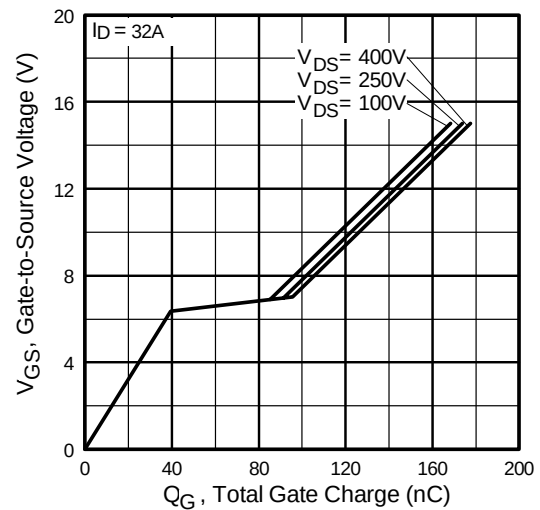


Fig 6. Typical Gate Charge Vs. Gate-to-Source Voltage

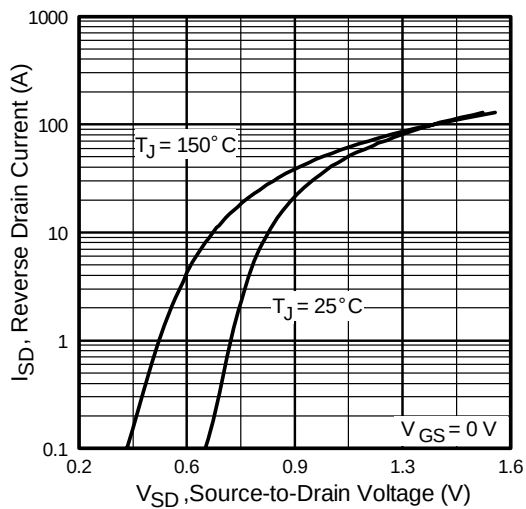


Fig 7. Typical Source-Drain Diode Forward Voltage

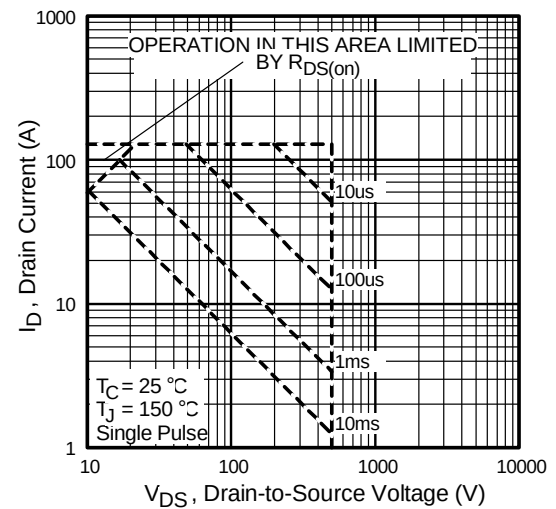


Fig 8. Maximum Safe Operating Area

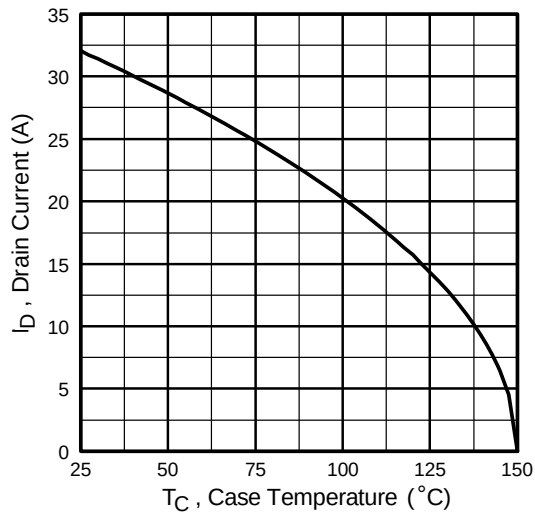


Fig 9. Maximum Drain Current Vs. Case Temperature

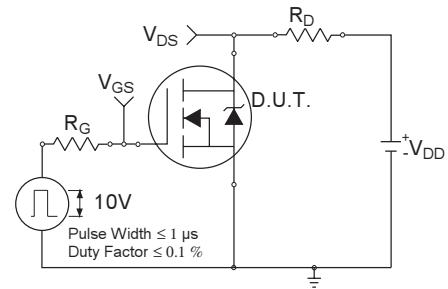


Fig 10a. Switching Time Test Circuit

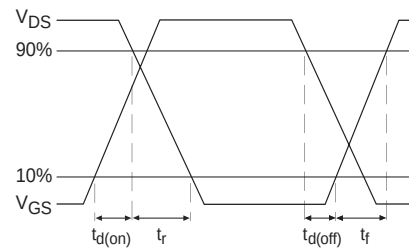


Fig 10b. Switching Time Waveforms

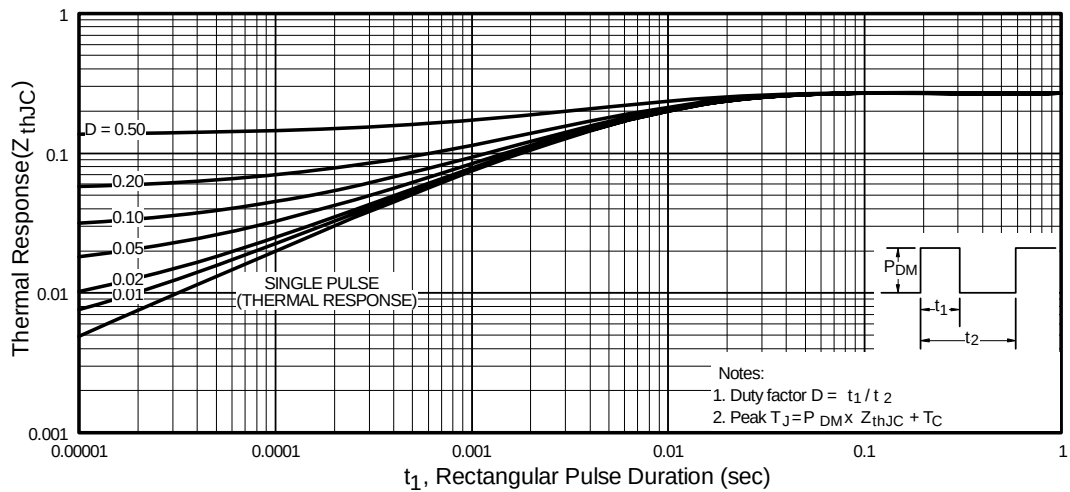


Fig 11. Maximum Effective Transient Thermal Impedance, Junction-to-Case

IRFP32N50K

International
IR Rectifier

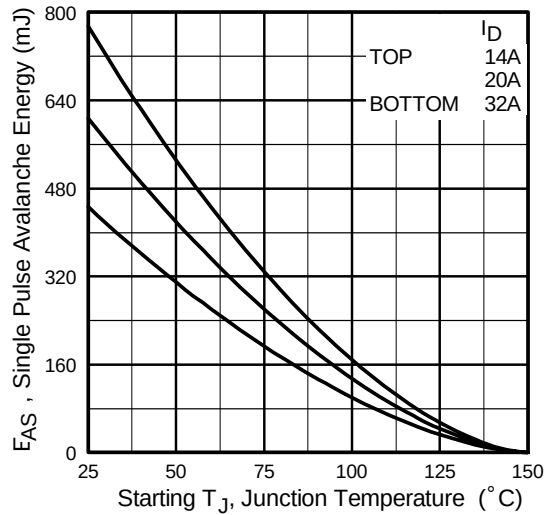


Fig 12a. Maximum Avalanche Energy Vs. Drain Current

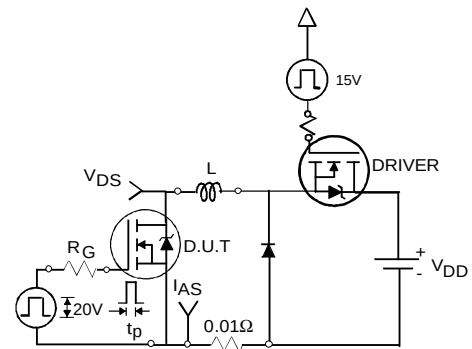


Fig 12c. Unclamped Inductive Test Circuit

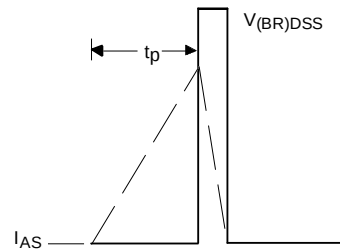


Fig 12d. Unclamped Inductive Waveforms

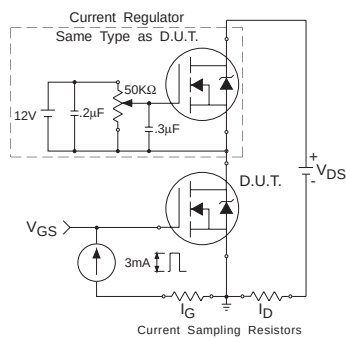


Fig 13a. Gate Charge Test Circuit

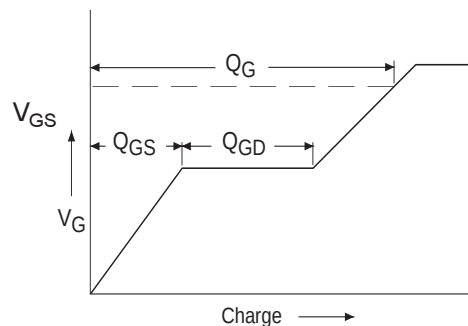


Fig 13b. Basic Gate Charge Waveform

ULTRAFast SOFT RECOVERY RECTIFIER DIODE

PRODUCT APPLICATIONS

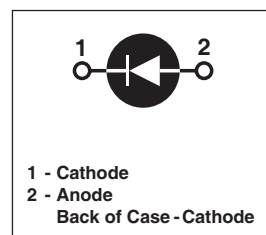
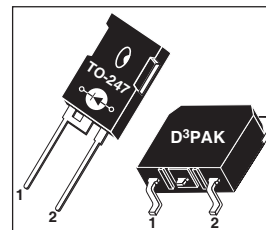
- Anti-Parallel Diode
 - Switchmode Power Supply
 - Inverters
- Free Wheeling Diode
 - Motor Controllers
 - Converters
 - Inverters
- Snubber Diode
- PFC

PRODUCT FEATURES

- Ultrafast Recovery Times
- Soft Recovery Characteristics
- Popular TO-247 Package or Surface Mount D³PAK Package
- Low Forward Voltage
- Low Leakage Current

PRODUCT BENEFITS

- Low Losses
- Low Noise Switching
- Cooler Operation
- Higher Reliability Systems
- Increased System Power Density



MAXIMUM RATINGS

All Ratings: $T_C = 25^\circ\text{C}$ unless otherwise specified.

Symbol	Characteristic / Test Conditions	APT30D60B(G)_S(G)	UNIT
V_R	Maximum D.C. Reverse Voltage	600	Volts
V_{RRM}	Maximum Peak Repetitive Reverse Voltage		
V_{RWM}	Maximum Working Peak Reverse Voltage		
$I_{F(AV)}$	Maximum Average Forward Current ($T_C = 140^\circ\text{C}$, Duty Cycle = 0.5)	30	Amps
$I_{F(RMS)}$	RMS Forward Current (Square wave, 50% duty)	72	
I_{FSM}	Non-Repetitive Forward Surge Current ($T_J = 45^\circ\text{C}$, 8.3ms)	320	
T_J, T_{STG}	Operating and Storage Temperature Range	-55 to 175	$^\circ\text{C}$
T_L	Lead Temperature for 10 Sec.	300	

STATIC ELECTRICAL CHARACTERISTICS

Symbol	Characteristic / Test Conditions	MIN	TYP	MAX	UNIT
V_F	Forward Voltage		$I_F = 30\text{A}$	1.6	Volts
			$I_F = 60\text{A}$	1.9	
			$I_F = 30\text{A}, T_J = 125^\circ\text{C}$	1.4	
I_{RM}	Maximum Reverse Leakage Current		$V_R = V_R \text{ Rated}$	250	μA
			$V_R = V_R \text{ Rated}, T_J = 125^\circ\text{C}$	500	
C_T	Junction Capacitance, $V_R = 200\text{V}$		44		pF

DYNAMIC CHARACTERISTICS

APT30D60B(G)_S(G)

Symbol	Characteristic	Test Conditions	MIN	TYP	MAX	UNIT
t_{rr}	Reverse Recovery Time	$I_F = 1A, di_F/dt = -100A/\mu s, V_R = 30V, T_J = 25^\circ C$	-	23		ns
t_{rr}	Reverse Recovery Time		-	85		
Q_{rr}	Reverse Recovery Charge		-	130		nC
I_{RRM}	Maximum Reverse Recovery Current	$I_F = 30A, di_F/dt = -200A/\mu s, V_R = 400V, T_C = 25^\circ C$	-	4	-	Amps
t_{rr}	Reverse Recovery Time		-	160		ns
Q_{rr}	Reverse Recovery Charge		-	700		nC
I_{RRM}	Maximum Reverse Recovery Current	$I_F = 30A, di_F/dt = -200A/\mu s, V_R = 400V, T_C = 125^\circ C$	-	8	-	Amps
t_{rr}	Reverse Recovery Time		-	70		ns
Q_{rr}	Reverse Recovery Charge		-	1300		nC
I_{RRM}	Maximum Reverse Recovery Current	$I_F = 30A, di_F/dt = -1000A/\mu s, V_R = 400V, T_C = 125^\circ C$	-	30		Amps

THERMAL AND MECHANICAL CHARACTERISTICS

Symbol	Characteristic / Test Conditions	MIN	TYP	MAX	UNIT
$R_{\theta JC}$	Junction-to-Case Thermal Resistance			.67	$^\circ C/W$
$R_{\theta JA}$	Junction-to-Ambient Thermal Resistance			40	
W_T	Package Weight		0.22		oz
			5.9		g
Torque	Maximum Mounting Torque			10	lb•in
				1.1	N•m

APT Reserves the right to change, without notice, the specifications and information contained herein.

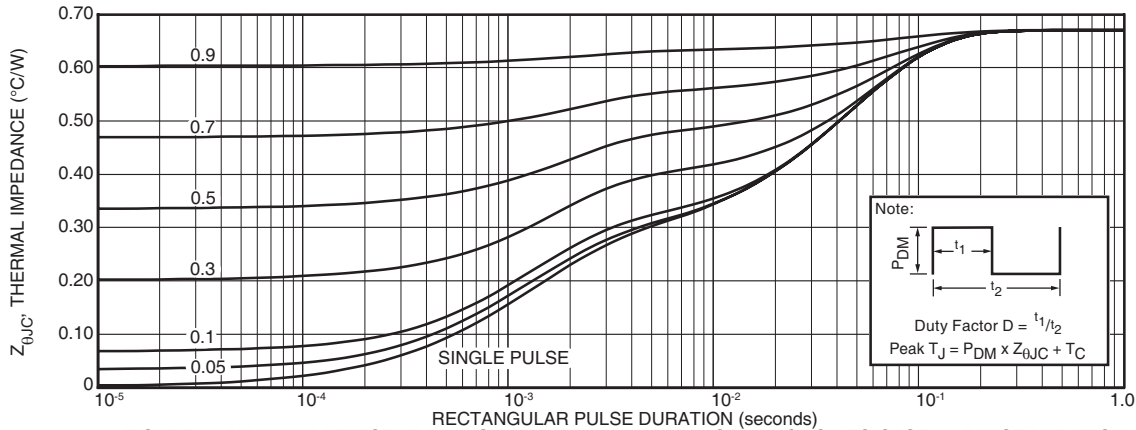


FIGURE 1a. MAXIMUM EFFECTIVE TRANSIENT THERMAL IMPEDANCE, JUNCTION-TO-CASE vs. PULSE DURATION

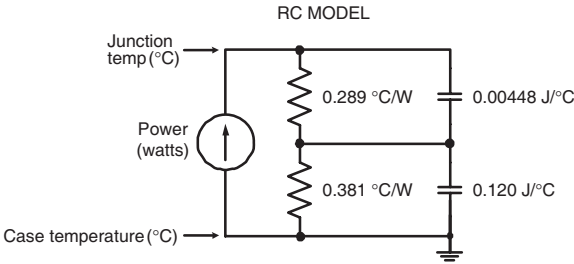


FIGURE 1b, TRANSIENT THERMAL IMPEDANCE MODEL

TYPICAL PERFORMANCE CURVES

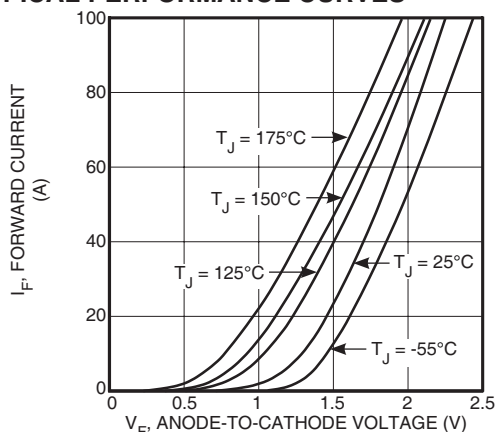


Figure 2. Forward Current vs. Forward Voltage

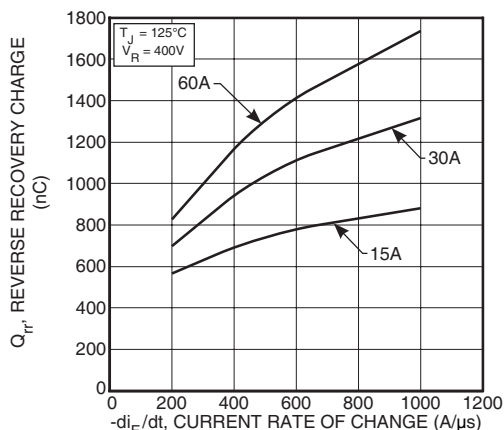


Figure 4. Reverse Recovery Charge vs. Current Rate of Change

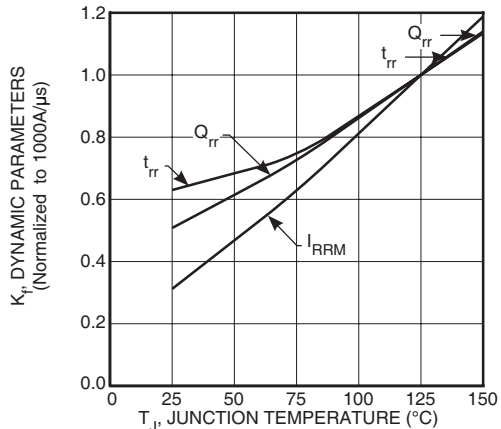


Figure 6. Dynamic Parameters vs. Junction Temperature

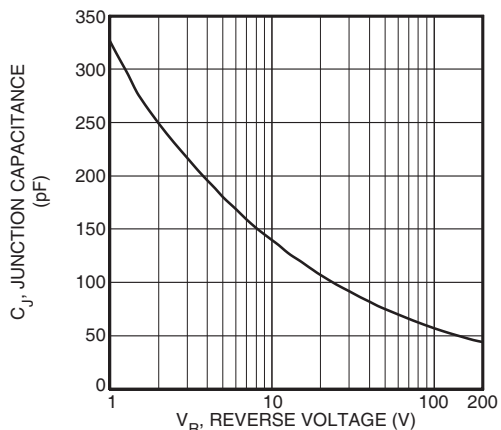


Figure 8. Junction Capacitance vs. Reverse Voltage

APT30D60B(G)_S(G)

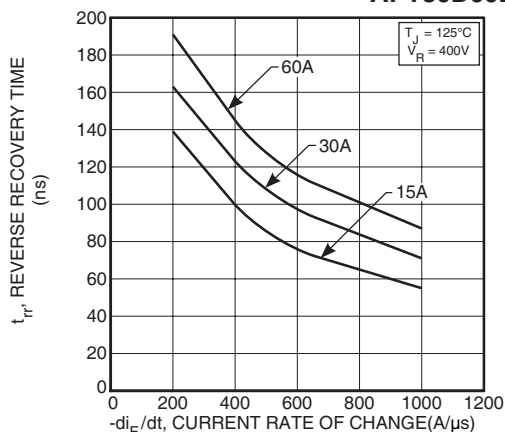


Figure 3. Reverse Recovery Time vs. Current Rate of Change

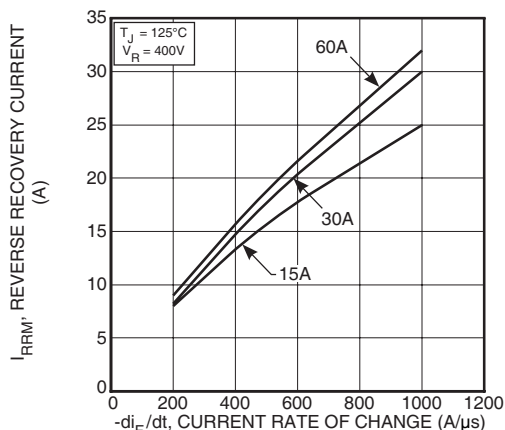


Figure 5. Reverse Recovery Current vs. Current Rate of Change

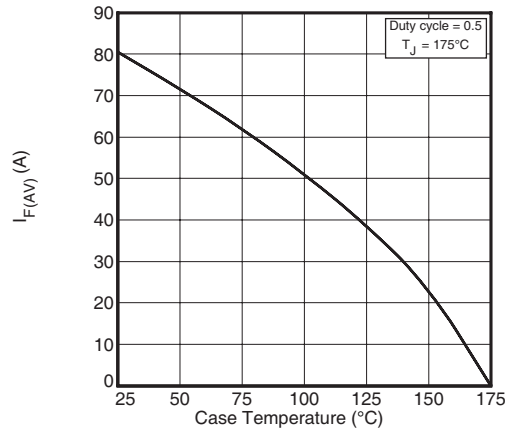


Figure 7. Maximum Average Forward Current vs. Case Temperature

International IOR Rectifier

30ETH06
30ETH06S
30ETH06-1

Hyperfast Rectifier

Features

- Hyperfast Recovery Time
- Low Forward Voltage Drop
- Low Leakage Current
- 175°C Operating Junction Temperature
- Dual Diode Center Tap

$$t_{rr} = 28\text{ns typ.}$$

$$I_{F(AV)} = 30\text{Amp}$$

$$V_R = 600\text{V}$$

Description/ Applications

State of the art Hyperfast recovery rectifiers designed with optimized performance of forward voltage drop, Hyperfast recover time, and soft recovery.

The planar structure and the platinum doped life time control guarantee the best overall performance, ruggedness and reliability characteristics.

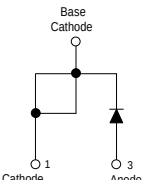
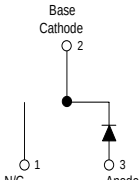
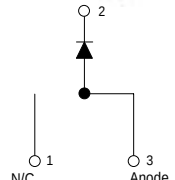
These devices are intended for use in PFC Boost stage in the AC-DC section of SMPS, inverters or as freewheeling diodes.

The IR extremely optimized stored charge and low recovery current minimize the switching losses and reduce over dissipation in the switching element and snubbers.

Absolute Maximum Ratings

Parameters	Max	Units
V_{RRM} Peak Repetitive Reverse Voltage	600	V
$I_{F(AV)}$ Average Rectifier Forward Current @ $T_C = 103^\circ\text{C}$	30	A
I_{FSM} Non Repetitive Peak Surge Current @ $T_J = 25^\circ\text{C}$	200	
T_J, T_{STG} Operating Junction and Storage Temperatures	- 65 to 175	$^\circ\text{C}$

Case Styles

30ETH06	30ETH06S	30ETH06-1
  TO-220AC	  D²PAK	  TO-262

Electrical Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

Parameters	Min	Typ	Max	Units	Test Conditions
V_{BR} , V_r Breakdown Voltage, Blocking Voltage	600	-	-	V	$I_R = 100\mu\text{A}$
V_F Forward Voltage	-	2.0	2.6	V	$I_F = 30\text{A}$, $T_J = 25^\circ\text{C}$
	-	1.34	1.75	V	$I_F = 30\text{A}$, $T_J = 150^\circ\text{C}$
I_R Reverse Leakage Current	-	0.3	50	μA	$V_R = V_R$ Rated
	-	60	500	μA	$T_J = 150^\circ\text{C}$, $V_R = V_R$ Rated
C_T Junction Capacitance	-	33	-	pF	$V_R = 600\text{V}$
L_S Series Inductance	-	8.0	-	nH	Measured lead to lead 5mm from package body

Dynamic Recovery Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

Parameters	Min	Typ	Max	Units	Test Conditions
t_{rr} Reverse Recovery Time	-	28	35	ns	$I_F = 1.0\text{A}$, $di_F/dt = 50\text{A}/\mu\text{s}$, $V_R = 30\text{V}$
	-	31	-		$T_J = 25^\circ\text{C}$
		77	-		$T_J = 125^\circ\text{C}$
I_{RRM} Peak Recovery Current	-	3.5	-	A	$T_J = 25^\circ\text{C}$
	-	7.7	-		$T_J = 125^\circ\text{C}$
Q_{rr} Reverse Recovery Charge	-	65	-	nC	$T_J = 25^\circ\text{C}$
	-	345	-		$T_J = 125^\circ\text{C}$

Thermal - Mechanical Characteristics

Parameters	Min	Typ	Max	Units
T_J Max. Junction Temperature Range	- 65	-	175	$^\circ\text{C}$
T_{Stg} Max. Storage Temperature Range	- 65	-	175	
R_{thJC} Thermal Resistance, Junction to Case Per Leg	-	0.7	1.1	$^\circ\text{C}/\text{W}$
R_{thJA} ① Thermal Resistance, Junction to Ambient Per Leg	-	-	70	
R_{thCS} ② Thermal Resistance, Case to Heatsink	-	0.2	-	
Wt Weight	-	2.0	-	g
	-	0.07	-	(oz)
Mounting Torque	6.0	-	12	Kg-cm
	5.0	-	10	lbf.in

① Typical Socket Mount

② Mounting Surface, Flat, Smooth and Greased

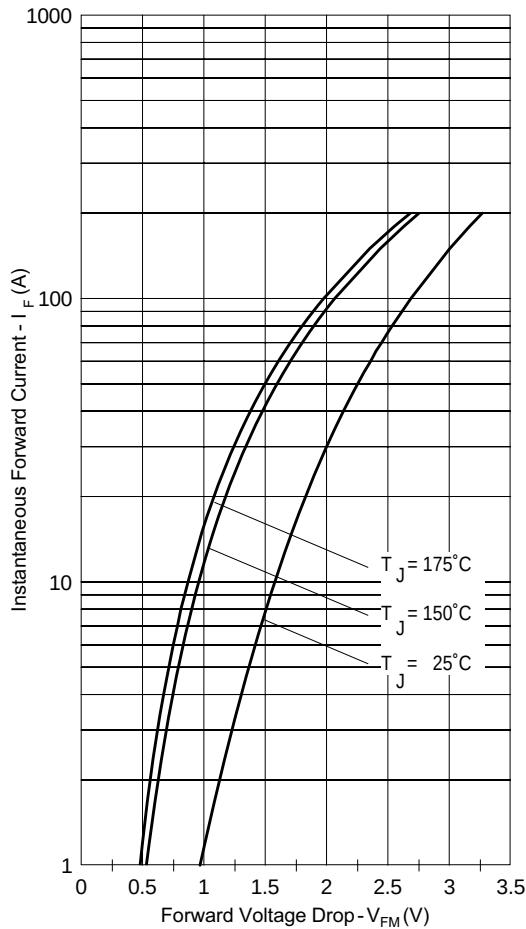


Fig. 1 - Typical Forward Voltage Drop Characteristics

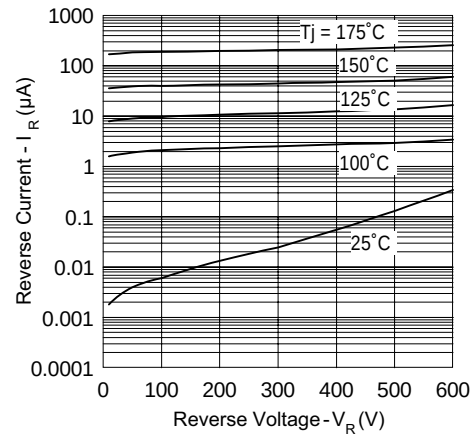


Fig. 2 - Typical Values Of Reverse Current Vs. Reverse Voltage

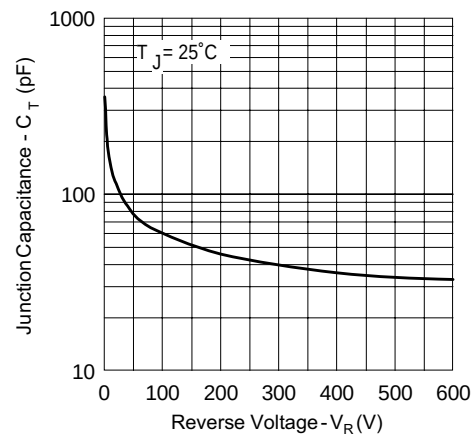


Fig. 3 - Typical Junction Capacitance Vs. Reverse Voltage

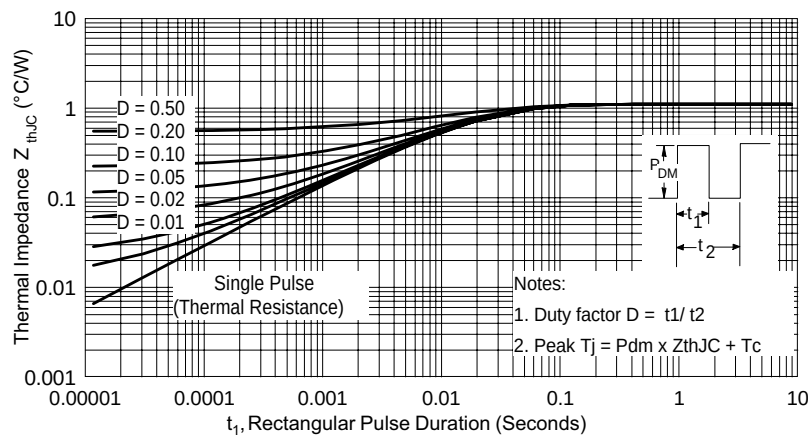


Fig. 4 - Max. Thermal Impedance Z_{thJC} Characteristics

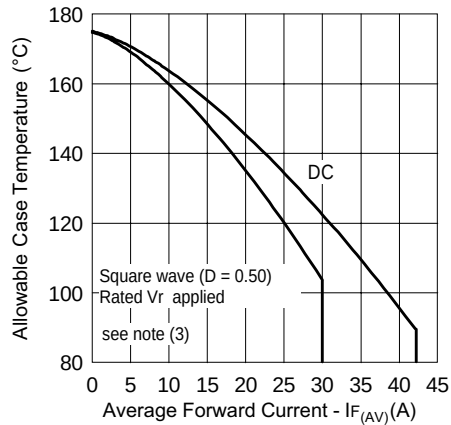


Fig. 5 - Max. Allowable Case Temperature Vs. Average Forward Current

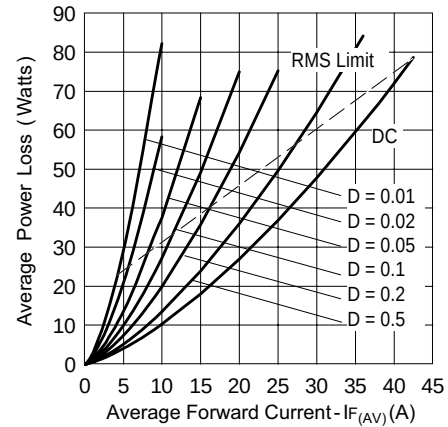


Fig. 6 - Forward Power Loss Characteristics

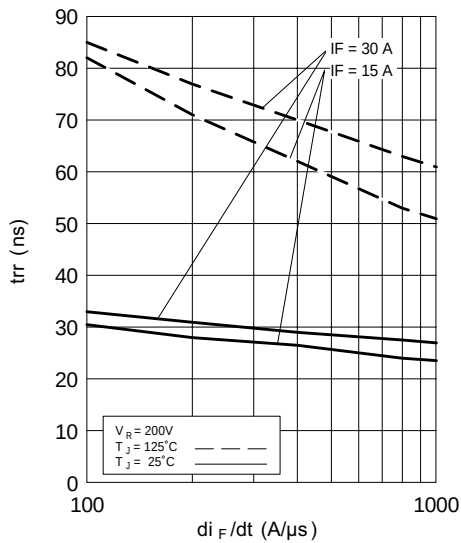


Fig. 7 - Typical Reverse Recovery vs. di_F/dt

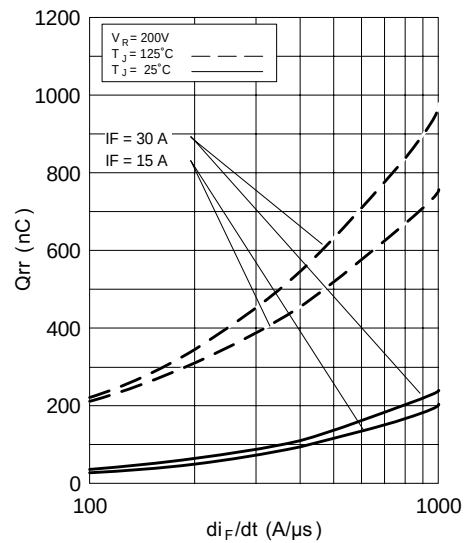


Fig. 8 - Typical Stored Charge vs. di_F/dt

(3) Formula used: $T_C = T_J - (P_d + P_{d_{REV}}) \times R_{thJC}$

P_d = Forward Power Loss = $I_{F(AV)} \times V_{FM} @ (I_{F(AV)} / D)$ (see Fig. 6);

$P_{d_{REV}}$ = Inverse Power Loss = $V_{R1} \times I_R (1 - D)$; $I_R @ V_{R1} = \text{rated } V_R$

HFA08TB60

HEXFRED™

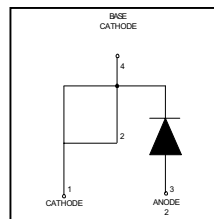
Ultrafast, Soft Recovery Diode

Features

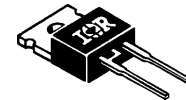
- Ultrafast Recovery
- Ultrasoft Recovery
- Very Low I_{RRM}
- Very Low Q_{rr}
- Specified at Operating Conditions

Benefits

- Reduced RFI and EMI
- Reduced Power Loss in Diode and Switching Transistor
- Higher Frequency Operation
- Reduced Snubbing
- Reduced Parts Count



$V_R = 600V$
$V_F(\text{typ.})^* = 1.4V$
$I_F(AV) = 8.0A$
$Q_{rr}(\text{typ.}) = 65nC$
$I_{RRM} = 5.0A$
$t_{rr}(\text{typ.}) = 18ns$
$di_{(rec)}/dt(\text{typ.}) = 240A/\mu s$



TO-220AC

Description

International Rectifier's HFA08TB60 is a state of the art ultra fast recovery diode. Employing the latest in epitaxial construction and advanced processing techniques it features a superb combination of characteristics which result in performance which is unsurpassed by any rectifier previously available. With basic ratings of 600 volts and 8 amps continuous current, the HFA08TB60 is especially well suited for use as the companion diode for IGBTs and MOSFETs. In addition to ultra fast recovery time, the HEXFRED product line features extremely low values of peak recovery current (I_{RRM}) and does not exhibit any tendency to "snap-off" during the t_b portion of recovery. The HEXFRED features combine to offer designers a rectifier with lower noise and significantly lower switching losses in both the diode and the switching transistor. These HEXFRED advantages can help to significantly reduce snubbing, component count and heatsink sizes. The HEXFRED HFA08TB60 is ideally suited for applications in power supplies and power conversion systems (such as inverters), motor drives, and many other similar applications where high speed, high efficiency is needed.

Absolute Maximum Ratings

	Parameter	Max	Units
V_R	Cathode-to-Anode Voltage	600	V
$I_F @ T_C = 100^\circ C$	Continuous Forward Current	8.0	A
I_{FSM}	Single Pulse Forward Current	60	
I_{FRM}	Maximum Repetitive Forward Current	24	
$P_D @ T_C = 25^\circ C$	Maximum Power Dissipation	36	W
$P_D @ T_C = 100^\circ C$	Maximum Power Dissipation	14	
T_J	Operating Junction and	- 55 to +150	C
T_{STG}	Storage Temperature Range		

* $125^\circ C$

Electrical Characteristics @ T_J = 25°C (unless otherwise specified)

	Parameter	Min	Typ	Max	Units	Test Conditions
V _{BR}	Cathode Anode Breakdown Voltage	600			V	I _R = 100μA
V _{FM}	Max Forward Voltage		1.4	1.7	V	I _F = 8.0A
			1.7	2.1		I _F = 16A See Fig. 1
			1.4	1.7		I _F = 8.0A, T _J = 125°C
I _{RM}	Max Reverse Leakage Current		0.3	5.0	μA	V _R = V _R Rated See Fig. 2
			100	500		T _J = 125°C, V _R = 0.8 x V _R Rated
C _T	Junction Capacitance		10	25	pF	V _R = 200V See Fig. 3
L _S	Series Inductance		8.0		nH	Measured lead to lead 5mm from package body

Dynamic Recovery Characteristics @ T_J = 25°C (unless otherwise specified)

	Parameter	Min	Typ	Max	Units	Test Conditions
t _{rr}	Reverse Recovery Time		18		ns	I _F = 1.0A, di/dt = 200A/μs, V _R = 30V
t _{rr1}	See Fig. 5, 6 & 16		37	55		T _J = 25°C
t _{rr2}			55	90		T _J = 125°C
I _{RRM1}	Peak Recovery Current See Fig. 7 & 8		3.5	5.0	A	T _J = 25°C
I _{RRM2}			4.5	8.0		T _J = 125°C
Q _{rr1}	Reverse Recovery Charge See Fig. 9 & 10		65	138	nC	T _J = 25°C
Q _{rr2}			124	360		T _J = 125°C
di _(rec) /dt1	Peak Rate of Fall of Recovery Current During t _b See Fig. 11 & 12		240		A/μs	T _J = 25°C
di _(rec) /dt2			210			T _J = 125°C

Thermal - Mechanical Characteristics

	Parameter	Min	Typ	Max	Units
T _{lead} ①	Lead Temperature			300	°C
R _{thJC}	Thermal Resistance, Junction to Case			3.5	K/W
R _{thJA} ②	Thermal Resistance, Junction to Ambient			80	
R _{thCS} ③	Thermal Resistance, Case to Heat Sink		0.5		
Wt	Weight		2.0		g
			0.07		(oz)
	Mounting Torque	6.0		12	Kg-cm
		5.0		10	lbf-in

① 0.063 in. from Case (1.6mm) for 10 sec

② Typical Socket Mount

③ Mounting Surface, Flat, Smooth and Greased

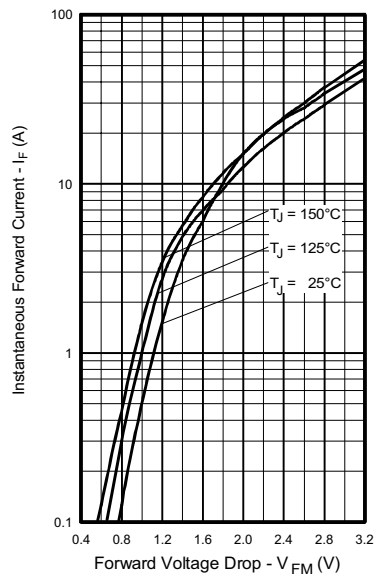


Fig. 1 - Maximum Forward Voltage Drop vs. Instantaneous Forward Current

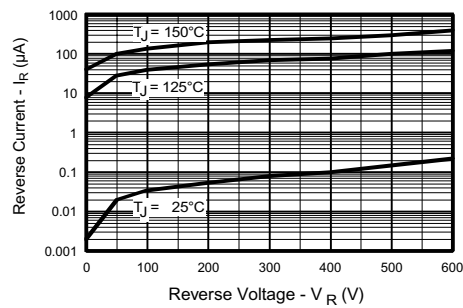


Fig. 2 - Typical Reverse Current vs. Reverse Voltage

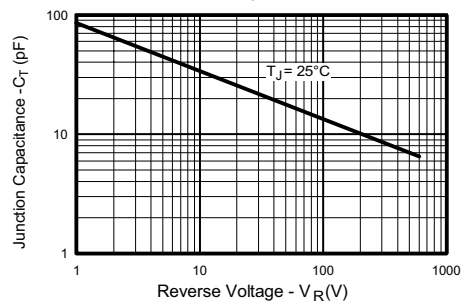


Fig. 3 - Typical Junction Capacitance vs. Reverse Voltage

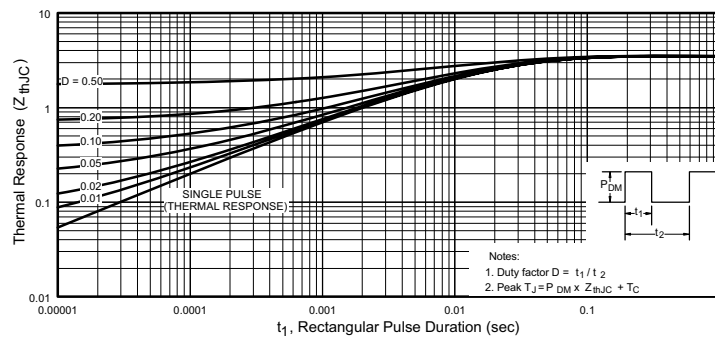
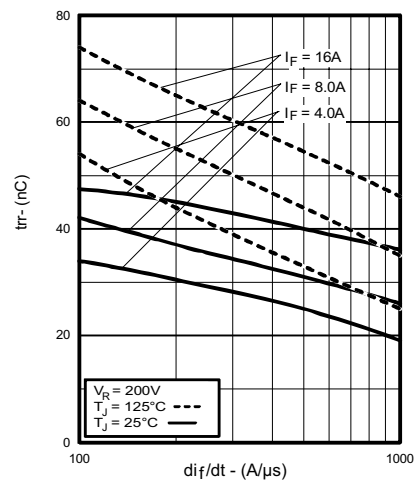
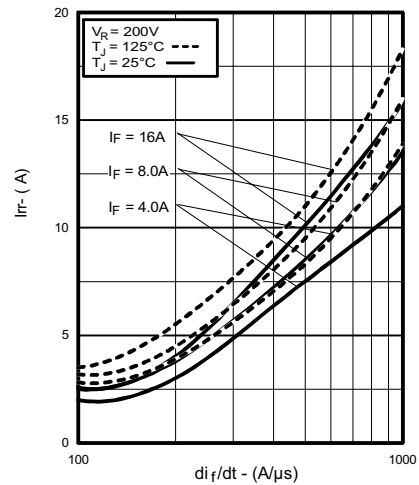
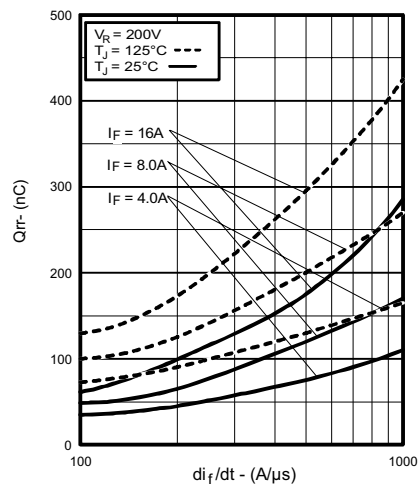
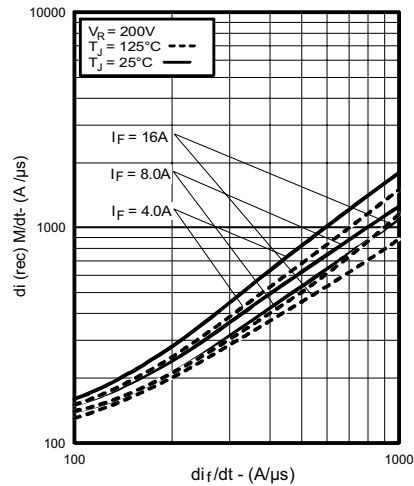


Fig. 4 - Maximum Thermal Impedance Z_{thJC} Characteristics

Fig. 5 - Typical Reverse Recovery vs. di_f/dt Fig. 6 - Typical Recovery Current vs. di_f/dt Fig. 7 - Typical Stored Charge vs. di_f/dt Fig. 8 - Typical $di_{(rec)M}/dt$ vs. di_f/dt

HEXFRED™

Ultrafast, Soft Recovery Diode

Features

- Ultrafast Recovery
- Ultrasoft Recovery
- Very Low I_{RRM}
- Very Low Q_{rr}
- Specified at Operating Conditions

Benefits

- Reduced RFI and EMI
- Reduced Power Loss in Diode and Switching Transistor
- Higher Frequency Operation
- Reduced Snubbing
- Reduced Parts Count

Description

International Rectifier's HFA15TB60 is a state of the art ultra fast recovery diode. Employing the latest in epitaxial construction and advanced processing techniques it features a superb combination of characteristics which result in performance which is unsurpassed by any rectifier previously available. With basic ratings of 600 volts and 8 amps per Leg continuous current, the HFA15TB60 is especially well suited for use as the companion diode for IGBTs and MOSFETs. In addition to ultra fast recovery time, the HEXFRED product line features extremely low values of peak recovery current (I_{RRM}) and does not exhibit any tendency to "snap-off" during the t_b portion of recovery. The HEXFRED features combine to offer designers a rectifier with lower noise and significantly lower switching losses in both the diode and the switching transistor. These HEXFRED advantages can help to significantly reduce snubbing, component count and heatsink sizes. The HEXFRED HFA15TB60 is ideally suited for applications in power supplies and power conversion systems (such as inverters), motor drives, and many other similar applications where high speed, high efficiency is needed.

$$V_R = 600V$$

$$V_F = 1.7V$$

$$Q_{rr}^* = 84nC$$

$$di_{(rec)M}/dt^* = 188A/\mu s$$

* 125°C

**TO-220AC****TO-262****Absolute Maximum Ratings**

	Parameter	Max	Units
V_R	Cathode-to-Anode Voltage	600	V
$I_F @ T_C = 100^\circ C$	Continuous Forward Current	15	A
I_{FSM}	Single Pulse Forward Current	150	
I_{FRM}	Maximum Repetitive Forward Current	60	
$P_D @ T_C = 25^\circ C$	Maximum Power Dissipation	74	W
$P_D @ T_C = 100^\circ C$	Maximum Power Dissipation	29	
T_J	Operating Junction and	- 55 to +150	C
T_{STG}	Storage Temperature Range		

Electrical Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min	Typ	Max	Units	Test Conditions
V_{BR}	Cathode Anode Breakdown Voltage	600			V	$I_R = 100\mu\text{A}$
V_{FM}	Max Forward Voltage		1.3	1.7	V	$I_F = 15\text{A}$
			1.5	2.0		$I_F = 30\text{A}$ See Fig. 1
			1.2	1.6		$I_F = 15\text{A}$, $T_J = 125^\circ\text{C}$
I_{RM}	Max Reverse Leakage Current		1.0	10	μA	$V_R = V_R$ Rated See Fig. 2
			400	1000		$T_J = 125^\circ\text{C}$, $V_R = 0.8 \times V_R$ Rated
C_T	Junction Capacitance		25	50	pF	$V_R = 200\text{V}$ See Fig. 3
L_S	Series Inductance		8.0		nH	Measured lead to lead 5mm from package body

Dynamic Recovery Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min	Typ	Max	Units	Test Conditions
t_{rr}	Reverse Recovery Time		19		ns	$I_F = 1.0\text{A}$, $di/dt = 200\text{A}/\mu\text{s}$, $V_R = 30\text{V}$
t_{rr1}	See Fig. 5		42	60		$T_J = 25^\circ\text{C}$
t_{rr2}			74	120		$T_J = 125^\circ\text{C}$
I_{RRM1}	Peak Recovery Current See Fig. 6		4.0	6.0	A	$T_J = 25^\circ\text{C}$
I_{RRM2}			6.5	10		$T_J = 125^\circ\text{C}$
Q_{rr1}	Reverse Recovery Charge See Fig. 7		84	180	nC	$T_J = 25^\circ\text{C}$
Q_{rr2}			241	600		$T_J = 125^\circ\text{C}$
$di_{(rec)M}/dt1$	Peak Rate of Fall of Recovery Current During t_b See Fig. 8		188		A/ μs	$T_J = 25^\circ\text{C}$
$di_{(rec)M}/dt2$			160			$T_J = 125^\circ\text{C}$

Thermal - Mechanical Characteristics

	Parameter	Min	Typ	Max	Units
$T_{lead} \text{ ①}$	Lead Temperature			300	$^\circ\text{C}$
R_{thJC}	Thermal Resistance, Junction to Case			1.7	K/W
$R_{thJA} \text{ ②}$	Thermal Resistance, Junction to Ambient			80	
$R_{thCS} \text{ ③}$	Thermal Resistance, Case to Heat Sink		0.5		
W_t	Weight		2.0		g
			0.07		(oz)
T	Mounting Torque	6.0		12	Kg-cm
		5.0		10	lbf-in

① 0.063 in. from Case (1.6mm) for 10 sec

② Typical Socket Mount

③ Mounting Surface, Flat, Smooth and Greased

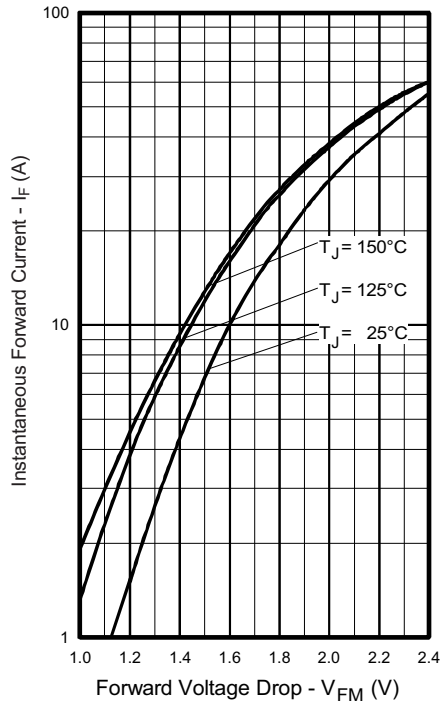


Fig. 1 - Maximum Forward Voltage Drop vs. Instantaneous Forward Current

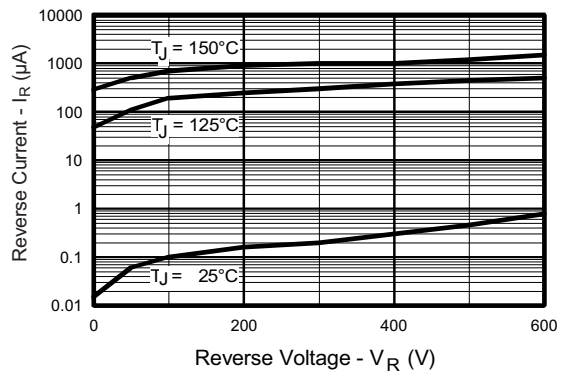


Fig. 2 - Typical Reverse Current vs. Reverse Voltage

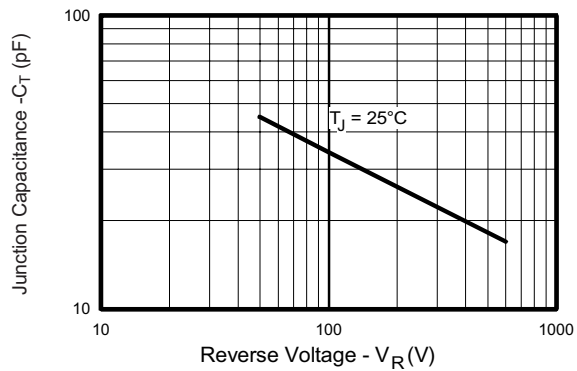


Fig. 3 - Typical Junction Capacitance vs. Reverse Voltage

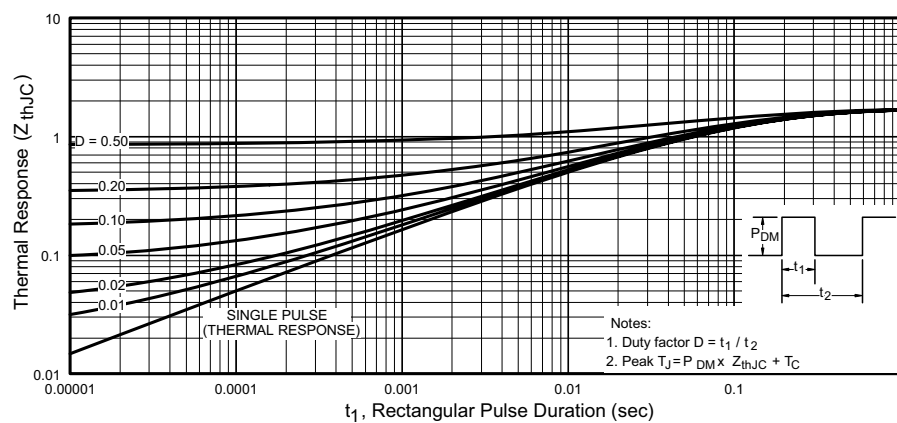
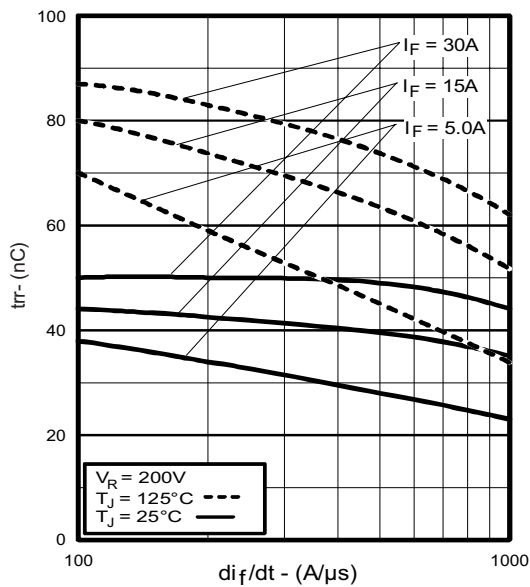
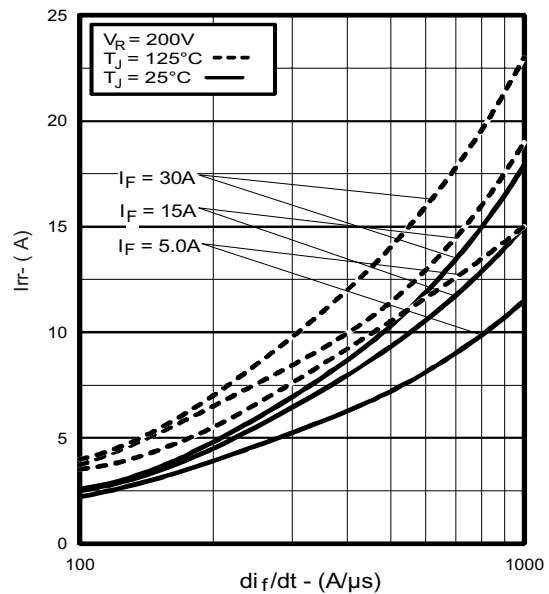
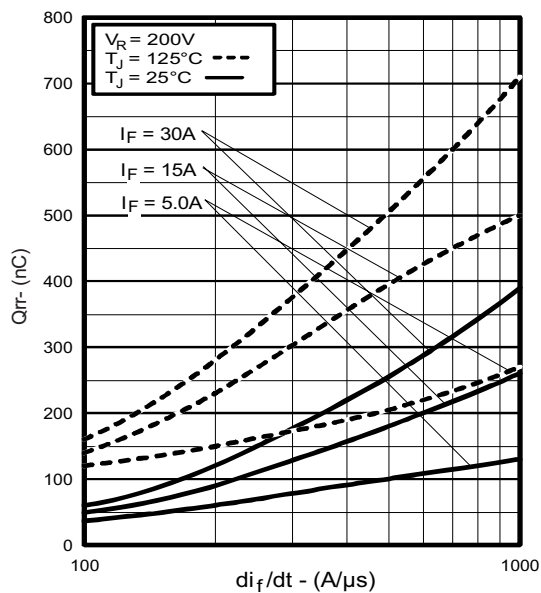
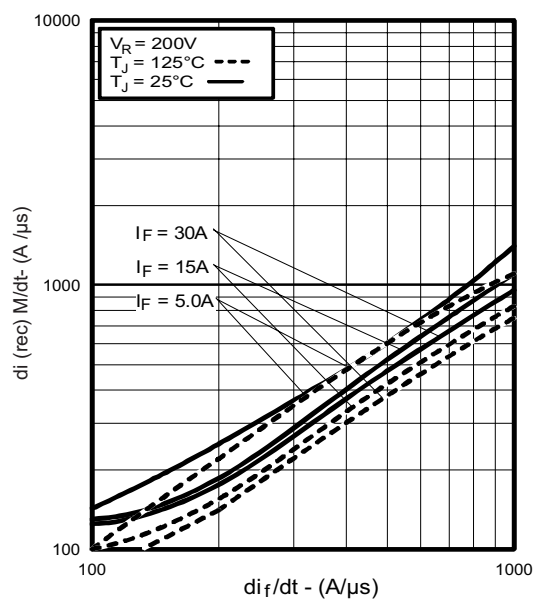


Fig. 4 - Maximum Thermal Impedance Z_{thJC} Characteristics

Fig. 5 - Typical Reverse Recovery vs. di_f/dt Fig. 6 - Typical Recovery Current vs. di_f/dt Fig. 7 - Typical Stored Charge vs. di_f/dt Fig. 8 - Typical $di_{(rec)M}/dt$ vs. di_f/dt

A single switch double forward converter without commutation losses

Arthur J. N. Borges, Luiz C. G. de Freitas,
João B. Vieira Júnior, Ernane A. A. Coelho,
Valdeir J. Faria, Luiz C. de Freitas
Federal University of Uberlândia
Av. João Naves de Ávila, 2121
Uberlândia, MG,
CEP: 38.400-902
BRAZIL
freitas@ufu.br

Abstract – This paper introduces a new Forward converter topology that uses the full hysteresis cycle with two symmetric Forward converters coupled in a single magnetic core. It also presents lossless commutation when turning on and off managed by an LC circuit and auxiliary switches. As a result, high frequency switching can be achieved not increasing the switching losses.

I. INTRODUCTION

The development of DC-DC converters with high efficiency, small size and weight, low cost and high power operation has been of great interest. Insulated converters have been developed with high switching frequency in order to decrease the transformer size.

Moreover, most of these converters use just one cycle of the transformer hysteresis, what doesn't make the full transformer performance possible. This new converter makes

use of the entire hysteresis cycle, resulting in a smaller transformer and obviously there is no need of a resetting circuit.

Fig. 1 shows the proposed converter which consists of two symmetrical forward structures with soft switching using a single magnetic core with two primary and two secondary winding.

The auxiliary switches S_{a1} and S_{a2} are turned on at zero current and turned off at zero current and zero voltage. They provide the charge reversal for the resonant capacitors C_{r1} and C_{r2} at the first stage of the switching cycle. This allows the zero voltage turn on and turn off of the main switches $S1$ and $S2$.

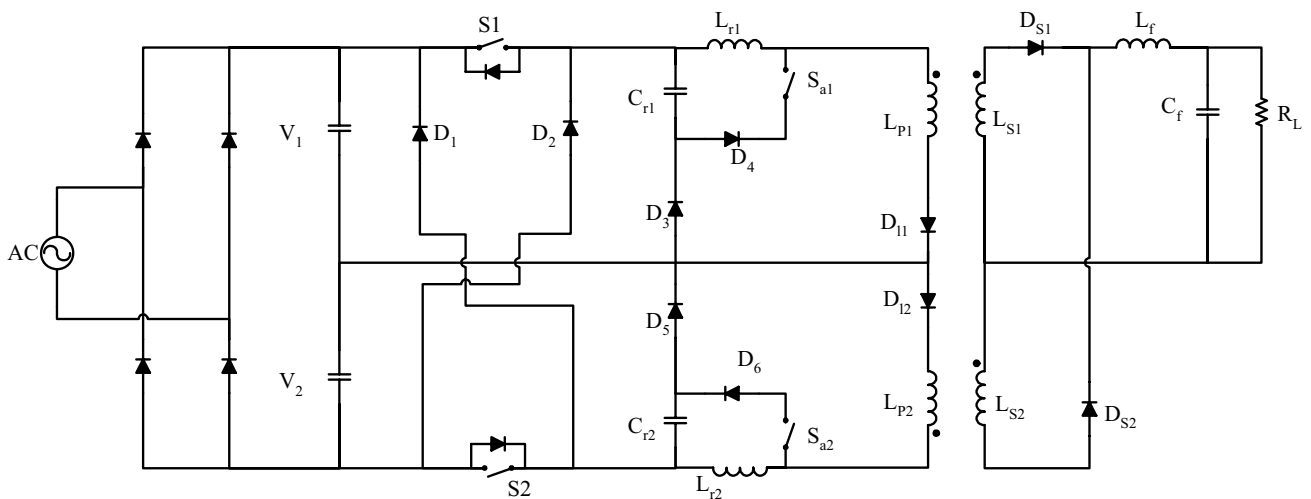


Fig. 1: Single switch double Forward Converter without commutation losses

II. OPERATING PRINCIPLES

In order to simplify the operating converter analysis some assumptions have been made as follows:

All the switches and diodes are ideal

The DC output voltage V_O is ripple free and output inductor filter L_f is a constant current source.

The input voltage sources V_1 and V_2 are exactly the same value.

All components equivalent series resistance is zero.

Each stage of operation is described as follows:

First Stage [t_0, t_1]: Resonant stage

At the beginning of a switching cycle, the voltage across the capacitor C_{r1} is greater than $-V_2$. The first stage begins when S_{a1} is turned on at zero current. During this stage the voltage across the C_{r1} capacitor varies from $-V_2$ to $+V_1$ and both D_{s1} and D_{s2} diodes are forward biased sharing the DC output current in a freewheeling condition.

This stage ends when V_{Cr1} reaches V_1 and S_1 is turned on at zero voltage.

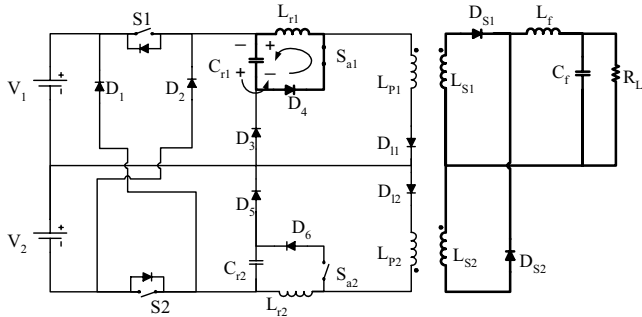


Fig. 2: First Stage

Second Stage [t_1, t_2]: Inductor charging stage

This stage begins when S_1 is turned on at zero voltage. During this stage the current through I_{Lr1} and primary winding increases linearly until it reaches the load current referred to the primary and, in low load conditions, capacitor C_{r2} is charged through the winding L_{p2} and diodes D_5 and D_{12} .

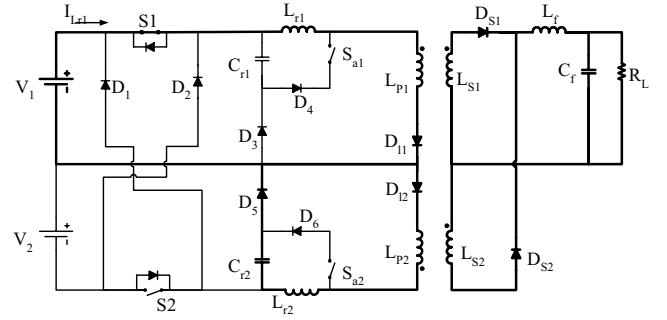


Fig. 3: Second Stage

Third Stage [t_2, t_3]: PWM stage

This is the PWM stage. It begins when the current through L_{r1} (I_{Lr1}) reaches the load current referred to the primary. It ends when S_1 is zero voltage turned off and the auxiliary switch S_{a1} is zero voltage and zero current turned off. During this stage the input voltage source feeds the load.

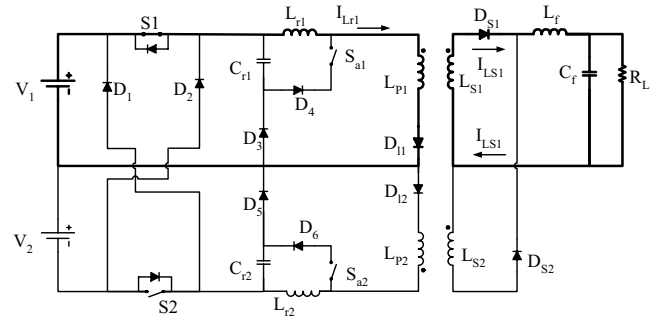


Fig. 4: Third Stage

Fourth Stage [t_3, t_4]: Resonant inductor discharge

This stage begins when S_{a1} and S_1 are turned off. During this stage the capacitor C_{r1} assumes the current through L_{r1} and its voltage varies linearly from $+V_1$ to $-V_2$. It ends when the diode D_2 is forward biased.

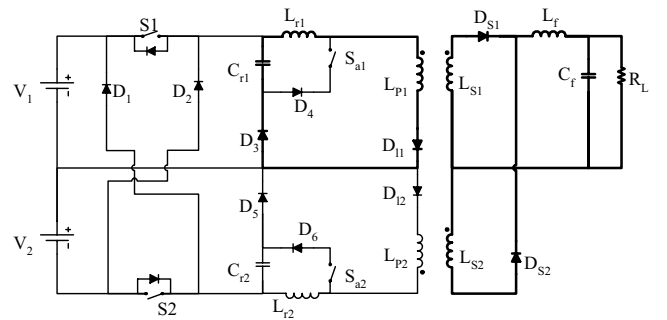


Fig. 5: Fourth Stage

Fifth Stage $[t_4, t_5]$: Linear Inductor Discharge

During this stage the remaining energy stored in L_{r1} returns to the input voltage source V_2 through diode D_2 . The stage ends when the current I_{Lr1} become zero preparing to start a new switching cycle but now for the switch S_2 and S_{a2} .

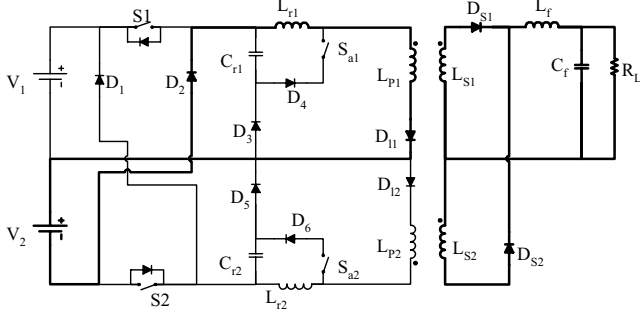


Fig. 6: Fifth Stage

Sixth Stage $[t_4, t_5]$: Freewheeling stage

During this stage, all switches are turned off and no power is being transferred to the load. It's a free wheeling stage. Diodes D_{11} and D_{12} are placed to avoid oscillation between switches intrinsic capacitors (or capacitors that could be also placed at this point) and inductance of the transformer primary winding.

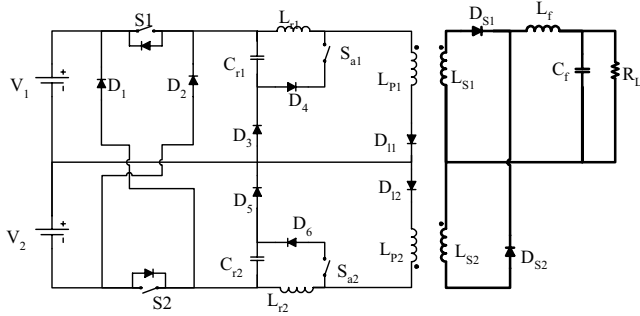


Fig. 7: Sixth Stage

III. SIMULATION RESULTS

The proposed converter topology was analyzed by simulation using ideal diodes and switches. Circuit parameters are shown in Table 1. In this simulation the output power was set in 2.0 kW.

TABLE I

SIMULATION PARAMETERS

V_1, V_2	150V
L_{P1}, L_{P2}	330 μ H
L_{S1}, L_{S2}	106 μ H
L_{r1}, L_{r2}	5 μ H
C_{r1}, C_{r2}	2.7nF
L_f	25 μ H
C_f	100 μ F
R_L	1.8 Ω
Switching frequency	100kHz
V_O	60 V

Fig. 8 shows the transient response when the converter is starting its operation for the output voltage at full load. In this case the converter is converging to a final value near 60V. It is a large signal transient response that is obtained by a suitable control design.

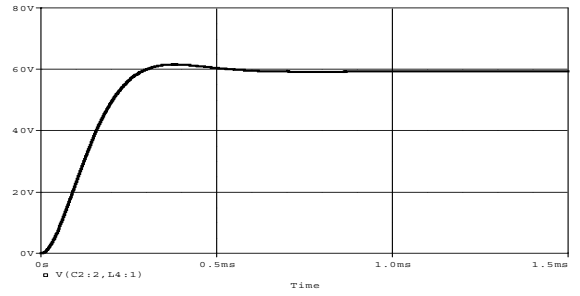


Fig. 8: Output voltage V_0

Fig. 9 shows the steady state current through the resonant inductor L_{r1} and the voltage across the resonant capacitor C_{r1} .

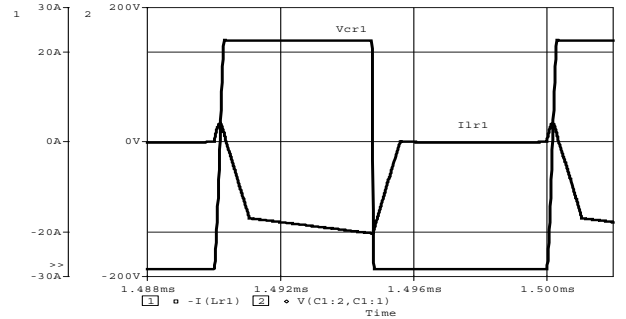


Fig. 9: current at the resonant inductor and the voltage across the resonant capacitor

Fig. 10 shows the current and the voltage across the switch S1 and it shows one important drawback of this converter: the voltage across the switch is twice of the input voltage source. So, the switch should be designed to attend this characteristic.

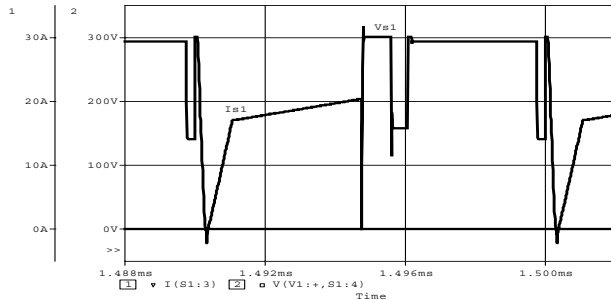


Fig. 10: current and the voltage on switch S1.

Also in Fig. 10, the reader could realize the non-dissipative commutation at turn-on. At turn-off it is not possible in this figure, but it can be seen on next one.

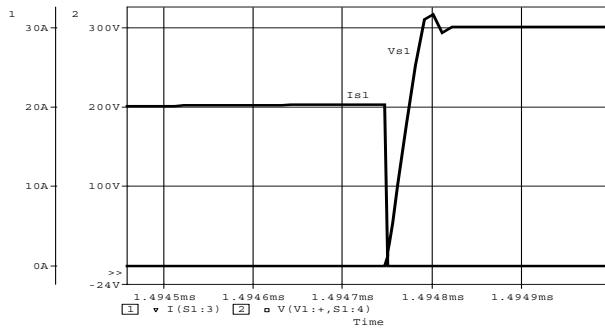


Fig. 11: The non-dissipative commutation at turn-off

Fig. 12 shows the current and voltage across S_{al}. It can be seen the zero current turn on and zero current and zero voltage turn off.

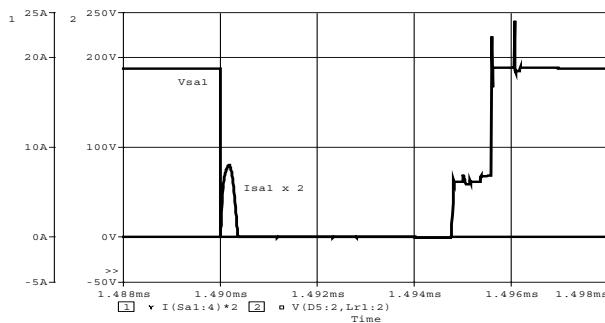


Fig. 12: S_{al} Current and voltage waveform

Fig. 13 shows the state space phase obtained by simulation in which the six stages of operation above described are shown.

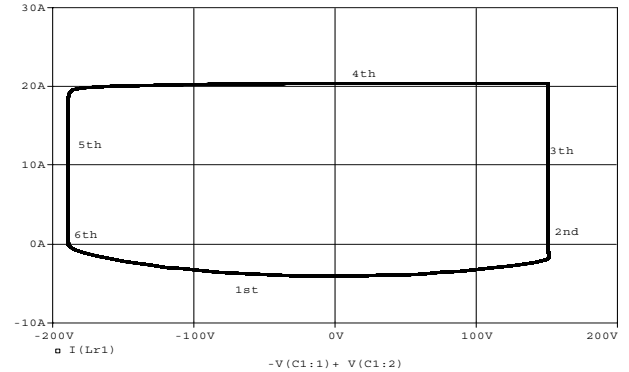


Fig. 13: State Space Phase

IV. CONCLUSIONS

A new lossless commutated single switch double Forward converter was proposed in this digest. Also, analysis and simulation results are presented to illustrate its operational behavior. It can be seen by the simulation results the zero voltage turn on and turn off of the main switches and zero current turn on and zero voltage and zero current turn off of the auxiliary switches. Therefore the proposed converter operates without losses of commutation from no load to full load range. Moreover, this new converter is a result of the composition of two single forward converters operating like a full bridge but using a reduced number of components.

V. REFERENCES

- [1] Mohan, N.; Underland, T.M.; Robins, W.P.; "Power Eletronics: Converters, Applications and Design", John Wiley & Sons, Singapore, 1989.
- [2] Oliveira J, D.S.; Bissochi Jr, C.A.; Vieira Jr, J.B.; Farias, V.J.; de Freitas, L.C.; "A lossless commutation pwm two level forward converter operating like a full-bridge". APEC' 2000.
- [3] Pressaman, Abraham I; "Switching Power Supply Design", McGraw Hill, 1998.
- [4] McLyman, Colonel Wm. T.; "Transformer and Inductor Design Handbook", Marcel Dekker, Inc., 1988.