

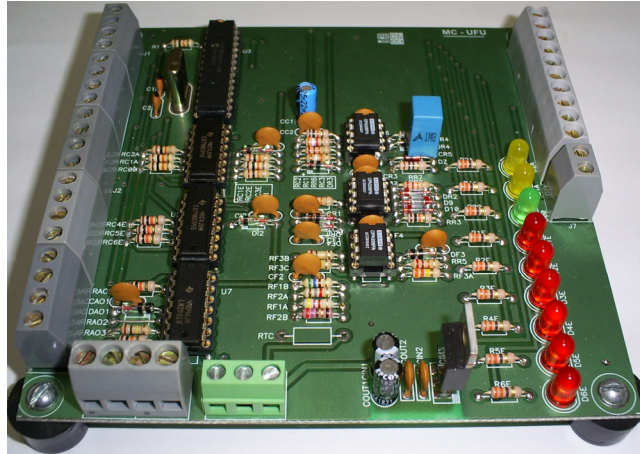


Figura 2.8 – Placa do módulo decisório.

Para este propósito, o presente módulo opera com a informação recebida do módulo de leitura RMS, com o sinal do TC conectado junto à carga e do TP ligado diretamente à fonte de alimentação da concessionária de energia. O primeiro fornece os níveis específicos de regulação da tensão; o segundo, os indícios de desligamento dos taps que atuam diretamente sobre a carga; e o terceiro, os pontos de passagem por zero da tensão do lado da concessionária ($V_{\text{NÃO-REGULADA}}$).

O capítulo III tratará de todos os detalhes condizentes aos dois módulos que compõem a unidade de controle, desde a estrutura física dos circuitos de ambos, até os fluxogramas dos *firmwares* (códigos-fonte) que viabilizaram a atuação inteligente sobre a carga.

2.3.3- BLOCO 03: MÓDULO DO DRIVE DE ISOLAMENTO

Uma vez definido, em função da tensão da rede elétrica de distribuição, o tap a ser acionado, a chave estática que se encontra em operação recebe o comando para o seu desligamento através de um drive de isolamento, o qual é caracterizado como um

circuito de interface óptica produzido pela Varixx (figura 2.9). Só então o tap determinado pelo circuito de controle será energizado e entrará em operação.

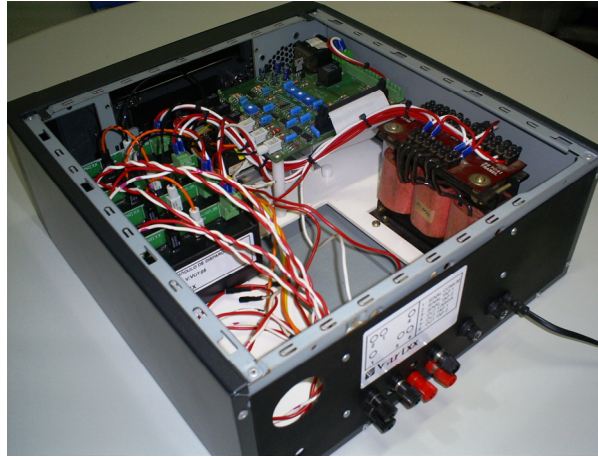


Figura 2.9 - Módulo do *drive* de isolamento produzido pela Varixx.

Os sinais de comando são estabelecidos em forma de níveis contínuos (CC), em nove posições, sendo gerados um de cada vez e transmitidos por meio de fibra óptica (FO). Na seqüência, cada nível contínuo relativo a um tap é desdobrado em 12, a fim de disparar os 12 tiristores que o constituem. Para tanto, foram desenvolvidos os estágios seqüenciais desta transmissão, iniciando com a placa de interface óptica para média tensão, depois passando pelo módulo multiplicador de pulsos, até finalmente atingir o módulo disparador dos tiristores, conforme descrições a seguir. A figura 2.10 mostra o esquema de conexões internas do módulo em questão e as interconexões com os blocos adjacentes.

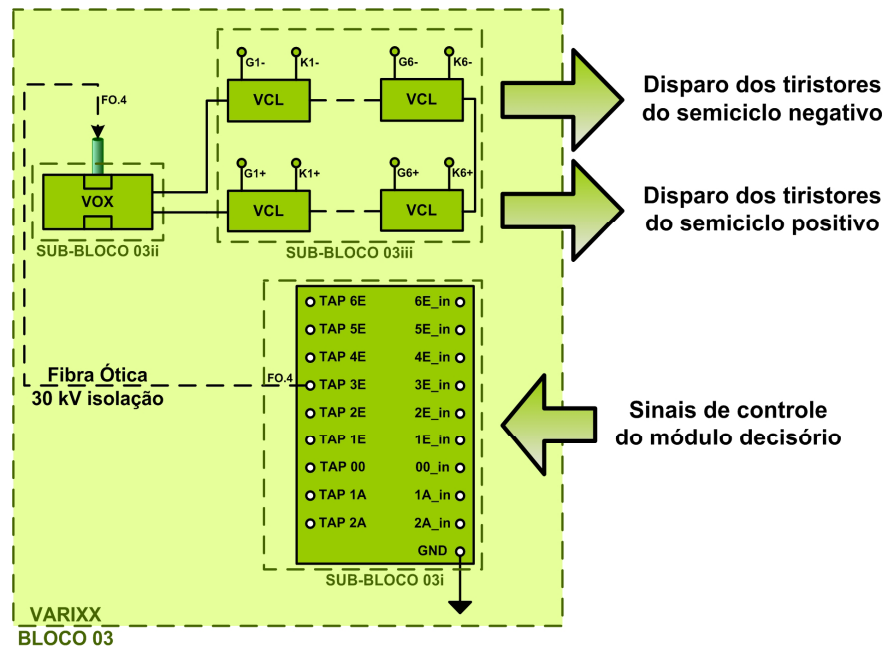


Figura 2.10 - Visão interna do módulo do drive de isolamento.

a) Placa de Interface Óptica para MT (Sub-bloco 03i)

A placa V.IOT9.01 é uma interface óptica para utilização em sistemas de média tensão com tiristores (figura 2.11). A sua função é de converter o sinal de disparo gerado pelo sistema de controle para ser transmitido, por meio de uma fibra óptica polimérica, aos módulos de disparo localizados junto aos tiristores no bloco de potência alimentado com média tensão. Esse modelo possui nove entradas para sinais de controle, nove saídas geradoras de sinais ópticos, uma entrada óptica que aciona um relé auxiliar e um contato (NA) disponível em borne. A qualidade do sinal, tanto o transmitido quanto o recebido, depende do perfeito acabamento das pontas da fibra óptica e da conexão da mesma no transdutor.

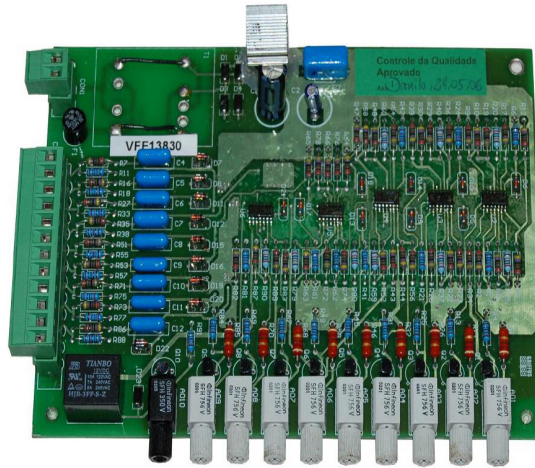


Figura 2.11 - Placa V.IOT9.01 desenvolvida para interfaceamento óptico.

b) Módulo Multiplexador de Sinal Óptico (Sub-bloco 03ii)

O módulo VOX6A (figura 2.12) foi criado com a finalidade de repetir e multiplicar o sinal emitido pela placa de interface para os módulos de disparo dos tiristores. Ele recebe um sinal proveniente da placa de interface e multiplica por seis; assim é possível acionar seis módulos de disparos de tiristores simultaneamente sem diferença de tempo entre eles. Isso possibilita que os tiristores sejam engatilhados ao mesmo tempo, sendo essa, uma característica muito importante para o uso de tiristores em serie. O módulo pode ser alimentado por um circuito fechado de corrente ou por uma fonte de tensão. A qualidade do sinal, tanto o transmitido quanto o recebido, depende do perfeito acabamento das pontas da fibra óptica e da conexão da mesma no transdutor.



Figura 2.12 - Placa VOX6A para multiplexação dos sinais de disparo.

c) Módulo Disparador dos Tiristores (Sub-bloco 03iii)

O módulo VCL50A tem a função de gerar o pulso de *gate* para o tiristor. Ele é alimentado por um sistema de circuito fechado de corrente (*current loop*) constituído por um transformador que fornece baixa tensão no secundário para alimentar o cabo conectado ao mesmo, formando um circuito fechado de corrente que passa por todos os módulos disparadores do sistema. Em sistemas de média tensão, o cabo do circuito fechado de corrente é de alta isolamento; assim obtém-se uma alta isolamento entre a baixa tensão e a média tensão. O módulo disparador recebe o sinal de disparo por meio de uma fibra óptica que isola o sistema de comando do sistema de potencia alimentado com média tensão e, quando há um sinal de luz sendo transmitido pela fibra, o módulo gera o pulso de *gate* do tiristor. Este pulso pode ser contínuo ou pulsado, segundo as características das figuras 2.13(a) e (b), acompanhando a mesma natureza do sinal de disparo.



Figura 2.13 - Formas de onda aplicadas no *gate*.

- (a) Tensão pulsada;
- (b) Tensão contínua.

O módulo da figura 2.14 possui também um emissor óptico que repete o sinal recebido para um segundo módulo disparador, gerando, assim, o pulso de *gate* para os dois SCR's ligados em antiparalelo. A qualidade do sinal, tanto o transmitido quanto o recebido, depende do perfeito acabamento das pontas da fibra óptica e da conexão da mesma no transdutor.



Figura 2.14 - Módulo disparador dos tiristores.

2.3.4- BLOCO 04: MÓDULO DAS CHAVES ESTÁTICAS

Cada tap foi definido considerando uma tensão fase/neutro de 7,96 kV, de acordo com as especificações definidas no projeto de pesquisa e desenvolvimento em parceria com a Elektro e a Toshiba. Assim, o fabricante de semicondutores Semikron foi procurado para construir os taps em função da tensão de operação, dos distúrbios da rede, de *spikes* diversos e primando, acima de tudo, por uma segurança do nível de tensão. Disto culminou o arranjo físico formado por 06 tiristores em série para o semiciclo positivo e 06 para o semiciclo negativo, totalizando 12 tiristores por tap a serem acionados, conforme mostra a figura 2.15.

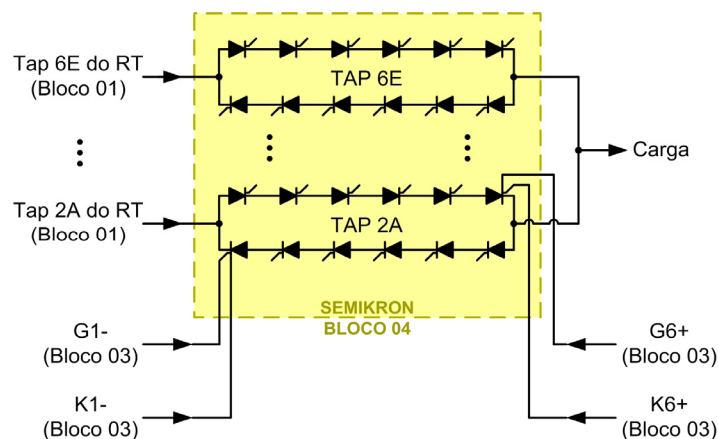


Figura 2.15 - Arranjo físico dos tiristores na constituição dos taps.

A figura 2.16 (a seguir) apresenta a interconexão das chaves de um tap com os módulos do drive, ressaltando, inclusive as conexões por fibra óptica.

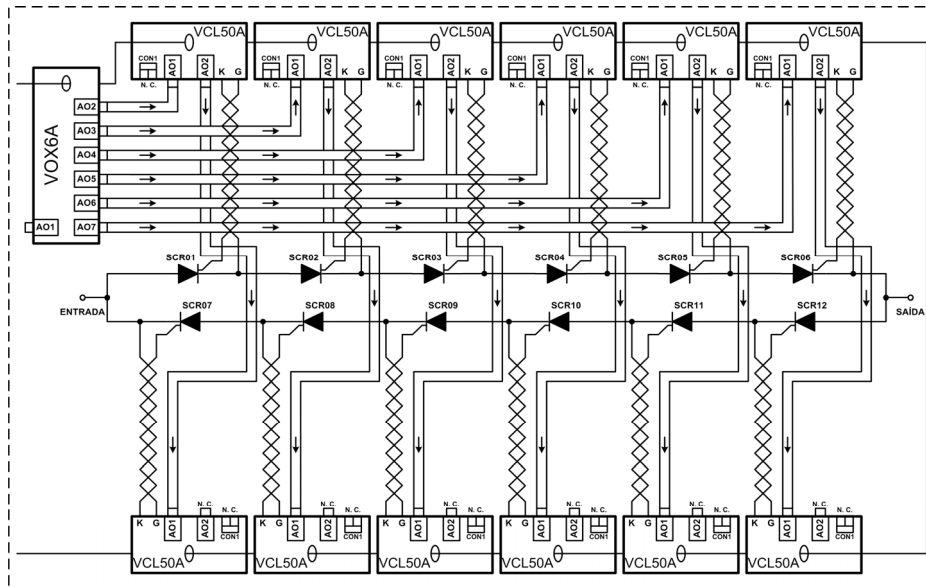


Figura 2.16 - Conexão das chaves de um tap com os módulos do drive.

A particularidade da estrutura dos taps, refrigeração e conexões elétricas foram delineadas pela própria Semikron. Cada módulo, denominado por W1C, fornecido por este fabricante foi detalhadamente apresentado, conforme ilustrado na sequência.

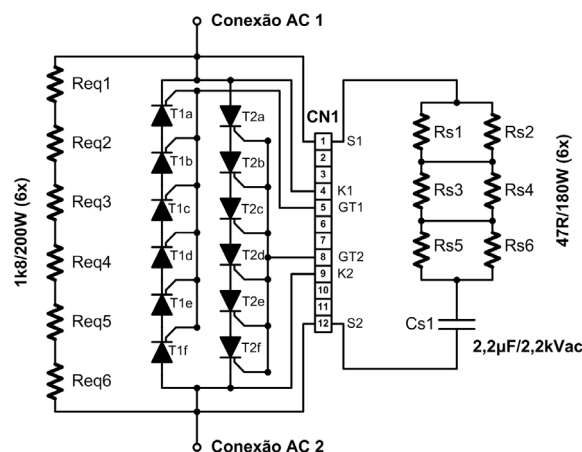


Figura 2.17 - Esquema elétrico de uma chave (módulo) para os 2 semiciclos (+ e -).

Na figura 2.18 é ilustrada a estrutura física de cada módulo formado pelos tiristores, resistências de equalização e circuito *snubber*. Deve-se salientar que o

protótipo aqui representado é composto somente por dois tiristores, uma vez que ele foi desenvolvido para os testes iniciais em BT. Contudo, o módulo completo com os 12 tiristores segue o mesmo esquema representativo.

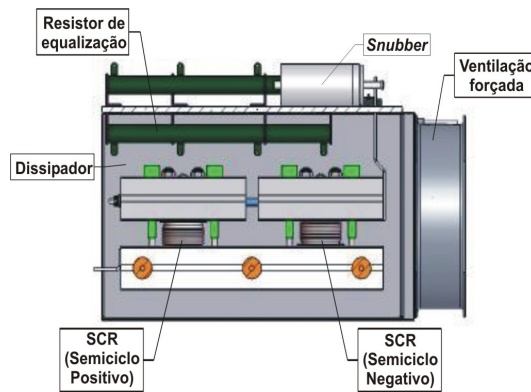


Figura 2.18 – Esquema da estrutura física de cada módulo.

Novamente, segundo instruções da UFU, um módulo de chaveamento destinado aos testes de baixa tensão foi adquirido, o qual está ilustrado na figura 2.19. Ele é composto por três unidades de chaveamento com dois tiristores em antiparalelo em cada uma delas, mas novamente as características construtivas já explanadas foram obedecidas. Na parte posterior tem-se o circuito *snubber* e abaixo é possível notar o duto de ventilação forçada.

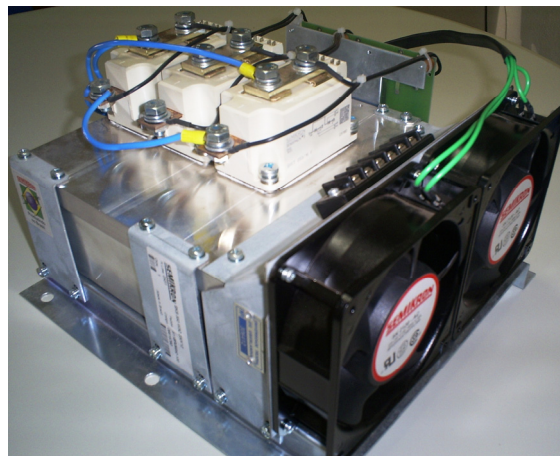


Figura 2.19 - Módulo de chaves estáticas.

2.4- CONSIDERAÇÕES FINAIS

Este capítulo apresentou a perspectiva histórica da evolução dos reguladores de tensão como uma tecnologia bastante difundida hodiernamente. Como visto, a crescente demanda de equipamentos (cargas) sensíveis às variações de tensão de curta duração, enquanto produziu um panorama cada vez mais diferenciado no setor de distribuição de energia elétrica, findou por ocasionar uma incessante busca por aprimoramentos tecnológicos nos aparatos reguladores. Neste aspecto, mecanismos de controle eletrônico começaram a ser produzidos, enquanto alternativa à redução de tempo durante a correção de fenômenos de variação. E justamente aqui está enredado o RT com controle eletrônico inteligente, discorrido ao longo do capítulo. Uma visão geral foi apresentada, a fim de que pudessem ser revelados todos os módulos que o constituem e que interagem, direta ou indiretamente, na correção autônoma e inteligente da tensão.

Cabe ressaltar ainda que os módulos referentes à unidade magnética, ao drive de transmissão e ao conjunto de tiristores, todos citados ao longo deste capítulo, correspondem às aquisições junto a terceiros destinadas aos testes iniciais nas dependências da UFU. Isto se fez necessário devido à impossibilidade de uso da MT durante a comutação de taps e ação do controle eletrônico do RT. Finalmente, deve-se mencionar que o drive de transmissão e isolamento foi também empregado para a tensão de 13,8 kV no projeto de pesquisa referido ao longo do texto.

CAPÍTULO III

PROJETO E DESENVOLVIMENTO DO CONTROLE ELETRÔNICO

3.1- CONSIDERAÇÕES INICIAIS

A tônica da atuação do circuito de controle, principal contribuição desta dissertação, está no monitoramento de um sinal equivalente à tensão na fonte, de tal modo que se possa conhecer e avaliar, com máxima riqueza de detalhes, o comportamento da mesma. Isto torna possível a execução de ações capazes de contribuir na estabilização dinâmica da alimentação da carga sujeita ao processo, ações estas que vão desde o cálculo do valor RMS da tensão até as checagens dos zeros de tensão e corrente que viabilizam uma operação permanente e segura do RT.

O controle de processos é entendido como a atuação imposta a diversos tipos de periféricos, tais como: led's, botões, display's de segmentos, display's de cristal líquido (LCD), resistências, relês, chaves estáticas, sensores diversos (pressão, temperatura, etc.) e muitos outros tipos de dispositivos. São chamados de controles lógicos, pois a operação do sistema baseia-se nas ações lógicas que devem ser executadas, dependendo do estado dos periféricos de entrada e/ou saída.

O microcontrolador (MCU) é programável, pois toda a lógica de operação a que se refere é estruturada na forma de um programa e gravada dentro do componente, o qual, uma

vez energizado, faz com que o código-fonte interno (*firmware*) entre em execução. A “inteligência” do componente está associada à sua Unidade Lógica Aritmética (ULA), na qual todas as operações matemáticas e lógicas são executadas. Quanto maior a capacidade da ULA do componente, maior a sua capacidade de processar informações.

O MCU está provido internamente de memória de programa, memória de dados, portas de entrada e/ou saída paralelas, *timer's*, contadores, comunicação serial, PWM's, conversores analógico-digitais (A/D), etc. Esta é uma das características fundamentais que diferencia os microcontroladores dos microprocessadores, já que os últimos, apesar de possuírem uma ULA muito mais poderosa, não possuem todos estes recursos em uma única pastilha.

Os microcontroladores da família PIC apresentam uma estrutura de máquina interna do tipo *Havard*. Neste tipo de arquitetura, existem dois barramentos internos, sendo um de dados e outro de instruções. No caso dos microcontroladores PIC, o barramento de dados é sempre de 8 bits e o de instruções pode ser de 12, 14 ou 16 bits, dependendo do dispositivo. Esse tipo de arquitetura permite que enquanto uma instrução é executada outra seja “buscada” na memória, tornando, por conseguinte, o processamento mais rápido. Além disso, como o barramento de instruções é maior do que 8 bits, o OP CODE (palavra de código) da instrução já inclui o dado e o local onde ele vai operar (quando necessário), significando que apenas uma posição de memória é utilizada por instrução, economizando, assim, muita memória de programa.

Os PICs utilizam uma tecnologia chamada RISC, que significa *Reduced Instruction Set Computer* (Computador com Set de Instruções Reduzido). Desta forma, os PICs possuem cerca de 35 instruções, muito menos que os microcontroladores convencionais (CISC) que chegam a possuir mais de 100 instruções. Isto torna a implementação muito mais fácil e dinâmica, mas, por outro lado, implica no fato de que muitas funções devem ser

“construídas”, uma vez que não possuem uma instrução direta, exigindo maior habilidade do programador.

Neste capítulo serão explorados os detalhes pertinentes à estrutura da unidade de controle eletrônico do RT, desde o arranjo físico dos circuitos dos dois módulos que lhe são pertinentes (leitura RMS e decisório), até a concepção dos *firmwares* (códigos-fonte programados nos MCU's de cada módulo), os quais serão explorados a partir de seus fluxogramas. Os princípios de autonomia e inteligência operacional de ambos os módulos estão indissociavelmente ligados ao emprego de microcontroladores, de maneira que estes dispositivos programáveis caracterizam-se como a ferramenta principal dentro do modelo de controle aqui proposto.

3.2- MÓDULO DE LEITURA RMS

3.2.1- VISÃO GERAL

Em sua concepção, o módulo de leitura RMS visa à captação ciclo a ciclo do nível de tensão da fonte, a fim de que a carga seja isentada de eventuais fenômenos de VTCD. Para tanto, o circuito desenvolvido segue a configuração apresentada na figura 3.1.

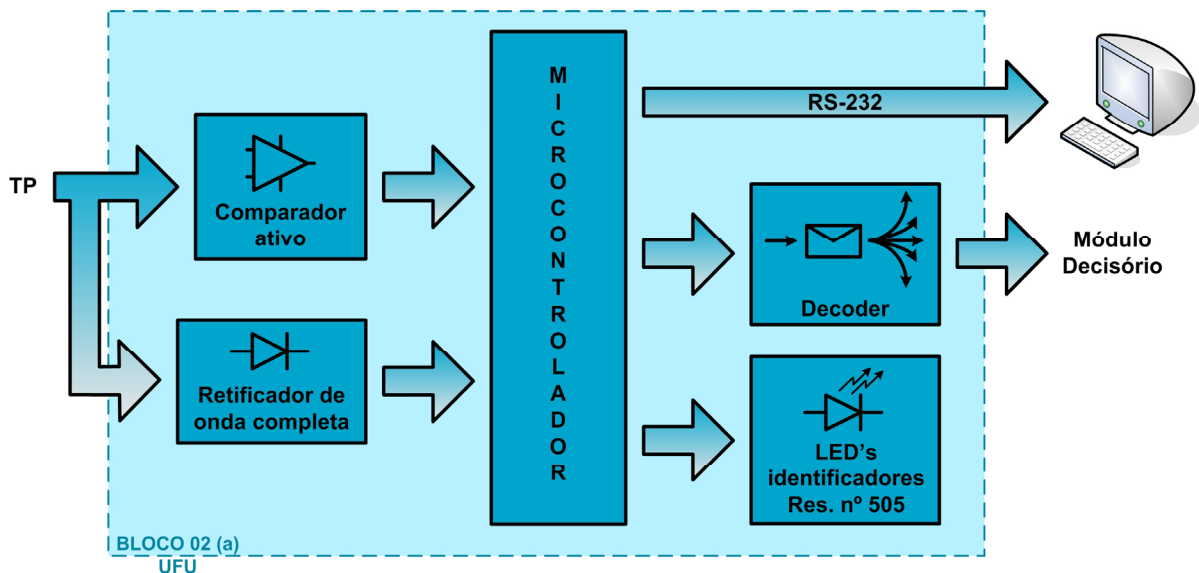


Figura 3.1 - Diagrama esquemático do módulo de leitura RMS.

Tem-se aqui o nível de tensão do TP, cujas características serão apresentadas a seguir, sendo coletado por duas vias de entrada: um comparador ativo e um retificador de onda completa (também ativo). As saídas dos circuitos de condicionamento são conectadas ao microcontrolador (MCU), responsável este pelos processamentos e análises das mesmas. Dois procedimentos são, então, realizados: o endereçamento do comando dos taps para o *decoder* e o enquadramento da tensão da fonte dentro das

faixas previstas na resolução nº 505 da ANEEL [37], cuja identificação pode ser feita a partir dos LED's sinalizadores.

Serão analisadas, portanto, as partes que integram a estrutura de *hardware* do módulo em questão (transformador de potencial, comparador ativo, retificador de onda completa, microcontrolador e *decoder*), bem como as características e análises que tangem o desenvolvimento satisfatório do *firmware*.

3.2.2- ESTRUTURA DE *HARDWARE*

a) *Transformador de potencial (TP)*

O transformador empregado no protótipo coleta no primário a tensão da fonte e fornece no secundário a tensão de $3,5\text{ V}_{\text{RMS}}$ (considerando $220\text{ V}_{\text{RMS}}$ no primário), tanto para o comparador ativo quanto para um divisor resistivo de ajuste na entrada do retificador de onda completa, conforme esquema proposto na figura 3.2.

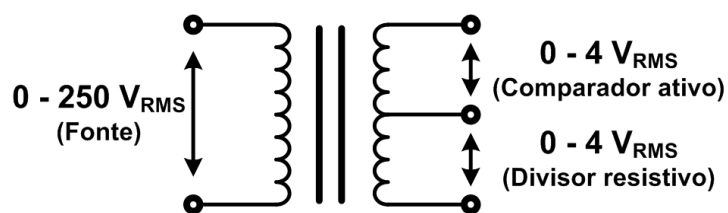


Figura 3.2 - Representação do TP.

O propósito do divisor resistivo anteriormente referido é reduzir a tensão para valores que facilitem o desenvolvimento da função de transferência do processo de conversão A/D do MCU. Para os $220\text{ V}_{\text{RMS}}$ de entrada, por exemplo, tem-se $3,5\text{ V}_{\text{RMS}}$ no secundário do TP e $2,2\text{ V}_{\text{RMS}}$ na saída do divisor, simplificando a relação numérica

durante os procedimentos do *firmware* do módulo de leitura RMS e corroborando com a precisão de leituras realizadas. Além disso, o controle ficaria teoricamente habilitado a receber tensões de até 500 V_{RMS}. Diz-se teoricamente porque os testes foram realizados para um limite de 250 V_{RMS}.

b) Comparador ativo

Para que o processo de conversão A/D pudesse ser realizado de maneira satisfatória, fez-se necessário estabelecer uma referência sobre os zeros da tensão senoidal proveniente do TP, isto é, os pontos de transição entre os semiciclos positivo e negativo da senóide. Esta referência determina o instante exato em que o microcontrolador deve iniciar a leitura da tensão a ser digitalizada.

O comparador ativo (figura 3.3) perfaz-se como uma alternativa capaz de atender a esta demanda de forma bastante satisfatória. Trata-se de uma configuração baseada no circuito integrado LM2901 que compara a tensão de entrada do TP (V_{IN}) com o ponto de comutação de saída (V_{REF}) aterrado, em conformidade à equação 3.1.

$$V_{OUT} = A(V_{IN} - V_{REF}) \quad (3.1)$$

Sendo:

- V_{OUT} = Tensão de saída do comparador;
- A = Ganho de tensão (50000);
- V_{IN} = Tensão proveniente do TP;
- V_{REF} = Ponto de comutação da saída.

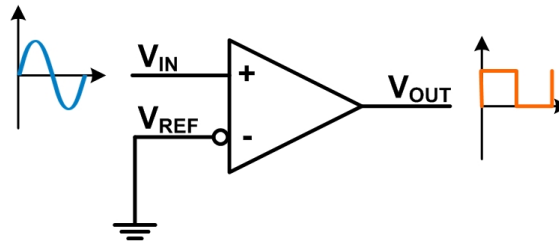
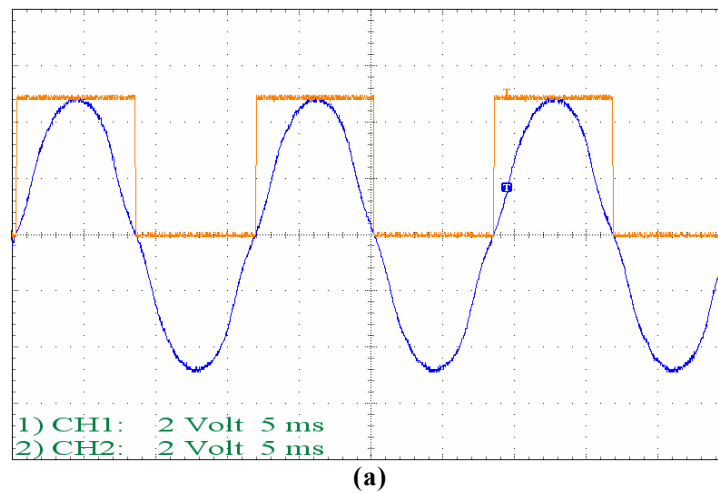


Figura 3.3 - Esquema de funcionamento do comparador ativo.

Graças ao elevado ganho de entrada (A), a saída V_{OUT} é saturada em aproximadamente $+V_{CC}$ ($+5\text{ V}_{CC}$ – alimentação do dispositivo) durante todo o tempo em que a tensão V_{IN} é maior que zero (V_{REF}), ou seja, durante todo o semiciclo positivo da tensão do TP. Da mesma forma, a tensão de saída permanece nula enquanto durar o semiciclo negativo da entrada senoidal. A figura 3.4(a) apresenta as medições experimentais do circuito aqui proposto, na qual é apresentada a tensão do secundário do transformador (azul – canal 1) e a tensão de saída do comparador ativo (laranja – canal 2). A figura 3.4(b) expressa os resultados obtidos computacionalmente.



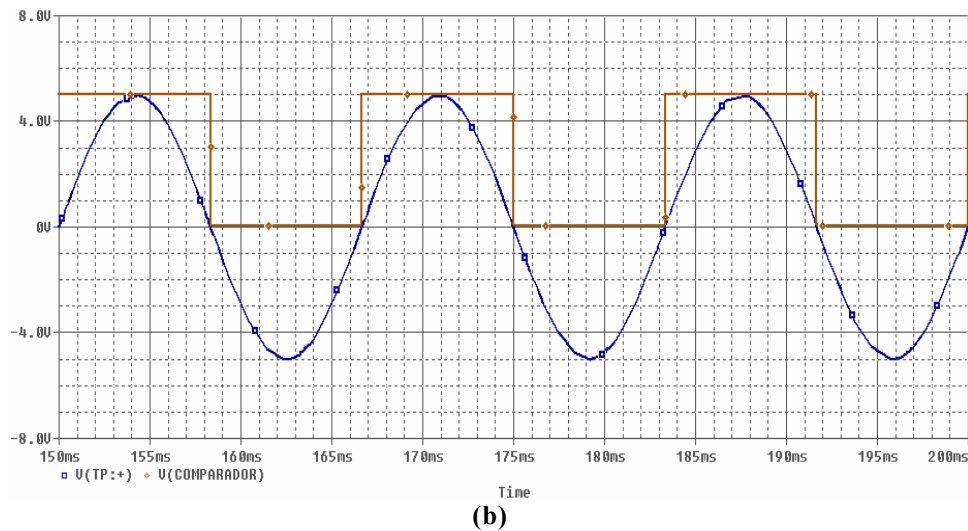


Figura 3.4 – Respostas obtidas para o comparador ativo.

- (a) Resultado experimental;
- (b) Simulação computacional.

c) Retificador de onda completa

Como o fundo de escala analógico (FE) da conversão A/D do microcontrolador é de +5 Vcc e são empregados apenas valores positivos de tensão durante o processo de digitalização, optou-se pela retificação de onda completa do sinal proveniente do TP. Neste sentido, um circuito ativo baseado na implementação do CI de alta precisão OPA37 foi elaborado, conforme mostra o esquema da figura 3.5.

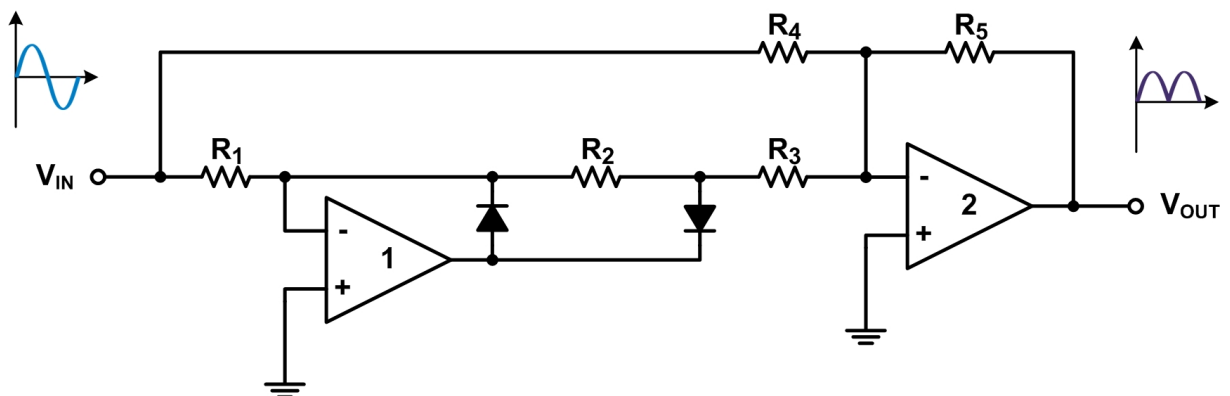


Figura 3.5 - Circuito retificador de precisão de onda completa.

Este circuito é oriundo da associação de um retificador de precisão de meia onda (AO 1) com um circuito somador (AO 2), seguindo uma configuração bastante difundida [41]. Como é ativo, permite a retificação de sinais de níveis muito baixos, suplantando a limitação natural relativa à queda de tensão (em torno de 0,7 V) de uma simples composição com diodos. As figuras 3.6(a) e (b) trazem, respectivamente, o resultado experimental medido para o retificador proposto, no qual a tensão de saída do comparador ativo (roxo – canal 2) é sobreposta à tensão de saída do divisor resistivo conectado ao secundário do transformador (azul – canal 1), e o resultado computacional da simulação do circuito em questão.

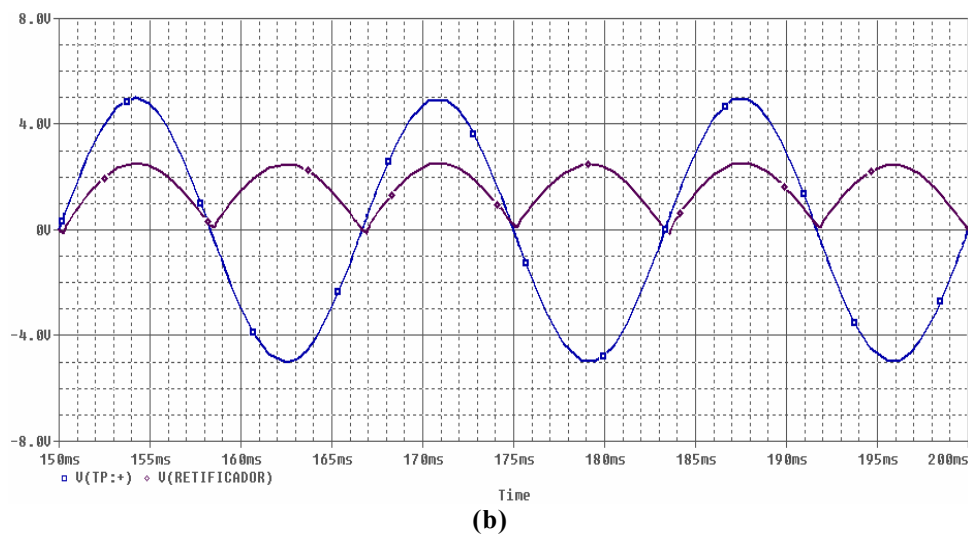
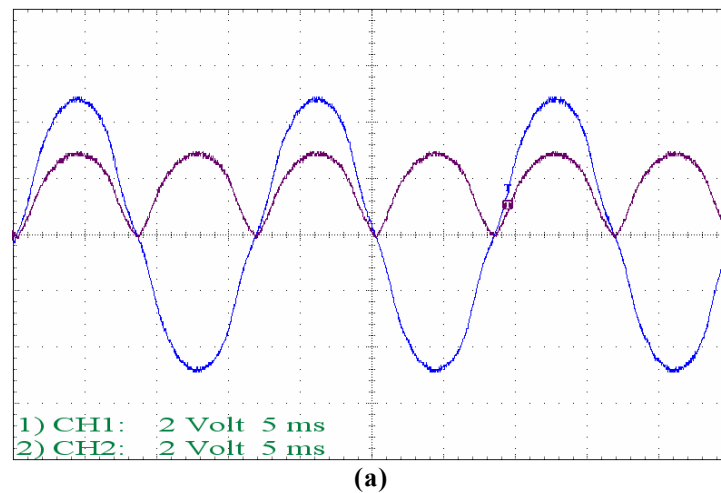


Figura 3.6 – Respostas obtidas para o retificador de precisão de onda completa.

- (a) Resultado experimental;
(b) Simulação computacional.

d) Microcontrolador

O cerne da proposta deste trabalho está na elaboração de um controle eletrônico autônomo e inteligente. Desta feita, o microcontrolador (ou simplesmente MCU) se mostra como uma alternativa de considerável relevância mediante os quesitos propostos por consistir em uma tecnologia versátil, de baixo custo e fácil manipulação. Além, obviamente, de ter amplas condições de atender satisfatoriamente as metas então apresentadas. Dentre os diversos modelos e fabricantes, o PIC18F2525 da *Microchip* (figura 3.7) foi escolhido por ter, além das características já apresentadas, uma boa portabilidade, harmonizada com sua confiabilidade e robustez.

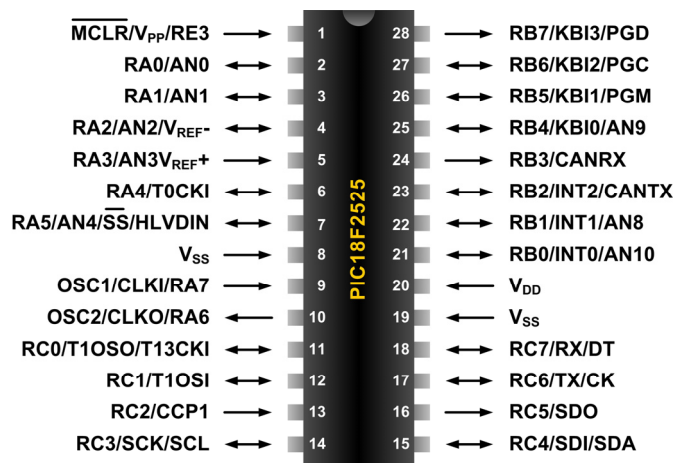


Figura 3.7 - Pinagem do PIC18F2525.

Como já mencionado anteriormente, o módulo de leitura RMS funciona como um circuito de inspeção ciclo a ciclo da tensão da rede elétrica, no que tange às variações de amplitude da mesma. Para tanto, dois processos essenciais (detalhadamente analisados a seguir) são realizados no PIC: a conversão A/D da tensão recebida do retificador e o cálculo de seu valor RMS. Somente após isto se tornam possíveis as tomadas de decisões que serão referidas durante a análise da estrutura do *firmware*.

d.1) Conversão A/D

O processo de digitalização de sinais analógicos contínuos no tempo é fundamental para obtenção de um conjunto representativo de números que possam ser utilizados durante o processamento e análise de grandezas físicas [42]. Os processos de conversão de sinais analógicos para valores digitais envolvem três etapas distintas:

- ***Amostragem:*** “Seleção” do valor analógico que se deseja converter. A captura de valores depende do *Tempo Mínimo entre Aquisições* do microcontrolador (T_{AQ}). No PIC18F2525, T_{AQ} equivale a 20 μ s. Logo, adotou-se no *firmware* do presente módulo o tempo de 21 μ s entre duas amostras sucessivas;
- ***Quantização:*** Associação entre um número finito de níveis de amplitude com valores discretos correspondentes. Em outras palavras, o nível analógico real é dividido em vários subníveis, onde cada subnível difere do outro de um valor (analógico) que dependerá da quantidade de bits disponíveis (n bits) para codificação. Como o PIC18F2525 permite a quantização em 10 bits, tem-se:

$$2^n = 2^{10} = 1024 \text{ níveis de quantização} \quad (3.2)$$

- ***Codificação:*** O sinal quantizado é traduzido para um valor digital correspondente. À tensão de 220 V_{RMS}, por exemplo, é atribuído o número binário 1101 1100.

A figura 3.8 esquematiza o processo de conversão A/D realizado dentro do encapsulamento do PIC. Vale ressaltar que a frequência de chaveamento f_{CH}

corresponde ao tempo gasto pelo capacitor de aquisição interno no carregamento de cada amostra, e também que n representa os 10 bits do conversor interno do dispositivo.

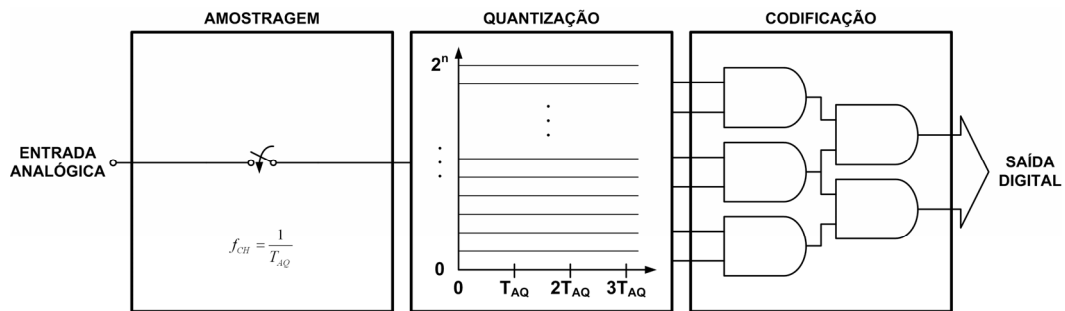


Figura 3.8 - Esquema do processo de conversão A/D do MCU.

A fim de simplificar a compreensão do procedimento de digitalização, os gráficos da figura 3.9 expressam, em apenas 3 bits, as relações entre a entrada e a saída de um sistema de conversão A/D e o erro de quantização envolvido no processo. Neste exemplo, os níveis quantizados (q) estão espaçados entre si de $1/2^3$ LSB (*Less Significant Bit* ou Bit Menos Significativo). Independentemente do número de bits, vale salientar que o maior código digital de saída não corresponde ao maior valor analógico de entrada, mas sim a $(1 - 1/2^3) \cdot FE$ (fundo de escala analógico), uma vez que existem apenas 7 pontos de codificação, ou $(2^3 - 1)$.

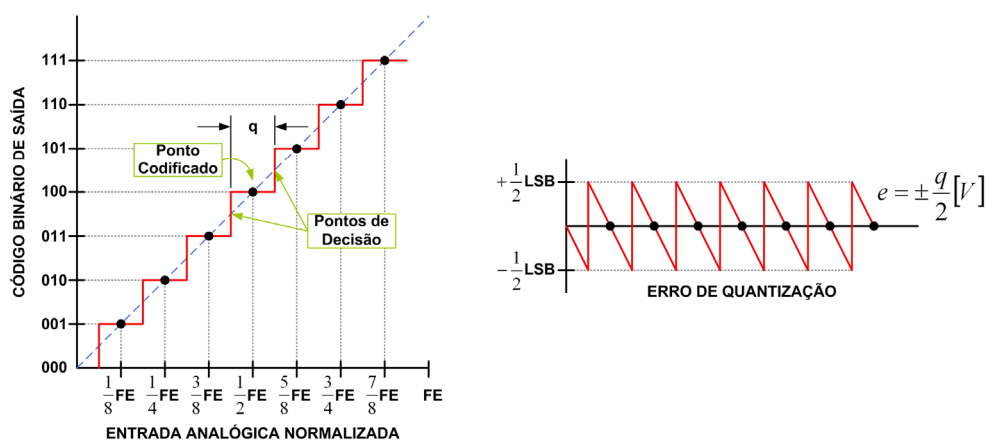


Figura 3.9 - Exemplo de procedimento de digitalização em 3 bits.

Considerando as condições deste trabalho, o processo de quantização dos valores analógicos amostrados junto ao retificador de onda completa envolve a divisão dos mesmos em um número finito de valores discretos entre 0 e 5 V_{cc} (FE). O espaçamento de $1/2^{10}$ representa o *Limite de Resolução* do conversor de 10 bits do PIC18F2525, valor este que também pode ser expresso como um intervalo de quantização (ΔV) através da relação:

$$\Delta V = \frac{V_{FE}}{2^n - 1} = \frac{5}{2^{10} - 1} = \frac{5}{1023} = 4,89 \text{ mV} \quad (3.3)$$

Logo, somente valores múltiplos de ΔV (4,89 mV) poderão ser “reconhecidos” pelo conversor, fato este que gera o erro máximo (inerente a todo e qualquer processo de digitalização) de $\pm q/2$ (2,45 mV, neste caso) mostrado na figura anterior e na seguinte.

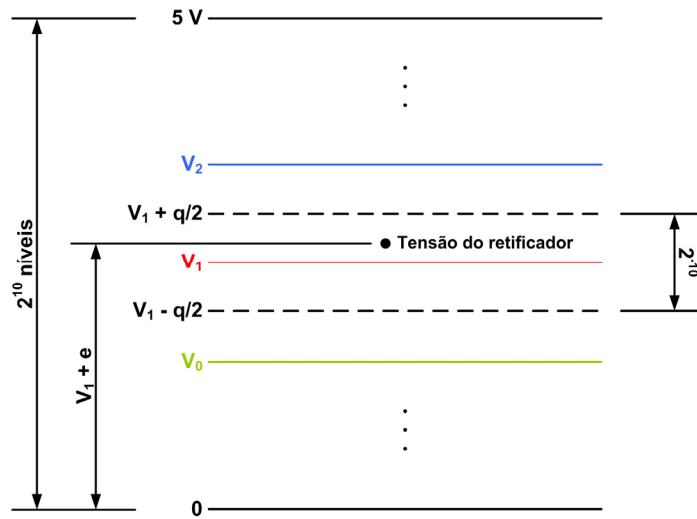


Figura 3.10 - Erro tolerado durante a digitalização da tensão do retificador.

Considerando $T_{AQ} = 21 \mu s$ e o total de 310 amostras coletadas durante o processo de digitalização, tem-se um período de conversão A/D de 6,5 ms, como mostrado na medição da figura 3.11. Esse período de tempo (verde – canal 3)

corresponde a 78,31% de um semiciclo ou 39% do ciclo completo da tensão do TP (azul – canal 1). Note-se aqui que a conversão A/D se inicia em sincronismo com o zero de tensão do transformador, o que coopera com a proposta de obtenção de um valor RMS a cada ciclo da rede elétrica.

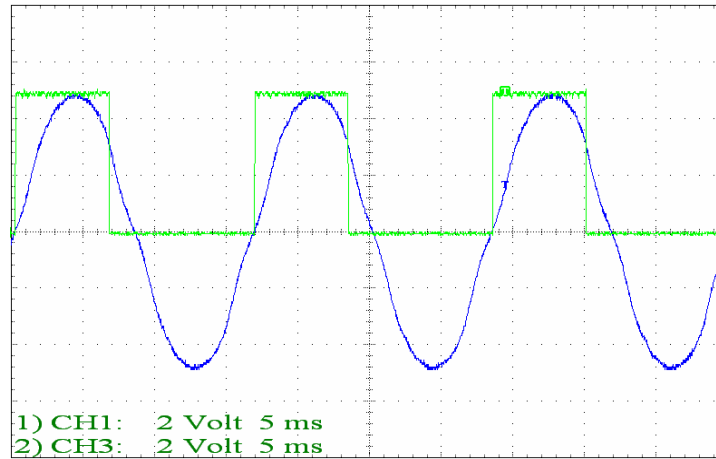


Figura 3.11 - Medição do período de conversão A/D.

d.2) Cálculo do Valor RMS da Tensão

Os desenvolvimentos matemáticos conhecidos revelam que o *Valor Quadrático Médio*, também denominado *Valor Eficaz* ou simplesmente RMS (*Root Mean Square*), é uma medida estatística da magnitude de uma quantidade variável. A sigla em inglês é um lembrete a respeito do seu procedimento de cálculo: tirar a raiz (*Root*) da média (*Mean*) da função quadrada (*Square*) dos valores. Pode ser calculada para uma série de valores discretos ou para uma função variável contínua. A função periódica $y(t)$ tem seu valor RMS dado por

$$Y_{RMS} = \sqrt{\frac{1}{T} \int_0^T [y(t)]^2 dt} = \sqrt{\frac{1}{T} \int_{t_0}^{T+t_0} [y(t)]^2 dt}$$

A potência instantânea em uma resistência é dada por $p(t) = [i(t)]^2 R$. Diz-se que a corrente periódica $i(t)$ tem um valor RMS (I_{RMS}) se uma corrente constante deste valor resultasse na mesma potência média que a do valor periódico. Assim,

$$I_{RMS}^2 R = \frac{1}{T} \int_0^T [i(t)]^2 R dt$$

da qual extrai-se que

$$I_{RMS} = \sqrt{\frac{1}{T} \int_0^T [i(t)]^2 dt}$$

Em um procedimento análogo, pode-se então obter a equação de cálculo da tensão RMS:

$$V_{RMS} = \sqrt{\frac{1}{T} \int_0^T [v(t)]^2 dt}$$

Finalmente, considerando uma coleção de N amostras de tensão $\{v_1, v_2, \dots, v_N\}$, tem-se o cálculo RMS empregado nos procedimentos do PIC:

$$V_{PIC} = \sqrt{\frac{1}{N} \sum_{i=1}^N v_i^2} \quad (3.4)$$

A equação 3.4 é válida para qualquer forma de onda, uma vez que não requer fator de conversão (*Crest Factor*) entre o valor de pico e o RMS que dependa do tipo

de sinal. O cálculo RMS da tensão no módulo de leitura é procedido com um total de 310 amostras ($N = 310$), sendo iniciado logo após o término da conversão A/D, como mostra a figura 3.12 (vermelho – canal 4). Seu período de duração é de 6,2 ms, o que corresponde a 37,2% do ciclo da tensão da rede (60 Hz). Considerando os 39% da digitalização, tem-se que 76,2% de cada ciclo são gastos no MCU com estes dois processos. De acordo com a figura, os 23,8% que restam são suficientes para a realização, sem ferir o princípio de resposta ciclo a ciclo, das demais tarefas previstas no *firmware*, a saber: determinação do tap a ser acionado, enquadramento da tensão à resolução nº 505 da ANEEL e envio do valor RMS ao computador via porta serial (RS-232).

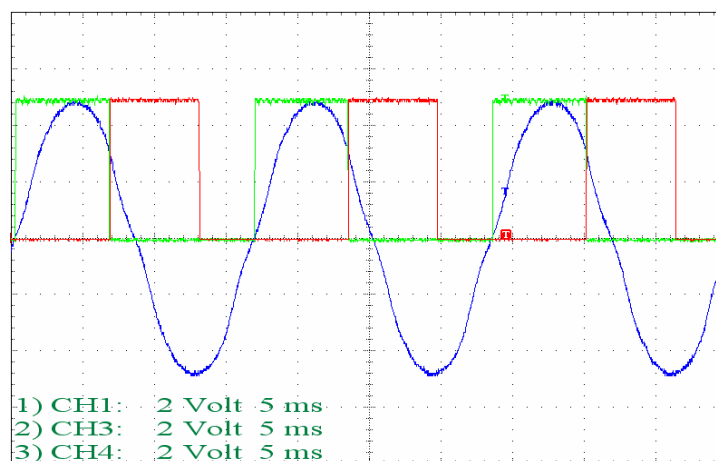


Figura 3.12 - Medição do período de cálculo RMS (logo após a conversão A/D).

d.3) Função de Transferência do MCU

A função de transferência obtida como resposta digital linearizada do dispositivo para os valores calculados não corresponde ao que é lido no multímetro conectado à fonte alimentadora. Isto se deve às aproximações decorrentes da interação

entre os níveis de quantização do microcontrolador e os valores de tensão retificados. Os dados experimentais da tabela 3.1 expressam tal discrepância.

A observação dos valores tabelados revela que a variação média entre leituras sucessivas do microcontrolador (V_{PIC}), empregando a equação 3.4 pura e simplesmente, é cerca de duas vezes maior que a do multímetro ($V_{MULTÍMETRO}$). Deste modo, há um distanciamento entre os dois tipos de leituras à medida que aumentam os valores lidos, como mostram os gráficos da figura 3.13.

Tabela 3.1 - Relação entre as leituras do multímetro e do PIC (sem ajustes).

v_i [V]	$V_{MULTÍMETRO}$ [V]	V_{PIC} [V]
0,000	0,000	0,000
10,000	10,000	15,000
20,000	20,000	36,000
30,000	30,000	58,000
40,000	40,000	80,000
50,000	50,000	102,000
60,000	60,000	124,000
70,000	70,000	146,000
80,000	80,000	168,000
90,000	90,000	190,000
100,000	100,000	212,000
110,000	110,000	234,000
120,000	120,000	256,000
130,000	130,000	278,000
140,000	140,000	300,000
150,000	150,000	322,000
160,000	160,000	344,000
170,000	170,000	366,000
180,000	180,000	388,000
190,000	190,000	410,000
200,000	200,000	432,000
210,000	210,000	454,000
220,000	220,000	477,000
230,000	230,000	498,000
240,000	240,000	520,000
Variação média:	10,000	21,042

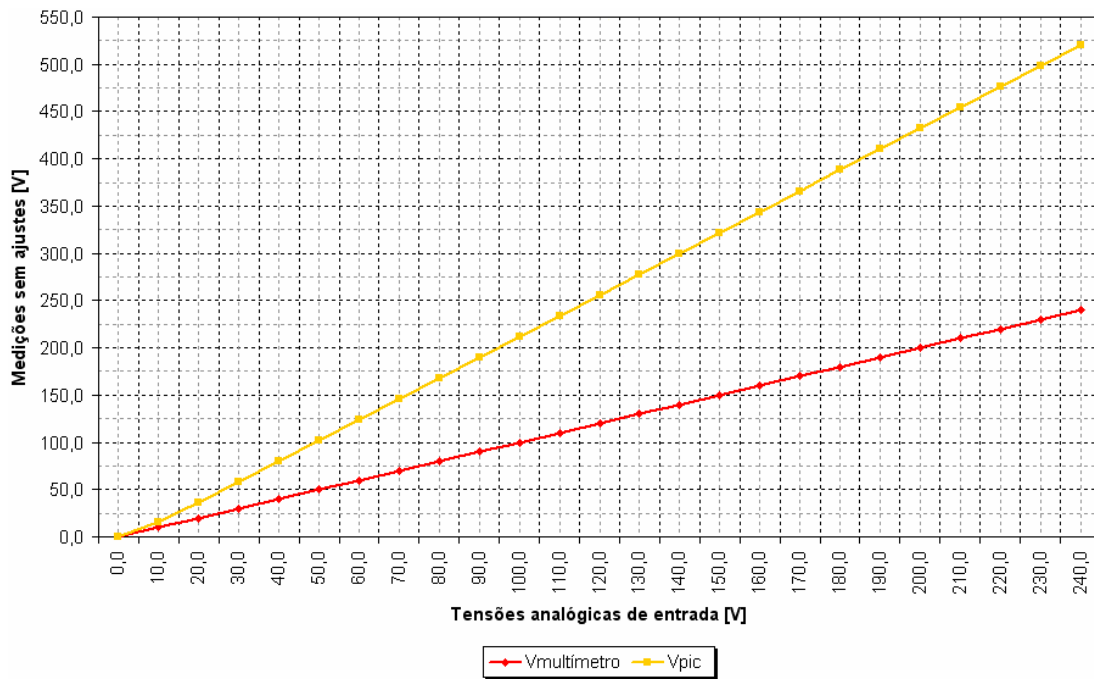


Figura 3.13 - Desvio entre as leituras do multímetro e do PIC (sem ajustes).

A equação que rege as funções de transferência da figura anterior é do tipo $y = f(x) = a.x + b$, sendo a e b constantes. Por conseguinte, torna-se possível o ajuste da curva obtida com o MCU a fim de aproximá-la o máximo possível da curva de leitura do multímetro em relação às tensões analógicas de entrada (v_i). Deste modo, tem-se a equação 3.5:

$$V_P = K_1.V_{PIC} + K_2 \quad (3.5)$$

Sendo:

$K_1, K_2 =$ Constantes de calibração;

$V_{PIC} =$ Tensão RMS inicialmente calculada pelo PIC;

$V_P =$ Tensão RMS parametrizada (meta da calibração: $V_P = v_i$).

Como já mencionado, os valores RMS da tabela 3.1 foram obtidos com o emprego da equação 3.4, ou seja, sem qualquer tipo de ajuste de correção de valores.

Porém, estes mesmos cálculos poderiam ser realizados com o emprego da equação 3.5, desde que se adotasse $K_1 = 1$ e $K_2 = 0$, pois, deste modo, este não alteraria a soma e nem aquele a multiplicação.

Com o intuito de determinar os valores de K_1 e K_2 capazes de deslocar e ajustar a curva de cálculos do microcontrolador da figura 3.13, estabeleceu-se um sistema linear de 2 equações e 2 variáveis do tipo:

$$\begin{cases} V_{P(1)} = K_1 \cdot V_{PIC(1)} + K_2 \\ V_{P(2)} = K_1 \cdot V_{PIC(2)} + K_2 \end{cases}$$

Como já mencionado, o objetivo da calibração é que a tensão RMS parametrizada (V_P) seja igual à tensão analógica de entrada (v_i). Deste modo, os valores considerados no sistema para V_P serão tomados da coluna v_i . Saliente-se, então, que $V_{P(1)}$ e $V_{PIC(1)}$ correspondem aos valores de uma dada linha da tabela 3.1, enquanto que $V_{P(2)}$ e $V_{PIC(2)}$ correspondem aos valores de uma outra linha. Isolando K_2 na primeira equação do sistema, tem-se:

$$K_2 = V_{P(1)} - K_1 \cdot V_{PIC(1)} \quad (3.6)$$

Substituindo (3.6) na segunda equação do sistema e isolando K_1 , tem-se a equação (3.7):

$$K_1 = \frac{V_{P(2)} - V_{P(1)}}{V_{PIC(2)} - V_{PIC(1)}} \quad (3.7)$$

Com vistas à obtenção dos melhores resultados possíveis para as constantes de calibração K_1 e K_2 , cinco estudos de casos foram formulados: A, B, C, D e ajuste médio. Nos quatro primeiros casos, os valores da segunda equação do sistema linear sempre correspondem às medições feitas em 240 V_{RMS}. Os valores empregados na primeira equação de cada caso, todavia, são diferentes entre si. Deste modo, pequenas variações quanto aos valores das constantes foram obtidas, o que fomentou o desenvolvimento de um último caso, no qual os valores das mesmas correspondem à média aritmética dos resultados logrados nos casos anteriores.

No caso A foram consideradas as leituras feitas em 30 V_{RMS}, gerando o seguinte sistema:

$$\begin{cases} 30 = K_1 \cdot 58 + K_2 \\ 240 = K_1 \cdot 520 + K_2 \end{cases}$$

Empregando as equações (3.6) e (3.7), têm-se os valores das constantes:

$$K_1 = 0,455$$

$$K_2 = 3,636$$

Determinados os valores das constantes, os resultados dos ajustes das leituras do PIC foram obtidos e estão listados na tabela 3.2. A variação média obtida (9,574) e o gráfico da figura 3.14 revelam que houve uma considerável aproximação em relação às tensões analógicas de entrada, representadas pela curva de leituras do multímetro.