

UNIVERSIDADE FEDERAL DE UBERLÂNDIA
FACULDADE DE ENGENHARIA ELÉTRICA
PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA



ANÁLISE, PROJETO E IMPLEMENTAÇÃO DE UM
RETIFICADOR BOOST MONOFÁSICO COM ALTO
FATOR DE POTÊNCIA E COMUTAÇÃO ZCS DAS
CHAVES

FABRÍCIO ALVES BORGES

Uberlândia
2013

**UNIVERSIDADE FEDERAL DE UBERLÂNDIA
FACULDADE DE ENGENHARIA ELÉTRICA
PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA**

**ANÁLISE, PROJETO E IMPLEMENTAÇÃO DE UM RETIFICADOR
BOOST MONOFÁSICO COM ALTO FATOR DE POTÊNCIA E
COMUTAÇÃO ZCS DAS CHAVES**

FABRÍCIO ALVES BORGES

Dissertação de mestrado submetida à Universidade Federal de Uberlândia – Núcleo de Pesquisas em Eletrônica de Potência (NUPEP), perante a banca de examinadores abaixo, como parte dos requisitos necessários para a obtenção do título de mestre em Ciências.

Banca Examinadora:

Luiz Carlos Gomes de Freitas, Dr. – Orientador (UFU)

Luiz Carlos de Freitas, Dr. Co-orientador (UFU)

Antônio de Pádua Finazzi, Dr. (UFMT)

João Batista Vieira Júnior, Dr. (UFU)

A Bolsa de Estudos, para esta pesquisa, foi concedida pela CAPES, Brasil

Uberlândia
2013

“A tarefa não é saber muito de todas as coisas, mas sim ter um ótimo conhecimento básico de muitas coisas. Cada conhecimento é uma simples ferramenta, assim você terá uma ótima caixa de ferramentas e poderá construir coisas extraordinárias.”

Luiz Carlos de Freitas

DEDICATÓRIA

*Aos meus pais Wilmar e Sandra,
ao meu irmão Felipe,
à minha namorada Lara,
à minha família e amigos.*

AGRADECIMENTOS

Primeiramente agradeço a Deus pela oportunidade, por me proteger durante esta trajetória, por colocar pessoas especiais em meu caminho e pela força fornecida nos momentos difíceis.

Ao professor orientador Luiz Carlos Gomes de Freitas, um grande amigo que durante estes anos de convivência muito me ensinou e me mostrou que minha capacidade era além do que eu pensava. Obrigado pela transparência e ensinamentos.

Aos meus pais Wilmar e Sandra, pelos sacrifícios e renúncias realizados ao longo da minha vida para me proporcionar uma boa formação acadêmica. Pelo carinho, amor, apoio, amizade e conselhos que me fazem ser um cidadão honesto e de bem.

Ao meu irmão Felipe pela amizade e compreensão nos meus momentos de ausência.

À minha namorada Lara, por termos caminhado esta trajetória e lutado tantas batalhas juntos. Obrigado pelo amor, carinho, compreensão, conselhos, dedicação e por me fazer um homem realizado. Todo este percurso sem você não teria sentido.

Ao professor Luiz Carlos de Freitas, uma referência de pessoa e profissional. Obrigado pelo empenho sempre constante, ajudando através de seus pensamentos, discussões, criações e ensinamentos, imprescindíveis para a realização desse trabalho.

Aos meus amigos do laboratório Danillo, Gustavo, Welker, Admarço, Fernando, Lucas, Renato, Leandro, Adjeferson, Daniel, Pedro Augusto e todos os outros companheiros de trabalho, professores do grupo de Eletrônica de Potência e técnicos da pós-graduação da FEELT.

A todos os amigos e familiares que contribuíram direta ou indiretamente na realização desse trabalho, incentivando e torcendo por sua conclusão.

Ao CNPq – Conselho Nacional de Desenvolvimento Científico e Tecnológico, à FAPEMIG - Fundação de Amparo à Pesquisa do Estado de Minas Gerais e à CAPES - Coordenação de Aperfeiçoamento de Pessoal de Nível Superior, pelo suporte financeiro para construção e análise experimental do protótipo, publicação e apresentação dos trabalhos originados em conferências e pela bolsa de mestrado.

RESUMO

Com o intuito de reduzir as perdas por chaveamento, interferência eletromagnética (EMI) e atender às normas regulamentadoras de emissões de harmônicas como a IEC61000-3-2 nas fontes chaveadas, este trabalho apresenta um retificador Boost monofásico com alto fator de potência e comutação ZCS das chaves.

O conversor proposto incorpora as melhores vantagens das técnicas tradicionais PWM e de chaveamento suave através da substituição da célula PWM encontrada nas topologias clássicas de conversores de potência, pela célula On-Off ZCS apresentada neste trabalho. É alcançado um chaveamento com corrente nula (ZCS) em todas as chaves sem esforços adicionais de corrente e tensão nas mesmas. A forma da onda senoidal da corrente de entrada é obtida através da estratégia de controle de corrente média, realizando a correção do fator de potência do conversor com baixa taxa de distorção harmônica total de corrente.

Neste trabalho, são apresentados os princípios de operação do conversor proposto, análise qualitativa e quantitativa, procedimentos de projeto e resultados de simulação e experimentais obtidos de um protótipo de 450W, corroborando com a análise teórica.

Palavras-chave

Conversor Boost, Célula ZCS, Pré regulador, Correção do Fator de Potência, Distorção Harmônica, Controle por corrente média.

ABSTRACT

In order to reduce switching losses and electromagnetic interference (EMI), as well as to attend harmonic standards, such as the IEC61000-3-2, in switch-mode power supplies, this work presents a high power factor Boost rectifier with a turn-on turn-off zero-current switching (ZCS) cell.

The proposed converter incorporates the most desirable properties of conventional PWM and soft-switching resonant techniques through the substitution of the typical PWM cell found in classics power converter structures by the presented ZCS cell. A ZCS operation of all active switches is achieved without additional current and voltage stress on the switches. The input current shaping is achieved with average current control, performing the power factor correction with low total harmonic distortion (THD) of current.

This work presents the principle of operation, theoretical analysis, a design example, simulation and experimental results obtained from a 450 W laboratory prototype, in order to corroborate with the theoretical analysis.

Key-words

Boost converter, ZCS cell, Front-end Converter, Power Factor Correction, Harmonic Distortion, Average Current Control.

ANÁLISE, PROJETO E IMPLEMENTAÇÃO DE UM RETIFICADOR BOOST MONOFÁSICO COM ALTO FATOR DE POTÊNCIA E COMUTAÇÃO ZCS DAS CHAVES

LISTA DE FIGURAS

FIGURA 2.1 - CÉLULA DE COMUTAÇÃO SUAVE ON-OFF ZCS.	22
FIGURA 2.2 - (A) FORMA DE ONDA DA CORRENTE NO CONVERSOR BOOST PWM-ZCS-QRC; (B) FORMAS DE ONDA DAS CORRENTES NO CONVERSOR BOOST ON-OFF ZCS.	23
FIGURA 2.3 - O RETIFICADOR BOOST ON-OFF ZCS COM ALTO FATOR DE POTÊNCIA.	24
FIGURA 2.4 - CIRCUITO SIMPLIFICADO DO BOOST ON-OFF ZCS.	25
FIGURA 2.5 - CIRCUITO DA PRIMEIRA ETAPA DE OPERAÇÃO ($T_0 - T_1$).	27
FIGURA 2.6 - CIRCUITO EQUIVALENTE DA SEGUNDA ETAPA DE OPERAÇÃO ($T_1 - T_2$).	29
FIGURA 2.7 - CIRCUITO EQUIVALENTE DA TERCEIRA ETAPA DE OPERAÇÃO ($T_2 - T_3$).	31
FIGURA 2.8 - CIRCUITO EQUIVALENTE DA QUARTA ETAPA DE OPERAÇÃO ($T_3 - T_4$).	32
FIGURA 2.9 - CIRCUITO EQUIVALENTE DA QUINTA ETAPA DE OPERAÇÃO ($T_4 - T_5$).	36
FIGURA 2.10 - CIRCUITO EQUIVALENTE DA SEXTA ETAPA DE OPERAÇÃO ($T_5 - T_6$).	38
FIGURA 2.11 - PRINCIPAIS FORMAS DE ONDA TEÓRICAS DO CONVERSOR BOOST ON-OFF ZCS OPERANDO EM MODO DE CONDUÇÃO CONTÍNUA E REGIME PERMANENTE.	39
FIGURA 2.12 - PLANO DE FASE DA MALHA RESSONANTE Lr1-Cr DO CONVERSOR BOOST ON-OFF ZCS.	40
FIGURA 2.13 - PLANO DE FASE DA MALHA Lr2-Cr DO CONVERSOR BOOST ON-OFF ZCS.	40
FIGURA 2.14 - MALHA EXTERNA DO CIRCUITO DO CONVERSOR.	41
FIGURA 2.15 - GRÁFICO DO GANHO ESTÁTICO EM FUNÇÃO DA RAZÃO CÍCLICA PARA DIFERENTES VALORES DE A.	44
FIGURA 2.16 - GRÁFICO DA RAZÃO CÍCLICA EM FUNÇÃO DA CONDUTÂNCIA NORMALIZADA A PARA DIFERENTES VALORES DE GANHO G.	45
FIGURA 2.17 - GRÁFICO DO GANHO ESTÁTICO EM FUNÇÃO DA RAZÃO CÍCLICA PARA DIFERENTES VALORES DE RELAÇÃO DE FREQUÊNCIA F/F_{02}	45
FIGURA 3.1 - ESQUEMA SIMPLIFICADO DO RETIFICADOR ZCS BOOST PFC.	53
FIGURA 3.2 - ESQUEMA DO SISTEMA DE ALIMENTAÇÃO DE UM ÍMÃ CORRETOR (CMPS) INCLUINDO O CONVERSOR HPF BOOST ON- OFF ZCS.	54
FIGURA 3.3 - CMPS FABRICADO PELA BRUKER® BIOSPIN ($\pm 20V/\pm 15A$).	54
FIGURA 3.4 - CRITÉRIO DE ESCOLHA DA INDUTÂNCIA Lr1.	62
FIGURA 3.5 - CRITÉRIO DE ESCOLHA DA INDUTÂNCIA Lr2.	63
FIGURA 3.6 - PERDAS DE CADA COMPONENTE DO CONVERSOR PROPOSTO.	73
FIGURA 3.7 - CURVA DE RENDIMENTO TEÓRICO DO CONVERSOR HPF BOOST ZCS.	74
FIGURA 4.1 - SINAIS PWM'S DE CONTROLE.	76
FIGURA 4.2 - FORMAS DE ONDA TEÓRICAS DO CONVERSOR: (A) PULSO V_{gs1} MENOR QUE V_{gs2} ; (B) PULSO V_{gs1} IGUAL A V_{gs2}	77
FIGURA 4.3 - FORMA DE ONDA DA CORRENTE i_{Lr2} PARA DIFERENTES VALORES DE CARGA.	78
FIGURA 4.4 - ESCOLHA DO INSTANTE SEGURA PARA ABERTURA DA CHAVE S2.	79
FIGURA 4.5 - MONITORAÇÃO DA CORRENTE PELO MÉTODO DE CONTROLE DA CORRENTE MÉDIA.	80
FIGURA 4.6 - DIAGRAMA DE BLOCOS DA ESTRATÉGIA DE CONTROLE.	81
FIGURA 4.7 - TENSÃO $v_i(\omega t)$ E CORRENTE DE ENTRADA $i_i(\omega t)$ DO BOOST CONTROLADO POR CORRENTE MÉDIA.	81
FIGURA 4.8. DIAGRAMA DO UC3854 [41].	82
FIGURA 4.9 - CIRCUITO DE POTÊNCIA DO CONVERSOR PROPOSTO COM CONTROLE POR CORRENTE MÉDIA UTILIZANDO O UC3854N.	83
FIGURA 4.10. DIVISOR DE TENSÃO DA MALHA <i>FEEDFORWARD</i>	86
FIGURA 4.11 - MODELO SIMPLIFICADO DO CONVERSOR BOOST.	89
FIGURA 4.12 - MALHA DE CORRENTE COM COMPENSADOR ANALÓGICO.	91
FIGURA 4.13 - DIAGRAMA DO PROJETO DO CONTROLADOR DA MALHA DE CORRENTE.	92

FIGURA 4.14 – RESPOSTA EM FREQUÊNCIA DA FTMA(S) DA MALHA DE CORRENTE NO INDUTOR COM CONTROLADOR ANALÓGICO DE AVANÇO-ATRASSO DE FASE.....	95
FIGURA 4.15. COMPENSADOR DE TENSÃO.	95
FIGURA 4.16 – PULSO DE SAÍDA DO UC3854 E PULSOS PARA AS CHAVES S1, S2 E S3.	98
FIGURA 4.17 – TENSÃO SOBRE O CAPACITOR C_1 . (A) FASE DE CARGA; (B) FASE DE DESCARGA.	99
FIGURA 4.18 – TENSÃO DE CARREGAMENTO DO CAPACITOR C_1 PARA DIFERENTES VALORES DE CONSTANTE DE TEMPO.	100
FIGURA 4.19 – VARIAÇÃO DO DEFASAMENTO ΔT PELA VARIAÇÃO DO VALOR DO RESISTOR R_{11}	101
FIGURA 4.20 – CIRCUITOS IMPLEMENTADOS PARA GERAÇÃO DOS SINAIS DE CONTROLE; (A) SINAIS V_{GS1} E V_{GS2} ; (B) SINAL V_{GS3}	102
FIGURA 4.21 – DETALHES DA GERAÇÃO DOS PULSOS V_{GS1} , V_{GS2} E V_{GS3}	102
FIGURA 4.22 – CIRCUITO DE GATILHO PARA AS CHAVES S1 E S2.	103
FIGURA 4.23 – PLACA DO CIRCUITO DE GATILHO SKHI 100P DA SEMIKRON.	104
FIGURA 4.24 – FONTE PARA “GATE DRIVER” SKHI PS2 DA SEMIKRON.	104
FIGURA 5.1 – CIRCUITO DE POTÊNCIA DO CONVERSOR HPF BOOST ZCS.	105
FIGURA 5.2 – CIRCUITO DE CONTROLE DO CONVERSOR PROPOSTO.	106
FIGURA 5.3 – TENSÃO (V_{S2}) E CORRENTE (I_{LR2}) NA CHAVE PRINCIPAL S2.	106
FIGURA 5.4 - TENSÃO (V_{S1}) E CORRENTE (I_{LR1}) NA CHAVE S1.	107
FIGURA 5.5 - TENSÃO (V_{S3}) E CORRENTE (I_{S3}) NA CHAVE S3.	107
FIGURA 5.6 – TENSÃO SOBRE O CAPACITOR RESSONANTE (V_{CR}) E TENSÃO REVERSA SOBRE O DIODO D0 (V_{D0}).	108
FIGURA 5.7 – PLANO DE FASE DA CORRENTE RESSONANTE I_{LR2} PELO CAPACITOR RESSONANTE C_R	108
FIGURA 5.8 - PLANO DE FASE DA CORRENTE RESSONANTE I_{LR1} PELO CAPACITOR RESSONANTE C_R	109
FIGURA 5.9 – CORRENTE NO INDUTOR L_F	109
FIGURA 5.10 – IMAGEM AMPLIADA DA CORRENTE NO INDUTOR L_F	109
FIGURA 5.11 – TENSÃO DE CONTROLE QUE SERÁ ENVIADA À PORTADORA PWM.	110
FIGURA 5.12 – TENSÃO DE CONTROLE (V_{CO}) E TENSÃO DENTE DE SERRA (V_{SR}).	110
FIGURA 5.13 – TENSÃO DE ENTRADA V_{IN} E CORRENTE DE ENTRADA I_{IN} DO CONVERSOR HPF BOOST ZCS.	111
FIGURA 5.14 – DEGRAU DE CARGA DE 50% PARA 100%.	111
FIGURA 5.15 – CIRCUITO COMPLETO DO CONVERSOR HPF BOOST ON-OFF ZCS.	113
FIGURA 5.16 – PROTÓTIPO DO CONVERSOR HPF BOOST ON-OFF ZCS.	113
FIGURA 5.17 – ENSAIO DO PROTÓTIPO CONSTRUÍDO.	114
FIGURA 5.18 – APROVEITAMENTO DA ESTRUTURA PARA ENSAIOS COM BOOST PFC TRADICIONAL.	115
FIGURA 5.19 – (A)-(B) CORRENTE E TENSÃO NA CHAVE DO CONVERSOR BOOST PFC TRADICIONAL.	115
FIGURA 5.20 – (A) CORRENTE DE ENTRADA (I_{IN}) E TENSÃO DE SAÍDA (V_O) DO BOOST PFC TRADICIONAL. (B) TAXA DE DISTORÇÃO HARMÔNICA DA CORRENTE DE ENTRADA.	116
FIGURA 5.21 – (A)-(B) FORMAS DE ONDA DA TENSÃO (V_{S2}) E CORRENTE (I_{LR2}) NA CHAVE S2.	116
FIGURA 5.22 – (A) TENSÕES NA CHAVE S2 (V_{S2}), DIODO D0 (V_{D0}), PULSO DE GATILHO DA CHAVE S2 (V_{GS2}) E CORRENTE NESTA CHAVE (I_{LR2}). (B) TENSÃO NO DIODO D0.	117
FIGURA 5.23 - (A)-(B) FORMAS DE ONDA DA TENSÃO (V_{S1}) E CORRENTE (I_{LR1}) NA CHAVE S1.	117
FIGURA 5.24 – TENSÕES NA CHAVE S1 (V_{S1}) E DIODO D1 (V_{D1}), PULSO DE GATILHO DA CHAVE S1 (V_{GS1}) E CORRENTE NESTA CHAVE (I_{LR1}).	118
FIGURA 5.25 - (A)-(B) FORMAS DE ONDA DA TENSÃO (V_{S3}) E CORRENTE (I_{S3}) NA CHAVE S3.	118
FIGURA 5.26 - TENSÕES NA CHAVE S3 (V_{S3}) E DIODO D3 (V_{D3}), PULSO DE GATILHO DA CHAVE S3 (V_{GS3}) E CORRENTE NESTA CHAVE (I_{S3}).	119
FIGURA 5.27 – (A) PLANO DE FASE DO CIRCUITO RESSONANTE L_{R1} - C_R , (B) PLANO DE FASE DO CIRCUITO RESSONANTE L_{R2} - C_R	119
FIGURA 5.28 – (A) TENSÕES (V_{S1}/V_{S2}) E CORRENTES (I_{LR1}/I_{LR2}) NAS CHAVES S1 E S2. (B) TENSÕES NA CHAVE S3 (V_{S3}) E CAPACITOR RESSONANTE C_R (V_{CR}) E CORRENTES NA CHAVE S1 (I_{LR1}) E S3 (I_{S3}).	120
FIGURA 5.29 - (A) FORMAS DE ONDA DAS TENSÕES (V_{S2}/V_{CR}) E CORRENTES (I_{LR2}/I_{S3}) NAS CHAVES S2 E S3. (B) FORMAS DE ONDA DA TENSÃO NO CAPACITOR RESSONANTE C_R (V_{CR}) E CORRENTES NAS CHAVES S1 (I_{LR1}), S2 (I_{LR2}) E S3 (I_{S3}).	120
FIGURA 5.30 – (A) CORRENTE NO INDUTOR BOOST L_F . (B) IMAGEM AMPLIADA DA CORRENTE I_{LF} NO INDUTOR L_F	121
FIGURA 5.31 – (A) TENSÃO DE CONTROLE (V_{CO}) NA SAÍDA DO COMPENSADOR DE CORRENTE. (B) TENSÃO DE CONTROLE (V_{CO}) E PORTADORA PWM DENTE DE SERRA (V_{SR}).	122
FIGURA 5.32 – (A) FORMAS DE ONDA DA TENSÃO DE ENTRADA (V_{IN}), CORRENTE DE ENTRADA (I_{IN}) E TENSÃO DE SAÍDA (V_O) DO CONVERSOR HPF BOOST ZCS.	122
FIGURA 5.33 – DEGRAU DE CARGA DE 50% PARA 100%.	123
FIGURA 5.34 – (A)-(B) FORMAS DE ONDA DA TENSÃO NA CHAVE S2 E CORRENTES NAS CHAVES S1 E S2.	123

ANÁLISE, PROJETO E IMPLEMENTAÇÃO DE UM RETIFICADOR BOOST MONOFÁSICO COM ALTO FATOR DE POTÊNCIA E COMUTAÇÃO ZCS DAS CHAVES

LISTA DE ABREVIATURAS E SÍMBOLOS

A	Ampère, unidade de corrente elétrica
a	terminal ativo da nova célula
A_j	Área da janela do núcleo magnético
A_n	Área do núcleo magnético
B	Densidade de fluxo magnético
$B_{\max}$	Máxima densidade de fluxo magnético
c	terminal comum da nova célula
C_o	Capacitor de filtro de saída
CI	Circuito integrado
C_r	capacitor de ressonância
$D_{\min}$	Razão cíclica mínima
D_n	diodos de potência, onde $n=0,1,2,3,\dots$
EMI	Interferência eletromagnética
F	Farad, unidade de capacitância
f	Frequência de chaveamento
f_{01}	Frequência de ressonância entre L_{r1} e C_r
f_{02}	Frequência de ressonância entre L_{r2} e C_r
G	Ganho estático do conversor Boost On-Off ZCS
H	Henry, unidade de indutância
Hz	Hertz, unidade de frequência
I_0	Corrente de entrada
$iD0_{\text{med}}$	Corrente média no diodo D_0
$iD0_{\text{rms}}$	Corrente eficaz no diodo D_0
$IGBT$	Transistor bipolar de porta isolada
$iLr1$	Corrente circulante no indutor L_{r1}
$iLr1_{\max}$	Corrente máxima na chave S_1

$i_{Lr1_{med}}$	Corrente média no indutor L_{r1}
$I_{Lr1_{rms}}$	Corrente eficaz no indutor L_{r1}
i_{Lr2}	Corrente circulante no indutor L_{r2}
$i_{Lr2_{max}}$	Corrente de pico na chave S_2
$i_{Lr2_{med}}$	Corrente média no indutor L_{r2}
$I_{Lr2_{rms}}$	Corrente eficaz no indutor L_{r2}
I_{max}	Máxima corrente circulante
IS_3	Corrente circulante na chave S_3
$IS_{3_{med}}$	Corrente média na chave S_3
$IS_{3_{rms}}$	Corrente eficaz na chave S_3
J	Densidade de corrente elétrica
J	Joule, unidade de energia
K_j	Taxa de utilização pelo cobre da janela do núcleo magnético
l_{ef}	Comprimento do entreferro
L_f	Indutor de filtro
l_m	Comprimento do núcleo magnético
L_{min}	Mínimo valor de indutância para o indutor de filtro
L_{r1}	indutor de ressonância 1
L_{r2}	indutor de ressonância 2
MOSFET	Transistor de efeito de campo de metal-óxido semiconductor
N	Número de espiras
p	terminal passivo da nova célula
P_0	Potência de saída do conversor
PI	Compensador proporcional e integral
PWM	Modulação por largura de pulso
QRC's	Conversores quase-ressonantes
R_0	Resistor de carga para o conversor
RMS	Valor quadrático médio ou valor eficaz
SCR	Retificador controlado de silício
S_n	chaves de potência, onde $n=1,2,3,\dots$
T	Período de chaveamento
t_n	Tempo de início de cada etapa onde $n=1,2,3,\dots$
tr	Metade do período de ressonância

V	Volts, unidade de tensão elétrica
V_{cr}	Tensão sobre o capacitor de ressonância C_r
V_{D0}	Tensão sobre o diodo D_0
V_{D1}	Tensão sobre o diodo D_1
V_{D2}	Tensão sobre o diodo D_2
V_{D3}	Tensão sobre o diodo D_3
V_{ds}	Tensão direta entre dreno e source
V_{gs1}	Tensão de disparo da chave S_1
$V_{gs1,2}$	Tensão de disparo utilizada para as chaves S_1 e S_2
V_{gs2}	Tensão de disparo da chave S_2
V_{gs3}	Tensão de disparo da chave S_3
V_{in}	Tensão de entrada contínua
v_{Lr1}	Tensão sobre o indutor L_{r1}
V_o	Tensão de saída contínua do conversor
V_{S1}	Tensão sobre a chave S_1
V_{S2}	Tensão sobre a chave S_2
V_{S3}	Tensão sobre a chave S_3
W	Watts, unidade de potência
ω	Frequência angular
ω_{01}	Frequência angular para o circuito ressonante que contém L_{r1} e C_r
ω_{02}	Frequência angular para o circuito ressonante que contém L_{r2} e C_r
Z_{01}	Impedância característica para o circuito ressonante que contém L_{r1} e C_r
Z_{02}	Impedância característica para o circuito ressonante que contém L_{r2} e C_r
ZCS	Chaveamento a corrente nula
ZVS	Chaveamento a tensão nula
α	Corrente de entrada parametrizada em função da tensão de saída
μ_0	Permeabilidade do vácuo
μ_e	Permeabilidade efetiva
μ_r	Permeabilidade relativa
Δt_n	Variação do tempo, onde $n=1,2,3,\dots$

ANÁLISE, PROJETO E IMPLEMENTAÇÃO DE UM RETIFICADOR BOOST MONOFÁSICO COM ALTO FATOR DE POTÊNCIA E COMUTAÇÃO ZCS DAS CHAVES

LISTA DE TABELAS

TABELA 3.1 – ESPECIFICAÇÕES DE PROJETO.....	55
TABELA 3.2 – ESPECIFICAÇÕES TÉCNICAS DO DIODO HFA30TA60C.....	67
TABELA 3.3 – ESPECIFICAÇÕES TÉCNICAS DO MOSFET IRFP4668.....	68
TABELA 3.4 – ESPECIFICAÇÕES TÉCNICAS DO DIODO HFA30TA60C.....	68
TABELA 3.5 – ESPECIFICAÇÕES TÉCNICAS DO MOSFET IRFP4668.....	69
TABELA 3.6 – ESPECIFICAÇÕES TÉCNICAS DO DIODO HFA30TA60C.....	70
TABELA 3.7 – ESPECIFICAÇÕES TÉCNICAS DO MOSFET IRFP4668.....	71
TABELA 3.8 – ESPECIFICAÇÕES TÉCNICAS DO DIODO HFA30TA60C.....	71
TABELA 3.9 – ESPECIFICAÇÕES TÉCNICAS DA PONTE DE DIODOS TB358.....	72
TABELA 5.1 – PARÂMETROS DO CONVERSOR HPF BOOST ON-OFF ZCS.....	112

ANÁLISE, PROJETO E IMPLEMENTAÇÃO DE UM RETIFICADOR BOOST MONOFÁSICO COM ALTO FATOR DE POTÊNCIA E COMUTAÇÃO ZCS DAS CHAVES

SUMÁRIO

1	INTRODUÇÃO	17
2	ANÁLISE QUALITATIVA E QUANTITATIVA DO CONVERSOR BOOST ON-OFF ZCS PWM	22
2.1	CONSIDERAÇÕES INICIAIS	22
2.2	DESCRIÇÃO DO CONVERSOR BOOST ON-OFF ZCS PWM	22
2.3	ETAPAS DE FUNCIONAMENTO.....	24
2.3.1	<i>Primeira etapa: $\Delta t_1 [t_0-t_1]$</i>	<i>26</i>
2.3.2	<i>Segunda etapa: $\Delta t_2 [t_1-t_2]$</i>	<i>29</i>
2.3.3	<i>Terceira etapa: $\Delta t_3 [t_2-t_3]$</i>	<i>30</i>
2.3.4	<i>Quarta etapa: $\Delta t_4 [t_3-t_4]$</i>	<i>32</i>
2.3.5	<i>Quinta etapa: $\Delta t_5 [t_4-t_5]$</i>	<i>35</i>
2.3.6	<i>Sexta Etapa: $\Delta t_6 [t_5-t_6]$</i>	<i>37</i>
2.4	PLANO DE FASES.....	39
2.5	CÁLCULO DO GANHO ESTÁTICO.....	41
2.6	GRÁFICOS DO GANHO ESTÁTICO DO CONVERSOR BOOST ON-OFF ZCS	43
2.7	CÁLCULO DAS CORRENTE MÉDIAS, EFICAZES E DE PICO NOS SEMICONDUTORES DO CONVERSOR BOOST ON-OFF ZCS ..	45
2.7.1	<i>Cálculo da corrente na chave principal (S2).....</i>	<i>46</i>
2.7.2	<i>Cálculo da corrente na chave auxiliar (S1).....</i>	<i>46</i>
2.7.3	<i>Cálculo da corrente na chave auxiliar (S3).....</i>	<i>47</i>
2.7.4	<i>Cálculo da corrente no diodo D2.....</i>	<i>49</i>
2.7.5	<i>Cálculo da corrente no diodo D1.....</i>	<i>49</i>
2.7.6	<i>Cálculo da corrente no diodo D3.....</i>	<i>50</i>
2.7.7	<i>Cálculo da corrente no diodo D0.....</i>	<i>50</i>
2.7.8	<i>Tensões sobre as chaves e diodos.....</i>	<i>51</i>
2.7.9	<i>Conclusão.....</i>	<i>51</i>
3	PROCEDIMENTO DE PROJETO DO RETIFICADOR MONOFÁSICO ON-OFF ZCS BOOST PFC	53
3.1	INTRODUÇÃO.....	53
3.2	PROJETO DO RETIFICADOR ON-OFF ZCS BOOST PFC	55
3.2.1	<i>Dimensionamento do indutor boost L_f.....</i>	<i>55</i>
3.2.2	<i>Dimensionamento do capacitor do filtro de saída.....</i>	<i>59</i>
3.2.3	<i>Projeto dos componentes da célula ressonante On-Off ZCS</i>	<i>60</i>
3.2.4	<i>Dimensionamento dos indutores ressonantes L_{r1} e L_{r2}</i>	<i>64</i>
3.2.5	<i>Especificação dos semicondutores.....</i>	<i>66</i>
3.2.6	<i>Resistor Shunt</i>	<i>72</i>
3.2.7	<i>Análise das perdas totais do conversor</i>	<i>73</i>
3.2.8	<i>Conclusão.....</i>	<i>74</i>
4	ESTRATÉGIA DE CONTROLE.....	75
4.1	INTRODUÇÃO.....	75
4.2	PULSO PARA A CHAVE S1	76
4.3	PULSO PARA A CHAVE S2	77
4.4	CIRCUITO DE COMANDO.....	79

4.4.1	<i>Dimensionamento do circuito de controle com UC3854N</i>	83
4.5	PROJETO DO CIRCUITO DE CONTROLE DA CÉLULA ZCS	98
4.6	CIRCUITOS DE GATILHO.....	103
4.7	FONTE DE ALIMENTAÇÃO PARA O CIRCUITO DE CONTROLE.....	104
4.8	CONCLUSÃO	104
5	SIMULAÇÕES E RESULTADOS EXPERIMENTAIS.....	105
5.1	INTRODUÇÃO.....	105
5.2	SIMULAÇÕES DO CIRCUITO PROPOSTO	105
5.3	RESULTADOS EXPERIMENTAIS DO HPF BOOST ON-OFF ZCS.....	111
5.3.1	<i>Análise das formas de onda</i>	114
5.3.2	<i>Análise de rendimento</i>	124
6	CONCLUSÕES GERAIS.....	126

1 INTRODUÇÃO

Eletrônica de Potência é a área de conversão e controle de potência elétrica que mais tem se desenvolvido com os avanços tecnológicos no campo dos semicondutores. Este ramo da engenharia possibilitou a utilização dos diversos tipos de fontes de energia elétrica para alimentar as mais variadas cargas, estimulando o contínuo desenvolvimento de novas topologias de conversores e tecnologias de controle analógico e digital.

Grande parte destas pesquisas tem seu alvo na redução de tamanho e volume, na alta eficiência da conversão de energia e consequentemente, na elevação da densidade de potência dessas estruturas. A baixa emissão de ruídos, robustez e boa resposta dinâmica, também são alvos de constantes pesquisas.

Uma das principais estratégias aplicadas na redução do tamanho e peso desses conversores é uso de frequências de chaveamento cada vez mais elevadas [1]. Entretanto, as perdas por chaveamento e a emissão de ruído eletromagnético impedem que frequências muito elevadas possam ser utilizadas no funcionamento dos conversores. Os projetistas então aplicaram o conceito de ressonância nos conversores tradicionais e desenvolveram as células de comutação não dissipativa, visando diminuir a geração de interferência eletromagnética (EMI), devido aos elevados di/dt e dv/dt , inerentes ao chaveamento dos dispositivos semicondutores, durante a operação das chaves em comutação dissipativa. Além disso, a comutação não dissipativa reduz significativamente as perdas por comutação, permitindo o aumento da frequência de chaveamento e consequentemente a redução de peso e o volume das fontes chaveadas [2].

A rápida evolução tecnológica na concepção de interruptores ativos mais robustos e rápidos tornou possível a elevação da frequência de chaveamento, o que contribui na redução do tamanho e peso das fontes chaveadas de alimentação através da redução do transformador de potência e de filtros LC de saída. Entretanto, o aumento da frequência de chaveamento implica em um maior número de comutações, entrada e saída de condução dos interruptores, contribuindo para o aumento das perdas por chaveamento em altas potências. Outra consequência de uma operação do conversor na frequência de centenas de quilohertz são os problemas na comutação devido às indutâncias parasitas do circuito e a carga acumulada nas capacitâncias parasitas das chaves. Estes problemas de comutação causam elevados “ dv/dt ” e “ di/dt ” no bloqueio e condução das chaves, podendo destruir os componentes e gerar interferência eletromagnética (EMI) que se propaga pelo sistema [3].

Em busca de soluções práticas para diminuir as sobretensões e dissipações de energia nas chaves, aumentando o tempo de vida útil das mesmas, os pesquisadores e projetistas desenvolveram os Circuitos de Ajuda à Comutação (CAC), nos quais a energia dissipada nos elementos semicondutores é desviada para os CAC [4,5].

Os problemas de comutação citados acima ocorrem devido à operação dos conversores cc-cc pela técnica de modulação por largura de pulso (PWM), a qual apresenta uma forma de onda descontínua de tensão e de corrente dos conversores. Uma variação lenta da tensão e da corrente poderia levar as indutâncias e as capacitâncias parasitas a uma carga e descarga lenta, mitigando os efeitos indesejados da comutação. Pensando neste princípio, os pesquisadores voltaram suas atenções para os efeitos dos circuitos ressonantes e suas formas de onda.

Neste contexto, no início dos anos oitenta, as primeiras topologias de conversores quase-ressonantes (QRCs – Quase Resonant Converters) e multi-ressonantes (MCRs – Multi-Resonant Converters) com frequência modulada (FM) foram apresentadas em [6]-[7]. Basicamente, estes conversores foram obtidos através da associação de circuitos L-C com os interruptores, forçando as correntes a se tornarem senoidais ao invés de quadradas. Assim, os interruptores podem ser ativados e desativados no instante em que a corrente ou tensão sobre eles passa por zero, eliminando o cruzamento entre tensão e corrente, que causam perdas por comutação. Estas técnicas foram denominadas de Zero-Current Switching (ZCS) quando a comutação é feita sob corrente nula e Zero-Voltage Switching (ZVS) quando a comutação ocorre sob tensão nula. Entretanto, por possuírem a frequência de chaveamento como variável de controle de potência, estes conversores possuem seus circuitos de controle mais complexos, devendo ser projetados para a máxima frequência, e os filtros devem ser projetados para as menores frequências de funcionamento, perdendo assim parte da vantagem do chaveamento em alta frequência.

Para eliminar estas desvantagens dos QRCs-FM citadas acima, foram desenvolvidos os Conversores Quase-Ressonantes-PWM (QRC's-PWM) [8]-[9]. Esses conversores apresentam as vantagens dos conversores QRC's, e operam com frequência de chaveamento fixa, eliminando os problemas de controle dos mesmos, mantendo as características de chaveamento suave. Entretanto, tais conversores, a exemplo dos QRC's, possuem limitações de potência, além de estresse de tensão e/ou de corrente nas chaves.

Em conversores QRC's-PWM ZCS convencionais, a corrente que flui pelo interruptor principal é resultado da combinação da corrente de carga e da corrente do ramo ressonante, obrigando os projetistas a escolherem interruptores que apresentem maior capacidade de corrente e, conseqüentemente, maior custo [9].

Visando diminuir o problema de limitação da potência de saída dos conversores supracitados, foram desenvolvidas várias topologias. Um exemplo de tais conversores pode ser encontrado na referência [10], onde os autores desenvolveram uma família de conversores PWM com entrada de condução das chaves sob tensão nula, denominados zero-voltage-transition (ZVT). Estes conversores se diferenciam dos PWM convencionais por processarem energia em uma malha ressonante adicional composta por um indutor ressonante, uma chave auxiliar, um diodo e um capacitor ressonante interligado em paralelo com a chave de potência. São adequados para utilização de chaves MOSFET e não apresentam excessivos esforços de tensão e corrente nas chaves principal e auxiliar e no diodo retificador, presentes nos QRC's PWM ZVS. Também foram desenvolvidos os conversores PWM – ZCT (zero-current-transition), encontrados em [11] que promovem o desligamento dos interruptores sob corrente nula. Esta topologia apresenta duas chaves de potência, um indutor e um capacitor ressonantes e um diodo. Apresentam a vantagem de menor circulação de energia entre os elementos ressonantes, se comparados com os conversores ZCS ressonantes tradicionais (paralelo ressonante, série ressonante, LCC), menores níveis de corrente de pico e rms nas chaves de potência e menores esforços de tensão sobre os diodos retificadores, se comparados com os ZCS QRC's.

Com os avanços nas pesquisas em técnicas de comutação suave surgiram também topologias que operam em ZCS e ZVS, como mostrado em [12]. Os autores desenvolveram uma família de conversores que utilizam uma célula ressonante com um circuito ressonante de feedback. As chaves principal e auxiliar comutam em ZVS e ZCS respectivamente. A topologia é composta por um indutor e um capacitor ressonantes, 3 diodos e duas chaves. O stress de corrente sobre a chave principal apresentado em [11] não acontece nesta topologia. Já na topologia apresentada por [13], a célula de comutação suave proposta é capaz de promover a comutação das chaves com tensão e corrente nula (ZCZVT). Esta célula é aplicada ao conversor Boost tradicional resultando em uma topologia que diferencia-se de um conversor PWM com comutação forçada por apresentar dois capacitores ressonantes, um indutor ressonante, uma chave auxiliar bidirecional e um diodo auxiliar. Neste conversor alcança-se comutação ZCS e ZVS no ligamento e desligamento das chaves principal e auxiliar, o diodo retificador é comutado em ZVS e o valor da tensão sobre ele é no máximo a tensão de saída. Porém, a corrente sob a chave principal é a corrente de carga somada com a corrente do ramo ressonante, resultando em um maior valor de pico e médio de corrente nesta chave.

Além da utilização da tecnologia de comutação não dissipativa, os projetistas desenvolveram novas estruturas focando também o decréscimo das perdas de condução nas chaves. Um exemplo disso é a utilização de topologias ca-cc pré-reguladores Boost sem a tradicional ponte retificadora de diodos. Esta, não controlada, foi substituída por dois diodos e duas chaves e o indutor foi alocado no link ac. Este tipo de retificador é apresentado em [14] e uma célula de comutação ZCS foi inserida ao circuito, proporcionando comutação sob corrente nula nas chaves principais e auxiliar e comutação com tensão nula nos elementos semicondutores do retificador. A corrente ressonante circula somente no ramo auxiliar, evitando perdas de condução e stress de corrente nas chaves principais.

As pesquisas no campo de conversores com chaveamento suave continuam sendo desenvolvidas, gerando as mais variadas topologias para um grande número de aplicações. As técnicas ZCS e ZVS compõem uma parte essencial nos circuitos de conversores de alta potência, pré-reguladores, inversores, conversores multiníveis, conversores isolados, onde cada vez mais se exige uma conversão de energia com maior rendimento e menores emissões de EMI.

Neste contexto, visando contribuir com os avanços tecnológicos citados anteriormente, este trabalho apresenta a análise e desenvolvimento de um retificador monofásico chaveado baseado no conversor elevador Boost operando com comutação não dissipativa das chaves obtida através do emprego de uma célula de comutação suave originalmente apresentada em [15]. Esta promove a entrada e saída de condução dos semicondutores sob corrente nula, tecnologia esta denominada Zero-Current-Switching (ZCS), e com baixos esforços de tensão e corrente, mitigando também a geração de ruídos conduzidos e EMI. Além disso, uma melhoria no rendimento, mesmo em altas frequências de operação, pode ser alcançada, pois as perdas por chaveamento são eliminadas.

A opção pelo emprego da célula de comutação não dissipativa supracitada em um conversor pré-regulador se deve ao uso cada vez mais frequente de fontes chaveadas nos mais diversos sistemas eletrônicos. Apesar dos avanços nas técnicas de projeto e nos componentes eletrônicos, grande parte destas fontes produzidas em larga escala industrial são poluidoras da rede elétrica a qual estão conectadas, pois apresentam características de cargas não lineares. Estas cargas distorcem a forma de onda da corrente drenada e introduzem harmônicas de corrente na rede e consequentemente nos sistemas de distribuição. Estas correntes harmônicas provocam consequências maléficas ao sistema elétrico, como exemplo, pode-se citar o aquecimento e redução da vida útil de transformadores e motores de indução, perdas adicionais na rede de distribuição, distorção da forma de onda da tensão da rede, falhas nos

sistemas de proteção, possíveis condições de ressonância nas instalações e erros nas relações de transformações e nos ângulos de fases dos TPs e TCs convencionais (eletromagnéticos), dentre outras. Outro impacto relevante causado por essas correntes harmônicas é o aumento da corrente de neutro nos sistemas trifásicos de distribuição a quatro fios. Este efeito é bem problemático, pois o condutor de neutro não é dimensionado para suportar elevados níveis de corrente.

Diante do exposto, vários países estabeleceram limites de emissões de harmônicas na rede através de regulamentações como, por exemplo, a IEC-555-2 ou mais recentemente a IEC 1000-3-2. Isto tem feito os projetistas de fontes de alimentação a direcionar suas pesquisas em novos métodos de correção do fator de potência e mitigação das harmônicas de corrente [16-32].

Neste cenário, esta dissertação de mestrado prima pelo desenvolvimento de um conversor pré-regulador denominado HPF Boost On-Off ZCS onde todas as chaves são comutadas com corrente nula (ZCS). Utilizando-se o circuito integrado UC3854, a forma da onda da corrente de entrada obtida é senoidal e a operação com elevado fator de potência e reduzida taxa de distorção harmônica é alcançada. No Capítulo 2 serão apresentadas as análises qualitativa e quantitativa do conversor proposto. No Capítulo 3 será apresentado um procedimento de projeto completo do retificador monofásico On-Off ZCS Boost PFC. Já o Capítulo 4, trata da estratégia de controle utilizada, seguido dos resultados de simulação computacional e experimentais obtidos com um protótipo de 450W construído em laboratório, corroborando com a análise teórica realizada. Por fim, o Capítulo 6 contém as conclusões gerais e sugestões para trabalhos futuros.

2 ANÁLISE QUALITATIVA E QUANTITATIVA DO CONVERSOR BOOST ON-OFF ZCS PWM

2.1 Considerações iniciais

Este primeiro capítulo tem como objetivo expor o conversor Boost On-Off ZCS PWM e apresentar suas etapas de funcionamento, as principais formas de onda teóricas, análise dos planos de fase e detalhes da comutação. Na análise quantitativa será desenvolvido o equacionamento de cada etapa de operação em um período completo de chaveamento, gerando equações que permitem calcular o valor dos intervalos de tempo, tensão no capacitor ressonante e corrente nos indutores ressonantes de cada estágio. De posse destes valores, pode-se calcular o ganho estático do conversor proposto.

2.2 Descrição do conversor Boost On-Off ZCS PWM

O conversor apresentado neste trabalho consiste em um conversor Boost que opera com perdas de comutação nulas por meio de uma célula de comutação ZCS integrada ao seu circuito. Esta célula foi apresentada em [15] e consiste de dois indutores (L_{r1} e L_{r2}), três diodos ($D1$, $D2$ e $D3$), três chaves ($S1$, $S2$ e $S3$) e um capacitor (C_r) como mostrados na

Figura 2.1, associados de maneira a possibilitar a comutação (abertura e fechamento) com corrente nula em todas as chaves. Qualquer conversor tradicional, mesmo os conversores quadráticos, as estruturas Half-bridge, Full-Bridge e Push-pull, também podem fazer o uso desta célula, sendo necessária somente a correta conexão dos terminais “a” (ativo), “c” (comum) e “p” (passivo).

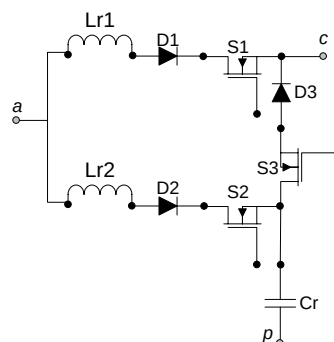


Figura 2.1 - Célula de comutação suave On-Off ZCS.

Se comparado a um conversor Quase-Ressonante PWM, esta célula apresenta as mesmas vantagens deste, que são operação com frequência constante e alta frequência de chaveamento sem perdas por comutação. Contudo, o uso dessa célula On-Off ZCS em qualquer conversor tradicional apresenta as vantagens adicionais de comutação não dissipativa para toda a faixa de carga e melhor distribuição da corrente nos semicondutores, sendo a chave principal dimensionada apenas para a corrente de carga nominal e a auxiliar apenas para a corrente ressonante, podendo-se especificar uma chave com custo reduzido. Isto pode ser visualizado na Figura 2.2 onde o item (a) apresenta a forma de onda da corrente na chave principal de um conversor Boost PWM-ZCS-QRC. Nota-se que o pico de corrente na chave é aumentado devido à etapa ressonante. Já no item (b), que demonstra as correntes nas chaves principal I_{Lr2} e auxiliar I_{Lr1} do conversor Boost On-Off ZCS proposto, a chave principal não apresenta estresse de corrente.

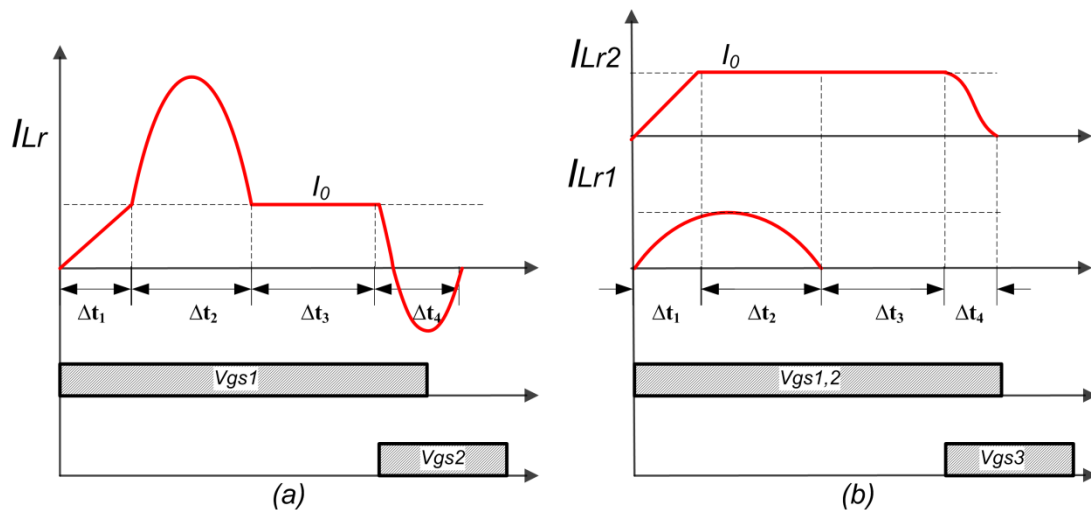


Figura 2.2 - (a) Forma de onda da corrente no conversor Boost PWM-ZCS-QRC; (b) Formas de onda das correntes no conversor Boost On-Off ZCS.

Estas características podem proporcionar a execução de um desejado conversor com pequeno tamanho e baixo peso. A topologia proposta apresenta uma desvantagem que é a necessidade de se utilizar uma chave auxiliar a mais do que as topologias ZCS usuais.

Este trabalho propõe a aplicação prática do conversor proposto operando como pré-regulador corretor do fator de potência drenando uma corrente senoidal da rede elétrica. Observa-se no circuito da Figura 2.3 que o estágio retificador ac-dc é representado por uma ponte de diodos e o estágio elevador é representado pelo conversor Boost On-Off ZCS, resultando em uma estrutura denominada Retificador Boost On-Off ZCS com alto fator de potência.

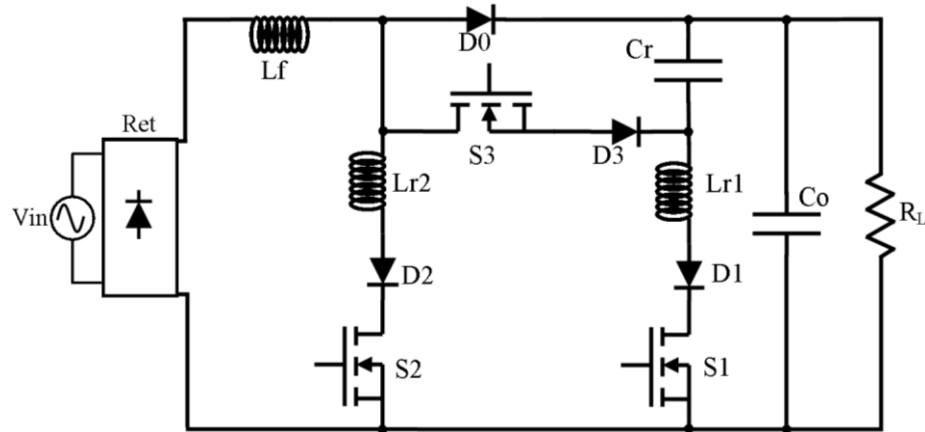


Figura 2.3 - O Retificador Boost On-Off ZCS com alto fator de potência.

Define-se cada elemento do conversor proposto apresentado na Figura 2.3:

V_{in} – Tensão de entrada ac da rede elétrica.

Ret – Ponte de diodos retificadora.

L_{r1} , L_{r2} – Indutores de ressonância da célula On-Off ZCS.

$D1$, $D2$, $D3$ – Diodos da célula On-Off ZCS.

$S1$, $S2$, $S3$ – Chaves semicondutoras da célula On-Off ZCS.

C_r – Capacitor de ressonância da célula On-Off ZCS.

D_0 - Diodo de saída.

L_f – Indutor de filtro.

C_o – Capacitor de filtro.

R_L – Resistência da carga.

2.3 Etapas de funcionamento

O funcionamento do conversor proposto será apresentado em forma de etapas de operação. Estas correspondem aos diferentes estados dos semicondutores que compõem a estrutura, ao longo de um ciclo de operação, e permitem descrever o comportamento das variáveis de interesse, que apresentam variações temporais previsíveis em função da configuração do circuito elétrico resultante em cada uma. Para o seu estudo didático e simplificação da análise, algumas condições devem ser adotadas, como:

- 1- Todos os elementos semicondutores são considerados ideais. Conclui-se que a resistência em estado de condução é nula; em estado de bloqueio é infinita e os tempos de acionamento e desligamento são infinitamente pequenos;
- 2- Os indutores e capacitores são considerados com resistência nula;

- 3- O conversor está operando no modo de condução contínua, regime permanente e com frequência de chaveamento fixa;
- 4- O indutor de boost na entrada é grande o suficiente para ser considerado com uma fonte de corrente constante I_0 .
- 5- A tensão de saída V_o é considerada como uma fonte de tensão constante livre de ripple.
- 6- A frequência de chaveamento é muito maior do que a frequência da tensão de entrada ac da rede e esta tensão é considerada constante em um período de chaveamento.

Baseado nas considerações acima descritas utiliza-se o circuito simplificado demonstrado na Figura 2.4 para explicar os seis estágios de funcionamento, considerando um único período de chaveamento.

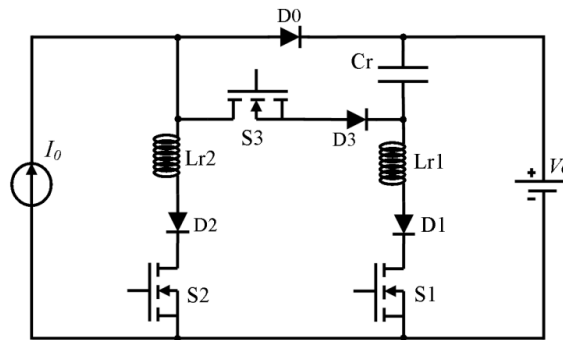


Figura 2.4 - Circuito simplificado do Boost On-Off ZCS.

A modelagem matemática do conversor Boost On-Off ZCS é desenvolvida para cada etapa de funcionamento. Serão encontrados a tensão no capacitor, as correntes nos indutores e a duração de cada etapa, com o objetivo de se calcular a expressão do ganho estático.

Além das considerações citadas anteriormente, os parâmetros definidos abaixo serão utilizados durante o desenvolvimento das equações:

$$\alpha = \frac{I_0}{V_o} \sqrt{\frac{Lr2}{Cr}} \quad (2.1)$$

$$Z_{01} = \sqrt{\frac{Lr1}{Cr}} \quad (2.2)$$

$$Z_{02} = \sqrt{\frac{Lr2}{Cr}} \quad (2.3)$$

$$\omega_{01} = 2\pi f_{01} = \frac{1}{\sqrt{Lr1 \cdot Cr}} \quad (2.4)$$

$$\omega_{02} = 2\pi f_{02} = \frac{1}{\sqrt{Lr2 \cdot Cr}} \quad (2.5)$$

Onde:

α – Condutância normalizada.

I_0 – Corrente de entrada.

V_0 – Tensão de saída.

$Lr1$ – Indutor ressonante.

$Lr2$ – Indutor ressonante.

Cr – Capacitor ressonante.

Z_{01} – Impedância característica do circuito ressonante formado por $Lr1$ e Cr .

Z_{02} – Impedância característica do circuito ressonante formado por $Lr2$ e Cr .

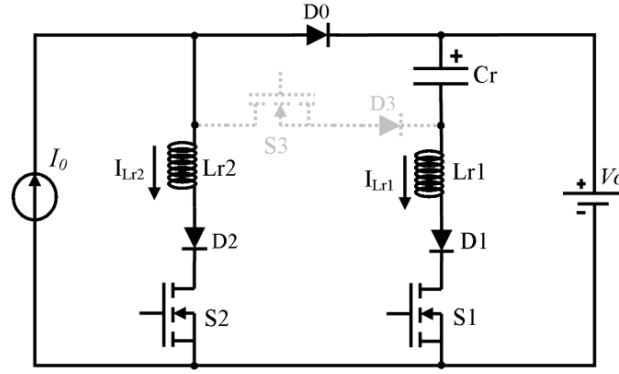
f_{01} – frequência de ressonância entre o indutor $Lr1$ e o capacitor Cr .

f_{02} – frequência de ressonância entre o indutor $Lr2$ e o capacitor Cr .

2.3.1 Primeira etapa: $\Delta t_1 [t_0-t_1]$

Primeiramente, a condição inicial é que tensão de saída do conversor é maior que a tensão de entrada e a energia armazenada no indutor está sendo transferida para a carga, onde todas as chaves controladas estão desligadas. Esta etapa inicia-se quando, no tempo t_0 , as chaves S_1 e S_2 são colocadas em condução e termina, no tempo t_1 , quando a corrente $I_{Lr2} = I_0$. Com o fechamento de S_2 , a corrente I_0 é desviada do diodo de roda livre $D0$ para o ramo desta chave, assim a corrente no indutor $Lr2$ cresce linearmente pela ação da fonte de corrente I_0 .

Como a chave $S3$ está bloqueada tem-se um ramo série ressonante no circuito, composto pela fonte de saída V_0 , o indutor $Lr1$ e o capacitor Cr . Este começa a oscilar, fazendo com que a corrente I_{Lr1} cresça senoidalmente em seu semiciclo positivo. Analisando as malhas formadas nesta etapa, conclui-se que tanto a entrada em condução da chave S_1 quanto da chave S_2 ocorrem com corrente nula sem perdas por comutação (ZCS). A próxima figura exemplifica o circuito equivalente desta primeira etapa. A parte pontilhada em cinza em todos os desenhos que seguem, indica as partes do circuito que não atuam ativamente na etapa em questão.


 Figura 2.5 - Circuito da primeira etapa de operação ($t_0 - t_1$).

Observando-se o circuito da Figura 2.5 podemos concluir as seguintes condições:

$$i_{Lr1}(t_0) = 0 \quad (2.6)$$

$$i_{Lr1}(t_1) = ? \quad (2.7)$$

$$i_{Lr2}(t_0) = 0 \quad (2.8)$$

$$i_{Lr2}(t_1) = I_0 \quad (2.9)$$

$$v_{Cr}(t_0) = 0 \quad (2.10)$$

$$v_{Cr}(t_1) = ? \quad (2.11)$$

A equação (2.12) descreve matematicamente o comportamento da tensão no indutor ressonante Lr2 neste período:

$$v_{Lr2}(t) = Lr2 \frac{d(i_{Lr2})}{dt} = V_o \quad (2.12)$$

Manipulando a expressão (2.12), chega-se na equação de corrente no indutor de ressonância Lr2 durante esta etapa de funcionamento.

$$i_{Lr2} = \frac{V_o}{Lr2} \int dt \quad (2.13)$$

$$i_{Lr2} = \frac{V_o}{Lr2} .t + i_{Lr2}(t_0) \quad (2.14)$$

$$i_{Lr2} = \frac{V_o}{Lr2} .t \quad (2.15)$$

Adota-se como condições de contorno desta etapa que $t = \Delta t_1 = t_1 - t_0$. Então:

$$i_{Lr2}(t) = I_0 \quad (2.16)$$

Dessa forma a equação (2.15) pode ser manipulada com o objetivo de se determinar a equação do tempo de duração desta etapa de funcionamento:

$$iLr2 = \frac{Vo}{Lr2} \cdot t \quad (2.17)$$

$$I_0 = \frac{Vo}{Lr2} \cdot \Delta t_1 \quad (2.18)$$

$$\Delta t_1 = \frac{I_0}{Vo} \cdot Lr2 \cdot \sqrt{\frac{Cr}{Lr2}} \quad (2.19)$$

$$\Delta t_1 = \frac{I_0}{Vo} \cdot \sqrt{Lr2^2 \cdot \frac{Cr}{Lr2}} \quad (2.20)$$

$$\Delta t_1 = \frac{I_0}{Vo} \cdot \sqrt{\frac{Lr2}{Cr}} \cdot \sqrt{Cr \cdot Lr2} \quad (2.21)$$

Como já foi definido anteriormente:

$$\omega_{01} = \frac{1}{\sqrt{Lr1 \cdot Cr}} \quad (2.22)$$

$$\omega_{02} = \frac{1}{\sqrt{Lr2 \cdot Cr}} \quad (2.23)$$

$$\alpha = \frac{I_0}{Vo} \cdot \sqrt{\frac{Lr2}{Cr}} \quad (2.24)$$

Onde a equação (2.24) representa a corrente de entrada parametrizada em função da tensão de saída. Assim o tempo para a primeira etapa é dado por:

$$\Delta t_1 = \frac{\alpha}{\omega_{02}} \quad (2.25)$$

Para o cálculo da corrente no indutor Lr1 e tensão no capacitor Cr, deve-se observar na Figura 2.5 que por se tratar de um circuito série ressonante sem amortecimento, serão utilizadas as seguintes equações genéricas:

$$iLr(t) = ILr(0) \cdot \cos(\omega_0 \cdot (t - t_0)) + \frac{Vo - Vc(0)}{Z_0} \cdot \sin(\omega_0 \cdot (t - t_0)) \quad (2.26)$$

$$vCr(t) = Vo - (Vo - Vc(0)) \cdot \cos(\omega_0 \cdot (t - t_0)) + Z_0 \cdot ILr(0) \cdot \sin(\omega_0 \cdot (t - t_0)) \quad (2.27)$$

Substituindo a equação (2.2) nas equações (2.26) e (2.27) e inserido os valores das condições iniciais, estas equações citadas acima podem ser escritas como:

$$iLr1(t) = \cancel{ILr1(0)} \cdot \cos(\omega_{01} \cdot (t)) + \frac{Vo - \cancel{Vcr(0)}}{Z_{01}} \cdot \sin(\omega_{01} \cdot (t)) \quad (2.28)$$

$$i_{Lr1}(t) = \frac{V_o}{Z_{o1}} \cdot \text{sen}(\omega_{o1} \cdot (t)) \quad (2.29)$$

$$v_{Cr}(t) = V_o - (V_o - V_{Cr}(0)) \cdot \cos(\omega_{o1} \cdot (t)) + Z_{o1} \cdot \frac{d i_{Lr1}(t)}{dt} \quad (2.30)$$

$$v_{Cr}(t) = V_o - V_o \cdot \cos(\omega_{o1} \cdot (t)) \quad (2.31)$$

2.3.2 Segunda etapa: Δt_2 [t_1 - t_2]

Esta etapa se inicia quando o diodo D0 é polarizado reversamente e a corrente de entrada I_o é completamente desviada para a chave principal S2, onde a corrente i_{Lr2} se iguala à I_o . Este estágio termina quando a corrente i_{Lr1} se anula.

Após o tempo t_1 o circuito série ressonante composto pela fonte de tensão V_o , o indutor $Lr1$ e o capacitor Cr continua a oscilar, fazendo com que a corrente i_{Lr1} cresça, passe por um máximo e decresça senoidalmente até se anular. O diodo D1 não permite a circulação do semi-ciclo negativo da corrente i_{Lr1} e o capacitor permanece carregado com tensão de $2V_o$. Assim, o objetivo de abertura da chave S1 com corrente nula é alcançado. O circuito equivalente deste estágio de operação é ilustrado na Figura 2.6.

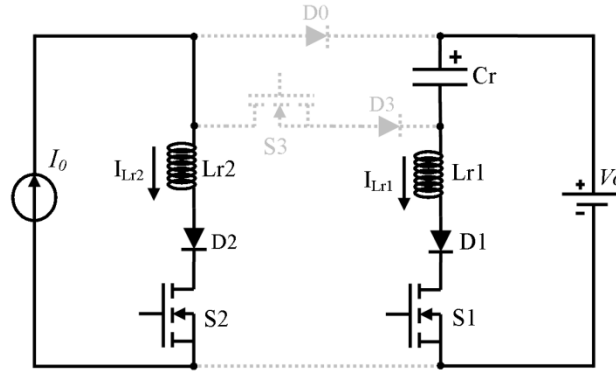


Figura 2.6 - Circuito equivalente da segunda etapa de operação ($t_1 - t_2$).

As principais variáveis elétricas deste circuito nesta etapa de operação apresentam as seguintes condições iniciais no tempo t_1 e finais no tempo t_2 :

$$i_{Lr1}(t_1) = \frac{V_o}{Z_{o1}} \cdot \text{sen}(\omega_{o1} \cdot (t)) \quad (2.32)$$

$$i_{Lr1}(t_2) = 0 \quad (2.33)$$

$$i_{Lr2}(t_1) = I_o \quad (2.34)$$

$$iLr2(t_2) = I_0 \quad (2.35)$$

$$vCr(t_1) = V_o - V_o \cdot \cos(\omega_{01} \cdot (t)) \quad (2.36)$$

$$vCr(t_2) = 2 \cdot V_o \quad (2.37)$$

Substituindo as condições iniciais citadas acima na equação genérica da corrente ressonante (2.26) tem-se a equação da corrente ressonante $iLr1$ nesta etapa:

$$iLr1(t) = \left(\frac{V_o}{Z_{01}} \cdot \text{sen}(\omega_{01} \cdot (t)) \right) \cdot \cos(\omega_{01} \cdot (t)) + \frac{V_o - (V_o - V_o \cdot \cos(\omega_{01} \cdot (t)))}{Z_{01}} \cdot \text{sen}(\omega_{01} \cdot (t)) \quad (2.38)$$

Das condições de contorno desta etapa tem-se que $t = \Delta t_2 = t_2 - t_1$ e através da condição final da corrente $iLr2$ apresentada em (2.35), a equação (2.38) pode ser manipulada com o objetivo de se determinar a equação do tempo de duração deste estágio de operação:

$$iLr1(\Delta t_2) = \frac{1}{Z_{01}} \left((V_o \cdot \text{sen}(\omega_{01} \cdot (\Delta t_2))) \cdot \cos(\omega_{01} \cdot (\Delta t_2)) + \right. \quad (2.39)$$

$$\left. + V_o - (V_o - V_o \cdot \cos(\omega_{01} \cdot (\Delta t_2))) \cdot \text{sen}(\omega_{01} \cdot (\Delta t_2)) \right) \quad (2.40)$$

$$iLr1(\Delta t_2) = \frac{V_o}{Z_{01}} \cdot (\text{sen}(\omega_{01} \cdot (\Delta t_2)) + \omega_{01} \cdot (\Delta t_2)) \quad (2.41)$$

$$iLr1(\Delta t_2) = \frac{V_o}{Z_{01}} \cdot \text{sen}(2\omega_{01} \cdot (\Delta t_2)) \quad (2.42)$$

Sabendo que $iLr1(t_2) = 0$:

$$\frac{V_o}{Z_{01}} \cdot \text{sen}(2\omega_{01} \cdot (\Delta t_2)) = 0 \quad (2.43)$$

$$\text{sen}(2\omega_{01} \cdot (\Delta t_2)) = 0 \quad (2.44)$$

$$2\omega_{01} \cdot (\Delta t_2) = \arcsen(0) \quad (2.45)$$

$$2\omega_{01} \cdot (\Delta t_2) = \pi \quad (2.46)$$

$$\Delta t_2 = \frac{\pi}{2 \cdot \omega_{01}} \quad (2.47)$$

2.3.3 Terceira etapa: Δt_3 [t_2 - t_3]

A terceira etapa tem início com a corrente $iLr1 = 0$ no tempo t_2 e termina com o fechamento da chave S3 no tempo t_3 . Durante este estágio a chave S2 continua fechada e

conduzindo a corrente I_0 , caracterizando somente a etapa de armazenamento de energia no indutor de entrada boost L_f . Esta etapa finaliza-se quando a chave auxiliar S_3 entra em condução em modo ZCS, uma vez que a mesma conduzirá a corrente ressonante entre L_{r2} e Cr . A Figura 2.7 mostra o circuito correspondente a esta etapa e os as formas de ondas teóricas deste intervalo estão representadas na Figura 2.11 entre os tempos t_2 e t_3 .

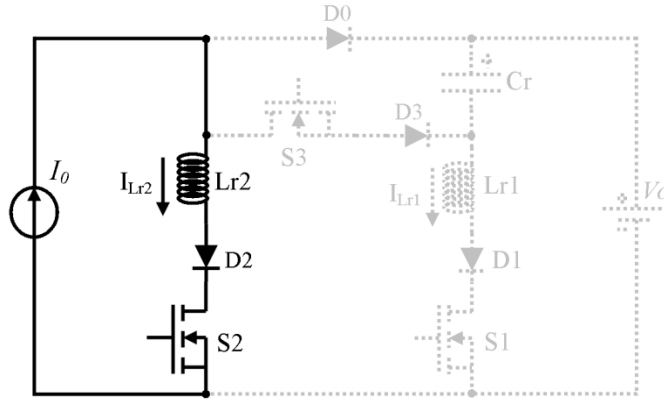


Figura 2.7 - Circuito equivalente da terceira etapa de operação ($t_2 - t_3$).

Os valores de corrente e tensão nos indutores e capacitor ressonantes no tempo inicial e final deste estágio de operação são descritos pelas seguintes equações:

$$i_{Lr1}(t_2) = 0 \quad (2.48)$$

$$i_{Lr1}(t_3) = 0 \quad (2.49)$$

$$i_{Lr2}(t_2) = I_0 \quad (2.50)$$

$$i_{Lr2}(t_3) = I_0 \quad (2.51)$$

$$v_{Cr}(t_2) = 2.V_o \quad (2.52)$$

$$v_{Cr}(t_3) = 2.V_o \quad (2.53)$$

Definindo-se D como sendo a razão cíclica dos pulsos nas chaves principal S_2 e auxiliar S_1 , ou seja, a fração do período total de chaveamento T em que estas chaves estão ligadas, pode-se encontrar o tempo de duração desta terceira etapa:

$$\Delta t_3 = D \cdot T - \Delta t_2 - \Delta t_1 \quad (2.54)$$

$$\Delta t_3 = D \cdot T - \frac{\alpha}{\omega_{02}} - \frac{\pi}{2\omega_{01}} \quad (2.55)$$

2.3.4 Quarta etapa: Δt_4 [t_3 - t_4]

Esta etapa inicia-se com o fechamento da chave auxiliar S3 no tempo t_3 e termina com a abertura da chave principal S2 no tempo t_4 . Como o capacitor ressonante C_r está carregado com tensão de $2V_o$, o diodo D3 é polarizado diretamente quando S3 entra em condução com corrente nula (ZCS). Ocorre uma ressonância entre o indutor L_{r2} e o capacitor C_r , forçando o decréscimo da corrente i_{Lr2} . Assim, esta corrente decresce cossenoidalmente enquanto a corrente na chave S3 (i_{S3}), que é a corrente de descarga do capacitor, aumenta senoidalmente. Este estágio termina quando i_{Lr2} chega a zero, proporcionando a condição para o desligamento da chave principal S2 com corrente nula. O circuito equivalente deste estado de operação é ilustrado na Figura 2.8:

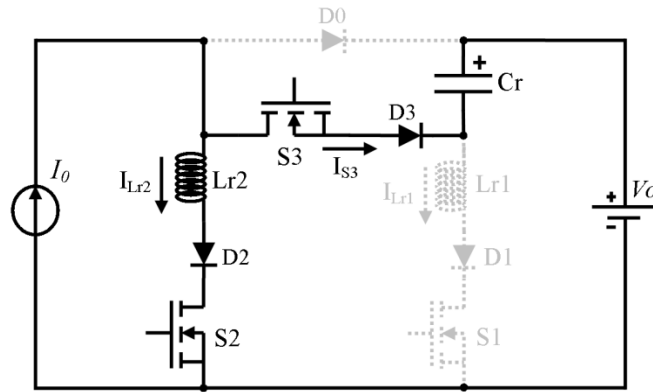


Figura 2.8 - Circuito equivalente da quarta etapa de operação ($t_3 - t_4$).

Para esta etapa, têm-se as condições finais e iniciais das correntes e tensão nos indutores e capacitores ressonantes descritas abaixo:

$$i_{Lr1}(t_3) = 0 \quad (2.56)$$

$$i_{Lr1}(t_4) = 0 \quad (2.57)$$

$$i_{Lr2}(t_3) = I_0 \quad (2.58)$$

$$i_{Lr2}(t_4) = 0 \quad (2.59)$$

$$v_{Cr}(t_3) = 2.V_o \quad (2.60)$$

$$v_{Cr}(t_4) = ? \quad (2.61)$$

Da mesma forma que a primeira etapa de funcionamento, onde foram utilizadas duas equações genéricas, aqui na quarta etapa, far-se-á o uso de duas outras equações, que regem o funcionamento do circuito série ressonante com o capacitor em paralelo com a carga,

representado pela Fig. 2.6. As equações da corrente no indutor $Lr2$ e tensão no capacitor Cr são encontradas a partir das seguintes análises:

$$iLr2(t) = iCr(t) + I_0 = Cr \cdot \frac{dvCr(t)}{dt} + I_0 \quad (2.62)$$

$$vCr(t) = Vo - vLr2 = Vo - Lr2 \frac{diLr2(t)}{dt} \quad (2.63)$$

Derivando (2.62):

$$\frac{diLr2(t)}{dt} = Cr \cdot \frac{d^2vCr(t)}{dt^2} \quad (2.64)$$

Substituindo (2.64) em (2.63):

$$vCr(t) = Vo - vLr2 = Vo - Lr2 \cdot Cr \cdot \frac{d^2vCr(t)}{dt^2} \quad (2.65)$$

Dividindo (2.65) por $Lr2 \cdot Cr$:

$$\frac{d^2vCr(t)}{dt^2} + vCr(t) \cdot \omega_{02}^2 - Vo \cdot \omega_{02}^2 = 0 \quad (2.66)$$

Aplicando a transformada de Laplace em (2.66) tem-se:

$$s^2 \cdot vCr(s) - s \cdot vCr(0) - \frac{dvCr(0)}{ds} + vCr(s) \cdot \omega_{02}^2 - \frac{Vo \cdot \omega_{02}^2}{s} = 0 \quad (2.67)$$

$$vCr(s) \cdot (s^2 + \omega_{02}^2) - s \cdot vCr(0) - \frac{dvCr(0)}{ds} - \frac{Vo \cdot \omega_{02}^2}{s} = 0 \quad (2.68)$$

$$vCr(s) = vCr(0) \cdot \left(\frac{s}{s^2 + \omega_{02}^2} \right) + \frac{Vo \cdot \omega_{02}^2}{s} \cdot \left(\frac{1}{s^2 + \omega_{02}^2} \right) + \frac{dvCr(0)}{ds} \cdot \left(\frac{1}{s^2 + \omega_{02}^2} \right) \quad (2.69)$$

$$vCr(s) = vCr(0) \cdot \left(\frac{s}{s^2 + \omega_{02}^2} \right) + Vo \omega_{02} \cdot \frac{1}{s} \cdot \left(\frac{\omega_{02}}{s^2 + \omega_{02}^2} \right) + \frac{dvCr(0)}{ds} \cdot \frac{1}{\omega_{02}} \cdot \left(\frac{\omega_{02}}{s^2 + \omega_{02}^2} \right) \quad (2.70)$$

Voltando a equação (2.70) para o domínio do tempo:

$$vCr(t) = vCr(0) \cdot \cos(\omega_{02}t) + Vo \omega_{02} \cdot \int_0^t \text{sen}(\omega_{02}t) + \frac{dvCr(0)}{dt} \cdot \frac{\text{sen}(\omega_{02}t)}{\omega_{02}} \quad (2.71)$$

$$vCr(t) = vCr(0) \cdot \cos(\omega_{02}t) - Vo \cos(\omega_{02}t) + Vo + \frac{dvCr(0)}{dt} \cdot \frac{\text{sen}(\omega_{02}t)}{\omega_{02}} \quad (2.72)$$

$$vCr(t) = (vCr(0) - Vo) \cdot \cos(\omega_{02}t) + Vo + \frac{dvCr(0)}{dt} \cdot \frac{\text{sen}(\omega_{02}t)}{\omega_{02}} \quad (2.73)$$

Aplicando-se as condições iniciais em (2.62):

$$iLr2(t_3) = Cr \cdot \frac{dvCr(t_3)}{dt} + I_0 \quad (2.74)$$

$$\frac{dv_{Cr}(t_3)}{dt} = \frac{iLr2(t_3)}{Cr} - \frac{I_0}{Cr} \quad (2.75)$$

Substituindo-se (2.75) em (2.73) encontra-se a equação genérica da tensão no capacitor ressonante do circuito ilustrado na Figura 2.8:

$$v_{Cr}(t) = (v_{Cr}(t_3) - V_o) \cdot \cos(\omega_{02}t) + V_o + \left(\frac{iLr2(t_3) - I_0}{Cr} \right) \cdot \frac{\text{sen}(\omega_{02}t)}{\omega_{02}} \quad (2.76)$$

$$v_{Cr}(t) = V_o - (V_o - v_{Cr}(t_3)) \cdot \cos(\omega_{02}t) + Z_{02} \cdot (iLr2(t_3) - I_0) \cdot \text{sen}(\omega_{02}t) \quad (2.77)$$

Substituindo a derivada de (2.77) em (2.62) têm-se a equação genérica da corrente no indutor ressonante Lr2 do circuito ilustrado na Figura 2.8:

$$iLr2(t) = I_0 + \frac{(V_o - v_{Cr}(t_3))}{Z_{02}} \cdot \text{sen}(\omega_{02}t) + \cos(\omega_{02}t) \cdot (iLr2(t_3) - I_0) \quad (2.78)$$

Substituindo-se as condições iniciais nas equações genéricas de tensão e corrente ressonantes obtêm-se as equações que regem o comportamento destas variáveis nesta etapa de operação:

$$v_{Cr}(t) = V_o - (V_o - 2V_o) \cdot \cos(\omega_{02}t) + Z_{02} \cdot (\cancel{I_0} - I_0) \cdot \text{sen}(\omega_{02}t) \quad (2.79)$$

$$v_{Cr}(t) = V_o + V_o \cdot \cos(\omega_{02}t) \quad (2.80)$$

$$iLr2(t) = I_0 + \frac{(V_o - 2V_o)}{Z_{02}} \cdot \text{sen}(\omega_{02}t) + \cos(\omega_{02}t) \cdot (\cancel{I_0} - I_0) \quad (2.81)$$

$$iLr2(t) = I_0 - \frac{V_o}{Z_{02}} \cdot \text{sen}(\omega_{02}t) \quad (2.82)$$

Das condições de contorno tem-se que $t = \Delta t_4 = t_4 - t_3$ e pela condição final da corrente no indutor Lr2 no tempo t_4 , manipula-se (2.82) para encontrar a equação do tempo de duração desta etapa:

$$iLr2(\Delta t_4) \cdot Z_{02} = I_0 \cdot Z_{02} - V_o \cdot \text{sen}(\omega_{02}\Delta t_4) \quad (2.83)$$

$$\cancel{0 \cdot Z_{02}} = I_0 \cdot Z_{02} - V_o \cdot \text{sen}(\omega_{02}\Delta t_4) \quad (2.84)$$

$$\text{sen}(\omega_{02}\Delta t_4) = \frac{I_0 \cdot Z_{02}}{V_o} \quad (2.85)$$

$$\omega_{02}\Delta t_4 = \arcsen(\alpha) \quad (2.86)$$

$$\Delta t_4 = \frac{\arcsen(\alpha)}{\omega_{02}} \quad (2.87)$$

Substituindo-se a equação (2.87) na equação (2.80), pode-se determinar o valor da tensão no capacitor Cr no final deste estágio de operação:

$$vCr(\Delta t_4) = Vo + Vo \cdot \cos(\omega_{02} \cdot \Delta t_4) \quad (2.88)$$

$$vCr = Vo + Vo \cdot \cos\left(\cancel{\omega_{02}} \cdot \left(\frac{\arcsen(\alpha)}{\cancel{\omega_{02}}}\right)\right) \quad (2.89)$$

$$vCr = Vo + Vo \cdot \cos(\arcsen(\alpha)) \quad (2.90)$$

Abaixo realiza-se o cálculo de $\cos(\arcsen(\alpha))$. Sabe-se que:

$$\cos^2(a) + \sin^2(a) = 1 \quad (2.91)$$

$$\cos^2(a) = 1 - \sin^2(a) \quad (2.92)$$

Supondo que:

$$a = \arcsen(\alpha) \quad (2.93)$$

Têm-se:

$$\cos^2(\arcsen(\alpha)) = 1 - \sin^2(\arcsen(\alpha)) \quad (2.94)$$

Sabendo-se que:

$$\sin(\arcsen(a)) = a \quad (2.95)$$

Assim:

$$\cos^2(\arcsen(\alpha)) = 1 - \alpha^2 \quad (2.96)$$

$$\cos(\arcsen(\alpha)) = \sqrt{1 - \alpha^2} \quad (2.97)$$

Substituindo a equação (2.97) em (2.90) encontra-se o valor da tensão no capacitor Cr:

$$vCr = Vo + Vo \cdot \sqrt{1 - \alpha^2} \quad (2.98)$$

$$vCr = Vo \cdot (1 + \sqrt{1 - \alpha^2}) \quad (2.99)$$

2.3.5 Quinta etapa: Δt_5 [t_4 - t_5]

Esta etapa tem início quando a corrente i_{Lr2} se anula e a chave principal S2 abre com corrente nula (ZCS). Durante este estágio de operação o capacitor Cr continua a se descarregar, porém linearmente, com o valor de corrente I_0 . Quando este capacitor se descarrega totalmente, ou seja, a tensão em seus terminais é nula, sua corrente decresce até

zero e a chave S3 pode ser desligada em modo ZCS. A corrente I_0 então é desviada para o diodo D0, caracterizando o fim desta quinta etapa. O circuito que representa este estágio de operação pode ser visto na figura a seguir:

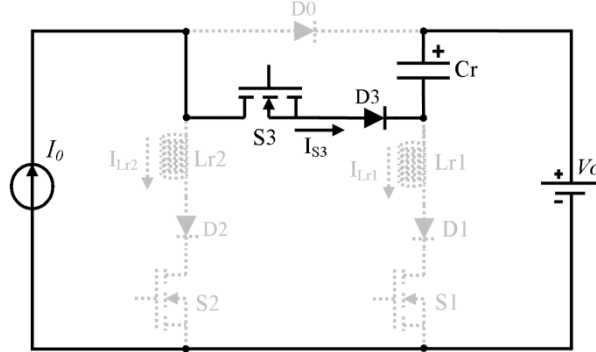


Figura 2.9 - Circuito equivalente da quinta etapa de operação ($t_4 - t_5$).

Nessa etapa, o circuito da Figura 2.9 apresenta as seguintes condições iniciais no tempo t_4 e finais no tempo t_5 :

$$i_{Lr1}(t_4) = 0 \quad (2.100)$$

$$i_{Lr1}(t_5) = 0 \quad (2.101)$$

$$i_{Lr2}(t_4) = 0 \quad (2.102)$$

$$i_{Lr2}(t_5) = 0 \quad (2.103)$$

$$v_{Cr}(t_4) = V_o \cdot (1 + \sqrt{1 - \alpha^2}) \quad (2.104)$$

$$v_{Cr}(t_5) = 0 \quad (2.105)$$

As equações abaixo descrevem o comportamento do circuito equivalente desta etapa de funcionamento ilustrado na Figura 2.9:

$$i_{Cr}(t) = Cr \frac{d(v_{Cr})}{dt} \quad (2.106)$$

$$i_{Cr}(t) = -I_0 \quad (2.107)$$

Substituindo-se a equação (2.107) na equação (2.106), encontra-se a equação de tensão no capacitor ressonante Cr que rege esta etapa de funcionamento.

$$-I_0 = Cr \frac{d(v_{Cr})}{dt} \quad (2.108)$$

$$v_{Cr} = \frac{-I_0}{Cr} \int dt \quad (2.109)$$

$$vCr(t) = \frac{-I_0}{Cr} \cdot t + vCr(t_4) \quad (2.110)$$

Substitui-se a condição inicial da tensão do capacitor Cr nesta etapa, encontrada em (2.107):

$$vCr(t) = Vo \cdot \left(1 + \sqrt{1 - \alpha^2}\right) - \frac{I_0}{Cr} \cdot t \quad (2.111)$$

Considerando a tensão final do capacitor Cr no fim desta etapa e também as condições de contorno $t = \Delta t_5 = t_5 - t_4$, a equação (2.111) pode ser manipulada para obter-se a equação do tempo de duração desta etapa de funcionamento:

$$vCr(\Delta t_5) = Vo \cdot \left(1 + \sqrt{1 - \alpha^2}\right) - \frac{I_0}{Cr} \cdot \Delta t_5 \quad (2.112)$$

$$0 = Vo \cdot \left(1 + \sqrt{1 - \alpha^2}\right) - \frac{I_0}{Cr} \cdot \Delta t_5 \quad (2.113)$$

$$\Delta t_5 = \frac{Vo}{I_0} \cdot Cr \cdot \left(1 + \sqrt{1 - \alpha^2}\right) \quad (2.114)$$

$$\Delta t_5 = \left(\frac{Vo}{I_0} + \frac{Vo}{I_0} \cdot \sqrt{1 - \alpha^2} \right) \cdot Cr \cdot \sqrt{\frac{Lr2}{Lr2}} \quad (2.115)$$

$$\Delta t_5 = \left(\frac{Vo}{I_0} + \frac{Vo}{I_0} \cdot \sqrt{1 - \alpha^2} \right) \cdot \sqrt{\frac{Cr^2 \cdot Lr2}{Lr2}} \quad (2.116)$$

$$\Delta t_5 = \left(\frac{Vo}{I_0} \cdot \sqrt{\frac{Cr}{Lr2}} + \frac{Vo}{I_0} \cdot \sqrt{1 - \alpha^2} \cdot \sqrt{\frac{Cr}{Lr2}} \right) \cdot \sqrt{Cr \cdot Lr2} \quad (2.117)$$

$$\Delta t_5 = \frac{1}{\omega_{02}} \cdot \left(\frac{1}{\alpha} + \frac{1}{\alpha} \cdot \sqrt{1 - \alpha^2} \right) \quad (2.118)$$

$$\Delta t_5 = \frac{1}{\omega_{02}} \cdot \left(\frac{1}{\alpha} + \sqrt{\frac{1}{\alpha^2} - 1} \right) \quad (2.119)$$

2.3.6 Sexta Etapa: Δt_6 [t_5 - t_6]

Este estágio de operação tem início com a abertura da chave S3 em ZCS e termina com o fechamento das duas chaves S1 e S2, dando início à primeira etapa de operação novamente em um novo período de chaveamento. Durante esta etapa, a corrente de entrada I_0 alimenta a carga e o capacitor de filtro através do diodo D0, proporcionando condições para entrada de condução da chave principal S2 com corrente nula. O circuito equivalente correspondente a este estágio é demonstrado na Figura 2.10.

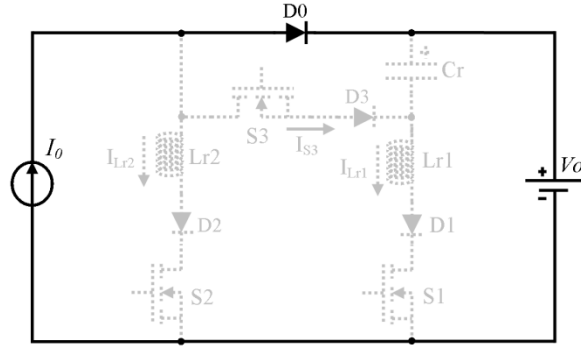


Figura 2.10 - Circuito equivalente da sexta etapa de operação ($t_5 - t_6$).

As condições iniciais e finais do circuito equivalente desta etapa são descritas abaixo:

$$i_{Lr1}(t_5) = 0 \quad (2.120)$$

$$i_{Lr1}(t_6) = 0 \quad (2.121)$$

$$i_{Lr2}(t_5) = 0 \quad (2.122)$$

$$i_{Lr2}(t_6) = 0 \quad (2.123)$$

$$v_{Cr}(t_5) = 0 \quad (2.124)$$

$$v_{Cr}(t_6) = 0 \quad (2.125)$$

A equação do tempo de duração desta etapa pode ser definida como o período de chaveamento menos as cinco etapas descritas anteriormente.

$$\Delta t_6 = T - (\Delta t_1 + \Delta t_2 + \Delta t_3 + \Delta t_4 + \Delta t_5) \quad (2.126)$$

As formas de onda teóricas das tensões e correntes nos principais elementos do conversor nas seis etapas de operação, ou um período de chaveamento, são demonstradas na Figura 2.11.

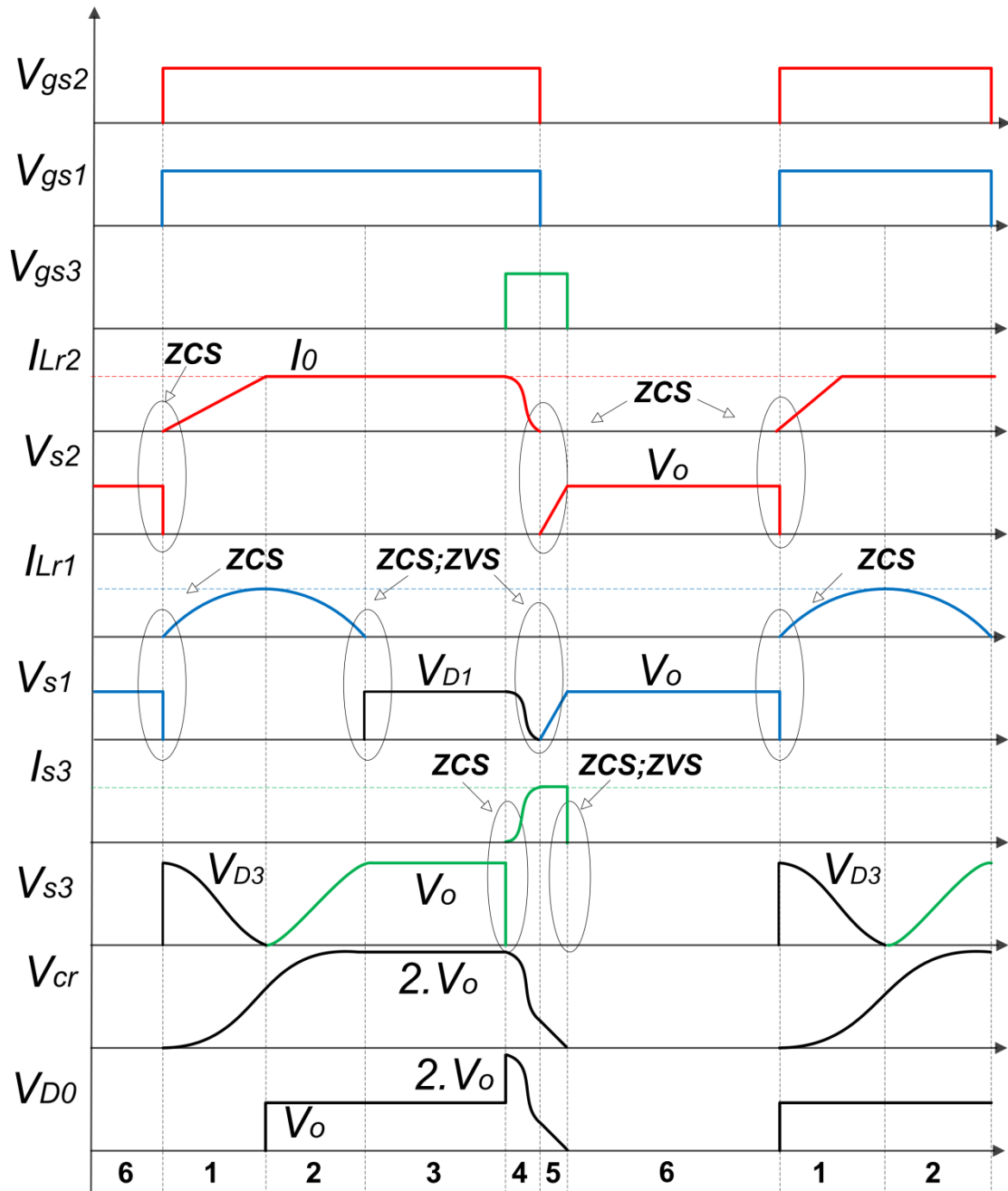


Figura 2.11 – Principais formas de onda teóricas do conversor Boost On-Off ZCS operando em modo de condução contínua e regime permanente.

2.4 Plano de fases

Pode-se obter outra visualização dos modos de operação do conversor através dos planos de fases. Para o conversor proposto serão traçados dois planos de fases, pois existem duas malhas ressonantes distintas, uma representada pelo indutor L_{r1} com o capacitor C_r e outra representada pelo indutor L_{r2} com o capacitor C_r .

O primeiro plano de fase, mostrado na Figura 2.12, representa a variação da corrente i_{Lr1} parametrizada, pela variação da tensão V_{Cr} . Observa-se que esta corrente ressonante é puramente senoidal, sendo composta apenas do seu semi-ciclo positivo, devido à presença do diodo D1 na malha ressonante.

O segundo plano, demonstrado na Figura 2.13, representa a variação da corrente i_{Lr2} parametrizada, pela variação da tensão V_{Cr} no capacitor ressonante, explicitando as etapas de funcionamento do conversor relacionadas à segunda malha ressonante, onde a corrente i_{Lr2} circula. Nota-se que na primeira etapa, a corrente cresce linearmente até atingir o valor da corrente de entrada I_0 . Durante as etapas 2 e 3, a corrente na chave S2 se mantém constante no valor I_0 , caracterizando-se como as etapas de armazenamento de energia do conversor. Na quarta etapa, ou etapa ressonante, a corrente i_{Lr2} atinge o valor zero e o capacitor C_r , inicialmente carregado em $2V_o$, inicia sua descarga. Na etapa 5, com a chave S2 aberta, o capacitor finaliza sua descarga linear de energia até zerar sua tensão, conduzindo a corrente I_0 para a carga. Esta corrente continua a alimentar a carga no sexto estágio de operação através do diodo D0.

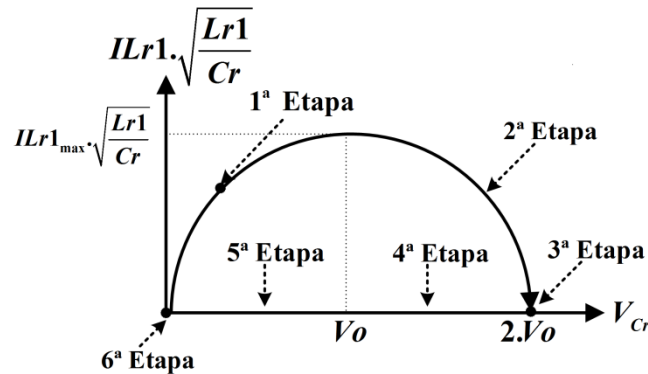


Figura 2.12 – Plano de fase da malha ressonante $Lr1-Cr$ do conversor Boost On-Off ZCS.

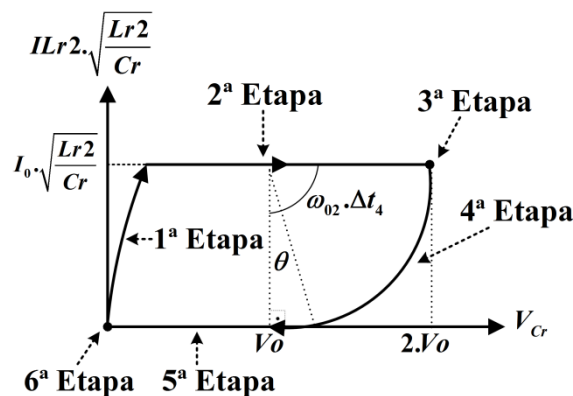


Figura 2.13 – Plano de fase da malha $Lr2-Cr$ do conversor Boost On-Off ZCS.

2.5 Cálculo do ganho estático

Nesta seção será encontrada a equação do ganho estático do conversor proposto a partir da simplificação do circuito demonstrado na Figura 2.3 e suas etapas de funcionamento descritas anteriormente, assumindo a idealidade de todos os elementos. Analisando a malha externa do circuito simplificado demonstrada na Figura 2.14, observa-se que o ganho pode ser encontrado através da tensão média no diodo D0 durante todas as etapas de operação do conversor.

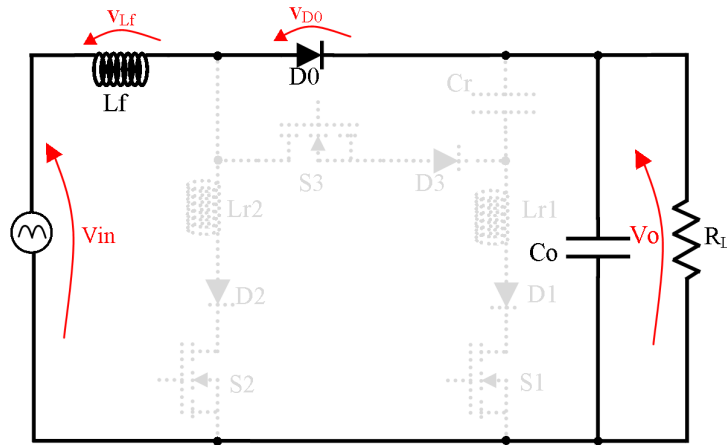


Figura 2.14 – Malha externa do circuito do conversor.

Abaixo tem-se as equações de tensão do circuito acima:

$$V_{in} - V_{Lf} - V_{D0} - V_o = 0 \quad (2.127)$$

$$V_{in(med)} - V_{Lf(med)} - V_{D0(med)} - V_{o(med)} = 0 \quad (2.128)$$

Sabe-se da literatura que a tensão média de um indutor em um período de chaveamento é nula. Para simplificação, V_{in} e V_o são tensões contínuas com ausência de ondulação e por fim encontra-se a relação de tensão de saída por tensão de entrada, o que caracteriza o ganho estático.

$$V_{in(med)} - \cancel{V_{Lf(med)}} - V_{D0(med)} - V_{o(med)} = 0 \quad (2.129)$$

$$V_{in} - V_{D0(med)} - V_o = 0 \quad (2.130)$$

$$V_{in} = V_o + V_{D0(med)} \quad (2.131)$$

Sabe-se que:

$$G = \frac{V_o}{V_{in}} \quad (2.132)$$

Substituindo (2.131) em (2.132):

$$G = \frac{V_o}{V_o + V_{D0(med)}} \quad (2.133)$$

A Tabela 2.1 apresenta as equações da tensão $V_{D0}(t)$ e dos intervalos de tempo obtidos em cada etapa de operação. Estes serão usados para o cálculo da tensão média no diodo D0.

Tabela 2.1 – Valores de $V_{D0}(t)$ e tempo de cada etapa de operação do conversor.

Etapas	$V_{D0}(t)$	Δt
1ª Etapa	0	$\Delta t_1 = \frac{\alpha}{\omega_{02}}$
2ª Etapa	$-V_o$	$\Delta t_2 = \frac{\pi}{2 \cdot \omega_{01}}$
3ª Etapa	$-V_o$	$\Delta t_3 = D \cdot T - \frac{\alpha}{\omega_{02}} - \frac{\pi}{2 \omega_{01}}$
4ª Etapa	$-vCr(t) = -V_o - V_o \cdot \cos(\omega_{02}t)$	$\Delta t_4 = \frac{\arcsen(\alpha)}{\omega_{02}}$
5ª Etapa	$-vCr(t) = -V_o \cdot (1 + \sqrt{1 - \alpha^2}) + \frac{I_0}{Cr} \cdot t$	$\Delta t_5 = \frac{1}{\omega_{02}} \cdot \left(\frac{1}{\alpha} + \sqrt{\frac{1}{\alpha^2} - 1} \right)$
6ª Etapa	0	$\Delta t_6 = T - (\Delta t_1 + \Delta t_2 + \Delta t_3 + \Delta t_4 + \Delta t_5)$

$$V_{D0(med)} = \frac{1}{T} \cdot \left(\int_0^{\Delta t_1} 0 dt + \int_0^{\Delta t_2} -V_o dt + \int_0^{\Delta t_3} -V_o dt + \int_0^{\Delta t_4} -V_o dt + \int_0^{\Delta t_4} -V_o \cdot \cos(\omega_{02}t) dt + \right. \\ \left. + \int_0^{\Delta t_5} -V_o \cdot (1 + \sqrt{1 - \alpha^2}) dt + \int_0^{\Delta t_5} \frac{I_0}{Cr} \cdot t dt + \int_0^{\Delta t_6} 0 \right) \quad (2.134)$$

$$V_{D0(med)} = -f \cdot V_o \cdot \left[\cancel{\Delta t_2} + DT - \cancel{\Delta t_2} - \Delta t_1 - \cancel{\Delta t_4} + \cancel{\Delta t_4} + \frac{\alpha}{\omega_{02}} + \Delta t_5 \cdot \left(\sqrt{1 - \alpha^2} + 1 - \frac{I_0 \Delta t_5}{V_o \cdot 2Cr} \right) \right] \quad (2.135)$$

$$V_{D0(med)} = -f \cdot V_o \cdot \left[DT - \frac{\alpha}{\omega_{02}} + \frac{\alpha}{\omega_{02}} + \Delta t_5 \cdot \left(\sqrt{1 - \alpha^2} + 1 - \frac{I_0 \Delta t_5}{V_o \cdot 2Cr} \right) \right] \quad (2.136)$$

$$V_{D0(med)} = -f \cdot Vo \cdot \left[DT + \Delta t_5 \cdot \left(\sqrt{1-\alpha^2} + 1 - \frac{I_0 \Delta t_5}{Vo \cdot 2Cr} \right) \right] \quad (2.137)$$

$$V_{D0(med)} = -f \cdot Vo \cdot \left[DT + \left(\frac{1}{\omega_{02} \cdot \alpha} + \frac{\sqrt{1-\alpha^2}}{\omega_{02} \cdot \alpha} \right) \cdot \left(\frac{1 + \sqrt{1-\alpha^2}}{2} \right) \right] \quad (2.138)$$

$$V_{D0(med)} = -\frac{f \cdot Vo}{\omega_{02}} \cdot \left(D \cdot T \cdot \omega_{02} + \frac{1 + \sqrt{1-\alpha^2}}{\alpha} - \frac{\alpha^2}{2} \right) \quad (2.139)$$

Substituindo a equação (2.139) em (2.133) tem-se a equação final do ganho estático:

$$G = \frac{Vo}{Vo \cdot \left[1 - \frac{f}{\omega_{02}} \cdot \left(D \cdot T \cdot \omega_{02} + \frac{1 + \sqrt{1-\alpha^2}}{\alpha} - \frac{\alpha^2}{2} \right) \right]} \quad (2.140)$$

$$G = \frac{1}{1 - \frac{f \cdot D \cdot \omega_{02}}{\omega_{02} \cdot f} - \frac{f}{\omega_{02}} \cdot \left(\frac{1 + \sqrt{1-\alpha^2}}{\alpha} - \frac{\alpha^2}{2} \right)} \quad (2.141)$$

$$G = \frac{1}{(1-D) - \frac{f}{\omega_{02}} \cdot \left(\frac{1 + \sqrt{1-\alpha^2}}{\alpha} - \frac{\alpha^2}{2} \right)} \quad (2.142)$$

Rearranjando-se a equação (2.142) pode-se encontrar a equação da razão cíclica D em função do ganho estático e da carga parametrizada.

$$D = 1 - \frac{1}{G} - \frac{f}{\omega_{02}} \cdot \left(\frac{1 + \sqrt{1-\alpha^2}}{\alpha} - \frac{\alpha^2}{2} \right) \quad (2.143)$$

2.6 Gráficos do ganho estático do conversor Boost On-Off ZCS

Através da equação do ganho estático, calculada na seção anterior, é possível analisar o comportamento do conversor frente a condições de carga distintas.

O gráfico da Figura 2.15 demonstra uma análise do ganho estático em função da razão cíclica para diferentes valores de condutância normalizada α , considerando-se o valor da frequência de ressonância f_{02} muito maior que a frequência de chaveamento f . Observa-se que quanto maior o valor de α , mais a curva do ganho do conversor proposto se aproxima de uma curva semelhante para um conversor Boost tradicional.

Foi realizada também uma análise da variação da razão cíclica em função da condutância normalizada para alguns valores de ganho, mostrada no gráfico da Figura 2.16.

Nota-se que para um valor de α menor que 0,1 o conversor proposto apresenta fortes características de um conversor quase-ressonante.

O gráfico da Figura 2.17 apresenta a variação do ganho estático em função da razão cíclica para diferentes valores de relação de frequência f/f_{02} , fixando-se o valor da carga parametrizada no seu valor nominal. Este gráfico deixa clara a influência desta relação na curva do ganho estático, onde quanto maior a frequência de ressonância f_{02} em relação à de chaveamento f , mais as características de ganho se aproximam de um conversor Boost PWM tradicional. Comparando este gráfico com o gráfico da Figura 2.15, que demonstra a variação do ganho pela razão cíclica para diversos valores de carga parametrizada α , nota-se que a variação da relação de frequência citada anteriormente causa maiores impactos na curva do ganho do que a variação da carga. Logo, com um adequado dimensionamento dos elementos ressoantes, o conversor Boost On-Off ZCS opera com características de ganho muito próximas da topologia tradicional Boost PWM.

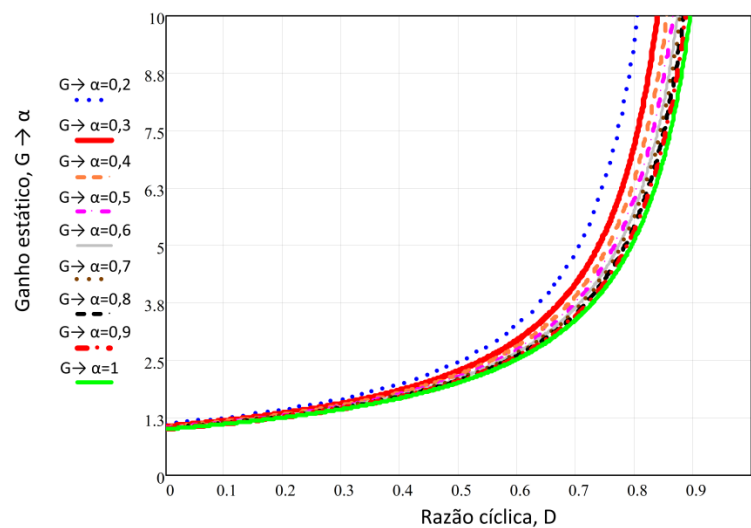


Figura 2.15 – Gráfico do ganho estático em função da razão cíclica para diferentes valores de α .

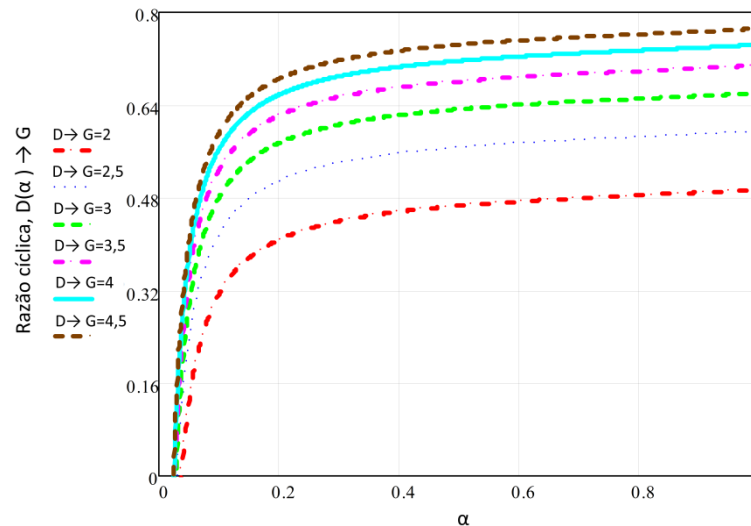


Figura 2.16 - Gráfico da razão cíclica em função da condutância normalizada α para diferentes valores de ganho G .

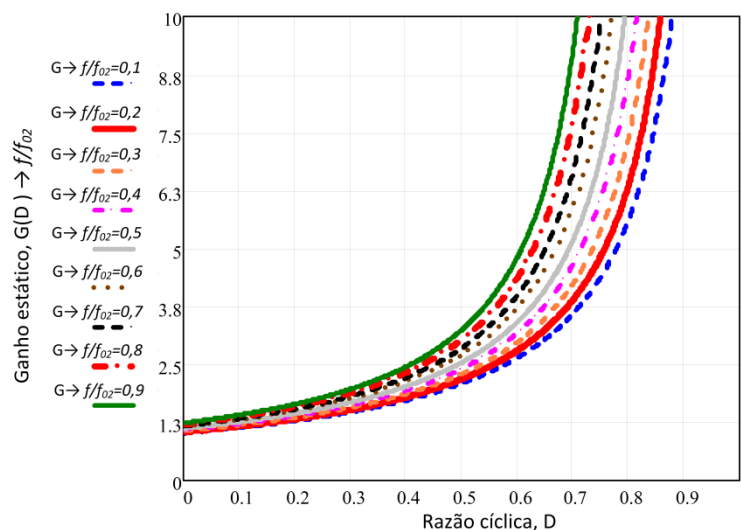


Figura 2.17 – Gráfico do ganho estático em função da razão cíclica para diferentes valores de relação de frequência f/f_{02} .

2.7 Cálculo das corrente médias, eficazes e de pico nos semicondutores do conversor Boost On-Off ZCS

Para uma correta especificação dos componentes a serem utilizados no conversor proposto, é recomendado o cálculo dos valores das correntes médias, eficazes e de pico, bem como a tensão em cada elemento semiconductor. Esta seção trata dos cálculos das equações genéricas para estas grandezas elétricas, utilizando como ferramenta de cálculo o programa MathCad®.

2.7.1 Cálculo da corrente na chave principal (S2)

A corrente na chave principal S2 é a mesma que circula pelo indutor ressonante Lr2, denominada iLr2. O valor eficaz desta corrente é definido por:

$$ILr2_{rms} = \sqrt{\frac{1}{T} \cdot \int_0^T iLr2^2(t) dt} \quad (2.144)$$

$$ILr2_{rms} = \sqrt{\frac{1}{T} \cdot \left[\left(\frac{Vo}{Lr2} \right)^2 \cdot \int_0^{\Delta t_1} t^2 dt + I_0^2 \cdot \int_0^{\Delta t_2} dt + I_0^2 \cdot \int_0^{\Delta t_3} dt + I_0^2 \cdot \int_0^{\Delta t_4} dt - \left(Vo \cdot \sqrt{\frac{Cr}{Lr2}} \right)^2 \cdot \int_0^{\Delta t_4} \sin^2(\omega_{02} \cdot t) dt \right]} \quad (2.145)$$

$$ILr2_{rms} = \sqrt{f \cdot \left[\frac{I_0^2 \cdot \arcsen(\alpha)}{\omega_{02}} - I_0^2 \cdot \left(\frac{\alpha}{\omega_{02}} - \frac{D}{f} + \frac{\pi}{2\omega_{01}} \right) + \frac{I_0^2 \cdot \pi}{2\omega_{01}} + \frac{Vo^2 \cdot \alpha^3}{3 \cdot Lr2^2 \cdot \omega_{02}^3} - \frac{CrVo^2 \cdot (\arcsen(\alpha) - \alpha\sqrt{1-\alpha^2})}{2 \cdot Lr2 \cdot \omega_{02}} \right]} \quad (2.146)$$

A corrente média nesta chave é definida por:

$$ILr2_{med} = \frac{1}{T} \cdot \int_0^T iLr2(t) dt \quad (2.147)$$

$$ILr2_{med} = \frac{1}{T} \cdot \left[\left(\frac{Vo}{Lr2} \right) \cdot \int_0^{\Delta t_1} t dt + I_0 \cdot \int_0^{\Delta t_2} dt + I_0 \cdot \int_0^{\Delta t_3} dt + I_0 \cdot \int_0^{\Delta t_4} dt - \left(Vo \cdot \sqrt{\frac{Cr}{Lr2}} \right) \cdot \int_0^{\Delta t_4} \sin(\omega_{02} \cdot t) dt \right] \quad (2.148)$$

$$ILr2_{med} = D \cdot I_0 + \frac{f}{\omega_{02}} \cdot \left[I_0 \cdot (\arcsen(\alpha) - \alpha) + Vo \cdot \left(\frac{\alpha^2}{2 \cdot Lr2 \cdot \omega_{02}} - \sqrt{\frac{Cr}{Lr2}} + \left(\sqrt{1-\alpha^2} \cdot \sqrt{\frac{Cr}{Lr2}} \right) \right) \right] \quad (2.149)$$

Como uma das vantagens da célula proposta, a chave S2 não apresenta pico de corrente advindo da malha ressonante, como ocorre nas topologias quase-ressonantes ZCS PWM. Portanto, esta chave deve ser especificada para um valor de corrente superior à corrente de entrada I₀ em carga máxima, sendo este um valor, dentro do limite de capacidade de condução de corrente do dispositivo.

2.7.2 Cálculo da corrente na chave auxiliar (S1)

A corrente na chave auxiliar S1 é a mesma que circula pelo indutor ressonante Lr1, denominada iLr1. O valor eficaz desta corrente é definido por:

$$ILr1_{rms} = \sqrt{\frac{1}{T} \cdot \int_0^T iLr1^2(t) dt} \quad (2.150)$$

$$ILr1_{rms} = \sqrt{\frac{1}{T} \cdot \left[\left(\frac{Vo}{Z_{01}} \right)^2 \cdot \int_0^{tr1} \text{sen}^2(\omega_{01} \cdot t) dt + \right]} \quad (2.151)$$

Onde $tr1$ representa a metade do período de ressonância ω_{01} .

$$tr1 = \frac{1}{2 \cdot f_{01}} = \pi \sqrt{Lr1 \cdot Cr} \quad (2.152)$$

Substituindo o termo $tr1$ na equação da corrente eficaz na chave S1:

$$ILr1_{rms} = \sqrt{\frac{Vo^2 \cdot f \cdot \left[\text{sen} \left(2\pi \cdot \omega_{01} \cdot \sqrt{Cr \cdot Lr1} \right) - 2\pi \omega_{01} \sqrt{Cr \cdot Lr1} \right]}{4 \cdot Z_{01}^2 \cdot \omega_{01}}} \quad (2.153)$$

A corrente média nesta chave é definida por:

$$ILr1_{med} = \frac{1}{T} \cdot \int_0^T iLr1(t) dt \quad (2.154)$$

$$ILr1_{med} = \frac{1}{T} \cdot \left[\left(\frac{Vo}{Z_{01}} \right) \cdot \int_0^{\Delta t_1} \text{sen}(\omega_{01} \cdot t) dt + \left(\frac{Vo}{Z_{01}} \right) \cdot \int_0^{\Delta t_2} \text{sen}(2\omega_{01} \cdot t) dt \right] \quad (2.155)$$

$$ILr1_{med} = \frac{f \cdot Vo}{Z_{01} \omega_{01}} \cdot \left[1 + 2 \cdot \text{sen} \left(\frac{\alpha \cdot \omega_{01}}{2\omega_{02}} \right)^2 \right] \quad (2.156)$$

Encontra-se o valor de pico da corrente que circula por esta chave, analisando a equação abaixo:

$$iLr1(t) = \frac{Vo}{Z_{01}} \cdot \text{sen}(\omega_{01} \cdot (t)) \quad (2.157)$$

O máximo valor, ou o valor de pico, que a corrente na chave S1 pode assumir é quando $\text{sen}(\omega_{01} \cdot (t)) = 1$. Assim, tem-se:

$$iLr1(t)_{\max} = Vo \cdot \sqrt{\frac{Cr}{Lr1}} \quad (2.158)$$

2.7.3 Cálculo da corrente na chave auxiliar (S3)

A chave auxiliar S3 entra em condução no início da quarta etapa de funcionamento, sendo que a corrente circula por esta chave até o final da quinta etapa. Para encontrar a equação da corrente nesta chave durante o quarto estágio de operação, utiliza-se a equação genérica (2.78) que rege o funcionamento do circuito ressonante com indutor em paralelo

com a fonte de corrente, visualizado na Figura 2.8. Esta equação apresentada novamente abaixo:

$$iLr(t) = I_0 + \frac{(Vo - vCr(t_3))}{Z_{02}} \cdot \text{sen}(\omega_{02}t) + \cos(\omega_{02}t) \cdot (iLr(t_3) - I_0) \quad (2.159)$$

As condições iniciais para esta etapa são as seguintes:

$$iS3(t_3) = 0 \quad (2.160)$$

$$iS3(t_4) = I_0 \quad (2.161)$$

$$iLr1(t_3) = 0 \quad (2.162)$$

$$iLr1(t_4) = 0 \quad (2.163)$$

$$vCr(t_3) = 2Vo \quad (2.164)$$

$$vCr(t_4) = ? \quad (2.165)$$

Substituindo as condições iniciais na equação da corrente ressonante, obtêm-se a seguinte equação:

$$iS3(t) = I_0 + \frac{(Vo - 2Vo)}{Z_{02}} \cdot \text{sen}(\omega_{02}t) + \cos(\omega_{02}t) \cdot (0 - I_0) \quad (2.166)$$

$$iS3(t) = I_0 \cdot (1 - \cos(\omega_{02}t)) - \frac{Vo}{Z_{02}} \cdot \text{sen}(\omega_{02}t) \quad (2.167)$$

Depois de encontrada a equação da corrente $iS3$ na quarta etapa de operação, pode-se determinar a equação da corrente rms na chave S3.

$$IS3_{rms} = \sqrt{\frac{1}{T} \cdot \int_0^T iS3^2(t) dt} \quad (2.168)$$

$$IS3_{rms} = \sqrt{\frac{1}{T} \cdot \left[I_0^2 \cdot \left(\int_0^{\Delta t_4} dt - \int_0^{\Delta t_4} \cos^2(\omega_{02}t) dt \right) - \left(\frac{Vo}{Z_{02}} \right)^2 \cdot \int_0^{\Delta t_4} \text{sen}^2(\omega_{02}t) dt + I_0^2 \cdot \int_0^{\Delta t_5} dt \right]} \quad (2.169)$$

$$IS3_{rms} = \sqrt{\frac{f}{\omega_{02}} \cdot \left[I_0^2 \cdot \left(\arcsen(\alpha) - \frac{\arcsen(\alpha) + \alpha\sqrt{1-\alpha^2}}{2} \right) + \right.} \\ \left. + I_0^2 \cdot \left(\sqrt{\frac{1}{\alpha^2} - 1} + \frac{1}{\alpha} \right) - \frac{Vo^2 \cdot (\arcsen(\alpha) - \alpha\sqrt{1-\alpha^2})}{2 \cdot Z_{02}^2} \right]} \quad (2.170)$$

A corrente média nesta chave é definida por:

$$IS3_{med} = \frac{1}{T} \cdot \int_0^T iS3(t) dt \quad (2.171)$$

$$IS3_{med} = \frac{1}{T} \cdot \left[I_0 \cdot \left(\int_0^{\Delta t_4} dt - \int_0^{\Delta t_4} \cos(\omega_{02} \cdot t) dt \right) - \left(\frac{Vo}{Z_{02}} \right) \cdot \int_0^{\Delta t_4} \sin(\omega_{02} \cdot t) dt + I_0 \cdot \int_0^{\Delta t_5} dt \right] \quad (2.172)$$

$$IS3_{med} = \frac{f}{\omega_{02}} \cdot \left[I_0 \cdot \left(\frac{\sqrt{1-\alpha^2} + 1}{\alpha} - \alpha + \arcsen(\alpha) \right) + Vo \cdot \frac{(\sqrt{1-\alpha^2} - 1)}{Z_{02}} \right] \quad (2.173)$$

Semelhante à chave S2, a chave S3 não possui um pico de corrente proveniente da malha ressonante. Ela deve ser especificada para suportar uma corrente superior à corrente de entrada I_0 para carga máxima.

2.7.4 Cálculo da corrente no diodo D2

A corrente que circula pelo diodo D2 é a mesma corrente $ILr2$ na chave S2. As equações das correntes $ILr2$ eficaz e média foram desenvolvidas anteriormente e serão apresentadas novamente abaixo:

$$ILr2_{rms} = \sqrt{f \cdot \left[\frac{I_0^2 \cdot \arcsen(\alpha)}{\omega_{02}} - I_0^2 \cdot \left(\frac{\alpha}{\omega_{02}} - \frac{D}{f} + \frac{\pi}{2\omega_{01}} \right) + \frac{I_0^2 \cdot \pi}{2\omega_{01}} + \frac{Vo^2 \cdot \alpha^3}{3 \cdot Lr2^2 \cdot \omega_{02}^3} - \frac{CrVo^2 \cdot (\arcsen(\alpha) - \alpha\sqrt{1-\alpha^2})}{2 \cdot Lr2 \cdot \omega_{02}} \right]} \quad (2.174)$$

$$ILr2_{med} = D \cdot I_0 + \frac{f}{\omega_{02}} \cdot \left[I_0 \cdot (\arcsen(\alpha) - \alpha) + Vo \cdot \left(\frac{\alpha^2}{2 \cdot Lr2 \cdot \omega_{02}} - \sqrt{\frac{Cr}{Lr2}} + \left(\sqrt{1-\alpha^2} \cdot \sqrt{\frac{Cr}{Lr2}} \right) \right) \right] \quad (2.175)$$

2.7.5 Cálculo da corrente no diodo D1

A corrente que circula pelo diodo D1 é a mesma corrente $ILr1$ na chave S1. As equações das correntes $ILr1$ eficaz, média e de pico são :

$$ILr1_{rms} = \sqrt{\frac{Vo^2 \cdot f \cdot \left[\sin(2\pi \cdot \omega_{01} \cdot \sqrt{Cr \cdot Lr1}) - 2\pi \omega_{01} \sqrt{Cr \cdot Lr1} \right]}{4 \cdot Z_{01}^2 \cdot \omega_{01}}} \quad (2.176)$$

$$ILr1_{med} = \frac{f \cdot Vo}{Z_{01} \omega_{01}} \cdot \left[1 + 2 \cdot \sin\left(\frac{\alpha \cdot \omega_{01}}{2\omega_{02}} \right)^2 \right] \quad (2.177)$$

$$iLr1(t)_{\max} = Vo \cdot \sqrt{\frac{Cr}{Lr1}} \quad (2.178)$$

2.7.6 Cálculo da corrente no diodo D3

A corrente que circula pelo diodo D3 é a mesma corrente IS3 na chave S3. As equações das correntes IS3 eficaz e média são apresentadas a seguir:

$$IS3_{rms} = \sqrt{\frac{f}{\omega_{02}} \cdot \left[I_0^2 \cdot \left(\arcsen(\alpha) - \frac{\arcsen(\alpha) + \alpha \sqrt{1-\alpha^2}}{2} \right) + I_0^2 \cdot \left(\sqrt{\frac{1}{\alpha^2} - 1} + \frac{1}{\alpha} \right) - \frac{Vo^2 \cdot (\arcsen(\alpha) - \alpha \sqrt{1-\alpha^2})}{2 \cdot Z_{02}^2} \right]} \quad (2.179)$$

$$IS3_{med} = \frac{f}{\omega_{02}} \cdot \left[I_0 \cdot \left(\frac{\sqrt{1-\alpha^2} + 1}{\alpha} - \alpha + \arcsen(\alpha) \right) + Vo \cdot \frac{(\sqrt{1-\alpha^2} - 1)}{Z_{02}} \right] \quad (2.180)$$

2.7.7 Cálculo da corrente no diodo D0

A corrente eficaz que circula pelo diodo D0 é encontrada pela seguinte equação:

$$ID0_{rms} = \sqrt{\frac{1}{T} \cdot \int_0^T iD0^2(t) dt} \quad (2.181)$$

$$ID0_{rms} = \sqrt{\frac{1}{T} \cdot \left[\left(\frac{Vo}{Lr2} \right)^2 \cdot \int_0^{\Delta t_1} t^2 dt + I_0^2 \cdot \int_0^{\Delta t_6} dt \right]} \quad (2.182)$$

$$ID0_{rms} = \sqrt{-f \cdot \left[I_0^2 \cdot \left(\frac{D}{f} - \frac{1}{f} + \frac{\arcsen(\alpha)}{\omega_{02}} + \frac{\sqrt{1-\alpha^2} + 1}{\alpha \cdot \omega_{02}} \right) - \frac{Vo^2 \alpha^3}{3 \cdot Lr2^2 \cdot \omega_{02}^3} \right]} \quad (2.183)$$

A corrente média neste componente é definida por:

$$ID0_{med} = \frac{1}{T} \cdot \int_0^T iD0(t) dt \quad (2.184)$$

$$ID0_{med} = \frac{1}{T} \cdot \left[\left(\frac{Vo}{Lr2} \right) \cdot \int_0^{\Delta t_1} t dt + I_0 \cdot \int_0^{\Delta t_6} dt \right] \quad (2.185)$$

$$ID0_{med} = f \cdot \left[-I_0 \cdot \left(\frac{D}{f} - \frac{1}{f} + \frac{\arcsen(\alpha)}{\omega_{02}} + \frac{\sqrt{1-\alpha^2} + 1}{\alpha \cdot \omega_{02}} \right) + \frac{Vo \cdot \alpha^2}{2 \cdot Lr2 \cdot \omega_{02}^2} \right] \quad (2.186)$$

Semelhante à chave principal S2 e auxiliar S3, o diodo D0 deve ser especificado para uma corrente de pico pouco superior à corrente I_0 para carga máxima.

2.7.8 Tensões sobre as chaves e diodos

Analisando as malhas formadas pelos circuitos equivalentes de cada etapa de operação do conversor Boost On-Off ZCS, conclui-se que as tensões sobre as chaves S1, S2 e S3 e sobre os diodos D1, D2 e D3 não ultrapassam o valor da tensão de saída V_o e não apresentam picos de sobretensão.

O valor da tensão sobre o diodo D0 é igual à V_o durante maior parte do ciclo de operação do conversor, porém durante a quarta etapa de funcionamento, seu valor é igual a duas vezes a tensão de saída V_o . Assim, para uma correta especificação, deve-se utilizar um diodo capaz de suportar no mínimo duas vezes a tensão de saída do conversor.

2.7.9 Conclusão

Neste capítulo foram demonstradas todas as etapas de funcionamento do conversor Boost On-Off ZCS onde foi feita uma análise quantitativa e qualitativa de cada etapa. Foi encontrada a equação do ganho estático deste conversor e algumas análises foram realizadas por meio de gráficos. Também foram encontradas as correntes médias, eficazes e de pico das correntes que circulam por todos os elementos semicondutores.

Todas as chaves controladas utilizadas entram e saem de condução sem perdas, em modo não-dissipativo, garantido pela operação ZCS obtida na estrutura. Observa-se através da equação do ganho estático que é possível realizar o controle da tensão de saída através da variação da largura de pulso D na chave principal, o que possibilita manter a frequência de chaveamento constante. Ou seja, este conversor consegue aliar a vantagem dos conversores quase-ressonantes, representado pela mitigação das perdas por comutação, com a vantagem dos conversores PWM convencionais, cujo funcionamento se faz em frequência fixa.

Nota-se no decorrer das etapas de funcionamento que a corrente na chave principal S2 é composta apenas pela componente da corrente de entrada do conversor, não apresentado valores superiores a este. A chave auxiliar S1 conduz somente durante o semiciclo positivo da corrente ressonante, devido o diodo D1 estar conectado em série com esta chave. Dessa forma, o capacitor C_r se mantém carregado com uma tensão de $2V_o$ até o momento em que a chave S3 é fechada, fazendo com que a corrente na chave S2 decresça de forma ressonante, passando de I_0 para zero. Nesse instante, o pulso PWM da chave S2 deve ser desligado, garantindo a saída desta chave com corrente nula. Pode-se observar também que a chave S3

entra em condução sem perdas, pois sua corrente sobe de forma inversa à da chave S2, subindo de zero para I_0 senoidalmente.

A Figura 2.11 mostra as principais formas de onda teóricas do conversor Boost On-Off ZCS. Esta figura exemplifica graficamente o que foi exposto nas etapas de funcionamento descritas no decorrer deste capítulo, destacando as tensões de disparo das três chaves e suas mudanças de estado, onde nota-se a característica ZCS em todas as transições de estado.

Outra importante característica observada neste conversor refere-se ao fato de que em nenhum instante a tensão em qualquer chave semicondutora utilizada ultrapassa a tensão de saída, adotada como V_o para o estudo em questão. Posteriormente, tal fato será comprovado com simulações computacionais e com a observação das formas de onda experimentais obtidas através do protótipo construído. Essa característica é interessante do ponto de vista de custo, pois níveis mais elevados de tensão acarretam em maiores custos dos semicondutores. Contudo, deve-se observar que o diodo de saída D0 fica submetido em um pequeno intervalo de tempo (etapa 4 e 5) a um nível de tensão duas vezes maior que a tensão de saída. Assim para o seu correto dimensionamento a sua tensão de trabalho escolhida deverá ser superior ao dobro da tensão de saída.

Pôde-se observar que a equação do ganho estático apresentou a dependência da carga parametrizada, frequência de comutação e da frequência de ressonância f_{02} . Foram traçados gráficos representativos do ganho estático com o objetivo de se encontrar a relação de resposta do conversor perante a variação de carga e várias curvas foram encontradas, cada uma, representando a variação do ganho estático pela relação f/f_{02} , depois de definido o valor de carga (α) desejado.

Do exposto, pode-se concluir também, que o conversor Boost On-Off ZCS apresentou dependência frente a variação de carga, e essa dependência diminui quanto maior for a frequência f_{02} perante a frequência de chaveamento.

Ao final, foram encontradas as equações genéricas para as correntes médias e eficazes em todos os semicondutores utilizados juntamente com a análise de tensão sobre os mesmos.

3 PROCEDIMENTO DE PROJETO DO RETIFICADOR MONOFÁSICO ON-OFF ZCS BOOST PFC

3.1 Introdução

Depois de realizada a análise quantitativa e qualitativa do conversor Boost On-Off ZCS nos capítulos anteriores, este capítulo apresentará um procedimento prático de projeto, especificando os componentes passivos e ativos do retificador Boost monofásico com alto fator de potência e comutação ZCS das chaves. Um esquema simplificado do retificador citado é demonstrado abaixo:

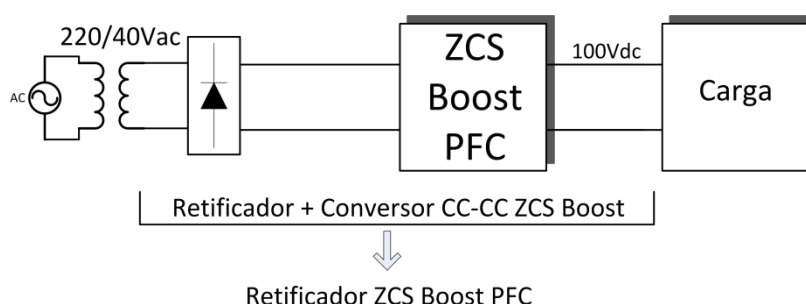


Figura 3.1 – Esquema simplificado do Retificador ZCS Boost PFC.

Para escolha dos parâmetros iniciais deste conversor, pensou-se em uma aplicação industrial para escolha dos parâmetros elétricos (potência, tensão, frequência) e construção de um protótipo.

A tecnologia de fontes de alimentação do tipo lineares foi muito utilizada para alimentar os mais variados tipos de cargas. Algumas cargas especiais como fontes de alimentação de ímãs corretores (CMPS – Corrector Magnets Power Supplies) utilizados em síncrotrons¹ ou “synchrotrons” utilizavam fontes lineares para regulação do link CC [34-38]. Atualmente, estas estão sendo substituídas por fontes chaveadas, que apresentam melhor rendimento, maior densidade de potência e boa regulação. Propõe-se então aplicar o conversor Boost On-Off ZCS como pré-regulador adequando o sistema já existente para a norma internacional de emissão harmônica IEC 1000-3-2, [39], e também um fator de

¹ É um acelerador de partículas cíclico no qual os campos elétrico (responsável pela aceleração das partículas) e o magnético (responsável pela mudança de direção das partículas) estão cuidadosamente sincronizados com o feixe de partículas.

potência próximo da unidade. O esquema representativo deste sistema pode ser visualizado na Figura 3.2.

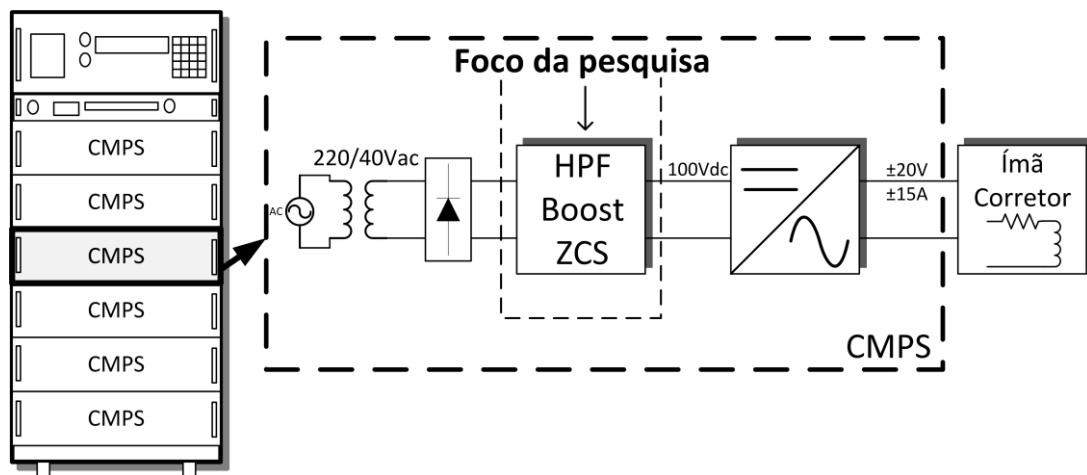


Figura 3.2 – Esquema do sistema de alimentação de um ímã corretor (CMPS) incluindo o conversor HPF Boost On- Off ZCS.

A Figura 3.3 apresenta a imagem de um CMPS fabricado pela empresa alemã Bruker® Biospin, onde pode-se visualizar os principais componentes descritos no esquema apresentado acima. Esta foto foi realizada durante um trabalho de adequação de todos os CMPS de baixa potência fabricados pela empresa com a inserção de um pré-regulador Boost PFC tradicional em cada máquina. O quadrado hachurado em laranja mostra o local onde será inserido o pré-regulador, eletricamente entre a ponte retificadora e o conversor ponte completa. A aplicação do retificador Boost monofásico com alto fator de potência e comutação ZCS das chaves, ou “On-Off ZCS High Power Factor Boost Rectifier”, apresentado neste trabalho é semelhante a esta apresentada na figura em questão.

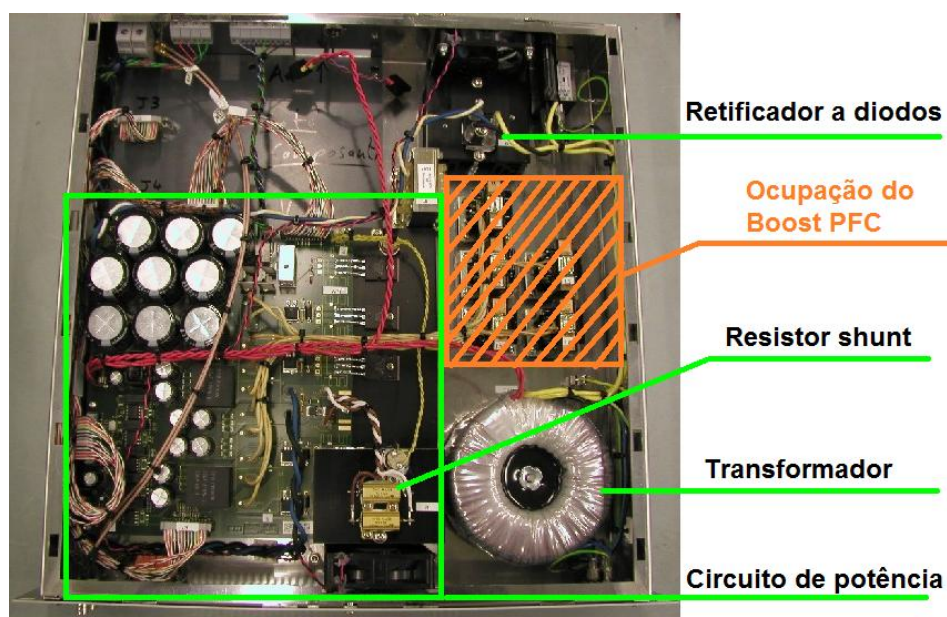


Figura 3.3 – CMPS fabricado pela Bruker® Biospin ($\pm 20V/\pm 15A$).

3.2 Projeto do Retificador On-Off ZCS Boost PFC

Inicialmente devem ser especificados os dados básicos relativos ao conversor proposto, tais como tensão de entrada, tensão de saída, frequência de chaveamento, potência de saída e corrente de carga. Foram escolhidos os seguintes parâmetros:

Tabela 3.1 – Especificações de projeto.

Especificações de Projeto	
Potência de saída, P_o	450W
Tensão de saída, V_o	102Vdc
Tensão de entrada, V_{in}	40Vac
Corrente de carga, I_L	4,5A
Frequência de chaveamento, f_s	53kHz
Eficiência esperada, η	90%

A partir dos valores apresentados na tabela acima, alguns cálculos preliminares são realizados para encontrar os parâmetros elétricos básicos do conversor proposto.

A corrente média na saída do conversor proposto é determinada pela equação seguinte:

$$I_o = \frac{P_o}{V_o} = \frac{450}{102} = 4,41A \quad (3.1)$$

A resistência de carga para potência nominal é:

$$R_L = \frac{V_o^2}{P_o} = \frac{102^2}{450} = 23,1\Omega \quad (3.2)$$

Para calcular a potência de entrada, deve-se considerar as perdas geradas pelos componentes do circuito, resultando em uma potência de entrada maior que a potência entregue à carga, logo considera-se para este cálculo um rendimento do conversor de 90% ou $\eta = 0,90$.

$$P_{in} = \frac{P_o}{\eta} = \frac{450}{0,9} = 500W \quad (3.3)$$

3.2.1 Dimensionamento do indutor boost L_f

No conversor Boost tradicional, quem limita a ondulação de alta frequência da corrente de entrada é o indutor de filtro de entrada. Assim, para calcular esta indutância

desenvolve-se uma equação que esteja em função dos parâmetros de operação do circuito. Para o conversor proposto, esta premissa também é válida, visto que os indutores ressonantes além de possuírem valor de indutância bem menor que o indutor de entrada, eles se inserem no circuito equivalente que possui a fonte de entrada apenas em pequenos intervalos de tempo, se comparados com o período de chaveamento.

Primeiramente calcula-se o valor máximo de pico da corrente, que ocorre quando o valor de pico da tensão de entrada da rede estiver em seu mínimo. A corrente de entrada para condições nominais de operação é:

$$I_{iRMS} = \frac{P_{in}}{V_{in_{RMS}}} = \frac{P_o / \eta}{V_{in_{RMS}}} = \frac{450 / 0,9}{40} = 12,5A \quad (3.4)$$

A corrente eficaz considerando-se a tensão eficaz mínima da rede em 35Vac:

$$I_{iRMS_{max}} = \frac{P_{in}}{V_{in_{RMS_{min}}}} = \frac{P_o / \eta}{V_{in_{RMS_{min}}}} = \frac{450 / 0,9}{35} = 14,3A \quad (3.5)$$

As correntes de pico para tensão no valor nominal e para tensão mínima são:

$$I_{ip} = \sqrt{2} \cdot I_{RMS} = 17,67A \quad (3.6)$$

$$I_{ip_{max}} = \sqrt{2} \cdot I_{RMS_{max}} = 20,22A \quad (3.7)$$

O valor do indutor é escolhido a partir do pico da corrente no ponto máximo da senóide retificada para a menor tensão de pico de entrada, a razão cíclica D para esta tensão de entrada e a frequência de chaveamento. A razão cíclica é dada pela equação:

$$D = \frac{V_o - V_{in}}{V_o} \quad (3.8)$$

A equação para encontrar o valor da indutância considerando uma operação do conversor em modo de condução contínua (MCC), é demonstrada a seguir:

$$L_f = \frac{V_{in} \cdot D}{f \cdot \Delta I} \quad (3.9)$$

Calcula-se então a indutância requerida para uma ondulação de corrente de 9% do valor da corrente nominal. Adotou-se este valor com o intuito de atenuar a amplitude das componentes de alta frequência da corrente e assim reduzir a necessidade de filtros de EMI na entrada.

$$L_f = \frac{V_{in} \cdot D}{f_s \cdot \Delta I} = \frac{\sqrt{2} \cdot 35 \cdot \left(\frac{102 - 49,4}{102} \right)}{53000 \cdot 0,09 \cdot 20,22} = 264\mu H \cong 270\mu H \quad (3.10)$$

Para a construção do indutor deve-se considerar as características dos materiais empregados para a definição das dimensões físicas e propriedades elétricas do mesmo, como por exemplo, o volume, tamanho do núcleo, máxima corrente permissível, temperatura, etc. Para este projeto foi escolhido o núcleo EE de material IP12R, fabricado pela Thornton. Utilizaremos um fator de utilização da área de enrolamento K_w de 0,7, máxima densidade de fluxo magnético $B_{\max}$ de 0,3T e máxima densidade de corrente no condutor $J_{\max}$ de 450A/cm².

É necessário determinar a máxima corrente instantânea que circulará pelo indutor para que o núcleo seja dimensionado para não saturar nesta condição. Considerando a ondulação da corrente de 9% da corrente de pico nominal, o máximo valor de pico da corrente é determinado pela equação abaixo:

$$IL_{f \max} = I_{ip \max} + \frac{\Delta IL_{f \max}}{2} = 20,22 + \frac{0,09 \cdot 20,22}{2} = 21,12A \quad (3.11)$$

Utiliza-se o critério do produto das áreas para escolher as dimensões do núcleo do indutor:

$$A_e A_w = \frac{L_f \cdot IL_{f \max}^2 \cdot 10^4}{K_w \cdot B_{\max} \cdot J_{\max}} = 12,47cm^4 \quad (3.12)$$

A partir do valor encontrado na equação anterior, adota-se o núcleo EE - 55/28/21 da Thornton, o qual apresenta um $A_e A_w$ de 29,15 cm⁴.

O número de espiras N é calculado pela seguinte equação:

$$N = \frac{L_f \cdot IL_{f \max} \cdot 10^4}{B_{\max} \cdot A_e} = 35 \quad (3.13)$$

A seção mínima do condutor S_{cmin} para a densidade de corrente projetada é determinada pela seguinte expressão:

$$S_{cmin} = \frac{I_{iRMS \max}}{J_{\max}} = \frac{14,3}{450} = 0,032cm^2 \quad (3.14)$$

Devido ao efeito “skin”, ou efeito pelicular, a seção do condutor é limitada pela frequência de chaveamento, a qual é dada pela equação abaixo. Utilizaremos neste cálculo o valor de frequência de comutação um pouco acima daquela referida no projeto, pois caso haja algum sobrechaveamento, este efeito não ocorrerá.

$$\Delta = \frac{7,5}{\sqrt{fs}} = \frac{7,5}{\sqrt{60000}} = 0,031cm \quad (3.15)$$

Logo, a seção máxima devido ao efeito pelicular é:

$$S_{\Delta} = \Delta^2 \cdot \pi = 0,031^2 \cdot 3,14 = 0,0030 \text{ cm}^2 \quad (3.16)$$

A partir destes dados, adotou-se o condutor de cobre 24AWG o qual possui uma seção de $0,002047 \text{ cm}^2$. O número de condutores paralelos a ser utilizado é:

$$N_{\text{cond}} = \frac{S_{\text{cmin}}}{S_{24\text{AWG}}} = 16 \quad (3.17)$$

Verifica-se também a possibilidade de execução deste indutor utilizando o núcleo escolhido através da relação entre a área total necessária para os condutores e a área da janela do núcleo. Esta relação deve ser menor que 1 para um bom dimensionamento.

$$Exec = \frac{A_{\text{wmin}}}{A_{\text{wnúcleo}}} = \frac{N \cdot N_{\text{cond}} \cdot S_{24\text{AWG}}}{5,48} \cdot \frac{1}{K_w} = 0,378 \quad (3.18)$$

Depois de verificada a viabilidade de execução, calcula-se o entreferro necessário para o indutor:

$$lg = \frac{N^2 \cdot \mu_o \cdot A_e \cdot 10^{-2}}{L_f} = \frac{35^2 \cdot 4\pi \cdot 10^{-7} \cdot 5,32 \cdot 10^{-2}}{265 \cdot 10^{-6}} = 0,309 \text{ cm} \quad (3.19)$$

Este entreferro distribuído em cada perna do núcleo tipo E será de:

$$lg_E = \frac{lg}{2} = \frac{0,309}{2} = 1,5 \text{ mm} \quad (3.20)$$

Através dos componentes especificados anteriormente, pode-se estimar as perdas no cobre (efeito Joule) e no núcleo de ferrite do indutor L_f . Para o cálculo das perdas no cobre considera-se a corrente eficaz nominal neste indutor com tensão eficaz nominal aplicada ao conversor. Para o cálculo da resistência total do condutor, considerou-se a resistência linear aproximada do fio 24AWG de $0,00084 \Omega/\text{cm}$ e o número total de condutores em paralelo N_{cond} .

$$P_{\text{cu}} = I_{\text{RMS}}^2 \cdot R_{\text{cu}} = \frac{I_{\text{RMS}}^2 \cdot \rho_{\text{cu}} \cdot l_t \cdot N}{N_{\text{cond}}} = \frac{12,5^2 \cdot 0,00084 \cdot 15,2 \cdot 35}{16} = 4,364 \text{ W} \quad (3.21)$$

A expressão empírica abaixo permite determinar uma boa aproximação das perdas no núcleo:

$$P_{\text{núcleo}} = \Delta B^{2,4} \cdot (K_h \cdot f + K_f \cdot f^2) \cdot V_{\text{núcleo}} \quad (3.22)$$

Onde:

K_h = coeficiente de perdas por histerese;

K_f = coeficiente de perdas por correntes parasitas;

V_{nucleo} = volume do núcleo.

Para os núcleos da Thornton utilizou-se $K_h = 4 \cdot 10^{-5}$, $K_f = 4 \cdot 10^{-10}$ e $V_{núcleo} = 42,5\text{cm}^3$. A corrente no indutor boost L_f apresenta duas componentes sendo uma de componente de baixa frequência (120Hz) e outra de alta (frequência de comutação). Pode-se associar a componente de baixa frequência à maior densidade de fluxo, assim calcula-se as perdas no núcleo devido esta componente:

$$P_{núcleof} = 0,3^{2,4} \cdot (4 \cdot 10^{-5} \cdot 120 + 4 \cdot 10^{-10} \cdot 120^2) \cdot 42,5 = 11,3\text{mW} \quad (3.23)$$

Para o cálculo das perdas associadas à componente de alta frequência é necessário calcular a variação da densidade de fluxo originada por esta componente.

$$\Delta B = \frac{L \Delta I}{N A e} = \frac{270 \cdot 10^{-6} \cdot 1,8}{35 \cdot 5,32} = 2,61 \cdot 10^{-6} \text{T} \quad (3.24)$$

Assim, a potência dissipada no núcleo devido à componente da frequência de chaveamento é:

$$P_{núcleofs} = (2,61 \cdot 10^{-6})^{2,4} \cdot (4 \cdot 10^{-5} \cdot 53 \cdot 10^3 + 4 \cdot 10^{-10} \cdot 53^2 \cdot 10^6) \cdot 42,5 = 1,9\text{pW} \quad (3.25)$$

Logo a potência total dissipada pelo indutor L_f é:

$$P_{totalnúcleo} = P_{cu} + P_{núcleof} + P_{núcleofs} = 4,364 + 11,3 \cdot 10^{-3} + 1,9 \cdot 10^{-9} = 4,375\text{W} \quad (3.26)$$

3.2.2 Dimensionamento do capacitor do filtro de saída

O capacitor de filtro de saída é utilizado em paralelo com a carga com o propósito de filtrar a componente de baixa frequência da corrente no indutor L_f reduzindo a ondulação de tensão. A equação desta capacitância é encontrada analisando-se as etapas de operação do Boost tradicional e apresentada em função da potência entregue à carga, tensão de saída, a segunda harmônica da frequência da rede e a variação ou “ripple” de tensão. Este ripple é escolhido para se obter uma tensão contínua de baixa ondulação e pode ser adotado dependendo-se da aplicação. Para nosso caso adotaremos um ripple de 10% da tensão média de saída. A equação apresentada por [41] é utilizada para o cálculo desta capacitância:

$$C_o = \frac{P_o}{2\pi f_s \cdot \Delta V_o \cdot V_o} = \frac{450}{2\pi \cdot 60 \cdot 0,09 \cdot 102 \cdot 102} = 1270\mu\text{F} \quad (3.27)$$

Será utilizado um capacitor eletrolítico devido à elevada capacitância requerida pelo projeto. Portanto é importante considerar a influência da resistência série equivalente (RSE) do mesmo, pois ela pode causar uma ondulação de tensão maior que a esperada. A máxima RSE permitida é encontrada na equação seguinte:

$$RSE \ll \frac{\Delta V\% \cdot V_o^2}{P_o} = \frac{0,09 \cdot 102^2}{450} = 2,08\Omega \quad (3.28)$$

Em função dos parâmetros especificados acima, escolheu-se dois capacitores B43840 da Siemens, sendo um de 1000μF em paralelo com outro de 220μF para alcançar a uma capacitância de 1220μF e baixo valor de RSE.

Símbolo	Significado	Valor
Vdc	Tensão máxima de operação	250V
Co	Capacitância	1000μF / 220μF
RSE	Resistência série equivalente	0,165Ω
Icef	Corrente máxima permitida	5A
DxL	Diâmetro x Comprimento	35x45 / 22x30

3.2.3 Projeto dos componentes da célula ressonante On-Off ZCS

Para garantir o chaveamento com corrente nula em todas as chaves deve-se levar em conta algumas considerações para o projeto do circuito ressonante. De acordo com os gráficos de ganho traçados no capítulo 2, a escolha de uma frequência de ressonância f_{02} muito superior à frequência de chaveamento garante uma menor relação de dependência do ganho perante a variação de carga. O valor de pico da corrente ressonante i_{Lr2} deve ser maior que a corrente de entrada I_0 para assegurar que i_{Lr2} chegue a zero durante a condução da chave auxiliar S3, garantindo assim a condição para o bloqueio da chave S2 com corrente nula. Além disso, o valor máximo da corrente i_{Lr1} ($i_{Lr1_{max}}$) deve ser o menor possível para minimizar os esforços de corrente na chave auxiliar S1. Entretanto, o valor de pico desta corrente é proporcional à frequência de ressonância f_{01} , a qual seu período deve ser limitado pela mínima razão cíclica para garantir uma operação segura da chave S1. Ou seja, metade do período de ressonância de f_{01} deve ser menor que o menor tempo de condução das chaves S1 e S2.

Por aplicar a estratégia de controle por corrente média para correção do fator de potência, a razão cíclica da chave principal é variável, sendo mínima quando a tensão de

entrada está em seu maior valor. Considerando a operação nominal do conversor e desconsiderando as perdas, o valor mínimo da razão cíclica $D_{\min}$ é encontrado na Equação () e a mínima frequência ressonante f_{01} permitida é demonstrada na Equação ().

$$D_{\min} = \frac{V_o - V_{in_p}}{V_o} = \frac{102 - 60}{102} = 0,41 \quad (3.29)$$

$$f_{01\min} > \frac{f_s}{2D_{\min}} = 64,63\text{kHz} \quad (3.30)$$

Neste contexto, para encontrar os valores dos indutores ressonantes $Lr1$ e $Lr2$ e o capacitor de ressonância Cr , é necessário analisar as equações das correntes ressonantes do circuito ressonante contendo o indutor $Lr1$ e o indutor $Lr2$ e suas frequências ressonantes:

$$iLr1_{\max} = V_o \sqrt{\frac{Cr}{Lr1}} \quad (3.31)$$

$$iLr2_{\max} = V_o \sqrt{\frac{Cr}{Lr2}} \quad (3.32)$$

$$f_{01} = \frac{1}{2\pi\sqrt{Lr1 \cdot Cr}} \quad (3.33)$$

$$f_{02} = \frac{1}{2\pi\sqrt{Lr2 \cdot Cr}} \quad (3.34)$$

Manipulando-se as equações acima citadas, encontra-se uma equação que relaciona o valor máximo de pico da corrente ressonante no indutor $Lr1$, sua frequência de ressonância f_{01} , o valor da indutância $Lr1$ e a tensão de saída do conversor. Esta expressão, demonstrada na equação (3.35), possibilita traçar um gráfico que apresenta os valores de indutância necessária para os parâmetros desejados. Este gráfico é representado na Figura 3.4.

$$f_{01} = \frac{V_o}{2\pi \cdot Lr1 \cdot iLr1_{\max}} \quad (3.35)$$

Para garantir o bloqueio da chave $S1$ com corrente nula, o valor de $Lr1$ deve ser escolhido de forma que a frequência ressonante f_{01} seja menor que a frequência f_{02} , maior que a frequência de chaveamento f_s e também superior ao valor encontrado na equação (3.30).

Considerando que o valor de pico da corrente ressonante $iLr1_{\max}$ desejado deve ser 60% do valor da corrente de entrada I_0 para operação com potência nominal e o valor de f_{01} adotado será de aproximadamente duas vezes a mínima frequência ressonante permitida encontrada na equação (3.30), o valor de $Lr1$ pode ser encontrado utilizando o gráfico

demonstrado na Figura 3.4, a qual representa o critério de projeto para garantir uma comutação da chave S1 com corrente nula na sua abertura e fechamento.

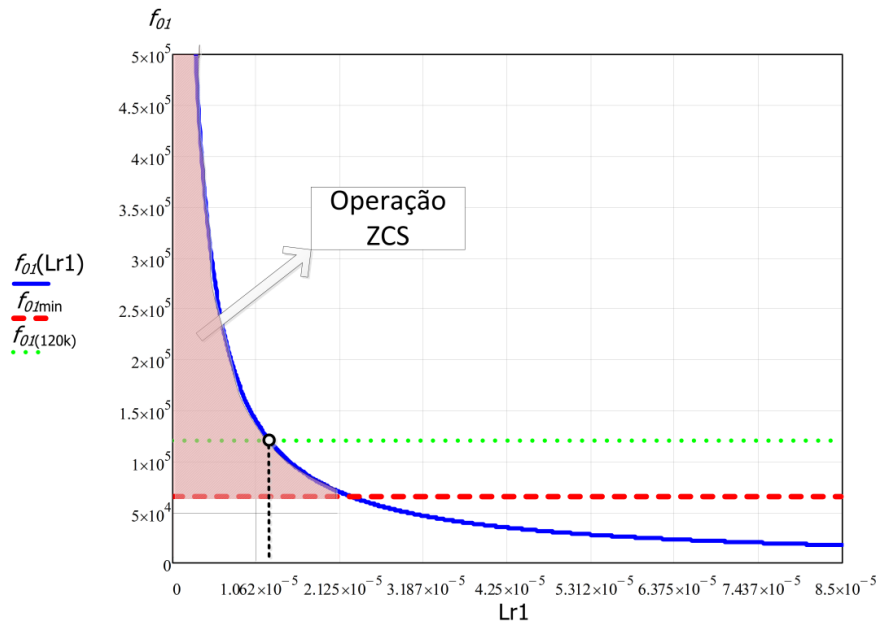


Figura 3.4 – Critério de escolha da indutância Lr1.

Através da Figura 4.2 encontra-se o valor da indutância Lr1 que é 12μH. A área em vermelho do gráfico representa a faixa em que as condições de chaveamento com corrente nula da chave S1 é alcançada considerando-se os valores de $i_{Lr1_{max}}$, I_0 , f_{01} , e f_{01min} . De posse do valor da indutância Lr1, é possível encontrar o valor do capacitor ressonante Cr através da equação (3.33).

$$Cr = \frac{1}{4\pi^2 \cdot f_{01}^2 \cdot Lr1} = \frac{1}{4\pi^2 \cdot 120000^2 \cdot 12 \cdot 10^{-6}} = 147nF \cong 150nF \quad (3.36)$$

Além da sua tensão de operação, que deve ser de no mínimo duas vezes a tensão de saída do conversor, não existem grandes restrições para a escolha do capacitor ressonante Cr, onde toda sua energia armazenada é enviada para a carga a cada ciclo de chaveamento.

Para especificar o indutor ressonante Lr2 algumas considerações devem ser feitas. O pico da corrente ressonante neste indutor ($i_{Lr2_{max}}$) deve ser maior que a máxima corrente de entrada I_0 e a frequência ressonante f_{02} deve ser maior que a frequência de chaveamento, o que garante uma menor dependência do ganho estático em variações de carga.

Considerando que a frequência ressonante f_{02} deve ser maior que 3,5 vezes a frequência de chaveamento e $i_{Lr2_{max}}$ deve ser maior que o valor de pico máximo de I_0 na potência nominal ($I_{0max}=18,6A$), pode-se traçar o gráfico demonstrado na figura X para encontrar o valor de Lr2.

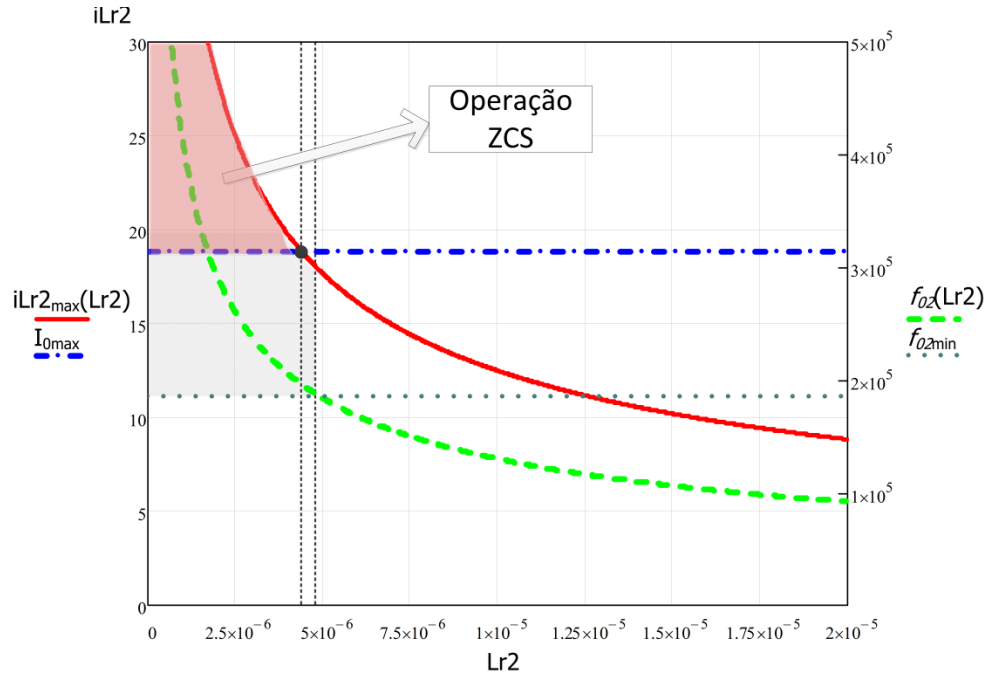


Figura 3.5 - Critério de escolha da indutância Lr2.

O valor mínimo que a frequência f_{02} pode ser é de 3,5 vezes a frequência de chaveamento, ou 185,5kHz, representado pela linha pontilhada cinza f_{02min} na Figura 3.5. A curva tracejada verde representa a equação (3.34), demonstrando os vários valores de frequência ressonante para cada valor de Lr2. Como foi determinado o valor de f_{02min} , pode-se selecionar apenas os valores de indutância acima da linha pontilhada cinza, o que restringe a escolha para a área cinza do gráfico. Agora analisando o critério da corrente de pico ressonante, foi traçado também na Figura 3.5, a curva vermelha que representa a equação (3.32), demonstrando diferentes valores de pico da corrente de ressonante $iLr2$ para vários valores de indutância Lr2. A mínima corrente ressonante de pico (I_{0max}) permitida é representada pela curva traço-ponto azul. Logo a área vermelha representa a faixa de escolha do indutor Lr2 para se obter uma comutação ZCS na abertura e fechamento da chave S2. O valor de indutância escolhida para Lr2 foi 3,5µH. Os valores das frequências de ressonância e correntes ressonantes para as indutâncias Lr1 e Lr2 especificadas são:

$$iLr1_{max} = V_o \sqrt{\frac{Cr}{Lr1}} = 102 \sqrt{\frac{150 \cdot 10^{-9}}{12 \cdot 10^{-6}}} = 11,4A \quad (3.37)$$

$$iLr2_{max} = V_o \sqrt{\frac{Cr}{Lr2}} = 102 \sqrt{\frac{150 \cdot 10^{-9}}{3,5 \cdot 10^{-6}}} = 21,11A \quad (3.38)$$

$$f_{01} = \frac{1}{2\pi\sqrt{Lr1 \cdot Cr}} = \frac{1}{2\pi\sqrt{12 \cdot 10^{-6} \cdot 150 \cdot 10^{-9}}} = 118,62kHz \quad (3.39)$$

$$f_{02} = \frac{1}{2\pi\sqrt{Lr2 \cdot Cr}} = \frac{1}{2\pi\sqrt{3,5 \cdot 10^{-6} \cdot 150 \cdot 10^{-9}}} = 219,6kHz \quad (3.40)$$

De posse dos valores de pico nas chaves, podemos comprovar uma das vantagens da célula de comutação utilizada. O pico da corrente ressonante $iLr1$ é menor do que o da corrente $iLr2$ e a corrente I_0 , o que implica na escolha de uma chave S1 com reduzido custo. Já na topologia Boost PWM-ZCS-QRC tradicional, o valor de pico da corrente ressonante na chave principal deve ser igual a pelo menos duas vezes a corrente de entrada, afim de que seja garantida a saída de condução dessa chave em modo ZCS. Essa característica, para grandes correntes de carga é muito ruim do ponto de vista técnico e de rendimento, o que não se observa na topologia Boost On-Off ZCS proposta neste trabalho, onde a máxima corrente na chave principal S2 é I_0 , justamente pela independência da corrente $iLr1$ frente a corrente de entrada.

É importante observar que o valor encontrado para a corrente $iLr2$ na equação (3.38) representa o máximo valor de corrente de entrada a que essa configuração pode suprir, sem perder a característica ZCS. Contudo, para o cálculo do indutor $Lr2$ deve ser escolhido um valor de corrente igual à corrente para carga nominal.

3.2.4 Dimensionamento dos indutores ressonantes $Lr1$ e $Lr2$

Para o dimensionamento dos componentes dos indutores $Lr1$ e $Lr2$, utiliza-se o mesmo procedimento e as mesmas equações apresentados no item 4.2.1 deste capítulo.

Para o dimensionamento do indutor $Lr1$ utiliza-se o valor da corrente $iLr1$ de pico e também RMS, pois esta corrente é composta somente por meio ciclo da corrente ressonante, além deste período de tempo de condução ser pequeno se comparado ao ciclo completo de operação do conversor. De acordo com a equação (2.153), o valor eficaz da corrente $iLr1$ é de 3,36A. Assim, para o cálculo do núcleo deste indutor, utiliza-se o método do produto das áreas:

$$A_e A_w = \frac{Lr1 \cdot ILr1_{\max} \cdot ILr1_{RMS} \cdot 10^4}{K_w \cdot B_{\max} \cdot J_{\max}} = \frac{12 \cdot 10^{-6} \cdot 11,4 \cdot 3,36 \cdot 10^4}{0,7 \cdot 0,3 \cdot 450} = 0,049cm^4 \quad (3.41)$$

Analisando o valor do produto de áreas encontrado acima, adota-se o núcleo EE – 25/10/6. Este núcleo apresenta um $A_e A_w$ de $0,336 \text{ cm}^4$ e um $A_e = 0,40 \text{ cm}^2$, então o número de espiras necessários para a fabricação do indutor Lr1 é :

$$N = \frac{Lr1 \cdot ILr1_{\max} \cdot 10^4}{B_{\max} \cdot A_e} = \frac{12 \cdot 10^{-6} \cdot 11,4 \cdot 10^4}{0,3 \cdot 0,40} \cong 12 \quad (3.42)$$

A seção mínima do condutor S_{cmin} para a densidade de corrente projetada é determinada pela seguinte expressão:

$$S_{cmin} = \frac{ILr1_{RMS}}{J_{\max}} = \frac{3,36}{450} = 0,00746 \text{ cm}^2 \quad (3.43)$$

Adotou-se o condutor de cobre 24AWG o qual possui uma seção de $0,002047 \text{ cm}^2$. O número de condutores paralelos a ser utilizado é:

$$N_{cond} = \frac{S_{cmin}}{S_{24AWG}} = 4 \quad (3.44)$$

Verifica-se também a possibilidade de execução deste indutor utilizando o núcleo escolhido. Esta relação deve ser menor que 1 para um bom dimensionamento.

$$Exec = \frac{A_{wmin}}{A_{wnúcleo}} = \frac{N \cdot N_{cond} \cdot S_{24AWG}}{0,85} = 0,209 \quad (3.45)$$

Depois de verificada a viabilidade de execução, calcula-se o entreferro necessário para o indutor:

$$lg = \frac{N^2 \cdot \mu_o \cdot A_e \cdot 10^{-2}}{Lr1} = \frac{12^2 \cdot 4\pi \cdot 10^{-7} \cdot 0,40 \cdot 10^{-2}}{12 \cdot 10^{-6}} = 0,06 \text{ cm} \quad (3.46)$$

Este entreferro distribuído em cada perna do núcleo tipo E será de:

$$lg_E = \frac{lg}{2} = \frac{0,06}{2} = 0,0302 \text{ mm} \quad (3.47)$$

Para o dimensionamento do indutor Lr2 utiliza-se as mesmas equações aplicadas no projeto do indutor Lr1. Assim, para o cálculo do núcleo deste indutor, utiliza-se o método do produto das áreas:

$$A_e A_w = \frac{Lr2 \cdot ILr2_{\max} \cdot ILr2_{RMS} \cdot 10^4}{K_w \cdot B_{\max} \cdot J_{\max}} = \frac{3,5 \cdot 10^{-6} \cdot 20,1 \cdot 13,9 \cdot 10^4}{0,7 \cdot 0,3 \cdot 450} = 0,117 \text{ cm}^4 \quad (3.48)$$

Analisando o valor do produto de áreas encontrado acima, adota-se o núcleo EE – 30/15/14. Este núcleo apresenta um $A_e A_w$ de $1,42 \text{ cm}^4$ e um $A_e = 1,2 \text{ cm}^2$, então o número de espiras necessários para a fabricação do indutor Lr1 é :

$$N = \frac{Lr2 \cdot I_{Lr2_{\max}} \cdot 10^4}{B_{\max} \cdot A_e} = \frac{3,5 \cdot 10^{-6} \cdot 20,1 \cdot 10^4}{0,3 \cdot 1,2} \cong 3 \quad (3.49)$$

A seção mínima do condutor S_{cmin} para a densidade de corrente projetada é:

$$S_{cmin} = \frac{I_{Lr1_{RMS}}}{J_{\max}} = \frac{13,9}{450} = 0,035 \text{ cm}^2 \quad (3.50)$$

Adotou-se o condutor de cobre 24AWG o qual possui uma seção de $0,002047 \text{ cm}^2$. O número de condutores a serem utilizados em paralelo é:

$$N_{cond} = \frac{S_{cmin}}{S_{24AWG}} = 17 \quad (3.51)$$

Verifica-se a possibilidade de execução deste indutor utilizando o núcleo escolhido:

$$Exec = \frac{A_{wmin}}{A_{wnúcleo}} = \frac{N \cdot N_{cond} \cdot S_{24AWG}}{1,19} \cdot \frac{1}{K_w} = 0,158 \quad (3.52)$$

O entreferro necessário para o indutor é:

$$lg = \frac{N^2 \cdot \mu_o \cdot A_e \cdot 10^{-2}}{Lr1} = \frac{3^2 \cdot 4\pi \cdot 10^{-7} \cdot 1,2 \cdot 10^{-2}}{3,5 \cdot 10^{-6}} = 0,04 \text{ cm} \quad (3.53)$$

Este entreferro distribuído em cada perna do núcleo tipo E será de:

$$lg_E = \frac{lg}{2} = \frac{0,04}{2} = 0,2 \text{ mm} \quad (3.54)$$

Os resultados obtidos fornecem uma boa indicação para a construção dos indutores Lr1 e Lr2, apresentando uma boa coerência com os resultados alcançados na prática.

3.2.5 Especificação dos semicondutores

Através das equações elaboradas no Capítulo 2 e analisando as etapas de operação do conversor HPF Boost On-Off ZCS em um ciclo completo de chaveamento, pode-se especificar todas as chaves e diodos de potência.

3.2.5.1 Diodo boost D0

Analisando as formas de onda teóricas do conversor proposto demonstradas na Figura 2.11, observa-se que a máxima tensão reversa a qual este diodo é submetido é igual a duas vezes a tensão de saída V_o , ou seja, a tensão que o capacitor ressonante está carregado. Como o valor de V_o é 102Vdc, deve-se escolher um diodo que suporte no mínimo 204V de tensão reversa.

As correntes de pico, média e eficaz que circulam por este componente são encontradas a partir das equações apresentadas no item 2.7.7 do capítulo 2.

$$I_{D0pico} = I_0 = 18,4A \quad (3.55)$$

$$I_{D0RMS} = 12,4A \quad (3.56)$$

$$I_{D0med} = 8,47A \quad (3.57)$$

A partir destes valores de parâmetros elétricos calculados acima, escolhe-se o diodo HFA30TA60C. Este possui as seguintes especificações:

Tabela 3.2 – Especificações técnicas do diodo HFA30TA60C.

Símbolo	Significado	Valor
V_{RRM}	Tensão reversa repetitiva máxima	600V
I_F	Corrente média	15A
I_{FRM}	Corrente repetitiva máxima	150A
V_F	Queda de tensão direta	1,2V
t_{rr}	Tempo de recuperação reversa	70ns
Q_{rr}	Carga de recuperação reversa	220nC

As perdas por comutação deste diodo são calculadas mediante a seguinte expressão:

$$P_{D0com} = Q_{rr} \cdot V_o \cdot f_s = 220 \cdot 10^{-9} \cdot 102 \cdot 53 \cdot 10^3 = 1,19W \quad (3.58)$$

As perdas por condução são calculadas abaixo:

$$P_{D0cond} = I_{D0med} \cdot V_F = 8,47 \cdot 1,2 = 10,16W \quad (3.59)$$

Logo as perdas totais são de:

$$P_{D0total} = P_{D0com} + P_{D0cond} = 11,35W \quad (3.60)$$

3.2.5.2 Chave principal S2 e diodo D2

A corrente na chave S2 é mesma do diodo D2 devido estes componentes estarem ligados em série. Através das equações do item 2.7.1, pode-se encontrar os valores das correntes nestes componentes. O valor da tensão máxima de pico sobre essa chave S2, quando a mesma está bloqueada, é o mesmo da tensão de saída, ou seja, 102V. Este valor também é válido para o diodo D2.

$$I_{S2pico} = I_{D2pico} = I_0 = 18,4A \quad (3.61)$$

$$I_{S2RMS} = I_{D2RMS} = 12,4A \quad (3.62)$$

$$I_{S2med} = I_{D2med} = 8,31A \quad (3.63)$$

Em função dos parâmetros elétricos calculados acima, escolhe-se a chave MOSFET IRFP4668 o diodo HFA30TA60C. Estes possuem as seguintes especificações:

Tabela 3.3 – Especificações técnicas do MOSFET IRFP4668.

Símbolo	Significado	Valor
V_{DSS}	Tensão máxima dreno-source	200V
I_{DSS}	Corrente média no interruptor	92A
I_{DM}	Corrente pulsante máxima	520A
R_{DS}	Resistência em condução	14mΩ
t_r	Tempo de entrada em condução	105ns
t_f	Tempo de abertura	74ns

Tabela 3.4 – Especificações técnicas do diodo HFA30TA60C.

Símbolo	Significado	Valor
V_{RRM}	Tensão reversa repetitiva máxima	600V
I_F	Corrente média	15A
I_{FRM}	Corrente repetitiva máxima	150A
V_F	Queda de tensão direta	1,2V
t_{rr}	Tempo de recuperação reversa	70ns
Q_{rr}	Carga de recuperação reversa	220nC

As perdas por comutação são nulas, pois o chaveamento é suave e com corrente nula. As perdas por condução no diodo D2 são calculadas abaixo:

$$P_{D2cond} = I_{D2med} \cdot V_F = 8,31 \cdot 1,2 = 9,9W \quad (3.64)$$

As perdas por condução da chave S2 são demonstradas através da seguinte equação:

$$P_{S2cond} = I_{S2RMS}^2 \cdot R_{DS} = 12,4^2 \cdot 14 \cdot 10^{-3} = 2,15W \quad (3.65)$$

3.2.5.3 Chave auxiliar S1 e diodo D1

A corrente na chave S1 também é a mesma do diodo D1 devido estes componentes estarem ligados em série. Através das equações do item 2.7.2, pode-se encontrar os valores das correntes nestes componentes. O valor da tensão máxima de pico sobre essa chave, quando a mesma está bloqueada, é o mesmo da tensão de saída, ou seja, 102V. Este valor também é válido para o diodo D1.

$$I_{S1pico} = I_{D1pico} = ILr1_{max} = 11,4A \quad (3.66)$$

$$I_{S1RMS} = I_{D1RMS} = 3,8A \quad (3.67)$$

$$I_{S1med} = I_{D1med} = 0,9A \quad (3.68)$$

Em função dos parâmetros elétricos calculados acima, escolhe-se a chave MOSFET IRFP4668 o diodo HFA30TA60C. Estes possuem as seguintes especificações:

Tabela 3.5 – Especificações técnicas do MOSFET IRFP4668.

Símbolo	Significado	Valor
V_{DSS}	Tensão máxima dreno-source	200V
I_{DSS}	Corrente média no interruptor	92A
I_{DM}	Corrente pulsante máxima	520A
R_{DS}	Resistência em condução	14mΩ
tr	Tempo de entrada em condução	105ns
tf	Tempo de abertura	74ns

Tabela 3.6 – Especificações técnicas do diodo HFA30TA60C.

Símbolo	Significado	Valor
V_{RRM}	Tensão reversa repetitiva máxima	600V
I_F	Corrente média	15A
I_{FRM}	Corrente repetitiva máxima	150A
V_F	Queda de tensão direta	1,2V
t_{rr}	Tempo de recuperação reversa	70ns
Q_{rr}	Carga de recuperação reversa	220nC

As perdas por comutação são nulas, pois o chaveamento é suave e com corrente nula. As perdas por condução no diodo D1 são calculadas abaixo:

$$P_{D1cond} = I_{D1med} \cdot V_F = 0,9 \cdot 1,2 = 1,08W \quad (3.69)$$

As perdas por condução da chave S2 são demonstradas através da seguinte equação:

$$P_{S1cond} = I_{S1RMS}^2 \cdot R_{DS} = 3,8^2 \cdot 14 \cdot 10^{-3} = 0,20W \quad (3.70)$$

3.2.5.4 Chave auxiliar S3 e diodo D3

A máxima tensão sobre a chave S3 e o diodo D3 também é igual à tensão de saída do conversor 102V. A corrente na chave S3 é a mesma que circula pelo diodo D3, pois estes semicondutores estão ligados em série. O valor das correntes de pico, eficaz e média nestes semicondutores pode ser prevista através das equações demonstradas nos itens 2.7.3e 2.7.6:

$$I_{S3pico} = I_{D3pico} = ILr3_{max} = I_0 = 18,4A \quad (3.71)$$

$$I_{S3RMS} = I_{D3RMS} = 4,57A \quad (3.72)$$

$$I_{S3med} = I_{D3med} = 0,92A \quad (3.73)$$

Através destes parâmetros elétricos calculados acima, escolhe-se a chave MOSFET IRFP4668 o diodo HFA30TA60C. Estes possuem as seguintes especificações:

Tabela 3.7 – Especificações técnicas do MOSFET IRFP4668.

Símbolo	Significado	Valor
V_{DSS}	Tensão máxima dreno-source	200V
I_{DSS}	Corrente média no interruptor	92A
I_{DM}	Corrente pulsante máxima	520A
R_{DS}	Resistência em condução	14mΩ
t_r	Tempo de entrada em condução	105ns
t_f	Tempo de abertura	74ns

Tabela 3.8 – Especificações técnicas do diodo HFA30TA60C.

Símbolo	Significado	Valor
V_{RRM}	Tensão reversa repetitiva máxima	600V
I_F	Corrente média	15A
I_{FRM}	Corrente repetitiva máxima	150A
V_F	Queda de tensão direta	1,2V
t_{rr}	Tempo de recuperação reversa	70ns
Q_{rr}	Carga de recuperação reversa	220nC

As perdas por comutação na chave S3 e diodo D3 são nulas, pois o chaveamento é suave e com corrente nula. As perdas por condução no diodo D3 são:

$$P_{D3cond} = I_{D3med} \cdot V_F = 0,92 \cdot 1,2 = 1,10W \quad (3.74)$$

As perdas por condução da chave S3 são demonstradas através da seguinte equação:

$$P_{S3cond} = I_{S3RMS}^2 \cdot R_{DS} = 4,57^2 \cdot 14 \cdot 10^{-3} = 0,30W \quad (3.75)$$

3.2.5.5 Ponte retificadora

A ponte de diodos retifica a corrente de entrada do conversor HPF Boost On-Off ZCS em baixa frequência (frequência da rede). A comutação dos diodos da ponte acontece em pares de diodos. No semiciclo positivo da tensão da rede, dois diodos encontram-se em condução e os outros dois permanecem bloqueados. O contrário acontece no semiciclo negativo.

A tensão reversa máxima em um diodo da ponte retificadora é a tensão de pico máxima da fonte de entrada. Considerando uma variação de 10% da tensão da rede tem-se:

$$V_{PR\max} = \sqrt{2} \cdot V_{iRMS\max} = \sqrt{2} \cdot 1,1 \cdot 40 = 63V \quad (3.76)$$

A corrente máxima instantânea que circula nos diodos da ponte é igual ao valor da corrente máxima no indutor L_f para tensão mínima. Logo:

$$I_{PR\max} = I_{L_f\max} = I_{ip\max} = 20,2A \quad (3.77)$$

A corrente eficaz máxima é dada a seguir:

$$I_{PRRMS} = \frac{I_{iRMS\max}}{2} = 7,1A \quad (3.78)$$

A corrente eficaz máxima é dada a seguir:

$$I_{PRmed} = \frac{I_{imed}}{2} = 6,4A \quad (3.79)$$

Assim, considerando os parâmetros calculados acima, será utilizada a ponte retificadora TB358 do fabricante Taitron. A tabela abaixo apresenta as especificações técnicas deste componente:

Tabela 3.9 – Especificações técnicas da ponte de diodos TB358.

Símbolo	Significado	Valor
V_{RRM}	Tensão reversa repetitiva máxima	800V
V_{RMS}	Tensão eficaz de entrada	560V
$I_{o(AV)}$	Corrente média retificada máxima	35A
V_F	Queda de tensão direta	1,1V
r_T	Resistência do diodo em condução	12mΩ

Como a comutação entre os diodos ocorre no momento em que a tensão de entrada zera para inverter sua polaridade, as perdas por comutação são mínimas e podem ser desprezadas. Logo, as perdas totais da ponte retificadora serão iguais às perdas por condução:

$$P_{PRtotal} = 4 \cdot (V_F I_{PRmed} + r_T I_{PRRMS}^2) = 4 \cdot (1,1 \cdot 6,4 + 12 \cdot 10^{-3} \cdot 7,1^2) = 30,5W \quad (3.80)$$

3.2.6 Resistor Shunt

O resistor shunt é um componente utilizado para o monitoramento do valor da corrente, gerando um sinal em forma de tensão que será utilizado pelo circuito de comando e controle para comandar as chaves adequadamente. No caso desta pesquisa, o monitoramento

da corrente no indutor L_f é fundamental para a realização da correção do fator de potência e obtenção de uma corrente de entrada senoidal e em fase com a tensão da rede.

Será utilizado um resistor shunt de potência de $0,05\Omega$. Foram utilizados dois resistores de $0,1\Omega$ em paralelo, modelo THS10 do fabricante Tyco Electronics. A tensão sobre esse resistor, em condições normais de operação do conversor, será de aproximadamente 1V, devido especificações de projeto. Assim, a potência dissipada por este resistor é em torno de 11W.

3.2.7 Análise das perdas totais do conversor

Pode-se realizar uma análise teórica das perdas totais do conversor, somando-se o valor das perdas dos componentes passivos e semicondutores do conversor proposto.

$$P_{Totais} = P_{L_f} + P_{S1} + P_{S2} + P_{S3} + P_{D1} + P_{D2} + P_{D3} + P_{D0} + P_{PR} + P_{RS} = 71,45W \quad (3.81)$$

A figura abaixo demonstra o valor das perdas de cada componente em porcentagem do valor total.

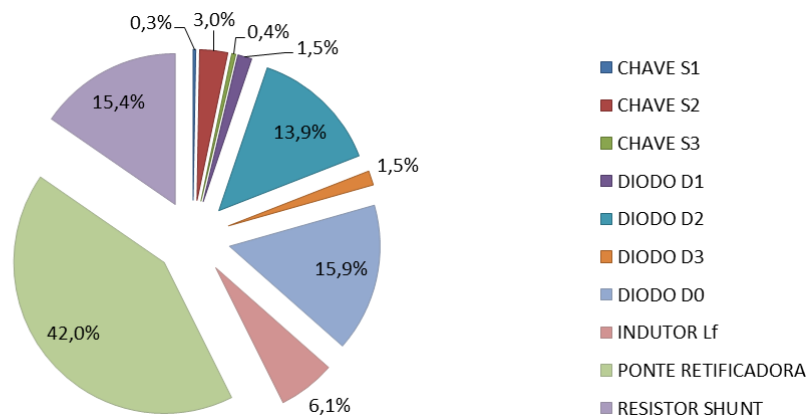


Figura 3.6 – Perdas de cada componente do conversor proposto.

Nota-se que os componentes que mais influenciam nestas perdas são os diodos e a ponte retificadora. Por não possuírem perdas por chaveamento e baixa resistência de condução, as chaves apresentam perdas insignificantes.

O rendimento do conversor pode ser estimado na equação abaixo:

$$\eta(\%) = \frac{P_o}{P_o + P_{Totais}} \cdot 100 = \frac{450}{450 + 71,45} \cdot 100 = 86\% \quad (3.82)$$

Pode-se também traçar a curva de rendimento teórico deste conversor para vários valores de potência de carga, que está representada na figura seguinte:

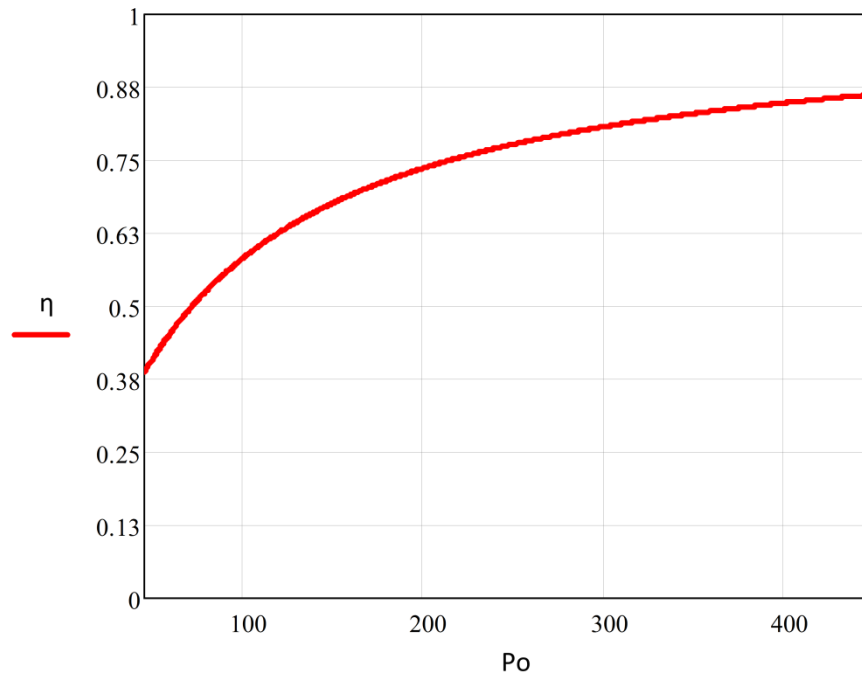


Figura 3.7 – Curva de rendimento teórico do conversor HPF Boost ZCS.

3.2.8 Conclusão

Escolhidas as características do conversor, como potência de saída e as frequências envolvidas, foi possível encontrar os valores dos indutores e do capacitor de ressonância. Os valores do indutor e capacitor de filtro também foram equacionados e obtidos para os parâmetros escolhidos.

Foram especificados os MOSFET's, a ponte retificadora e os diodos a serem utilizados na estrutura. Sabe-se que a tecnologia de células ZCS é recomendada para utilização em chaves do tipo IGBTs, as quais são aplicadas em maiores níveis de corrente e tensão, mitigando os efeitos da corrente de calda e aumentando a faixa de frequência de operação. No conversor proposto neste trabalho, utilizou-se MOSFET como chave devido a baixa potência de trabalho (450W) e alta frequência de operação. O princípio de operação da célula e suas características (vantagens e desvantagens) permanecem os mesmos independente da chave utilizada.

De posse de todos os valores dos componentes do conversor encontrados neste capítulo, um estudo computacional através de simuladores pode ser efetuado e utilizado na confecção do retificador Boost monofásico com alto fator de potência e comutação ZCS das chaves.

4 ESTRATÉGIA DE CONTROLE

4.1 Introdução

Como provado anteriormente, o conversor Boost On-Off ZCS possui a característica predominante de conversor PWM, onde a variável de controle de potência é a razão cíclica. Para um correto funcionamento do conversor, seguindo as etapas de operação descritas no capítulo anterior, deve-se construir um circuito de controle capaz de gerar três pulsos PWM sincronizados para as três chaves, respeitando-se os tempos adequados de condução e desligamento das mesmas para controle de potência e chaveamento sem perdas com corrente nula.

O conversor Boost On-Off ZCS será aplicado como segundo estágio de um pré-regulador do fator de potência. Este conversor dc-dc será cascadeado com um retificador de diodos em ponte completa, formando assim o Retificador Boost On-Off ZCS com alto fator de potência. A estratégia de controle de potência e da forma de onda da corrente de entrada será realizada pelo controle da corrente média no indutor de filtro do conversor Boost On-Off ZCS. Para implementar este controle, será utilizado o circuito integrado (CI) UC3854N da Texas Instruments. Como este CI apresenta apenas uma saída de pulso PWM, foi necessário inserir um circuito eletrônico externo para gerar os três pulsos necessários para controlar o conversor.

Na Figura 4.1 são mostrados os pulsos de disparo das chaves, representados pelos sinais V_{gs1} , V_{gs2} e V_{gs3} . Percebe-se que os sinais V_{gs1} e V_{gs2} são disparados no mesmo instante e possuem tempos de condução iguais, e o sinal V_{gs3} é disparado no momento oportuno, fechando-se o ciclo de funcionamento do conversor. Os autores de [15] demonstram que o pulso para a chave auxiliar S1 poderá ser menor que o pulso da chave principal S2, pois assim que a corrente ressonante i_{Lr1} se anular, esta chave poderá ser desligada. Porém para simplificação do circuito de controle, o mesmo pulso é enviado para a chave S1 e S2, sem comprometer o correto funcionamento do conversor.

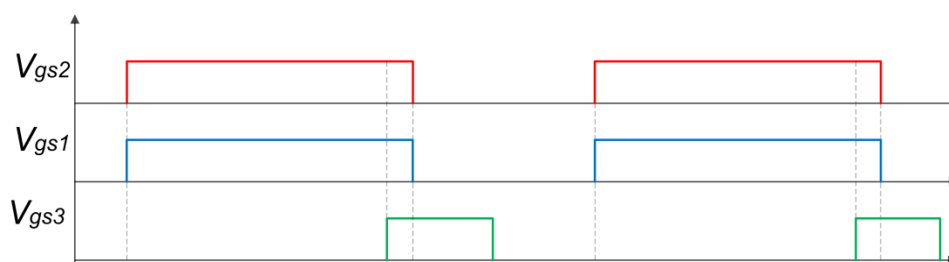


Figura 4.1 – Sinais PWM's de controle.

4.2 Pulso para a chave S1

Primeiramente, antes da apresentação do circuito de controle proposto, esclarecem-se alguns detalhes sobre a não necessidade de se utilizar pulsos diferentes para as chaves S1 e S2. A terceira etapa de operação, onde a corrente ressonante I_{Lr1} se anula, seria o momento oportuno para o desligamento da chave auxiliar S1 em ZCS e ZVS. Porém, um circuito eletrônico extra deveria ser implementado para criar um pulso menor para esta chave sincronizado com o pulso da chave principal S2.

Analisando melhor esta terceira etapa, representada pelo circuito da Figura 2.7, e baseando-se nas formas de onda teóricas do conversor proposto, pode-se observar que a tensão no capacitor de ressonância C_r tem seu valor igual a $2V_o$. Se o pulso para a chave S1 for considerado como menor que o gerado para a chave S2, a tensão sobre S1 só aparecerá a partir da quinta etapa de funcionamento, pois a diferença de tensão $2V_o - V_o$ aparecerá sobre o diodo D1, uma vez que o diodo de corpo da chave S1 fica diretamente polarizado. Com a chave S1 aberta, só existirá tensão sobre a mesma no instante em que a tensão sobre o capacitor ressonante C_r for menor que a tensão de saída, o que ocorre da quinta etapa adiante. Seguindo este raciocínio, não ocorrerá nenhuma diferença na forma de onda de tensão sobre a chave S1 se seu pulso for igual ao da chave S2, mesmo que aquela se mantenha acionada por mais tempo, uma vez que a diferença de tensão $2V_o - V_o$ continuará a aparecer sobre o diodo D1. A tensão entre dreno e source na chave S1 só aparecerá da quinta etapa adiante, etapa na qual o pulso único para as duas chaves já foi retirado. O relato acima pode ser exemplificado pela figura seguinte.

O uso de apenas um pulso para as chaves S1 e S2 traz grandes benefícios, como a necessidade de gerar apenas dois PWM's pra toda a estrutura e a utilização de menos componentes para o circuito de controle. Além disso, não há necessidade de circuitos de isolamento dos pulsos para as chaves S1 e S2, pois ambos os terminais de source estão conectados ao terra do circuito de potência e controle.

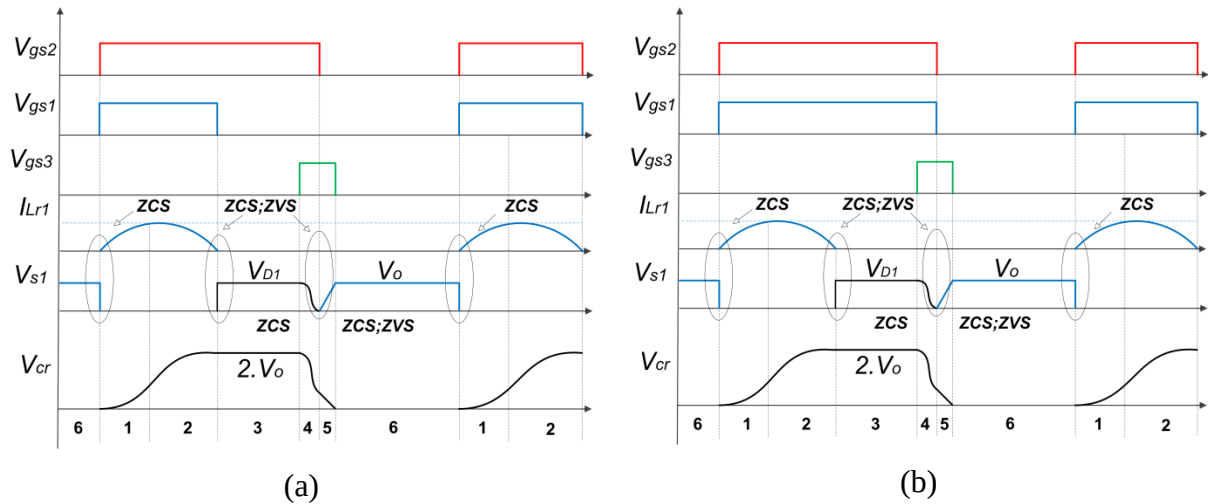


Figura 4.2 – Formas de onda teóricas do conversor: (a) Pulso V_{gs1} menor que V_{gs2} ; (b) Pulso V_{gs1} igual a V_{gs2} .

4.3 Pulso para a chave S2

Para garantir a operação em ZCS da chave principal S2, sua abertura deve ocorrer no instante em que a corrente i_{Lr2} passar por zero, período esse, representado pelo fim da quarta etapa. Para que os pulsos $V_{gs1,2}$ sejam retirados neste momento oportuno, pode-se utilizar um sensor de corrente do tipo hall ou um resistor shunt, os quais indicariam esse correto instante. O uso de um resistor shunt acarretaria em perdas, o que prejudicaria o rendimento, além da necessidade de se gerar um circuito de condicionamento para o sinal de corrente por ele captado. Já o uso do sensor hall, por se tratar de um componente de alto custo, inviabilizaria financeiramente o uso da célula, e semelhante ao resistor shunt, necessitaria de um circuito condicionador para o sinal gerado. Pensando em eliminar estes inconvenientes, outra técnica para controle da abertura destes pulsos foi utilizada.

Como foi demonstrado no capítulo anterior, sabe-se que a quarta etapa de funcionamento é do tipo ressonante, resultando em uma corrente i_{Lr2} decrescente com característica senoidal e frequência de ressonância conhecida. Nota-se, através das formas de onda teóricas, que esta corrente durante essa etapa, realiza aproximadamente metade do seu ciclo ressonante, sendo que o diodo D2 não permite a inversão da mesma, permanecendo nula na etapa negativa da ressonância. Neste momento os pulsos de gate V_{gs1} e V_{gs2} são retirados.

A frequência de ressonância f_{02} é conhecida, assim como o tempo de duração dessa etapa ressonante. Porém como é observado na equação (4.1) e na Figura 4.3, o tempo em que a corrente i_{Lr2} atinge o valor zero varia com o seu valor inicial, ou seja, a corrente de entrada do conversor.

$$i_{Lr2}(t) = I_0 - \frac{V_0}{Z_{02}} \cdot \text{sen}(\omega_{02}t) \quad (4.1)$$

Em outras palavras tem-se uma variação do período permitido para a abertura da chave S2 com a variação da corrente de entrada I_0 . Para demonstrar isto, na Figura 4.3 foram plotadas as formas de onda da corrente i_{Lr2} regida pela equação (4.1) para alguns valores de I_0 , não levando em consideração o diodo em série com a chave, o qual não permite a inversão da corrente ressonante. Por exemplo, observa-se que para uma corrente $I_0 = 5A$, ou carga baixa, o tempo (t_{r5}) para a corrente ressonante i_{Lr2} na chave atingir o valor zero é bem menor que o tempo (t_{r1}) para a corrente $I_0 = 18A$, ou carga nominal, se anular.

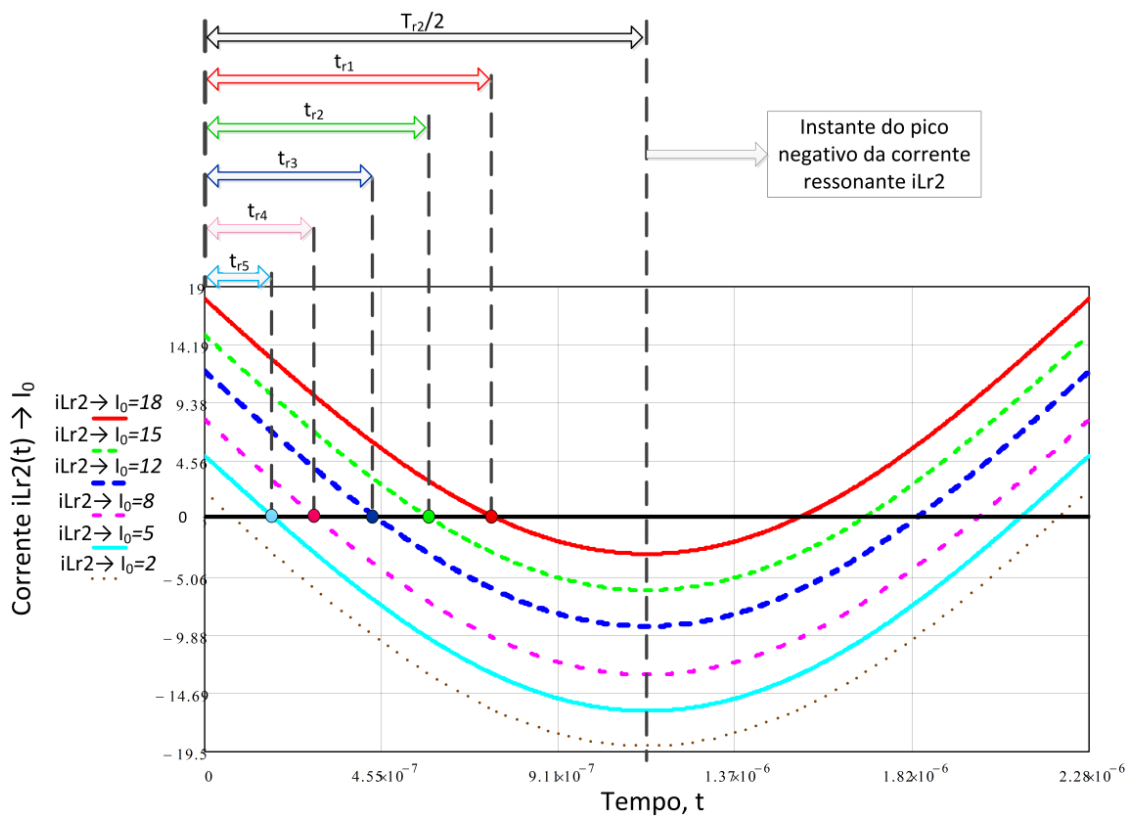


Figura 4.3 – Forma de onda da corrente i_{Lr2} para diferentes valores de carga.

A estratégia adotada para garantir a comutação ZCS de S2 em qualquer condição de carga é o ajuste da abertura desta chave no instante em que a corrente i_{Lr2} passasse por seu valor máximo negativo, se não houvesse o diodo D2, desde que fixada a condição de carga máxima. O tempo para a corrente ressonante atingir seu pico máximo negativo é constante para qualquer valor inicial da corrente i_{Lr2} , sendo este tempo caracterizado como a metade do período de ressonância ($T_{r2}/2$). Este é um período de tempo fixo e conhecido, obtido através da frequência f_{02} , o que torna fácil o ajuste do instante correto de abertura da chave S2

através de um circuito de controle, capaz de posicionar o pulso V_{gs3} corretamente, ao invés de se fazer o uso de um sensor hall ou de um shunt resistivo.

Assim o pulso para a chave S3 deve ser enviado em um tempo Δt antes da abertura da chave principal S2, para que esta desligue com corrente nula em qualquer condição de carga. Este Δt é o tempo da metade do período de ressonância f_{02} , como foi descrito anteriormente, e pode ser visualizado na figura abaixo.

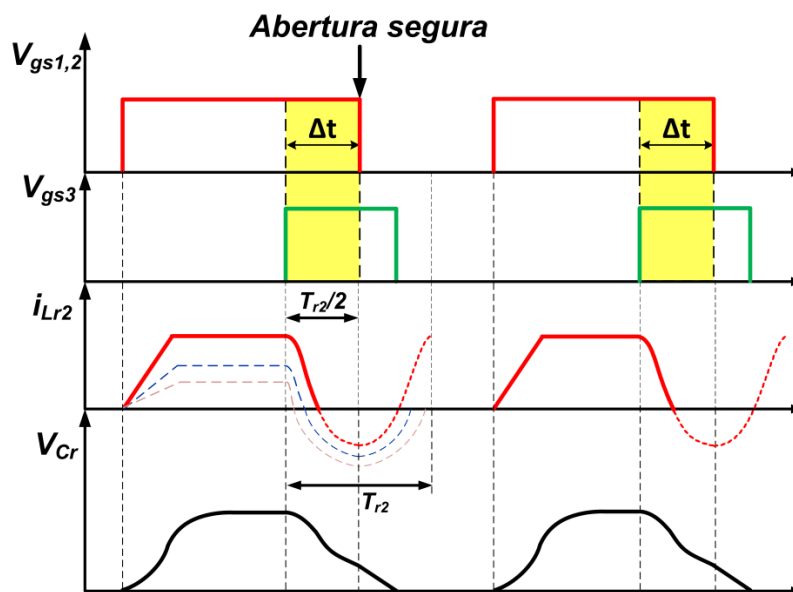


Figura 4.4 – Escolha do instante segura para abertura da chave S2.

Se fossem utilizados tiristores como chaves S1, S2 e S3, as estratégias citadas acima para desligamento das mesmas não seriam necessárias, pois o tiristor entra em bloqueio naturalmente com a passagem de sua corrente por zero. Todavia, o uso de tiristores limitaria a frequência de chaveamento a poucos quilohertz, acarretando em filtros muito grandes, tornando o conversor pesado e com grandes dimensões, características indesejadas para o estudo em questão. Logo, recomenda-se o uso de chaves tipo MOSFET ou IGBT para esta aplicação.

4.4 Circuito de comando

O conversor Boost On-Off ZCS será aplicado como corretor do fator de potência monofásico ou “Power Factor Corrector” (PFC), drenando uma corrente senoidal da rede e mantendo fixa a tensão de saída do conversor. A forma de onda da corrente de entrada é controlada através da estratégia de controle por corrente média. A pastilha utilizada como controlador foi o CI UC3854N do fabricante Texas Instruments [41], o qual impõe a forma de

onda da corrente de entrada senoidal através do controle da corrente no indutor do conversor e também possui uma malha de controle da tensão de saída.

A figura abaixo demonstra a imposição de corrente senoidal através de uma referência de corrente média.

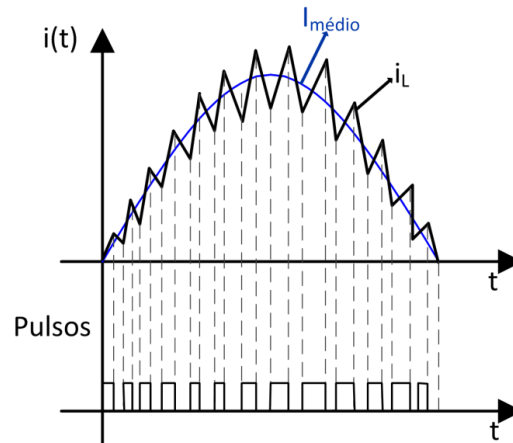


Figura 4.5 – Monitoração da corrente pelo método de controle da corrente média.

Esta estratégia foi escolhida devido à sua grande utilização por vários fabricantes de circuitos integrados aplicados a pré-reguladores, onde o controlador UC3854N foi escolhido devido sua ampla utilização pela indústria, sua robustez e confiabilidade.

Para ter uma corrente de entrada senoidal, será imposto um sinal de referencia. A estrutura do controle apresenta três malhas, sendo uma interna e duas externas. A malha interna de corrente tem a função de impor uma corrente de referência pelo controle da razão cíclica. As malhas externas são formadas por: uma malha de realimentação, que regula o valor da corrente de referência por um multiplicador com a função de tornar a tensão de saída constante e a malha de *feedforward*, que gera a forma de onda da referência, que é a tensão retificada medida nos terminais da ponte retificadora e também compensa perturbações na tensão de entrada. O diagrama de blocos da estratégia de controle por corrente média utilizado através do controlador UC3854 é demonstrado na figura a seguir, onde observa-se também as malhas citadas acima.

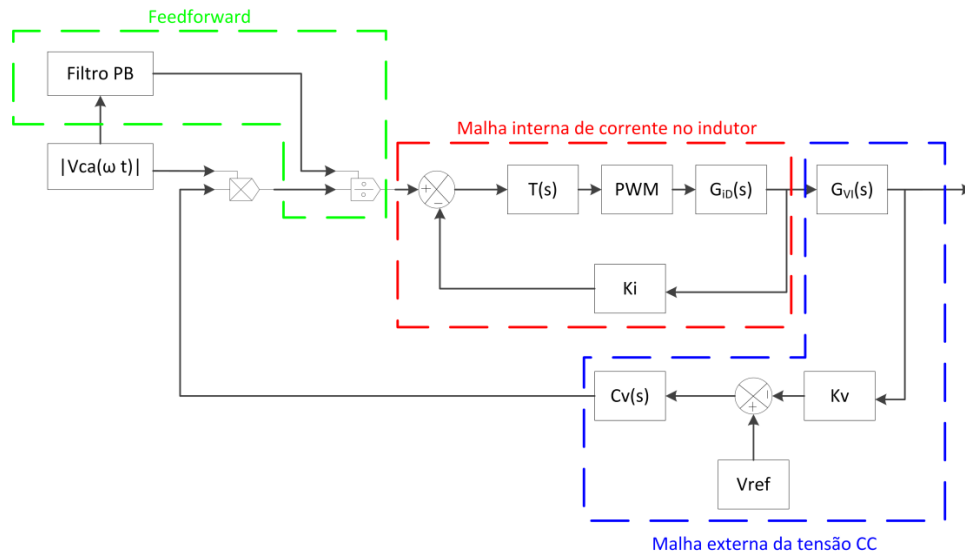


Figura 4.6 – Diagrama de blocos da estratégia de controle.

Onde:

$|V_{ca}(\omega t)|$ - Módulo da tensão de entrada do conversor;

$T(s)$ - Controlador da malha de corrente;

PWM - Modulador PWM;

$G_{ID}(s)$ - Função de transferência para o controle da corrente no indutor;

K_i - Ganho do sensor de corrente da malha de corrente;

$G_{VI}(s)$ - Função de transferência para o controle da tensão de saída;

K_v - Ganho do sensor de tensão da malha de tensão de saída;

$C_v(s)$ - Controlador da malha de tensão de saída;

A Figura 4.7 mostra a forma de onda da tensão e da corrente de entrada do conversor Boost com controle por corrente média. Observa-se uma pequena distorção próxima ao zero, porém o resultado final é uma onda com forma praticamente senoidal em fase com a tensão de entrada.

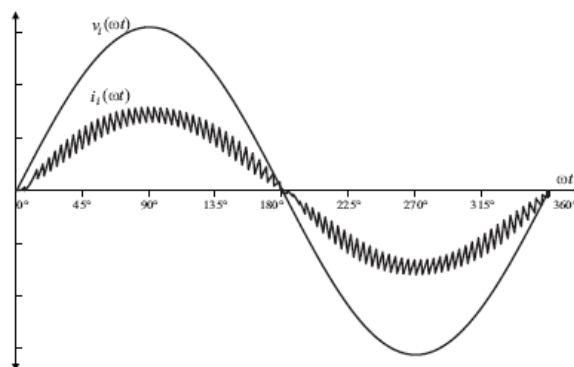


Figura 4.7 - Tensão $v_i(\omega t)$ e corrente de entrada $i_i(\omega t)$ do Boost controlado por corrente média.

As principais características do conversor Boost controlado por corrente média são:

- Corrente de entrada em fase com a tensão de entrada.
- A corrente do conversor é controlada diretamente pela malha de corrente.
- O controle da potência é realizado pela amplitude da corrente de referência.
- Modulação realizada pela razão cíclica, ou seja, controle do tempo de condução da chave.

Existem também algumas desvantagens:

- A qualidade da corrente de entrada depende do bom dimensionamento do compensador, logo, é necessário obter as funções de transferência do conversor para as malhas de corrente e tensão.
- Tem-se que utilizar um sensor de corrente na saída da ponte retificadora para fazer a comparação com a corrente de referência.
- Pode-se monitorar somente a corrente do indutor.

O controlador do circuito de correção do fator de potência UC3854 foi criado pelo fabricante de componentes eletrônicos Texas Instruments, [41]. Este componente possui todas as funções necessárias para controlar a corrente de linha do conversor Boost, minimizando a distorção e a defasagem da forma de onda, aumentando o fator de potência do circuito.

Este CI possui um melhor rendimento e confiabilidade se usado com a estratégia de controle por corrente média. Podendo ser utilizado em sistemas monofásicos e trifásicos, com uma frequência da rede de 50Hz à 400Hz. Seu circuito interno é explorado por [41] e pode ser visto no diagrama abaixo:

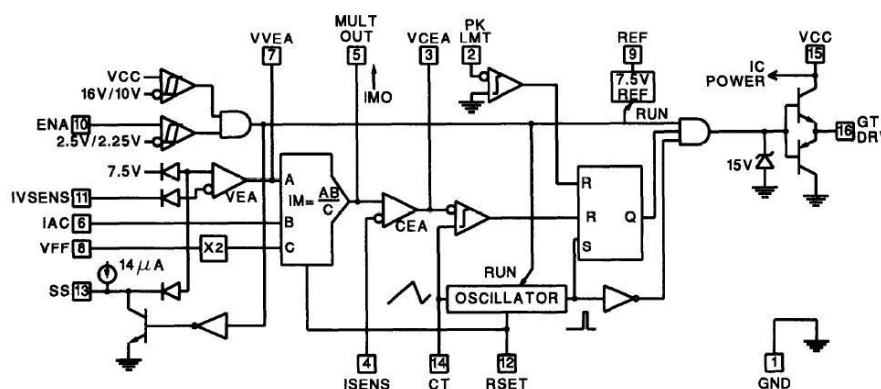


Figura 4.8. Diagrama do UC3854 [41].

4.4.1 Dimensionamento do circuito de controle com UC3854N

A correção ativa do fator de potência é realizada através do controle da corrente de entrada do circuito. Especificamente para este conversor, de topologia elevador ou Boost, sabe-se que a tensão de saída deve ser maior que a tensão de entrada e a corrente de entrada deve ser senoidal como a forma de onda da tensão.

A tensão de saída é controlada pela variação da amplitude média do sinal de controle da corrente. Este sinal é gerado pela multiplicação da amostra da tensão de entrada retificada pelo sinal de erro de uma comparação da tensão de saída. Ele apresenta a forma de onda similar à da tensão de entrada retificada, porém, com uma amplitude média responsável pelo controle da tensão de saída. Na figura abaixo podemos observar um diagrama do circuito do conversor HPF Boost On-Off ZCS com controle PFC utilizando o controlador UC3854N.

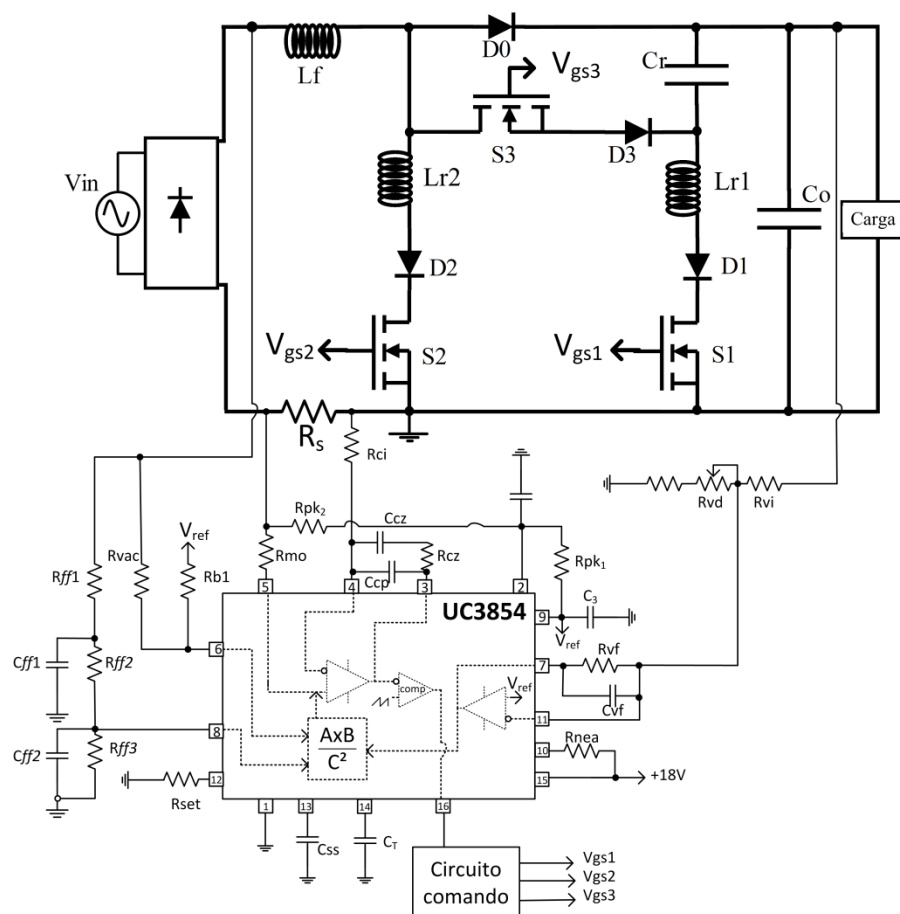


Figura 4.9 - Circuito de potência do conversor proposto com controle por corrente média utilizando o UC3854N.

Para dimensionar os vinte e cinco componentes do circuito de controle, foi necessário um estudo aprofundado do CI e suas funções. Analisando o diagrama de blocos do UC3854, é possível perceber vários comparadores, fontes de tensão e corrente, portas lógicas, um

multiplicador analógico, um oscilador, um circuito push-pull, etc. Todos estes componentes ligados entre si e aos pinos de saída, formam o circuito interno do UC3854. Os pinos de saída podem receber um sinal proveniente do circuito de potência e vice-versa. A metodologia do dimensionamento dos principais componentes do controlador, assim como suas funções, serão descritas a seguir.

Existem duas possibilidades de utilizar o sensor de corrente. Uma é um resistor de potência inserido no retorno da corrente de carga ao retificador e outra é a inserção de dois transformadores de corrente ou sensor Hall. O resistor tem menor custo, é de simples dimensionamento e normalmente utilizado em sistemas de baixa potência. Para aplicações de alta potência, devido às perdas joulicas no resistor, a utilização de transformadores de corrente é tecnicamente mais viável.

Em nossa aplicação, foi utilizado o sensor de corrente resistivo. A tensão sobre este sensor deve ser negativa e seu valor de pico nominal deve ser em torno de 1V, pois o sinal deve chegar ao CI muito maior que qualquer ruído e também para garantir uma menor dissipação de potência. Uma corrente de pico máxima de 21 A passa pelo circuito e através dela encontramos o valor de R_s :

$$R_s = \frac{V_{R_s}}{I_{pk\max}} = \frac{1}{20} = 50m\Omega \quad (4.2)$$

Será utilizado no protótipo um resistor de 0.05Ω e 10W de potência.

O limitador de corrente do UC3854 desativa a saída PWM quando a corrente instantânea é maior que o valor fixado, sendo ativada também quando a tensão no pino 2 for menor que zero. O valor máximo de corrente permitida é fixado pelo sinal de tensão vindo de um divisor resistivo composto dos resistores R_{pk1} e R_{pk2} . O valor de R_{pk1} será escolhido como $10k\Omega$. Para um valor máximo de corrente de 40A, a tensão sobre o sensor resistivo será de 1,9V. Logo o cálculo do resistor R_{pk2} será:

$$R_{pk2} = \frac{V_{R_s\max} \times R_{pk1}}{V_{Ref}} = \frac{1,9 \times 10k}{7,5} = 2,52k\Omega \quad (4.3)$$

O multiplicador/divisor é o coração do circuito de controle PFC. A saída deste multiplicador programa a malha de corrente para controlar a corrente de entrada do conversor. Esta saída é, portanto, um sinal que representa a corrente de entrada de linha. O “bloco” do multiplicador possui três entradas:

- A corrente de referência da tensão retificada (pino 6);
- Tensão da malha *feedforward* (pino 8);

- Tensão de erro amplificada da tensão de saída (pino 7).

A corrente de saída deste bloco multiplicador é I_{mo} (pino 5) e obedece a equação abaixo:

$$I_{mo} = \frac{K_m \times I_{ac} \times (V_{vea} - 1)}{V_{ff}^2} \quad (4.4)$$

K_m = Constante igual a 1;

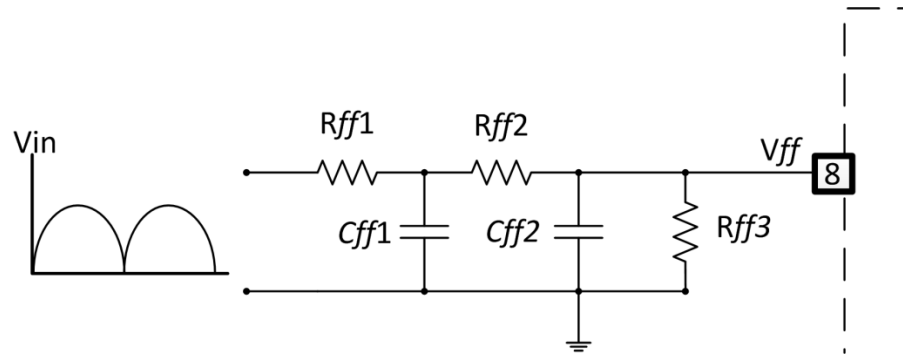
I_{ac} = Corrente de referência vinda da tensão de linha retificada;

V_{vea} = Saída da tensão de erro amplificada;

V_{ff} = Tensão de *feedforward*.

A estratégia do controlador *feedforward* é antecipar o efeito de perturbações que podem atingir o processo através do sensoriamento e compensação antecipada aos distúrbios. Assim, os elementos do controle *feedforward* captam a presença de perturbações e tomam ações corretivas através do ajuste de parâmetros do sistema que compensam quaisquer efeitos que a perturbação irá provocar no processo. O foco principal desta malha no controle proposto é de eliminar perturbações de flutuação transitória do valor eficaz da tensão de alimentação (V_{in}), evitando que estas interfiram nas dinâmicas das malhas de tensão de saída e corrente no indutor. O sinal deste controlador, ou a tensão V_{ff} , possui uma relação de proporcionalidade com o valor eficaz da tensão de alimentação, atuando na magnitude da referência senoidal que será injetada no controlador da corrente.

A tensão V_{ff} será elevada ao quadrado, ou seja, $V_{ff} \times V_{ff}$, pelo “bloco” multiplicador do CI. O circuito interno do UC3854 trabalha em uma faixa de tensão entre 1,4V e 4,5V, e para isso existe um limitador interno de tensão que garante que o sinal V_{ff} não ultrapasse 4,5V. O filtro conectado após a ponte retificadora, utilizado para obtenção de tensão V_{ff} , possui três resistências (R_{ff1} , R_{ff2} e R_{ff3}) e dois capacitores (C_{ff1} e C_{ff2}), que é demonstrado na Figura 4.10. Estes componentes formam um filtro passa-baixa de segunda ordem, pois sua resposta é muito rápida para mudanças na tensão de linha RMS, sendo geralmente seis vezes mais rápida, logo, V_{ff} é uma tensão DC proporcional ao valor médio da tensão retificada de entrada. Este valor médio representa 90% do valor RMS da tensão retificada.


Figura 4.10. Divisor de tensão da malha *feedforward*.

O projeto do conversor foi realizado considerando uma variação de 10% da tensão de entrada, porém para dimensionar este filtro da malha de *feedforward*, considera-se uma variação maior de aproximadamente 37%, para obter uma maior faixa de atuação a perturbações. Assim, para o projeto deste filtro considera-se a mínima tensão de entrada sendo 25Vac.

$$V_{INavg} = V_{INmin} \times 0,9 = 25 \times 0,9 = 22,5V \quad (4.5)$$

O divisor de tensão deve ser dimensionado respeitando duas condições:

- Para a máxima tensão de entrada, o sinal V_{ff} não deve ter um valor maior que 4,5V.
- O valor da tensão V_{ff} deve ser igual a 1,414V quando a tensão de entrada estiver em seu valor mínimo e o nó superior do divisor de tensão, V_{ffc} , deve ter uma tensão de 7,5V.

Recomenda-se pela UNITRODE [40] adotar o valor de $1M\Omega$ para R_{ff1} e as equações utilizadas para encontrar os valores das outras duas resistências são demonstradas abaixo:

$$V_{ff} = 1,414 = 22,5 \times \frac{R_{ff3}}{R_{ff1} + R_{ff2} + R_{ff3}} \quad (4.6)$$

$$V_{nó} = 7,5 = 22,5 \times \frac{(R_{ff2} + R_{ff3})}{R_{ff1} + R_{ff2} + R_{ff3}} \quad (4.7)$$

$$R_{ff1} = 1M\Omega$$

$$R_{ff2} = 413k\Omega \cong 410k\Omega \quad (4.8)$$

$$R_{ff3} = 95k\Omega \cong 100k\Omega$$

A porcentagem da ondulação residual (ripple) de tensão de segunda harmônica na malha de *feedforward* resulta na mesma porcentagem de terceira harmônica do ripple de corrente na linha alternada. Os capacitores C_{ff1} e C_{ff2} juntamente com os resistores citados

anteriormente formam o filtro passa baixa que atenuam a componente de baixa frequência vindo da tensão de entrada retificada. A porcentagem de componente de segundo harmônico na tensão de linha retificada é de 66,2%. O nível de atenuação exigido ou, o “ganho” do filtro, é a quantidade de distorção de terceira harmônica permitida, dividida por 66,2%. Neste caso, adota-se que a porcentagem de THD alocado para a entrada V_{ff} é de 1,5%. A atenuação (ganho) do filtro será de:

$$G_{ff} = \frac{\%THD}{66,2\%} = \frac{1,5}{66,2} = 0,0227 \quad (4.9)$$

Os dois polos do filtro de segunda ordem utilizado são alocados na mesma frequência, e possuem uma banda passante extensa. O ganho total do filtro é o produto dos ganhos de cada filtro, logo o ganho de cada seção será raiz quadrada do ganho total. Em nosso caso, o ganho do filtro na frequência de segunda harmônica é de 0,0227 ou $\sqrt{0,0227} = 0,15$ para cada seção. A mesma relação é feita para a frequência de corte dos filtros, sendo esta necessária para calcular os valores dos capacitores. São polos simples logo, a frequência de corte será o ganho de cada etapa do filtro vezes a frequência de ripple de segunda harmônica:

$$f_p = \sqrt{G_{ff}} \times f_r = 0,15 \times 120 = 18Hz \quad (4.10)$$

A frequência de corte é usada para calcular os valores dos capacitores de filtro e a impedância do capacitor, será igual à impedância da resistência na frequência de corte. As equações abaixo são usadas para calcular os valores dos capacitores:

$$C_{ff1} = \frac{1}{2\pi \times f_p \times R_{ff2}} = \frac{1}{2\pi \times 18 \times 410k} = 21,5nF \quad (4.11)$$

$$C_{ff2} = \frac{1}{2\pi \times f_p \times R_{ff3}} = \frac{1}{2\pi \times 18 \times 100k} = 88,4nF \quad (4.12)$$

A corrente de funcionamento do multiplicador é gerada pela tensão de entrada sobre o resistor R_{vac} injetada no pino 6 do UC3854. O multiplicador apresenta maior linearidade quando trabalha no seu máximo de corrente permitida, que é 0,6mA. O cálculo de R_{vac} deve ser feito para a tensão de pico máxima na linha:

$$V_{pk(max)} = \sqrt{2} \times V_{in(max)} = \sqrt{2} \times 45 = 63,63V \quad (4.13)$$

$$R_{vac} = \frac{V_{pk(max)}}{0,6m} = 106k\Omega \quad (4.14)$$

Para um correto funcionamento do sistema, quando a tensão instantânea de entrada passar por zero, deve-se adicionar um valor de corrente contínua no pino 6, pois este possui internamente uma tensão de 6 Vdc. Uma resistência $Rb1$ é conectada entre a tensão de referência (V_{ref}) gerada pelo CI até o pino 6, para adicionar um pequeno nível dc de corrente. O valor deste resistor é 25% do valor do resistor $Rvac$:

$$Rb1 = 0,25 \cdot Rva = 25k\Omega \quad (4.15)$$

Quando a tensão senoidal de entrada em seu menor valor passar pelo seu pico máximo, a saída do multiplicador será máxima. O valor máximo da corrente de saída do multiplicador pode ser calculado pela equação de I_{mo} e esta corrente não deve ser maior que o dobro de I_{ac} , o que representa a máxima corrente disponível para esta tensão de entrada e a corrente de pico do PFC será limitada corretamente. A corrente I_{set} também representa outra limitação à corrente de saída do multiplicador, porém, esta não pode ser maior que $3,75/R_{set}$.

$$I_{ac_{min}} = \frac{V_{in(pk)}}{Rvac} = \frac{50}{106k} = 466,6\mu A \quad (4.16)$$

$$R_{set} = \frac{3,75}{2 \times I_{ac_{(min)}}} = 5k\Omega \quad (4.17)$$

A corrente de saída do multiplicador deve ser somada a uma corrente proporcional à corrente no indutor, para assim, fechar a malha de tensão feedback. Deve-se utilizar uma resistência Rmo para realizar esta função, ligando a saída do multiplicador ao sensor de corrente, fazendo com que o pino de saída do multiplicador seja um somador de sinais. A tensão sobre este resistor deve ser igual à tensão sobre R_s quando a corrente de pico passar por seu valor máximo no maior valor de tensão de entrada.

$$Rmo = Rci = \frac{V_{Rs(pk)} \times 1,12}{2 \times I_{ac_{(min)}}} = \frac{1,05 \times 1,12}{2 \times 466,6\mu} = 1,3k\Omega \quad (4.18)$$

A corrente que carrega o oscilador é I_{set} , determinada pelo valor de R_{set} . A frequência de oscilação é determinada pelo capacitor C_t e a corrente de carga. O valor do capacitor para a frequência de comutação escolhida será de:

$$C_t = \frac{1,25}{R_{set} \times f_s} = \frac{1,25}{5k \times 53k} = 5,8nF \quad (4.19)$$

A malha de corrente deve ser compensada para uma operação estável do controle. Foi visto anteriormente que as operações dos circuitos ressonantes da célula de comutação suave ocorrem em um curto intervalo de tempo se comparado ao período de um ciclo de operação

do conversor, não exercendo grande influência na resposta dinâmica em regime de trabalho nominal. Assim, adota-se o modelo equivalente do conversor Boost tradicional para encontrar as funções de transferência para o projeto dos compensadores, como foi demonstrado em [42]. Para a determinação do modelo equivalente do conversor, algumas hipóteses simplificativas similares àsquelas consideradas para o Boost On-Off ZCS, foram:

- Como a frequência de comutação do conversor é muito maior que a frequência da tensão de alimentação, esta é definida como constante em cada período de chaveamento.
- Os dispositivos semicondutores são considerados ideais, ou seja, apresentam impedância infinita quando em estado de bloqueio e impedância nula quando em condução.
- As resistências intrínsecas dos componentes, assim como as resistências parasitas, são desprezadas nesta abordagem.
- A tensão no capacitor de saída do conversor é considerada constante e isenta de ondulações.

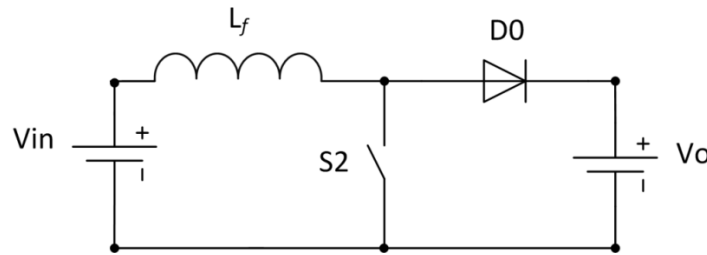


Figura 4.11 – Modelo simplificado do conversor Boost.

Analisando a tensão no indutor L_f , com o interruptor S2 em condução no intervalo de tempo $t < D \cdot T_s$, tem-se:

$$\langle v_{L_f}(t) \rangle_{t \leq D \cdot T_s} = Vin \cdot d(t) \quad (4.20)$$

Com o interruptor bloqueado, ou seja, quando $t = (1-D) \cdot T_s$, a tensão média no indutor é:

$$\langle v_{L_f}(t) \rangle_{t > D \cdot T_s} = (Vin - Vo) \cdot (1 - d(t)) \quad (4.21)$$

As etapas descritas acima ocorrem em um período de chaveamento, assim reunindo as mesmas obtém-se:

$$\langle v_{L_f}(t) \rangle_{t = T_s} = Vin \cdot d(t) + (Vin - Vo) \cdot (1 - d(t)) = Vin - Vo(1 - d(t)) \quad (4.22)$$

Sabe-se que:

$$v_{L_f}(t) = L_f \frac{d}{dt} i_{L_f}(t) \quad (4.23)$$

Substituindo-se (4.23) em (4.22) têm-se:

$$L_f \frac{d}{dt} i_{L_f}(t) = V_{in} - V_o(1 - d(t)) \quad (4.24)$$

Aplica-se uma perturbação na razão cíclica, o que refletirá também em uma perturbação na corrente do indutor, assim:

$$d(t) = D + \hat{d}(t) \quad (4.25)$$

$$i_{L_f}(t) = I_{L_f} + \hat{i}_{L_f}(t) \quad (4.26)$$

Ao substituir as equações acima em (4.24), têm-se:

$$L_f \frac{d}{dt} [I_{L_f} + \hat{i}_{L_f}(t)] = V_{in} - V_o + V_o \cdot D + V_o \cdot \hat{d}(t) \quad (4.27)$$

Empregando somente os termos CA de primeira ordem, então a relação (4.27) fica resumida somente a:

$$L_f \frac{d}{dt} \hat{i}_{L_f}(t) = V_o \cdot \hat{d}(t) \quad (4.28)$$

Para encontrar uma relação que vincule a corrente do indutor L_f com a razão cíclica, aplica-se a transformada de Laplace em (4.28):

$$s \cdot L_f \cdot I_{L_f}(s) = V_o \cdot D(s) \quad (4.29)$$

Logo, a função de transferência que determina a malha de controle de corrente do conversor é dada por:

$$\frac{I_{L_f}(s)}{D(s)} = G_{ID}(s) = \frac{V_o}{s \cdot L_f} \quad (4.30)$$

É importante ressaltar que a função de transferência apresentada em (4.30) é uma versão simplificada, uma vez que uma série de hipóteses simplificativas foram adotadas, sendo a mais relevante a tensão de saída sem ondulações. Pode-se também determinar a função de transferência para a malha de corrente considerando a ondulação da tensão de saída, sendo o resultado obtido, uma relação matemática que é dependente da capacitância de

saída, resistência de carga e dependente do ponto de operação, ou seja, da razão cíclica $D(t)$. Contudo, em [43] é apresentada a análise comparativa entre ambas as funções de transferência, ou seja, entre a versão simplificada e a versão aperfeiçoada. A conclusão proposta foi que, em altas frequências, ambas as relações são similares e, desta forma, a versão simplificada pode ser utilizada sem comprometer a performance geral de operação do conversor.

Para nossa aplicação, a função de transferência (FT) da malha de corrente para controle da corrente no indutor será a função $G_{ID}(s)$ multiplicada pelo valor do ganho de sensor de corrente (resistência shunt R_s) e ganho do modulador PWM (portadora dente de serra $1/V_{sr}$). Assim a equação (4.30) é descrita por:

$$G_{ID}(s) = \frac{V_o}{s \cdot L_f} \cdot \frac{1}{V_{sr}} \cdot R_s \quad (4.31)$$

Esta função de transferência tem um polo em altas frequências, o qual é devido à impedância do indutor boost (L_f) e ao sensor resistivo (R_s) que formam um filtro passa baixa. A função de transferência em malha aberta (FTMA) consiste no produto da FT apresentada anteriormente pelo compensador de corrente $T(s)$ que será projetado:

$$FTMA = G_{ID}(s) \cdot T(s) \quad (4.32)$$

O controlador empregado é o compensador avanço-atraso de fase, sendo este visualizado na Figura 4.12 e projetado para atender às características demonstradas na Figura 4.13.

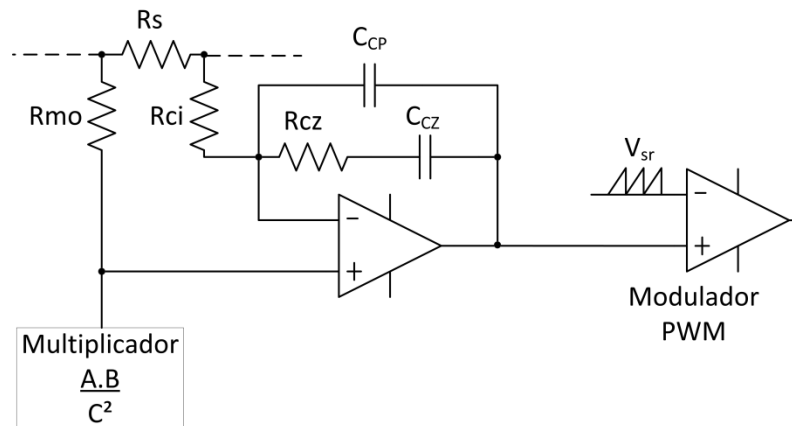


Figura 4.12 – Malha de corrente com compensador analógico.

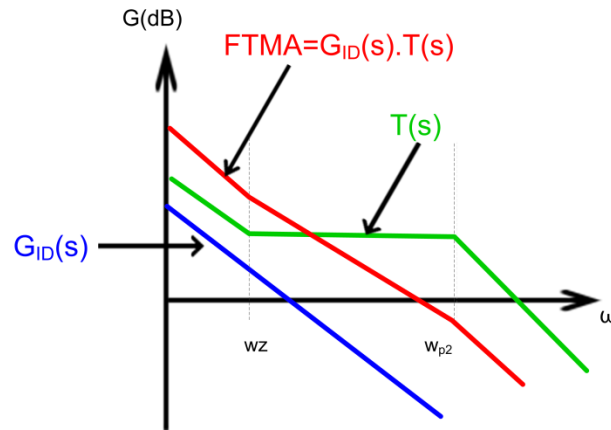


Figura 4.13 - Diagrama do projeto do controlador da malha de corrente.

A função de transferência do compensador avanço-atraso de fase é dada por:

$$T(s) = \frac{K_{av}}{s} \cdot \frac{s + \omega_z}{s + \omega_p} = \frac{1}{R_{CI} \cdot C_{CP}} \cdot \frac{\left(s + \frac{1}{R_{CZ} \cdot C_{CZ}} \right)}{s \cdot \left(s + \frac{C_{CZ} + C_{CP}}{R_{CZ} \cdot C_{CZ} \cdot C_{CP}} \right)} \quad (4.33)$$

O coeficiente K_{av} na equação acima é o ganho do compensador utilizado neste controle e descrito abaixo:

$$K_{av} = \frac{1}{R_{CI} \cdot C_{CP}} \quad (4.34)$$

As frequências do zero do controlador e dos pólos são descritas a seguir:

$$\omega_z = \frac{1}{R_{CZ} \cdot C_{CZ}} \quad (4.35)$$

$$\omega_{p1} = 0 \quad (4.36)$$

$$\omega_{p2} = \frac{C_{CZ} + C_{CP}}{R_{CZ} \cdot C_{CZ} \cdot C_{CP}} \quad (4.37)$$

O fabricante do CI UC3854A recomenda realizar a compensação da corrente aplicando um ganho próximo da frequência de comutação, através do circuito de potência do Boost e a frequência de comutação para gerar a compensação de toda a malha. Um zero de baixa frequência na resposta amplificada fornece um maior ganho, que faz com que o controle por corrente média funcione adequadamente. O ganho do compensador próximo da frequência de comutação é determinado pela relação entre a inclinação negativa da corrente no indutor quando a chave é bloqueada com a inclinação da rampa gerada pelo oscilador do UC3854. Estes dois sinais são entradas do comparador PWM no CI UC3854.

A inclinação de queda da corrente no indutor é uma unidade em ampère por segundo e tem o seu valor máximo quando a tensão de entrada for zero. Neste ponto ($V_{in} = 0$), a corrente no indutor é dada pela razão entre a tensão de saída do conversor e a indutância (V_o/L_f). Esta corrente circula pelo sensor resistivo R_s e gera uma tensão com a inclinação $\frac{V_o \cdot R_s}{L_f}$. Esta inclinação, multiplicada pelo ganho do compensador de corrente na frequência de comutação, deve ser igual à inclinação da rampa do oscilador (também em volts por segundo) para uma boa compensação da malha de corrente. Se o ganho for muito alto, a inclinação da corrente no indutor será maior que a inclinação da rampa e a malha poderia ficar instável. Esta instabilidade ocorrerá próximo ao menor valor da forma de onda da tensão de entrada e desaparecerá quando esta aumentar.

A frequência de corte desta malha pode ser encontrada a partir da equação abaixo:

$$f_{ci} = \frac{V_o \cdot R_s \cdot R_{cz}}{V_{sr} \cdot 2\pi L_f \cdot R_{ci}} \quad (4.38)$$

O f_{ci} é a frequência de corte da malha de corrente e $\left(\frac{R_{cz}}{R_{ci}}\right)$ é o ganho do amplificador de erro. O fabricante recomenda um valor para esta frequência entre 5kHz até 10kHz para uma resposta satisfatória para a malha de corrente. Para especificar o ganho do amplificador, encontra-se o valor da tensão sobre o sensor resistivo, gerada pela corrente do indutor L_f em sua etapa de inclinação negativa, e divide-se este valor pela frequência de comutação:

$$\Delta V_{Rs} = \frac{V_o \cdot R_s}{L_f \cdot f_s} = \frac{102 \cdot 0,05}{270 \cdot 10^{-6} \cdot 53000} = 0,35V_{pk} \quad (4.39)$$

Esta tensão encontrada acima deve se igualar à amplitude pico a pico da tensão de rampa do oscilador (V_{sr}), que é de 5,2V. Logo, o compensador de corrente deve ter seu ganho (G_{ca}) na frequência de comutação um valor tal que, as inclinações da corrente no indutor e da rampa do oscilador estejam iguais. O valor de G_{ca} é calculado na expressão abaixo:

$$G_{ca} = \frac{V_{sr}}{\Delta V_{Rs}} = \frac{5,2}{0,35} \cong 15 \quad (4.40)$$

Para calcular o valor do resistor R_{cz} que determina o zero do controlador, deve-se adotar o valor do resistor R_{ci} igual ao do resistor R_{mo} .

$$R_{cz} = G_{ca} \cdot R_{ci} = 15 \times 1,3k = 19,5k\Omega \quad (4.41)$$

O valor da frequência de corte da malha de corrente é então calculada utilizando-se a equação anterior:

$$f_{ci} = \frac{V_o \cdot R_s \cdot R_{cz}}{V_{sr} \cdot 2\pi L_f \cdot R_{ci}} = \frac{102 \cdot 0,05 \cdot 19,5k}{5,2 \cdot 2\pi \cdot 270\mu \cdot 1,3k} = 8,5kHz \quad (4.42)$$

A locação do zero para resposta do compensador de corrente deve ser igual ou inferior à frequência de corte. Se o zero for alocado na frequência de corte, a margem de fase será de 45 graus. Nesta frequência, a margem de fase é muito estável, possuindo baixo *overshoot* e boa tolerância para variações dos componentes do circuito. Se o zero for alocado em uma frequência menor que a de corte, a margem de fase será maior. O zero deve ser colocado na frequência de corte para que a impedância do capacitor nesta frequência seja igual ao valor da resistência de R_{cz} . A equação é a seguinte:

$$C_{cz} = \frac{1}{2\pi \cdot f_{ci} \cdot R_{cz}} = \frac{1}{2\pi \cdot 8,5k \cdot 19,5k} = 987 pF \cong 990 pF \quad (4.43)$$

Um polo normalmente é adicionado na resposta do amplificador de erro de corrente próximo à frequência de chaveamento para reduzir a sensibilidade ao ruído. Se o polo é superior à metade da frequência de comutação, ele não afetará a resposta em frequência da malha de controle. Este polo deve estar acima de $f_s/2$:

$$C_{cp} = \frac{1}{2\pi \cdot f_s \cdot R_{cz}} = \frac{1}{2\pi \cdot 53000 \times 19,5k} = 157 pF \quad (4.44)$$

O diagrama de bode da função de transferência em malha aberta, ou seja, a FTMA da malha de corrente é demonstrada na figura seguinte. Nota-se que o sistema é estável, com elevada atenuação de altas frequências e margem de fase próxima de 41°.

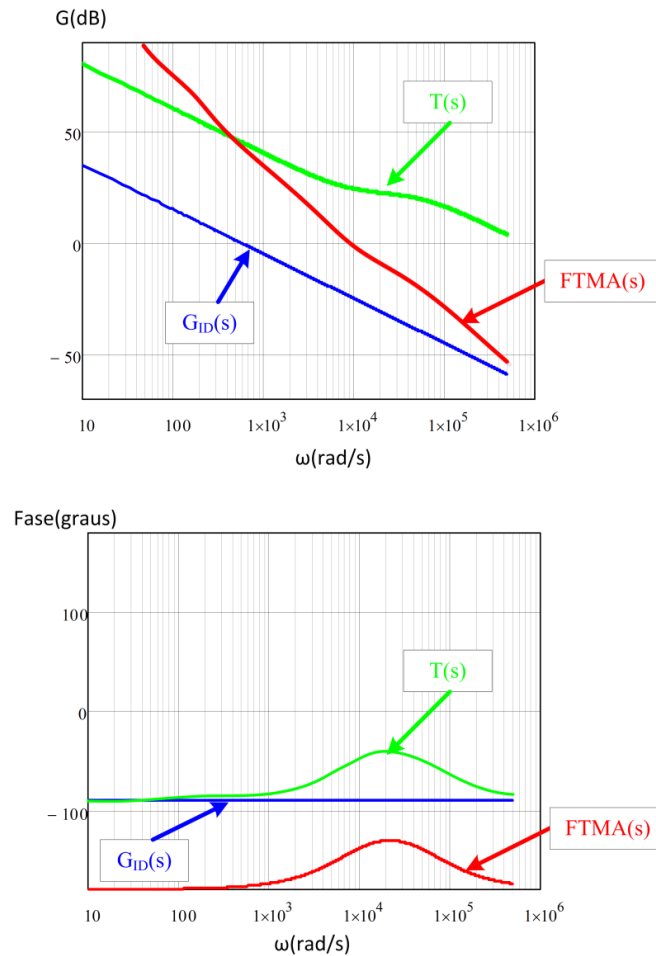


Figura 4.14 – Resposta em frequência da FTMA(s) da malha de corrente no indutor com controlador analógico de avanço-atraso de fase.

A malha de controle da tensão deve ser compensada para uma operação estável, priorizando manter uma mínima distorção de entrada a obter uma estabilidade. A banda passante da malha deve ser pequena para atenuar a 2ª harmônica que aparece sobre a tensão no capacitor de saída e assim manter a distorção da corrente de entrada baixa. O compensador de tensão deve também ter uma defasagem suficiente para que a modulação esteja em fase com a tensão de linha de entrada.

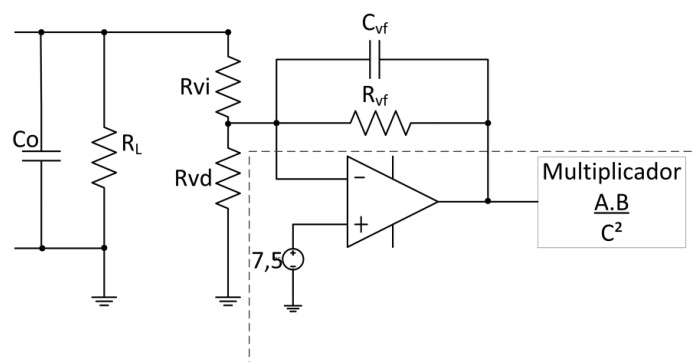


Figura 4.15. Compensador de tensão.

Seguindo o guia de projeto recomendado pelos fabricantes do UC3854 apresentado em [41], deve-se primeiramente determinar a magnitude da ondulação da tensão sobre o capacitor de saída. O valor de pico da tensão de 2ª harmônica é:

$$V_{O2(pk)} = \frac{P_{in}}{2\pi f_2 \cdot C_o \cdot V_o} = \frac{500}{2\pi \cdot 120 \cdot 1220\mu \cdot 102} = 5,3V \quad (4.45)$$

Onde:

$V_{O2(pk)}$ = valor de pico da tensão residual (ripple);

f_2 = frequência da tensão residual, ou seja, segunda harmônica da frequência da tensão de linha;

C_o = valor do capacitor de saída;

V_o = tensão de saída contínua.

A fim de obedecer à especificação de 3% de THDI, 1.5% será causado pela entrada de tensão V_{ff} e 0.75% pela ondulação residual da tensão de saída, ou 1.5% pela tensão V_{vao} . O saldo restante de 0.75% está ligado às diversas não linearidades da pastilha e dos componentes externos. O compensador de tensão tem em sua saída um sinal de um a cinco volts, logo, o pico da ondulação residual de tensão na saída do amplificador de erro é dado por $V_{vea(pk)} = \%Ripple \times \Delta V_{vea}$. A tensão $V_{O2(pk)}$ deve ser reduzida para a ondulação residual de tensão permitida na saída do amplificador de erro. Isto define o ganho do amplificador para a frequência de segunda harmônica. No CI UC3854N, a variação da tensão V_{vea} é $5-1 = 4V$.

$$G_{va} = \frac{\Delta V_{vea} \cdot \%ripple}{V_{O(pk)}} = \frac{4 \cdot 0,015}{5,3} = 0,011 \quad (4.46)$$

Os critérios para escolha do resistor R_{vi} não são muito claros. O valor desta resistência deve ser alto o suficiente para que a dissipação de potência seja pequena. Escolhemos $R_{vi} = 470k\Omega$. O capacitor de *feedback* C_{vf} determina o ganho sobre a ondulação residual de segunda harmônica.

$$C_{vf} = \frac{1}{2\pi \cdot f_2 \cdot R_{vi} \cdot G_{va}} = \frac{1}{2\pi \cdot 120 \cdot 470k \cdot 0,011} = 240nF \quad (4.47)$$

A tensão de saída é fixada por um divisor de tensão com as resistências R_{vi} e R_{vd} . O valor da primeira resistência é determinado antes de R_{vd} , o qual se encontra a tensão de saída desejada e a tensão de referência de 7,5Vdc sobre R_{vd} .

$$R_{vd} = \frac{R_{vi} \cdot V_{ref}}{V_o - V_{ref}} = \frac{470k \cdot 7,5}{102 - 7,5} = 38k\Omega \quad (4.48)$$

A frequência do polo do compensador de tensão pode ser encontrada fixando-se o ganho da equação unitário, deixando como variável a frequência. O ganho desta malha é produto do ganho do compensador pelo ganho do conversor Boost, que pode ser descrito em função da potência de entrada.

$$G_{bst} = \frac{P_{in} \cdot X_{co}}{\Delta V_{vea} \cdot V_o} \quad (4.49)$$

Onde:

X_{co} = Impedância do capacitor de filtro de saída;

G_{bst} = Ganho do estágio de potência incluindo o multiplicador e divisor;

P_{in} = Potência média de entrada;

X_{co} = Impedância do capacitor de saída;

ΔV_{vea} = Faixa de variação do sinal de tensão do compensador de tensão;

V_o = Tensão de saída DC.

O ganho deste compensador acima do polo, em sua resposta em frequência, é dado por:

$$G_{va} = \frac{X_{cf}}{R_{vi}} \quad (4.50)$$

X_{cf} = Impedância do capacitor do compensador.

O ganho total da malha de tensão é a multiplicação de G_{bst} e G_{va} :

$$G_v = \frac{P_{in} \cdot X_{co} \cdot X_{cf}}{\Delta V_{vea} \cdot V_o \cdot R_{vi}} \quad (4.51)$$

Para um ganho de frequência de valor unitário, basta igualar G_v a 1 e rearranjar a equação para encontrar a frequência f_{vi} , que é elevada ao quadrado por se tratar de uma equação de segunda ordem. Pode-se escrever X_{co} como $\frac{1}{2\pi f Co}$ e X_{cf} como $\frac{1}{2\pi f C_{vf}}$:

$$f_{vi}^2 = \frac{P_{in}}{\Delta V_{vao} \cdot V_o \cdot R_{vi} \cdot Co \cdot C_{vf} \cdot (2\pi)^2}$$

$$f_{vi} = \sqrt{\frac{500}{4 \cdot 102 \cdot 470k \cdot 1220\mu \cdot 240n \cdot (2\pi)^2}} = 14,6Hz \quad (4.52)$$

Em seguida encontra-se R_{vf} :

$$R_{vf} = \frac{1}{2\pi \cdot f_{vi} \cdot C_{vf}} = \frac{1}{2\pi \cdot 14,6 \cdot 240n} = 45k\Omega \quad (4.53)$$

4.5 Projeto do circuito de controle da célula ZCS

Para realizar o controle da célula de comutação suave e alcançar os objetivos descritos durante este capítulo, foram implementados dois circuitos eletrônicos conectados no pino de saída de pulso PWM do CI UC3854N, gerando três pulsos para as chaves.

Como pode ser observado na Figura 4.16, o pulso oriundo do pino 16 do controlador, denominando V_m , é defasado de um tempo definido Δt através de um circuito comparador de tensão utilizando o CI LM311. Este pulso defasado será enviado como V_{gs1} e V_{gs2} para a condução e abertura das chaves S1 e S2. Já para acionar a chave S3 foi gerado o sinal V_{gs3} que é o complementar do sinal V_m , sendo obtido através de um circuito inversor de chaveamento com transistor. Analisando todos os sinais gerados, nota-se que V_{gs1} e V_{gs2} são iguais, e que V_{gs3} irá acionar a chave S3 no momento oportuno para o correto funcionamento da célula de comutação.

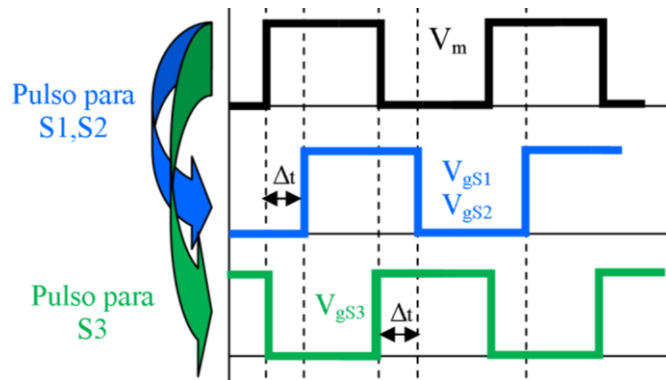


Figura 4.16 – Pulso de saída do UC3854 e pulsos para as chaves S1, S2 e S3.

É importante salientar que o intervalo de tempo Δt deve ser o necessário para que a corrente na chave S2 se anule, conforme mostrado na Figura 4.4. Como foi tratado anteriormente, para uma operação ZCS em toda a faixa de carga, este tempo deverá ser metade do período de ressonância f_{02} .

$$\Delta t = \frac{1}{2f_{02}} \quad (4.54)$$

O circuito comparador usado para acionar as chaves S1 e S2 é mostrado na Figura 4.20 (a). Na porta não inversora (IN+) do comparador de tensão LM 311, foi feito um arranjo entre resistores e um capacitor e na porta inversora (IN-) do mesmo, foi conectado um divisor

resistivo. A forma de onda aplicada na porta não inversora IN+ é uma função exponencial dada pela as equações (4.55) e (4.56) que representam a tensão sobre o capacitor em sua carga e descarga, respectivamente. O gráfico das funções citadas é mostrado na Figura 4.17.

$$V_{C1} = V_{CC} \cdot \left(1 - e^{-\frac{t}{\tau}} \right) \quad (4.55)$$

$$V_{C1} = V_{CC} \cdot e^{-\frac{t}{\tau}} \quad (4.56)$$

$$\tau = C_1 \cdot (R_{11} + R_{12}) \quad (4.57)$$

Onde:

V_{CC} = tensão de alimentação;

V_{C1} = tensão sobre o capacitor C_1 ;

τ = constante de tempo;

Note na Figura 4.17 que a tensão sobe e desce de 63,2% na primeira constante de tempo (1τ) e somente 1,1% entre a quarta e a quinta constante. A taxa de variação de V_{C1} é sensível à constante de tempo determinada pelos parâmetros R_{11} , R_{12} e C_1 do circuito.

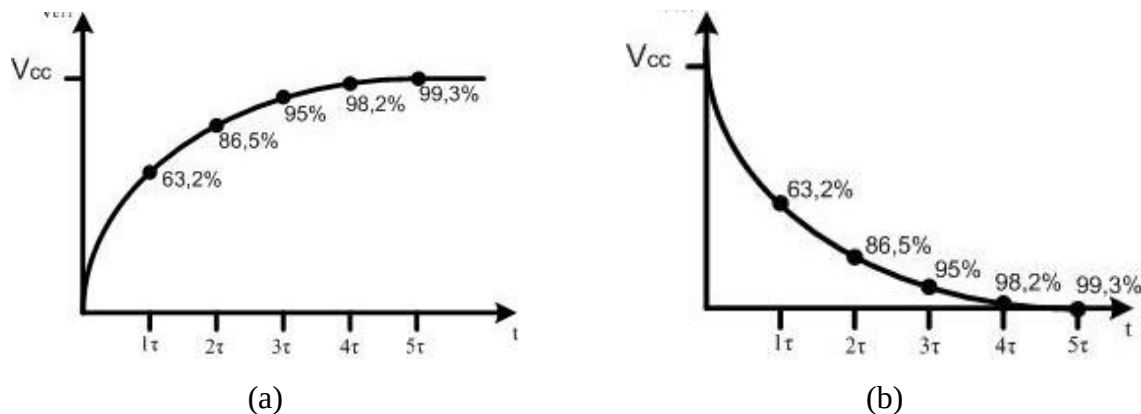


Figura 4.17 – Tensão sobre o capacitor C_1 . (a) Fase de carga; (b) Fase de descarga.

No processo de comparação das tensões entre portas IN+ e IN- do CI comparador LM311, para que os pulsos V_{gs1} e V_{gs2} estejam defasados de um intervalo de tempo Δt desejado e não apresentem larguras do pulso diferentes do pulso mestre V_m , a tensão aplicada à porta inversora deve ser igual à metade da tensão de alimentação, ou tensão aplicada no circuito (R_{11} , R_{12} , C_1). Enquanto a tensão na porta não inversora for menor que a tensão na porta inversora, o pulso na saída do LM311 permanece baixo. Quando o valor da tensão na porta IN+ superar o da porta IN-, o sinal de saída do CI comparador será alto.

Este intervalo de tempo em que a tensão na entrada não inversora leva para superar a tensão na porta inversora é o tempo de defasagem Δt desejado, e pode ser melhor ilustrado na

figura seguinte. Para plotagem das curvas de tensão no capacitor para diferentes constantes de tempo, foram definidos alguns valores dos componentes do circuito, onde $C_1 = 1,3\text{nF}$ e $R_{12} = 100\Omega$.

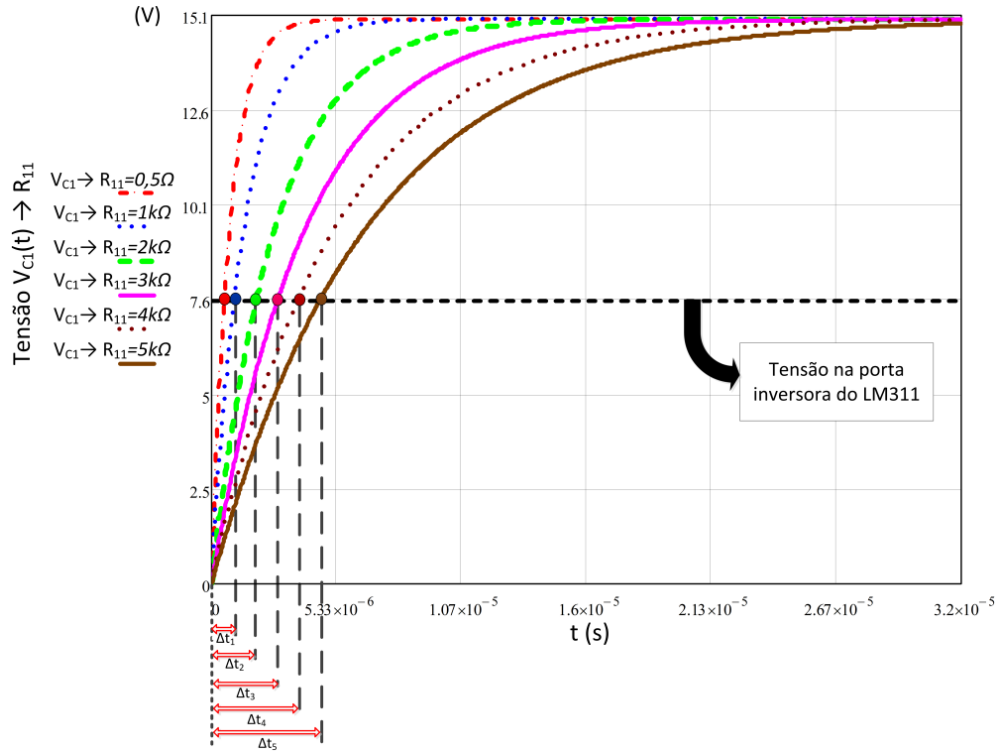


Figura 4.18 – Tensão de carregamento do capacitor C_1 para diferentes valores de constante de tempo.

Manipulando-se (4.55) obtêm-se a equação (4.58), na qual pode-se determinar o valor do capacitor C_1 e dos resistores R_{11} e R_{12} do circuito de carga e descarga. Sabendo-se que o componente R_{11} é um resistor variável, adota-se valores fixos para os elementos C_1 e R_{12} , onde o tempo Δt em que a tensão no capacitor atinge a tensão $V_{cc}/2$ é variável com o valor da constante de tempo τ , como pode ser visto na figura a seguir.

$$C_1 \cdot (R_{11} + R_{12}) = \frac{\Delta t}{\ln(0,5)} \quad (4.58)$$

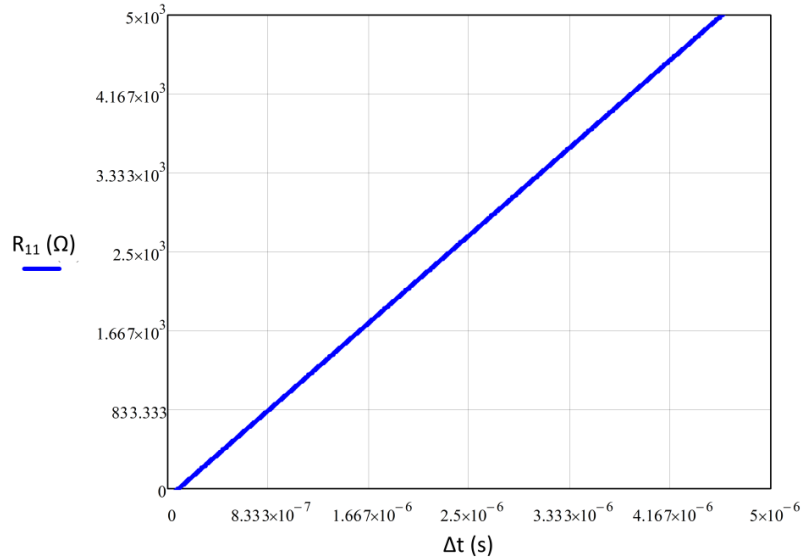


Figura 4.19 – Variação do defasamento Δt pela variação do valor do resistor R_{11} .

Assim, para obter o defasamento Δt necessário para uma abertura segura da chave S2, manipula-se a equação (4.55) e substitui-se o valor do tempo pela equação (4.54):

$$C_1 \cdot (R_{11} + R_{12}) = -\frac{1}{2 \cdot f_{02} \cdot \ln(0,5)} \quad (4.59)$$

De acordo com a teoria dos divisores de tensão, para se obter um valor de tensão igual à metade da tensão de entrada aplicada, os valores dos resistores a serem utilizados são iguais. Portanto $R_{13} = R_{14} + R_{15}$. A variação deste nível de tensão sobre a porta inversora também altera o tempo de defasagem do pulso gerado, entretanto este método modifica a largura deste pulso em relação ao pulso original V_m . Este fato pode ser desprezado se o controle for implementado em malha fechada, porém para nossa aplicação utilizaremos este nível de tensão sempre fixo, alterando apenas a constante de tempo de carga e descarga do capacitor C_1 .

Para acionar a chave S3, o circuito implementado é apresentado na Figura 4.20(b). Este é caracterizado por um circuito inversor de chaveamento com transistor alternando os pontos de operação entre corte e saturação. O pulso de saída V_{gs3} é complementar ao sinal de saída V_m do pino 16 do CI UC3854. Para esta aplicação foi utilizado o transistor BC337 devido à sua velocidade de comutação.

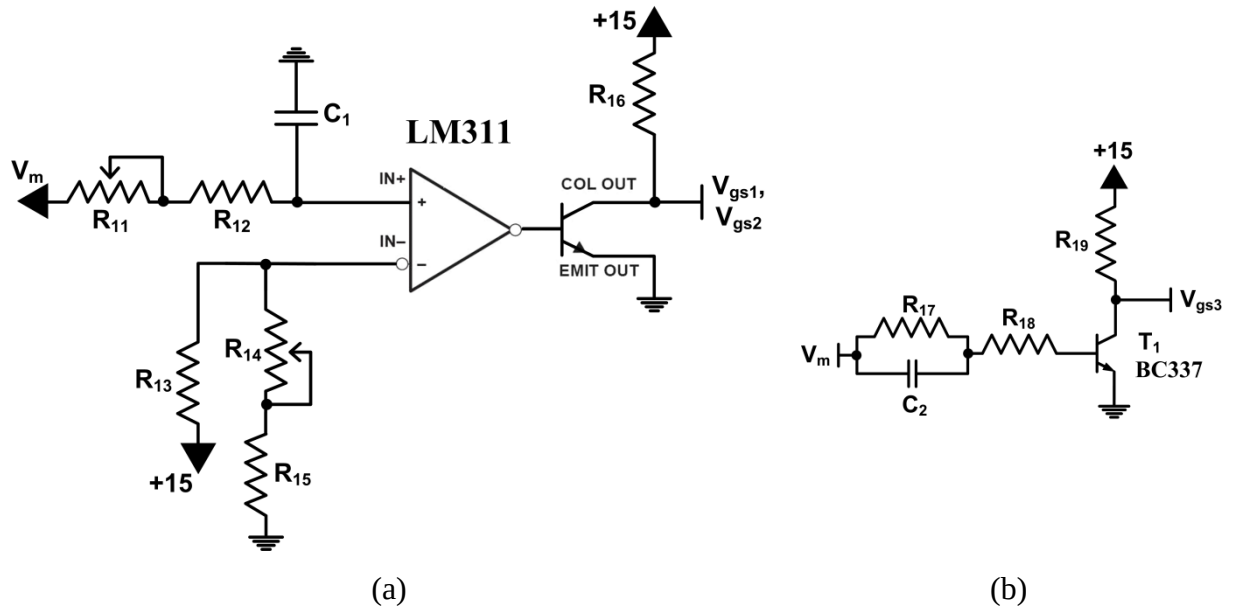


Figura 4.20 – Circuitos implementados para geração dos sinais de controle; (a) sinais V_{gs1} e V_{gs2} ; (b) sinal V_{gs3} .

A Figura 4.21 mostra em detalhes o que foi descrito nessa seção. Observa-se que o efeito desejado foi alcançado e que com o correto ajuste de Δt a chave S2 será desligada sob corrente nula para toda faixa de carga.

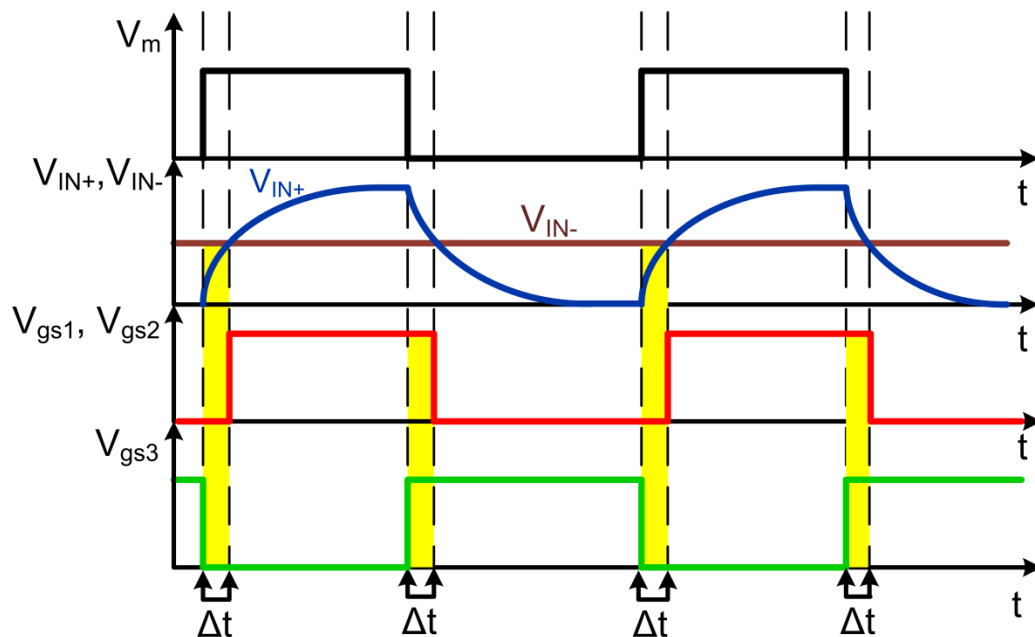


Figura 4.21 – Detalhes da geração dos pulsos V_{gs1} , V_{gs2} e V_{gs3} .

Com essa estratégia de controle todos os sinais gerados estão sincronizados ao sinal principal gerado pelo CI UC3854N, o qual realiza o controle da corrente de entrada e tensão de saída do conversor. A largura de pulso do mesmo define a largura de pulso dos demais sinais.

4.6 Circuitos de gatilho

O circuito utilizado para acionar as chaves do conversor Boost On-Off ZCS é simples e de fácil implementação. Como os terminais de “source” das chaves S1 e S2 estão conectados no mesmo ponto e no terra do sistema, o circuito de gatilho para estas chaves pode ser aplicado com um simples push-pull a transistores bipolares operando em corte e saturação, promovendo uma grande redução de custos e complexidade nesta etapa do projeto. Este circuito pode ser visualizado na Figura 4.22.

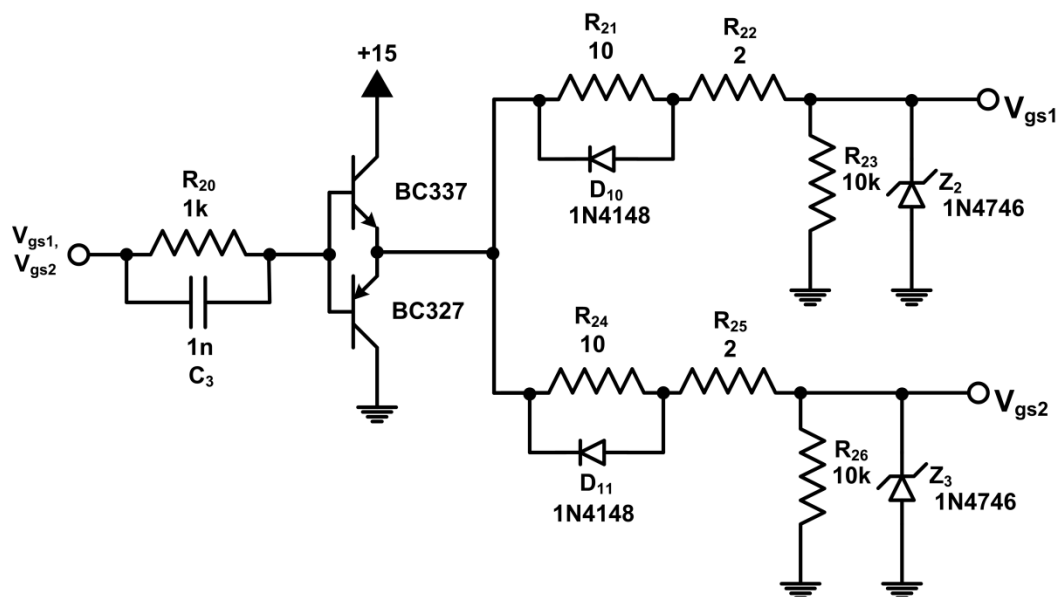


Figura 4.22 – Circuito de gatilho para as chaves S1 e S2.

Já para a chave S3, seus pulsos deverão ser isolados dos demais, devido sua localização no circuito. Este isolamento foi feito utilizando-se o circuito de gatilho (“gate driver”) SKHI-10op da Semikron. Este possui proteção contra curto-circuito baseado no monitoramento da tensão VDS do interruptor, provendo o desligamento suave com sinalização de erro. A foto do circuito é apresentada na Figura 4.23.

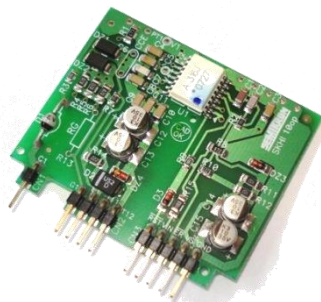


Figura 4.23 – Placa do circuito de gatilho SKHI 10op da Semikron.

Esse circuito necessita de uma fonte de alimentação, também fabricada pela Semikron, a qual é alimentada com 15 V e fornece uma tensão isolada de 24 V na saída. Esta fonte pode ser visualizada na Figura 4.24.

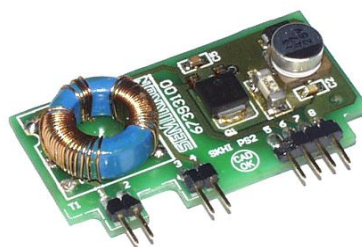


Figura 4.24 – Fonte para “Gate Driver” SKHI PS2 da Semikron.

4.7 Fonte de alimentação para o circuito de controle

Para alimentar o circuito de controle, incluindo a placa de controle do UC3854 e os circuitos de gatilho foi construída uma fonte de alimentação com tensão de saída regulada. Foram utilizados reguladores de tensão na forma de CI, os quais são mais precisos e compactos. Esta fonte pode ser alimentada com tensão da rede 110/220Vac e regula uma tensão de saída de $\pm 18\text{Vdc}$, além de contar com proteção contra sobrecarga e curto circuito.

4.8 Conclusão

O capítulo 4 trouxe um estudo detalhado da operação do circuito de controle, além de aspectos importantes para a implementação prática do circuito. Características específicas da estratégia de controle, compensadores, circuitos de geração de pulsos e CI's envolvidos na geração destes sinais PWM foram relatadas, possibilitando o disparo correto das chaves envolvidas para uma operação ZCS e controle do fator de potência.

A partir do circuito de controle criado e das equações geradas, o circuito de potência do conversor Boost On-Off ZCS pode ser simulado e construído.

5 SIMULAÇÕES E RESULTADOS EXPERIMENTAIS

5.1 Introdução

Este capítulo apresenta os resultados de simulação realizados sob a plataforma PSIM[®] e os resultados práticos obtidos através de um protótipo.

Os resultados de simulação são importantes para a realização de testes, verificação e estudo de viabilidade da topologia proposta, além da consolidação da estratégia de controle. Após validação através da simulação, realiza-se a montagem do protótipo utilizando os parâmetros e valores obtidos e são executados diferentes ensaios com o protótipo para validação final da topologia apresentada neste trabalho.

5.2 Simulações do circuito proposto

De acordo com os parâmetros escolhidos no capítulo 5, para uma potência de saída de 450W e uma tensão de saída de 102V, têm-se uma carga de 23,12 Ω . Utilizando-se do software de simulação de circuitos elétricos PSIM[®], foi possível obter os resultados de comutação não dissipativa das chaves do conversor e correção do fator de potência. Este simulador disponibiliza o circuito integrado UC3854N em seu banco de componentes, o que possibilitou a obtenção de resultados bem próximos dos ensaios experimentais.

Primeiramente, a figura abaixo apresenta arranjo do circuito de potência do conversor HPF Boost ZCS no simulador:

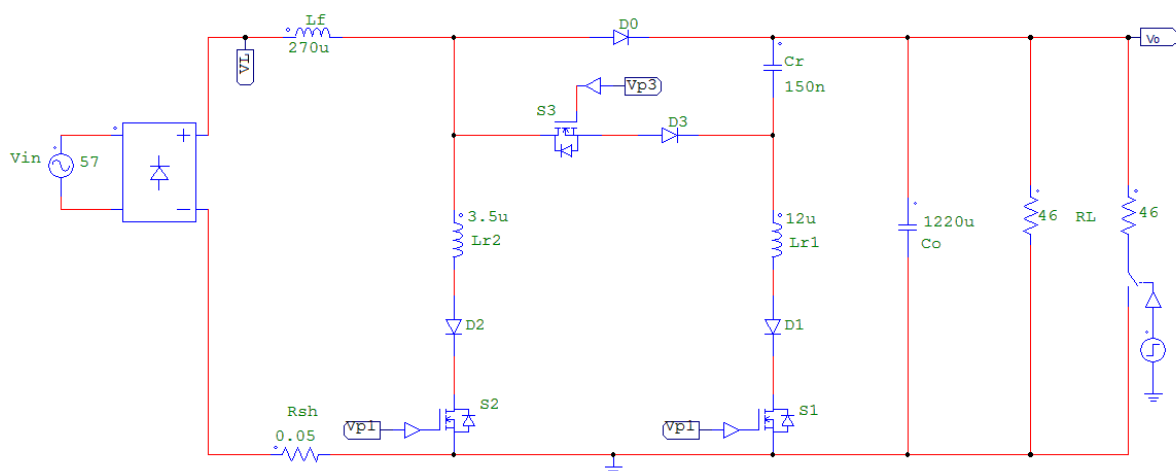


Figura 5.1 – Circuito de potência do conversor HPF Boost ZCS.

O circuito de controle pode ser visualizado na Figura 5.2:

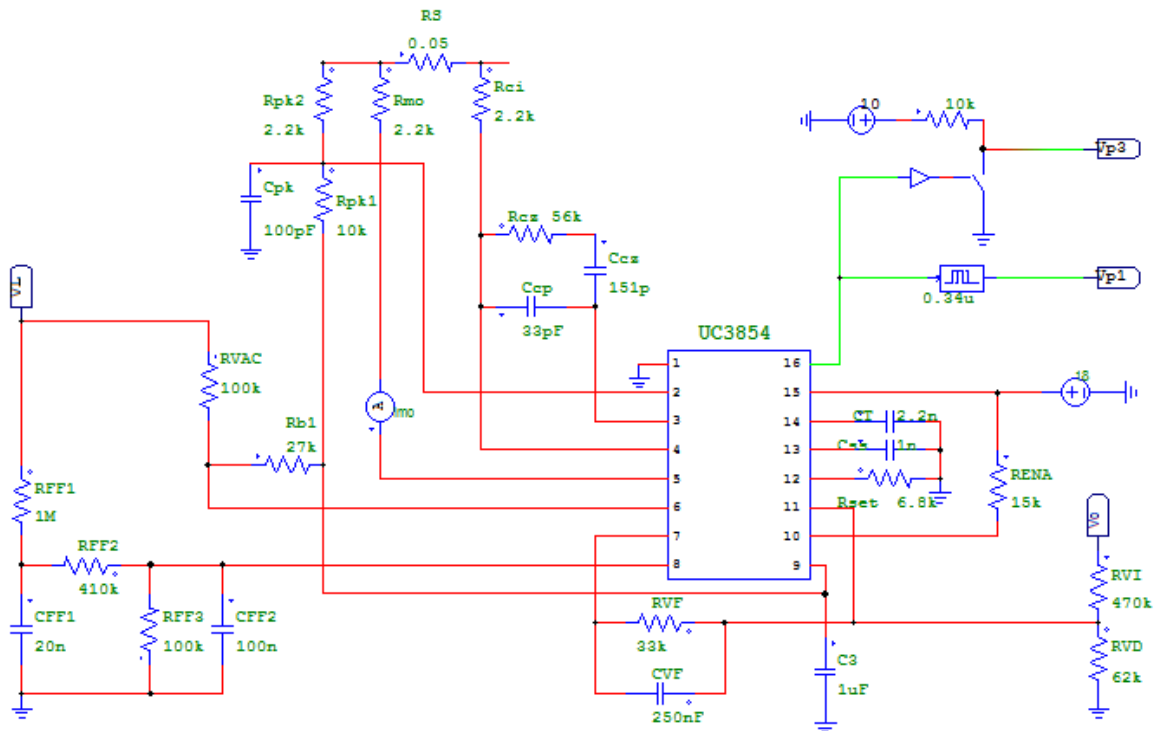


Figura 5.2 – Circuito de controle do conversor proposto.

Abaixo seguem os resultados de simulação para o circuito descrito acima. A Figura 5.3 apresenta as formas de onda da corrente circulante e da tensão dreno-source na chave principal S2. Nota-se que a entrada e a saída de condução desta chave ocorrem com corrente nula, não havendo cruzamento entre a tensão sobre a chave e a corrente conduzida. As perdas por comutação são nulas, como esperado.

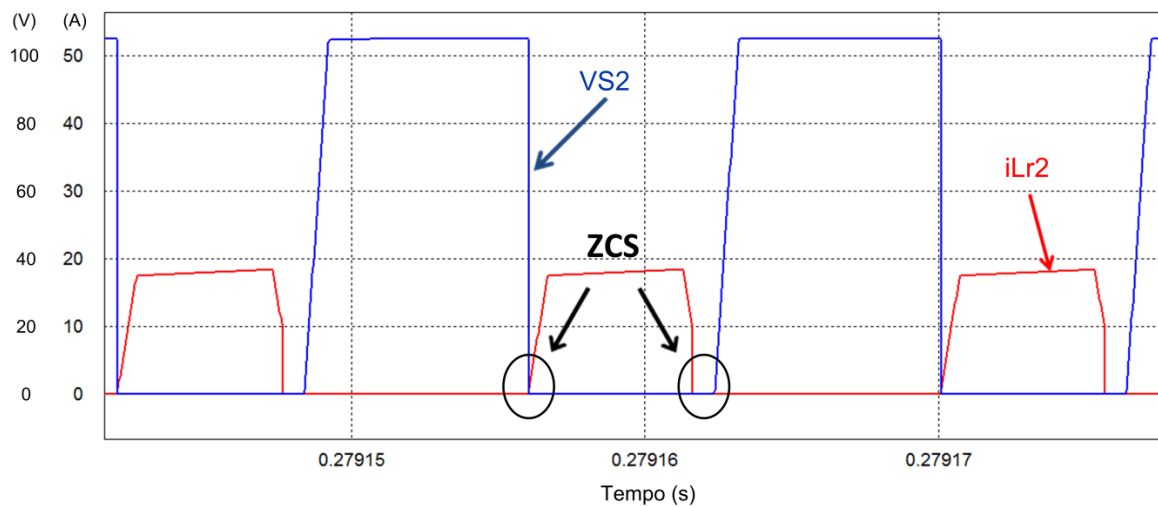


Figura 5.3 – Tensão (VS2) e corrente (iLr2) na chave principal S2.

A figura seguinte apresenta as formas de onda da corrente circulante e tensão drenos-source na chave auxiliar S1. Observa-se que a característica de entrada de condução e bloqueio desta chave com corrente nula é alcançada com êxito. O pico de corrente na chave S1 também é reduzido, se comparado com a corrente na chave principal S2.

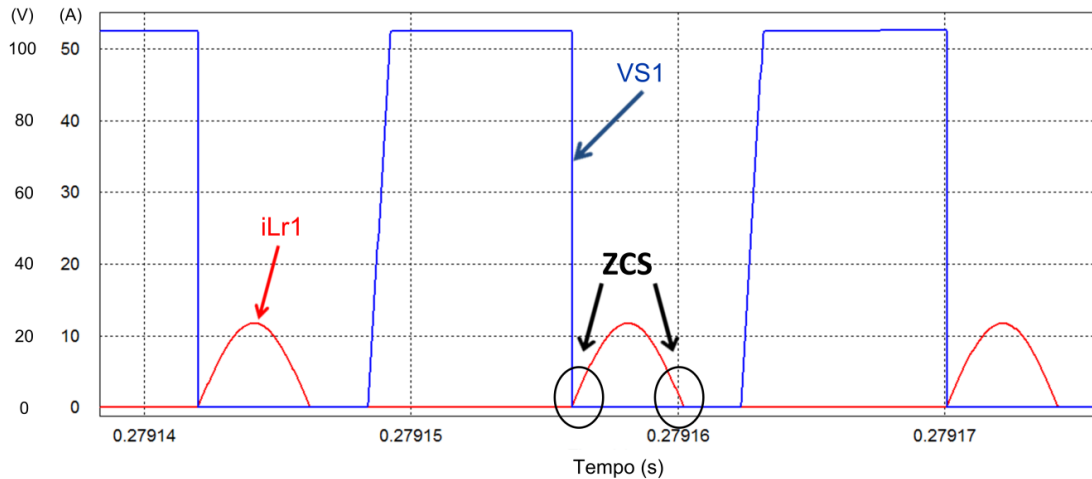


Figura 5.4 - Tensão (VS1) e corrente (iLr1) na chave S1.

A figura abaixo demonstra as formas de onda da corrente circulante e tensão drenos-source na chave auxiliar S3. A característica ZCS na entrada de condução e bloqueio desta chave também é alcançada, caracterizando um chaveamento sem perdas. Apenas uma pequena parcela da corrente de entrada nominal circula por esta chave, não acarretando em perdas significantes de condução.

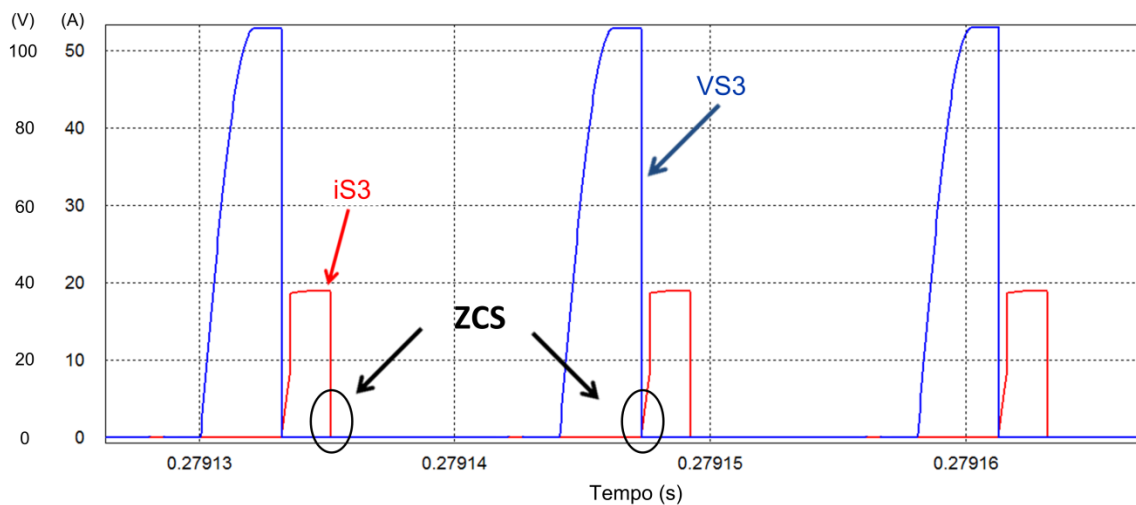


Figura 5.5 - Tensão (VS3) e corrente (iS3) na chave S3.

Pode-se observar que a tensão em todas as chaves é próxima à tensão de saída V_o do conversor, como afirmado nos capítulos anteriores.

A figura abaixo demonstra a tensão do capacitor ressonante C_r e a tensão sobre o diodo boost D_0 . O pico máximo de tensão sobre este diodo bloqueado é de duas vezes as tensão de saída, ou seja, a tensão sobre os terminais do capacitor ressonante carregado.

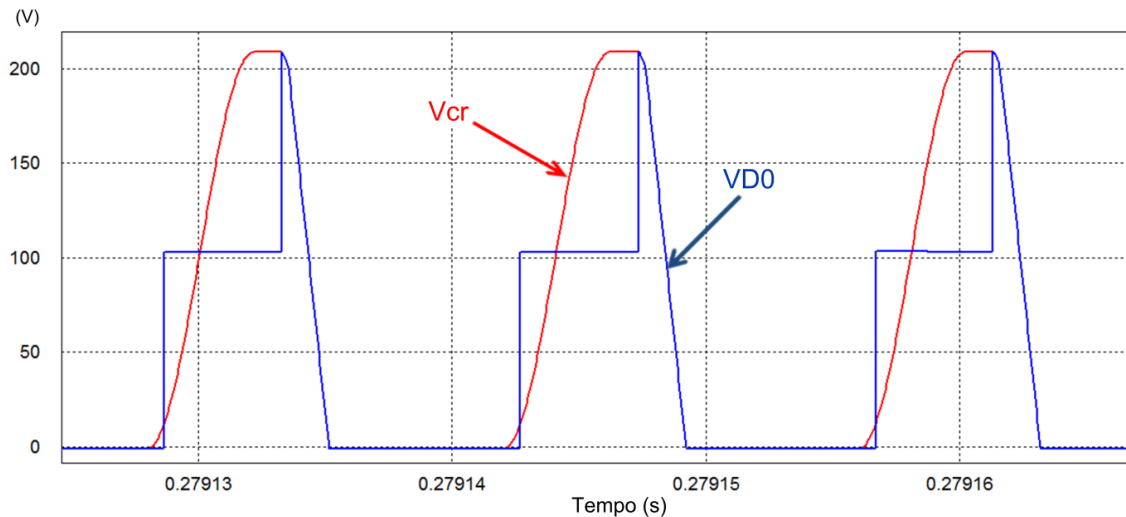


Figura 5.6 – Tensão sobre o capacitor ressonante (V_{cr}) e tensão reversa sobre o diodo D_0 (V_{D0}).

Os planos de fase que exemplificam as etapas de operação deste conversor são apresentados nas figuras seguintes. O primeiro plano de fase traçado exemplifica bem as etapas de funcionamento do conversor relacionadas à corrente i_{Lr2} . Observando o segundo plano de fase pode-se concluir que a corrente i_{Lr1} é puramente senoidal, sendo composta apenas de seu semi-ciclo positivo, demonstrada aqui pelo semi círculo traçado neste plano. Ambos planos de fase simulados são equivalentes aos teóricos traçados no capítulo 2.

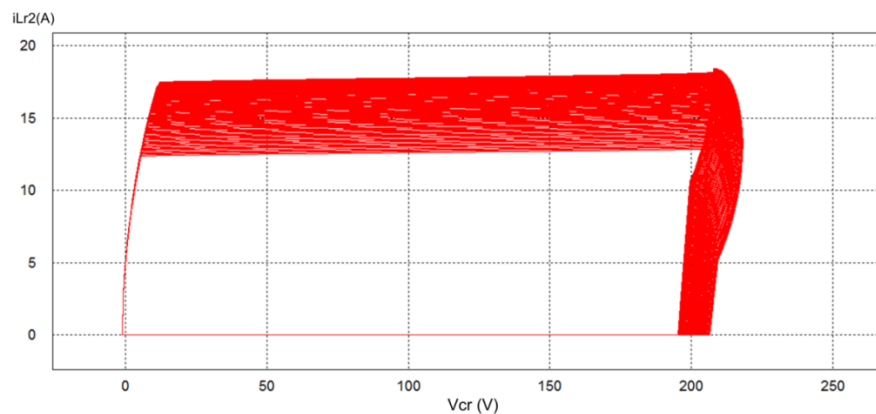


Figura 5.7 – Plano de fase da corrente ressonante i_{Lr2} pelo capacitor ressonante C_r .

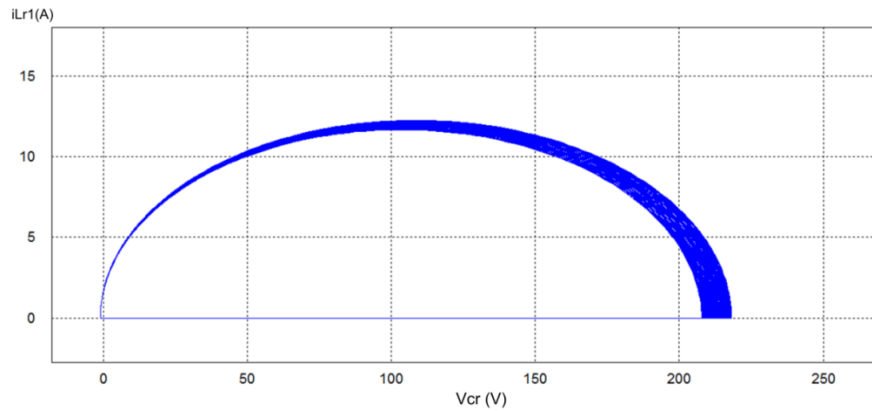


Figura 5.8 - Plano de fase da corrente ressonante i_{Lr1} pelo capacitor ressonante C_r .

A Figura 5.9 demonstra a corrente no indutor boost L_f , com formato de uma senóide retificada. A Figura 5.10 enfatiza a componente de alta frequência desta corrente (frequência de comutação), onde pode-se também reconhecer o modo de condução contínua em plena carga e o ripple projetado utilizando-se um indutor de $270\mu\text{H}$.

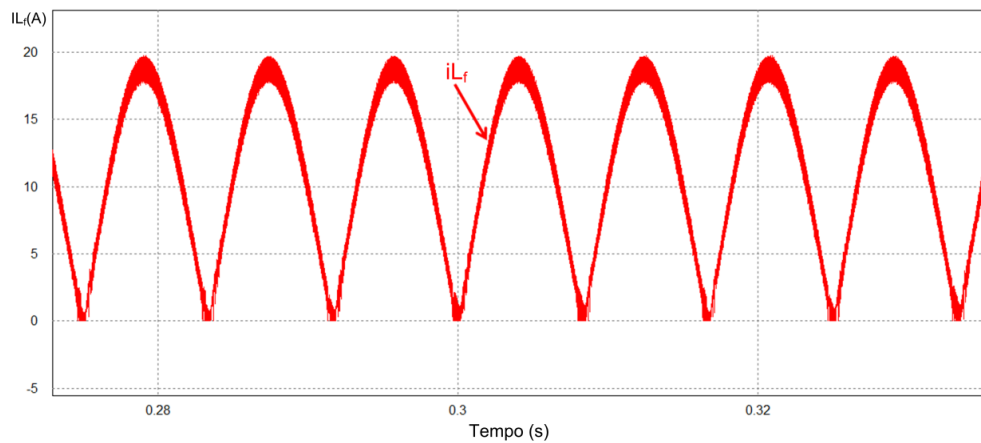


Figura 5.9 – Corrente no indutor L_f .

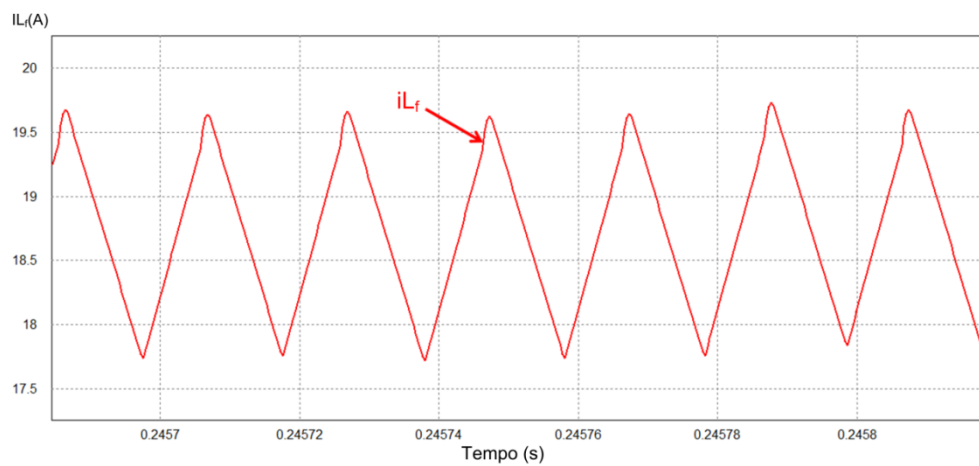


Figura 5.10 – Imagem ampliada da corrente no indutor L_f .

Pode-se demonstrar também a tensão de controle gerada pelo CI UC3854 que será comparada com a portadora PWM, nas figuras abaixo:

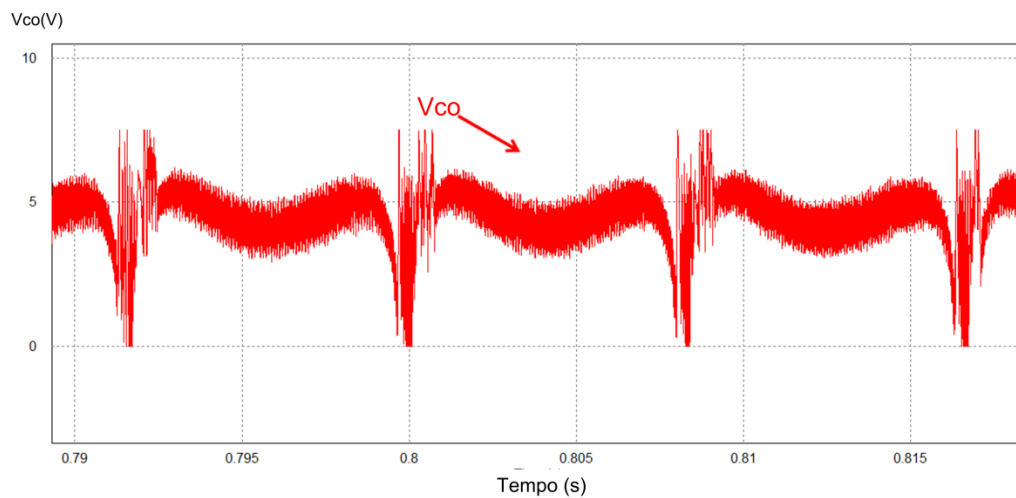


Figura 5.11 – Tensão de controle que será enviada à portadora PWM.

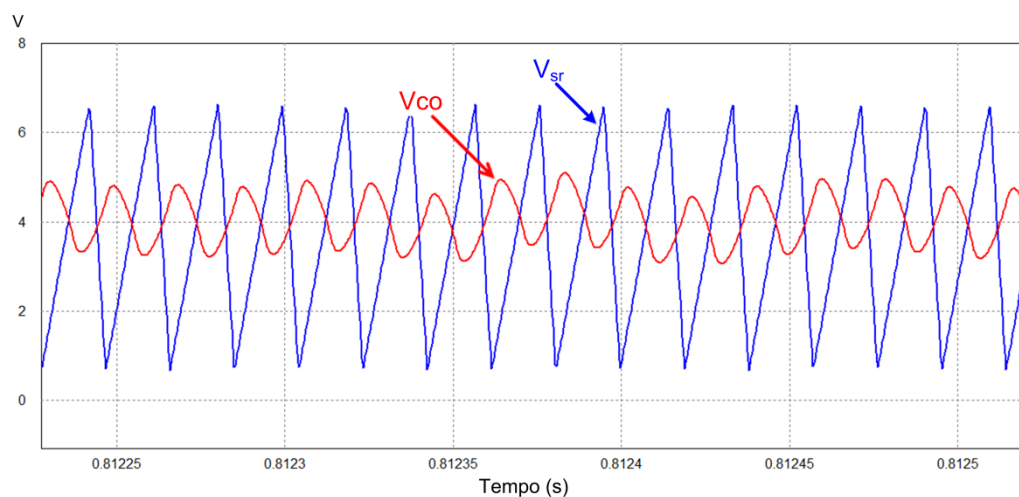


Figura 5.12 – Tensão de controle (V_{co}) e tensão dente de serra (V_{sr}).

Concluindo os resultados de simulação, as figuras abaixo apresentam as formas de onda da corrente de entrada, tensão de entrada e tensão de saída do conversor proposto. Nota-se que a corrente possui a forma senoidal e está em fase com a tensão de entrada, resultando em um fator de potência de 0,998 e taxa de distorção harmônica de corrente de 0,5%.

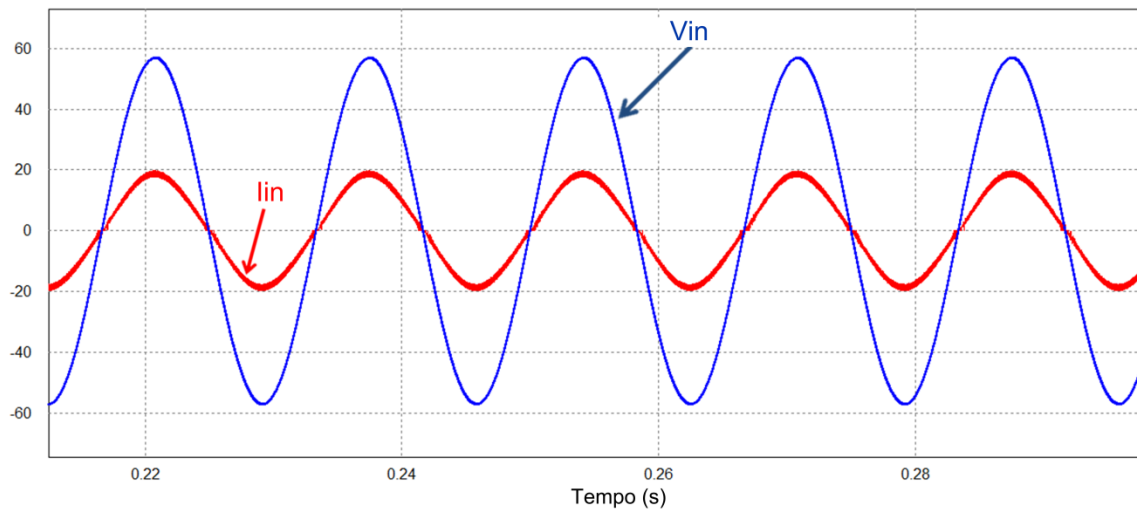


Figura 5.13 – Tensão de entrada V_{in} e corrente de entrada I_{in} do conversor HPF Boost ZCS.

Também foi realizada uma simulação de degrau de carga de 50% para 100% validando a estabilidade do controle aplicado.

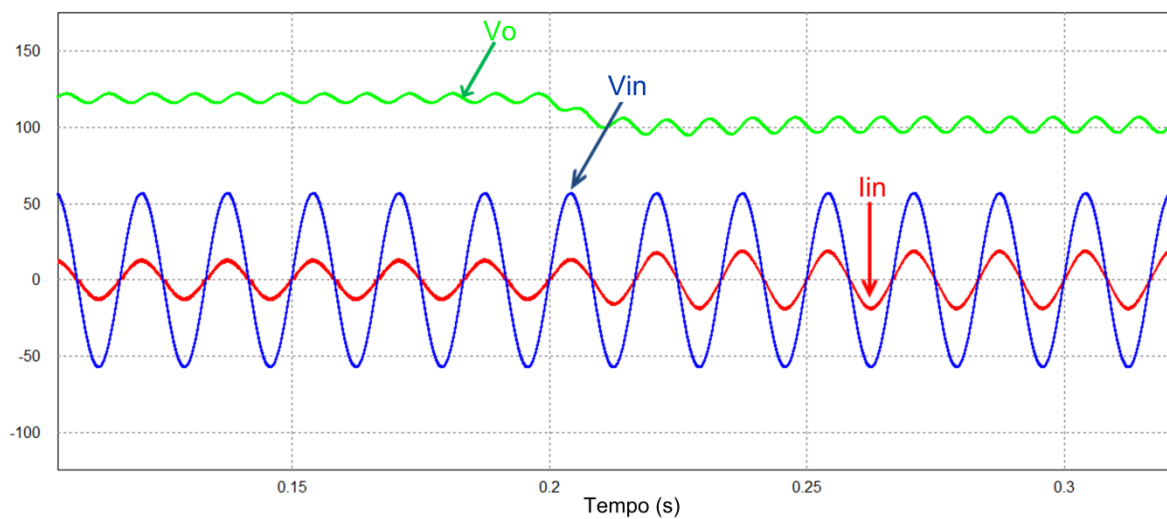


Figura 5.14 – Degrau de carga de 50% para 100%.

5.3 Resultados Experimentais do HPF Boost On-Off ZCS

De acordo com o procedimento de projeto apresentado anteriormente e os resultados obtidos em simulação foi possível construir um protótipo do conversor HPF Boost On-Off ZCS. O conversor foi colocado em funcionamento com objetivo de validar as premissas apresentadas nos capítulos anteriores, enfatizando o chaveamento não dissipativo de todas as chaves semicondutoras e o controle do fator de potência e distorção harmônica da corrente de entrada.

As placas de potência e de controle utilizadas foram projetadas e construídas nas instalações do NUPEP, sendo ambas dupla face para melhor o aproveitamento em uma área reduzida. As placas de controle e gate-driver são extraíveis da placa de potência, facilitando manutenção e ajustes de bancada. O circuito de potência também foi projetado para possibilitar a mudança do conversor HPF Boost On-Off ZCS para um conversor Boost PFC tradicional (sem a célula de comutação suave), permitindo a realização de ensaios comparativos de rendimento.

Os semicondutores, indutores e capacitores utilizados são descritos na Tabela 5.1.

Tabela 5.1 – Parâmetros do conversor HPF Boost On-Off ZCS.

Parâmetro	Valor
Tensão de entrada	$V_{in} = 40V$
Tensão de saída	$V_o = 102V$
Potência de saída	$P_o = 450W$
Frequência de chaveamento	$f_s = 53kHz$
Indutor Boost	$L_f = 270\mu H$
Capacitor de filtro de saída	$C_o = 1220\mu F$
Capacitor ressonante	$C_r = 150nF$
Indutor ressonante Lr1	$L_{r1} = 12\mu H$
Indutor ressonante Lr2	$L_{r2} = 3,5\mu H$
Chave principal S2	IRFP4668
Chaves auxiliares S1, S3	IRFP4668
Diodo Boost D0	HFA30TA60
Diodos auxiliares D1,D2,D3	HFA30TA60
Ponte retificadora de diodos	TB358
Resistor shunt	THS10 – $0,05\Omega$
CI controlador PFC	UC3854N

A Figura 5.16 abaixo ilustra o protótipo construído do conversor proposto e a Figura 5.15 apresenta o esquema do seu circuito. Todos os resultados experimentais que serão apresentados neste item foram obtidos através de medições realizadas nas instalações do NUPEP, utilizando equipamentos pertencentes a este laboratório que podem ser visualizados na Figura 5.17. O conversor foi ensaiado em condições de operação nominal, mantendo-se o mesmo padrão de teste para os vários parâmetros elétricos analisados.

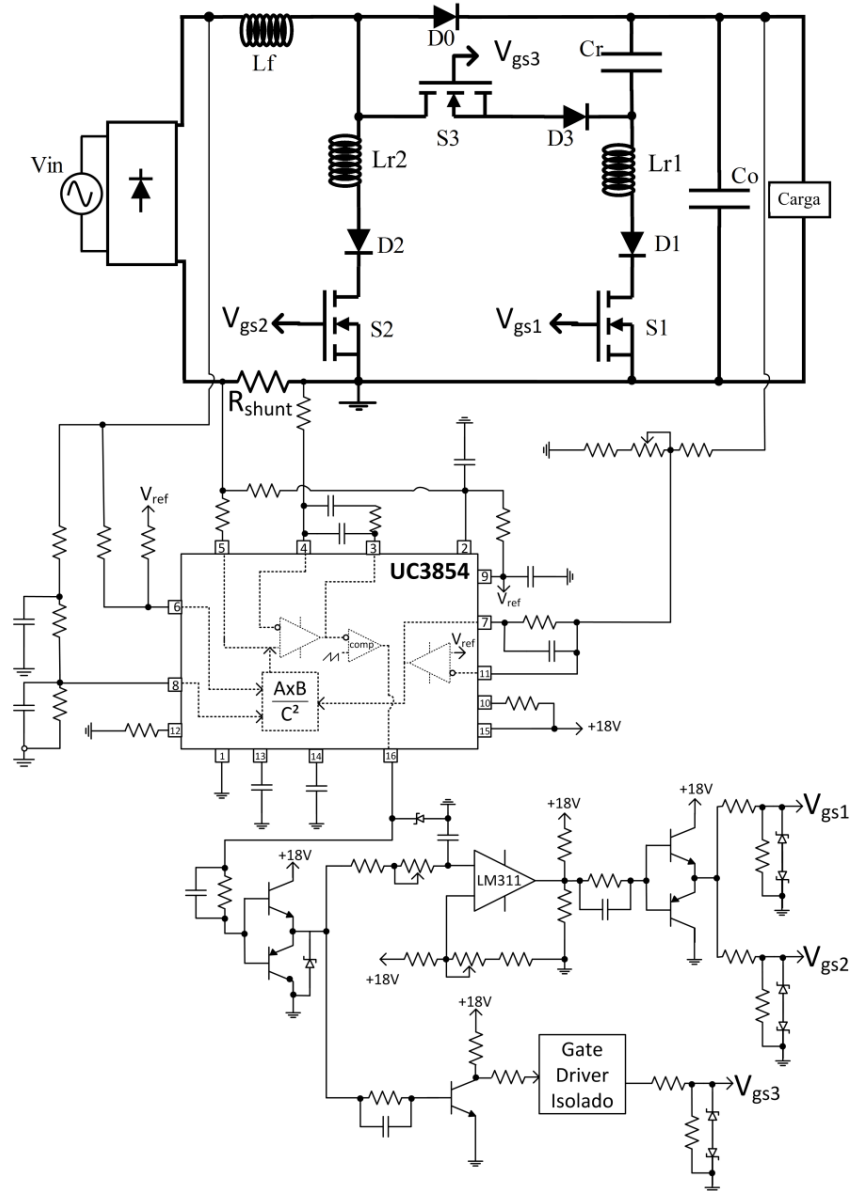


Figura 5.15 – Circuito completo do conversor HPF Boost On-Off ZCS.

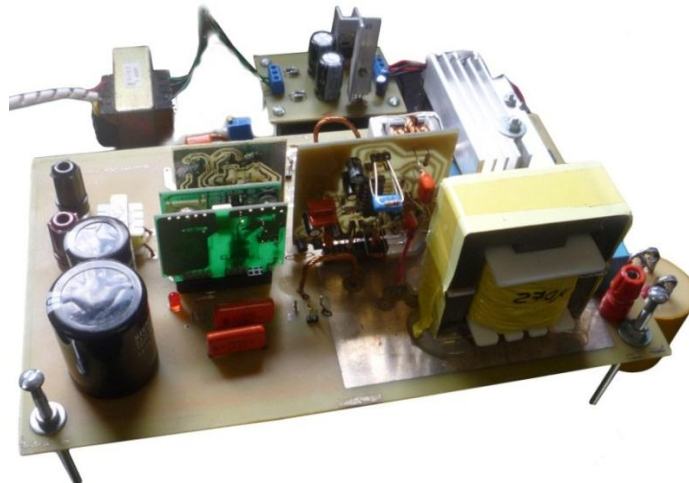


Figura 5.16 – Protótipo do conversor HPF Boost On-Off ZCS.

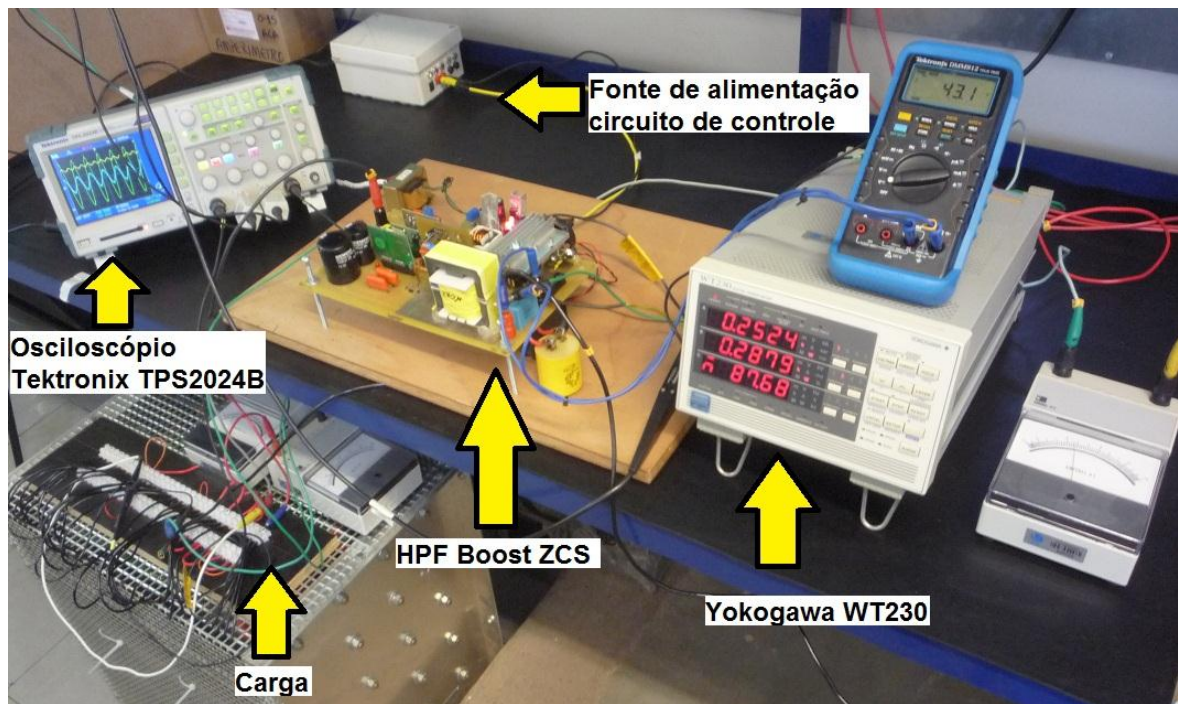


Figura 5.17 – Ensaio do protótipo construído.

5.3.1 Análise das formas de onda

Primeiramente foram realizados ensaios com o conversor Boost PFC sem a célula de comutação On-Off ZCS, com o intuito de aplicar algumas comparações entre características de comutação das chaves e performances de rendimento. O mesmo circuito de potência foi aplicado nestes ensaios, utilizando a chave S2 como única chave do conversor Boost, incluindo também no circuito a ponte retificadora, o diodo D0, o indutor de filtro L_f e o capacitor C_o . O aproveitamento da mesma estrutura para os ensaios sem a célula ZCS pode ser visualizado no esquema da Figura 5.18.

Através da Figura 5.19 pode-se notar o cruzamento entre a tensão e a corrente no momento da abertura e fechamento da chave S2. Além de causar um stress de tensão nesta chave, as perdas por comutação são evidentes e contribuem efetivamente na queda do rendimento do conversor e também na emissão de EMI. Quanto maior a frequência de operação, maiores serão as perdas por chaveamento. A Figura 5.20 valida a estratégia de controle projetada no capítulo anterior e também a placa de controle e os circuitos de gatilho. Este conversor está operando como pré-regulador ou PFC adequadamente, onde nota-se um nível de distorção harmônica de corrente de 3,79% e fator de potência de 0,998.

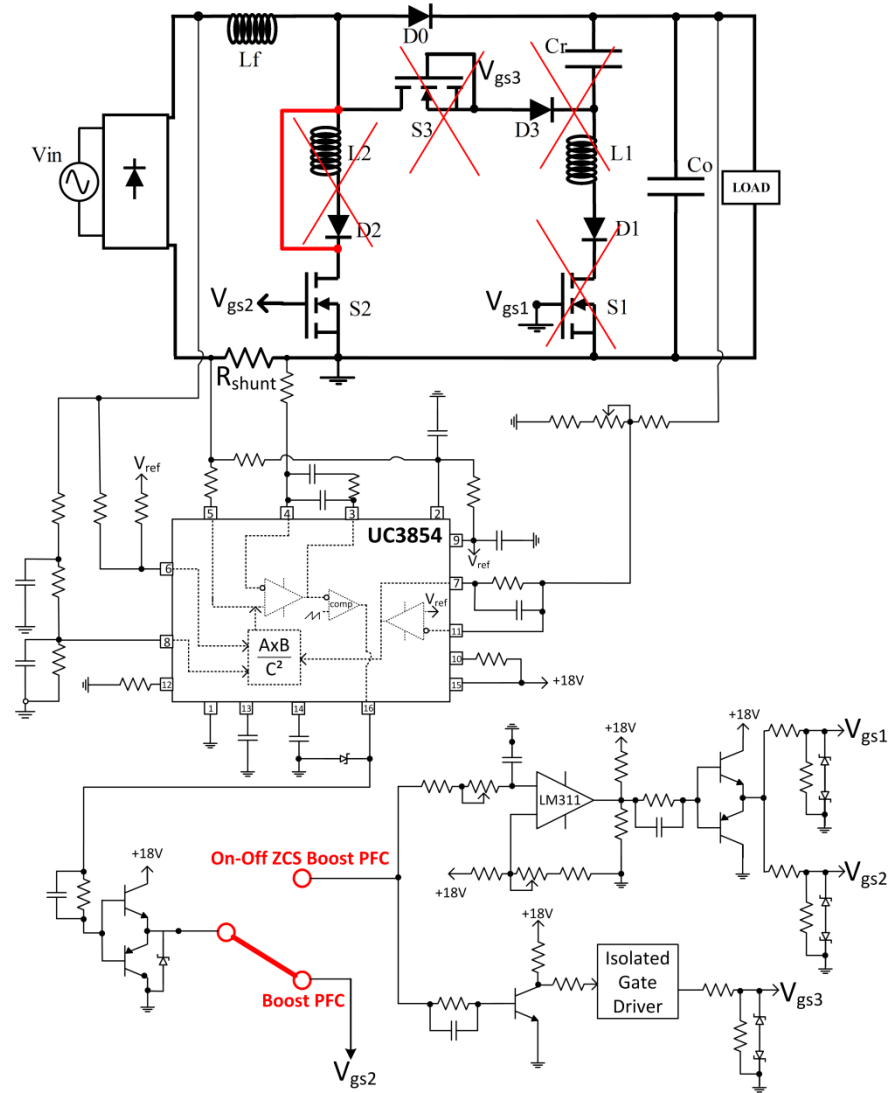


Figura 5.18 – Aproveitamento da estrutura para ensaios com Boost PFC tradicional.

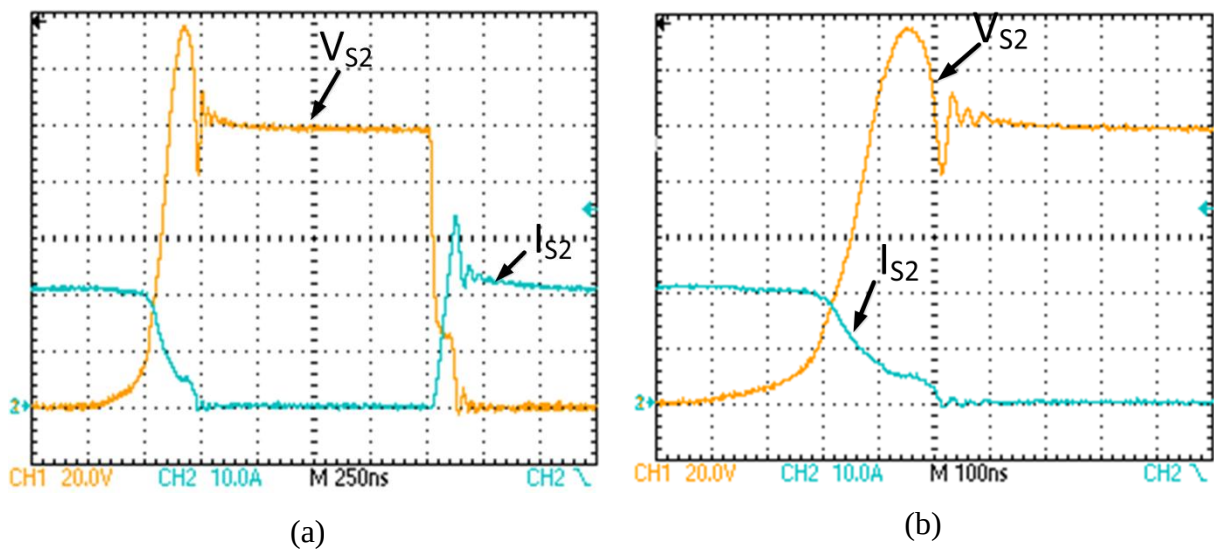


Figura 5.19 – (a)-(b) Corrente e tensão na chave do conversor Boost PFC tradicional.

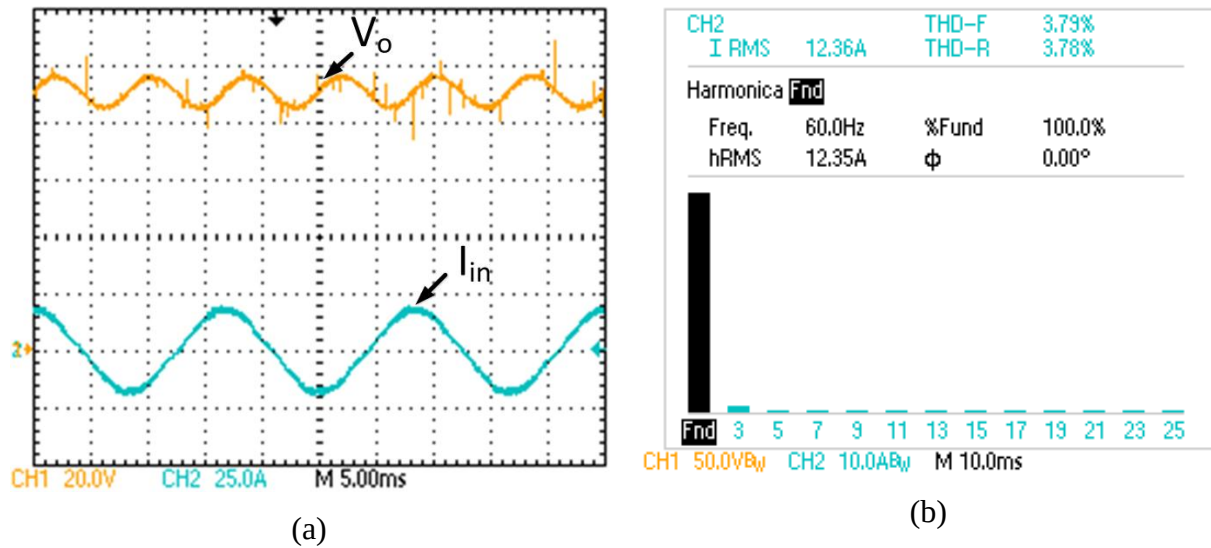


Figura 5.20 – (a) Corrente de entrada (I_{in}) e tensão de saída (V_o) do Boost PFC tradicional.

(b) Taxa de distorção harmônica da corrente de entrada.

Após os ensaios anteriores, pode-se inserir a célula On-Off ZCS no circuito do conversor e assim extrair resultados com comutação suave em todas as chaves. A Figura 5.21 mostra a tensão e a corrente na chave principal S2. Pode-se observar que a comutação não dissipativa é alcançada, assim como previsto na análise teórica e na simulação realizada. Nota-se também que a máxima tensão sobre a chave é igual à tensão de saída do conversor (102V).

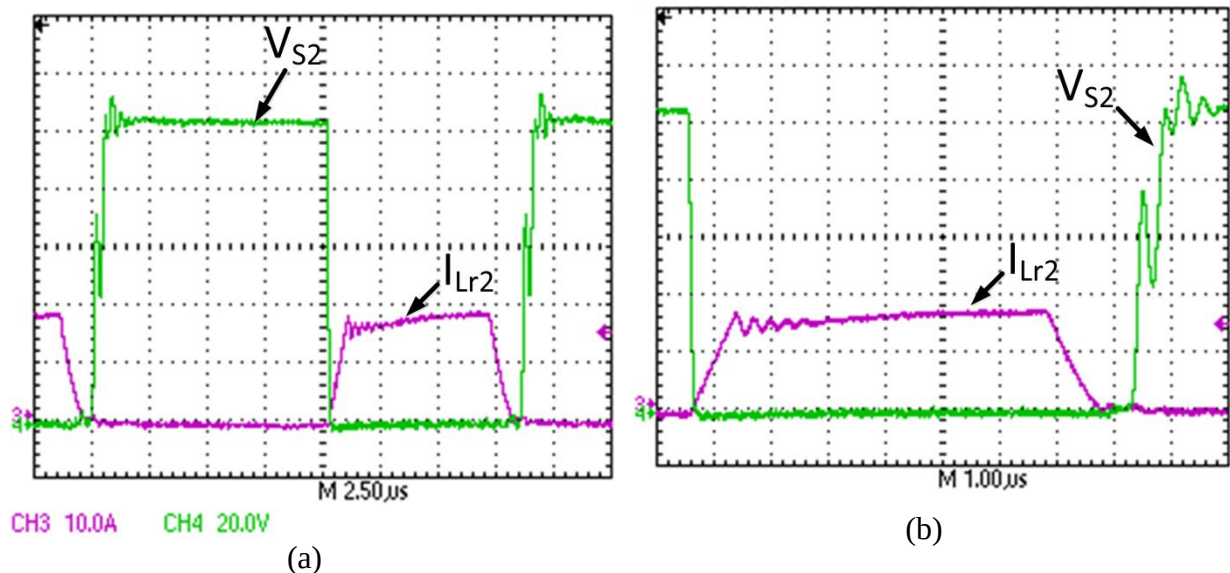


Figura 5.21 – (a)-(b) Formas de onda da tensão (V_{S2}) e corrente (I_{Lr2}) na chave S2.

A figura seguinte demonstra as formas de onda do diodo D0 e da chave S2 ambos em operação e o pulso de acionamento desta chave (V_{gs2}). Notas-se o pico de tensão sobre o diodo D0 de duas vezes a tensão de saída, como previsto no equacionamento desenvolvido nos capítulos anteriores. Para melhorar a comutação deste semiconductor, um snubber de

baixíssima potência foi utilizado, com objetivo de reduzir os efeitos de EMI sem comprometer o rendimento da estrutura.

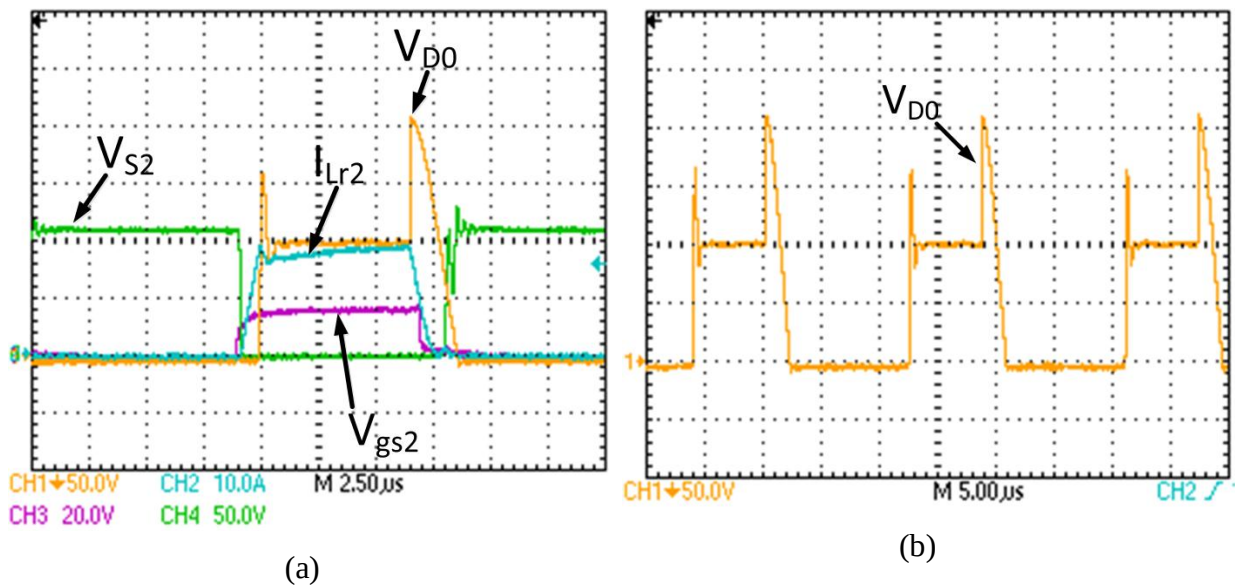


Figura 5.22 – (a) Tensões na chave S2 (V_{S2}), diodo D0 (V_{D0}), pulso de gatilho da chave S2 (V_{gs2}) e corrente nesta chave (I_{Lr2}). (b) Tensão no diodo D0.

A figura seguinte ilustra as formas de onda da tensão e corrente sobre a chave S1. Novamente, a operação ZCS é observada, caracterizando a comutação não dissipativa nesse semicondutor.

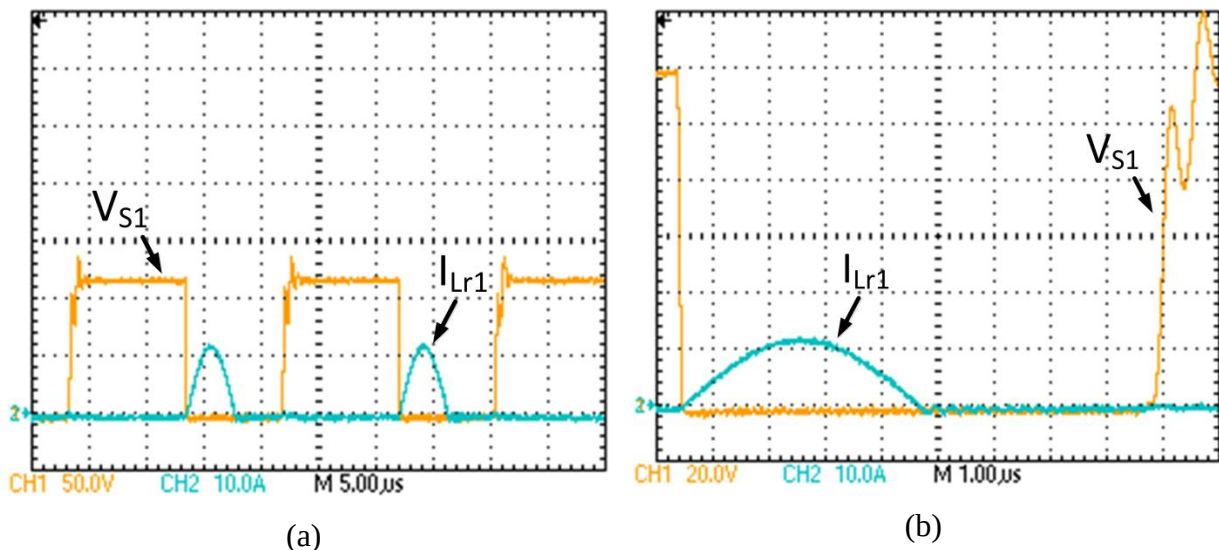


Figura 5.23 - (a)-(b) Formas de onda da tensão (V_{S1}) e corrente (I_{Lr1}) na chave S1.

A Figura 5.24 apresenta as formas de onda das tensões sobre a chave S1 e sobre o diodo D1. Nota-se que a tensão sobre este diodo também não ultrapassa a tensão de saída do conversor.

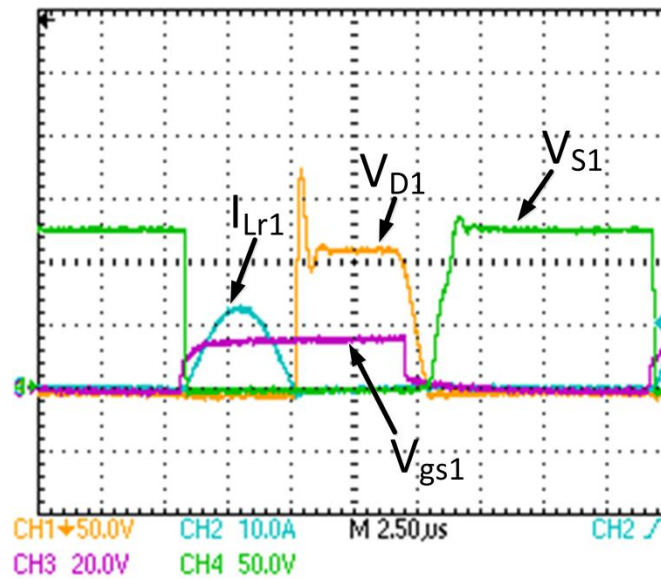


Figura 5.24 – Tensões na chave S1 (V_{S1}) e diodo D1 (V_{D1}), pulso de gatilho da chave S1 (V_{gs1}) e corrente nesta chave (I_{Lr1}).

A chave S3 também opera chaveando com corrente nula tanto na abertura quanto no fechamento, como que pode ser visto na Figura 5.25.

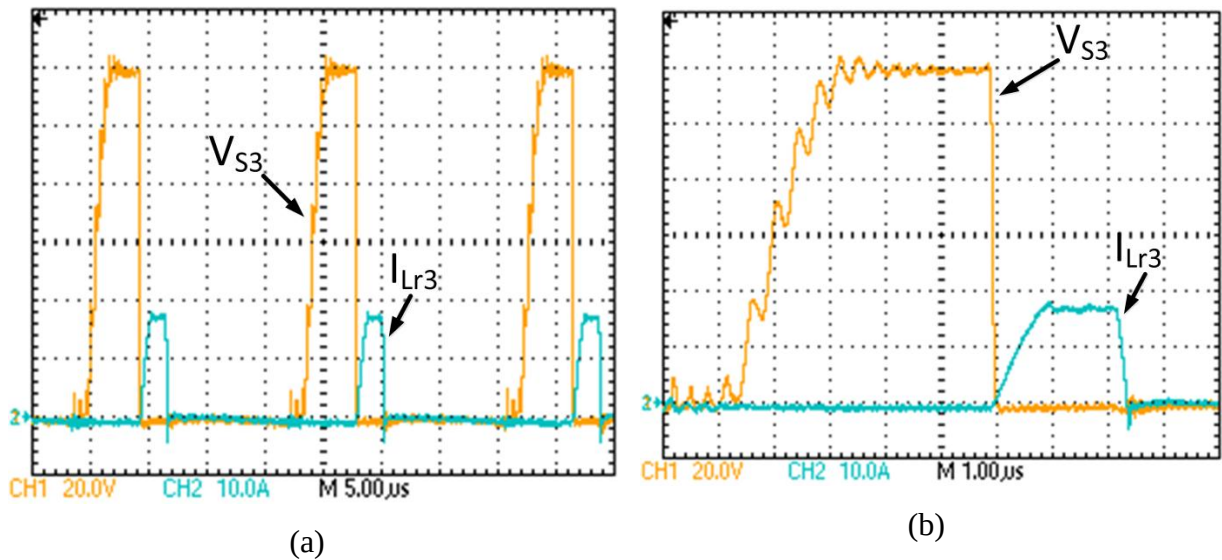


Figura 5.25 - (a)-(b) Formas de onda da tensão (V_{S3}) e corrente (I_{S3}) na chave S3.

Na Figura 5.26, observa-se as formas de onda das tensões sobre a chave S3 e o diodo D3, o pulso de gatilho para esta chave (V_{gs3}) e a corrente (I_{S3}) que circula por esta chave.

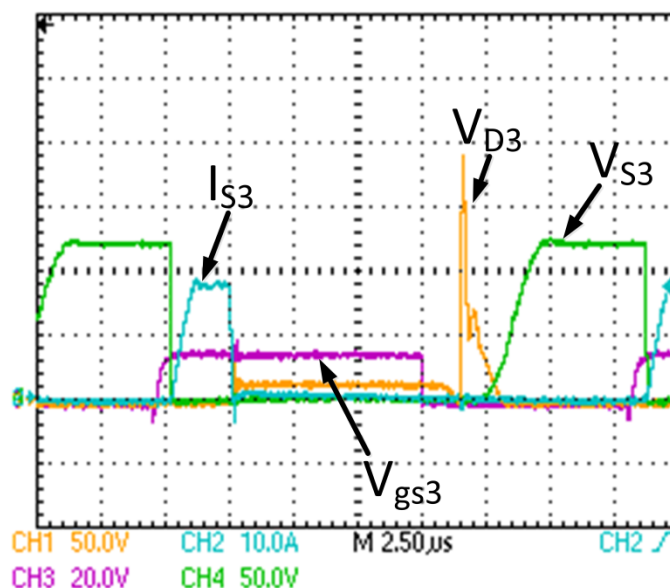


Figura 5.26 - Tensões na chave S3 (V_{S3}) e diodo D3 (V_{D3}), pulso de gatilho da chave S3 (V_{gs3}) e corrente nesta chave (I_{S3}).

A figura seguinte apresenta os planos de fase obtidos através dos ensaios experimentais:

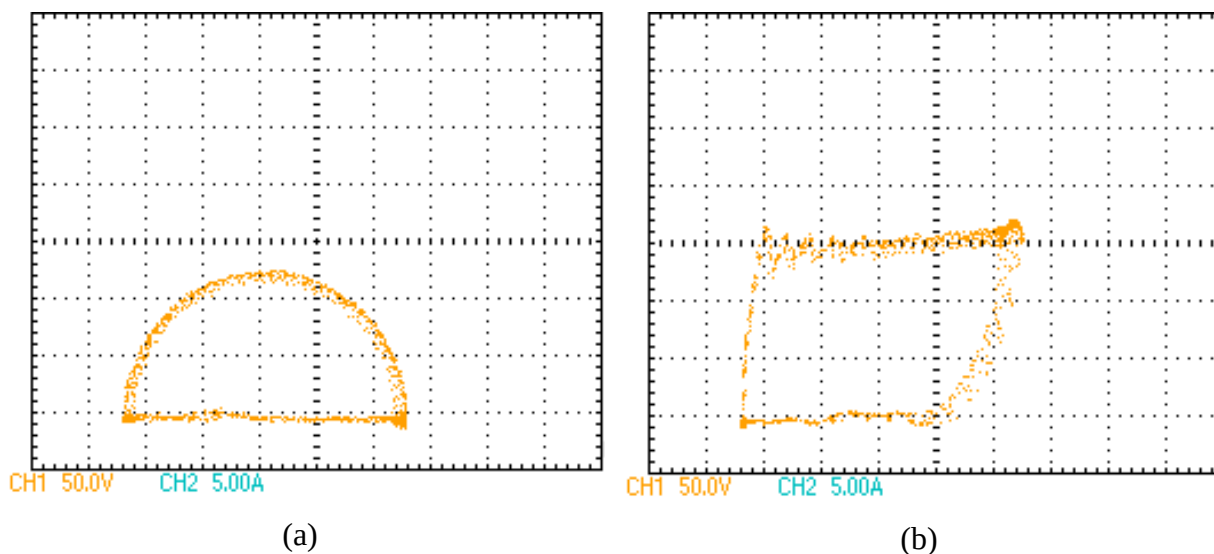


Figura 5.27 – (a) Plano de fase do circuito ressonante Lr1-Cr, (b) Plano de fase do circuito ressonante Lr2-Cr.

As figuras abaixo ilustram as formas de onda das tensões e correntes nas chaves S1, S2 e S3 e tensão no capacitor Cr. Nota-se na Figura 5.28 – (a) que as chaves S1 e S2 são fechadas e abertas simultaneamente, ambas com comutação com corrente nula e sem sobretensões e grandes oscilações.

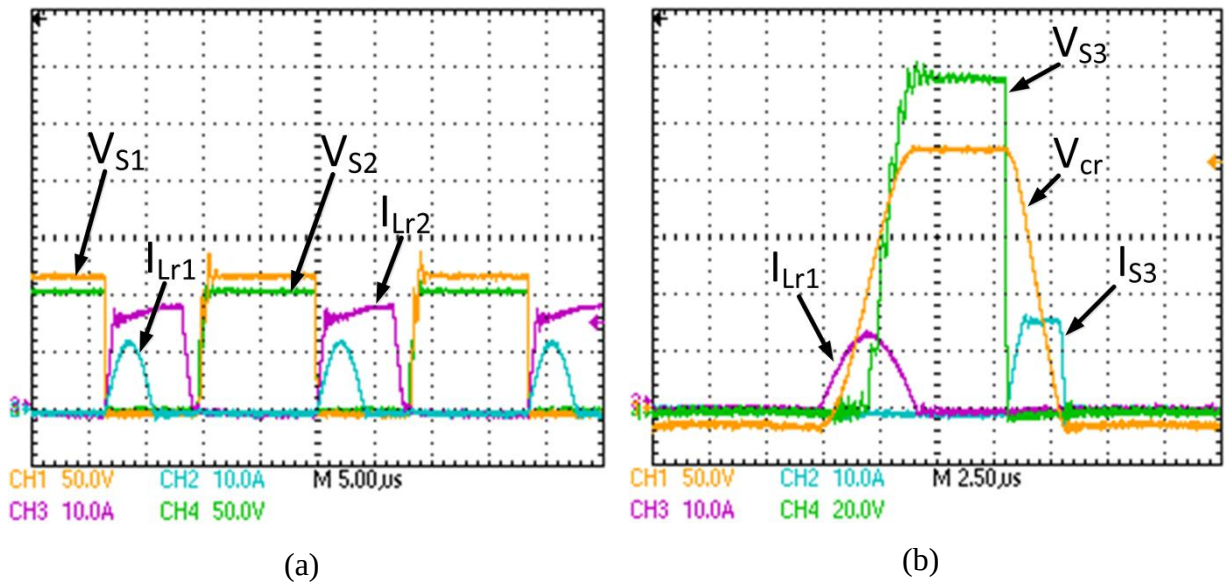


Figura 5.28 – (a) Tensões (V_{S1}/V_{S2}) e correntes (I_{Lr1}/I_{Lr2}) nas chaves S1 e S2. (b) Tensões na chave S3 (V_{S3}) e capacitor ressonante Cr (V_{Cr}) e correntes na chave S1 (I_{Lr1}) e S3 (I_{S3}).

A Figura 5.29 – (a) mostra as formas de onda das tensões e correntes nas chaves S2 e S3 e tensão de carga do capacitor Cr. Observa-se nesta figura a transferência da corrente da chave S2 para a chave S3, possibilitando a abertura da chave S2 com corrente nula. A Figura 5.29 - (b) ilustra todas as corrente envolvidas na operação deste conversor (nas chaves S1, S2 e S3) e a tensão do capacitor ressonante.

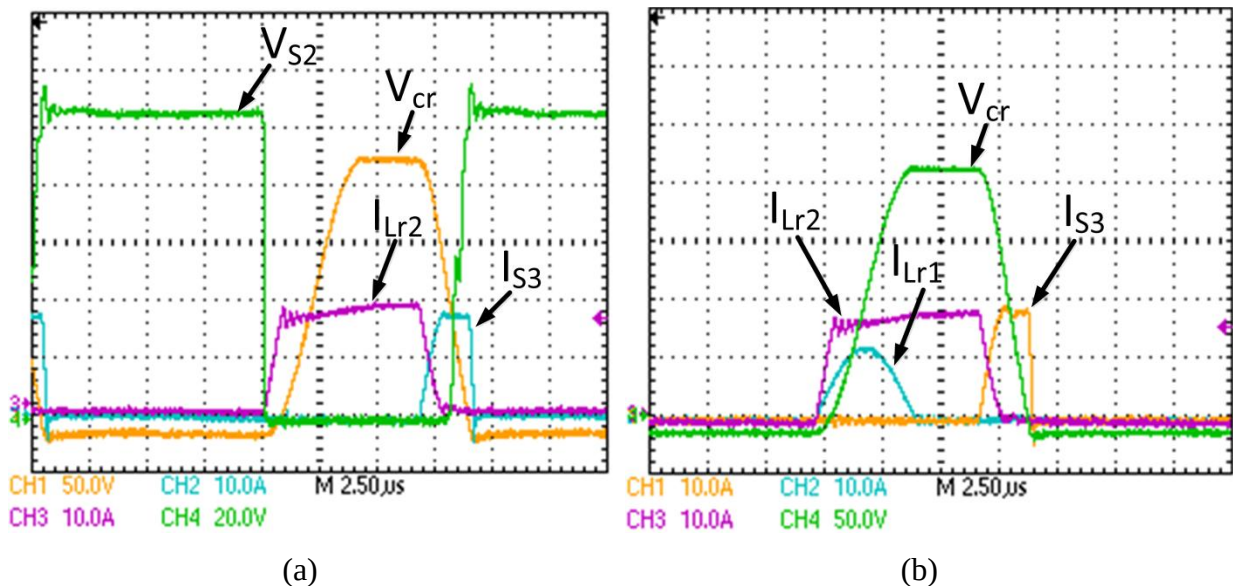


Figura 5.29 - (a) Formas de onda das tensões (V_{S2}/V_{Cr}) e correntes (I_{Lr2}/I_{S3}) nas chaves S2 e S3. (b) Formas de onda da tensão no capacitor ressonante Cr (V_{Cr}) e correntes nas chaves S1 (I_{Lr1}), S2 (I_{Lr2}) e S3 (I_{S3}).

Nota-se que este capacitor é carregado drenando meio ciclo da corrente ressonante I_{Lr1} e é descarregado pela transferência de corrente da chave S2 para S3.

A figura a seguir ilustra a corrente no indutor boost L_f . Esta é uma variável controlada para correção do fator de potência, por isso apresenta a forma de uma senóide retificada, semelhante à forma de onda da tensão no ramo após a ponte retificadora. Esta corrente apresenta uma componente alternada de baixa frequência de 120Hz e uma componente de alta frequência relativa à frequência de chaveamento (53kHz). Ambas podem ser melhor visualizadas na Figura 5.30 – (a) e (b). Através dessa figura, nota-se também que o conversor trabalha em modo de condução contínua, como descrito anteriormente e demonstrado nos resultados de simulação.

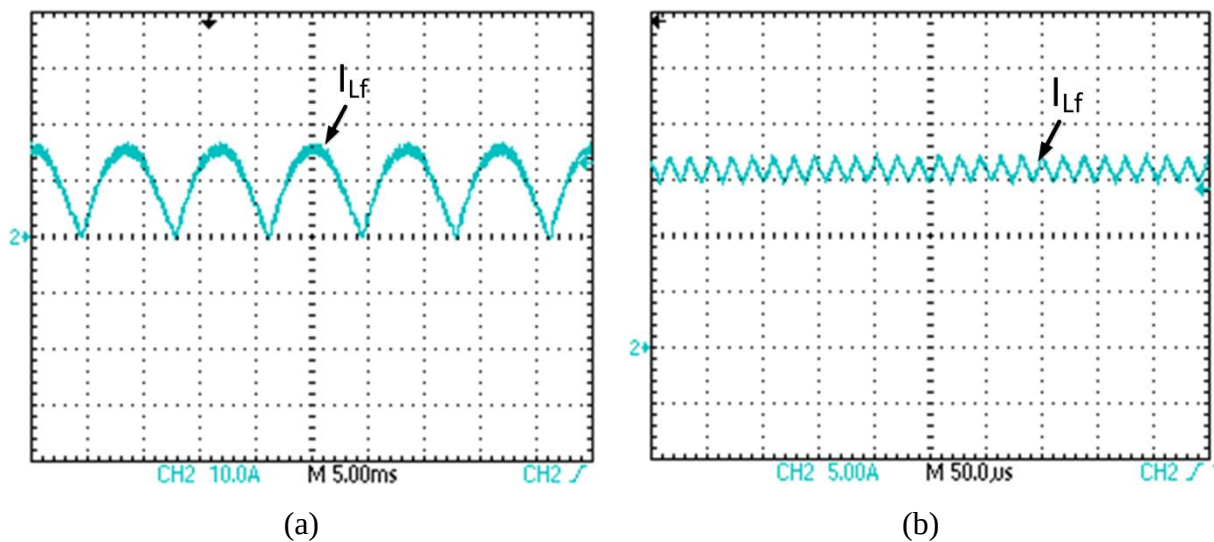


Figura 5.30 – (a) Corrente no indutor boost L_f . (b) Imagem ampliada da corrente I_{L_f} no indutor L_f .

Outro objetivo deste conversor, que é a correção do fator de potência, pode ser validado pelas figuras abaixo. A tensão de controle que é enviada para a portadora PWM internamente ao CI pode ser medida através do pino 3 do UC3854N e a dente de serra pode ser aferida no pino 14. Estas duas formas de onda podem ser visualizadas na Figura 5.31.

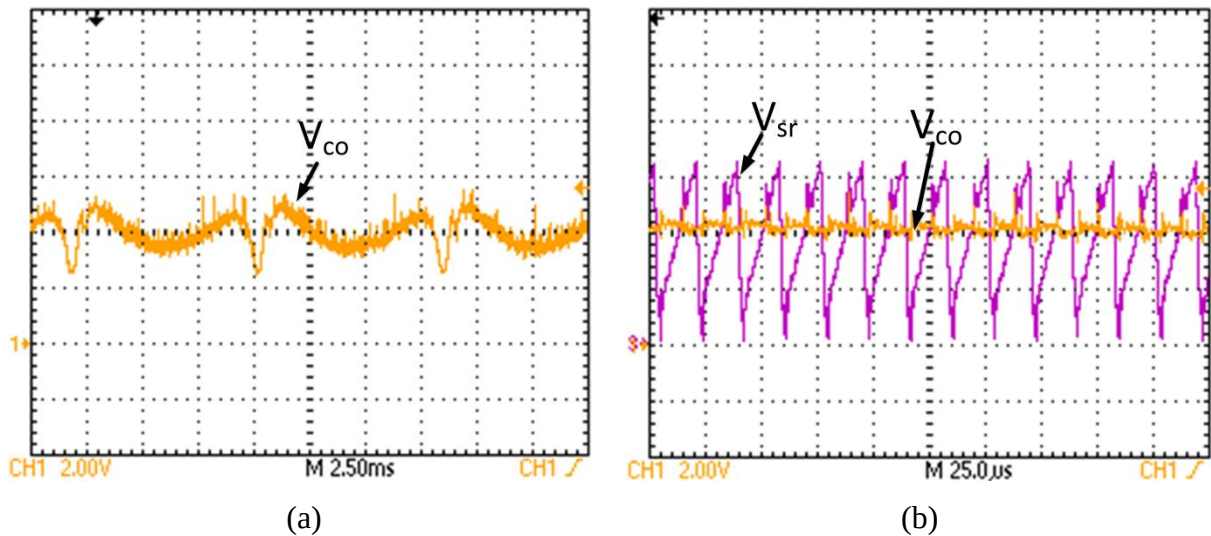


Figura 5.31 – (a) Tensão de controle (V_{co}) na saída do compensador de corrente. (b) Tensão de controle (V_{co}) e portadora PWM dente de serra (V_{sr}).

A Figura 5.32 – (a) apresenta as formas de onda da tensão e corrente de entrada do conversor e tensão de saída em operação nominal. No item (b) desta figura pode-se observar a taxa de distorção harmônica da corrente de entrada, com um valor aproximado de menos de 3%. O fator de potência medido em potência nominal foi de 0,998.

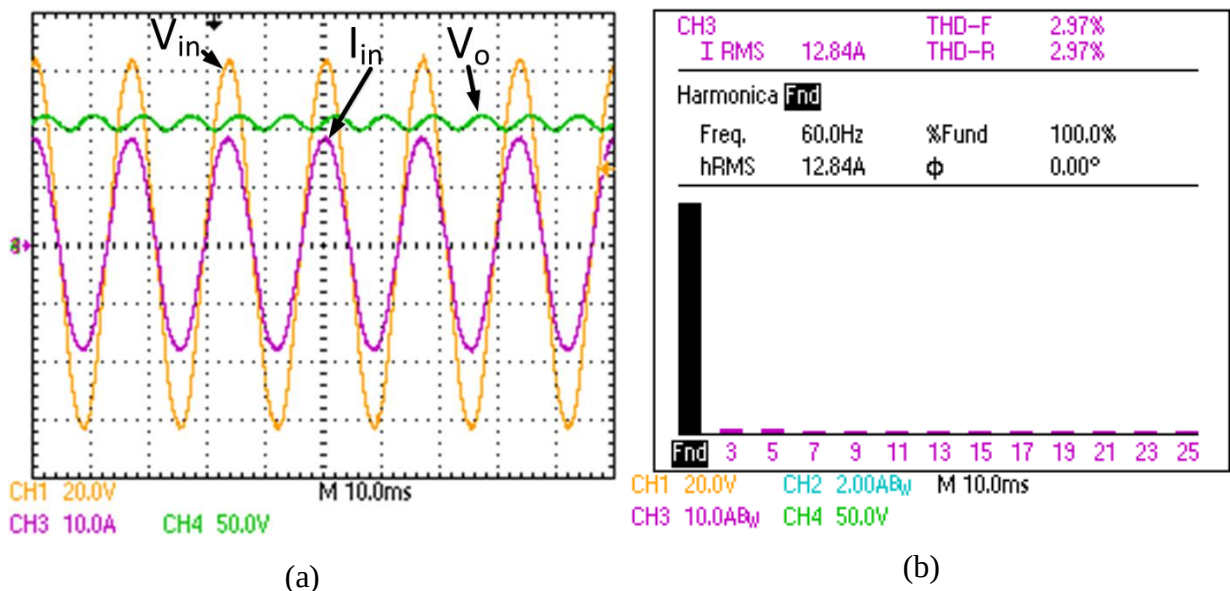


Figura 5.32 – (a) Formas de onda da tensão de entrada (V_{in}), corrente de entrada (I_{in}) e tensão de saída (V_o) do conversor HPF Boost ZCS.

Também foi realizado um ensaio de degrau de carga de 50% para 100% para validar a resposta dinâmica da estratégia de controle aplicada, o qual pode ser ilustrado na figura seguinte.

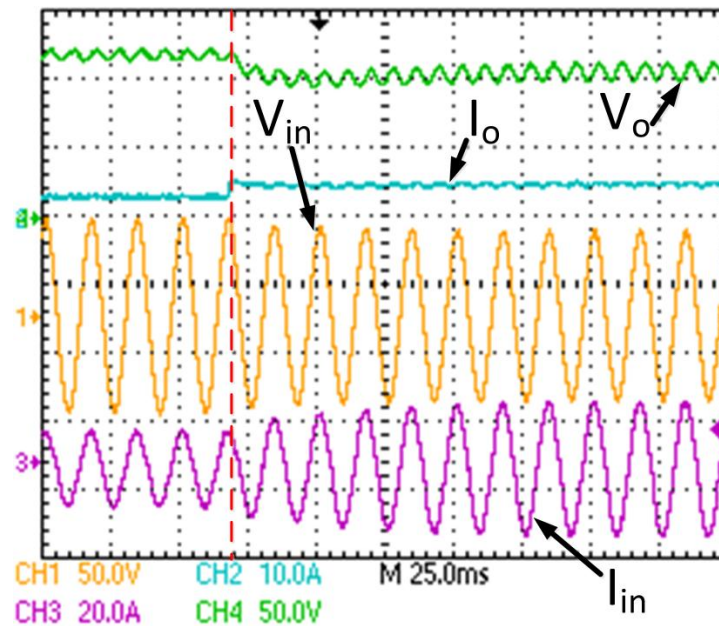


Figura 5.33 – Degrau de carga de 50% para 100%.

A figura seguinte mostra que mesmo com a imposição de corrente senoidal retificada no indutor de filtro L_f , a operação das chaves em ZCS ocorre para todo o período de 120Hz, com a corrente na chave principal S2 no seu mínimo valor até seu máximo e consequentemente nas outras chaves.

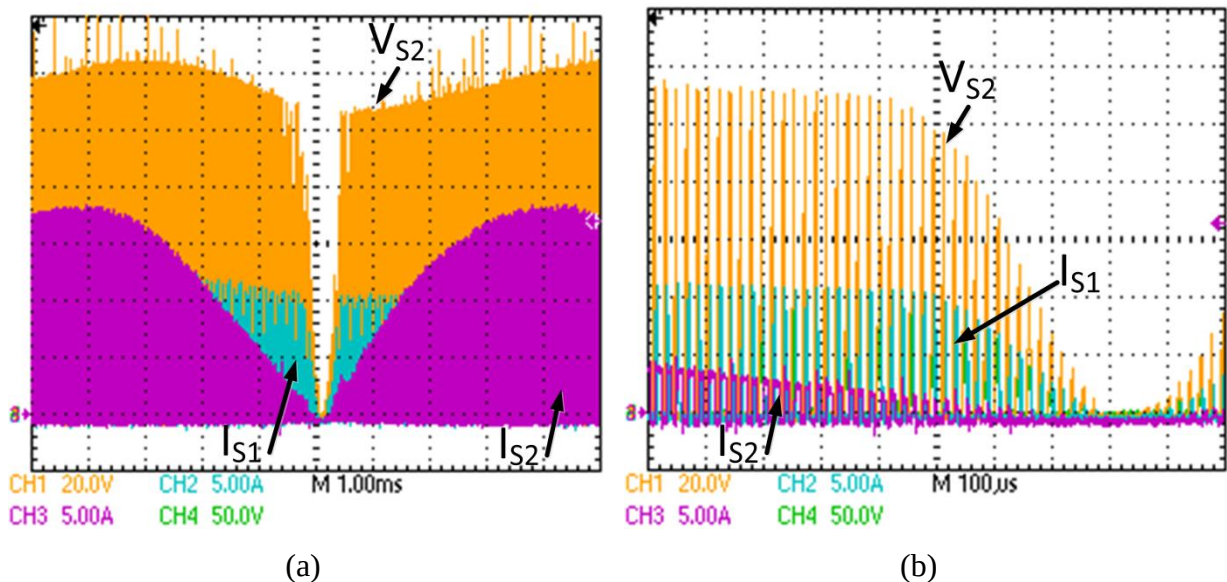


Figura 5.34 – (a)-(b) Formas de onda da tensão na chave S2 e correntes nas chaves S1 e S2.

Os oscilogramas mostrados até aqui foram adquiridos através do uso do osciloscópio Tektronix TPS 2024B e do medidor de corrente TCP A300 Tektronix. A tensão de entrada V_{in} foi obtida através do uso de um varivolt monofásico. Um medidor digital de potência Yokogawa WT 230 também foi utilizado a fim de se obter o rendimento da estrutura perante a variação de carga.

5.3.2 Análise de rendimento

Apesar de ser uma célula com grande quantidade de componentes eletrônicos e semicondutores, a sua aplicação no conversor Boost apresentou uma excelente resposta de rendimento, atingindo valores próximos a 88%. Este valor não é tão alto devido à baixa tensão de alimentação (valor não convencional de 40Vac), que foi definida baseando-se nas características técnicas do conversor industrial o qual foi referenciado como exemplo de aplicação prática. Esta tensão de alimentação com valor baixo resulta em um aumento da corrente de entrada do conversor, o que aumenta substancialmente as perdas por condução nos componentes.

Valores de rendimento superiores a este podem ser alcançados fazendo-se o uso de chaves com baixa resistência série, utilização de diodos com menor tensão direta e aumento da tensão de entrada do conversor. Diodos Schottky com baixa tensão direta seriam adequados para essa aplicação, todavia não foram encontrados os mesmos no estoque do laboratório com capacidade de suportar os níveis de tensão para o protótipo construído. O conversor HPF Boost On-Off ZCS foi construído com a possibilidade de desativação da célula de comutação suave, transformando-se em um conversor Boost PFC convencional, mantendo-se as mesmas características e componentes principais. A partir desta possibilidade, foram realizados ensaios de comparação de eficiência entre as duas estruturas para diversos valores de carga. O gráfico de comparação de rendimento é mostrado na figura abaixo:

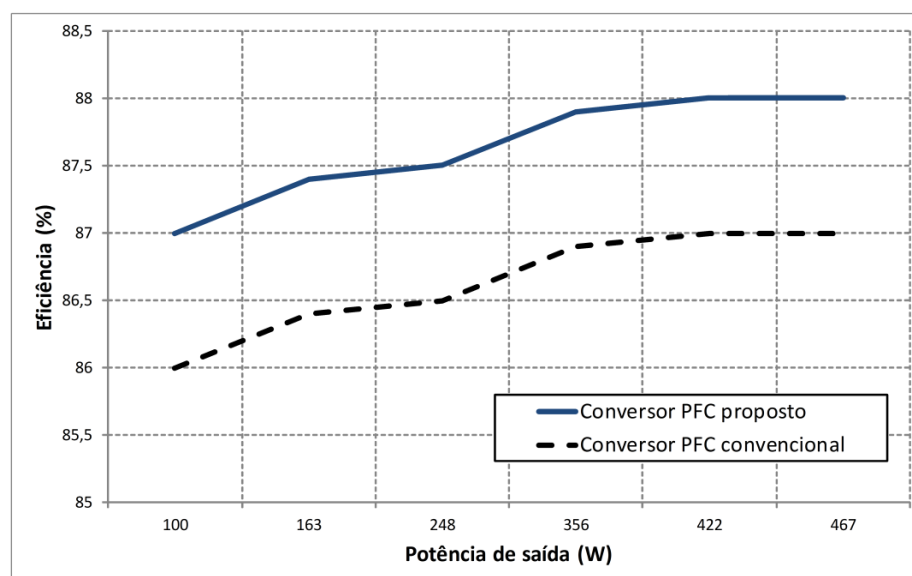


Figura 5.35 – Gráfico de rendimento comparativo entre os conversores.

A curva em azul representa a característica do conversor HPF Boost On-Off ZCS e em preto tracejado, a resposta do conversor Boost PFC convencional. Observa-se que o novo conversor proposto mantém um rendimento superior para toda gama de carga utilizada.

6 CONCLUSÕES GERAIS

Na introdução deste trabalho foi apresentada a evolução do ramo da eletrônica de potência na vertente de conversores com comutação em alta frequência e suave das chaves semicondutoras, desde os conversores ressonantes em frequência até o surgimento de células de comutação suave PWM. Também foi citada a preocupação dos projetistas e órgãos legislativos com relação à correção do fator de potência e emissão de harmônicas das fontes chaveadas, que estão presentes em quase todo aparelho eletroeletrônico, e as estratégias utilizadas por estes para mitigar estes efeitos. Isto serviu para esclarecer o contexto em que o conversor proposto neste trabalho se insere, que é o chaveamento em alta frequência, não dissipativo e com correção do fator de potência e baixa distorção harmônica da corrente de entrada.

No Capítulo 2 foi realizada uma análise qualitativa e quantitativa do conversor Boost On-Off ZCS. Após apresentada a célula de comutação On-Off ZCS utilizada e o circuito do conversor proposto, foram demonstradas todas as etapas de operação em um período de chaveamento, o estudo matemático de cada uma, as formas de onda teóricas e a equação do ganho estático. Neste mesmo capítulo foram feitas algumas análises de resposta do ganho estático frente à variação de carga. Foi apresentado também um estudo sobre os valores de pico, médio e eficaz de corrente nos semicondutores através da dedução de equações matemáticas genéricas para a aplicação no conversor Boost On-Off ZCS, além da análise dos valores de tensão nos mesmos.

O terceiro capítulo apresentou o procedimento de projeto do conversor HPF Boost On-Off ZCS. O dimensionamento completo e especificação de todos os componentes do conversor foram realizados neste capítulo, além de uma análise teórica de rendimento global do conversor considerando os componentes especificados.

O Capítulo 4 apresentou a estratégia de controle utilizada. Foi feita uma análise dos pulsos para as chaves S1 e S2 e realizado a especificação dos componentes do circuito de controle com o CI UC3854N. Foi também realizado o projeto do circuito de geração dos três pulsos PWM e os circuitos de alimentação e isolamento dos sinais.

O Capítulo 5 trouxe os resultados de simulação realizados através do uso do software PSIM de simulação de circuitos elétricos. A construção do protótipo de 450 W foi efetuada e as formas de onda obtidas comprovaram o funcionamento da estrutura. Todas as chaves apresentaram a desejada característica ZCS tanto na entrada quanto na saída de condução, e

ao final, o estudo de rendimento da estrutura foi realizado, apresentando uma resposta satisfatória em eficiência. O fator de potência do conversor foi de 0,998 e a taxa de distorção harmônica de corrente de entrada foi em torno de 3%, o que demonstra a eficácia da estratégia de controle utilizada.

A inserção da célula de comutação suave ao conversor Boost garantiu a abertura e o fechamento das chaves semicondutoras sob corrente nula, possibilitando a conversão de energia ser realizada em alta frequência de chaveamento com garantia de alta eficiência. Outras vantagens, como a redução do nível de EMI irradiado ou conduzido, também foram alcançadas com essa estrutura, onde nota-se a ausência de grandes ondulações e picos nas formas de onda de corrente e tensão apresentadas nos resultados experimentais, permitindo que a elevação da frequência de chaveamento não prejudicasse o controle eletrônico da própria estrutura ou mesmo de equipamentos colocados próximos a ele. A abordagem da célula utilizada trouxe como principal característica, o fato da corrente circulante na chave principal S2 ser composta somente pela corrente do indutor de filtro, diferente dos conversores quase-ressonantes, onde a corrente na chave principal possui um valor de pico superior à corrente de entrada exigida, o que acarreta na escolha de uma chave que possua uma capacidade de condução de corrente maior que a corrente nominal. O semi-ciclo senoidal da corrente do tanque ressonante é desviado para uma chave auxiliar, o que garante uma distribuição uniforme da corrente nos semicondutores utilizados. A tensão sobre as chaves semicondutoras não ultrapassa a tensão de saída do conversor, sendo apenas o diodo D0 o componente que apresenta em um curto intervalo de tempo a tensão reversa de duas vezes a tensão de saída.

A correção do fator de potência e mitigação das correntes de conteúdo harmônico foram alcançados satisfatoriamente, comprovando a eficácia da estratégia de controle utilizando o controlador UC3854N, que é bem difundido no mercado e apresentou-se mais robusto e adequado para esta aplicação.

Como desvantagem da célula, observa-se o uso de mais componentes se comparado aos conversores quase-ressonantes tradicionais ou outras células ZCS.

Como sugestão para futuros trabalhos, propõe-se a utilização do conversor HPF Boost On-Off ZCS para tensão de entrada universal (80 - 270Vac), o que acarretaria no acréscimo do rendimento global. Para validar ainda mais as qualidades do conversor proposto, recomenda-se executar ensaios de emissões de EMI conduzidos ou irradiados em laboratórios especializados.

O aumento da frequência de operação, utilização de IGBT's e construção de um protótipo de alta potência são outros desafios interessantes a serem realizados. Pode-se também fazer uso de tiristores como chaves principais, o que eliminaria os diodos D1, D2 e D3 da célula, acarretando no acréscimo de rendimento e menores emissões de EMI.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] Rashid, Muhammad H. Eletrônica de potência: circuitos, dispositivos e aplicações, 2. ed. São Paulo: Makron Books, 1999. 4 p.
- [2] Ahmed, Ashfaq. Eletrônica de Potência, 2. ed. New York: Prentice Hall, 1995. 27 p.
- [3] Cruz, D.F., “Contribuição ao estudo dos fenômenos de radio-interferência provocados por fontes chaveadas: Análise, propostas de solução e resultados experimentais”, Dissertação de Mestrado em Engenharia Elétrica, UFU, 1996.
- [4] W. MCMURRAY, “Selection of Snubbers and Clamps to Optimize the Design of Transistor Switching Converters”, IEEE Trans. Industry Applications 16 (4): 513-523, July/August 1980.
- [5] Tezak, O., “Snubber design approach for dc-dc converter based on differential evolution method”, Proceedings on the 8th IEEE International Workshop on Advanced Motion Control, pp. 87-91, March 2004.
- [6] Lee, F.C.; High-frequency Quasi-Resonant converter Technologies , Proc. on the IEEE, v. 76, no. 4, p. 337-389, April 1988.
- [7] Lee, F.C.; High-frequency Quasi-Resonant and Multi-Resonant Converter Technologies, Proceedings of the IEEE Industrial Electronics Society - IECON, v. 3, p. 509-521, October 1988.
- [8] Barbi, I.; Bolacell, J. C.; Martins, D. C.; Libano, F. B.; Buck Quasi-Resonant Converter Operating at Constant Frequency: Analysis, Design and Experimentation, IEEE PESC 89 Record, pp. 873-880, 1989.
- [9] VIEIRA JR., J.B. V.; “Conversores Quase-Resonantes: Novas Topologias, Projetos e análises”. Tese de Doutorado - Universidade Federal de Santa Catarina, 1991.
- [10] Hua, G., Leu, C.-S., and Lee, F.C.: ‘Novel zero-voltage-transition PWM converters’. IEEE Power Electronics Specialists Conference, pp. 55–60, 1992.
- [11] Hua, G.; Yang, E. X; Jiang, Y. ; Lee, F.C. ; Novel Zero-Current-Transition PWM converters, Proceedings of 24th IEEE Power Electronics Specialists Conference, pp.538-544, June 1993.
- [12] Freitas, L. C., Gomes, P. R. C.: A High-Power High-Frequency ZCS-ZVS-PWM Buck Converter Using a Feedback Resonant Circuit, IEEE Transactions on Power Electronics, vol 10, pp.19-24, January 1995.
- [13] Stein, C. M. O.; Hey, H. L., A True ZCZVT Commutation Cell for PWM Converters, IEEE Transactions on Power Electronics, vol 15, pp.185-193, January 2000.

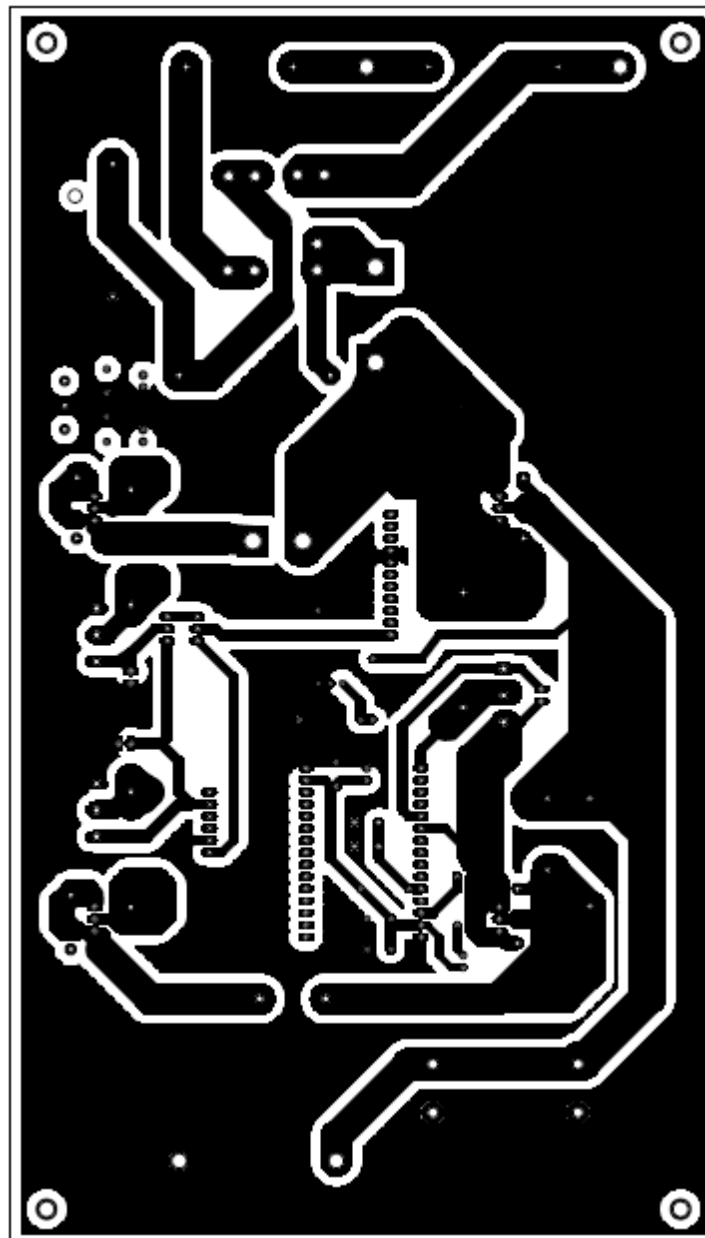
- [14] Wang, C-M, A Novel ZCS-PWM Power-Factor Preregulator With Reduced Conduction Losses, *IEEE Transactions on Industrial Electronics*, vol 52, pp. 689-700, June 2005.
- [15] E. C. Dias, Uma nova família de conversores com comutação ZCS na abertura e fechamento das chaves, *Dissertação de Mestrado – Universidade Federal de Uberlândia, Uberlândia 2008.*
- [16] Karvelis, G.A., Manias, S.N.; Kostakis, G., “A comparative evaluation of power converters used for current harmonics elimination”, *8th International Conference On Harmonics and Quality of Power Proceedings*, vol. 1, pp.227-232, October 1998.
- [17] Salmon, J.C., “Techniques for Minimizing the Input Current Distortion of Current-Controlled Single-phase Boost Rectifiers”, *IEEE Transactions on Power Electronics*, vol 8, pp.509-520, October 1993.
- [18] L. Rossetto, G. Spiazzi, P. Tenti, "Control techniques for power factor correction converters", *Proc. of Power Electronics, Motion Control (PEMC)*, pp. 1310-1318, September 1994.
- [19] Maksimovic, D. , Yungtaek Jang ; Erickson, R.W., “ Nonlinear-carrier control for high-power-factor boost rectifiers”, *IEEE Transaction on Power Electronics*, vol.11, n.4, pp.578-584, July 1996.
- [20] G. Spiazzi, P. Mattavelli, L. Rossetto, “Power Factor Preregulators with Improved Dynamic Response”, *IEEE Transaction on Power Electronics*, vol.12, n.2, pp.343-349, March 1997.
- [21] Hwang, J. , Chee, A. ; Wing-Hung Ki , “New universal control methods for power factor correction and DC to DC converter applications” *Conference Proceedings of Twelfth Annual Applied Power Electronics Conference and Exposition, APEC '97*, vol.1, pp.59-65, February 1997.
- [22] Tatibana, G.S.; Proposta de uma fonte chaveada simétrica operando com fator de potência unitário. 1997. *Dissertação de Mestrado em Engenharia Elétrica, Universidade Federal de Uberlândia, Uberlândia, 1997.*
- [23] Garcia, O. , Cobos, J.A. ; Prieto, R. ; Alou, P. ; Uceda, J. , “Single phase power factor correction: a survey”, *IEEE Transaction on Power Electronics*, vol. 18, pp.749-755, May 2003.
- [24] Fontoura, K.L.; Conversor full-bridge com snubber não dissipativo e correção de fator de potência natural. 2000. *Dissertação de Mestrado em Engenharia Elétrica, Universidade Federal de Uberlândia, Uberlândia, 2000.*

- [25] Fabio T. Wakabayashi, Marcelo J. Bonato, and Carlos A. Canesin, “Novel High-Power-Factor ZCS-PWM Preregulators”, *IEEE Transactions on Industrial Electronics*, vol. 48, no. 2, pp. 322-333, April 2001.
- [26] da Cunha Duarte, C.M., Barbi, I., “A new ZVS-PWM active-clamping high power factor rectifier: analysis, design, and experimentation”, *Annual Applied Power Electronics Conference and Exposition, APEC '98*, vol.1, pp.230-236, February 1998.
- [27] K. I. Hwu, Chien-Li Tsai, Kuo-Fan Li, “A Simple Passive ZCS Circuit for PFC Converter”, *Twenty-Third Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp.1022-1026, February 2008.
- [28] Mahdavi, M., Farzanehfard, H., “Zero-Current-Transition Bridgeless PFC Without Extra Voltage and Current Stress”, *IEEE Transactions on Industrial Electronics*, vol. 56, no. 7, pp. 2540-2547, July 2009.
- [29] A. Karaarslan, I. Iskender, “The analysis of ac-dc boost pfc converter based on peak and hysteresis current control techniques”, *International Journal on “Technical and Physical Problems of Engineering”*, vol. 3, pp.100-105, June 2011.
- [30] Finazzi, A.P., de Freitas, L.C.; Vieira, J.B.; Coelho, E.A.A.; Farias, V.J.; Freitas, L.C.G., “Current-sensorless PFC Boost converter with preprogrammed control strategy” *IEEE International Symposium on Industrial Electronics (ISIE)*, pp.182-187, June 2011.
- [31] Hyun-Lark Do, “Soft-Switching SEPIC Converter With Ripple-Free Input Current”, *IEEE Transactions on Power Electronics*, vol. 27, no. 6, pp. 2879-2887, June 2012.
- [32] Bo Yuan, Xu Yang, Xiangjun Zeng, Jason Duan, Jerry Zhai, Donghao Li, “Analysis and Design of a High Step-up Current-Fed Multiresonant DC–DC Converter With Low Circulating Energy and Zero-Current Switching for All Active Switches”, *IEEE Transactions on Industrial Electronics*, vol. 59, no. 2, pp. 964-978, February 2012.
- [33] Treviso, C.; Pereira, A.; Farias, V.; Vieira J.B.; Freitas, L.C., A 1.5KW operation with 90% efficiency of a two transistors forward converter with non-dissipative snubber, *Proc. IEEE Power Electronics Specialists Conference*, p. 696 – 700, 1998.
- [34] A. R. Steere, “A Timeline of major particle accelerators,” *Masters Dissertation*, Dept. of Physics and Astronomy, Univ. Michigan State, 2005.
- [35] S. A. Abdelwahab, A. Al-Adwan, E. Al-Dmour, A. Amro, M. Attal, H. Delsim-Hashemi, D. Einfeld, A. Elsis, D. Foudeh, H. Hassanzadegan, F. Holstein, “Yellow Book - Conceptual Design Report for the Upgrading of SESAME to 2.5 GeV,” *SESAME Office*, Amman, May 2003. Available: <http://www.sesame.org.jo/sesame/images/sesame-publications/yellow>

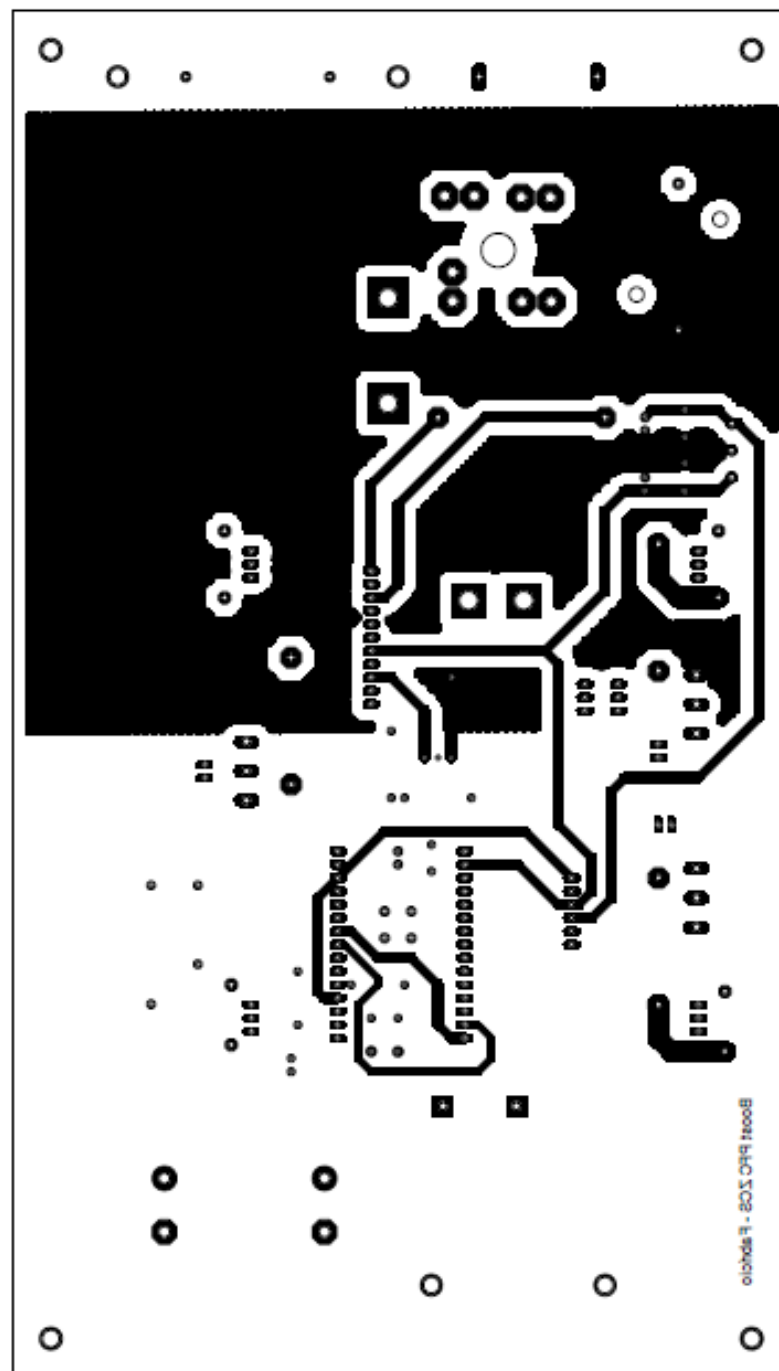
- [36]Chen-Yao Liu, Justin Chiou, Yuan-Chen Chien, Chang-Hor Kuo, “Modification of the correction bipolar power supply of the storage ring,” in Proc. of IEEE Particle Accelerator Conf., pp. 764-766, May 2003.
- [37]Kuo-Bin Liu, Kuo-Tung Hsu, Kuo Hwa Hu, Chun-Yi Wu, Pei-Chen Chiu, Yung-Hui Liu, Yu-Chih Lin and Zong-Da Tsai, “TLS corrector magnet power supplies upgrade,” in Proc. of 23rd IEEE Particle Accelerator Conf., pp. 286-289, May 2009.
- [38]M.Pont, R.Petrocelli, D.Alloza, D.Yépez, M.Teixidó, G.Gross, R.Camell, “Power converters for alba booster,” in Proc. of International Particle Accelerator Conf., pp. 3254-3256, May 2010.
- [39]IEC 61000-3-2 Amendments for Equipment with AC Mains Power: Electromagnetic Compatibility (EMC) – Part 3-2: Limits – Limits for Harmonic Current Emissions (Equipment Input Current $\leq 16\text{A}$ per Phase), 1995.
- [40]LARICO, H. R. E, Conversor Boost Controlado em Corrente Aplicado ao Retificador Monofásico. Dissertação de Mestrado em Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis, 2007.
- [41]TODD, C. Philip, UC3854 Controlled Power Factor Correction Circuit Design, UNITRODE Application Note U-134, Merrimack, NH, EUA, 1996.
- [42]JAPPE, T. K., Análise do retificador Boost monofásico sob interrupções instantâneas da tensão de alimentação. Dissertação de Mestrado em Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis, Março 2009.
- [43]Damasceno, D. da M. S., Metodologia de projeto de conversores Boost para correção do fator de potência aplicada a sistemas ininterruptos de energia. Dissertação de Mestrado em Engenharia Elétrica, Universidade Federal de Santa Maria, Santa Maria, Abril 2006.

Apêndice A – Layouts em dupla face das placas de potência e controle do conversor

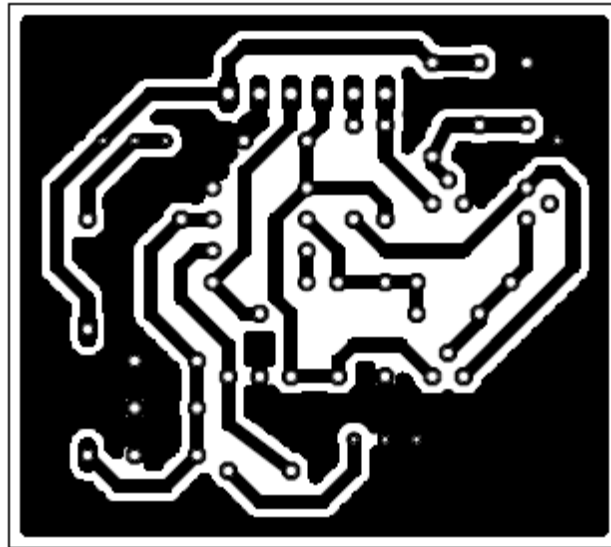
Layout (Botton) do circuito de potência



Layout (TOP) do circuito de potência



Layout do circuito de controle de geração dos três pulsos



Layout do circuito de controle do controlador PFC UC3854N

