
**Análise da Viabilidade e da Confiabilidade de uma
Configuração Alternativa de Conversores de
Frequência para o Acionamento de Motores Distantes e
em Ambientes e Hostis**

Caio Eduardo Silva



UNIVERSIDADE FEDERAL DE UBERLÂNDIA (UFU)
FACULDADE DE ENGENHARIA ELÉTRICA (FEELT)
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Uberlândia

2023

Caio Eduardo Silva

**Análise da Viabilidade e da Confiabilidade de uma
Configuração Alternativa de Conversores de
Frequência para o Acionamento de Motores Distantes e
em Ambientes e Hostis**

Tese de doutorado apresentada ao Programa de Pós-graduação da Faculdade de Engenharia Elétrica da Universidade Federal de Uberlândia como parte dos requisitos para a obtenção do título de Doutor em Ciências.

Área de concentração: Sistemas de Energia Elétrica

Orientador: Prof. Dr. Hélder de Paula

Uberlândia

2023

Ficha Catalográfica Online do Sistema de Bibliotecas da UFU
com dados informados pelo(a) próprio(a) autor(a).

S586
2023

Silva, Caio Eduardo, 1988-
Análise da Viabilidade e da Confiabilidade de uma
Configuração Alternativa de Conversores de Frequência
para o Acionamento de Motores Distantes e em Ambientes e
Hostis [recurso eletrônico] / Caio Eduardo Silva. -
2023.

Orientador: Hélder de Paula.

Tese (Doutorado) - Universidade Federal de Uberlândia,
Pós-graduação em Engenharia Elétrica.

Modo de acesso: Internet.

Disponível em: <http://doi.org/10.14393/ufu.te.2023.575>

Inclui bibliografia.

Inclui ilustrações.

1. Engenharia elétrica. I. Paula, Hélder de, 1975-,
(Orient.). II. Universidade Federal de Uberlândia. Pós-
graduação em Engenharia Elétrica. III. Título.

CDU: 621.3

Bibliotecários responsáveis pela estrutura de acordo com o AACR2:
Gizele Cristine Nunes do Couto - CRB6/2091
Nelson Marcos Ferreira - CRB6/3074

CAIO EDUARDO SILVA

**Análise da Viabilidade e da Confiabilidade de uma
Configuração Alternativa de Conversores de
Frequência para o Acionamento de Motores Distantes e
em Ambientes e Hostis**

Tese de Doutorado apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Uberlândia, como requisito parcial para Obtenção do título de Doutor em Ciências.

Área de concentração: Engenharia Elétrica

Orientador: Prof. Dr. Hélder de Paula

Uberlândia, 26 de outubro de 2023

Banca Examinadora:

Prof. Dr. Hélder de Paula - UFU (Orientador)

Prof. Dr. Allan Fagner Cupertino – UFJF

Prof. Dr. Demercil de Souza Oliveira Júnior – UFC

Prof. Dr. Eduardo Moreira Vicente – UFSJ

Prof. Dr. Ernane Antônio Alves Coelho – UFU



UNIVERSIDADE FEDERAL DE UBERLÂNDIA
 Coordenação do Programa de Pós-Graduação em Engenharia Elétrica
 Av. João Naves de Ávila, 2121, Bloco 3N - Bairro Santa Mônica, Uberlândia-MG, CEP 38400-902
 Telefone: (34) 3239-4707 - www.posgrad.feelt.ufu.br - copel@ufu.br



ATA DE DEFESA - PÓS-GRADUAÇÃO

Programa de Pós-Graduação em:	Engenharia Elétrica				
Defesa de:	Tese de Doutorado, 392, PPGEELT				
Data:	Vinte e seis de outubro de dois mil e vinte e três	Hora de início:	14:30	Hora de encerramento:	18:15
Matrícula do Discente:	11823EEL001				
Nome do Discente:	Caio Eduardo Silva				
Título do Trabalho:	Análise da Viabilidade e da Confiabilidade de uma Configuração Alternativa de Conversores de Frequência para o Acionamento de Motores Distantes e em Ambientes Hostis				
Área de concentração:	Sistemas de Energia Elétrica				
Linha de pesquisa:	Sistemas Elétricos de Potência				
Projeto de Pesquisa de vinculação:	Coordenador do projeto: Prof. Dr. Hélder de Paula. Título do projeto: Desenvolvimento de Sistemas de Transmissão/Distribuição em Corrente Contínua para as Indústrias da Mineração e Extração de Petróleo Submarino. Agência financiadora: apoio UFU. Vigência do projeto: 2019 - atual				

Reuniu-se por meio de videoconferência, a Banca Examinadora, designada pelo Colegiado do Programa de Pós-graduação em Engenharia Elétrica, assim composta:

Professores Doutores: Demercil de Souza Oliveira Júnior (UFC), Allan Fagner Cupertino (UFJF), Ernane Antônio Alves Coelho (UFU), Eduardo Moreira Vicente (UFSJ) e Hélder de Paula (UFU), orientador do candidato.

Iniciando os trabalhos o presidente da mesa, Dr. Hélder de Paula, apresentou a Comissão Examinadora e o candidato, agradeceu a presença do público, e concedeu ao Discente a palavra para a exposição do seu trabalho. A duração da apresentação da Discente e o tempo de arguição e resposta foram conforme as normas do Programa.

A seguir o senhor presidente concedeu a palavra, pela ordem sucessivamente, aos examinadores, que passaram a arguir o candidato. Ultimada a arguição, que se desenvolveu dentro dos termos regimentais, a Banca, em sessão secreta, atribuiu o resultado final, considerando o candidato:

Aprovado

Esta defesa faz parte dos requisitos necessários à obtenção do título de Doutor. O competente diploma será expedido após cumprimento dos demais requisitos, conforme as normas do Programa, a legislação pertinente e a regulamentação interna da UFU.

Nada mais havendo a tratar foram encerrados os trabalhos. Foi lavrada a presente ata que após lida e achada conforme, foi assinada pela Banca Examinadora.



Documento assinado eletronicamente por **Hélder de Paula, Professor(a) do Magistério Superior**, em 29/10/2023, às 18:46, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



Documento assinado eletronicamente por **Ernane Antonio Alves Coelho, Professor(a) do Magistério Superior**, em 30/10/2023, às 08:28, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



Documento assinado eletronicamente por **Eduardo Moreira Vicente, Usuário Externo**, em 01/11/2023, às 10:34, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



Documento assinado eletronicamente por **Allan Fagner Cupertino, Usuário Externo**, em 03/11/2023, às 07:49, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



Documento assinado eletronicamente por **Demercil Souza Oliveira Junior, Usuário Externo**, em 06/11/2023, às 09:09, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



A autenticidade deste documento pode ser conferida no site https://www.sei.ufu.br/sei/controlador_externo.php?acao=documento_conferir&id_orgao_acesso_externo=0, informando o código verificador **4915947** e o código CRC **C95295A1**.

À minha noiva, Gabriela, que sempre esteve do meu lado durante esta árdua (talvez a mais árdua até então) etapa da vida;

Aos meus pais, Gilmar e Tânia, que sempre me incentivaram a trilhar o caminho dos estudos;

Ao meu irmão, Leonardo, por todo apoio, ajuda e pelas conversas sobre o trabalho.

AGRADECIMENTOS

Chegar até este momento não foi nada fácil, muito pelo contrário. Sem dúvida alguma, foi a etapa física e mental mais árdua de minha vida até o presente momento. O processo de trabalhar, cursar doutorado e após a pandemia ter que auxiliar em alguns momentos na empresa da minha família, tudo simultaneamente, não é nem um pouco saudável. De qualquer modo, não tenho dúvidas que se fui capaz de chegar até aqui, foi pela contribuição, apoio e suporte de muitas pessoas. Dessa forma, nesse momento, nada mais justo do que expressar minha gratidão aos mesmos.

A Deus. Sim, a Deus. Apesar de muitas vezes e por boa parte da minha vida tendo minha mente sido dominada pelo ceticismo, foram os momentos mais difíceis e solitários do processo que me fizeram ter a certeza de que só Ele para me dar força para não desistir, seguir em frente e acreditar que tudo daria certo. Mesmo quando todos os sinais e dificuldades apontassem em sentido contrário.

À Gabriela, minha noiva, pelo amor, carinho, compreensão e ajuda ao longo do processo. Tenho consciência do quão desgastante foi para você ficar com o “encargo” dos deslocamentos (Muriaé-São João del-Rei ou Juiz de Fora-São João del-Rei) à medida que passamos este período à distância. Te amo e com você sou mais feliz!

Ao meu pai, Gilmar, que batalhou muito para estudar e conquistar o que tem hoje, que mesmo nos momentos mais difíceis prezou pela minha educação e me ensinou que somente por meio dela seria possível crescer.

À minha mãe, Tânia, pela preocupação e incentivo durante a caminhada.

Ao meu irmão Leonardo, pelo apoio, ajuda, compreensão e pelo ombro amigo sempre presente.

Ao meu orientador, Professor Dr. Hélder de Paula, pelos ensinamentos, confiança, paciência, palavras de conforto e por todos os momentos de descontração.

Ao Professor Dr. Leonardo Adolpho Rodrigues da Silva, pelos valiosos ensinamentos que o senhor compartilhou comigo durante graduação e mestrado; e que muito me foram úteis no desenvolvimento deste trabalho. Além disso, por se dispor a discutir algumas questões sobre o trabalho, que foram de grande valia.

Ao Professor Dr. Allan Fagner Cupertino, que sempre esteve disponível nos momentos em que me surgiram dúvidas e/ou inseguranças em relação ao que eu estava desenvolvendo. Sempre me ajudando com a maior paciência e com um sorriso estampado no rosto. Ainda ao professor Dr. Allan, agradeço pelo excelente material técnico disponibilizado por meio

do canal do grupo GESEP no *Youtube*. Tenha a certeza de que aquele material é de grande importância para o desenvolvimento da área de confiabilidade em nosso país.

Aos membros da banca examinadora, pelas valiosas sugestões e observações que certamente contribuíram para a versão final desta Tese.

Aos meus colegas Francisco Assis, André Alzamora, Isabela Zapparoli, Marco Túlio e Victor Nazareth, pelas conversas durante o meu período de doutoramento.

À UFU, UFMG e seus professores, que colaboraram para a minha formação.

À UFSJ pela concessão do meu afastamento parcial durante um período do doutoramento, sem o qual não seria possível concluir este trabalho.

À CAPES, UFSJ e CNPQ, pelo apoio financeiro ao longo dos anos.

Enfim, a todos aqueles que, direta ou indiretamente, contribuíram para a concretização deste trabalho. Muito obrigado a todos.

Aproveito a oportunidade para registrar meu pedido de desculpas a todos aqueles que eu possa ter magoado durante minhas crises de ansiedade que me acompanharam ao longo de boa parte do doutoramento e que, em muitos momentos, me fizeram ficar com uma irritabilidade excessiva.

Por fim, mas não menos importante, gostaria de deixar registrado o meu IMENSO agradecimento a um serzinho que chegou na minha vida no início de 2020, sem o qual não consigo me imaginar hoje; meu cachorro, Fluke *Brown Wolf*. Ele foi indispensável para que de alguma forma eu conseguisse reduzir meus inúmeros picos de ansiedade durante todo o doutoramento, me trazendo alegrias nos momentos de maior incerteza, insegurança e indecisão; conseguindo fazer com que minha cabeça de fato desligasse de tudo, pelo menos por alguns momentos e fazendo com que de fato eu tivesse momentos de felicidade genuína. Esse processo não teria sido possível sem você, Flukão!

“Let the future tell the truth, and evaluate each one according to his work and accomplishments. The present is theirs; the future, for which I have really worked, is mine.”

Nikola Tesla

RESUMO

Em certas aplicações industriais, tais como atividades de mineração, siderurgia e extração de petróleo, o acionamento de motores através de conversores de frequência envolve grandes distâncias e, devido à aplicação da forma de onda PWM no cabo de grande extensão, diversos problemas de alta frequência são gerados. Tradicionalmente, os mesmos são reduzidos com o uso de filtros instalados na saída da ponte inversora, havendo diferentes tipos dos mesmos para este fim. Contudo, apesar da ampla utilização deste tipo de solução, tem-se que a mesma não representa a solução absoluta para o problema, visto que os filtros apresentam inconvenientes como elevado peso, volume e custo, além de perdas elétricas. Ademais, são raras as topologias que operam tanto no modo comum como no modo diferencial, concomitantemente. Neste contexto, foi proposta na literatura uma configuração de conversores de frequência voltados para sistemas de acionamento de máquinas elétricas alimentadas por cabos longos, que, além de solucionar tais problemas de alta frequência, apresenta vantagens adicionais, como a redução da queda de tensão no cabo longo e a redução do volume de cobre requerido pelo cabo para a transmissão de energia. Entretanto, como nesta proposta a ponte inversora e uma parte do banco de capacitores do *link* c.c. são diretamente conectados aos terminais do motor, o qual normalmente encontra-se em ambientes mais hostis, torna necessário que esta configuração seja avaliada do ponto de vista de sua viabilidade e confiabilidade, utilizando-se uma metodologia que possa trazer resultados confiáveis (como aquelas baseadas na física da falha), de forma a validá-la para a sua aplicação comercial. Neste contexto, o objetivo deste trabalho é desenvolver um estudo comparando topologias e estratégias de modulação de conversores multiníveis, sob diversos aspectos de viabilidade e confiabilidade, sobretudo, do ponto de vista de sua aplicabilidade à topologia de transmissão c.c.. Neste sentido, foram discutidos os mecanismos e modos de falhas dominantes em dispositivos de potência de conversores de frequência, quais sejam, módulos IGBTs de silício (Si), capacitores eletrolíticos de alumínio (CEA) e capacitores de filme metalizado (CFM), quanto aos estressores temperatura e umidade. Para os IGBTs, no que tange a avaliação do estado termomecânico, são considerados como dominantes o mecanismo e modo de falha de fadiga e desconexão do fio de ligação, respectivamente, e, no que concerne ao estressor umidade, no que tange à avaliação do estado eletroquímico, tem-se como dominante o mecanismo de falha de corrosão metálica e a migração de íons devido à umidade e campo elétrico. Já no caso dos capacitores, para os de filme metalizado tem-se como mecanismo de falha dominante a redução de rigidez dielétrica e para os

eletrolíticos de alumínio, tem-se a vaporização do eletrólito e a reação eletroquímica, devido à degradação da camada de óxido e queda na capacitância da folha do anodo; ambos sob o modo de falha de desgaste. Foram apresentadas e discutidas algumas topologias de inversores multinível (clássicas e híbridas), suas peculiaridades e suas vantagens e desvantagens foram trazidas, foram realizados comparativos entre as mesmas, além de uma avaliação qualitativa da influência de cada uma delas na confiabilidade do inversor como um todo. Com isso, foi realizada uma discussão a respeito de quais seriam as topologias e estratégias que apresentariam características que não seriam interessantes para o sistema na configuração alternativa, que possui bancos de capacitores servindo separadamente retificador e inversor, as quais não foram consideradas nas análises subsequentes. Ainda neste trabalho, para um estudo de caso considerando um sistema de guincho de uma mina subterrânea, apresentou-se os procedimentos, ferramentas e dados de entrada (perfil de missão), tanto ambientais (temperatura ambiente), quanto de operação do sistema (variáveis operacionais do guincho), que foram utilizados no desenvolvimento das análises de confiabilidade e viabilidade para a configuração alternativa proposta na literatura. Como resultados, verificou-se um melhor desempenho dos capacitores de filme metalizado de maneira geral, e mais especificamente dos capacitores candidatos CFM10, CFM11 e CFM12, provavelmente devido aos seus menores valores de R_{th-ca} e ESR , mesmo apresentando temperaturas de ponto quente máxima inferiores à maioria dos demais candidatos. Quanto às topologias, é possível concluir a partir das premissas utilizadas neste estudo de caso, que a topologia 3L-ANPC aplicando as estratégias PWM-1 e PWM-2, que seriam aqueles mais adequados do ponto de vista das análises de confiabilidade e viabilidade realizadas neste estudo. De qualquer modo, é importante ressaltar que este trabalho é uma parte da análise necessária para a viabilização da configuração alternativa, e que estudos adicionais ainda serão necessários, sob vários aspectos, por exemplo, sob o ponto de vista dos cabos longos que conectam retificadores e inversores. Os resultados obtidos e a metodologia aplicada, que são relacionados principalmente às questões de confiabilidade do sistema, não apenas servirão para avaliar a viabilidade desta configuração alternativa de conversor de frequência, proposta na literatura e direcionada para acionamentos de máquinas distantes, mas, também, fornecerão importantes subsídios para quaisquer aplicações e estudos relacionados à confiabilidade de conversores instalados em ambientes hostis.

Palavras-chave: Inversores multiníveis, confiabilidade, ambientes hostis, módulos IGBT, capacitores, estressor temperatura, estressor umidade.

ABSTRACT

In certain industrial applications, such as mining, steel industry, and oil extraction, the driving of motors through frequency converters involves large distances, and, due to the application of the PWM waveform in the long cable, several high-frequency problems are generated. Traditionally, these problems are reduced using filters installed at the output of the inverter bridge, with different types available for this purpose. However, despite the wide use of this type of solution, it does not represent the absolute solution to the problem, as the filters have drawbacks such as high weight, volume, and cost, in addition to electrical losses. Furthermore, topologies that operate in common mode and differential modes simultaneously are rare. In this context, a configuration of frequency converters aimed at drive systems for electrical machines powered by long cables was proposed in the literature, which, in addition to solving such high-frequency problems, presents additional advantages, such as reducing the voltage drop in the long cable and reducing the volume of copper required by the cable for power transmission. However, as in this proposal, the inverter bridge and part of the capacitor bank of the d.c. bus is connected directly to the motor terminals, which are normally found in more hostile environments, making it necessary for this configuration to be evaluated from the point of view of its feasibility and reliability, using a methodology that can bring reliable results (such as those based in the Physics of Failure (PoF)), to validate it for its commercial application. In this context, the main goal of this work is to develop a study comparing topologies and modulation strategies of multilevel converters under different aspects of feasibility and reliability, especially from the point of view of their applicability to d.c. transmission topology. In this sense, the dominant failure modes and mechanisms in frequency converter power devices were discussed, namely, silicon (Si) IGBTs modules, aluminum electrolytic capacitors (CEA), and metallized film capacitors (CFM), regarding temperature and humidity stressors. For IGBTs, concerning the evaluation of the thermomechanical state, the mechanism and failure mode of fatigue and bond wire lift-off, respectively, are considered dominant, and, about the humidity stressor, concerning the evaluation of the electrochemical state, the dominant failure mechanism is the metallic corrosion and the ions migration due to humidity and electric field. In the case of capacitors, for those made of metallized film, the dominant failure mechanism is the reduction of dielectric strength, and for aluminum electrolytic, there is vaporization of the electrolyte and the electrochemical reaction, due to the degradation of the oxide layer and drop in anode foil capacitance; both under wear failure mode. Some multilevel inverter topologies (classic and hybrid) were pre-

sented and discussed, their peculiarities and advantages and disadvantages were presented, and comparisons were made between them, in addition to a qualitative assessment of the influence of each of them on the reliability of the inverter as a whole. With this, a discussion was held regarding which topologies and strategies would present characteristics that would not be interesting for the system in the alternative configuration, which has banks of capacitors serving separately rectifiers and inverters, whose topologies and strategies were not considered in subsequent analyses. Still in this work, for a case study considering a winch system in an underground mine, the procedures, tools, and input data (mission profile), both environmental (ambient temperature) and system operation (winch operational variables) were presented, which were applied in the development of reliability and feasibility analyzes for the alternative configuration proposed in the literature. In this research, it was concluded that, in general, there was a better performance with metallized film capacitors, and more specifically with CFM10, CFM11, and CFM12 candidate capacitors, probably due to their lower values of R_{th-ca} and ESR , even though they present lower maximum hotspot temperatures than most of the other candidates. As for topologies, it is possible to conclude from the premises used in this case study that the topology 3L-ANPC applying the strategies PWM-1 and PWM-2 would be the most appropriate from the point of view of the reliability and feasibility analyzes carried out in this study. In any case, it is important to highlight that this work is a part of the analysis necessary to make the alternative configuration viable and that additional studies will still be necessary under several aspects, for example, from the point of view of the long cables that connect rectifiers and inverters. The results obtained and the methodology applied, which are mainly related to system reliability issues, will not only serve to evaluate the feasibility of this alternative frequency converter configuration proposed in the literature and aimed at driving distant machines, but will also provide important subsidies for any applications and studies related to the reliability of converters installed in hostile environments.

Keywords: Multilevel inverters, reliability, hostile environments, IGBT modules, capacitors, temperature stressor, humidity stressor.

LISTA DE ILUSTRAÇÕES

Figura 1	– Participação setorial no consumo de energia elétrica no ano de 2021. Fonte: Adaptada de MME (2022).	2
Figura 2	– Sistema de acionamento elétrico (a) em sua configuração tradicional e (b) na configuração proposta, utilizando-se transmissão c.c. e divisão do banco de capacitores em duas partições. Fonte: adaptada de de Castro Júnior et al. (2012).	4
Figura 3	– Sobretensões transitórias geradas pelas reflexões de um pulso PWM nas extremidades do cabo. Em preto: pulso da tensão PWM na saída do inversor; em azul: tensão nos terminais do motor. Resultados simulados no <i>software Alternative Transient Program (ATP)</i> (cabo de 4mm ² , 11 metros, efeito pelicular desprezado). Fonte: (de Paula, 2005).	13
Figura 4	– Marcos dos progressos nos semicondutores de eletrônica de potência e da Engenharia de Confiabilidade. Fonte: Adaptada de Chung et al. (2015). . .	24
Figura 5	– (a) Eletrônica de Potência no passado. (b) Futuro da Eletrônica de Potência, com centro na Confiabilidade. Fonte: Adaptada de Wang et al. (2014). .	26
Figura 6	– Os oito elementos necessários para a decisão sobre os métodos de confiabilidade a serem utilizados. Fonte: Adaptada de Elerath e Pecht (2012). . .	28
Figura 7	– Representação de um sistema série em diagrama de blocos. Fonte: Adaptada de IEEE (2003).	35
Figura 8	– Representação de um sistema paralelo em diagrama de blocos. Fonte: Adaptada de IEEE (2003).	36
Figura 9	– Representação de um sistema <i>Stand-by</i> ou em prontidão em diagrama de blocos. Fonte: Adaptada de IEEE (2003).	36
Figura 10	– Representação de um sistema <i>k</i> de <i>n</i> em diagrama de blocos. Fonte: Adaptada de IEEE (2003).	37
Figura 11	– Representação de um sistema complexo em diagrama de blocos. Fonte: Adaptada de IEEE (2003).	38
Figura 12	– Fluxograma da simulação de Monte Carlo para estimação de confiabilidade de um sistema. Fonte: Adaptada de IEEE (2003).	40
Figura 13	– Fluxograma e diagrama esquemático da simulação de Monte Carlo para estimação de distribuição de vida de um componente e/ou sistema. Fonte: Adaptada de Hayes, Regan e Burgman (2007), IEEE (2003).	41

Figura 14 – Representação gráfica da função de distribuição de falha, da função de distribuição cumulativa e da função de confiabilidade. Fonte: Adaptada de (VERMA; AJIT; MURUVA, 2015).	43
Figura 15 – Curva da banheira com a representação das taxas de falha durante três períodos distintos. Adaptada de Chung et al. (2015).	45
Figura 16 – Curva Função Cumulativa Média para explicação e medição de confiabilidade.	46
Figura 17 – Sistema de acionamento elétrico (a) em sua configuração tradicional e (b) na configuração proposta, utilizando-se transmissão c.c.. Fonte: adaptada de de Paula e de Paula (2015).	49
Figura 18 – Distribuições de falhas nos componentes de sistemas de eletrônica de potência e de fontes de estresse. Fonte: (a)Adaptado de Wolfgang (2007) e (b)Adaptado de Byrne e Elektronikindustrie (2013).	50
Figura 19 – Os componentes críticos para sistemas eletrônicos de potência, a serem alvo de pesquisas futuras, obtidos por meio de respostas de especialistas da indústria, para a afirmação “Por favor indique, de acordo com sua experiência, quais componentes você considera mais importantes para serem estudados em pesquisas futuras para melhorar a confiabilidade dos sistemas eletrônicos de potência.” Fonte: Adaptada de Falck et al. (2018).	51
Figura 20 – Estressores críticos para sistemas eletrônicos de potência, por aplicação, obtidos por meio de respostas de especialistas da indústria, para a questão “Quais são, de acordo com sua experiência, os estressores mais críticos para sistemas de conversores de eletrônica de potência neste campo de aplicação?” As barras mostram o desvio padrão em relação ao valor médio. A escala vai de um (não crítico) à seis (muito crítico). Fonte: Adaptada de Falck et al. (2018).	52
Figura 21 – Os componentes críticos para sistemas eletrônicos de potência, por aplicação, obtidos por meio de respostas de especialistas da indústria, para a afirmação “Por favor indique, de acordo com sua experiência, quão susceptíveis à falha, neste campo de aplicação, os subsistemas/componentes listados estão.” As barras mostram o desvio padrão em relação ao valor médio. A escala vai de um (não crítico) à seis (muito crítico). Fonte: Adaptada de Falck et al. (2018).	53
Figura 22 – Corte transversal de um módulo IGBT de potência com conexão por meio de fios. Fonte: Adaptada de Rocha (2014).	54
Figura 23 – Fotografia de um módulo IGBT aberto. Fonte: (DAGDELEN, 2013).	56
Figura 24 – Fotografia exibindo a desconexão de um fio de ligação em um módulo IGBT. Fonte: (DAGDELEN, 2013).	57

Figura 25 – Fotografia exibindo uma trinca em um fio de ligação em um módulo IGBT. Fonte: (VOLKE; HORNKAMP, 2010).	58
Figura 26 – Fotografia exibindo uma trinca em junção de solda em um módulo IGBT. Fonte: (MOROZUMI et al., 2003).	59
Figura 27 – Diagrama esquemático de um capacitor eletrolítico de alumínio. Fonte: Adaptada de ElectricalFundaBlog (2019).	66
Figura 28 – Comparação de desempenho de capacitores utilizados em <i>links</i> c.c. de conversores de frequência. Fonte: Adaptada de Wang e Blaabjerg (2014).	68
Figura 29 – Diagrama esquemático de um capacitor de filme metalizado. Fonte: Adap- tada de Film... (2020).	68
Figura 30 – Modelo simplificado concentrado de capacitores. Fonte: adaptada de (WANG; BLAABJERG, 2014).	70
Figura 31 – Diagrama de blocos para combinar uma modelagem baseada em PoF e abordagens empíricas-estatísticas para predição de confiabilidade do sis- tema do <i>driver</i> LED. Fonte: Adaptada de Sun (2017).	73
Figura 32 – Modelo térmico compacto de um capacitor eletrolítico de alumínio. Fonte: Adaptada de Sun (2017).	74
Figura 33 – Fluxograma para calcular o tempo de vida B_{10} a partir de um perfil de mis- são. Fonte: Adaptada de Zhou e Blaabjerg (2018).	76
Figura 34 – Fluxograma para predição de vida útil dos capacitores do <i>link</i> c.c.. Fonte: Adaptada de (LENZ et al., 2019).	77
Figura 35 – Comparação do ciclo hidrológico da natureza e o transporte de umidade num invólucro eletrônico. Fonte: adaptada de (Jacobsen et al., 2014).	80
Figura 36 – Características e fenômenos típicos responsáveis pelo ingresso de umi- dade em invólucros. Fonte: Adaptada de Jacobsen et al. (2014).	81
Figura 37 – Diagrama com estratégia de projeto baseado em robustez em relação à umidade para invólucros para eletrônicos. Fonte: adaptada de Jacobsen et al. (2014).	82
Figura 38 – Fontes comuns de contaminação e contaminantes na fabricação de PCIs. Fonte: adaptada de Jellesen et al. (2010).	85
Figura 39 – Contaminantes normalmente encontrados no ambiente do usuário. Fonte: adaptada de Jellesen et al. (2010).	85
Figura 40 – Crescimento dendrítico de cobre (Cu) pequenos dendritos de prata (Ag) na junção da terminação da pastilha do diodo de um módulo de 1,7kV e 62mm. Fonte: (Zorn; Kaminski, 2015).	94
Figura 41 – Resultado do monitoramento das correntes de fuga dos módulos de 1,2kV testados em 65% de V_{nom} . Fonte: adaptada de (Zorn; Kaminski, 2015).	95
Figura 42 – Metalização do Al depois de 1000h de teste THB com 90% de V_{nom} . Fonte: (Zorn; Kaminski, 2015).	95

Figura 43 – Exemplo de perfil de missão semanal (final de dezembro de 2016) de um metrô na Índia, incluindo eventos especiais como um carro de limpeza (picos de umidade). Fonte: (Zorn; Kaminski; Piton, 2017).	97
Figura 44 – Perfil de missão diário em um dia de chuva (meio de dezembro) de um metrô na Índia. Fonte: (Zorn; Kaminski; Piton, 2017).	97
Figura 45 – Diagrama de fluxo levando ao estado eletroquímico para estimar a vida útil restante. Fonte: (Zorn; Kaminski; Piton, 2017).	98
Figura 46 – Modelo para estimar a vida útil restante de um IGBT. Fonte: Adaptada de Holzke et al. (2018).	100
Figura 47 – Sistema de medição desenvolvido em IALB. Fonte: (Holzke et al., 2018). . .	101
Figura 48 – Perfil de missão (irradiância solar e temperatura ambiente) anual de sistemas fotovoltaicos na Dinamarca e no Arizona. Fonte: adaptada de (Sangwongwanich et al., 2018).	103
Figura 49 – Perfil de missão (velocidade do vento e temperatura ambiente) anual de sistema de turbinas eólicas. Fonte: adaptada de (Zhou; Blaabjerg, 2020). .	104
Figura 50 – Caracterização da escala de tempo de perfil de missão para aplicações de geração eólica. Fonte: adaptada de (MA; WANG; BLAABJERG, 2016).	105
Figura 51 – Estrutura de um modelo térmico <i>Cauer</i> . Fonte: (WU et al., 2016).	107
Figura 52 – Estrutura de um modelo térmico <i>Foster</i> . Fonte: (WU et al., 2016).	107
Figura 53 – Rede térmica de dispositivo semicondutor de potência para geração de perfil térmico de longo prazo. Fonte: Adaptada de Ma et al. (2015).	108
Figura 54 – Modelo térmico compacto de um capacitor eletrolítico de alumínio. Fonte: Adaptada de Sun (2017).	109
Figura 55 – Circuito eletrotérmico de um interruptor controlado para estimar a temperatura da junção de longo termo em função das redes <i>Foster</i> e <i>Cauer</i> . Fonte: Adaptada de Ma et al. (2015).	110
Figura 56 – Algoritmo do método de contagem de ciclos <i>Rainflow</i> . Fonte: Adaptada de GopiReddy et al. (2015).	111
Figura 57 – Pagoda Goju-no-to, localizado na ilha Miyajima, Japão. Fonte: (IRVINE, 2013).	112
Figura 58 – Metodologia PHM baseada em PoF. Fonte: Adaptada de Pecht e Gu (2009).	115
Figura 59 – Procedimento de DfR proposto para sistemas eletrônicos de potência. Fonte: Adaptada de Wang, Ma e Blaabjerg (2012).	116
Figura 60 – Procedimento proposto para predição de confiabilidade de sistemas eletrônicos de potência. Fonte: Adaptada de Wang, Ma e Blaabjerg (2012).	117
Figura 61 – Braço de um inversor de dois níveis baseado em IGBT e a forma de onda da tensão de saída sem modulação PWM. Fonte: Adaptada de Rocha (2014).	120
Figura 62 – Tensão de fase V_{ao} na saída do braço de inversor de 2 níveis.	120
Figura 63 – Braço de um inversor de multinível, de sete níveis baseado em IGBT.	121

Figura 64 – Características de forma de onda e espectro harmônico da tensão de saída do braço de inversor de 7 níveis.	122
Figura 65 – Classificação de Conversores de Alta Potência. Fonte: (KOURO et al., 2010).	123
Figura 66 – Conversor Trifásico de Pontes H em Cascata de Três Níveis 3L-CHB. Fonte: Adaptada de Du et al. (2017).	127
Figura 67 – Conversor Ponto Neutro Ativamente Grampeado de três níveis 3L-NPC. Fonte: Adaptada de Du et al. (2017).	129
Figura 68 – Sinal de modulação para a estratégia HPWM. Fonte: (Calligaro et al., 2013).	132
Figura 69 – Conversor Capacitor Flutuante de três níveis 3L-FC. Fonte: Adaptada de Du et al. (2017).	133
Figura 70 – Conversor Ponto Neutro Ativamente Grampeado de três níveis 3L-ANPC. Fonte: Adaptada de Du et al. (2017).	136
Figura 71 – Conversor Ponto Neutro Grampeado em Ponte H de cinco níveis 5L-H-NPC. Fonte: Adaptada de TMEIC-GE (2011).	139
Figura 72 – Configuração de um Conversor Modular Multinível MMC. Fonte: Adaptada de Du et al. (2017).	142
Figura 73 – Tipos de submódulos para conversores MMC. Fonte: Adaptada de Siemens (2019).	142
Figura 74 – Categorização de estratégias de modulação para inversores multinível. Fonte: Adaptada de Gupta e Bhatnagar (2017).	153
Figura 75 – Estratégia de Modulação Multi-Portadora PWM, com Deslocamento de Fase PS, para Inversores de 5 Níveis, $m_f = 10$, $m_a = 1,00$, $f_m = 60$ Hz, $f_{portadora} = 600$ Hz.	154
Figura 76 – Sinais de Gatilho para a Estratégia de Modulação Multi-Portadora PWM, com Deslocamento de Fase PS, para Inversores de 5 Níveis, $m_f = 10$, $m_a = 1,00$, $f_m = 60$ Hz, $f_{portadora} = 600$ Hz.	155
Figura 77 – Estratégia de Modulação Multi-Portadora PWM, com Deslocamento de Nível LS, com o Esquema PD, para Inversores de 5 Níveis, $m_f = 10$, $m_a = 1,00$, $f_m = 60$ Hz, $f_{portadora} = 600$ Hz.	156
Figura 78 – Sinais de Gatilho para a Estratégia de Modulação Multi-Portadora PWM, com Deslocamento de Nível PD, com o Esquema PD, para Inversores de 5 Níveis, $m_f = 10$, $m_a = 1,00$, $f_m = 60$ Hz, $f_{portadora} = 600$ Hz.	157
Figura 79 – Estratégia de Modulação Multi-Portadora PWM, com Deslocamento de Nível LS, com o Esquema POD, para Inversores de 5 Níveis, $m_f = 10$, $m_a = 1,00$, $f_m = 60$ Hz, $f_{portadora} = 600$ Hz.	157
Figura 80 – Sinais de Gatilho para a Estratégia de Modulação Multi-Portadora PWM, com Deslocamento de Nível PD, com o Esquema POD, para Inversores de 5 Níveis, $m_f = 10$, $m_a = 1,00$, $f_m = 60$ Hz, $f_{portadora} = 600$ Hz.	158

Figura 81 – Estratégia de Modulação Multi-Portadora PWM, com Deslocamento de Nível LS, com o Esquema APOD, para Inversores de 5 Níveis, $m_f = 10$, $m_a = 1,00$, $f_m = 60$ Hz, $f_{portadora} = 600$ Hz.	159
Figura 82 – Sinais de Gatilho para a Estratégia de Modulação Multi-Portadora PWM, com Deslocamento de Nível PD, com o Esquema APOD, para Inversores de 5 Níveis, $m_f = 10$, $m_a = 1,00$, $f_m = 60$ Hz, $f_{portadora} = 600$ Hz.	159
Figura 83 – Controle da tensão do ponto neutro de um inversor 3L-NPC.	160
Figura 84 – Controle da tensão do ponto neutro de um inversor 3L-NPC utilizando estratégia baseada em portadora PWM.	160
Figura 85 – Estratégia de Modulação Multi-Portadora PWM-1, para um inversor 3L-ANPC, sendo: (a) $S_r > 0$ e (b) $S_r < 0$. Fonte: (Florica; Florica; Dumitrescu, 2008).	161
Figura 86 – Estratégia de Modulação Multi-Portadora PWM-2, para um inversor 3L-ANPC, sendo: (a) $S_r > 0$ e (b) $S_r < 0$. Fonte: (Florica; Florica; Dumitrescu, 2008).	162
Figura 87 – Estratégia de Modulação Multi-Portadora PWM-3, para um inversor 3L-ANPC, sendo: (a) $S_r > 0$ e (b) $S_r < 0$. Fonte: (Florica; Florica; Dumitrescu, 2008).	164
Figura 88 – Diagrama Vetorial Espacial Representado no Plano $\alpha\beta$	166
Figura 89 – Detalhamento do setor 1, onde está localizado o vetor $V_{Ref}(t)$	166
Figura 90 – Circuito equivalente simplificado, representando os inversores VSI e ilustrando as componentes de corrente dos capacitores do <i>link</i> c.c.. Fonte: Adaptada de Özkan e Hava (2015a).	170
Figura 91 – Diagrama de blocos para o cálculo dos coeficientes K_{dc-LF} , K_{dc-HF} , $\ \Delta V_{Cdc-LF_{pp}}\ $ e $\ \Delta V_{Cdc-HF_{pp}}\ $. Fonte: Adaptada de Özkan e Hava (2015a).	170
Figura 92 – Algoritmo para dimensionamento dos capacitores do barramento c.c.. de inversores VSI. Fonte: Adaptada de Özkan e Hava (2015a).	173
Figura 93 – Esboço de uma falha de um semiconductor de potência induzida por partícula secundária, por meio da formação de uma caminho de condução de corrente que curto-circuita o dispositivo de bloqueio. Fonte: (GRIDS, 2019b).	174
Figura 94 – Fotografia de um sistema de guindaste de uma mina subterrânea de ouro. Fonte: (Ferreira et al., 2018).	178
Figura 95 – Sistema típico de elevação do guindaste do tipo tambor duplo. Fonte: (Ferreira et al., 2017).	178
Figura 96 – <i>Layout</i> elétrico do sistema de guindaste de minério instalado. Fonte: (Ferreira et al., 2017).	179
Figura 97 – Variáveis medidas em um ciclo de carga do guindaste. Fonte: (Ferreira et al., 2018).	185

Figura 98 – Aceleração, velocidade e posição linear do <i>skip</i> do guindaste durante o ciclo de carga adotado.	186
Figura 99 – Torque de carga do <i>skip</i> do guindaste durante o ciclo de carga adotado. . .	186
Figura 100 – Potência de saída do motor do guindaste durante o ciclo de carga adotado.	187
Figura 101 – Dados meteorológicos com características de temperatura e umidade relativa ambiente da cidade de Ipatinga (MG).	187
Figura 102 – Dados meteorológicos com características de temperatura e umidade relativa ambiente da cidade de Fortaleza (CE).	188
Figura 103 – Dados meteorológicos com características de temperatura e umidade relativa ambiente da cidade de Brasília (DF).	188
Figura 104 – Dados meteorológicos com características de temperatura e umidade relativa ambiente da cidade de Curitiba (PR).	188
Figura 105 – Fluxograma do estudo de confiabilidade e tempo de vida útil dos capacitores do <i>link</i> c.c. dos inversores analisados.	192
Figura 106 – Comportamento típico das características de frequência da ESR de CEA do fabricante TDK. Fonte: (ELECTRONICS, 2019a)	193
Figura 107 – Comportamento típico das características de frequência da ESR de CFM, modelo 945U131K901DCI, do fabricante <i>Cornell</i> . Fonte: (DUBILIER, 20–b)	194
Figura 108 – Perdas Individuais do Capacitor Eletrolítico 1, para a topologia NPC, Estratégia de Modulação SVM e ESR nominal.	195
Figura 109 – Tensões Individuais do Capacitor Eletrolítico 1, para a topologia NPC, Estratégia de Modulação SVM e ESR nominal.	195
Figura 110 – Perfil de Missão de Temperatura e Tensão do Capacitor Eletrolítico 1, para a topologia NPC, Estratégia de Modulação SVM e ESR nominal.	196
Figura 111 – Curva de inconfiabilidade dos capacitores eletrolíticos do <i>link</i> c.c. para o inversor 3L-NPC e estratégia de modulação SVM.	197
Figura 112 – Curva de inconfiabilidade dos capacitores metalizados de filme do <i>link</i> c.c. para o inversor 3L-NPC e estratégia de modulação SVM.	198
Figura 113 – Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado $x U_{10}(\%)$ para a topologia NPC.	199
Figura 114 – Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado $x U_{10}(\%)$ para a topologia ANPC.	200
Figura 115 – Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado $x U_{10}(\%)$ para a topologia H-NPC.	200
Figura 116 – Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado $x U_{10}(\%)$ para os 96 casos estudados.	201
Figura 117 – Análise de Sensibilidade dos Casos Estudados.	202
Figura 118 – Fluxograma do estudo de confiabilidade e tempo de vida útil dos IGBTs dos inversores analisados.	204

Figura 119 – Valores de energia de perda por pulso/comutação do IGBT do módulo FF450R33T3E3 para V_{ce} Típica.	205
Figura 120 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FF450R33T3E3 para V_{ce} Típica.	205
Figura 121 – Características de condução direta (diodo) e saída (IGBT) do módulo FF450R33T3E3 para V_{ce} Típica.	206
Figura 122 – LUT de Perdas Totais para o <i>chip</i> IGBT FZ400R65KE3, para a Topologia NPC, Estratégia de Modulação SVM, Frequência de Comutação de 720 Hz e $V_{ce\text{típica}}$	207
Figura 123 – Perfil de Missão de Temperatura para o IGBT FZ400R65KE3, para a Topologia NPC, Estratégia de Modulação SVM e $V_{ce\text{típica}}$	208
Figura 124 – Histograma da Matriz de Contagem de Ciclos do Perfil de Missão de Temperatura para o IGBT FZ400R65KE3, para a Topologia NPC, Estratégia de Modulação SVM e $V_{ce\text{típica}}$	208
Figura 125 – Curva de confiabilidade dos IGBTs para o inversor 3L-NPC e estratégia de modulação SVM.	210
Figura 126 – Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado $x U_{10}(\%)$ para os 24 casos estudados.	212
Figura 127 – Análise de Sensibilidade dos Casos Estudados.	214
Figura 128 – Curvas de confiabilidade dos inversores selecionados da topologia 3L-NPC.	216
Figura 129 – Curvas de confiabilidade dos inversores selecionados da topologia 3L-ANPC.	217
Figura 130 – Curvas de confiabilidade dos inversores selecionados da topologia 5L-H-NPC.	217
Figura 131 – Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado $x U_{10}(\%)$ para os 20 conjuntos de capacitores e IGBTs.	218
Figura 132 – Valores de energia de perda por pulso/comutação do IGBT do módulo FF450R33T3E3 para V_{ce} Típica.	261
Figura 133 – Valores de energia de perda por pulso/comutação do IGBT do módulo FF450R33T3E3 para V_{ce} Máxima.	262
Figura 134 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FF450R33T3E3 para V_{ce} Típica.	262
Figura 135 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FF450R33T3E3 para V_{ce} Máxima.	262
Figura 136 – Características de condução direta (diodo) e saída (IGBT) do módulo FF450R33T3E3 para V_{ce} Típica.	263
Figura 137 – Características de condução direta (diodo) e saída (IGBT) do módulo FF450R33T3E3 para V_{ce} Máxima.	264

Figura 138 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ825R33HE4D para V_{ce} Típica.	265
Figura 139 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ825R33HE4D para V_{ce} Máxima.	265
Figura 140 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ825R33HE4D para V_{ce} Típica.	266
Figura 141 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ825R33HE4D para V_{ce} Máxima.	266
Figura 142 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ825R33HE4D para V_{ce} Típica.	267
Figura 143 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ825R33HE4D para V_{ce} Máxima.	268
Figura 144 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ1200R33HE3 para V_{ce} Típica.	269
Figura 145 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ1200R33HE3 para V_{ce} Máxima.	269
Figura 146 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ1200R33HE3 para V_{ce} Típica.	270
Figura 147 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ1200R33HE3 para V_{ce} Máxima.	270
Figura 148 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ1200R33HE3 para V_{ce} Típica.	271
Figura 149 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ1200R33HE3 para V_{ce} Máxima.	272
Figura 150 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ400R65KE3 para V_{ce} Típica.	273
Figura 151 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ400R65KE3 para V_{ce} Máxima.	273
Figura 152 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ400R65KE3 para V_{ce} Típica.	274
Figura 153 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ400R65KE3 para V_{ce} Máxima.	274
Figura 154 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ400R65KE3 para V_{ce} Típica.	275
Figura 155 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ400R65KE3 para V_{ce} Máxima.	276
Figura 156 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ600R65KE3 para V_{ce} Típica.	277

Figura 157 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ600R65KE3 para V_{ce} Máxima.	277
Figura 158 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ600R65KE3 para V_{ce} Típica.	278
Figura 159 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ600R65KE3 para V_{ce} Máxima.	278
Figura 160 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ600R65KE3 para V_{ce} Típica.	279
Figura 161 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ600R65KE3 para V_{ce} Máxima.	280
Figura 162 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ750R65KE3 para V_{ce} Típica.	281
Figura 163 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ750R65KE3 para V_{ce} Máxima.	281
Figura 164 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ750R65KE3 para V_{ce} Típica.	282
Figura 165 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ750R65KE3 para V_{ce} Máxima.	282
Figura 166 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ750R65KE3 para V_{ce} Típica.	283
Figura 167 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ750R65KE3 para V_{ce} Máxima.	284

LISTA DE TABELAS

Tabela 1 – Requisitos de isolamento para motores conforme NEMA MG1.	14
Tabela 2 – Normas de predição de confiabilidade baseadas em manuais e respectivas áreas de aplicação.	33
Tabela 3 – Fases da Curva da Banheira.	45
Tabela 4 – Propriedades dos materiais de módulos IGBT (@25°C).	54
Tabela 5 – Locais, causas, estresses, modos e mecanismos de falha em módulos IGBT.	55
Tabela 6 – Parâmetros do Modelo CIPS08 de Bayerer.	61
Tabela 7 – Modos e mecanismos de falhas e estressores críticos em capacitores.	69
Tabela 8 – Correspondência entre parâmetros elétricos e térmicos.	106
Tabela 9 – Comparação de características técnicas de dispositivos semicondutores ativos de alta potência.	125
Tabela 10 – Visão geral de mercado dos conversores fonte de tensão multiníveis de média tensão.	125
Tabela 11 – Comparativo do número de componentes necessários para um conversor trifásico, produzindo m níveis na tensão de fase, utilizando topologias MLI clássicas.	126
Tabela 12 – Comparativo do número de componentes necessários para um conversor trifásico, produzindo m níveis na tensão de fase, utilizando topologias MLI modernas.	126
Tabela 13 – Estados de comutação de um Conversor 3L-NPC.	130
Tabela 14 – Estados de comutação de um Conversor 3L-FC.	133
Tabela 15 – Estados de comutação de um conversor 3L-ANPC.	137
Tabela 16 – Estados de comutação de um Conversor 5L-H-NPC.	139
Tabela 17 – Estados de comutação de um Conversor 3L-MMC.	141
Tabela 18 – Estados de comutação de um Submódulo <i>Half-Bridge</i> (HB) de um Conversor MMC.	143
Tabela 19 – Estados de comutação de um Submódulo <i>Twin-Cell</i> (TC) de um Conversor MMC.	143
Tabela 20 – Limite das distorções harmônicas de corrente ímpares estabelecido pela norma IEEE 519/2022, para sistemas com tensão entre 120V e 69kV.	151
Tabela 21 – Limite de distorções harmônicas de tensão estabelecido pela norma IEEE 519/2014.	152

Tabela 22 – Limite das distorções harmônicas de tensão estabelecido pelo PRODIST Módulo 8 da ANEEL.	152
Tabela 23 – Estados de comutação de um Conversor 3L-ANPC com a Estratégia PWM-1.	162
Tabela 24 – Estados de comutação de um Conversor 3L-ANPC com a Estratégia PWM-2.	163
Tabela 25 – Estados de comutação de um Conversor 3L-ANPC com a Estratégia PWM-3 ou DF-ANPC.	164
Tabela 26 – Cálculo do <i>Dwell Time</i> para V_{Ref} localizado no Setor 1.	167
Tabela 27 – Vetores espaciais, estados de comutação e classificação dos vetores.	168
Tabela 28 – Parâmetros do motor de indução considerado para o guindaste.	180
Tabela 29 – Dados nominais para os inversores analisados.	180
Tabela 30 – Capacitores comerciais candidatos a capacitores do link c.c durante o processo de dimensionamento.	181
Tabela 31 – Capacitores dimensionados para o inversor 3L-NPC.	181
Tabela 32 – Capacitores dimensionados para o inversor 3L-ANPC.	182
Tabela 33 – Capacitores dimensionados para o inversor 5L-H-NPC.	183
Tabela 34 – Modelos de dissipadores de calor candidatos, da fabricante <i>Semikron</i>	183
Tabela 35 – Dispositivos semicondutores utilizados nos inversores 3L-NPC e 3L-ANPC.	184
Tabela 36 – Dispositivos semicondutores utilizados no inversor 5L-H-NPC.	184
Tabela 37 – Casos que serão considerados para o estudo, utilizando capacitores eletrolíticos de alumínio CEA.	190
Tabela 38 – Casos que serão considerados para o estudo, utilizando capacitores de filme metalizado CFM.	191
Tabela 39 – Casos que serão considerados para o estudo, utilizando IGBTs do fabricante <i>Infineon</i> e dissipadores de calor do fabricante <i>Semikron</i>	203
Tabela 40 – Casos de conjuntos de IGBTs e capacitores que serão considerados para o estudo.	216
Tabela 41 – Características de qualidade da energia das topologias e estratégias de modulação analisadas neste estudo.	219
Tabela 42 – Tabela com os resultados de confiabilidade U_{10} e índices de energia, volume e ponderados os casos com os CEA.	285
Tabela 43 – Tabela com os resultados de confiabilidade $U_{10}(\%)$ e índices de energia, volume e ponderados os casos com os CFM.	286
Tabela 44 – Tabela com os resultados de confiabilidade U_{10} e índices de potência de semicondutores; índices do somatório das resistências térmicas, somatório das capacitâncias térmicas e somatórios das potências dos ventiladores dos dissipadores de calor e seus respectivos índices ponderados os casos dos IGBTs	288

LISTA DE SIGLAS E ABREVIACÕES

ABB Empresa Multinacional *Asea Brown Boveri*, do inglês, *Asea Brown Boveri Multinational Company*

AFE Retificador Ativo, do inglês, *Active Front End*

AGREE Grupo Consultivo em Confiabilidade de Equipamentos Eletrônicos, do inglês, *Advisory Group on Reliability of Electronic Equipment*

ALD Distribuição de Perdas Ajustável, do inglês, *Adjustable Losses Distribution*

ANEEL Agência Nacional de Energia Elétrica

ANPC Grampeamento Ativo do Ponto Neutro, do inglês, *Active Neutral Point Clamped*

APOD Disposição em Oposição de Fase Alternada, do inglês, *Alternate Phase Opposite Disposition*

ASME Sociedade Americana de Engenheiros Mecânicos, do inglês, *American Society of Mechanical Engineers*

AT Alta Tensão

ATP *Alternative Transient Program*

BJT Transistor Bipolar de Junção, do inglês, *Bipolar Junction Transistor*

CALCE Centro de Engenharia de Ciclo de Vida Avançado, do inglês, *Center for Advanced Life Cycle Engineering*

CB Baseado em Portadora, do inglês, *Carrier Based*

CDF Função de Distribuição Cumulativa, do inglês, *Cumulative Distribution Function*

CEA Capacitores Eletrolíticos de Alumínio

CFV Conversor de Frequência Variável

CHB Ponte H em Cascata, do inglês, *Cascaded H-Bridge*

CI Circuito Integrado

CMOS Semicondutor de Óxido Metálico Complementar, do inglês, *Complementary Metal Oxide Semiconductor*

c.a. Corrente Alternada

c.c. Corrente Contínua

CET Coeficientes de Expansão Térmica

CFM Capacitor de Filme Metalizado, do inglês, *Metallized Film Capacitor*

D_{média} Disponibilidade média

DF Frequência Dobrada, do inglês, *Double Frequency*

DFE Retificador de Entrada à Diodo, do inglês, *Diode Front End*

DF Fator de Dissipação, do inglês, *Dissipation Factor*

DfR Projeto Baseado em Confiabilidade, do inglês, *Design for Reliability*

DS Sinal Duplo, do inglês, *Double Signal*

DPWM Modulação por Largura de Pulso Descontínua, do inglês, *Discontinuous Pulse Width Modulation*

ESL Indutância Série Equivalente, do inglês, *Equivalent Series Inductance*

ESR Resistência Série Equivalente, do inglês, *Equivalent Series Resistance*

EEl Espectroscopia Eletroquímica de Impedância

EMI Interferência Eletromagnética, do inglês, *Electromagnetic Interference*

FB Ponte Completa, do inglês, *Full-Bridge*

FC Capacitor Flutuante, do inglês, *Flying Capacitor*

FEA Análise de Elementos Finitos, do inglês, *Finite Element Analysis*

FEM Modelo de Elementos Finitos, do inglês, *Finite Element Model*

FFT Transformada Rápida de *Fourier*, do inglês, *Fast Fourier Transform*

FMMEA Análise dos Modos e Mecanismos de Falha e seus Efeitos, do inglês, *Failure Modes, Mechanisms, and Effects Analysis*

FIT Taxa de Falhas por Intervalo de Tempo, do inglês, *Failure In Time*

GaN Nitreto de Gálio, do inglês, *Gallium Nitride*

GTO Tiristor de Desligamento por Porta, do inglês, *Gate Turn Off Thyristor*

HB Meia Ponte, do inglês, *Half Bridge*

H-NPC Ponto Neutro Grampeado em Ponte H, do inglês, *H-Bridge Neutral Point Clamped*

HP Cavalos de Força, do inglês, *Horse Power*

HVDC Corrente Contínua de Alta Tensão, do inglês, *High Voltage Direct Current*

HPWM Modulação por Largura de Pulso Híbrida, do inglês, *Hybrid Pulse Width Modulation*

H3TRB Alta Tensão, Umidade e Temperatura, Inversamente Polarizado, do inglês, *High Voltage, High Humidity, High Temperature Reverse Biased*

HF Alta frequência, do inglês, *High frequency*

IDA Índice de Dano Acumulado

IEEE Instituto de Engenheiros Eletroeletrônicos, do inglês, *Institute of Electrical and Electronics Engineers*

IGBT Transistor Bipolar de Porta Isolada, do inglês, *Insulated-Gate Bipolar Transistor*

IGCT Tiristor Comutável de Porta Integrada, do inglês, *Integrated Gate-Comutated Thyristor*

IP Índice de Proteção

IRFOC Controle Orientado Indireto pelo Fluxo de Rotor, do inglês, *Indirect Rotor Field-Oriented Control*

LDC *Ligação Direta de Cobre*

LED Diodo Emissor de Luz, do inglês, *Light Emitting Diode*

L Nível, do inglês, *Level*

LS Deslocamento de Nível, do inglês, *Level-Shifted*

LF Baixa frequência, do inglês, *Low frequency*

LUT Tabela de Consulta, do inglês, *Look-Up Table*

MCF Função Cumulativa Média, do inglês, *Mean Cumulative Function*

MLE Estimacão de Máxima Verossimilhança, do inglês, *Maximum-Likelihood Estimation*

MLI Inversor Multinível, do inglês, *Multi-Level Inverter*

MMC Conversor Modular Multinível, do inglês, *Modular Multilevel Converter*

M2C Conversor Modular Multinível, do inglês, *Modular Multilevel Converter*

MPD Disposição de Fase Modificada, do inglês, *Modified Phase Disposition*

MRPD Disposição de Fase Modificada Rotativa, do inglês, *Modified Rotative Phase Disposition*

MTBF Tempo Médio Entre Falhas, do inglês, *Mean Time Between Failure*

MTTF Tempo Médio até a Falha, do inglês, *Mean Time To Failure*

MTTR Tempo Médio de Reparo, do inglês, *Mean Time To Repair*

MIT Motor de Indução Trifásico, do inglês, *Three-Phase Induction Machine*

NASA Administração Nacional da Aeronáutica e Espaço, do inglês, *National Aeronautics and Space Administration*

NLC Controle de Nível Mais Próximo, do inglês, *Nearest Level Control*

NLM Modulação de Nível Mais Próximo, do inglês, *Nearest Level Modulation*

NMOS Semicondutor de Óxido Metálico Tipo N, do inglês, *N-type Metal-Oxide-Semiconductor*

NPC Ponto Neutro Grampeado, do inglês, *Neutral Point Clamped*

NRC Comissão de Regulação Nuclear, do inglês, *Nuclear Regulatory Commission*

NTV Três Vetores Mais Próximos, do inglês, *Nearest Three Vector*

N Natural, do inglês, *Natural*

NP Ponto Neutro, do inglês, *Neutral Point*

PAC Ponto de Acoplamento Comum

PC Computador Pessoal, do inglês, *Personal Computer*

PCB Placa de Circuito Impresso, do inglês, *Printed Circuit Board*

PD Disposição de Fase, do inglês, *Phase Disposition*

pdf Distribuição de Probabilidade de Falha, do inglês, *probability density function*

PHM Prognósticos e Gerenciamento de Vida Útil, do inglês, *Prognostics and Healthy Management*

POD Disposição em Oposição de Fase, do inglês, *Phase Opposite Disposition*

PoF Física da Falha, do inglês, *Physics of Failure*

pu *por unidade*

PV Painéis Fotovoltaicos, do inglês, *Photovoltaic Panels*

PWM Modulação por Largura de Pulso, do inglês, *Pulse Width Modulation*

PS Deslocamento de Fase, do inglês, *Phase-Shifted*

PN Natural Proporcional, do inglês, *Proportional Natural*

PRODIST Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional

PEM Microssistemas Plásticos Encapsulados, do inglês, *Plastic Encapsulated Microsystems*

PTS Partículas Totais em Suspensão

RADC Centro de Desenvolvimento Aéreo de Roma, do inglês, *Rome Air Development Center*

RCA *Radio Corporation of America*

RDB Diagrama de Bloco de Confiabilidade, do inglês, *Reliability Diagram Block*

rms Valor Quadrático Médio, do inglês, *Root Mean Square*

SAE Sociedade dos Engenheiros Automotivos, do inglês, *Society of Automotive Engineers*

SHE Eliminação Harmônica Seletiva, do inglês, *Selective Harmonic Elimination*

Si Silício, do inglês, *Silicon*

SiC Carbetto de Silício, do inglês, *Silicon Carbide*

SPWM Modulação por Largura de Pulso Senoidal, do inglês, *Sinusoidal Pulse Width Modulation*

SVM Modulação Vetorial Espacial, do inglês, *Space Vector Modulation*

SV-PWM Modulação por Largura de Pulso Vetorial Espacial, do inglês, *Space Vector Pulse Width Modulation*

SM Sub-Módulo, do inglês, *Sub-Module*

TAY Ano Médio Típico, do inglês, *Typical Average Year*

TC Células Gêmeas, do inglês, *Twin-Cell*

THB *Temperature Humidity Bias*

THD Distorção Harmônica Total, do inglês, *Total Harmonic Distortion*

THI Injeção de Terceiro Harmônico, do inglês, *Third Harmonic Injection*

WBG Largura de Banda Ampla, do inglês, *Wide-Band-Gap*

WTHD Distorção Harmônica Total Ponderada, do inglês, *Weighted Total Harmonic Distortion*

VSI Inversor Fonte de Tensão, do inglês, *Voltage Source Inverter*

VBC Grampeamento Virtual do Barramento, do inglês, *Virtual Bus Clamping*

LISTA DE SÍMBOLOS

- β Parâmetro de forma de uma distribuição de *Weibull*, o qual controla o tipo de falha do elemento (mortalidade infantil, desgaste ou aleatório)
- $\Delta\sigma$ Faixa de estresse
- $\Delta\varepsilon_p$ Deformação plástica acumulada por ciclo
- ΔT_j Variação de temperatura da junção do módulo
- ΔT_{cap} Sobrelevação de temperatura no capacitor ao longo do tempo
- $\Delta T_{\text{admissível}}$ Sobrelevação de temperatura admissível no capacitor
- ΔW Densidade de energia plástica
- ΔW_{total} Energia total de deformação
- $\Delta\alpha$ Diferença entre coeficientes de expansão térmica (CET) entre as placas acima e abaixo
- $\frac{da}{dN}$ Propagação das trincas
- $\frac{dv}{dt}$ Taxa de variação da tensão no tempo
- η Parâmetro de escala de uma distribuição de *Weibull*, que representa o tempo em que 63,2% da população total falhará
- $\exp(x)$ Corresponde a e^x
- κ_b Constante de Boltzmann
- $\lambda(t)$ Taxa de falha do componente ao longo de sua vida útil
- λ_G Taxa de falha genérica assumida para o componente para uma determinada condição ambiental, operacional e de estresse
- λ_P Taxa de falha calculada para o componente
- $\text{CAP}(t)$ Valor da capacitância ao longo do tempo
- CAP_0 Valor inicial de capacitância

π_i	Conjunto de fatores de ajuste para as condições ambientais, operacionais e de estresse reais
ρ	Densidade volumétrica
$\tan \delta$	Fator de dissipação do dielétrico de um capacitor
v	Velocidade de propagação do pulso no cabo
ε_{pl}	Tensão plástica induzida por ciclo
$\varphi_{portadora}$	Defasamento angular entre portadoras
A	Área de seção transversal
a	Comprimento das trincas
a_f	Fator de aceleração do teste
ar	Aspecto da razão dos fios de ligação
Bp	Tempo de vida percentual, em que p é o valor percentual dos componentes que terão falhado no tempo Bp
C	Capacitância
c	Coefficiente de fadiga
c_p	Calor específico
C_{th}	Capacitância térmica
d	Diâmetro dos fios de junção
d_s	Espessura do material
$D_{média}$	Disponibilidade média
E_c	Energia elástica
E_p	Energia plástica
E_a	Energia de ativação
f	Frequência
$F(t)$	Função de distribuição cumulativa
$f(t)$	Função densidade de probabilidade
f_c	Frequência de ciclos

$f_T(t)$	Função de distribuição de falhas
f_{Diodo}	Fator de redução aplicado durante os testes para os diodos de roda livre
f_{rede}	Frequência da rede
$F_{\text{sist}}(t)$	Inconfiabilidade do sistema
$h(t)$	Taxa de risco ou taxa de falhas instantânea
$I_{\text{RMS}}(t)$	Valor o valor quadrático médio da corrente do capacitor
I	Corrente elétrica
I_0	Corrente de <i>ripple</i> da aplicação
I_a	Corrente de <i>ripple</i> nominal sob a temperatura nominal máxima do capacitor
I_L	Máxima demanda de corrente de carga (em relação à componente de frequência fundamental) no PAC sob condições normais de operação da carga
I_c	Corrente nominal dos interruptores controlados
I_{SC}	Corrente de curto-circuito
k	Condutividade térmica
L	Tempo de vida sob a condição de utilização
l	Tamanho típico da lateral de uma junta de solda
L_0	Tempo de vida sob a condição de teste (nominal)
l_c	Comprimento crítico
l_{js}	Comprimento da junção de solda em milímetros
$L_{\text{CapEstático}}$	Tempo de vida estática do capacitor
$L_{\text{HotEstático}}$	Temperatura de ponto quente estática do capacitor
$LC_{\text{CapEstático}}$	Dano estático do capacitor
m_a	Índice de modulação de amplitude
m_f	Índice de modulação de frequência
N	Número total de ciclos de fadiga requeridos para produzir uma falha
N_f	Número de ciclos até a falha

n_i	Número real de ciclos de fadiga de um determinado componente, numa determinada condição de carga, em que i é o número total de diferentes condições de carga num determinado perfil de missão
N_L	Número de ciclos necessários para que a trinca na junção de solda atinja l_{js}
N_0	Número de ciclos para início da formação de trincas, calculado com base na densidade de energia plástica
N_{semi}	Número de interruptores controlados
$P(t)$	Potência térmica no tempo
$P(W)$	Fluxo de calor
P_{lt}	Perdas totais do conversor
P_{sw}	Potência instalada dos interruptores controlados
RH_0	Umidade relativa nominal ou de referência
R	Resistência
$R(t)$	Função de confiabilidade
$R_i(t)$	Confiabilidade do componente e/ou subsistema i e i representa o número que identifica o componente e/ou subsistema
R_{c-a}	Resistência térmica entre núcleo do capacitor e ambiente
R_{h-a}	Resistência térmica entre dissipador de calor e ambiente
$R_{sist}(t)$	Confiabilidade do sistema
R_{th}	Resistência térmica
RH	Umidade relativa
RH_a	umidade relativa nas condições aceleradas
RH_u	Umidade relativa em condições normais de uso
T	Temperatura sob condição de utilização
t	Tempo
T_0	Temperatura sob condição de teste ou da categoria do capacitor
T_a	Temperatura ambiente

T_h	Temperatura do dissipador de calor
t_r	Tempo de subida
T_u	Temperatura em condições normais de uso
t_{aq}	Tempo de aquecimento
$T_{j,m}$	Temperatura de junção média
T_j	Temperatura de junção de operação
t_{on}	Duração do pulso de carga
T_{ac}	Temperatura nas condições aceleradas
T_{hot}	Temperatura de ponto quente do capacitor
$T_{j,ref}$	Temperatura de junção de referência
V	Tensão sob a condição de utilização
V_0	Tensão sob a condição de teste
V_M	Classe de tensão do módulo
V_m	Amplitude da tensão de pico da modulante
v_α	Tensão alfa do sistema de coordenadas alpha-beta
v_β	Tensão beta do sistema de coordenadas alpha-beta
$V_{CE,ref}$	Tensão V_{CE} de referência
V_a	Tensão na condição acelerada
V_{bv}	Tensão de bloqueio nominal dos interruptores controlados
V_{CE}	Tensão V_{CE} de operação
V_{dc}	Tensão do link CC
$V_{portadora}$	Amplitude da tensão de pico da modulante
V_{Ref}	Vetor espacial de referência girante alfa-beta
V_u	Tensão na condição normal de uso
$w_{pl(I)}$	Densidade de energia dissipada em um fio
w_{pl}^{cr}	Densidade de energia de tensão plástica acumulada em um fio durante o seu tempo de vida
W_{ss}	Densidade de energia de histerese de estresse-deformação

SUMÁRIO

1	INTRODUÇÃO	1
1.1	Relevância	1
1.2	Motivação	6
1.3	Objetivos e Desafios da Pesquisa	7
1.4	Organização do Texto	8
2	ESTADO DA ARTE	11
2.1	Sobretensões transitórias em sistemas de acionamentos de motores de indução alimentados por conversores de frequência	11
2.2	Definições	16
2.3	Breve histórico	17
2.4	Eletrônica de Potência, Confiabilidade e Física da Falha	25
2.5	Seleção e utilização de métodos de predição de confiabilidade baseados no padrão IEEE 1413	27
2.6	Métodos de Predição de Confiabilidade	29
2.6.1	Predições Baseadas em Dados de Campo	29
2.6.2	Predições Baseadas em Dados de Teste	30
2.6.3	Predições Baseadas em Estresse e Danos	31
2.6.4	Predições Baseadas em Manuais	31
2.7	Modelos de Confiabilidade de Sistemas	34
2.7.1	Diagrama de Blocos de Confiabilidade	34
2.7.2	Simulação de Monte Carlo	38
2.8	Métricas utilizadas em análise de confiabilidade	42
2.8.1	Confiabilidade e Função de Distribuição Cumulativa	42
2.8.2	Taxa de Falhas	43
2.8.3	Função de Risco	44
2.8.4	Curva da Banheira	44
2.8.5	Função Cumulativa Média (MCF)	45
2.8.6	Tempo de Vida	46
2.8.7	Métricas Aplicadas na Abordagem Tradicional	47

2.9	Principais Estressores e Mecanismos de Falha nos Principais Componentes de Inversores de Frequência	48
2.9.1	Estressor Temperatura	50
2.9.2	Estressor Umidade	78
2.9.3	Estressor poeira, particulados em suspensão e contaminantes	100
2.9.4	Estressor vibração	102
2.10	Perfil de Missão	102
2.11	Modelos Eletrotérmicos	106
2.12	Algoritmos de Contagem de Ciclos (<i>Rainflow Counting</i>):	110
2.13	Modelos de Danos Cumulativos (<i>Miner's Rule</i>)	111
2.14	Projeto para Confiabilidade (DfR) e Prognóstico e Gerenciamento de Vida Útil (PHM)	114
2.15	Conclusões	118
3	CONVERSORES DE FREQUÊNCIA MULTINÍVEL: TOPOLOGIAS, ESTRATÉGIAS DE MODULAÇÃO E LINK C.C.	119
3.1	Inversores Multinível	119
3.1.1	<i>Cascaded H-Bridge</i> (Ponte H em Cascata, do inglês, <i>Cascaded H-Bridge</i> (CHB)) ou Pontes H em Cascata	126
3.1.2	<i>Neutral Point Clamped</i> (Ponto Neutro Grampeado, do inglês, <i>Neutral Point Clamped</i> (NPC)) ou Inversor com Ponto Neutro Grampeado	128
3.1.3	<i>Flying Capacitor</i> (Capacitor Flutuante, do inglês, <i>Flying Capacitor</i> (FC)) ou Capacitor Flutuante	133
3.1.4	<i>Active Neutral Point Clamped</i> (Grampeamento Ativo do Ponto Neutro, do inglês, <i>Active Neutral Point Clamped</i> (ANPC)) ou Inversor com Ponto Neutro Ativamente Grampeado	135
3.1.5	<i>H-Bridge NPC</i> (Ponto Neutro Grampeado em Ponte H, do inglês, <i>H-Bridge Neutral Point Clamped</i> (H-NPC)) ou Inversor com Ponto Neutro Grampeado em Ponte H	138
3.1.6	<i>Modular Multilevel Converter</i> (Conversor Modular Multinível, do inglês, <i>Modular Multilevel Converter</i> (MMC)) ou Conversor Modular Multinível	140
3.1.7	Discussão: Topologias Consideradas Neste Estudo	147
3.2	Transformadores e Retificadores	149
3.3	Estratégias de Modulação	153
3.3.1	Esquemas PWM baseados em portadora	154
3.3.2	Esquema Baseado em Vetores em Espaciais (SVM)	163
3.4	Dimensionamento dos Componentes de Potência (Ativos e Passivos) dos Inversores	169
3.4.1	Dimensionamento dos Capacitores do <i>Link</i> c.c. (NPC, ANPC e H-NPC).	169
3.4.2	Seleção dos Componentes Ativos dos Inversores (IGBTs)	172

3.4.3	Dimensionamento dos Dissipadores de Calor	175
3.5	Conclusões	176
4	ANÁLISE DE CONFIABILIDADE: ESTUDO DE CASO	177
4.1	Sistema de Guindaste de Mina Subterrânea	177
4.1.1	Descrição do Sistema	177
4.1.2	Dimensionamento/Escolha Inicial dos Dispositivos de Potência	180
4.1.3	Perfis de Missão dos Dispositivos de Potência	185
4.1.4	Confiabilidade e Avaliação de Vida Útil dos Capacitores do <i>link</i> c.c.	189
4.1.5	Confiabilidade e Avaliação de Vida Útil dos IGBTs dos Inversores Multiníveis203	
4.2	Conclusões	221
5	CONCLUSÕES E PROPOSTAS DE TRABALHOS FUTUROS	223
5.1	Conclusões	223
5.2	Propostas de Continuidade	226
5.3	Publicações	227
	REFERÊNCIAS	229

Apêndices 259

A	– TABELAS LOOK-UP UTILIZADAS NAS SIMULAÇÕES PARA ESTIMAÇÃO DAS VALORES DE ENERGIA DE PERDA POR PULSO/ COMUTAÇÃO E CONDUÇÃO DOS DISPOSITIVOS SEMICONDUTORES UTILIZADOS	261
A.1	Tabelas <i>look-up</i> do módulo IGBT modelo FF450R33T3E3 da fabricante <i>Infineon</i>	261
A.2	Tabelas <i>look-up</i> do módulo IGBT modelo FZ825R33HE4D da fabricante <i>Infineon</i>	265
A.3	Tabelas <i>look-up</i> do módulo IGBT modelo FZ1200R33HE3 da fabricante <i>Infineon</i>	269
A.4	Tabelas <i>look-up</i> do módulo IGBT modelo FZ400R65KE3 da fabricante <i>Infineon</i>	273
A.5	Tabelas <i>look-up</i> do módulo IGBT modelo FZ600R65KE3 da fabricante <i>Infineon</i>	277
A.6	Tabelas <i>look-up</i> do módulo IGBT modelo FZ750R65KE3 da fabricante <i>Infineon</i>	281
B	– TABELAS COM OS RESULTADOS DE INCONFIABILIDADE U_{10} E ÍNDICES PARA TODOS OS CASOS ESTUDADOS	285

B.1	Tabela com os resultados de inconfiabilidade U_{10} e índices de energia, volume e ponderados os casos com os CEA	285
B.2	Tabela com os resultados de inconfiabilidade U_{10} e índices de energia, volume e ponderados os casos com os CFM.	286
C	– TABELAS COM OS RESULTADOS DE INCONFIABILIDADE U_{10} E ÍNDICES PARA TODOS OS CASOS ESTUDADOS	287
C.1	Tabela com os resultados de inconfiabilidade U_{10} e índices de potência de semicondutores; índices do somatório das resistências térmicas, somatório das capacitâncias térmicas e somatórios das potências dos ventiladores dos dissipadores de calor e seus respectivos índices ponderados os casos dos IGBTs	287

INTRODUÇÃO

“In questions of science, the authority of a thousand is not worth the humble reasoning of a single individual.” - Galileo Galilei

Este capítulo apresenta uma visão geral do tema a ser abordado na tese. Retrata nas seções seguintes a relevância, motivação, objetivos, desafios da pesquisa e contribuições esperadas no âmbito do tema em estudo. Mostra ainda, de forma sucinta, a organização empregada para a apresentação do texto.

1.1 Relevância

Os sistemas motrizes são um dos mais importantes usos finais de eletricidade do país. Conforme dados do Balanço Energético Nacional de 2022, ano base de 2021, o setor industrial foi o setor com a maior parcela de consumo de energia elétrica, sendo responsável por 37,4% do consumo, seguido pelos setores residencial e comercial, responsáveis por 26,4% e 15,7%, respectivamente, como é mostrado na Figura 1 (MME, 2022). A importância dos sistemas motrizes fica ainda mais clara quando se verifica que os mesmos são responsáveis por aproximadamente 62% do consumo de energia elétrica do setor industrial, ou seja, são responsáveis por aproximadamente 23% do consumo de energia elétrica do país (PROCEL, 2017).

Em toda a indústria, embora mais especificamente nos setores de mineração, extração de petróleo e siderurgia, conversores de frequência do tipo inversor fonte de tensão (VSI, do inglês, *Voltage Source Inverter*), utilizando modulação por largura de pulso, (PWM, do inglês, *Pulse Width Modulation*), são amplamente utilizados para o controle de velocidade e conjugado de cargas motrizes. A utilização de conversores de frequência VSI PWM se tornou popular devido a vários aspectos, como a alta eficiência (97%-98%), baixa sensibilidade

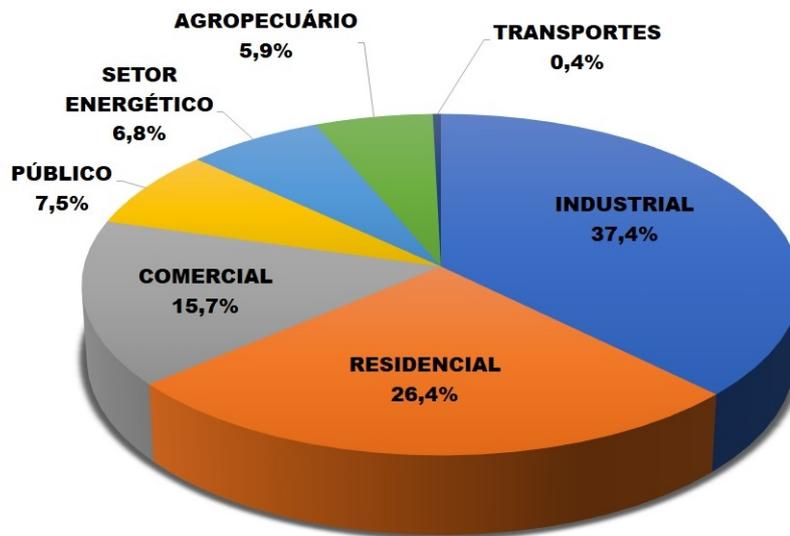


Figura 1 – Participação setorial no consumo de energia elétrica no ano de 2021. Fonte: Adaptada de MME (2022).

a transientes na tensão de linha, fator de potência de entrada alto e constante, boa faixa e excelente regulação de velocidade, dentre outros (SAUNDERS et al., 1996). Conforme explicitado por de Paula (2005), os bons resultados conseguidos com esta técnica de comutação acentuaram-se ainda mais após a utilização de IGBTs (Transistor Bipolar de Porta Isolada, do inglês, *Insulated Gate Bipolar Transistor*), em substituição aos demais interruptores controlados utilizados até então, como os GTOs (Tiristor de Desligamento por Porta, do inglês, *Gate Turn Off Thyristor*), por exemplo. Isto se deve ao fato de poderem ser utilizados em frequências de comutação superiores, possuírem uma ampla faixa de conversão de potência, além de, por possuírem porta isolada, permitirem a utilização de circuitos de acionamento ou *drivers* mais simples.

Para a escolha da frequência de comutação de conversores de frequência, assim como tudo em engenharia, há uma relação de compromisso. Quanto maiores são as frequências de comutação, melhor é a qualidade da forma de onda da tensão de saída PWM gerada, menores são os ruídos audíveis e, obtém-se uma tensão de saída com ausência de conteúdo harmônico de baixa ordem, o que facilita a filtragem da tensão de saída e reduz os custos com filtros, além de menor conteúdo harmônico total, o que é benéfico. Entretanto, à medida que as frequências de comutação aumentam, as perdas por comutação aumentam, o que, em comutações dissipativas, do inglês, *hard-switching*, leva a uma redução de eficiência; exigem uma complexidade maior de implementação devido ao aparecimento de elementos parasitas e há um acréscimo de custo dos componentes (IRF, 2013).

Dispositivos semicondutores do tipo IGBT, amplamente utilizados nos conversores de frequência de baixa tensão, possuem tempo de subida t_r típicos entre 50-100ns, podendo chegar a tempo de subida de 400ns para conversores de potência superior a 100HP (ABB, 2009). Já os dispositivos semicondutores do tipo GTO, que foram substituídos pelos IGBTs

em grande parte das aplicações, possuem tempo de subida típicos entre $2-4\mu s$, o que faz com que os IGBTs possam operar em frequências de comutação superiores às dos GTOs (ABB, 2009).¹

Em contrapartida, em virtude do rápido tempo de subida presentes nos dispositivos IGBTs, diversos fenômenos transitórios indesejados, tanto de modo comum como de modo diferencial, são gerados em decorrência dos elevados dv/dts aplicados ao cabo e ao motor. Dentre eles, pode-se citar as sobretensões transitórias nos terminais do motor (SKIBINSKI; LEGGATE; KERKMAN, 1997; de Paula et al., 2009), as correntes de modo comum fluindo por diferentes caminhos do sistema (MÜTZE; BINDER, 2003; Suwankawin et al., 2005; de Paula et al., 2014), correntes diferenciais de carga excessivas nos cabos (Suwankawin et al., 2005; de Paula et al., 2014) e danos aos rolamentos do motor (BUSSE et al., 1997; Dahl et al., 2007; Araújo et al., 2015), dentre outros. Cabe ainda ressaltar que os problemas mencionados anteriormente se tornarão mais críticos em interruptores à base de carbeto de silício (SiC, do inglês, *silicon carbide*), *Full* ou *Hybrid* SiC, caso os mesmos venham a ser utilizados em massa em conversores de frequência, visto que os mesmos apresentam tempos de subida tão curtos quanto $7 ns$ (SEMIKRON, 2018b; SEMIKRON, 2018a).

Mesmo com o advento dos inversores multiníveis, que nas últimas décadas ganharam atenção devido às aplicações industriais de média tensão, apesar de ter-se conseguido uma redução dos esforços de dv/dt , os problemas de alta frequência ainda se fazem presentes nestas aplicações (RODRIGUEZ et al., 2006; El-Hosainy et al., 2017; Loncarski et al., 2019).

Tradicionalmente, tais problemas de alta frequência são solucionados com uso de filtros, sejam para tratar os fenômenos de modo comum, que se manifestam entre as fases e a terra, sejam para tratar os fenômenos de modo diferencial, que se manifestam entre fases (de Paula, 2005). De qualquer forma, o que se percebe pelo que é relatado pelo autor é que muitos têm eficácia limitada, e, mesmo os que apresentam uma boa mitigação do fenômeno de sobretensões transitórias, trazem consigo certas desvantagens, tais como a introdução de queda de tensão e redução do conjugado desenvolvido, redução de desempenho dinâmico do sistema, alto custo, elevadas perdas, limitação de frequência de comutação, grandes volumes, problemas com ressonância, etc.

Neste contexto, de Castro Júnior et al. (2012) propõem uma configuração alternativa de conversor de frequência, onde o mesmo é dividido em suas unidades retificadora e inversora, ficando a primeira em seu local original e, a segunda, instalada próxima aos terminais do motor, como mostrado na Figura 2. Desta forma, é possível eliminar a aplicação de pulsos de tensão em cabos longos, eliminando e/ou mitigando os problemas com os fenômenos de alta frequência descritos previamente, tal como mostrado nos testes conduzidos num protótipo em (de Paula et al., 2014). O cabo longo é então utilizado para conectar as duas partes, de forma que a transmissão de energia agora se dá em corrente contínua. Com relação ao

¹ *Rise time*: tempo em que a corrente de coletor vai de 10% a 90% de seu valor de regime, sendo este tempo fortemente dependente da carga e *driver* utilizado. A comparação realizada, com valores de *datasheet*, é válida nas mesmas condições de teste. (IRF, 2012; de Paula, 2020)

banco de capacitores do barramento c.c., tem-se que o mesmo é instalado ao lado da ponte inversora. Tal topologia, além de eliminar grande parte dos problemas de alta frequência já citados, apresenta vantagens adicionais, como a (i) redução da queda de tensão no cabo longo, já que não há a influência da reatância na impedância do cabo utilizando corrente contínua, e também, (ii) a redução do volume de cobre requerido para o cabo, para a transmissão de energia.

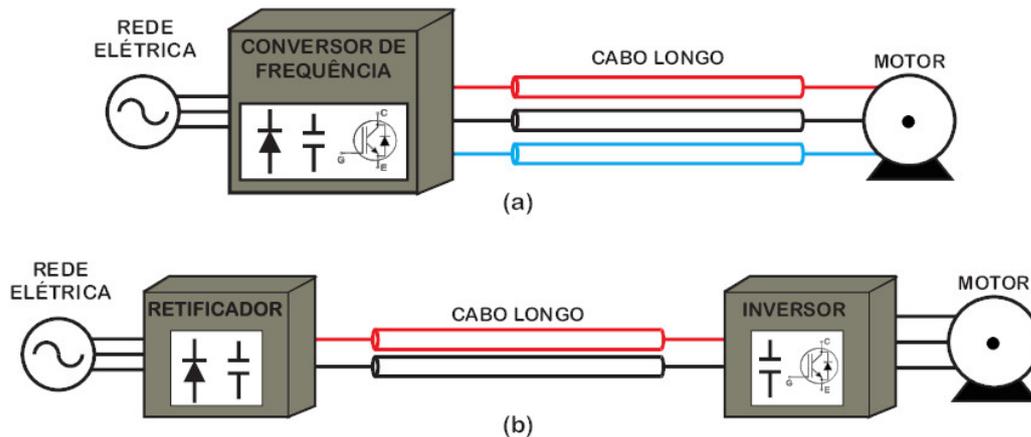


Figura 2 – Sistema de acionamento elétrico (a) em sua configuração tradicional e (b) na configuração proposta, utilizando-se transmissão c.c. e divisão do banco de capacitores em duas partições. Fonte: adaptada de de Castro Júnior et al. (2012).

De fato, a economia financeira, em termos de valores absolutos (em dólares), foi determinada em (de Paula; de Paula, 2018), para quatro sistemas de acionamento de baixa tensão presentes na indústria de mineração (bombas de polpa, correia transportadora e mesa vibratória). Entretanto, uma vez que nesta proposta a ponte inversora e o banco de capacitores deixam de ser instalados em uma sala de ambiente controlado e passam a ser alocados nas proximidades do motor acionado, em ambientes mais distantes e muitas vezes hostis, os fatores de estresse adicionais presentes neste tipo de local (vibração, umidade, poeira e minérios em suspensão, gases químicos, etc), podem reduzir o tempo de vida útil de componentes e sistemas eletrônicos, e, conseqüentemente, do conversor, de forma que tal configuração precisa ser avaliada do ponto de vista de sua viabilidade e confiabilidade, que são os principais objetivos do trabalho.

Com relação ao estudo apresentado em de Castro Júnior et al. (2012), tem-se que o mesmo foi endereçado a conversores de baixa tensão, de dois níveis, ao passo que, no presente estudo, tratar-se-á do universo de conversores de média tensão, e, portanto, multiníveis. É importante mencionar que apesar do foco deste trabalho ser o estudo de confiabilidade e viabilidade para esta configuração de transmissão em corrente contínua; tem-se que as análises, desenvolvimentos e conclusões realizados aqui podem ser estendidos a qualquer outro sistema em que o conversor de frequência, mesmo na configuração tradicional, se encontre em ambientes hostis.

Em termos de abrangência, inúmeras são as aplicações em que estas condições de motores alimentados por meio de inversores VSI-PWM, cabos longos e ambientes hostis estão presentes, podendo-se citar, como exemplo, as atividades de mineração a céu aberto e subterrânea, certos setores da indústria siderúrgica e o setor de exploração de petróleo *offshore*.

No caso da mineração, vários são os sistemas que reúnem tais características: correias transportadoras (que podem ter comprimentos superiores a 1 km), ventiladores de filtro de manga, bombas de alimentação de hidrociclones, britadores e outros, nos quais a presença de agentes estressores na forma de particulados em suspensão e/ou vibrações é bastante considerável. Em Rodriguez et al. (2006) é apresentada uma aplicação envolvendo dois motores de indução trifásicos de 1400 HP e 13,8kV, em uma mina subterrânea, instalados a 800 metros dos conversores de frequência. Nesse contexto, problemas relacionados a sobreensões nos terminais da máquina, causadas pela ressonância entre a capacitância distribuída dos cabos longos e a impedância do conjunto motor-transformador são fenômenos muito impactantes; além disso, o fenômeno de reflexão de onda contribui negativamente no processo.

Na indústria siderúrgica de aços planos inoxidáveis, por exemplo, em unidades de recebimento de matérias primas, a presença de particulados em suspensão de minério e carvão é bastante expressiva. Em etapas subsequentes do processo produtivo, nas unidades de recozimento e decapagem de aço planos, por vezes encontra-se ambientes com temperaturas e vibrações elevadas, além da presença de particulados em suspensão. Pode-se citar, ainda, a unidade de jateamento de tira, na qual ocorre a decapagem mecânica e química, além da presença de atmosferas ácidas, que são estressores que produzem prejuízos significativos nos mais diversos equipamentos (eletrônicos ou não) presentes neste ambiente.

Por fim, no setor de exploração de petróleo *offshore*, tem-se as bombas centrífugas submersíveis, localizadas no fundo do oceano. Além disso, há também a presença de sistemas de sondas, com subsistemas de guinchos, responsáveis pela movimentação vertical das tubulações do poço; subsistemas de circulação de fluidos; subsistemas responsáveis pela rotação da coluna de perfuração (*Top Drive*), entre outros. Tais sistemas ficam submetidos a estressores como umidade e/ou salinidade em elevados níveis.

Em face do exposto, verifica-se que a questão da análise de confiabilidade desta configuração alternativa proposta, utilizando uma metodologia robusta e que pode trazer resultados confiáveis como aquelas baseadas na abordagem da física da falha (PoF, do inglês, *Physics of Failure*), é de extrema importância, pois esta é determinante para a viabilização da mesma. Neste contexto, pretende-se, ao longo deste trabalho, contribuir de maneira significativa ao tema em questão, conforme será descrito em detalhes na Seção 1.3.

Na sequência é apresentada a motivação para o desenvolvimento deste trabalho, apresentando as questões ainda não tratadas pela comunidade acadêmica no que diz respeito ao tema abordado nesta tese, ou seja, o estudo da confiabilidade dessa configuração alternativa de conversor de frequência, onde parte do mesmo se encontra instalada em ambiente hostil.

1.2 Motivação

Metodologias utilizando a abordagem da física da falha têm se tornado cada vez mais comuns e recomendadas nos últimos anos, pois, ao se basearem na análise e modelagem de cada modo e mecanismo de falha induzido pelo ambiente nos dispositivos em uso, metodologias que adotam esta abordagem possuem uma maior capacidade de retornar informações sobre a confiabilidade destes, de maneira mais precisa (WANG et al., 2014; MA; WANG; BLAABJERG, 2016). Apesar dos enormes benefícios, diversos são os desafios para implementação de tal abordagem, seja no que diz respeito às incertezas no perfil de missão e suportabilidade dos componentes, aumento na complexidade dos sistemas, falta de entendimento dos mecanismos e modos de falha de componentes críticos e a alta necessidade de recursos para predição da confiabilidade e validação da robustez (WANG; MA; BLAABJERG, 2012).

Embora já existam diversos estudos de confiabilidade envolvendo os componentes principais de conversores de potência (interruptores controlados semicondutores IGBT e/ou capacitores), principalmente referentes ao uso de capacitores em aplicações de sistemas fotovoltaicos de baixas potência e tensão, que possuem características diferentes das aplicações de interesse deste trabalho, normalmente os trabalhos têm seu foco principal em um desses dois componentes (WANG; YANG; BLAABJERG, 2013; YANG et al., 2013; WANG; BLAABJERG, 2014; REIGOSA et al., 2016b; SUN et al., 2016; LIU et al., 2017; NARALE et al., 2017, 2017; SANGWONGWANICH et al., 2018; Sangwongwanich et al., 2017; Ferreira et al., 2017; Ferreira et al., 2018; Vernica; Wang; Blaabjerg, 2018; LENZ et al., 2019; SHEN et al., 2019; Júnior et al., 2019; SANGWONGWANICH et al., 2020). Entretanto, como ambos têm relevância na confiabilidade total e no percentual de falhas do sistema, considerou-se relevante tal análise, principalmente comparando a diferença de vida útil do sistema quando o mesmo é instalado em ambientes mais controlados ou mais hostis, como acontecerá no caso da adoção da configuração alternativa de conversor de frequência proposta.

Existem ainda, na literatura, diversos estudos que contemplam a análise e/ou comparação de estratégias de modulação e/ou topologias de conversores (RECH et al., 2005; Akagi, 2017; El-Hosainy et al., 2017; GUIMARÃES, 2018; Marzoughi et al., 2018; Koshti; Rao, 2017). Entretanto, neste trabalho, o objetivo é ir além das análises normalmente apresentadas na literatura, abordando as comparações de desempenho de topologias e estratégias de modulação do ponto de vista do perfil da tensão de modo comum gerada, requisitos de tensão e corrente dos dispositivos semicondutores, requisitos de energia armazenada em capacitores do *link* c.c., os quais implicam diretamente em aspectos como o tamanho, volume e custo dos conversores, e, principalmente no que diz respeito à adequabilidade à topologia de transmissão c.c. proposta anteriormente.

Além disso, os resultados e conclusões apresentados servirão para orientar a indústria no processo decisório de escolha do tipo de conversor a ser adquirido para uma certa aplicação, contribuindo na quebra de paradigmas por vezes existentes em algumas empresas a respeito da opção permanente por uma determinada topologia/solução.

Vale ressaltar, ainda, o objetivo de se utilizar neste trabalho diferentes tecnologias de chaves semicondutoras e capacitores. No caso dos semicondutores, serão considerados módulos IGBT de Silício (Si), mais consolidados e tradicionais. No caso dos capacitores, capacitores eletrolíticos de alumínio (mais baratos, com maior densidade de energia) e de filme metalizado (maior capacidade de corrente de *ripple*, menores Resistências Série Equivalente (ESR)), de forma a avaliar ainda quais tecnologias de chaves semicondutoras e capacitores seriam mais adequadas a cada topologia de inversor e/ou estratégia de modulação, sob a ótica da aplicabilidade da transmissão c.c. proposta.

Além disso, tem-se como objetivo analisar a confiabilidade dos dispositivos de potência (capacitores e IGBTs) de um inversor multinível utilizando a configuração alternativa, sob os preceitos da abordagem da física da falha, para uma aplicação na mineração. Como é sabido, a abordagem da física da falha exige uma avaliação da confiabilidade dos componentes e do sistema como um todo, considerando o seu regime de operação e, também, os estressores e ambiente aos quais estes estarão submetidos, o que definem o seu perfil de missão. Nesse sentido, tais análises são realizadas nessa perspectiva e com o objetivo de clarear a viabilidade técnica sob o ponto de vista da confiabilidade para a utilização desta configuração alternativa.

1.3 Objetivos e Desafios da Pesquisa

O objetivo deste trabalho é desenvolver um estudo comparando topologias e estratégias de modulação de conversores multiníveis sob diversos aspectos, mas, sobretudo, do ponto de vista de sua aplicabilidade à topologia de transmissão c.c. e as implicações desta aplicação. Neste sentido, o presente trabalho tem o intuito de trazer mais informações à indústria e, dessa forma, auxiliar o processo de decisão sobre os diversos tipos de conversores existentes, além de analisar a viabilidade da configuração proposta.

Ademais, será detalhada a caracterização dos perfis de missão dos capacitores utilizados nestes conversores, para as diversas topologias e estratégias de modulação, e, por fim, desenvolvidas as análises de confiabilidade através de um estudo de caso, com as topologias e estratégias de modulação que se mostrarem mais adequadas à aplicação.

Dentro desse objetivo geral, destacam-se os seguintes objetivos específicos:

- ❑ Realização de discussão sobre as topologias de conversores de frequência multiníveis e estratégias de modulação aplicáveis, clássicas ou não, sob diversos aspectos, mas, sobretudo, do ponto de vista de sua aplicabilidade à topologia de transmissão c.c.;
- ❑ Caracterizar, de forma objetiva, os requisitos de tensão e corrente de *ripple* dos capacitores utilizados nestes conversores (eletrolíticos e de filme), levando-se em consideração as demandas pelos inversores e retificadores, com o objetivo de realizar uma especificação adequada para os mesmos. Assim sendo, as comparações realizadas entre as

estratégias de modulação e topologias de conversores serão coerentes e possibilitarão realizar comparações e obter análises de confiabilidade;

- ❑ Conduzir análises de confiabilidade para um estudo de caso, contemplando o estressor temperatura (temperatura média e ciclagem térmica), por meio da realização de projetos baseados em confiabilidade para as condições esperadas no ambiente da topologia tradicional, com o objetivo de alcançar a vida útil esperada para conversores de frequência, e, posteriormente, realizar previsões de vida útil dos mesmos sob a ótica da nova topologia, em que os inversores estarão sujeitos a condições mais hostis de temperatura;
- ❑ Realizar uma discussão sob a questão dos estressores umidade, vibração, contaminantes e particulados em suspensão, que estarão presentes em maior intensidade nos ambientes onde os inversores desta nova topologia estarão instalados e submetidos, verificando-se a necessidade ou não de intervenções extras nestes, para que se garanta a confiabilidade dos mesmos nestes ambientes mais hostis;

1.4 Organização do Texto

Este documento está estruturado em 5 capítulos, incluindo este capítulo introdutório. No Capítulo 2 é realizada uma revisão bibliográfica relacionada ao tema deste trabalho. Uma introdução sucinta com definições e um breve histórico sobre confiabilidade, para um melhor entendimento do que será abordado em capítulos subsequentes, também é realizada. Posteriormente, são discutidos os trabalhos mais relevantes encontrados na literatura, a transição da análise da confiabilidade em sua abordagem tradicional para aquela baseada na Física da Falha PoF, a mudança de paradigmas e desafios na aplicação da PoF, além da apresentação dos estressores, modos e mecanismos de falha mais relevantes dos componentes de conversores de frequência mais susceptíveis à falha, ou seja, IGBT e capacitores, além dos seus respectivos modelos de vida. Ainda neste capítulo são apresentados os conceitos de Projeto para Confiabilidade (DfR) e de Prognóstico e Gerenciamento de Vida Útil (PHM) de componentes e sistemas, modelos de confiabilidade de sistemas, métricas utilizadas em análises de confiabilidade, perfil de missão, modelos eletrotérmicos, modelos de acumulação de danos e algoritmos de contagem de ciclos.

O Capítulo 3 apresenta os conversores multiníveis, destacando-se suas aplicações, vantagens e desvantagens. Além disso, é desenvolvido um estudo comparativo envolvendo topologias clássicas e avançadas, em termos de qualidade de energia, eficiência, custo, volume, confiabilidade, etc, e, finalmente, avaliadas do ponto de vista de sua aplicabilidade à topologia de transmissão c.c.. Além disso, serão apresentadas as características dos retificadores utilizados comercialmente em diferentes aplicações, os quais, junto das estratégias de modulação, que também serão objeto de estudo e comparação, trazem de consequência

para os perfis de missão e requisitos para os capacitores utilizados nestes conversores. Por fim, as diversas topologias e estratégias, analisadas e comparadas sob diversos aspectos, serão então classificadas sob o ponto de vista de uma melhor adequabilidade aos requisitos e aplicações postos, tendo suas confiabilidades então analisadas no capítulo a seguir.

Uma apresentação das análises de confiabilidade, por meio de Projeto Baseado em Confiabilidade (DfR) para as estratégias de modulação e topologias consideradas mais adequadas para o estudo de caso considerado neste trabalho é mostrada no Capítulo 4.

Neste capítulo o objetivo é analisar e avaliar a vida útil dos dispositivos de potência, capacitores eletrolíticos de alumínio e capacitores de filme metalizado e módulos IGBTs; além da confiabilidade da configuração alternativa de inversor de frequência proposta, em ambientes hostis. E, por fim, escolher aqueles que apresentarem os melhores compromissos de confiabilidade, custo, *footprint*, potência instalada, entre outros, com o intuito de determinar quais seriam os conjuntos de topologias, estratégias de modulação, tecnologias de capacitores e suas respectivas características e módulos IGBTs mais adequados para a viabilização da configuração alternativa utilizando transmissão em corrente contínua para o acionamento de cargas instaladas em ambientes distantes e hostis.

Por fim, no Capítulo 5 são apresentadas as principais conclusões dos estudos conduzidos até o momento e propostas de continuidade do trabalho.

CAPÍTULO
2**ESTADO DA ARTE**

“The most beautiful experience we can have is the mysterious. It is the fundamental emotion that stands at the cradle of true art and true science.” - Albert Einstein

Nesse capítulo, é realizada uma revisão da bibliografia relacionada ao tema deste trabalho. Uma introdução sucinta com uma apresentação de questões relativas às sobretensões transitórias que motivaram a proposição de uma nova topologia de conversor de frequência, definições e um breve histórico sobre confiabilidade, para um melhor entendimento do que será abordado em capítulos subsequentes, é realizada. São discutidos os trabalhos mais relevantes encontrados na literatura, transição da confiabilidade tradicional para a PoF, mudança de paradigmas e desafios na aplicação da PoF, além da apresentação dos estressores, modos e mecanismos de falha mais relevantes dos componentes de conversores de frequência mais susceptíveis à falha, ou seja, IGBTs e capacitores. São apresentados ainda os conceitos de Projeto Baseado em Confiabilidade (DfR, do inglês, *Design for Reliability*), e de Prognóstico e Gerenciamento de Vida Útil (PHM, do inglês, *Prognostics and Healthy Management*), de componentes e sistemas.

2.1 Sobretensões transitórias em sistemas de acionamentos de motores de indução alimentados por conversores de frequência

A utilização de conversores de frequência do tipo VSI-PWM, no acionamento de motores de indução, pode ocasionar, sobretensões transitórias nos terminais do motor, em cada ponto de comutação do conversor, dependendo do tempo de subida dos pulsos PWM (pulsos de tensão de largura variável, de amplitudes iguais à tensão c.c. do barramento), do com-

primento e características do cabo alimentador e ainda da impedância equivalente do motor ao pulso recebido, como apresentado em de Paula (2005). Durante o fenômeno de reflexão de onda, os cabos que interligam motor e conversor se comportam como linhas de transmissão para os pulsos de saída do conversor (BASAVARAJA; SARMA, 2006).

Paralelo a isso, o avanço da Eletrônica de Potência, trouxe conversores de frequência com frequências de comutação cada vez maiores e tempos de subida dos pulsos cada vez menores, o que resultou em vários benefícios para os acionamentos com motores de indução, como: redução de vibração, de ruídos audíveis e de perdas de comutação, melhoramentos nas formas de onda de corrente e desempenho dinâmico, etc (RAHMAN et al., 1999; SURESH et al., 1999). Entretanto, tornaram-se cada vez mais evidentes os problemas envolvendo o fenômeno de reflexão de onda e sobretensões transitórias. Segundo de Paula (2005), estes fenômenos surgem, pois, com a redução nos tempos de subida dos interruptores controlados, o comprimento crítico, definido como o comprimento mínimo de cabo necessário para a ocorrência de uma reflexão plena e mostrado na equação (1) também se reduz.

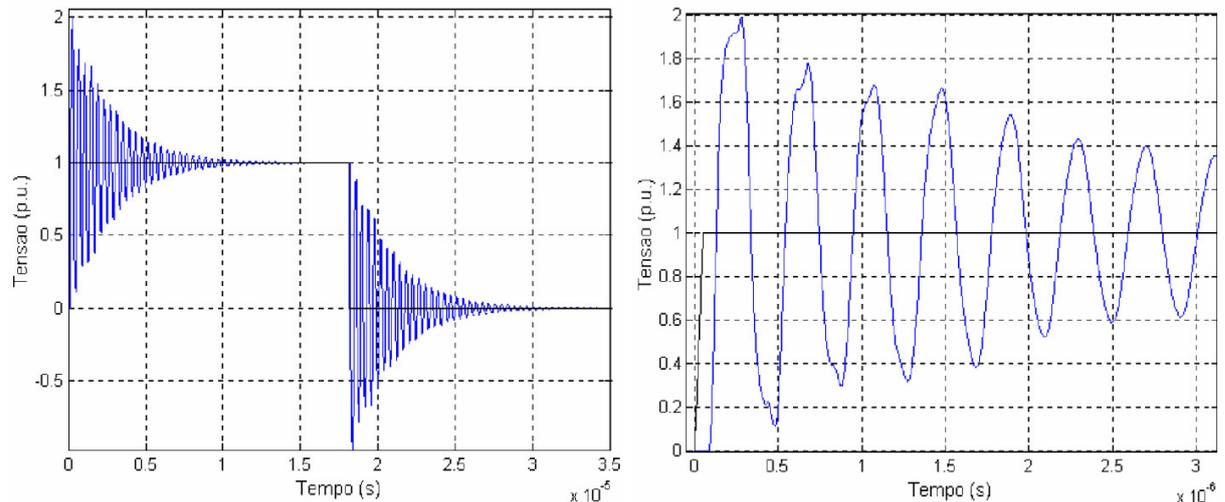
$$\left(l_c = \frac{t_r \cdot v}{2} \right) \quad (1)$$

Essa redução nos tempos de subida dos pulsos foi possível principalmente pela substituição de dispositivos semicondutores do tipo BJTs (Transistores Bipolares de Junção, do inglês, *Bipolar Junction Transistor*), com tempos de subida na faixa de 0,4-2 μ s e GTOs, com tempos de subida na faixa de 2-4 μ s por IGBTs, os quais possuem valores entre 0,05-0,4 μ s (LIU et al., 2014). Atualmente, com os estudos avançados na utilização de dispositivos baseados em Carbeto Silício (SiC) e Nitreto de Gálio (GaN), a redução nos tempos de subida torna o estudo das consequências destas reduções um assunto ainda mais relevante.

Em algumas aplicações, por suas características intrínsecas de grandes distâncias entre motores e conversores, o conversor de frequência pode estar a centenas de metros ou até mesmo vários quilômetros do motor, onde, para tais situações cabos longos são utilizados para conexão entre conversores e motores, como por exemplo, na mineração em galerias ou no bombeamento de petróleo em poços submarinos, ou mesmo nos casos onde há restrições quanto à facilidade de instalação e manutenção (SANTOS et al., 2015). Nestas aplicações, o aparecimento de danos ao isolamento de cabos e de motores é muito mais frequente, principalmente pela utilização de cabos longos, pois nestas aplicações atingir o comprimento crítico é muito mais provável.

Para demonstrar o quão relevante é este problema, na sequência é explanado, conforme apresentado em de Paula (2005), até que níveis de sobretensões podem ser alcançadas pelo fenômeno de reflexão de onda e como é calculado o valor do comprimento crítico de um cabo. À princípio, tomando como referência a tensão do barramento c.c. ($V_{CC} = 1$ p.u.), pode-se alcançar o valor teórico de sobretensões de até 2 pu, como mostrado na Figura 3. Entretanto, caso o intervalo de tempo entre os pulsos seja pequeno, de tal forma que as oscilações relativas a um determinado pulso ainda não tiverem sido completamente amor-

tecidas quando da ocorrência de outro pulso, pode haver sobreposição destes pulsos, e os transitórios de tensão podem ultrapassar os 3 pu (de Paula, 2005). O “*dweel time*”, ou seja, a duração ou o espaçamento entre os pulsos da tensão PWM também são um fator muito importante nos valores de pico das sobretensões transitórias.



(a) Sobretensões transitórias geradas pelas reflexões de um pulso PWM nas extremidades do cabo. (b) Ampliação de um trecho da sobretensão transitória apresentada na Figura 3a.

Figura 3 – Sobretensões transitórias geradas pelas reflexões de um pulso PWM nas extremidades do cabo. Em preto: pulso da tensão PWM na saída do inversor; em azul: tensão nos terminais do motor. Resultados simulados no *software Alternative Transient Program (ATP)* (cabo de 4mm², 11 metros, efeito pelicular desprezado). Fonte: (de Paula, 2005).

Assim, tendo ciência do fenômeno de reflexão de ondas, suas causas, níveis de tensão que podem ser atingidos nos terminais dos motores e das questões relativas ao comprimento crítico, já é possível imaginar os possíveis danos causados aos isolamentos de cabos e motores por este fenômeno, inclusive com relação à redução de vida útil de ambos. Mesmo que tal fenômeno não cause falhas de isolamento entre espiras do(s) motor(es) e/ou do(s) cabo(s) alimentador(es) de imediato, certamente estes surtos de tensão causarão degradações que serão acumuladas ao longo do tempo e, acelerarão a degradação do isolamento, causando uma redução na vida útil destes ao serem submetidos a tais surtos (de Paula et al., 2014).

Segundo Kawkabani, Simond e Wetter (2000), a operação de motores alimentados por conversores de frequência sem nenhum dispositivo de filtro, pode alcançar valores de dv/dt de até 7000 V/ μs ou até mais, além de sobretensões transitórias entre 3 pu e 4 pu para cabos longos, dependendo da instalação. Estes valores podem, por vezes, ser superiores aos valores dos requisitos de isolamento para motores, sejam estes motores *Standard* ou próprios para Conversor de Frequência Variável (CFV). Para efeito de comparação, na Tabela 1 são apresentados os requisitos de isolamento para ambos os tipos de motores, estabelecidos na norma NEMA MG 1 - Partes 30 e 31 (NEMA, 2009).

Tabela 1 – Requisitos de isolamento para motores conforme NEMA MG1.

	Motores <i>Standard</i> (NEMA MG 1 – Parte 30)	Motores CFV (NEMA MG 1 – Parte 31)
Tensão nominal ≤ 600 V		
Tensão de pico	≤ 1 kV	$\leq 3,1 \cdot V_{linha}$
Tempo de subida	$\geq 2\mu$ s	$\geq 0,1\mu$ s
Tensão nominal > 600 V		
Tensão de pico	$\leq 2,04 \cdot V_{linha}$	$\leq 2,04 \cdot V_{linha}$
Tempo de subida	$\geq 1\mu$ s	$\geq 1\mu$ s

Fonte: Adaptada de NEMA (2009).

Com base nestes dados, mesmo que sejam utilizados motores próprios para conversores de frequência variável (CFV), o limite de tensão da isolamento pode ser ultrapassado. Por exemplo, um conversor de frequência trifásico de 2 níveis, com retificador trifásico a diodos de onda completa com tensão de entrada de 440 V de linha (mesma tensão do motor que será alimentado pelo mesmo), terá uma tensão média no link c.c. de aproximadamente 600 V (1 pu). Caso este motor venha a sofrer com sobretensões transitórias de até 4 pu, como apresentado acima, o pico desta sobretensão seria de até 2400 V, sendo que o requisito estabelecido na NEMA MG 1 - Parte 31 para este motor seria de 1364 V, ou seja, o mesmo seria submetido a sobretensões de até 1,76 vezes o requisito de isolamento estabelecido em norma. Isto mostra o nível de estresse aos quais os enrolamentos das máquinas podem ser submetidos, principalmente caso os motores utilizados sejam motores *Standard*, os quais possuem níveis de isolamento inferiores aos motores CFV. Ressalta-se que apesar de os inversores multinível, normalmente utilizados em média tensão, possuírem níveis dv/dt inferiores aos inversores de 2 níveis, a norma supracitada também estabelece limites de tensão de pico inferiores, o que mostra a continuidade da necessidade de preocupação com estes fenômenos mesmo com a utilização de inversores multinível, objeto de estudo neste trabalho.

Dando continuidade à análise, um questionamento que pode ser realizado diz respeito à influência da frequência de comutação nos danos ao isolamento dos motores. A princípio poderia se pensar que aumentos na frequência de comutação não implicam em maiores danos causados ao isolamento dos motores, pois as tensões de alta frequência geradas têm relação com as altas taxas de variação da tensão dv/dt , ou seja, estão relacionados com os rápidos tempos de subida e descida das tensões. Entretanto, um aumento na frequência de comutação, leva a um maior número de dv/dt por unidade de tempo, o que poderia contribuir para o aumento do dano acumulado ao isolamento da máquina, além das questões de redução no intervalo entre pulsos, já citados anteriormente.

Há ainda outros fenômenos indesejados associados ao uso de conversores de frequência VSI-PWM na alimentação de motores de indução, como as correntes de modo comum. Quando os motores são alimentados por tensões trifásicas puramente senoidais e perfeitamente equilibradas, a tensão de modo comum, ou seja, a tensão resultante do somatório das tensões das três fases, situada no ponto neutro dos enrolamentos dos motores, é nula. Entretanto, quando tratamos de tensões PWM isto não é verdade. Independente da técnica de

modulação utilizada, há sempre uma resultante não nula quando do somatório das tensões das fases, denominada de tensão de modo comum.

Estas tensões de modo comum produzidas pelos conversores de frequência, excitam os acoplamentos capacitivos de partes do motor, cabo e conversor para a terra, gerando sucessivas correntes oscilatórias de alta frequência, a cada dv/dt destas tensões (de Paula et al., 2014). Estas correntes fluem pelas capacitâncias do motor para a terra, e a parcela destas correntes que circula pelos rolamentos dos motores, causa falhas prematuras e recorrentes nos mesmos (ARAÚJO et al., 2012). As correntes que fluem nos rolamentos podem ser divididas em diversas características (resistivas, capacitivas e de descarga), sendo as correntes de descarga as mais prejudiciais.

Além das sobretensões transitórias, há ainda sobretensões de regime permanente que podem surgir em sistemas que utilizam cabos longos, como em ambientes de mineração e exploração de petróleo em águas profundas. Principalmente relacionadas às questões de frequência de ressonância, como explicado em maiores detalhes em de Paula (2005).

Várias são as possíveis formas de tentar reduzir as sobretensões transitórias. de Paula (2005) lista vários dos principais métodos de redução de sobretensões transitórias encontradas na literatura, como a instalação de reatores nos terminais do motor ou do inversor; filtros passivos de diversas características e ordens, instalados nos terminais do motor ou do inversor; instalação de um capacitor entre gatilho e coletor do interruptor controlado; variação da frequência de comutação, entre outros. De qualquer forma, o que se percebe pelo relatado pelo autor é que muitos têm eficácia limitada, e, mesmo os que apresentam uma boa mitigação do fenômeno de sobretensões transitórias, trazem consigo diversas desvantagens. Dentre essas desvantagens é possível citar: a introdução de queda de tensão e redução do conjugado desenvolvido, redução de desempenho dinâmico do sistema, alto custo, altas perdas, limitação de frequência de comutação, grandes volumes, problemas com ressonância, etc.

Diante de tudo que foi abordado, percebe-se a existência de graves problemas, que podem trazer grandes perdas financeiras às indústrias, seja pelos custos de substituição de motores danificados por consequências de fenômenos de alta frequência ou pelas perdas de produção associadas aos tempos de parada, à medida que os métodos mais conhecidos na literatura para mitigação do fenômeno de alta frequência e dos danos por eles causados, ainda não dão uma resposta completamente satisfatória e/ou ideal para tais problemas.

No intuito de eliminar estes fenômenos de alta frequência, de Castro Júnior et al. (2012) propõem uma nova topologia de conversor de frequência, onde o retificador é posicionado próximo ao transformador de alimentação, sendo que o inversor e o banco de capacitores do link c.c. são conectados diretamente nos terminais do motor, estabelecendo-se, então, uma linha de transmissão em corrente contínua, eliminando-se, assim, a aplicação de pulsos de tensão em cabos longos, cessando-se os problemas de alta frequência mencionados. Entretanto, à medida que o inversor de frequência e banco de capacitores passariam a ser

instalados nas proximidades do motor acionado e, desta forma, passariam a estar sujeitos a todos os estressores presentes no campo, que são muito superiores aos que os mesmos estavam sujeitos até então, estudos de confiabilidade desta nova topologia, que será apresentada em mais detalhes em capítulos subsequentes, precisam ser realizados.

2.2 Definições

Primeiramente, para que seja possível tratarmos de um assunto tão importante e denso como a confiabilidade, é necessário que a definição deste termo esteja bem clara. Neste sentido, como o conceito de confiabilidade é aplicável as mais diversas áreas, mais de uma definição é possível. Este termo pode ser utilizado para descrever uma disciplina de engenharia ou para definir de forma restrita uma métrica de desempenho específica, como apresentado em IEEE (2003), ou até mesmo na Psicologia, por exemplo, para se referir à consistência de uma medida (ROCHA, 2014). Na sequência são apresentadas três definições retiradas do dicionário *Business Dictionary* (2018):

1. A habilidade de um aparato, máquina ou sistema, de consistentemente desempenhar sua função ou missão desejada ou requerida, sob demanda, sem degradação ou falha.
2. Fabricação: A probabilidade de desempenho livre de falhas durante a vida útil de um item, ou de um período de tempo especificado, sob condições ambientais e de ciclo de trabalho especificados. Frequentemente expresso como tempo médio entre falhas, ou Tempo Médio Entre Falhas, do inglês, *Mean Time Between Failure* (MTBF), ou coeficiente de confiabilidade. Também chamado de qualidade ao longo do tempo.
3. Consistência e validade de resultados de teste determinados por meio de métodos estatísticos após repetidos ensaios.

Do ponto de vista da engenharia de confiabilidade há ainda pelo menos outras duas outras definições para o termo, as quais são apresentadas em Handbook (1998):

- 4 A duração ou probabilidade de desempenho livre de falhas sob condições estabelecidas.
- 5 A probabilidade de que um item desempenhe uma função desejada/requerida por um intervalo especificado sob condições estabelecidas.

Neste trabalho, o termo, quando utilizado, se referirá à definição apresentada no item [5]. Estabelecendo, de forma bem definida o conceito de confiabilidade que será adotado deste ponto em diante, na Seção 2.3, parte-se para a elaboração de um breve histórico da confiabilidade, de forma a introduzir este tema que é extremamente amplo e passou por diversas mudanças ao longo da história.

2.3 Breve histórico

Após a definição do conceito de confiabilidade, será apresentado um breve histórico, desde o surgimento das preocupações com esta área de estudo, até os dias atuais, de forma a apresentar a evolução desta ao longo das décadas e o estado da arte.

Uma das primeiras demandas por confiabilidade, segundo Rocha (2014), pode estar relacionada ao telégrafo. Tal equipamento foi criado por Samuel Morse e teve sua patente registrada em 1837, sete anos após o desenvolvimento do código utilizado por estes equipamentos, o código Morse. Tratava-se de um sistema alimentado por bateria com transmissores e receptores conectados por fio, sendo que os principais modos de falha poderiam ser um fio partido ou tensão insuficiente da bateria (ROCHA, 2014).

Posteriormente, durante um bom período, entre as décadas de 1910 e 1930, Rocha (2014) relata que no que diz respeito a aplicações de confiabilidade na eletrônica, poucas foram as inovações até que houvesse a chegada da lâmpada, telefone, geração e distribuição de energia elétrica c.a.. O autor apresenta ainda que neste período o Dr. Walter A. Shewhart na Bell Labs tentava promover avanços na melhoria do produto por meio de uso de controle estatístico. Concomitantemente técnicas estatísticas estavam em desenvolvimento, sendo que a partir deste momento esta passou a ser uma ferramenta extremamente útil e inseparável nos estudos de confiabilidade. No final deste mesmo período, em 1939, o engenheiro sueco, Dr. Waloddi Weibull, que nesta época se dedicava a estudos envolvendo fadiga de materiais, introduziu uma família de distribuições, chamadas de Weibull, as quais ainda são utilizadas nos dias atuais.

De acordo com McLinn (2011), na década de 40, a confiabilidade e a Engenharia de Confiabilidade não existiam. Ainda segundo o mesmo autor, no início da Segunda Guerra Mundial, foi descoberto que mais de 50% dos equipamentos eletrônicos embarcáveis disponíveis não eram capazes de suprir os requisitos da Força Aérea e da Marinha. Segundo Tan (2017) isto porque os principais componentes eletrônicos ainda eram válvulas a vácuo, tendo estas, durante a guerra, se provado problemáticas e de alto custo. Ainda segundo o autor, as válvulas a vácuo seriam responsáveis por metade do tempo de parada dos sistemas eletrônicos que os mesmos possuíam.

Ainda durante a Segunda Guerra Mundial, um grupo na Alemanha estava trabalhando com Wernher von Braun desenvolvendo o míssil V-1. Após a guerra, foi relatado que os primeiros 10 mísseis V-1 foram todos fiascos. Apesar das tentativas de fornecer peças de alta qualidade e cuidadosa atenção aos detalhes, todos os primeiros mísseis explodiram na plataforma de lançamento ou aterrissaram “cedo demais” no Canal da Mancha. Robert Lusser, o matemático, foi chamado como consultor. Sua tarefa era analisar o sistema de mísseis e ele rapidamente derivou a lei do produto das probabilidades dos componentes em série. Ele afirmava que a confiabilidade de um sistema seria igual ao produto das confiabilidades dos componentes individuais que compõem o sistema. Assim, se o sistema compreende um grande número de componentes, a confiabilidade do sistema pode ser bastante baixa,

mesmo que os componentes individuais tenham alta confiabilidade (HØYLAND; RAUSAND, 2009).

Nesta mesma época, grande parte do que era desenvolvido em confiabilidade era relacionado à fadiga de materiais, estudos de novos materiais e fratura de metais, e não se aplicavam diretamente a equipamentos eletrônicos (ROCHA, 2014; CHATTERJEE; MODARRES; BERNSTEIN, 2012; TAN, 2017).

Na sequência, em 1950, os militares dos Estados Unidos, como ponto de partida na prática da engenharia de confiabilidade para eletrônicos, criou o grupo Ad Hoc sobre confiabilidade de equipamentos eletrônicos. Esse grupo afirmou que para uma melhora na confiabilidade das peças seria essencial desenvolver peças melhores, além de estabelecer requisitos quantitativos de confiabilidade, e coletar dados de falha de campo para que fosse possível determinar a causa raiz dos problemas (EBEL, 1998; CHATTERJEE; MODARRES; BERNSTEIN, 2012).

Como pode ser verificado, muitas mudanças ocorreram neste período pós-guerra, mas de fato, foi a formação do Grupo Consultivo em Confiabilidade de Equipamentos Eletrônicos (Grupo Consultivo em Confiabilidade de Equipamentos Eletrônicos, do inglês, *Advisory Group on Reliability of Electronic Equipment* (AGREE), do inglês, *Advisory Group on Reliability of Electronic Equipment*), que é frequentemente considerado como um ponto de virada para a engenharia de confiabilidade moderna (SAGE; ROUSE, 2009). Este grupo consultivo, conforme relatado por Rocha (2014), produziu um relatório inicial, em que recomendava os seguintes pontos para a obtenção de sistemas confiáveis:

1. prioridade no desenvolvimento de melhores componentes, com mais consistência por parte dos fornecedores;
2. os militares deveriam estabelecer requisitos de qualidade e confiabilidade para os fornecedores de componentes;
3. os dados de campo reais deveriam ser coletados nos próprios componentes, a fim de se estabelecer as causas de diversos problemas.

Em 1951, o Dr. Wallodi Weibull, que em 1939 apresentou as distribuições Weibull, veio a publicar um artigo, intitulado *A Statistical Distribution Function of Wide Applicability*, no *Journal of Applied Mechanics* da Sociedade de Engenheiros Mecânicos dos Estados Unidos, ou Sociedade Americana de Engenheiros Mecânicos, do inglês, *American Society of Mechanical Engineers* (ASME), onde apresentava aplicações desta distribuição, em vista do seu entendimento das limitações da distribuição exponencial (WEIBULL, 1951).

Em direção ao final da década de 50 e início da década de 60, o interesse dos Estados Unidos concentrou-se nos mísseis balísticos intercontinentais e pesquisa espacial, principalmente ligados aos programas Mercury e Gemini. Na corrida contra os russos para ser a primeira nação a colocar o homem na lua, era muito importante que o lançamento de uma

espaçonave com humanos fosse um sucesso. Neste sentido, uma associação para engenheiros trabalhando com questões de confiabilidade foi criada, sendo o '*IEEE Transactions on Reliability*' o primeiro periódico que abordava o tema, o qual começou a ser publicado em 1963 (HØYLAND; RAUSAND, 2009).

No início da década de 1960, mais precisamente em 1961, o Centro de Desenvolvimento Aéreo de Roma (Centro de Desenvolvimento Aéreo de Roma, do inglês, *Rome Air Development Center* (RADC), do inglês, *Rome Air Development Center*), tendo exposto aos modelos de vida mecanicistas desenvolvidos para avaliar fadiga e fraturas causadas por falhas, introduziu o programa de física da falha, ou PoF, para lidar com a crescente complexidade dos equipamentos militares e, conseqüentemente, maior número de falhas observadas usando os mecanismos de falha subjacentes. (GOLDBERG; VACCARO, 1963; CHATTERJEE; MODARRES; BERNSTEIN, 2012). Como pode ser verificado, o conceito e a abordagem de física da falha não são muito recentes, entretanto, apenas na última década houve maiores avanços e uma maior utilização do mesmo, o que talvez possa ser atribuído à dificuldade em se obter informações dos fabricantes, principalmente em relação a materiais e processos utilizados na fabricação de dispositivos.

Em 1962, pesquisadores dos Laboratórios Bell publicaram o artigo "*High Stress Aging to Failure of Semiconductor Devices*" que justificou o uso da Teoria Cinética como base para avaliação do envelhecimento induzido por temperatura de dispositivos semicondutores, e propôs o modelo de Arrhenius para estimativa de vida útil (Dodson & Howard, 1961) (CHATTERJEE; MODARRES; BERNSTEIN, 2012).

Um ano muito importante foi o de 1965, quando houve um fato extremamente relevante na história da confiabilidade, com a publicação da primeira versão do manual militar pela Marinha sobre *Reliability Prediction of Electronic Equipment* (MIL-HDBK-217 Rev. A), o qual tinha como propósito estabelecer e padronizar métodos para estimação da confiabilidade inerente de componentes eletrônicos e sistemas; e que rapidamente se tornou um padrão para realização de predições de confiabilidade, principalmente pela exigência de utilização deste nos contratos firmados com o governo (FRANCESCO; FRANCESCO; PETRITOLI, 2017; TAN, 2017).

Na década de 60 houve uma mudança de paradigma. Até então a confiabilidade estava pautada no princípio de que a confiabilidade era uma disciplina quantitativa que precisava de fontes de dados quantitativos para suportar suas muitas técnicas baseadas em estatísticas, com a utilização da distribuição exponencial, que assume uma taxa de falhas constante (TAN, 2017). Entretanto, a distribuição exponencial acabou por não se mostrar tão prática para muitas aplicações (AZARKHAIL; MODARRES, 2012). Os erros cometidos pela aplicação deste modelo para componentes e/ou sistemas de alta confiabilidade podem ser consideráveis, levando a valores de tempo médio até a falha, ou Tempo Médio até a Falha, do inglês, *Mean Time To Failure* (MTTF), irrealistas, pois ao considerar uma taxa de falhas constante, não considera o período de falhas prematuras (também conhecido como sendo o período de

mortalidade infantil), e de desgaste da curva da banheira (apresentada em detalhes na subseção 2.8.4) (SAGE; ROUSE, 2009; AZARKHAIL; MODARRES, 2012).

Diante do exposto e depois de tantos desapontamentos, praticantes de confiabilidade fizeram uma tentativa de capturar algumas das características físicas de falha em sua modelagem ao utilizar outras distribuições tradicionais disponíveis, como a distribuição Weibull e a lognormal, sendo que a primeira possui taxa de falhas dependente do tempo, e modela a mortalidade infantil e o desgaste (TAN, 2017; AZARKHAIL; MODARRES, 2012).

Durante a década de 1960, com o interesse e comprometimento do governo dos Estados Unidos com a exploração espacial e fundação da Administração Nacional Aeronáutica e Espacial, ou Administração Nacional da Aeronáutica e Espaço, do inglês, *National Aeronautics and Space Administration* (NASA), houve grandes progressos na confiabilidade de componentes e sistemas; que culminou, em 1969, com voo tripulado da Apollo 11 e o pouso do módulo lunar *Eagle* pela primeira vez na Lua, quando percebeu-se o quanto a confiabilidade havia progredido num curto espaço de tempo (MCLINN, 2011; TAN, 2017).

Na década anterior havia sido publicado pela Marinha Americana a primeira versão do MIL-HDBK-217 Rev. A, o qual considerava uma taxa de falhas de 0,4 falha por milhão de horas para todos os Circuito Integrados (CIs) monolíticos (FRANCESCO; FRANCESCO; PETRITOLI, 2017). No início da década de 70, a tarefa foi atribuída ao RADC, que em 1973 publicou a revisão B deste manual, na qual os modelos da Companhia de Rádio da América, ou *Radio Corporation of America* (RCA), e da Boeing foram simplificados para seguir a distribuição exponencial (TAN, 2017; FRANCESCO; FRANCESCO; PETRITOLI, 2017). Segundo McLinn (2011), vários progressos foram conseguidos na eletrônica, seja com o aumento do uso de CIs, seja com os transistores bipolares NMOS e CMOS, que se desenvolveram a taxas incríveis.

A essa altura, segundo Høyland e Rausand (2009), crescia o interesse de vários países, inclusive dos Estados Unidos, sobre os riscos e questões de segurança envolvidos na construção e operação de plantas nucleares, sendo que nos Estados Unidos um relatório, o WASH-1400, '*The Reactor Safety Study*' foi produzido para a Comissão Regulatória Nuclear, ou Comissão de Regulação Nuclear, do inglês, *Nuclear Regulatory Commission* (NRC), por um comitê de especialistas sob o comando do Prof. Norman Rasmussen, no qual análises de segurança de sistemas tão complexos foram realizados pela primeira vez. Além das questões de segurança em plantas nucleares, estas questões na indústria aeroespacial, de gás, petróleo e química, foram sem sombra de dúvidas grande motivação e levaram ao nascimento da análise de árvore de falhas (TAN, 2017).

Por fim, ainda na década de 70, em 1979, outra atualização do MIL-HDBK-217 foi feita. Agora em sua revisão C, correções inadequadas em algumas taxas de falhas foram realizadas, quando, por exemplo, modelos de memória RAM de 4K foram extrapolados para memórias de 64K, o que levou a tempos médios entre falhas incorretos (FRANCESCO; FRANCESCO; PETRITOLI, 2017).

Partindo pra década de 1980, uma década de grandes mudanças estava por vir. Nesta década, foi observado um crescimento explosivo na tecnologia de circuitos integrados CI, juntamente com progressos em confiabilidade em diversas frentes, da área militar e automotiva até a biomédica (TAN, 2017; AZARKHAIL; MODARRES, 2012). Estes fatos teriam relação direta com a utilização de computadores em automóveis, com a substituição de controladores eletrônicos em grandes sistemas de condicionamento de ar e com o crescimento do uso de semicondutores em televisores, que nesta década passou a ser completamente construída de semicondutores, da (TAN, 2017; MCLINN, 2011).

No início desta década, a abordagem tradicional, ainda realizava o desenvolvimento de modelos de vida, por meio da coleta do máximo possível de dados de falha de campo, para a construção de modelos estatísticos para os componentes (AZARKHAIL; MODARRES, 2012). Para os circuitos integrados CIs, os dados coletados mostraram uma forte correlação entre taxas de falha e complexidade dos CIs, sendo que durante um período esta complexidade pode ser medida pelo número de portas lógicas e transistores, sendo, posteriormente, incorporadas com sucesso nos modelos de vida destes componentes (AZARKHAIL; MODARRES, 2012). Entretanto, com o passar da década e com redução dos orçamentos e recursos para estes tipos de estudo, junto da extrema velocidade embutida pela produção em massa, testes de campo, que eram extremamente demorados e que demandavam grandes recursos, passam a não ser mais tão interessantes, pois surge uma necessidade de obtenção de informações de forma mais rápida e com menos esforço. Inicia-se então o caminho no sentido de metodologias de projeto e avaliação da causa raiz da falha, sendo que a modelagem por meio de testes de vida acelerados nasce deste movimento (TAN, 2017).

Apesar disto, a abordagem tradicional, utilizando taxas de falhas constantes e dados de campo para obtenção de taxas de falha de componentes, ainda estavam sendo bem utilizada. O manual militar MIL-HDBK-217 passa por mais duas atualizações e manuais para aplicações nas áreas de telecomunicações e automotiva, são desenvolvidos por meio de modificações do manual militar, como pode ser observado por exemplo, pela publicação em 1984 do “*Development of Reliability Prediction Models for Electronic Components in Automotive Applications*” e em 1987 do “*Automotive Electronic Reliability Prediction*” pela Sociedade de Engenheiros da Mobilidade, ou Sociedade dos Engenheiros Automotivos, do inglês, *Society of Automotive Engineers* (SAE) (MCLINN, 2011; FRANCESCO; FRANCESCO; PETRITOLI, 2017; IRIAS, 2018).

No final da década de 1980, o Centro para Engenharia Avançada de Ciclo de Vida, ou Centro de Engenharia de Ciclo de Vida Avançado, do inglês, *Center for Advanced Life Cycle Engineering* (CALCE), da Universidade de Maryland, foi premiado com um contrato, com vigência entre 1987-1990, para atualizar o MIL-HDBK-217. Entretanto, estudos realizados por este centro de pesquisa, concluíram que este manual deveria ser cancelado e o uso deste tipo de modelagem deveria ser desencorajado, como relatado por Pecht e Kang (2018). Este mesmo autor apresenta ainda um trecho da relatório final apresentado por este centro, onde

os mesmos fazem a seguinte recomendação: "...o manual MIL-HDBK-217, Predição de Confiabilidade de Equipamentos Eletrônicos, e sua progenitura, não devem ser utilizados já que os mesmos se mostraram não confiáveis e seu uso pode levar a predições de confiabilidade errôneas e enganosas..." (PECHT, 2008).

Uma tendência que surgiu nesta década foi o crescimento da aplicação do método Bayesiano na análise de dados probabilística, pois por meio desta abordagem era possível utilizar os dados disponíveis de manuais genéricos, opiniões de especialistas e experiências prévias com produtos similares para fazer uma função densidade de probabilidade chamada de distribuição anterior. Conforme apresentado em Tan (2017), Azarkhail e Modarres (2012), esta estrutura tornou possível atualizar este conhecimento prévio posteriormente, com apenas alguns poucos dados disponíveis. No princípio, a aplicação desta abordagem era limitada a modelos de confiabilidade simples, por causa da complexidade matemática dos algoritmos envolvidos; entretanto, posteriormente, com o desenvolvimento de ferramentas computacionais e técnicas avançadas e, com a revolução no poder computacional dos computadores pessoais, estas dificuldades foram superadas.

A essa altura, já na década de 1990, mesmo após as recomendações feitas pelo CALCE, no final da década de 1980, a última versão do manual MIL-HDBK-217 Rev F, publicado em 1991, sofreu duas revisões, em 1992 e 1995, sendo que a partir desta data o Departamento de Defesa cancelou este manual e não mais publicou sobre como estudar a confiabilidade de eletrônicos ou similares (PAGGI et al., 2016; FRANCESCO; FRANCESCO; PETRITOLI, 2017).

Rocha (2014), Tan (2017), McLinn (2011) relatam que o ritmo de desenvolvimento de circuitos integrados (CIs) atingiu seu ápice e, que novas empresas começaram a construir circuitos integrados especializados, e o Nitreto de Gálio (GaN) surgiu como concorrente do Silício em algumas aplicações. Além disso, explanam que o crescimento na utilização dos computadores individuais e o mercado dos computadores pessoais (PCs, do inglês, *Personal Computer*) ajudou a fazer com que a densidade dos CIs continuasse seguindo a Lei de Moore, ou seja, dobrando a cada 18 meses. Uma observação interessante sobre esse fenômeno foi a constatação de que grandes volumes de componentes comerciais frequentemente superavam, em qualidade e confiabilidade, pequenos lotes produzidos especialmente para fins militares (ROCHA, 2014).

Apesar da Física da Falha (PoF), ter sido uma abordagem apresentada antes da década de 1990, até então sua utilização para análise de confiabilidade ainda não tinha ganhado muitos adeptos, sendo que esta década marca o renascimento e o desenvolvimento generalizado desta abordagem (AZARKHAIL; MODARRES, 2012). Ainda segundo Azarkhail e Modarres (2012), de um lado, os grandes avanços nas ferramentas computacionais e computadores pessoais mais rápidos e, de outro lado, tecnologias de teste avançados em ciência dos materiais, aceleraram esta tendência. A abordagem da Física da Falha, estuda a causa e o efeito de processos e mecanismos físicos e químicos que resultam em degradação e falha de materiais e componentes, analisando e modelando cada mecanismo de falha induzido

pelo ambiente e pelo estresse de uso (IRIAS, 2018). Caminhando nesta direção, o Exército Americano, iniciou o Projeto de Física da Falha de Equipamentos Eletrônicos, contratou o Centro para Engenharia Avançada de Ciclo de Vida, em inglês CALCE, da Universidade de Maryland, sob a pessoa do Dr. Michael Pecht, como parte do processo (MCLINN, 2011).

Ainda no final da década de 1990, no ano de 1998, é publicado pelo Instituto de Engenheiros Eletricistas e Eletrônicos, ou Instituto de Engenheiros Eletroeletrônicos, do inglês, *Institute of Electrical and Electronics Engineers* (IEEE), por meio de sua sociedade de confiabilidade, o Padrão IEEE 1413-1998, o qual apresenta os elementos necessários para uma predição de confiabilidade digna de confiança. Para tal, predições de confiabilidade desenvolvidas segundo esta, devem possuir informações suficientes no que diz respeito a entradas, considerações, fontes de dados, metodologias e incertezas.

Já na década de 2000, no ano de 2002, o IEEE publica um Guia para Seleção e Utilização de Predições de Confiabilidade Baseadas no IEEE 1413. O padrão anterior não apresentava metodologias para desenvolver predições de confiabilidade, o que agora, com o guia publicado, passa a existir. O escopo deste guia são processos e metodologias para a condução de predições de confiabilidade para sistemas e equipamentos eletrônicos, com foco no *hardware*. Pecht (2008) enfatiza que estas duas publicações do IEEE supracitadas, mostram que havia pouco valor no uso do MIL-HDBK-217, 217-Plus, FIDES, e métodos de predição da progênie. Afirma ainda que métodos de Física da Falha seriam necessários para uma boa avaliação e predição de confiabilidade, os quais passam a se preocupar com a compreensão dos mecanismos de falha e das condições de uso.

A virada do século trouxe à tona problemas até então não tão importantes, como as questões de *software*, apresentadas por McLinn (2011). O autor explica que com a expansão da internet novos desafios relativos à confiança e segurança surgiram. Um exemplo disso, são os sistemas baseados na Web, que tornaram-se cada vez mais comuns, mas não se mostraram imunes à atuação de *Hackers*.

Neste momento da história da confiabilidade, novos produtos eram lançados cada vez mais em um intervalo menor, sendo que o tempo de desenvolvimento durante esta década foi reduzido pela metade, de 36 meses para 18 meses (MCLINN, 2011). Além disso, o autor relata que os consumidores começam cada vez mais se preocupar com as questões de confiabilidade dos produtos que consomem, rapidamente deixando de lado produtos com má reputação neste quesito.

A década de 2000, segundo McLinn (2011), ficou conhecida como a “Era dos Métodos Híbridos”. O método de estimação de máxima verossimilhança, ou Estimação de Máxima Verossimilhança, do inglês, *Maximum-Likelihood Estimation* (MLE), tornou-se uma das possibilidades para unir a abordagem PoF, que economizava tempo e dinheiro ao encontrar as causas raiz das falhas e reduzia a quantidade de dados necessários, às taxas de falha estatísticas tradicionais, que poderiam ser úteis para realização de predições probabilísticas de confiabilidade considerando as incertezas envolvidas. Para isso, era necessário a con-

fiança em mais dados; tendo estes sido esgotados, por meio de testes de vida acelerados, julgamento de especialistas, etc; e, de uma estrutura computacional apropriada, que permitisse que novos dados pudessem ser adicionados à análise. Em contraste aos métodos MLE, a abordagem Bayesiana proporcionava muitas características úteis, incluindo meios poderosos para incorporar conhecimento prévio, lidando com toda a distribuição da função de verossimilhança, cobertura razoável das incertezas e, trazendo a possibilidade de usar muitas formas diferentes de dados (julgamentos exatos, censurados, difusos, parcialmente relevantes e de especialistas). Ambas abordagens apresentadas foram muito utilizadas nesta época.

Para ilustrar um pouco melhor o histórico da confiabilidade, a Figura 4 apresenta marcos importantes nos progressos dos semicondutores de eletrônica de potência e da engenharia de confiabilidade, os quais estão intimamente ligados.

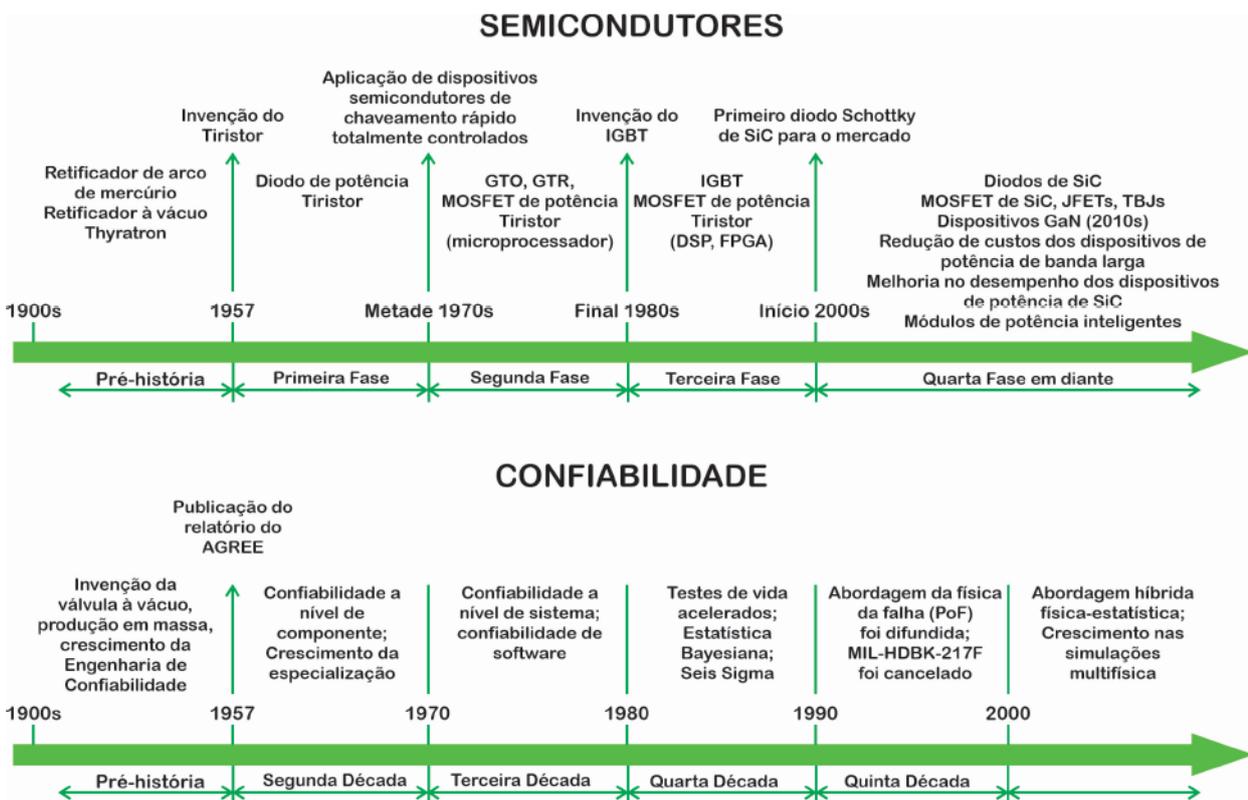


Figura 4 – Marcos dos progressos nos semicondutores de eletrônica de potência e da Engenharia de Confiabilidade. Fonte: Adaptada de Chung et al. (2015).

Por fim, percebe-se que a importância da confiabilidade ao final desta década fica muito clara, com a frase de Rocha (2014), que relata que, a confiabilidade já era, a esta altura, uma questão de sobrevivência de quase a totalidade das empresas.

Tendo finalizado o histórico da confiabilidade, desde seu início, no começo do século XX, até o final da década de 2000, parte-se na próxima seção, para apresentar um estado da arte deste assunto, com foco em Projeto para Confiabilidade, ou Projeto Baseado em Confiabilidade, do inglês, *Design for Reliability* (DfR) e, Prognósticos e Gerenciamento de Vida Útil,

ou Prognósticos e Gerenciamento de Vida Útil, do inglês, *Prognostics and Healthy Management* (PHM), que são os assuntos do momento no que diz respeito à abordagem de Física da Falha, ou estresse e danos.

2.4 Eletrônica de Potência, Confiabilidade e Física da Falha

A Eletrônica de Potência vem ao longo dos últimos anos tendo que se desenvolver cada vez mais, seja nas pesquisas por novos dispositivos, seja no aperfeiçoamento de dispositivos existentes. Isto se verifica no trabalho de Ma, Wang e Blaabjerg (2016), que afirma que a Eletrônica de Potência vem lidando continuamente com a pressão para se tornar cada vez mais barata e menor, por maiores densidades de potência, e, em alguns casos, operar em maiores temperaturas.

Além disso, a busca pela sociedade moderna por sustentabilidade e por sistemas cada vez mais eficientes passa pela Eletrônica de Potência, a qual converte energia elétrica de um estágio para outro (MA; WANG; BLAABJERG, 2016). Com uma boa aderência com esta necessidade, dispositivos baseados em Carbetto Silício (SiC) e Nitreto de Gálio (GaN), são a novidade do momento. Quando comparados com os dispositivos baseados em Silício (Si), tradicionais, os módulos de potência baseados em Carbetto Silício (SiC), por exemplo, são dispositivos de largura de banda ampla (WBG, do inglês, *Wide-Band-gap*) e de alta mobilidade eletrônica, o que permite a operação em frequências de comutação mais elevadas, levando a redução nos componentes de filtro magnéticos (Jafari et al., 2020; ZULAUF et al., 2019). Além disso, possuem baixas resistências térmicas de *chip* para dissipadores de calor, possibilitando um aumento na densidade de potência, como descrito em SEMIKRON (2018).

Desde a década de 50, no pós-guerra, uma busca incessante por maiores confiabilidades em dispositivos de potência é perseguida. Entretanto, com o advento destes novos materiais e encapsulamentos nos dispositivos de potência, cada vez menores e com maiores densidades de potência; além da utilização destes em aplicações críticas (por exemplo, aeroespacial, militar, *data centers*, veículos elétricos e por eletrônica militar) e a emergência de aplicações sob ambiente hostil e por longos períodos de operação (por exemplo, turbinas eólicas *onshore* e *offshore*, sistemas fotovoltaicos, ou Painéis Fotovoltaicos, do inglês, *Photovoltaic Panels* (PV), condicionamento de ar e sistemas de bombeamento), isto se torna uma questão cada vez mais importante (WANG et al., 2014).

A Eletrônica de Potência evoluiu de maneira demasiada nas últimas 4-5 décadas, a Figura 5 mostra a mudança de paradigma nesta área. Na década de 1970, William E. Newell definia a Eletrônica de Potência como a junção das três maiores disciplinas da engenharia elétrica, enquanto que hoje o centro está pautado na confiabilidade da Eletrônica de Potência, e, que envolve um conhecimento multidisciplinar (WANG et al., 2014).

A confiabilidade, como já foi dito, também não ficou para trás. No seu início, por volta

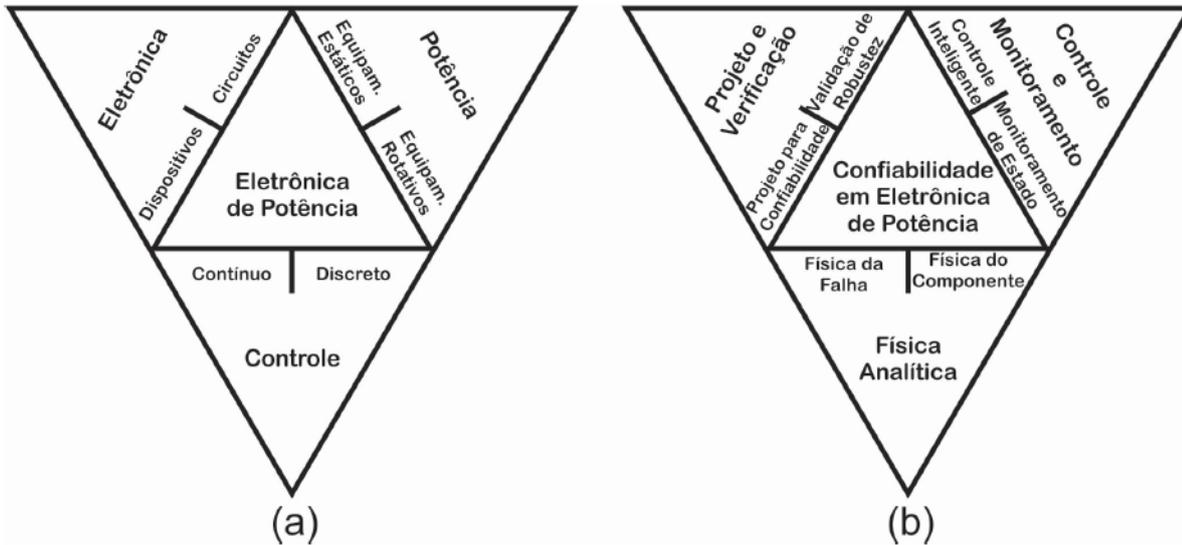


Figura 5 – (a) Eletrônica de Potência no passado. (b) Futuro da Eletrônica de Potência, com centro na Confiabilidade. Fonte: Adaptada de Wang et al. (2014).

da década de 1950, era pautada na abordagem tradicional. Como já citado anteriormente, em 1961, o Centro de Desenvolvimento Aéreo Rome (RADC), tendo exposto aos modelos de vida mecanicistas desenvolvidos para avaliar fadiga e fraturas causadas por falhas, introduziu o programa de física da falha (PoF), para lidar com a crescente complexidade dos equipamentos militares e, conseqüentemente, maior número de falhas observadas usando os mecanismos de falha subjacentes. (GOLDBERG; VACCARO, 1963; CHATTERJEE; MODARRES; BERNSTEIN, 2012). Entretanto, apenas na última década houve maiores avanços e uma maior utilização do mesmo, o que talvez possa ser atribuído à dificuldade em se obter informações dos fabricantes, principalmente em relação a materiais e processos utilizados na fabricação de dispositivos.

Durante muitos e muitos anos, o manual militar da Marinha sobre *Reliability Prediction of Electronic Equipment* (MIL-HDBK-217 Rev. A), publicado pela primeira vez em 1965, e atualizado por muitas vezes; até a sua versão final (Rev. F), em 1995, o qual tinha como propósito estabelecer e padronizar métodos para estimação da confiabilidade inerente de componentes eletrônicos e sistemas; se tornou um padrão para realização de predições de confiabilidade (FRANCESCO; FRANCESCO; PETRITOLI, 2017; TAN, 2017).

Esta abordagem apresentava em seus manuais, taxas de falhas constantes, baseadas em distribuição de falhas exponencial, o que ficou claro, no final da década de 1980, que por vezes não levavam a resultados assertivos; com o relatório publicado pelo Centro para Engenharia Avançada de Ciclo de Vida, em inglês (CALCE), da Universidade de Maryland, dizendo que este manual deveria ser cancelado e o uso deste tipo de modelagem deveria ser desencorajado, como relatado por Pecht e Kang (2018), já que os mesmos se mostraram não confiáveis e que seu uso poderia levar a predições de confiabilidade errôneas e enganosas.

Com o passar dos anos, como relatado por Chatterjee, Modarres e Bernstein (2012), tem-

se o entendimento de que uma abordagem cujo objetivo é estudar a causa e efeito dos processos e mecanismos físicos e químicos que resultam em degradação e falha de materiais e componentes e, como descrito por Wang et al. (2014), analisar e modelar cada mecanismo de falha induzido pelo ambiente ou pelos estresses de uso, seria uma boa alternativa para melhoria da confiabilidade de dispositivos e sistemas. Entretanto, o entendimento dos mecanismos de falhas fundamentais de dispositivos eletrônicos de potência, seu impacto na confiabilidade afetada por estressores multi-físicos (por exemplo, temperatura, umidade, vibração, radiação cósmica, etc.), e as interações entre eles durante a operação ainda é deficiente (MA; WANG; BLAABJERG, 2016). Além disso, este autor ainda afirma que a modelagem do impacto e a necessidade de um avanço nos métodos de verificação de confiabilidade com eficiência de tempo, juntamente com a demanda da indústria para reduzir os custos de desenvolvimento, são grandes desafios científicos.

Uma pesquisa conduzida por Yang et al. (2011) foi realizada com 56 empresas dos mais diversos ramos da indústria (fabricantes de componentes eletrônicos, de acionamentos para motores, setores aeroespacial e automotivo, entre outros), sobre a relevância da confiabilidade em sua áreas. Segundo esta pesquisa, 93% das empresas demonstraram que estudos nesta área eram essenciais para elas; entretanto, metade destes se mostraram insatisfeitos com seus métodos de monitoramento de confiabilidade. Tais resultados nos levam a crer que, a pesquisa de métodos de predição de confiabilidade mais realistas e precisos, análise, e caracterização da confiabilidade se mostram cruciais para a indústria, especialmente quando os sistemas eletrônicos são sujeitos a cenários onde agentes do meio ambiente podem acelerar a degradação dos componentes e reduzir sua vida útil (IRIAS et al., 2017).

Dentre os diversos aspectos pertinentes a predições de confiabilidade em dispositivos de potência e necessidades de avanços ainda necessários apresentados até o momento, será apresentada uma vasta revisão bibliográfica, na qual será mostrado o estado da arte das abordagens, métodos, modelos de vida de IGBTs e capacitores, bem como haverá uma abordagem crítica para correlacionar tais trabalhos ao contexto da nova topologia de conversor proposta por de Castro Júnior et al. (2012).

Desse modo, pretende-se caminhar num sentido de maior entendimento no que diz respeito dos mecanismos de falhas fundamentais de dispositivos eletrônicos de potência, seu impacto na confiabilidade afetada por estressores multi-físicos (por exemplo, temperatura, umidade, vibração, radiação cósmica, etc.), e as interações entre eles, o que é extremamente essencial para a realização de avanços nesta área de estudo.

2.5 Seleção e utilização de métodos de predição de confiabilidade baseados no padrão IEEE 1413

Como já apresentado no breve histórico da confiabilidade, no ano de 1998, é publicado pelo IEEE, o qual passou por uma revisão no ano de 2010, o Padrão IEEE 1413-2010; que

apresenta os elementos necessários para uma predição de confiabilidade digna de confiança. Para tal, predições de confiabilidade desenvolvidas segundo esta, devem possuir informações suficientes no que diz respeito a entradas, considerações, fontes de dados, metodologias e incertezas.

Este documento não fornece instruções de como desenvolver uma predição de confiabilidade, desta forma, no ano de 2012, o IEEE publica um Guia para Seleção e Utilização de Predições de Confiabilidade Baseadas no IEEE 1413. O escopo deste guia são processos e metodologias para a condução de predições de confiabilidade para sistemas e equipamentos eletrônicos, com foco no *hardware*.

O guia consiste basicamente de uma apresentação de conceitos prévios e definições da área de confiabilidade, da apresentação de métodos de predição de confiabilidade e, por fim, de modelos de confiabilidade de sistemas. Quanto ao método de predição a ser utilizado, segundo Irias (2018), o padrão IEEE 1413.1 afirma que qualquer método de predição de confiabilidade pode ser usado para determinar o tempo de vida útil de dispositivos eletrônicos, incluindo métodos baseados em manuais, em física da falha, em dados empíricos ou de campo e em análises de similaridade, sendo necessária uma análise com a devida profundidade para determinar qual o método adequado para cada caso.

Primeiramente, para que uma predição de confiabilidade seja executada, o Padrão IEEE 1413-2010 estabelece alguns elementos necessários para esta predição de confiabilidade, os quais são resumidamente apresentados na Figura 6.



Figura 6 – Os oito elementos necessários para a decisão sobre os métodos de confiabilidade a serem utilizados. Fonte: Adaptada de Elerath e Pecht (2012).

Com relação a algumas considerações sobre a seleção dos métodos de predição de confiabilidade, IEEE (2010) apresenta os seguintes fatores adicionais, quais sejam:

- Tecnologia do produto: se a tecnologia do produto for similar a de produtos anteriores, métodos de predição que utilizam dados históricos podem ser apropriados; do

contrário, pode ser necessário o desenvolvimento de novos modelos;

- ❑ Consequências de falhas do sistema: a precisão necessária para a predição depende das consequências sociais e comerciais de uma falha. Em geral, quanto maior o risco, maior a precisão desejada;
- ❑ Criticidade da falha: Nem sempre a falha de um item/componente implica numa falha do sistema. Além disso, as probabilidades de ocorrência de cada falha são variáveis, sendo mais razoável, investir maiores recursos avaliando os modos de falha com consequências mais severas e/ou de maior probabilidade de ocorrência;
- ❑ Recursos disponíveis: a disponibilidade de recursos pode interferir na escolha, incluindo tempo, orçamento, e informações. Por vezes, alguns métodos podem exigir informações de engenharia não disponíveis, por exemplo, dados históricos ou de teste, ou até mesmo informações conhecidas apenas pelo fabricante, caso o estudo não esteja sendo realizado pelo mesmo;
- ❑ Influências externas: Empresas podem padronizar métodos de confiabilidade para um determinado produto ou tipo de produto. Outras podem exigir um determinado método, ou precisões que implicam em determinados métodos. Pode haver um viés a favor ou contra determinado método, por parte dos consumidores ou da organização de desenvolvimento, entre várias outras possibilidades de influências externas.

Tendo conhecimento dos requisitos necessários para a predição de confiabilidade, dá-se continuidade, na próxima seção, para uma apresentação dos métodos de predição de confiabilidade propriamente ditos.

2.6 Métodos de Predição de Confiabilidade

Nesta seção, é apresentada uma síntese das seções de métodos de predição de confiabilidade e modelos de confiabilidade de sistemas, as quais se referem a uma avaliação sobre as informações de engenharia (requisitos de confiabilidade, arquitetura de sistema, ambiente de operação, perfil de operação, modos, mecanismos e modos de falha) a serem utilizadas nas predições de confiabilidade. Em seguida é realizada uma discussão a respeito dos métodos de predição baseados em dados de campo e de teste, do método baseado em estresse e danos e, finalmente, métodos baseados em manuais.

2.6.1 Predições Baseadas em Dados de Campo

A predição baseada em dados de campo, conforme prescrito em IEEE (2003), é um método mais apropriado para itens já em operação (por exemplo, para planejamento de logística, reserva de garantia, dimensionamento de departamento de reparos e futuras ações

corretivas), além de ser utilizado também para comparar as predições de confiabilidade obtidas por meio de dados de teste. Os dados de campo podem ser de vários tipos e níveis de qualidade, como por exemplo: dados de envio e retorno à fábrica, rastreamento do tempo de instalação, horas de operação e tempo de falha para cada unidade em operação.

Para a realização de uma predição confiável de confiabilidade baseada em dados de campo, além de diversas outras informações como informações do ambiente de operação, por exemplo, estimativas do tempo antes da falha para itens em falha e de tempo de operação acumulado para itens ainda em operação são necessárias. Assim, pelo menos o tempo de operação inicial, o histórico do ciclo de vida e perfil de operação (junto do ambiente de operação), e o tempo de falha (ou tempo acumulado de operação, caso o item não tiver falhado), seriam informações conhecidas (IEEE, 2003).

Deve-se atentar ainda para algumas situações bem importantes. Nos dados de campo, as informações são bem diversas, unidades com diferentes tempos de instalação, de falha e de operação, além de possuir informações de itens em falha e ainda em operação. Além disso, as causas, mecanismos e modos de falha dos itens podem ser os mais variados, sendo ideal que o registro destes seja realizado e esteja disponível para a condução das análises de confiabilidade, o que na maioria das vezes não acontece. Por fim, para que os dados tenham significância estatística, deve-se possuir informações sobre um número mínimo de itens, para que a predição possua um determinado nível de confiança.

2.6.2 Predições Baseadas em Dados de Teste

Predições baseadas em dados de teste consistem basicamente de submeter componentes, subsistemas ou sistemas às condições relacionadas ao ambiente operacional real, embora em ambiente de teste, de forma a reproduzir modos e mecanismos de falha dominantes, que potencialmente acontecerão em campo quando da utilização destes, sem alterar os mecanismos de falha ou no sentido de conhecer os limites de condições de uso para os quais os mecanismos de falha não se alteram. O ideal é que os mesmos sejam realizados em um ambiente de operação típico, que consiga incluir as falhas de fontes como intervenção humana, térmicas, eletromagnéticas, umidade, etc, e, garantir que falhas que não são típicas no ambiente de operação sejam evitadas. Estes testes podem ser acelerados ou não, e, por vezes são utilizados testes acelerados devido exatamente a esta possibilidade de redução do tempo necessário para a observação de falha. Além disso, estas predições podem ser utilizadas tanto em conjunto com outros métodos, quanto para validação de outras metodologias.

Estes testes devem ser bem planejados, de forma que os dados obtidos sejam confiáveis, e que representem de maneira satisfatória os modos e mecanismos de falhas que efetivamente ocorrerão quando da utilização destes em campo. Para tal, a IEEE (2003) indica que o banco de dados destes devem conter datas e tempos de início e fim dos testes, tempo de falha, condições ambientais, transientes, duração dos transientes e respostas unitárias. Devem incluir ainda ensaios, a serem conduzidos em ambiente típico, de forma a incluir,

fontes de falha como intervenção humana, ambiente térmico, distúrbios eletromagnéticos, umidade; e evitar outras falhas que além das típicas do ambiente de operação, que poderiam reduzir a confiabilidade real dos componentes, subsistemas ou sistemas em estudo.

Quando do planejamento e realização destes e/ou quaisquer outros testes, deve-se atentar ainda para as questões de confiabilidade estatística dos testes realizados. Para isto, o número de unidades sob teste deve ser calculada conforme os níveis de confiança desejados para o teste em questão.

2.6.3 Predições Baseadas em Estresse e Danos

Abordagens de predição baseadas em estresse e danos, têm como objetivo obter a distribuição de falha de componentes e sistemas, avaliando locais individuais de falhas, seus modos, mecanismos e causas raiz. Inúmeros são os modelos existentes para avaliação dos diversos mecanismos de falhas já bem conhecidos da comunidade acadêmica, entretanto, estudos na área estão continuamente sendo realizados, técnicas e modelos para avaliação de novos e também de conhecidos mecanismos de falhas continuam a ser desenvolvidos e para que estes métodos sejam aceitos os mesmos precisam ser validados e suas limitações conhecidas (IEEE, 2003).

Segundo o IEEE (2003), predições de confiabilidade baseadas em modelos de estresse e danos dependem do entendimento dos modos nos quais um sistema falha, dos mecanismos que induzem tais falhas, nas condições de carga que podem produzir estas falhas e nos locais que são vulneráveis aos mecanismos de falha dos sistemas. Além disso, faz-se uso de informações das características dos componentes e/ou sistemas, como geometria, material de construção, requisitos operacionais e de operação (por exemplo, dissipação interna de calor, tensão e corrente), e condições ambientais (por exemplo, temperatura ambiente, vibração e umidade relativa) da aplicação.

O método pode ser limitado pela disponibilidade e precisão dos modelos para quantificar os tempos até falha do sistema, além da habilidade de combinar múltiplos modelos de falha para um único local de falha ou a habilidade de combinar os resultados de um mesmo modelo para múltiplas condições de estresse (IEEE, 2003). Neste sentido, algumas ferramentas são utilizadas para complementar os resultados obtidos por meio dos modelos de tempo de vida. A variabilidade do tempo até a falha pode ser obtida, por exemplo, por meio de uma abordagem sistemática, como a análise de Monte Carlo e dois métodos utilizados para combinar danos de diferentes modelos e estresses são o método de superposição de dano incremental e o método de acumulação linear, *Miner's Rule* (IEEE, 2003).

2.6.4 Predições Baseadas em Manuais

Como já citado anteriormente, abordagens baseadas em manuais são métodos de predição de confiabilidade que são apropriados para sistemas e componentes que apresentam

taxas de falhas constantes, que modelam apenas falhas aleatórias, com distribuição exponencial (PECHT, 1996; NASH, 1993). Desta forma, a mortalidade infantil e o desgaste, mostrados na Figura 15 (apresentada em detalhes na subseção 2.8.4), não são considerados, o que pode conduzir a erros na predição de confiabilidade. Desta forma, este método de predição não é adequado para o que se pretende neste trabalho, que tem como foco a parte da curva referente ao desgaste.

Apresentam informações com valores de taxas de falhas constantes genéricas, para componentes, em operação ou não, submetidos à uma determinada condição ambiental e de estresse, além de fatores multiplicativos para ajustar as condições ambientais genéricas às condições ambientes, de operação e estresse dos componentes em questão para condições de operação ou não (IEEE, 2003).

Um dos primeiros manuais utilizados foi o MIL-HDBK-217, que tinha como propósito estabelecer e manter métodos uniformes e consistentes para estimar a confiabilidade intrínseca de sistemas e equipamentos eletrônicos militares, além de estabelecer uma base comum para comparação e avaliação de predições de confiabilidade de projetos relacionados ou competitivos (HANDBOOK, 1998).

Durante muitos e muitos anos, o manual militar da Marinha sobre *Reliability Prediction of Electronic Equipment* (MIL-HDBK-217 Rev. A), publicado pela primeira vez em 1965, e atualizado por muitas vezes; até a sua versão final (Rev. F), em 1995, tendo se tornado um padrão para realização de predições de confiabilidade, até que este foi cancelado pelo Departamento de Defesa dos EUA e teve sua utilização não recomendada (FRANCESCO; FRANCESCO; PETRITOLI, 2017; TAN, 2017; PAGGI et al., 2016; FRANCESCO; FRANCESCO; PETRITOLI, 2017).

Enquanto o manual militar ainda estava em utilização, diversas companhias consideravam que o mesmo não atendia suas necessidades específicas na totalidade, e portanto, desenvolveram seus próprios manuais, para seus produtos e sistemas, mas que na maioria dos casos se tratavam de uma adaptação da filosofia de ajuste de curva dos dados de falha de campo a um modelo na forma da equação (2) (IEEE, 2003). Em que λ_P é a taxa de falha calculada para o componente, λ_G é a taxa de falha genérica assumida para o componente para uma determinada condição ambiental, operacional e de estresse, e π_i é um conjunto de fatores de ajuste para as condições ambientais, operacionais e de estresse reais.

$$\lambda_P = f(\lambda_G, \pi_i). \quad (2)$$

Conforme mostrado por Irias (2018), a Tabela 2 apresenta diversas normas baseadas em manuais e suas respectivas áreas de aplicação.

Apesar das similaridades entre os manuais citados, cada um destes apresenta algumas particularidades, que os tornavam mais apropriados para aplicações específicas para as quais os mesmos foram desenvolvidos.

Tabela 2 – Normas de predição de confiabilidade baseadas em manuais e respectivas áreas de aplicação.

Norma	Aplicação
MIL-HDBK-217	Militar
Telcordia SR-332	Telecomunicações
CNET	Militar
RDF-93 e 2000	Equipamentos Civis
SAE Reliability Prediction	Automotiva
Method	Telecomunicações
BT-HRD-5	Produtos Siemens
Siemens SN29500	Telecomunicações
NTT Procedure	Comercial e Militar
PRISM	Aeronáutica e militar
FIDES	Aeronáutica e militar

Fonte: (WHITE, 2008)

A abordagem FIDES, como apresentado por Marin e Pollard (2005), foi desenvolvida por um consórcio de companhias aeronáuticas de defesa e comerciais, com o objetivo de prever as taxas de falhas constantes, da porção de vida útil da curva da banheira, a qual é apresentada em detalhes na subseção 2.8.4. Modela falhas intrínsecas e extrínsecas, como resultantes da especificação dos equipamentos, projeto, produção e integração. Além disso, considera falhas resultantes do desenvolvimento, processo de manufatura e sobrecargas relacionadas à aplicação, como sobrecargas elétricas, mecânicas e térmicas, mas não modela falhas relativas a *software*, a manutenções preventivas não realizadas ou manuseio incorreto e transporte.

A metodologia de predição PRISM, por outro lado, tenta levar em consideração os fatores que contribuem para a confiabilidade do sistema pela avaliação dos processos relacionados a diferentes causas de falha e pela aplicação de métodos bayesianos com dados empíricos (MARIN; POLLARD, 2005; IRIAS, 2018). Apesar de trazer uma predição também a nível de sistema, os componentes são os principais elementos de análise; e, modela falhas operacionais, não operacionais e cíclicas de capacitores, diodos, circuitos integrados, resistores, *software*, tiristores e transistores, utilizando uma combinação de fatores multiplicativos e aditivos (MARIN; POLLARD, 2005).

Ao longo da utilização desta metodologia, foram percebidas diversas limitações existentes na aplicação e nos resultados obtidos por meio desta e, portanto, estas normas sofreram diversas críticas. De maneira mais específica, em relação ao manual militar MIL-HDBK-217F, são apresentadas as críticas mais duras sumarizadas de diversos trabalhos por (MCLEISH, 2010) e outras fontes, como segue:

1. A modelagem de eventos de falha como aleatórios, por meio da distribuição exponencial, desconsiderava, desta forma, a mortalidade infantil e o desgaste (NASH, 1993; PECHT, 1996);

2. Normalmente há baixa correlação entre previsões de confiabilidade empíricas e o desempenho de campo, a medida que essas não levam em consideração a física ou a mecânica da falha. Desta forma, não trazem informações que possam contribuir no controle dos mecanismos de falha, além de serem incapazes de avaliar novas tecnologias, para as quais não há um histórico de campo;
3. Utilizam dados médios, genéricos, da indústria, e não de um fornecedor ou dispositivo específico;
4. Há demasiada ênfase no modelo de Arrhenius e na temperatura de regime como fator principal para falha de componentes eletrônicos, atribuindo menor relevância aos demais estressores chave, como: ciclos de temperatura, umidade, vibração e choque, os quais não são modelados individualmente;
5. Excesso de ênfase nas falhas de componentes, apesar de alguns dados mostrarem que grande parte das falhas eletrônicas se devem à questões não modeladas, como: erros de projeto, defeitos de montagem nas PCB, falhas em soldas e interconexões, erros de *software*, entre outras.
6. Extremamente desatualizada no que diz respeito a novos componentes e aos avanços da tecnologia, visto que teve sua última atualização em 1995;
7. Apresenta previsões pessimistas, imprecisas e geram projetos conservadores e mais caros, além de não incluírem modelos de falha de componentes comuns, como os IGBTs (BAILEY et al., 2008; SONG; WANG, 2013).

2.7 Modelos de Confiabilidade de Sistemas

Após a obtenção da previsão de confiabilidade a nível de componente, é necessário obter a confiabilidade a nível de sistema e, para isto, podem ser utilizadas diversas técnicas, como o Diagrama de Blocos de Confiabilidade, Análise por Árvore de Falhas, Confiabilidade de Sistemas Reparáveis e Simulação de Monte Carlo, por exemplo.

2.7.1 Diagrama de Blocos de Confiabilidade

O diagrama de blocos de confiabilidade, representa a relação lógica dos ou subsistemas componentes de um sistema. Estes podem estar em série, em paralelo, redundância com sistema de prontidão (*stand-by*), k de n sistemas, ou podem ser sistemas complexos, sendo que a confiabilidade destes pode ser analisada utilizando os princípios de teoria de probabilidade. Apesar dos sistemas serem classificados como série ou paralelo, por exemplo, os componentes ou subsistemas dos mesmos não precisam estar fisicamente conectados em série ou paralelo, para serem classificados de uma forma ou de outra, a classificação se refere

ao funcionamento ou não do sistema em relação ao funcionamento ou não dos componentes e subsistemas (IEEE, 2003).

2.7.1.1 Sistemas Série

A Figura 7 mostra a representação de um sistema série, os quais são sistemas em que a falha de qualquer um dos componentes e/ou subsistemas do mesmo levam à falha deste.



Figura 7 – Representação de um sistema série em diagrama de blocos. Fonte: Adaptada de IEEE (2003).

O cálculo da confiabilidade de sistemas a partir da análise da confiabilidade dos componentes e/ou subsistemas é mostrado em 3.

Independente da distribuição de falha dos componentes e/ou subsistemas do sistema, a confiabilidade de um sistema série é o produto das confiabilidades dos componentes do mesmos. Entretanto, nas abordagens tradicionais isto é extrapolado para a taxa de falhas e MTBF, porém esta extrapolação só é válida para o caso de todos os componentes e/ou subsistemas apresentarem distribuição de falhas do tipo exponencial, o que na maioria das vezes não acontece. Desta forma, esta utilização é desencorajada.

$$R_{sist}(t) = R_1(t) \cdot R_2(t) \dots R_n(t) = \prod_{i=1}^n R_i(t), \quad (3)$$

em que $R_{sist}(t)$ representa a confiabilidade do sistema; $R_i(t)$ representa a confiabilidade do componente e/ou subsistema i e i representa o número que identifica o componente e/ou subsistema.

2.7.1.2 Sistemas Paralelo

A Figura 8 mostra a representação de um sistema paralelo, os quais são sistemas em que apenas a falha de todos os componentes e/ou subsistemas do mesmo levam à falha deste. Eles são conhecidos, também, como sistemas $(1, n)$ ou 1 de n , sendo necessário apenas um componente ou subsistema para que este esteja operacional.

O cálculo da confiabilidade do sistema a partir da confiabilidade dos componentes e/ou subsistemas é expresso por

$$R_{sist}(t) = 1 - F_{sist}(t) = 1 - \prod_{i=1}^n [1 - R_i(t)]. \quad (4)$$

em que $F_{sist}(t)$ é a inconfiabilidade do sistema.

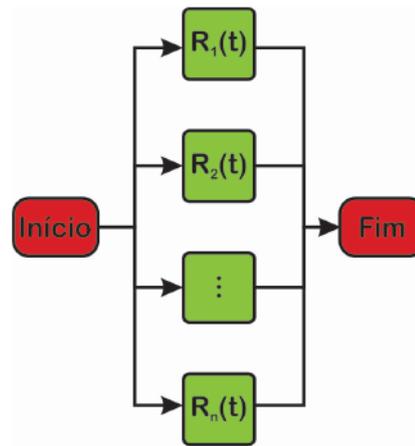


Figura 8 – Representação de um sistema paralelo em diagrama de blocos. Fonte: Adaptada de IEEE (2003).

2.7.1.3 Sistemas *Stand-by* ou Sistemas Em Prontidão

A Figura 9 mostra a representação de um sistema *Stand-by* ou sistema em prontidão. Neste tipo de sistema, existem um ou mais componentes de *stand-by*, *stand-by m* de *n*, em que apenas *m* componentes e/ou subsistemas precisam estar em estado ativo para o funcionamento do sistema. No exemplo apresentado, tem-se um sistema (1, 2) ou 1 de 2, ou seja, apenas uma unidade precisa estar no estado ativo para o perfeito funcionamento do sistema (DENNING, 2012).

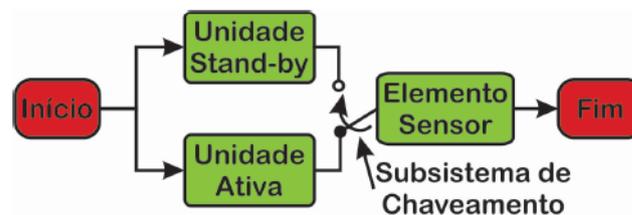


Figura 9 – Representação de um sistema *Stand-by* ou em prontidão em diagrama de blocos. Fonte: Adaptada de IEEE (2003).

Caso haja uma falha da unidade ativa, existe um subsistema de detecção de falha, elemento sensor, o qual é responsável por acionar o subsistema de comutação, que coloca então a unidade de *stand-by* para operar em substituição à unidade em falha (IEEE, 2003). Deve-se lembrar que neste tipo de sistema, fica-se sujeito às confiabilidades dos sistemas de detecção e comutação, pois o funcionamento destes é essencial para que o sistema continue operando em caso de falha da unidade ativa.

2.7.1.4 Sistemas *k* de *n*

Este tipo de sistema, que consiste de *n* componentes e/ou subsistemas é chamado de (*k*, *n*), ou sistema *k* de *n*, onde o sistema opera se pelo menos *k* componentes estão no estado

operacional. É bem parecido com os sistemas paralelos, mas enquanto no primeiro é necessário um número k de componentes e/ou subsistemas para que o sistema opere, enquanto no segundo apenas um componente é suficiente, ou seja, os sistemas paralelos são um caso particular do sistema k de n , para $k = 1$. Um exemplo de um sistema k de n é mostrado na Figura 10.

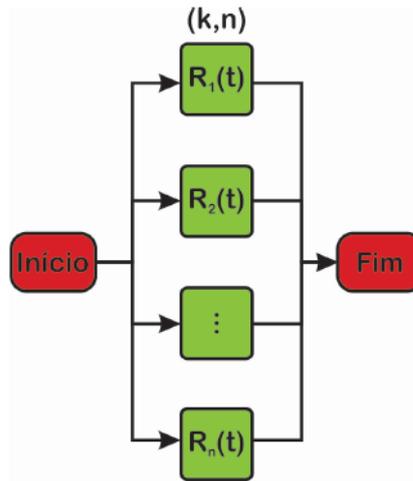


Figura 10 – Representação de um sistema k de n em diagrama de blocos. Fonte: Adaptada de IEEE (2003).

Um exemplo de utilização deste tipo de representação pode ser verificada no trabalho apresentado por Zhou, Wang e Blaabjerg (2018), onde um conversor de 5 kW (sistema 5 de 6) é formado de 6 conversores de 1 kW em paralelo, ou seja, enquanto ao menos cinco dos seis conversores estiverem funcionando o sistema estará operacional.

É importante salientar que a função de confiabilidade não é facilmente calculável para sistemas que possuam componentes e/ou subsistemas com funções de distribuição de falha diferentes (IEEE, 2003).

2.7.1.5 Sistemas Complexos

Alguns sistemas não podem ser decompostos em estruturas série-paralelo, estes são chamados de sistemas complexos, e, um exemplo de sistema complexo é apresentado na Figura 11. Para a obtenção da confiabilidade destes sistemas, o IEEE (2003) apresenta três formas: o método da enumeração completa, o método da probabilidade condicional e a metodologia dos conjuntos de corte.

Em que: A , B , C , D e E são componentes e/ou subsistemas.

No primeiro deles, por exemplo, cria-se uma espécie de tabela verdade, como as utilizadas em circuitos lógicos, na qual lista-se todas as combinações possíveis de componentes e/ou subsistemas, em falha e em operação, e qual seria a condição do sistema (operacional ou em falha) para cada uma destas possíveis condições dos subsistemas. Gera-se, então, uma espécie de equação booleana. Para cada situação possível, calcula-se o produto das

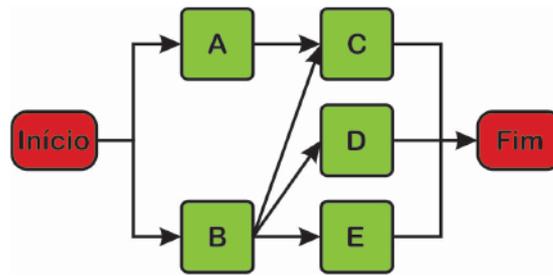


Figura 11 – Representação de um sistema complexo em diagrama de blocos. Fonte: Adaptada de IEEE (2003).

confiabilidades de cada componente e/ou subsistema e, com base nestas, obtém-se a confiabilidade do sistema, como sendo a soma de todas as combinações para as quais o sistema está no estado operacional (IEEE, 2003).

Os sistemas atuais normalmente não possuem estruturas do tipo simplesmente série-paralelo, ou seja, seriam classificados como sistemas complexos. Desta forma, como pode-se perceber apesar dos diagramas de bloco de confiabilidade serem de fácil entendimento e, de representação gráfica bastante intuitiva, podem não ser a técnica mais recomendada para ser utilizadas em sistemas complexos com um grande número de componentes e com diferentes distribuições de falha, pois a análise de confiabilidade pode se tornar bastante trabalhosa.

Como apresentado em Johansson (2013) e Chung et al. (2015), os diagramas de bloco de confiabilidade apresentam várias vantagens, como por exemplo a simplicidade de construção a partir do diagrama funcional do sistema e a possibilidade de lidar com a maioria de configurações de sistemas (série, paralelo, redundante, em prontidão), o que explica alguns dos motivos de serem tão utilizados. Entretanto, apresentam algumas limitações, como por exemplo, o fato de em geral possuírem utilização limitada a sistemas não-reparáveis, limitações para considerar eventos externos (por exemplo, fator humano) e requerem um modelo probabilístico de desempenho para cada elemento do diagrama.

2.7.2 Simulação de Monte Carlo

A simulação de Monte Carlo utiliza modelagem estatística e amostragem aleatória, por meio de algoritmos, para estimar funções matemáticas e imitar a operação de sistemas complexos. Foi idealizada pelo matemático Stanislaw Ulam, que tentou determinar as probabilidades de sucesso de uma determinada jogada num jogo de paciência utilizando a análise combinatória tradicional, o qual, após exaustivas tentativas, percebeu que uma abordagem mais prática seria realizar inúmeras jogadas e contar quantas vezes cada resultado ocorria (NASSER, 2012). O método foi formalizado em 1949, por meio da publicação do artigo “*Monte Carlo Method*”, de John Neumann e Stanislaw Ulam (SOBOL, 1994).

Kroese et al. (2014) explica porque a simulação de Monte Carlo é tão popular nos dias de

hoje, apresentando algumas justificativas para sustentar tal afirmação. Segundo o mesmo, esta técnica é de fácil utilização e possui boa eficiência, tendendo a ser simples, flexível e escalável, podendo, por exemplo, reduzir bastante a complexidade de modelos de sistemas físicos complexos. Além disso, tem a aleatoriedade como vantagem, pois sua aleatoriedade não só é essencial para sistemas reais, quanto é de grande benefício para o cálculo numérico determinístico, por exemplo, quando utilizado em otimizações.

O Guia IEEE 1413.1, apresenta esta técnica como sendo uma ferramenta poderosa, que permite os engenheiros a realizar estudos sobre o comportamento e desempenho de sistemas complexos, difíceis de se analisar de forma analítica. Caso os parâmetros de desempenho de componentes e subsistemas sejam conhecidos e, se caso também se saiba que estes seguem certas distribuições de probabilidade, o comportamento do sistema pode ser estudado considerando ou “sorteando”, como a simulação de Monte Carlo faz, os valores possíveis destes parâmetros utilizando as distribuições conhecidas. A confiabilidade de um sistema pode ser calculada simulando o desempenho do sistema usando a geração de números aleatórios e determinando a porcentagem dos resultados de desempenho bem-sucedidos do sistema (IEEE, 2003).

O Fluxograma da Figura 12 demonstra as etapas da simulação de Monte Carlo para a estimação de confiabilidade de um sistema. A seguir, de forma, a explicar melhor o fluxograma, são enumerados os seguintes passos:

1. O primeiro passo é a definição do número (N) de vezes que o experimento será realizado, sendo que este número deve ser definido em função da nível de confiança desejado para a estimação;
2. Na sequência, deve-se identificar os parâmetros aleatórios do sistema, por exemplo, geometria de um componente, propriedades físico-químicas dos componentes, etc;
3. Para os parâmetros aleatórios, assume-se as distribuições (Weibull, normal, log-normal, etc) adequadas a cada componente, ou seja, as que representam como os valores deste parâmetros variam;
4. Cria-se um contador, faz-se a inicialização do mesmo e entra-se em um laço de repetição;
5. Gera-se um número uniformemente distribuído para cada variável aleatória;
6. Gera-se ou “sorteia-se” cada variável aleatória, dentro de suas respectivas distribuições;
7. Utilizando o conjunto de variáveis aleatórias (parâmetros) gerado, faça a avaliação de desempenho do sistema;
8. Examine o valor de performance obtido e determine se o mesmo é um sucesso ou falha;

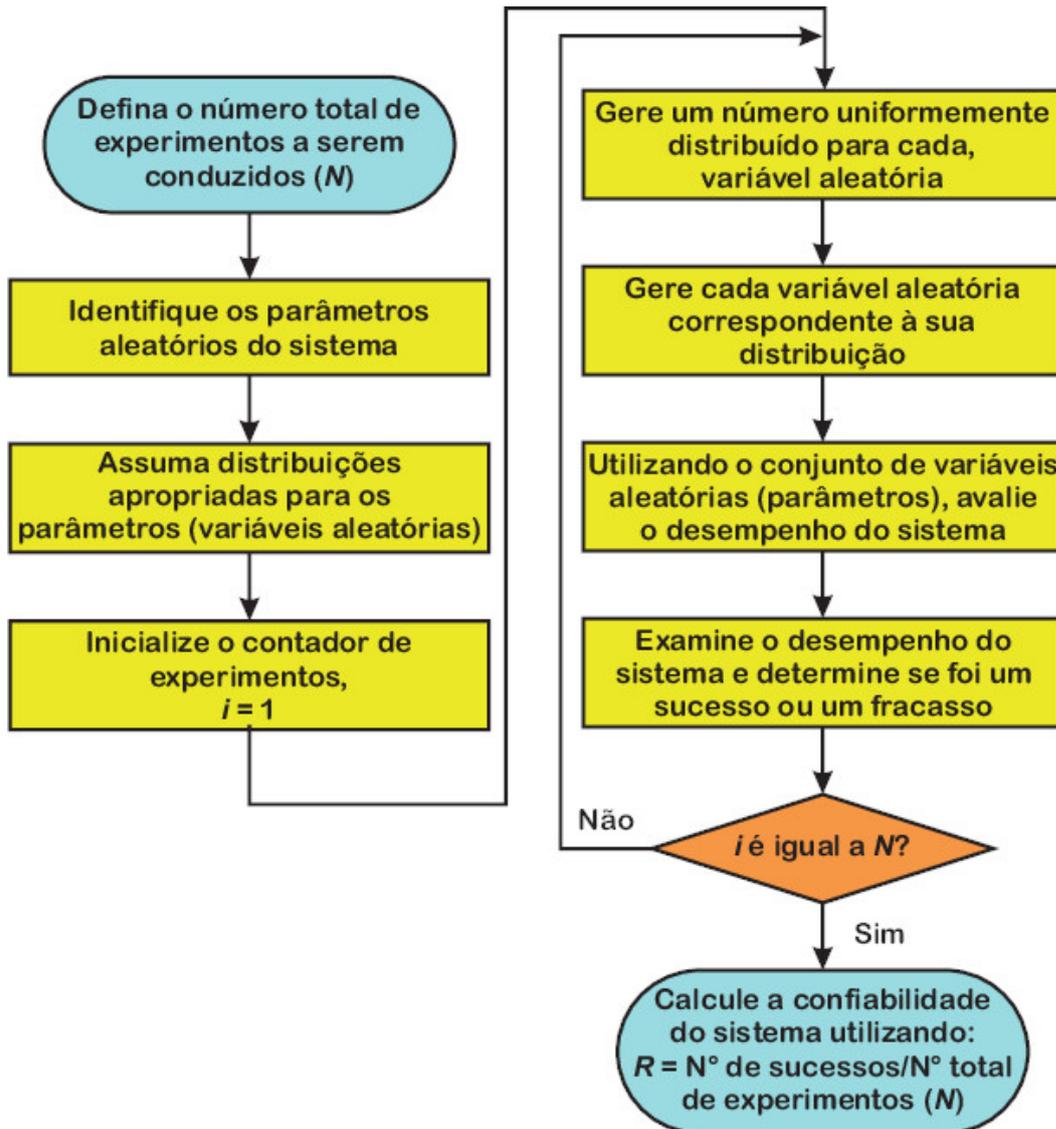


Figura 12 – Fluxograma da simulação de Monte Carlo para estimação de confiabilidade de um sistema. Fonte: Adaptada de IEEE (2003).

9. Executa-se o laço repetidas vezes, até que a condição de finalização do mesmo seja alcançada, ou seja, que o mesmo seja repetido (N) vezes;
10. Quando a condição de finalização é satisfeita, calcula-se a confiabilidade do sistema, dividindo-se o número de experimentos com sucesso pelo número total de experimentos.

Este fluxograma e o método pode ser ligeiramente alterado, dependendo do objetivo que se quer atingir. Atualmente, uma informação muito importante é a distribuição do tempo de vida de um sistema, que pode ser obtida utilizando a abordagem probabilística da PoF e a simulação de Monte Carlo. Para tal, em um primeiro momento as variáveis aleatórias serão, por exemplo, o perfil de missão do sistema e demais parâmetros variáveis dos modelos de vida dos componentes deste sistema; para que por meio dos modelos de vida de

cada componente, sejam obtidas as distribuições de vida destes. Posteriormente, sabendo a distribuição de falha de cada componente (variável aleatória) e tendo sido obtidas as distribuições de tempo de vida de cada componente, é possível, por meio de Monte Carlo, obter a distribuição de tempo de vida do sistema.

Verifica-se, por meio do fluxograma e diagrama esquemático ilustrados na Figura 13, que o método de Monte Carlo é um método relativamente fácil de ser implementado e, de certa forma, intuitivo, sendo portanto um ótimo candidato a ser utilizado em estudos de confiabilidade de sistemas.

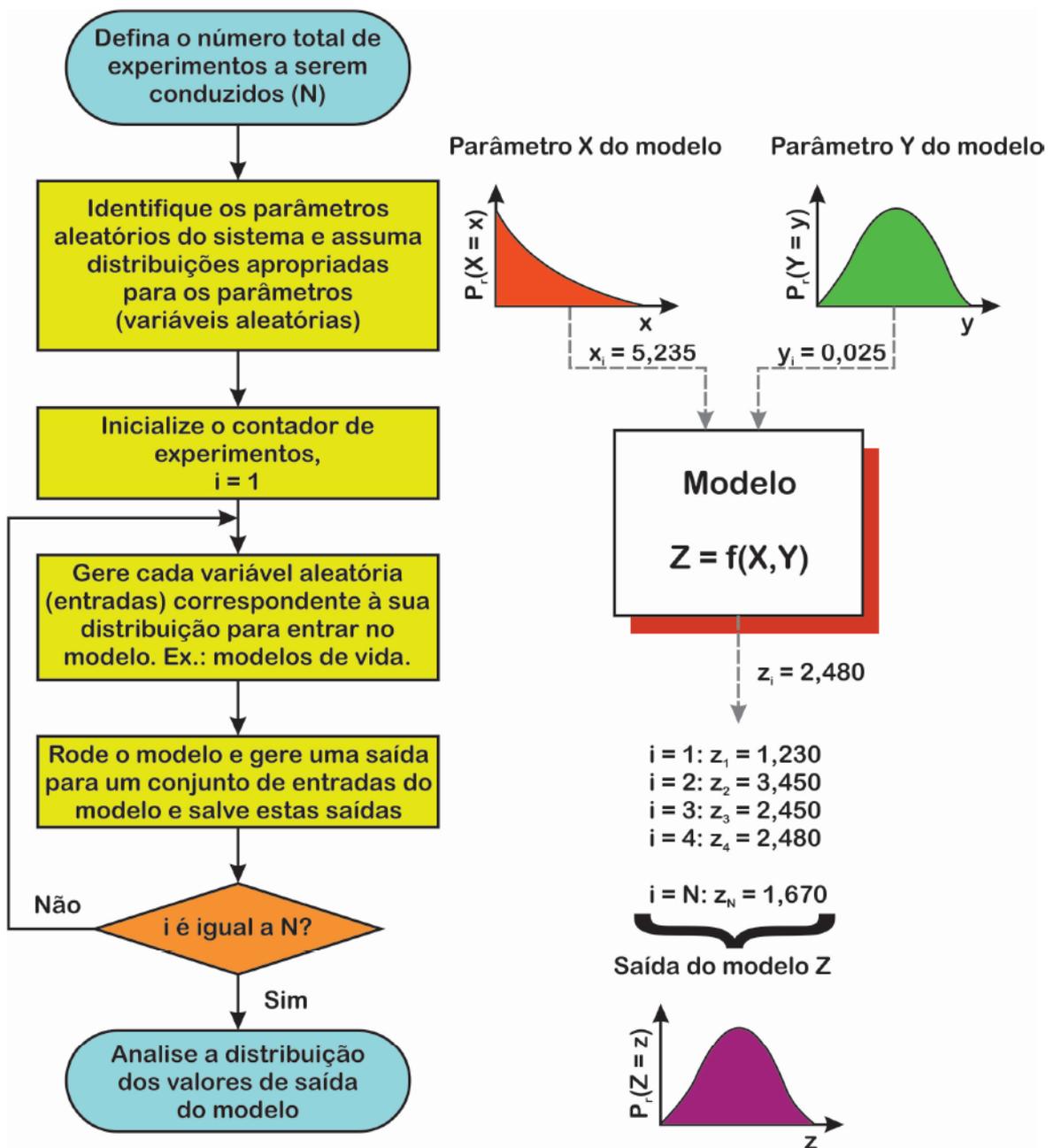


Figura 13 – Fluxograma e diagrama esquemático da simulação de Monte Carlo para estimação de distribuição de vida de um componente e/ou sistema. Fonte: Adaptada de Hayes, Regan e Burgman (2007), IEEE (2003).

Na próxima subseção serão apresentadas métricas utilizadas em análise de confiabilidade, das quais algumas serão utilizadas durante o desenvolvimento deste trabalho.

2.8 Métricas utilizadas em análise de confiabilidade

Nesta Seção são apresentados alguns conceitos, além da representação matemática da confiabilidade no tempo, e métricas utilizadas em análises de confiabilidade.

2.8.1 Confiabilidade e Função de Distribuição Cumulativa

É sabido que um componente ou sistema em funcionamento, eventualmente irá falhar e, este estado de falha irá permanecer desta forma para Sistemas Não-Reparáveis, enquanto que em um Sistema Reparável o mesmo irá permanecer neste estado de falha por um período de tempo, até retornar ao estado de funcionamento, quando o reparo estiver completo. Esta transição é considerada instantânea e, quando reparados, considera-se que os componentes ou sistemas retornam à condição “bom como novo”.

Para que seja possível representar matematicamente a confiabilidade no tempo, $R(t)$ e a função cumulativa de distribuição, $F(t)$, primeiramente é necessário definir o conceito de função de distribuição de falha.

- A função de distribuição de falha, é um histograma de ocorrência de falhas, modelado como um tipo de função densidade de probabilidade, (Distribuição de Probabilidade de Falha, do inglês, *probability density function* (pdf)), $f(t)$ (CHUNG et al., 2015).

Considerando o tempo até a falha de um componente, uma variável aleatória contínua e levando em conta a definição de função de distribuição de falha mencionada anteriormente, é possível obter a função de confiabilidade, $R(t)$ e a função de distribuição cumulativa, $F(t)$, conforme é apresentado em (5) e (6), respectivamente (VERMA; AJIT; MURUVA, 2015).

$$F(t) = \int_0^t f(t) dt, \quad (5)$$

$$R(t) = \int_t^{\infty} f(t) dt. \quad (6)$$

A função de distribuição cumulativa, ou Função de Distribuição Cumulativa, do inglês, *Cumulative Distribution Function* (CDF), e a função de confiabilidade podem ser graficamente representadas pela Figura 14.

Na Figura 14, a área à esquerda do tempo, t , representa a porcentagem de componentes que falharam até o instante t , ou seja, a função de distribuição cumulativa ou a “função de não confiabilidade”. Já a área à direita do tempo t representa a porcentagem de componentes que falharam depois do instante t , ou seja, a função de confiabilidade (VERMA; AJIT; MURUVA, 2015). A área abaixo da curva da função de distribuição de falhas é unitária, ou

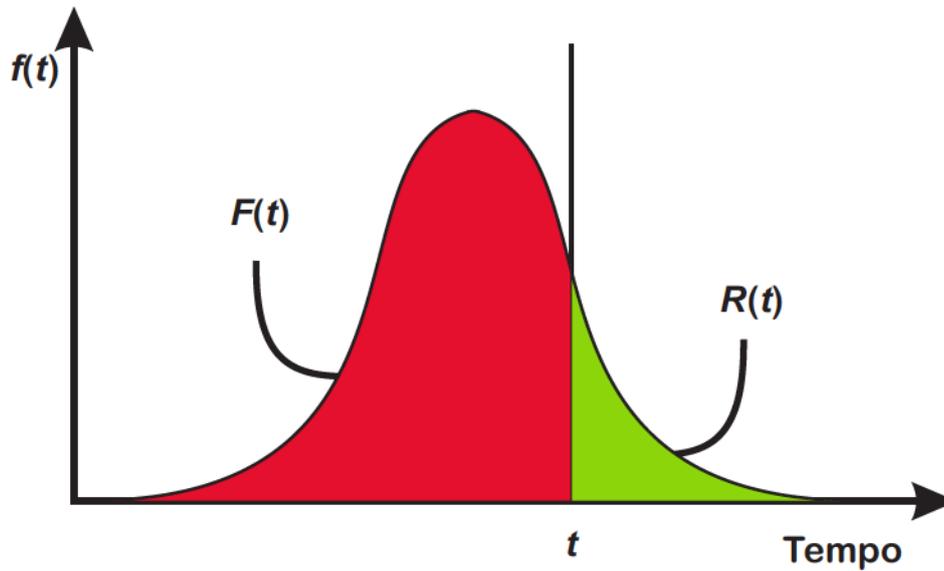


Figura 14 – Representação gráfica da função de distribuição de falha, da função de distribuição cumulativa e da função de confiabilidade. Fonte: Adaptada de (VERMA; AJIT; MURUVA, 2015).

seja, a função de confiabilidade é complementar à função de distribuição cumulativa, são mutuamente excludentes, como em (7)-(9).

$$F(t) + R(t) = 1, \quad (7)$$

$$F(t) = 1 - R(t), \quad (8)$$

$$R(t) = 1 - F(t). \quad (9)$$

Como já definido anteriormente, a área abaixo da função de distribuição de falha é unitária e, pode ser representada matematicamente, conforme (10), e, consideram-se $R(0) = 1$ e $F(0) = 0$, como condições iniciais, obtém-se:

$$\int_0^{\infty} f(t) dt = 1, \quad (10)$$

$$F(0) = 0 \quad \lim_{t \rightarrow \infty} F(t) = 1, \quad (11)$$

$$R(0) = 1 \quad \lim_{t \rightarrow \infty} R(t) = 0. \quad (12)$$

2.8.2 Taxa de Falhas

A taxa de falhas de um item é uma indicação de sua propensão à falha após um determinado instante t (SONG; WANG, 2013). A determinação da taxa de falha, $\lambda(t)$ do componente,

ao longo de sua vida útil é uma etapa importante dentro da realização da análise de confiabilidade, pois está relacionada à função de confiabilidade, como apresentado em (13)

$$\lambda(t) = \lim_{\Delta t \rightarrow 0} \frac{R(t) - R(t + \Delta t)}{R(t) \cdot \Delta t} = -\frac{1}{R(t)} \frac{dR(t)}{dt}, \quad \Delta t > 0, \quad (13)$$

em que Δt é um incremento infinitesimal de t .

Por meio da taxa de falhas, segundo Song e Wang (2013), também é possível realizar o cálculo da função de confiabilidade, conforme (14).

$$R(t) = e^{-\int_0^t \lambda(\tau) d\tau}. \quad (14)$$

2.8.3 Função de Risco

Além da função de confiabilidade e da função densidade de probabilidade, segundo Verma, Ajit e Muruva (2015), uma das funções mais importantes utilizadas em confiabilidade é a taxa de risco ou taxa de falhas instantânea, $h(t)$. Por vezes, é utilizada como sendo a própria taxa de falhas, dependendo do contexto de uso. Segundo os autores, trata-se do número de falhas por unidade de tempo, podendo ser obtida com base nos conceitos de probabilidade condicional. Sabendo que um determinado componente sobreviveu até um instante t , e querendo saber qual seria a probabilidade do componente falhar imediatamente após este instante t , pode-se obter tal função, expressa por (15)

$$h(t) = \frac{f(t)}{R(t)}. \quad (15)$$

2.8.4 Curva da Banheira

A curva da banheira é uma curva que mostra a evolução da taxa de risco de falhas de um componente e/ou sistema ao longo do tempo, sendo que conforme exposto por Porciúncula et al. (2009), a variação da taxa de falhas durante o ciclo de vida depende das características do componente e/ou sistema sob análise. Há três estágios ou regiões de falhas na vida de um produto: o estágio inicial, de falhas prematuras, também conhecido como sendo o período de mortalidade infantil, no qual a taxa de falhas é decrescente; o estágio de vida útil, que abrange o maior período da vida do componente, período em que tem-se taxa de falhas constante; e o estágio de desgaste, no qual há um aumento da taxa de falhas, devido a processos de deterioração/desgaste do componente ou sistema (VERMA; AJIT; MURUVA, 2015; IRIAS, 2018).

A Figura 15 apresenta a função de risco de um componente ou sistema hipotético, com a representação das três regiões características, apresentadas anteriormente.

A região de mortalidade infantil sugere que nenhum item seja utilizado a menos que tenha sobrevivido a este período. Alguns fabricantes, inclusive, só vendem os componentes que sobreviveram a este período, após a realização de testes em fábrica. A região de vida útil

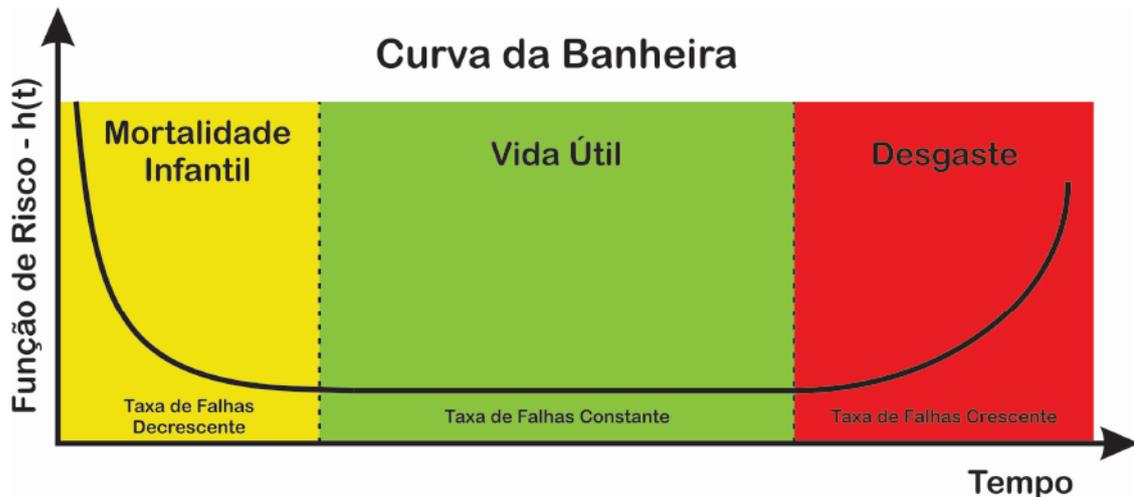


Figura 15 – Curva da banheira com a representação das taxas de falha durante três períodos distintos. Adaptada de Chung et al. (2015).

é o período onde o risco de falha é por falha eventual, e é relativamente constante. Já a região de desgaste indica que o componente ou sistema deve ser substituído ou descartado. A Tabela 3 apresenta, de maneira resumida, as características que seriam as causas que levam a estas características e como minimizar tais efeitos.

Tabela 3 – Fases da Curva da Banheira.

	Região 1	Região 2	Região 3
Características	Taxa de falhas decrescente Mortalidade infantil, falhas precoces, testes iniciais (<i>burn-in</i>)	Taxa de falhas constante Vida útil	Taxa de falhas crescente Desgaste
Causas	Defeitos de fabricação, falhas de soldagem, rachaduras, peças defeituosas, controle de qualidade ruim, contaminação e mão de obra ruim	Meio ambiente, cargas aleatórias, erro humano, eventos fortuitos	Fadiga, corrosão, envelhecimento, fricção, cargas cíclicas
Como minimizar	Testes em fábrica, triagem, aceitação em testes de qualidade	Redundância,	<i>Derating</i> , manutenção preventiva, substituição de peças

Fonte: Adaptado de (VERMA; AJIT; MURUVA, 2015).

2.8.5 Função Cumulativa Média (MCF)

As métricas de confiabilidade da abordagem tradicional, consideram taxas de falhas constantes, o que não é verdadeiro, como pudemos verificar, de forma exemplificada por meio da curva da banheira apresentada na Figura 15, tendo seu uso desencorajado.

De maneira alternativa, Wang et al. (2014) apresenta o nível de falha ao longo do tempo, desde a instalação para sistemas reparáveis por meio da função cumulativa média, que consiste da integração da taxa de falha no tempo, ou seja, da curva da banheira.

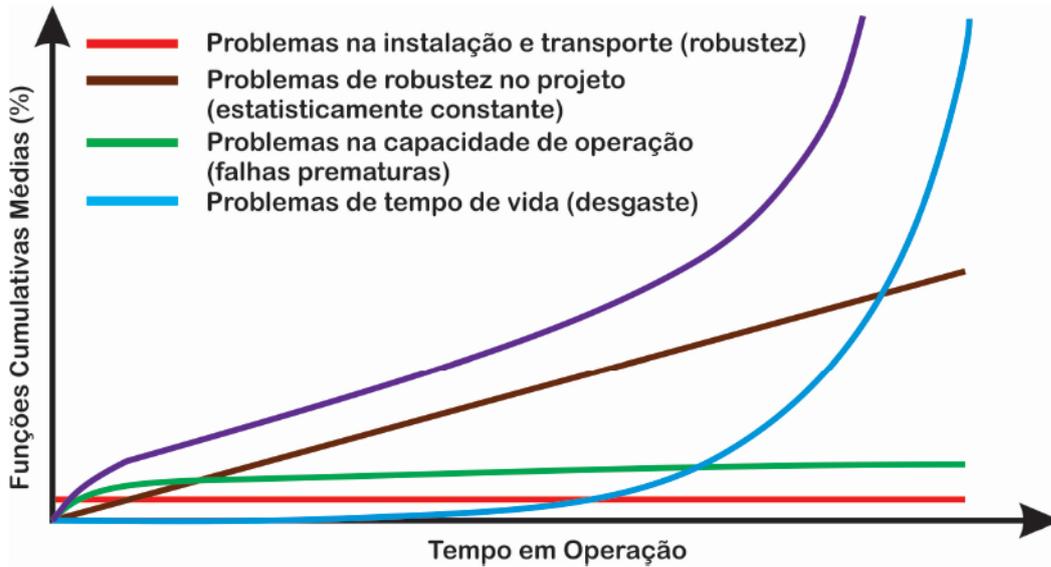


Figura 16 – Curva Função Cumulativa Média para explicação e medição de confiabilidade.

A Figura 16 mostra as curvas de função cumulativa média (MCF, do inglês, *mean cumulative function*), que representa a degradação acumulada, ilustrada na cor roxa. Essa curva pode, ainda, ser separada em mais curvas considerando as falhas ao longo do tempo oriundas de diferentes causas. A curva em vermelho apresenta as falhas que acontecem no tempo zero, as quais são causadas por falta de robustez durante o transporte e instalação. As falhas precoces, representadas pela curva em verde, dizem respeito a defeitos de produção dos componentes. Por vezes, alguns componentes acabam passando pelo controle de qualidade de produção, mas se este não é robusto a estresses repentinos, o produto pode falhar de forma precoce; sendo que falhas neste estágio também são conhecidas como mortalidade infantil. Considerando as etapas do produto, desde sua produção, transporte, instalação e uso, após as falhas precoces surgem as falhas durante o período de vida útil do dispositivo. Estas falhas são representadas pela curva em marrom, as quais são aleatórias, estatisticamente constantes e têm relação com a robustez de projeto. Por fim, tem-se a curva em azul, que representa as falhas devido ao desgaste do componente e/ou dispositivo (WANG et al., 2014). Quando esta passa a ter uma grande representatividade, o produto deve ser descartado e/ou substituído.

2.8.6 Tempo de Vida

Tempo de vida é o tempo para o qual um item alcança seu critério de falha, sendo que este critério pode ser uma completa perda de função, um determinado nível de degradação, um estágio anti-econômico de operação, etc (CHUNG et al., 2015). Na prática, o termo “vida percentual”, B_p ou L_p (as duas formas são equivalentes), é mais utilizado para mostrar o atual tempo de vida de uma população de itens. Sendo este o tempo em que um percentual dos itens terá falhado (IEEE, 2003) e p é o valor percentual, citado anteriormente.

Desta forma, por exemplo, se for dito que um determinado componente possui um tempo de vida B10, de 1000 horas, significa que após 1000 horas 10% dos componentes terão falhado.

2.8.7 Métricas Aplicadas na Abordagem Tradicional

Diversas são as métricas utilizadas em análises de confiabilidade, entretanto, algumas destas são exclusivamente utilizadas na abordagem tradicional e, portanto, têm seu uso mais restrito nos dias atuais. Na sequência algumas destas métricas são definidas e apresentadas de forma resumida.

2.8.7.1 Tempo Médio até a Falha MTTF e Tempo Médio Entre Falhas MTBF

O tempo médio até a falha (MTTF) e o tempo médio entre falhas (MTBF) são métricas utilizadas para itens não reparáveis e reparáveis, respectivamente. A princípio, poderiam ser utilizadas para quaisquer funções de distribuição de falha, pois em estatística significa o valor esperado para a função de distribuição de falhas $f_T(t)$, entretanto, são normalmente aplicados para o caso de distribuição exponencial, ou seja, taxa de falhas constante (CHUNG et al., 2015).

O MTTF é definido por Ma, Wang e Blaabjerg (2016) como o tempo esperado antes de ocorrer uma falha, ou seja, o tempo médio que o item opera sem falhar. Já o MTBF é o tempo médio entre falhas, sendo utilizado apenas para sistemas reparáveis.

A relação entre o MTTF e a confiabilidade é descrita em Song e Wang (2013), por meio da equação (16), sendo que quando a função de distribuição de falhas é exponencial, ou seja, taxa de falhas constante, que não é usual, ela pode ser reduzida, conforme (17).

$$\text{MTTF} = \int_0^{+\infty} R(t) dt, \quad (16)$$

$$\text{MTTF} = \frac{1}{\lambda}. \quad (17)$$

2.8.7.2 Tempo Médio Para Reparo (MTTR)

O MTTR, ou Tempo Médio de Reparo, do inglês, *Mean Time To Repair* (MTTR), é o tempo médio de reparo que é necessário para eliminar a falha e restaurar o sistema a um estado especificado, normalmente “bom como novo”. O tempo de reparo depende da manutenção, como um diagnóstico de falhas eficaz, componentes de reposição à mão, entre outros (SONG; WANG, 2013).

2.8.7.3 Disponibilidade Média

A disponibilidade é a probabilidade de que um item estará funcionando em um determinado instante de tempo (SONG; WANG, 2013). Segundo os autores, a disponibilidade média

denota a porção média do tempo que o sistema se encontra operando dentro de um determinado período de tempo. Para um sistema reparável, se o mesmo foi reparado a uma condição de “bom como novo” todas as vezes em que o mesmo falha, a disponibilidade média é dada por

$$D_{média} = \frac{MTTF}{MTTF + MTTR}. \quad (18)$$

Assim, melhorias na disponibilidade média são conseguidas aumentando o MTTF e diminuindo o MTTR. Entretanto, a grande limitação associada a esta métrica reside no fato de que ela não consegue refletir a frequência de falhas ou manutenções requeridas. Desta forma, é utilizada apenas em sistemas reparáveis, nos quais a disponibilidade é a principal preocupação, ao invés da confiabilidade (SONG; WANG, 2013).

2.9 Principais Estressores e Mecanismos de Falha nos Principais Componentes de Inversores de Frequência

Componentes e sistemas estão sempre expostos aos mais diversos estressores, sejam estes componentes e sistemas eletrônicos, mecânicos ou de qualquer outra natureza. Estes podem estar relacionados à operação dos mesmos ou ao ambiente no qual estes se encontram. À título de exemplo, um sistema que está constantemente sujeito a uma enorme quantidade de estressores é o avião. Um avião que decola no verão de Dubai, cidade localizada ao nível do mar, está submetido a 1 atm de pressão e a temperaturas que podem chegar a quase 50°C. Poucos minutos após a decolagem, alcança altitudes de cerca de 11.000 m, onde a pressão se reduz a menos de 1/4 da pressão ao nível do mar e temperaturas de cerca de -50°C, o que expõe sua fuselagem a grandes variações de temperatura e pressão.

Assim como o avião, a nova topologia de conversor proposta por de Castro Júnior et al. (2012), mostrada na Figura 17, também estará sujeita a uma enorme quantidade de estressores. Nesta topologia, há uma separação do retificador e do inversor de frequência; com o objetivo de atender sistemas que possuem cabos longos conectando conversores e motores, como usualmente acontece no setor de mineração e petróleo, sendo que o último que possui motores funcionando a até 7 km de profundidade. Nesse caso, o retificador é posicionado próximo à fonte de alimentação (sala elétrica), sendo que o inversor e ao menos parte do banco de capacitores do link c.c. são conectados diretamente nos terminais do motor, estabelecendo-se, então, uma linha de transmissão em corrente contínua, eliminando-se, assim, a aplicação de pulsos de tensão em cabos longos, cessando-se os problemas de alta frequência mencionados, como apresentado em de Paula et al. (2017).

Na topologia tradicional, na qual o retificador e inversor estão incorporados numa só estrutura, estes normalmente ficam instalados numa sala distante do motor que é alimentado por este conversor, local que com certa frequência possui climatização, ou seja, temperatura

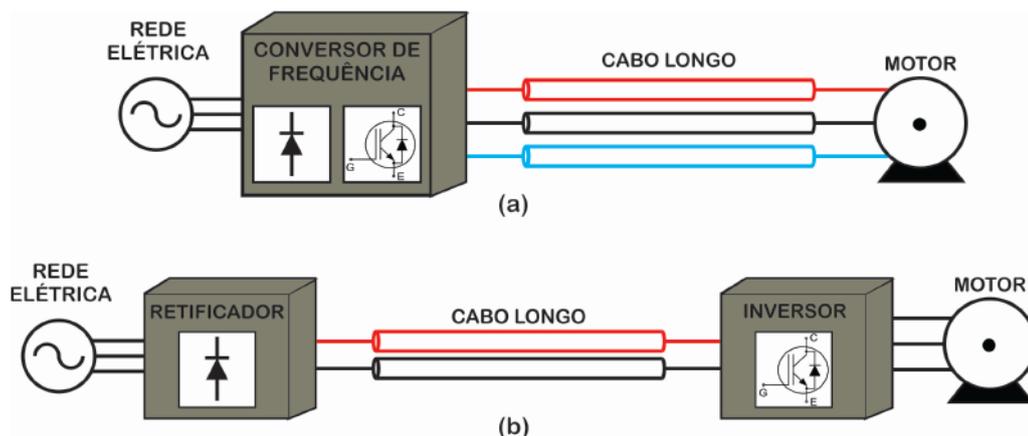


Figura 17 – Sistema de acionamento elétrico (a) em sua configuração tradicional e (b) na configuração proposta, utilizando-se transmissão c.c.. Fonte: adaptada de de Paula e de Paula (2015).

e/ou umidade controlada, além de ser um ambiente sujeito a níveis de particulados em suspensão, poeira, vibração e demais contaminantes bem inferiores ao que o motor acionado está sujeito. Na nova topologia, o inversor passa a ser instalado nas proximidades do motor acionado e, desta forma, passaria a estar sujeito a todos os estressores presentes no campo, que são muito superiores aos que o mesmo estava sujeito até então.

Neste sentido, para uma boa avaliação da confiabilidade deste novo sistema/topologia, primeiramente é necessário entender e levantar quais seriam os estressores aos quais o sistema estaria sujeito, além de levantar todos os componentes mais críticos, seus mecanismos e modos de falha e causas raízes destas falhas, como proposto pela abordagem de estresse e danos.

Como os componentes em um sistema como um inversor de frequência são inúmeros, como por exemplo: placas de circuito impresso, resistores, capacitores, indutores, soldas, conectores, CIs, IGBTs, entre outros; e a realização de estudos aprofundados para todos estes componentes e seus diversos mecanismos de falha, no que diz respeito a este estudo, é inviável. Neste sentido, o foco ficará nos componentes que representam a maior parte das falhas, *i.e.*, capacitores e semicondutores.

Assim, de forma a realizar um projeto orientado em confiabilidade, utilizando os preceitos da física da falha, vale a pena explorar os principais modos e mecanismos de falha de todos os componentes críticos para a confiabilidade. As Figuras 18a e 18b, apresentadas por Wolfgang (2007) e Byrne e Elektronikindustrie (2013) mostram a distribuição de falhas em componentes de eletrônica de potência e os principais estressores que têm impacto significativo na confiabilidade (BYRNE; ELEKTRONIKINDUSTRIE, 2013). Como pode-se verificar na Figura 18a, capacitores e semicondutores respondem por 51% das falhas em sistemas de eletrônica de potência; e, por meio da Figura 18b, conclui-se que a temperatura em regime permanente e ciclos térmicos, juntamente com a umidade e orvalho são duas das causas de falha mais críticas nestes sistemas e respondem por 74% das fontes de estresse.

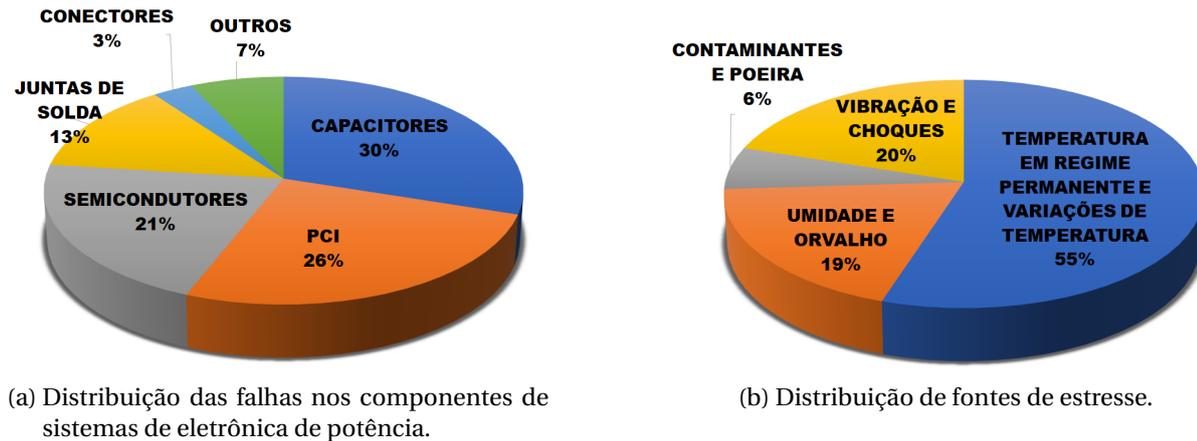


Figura 18 – Distribuições de falhas nos componentes de sistemas de eletrônica de potência e de fontes de estresse. Fonte: (a) Adaptado de Wolfgang (2007) e (b) Adaptado de Byrne e Elektronikindustrie (2013).

Apesar de os dados apresentados acima já possuem alguns anos de publicados, percebe-se que as informações apresentadas ainda possuem boa aderência à realidade atual, principalmente no que tange aos IGBTs e capacitores. Falck et al. (2018) apresenta um gráfico que mostra que de 50 respostas, 33, ou seja, 66% indicam os módulos IGBTs e capacitores como sendo os componentes a serem estudados, com o objetivo de melhorar a confiabilidade dos sistemas eletrônicos de potência, como mostrado na Figura 19.

Quanto aos estressores, na Figura 20, obtida por questionários criados por Falck et al. (2018) e respondidos por especialistas da indústria, dos mais diversos setores (acionamentos elétricos, veículos elétricos, tração, etc), percebe-se que o estressor temperatura, seja esta referente às perdas internas, à temperatura ambiente, a ciclagem térmica e/ou à variações de temperatura ambiente, juntamente da água (umidade, por exemplo), continuam sendo estressores críticos para as mais diversas aplicações de sistemas de eletrônica de potência.

Do mesmo modo, sob o ponto de vista de componentes mais sujeitos à falha em sistemas de acionamento, os autores, verificaram que do ponto de vista dos semicondutores de potência, os do tipo módulo seriam os mais críticos, e, quanto aos capacitores, os eletrolíticos, seguidos dos de filme, teriam maior criticidade, como pode ser verificado na Figura 21.

Diante dos dados supracitados, e da clara relevância dos mesmos, neste trabalho, serão analisados os capacitores dos tipos eletrolítico e de filme e módulos IGBTs de silício do sistema em questão, considerando-se o estressor temperatura, devido à sua relevância para a confiabilidade do sistema.

2.9.1 Estressor Temperatura

Primeiramente, será abordado o estressor temperatura, abordando os componentes módulos IGBTs de potência e os capacitores eletrolíticos e de filme.

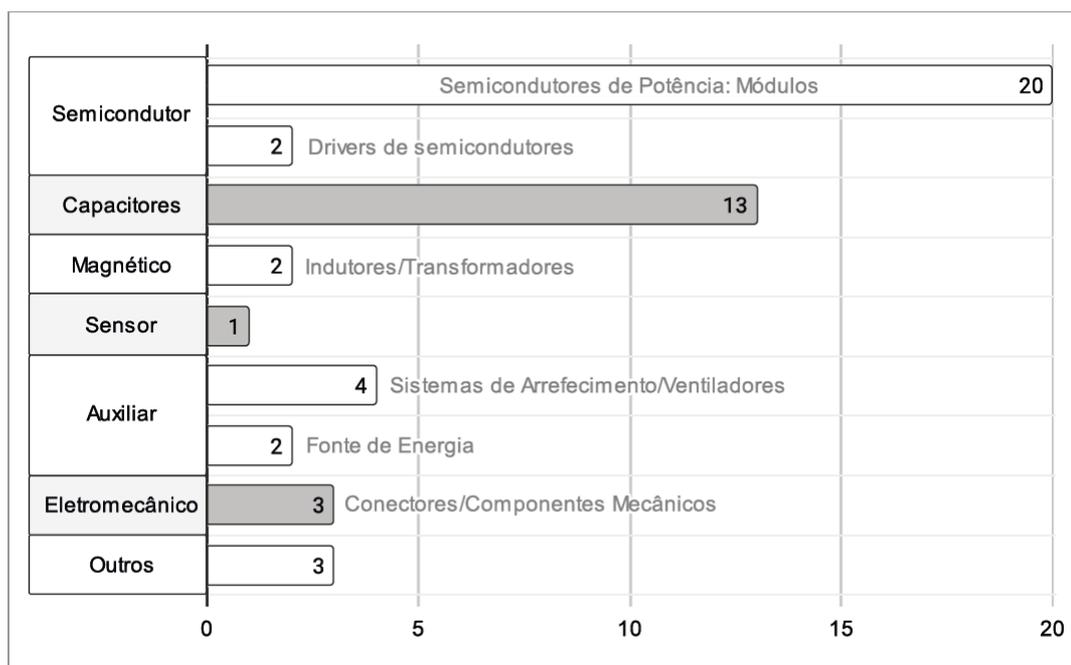


Figura 19 – Os componentes críticos para sistemas eletrônicos de potência, a serem alvo de pesquisas futuras, obtidos por meio de respostas de especialistas da indústria, para a afirmação “Por favor indique, de acordo com sua experiência, quais componentes você considera mais importantes para serem estudados em pesquisas futuras para melhorar a confiabilidade dos sistemas eletrônicos de potência.” Fonte: Adaptada de Falck et al. (2018).

2.9.1.1 Transistores Bipolares de Porta Isolada (IGBTs)

Nesta subseção serão apresentadas informações sobre os dispositivos semicondutores do tipo módulos IGBT de potência, com conexão por meio de fios, os quais são amplamente utilizados em conversores de frequência de baixa tensão e média tensão. Desta forma, apresenta-se na Figura 22 um corte transversal deste dispositivo, no sentido de mostrar como o mesmo é constituído, para que se tenha um melhor entendimento das questões de locais, causas, estresses, modos e mecanismos de falhas.

Modos de falha, mecanismos de falha e estressores críticos

A maioria das falhas de dispositivos eletrônicos de potência são termicamente induzidas e incluem entre outras a avaria da junção térmica, trincas nas soldas e delaminação, desconexão dos fios de junção e falhas no óxido de porta (ARISTIDOU; PALMER, 2012). Aristidou e Palmer (2012) lembra ainda que geralmente falhas termicamente induzidas em dispositivos são iniciadas pela formação/propagação de trincas. Como por exemplo, no caso das trincas em solda ou desconexão dos fios de junção, a formação de vazios na interface entre camada de solda com um substrato ou a conexão reduzida entre os fios de junção com o dispositivo devido à desconexão destes fios, significa uma redução da área ativa do dispositivo

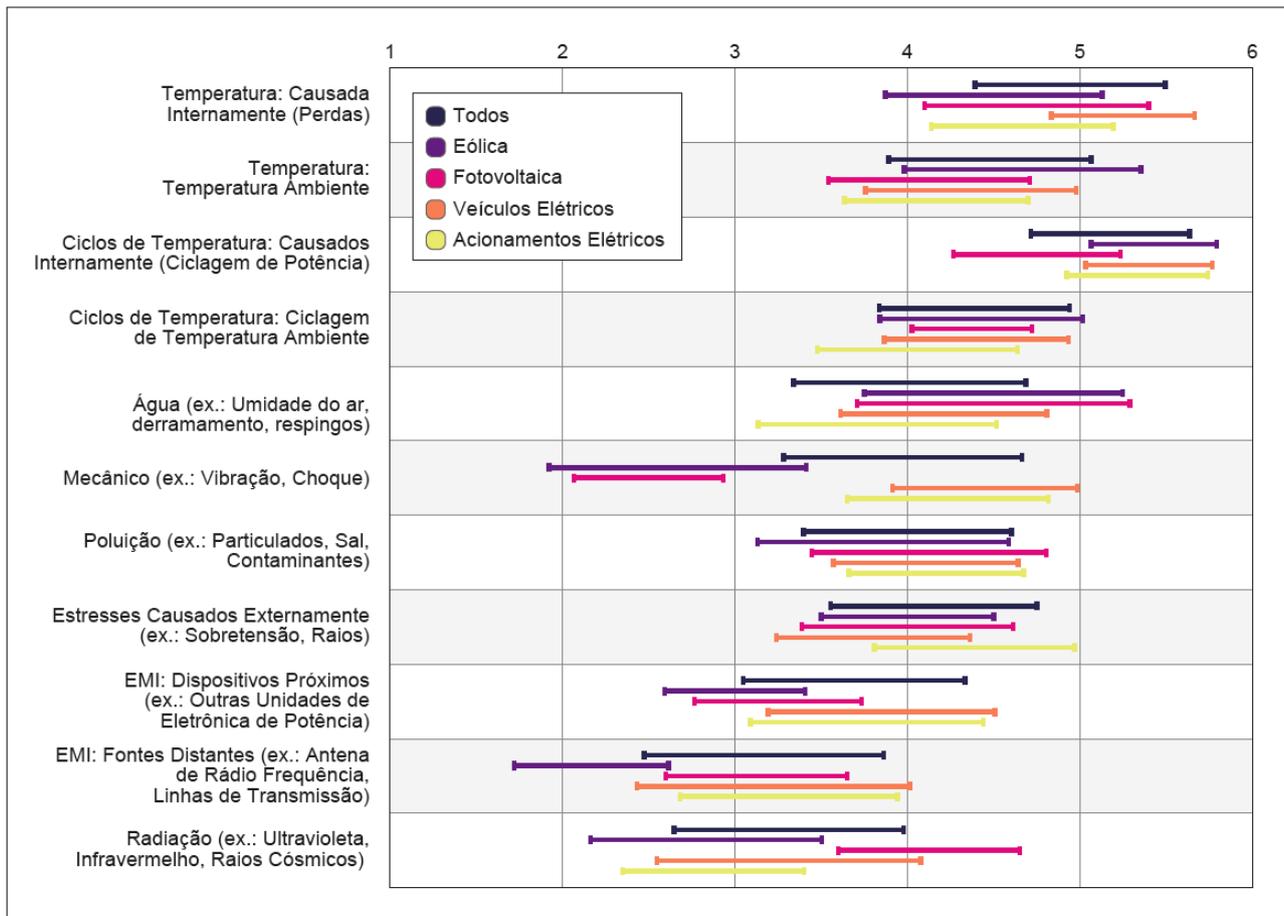


Figura 20 – Estressores críticos para sistemas eletrônicos de potência, por aplicação, obtidos por meio de respostas de especialistas da indústria, para a questão “Quais são, de acordo com sua experiência, os estressores mais críticos para sistemas de conversores de eletrônica de potência neste campo de aplicação?” As barras mostram o desvio padrão em relação ao valor médio. A escala vai de um (não crítico) à seis (muito crítico). Fonte: Adaptada de Falck et al. (2018).

e/ou resfriamento insuficiente. Isso causa um aumento das perdas devido ao crescimento da resistência efetiva e/ou temperaturas de operação aumentadas, levando à uma falha prematura por avalanche térmica (CIAPPA; CASTELLAZZI, 2007), que acontece quando o calor gerado é maior que o calor dissipado (REIGOSA et al., 2016a), ou por ruptura secundária.

Diversos são os mecanismos, modos de falha e estressores críticos em módulos IGBT, sendo que um dos mecanismos de falha dominantes nestes módulos é a fadiga dos fios de junção, devido principalmente às excursões de temperatura (SMET et al., 2011; GHIMIRE et al., 2014), mas a variação da temperatura ambiente junto do auto-aquecimento dos IGBTs também contribuem para estas excursões de temperatura (REIGOSA et al., 2016b). Quanto aos modos de falha de desconexão dos fios de junção/conexão e trincas nas junções de solda, acredita-se geralmente que este tipo de falha seja devido ao estresse induzido termicamente devido à diferença nos coeficientes de expansão térmica CET dos materiais constituintes dos módulos IGBTs (camadas adjacentes), sendo que a diferença nos coeficientes

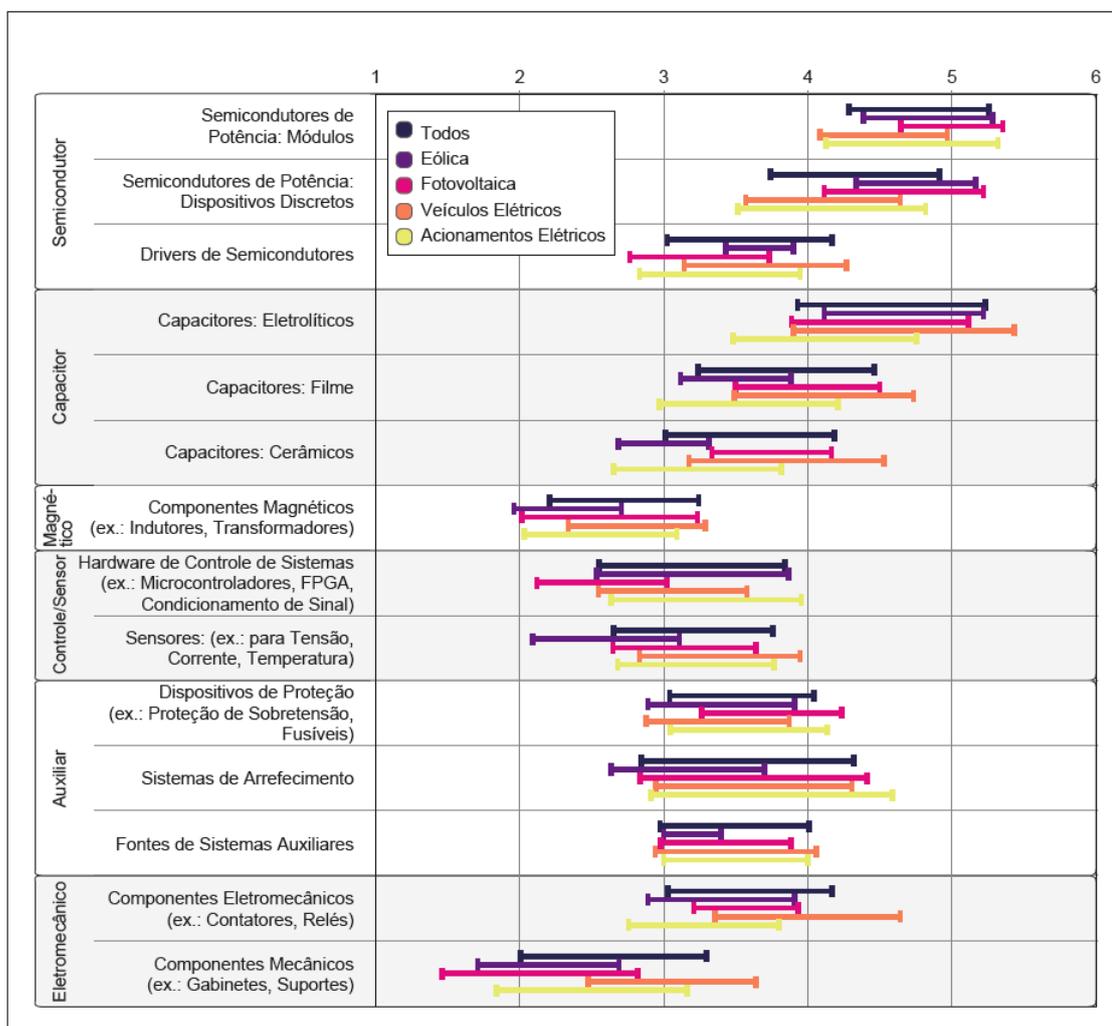


Figura 21 – Os componentes críticos para sistemas eletrônicos de potência, por aplicação, obtidos por meio de respostas de especialistas da indústria, para a afirmação “Por favor indique, de acordo com sua experiência, quão susceptíveis à falha, neste campo de aplicação, os subsistemas/componentes listados estão.” As barras mostram o desvio padrão em relação ao valor médio. A escala vai de um (não crítico) à seis (muito crítico). Fonte: Adaptada de Falck et al. (2018).

de expansão é mais severa entre os fios de ligação e a pastilha semicondutora de silício (PEDERSEN; PEDERSEN, 2012). Na Tabela 4, são apresentadas as propriedades dos materiais envolvidos na construção de módulos IGBT, para que seja possível visualizar, por exemplo, as diferenças supracitadas.

Não há uma definição e/ou consenso de um único mecanismo de falha dominante, pois provavelmente esta característica se altere dependendo do perfil de missão do sistema, como condições ambientais e de operação, além de características construtivas do componente, a depender de sua corrente nominal, classe de tensão, densidade de corrente nos fios de junção, entre outros. Segundo Lu e Bailey (2009), o modo de falha de fratura no “calcanhar” dos fios de ligação seria mais dominante que a desconexão dos fios de ligação, quando sob condição de ciclos de carga (térmicos), pois a flexão dos fios causaria mais danos aos “calca-

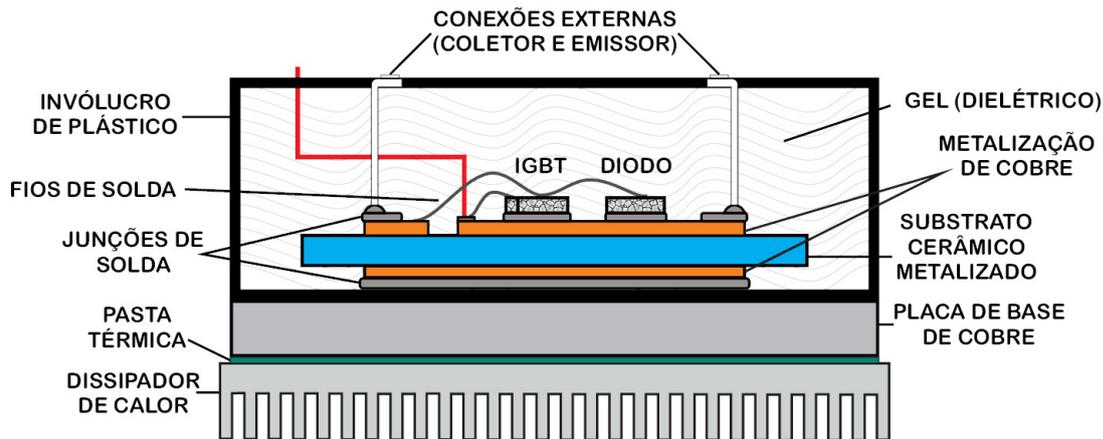


Figura 22 – Corte transversal de um módulo IGBT de potência com conexão por meio de fios.
Fonte: Adaptada de Rocha (2014).

Tabela 4 – Propriedades dos materiais de módulos IGBT (@25°C).

Material	CET ($10^{-6} \cdot K^{-1}$)	Condut. Térmica ($W \cdot m^{-1} \cdot K^{-1}$)	ρ (kg/m^3)	c ($J/(Kg \cdot K)$)	Módulo de Young E (GPa)	Coef. Poisson ν
Al_2O_3	6,8	24	3800	795	351	0,22
AlN	4,7	170	3260	740	310	0,24
Si_3N_4	2,7	60	3290	-	310	0,27
BeO	9	250	2850	1046	345	0,26
Al	23,5	237	2700	897	66	0,35
Cu	17,5	394	8960	385	110	0,343
Mo	5,1	138	-	-	-	-
Si	2,6	148	2329	705	-	-
AlSiC	7,5	200	2975	-	200-230	-
Solda (SAC305)	6,3	20	7400	-	-	-
Solda $Sn_{63}Pb_{37}$	24	50	-	-	-	-
SiC	4,0	120	3100	750	410	0,14

(ρ é a densidade volumétrica, c é calor específico)

Fonte: (CHOI; BLAABJERG; LEE, 2015; JI et al., 2015; MEDJAHED; VIDAL; NOGAREDE, 2012; CORPORATION, 2019; ACCURATUS, 2019; MATERIALS, 2019; YANG, 2013; ACCURATUS, 2020).

nhares” dos fios.

Bailey et al. (2008), Ye, Lin e Basaran (2002), por exemplo, já apresentam a degradação da junta de solda devido à fadiga por estresse termomecânico como sendo um dos principais mecanismos de falha para os módulos de potência, levando ao modo de falha de trincas nas juntas entre *chip* e solda. Tal informação é reafirmada por (HUANG; MAWBY, 2013; HUANG et al., 2019), os quais por meio de testes acelerados verificaram que a trinca na junção de solda da pastilha de silício seria um dos modos de falha dominantes e uma das estruturas mais vulneráveis dos módulos IGBT, sendo o início da trinca extremamente dependente do estresse, enquanto que a propagação da trinca praticamente independente do nível de estresse.

Vale ressaltar que as informações acima dizem respeito aos IGBTs de Si, que já são mais consolidados e já foram mais estudados, e, que os mecanismos de falhas dominantes nos dispositivos de SiC podem ser diferentes destes. No que diz respeito à diferença de CET, por exemplo, pode-se verificar que esta é inferior nos dispositivos de SiC, pois o CET do SiC é

mais próximo dos CET dos materiais utilizados nas soldas e metalização de cobre; isto, caso os materiais de solda e metalização de cobre sejam idênticos aos utilizados nos IGBT de Si.

Quanto aos IGBTs, Oh et al. (2015) reúne e apresenta informações sobre os principais locais, causas, estresses, modos e mecanismos de falhas nestes dispositivos, as quais serão muitos úteis no desenvolvimento deste trabalho. Estas informações são apresentadas na Tabela 5.

Tabela 5 – Locais, causas, estresses, modos e mecanismos de falha em módulos IGBT.

Locais de Falha	Causas	Estresses	Modos	Mecanismos		
Nível de Pastilha	Pastilha de Si	Pico de corrente	Sobrecarga elétrica, com/sem estresse térmico	Curto-circuito, <i>burnout</i> , perda do controle de porta	<i>Latch-up</i> e segunda ruptura	
		Sobretensão entre coletor e emissor com/sem alta temperatura de operação	Estresse elétrico	Alta corrente de fuga	<i>Hot carrier injection</i>	
		Sobretensão e sobrecorrente	Sobrecarga elétrica	Curto-circuito, perda de controle da porta	Ruptura do óxido de porta	
		Descarga eletrostática para porta	Estresse elétrico	<i>Burnout</i>	Ruptura dinâmica por avalanche	
		Campo elétrico excessivo entre porta e emissor	Sobrecarga elétrica	<i>Burnout</i>	Descarga eletrostática	
		Alto fluxo de corrente, diminuindo a tensão de ruptura	Estresse eletromagnético	<i>Burnout</i> , ruptura de porta	Efeito induzido por radiação	
		Descarga eletrostática não intencional durante a fabricação e manuseio	Sobrecarga mecânica ou termomecânica	Trinca na pastilha de Si	Fratura	
		Exposição da pastilha de Si a nêutrons				
Nível de Encapsulamento	Ilha de Conexão/Junção	Defeitos pré-existentes				
		Estresse residual durante a fabricação				
	Fio de ligação: junção/solda	Encurvamento da pastilha de Si a alta temperatura	Alta temperatura, alto fluxo de corrente	Sobrecarga térmica, estresse elétrico	Circuito aberto	Reconstrução da metalização
		Diferença de Coeficiente de Expansão Térmica (CET) entre a pastilha de Si e fio por excursão de temperatura	Estresse termomecânico	Desconexão do fio de ligação	Fadiga	
	Fio de ligação: "calcanhar"	Expansão e contração dos fios de ligação, devido à mudança de temperatura	Estresse termomecânico	Fratura no fio de ligação ("calcanhar")	Fadiga	
		Alta temperatura, alto fluxo de corrente	Estresse termomecânico	Fio solto	Eletromigração	
	Fio de ligação: corpo	Alta carga mecânica sob alta temperatura e ambiente corrosivo	Estresses térmicos, químicos e mecânicos	Fio solto	Estresse de corrosão	
		Curto-circuito devido a várias causas, por exemplo, <i>latch-up</i> do dispositivo	Sobrecargas térmicas, químicas e mecânicas	<i>Wire burnout</i>	Aquecimento Joule	
	Junção de solda	Diferença de Coeficiente de Expansão Térmica (CET) por excursão de temperatura	Estresse termomecânico	Trincas nas junções de solda	<i>Fatigue or grain growth</i>	
		Transformação na microestrutura da solda sob alta temperatura				
Substrato cerâmico (LDC)	Defeitos pré-existentes	Estresse mecânico	Padrão de fratura tipo concha	Fratura (<i>Brittle</i>)		
	Estresse residual durante a fabricação na interface metal/isolante					
	Encurvamento da placa	Estresse termomecânico	Delaminação	Delaminação da metalização		
	Choque térmico	Sobrecarga elétrica	Curto-circuito	Descarga parcial		
	Má corrosão, contaminação por partículas, e formação de bolhas durante fabricação e montagem					
	Tensão e umidade excessiva					

Fonte: Adaptada de Oh et al. (2015).

Modelos de vida e determinação de vida útil

As falhas devido ao desgaste ocorrem devido à degradação de longo prazo; entretanto, diferentes tipos de falhas catastróficas também podem ocorrer devido a um único evento de sobre-estresse (CHOI; BLAABJERG; LEE, 2015). Ainda os autores, ao contrário de falhas por desgaste, falhas catastróficas são difíceis de prever e lidar.

Para a realização de estudos com tais módulos IGBTs, será dada maior ênfase aos modos de falha relacionados à fadiga, os quais estão intimamente ligados aos estresses termomecânicos e, para os quais, diversos modelos são apresentados na literatura, dos mais simples aos mais complexos.

Na sequência, serão apresentados os modos e mecanismos de falha mais relevantes em módulos IGBT, seus locais de falha, estressores críticos e causas destas falhas.

Desconexão de fios de ligação

Os fios de ligação fazem a interconexão elétrica entre componentes diferentes dentro dos módulos IGBT, como por exemplo, entre as pastilhas semicondutoras (Si ou SiC) do IGBT e diodo, como é possível observar nas Figuras 22 e 23. Tais fios são comumente de alumínio puro, endurecido com algumas ligas para prevenir a corrosão, possuem diâmetros na faixa de 100-500 μm (DAGDELEN, 2013; MEDJAHED; VIDAL; NOGAREDE, 2012) e são normalmente unidos por meio de ultra-som (MEDJAHED; VIDAL; NOGAREDE, 2012).

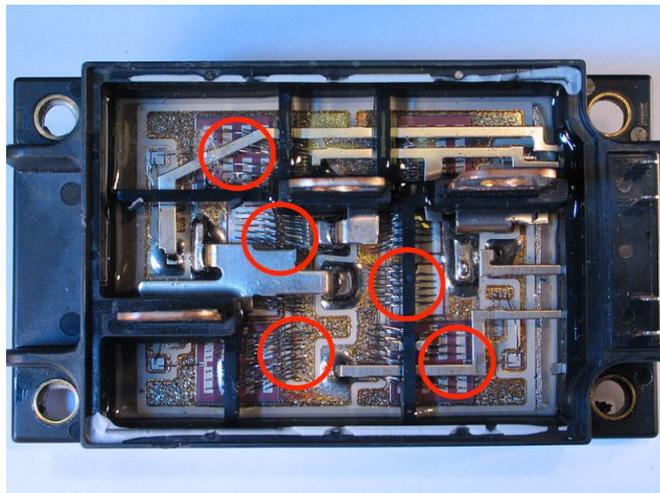


Figura 23 – Fotografia de um módulo IGBT aberto. Fonte: (DAGDELEN, 2013).

Durante a operação dos IGBTs, as pastilhas semicondutoras de Si ou SiC geram calor, o qual é transmitido por condução até o dissipador de calor, passando pelas diversas camadas do IGBTs e causando estresses termomecânicos (Ji et al., 2013). Esta geração de calor normalmente possui uma componente de regime permanente e uma componente devido à ciclagem de carga/térmica. À medida que há a conexão entre materiais diferentes, no caso

em questão entre as pastilhas semicondutoras, normalmente de silício, e os fios de alumínio, há uma incompatibilidade entre o CET destes, o que induz a formação e propagação de trincas, que termina com a total desconexão dos fios de ligação (MEDJAHED; VIDAL; NOGAREDE, 2012; CHOI; BLAABJERG; LEE, 2015), como mostrado na Figura 24.

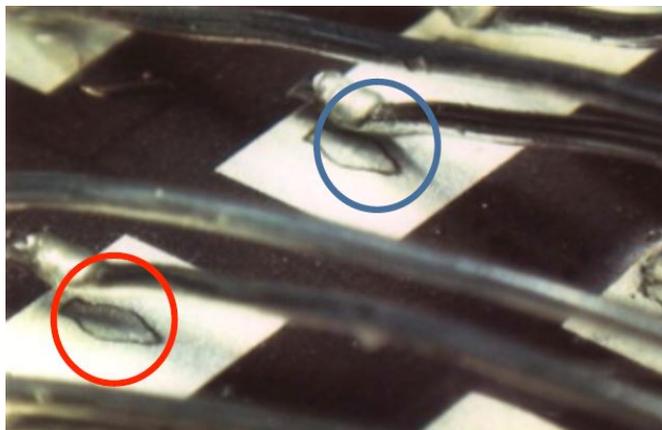


Figura 24 – Fotografia exibindo a desconexão de um fio de ligação em um módulo IGBT. Fonte: (DAGDELEN, 2013).

Ressalta-se ainda que esta incompatibilidade acontece nas mais diversas camadas dos módulos IGBT, mas como apresentando por Pedersen e Pedersen (2012), é mais severa na conexão entre as pastilhas semicondutoras de silício e os fios de alumínio, onde pela Tabela 4, percebe-se uma relação de aproximadamente 9 vezes entre os CET destes materiais, enquanto que entre alumínio e SiC a relação é de aproximadamente 5,9 vezes (34% inferior).

Trincas no “calcanhar” dos fios de ligação

As falhas causadas por trincas no “calcanhar” dos fios de ligação de alumínio (Al) que fazem a interconexão elétrica entre componentes diferentes dentro dos módulos IGBT, como já citado, por exemplo, entre as pastilhas semicondutoras de silício ou carbeto de silício do IGBT e diodo, são originadas pela flexão e/ou dobra causadas pela expansão térmica ou pela deformação mecânica destes fios (OH et al., 2015; RAMMINGER; SELIGER; WACHUTKA, 2000; MEDJAHED; VIDAL; NOGAREDE, 2012). A Figura 25 apresenta uma trinca em um fio de ligação em um módulo IGBT.

Ramminger, Seliger e Wachutka (2000) relatam que a geometria é fator extremamente relevante, em que o número de ciclos até a falha por trinca no “calcanhar” dos fios pode se alterar por um fator de 10, para uma mudança na relação entre altura/largura de 0,2 para 0,3, além disso, estudos utilizando análise por elementos finitos (FEA, do inglês, *Finite Element Analysis*), como o realizado por Medjahed, Vidal e Nogarede (2012), que verificaram que o local no qual observam-se as trincas, como era de se esperar, são os locais nos quais se verificam os estresses mecânicos máximos.

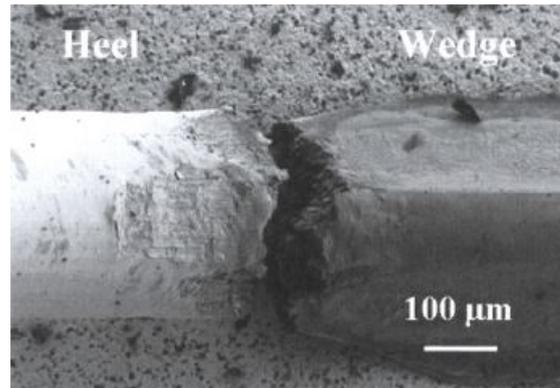


Figura 25 – Fotografia exibindo uma trinca em um fio de ligação em um módulo IGBT. Fonte: (VOLKE; HORNKAMP, 2010).

Trincas nas junções/juntas de solda

O módulo IGBT, como citado anteriormente, é composto por pastilhas semicondutoras, ligação direta de cobre (LDC) e substrato, os quais são unidos uns aos outros por solda (LIU et al., 2011), onde a solda é fator importante na determinação da confiabilidade dos módulos IGBT e impacta diretamente a vida útil destes módulos (LIU et al., 2011; HAMIDI et al., 1999).

Pedersen e Pedersen (2012) relata que os IGBTs são ciclados por apenas 50% do tempo, e que este tipo de carga deve indicar que o principal mecanismo de falha em IGBTs seria o dano às suas conexões, como por exemplo, na solda entre pastilha semicondutora e LDC, cujas falhas são intimamente ligadas à variação na temperatura de junção e a interface de materiais com grandes diferenças nos coeficientes de expansão térmica (CET) (CIAPPA, 2002; MOROZUMI et al., 2003), que levam a consideráveis estresses termomecânicos.

A aplicação repetitiva de cargas termomecânicas causam trincas e vazios nas camadas de solda, sendo que tais trincas e vazios reduzem a área efetiva para dissipação de calor entre a pastilha semicondutora e o dissipador de calor, o que aumenta a resistência térmica no módulo, aumentando a temperatura da junção (OH et al., 2015). Com esse acréscimo de temperatura, o processo se acelera e a pastilha semicondutora fica mais susceptível a outros mecanismos de falhas (OH et al., 2015). A Figura 26 apresenta uma fotografia de uma trinca em junção de solda de um módulo IGBT.

Delaminação do substrato

Em relação ao modo de falha de delaminação do substrato, ou seja, quanto ao descolamento das camadas do substrato, que tem como causa principal o choque térmico, como verificado na Tabela 5, indica que, juntamente de vazios e trincas em soldas podem aumentar a resistência térmica da pastilha dos IGBTs, aumentar a temperatura de junção, e, portanto, acelerar o processo de desconexão dos fios de junção e de falhas na solda. Desta

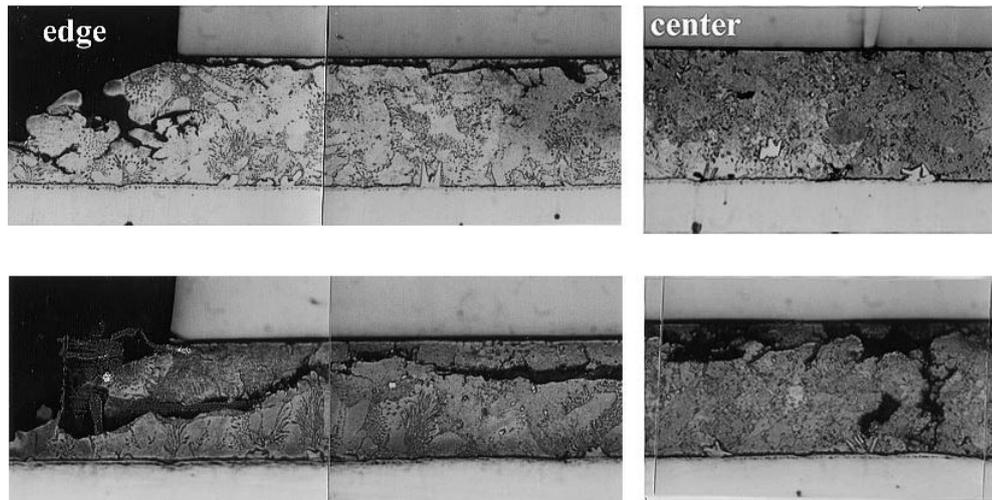


Figura 26 – Fotografia exibindo uma trinca em junção de solda em um módulo IGBT. Fonte: (MOROZUMI et al., 2003).

forma, o mesmo indica que a confiabilidade da solda pode ser melhorada com a utilização de materiais de CET e atributos similares, como é o caso das pastilhas de SiC.

2.9.1.2 Modelos Empíricos

Quanto aos modelos de tempo de vida, os modelos empíricos, são muito utilizados em estudos de confiabilidade, pela facilidade de uso e pela não necessidade de conhecimento das propriedades físicas dos dispositivos de potência, como explanado em detalhes em Reigosa et al. (2016b), não deixando de ressaltar que sua utilização deve ser bem justificada.

Partindo para a predição de vida dos módulos IGBTs, Choi, Blaabjerg e Lee (2015) realiza um estudo e diz que a maioria dos modelos de predição são desenvolvidos considerando falhas por desgaste, causadas por degradação de longo prazo, devido a estresses como temperatura, tensão, corrente, vibração, umidade, radiação cósmica e não falhas catastróficas.

Os autores consideram que a maior desvantagem de modelos analíticos está no fato de o número e amplitude dos ciclos de temperatura não poderem ser determinados de forma muito precisa diretamente a partir do perfil de temperatura. Portanto, há vários métodos com o propósito de extrair estas informações, como, por exemplo, o método utilizando o algoritmo de contagem *Rainflow*.

Os módulos de potência são expostos à estresses termomecânicos periódicos, e a lei de *Coffin-Manson* pode ser utilizada para relacionar o número de ciclos até a falha (N_f), a partir de um determinado perfil de missão regulado por algoritmos de contagem e variações de temperatura ($\Delta T_j = T_{\max} - T_{\min}$) alcançadas nestes ciclos regulados, como apresentado em Kovacevic-Badstuebner (2015). Assim, o modelo empírico de *Coffin-Manson* é descrito como

$$N_f = \alpha \cdot (\Delta T_j)^{-n}, \quad (19)$$

em que as constantes α e n são parâmetros empíricos que podem ser obtidos experimentalmente ou por simulações e ΔT_j é a variação de temperatura da junção do módulo.

Um modelo melhorado denominado de Modelo de *Coffin-Manson-Arrhenius*, que considera não somente as variações na temperatura de junção, mas também a temperatura média, seguindo as premissas da equação de *Arrhenius* e pode ser expresso como

$$N_f = \alpha \cdot (\Delta T_j)^{-n} \cdot e^{\frac{E_a}{\kappa_b \cdot T_{j,m}}}, \quad (20)$$

em que (ΔT_j) é a variação na temperatura de junção em Kelvin, $T_{j,m}$ é a temperatura de junção média, α , n e E_a são parâmetros empíricos obtidos por meio de ajuste de dados de testes acelerados e κ_b é a constante de Boltzmann.

Embora este modelo considere mais parâmetros do que o anterior, ele ainda não considera os ciclos de tempo de aquecimento, que, segundo Reigosa et al. (2016b), afetam fortemente a fadiga dos fios de junção. O modelo de *Norris-Landzberg*, que leva em conta a frequência dos ciclos (f_c), pode ser definido como

$$N_f = K \times f_c^\beta \times (\Delta T_j)^{-\alpha} \times e^{\left(\frac{E_a}{\kappa_b \cdot T_{j,m}}\right)}, \quad (21)$$

em que o termo β é obtido por meio de ajuste de curva e K é uma constante.

Outro modelo empírico bastante utilizado, o modelo de *Bayerer*, também conhecido como o modelo CIPS2008, é apresentado por Bayerer et al. (2008), o qual é baseado puramente em análise estatística de um grande número de resultados de teste de ciclos de carga/térmicos em módulos de diferentes tecnologias (KOVACEVIC-BADSTUEBNER, 2015). Esse modelo considera um grande número de parâmetros da ciclagem de potência e características dos módulos, como: variação da temperatura de junção (ΔT_j), temperatura de junção mínima ($T_{j,\min}$), tempo de aquecimento (t_{aq}), corrente por cada fio de junção (I), classe de tensão do módulo (V_M) e diâmetro dos fios de junção (d). O modelo de *Bayerer* é descrito por

$$N_f = A \cdot (\Delta T_j)^{\beta_1} \cdot \exp\left(\frac{\beta_2}{T_{j,\min} + 273}\right) \cdot t_{aq}^{\beta_3} \cdot I^{\beta_4} \cdot V_M^{\beta_5} \cdot d^{\beta_6}, \quad (22)$$

em que os parâmetros A , β_1 , β_2 , β_3 , β_4 , β_5 , β_6 são parâmetros constantes e foram obtidos pelos autores por meio de um grande número de experimentos e sendo ajustados por regressão linear múltipla (REIGOSA et al., 2016b; KOVACEVIC-BADSTUEBNER, 2015).

De acordo com Bayerer et al. (2008), o modelo desenvolvido deve ser utilizado com cautela, principalmente utilizando-o dentro da faixa de valores de parâmetros para os quais os testes foram realizados, onde as temperaturas de junção máximas ($T_{j,máx}$) variaram entre ($80^\circ - 205^\circ\text{C}$) e as variações de temperatura de junção (ΔT_j) entre 45 K - 150 K. Os módulos utilizados tinham diâmetros dos fios de junção variando entre 75 μm a 500 μm e as correntes por fio de junção (I) de 3A a 23A. As tensões de bloqueio dos *chips* IGBTs e dos diodos

de 600 V-3300 V, com a utilização de módulos de 7 tecnologias de junção e 7 diferentes invólucros. Lutz (2009) relata que o modelo foi derivado de módulos com substratos compostos de Al_2O_3 (Óxido de Alumínio), não sendo aplicável a módulos utilizados em tração de alta potência os quais são construídos com substratos compostos de AlN (Nitreto de Alumínio) e $AlSiC$ (compósito de matriz metálica composto de alumínio e partículas de carbeto de silício), para os quais outros modelos devem ser utilizados (LUTZ et al., 2011). Os parâmetros do modelo são apresentados na Tabela 6.

Tabela 6 – Parâmetros do Modelo CIPS08 de Bayerer.

Parâmetro	Valor
A	9,3E14
β_1	-4,416 ± 0,281
β_2	1285 ± 269,197
β_3	-0,463 ± 0,099
β_4	-0,716 ± 0,238
β_5	-0,761 ± 0,175
β_6	-0,500 ± 0,496

Fonte: (BAYERER et al., 2008).

Há ainda um modelo que lida com uma tecnologia mais nova de módulos Transistor Bipolar de Porta Isolada, do inglês, *Insulated-Gate Bipolar Transistors* (IGBTs) (módulos SKiM), os módulos com *chips* sinterizados, produzidos pelo fabricante SEMIKRON. Segundo Kovacevic-Badstuebner (2015), estes módulos apresentam um tempo de vida significativamente melhorado, no qual o processo de solda clássico dos *chips* foi substituído pela tecnologia de sinterização por difusão de prata (Ag), além da otimização da geometria dos fios de ligação. De acordo com os autores, nesta tecnologia, na análise realizada pelos mesmos, os únicos modos de falha observados foram a desconexão dos fios de ligação e as trincas nos “calcanhares” dos fios de ligação, além de incluir o aspecto da razão dos fios de ligação ar , em que foi observado que aumentando a altura dos fios de ligação houve ganhos significativos no tempo de vida.

Este modelo é apresentado por Scheuermann e Schmidt (2013) e é definido como

$$N_f = A \cdot (\Delta T_j)^\alpha \cdot ar^{\beta_1 \cdot \Delta T_j + \beta_0} \cdot \left(\frac{C + t_{on}^\gamma}{C + 1} \right) \cdot e^{\frac{E_a}{k_b \cdot T_{jm}}} \cdot f_{Diodo}, \quad (23)$$

em que A é um fator de escala, (t_{on}) é a duração do pulso de carga, (T_{jm}) é a temperatura de junção média absoluta em Kelvin, e f_{Diodo} é o fator de redução aplicado durante os testes para os diodos de roda livre; β_0 e β_1 são os coeficientes do modelo, determinados juntamente com os parâmetros A , α , C , γ , E_a e f_{Diodo} , usando o método de mínimos quadrados.

Há ainda modelos empíricos que tratam especificamente das juntas de solda existentes nos módulos IGBTs. Um modelo, apresentado em Ciappa (2002), Huang e Mawby (2013), Busca et al. (2011), é usado para modelar o número de ciclos até a falha de grandes juntas

de solda devido à fadiga termomecânica usando a lei de potência do tipo *Coffin-Manson* na forma

$$N_f = 0,5 \cdot \left(\frac{l \Delta \alpha \cdot \Delta T}{\gamma \cdot x} \right)^{1/c}, \quad (24)$$

em que l representa o tamanho típico da lateral de uma junta de solda, $\Delta \alpha$ representa a diferença entre coeficientes de expansão térmica (CET) entre as placas acima e abaixo, ΔT representa a variação de temperatura, c representa o coeficiente de fadiga e x e γ representam a espessura e o fator de ductibilidade da solda, respectivamente. No mesmo trabalho o autor apresenta dados dos trabalhos de Ciappa (1994), Garry et al. (1990), que apresentam os valores de $\gamma = 1,1$ e $c = -0,49$ como estimativas conservadoras de engenharia para as ligas normalmente encontradas nestas juntas de solda, quais sejam: In-70% Pb-30% (Liga índio-chumbo), Sn-40% Pb-60% (Liga estanho-chumbo), e Sn-10% Pb-90% (Liga estanho-chumbo). Por inspeção de (24), diversas regras simples de projeto para redução de fadiga nas juntas de solda podem ser obtidas, seja reduzindo os valores dos parâmetros ajustáveis do numerador, seja aumentando os do denominador.

2.9.1.3 Modelos Físicos

Além dos modelos empíricos há também os modelos físicos, os quais são baseados no conhecimento das deformações, tensões e estresses dentro dos dispositivos, que por vezes são obtidas por meio de FEA.

(A) Fios de junção

Choi, Blaabjerg e Lee (2015) explicam que o modelo de vida mais comum para os fios de ligação de alumínio (Al) é o modelo de fadiga baseado em tensão plástica. Neste modelo, assume-se que os fios estão sob regime de tensão plástica, devido a grande diferença de coeficiente de expansão térmica (CET) e é baseado na relação de *Coffin-Manson*, que define uma relação de lei de potência entre o número de ciclos até a falha N_f e a tensão plástica induzida por ciclo, ε_{pl} , para fadiga de baixo ciclo. Este modelo é representado por

$$N_f = C_1 (\Delta \varepsilon_{pl})^{-C_2}, \quad (25)$$

em que N_f é o número de ciclos até a falha, ε_{pl} é a tensão plástica induzida por ciclo e C_1 e C_2 são constantes experimentais.

Cabe ressaltar que o modelo anterior é válido quando a suposição feita estiver sendo respeitada, ou seja, os fios estejam sob regime de tensão plástica. Caso isto não seja verdadeiro, e os fios estejam no regime elástico, um modelo de predição baseado na equação de Basquin é normalmente utilizado, como apresentado em Khatibi et al. (2010). O modelo físico baseado na suposição de regime elástico é descrito por

$$N_f = C_3(\Delta\sigma)^{-C_4}, \quad (26)$$

em que a faixa de estresse $\Delta\sigma$ é utilizada como métrica de dano, ao invés da amplitude de tensão plástica e as constantes C_3 e C_4 podem ser obtidas como as do modelo anterior.

Há ainda um modelo citado por Choi, Blaabjerg e Lee (2015) e apresentado por Celnikier et al. (2011), que assume que o fio de alumínio (Al) pode dissipar um valor de energia fixo (energia acumulada crítica) durante sua vida. O número de falhas até o final da vida (N_f) associado à corrente (I) do fio de ligação é calculado conforme

$$N_{f(I)} = \frac{w_{pl}^{cr}}{w_{pl(I)}}, \quad (27)$$

em que $w_{pl(I)}$ é a densidade de energia dissipada em um fio, para uma determinada corrente (I), em um ciclo regulado e w_{pl}^{cr} é a densidade de energia de tensão plástica acumulada em um fio durante o seu tempo de vida.

(B) Juntas de solda

Diversos modelos físicos foram desenvolvidos e são apresentados na literatura técnica, com os quais é possível prever o número de ciclos até que ocorra uma falha nas juntas de solda de módulos IGBT. Para tal é necessário inicialmente ter conhecimento com relação aos tipos de soldas utilizados, onde Ciappa (2002) relata que as soldas mais utilizadas em módulos IGBT *multichip* são baseadas em ligas estanho-prata, índio, ou estanho-chumbo, pois possuem propriedades elétricas excelentes e como soldas macias, exibem boas características de fluxo.

Os modelos físicos de estimação de tempo de vida para junção de solda podem ser divididos em modelos baseados em: estresse, tensão, energia e danos (CHOI; BLAABJERG; LEE, 2015). Segundo os autores, os modelos baseados em energia são o maior grupo de modelos. Tais modelos são utilizados para prever falhas de fadiga com base em um termo de energia de histerese ou tipo de histórico de tensão-deformação média ponderada por volume (CHOI; BLAABJERG; LEE, 2015).

Um modelo baseado em predição de tempo de vida baseada em tensão para a junção de solda, apresentado em Yin et al. (2008), Lu e Bailey (2009), pode ser representado por

$$N_L = \frac{l_{js}}{a(\Delta\varepsilon_p)^b}, \quad (28)$$

em que l_{js} representa o comprimento da junção de solda em milímetros, N_L representa o número de ciclos necessários para que a trinca na junção de solda atinja l_{js} ,

$\Delta\varepsilon_p$ representa a deformação plástica acumulada por ciclo, a e b constantes do material, que para uma solda baseada em SnAg (estanho-prata) são 0,0056 e 1,023, respectivamente. No estudo conduzido por Yin et al. (2008), os autores definiram o critério de dano como sendo o tempo até que 20% da área total de junção de solda tivesse trincado e define ainda l_{js} como sendo 0,635mm.

Estudos conduzidos por Choi, Blaabjerg e Lee (2015) apresentam três modelos físicos para estimativa de vida útil em junções de solda. O primeiro modelo apresentado, um modelo de fadiga baseado na energia total de deformação foi proposto por Akay, Zhang e Paydar (1997), e pode ser expresso por

$$N_f = \left(\frac{\Delta W_{total}}{W_0} \right)^{1/k}, \quad (29)$$

em que ΔW_{total} é a energia total de deformação e W_0 e k são os coeficientes de fadiga, obtidos experimentalmente em junções de solda baseadas em chumbo e valem 0,1573 e -0,6342, respectivamente.

O segundo modelo, apresentado por este autor, foi desenvolvido por Lee, Nguyen e Selvaduray (2000) e considera a geometria da junção de solda em sua metodologia. O tempo de vida é calculado com base em um critério baseado em energia, dado por

$$N_f = C (W_{ss})^{-m}, \quad (30)$$

em que W_{ss} é a densidade de energia de histerese de estresse-deformação, e C e m são constantes de materiais dependentes da temperatura derivadas de testes de fadiga de baixo ciclo.

O modelo proposto por Pan (1994) e terceiro modelo apresentado por Choi, Blaabjerg e Lee (2015) é um modelo de fadiga baseado em energia de deformação e é conhecido como *critical accumulated strain energy* ou *CASE*. Esse modelo foi desenvolvido sob a suposição de que a energia de deformação se acumula durante os ciclos térmicos e eventualmente alcançam um valor crítico C . O modelo é representado por

$$\delta_C = N_f (aE_p + bE_c), \quad (31)$$

em que δ_C é definido como a densidade de energia de deformação crítica e foi considerada como 4,55 MPa/mm³ para a faixa de testes realizados. Além disso, o autor relata que as constantes a e b são obtidas por meio de regressão linear múltipla ou por resultados de análise de elementos finitos, assim como as energias elásticas e plásticas denotadas por E_c e E_p .

Em um estudo conduzido por Kovacevic-Badstuebner (2015) diversos modelos físicos são apresentados. Um deles é o modelo proposto por Steinhorst, Poller e Lutz (2013)

calcula o número de ciclos para início de trincas e a taxa de propagação destas trincas, que consiste no modelo baseado em energia de Darveaux's (DARVEAUX, 2000), conforme

$$N_0 = K_1 \cdot (\Delta W)^{K_2}, \quad (32)$$

$$\frac{da}{dN} = K_3 \cdot (\Delta W)^{K_4}, \quad (33)$$

em que N_0 é o número de ciclos para início da formação de trincas, calculado com base na densidade de energia plástica, ΔW , integrado durante um ciclo de temperatura, a é o comprimento das trincas, e $\frac{da}{dN}$ é a propagação das trincas. K_j , $j = 1...4$ são os parâmetros do modelo, os quais precisam ser ajustados por meio de curvas experimentais. Por meio de simulações térmicas é utilizado como critério de falha um aumento de mais de 20% da resistência térmica (R_{th}).

2.9.1.4 Capacitores Eletrolíticos de Alumínio (CEA) e Capacitores de Filme Metalizado (CFM)

Nesta subseção serão apresentadas informações sobre capacitores eletrolíticos de alumínio e capacitores de filme metalizado, os quais são amplamente utilizados em conversores de frequência de dois ou mais níveis.

Começando pelos mais comuns, apresenta-se na Figura 27 um diagrama esquemático de um capacitor eletrolítico, no sentido de mostrar como o mesmo é constituído, para que se tenha um melhor entendimento das questões de locais, causas, estresses, modos e mecanismos de falhas que serão apresentados adiante nesta subsubseção.

Conforme apresentado por Imam et al. (2005), Mehl (2019) e mostrado na Figura 27, os capacitores eletrolíticos consistem basicamente de eletrodos positivos e negativos, conectados a finas folhas metálicas e separadas por um material dielétrico. Na primeira folha metálica (primeira armadura), terminal positivo do capacitor, uma fina camada de óxido (dielétrico), formado por “oxidação anódica” de um metal adequado imerso em um “eletrólito adequado”, é depositada, sendo este metal normalmente alumínio (Al) ou tântalo (Ta), mas podendo ser utilizados alguns outros metais. Na segunda armadura tem-se um líquido condutor (eletrólito), que entra em contato com a superfície oxidada da primeira armadura e, para melhorar o contato utiliza-se uma folha de papel poroso embebida em eletrólito e uma segunda folha metálica, conectada ao terminal negativo. Esta montagem na forma de sanduíche é então enrolada, inserida e fechada dentro de um invólucro metálico e vedada por um tampão de borracha.

Capacitores eletrolíticos de alumínio, possuem características de elevada capacitância, baixo volume e custo, sendo amplamente utilizados em conversores de potência, desempenhando as funções de filtragem dos sinais de tensão, reduzindo as ondulações (“ripple”) na

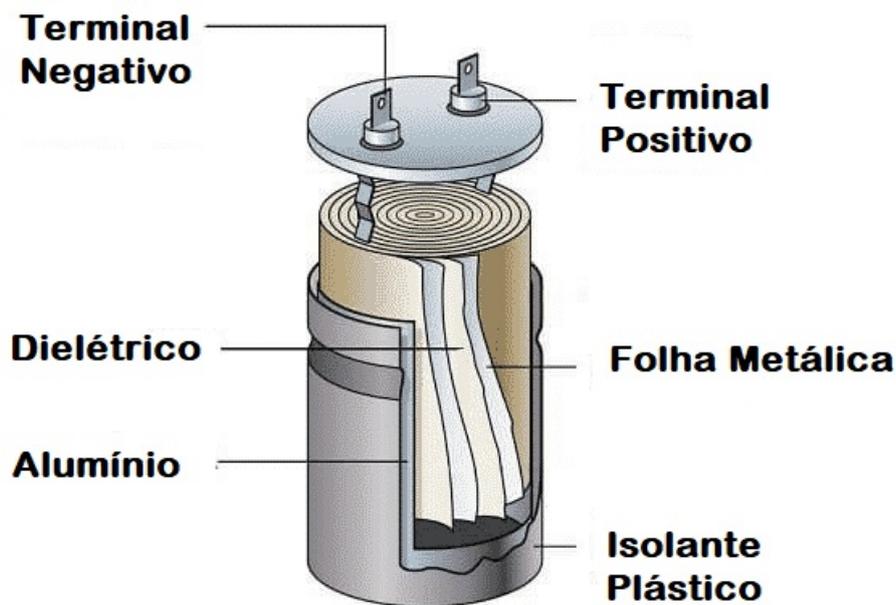


Figura 27 – Diagrama esquemático de um capacitor eletrolítico de alumínio. Fonte: Adaptada de ElectricalFundaBlog (2019).

tensão, balanço de potência no *link* c.c. de inversores e armazenamento de energia (CHEN et al., 2008; LIU et al., 2012).

Como apresentado por Gasperi (2005), estes capacitores eram, ao menos à época, a principal escolha no que tange a conversores de frequência variável (CFV) de corrente alternada para acionamentos de motores de indução, mas ressalta que prever a vida útil esperada para tal aplicação é complicada por quatro fatores, como segue:

1. A impedância elétrica dos capacitores de alumínio é não linear tanto em relação à frequência quanto temperatura;
2. Os acionamentos de motores de indução produzem uma corrente de *ripple* com forma de onda espectralmente rica, o que torna difícil computar as perdas de energia;
3. A característica de transferência de calor dos bancos de capacitor é dependente da geometria de projeto;
4. A vida esperada para os capacitores eletrolíticos é extremamente sensível à temperatura de operação.

No processo de escolha de capacitores do *link* c.c. de conversores de frequência, algumas premissas são assumidas para que estes sejam adequados à aplicação, como: baixa resistência série equivalente (ESR), menor capacitância possível, suportabilidade de corrente de *ripple* adequada, atendimento às especificações de tensão, temperatura, tempo de

vida/confiabilidade, tamanho, custo, etc (DIGIKEY, 2016). Nesse contexto, surgem os capacitores de filme metalizado, os quais possuem algumas características melhores do que as dos capacitores eletrolíticos, mas como tudo em engenharia, há uma relação de compromisso.

Capacitores eletrolíticos são mais baratos, menores, possuem maior densidade de energia, entretanto, possuem uma suportabilidade de corrente de *ripple* inferior, possuem maior variação de capacitância, ESR e limite de corrente de *ripple* em função do tempo de uso e temperatura, além de possuírem menor tempo de vida (12.000 h \times 100.000 h, em média) e serem altamente dependentes da temperatura e tensão aplicada (DIGIKEY, 2016; CHIDLEY, 2017). Neste contexto, os capacitores de filme começam a tomar espaço nos *links* c.c. dos conversores.

Os capacitores de filme possuem várias vantagens, além das citadas acima, como: maior faixa de temperatura de operação, são não polarizados, tempo de armazenamento em prateleira virtualmente infinito, possuem menores auto-indutâncias, toleram melhor surtos de potência, e possuem melhores propriedades de “cura” (DIGIKEY, 2016; CHIDLEY, 2017). Além disto, em inversores a questão mais relevante na especificação dos capacitores do *link* c.c. não é tanto o armazenamento de energia, mas sim baixas impedâncias na frequência de comutação e na frequência dos pulsos do retificador, com fins de minimizar o *ripple* (CHIDLEY, 2017). Como relatado por Digikey (2016), os capacitores do *link* c.c., atuam como caminhos de baixa impedância para as correntes de *ripple* geradas pelos dispositivos de comutação, e, como os capacitores de filme possuem menores ESR e maiores suportabilidade de corrente de *ripple*, é possível realizar a especificação de capacitâncias menores, o que leva a capacitores menores (tamanho), o que é outra característica desejável. Chidley (2017) ressalta ainda a questão da suportabilidade de tensão destes capacitores, onde os eletrolíticos tem suportabilidades de até por volta de 600 V enquanto os de filme podem chegar a alguns kV (CHIDLEY, 2017).

A Figura 28 apresenta uma comparação de desempenho de três tipos de capacitores utilizados em *links* c.c. de conversores de frequência.

De maneira resumida, conforme Gupta et al. (2018), os capacitores de filme metalizado, consistem de um filme dielétrico com uma cobertura metálica em sua superfície. Os eletrodos são compostos de camadas muito finas (20 a 100 nm) de metal, normalmente alumínio ou zinco, vaporizados na superfície do filme polimérico. Os filmes poliméricos mais comuns que são utilizados na indústria são o polipropileno (PP) ou tereftalato de polietileno (PET). Em aplicações especiais, dielétricos como naftalato de polietileno (PEN) ou sulfeto de polifenileno (PPS) são utilizados para condições de operação em altas temperaturas (até 150°C).

A Figura 29, mostra um diagrama esquemático de um capacitor de filme.

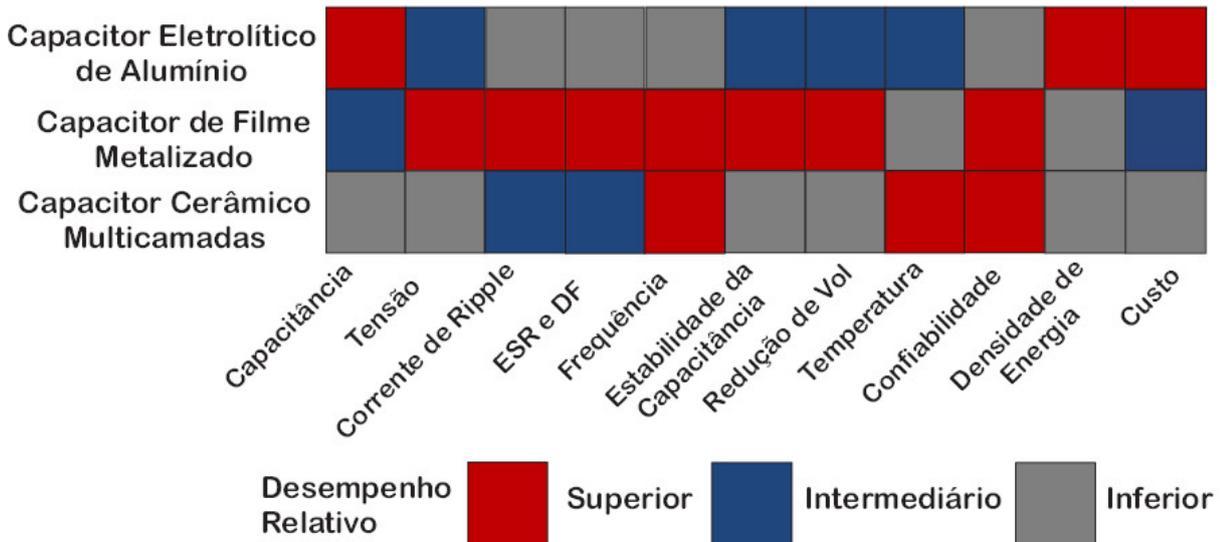


Figura 28 – Comparação de desempenho de capacitores utilizados em *links* c.c. de conversores de frequência. Fonte: Adaptada de Wang e Blaabjerg (2014).

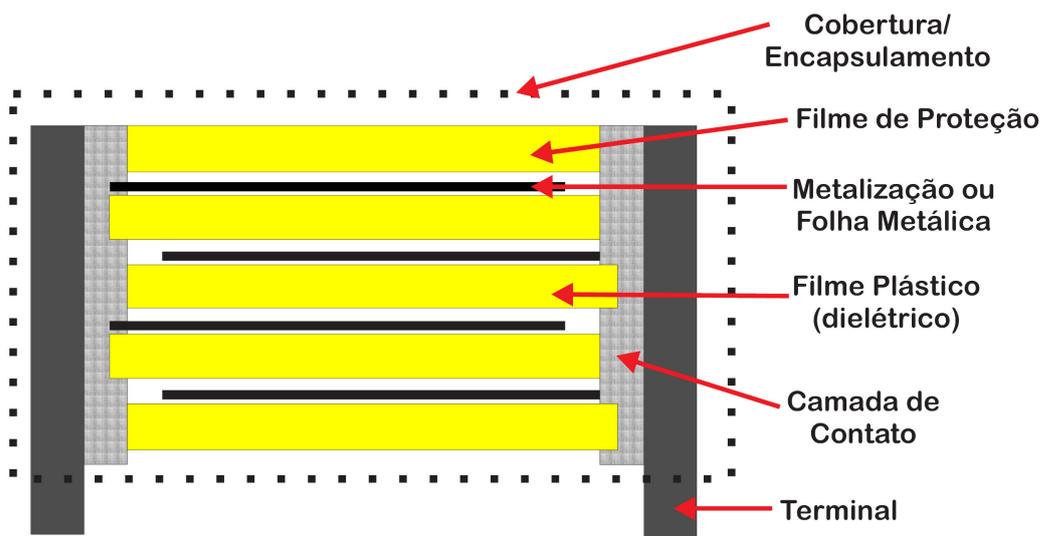


Figura 29 – Diagrama esquemático de um capacitor de filme metalizado. Fonte: Adaptada de Film... (2020).

Modos de falha, mecanismos de falha e estressores críticos

Nesse contexto, Wang e Blaabjerg (2014) apresenta informações sobre os modos e mecanismos de falha e estressores críticos destes componentes, os quais são mostrados na Tabela 7.

Modelos e determinação de vida útil

Para a realização de estudos com capacitores, principalmente no que diz respeito ao modo de falha de desgaste, modelos foram desenvolvidos, dos mais simples aos um pouco

Tabela 7 – Modos e mecanismos de falhas e estressores críticos em capacitores.

Tipo de Capacitor	Modos de Falha	Mecanismos de Falha Críticos	Estressores Críticos
Capacitores Eletrolíticos de Alumínio	Circuito aberto	Auto regeneração pós ruptura de rigidez dielétrica	V_C, T_a, i_C
		Desconexão dos terminais	Vibração
	Curto-circuito	Ruptura de rigidez dielétrica da camada de óxido	V_C, T_a, i_C
	Desgaste: variação nos parâmetros elétricos ($C, ESR, \tan(\delta), I_{IC}, R_p$)	Vaporização do eletrólito	T_a, i_C
Reação eletroquímica (degradação da camada de óxido, queda na capacitância da folha do anodo)		V_C	
Capacitores de filme de polipropileno metalizado (MPPF)	Circuito aberto (típico)	Auto regeneração pós ruptura de rigidez dielétrica	$V_C, T_a, dV_C/dt$
		Instabilidade de conexão pela contração do filme dielétrico devido ao calor	T_a, i_C
		Redução da área do eletrodo causada pela oxidação de metal evaporado devido a absorção de umidade	Umidade
	Curto-circuito (com resistência)	Ruptura de rigidez dielétrica do filme	$V_C, dV_C/dt$
		Auto regeneração pós sobrecorrente	T_a, i_C
		Absorção de umidade pelo filme	Umidade
Desgaste: variação nos parâmetros elétricos ($C, ESR, \tan(\delta), I_{IC}, R_p$)	Redução de rigidez dielétrica	$V_C, T_a, i_C, \text{Umidade}$	
Capacitores cerâmicos multicamada (MLC)	Curto-circuito (típico)	Ruptura de rigidez dielétrica	V_C, T_a, i_C
	Desgaste: variação nos parâmetros elétricos ($C, ESR, \tan(\delta), I_{IC}, R_p$)	Fratura; danos ao corpo do capacitor	Vibração
		Migração de óxidos livres; descarga disruptiva pelo dielétrico; degradação da isolamento; micro fraturas dentro da cerâmica	$V_C, T_a, i_C, \text{Vibração}$

V_C (estresse de tensão do capacitor), i_C (estresse de corrente de ripple do capacitor), i_{IC} (corrente de fuga do capacitor), T_a (Temperatura ambiente).

Fonte: Adaptado de Wang e Blaabjerg (2014).

mais complexos. Um modelo concentrado de capacitores, é apresentado por Wang e Blaabjerg (2014) e ilustrado na Figura 30. As variáveis, C , R_s , L_s , representam a capacitância, a resistência série Equivalente (ESR) e a indutância série equivalente (ESL), respectivamente. O Fator de Dissipação DF é a $\tan \delta = \omega \cdot R_s \cdot C$; R_p , R_d e C_d são a resistência do isolante, a representação da perda dielétrica devido à absorção dielétrica e a polarização molecular e a absorção dielétrica inerente, respectivamente. Em condições normais, a ESL, que é praticamente causada pelos terminais do capacitor, mas que normalmente possui valor muito baixo nas frequências de operação de conversores de potência, a R_d e C_d , que também possuem valores baixos, e a R_p , por seu alto valor, podem normalmente ser desprezadas (Kulkarni et al., 2012; Khan et al., 2014).

A temperatura ambiente, a tensão aplicada ao capacitor, a corrente de *ripple* no capacitor e a vibração são os principais estressores em capacitores eletrolíticos, enquanto que nos capacitores de filme acrescenta-se, a estes, os estressores umidade e variação da tensão aplicada, como apresentado na Tabela 7. Quanto aos modos de falha, o desgaste, nos capacitores eletrolíticos, por exemplo, pode ser causado pelo mecanismo de falha de vaporização do eletrólito, sendo este, segundo Moynihan (1982), o mais relevante. Gasperi (2005), complementa e diz que à medida que o volume de eletrólito se reduz, a ESR do capacitor se eleva, e pode ser modelada por:

$$\frac{ESR}{ESR_0} = \left(\frac{v_0}{v} \right)^2, \quad (34)$$

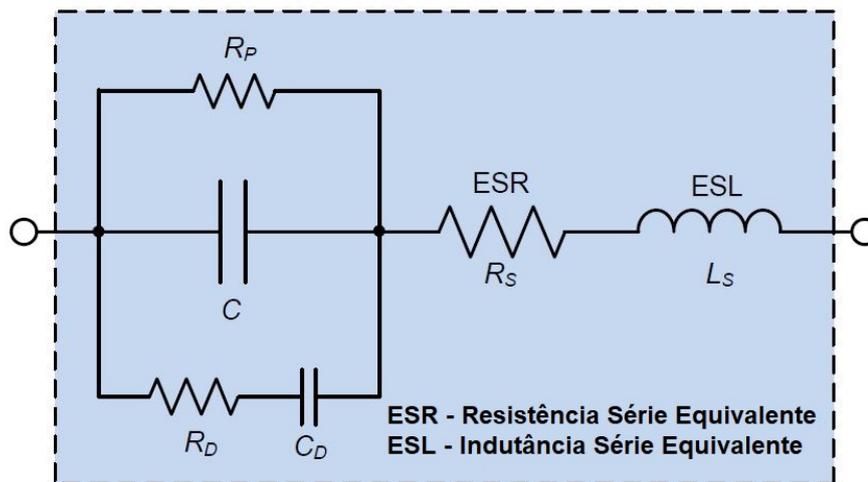


Figura 30 – Modelo simplificado concentrado de capacitores. Fonte: adaptada de (WANG; BLAABJERG, 2014).

sendo:

$ESR = ESR \text{ a } 20^\circ\text{C (ohm)}$;

$ESR_0 = ESR \text{ inicial (ohm)}$;

$\nu = \text{Volume de eletrólito (unidades de volume)}$;

$\nu_0 = \text{Volume inicial de eletrólito (unidades de volume)}$.

Nos capacitores de filme de polipropileno metalizado, o desgaste é causado pela redução da rigidez dielétrica.

Considerando o que foi dito anteriormente, quanto aos mecanismos de falhas, nem sempre os mesmos levam a modos de falha catastróficos, ou seja, os capacitores nem sempre ficam instantaneamente inutilizáveis. Isto acontece para o caso do desgaste, por exemplo. No caso dos capacitores eletrolíticos, dois indicadores do estado de vida útil dos mesmos são a resistência série equivalente e a capacitância (C). Quando o volume do eletrólito é reduzido em 40%-50%, que implica em um aumento da ESR por 2-2,8 vezes, o capacitor eletrolítico é dito em falha (Kulkarni et al., 2012; WANG; BLAABJERG, 2014). Ainda segundo os autores, o mesmo ocorre quando a capacitância sofre uma redução de 20%. No tange aos capacitores de filme de polipropileno metalizado, Wang e Blaabjerg (2014) indica a redução da capacitância em 5% e o crescimento do Fator de Dissipação (DF) em três vezes, como indicadores do final de vida útil.

O estudo desenvolvido por Gasperi (2005), trata da modelagem de vida de capacitores em barramentos c.c. de Conversores de Frequência Variável. O autor inicia apresentando o porque é difícil prever a vida destes componentes, e apresenta quatro fatores. O primeiro diz respeito ao fato da impedância destes capacitores ser não linear em relação à frequência e temperatura; o segundo, porque o conversor produz uma corrente de “ripple” espectralmente rica, o que torna difícil computar as perdas; o terceiro, porque a característica de transferência de calor dos capacitores depende da geometria de projeto; e, por fim, porque

a vida útil dos mesmos é muito sensível à temperatura de operação.

O autor então, descreve um método que trataria estas questões, utilizando um modelo multi-componente, para modelar a impedância do capacitor; uma simulação do conversor de frequência para criar as correntes de “ripple”; um modelo de transferência de calor do capacitor ou banco de capacitores; e um modelo de vida do capacitor derivado de física da falha, que relaciona a redução no volume de eletrólito com o aumento no valor de ESR. A primeira vista, apesar de não parecer tão complexo, o mesmo depende de vários parâmetros, e, caso os mesmos não sejam bem estimados, os erros cometidos provavelmente serão consideráveis.

De forma a tornar o processo de predição de falha de capacitores mais simples, Chen et al. (2008) apresenta um método capaz, de detectar, de modo *online*, o fim de vida útil de capacitores instalados em fontes chaveadas, e, que segundo o mesmo seria um método de baixo custo e de circuito simples. Basicamente no método proposto, mede-se a tensão aplicada ao capacitor, filtra-se tal sinal por meio de filtro passa-faixas, na frequência de comutação do conversor; retifica-se o sinal obtido; filtra-se o mesmo por um filtro passa baixas; posteriormente, faz-se a comparação deste sinal por meio de um comparador de histerese (com um valor de referência obtido previamente). Por fim, utiliza-se um circuito de *delay*, para prevenir falsos alarmes durante transientes de energização, por exemplo. O método apresentado é bastante interessante, entretanto sua utilização baseia-se no conceito de Prognóstico e Gerenciamento de Vida Útil (PHM), que será apresentado em mais detalhes na Seção 2.14; objetivo do trabalho a ser desenvolvido é DfR, e, desta forma, o método apresentado não seria o mais adequado.

Alguns trabalhos com o objetivo de realizar experimentos de envelhecimento de capacitores eletrolíticos, causados por fenômenos térmicos e elétricos, despertaram um interesse maior. Estes trabalhos são os trabalhos desenvolvidos por Kulkarni et al. (2012), Shrivastava, Azarian e Pecht (2017) e Lachkar et al. (2017). Nos dois primeiros foram realizadas medições com instrumentos de medição de impedância, do tipo SP-150 *Biologic* SAS, que utiliza Espectroscopia Eletroquímica de Impedância (EEI) ou medidor de LCR Agilent 4263B e analisador de parâmetros de semicondutores Agilent 4145A, para avaliar a evolução dos parâmetros de resistência série equivalente (ESR) e capacitância dos capacitores, enquanto que o terceiro analisou a redução de peso devido à evaporação de eletrólito, redução de capacitância e aumento nas dimensões.

Basicamente nestes estudos, os capacitores foram submetidos a algumas formas de degradação; seja em condições térmicas e elétricas nominais, de sobrecarga térmica, de sobrecarga elétrica, em ambientes de alta umidade, ou até mesmo combinando mais de um estressor. Nos testes, os capacitores eram submetidos à medições periódicas de seus parâmetros, e, sempre que aplicável, os capacitores eram deixados para retornar à temperatura ambiente ou descarregados, antes da realização das medições.

Por fim, um trabalho bem recente e muito interessante, no qual foi proposto um método

de predição de confiabilidade baseado em física da falha, foi desenvolvido por Sun (2017), Sun et al. (2016). O artigo teve como foco a predição de confiabilidade de capacitores eletrolíticos em *drivers* LED, baseada em física da falha e assistida por simulação; enquanto que a tese de doutorado abrangeu outros componentes dos *drivers* e das lâmpadas propriamente ditas. Para tal, foi utilizada simulação por meio de *software* SPICE, modelagem térmica, simulação de Monte Carlo e um equacionamento desenvolvido para a obtenção da predição da distribuição de taxa de falha de um capacitor eletrolítico de um determinado *driver* LED.

Como já foi visto anteriormente, a capacitância e a resistência série equivalente de um capacitor eletrolítico, têm seus valores continuamente alterados durante a operação devido à degradação. Com isso, Sun (2017) conclui que a potência consumida por este componente irá se modificar ao longo da operação, e, como consequência, a temperatura irá aumentar mais rapidamente e o processo de degradação irá ser mais acelerado do que em temperatura constante.

O processo se inicia com a aquisição de dados de perfil de missão, capacitância, resistência série equivalente e constantes do modelo de degradação. O autor então, com todos os parâmetros carregados, realiza simulações para um conversor *buck-boost* c.c.-c.c. para obter corrente drenada pelo capacitor e, conseqüentemente a potência dissipada pela ESR deste. Esta potência então é a entrada de um modelo térmico, com o intuito de determinar a temperatura do capacitor. Como durante o processo de degradação os parâmetros do capacitor se alteram, os valores de simulação são continuamente atualizados, até que se chegue ao final de vida útil do capacitor, que é definida por valores limiares de capacitância e ESR. À medida que diversas são as amostras de capacitores utilizados, para obtenção dos valores iniciais de C e ESR, existe uma distribuição estatística para estes parâmetros, e, desta forma, o autor se utiliza da simulação de Monte Carlo, para a obtenção da distribuição de falha do capacitor. Na Figura 31, é apresentado um diagrama de blocos que mostra a união de uma modelagem baseada em PoF e abordagens empíricas-estatísticas para predição de confiabilidade do sistema do *driver* LED.

De maneira mais detalhada, o valor de corrente drenada pelo capacitor é dependente do ponto de operação, em que variações de carga implicam em variações na corrente, potência térmica e, conseqüentemente na temperatura, como apresentado em Sun (2017). Desta forma, o autor apresenta então que a potência térmica num determinado instante de tempo t , $P(t)$, dissipada pelo capacitor eletrolítico pode ser obtida por:

$$P(t) = I_{RMS}^2(t) \cdot ESR(T, t), \quad (35)$$

em que $I_{RMS}(t)$ é o valor o valor quadrático médio da corrente do capacitor no tempo t e a $ESR(T, t)$ é ESR dos capacitores eletrolíticos na temperatura T e no tempo t .

Com relação ao modelo térmico, o autor utiliza um composto de duas resistências térmicas R_{th1} e R_{th2} , como apresentado na Figura 32. A primeira modelando o fenômeno de condução térmica, entre núcleo e o invólucro do capacitor e a segunda modelando o fenô-

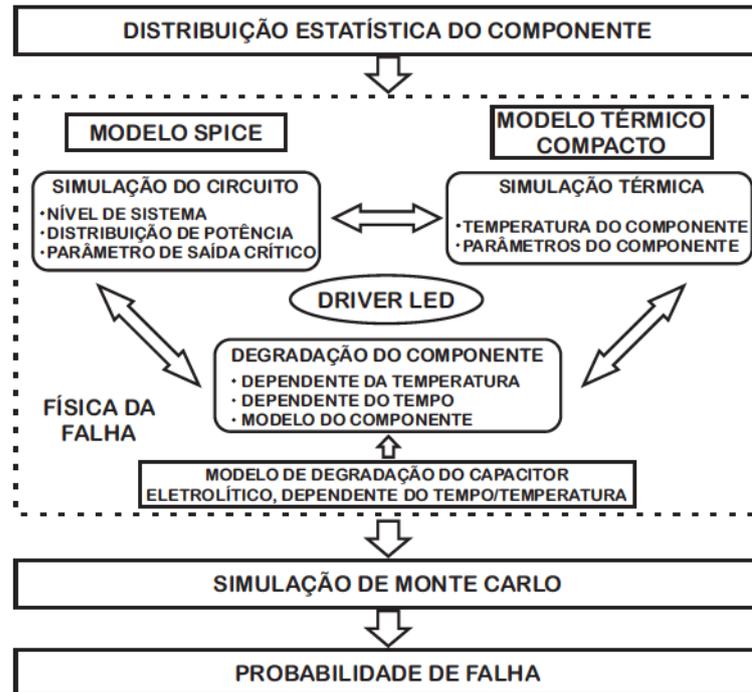


Figura 31 – Diagrama de blocos para combinar uma modelagem baseada em PoF e abordagens empíricas-estatísticas para predição de confiabilidade do sistema do *driver* LED. Fonte: Adaptada de Sun (2017).

meno de convecção térmica entre o invólucro do capacitor e o ambiente. Conforme apresentado em Sun (2017), a resistência térmica R_{th1} pode ser determinada pelas propriedades térmicas do capacitor e sua estrutura é dada pelos fabricantes, enquanto que R_{th2} depende da condição de transferência de calor convectiva do ambiente e foi calibrada por meio de experimentos. Para o estudo em questão o autor utilizou o valor de $R_{th1} = 0,1 \cdot R_{th2}$, com base em informações obtidas em Dubilier (2019). Quanto à sobrelevação de temperatura no tempo t , pode ser expressa por

$$\Delta T_{cap}(t) = P(t) \cdot (R_{th1} + R_{th2}), \quad (36)$$

em que $P(t)$ é a potência térmica no tempo t , determinada usando (35).

Cabe ressaltar que o processo de degradação é um processo dependente do tempo, temperatura e da frequência de operação. Fabricantes apresentam multiplicadores para as correntes de *ripple* no sentido de cobrir o efeito da frequência na resistência do dielétrico, sendo que este efeito é causado pela perda de energia no alinhamento dos dipolos no dielétrico e variações no tempo que os dipolos levam para ficarem orientados (YOUNG, 1961). Entretanto, a corrente de *ripple* gerada em acionamentos utilizando conversores de frequência é muito complexa para utilização apenas de multiplicadores (Gasperi, 2005).

Nesse sentido, a metodologia proposta por Sun (2017) possui uma vantagem em relação aos multiplicadores de fabricantes, pois ele realiza a degradação dos capacitores sob um perfil de frequências as quais os capacitores estarão submetidos durante a operação no sis-

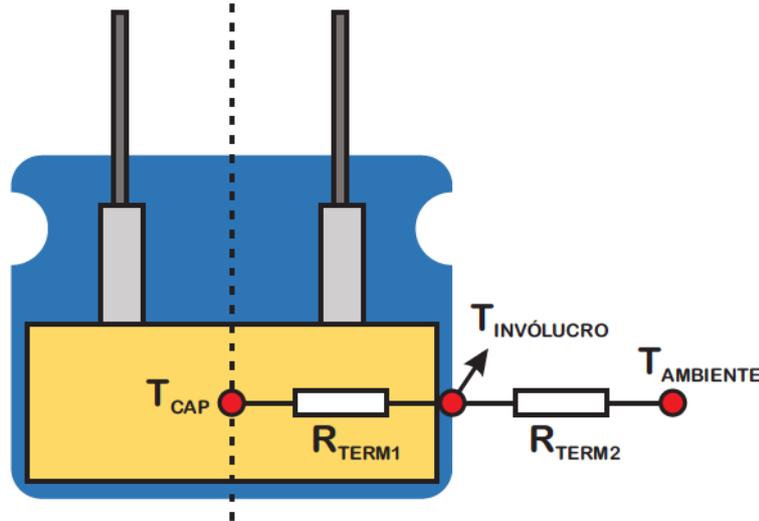


Figura 32 – Modelo térmico compacto de um capacitor eletrolítico de alumínio. Fonte: Adaptada de Sun (2017).

tema, e a medida que considera que o sistema utilizado no estudo terá frequência inalterada durante a operação, o autor não considera a frequência no modelo de degradação utilizado. As funções que descrevem a evolução da capacitância e da ESR do capacitor eletrolítico no tempo podem ser expressas por (37) e (38) (SUN, 2017)

$$CAP(t) = CAP_0 \cdot (1 + A \cdot t), \quad (37)$$

$$ESR(t) = ESR_0 \cdot e^{C \cdot t}, \quad (38)$$

em que CAP_0 e ESR_0 são os valores iniciais de capacitância e ESR, A e C descrevem as taxas de degradação dependentes da temperatura. Neste estudo, assume-se que A e C seguem a equação de Arrhenius:

$$A(t) = A_0 \cdot e^{-E_{a1}/(\kappa_b \cdot T)}, \quad (39)$$

$$C(t) = C_0 \cdot e^{-E_{a2}/(\kappa_b \cdot T)}, \quad (40)$$

em que A_0 e C_0 são as taxas de degradação base, E_{a1} e E_{a2} são as energias de ativação, e κ_b é a constante de Boltzmann.

Considerando então que a temperatura $T(t)$ se altera em função do tempo t , durante o processo de degradação, a capacitância e ESR acumuladas podem ser descritas por:

$$CAP[T(t), t_f] = CAP_0 \cdot e^{B/T(t_f)} \int_0^{t_f} \{1 + A[T(t)] \cdot dt\}, \quad (41)$$

$$ESR[T(t), t_f] = \frac{ESR_0}{1 + D[T(t_f) - T_A]} \cdot e^{\int_0^{t_f} C[T(t)] \cdot dt}, \quad (42)$$

em que os parâmetros CAP_0 , A_0 , B , E_{a1} para a capacitância e ESR_0 , C_0 , D , E_{a2} para a ESR são determinadas experimentalmente.

Observando o exposto anteriormente e apresentado por Sun (2017), para cada conjunto de parâmetros é possível, por meio da simulação do circuito eletrônico e do modelo térmico, estimar o tempo de vida. À medida que várias são as amostras de capacitores utilizados e, já que os valores de capacitância e ESR dos mesmos possuem uma certa aleatoriedade, têm-se uma distribuição estatística, o que torna necessária a utilização da simulação de Monte Carlo para a realização do cálculo da distribuição de falha.

Como pôde ser verificado, este trabalho vem de encontro com as necessidades do estudo que se pretende realizar, inclusive levando em consideração a degradação não linear do capacitor, entretanto o método apresenta uma desvantagem. Seria necessário o desenvolvimento de ensaios de degradação em capacitores com tensões e capacitâncias compatíveis com os conversores que serão estudados neste trabalho, além de testá-los sob os mais diversos perfis de frequência de corrente de *ripple*, gerados pelas diversas topologias e estratégias de modulação que se pretende estudar, visto que os capacitores testados por este autor são de baixa capacitância e tensão, além de ser para um perfil de frequência específico. Esta seria a maior dificuldade de implementar tal metodologia, a qual inviabiliza seu uso neste trabalho. Sem a realização destes, não há garantia que as constantes obtidas pelo mesmo poderiam ser replicadas neste estudo, além disso, o autor não realizou testes para capacitores de filme metalizado, e, seria necessário ainda verificar a possibilidade de se incluir mais variáveis que influem na variação dos parâmetros de capacitância e ESR ao longo do período de degradação, como a corrente de *ripple* e a tensão c.c. aplicada.

Como alternativa, existem na literatura modelos de tempo de vida empíricos, que são muito utilizados, como apresentado em (43) e que consideram a influência de temperatura e tensão aplicada (WANG; BLAABJERG, 2014).

$$L = L_0 \times \left(\frac{V}{V_0} \right)^{-n} \times \exp \left[\left(\frac{E_a}{\kappa_b} \right) \left(\frac{1}{T} - \frac{1}{T_0} \right) \right], \quad (43)$$

em que L e L_0 são o tempo de vida sob a condição de utilização e o tempo de vida de teste (nominal), respectivamente. V e V_0 são as tensões sob a condição de utilização e sob a condição de teste, respectivamente. T e T_0 são as temperaturas (em Kelvin) sob a condição de utilização e sob a condição de teste, respectivamente. E_a é a energia de ativação, κ_b é a constante de Boltzmann ($8,62 \cdot 10^{-5}$) eV/K, e n é o expoente do estresse de tensão, que varia conforme o tipo de capacitor, etc.

Uma simplificação do modelo representado pela equação (43), conforme discutido em Parler e Dubilier (2004) é realizada por meio da consideração da energia de ativação $E_a = 0,94$, para o alumínio, de forma que $E_a/K_B = 1,0904^4$ K; e, considerando T e T_0 na maior temperatura de uso possível de 125°C , ou seja, 398K , de forma que o tempo de vida se reduz à cada acréscimo de 10°C da temperatura, como segue:

$$L = L_0 \times \left(\frac{V}{V_0} \right)^{-n} \times 2^{\frac{T_0 - T}{10}}. \quad (44)$$

O modelo é válido tanto para os capacitores eletrolíticos quanto para os de filme metalizado, em que para os capacitores de filme metalizado o expoente n está situado entre 7 e 9,4, de acordo com os principais fabricantes (POWER, 2008; PANASONIC, 2011), e, para os capacitores eletrolíticos o expoente n tipicamente varia entre 3 e 5 (ALBERTSEN, 2010).

O modelo da equação (44) é utilizado ainda por Zhou e Blaabjerg (2018), na análise de confiabilidade de capacitores eletrolíticos de alumínio (*link* c.c.) e capacitores metalizados de filme (filtro LCL de saída), de um conversor duplamente alimentado, de um gerador de uma turbina eólica, a partir do qual foi calculada o tempo de vida B_{10} destes capacitores, conforme mostrado no fluxograma da Figura 33.

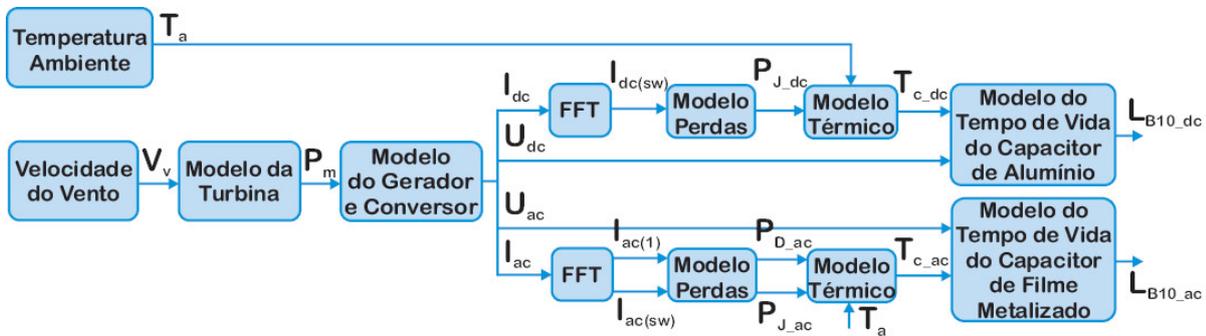


Figura 33 – Fluxograma para calcular o tempo de vida B_{10} a partir de um perfil de missão. Fonte: Adaptada de Zhou e Blaabjerg (2018).

O fabricante Albertsen (2010) apresenta ainda uma outra forma de modelar o tempo de vida útil de capacitores eletrolíticos, na qual separa-se o efeito da temperatura em duas parcelas, uma referente ao auto-aquecimento do capacitor, devido à corrente de *ripple* e uma referente à temperatura ambiente, além da parcela já mostrada no modelo anterior, que diz respeito à tensão aplicada. Este modelo foi utilizado com sucesso por Khandebharad et al. (2015), para estimar, em tempo real, o tempo de vida de um capacitor eletrolítico de um conversor c.c.-c.c. *buck*, em que a diferença entre os resultados experimentais e simulados foram inferiores à 3%. O modelo citado é mostrado a seguir:

$$L = L_0 \cdot 2^{\frac{T_0 - T_a}{10K}} \cdot K_i \left[1 - \left(\frac{I_a}{I_0} \right)^2 \right] \cdot \frac{\Delta T_0}{10} \cdot \left(\frac{V}{V_0} \right)^{-n}. \quad (45)$$

Neste modelo, T_0 e T_a são as temperaturas (em Kelvin) sob a condição de teste ou da categoria do capacitor e a temperatura ambiente, respectivamente; I_0 e I_a são as correntes de *ripple* da aplicação e a corrente de *ripple* nominal sob a temperatura nominal máxima do capacitor, respectivamente. K_i é um fator empírico de segurança, onde para $T_0 = 105^\circ\text{C}$: se $I_a > I_0 \rightarrow K_i = 4$ e se $I_a < I_0 \rightarrow K_i = 2$; e, para $T_0 = 85^\circ\text{C}$, $K_i = 2$. ΔT_0 diz respeito ao aumento de temperatura do núcleo do capacitor eletrolítico (tipicamente 5K para $T_0 = 105^\circ\text{C}$ e 10K para $T_0 = 85^\circ\text{C}$).

Por fim, uma separação entre os expoentes para o fator de tensão, pode ser expressa como:

$$0,5 \leq \frac{V}{V_0} < 0,8 \rightarrow n = 3, \quad (46)$$

$$0,8 \leq \frac{V}{V_0} \leq 1 \rightarrow n = 5. \quad (47)$$

Um estudo muito interessante é conduzido por Lenz et al. (2019), em que são comparados quatro métodos de cálculo das perdas nos capacitores do *link* c.c. de um inversor fotovoltaico, com fim de comparação das predições de vida útil dos mesmos. Para tal, os autores compararam 4 modelos de ESR, nos quais: no primeiro, tem-se a ESR constante e igual ao valor de *datasheet*, e ESR à frequência da rede e temperatura ambiente; no segundo faz-se uma correção iterativa da ESR em função da temperatura; no terceiro, considera-se a ESR dependente apenas da frequência da corrente de *ripple*, sendo necessária a utilização da Transformada Rápida de Fourier (FFT), em que ressaltam o acréscimo de custo computacional; por fim, considera-se a ESR dependente tanto da frequência quanto da temperatura, método em que se espera a melhor acurácia.

Na Figura 34 apresenta-se o fluxograma utilizado pelos autores para a predição de vida útil dos capacitores por meio dos quatro métodos de estimação da ESR.

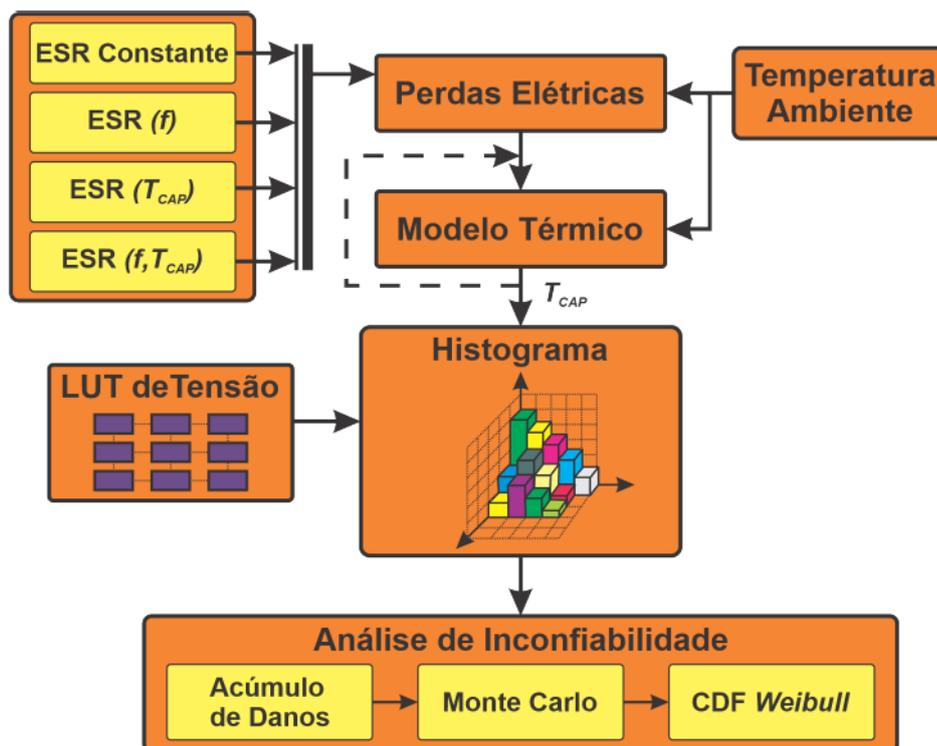


Figura 34 – Fluxograma para predição de vida útil dos capacitores do *link* c.c.. Fonte: Adaptada de (LENZ et al., 2019).

Neste estudo verifica-se que o método que utiliza ESR constante superestima as perdas, enquanto que o método que considera a dependência em relação à temperatura e frequência, leva às menores perdas, visto que a ESR se reduz em função da temperatura e frequência. Entretanto, ressaltam que o compromisso entre os erros cometidos pelos modelos e a complexidade envolvidas devem ser verificadas considerando cada aplicação.

Por fim, como já mencionado anteriormente, é muito importante lembrar que o perfil de corrente de *ripple* que os capacitores do *link* c.c. está submetido é bem complexo, e muito dependente tanto das características do retificador (frequência da rede e número de pulsos, se retificador não controlado; ou estratégia de modulação, frequência de comutação, etc, se retificador controlado), quanto do inversor (estratégia de modulação, frequência de comutação, etc), além do fator de potência, por exemplo (Ko et al., 2016; QIN et al., 2014). De qualquer forma, considerou-se muito interessante o trabalho desenvolvido por Lenz et al. (2019) e pretende-se realizar esta avaliação para as aplicações de acionamento elétricos, sob várias topologias de inversores e estratégias de modulação, e utilizando o modelo de vida da equação (44), que pode ser utilizada tanto para capacitores eletrolíticos quanto de filme, e que foi utilizada com sucesso em alguns trabalhos já citados acima, inclusive no trabalho de (LENZ et al., 2019).

Todos estes fatores serão levados em consideração quando da especificação dos capacitores *link* c.c., os quais serão apresentados junto à metodologia de projeto destes capacitores, a qual será detalhada e abordada no Capítulo 3, Subseção 3.4.1, os quais posteriormente serão submetidos à predição de vida útil.

2.9.2 Estressor Umidade

Dispositivos eletrônicos são expostos a uma ampla variedade de condições climáticas, podendo por vezes, a depender de suas intensidades, se tornar ambientes hostis para tais dispositivos. Em ambientes hostis, inúmeros são os estressores que atuam na degradação/desgaste e em falhas catastróficas destes dispositivos, sejam eles de potência ou não. Dentre estes estressores, além da temperatura, já amplamente discutida, destaca-se a umidade, que nestes dispositivos está intimamente relacionada com a redução de rigidez dielétrica (correntes de fuga) e com o mecanismo de falha de corrosão.

A umidade torna-se ainda mais relevante quando os dispositivos em questão estão instalados em painéis/gabinetes localizados em áreas externas nos ambientes industriais ou em regiões litorâneas, com umidades relativas mais elevadas; pois em ambientes internos por vezes temperatura e umidade ambiente são controlados e ficam estabelecidas dentro de limites razoáveis e estreitos, mas ainda assim podem levar à falhas devido a corrosão (SALAS et al., 2012; JELLESEN et al., 2008).

Neste sentido, o primeiro passo para prosseguir com estudos nesta área, é compreender um pouco melhor sobre os conceitos de umidade absoluta e relativa e como estas se relacionam entre si e com a temperatura, visto que a falta desta compreensão pode conduzir a

conclusões equivocadas sobre como temperatura e umidade se relacionam e, conseqüentemente, como estas afetam a vida útil dos dispositivos eletrônicos.

De maneira simplificada, a umidade diz respeito a quantidade de água dissolvida em um determinado volume de ar (umidade absoluta, normalmente expressa em g/m^3), e, dada uma determinada temperatura ambiente, existe uma quantidade máxima de água que pode ser dissolvida. Assim, a umidade relativa é uma medida percentual em relação a essa quantidade máxima, numa determinada temperatura. Quando tem-se a situação limite, de umidade relativa de 100%, mas ainda não há deposição na forma de água condensada, o ar é chamado de saturado para aquela temperatura; e, para esta condição, quando há um acréscimo de água ao ar saturado, tem-se a condensação numa superfície (FRANCIS, 2002). A temperatura limite, onde para valores inferiores à esta a condensação ocorre, é chamada de ponto de orvalho.

Partindo da dependência de umidade relativa e temperatura, percebe-se ser possível alterar a umidade relativa de um ambiente alterando a temperatura deste ambiente; onde, num ambiente fechado, em que a quantidade de água dissolvida no ar (umidade absoluta) não se altera rapidamente, uma elevação da temperatura leva a um aumento da quantidade máxima de água possível de ser dissolvida, ou seja, leva a uma redução da umidade relativa (FRANCIS, 2002). Segundo este autor, este comportamento geralmente se repete mesmo em ambientes externos, pois apesar de ser possível que a quantidade de água dissolvida no ar se altere, a dinâmica com que isto ocorre usualmente é mais lenta, normalmente variando pouco ao longo do dia. Esta é uma característica muito importante, como verificado no estudo conduzido por (Joshy; Jellesen; Ambat, 2017) que verificou que quanto mais próximo de superfícies aquecidas, menores eram as umidades relativas e menores as probabilidades de falha; levantando-se até a possibilidade de se utilizar a capacidade térmica de materiais, no sentido de acumular e liberar calor para controlar a umidade relativa.

2.9.2.1 MECANISMOS DE TRANSPORTE DE UMIDADE

Ao contrário do que pode-se imaginar, invólucros ou encapsulamentos de dispositivos eletrônicos raramente são perfeitamente herméticos, sendo que a entrada de umidade é dependente do material e das aberturas intencionais ou não (vazamentos, trincas) do encapsulamento (Conseil et al., 2016). Nesse sentido, à medida que os módulos de potência não são hermeticamente selados, o carregamento e a temperatura, apesar de bastante relevantes, passam a não ser os únicos estressores de interesse, e a obtenção de perfis de missão em relação às condições climáticas passam a ter uma importância cada vez maior na estimação do tempo de vida de módulos de potência (Bayerer; Lassmann; Kremp, 2016).

O microclima de umidade que se estabelece no interior dos invólucros dos dispositivos eletrônicos podem se estabelecer por meio de alguns mecanismos de transferência de umidade, como: a convecção forçada ou natural, a difusão por meio de aberturas (causada pela diferença de concentração de vapor de água na atmosfera e no invólucro), permeação pelas

paredes do invólucro e evaporação de água retida, etc. (Jacobsen et al., 2014).

Atualmente, inúmeros estudos em relação às cargas de alta temperatura e ciclagem de temperatura e potência já foram realizados em dispositivos semicondutores de potência, tornando estes estressores bem conhecidos dos engenheiros projetistas, o que não ocorre com a umidade (Jacobsen et al., 2014). Por vezes ela passa despercebida, mas a água, em seus diversos estados e formas (como líquidos, como água absorvida pelos materiais, como gotículas de água suspensas no ar, e como vapor no ar), está presente em todos os lugares na natureza (Jacobsen et al., 2014), e, como citado anteriormente, à medida que normalmente os invólucros de dispositivos eletrônicos não são hermeticamente fechados, os mecanismos de transporte de umidade na natureza também estão presentes nestes invólucros.

A Figura 35, faz uma comparação do ciclo hidrológico na natureza em relação aos mecanismos de transporte de umidade num invólucro de dispositivos eletrônicos; onde percebe-se uma grande semelhança entre as duas situações.

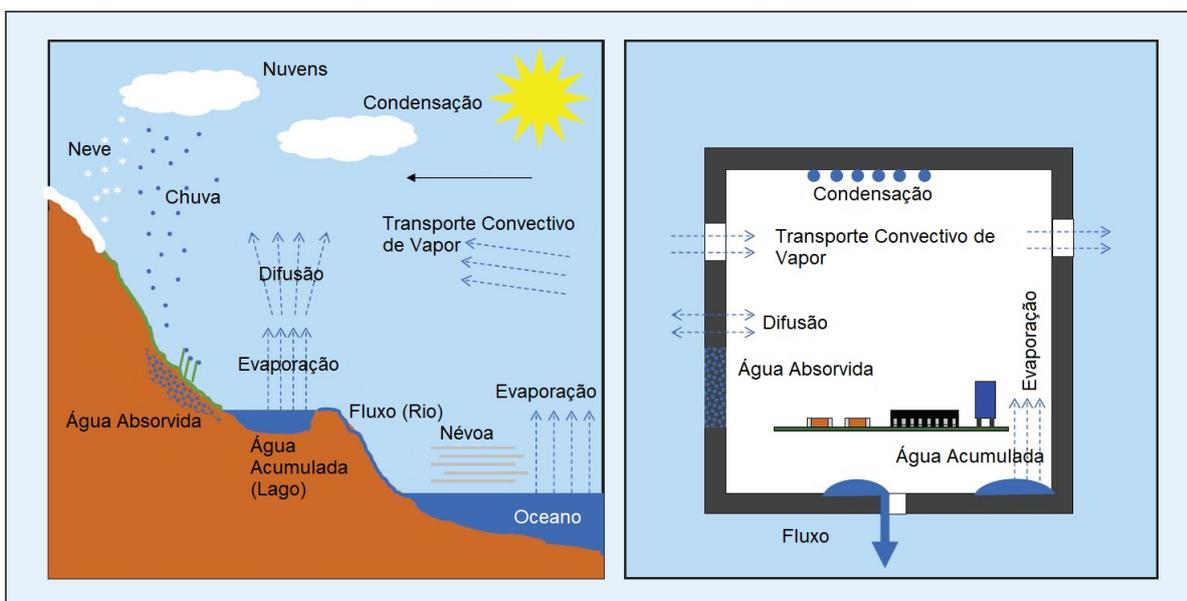


Figura 35 – Comparação do ciclo hidrológico da natureza e o transporte de umidade num invólucro eletrônico. Fonte: adaptada de (Jacobsen et al., 2014).

A Figura 36 mostra de maneira mais detalhada as características típicas e os fenômenos responsáveis pelo ingresso de umidade em invólucros quaisquer, sendo que para cada tipo de invólucro deverão ser identificados e quantificados dentre todos os fenômenos possíveis, quais seriam os mais relevantes para a situação em questão, de forma a mantê-la em níveis em que não se produza danos ou que se mantenha os danos a níveis aceitáveis (Jacobsen et al., 2014). Os fenômenos apresentados podem então ser enumerados, como segue:

1. Transporte convectivo de água para dentro e fora dos invólucros, devido à diferença de pressão entre os ambientes interno e externo, ou “respiração” (Jacobsen et al., 2014);

2. Difusão por meio de materiais permeáveis ou permeação: transmissão de água e/ou umidade de ambientes de maior umidade para ambientes de menor umidade, por meio da permeação de umidade dos materiais que compõem o invólucro. Onde a permeação em materiais termoplásticos de engenharia não são desprezíveis, podendo aumentar sua massa em dezenas de pontos percentuais em relação à sua massa seca. Apenas cerâmicas, vidros e metais, desde que sem trincas e/ou poros são realmente impermeáveis (Jacobsen et al., 2014);
3. Transporte convectivo, por convecção forçada (ventiladores de resfriamento), por meio de aberturas intencionais de ventilação para gerenciamento térmico ou por convecção natural (efeito chaminé) (Jacobsen et al., 2014);
4. Difusão, por meio de aberturas intencionais, por meio de furos para dreno (Jacobsen et al., 2014);
5. Difusão, por meio de aberturas não intencionais, como selos imperfeitos entre a caixa e sua cobertura, em passagem de cabos, trincas e porosidades em outros materiais sólidos (Jacobsen et al., 2014);
6. Por fim, entrada por meio de jatos de água, em aberturas intencionais ou não, e efeitos de capilaridade (Jacobsen et al., 2014).

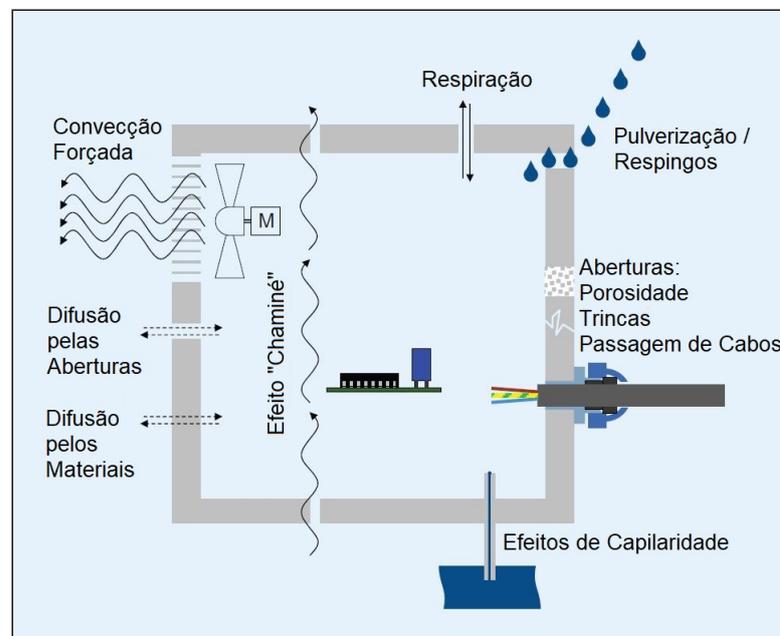


Figura 36 – Características e fenômenos típicos responsáveis pelo ingresso de umidade em invólucros. Fonte: Adaptada de Jacobsen et al. (2014).

Neste sentido, ao contrário do que se pode imaginar sem uma reflexão mais aprofundada, a IEC 60529, que classifica os graus de proteção providos aos invólucros de equipamentos elétricos, não tem como objetivo principal a proteção dos dispositivos eletrônicos

quanto aos efeitos danosos do ambiente e os efeitos de longo prazo como o acúmulo de água pelo ingresso de vapores, mas sim a proteção do usuário de perigos decorrentes desta entrada (Jacobsen et al., 2014). Dessa forma, invólucros com um alto grau de proteção (IP), não garantem uma robustez quanto à atmosferas úmidas, do ponto de vista de vida útil, à medida que, por exemplo, exclui o uso de furos de dreno. Esses invólucros podem permitir a entrada de vapores, mas sem um caminho de dreno confiável e bem planejado podem trazer vulnerabilidade em ambientes úmidos (Jacobsen et al., 2014).

Conclui-se que caso o entendimento dos mecanismos físicos básicos de transporte de umidade e a correta interpretação dos requisitos do usuário final forem alcançados, pode-se conseguir de forma intuitivamente simples para a maioria das pessoas soluções técnicas confiáveis e com um bom custo benefício para o perfil de missão atual do sistema. Apresenta ainda um diagrama, ilustrado na Figura 37, com uma estratégia de projeto que orienta de que forma a proteção contra umidade poderia ser integrada aos invólucros de sistemas eletrônicos, sem adicionar muito custo, por meio da investigação dos requisitos e condições da aplicação.

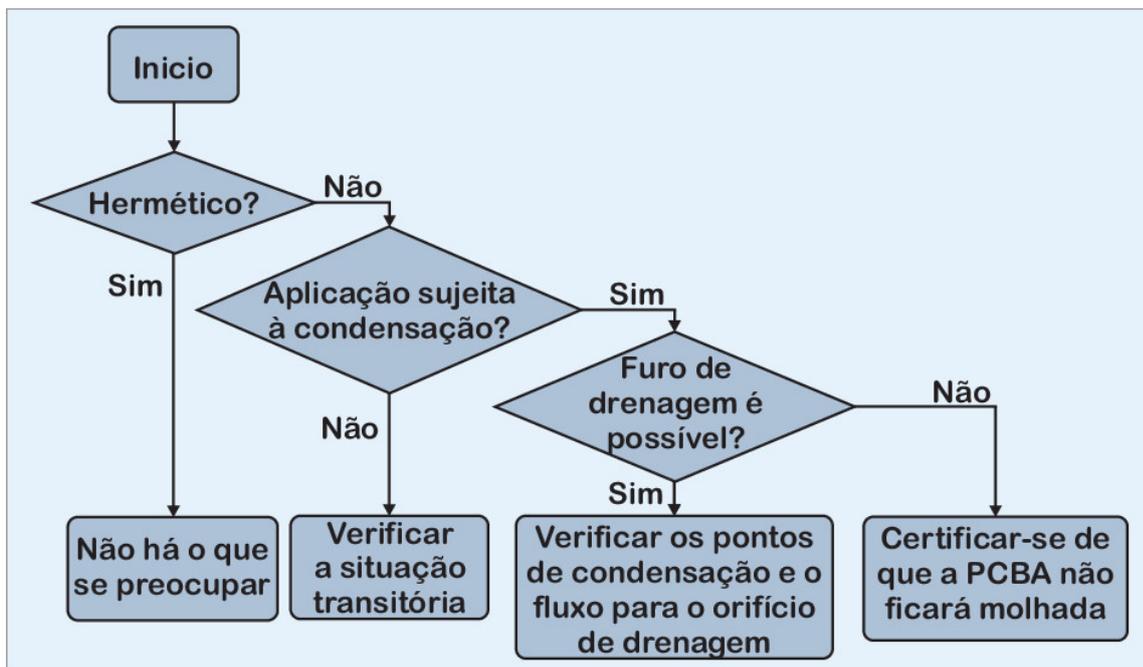


Figura 37 – Diagrama com estratégia de projeto baseado em robustez em relação à umidade para invólucros para eletrônicos. Fonte: adaptada de Jacobsen et al. (2014).

De maneira geral, a enorme utilização de sistemas microeletrônicos encapsulados por plástico (PEMs) se deve ao tamanho, custo e vantagens de fabricação, entretanto não são herméticos, por causa dos materiais poliméricos utilizados, que permitem a permeação de umidade e gases corrosivos, além de absorverem umidade, o que contribui para o acontecimento da corrosão em componentes internos (Shirangi; Muller; Michel, 2009; SALAS et al., 2012).

No caso dos IGBTs, apesar destes serem normalmente operados em painéis/armários com condicionamento de ar, cresce o número de aplicações, como tração e implementações industriais, em que conversores eletrônicos de potência são instalados em áreas externas, nas quais a umidade não é controlada e os IGBTs que precisam operar em condições ambientais severas, com alta umidade relativa, entretanto estes módulos não são hermeticamente selados (ZORN; KAMINSKI, 2015; Zorn; Kaminski, 2014; SADIK, 2017). Além disso, as aplicações em áreas externas ficam desprotegidos de gases tóxicos, variações diárias de temperatura e poeira (SADIK, 2017).

Normalmente, os componentes de módulos IGBTs são cobertos em gel de silicone, para promover isolamento elétrica destes e/ou aumentar sua tensão suportável (quando comparado com o ar), no sentido de prevenir descargas parciais, inibir a entrada de umidade e manter os contaminantes afastados das pastilhas semicondutoras e da área dos fios de junção, além de ter o objetivo de mantê-los protegidos contra intempéries, mantendo sujeiras afastadas dos componentes ativos (Liland et al., 2016; Siow et al., 2015). Entretanto, ao contrário dos tiristores, os IGBTs são afetados pelo ingresso de água, pois não são hermeticamente selados, e o gel de silicone não é impermeável ao vapor de água; assim, ocorre difusão de água e contaminantes pelo encapsulamento, chegando à pastilha semicondutora (Mueller; Franke, 2018; Zorn; Kaminski, 2014; Zorn; Kaminski, 2015; ZORN; KAMINSKI, 2015).

A permeação de umidade pelo encapsulamento de um dispositivo microeletrônico, envolve o transporte dos vapores de água da superfície do mesmo, condensação e absorção pelo encapsulante, superfícies de tampas; difusão pelo encapsulante e pelo selo; e dessorção e evaporação no interior dos vazios do encapsulamento. Em temperaturas inferiores ao do ponto de orvalho, a condensação e a absorção irão ocorrer nas superfícies internas de partes que podem sofrer corrosão do dispositivo microeletrônico (por exemplo, metalização da pastilha/chip, e fio de junção) (Pecht, 1990).

Esta permeabilidade permite que a umidade alcance a camada de passivação, em que os pontos fracos na estrutura da camada de passivação das pastilhas ou na topologia de passivação e na vedação das bordas das pastilhas são afetados diferentemente pelas cargas, sob influência da umidade (Mueller; Franke, 2018).

Ao alcançar a pastilha semicondutora, vários são os possíveis mecanismos de corrosão, sendo que para as pastilhas semicondutoras dos IGBTs a região mais crítica é a região da terminação de junção com a metalização da área ativa (ZORN; KAMINSKI, 2015; SADIK, 2017).

Chegar a conclusões do micro clima dentro do invólucro do módulo, simplesmente pelas condições climáticas do exterior é difícil, à medida que a condição de carga, por exemplo, quantidade de perdas (calor) na pastilhas semicondutora, climatização dentro do painel (ar condicionado), sistema de arrefecimento do dispositivo eletrônico, e claro, o quão fácil a umidade consegue penetrar dentro do módulo não hermético tem um papel significativo (Zorn; Kaminski; Piton, 2017). Além disso, duas grandes dificuldades na predição de vida útil em perfis de missão complexos é definir de forma realista o perfil de missão no interior

do módulo, próximo à pastilha semicondutora e a outra é acumular uma grande variedade de situações às quais o módulo fica sujeito durante sua vida (Zorn; Kaminski; Piton, 2017).

Uma forma de se obter perfis de umidade nos dispositivos de eletrônica de potência é por meio da utilização de circuitos higo-térmicos equivalentes, contendo capacitores e resistores controlados (Bayerer; Lassmann; Kremp, 2016). Já a condensação e evaporação de água podem ser modelados pela utilização de diodos zener controlados ou circuitos ativos, e, desta forma, perfis climáticos e de potência complexos podem ser simulados em minutos (Bayerer; Lassmann; Kremp, 2016). Estes ressaltam que para estruturas 3-D, formadas por diferentes materiais, a utilização de FEM é desvantajosa, devido ao esforço computacional necessário, principalmente para perfis de missão cuja umidade e temperatura variam frequentemente no tempo.

2.9.2.2 CORROSÃO

À medida que os conceitos de umidade e de que forma esta se transporta e se acumula nos gabinetes, invólucros e encapsulamentos dos dispositivos eletrônicos foi compreendido, prossegue-se para o fenômeno da corrosão.

Basicamente, a corrosão pode ser entendida como um processo natural onde um material, normalmente um metal, é degradado e/ou convertido por meio de uma reação química e/ou eletroquímica com os componentes de seu ambiente, em uma forma mais estável quimicamente; seja como óxido, hidróxido ou sulfeto.

A corrosão em sistemas e dispositivos eletrônicos tem se tornado uma questão cada vez mais relevante, em que a multiplicidade de materiais, a miniaturização, tensões aplicadas, globalização da produção e altas demandas de uso, juntamente com vários outros fatores que contribuem para o fenômeno da corrosão; razões que geram limitações de confiabilidade do ponto de vista de corrosão (AMBAT; MØLLER, 2006; JELLESEN et al., 2008). A fabricação e utilização destes dispositivos em ambientes úmidos, com a presença de atmosferas agressivas, variações de temperatura, além da redução dos espaços entre componentes e/ou partes condutivas, por exemplo, facilitou a interação dos componentes em ambientes corrosivos, além do aumento do campo elétrico ($E = V/d$), o que aumenta o risco de corrosão, por tornar mais fácil a formação de células de corrosão durante a condensação em ambientes úmidos e acelerando drasticamente o fenômeno de corrosão (AMBAT; MØLLER, 2006; JELLESEN et al., 2010; JELLESEN et al., 2008).

Umidade, diferença de potencial e contaminantes são fatores ambientais importantes na aceleração do processo de corrosão, e, destes três, os que podemos atuar em sua redução, de maneira mais simples são os contaminantes (JELLESEN et al., 2010). Estes contaminantes podem estar relacionados ao processo de fabricação, como agentes de fluxo, resíduos de banho em placas ou aditivos dos materiais poliméricos e manuseamento por seres humanos; já os relacionados ao serviço, dizem respeito à resíduos devido à exposição destas ao ambiente, como íons agressivos como os cloretos, $SO_2(g)$ (dióxido de enxofre), $NO_2(g)$

(dióxido de nitrogênio), ou outros tipos de íons quimicamente agressivos, além de resíduos higroscópicos como particulados e sais, cuja presença é o gatilho para a corrosão, em grande proporção em ambientes úmidos (AMBAT; MØLLER, 2006; JELLESEN et al., 2008).

Embora muitos estudos tenham sido realizados sobre o fenômeno da corrosão, o conhecimento da mecânica da corrosão ainda é limitado, principalmente na relação dos efeitos sinérgicos dos resíduos dos processos e contaminação vinda das condições de serviço (JELLESEN et al., 2010). As Figuras 38 e 39 apresentam as informações descritas acima de forma mais sucinta.

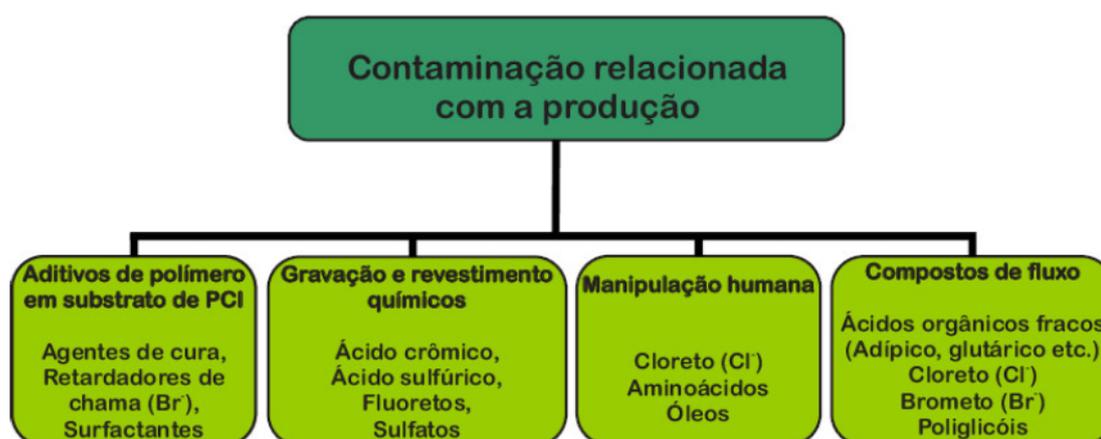


Figura 38 – Fontes comuns de contaminação e contaminantes na fabricação de PCIs. Fonte: adaptada de Jellesen et al. (2010).

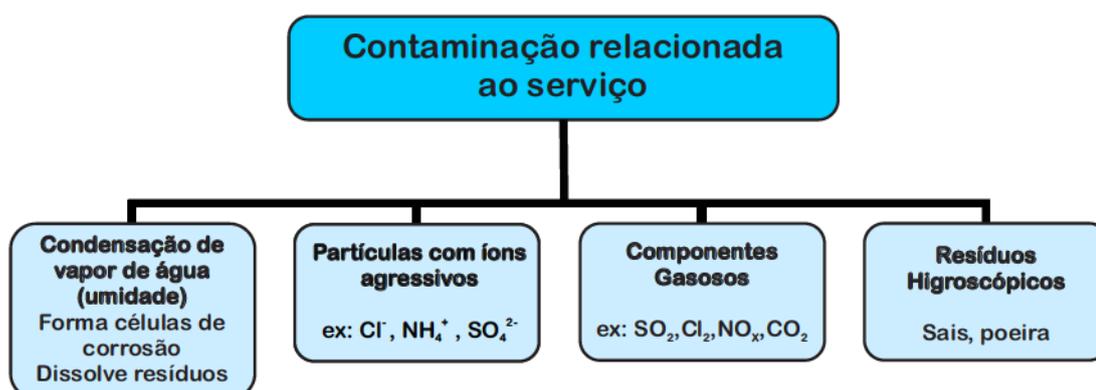


Figura 39 – Contaminantes normalmente encontrados no ambiente do usuário. Fonte: adaptada de Jellesen et al. (2010).

Os particulados, são muito relevantes, à medida que podem agir como aprisionadores de umidade, sendo que a formação de uma camada de água fica facilitada numa superfície com a presença destes mesmo em umidades relativas mais baixas (até mesmo em UR menores que 50%), aumentando a susceptibilidade à corrosão (AMBAT; MØLLER, 2006; JELLESEN et al., 2008). De qualquer forma, os efeitos dos danos causados por estas partículas depende

de sua composição. Particulados formados por carbono/fuligem e partículas contendo ferrugem/metálico são considerados os piores (COMIZZOLI et al., 1986).

Os mecanismos de corrosão em sistemas eletrônicos são por natureza eletroquímicos, mas os tipos de corrosão podem ser diversos, como: corrosão pela presença de gases, como é o caso do gás corrosivo H_2S (sulfeto de hidrogênio); corrosão anódica e migração eletrolítica de metais, que acontece devido à presença de um campo elétrico entre dois condutores conectados por uma camada de solução eletrolítica, onde os íons metálicos dissolvidos no anodo migram em direção ao catodo e se depositam neste (acontece apenas em alguns metais, o alumínio é um exemplo de metal onde isto não acontece); corrosão catódica, onde alguns metais utilizados em sistemas eletrônicos são solúveis em ambientes ácidos e/ou básicos, numa ampla faixa de potenciais e pH e corrosão galvânica, que acontece em situações em que há o contato de metais dissimilares ligados por um eletrólito, formando uma pilha galvânica (Conseil et al., 2016; ZORN; KAMINSKI, 2015; AMBAT; MØLLER, 2006; Conseil-Gudla et al., 2017; Holzke et al., 2018; Minzari et al., 2009; Zorn; Kaminski, 2014; SALAS et al., 2012; JELLESEN et al., 2010; VERDINGOVAS, 2015; SEMICONDUCTOR, 2019; ZORN; KAMINSKI, 2015; JELLESEN et al., 2014).

No caso específico dos IGBTs, a realização de testes acelerados levaram à clara indicação da ocorrência de corrosão de alumínio e de migração eletroquímica, com a formação de dendritos de Cu e Ag (ZORN; KAMINSKI, 2015; Zorn; Kaminski, 2015), onde a formação destes dendritos levam a uma redução da rigidez dielétrica, e, podem levar a falhas, quando estes curto-circuitam componentes ou ilhas (SALAS et al., 2012). Este crescimento de dendritos depende de vários fatores como: tensão aplicada, quantidade de contaminação e superfície molhada; além de envolver a dissolução anódica do metal, eletromigração de íons e deposição catódica (SALAS et al., 2012).

Quanto aos capacitores, a questão aparenta ser um pouco mais complexa. Os dados apresentados nas Figuras 18a e 18b são muito relevantes ao apontar a umidade e o orvalho como fontes de estresse como 19% das fontes de estresse totais em componentes de sistemas de eletrônica de potência e os capacitores como representando 30% das falhas nestes sistemas, mas devemos analisá-los com cautela. Deve-se atentar para o fato de estes dados terem sido fruto de observação dos mais diversos componentes. Quando o autor se refere a capacitores, por exemplo, o mesmo não faz distinção entre capacitores eletrolíticos com eletrólito sólidos ou não-sólidos, para capacitores eletrolíticos não sólidos se estes seriam de alumínio ou de tântalo; se seriam capacitores cerâmicos ou de filme metalizado. Neste sentido, análises aprofundadas com relação aos estressores críticos para cada tipo de componente são necessárias.

Quanto aos capacitores eletrolíticos de alumínio de eletrólito não sólido, os quais são amplamente utilizados em barramentos c.c. de conversores de frequência, percebe-se que há consenso na literatura com relação a alguns estressores serem críticos tanto em capacitores eletrolíticos de alumínio quanto em capacitores de filme metalizado, quais sejam:

a tensão (V_c) aplicada aos mesmos; a temperatura ambiente; a corrente de *ripple* e vibração/choques, onde os três primeiros ter relação com o modo de falha de desgaste e os últimos com falhas catastróficas.

Como mostrado na Tabela 7, percebe-se que alguns estressores são responsáveis por mecanismos de falha de degradação dos capacitores eletrolíticos de alumínio ao longo da utilização (T_a , V_c , I_c), levando à deterioração dos parâmetros de capacitância e resistência série equivalente até que se diga que o capacitor chegou em fim de vida útil, por exemplo; enquanto que outros são responsáveis por falhas catastróficas, ou seja, falhas que levam à inutilização dos mesmos naquele mesmo instante, seja pelo modo de falha de circuito aberto ou curto-circuito.

Com relação ao estressor umidade, há trabalhos que o cita como sendo um estressor relevante mesmo para este tipo de capacitores (BHARGAVA; BANGA; SINGH, 2018; LIU et al., 2012; Lall; Sakalaukus; Davis, 2014; Ko et al., 2016; DEVOTO et al., 2018), entretanto estes trabalhos trazem essa informação sem a apresentação de maiores detalhes que expliquem e/ou corroborem com essa informação apresentada. No caso do trabalho de DeVoto et al. (2018), por exemplo, trata-se de diversos tipos de capacitores, e em um primeiro momento a umidade não é citada como sendo um estressor crítico para os capacitores eletrolíticos, e sim, para os capacitores de filme metalizado, para os quais a umidade parece se tratar de um estressor sobre o qual há consenso. O autor até apresenta uma tabela onde a umidade só figura como estressor crítico para os capacitores de filme metalizado, mas no fim observa-se que a vida dos capacitores eletrolíticos depende de fatores elétricos e ambientais, e nesse momento inclui a umidade, vibração e choques, mas ressalta que estes teriam pouca influência na vida deste modelo de capacitor.

Mesmo nos trabalhos onde há apresentação da umidade como sendo um estressor relevante, muitos destes não a consideram no desenvolvimento de seus trabalhos e nem mesmo justificam este fato, apresentam quais seriam os modos, mecanismos e modos de falha relacionados a este estressor (LIU et al., 2012; Ko et al., 2016), ou quando no caso de trabalhos que apresentam modelos de degradação, estes não apresentam modelos que considerem o estressor umidade (DEVOTO et al., 2018). O estudo conduzido por Lall, Sakalaukus e Davis (2014) até realiza testes em condições que além de outros estressores, os capacitores são sujeitos a umidades relativas elevadas, mas não apresentam estudos que demonstrem que este estressor (umidade) individualmente afeta a vida útil destes capacitores, como por exemplo realizando testes em ambientes sujeitos à umidades relativas baixas e elevadas.

Todas estas questões apresentadas, trazem a tona um sentimento de que seria necessário realmente avaliar se a umidade é realmente um estressor relevante, ou a citação dela como tal em alguns trabalhos se deve apenas ao fato de como esta é estressor relevante em diversos tipos componentes e até mesmo em outros modelos de capacitor (GALLAY, 2016; BEVENSEE, 2016; Shrivastava; Azarian; Pecht, 2017; DEVOTO et al., 2018), e se estas conclusões teriam sido estendidas para os capacitores eletrolíticos de alumínio, por censo comum,

sem que testes ou estudos conclusivos tivessem sido apresentados.

Consultando diversos catálogos de fabricantes, com pequenas variações nos limiares apresentados, os mesmos são unânimes em recomendar que se evite o armazenamento e/ou utilização dos capacitores em locais sujeitos à altas temperaturas e umidades relativas ou que os mesmos sejam expostos à água, condensação e/ou orvalho. A grande maioria recomenda que os capacitores sejam armazenados, por exemplo, em temperaturas ambientes de 5°C-35°C e umidade relativa em patamares não superiores a 75% (ELNA, 2017; NICHICON, 201-?; TDK, 2016; PANASONIC, 2019; RUBYCON, 201-?; CHEMI-CON, 201-?; SURGE, 2017; CAPACITORS, 201-?). Isto indica que a umidade pode realmente ser um estressor relevante para capacitores eletrolíticos, entretanto, com exceção de (CAPACITORS, 201-?), que indica que o armazenamento em condições elevadas de umidade relativa poderia levar à corrosão dos terminais e impedir a soldagem correta, todos os outros não apresentam nenhuma informação adicional que ajude o usuário de maneira mais detalhada quais seriam as consequências do armazenamento e/ou utilização nestas condições.

Analisando informações obtidas numa patente sobre capacitores eletrolíticos em (BURGER; MALCOLM, 1964), é relatado que há a necessidade dos eletrólitos possuírem alta condutividade, mas que estes devem ser não corrosivos em relação aos eletrodos, sendo que esta condições impõe limitações nos ionogênios que podem ser utilizados nos eletrólitos, principalmente quando utilizados em conjunto com capacitores onde pelo menos um dos eletrodos é de alumínio.

O texto continua apresentando vários exemplos de composição de eletrólitos, utilizando diversos tipos de compostos, e explica que a escolha pelo solvente a ser utilizado geralmente é determinada pelas características elétricas necessárias. Diz, que para capacitores com eletrodos de alumínio, é recomendada a utilização de solventes não aquosos, pois a presença de água, juntamente com a alta temperatura, é prejudicial para o filme de óxido anódico (BURGER; MALCOLM, 1964), o que seria um indício de que a umidade poderia atuar prejudicialmente neste sentido, caso conseguisse vencer os selos poliméricos dos capacitores e então entrar em contato com o filme de óxido anódico. Burger e Malcolm (1964) apresenta ainda, 7 exemplos de eletrólitos que poderiam vir a ser utilizados em capacitores eletrolíticos, destes 4 com a presença de água, sendo 2 de água (2,9%-10,5% do volume de eletrólito) e 2 de água desmineralizada (18,8%-38,8%), mas para estes é recomendado a utilização de folhas de tântalo, não de alumínio.

Nobre (2011) diz que capacitores de baixa tensão têm ciclo de vida restrito quando da utilização de eletrólitos à base de água. Ainda segundo este autor, em capacitores de baixa impedância, devem utilizar eletrólitos com alta condutividade, o que é possível por meio da adição de água ao eletrólito (normalmente um solvente orgânico de alta constante dielétrica). Entretanto, apesar dos benefícios trazidos no que diz respeito à alta condutividade deste tipo de eletrólito, a faixa de tensão de trabalho destes capacitores (6 V - 16 V) é mais extensa que a janela eletroquímica da água (teoricamente 1,23 V). Com isso, por meio do

fenômeno da eletrólise pode haver a produção dos gases hidrogênio e oxigênio, podendo levar ao rompimento do capacitor e elevação de pH do meio, que pode causar desestabilização do filme de óxido por produção de aluminatos solúveis (NOBRE, 2011).

A água limita ainda a faixa de temperatura em que os capacitores poderiam ser utilizados, visto que em pressão atmosférica a mesma vaporiza aos 100 °C, ou seja, a operação destes em temperaturas elevadas também causaria a produção de vapores que aumentariam a pressão interna e que poderiam levar ao seu abaulamento e ruptura (NOBRE, 2011).

Os eletrólitos compostos por solventes orgânicos evitam as desvantagens da água, como a menor suscetibilidade de o eletrodo sofrer processos de corrosão, permitindo o uso de componentes de metais de baixo custo, como (Al) (NOBRE, 2011).

Como foi amplamente discutido neste texto a questão da umidade como sendo ou não um estressor para capacitores eletrolíticos, é importante ressaltar que os catálogos de fabricante apresentam outros estressores, por exemplo, quando recomendam que a atmosfera de utilização e/ou armazenamento não apresente gases tóxicos ácidos (como sulfeto de hidrogênio (H_2S), ácido sulfuroso (H_2SO_3), ácido sulfúrico (H_2SO_4), ácido nitroso (HNO_2), ácido nítrico (HNO_3), gás cloro (Cl_2), gás bromo (Br_2), brometo de metila (CH_3Br), amônia (NH_3), etc.); gases halógenos como cloro e flúor (DUBILIER, 2019; ELNA, 2017; PANASONIC, 2019; RUBYCON, 201-?; SURGE, 2017); que não sejam expostos à soluções ácidas ou alcalinas (ELNA, 2017; NICHICON, 201-?; RUBYCON, 201-?; PANASONIC, 2019); e que não se permita o contato com hidrocarbonetos halogenados (TDK, 2016); além da não exposição ao ozônio, radiação, ou raios ultravioletas (PANASONIC, 2019; RUBYCON, 201-?; SURGE, 2017; CAPACITORS, 201-?) e fazendo recomendações quanto à vibração (DUBILIER, 2019; VISHAY, 2016; TDK, 2016; PANASONIC, 2019; SURGE, 2017).

Neste sentido, depois desta vasta apresentação de argumentos conflitantes, percebemos que há informações em ambos os sentidos, seja no sentido de confirmar que a umidade seria um estressor relevante quanto no sentido de que não seria. Portanto, para que esta questão seja sanada de forma definitiva, seria necessário conduzir testes de degradação em ambientes sujeitos a baixas e altas umidades relativas, para chegar a uma conclusão definitiva sobre o assunto. Além dos testes, pensando nos conceitos de física da falha, seriam necessários ainda o estudo dos resultados, para avaliar os modos, mecanismos e causas de possíveis falhas relacionadas a este estressor. Posteriormente, caso confirmada como estressor, e definidos os modos, mecanismos e causas de falha, seria necessário o estudo de modelos físicos, empíricos, estatísticos ou híbridos (físicos-empíricos), por exemplo, para que estudos considerando tal estressor possam ser realizados de maneira mais eficaz.

2.9.2.3 QUÍMICA DA CORROSÃO

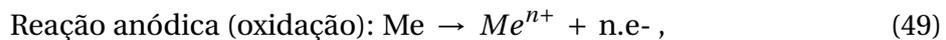
Diversos são os mecanismos de corrosão possíveis, mas em essência, a corrosão de metais é uma reação química ou eletroquímica, onde há uma reação de transferência de elétrons, ou seja, um átomo de metal sem carga perde um ou mais elétrons e se torna um íon

metálico carregado, como é expresso em (48) (SCHOFIELD, 2003).



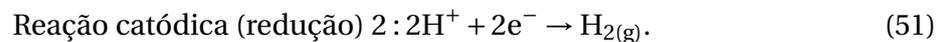
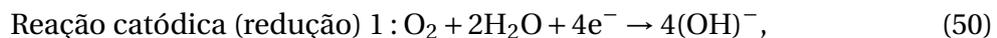
O mecanismo de corrosão mais importante é a dissolução eletroquímica, sendo que a corrosão em sistemas aquosos e em outras circunstâncias onde há a presença de eletrólito, é geralmente eletroquímica por natureza. Cabe ressaltar ainda que a força motriz fundamental da reação de corrosão é a diferença entre as energias potenciais do átomo metálico em seu estado sólido e do produto gerado durante a corrosão; onde a corrosão pode ser considerada como o inverso da metalurgia extrativa. Em suma, os metais são obtidos pelo gasto de energia em seus minérios, e, quanto maior a energia requerida, mais termodinamicamente instável é o metal e maior é sua tendência em retornar à forma de minério ou à sua forma de óxido.

Células ou pilhas de corrosão são formadas pela conexão elétrica de duas partes metálicas, por meio de uma camada de água e/ou eletrólito, onde ocorre uma reação anódica no eletrodo ativo, por dissolução do metal e uma reação catódica no eletrodo nobre, em que a água condensada (eletrólito) cria um caminho condutivo para a corrosão (AMBAT; MØLLER, 2006); onde as reações anódicas e catódicas precisam estar eletricamente balanceadas, à medida que cargas elétricas não podem ser criadas (SCHOFIELD, 2003).



em que *Me* denota o metal, Me^{n+} seu íon e e^- é um elétron.

As reações catódicas mais comuns são apresentadas abaixo, onde na primeira o oxigênio disponível é consumido e na segunda é liberado o gás H_2 .



As falhas ocorridas devido a ambientes úmidos podem ser permanentes ou podem desaparecer, à medida que a água condensada evapora, em que essa habilidade de evaporar a água condensada é importante para um produto ser capaz de sobreviver à condensação local (JELLESEN et al., 2010).

2.9.2.4 TESTES ACELERADOS

Como é sabido, a determinação do tempo de vida de módulos de potência é custosa, além de consumir bastante tempo, à medida que testes acelerados de degradação são necessários. Neste sentido, diversas abordagens de testes acelerados em condições de elevada

temperatura e umidade estão disponíveis, para avaliar os mais diversos mecanismos de falha; onde conhecimento em relação ao mecanismo de falha, traz compreensão das condições ambientais que o precipitaram (Pecht et al., 1997). Conhecimento do modo e local da falha, permite que se avalie o impacto do mecanismo e que se obtenha informações sobre os locais mais susceptíveis a estresses, respectivamente; além de permitir melhorias do projeto e da fabricação de novos produtos (Pecht et al., 1997).

Um fator extremamente importante é a verificação de adequabilidade de qualquer teste acelerado, que deve ter como principal critério, a verificação do efeito do mecanismo de falha equivalente, provocado pelas condições de teste, correlacionando-os com os mecanismos de falha que ocorrem em condições reais de operação (Mueller; Franke, 2018). Tomando sempre muito cuidado para que os níveis de estresse mais elevados (aceleração), não desencadeiem outros modos ou mecanismos de falha adicionais, não existentes em condições reais de operação (Zorn; Kaminski, 2014).

Idealmente os modelos de aceleração são baseados no conhecimentos dos fenômenos subjacentes e consistem de parâmetros físicos. Entretanto, muitas vezes estes são difíceis de obter ou envolvem mecanismos difíceis de serem modelados desta forma, e, portanto, usualmente ajusta-se os resultados experimentais coletados em condições de testes bem definidas em relação aos resultados aos dados de campo (Zorn; Kaminski, 2014). Apesar de não serem modelos puramente físicos, como é necessário o conhecimento das variáveis físicas principais que atuam na limitação de tempo de vida, modelos híbridos, motivados pela física da falha e que possuem cerne físico, são ajustados para a realidade implantada (Pecht et al., 1997).

Uma abordagem de teste acelerado que já foi amplamente utilizada no passado para qualificar módulos IGBT de potência era o teste THB (*Temperature Humidity Bias*), com elevadas temperatura e umidade relativa (85°C/85% de UR), em conjunto com a aplicação de uma tensão de 80 V, por um período de 1000 horas, com o objetivo de predizer até 25 anos de operação no que diz respeito aos mecanismos de falha relativos à corrosão e umidade (ZORN; KAMINSKI, 2015; Peck, 1986; PAPADOPOULOS et al., 2017; Zorn; Kaminski, 2014; Zorn; Kaminski, 2015).

Neste teste, verificava-se o transporte de íons, devido aos altos níveis de umidade e temperatura, junto da aplicação de tensão de 80 V (PAPADOPOULOS et al., 2017). O valor de tensão aplicada neste teste era, por norma, fixado em 80 V, pois não se considerava a dependência da tensão, baseando-se na teoria onde apenas uma diferença de potencial mínima ou “suficiente” seria necessária para desencadear a hidrólise ou corrosão (ZORN; KAMINSKI, 2015; Zorn; Kaminski, 2014; Zorn; Kaminski, 2015), e tinha-se a intenção de limitar o autoaquecimento causado pela aplicação da tensão, pois este aquecimento poderia reduzir os níveis de umidade, de forma a limitar os efeitos dos mecanismos de falha que se relacionam com a umidade (ZORN; KAMINSKI, 2015; Zorn; Kaminski, 2014; Zorn; Kaminski, 2015). Entretanto, com o passar do tempo, percebeu-se que para módulos IGBT de Si de elevada

potência, os 80 V eram muito inferiores às tensões nominais e às tensões às quais os mesmos eram submetidos em condições reais de uso (Zorn; Kaminski, 2014; PAPADOPOULOS et al., 2017; ZORN; KAMINSKI, 2015; Zorn; Kaminski, 2015), para os quais o nível de tensão foi elevado para 60%-80% da tensão nominal dos mesmos, o que causa uma aceleração dos mecanismos de falha de migração eletroquímica e corrosão de alumínio, que são dominantes em relação ao impacto clássico de movimentação de íons (ZORN; KAMINSKI, 2015; Zorn; Kaminski, 2014; PAPADOPOULOS et al., 2017). Podendo até mesmo fazer com que materiais como o alumínio perca sua proteção contra corrosão (passivação) (PAPADOPOULOS et al., 2017).

Outras abordagens, como por exemplo, com a utilização do encharcamento dos módulos e/ou com uma exposição de sal prévia, já foram reportadas, mas como relatado por Peck (1986), estas abordagens trazem complicadores para a extrapolação e comparação com os resultados de teste com apenas a aplicação de temperatura e umidade de baixo estresse, não sendo muito utilizados e não foram utilizadas no trabalho onde este relato é feito.

Assim, a abordagem com a utilização de temperatura e umidade elevadas (85°C/ 85% de UR), em conjunto com a aplicação de tensão entre 50%-90% da tensão nominal dos mesmos (V_{nom}), têm sido mais amplamente utilizados, evitando-se valores superiores de tensão, temperatura e umidade, para evitar falhas devido a raios cósmicos e/ou condensação, respectivamente (ZORN; KAMINSKI, 2015; Zorn; Kaminski; Piton, 2017; PAPADOPOULOS et al., 2017; ZORN; KAMINSKI, 2015; Zorn; Kaminski, 2015). No estudo conduzido por (ZORN; KAMINSKI, 2015; Zorn; Kaminski, 2014; Zorn; Kaminski, 2015), por exemplo, utilizou-se até 90% da tensão nominal em dispositivos de 1,2kV, percebendo-se a aceleração em relação ao acréscimo do nível de tensão prevalece em relação à desaceleração devido ao autoaquecimento. Além de indicar claramente a ocorrência da migração eletroquímica e corrosão de alumínio.

Este teste determina os pontos fracos da estrutura do módulo com relação aos mecanismos de umidade e corrosão, e ficou conhecido por mais de um nome, como por exemplo: Alta Tensão, Umidade e Temperatura, Inversamente Polarizado, do inglês, *High Voltage, High Humidity, High Temperature Reverse Biased* (H3TRB) e *Temperature Humidity Bias* (THB)-Corrente Contínua de Alta Tensão, do inglês, *High Voltage Direct Current* (HVDC) (Mueller; Franke, 2018; PAPADOPOULOS et al., 2017).

À medida que vários testes H3TRB e análises de falha mostraram que a corrosão do alumínio é o mecanismo de falha dominante para módulos IGBT de AT, uma abordagem apropriada é utilizar o modelo de aceleração baseado em corrosão para o alumínio.

2.9.2.5 MODELOS DE PREDIÇÃO DE TEMPO VIDA

Vários são os modelos de aceleração baseados em corrosão propostos na literatura para módulos IGBTs, entretanto só alguns são apropriados para a predição que se pretende, e mesmos dentre os apropriados, a maioria não possui relevância prática devido à dificuldade

de se obter os parâmetros físicos necessários (Zorn; Kaminski, 2014). De forma que, atualmente, o modelo mais amplamente utilizado é o modelo estendido de *Peck*, que parte do modelo de *Arrhenius* e inclui os efeitos de umidade; o qual inicialmente era utilizado para dispositivos discretos e atualmente também para módulos, conforme é apresentado em (52) (Zorn; Kaminski, 2014; LEON et al., 1999):

$$L(RH, T) = A_3 \cdot RH^{-x} \cdot \exp\left(\frac{E_a}{\kappa_b \cdot T}\right), \quad (52)$$

em que a energia de ativação E_a modela a influência da temperatura, representando a quantidade de energia necessária para iniciar a reação que causa a falha, RH é a umidade relativa e A_3 é uma constante. Tem valor dependente do mecanismo de falha individual (LEON et al., 1999), sendo que para a corrosão do alumínio tem-se valores entre 0,7 eV e 0,95 eV e o expoente x empírico ou de ajuste, de impacto da umidade relativa, está na faixa de 2,66 a 4,64 (Pecht et al., 1997). Por meio da equação (53), fazendo a razão da mesma nas condições aceleradas (THB ou H3TRB) e nas condições de operação normal, pode-se obter um fator de aceleração, como segue:

$$a_f(RH, T) = \left(\frac{RH_a}{RH_u}\right)^x \cdot \exp\left(\frac{E_a}{\kappa_b} \cdot \left[\frac{1}{T_u} - \frac{1}{T_{ac}}\right]\right), \quad (53)$$

em que, a_f é o fator de aceleração do teste, RH_a e T_{ac} são a umidade relativa e a temperatura nas condições aceleradas, respectivamente; enquanto RH_u e T_u são a umidade relativa e a temperatura em condições normais de uso, respectivamente.

Um modelo típico e mais conhecido é o modelo de *Peck* (Zorn; Kaminski; Piton, 2017), aqui estendido com a dependência da tensão, é mostrado na equação (54):

$$a_f(RH, T, V) = \left(\frac{RH_a}{RH_u}\right)^x \cdot \exp\left(\frac{E_a}{\kappa_b} \cdot \left[\frac{1}{T_u} - \frac{1}{T_{ac}}\right]\right) \cdot \left(\frac{V_a}{V_u}\right)^y, \quad (54)$$

em que y modela o impacto da tensão aplicada, na faixa de 1,4 e 2,2, V_a e V_u são as tensões na condição acelerada e normal de uso, respectivamente (Zorn; Kaminski; Piton, 2017). Apesar de amplamente utilizada, deve-se lembrar que esta abordagem não considera a interação dos estresses, mantendo a complexidade gerenciável (Zorn; Kaminski; Piton, 2017).

No estudo desenvolvido em (ZORN; KAMINSKI, 2015; Zorn; Kaminski, 2014; Zorn; Kaminski, 2015) foram realizados testes de degradação com elevadas temperatura e umidade (85°C e 85% de UR), além de 90% da tensão nominal, em diversos módulos IGBT, de tensões de 1,2 kV e 1,7 kV, correntes entre 75A e 3,6 kA e diversos fabricantes.

Nos testes nos módulos IGBT de 1,7kV, revelou-se descobertas notáveis, sendo o crescimento dendrítico de cobre e pequenos dendritos de prata na junção da terminação da pastilha do diodo os mais proeminentes, como mostrado na Figura 40.

Nos módulos IGBTs de 1,2 kV, no intuito de verificar a influência do nível de tensão, os mesmos foram testados com 65% e 90% da tensão nominal, na Figura 41, para um teste com

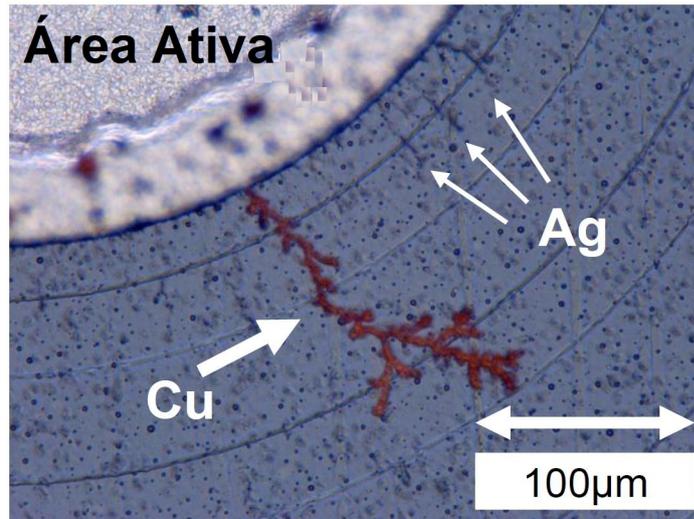


Figura 40 – Crescimento dendrítico de cobre (Cu) pequenos dendritos de prata (Ag) na junção da terminação da pastilha do diodo de um módulo de 1,7kV e 62mm. Fonte: (Zorn; Kaminski, 2015).

4 módulos com uma tensão de 65% da tensão nominal, percebe-se três fases bem distinguíveis: (I) fuga imperceptível, (II) aumento na ordem de grandeza desta fuga de corrente e (III) finalmente um nivelamento em valores de fuga mais elevados e mais ou menos constantes, estabilização. A segunda fase parece ser determinada pela corrosão, e a terceira fase sugere uma degradação muito desacelerada, na qual deve haver um mecanismo reduzindo a velocidade da corrosão, provavelmente devido ao autoaquecimento produzido pelas correntes de fuga que retiram a umidade do ponto degradado. Conclui-se que esta degradação é autolimitante, mas que o nível de tensão mais elevado aplicado prevalece em relação à desaceleração devido ao autoaquecimento até que os dispositivos estejam massivamente degradados.

Durante inspeções visuais outras indicações da influência da tensão aplicada foram revelados; onde a corrosão de alumínio foi percebida como sendo o mecanismo de falha que levou à falhas catastróficas quando os módulos foram testados em 90% da tensão nominal. Na Figura 42 verifica-se a borda de metalização de alumínio dissolvida da área ativa da pastilha do diodo, a área adjacente da terminação de junção, e a metalização externa de alumínio do (*channel stopper*) descolorida. Ao contrário dos dendritos de cobre (Cu) e prata (Ag), encontrados no topo da passivação de vidro de um módulo IGBT de 1,7 kV, a metalização de Al mostra a corrosão anódica e migração de metais para o catodo, visto que a fonte mais próxima onde estes metais são encontrados seriam a metalização do substrato, nas soldas ou alternativamente nos terminais.

No caso onde foi aplicada uma tensão de 90% do valor nominal, os dispositivos começaram a falhar com 900 horas e estavam todos “mortos” em mais 250 horas, com exceção de um único dispositivo. Enquanto que para a situação onde foi aplicada uma tensão de 65% do valor nominal, a primeira falha catastrófica aconteceu bem depois das 2000 horas,

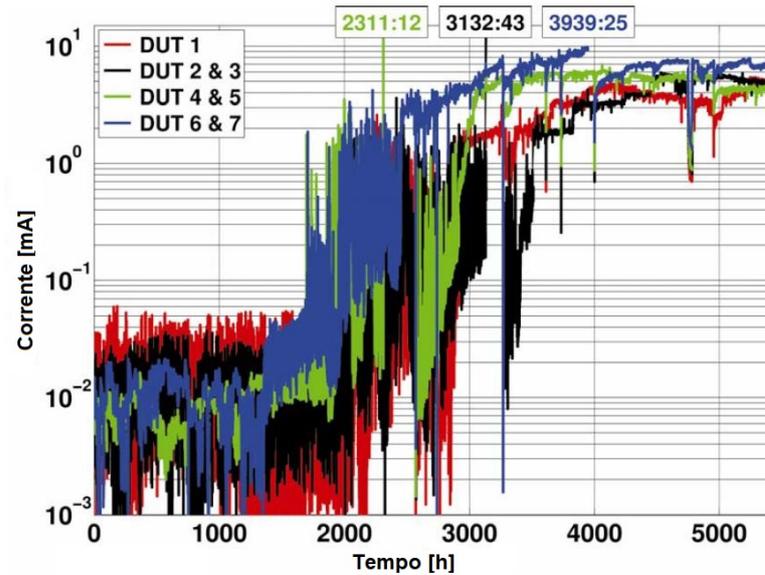


Figura 41 – Resultado do monitoramento das correntes de fuga dos módulos de 1,2kV testados em 65% de V_{nom} . Fonte: adaptada de (Zorn; Kaminski, 2015).

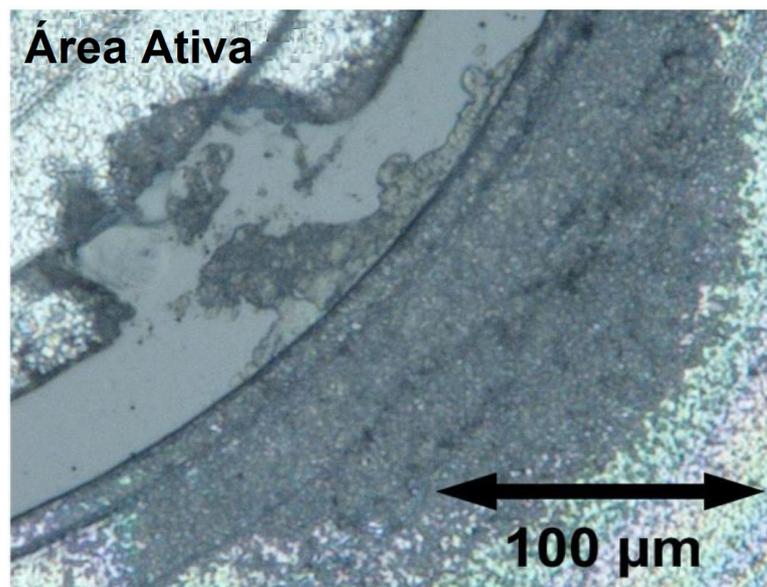


Figura 42 – Metalização do Al depois de 1000h de teste THB com 90% de V_{nom} . Fonte: (Zorn; Kaminski, 2015).

e alguns ainda estavam operantes mesmo depois do final do teste, com mais de 5500 horas, mostrando a extrema influência da tensão aplicada.

No caso dos capacitores, e, mais especificamente dos capacitores metalizados de filme (CFM), como relatado anteriormente, já foi constatado por estudos realizados que a umidade também atua na sua degradação. Neste sentido, o modelo de tempo de vida apresentado na equação (44), que considerava apenas os efeitos da tensão aplicada sobre os mesmos e, os efeitos da temperatura de seu ponto mais quente, pode ser estendida para considerar o

efeito da umidade, por meio do modelo de *Peck*, na forma:

$$L = L_0 \times \left(\frac{RH_u}{RH_0} \right)^{-n_3} \times \left(\frac{V}{V_0} \right)^{-n_1} \times 2^{\frac{T_0 - T}{n_2}}, \quad (55)$$

em que os coeficientes n_1 e n_2 , referentes aos estressores temperatura e tensão aplicada, são os mesmos já apresentados anteriormente, n_3 é o expoente do estresse causado pela umidade, e, conforme Wang, Diaz Reigosa e Blaabjerg (2015) é dependente do critério de tempo de vida utilizado, sendo que para um tempo de vida B10, $n_3 = 1,8$ e para um tempo de vida B1, $n_3 = 2,3$; o que os autores atribuem ao fato da taxa de falhas destes capacitores não ser constante. RH e RH_0 são os valores de umidade na condição de utilização e na condição de referência, respectivamente.

Quanto aos capacitores eletrolíticos de alumínio, a questão é um pouco mais complexa e foi conduzida uma discussão um pouco mais detalhada na subsubseção 2.9.2.2.

2.9.2.6 PREDIÇÃO DE TEMPO DE VIDA

Partindo para a aplicação prática dos modelos apresentados anteriormente, tem-se dois trabalhos: um deles sobre o monitoramento de condição de sistemas de semicondutores de potência em plantas eólicas e o outro que tem como objetivo a predição do tempo de vida para avaliar o impacto da umidade em conversores utilizados em aplicações de tração em ferrovias.

O primeiro deles, apresentado em (Zorn; Kaminski; Piton, 2017) evidencia os progressos realizados nos últimos 20 anos com relação à robustez e durabilidade, onde os conversores chegam a possuir vidas úteis entre 30 e 40 anos. O autor destaca que os mecanismos de falha relacionados aos fios de junção e juntas de solda, muito ligados às ciclagens de potência, já foram extensivamente explorados, mas pontua que as experiências recentes têm mostrado que requisitos ambientais, em particular a umidade, também podem causar degradação e levar à falha. O que torna necessário a condução de estudos neste sentido, para estabelecer normas de qualificação, assim como realizado para a ciclagem de potência; e justifica o estudo realizado pelo mesmo.

Nos veículos de tração das ferrovias, há ciclos de aceleração-velocidade de cruzeiro-desaceleração-parada, que causam estresses aos módulos devido à ciclagem de corrente, e variações nas condições de temperatura, umidade relativa e tensão aplicada. Pois, quando o veículo para, cessam os pulsos do conversor, as perdas de condução e comutação são reduzidas a zero, e ao mesmo tempo o arrefecimento do veículo continua a operar e reduz a temperatura dos dispositivos rapidamente, o que pode levar à condensação não só do *cooler* mas também dentro dos módulos semicondutores. Quando o veículo deixa a estação, os pulsos recomeçam, a temperatura se eleva a causa a dessorção da água. Todo esse processo, gera um perfil de missão bem complexo para o módulo IGBT, do conversor que fica dentro

da cabine de tração, e que não pode ser derivado de forma direta das condições externas, e depende também fortemente das condições operacionais do conversor.

Nas Figuras 43 e 44, podem ser observados o perfil de missão semanal de um metrô localizado na Índia, no final de dezembro de 2016, incluindo as lavagens do carro e o perfil de missão de um dia molhado, no meio de dezembro de 2016, respectivamente.

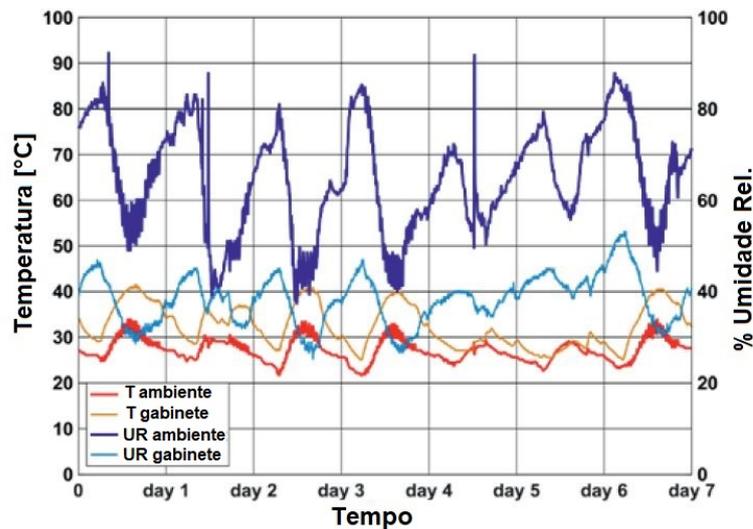


Figura 43 – Exemplo de perfil de missão semanal (final de dezembro de 2016) de um metrô na Índia, incluindo eventos especiais como um carro de limpeza (picos de umidade). Fonte: (Zorn; Kaminski; Piton, 2017).

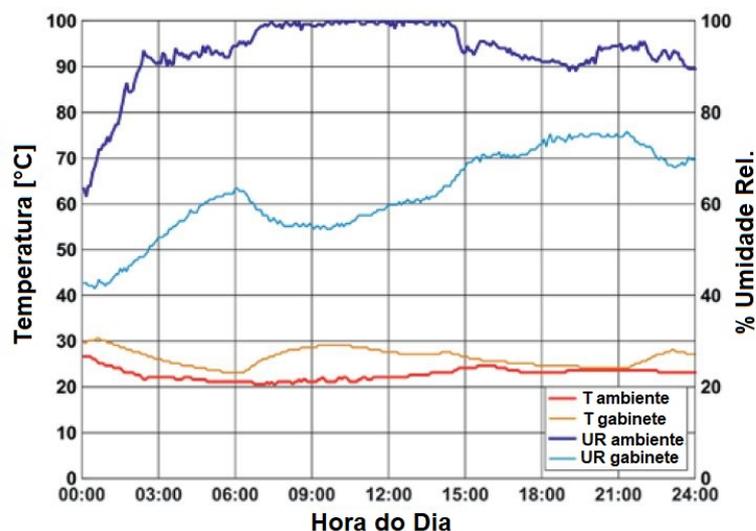


Figura 44 – Perfil de missão diário em um dia de chuva (meio de dezembro) de um metrô na Índia. Fonte: (Zorn; Kaminski; Piton, 2017).

Quanto aos mecanismos de falha, devido a umidade, dentre os mais conhecidos, tem-se o mecanismo da migração eletroquímica, que reduz a capacidade de bloqueio de tensão e leva a um aumento das correntes de fuga. Nesse mecanismo, a água penetra pelo en-

capsulamento, chega à pastilha semicondutora, a molha e forma um camada fechada, que liga condutores adjacentes em diferentes potenciais. Forma-se uma célula de corrosão e íons metálicos se dissolvem no anodo (coletor), migram para o catodo (emissor) e tendem a formar dendritos na superfície da pastilha semicondutora, distorcendo a distribuição de campo elétrico e até mesmo fazendo uma ponte pela junção. Nesse mecanismo, a migração dos íons de Cu e Ag normalmente é atribuída à contaminação durante a fabricação e não é o mecanismo de falha que prevalece.

O segundo mecanismo, de corrosão do alumínio, é considerado o mais importante mecanismo de degradação dos módulos IGBT de alta tensão, que também leva à redução da capacidade de bloqueio de tensão e aumento das correntes de fuga. Nesse, também, há a formação da célula de corrosão, mas nesse os íons são dissolvidos na área ativa, formando aluminatos negativamente carregados, os quais migram em direção à borda da pastilha semicondutora e são depositados na superfície da junção da terminação, levando à distorção do campo elétrico, perdas mais elevadas, e, finalmente a falha do dispositivo.

Para a avaliação da degradação, foi utilizado o modelo de *Peck* estendido, apresentado na equação (54), que considera a tensão aplicada, para avaliar a degradação em relação ao mecanismo de corrosão do alumínio, visto que este é o mecanismo dominante. Entretanto, duas dificuldades são encontradas para a realização das avaliações; uma delas é a dificuldade de determinar um perfil de missão realista dentro do módulo, próximo à pastilha semicondutora; e a outra é a de acumular uma grande variedade de situações que o módulo está sujeito durante toda sua vida útil.

Como mencionado anteriormente, não se pode inferir este perfil de missão interno de forma direta, a partir das condições ambientais externas, devido à dependência também das condições operacionais do conversor. Neste sentido, o autor propõe a utilização do conceito de impedância de umidade do módulo, e propõe um diagrama utilizando este conceito para tal, como apresentado na Figura 45.

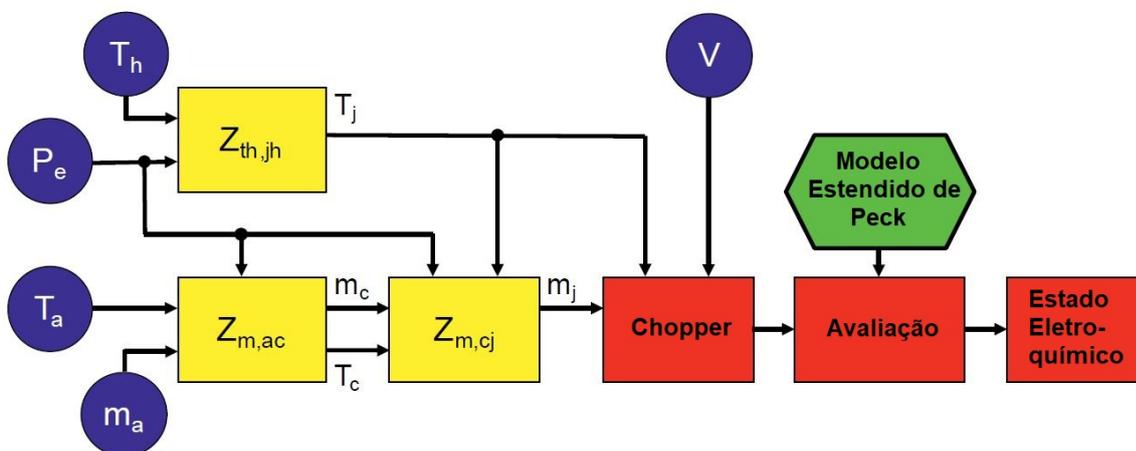


Figura 45 – Diagrama de fluxo levando ao estado eletroquímico para estimar a vida útil restante. Fonte: (Zorn; Kaminski; Piton, 2017).

A Figura 45 mostra os diversos parâmetros envolvidos (temperatura do dissipador de calor T_h , perdas elétricas, P_e , temperatura ambiente, T_a , umidade relativa ambiente ma e tensão aplicada V), além de diversas impedâncias. Essas impedâncias são: $Z_{m,cj}$ (*case to junction*), que no futuro seria fornecida pelos fabricantes e determinada por meio de módulos que teriam sensores de temperatura, umidade e de condensação para monitorar as condições climáticas dentro do módulo ao longo do tempo. Há ainda as impedâncias $Z_{th,jh}$ e $Z_{m,ac}$, que dizem respeito à impedância térmica de junção para dissipador e impedância de umidade de gabinete para ambiente, que seriam determinadas pelo fabricante da ferrovia e poderiam ser obtidos por meio dos perfis de missão e de métodos de identificação, ou, de forma alternativa, a temperatura e umidade dentro do gabinete poderiam ser medidas e diretamente utilizadas nos cálculos.

Quanto à acumulação dos danos, para os ciclos de temperatura, foi utilizado o método de contagem *Rainflow*, enquanto que para o microclima na superfície da pastilha semicondutora, que varia numa dinâmica bem mais lenta, supôs-se simplesmente intervalos de tempo (“*chopper*”) nos quais o clima foi considerado constante. Cada intervalo foi então ponderado (avaliado) baseado no fator de aceleração e os intervalos foram somados, considerando uma acumulação linear de degradação, gerando então o estado eletroquímico dos módulos semicondutores.

O trabalho, apresentado em (Holzke et al., 2018), tem um enfoque um pouco diferente, apesar de partir da mesma essência e utilizar o mesmo modelo de predição para o estado eletroquímico. Neste estudo, realiza-se um monitoramento de condição, em tempo real, dos estados termomecânico e eletroquímico de módulos semicondutores de potência IGBT, de plantas eólicas de energia, para predizer seu tempo de vida restante. Para tal, foi utilizado o modelo de *Coffin-Manson* e a regra de *Miner* para o estado termomecânico, e o modelo de *Peck* estendido com inclusão da dependência da tensão para o estado eletroquímico, como mostrado na equação (56).

$$a_f(RH, T, V) = \frac{L_{ref}}{L} = \left(\frac{RH_a}{RH_u} \right)^x \cdot e^{\frac{E_a}{k_b} \left(\frac{1}{T_{J,ref}} - \frac{1}{T_j} \right)} \cdot \left(\frac{V_{CE}}{V_{CE,ref}} \right)^y, \quad (56)$$

em que $T_{J,ref}$ e $V_{CE,ref}$ são a temperatura de junção e a tensão V_{CE} de referência e T_j e V_{CE} são a temperatura de junção e a tensão V_{CE} de operação, respectivamente.

A Figura 46 mostra o modelo utilizado para estimar a vida útil restante do sistema quanto a cada um dos estados, apresentando quais variáveis são obtidas de forma online e quais são obtidas de forma *offline*.

Já a Figura 47 ilustra o sistema de medição desenvolvido no estudo em questão, para obtenção das variáveis online.

Assim como no trabalho anterior, o perfil de missão, para o estado eletroquímico, foi dividido em diversas seções, em que as condições são constantes (ou consideradas constantes) e fez-se um acúmulo linear dos danos.

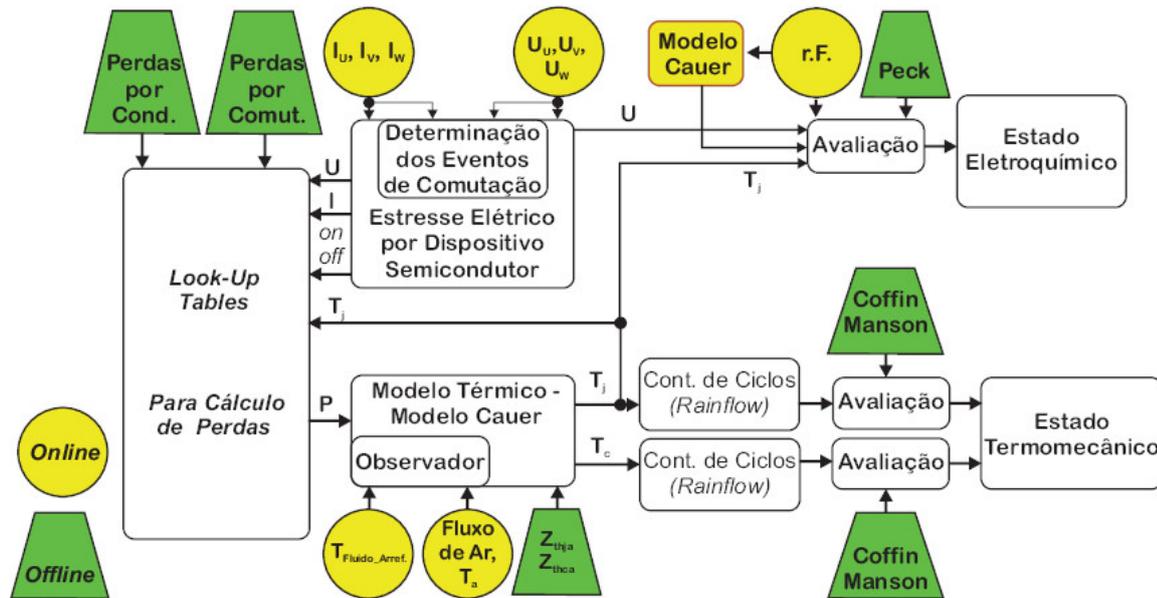


Figura 46 – Modelo para estimar a vida útil restante de um IGBT. Fonte: Adaptada de Holzke et al. (2018).

Quanto à implementação, os modelos descritos foram implementados em um computador dotado de processador Intel Core i7 de 4 núcleos e 2,3 GHz, com um tempo total de cálculo de $1,66 \mu s$, que comparado com o período de amostragem de $20 \mu s$, mostra uma folga considerável do sistema para rodar em tempo real, tendo ainda uma reserva computacional para possíveis implementações de melhorias.

Como resultado, obteve-se estimativas de tempo de vida superiores a 100 anos, ou seja, os mecanismos de degradação modelados dificilmente levariam a uma falha, mas o autor pontua que a precisão dos resultados depende fortemente dos parâmetros dos modelos.

2.9.3 Estressor poeira, particulados em suspensão e contaminantes

Na mineração, atividade que contribui de maneira expressiva para a emissão de particulados em suspensão, que são formados pela desagregação mecânica do minério e do solo (desmonte por explosivos e escavação), movimentação de máquinas e equipamentos e tráfego de veículos pesados nas frentes de lavras, e, como este poluente não é um composto químico definido, surge a necessidade de definir limites de referência, como as Partículas Totais em Suspensão – PTS, definidas como sendo compostas de partículas com diâmetro aerodinâmico equivalente inferior a 100 micras (REIS, 2008; ARAUJO; JUNIOR; DODE, 2016).

Partículas inferiores a 100 micras já são extremamente pequenas, mas ainda há classificações adicionais, com relação ao local de deposição do material particulado no trato respiratório: partículas inaláveis são aquelas de diâmetro inferior a $10 \mu m$ e que são inaladas através da boca e do nariz; partículas respiráveis são aquelas de diâmetro inferior a $2,5 \mu m$ e que penetram até os alvéolos pulmonares (MAGALHÃES, 2005), o que mostra o quão pe-



Figura 47 – Sistema de medição desenvolvido em IALB. Fonte: (Holzke et al., 2018).

quenos são estes particulados.

Além do tamanho reduzido, estas partículas podem possuir em sua composição química centenas de compostos e substâncias químicas, como: traços metálicos de chumbo, mercúrio, cádmio, vanádio e cromo (partículas finas), além de partículas ressuspensas do solo, cinzas, fuligem, sílica, alumínio, potássio, ferro, cálcio entre outros (ALMEIDA, 1999).

Os particulados, em particular, são muito relevantes, à medida que podem agir como aprisionadores de umidade, sendo que a formação de uma camada de água fica facilitada numa superfície com a presença destes mesmo em umidades relativas mais baixas (até mesmo em UR menores que 50%), aumentando a susceptibilidade à corrosão (AMBAT; MØLLER, 2006; JELLESEN et al., 2008). De qualquer forma, o autor ressalta que os efeitos dos danos causados por estas partículas depende de sua composição. Particulados formados por carbono/fuligem e partículas contendo ferrugem/metal são considerados os piores (COMIZZOLI et al., 1986).

À medida que o painel que receberá o inversor de frequência desta nova topologia, estará sujeito a este ambiente que acaba de ser descrito, ainda que o mesmo possua filtros altamente eficientes em suas entradas de ar, os quais são utilizados no sistema de refrigeração do inversor, é impossível que se garanta que nenhuma destas minúsculas partículas se adentre ao painel ao longo do tempo, se tornando um estressor adicional para os componentes do inversor.

Estes particulados, como já citado anteriormente, podem agir como aprisionadores de

umidade e serem gatilhos para a corrosão. Além disto, à medida que estes particulados se depositam no dissipador de calor e na superfície dos capacitores, podem reduzir a capacidade de dissipação de calor, aumentando a temperatura de junção dos IGBTs e do interior dos capacitores eletrolíticos, afetando diretamente a confiabilidade e vida útil do inversor.

Para que esta promissora topologia se torne uma realidade, será necessário avançarmos neste aspecto da confiabilidade, que não serão objeto deste estudo.

2.9.4 Estressor vibração

Vibrações são comuns em sistemas motrizes, e estas podem ter diversas origens, como: defeitos de fabricação, desbalanceamento, rolamentos desalinhados, defeitos de acoplamento, magnetostricção, suprimento de tensão harmônica, entre outros (Leleu et al., 2005).

À medida que vibrações estarão presentes em intensidades superiores nas proximidades da máquina acionada, diversas podem ser as consequências.

No caso dos capacitores eletrolíticos de alumínio, como já mencionado anteriormente, a literatura já possui o conhecimento que a vibração é um estressor crítico, podendo levar ao modo de falha de circuito aberto, pela desconexão dos terminais do capacitor (WANG; BLAABJERG, 2014). Já quanto aos IGBTs, tem-se o conhecimento da aceleração da desconexão do fio de ligação ou de trincas nas soldas, à medida que a vibração é combinada com outros estressores (LHOMMEAU; MEURET; KARAMA, 2005).

Um dos componentes não tratados neste estudo foram as placas de circuito impresso, as quais Irias (2018) cita que caso as frequências de vibração do motor acionado coincidam com as frequências naturais das placas de circuito impresso e dos componentes conectados a ela, há a possibilidade de ressonância, e análises para que esta condição seja evitada também devem ser conduzidas.

2.10 Perfil de Missão

Um perfil de missão é uma representação das condições de operação de um determinado sistema ou subsistema (Sangwongwanich et al., 2017). Uma forma mais simples de entender o que é um perfil de missão é entendê-lo como sendo o conjunto de variáveis de entrada mais importantes para que as variáveis de saída para o sistema em questão sejam alcançadas; por exemplo: num sistema fotovoltaico, tem-se a irradiância e a temperatura ambiente como as variáveis formadoras do perfil de sistema desta aplicação, à medida que a produção de potência/energia (variável de saída) é fortemente dependente destas duas variáveis. Num sistema fotovoltaico, por exemplo, além das variáveis já citadas, outras variáveis poderiam ser também utilizadas, mas normalmente utilizam-se as variáveis que mais impactam na variável de saída, à medida que resultados confiáveis já são obtidos e simplificam a análise.

As Figuras 48a e 48b mostram perfis de missão de longo prazo de um sistema fotovoltaico e a Figura 49 de um sistema eólico.

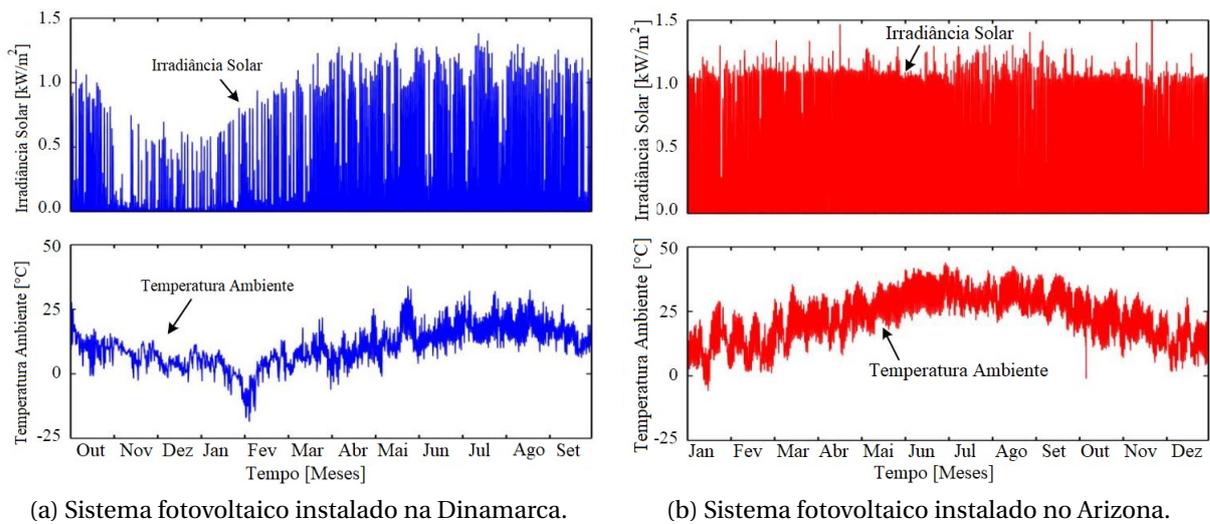


Figura 48 – Perfil de missão (irradiância solar e temperatura ambiente) anual de sistemas fotovoltaicos na Dinamarca e no Arizona. Fonte: adaptada de (Sangwongwanich et al., 2018).

Nas Figuras 48a e 48b e como mostrado por Sangwongwanich et al. (2018), pode-se verificar, no perfil de missão do Arizona, que o nível de irradiância solar média é constantemente alto durante todo o ano, enquanto que o da Dinamarca possui um nível inferior durante o período de Novembro a Fevereiro. Além disso, as temperaturas ambiente destes dois sistemas são completamente diferentes, sendo a temperatura média da Dinamarca muito inferior à do Arizona, atingindo temperaturas de -18°C . Desta forma, não se pode esperar que dois sistemas idênticos, operando em cada um destes ambientes possa ter um tempo de vida parecido, à medida que possuem perfis de missão tão distintos e é por isto que a análise de confiabilidade utilizando perfis de missão é tão importante; pois representa mais fielmente os estressores aos quais o sistema estará submetido.

Como introduzido por Ferreira et al. (2018) estas informações são essenciais para estimar as condições operacionais do conversor de potência, e, além disso, o perfil de missão deve representar o mais fielmente possível as condições reais de operação, pois a fidelidade deste irá afetar a qualidade de todas as análises que se seguirão. Uma forma de obtenção do perfil de missão, inclusive, e que se possíveis, devem ser realizadas, são as medições. O trabalho desenvolvido por Vernica, Wang e Blaabjerg (2018) mostra que diferentes frequências de amostragens das variáveis de um perfil de missão, introduzem diferentes incertezas. O estudo em questão mostra que, em um sistema fotovoltaico, por exemplo, para uma frequência de amostragem de 1 minuto, obtém-se tempos de vida 30% inferiores aos obtidos para frequência de amostragem de 60 minutos. A frequência de amostragem então deve levar em consideração a dinâmica das variáveis envolvidas para que resultados confiáveis sejam obtidos.

Outra questão que dever ser considerada, principalmente no que diz respeito a variáveis ambientais/climáticas, que possuem característica aleatória, é o comprimento deste perfil

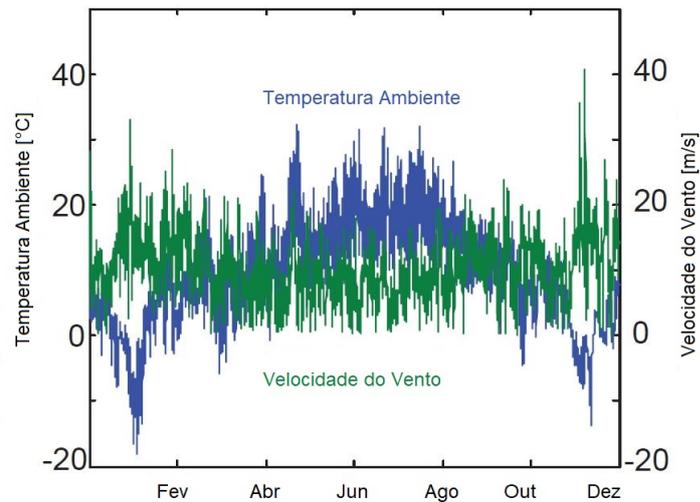


Figura 49 – Perfil de missão (velocidade do vento e temperatura ambiente) anual de sistema de turbinas eólicas. Fonte: adaptada de (Zhou; Blaabjerg, 2020).

de missão. Cupertino et al. (2019) avalia o impacto do comprimento do perfil de missão na confiabilidade de inversores fotovoltaicos, e verificou que a confiabilidade com a utilização de um ano típico médio (TAY) levou a uma predição de tempo de vida 30% superior à confiabilidade utilizando os dados de perfil de missão com 5 anos. Por outro lado, a utilização de um perfil de missão de 1 ano levou à uma confiabilidade 7% inferior à do perfil de missão com um (TAY). O que mostra que é preferível se utilizar o perfil de missão de um ano à utilizar o perfil de missão de um (TAY).

Ao longo do processo de estimação do tempo de vida dos componentes do conversor, e, conseqüentemente do próprio conversor, é necessário que o perfil de missão, neste caso de longo prazo, seja transformado nos estresses (térmicos e elétricos, por exemplo) de cada um dos componentes sob análise (por exemplo, IGBTs e Capacitores) (REIGOSA et al., 2016b).

Os perfis de missão podem ser formados de variáveis com as mais diversas constantes de tempo. Normalmente, variáveis a nível de ambiente como as variações climáticas, são de longo prazo (entre dia(s) e ano(s)), as variáveis a nível de sistema como as variações mecânicas, dinâmica do controle, etc., são de médio prazo (entre segundo(s) e hora(s)) e as variações a nível de circuito, são de curto prazo (entre microsegundo(s) e segundo(s)) como as variações elétricas e dinâmica de comutação, como pode ser observado, por exemplo, na Figura 50 para um sistema de geração de energia eólica.

A escolha pelo intervalo de tempo de cada um dos perfis de missão e da frequência de amostragem dos mesmos vai depender de características do sistema, das características das variáveis envolvidas (sazonalidade, etc) e do objetivo da análise em questão.

Tendo essa caracterização de escala de tempo de perfil de missão em mente, neste trabalho, para o perfil de missão que chamaremos de curto termo, que se encontram na escala de milissegundos, sejam representados, uma alta frequência de amostragem deste perfil seria necessária. O que, considerando o que normalmente as análises de confiabilidade utilizam

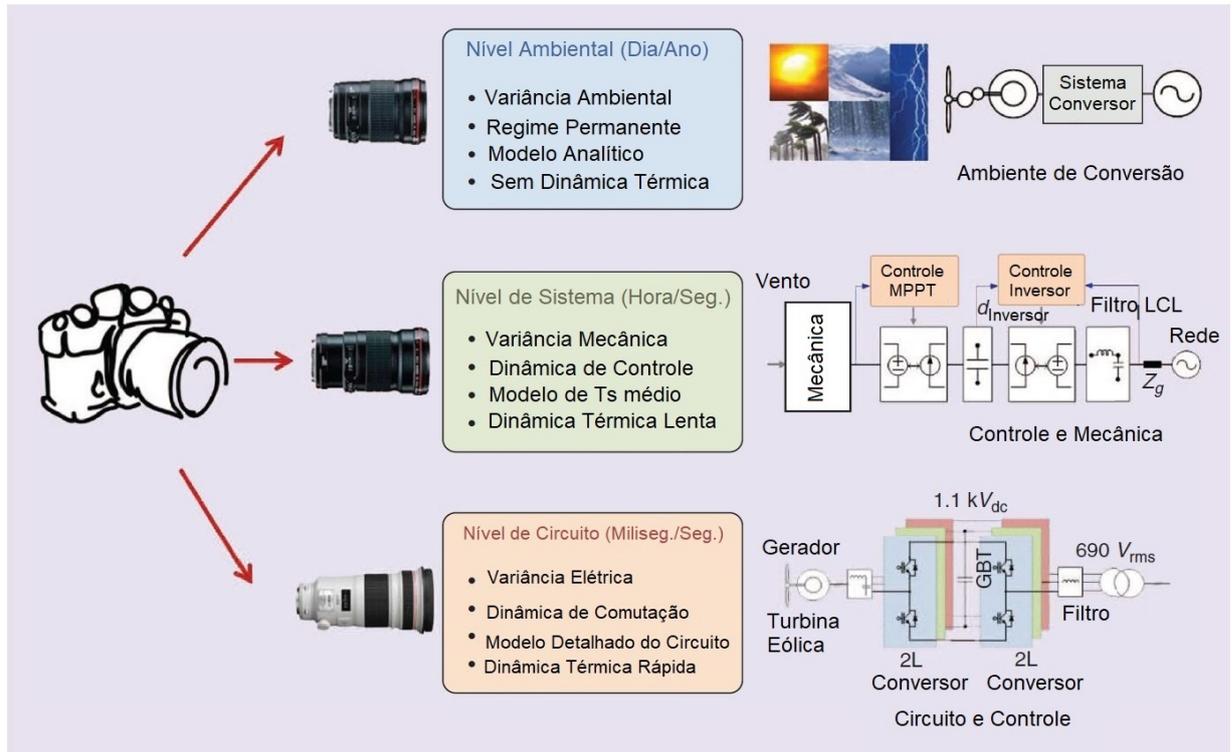


Figura 50 – Caracterização da escala de tempo de perfil de missão para aplicações de geração eólica. Fonte: adaptada de (MA; WANG; BLAABJERG, 2016).

perfis de missão anuais, se torna extremamente inviável, seja do ponto de vista de armazenamento desta enorme quantidade de dados, seja num eventual processamento destes.

Para minimizar o efeito desta “perda” de informações devido a uma menor frequência de amostragem, Ma e Blaabjerg (2012) propõem um equacionamento com o qual é possível obter uma representação da ciclagem de temperatura (ΔT_j) de curto termo, considerada constante e repetida $f_{rede} \cdot T_s$ vezes num ciclo de frequência fundamental (f_{rede}), por meio das perdas referentes a um perfil de missão amostrado em um período de amostragem T_s , como segue:

$$\Delta T_j = P_{perdas} \left[Z_{th} \left(\frac{1}{8f_{rede}} \right) + 2Z_{th} \left(\frac{1}{4f_{rede}} \right) \right], \quad (57)$$

em que P_{perdas} são as perdas médias dissipadas no *chip* do interruptor, semiconductor, controlado, considerado.

Para obtenção então dos perfis de missão de temperatura em ambiente computacional, é necessária a utilização de modelos eletrotérmicos, os quais serão apresentados na sequência.

2.11 Modelos Eletrotérmicos

A temperatura média e a variação de temperatura são estressores críticos para a avaliação da vida útil de componentes de eletrônica de potência, e, neste sentido, faz-se necessário conhecer como estes estressores se comportam nos componentes de interesse a partir do perfil de missão destes componentes.

No caso dos componentes de interesse deste estudo, IGBTs e capacitores, essas temperaturas se dão pela potência de perdas produzida pelos mesmos, que é convertida em calor e, conseqüentemente, aumento de temperatura. Nos IGBTs as perdas se dão pelos processos de condução e comutação de correntes elétricas numa dada tensão (CHOI; BLAABJERG; LEE, 2015). No caso dos CEA pela corrente de *ripple* que flui pela ESR destes, e no caso dos capacitores de filme além das perdas causadas pela corrente de *ripple* que flui pela ESR destes, há ainda as perdas associadas com o dielétrico (ou seja, energia para polarizar e repolarizar o dielétrico em duas direções opostas para sucessivos semi-ciclos da tensão c.a.). Em todos estes componentes atuam ainda suas características construtivas (geometria e materiais), dissipadores de calor, além da influência da temperatura ambiente. O calor gerado se propaga a partir do centro, e em direção oposta à da fonte geradora do calor, até o ambiente, por meio dos fenômenos de condução e convecção (PRASANTH et al., 2018).

A estimativa destas temperaturas pode ser realizada por meio de modelos eletrotérmicos. Estes são conhecidos desta forma, pela analogia entre as variáveis elétricas e térmicas, onde calcula-se os valores de temperatura por meio das técnicas de análise de circuitos elétricos ou como exposto em Wu et al. (2016), por meio de ferramentas avançadas de simulação de circuitos elétricos (por exemplo, *PSpice*, Saber, PLECS). A Tabela 8 mostra a correspondência entre parâmetros elétricos e térmicos.

Tabela 8 – Correspondência entre parâmetros elétricos e térmicos.

Parâmetros Elétricos	Parâmetros Térmicos
Tensão, V (V)	Diferença de Temperatura, ΔT (K)
Corrente, I (A)	Fluxo de Calor, P (W)
Resistência, R (V/A)	Resistência Térmica, R_{th} (K/W)
Capacitância, C (A·s/V)	Capacitância Térmica, C_{th} (W·s/K)

Fonte: (WU et al., 2016).

Uma forma de calcular estas temperaturas é por meio de modelos eletrotérmicos, como *Cauer* e *Foster*. Segundo Choi, Blaabjerg e Lee (2015), o modelo de *Cauer*, mostrado na Figura 51, representa diretamente as camadas físicas reais e os materiais do componente em questão, e para isso necessita de parâmetros precisos dos materiais, especialmente parâmetros para o efeito de propagação lateral em camadas relevantes. Já o modelo de *Foster*, apresentado na Figura 52, não tem relação com as camadas e materiais reais, podendo ter seus parâmetros obtidos por meio de ajuste de medições ou por meio de resultados de simulação.

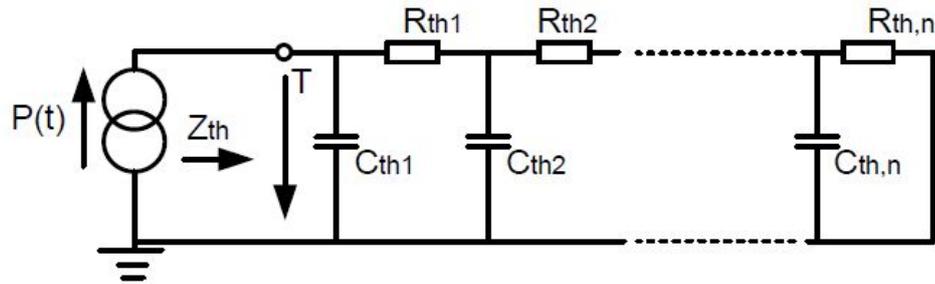


Figura 51 – Estrutura de um modelo térmico *Cauer*. Fonte: (WU et al., 2016).

Para o modelo de *Cauer*, Wu et al. (2016) descreve o cálculo dos parâmetros de R_{th} e C_{th} deste modelo utilizando as características físicas do componente, por:

$$R_{th} = \frac{1}{k} \cdot \frac{d_s}{A}, \quad (58)$$

$$C_{th} = c_p \cdot \rho \cdot d_s \cdot A, \quad (59)$$

em que d_s é a espessura do material, A é área de seção transversal, k é a condutividade térmica, ρ é a densidade volumétrica, e c_p é o calor específico.

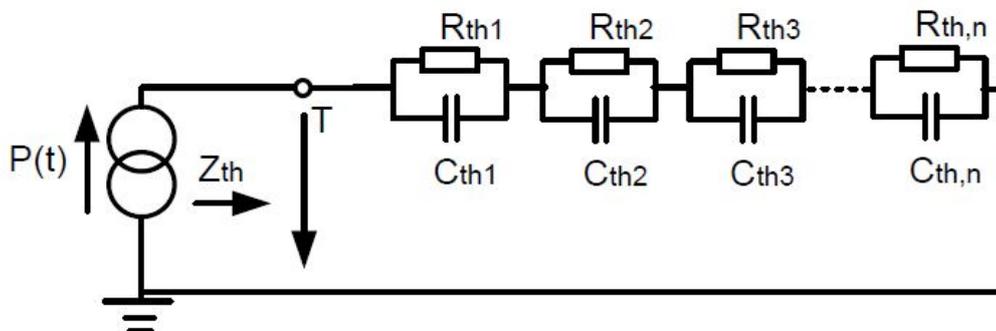


Figura 52 – Estrutura de um modelo térmico *Foster*. Fonte: (WU et al., 2016).

Outra forma comum de análise de modelo térmico é por meio de um FEM, onde as informações da geometria do componente é inserida no modelo FEM para calcular a impedância térmica. O princípio básico é da aplicação do FEM para a solução de um problema da equação de convecção de difusão. Este tipo de simulação resulta numa estimativa de temperatura mais precisa, mas terão um custo computacional superior (WU et al., 2016).

É importante lembrar, que normalmente as capacitâncias térmicas dos materiais irão levar a mudanças térmicas rápidas na faixa de dispositivos de potência nas constantes de tempo de segundos a minutos, que são muito menores que as constantes de tempo de interesse para cargas térmicas de longo prazo (MA et al., 2015). Por isto, o autor relata que por vezes as capacitâncias térmicas do dispositivo e do dissipador de calor podem ser ignoradas e apenas as resistências térmicas são consideradas para análises de carga de longo prazo.

Wu et al. (2016) relata ainda que os modelos térmicos muitas das vezes são utilizados com parâmetros invariantes em relação a temperatura, o que não é realista à medida que a maioria das propriedades físicas dos materiais são dependentes da temperatura. Ressalta ainda que isto é ainda mais crítico para análises de sobrecarga e curto-circuito, onde a temperatura aumenta dramaticamente, mesmo que num intervalo de tempo limitado e curto. Em seu trabalho o autor conduz um estudo considerando parâmetros dependentes da temperatura e obtém resultados interessantes.

Na Figura 53 é apresentada uma rede térmica de dispositivo semiconductor de potência para geração de perfil térmico de longo prazo e na Figura 32 é mostrado um modelo térmico compacto de um capacitor eletrolítico de alumínio, com o objetivo de apresentar os modelos térmicos dos dois componentes de maior interesse deste estudo.

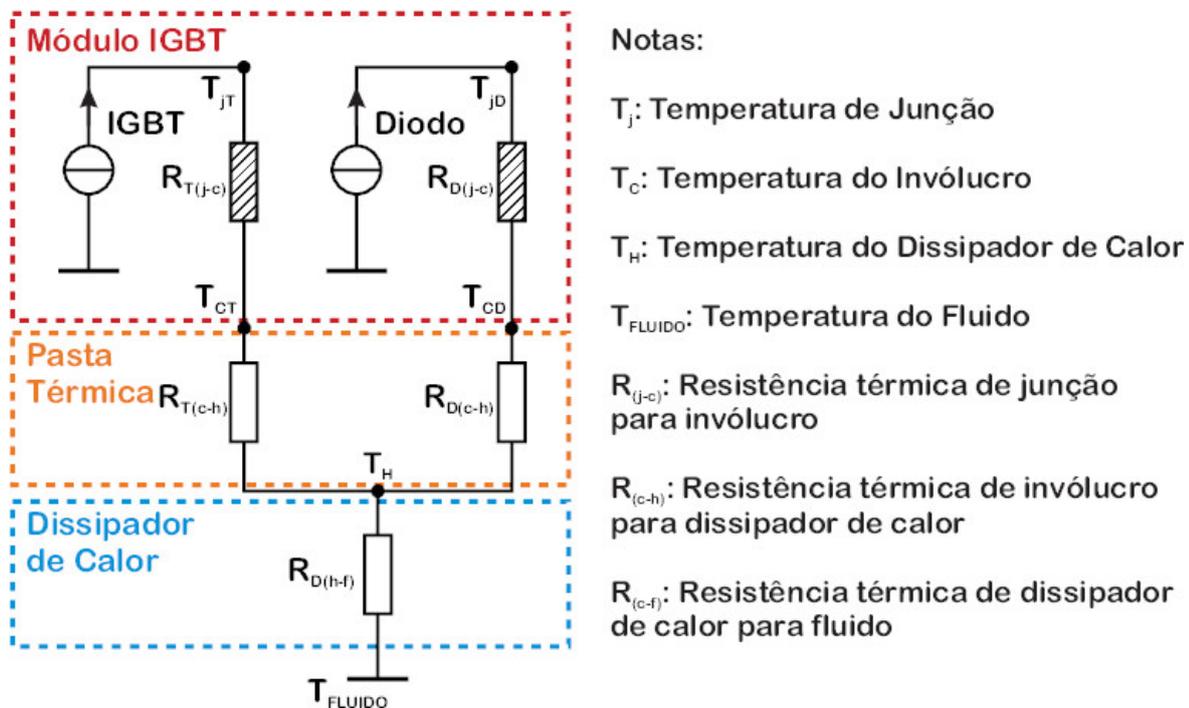


Figura 53 – Rede térmica de dispositivo semiconductor de potência para geração de perfil térmico de longo prazo. Fonte: Adaptada de Ma et al. (2015).

Neste momento, pontua-se que quando tratamos da estimação de temperatura dos interruptores controlados, as *datasheets* dos mesmos apresentam os parâmetros da rede térmica destes normalmente representando a dinâmica de troca de calor entre junção e *case*, em função das perdas geradas nos *chips* IGBT e/ou diodo. Usualmente as informações de impedâncias térmicas destes são apresentadas no modelo de rede *Foster*, ou seja, por meio da apresentação de resistências térmicas (R_{th_i}) e constantes de tempo (τ_{th_i}), para cada uma das i camadas dos dispositivos, obtidas por ajuste de curva da resposta térmica destes no tempo; e, por meio destes parâmetros é possível obter, a partir de uma temperatura de *case* inicial e um determinado perfil de perdas, o perfil transitório desta temperatura *case* à de junção, até que se alcance o regime permanente.

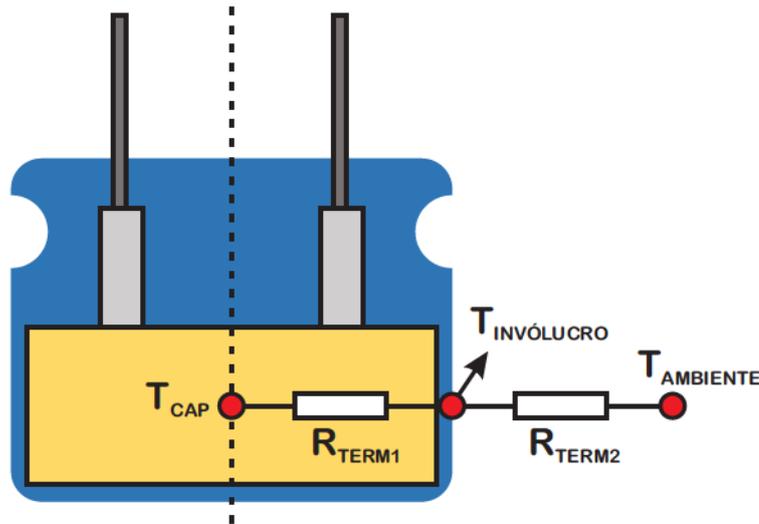


Figura 54 – Modelo térmico compacto de um capacitor eletrolítico de alumínio. Fonte: Adaptada de Sun (2017).

Entretanto, é importante ressaltar que a rede *Foster* que representa a parte interna do dispositivo IGBT só deve ser conectada a uma temperatura de referência T_c . Quando a mesma é conectada a outras resistências e/ou capacitâncias térmicas (dissipador de calor, por exemplo), sejam estas últimas utilizando o modelo de *Foster* ou o modelo de *Cauer*, algumas inconsistências surgem em relação ao que de fato ocorre com os dispositivos físicos. Caso as perdas internas ao *chip* do semiconductor, que fluirão por esta rede incluindo graxa térmica e dissipador de calor, por exemplo, tenham uma característica pulsada, esta característica pulsada de perdas passa de forma transparente pela rede *Foster* do dispositivo em análise, e, faz com que a temperatura de junção obtida por meio desta apresente esta mesma característica pulsada, o que não condiz com a realidade (MA, 2015). O que de fato ocorre no mundo físico é que as capacitâncias térmicas das camadas do dispositivo atuam como se fossem filtros passa-baixa, de forma que a potência de perdas gerada internamente ao *chip* do dispositivo, ainda que possua uma característica pulsada, e deixa o *baseplate* já filtrada, característica que não é representada quando se utiliza o modelo de *Foster*. Sendo então uma limitação de utilização desta.

Uma possível solução que poderia ser aventada seria transformar a rede *Foster* num equivalente multicamadas de *Cauer*, entretanto essa transformação não agrega nenhum ganho de significado físico às camadas, e, como relatado em Ma (2015), pode-se obter uma sobre filtragem, traduzindo uma redução de dinâmica que não condiz com a realidade.

Diante deste dilema, Ma et al. (2015) propõem um modelo alternativo, que agrega as características desejáveis de cada um dos modelos disponíveis, como apresentado na Figura 55.

No caso dos capacitores, será utilizado o modelo eletrotérmico já apresentado anteriormente na Figura 32 para os capacitores eletrolíticos, que é idêntico para os capacitores de

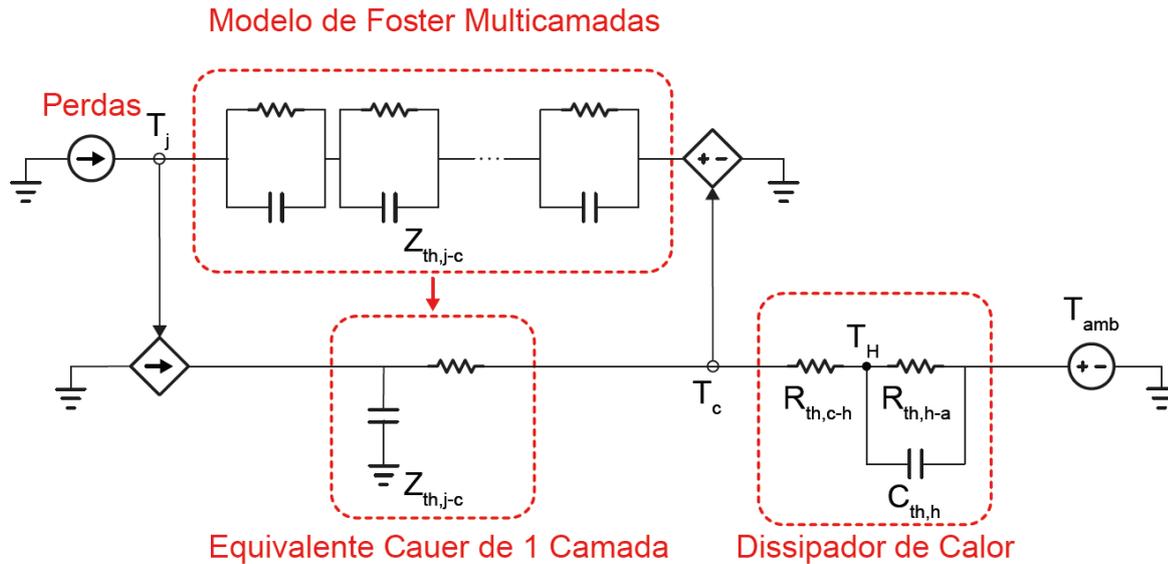


Figura 55 – Circuito eletrotérmico de um interruptor controlado para estimar a temperatura da junção de longo termo em função das redes *Foster* e *Cauer*. Fonte: Adaptada de Ma et al. (2015).

filme metalizado.

Por fim, para o caso dos dispositivos semicondutores, para regular a carga, neste caso, a temperatura, que tipicamente tem uma característica não regulada, faz-se necessário a utilização de algoritmos de contagem de ciclos, que serão abordados na sequência.

2.12 Algoritmos de Contagem de Ciclos (*Rainflow Counting*):

Algoritmos de contagem de ciclos têm sido utilizados em diferentes aplicações de cargas aleatórias, especialmente para o estudo de danos por fadiga (MUSALLAM; JOHNSON, 2012).

À medida que o comportamento de determinados estressores varia intensamente em uma série temporal de forma aleatória e/ou desregulada (MA; WANG; BLAABJERG, 2016), estes algoritmos são úteis na análise dos dados para reduzir o espectro de cargas variáveis em um conjunto de histogramas simples de dados uniformes (MUSALLAM; JOHNSON, 2012).

Diversos são os algoritmos de contagem de ciclos, como o de contagem de passagem de nível, contagem de picos, contagem simples de *range* (MUSALLAM; JOHNSON, 2012) e os amplamente aceitos de contagem de meio ciclo, *maximum-edge counting* e o de *Rainflow* (DENK; BAKRAN, 2013).

O método de contagem de ciclos *Rainflow* foi inicialmente desenvolvido por Matsuishi e Endo (1968), onde ciclos com a utilização desta técnica correspondem a laços de histerese completamente fechados no perfil de temperatura, que é a base física deste método (HUANG; MAWBY, 2013), como mostrado na Figura 56.

Segundo Musallam e Johnson (2012), cada laço fechado de histerese possui uma faixa de

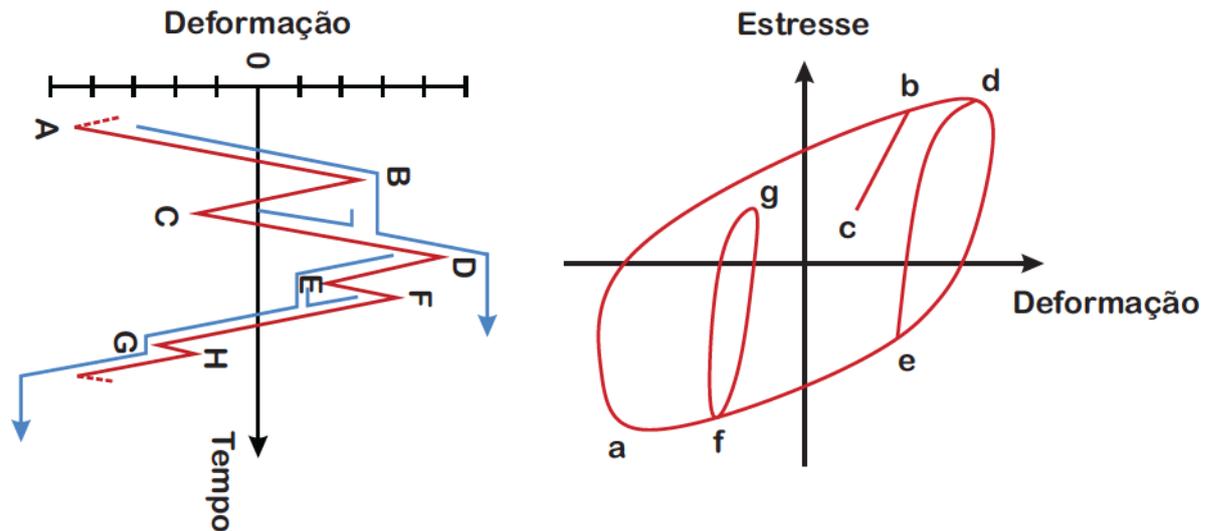


Figura 56 – Algoritmo do método de contagem de ciclos *Rainflow*. Fonte: Adaptada de GopiReddy et al. (2015).

deformação e estresse médio associado com o mesmo e pode ser comparado com uma amplitude constante. O autor ainda exemplifica: à medida que o material se deforma do ponto *a* ao ponto *b*, ele segue um caminho descrito pela curva cíclica de estresse-deformação. No ponto *b*, a carga é invertida, e o material elasticamente retorna ao ponto *c*. Quando a carga é reaplicada do ponto *c* ao ponto *d*, o material elasticamente se deforma até o ponto *b*, onde o material se “lembra” de seu histórico anterior, ou seja, do ponto *a* ao *b*, e a deformação continua ao longo do caminho *a* a *d* como se o evento *b-c* nunca houvesse ocorrido.

Como relatado por Berglind e Wisniewski (2014), o nome deste método vem da analogia de telhados que coletam a água da chuva para explicar o algoritmo. Este método também conhecido como método dos telhados de Pagoda, que é um tipo de torre com múltiplos telhados, muito comuns na Ásia, como pode ser observado na Figura 57.

O princípio deste método é normatizado pela ASTM (2017), e permite a aplicação de modelos de danos cumulativos como o modelo de *Miner's Rule*, com o objetivo de avaliar a vida de uma estrutura submetida a uma carga complexa (IRVINE, 2018). O modelo de dano cumulativo de *Miner's Rule* será abordado em detalhes na sequência.

2.13 Modelos de Danos Cumulativos (*Miner's Rule*)

Modelos de danos cumulativos lineares são amplamente utilizados em trabalhos de confiabilidade que têm como objetivo a estimativa de vida útil remanescente de componentes submetidos à fadiga, pois com sua utilização, em conjunto com algoritmos de contagem de ciclos, é possível estimar, de forma analítica, a vida útil remanescente de componentes mesmo para perfis de missão complexos e completamente aleatórios e/ou desregulados.

Trata-se de um modelo bastante antigo, onde, como relatado por Rahman (2015), Palm-



Figura 57 – Pagoda Goju-no-to, localizado na ilha Miyajima, Japão. Fonte: (IRVINE, 2013).

gren (PALMGREN, 1924) em seu trabalho sobre a vida de rolamento de esferas, introduz o conceito de modelo de dano cumulativo linear para cargas de amplitudes variáveis em 1924 e Miner (1945), formula o critério de dano cumulativo linear sugerido por Palmgren, passando o modelo a ser conhecido como “Regra de Dano Cumulativo Linear de Palmgren-Miner”.

A ideia do modelo consiste na ideia de que a vida útil do componente em questão, pode ser dividida em frações de dano para cada parte dos dados do perfil de missão regulado por meio de um algoritmo de contagem (BAHMAN; IANNUZZO; BLAABJERG, 2016). Assim, por exemplo, os semicondutores de potência instalados no conversor de uma turbina eólica, sujeita a uma temperatura ambiente que é variável ao longo do dia e da noite, e dos dias e meses do ano; submetida a um regime de ventos também variável com as épocas do ano e que alimenta cargas variáveis, onde tem-se um perfil de temperatura de junção dos semicondutores de potência (Temperatura média e flutuações de temperatura em relação à essa média) aleatório e/ou desregulado, o que tornaria bastante difícil a estimação do tempo de vida remanescente destes, mas relativamente fácil com a utilização de algoritmos de contagem e a Regra de Palmgren-Miner. Os algoritmos de contagem permitem a partir deste perfil de temperatura aleatório e desregulado, obter um perfil regulado, apresentando histogramas que mostram a quantidade de ciclos de operação numa determinada temperatura média e variações de temperatura em relação a essa média. Assim, utilizando modelos de tempo de vida, é possível, para cada uma destas condições de carga, calcular quantos ci-

Para estes semicondutores de potência poderiam ser submetidos até chegar ao final de vida útil. Depois, com a quantidade de ciclos que efetivamente ocorreram neste perfil de missão, obtidos pelos algoritmos de contagem, é possível aplicar a Regra de Palmgren-Miner, que calcula o *Índice de Dano Acumulado* (IDA) dada por

$$IDA = \sum_{i=1}^n \frac{n_i}{N_i}, \quad (60)$$

em que n é o número real de ciclos de fadiga de um determinado componente, numa determinada condição de carga (por exemplo, temperatura média e variação de temperatura), dividido pelo número total de ciclos de fadiga (N) requeridos para produzir uma falha, nesta mesma condição de carga e ambiente; e (i) é o número total de diferentes condições de carga num determinado perfil de missão.

Quando o somatório apresentado em (60) atinge um valor igual ou superior à 1,0, significa que a vida útil do componente já se acabou e que o mesmo deve falhar (BAHMAN; IANNUZZO; BLAABJERG, 2016).

A Regra de Palmgren-Miner é amplamente utilizada para estimar a vida útil de componentes sob diferentes condições de carga (BAHMAN; IANNUZZO; BLAABJERG, 2016), mas possui algumas limitações, as quais são listadas a seguir:

- ❑ Linear: assume que todos os ciclos para uma determinada magnitude causam a mesma quantidade de dano, aconteçam eles no início da vida ou no fim da vida útil do componente (RAHMAN, 2015; SUH et al., 2016);
- ❑ Não-interativo (sequência dos efeitos): supõe que a presença de um estresse S_2 , por exemplo, não afeta o dano causado por S_1 (RAHMAN, 2015; REIGOSA et al., 2016b; HUANG; MAWBY, 2013); não considerando, por exemplo, o efeito de auto-aceleração que acontece ao longo da degradação de IGBTs (REIGOSA et al., 2016b; HUANG; MAWBY, 2013);
- ❑ Independência dos estresses: considera que a regra que governa o dano causado por S_1 é a mesma que governa o dano causado por S_2 (RAHMAN, 2015); o que, por exemplo, não acontece em soldas, caso a deformação causada esteja na região plástica ou elástica, o dano causado é consideravelmente diferente (CHE; PANG, 2009).

Essas suposições são sabidamente falhas; entretanto, a Regra de *Palmgren-Miner* para aplicações de estimação de vida útil remanescente de componentes submetidos à fadiga ainda é amplamente utilizada (RAHMAN, 2015).

Neste sentido, à medida que a suposição linear pode não ser precisa o suficiente em algumas aplicações (YING; LIMEL; RUI, 2011), alguns outros modelos de dano cumulativos como os bilineares e os não-lineares são relatados por Reigosa et al. (2016b), as quais poderiam representar com maior fidelidade a realidade do efeito de auto-aceleração da degradação dos

módulos IGBT (HUANG; MAWBY, 2013), por exemplo. Huang e Mawby (2013) ressalta que trata-se de uma relação de compromisso entre acurácia e tempo de simulação. Como uma solução intermediária, que o autor considera razoável, o mesmo sugere a implementação de uma realimentação no sistema de modelagem de acúmulo de danos, em que para cada 20% de dano acumulado, aumenta-se as resistências térmicas em 10%.

2.14 Projeto para Confiabilidade (DfR) e Prognóstico e Gerenciamento de Vida Útil (PHM)

Nesta subseção serão apresentados conceitos e estudos desenvolvidos na área de Projeto para Confiabilidade, ou em inglês (DfR), e em Prognóstico e Gerenciamento de Vida Útil, ou em inglês (PHM).

Prognósticos e Gerenciamento de Vida Útil é um método que, conjuntamente com modelos PoF, permite que sejam realizadas previsões continuamente atualizadas baseadas nas condições ambientais e de operação atuais de um produto ou sistema. Segundo Vichare e Pecht (2006), a avaliação da extensão do desvio ou degradação de uma condição operacional em relação ao esperado para dispositivos eletrônicos proporciona informações que podem ser utilizadas para atender a vários objetivos críticos, como:

1. fornecimento de avisos prévios de falhas;
2. minimização de manutenções não programadas, extensão dos intervalos entre manutenções, e manutenção da eficácia por meio de ações de reparo oportunas;
3. redução no custo durante o ciclo de vida do equipamento, diminuindo os custos de inspeção, o tempo de inatividade e o inventário;
4. melhoria na qualificação e auxílio no projeto e apoio logístico de sistemas em campo e futuros.

Pecht e Gu (2009) apresentam então uma metodologia PHM, que é mostrada de forma esquemática na Figura 58. O primeiro passo do procedimento implementado, envolve uma avaliação de vida virtual (confiabilidade), em que os dados de projeto, condições esperadas de ciclo de vida, modos de falha, mecanismos e análise de efeitos, ou Análise dos Modos e Mecanismos de Falha e seus Efeitos, do inglês, *Failure Modes, Mechanisms, and Effects Analysis* (FMMEA), e modelos PoF são entradas. A partir da avaliação de vida virtual, os modos de falha críticos e os mecanismos de falha são priorizados. Dados de sensores existentes, resultados de testes integrados, registros de manutenções e inspeções, além de dados da garantia também são utilizados para identificar condições e parâmetros anormais. Com base nestas informações, os parâmetros a serem monitorados e a locação dos sensores para PHM podem ser determinados. Baseado nos dados operacionais e ambientais coletados, o estado

do produto pode ser determinado. Por fim, as informações podem ser utilizadas para previsão de manutenção e para tomada de decisões que minimizem os custos do ciclo de vida e maximizem a disponibilidade.

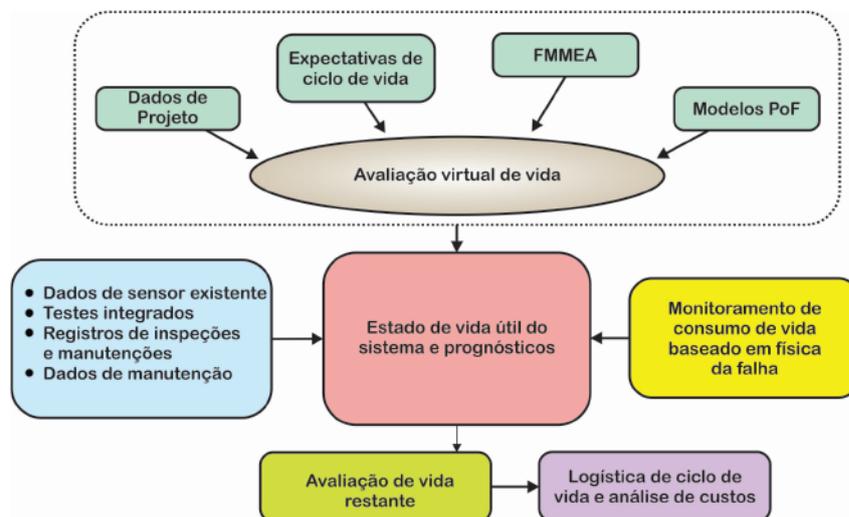


Figura 58 – Metodologia PHM baseada em PoF. Fonte: Adaptada de Pecht e Gu (2009).

Projeto para Confiabilidade, segundo a descrição apresentada por Mettas (2010) é: “DfR descreve todo o conjunto de ferramentas que auxiliam o processo de projeto de um produto (normalmente desde o início da etapa do conceito até a obsolescência do produto) para garantir que as expectativas de confiabilidade do cliente sejam totalmente atendidas, inclusive com baixos custos, durante toda a vida útil do produto.”

O trabalho desenvolvido por Wang, Ma e Blaabjerg (2012) apresenta um procedimento sistemático de DfR especialmente aplicável ao projeto de sistemas eletrônicos de potência, como mostrado na Figura 59.

O procedimento mostrado na Figura 59 é composto de várias etapas: conceito, projeto, validação, produção e lançamento; estas etapas serão mostradas a seguir, juntamente de uma breve apresentação de cada etapa.

A - Conceito: nesta fase, todas as condições relevantes em que se espera que os dispositivos e/ou sistemas estarão expostos são identificados (missão), uma avaliação comparativa (*benchmarking*) da arquitetura do sistema e topologia do circuito é conduzida, faz-se uma avaliação de risco de novos componentes e tecnologias e dados existentes são levantados.

B - Projeto: esta etapa é dividida em quatro subetapas: análise, projeto inicial, verificação e projeto otimizado.

- Na análise, a operação básica do circuito ou sistema de eletrônica de potência é verificada; análises de estresses térmicos e elétricos baseados na missão do sistema e especificações, de forma a casar os requisitos de estresse e suportabili-

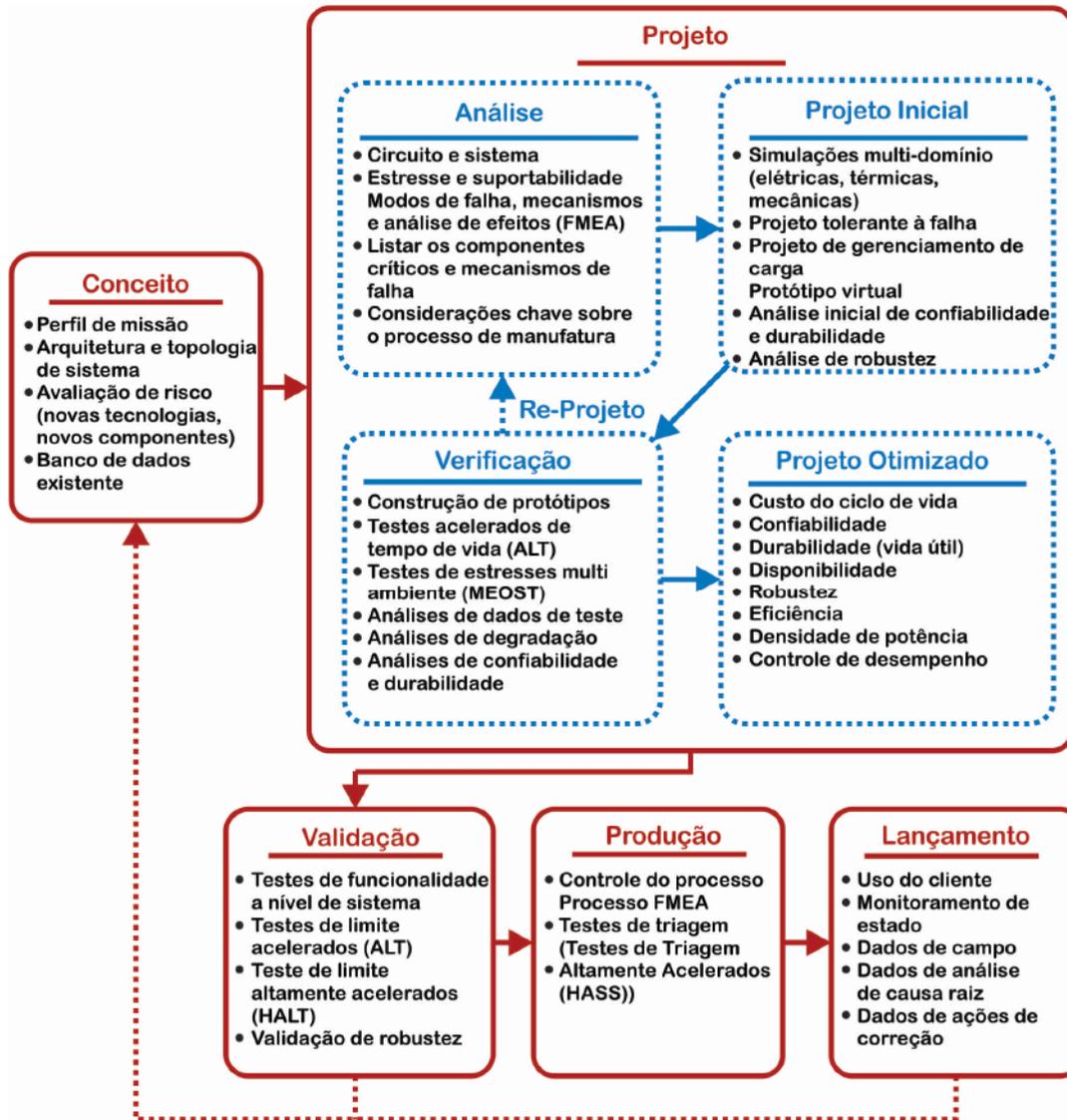


Figura 59 – Procedimento de DfR proposto para sistemas eletrônicos de potência. Fonte: Adaptada de Wang, Ma e Blaabjerg (2012).

dade dos componentes são realizadas; uma análise de modos e mecanismos de falha e efeitos é conduzida, com o objetivo de identificar os modos de falha do sistema (circuito aberto, curto-circuito), probabilidade de ocorrência e nível de severidade, além de verificar a probabilidade de detecção prévia de cada causa de falha; no final da subetapa de análise, lista-se os componentes críticos e seus mecanismos de falha associados;

- Obtém-se então o projeto inicial. Realiza-se simulações multidomínios (elétricas, térmicas, mecânicas, etc), podendo utilizar análise de elementos finitos para fazer a ligação entre os domínios elétrico e térmico; pode-se incluir projetos tolerantes à falha, em caso de aplicações críticas. A partir de então, já é possível desenvolver uma predição de confiabilidade inicial, por meio do procedimento de predição genérico baseado em PoF apresentado na Figura 60. Esta “caixa de

ferramentas”, inclui modelos e dados de várias fontes disponíveis (por exemplo, dados de teste do fabricante, dados de campo e de simulação, etc). Por fim, a partir da confiabilidade a nível de componente, é alcançada a confiabilidade a nível de sistema, por meio de diagrama de blocos de confiabilidade, ou Diagrama de Bloco de Confiabilidade, do inglês, *Reliability Diagram Block* (RDB), análise de árvore de falhas ou análises de espaço de estados (por exemplo, Análise de Markov).

- ❑ Na verificação, protótipos são construídos; os mesmos são submetidos a testes acelerados; testes de estresse em vários ambientes são conduzidos; análises dos dados de teste, de degradação e de confiabilidade e durabilidade são realizados.
- ❑ Este processo é realizado de forma iterativa, até que um projeto otimizado seja alcançado.

C - Parte-se então à validação, produção e lançamento do produto, onde mais testes e análises são conduzidos, como previsto no diagrama do procedimento proposto.



Figura 60 – Procedimento proposto para predição de confiabilidade de sistemas eletrônicos de potência. Fonte: Adaptada de Wang, Ma e Blaabjerg (2012).

O procedimento proposto por Wang, Ma e Blaabjerg (2012) é bem sistemático e detalhado, de um caminho macro a ser seguido em projetos cujo DfR é desejado. Sendo um procedimento que apresenta as linhas gerais para o DfR é extremamente flexível, podendo

ser utilizado para qualquer tipo de componente e/ou sistema, tornando-se então um ótimo candidato de procedimento a ser utilizado no projeto da nova topologia de conversor proposta, para a qual se quer analisar a confiabilidade.

2.15 Conclusões

Neste capítulo foram apresentados brevemente os fenômenos de alta frequência indesejados que atuam em sistemas de acionamento baseados em conversores de frequência alimentando cargas motrizes por meio de cabos longos, as atuais soluções para mitigação de tais fenômenos, e o fato que estas ainda não dão uma resposta completamente satisfatória e/ou ideal para tais problemas. Foi apresentada então a configuração alternativa proposta por de Castro Júnior et al. (2012), que além de eliminar e/ou mitigar os problemas com os fenômenos de alta frequência, apresenta vantagens adicionais, tais como a redução da queda de tensão no cabo (que muitas vezes é longo), já que não há a influência da reatância na impedância do cabo utilizando corrente contínua, e também a economia de cobre. Apresenta ainda que o foco deste trabalho é o de fornecer subsídios para o estudo de confiabilidade e viabilidade para esta configuração de transmissão de corrente contínua, a qual passa a alocar o inversor de frequência no campo, num ambiente mais hostil, e que pode atuar na redução de sua vida útil. Por meio da revisão bibliográfica realizada, verifica-se que os principais estressores são a temperatura e umidade, e que os componentes de potência IGBTs e capacitores são os mais críticos em sistemas de acionamentos elétricos, e, portanto, serão o foco das análises de confiabilidade deste estudo.

Neste contexto, são apresentados os mecanismos e modos de falhas dominantes para os IGBTs e capacitores, quanto aos estressores temperatura e umidade. Para os IGBTs, no que tange à avaliação do estado termomecânico, são considerados como dominantes o mecanismo e modo de falha de fadiga e desconexão do fio de ligação, respectivamente, e, no que concerne ao estressor umidade, no que tange à avaliação do estado eletroquímico, assim como realizado em Holzke et al. (2018), tem-se como dominante o mecanismo de falha de corrosão metálica e a migração de íons devido à umidade e campo elétrico. Já no caso dos capacitores, tanto para os capacitores de filme metalizado e eletrolítico de alumínio, tem-se como mecanismos de falha dominantes a redução de rigidez dielétrica, no caso do primeiro; a vaporização do eletrólito e a reação eletroquímica, devido à degradação da camada de óxido e queda na capacitância da folha do anodo, no caso do segundo. Ambos sob o modo de falha de desgaste.

Apresenta-se ainda os modelos de vida útil e demais ferramentas para tratamento dos dados e condução dos estudos de confiabilidade.

CONVERSORES DE FREQUÊNCIA MULTINÍVEL: TOPOLOGIAS, ESTRATÉGIAS DE MODULAÇÃO E LINK C.C

“Progress is made by trial and failure; the failures are generally a hundred times more numerous than the successes; yet they are usually left unchronicled.” - William Ramsay

Neste capítulo, será apresentado o conceito dos conversores multinível, os primeiros estudos realizados, quando começaram a ser utilizados comercialmente, suas aplicações, vantagens e desvantagens. Posteriormente, serão apresentadas algumas topologias de inversores multinível (clássicas e híbridas), suas peculiaridades, comparativos entre as mesmas, vantagens e desvantagens, e uma avaliação qualitativa do que cada uma pode trazer à confiabilidade do inversor como um todo. Características dos retificadores (controlados ou não) utilizados comercialmente em diversos tipos de aplicações e/ou faixas de potência e tensão, que serão posteriormente objeto de análise de confiabilidade, no Capítulo 4. Serão mostradas ainda técnicas de modulação clássicas e avançadas, utilizadas no controle dos inversores, as topologias nas quais cada uma destas são aplicáveis, e as implicações das mesmas na Distorção Harmônica Total (ou em inglês, Distorção Harmônica Total, do inglês, *Total Harmonic Distortion* (THD)), perdas, na característica de corrente de *ripple* dos capacitores do *link* c.c., e, conseqüentemente, no projeto e na confiabilidade do conversor.

3.1 Inversores Multinível

A conversão da energia da forma contínua (c.c.) para a forma alternada (c.a.) é realizada por um sistema conhecido comumente como “inversor de frequência”, que por muito tempo foi dominada pelos inversores de dois níveis, os quais recebem esta denominação por causa

da característica da tensão de fase de saída, que para um barramento c.c. igual a V_{dc} Volts, alterna entre $\frac{V_{dc}}{2}$ e $-\frac{V_{dc}}{2}$.

Nas Figuras 61 e 62 são mostrados um inversor monofásico de dois níveis e sua respectiva onda de tensão de saída, onde uma técnica de modulação PWM é utilizada para comandar o acionamento dos interruptores controlados deste inversor.

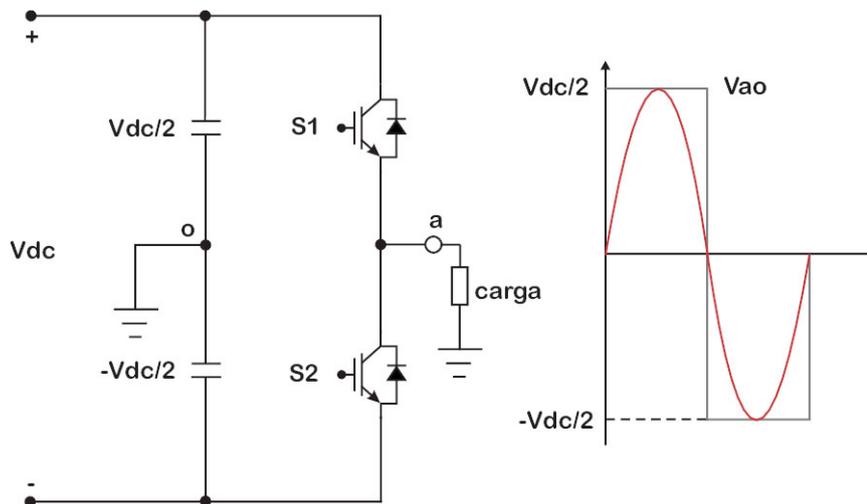


Figura 61 – Braço de um inversor de dois níveis baseado em IGBT e a forma de onda da tensão de saída sem modulação PWM. Fonte: Adaptada de Rocha (2014).

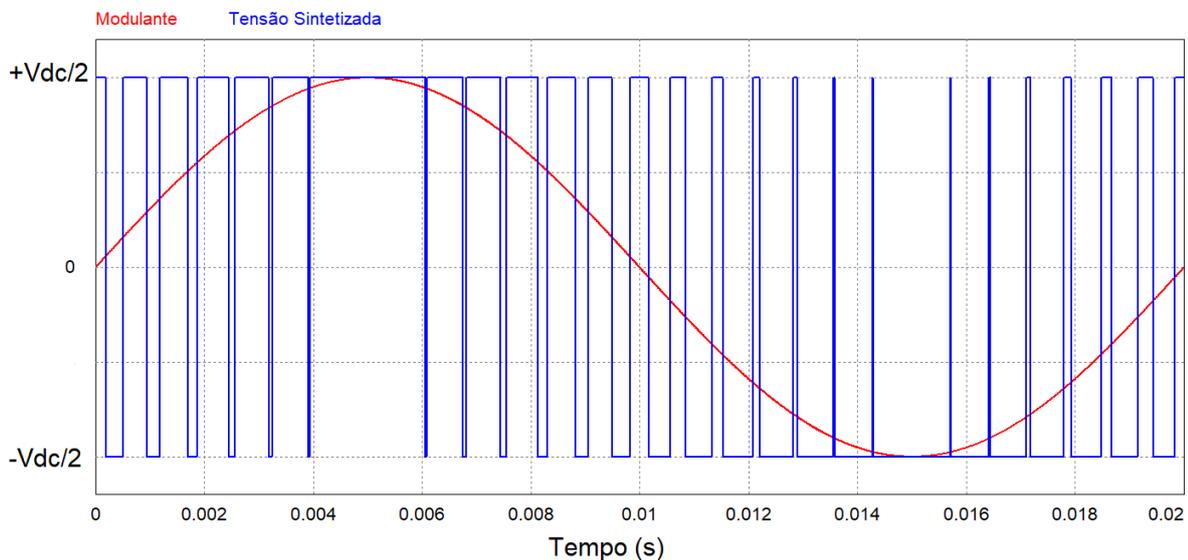


Figura 62 – Tensão de fase V_{ao} na saída do braço de inversor de 2 níveis.

Ao analisar a figura é possível perceber que com apenas dois níveis tem-se uma difícil tarefa ao tentar sintetizar uma tensão alternada senoidal. Para este tipo de inversor, com operação PWM, por meio de uma onda modulante senoidal de 50 Hz, uma portadora triangular de 1 kHz tem-se altos níveis de Distorção Harmônica Total (THD) de tensão (da ordem de 145,82%) (GUPTA; BHATNAGAR, 2017), conduzindo a perdas mais elevadas, menor efi-

ciência do conversor, maiores níveis de vibração na máquina acionada, filtros de saída de elevado tamanho e potência, e, conseqüentemente custo, etc. Além disso, a utilização deste tipo de conversor em média tensão é limitada pelas características de bloqueio dos interruptores controlados utilizados; do contrário faz-se necessária a associação série de interruptores controlados, o que nem sempre é desejável.

No intuito de aumentar a eficiência dos conversores, por meio de redução de perdas, aumentar a qualidade da tensão de saída, por meio da redução das distorções harmônicas de tensão e devido à demanda por conversores para altas potências, principalmente em média e alta tensão, surgem os conversores multiníveis. Entretanto estes não ficam restritos a estes níveis de tensão e potência, podendo ser aplicados em conversores de baixa tensão e potência, onde os inversores de dois níveis são mais usuais, como apresentado em De et al. (2011) e Zhang et al. (2020).

Com o objetivo de ilustrar o que foi anteriormente dito, nas Figuras 63 e 64 apresenta-se um inversor monofásico multinível de 7 níveis e sua respectiva onda de tensão de saída, onde pode-se verificar uma melhoria considerável da qualidade da síntese de uma tensão senoidal, com redução significativa de seu THD.

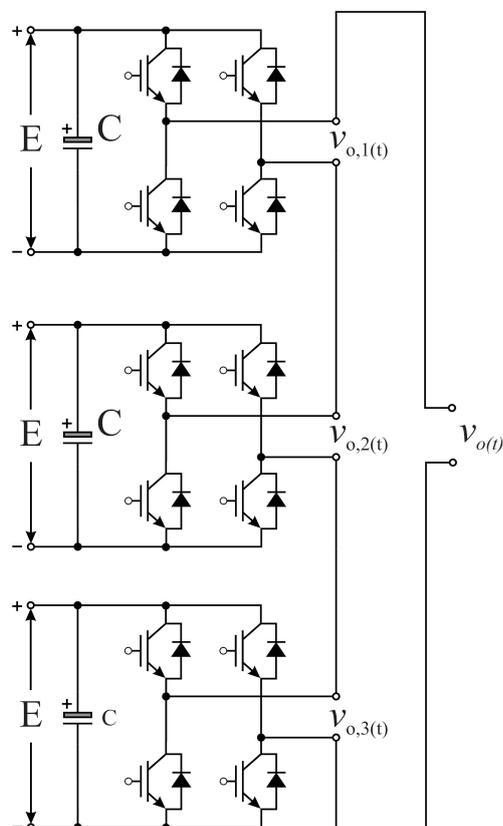


Figura 63 – Braço de um inversor de multinível, de sete níveis baseado em IGBT.

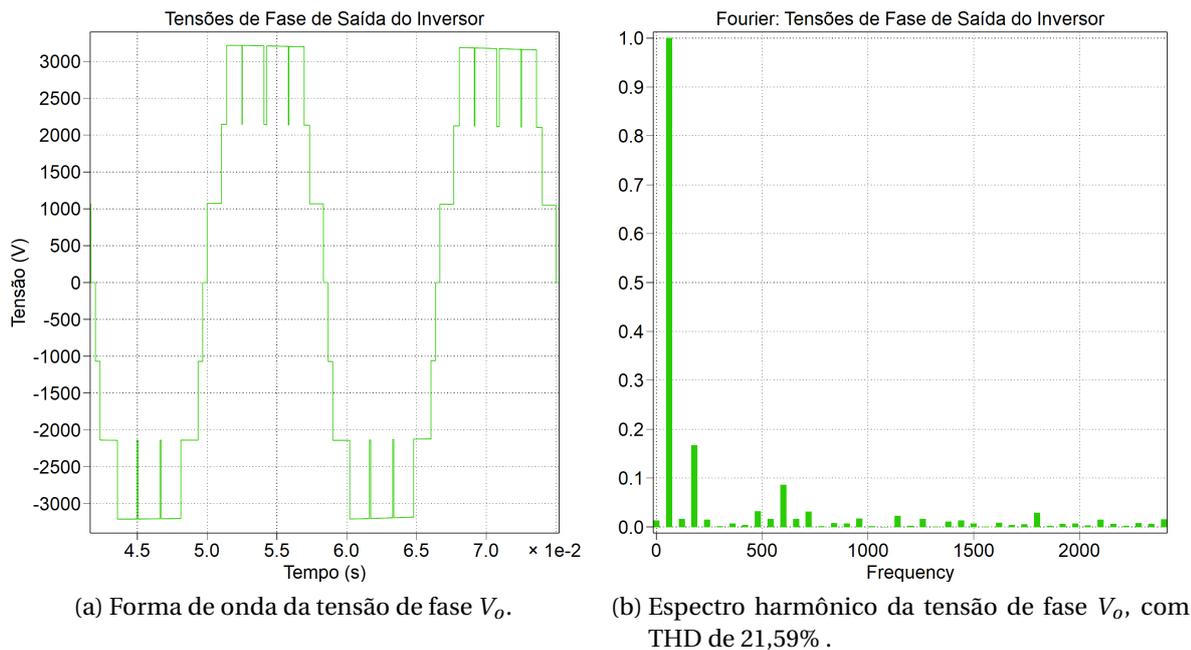


Figura 64 – Características de forma de onda e espectro harmônico da tensão de saída do braço de inversor de 7 níveis.

O alvorecer destas novas topologias de conversores, multiníveis, se deu na década de 1990, à medida que o conversor Ponto Neutro Grampeado de três níveis, ou inglês, NPC de três níveis, mais conhecido como 3L-NPC começou a ter seu uso prático (Akagi, 2017). Entretanto, apesar de ter seu uso prático iniciado apenas na década de 1990, o inversor multinível 3L-NPC foi proposto em 1979, por Nabae, Takahashi e Akagi (1981).

Conversores multiníveis de alta potência podem ter diversas classificações quanto à conversão direta ou indireta de energia para c.a.. No caso da conversão indireta (c.a.-c.c.-c.a.), se dividem em inversores fontes de tensão e fonte de corrente, sendo os primeiros o foco deste trabalho. Na Figura 65 são mostradas as classificações acima citadas, inclusive apontando o tipo de semiconductor mais usualmente utilizado em cada uma das topologias apresentadas.

Tais conversores multiníveis trazem consigo enormes vantagens em relação aos já consolidados inversores de dois níveis, como pode ser destacado abaixo:

- ❑ Com o maior número de degraus nas formas de onda de tensão de saída, o THD de tensão, e conseqüentemente o de corrente, além dos dV/dt são reduzidos (BEHERA, 2012; ODEH, 2014);
- ❑ Possibilitam, um aumento de eficiência (redução de perdas), devido à redução da frequência de comutação (BEHERA, 2012);
- ❑ Podem operar tanto em baixas (frequência fundamental) quanto altas frequências de comutação (PWM), sendo que frequência de comutação menor normalmente significa perdas menores e eficiência maior (BEHERA, 2012; ODEH, 2014);

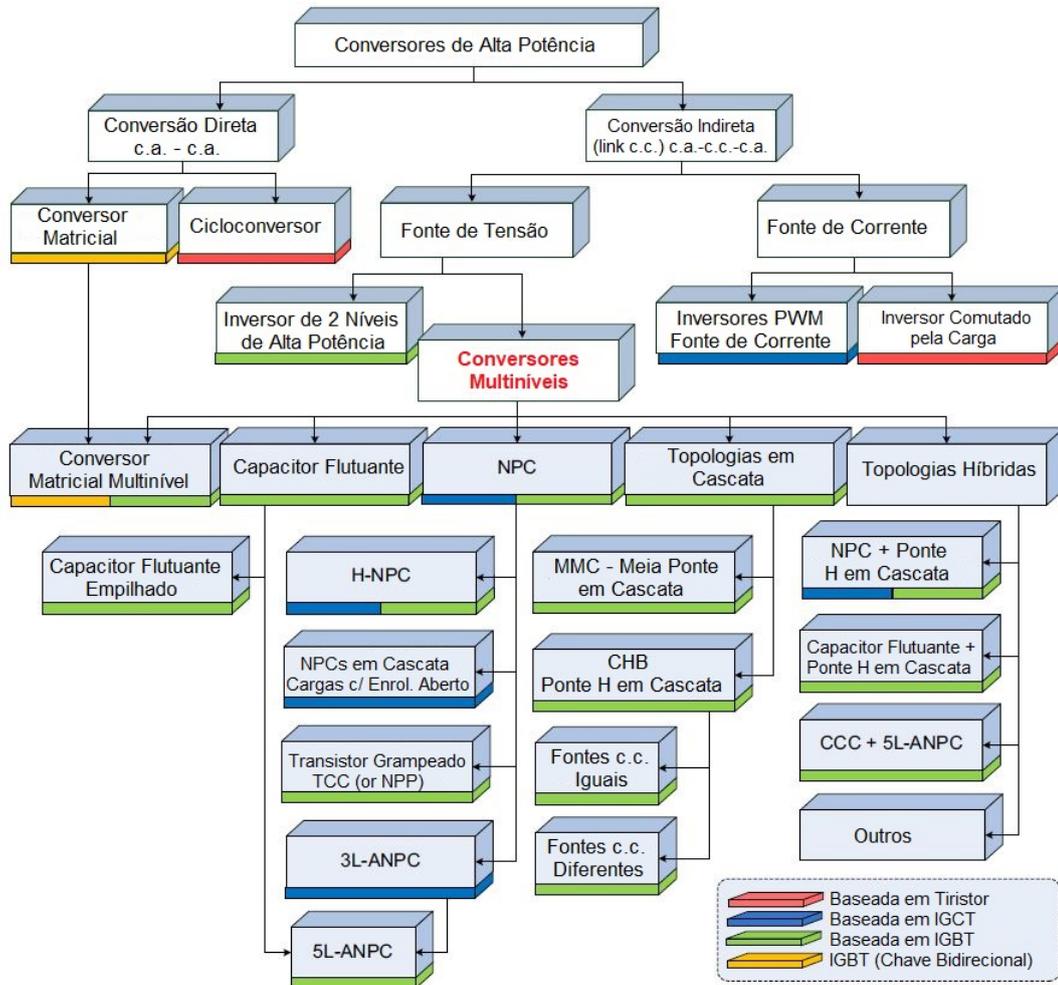


Figura 65 – Classificação de Conversores de Alta Potência. Fonte: (KOURO et al., 2010).

- ❑ Tensões de modo comum são reduzidas e, conseqüentemente, os estresses nos rolamentos dos motores (BEHERA, 2012; ODEH, 2014);
- ❑ Menor distorção da corrente de entrada dos mesmos (BEHERA, 2012; ODEH, 2014);
- ❑ Redução dos problemas de Interferência Eletromagnética, do inglês, *Electromagnetic Interference* (EMI) (BEHERA, 2012; ODEH, 2014);
- ❑ Menores filtros de saída (MITTAL et al., 2012);
- ❑ Tensão de saída fundamental mais elevada (MITTAL et al., 2012);
- ❑ Alto desempenho dinâmico (Bharatiraja; Raghu; Palanisamy, 2012);
- ❑ Tensões de saídas elevadas, inclusive de média e alta tensão, podem ser geradas com dispositivos semicondutores de baixa tensão.

Diante das inúmeras vantagens, inversores multiníveis, ou em inglês, *Multi-Level Inverters* (MLI) de média tensão são utilizados em diversos setores, inclusive na mineração e side-

rurgia (Bombas de polpa, ventiladores, bombas de descalcificação, correias transportadoras, ventiladores de filtro de manga, bombas de alimentação de ciclones, britadores, laminadores, pontes rolantes, bobinadoras) (WU; NARIMANI, 2017). E, estes conversores, na topologia VSI, proveem uma solução com bom custo-benefício no mercado de gerenciamento de energia de média tensão (Sujitha.; Ramani., 2012).

As desvantagens, como apresentado por Behera (2012), normalmente dizem respeito à necessidade de controle mais complexo; às características de algumas topologias, que apresentam desequilíbrio de tensão entre os capacitores; e a um aumento no número de dispositivos semicondutores e/ou capacitores, o que pode resultar em um maior custo e menor confiabilidade; sendo que a última desvantagem pode ser minimizada com a utilização de projetos tolerantes à falha (Chen et al., 2009).

Inúmeras são as topologias de inversores multiníveis (clássicas/convencionais ou modernas/emergentes), cada qual com suas vantagens, desvantagens e aplicações (GUPTA; BHATNAGAR, 2017; El-Hosainy et al., 2017; Bana et al., 2019). Na sequência são enumeradas três topologias clássicas de inversores multiníveis, mais comumente utilizadas, as quais serão apresentadas posteriormente com mais detalhes, juntamente de outras topologias derivadas destas.

- ❑ Inversor com Pontes H em Cascata, ou em inglês, (CHB);
- ❑ Inversor com Ponto Neutro Grampeado, ou em inglês, (NPC);
- ❑ Inversor com Capacitores Flutuantes, ou em inglês, (FC).

Quanto aos dispositivos semicondutores utilizados, a princípio, qualquer uma destas topologias pode empregar qualquer um dos mais diversos semicondutores ativos de potência para comutação. A escolha de qual topologia e tecnologia de semicondutor utilizar, deve-se às características técnicas (número de níveis, tensão, potência, velocidade de comutação, etc) que o inversor multinível proposto possuirá e dos dispositivos semicondutores comercialmente disponíveis, vantagens e desvantagens de cada topologia, das questões de custo de cada um destes dispositivos além das características e requisitos da aplicação em questão. Com o objetivo de mostrar algumas das características levadas em consideração, a Tabela 9 faz uma comparação de características técnicas dos dispositivos mais usualmente utilizados em inversores de frequência multinível.

Como citado anteriormente, inúmeras são as topologias de conversores multiníveis e dispositivos semicondutores ativos utilizados. A Tabela 10 apresenta diversos inversores fonte de tensão multiníveis de média tensão disponíveis no mercado, dos mais diversos fabricantes, utilizando múltiplas topologias e tipos diferentes de semicondutores. Pode-se verificar a vasta oferta disponível no mercado, partindo de inversores de 2,3-4,16kV e 0,3-5MVA a inversores de 6-220kV e 6-100MVA.

Tabela 9 – Comparação de características técnicas de dispositivos semicondutores ativos de alta potência.

Item	GTO	GCT	IGBT
Níveis máximos de tensão e corrente	Altos	Altos	Baixos
Encapsulamento	<i>Press pack</i>	<i>Press pack</i>	Módulo ou <i>Press pack</i>
Velocidade de comutação	Baixa	Moderada	Alta
<i>Snubber de turn-on di/dt</i>	Necessário	Necessário	Não necessário
<i>Snubber de turn-off dv/dt</i>	Necessário	Não necessário	Não necessário
Grampeamento ativo de sobretensão	Não possui	Não possui	Possui
Controle ativo de dv/dt e di/dt	Não possui	Não possui	Possui
Proteção ativa contra curto-circuito	Não possui	Não possui	Possui
Perdas de condução	Baixa	Baixa	Alta
Perdas de comutação	Alta	Média	Baixa
Comportamento após a destruição	Curto-circuito	Curto-circuito	Circuito aberto
Driver de porta	Complexo, separado	Complexo, integrado	Simples, compacto
Consumo de potência do driver de porta	Alto	Médio	Baixo

Fonte: (WU; NARIMANI, 2017)

Tabela 10 – Visão geral de mercado dos conversores fonte de tensão multiníveis de média tensão.

Topologia	Fabricante	Modelo do Produto	Potência (MVA)	Tensão (kV)	Semicondutor
3L-NPC	ABB	ACS 1000	0,3-5	2,3-4,16	IGBT/IGCT
		ACS 2000	0,25-3,68	1,85-6,9	IGBT/IGCT
		ACS 6000	3-27	2,3-3,3	IGCT
	Convertteam	VDM 7000	7-9,5	3,3	GTO/IGBT-MT
		MV 7000	0,4-40	1,25-6,6	IGCT/IGBT-AT
	Siemens	Sinamics GM150	1-24	2,3-6,6	IGBT-MT/IGCT
		SM 150	5-28	3,3	IGCT
	TMEIC-GE	Dura-Bilt5i MV	0,3-2,4	4,16	IGBT
	Ingedrive	Ingedrive MV 100	0,8-15	3,15-4,16	IGBT-AT
		Ingedrive MV 500	6-36	3,15-3,3	IGCT
EATON	SC9000 EP	0,15-8,95	2,4-13,8	IGBT	
	WEG	MVW01	0,32-16	2,3-4,16	IGBT
3L-ANPC	ABB	PCS 8000	6-100	6-220	IGCT
4L-FC	Alstom	VDM 6000	0,3-8	2,3-4,2	IGBT-MT
CHB	Siemens	Perfect Harmony	0,3-30	2,3-11,8	IGBT-BT
	Hitachi	Hivectol-HVI-E	0,31-10	2,3-11	IGBT
	LS Ind. Systems	LS MV Drive	0,2-3	3,3-6,6	IGBT
	Schneider	HARSVERT-A	0,25-6,25	3,3-11	IGBT-BT
	Rongxin Power	MVC	0,25-10	10	IGBT
	Rockwell Automation	PF6000	0,2-5,6	3-11	IGBT
	WEG	MVW3000	0,13-11,5	1,15-13,8	IGBT
5L-H-NPC	ABB	ACS 5000	1,7-27	6-6,9	IGCT
	TMEIC-GE	TMdrive-XL85	30-120	7,2	GCT
	WEG	MVW01 5000	0,37-7,4	6-6,9	IGBT-AT
MMC	Siemens	Sinamics SM120	6-13,7	3,3-7,2	IGBT
		Sinamics GH150	4-47,6	4,16-13,8	IGBT
		Sinamics SH150	4-16	3,3-7,2	IGBT
	Benshaw	M2L 3000	0,224-7,466	2,3-6,6	IGBT

Fonte: (WEG, 2017; DU et al., 2017; WEG, 2015; WEG, 2019b; WEG, 2019a; ABB, 2020a; ABB, 2020b; ABB, 2020c; ABB, 2020d; EATON, 2020; SIEMENS, 2019; SIEMENS, 2020)

No que diz respeito ao número de componentes necessários para um conversor trifásico, produzindo m níveis (tensão de fase) e utilizando topologias MLI, apresenta-se nas Tabelas

11 e 12 um comparativo entre topologias.

Quanto à modulação, diversas são as técnicas possíveis de serem empregadas nos conversores multiníveis, podendo estas utilizar alta ou baixa frequência de comutação. Algumas das técnicas mais tradicionais, como: PWM Multi Portadora, Eliminação Harmônica Seletiva (SHE) e Vetor Espacial PWM e outras não tão tradicionais serão abordadas em detalhes na Subseção 3.3, onde detalhes quanto à aplicabilidade, vantagens e desvantagens de cada uma destas serão apresentados.

Tabela 11 – Comparativo do número de componentes necessários para um conversor trifásico, produzindo m níveis na tensão de fase, utilizando topologias MLI clássicas.

Configuração MLI	Topologia MLI		
	NPC	FC	CHB
Interruptores principais	$6(m-1)$	$6(m-1)$	$6(m-1)$
Diodos de roda livre	$6(m-1)$	$6(m-1)$	$6(m-1)$
Diodos de grampeamento	$3(m-1)(m-2)^1$	0	0
Capacitores flutuantes	0	$3(m-1)(m-2)/2$	0
Capacitores principais	$(m-1)$	2	$3(m-1)/2$
Fontes c.c. isoladas	1	1	$3(m-1)/2$
Total de componentes	$13(m-1)+3(m-1)(m-2)+1$	$12(m-1)+(3(m-1)(m-2)/2)+3$	$15(m-1)$

Fonte: Adaptada de Juyal e Arora (2016), Gupta e Bhatnagar (2017).

Tabela 12 – Comparativo do número de componentes necessários para um conversor trifásico, produzindo m níveis na tensão de fase, utilizando topologias MLI modernas.

Configuração MLI	Topologia MLI		
	ANPC	H-NPC	HB-MMC ²
Interruptores principais	$3(m+3)$	$12(m-1)$	$12(m-1)$
Diodos de roda livre	$3(m+3)$	$12(m-1)$	$12(m-1)$
Diodos de grampeamento	0	$6(m-1)(m-2)$	0
Capacitores flutuantes	$3(m-3)/2$	0	$6(m-1)$
Capacitores principais	2	$3(m-3)$	2
Fontes c.c. isoladas	1	3	1
Total de componentes	$3(5m+11)/2$	$3(9m-10)+6(m-1)(m-2)$	$30(m-1)+3$

3.1.1 Cascaded H-Bridge (CHB) ou Pontes H em Cascata

Descrita pela primeira vez na patente de Baker e Bannister (1975), foi colocada no mercado em 1994, pela Robicom Corporation, atualmente parte da Siemens AG, que colocou

¹ Considerando a utilização de diodos de tensão de bloqueio de tensão reversa idênticos, ou seja, com a conexão série de diodos para inversores de mais de 3 níveis.

² Considerando modulações que levem a $m + 1$ níveis nas tensões de linha de saída. Para a estratégia de modulação PS-PWM é possível obter $2m + 1$ níveis nas tensões de linha de saída. Para esta o número de componentes para um mesmo número de níveis na tensão de saída reduz-se.

nesta data conversores de média tensão multiníveis no mercado (Akagi, 2017).

Basicamente, o conversor CHB é composto pela conexão em cascata do lado c.a. de múltiplas células monofásicas de ponte H, de forma a conseguir operar em médias e altas tensões com a utilização de interruptores controlados de baixa e média tensão; além de conseguir, desta forma, atingir vários níveis na tensão de saída e menores distorções harmônicas. Na Figura 66 é apresentada a versão de 3 níveis do conversor em questão.

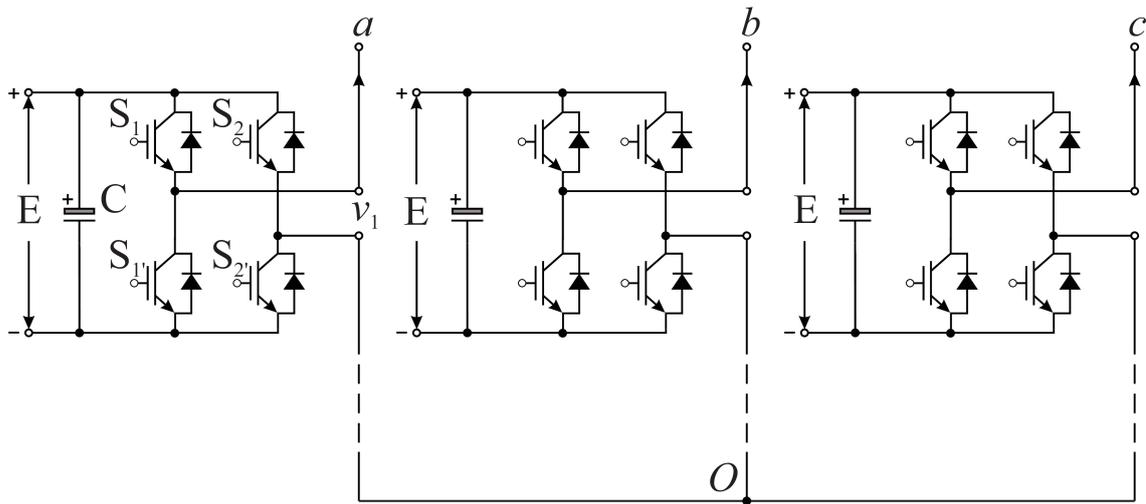


Figura 66 – Conversor Trifásico de Pontes H em Cascata de Três Níveis 3L-CHB. Fonte: Adaptada de Du et al. (2017).

Uma das grandes vantagens desta topologia se deve ao fato de possuir uma estrutura modular, o que fornece uma maior disponibilidade, maior confiabilidade quando comparada com as outras topologias clássicas, simplicidade de controle, além de uma redundância intrínseca (Sujitha.; Ramani., 2012; BEHERA, 2012; Anzari; Meenakshi; Sreedevi, 2014; WU; NARIMANI, 2017; Rahimi A Subki et al., 2018).

Além das vantagens já citadas anteriormente, esta topologia necessita de menos componentes, para um mesmo número de níveis, quando comparada à NPC e FC, por não possuir diodos e/ou capacitores de grampeamento (TAJEDDINE et al., 2017; Rahimi A Subki et al., 2018).

Geram tensão de saída quase senoidal em forma de escada, e, comparados aos inversores convencionais de dois níveis são atrativos por: maior tensão de saída pode ser obtida com menor frequência de comutação, baixo estresse de tensão (dv/dt), baixa distorção harmônica total (THD), menos interferência eletromagnética, menor filtro de saída, maior tensão de saída fundamental, permitem a utilização de frequências de comutação dos dispositivos inferiores à 1000 Hz (BEHERA, 2012; Alamri; Alshahrani; Darwish, 2015; Juyal; Arora, 2016; WU; NARIMANI, 2017).

Como principal desvantagem, tem-se a necessidade de fontes c.c. isoladas para cada uma das células de ponte H (Gaikwad; Arbune, 2016; Kirthika Devi; Srivani, 2017). Caso as mesmas não estejam disponíveis, é necessária a aplicação de um transformador defasador

com múltiplos secundários e pontes retificadoras para cada um destes secundários, aumentando volume, tamanho, custo do sistema de conversão como um todo (BEHERA, 2012; DU et al., 2017; WU; NARIMANI, 2017)

Inversores NPC e FC são amplamente utilizados para aplicações de potência industriais de média tensão e alta potência quando apenas um baixo número de níveis (tipicamente três) é requerido. Inversores CHB costumam ser mais adequados para aplicações de alta tensão e alta potência, como aplicações em HVDC. Principalmente devido à sua estrutura modular que pode ser estendida para um alto número de níveis sem adicionar muita complexidade (Alamri; Alshahrani; Darwish, 2015). Esta topologia alcança altas tensões e potência de saída (13,8kV e 30MVA) (Sujitha.; Ramani., 2012), mas em aplicações deste tipo, é difícil conectar apenas chaves semicondutoras diretamente à redes de (2,3kV, 3,3kV, 4,16kV ou 6,9kV) (Alamri; Alshahrani; Darwish, 2015; Kirthika Devi; Srivani, 2017), e é neste sentido que sua estrutura com a utilização de várias células em cascata é muito benéfica.

Um estudo interessante foi conduzido por Maurya et al. (2019), onde o autor realiza simulações em um inversor de 11 níveis, com o objetivo de reduzir o THD. Segundo o autor, por meio do controle dos ângulos de disparo dos interruptores controlados, a distorção harmônica pode ser minimizada do lado da tensão de saída. Apesar de bastante interessante, uma dificuldade de utilização desta técnica em acionamentos elétricos, para a obtenção dos ângulos de comutação que minimizam a distorção harmônica, é a utilização do método iterativo de *Newton-Raphson* para solução do conjunto de equações para minimização da distorção, o que traria uma complexidade e custo computacional bastante grandes para operações cujas tensões e frequências de saída precisam variar, ou seja, os ângulos de disparo teriam que ser atualizados em tempo real.

Como pode ser verificado na Tabela 10, a fabricante Siemens possui inversores de até 11,8kV e até 30MVA e a fabricante nacional WEG possui inversores de até 11,5MVA e 13,8kV, o que é muito interessante. No caso da fabricante WEG, em sua linha MVW3000, utiliza-se entre 2 e 12 células por fase, com a utilização de interruptores controlados IGBT de baixa tensão de 1,7kV e capacitores de filme plástico; além de retificadores de 18 a 72 pulsos, a depender da tensão e potência do motor a ser acionado pelo inversor (WEG, 2015; WEG, 2019b).

Por fim, vale citar que a topologia em questão, permite operação tolerante à falha, sendo que para isto é necessária a utilização de módulos de potência redundantes (DU et al., 2017).

3.1.2 *Neutral Point Clamped* (NPC) ou Inversor com Ponto Neutro Grampeado

Propostos em 1979, por Nabae, Takahashi e Akagi (1981), conversores NPC têm sido a abordagem mais favorável de Eletrônica de Potência e os mais utilizados para aplicações de alta potência e média tensão do mercado (RODRIGUEZ et al., 2010; Rodriguez et al., 2012;

CHANDRASEKHAR, 2016), principalmente nas aplicações na faixa de tensão de 2,3 a 4,16kV, sem a utilização de dispositivos em série, e com algumas aplicações em 6,6kV (Bharatiraja; Raghu; Palanisamy, 2012; DU et al., 2017). Com os avanços dos IGBTs de alta tensão (IGBTs-AT), a tecnologia NPC alcançou modularidade e robustez, levando a produtos industriais padrão (Rodriguez et al., 2012). Além disso, podem ser combinados em série ou em paralelo para formar sistemas de alta potência, na faixa de megawatt (ABU-RUB et al., 2010; HOSODA; PEAK, 2010).

Um inversor trifásico de três níveis (3L-NPC) é mostrado na Figura 67. Os interruptores controlados ($S_1, S_{1'}$) e ($S_2, S_{2'}$) são pares de comutação complementares. A tensão de saída de fase (a, b ou c), é tomada no ponto entre os dois interruptores controlados IGBT centrais de cada uma das pernas do conversor e o ponto de referência do ponto neutro, localizado no ponto (O). Os diodos D_1 e D_2 são diodos de grampeamento da perna referente à fase a do inversor, e os capacitores C são os capacitores do *link* c.c. que irão dividir a tensão c.c. de entrada igualmente. A Tabela 13 apresenta uma sequência de comutação para o conversor apresentado na Figura 67.

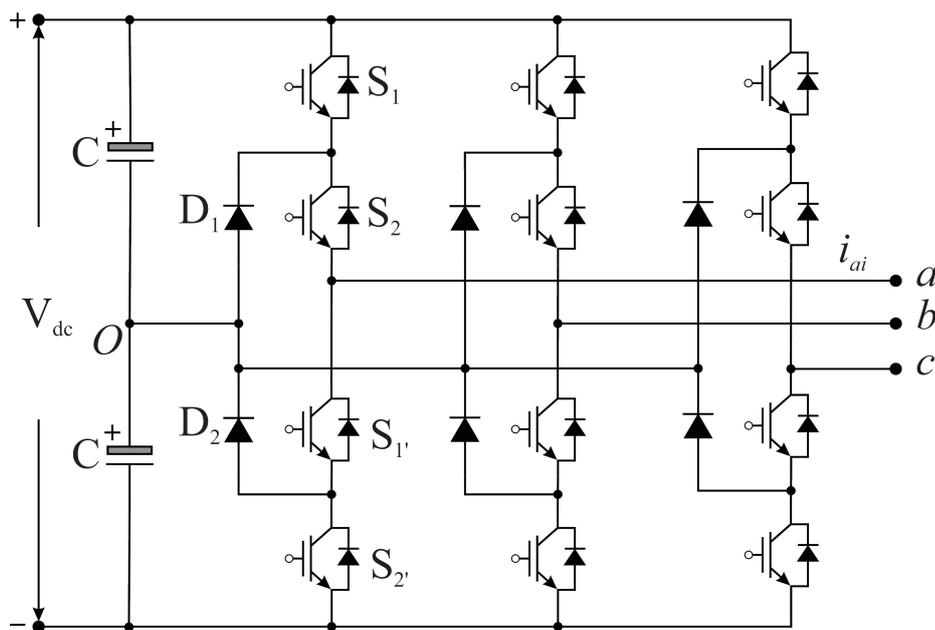


Figura 67 – Conversor Ponto Neutro Ativamente Grampeado de três níveis 3L-NPC. Fonte: Adaptada de Du et al. (2017).

Como pode-se observar na Tabela 10, esta topologia, principalmente em três níveis, é fabricada pelos mais diversos fabricantes, em diversas tensões e potências, utilizando vários tipos de chaves semicondutoras, como IGBTs, GTOs e IGCTs.

Esta topologia apresenta diversas características desejáveis em um conversor multinível, como a possibilidade de ser controlado utilizando estratégias de modulação em alta e baixa (fundamental) frequências, sendo que na segunda apresenta alta eficiência; à medida que as pernas do controlador utilizam um barramento c.c. comum, os capacitores deste barra-

Tabela 13 – Estados de comutação de um Conversor 3L-NPC.

Interruptores				Nível de Tensão
S_1	S_2	$S_{1'}$	$S_{2'}$	
1	1	0	0	$+V_{dc}/2$
0	1	1	0	0
1	0	0	1	0
0	0	1	1	$-V_{dc}/2$
1 = Ligado, 0 = Desligado				

mento podem ser pré-carregados em grupo; e este compartilhamento do barramento entre as fases do conversor permite ainda a minimização das capacitâncias (BEHERA, 2012); permite ainda uma fácil implementação de sistemas de potência com conversores *back-to-back* (KHARADE; SAVAGAVE, 2017).

Inúmeras são as aplicações da topologia NPC na indústria, sendo que na área de acionamentos elétricos os mesmos são principalmente utilizados em cargas de grande potência, como bombas na indústrias petroquímica, ventiladores na indústria de cimento, tração na indústria de transporte, laminadores de aço, sopradores, compressores e correias transportadoras (Bharatiraja; Raghu; Palanisamy, 2012), além de britadores, extrusoras, misturadores, etc (SIEMENS, 2019).

Como características indesejadas pode-se citar o aumento quadrático do número de diodos, à medida que o número de níveis aumenta (BEHERA, 2012); a distribuição desigual das potências de perda entre os dispositivos das extremidades e os dispositivos mais internos/centrais (DU et al., 2017); mas um dos maiores problemas desta topologia diz respeito ao desequilíbrio de tensão do ponto neutro e o *ripple* de baixa frequência em níveis de modulação mais elevados. Estas oscilações de tensão do ponto neutro aumentam o estresse nos dispositivos, principalmente nos capacitores, e para minimizar estas oscilações, a capacitância é normalmente aumentada de maneira significativa, o que leva a um aumento de custo e *footprint* do conversor (DU et al., 2017). Entretanto, as desvantagens não ficam limitadas às já citadas, ainda no que diz respeito aos diodos de grampeamento, para conversores de mais de três níveis, com as tensões a serem bloqueadas por estes diodos não são idênticas, é necessário se utilizar diodos com especificações de tensão de bloqueio de tensão reversa diferentes ou uma conexão série de diodos de grampeamento, para que seja possível padronizar os diodos utilizados; entretanto nenhuma das duas soluções é interessante, sendo que a última introduz perdas por condução adicionais (BEHERA, 2012; DU et al., 2017). Além disso, para níveis mais elevados esta topologia se torna impraticável (KHARADE; SAVAGAVE, 2017).

Quanto às estratégias de modulação, as mais diferentes estratégias, de altas (PWM) ou baixas (fundamental) frequências de comutação podem ser empregadas junto à esta topologia, cada qual com suas características e objetivos específicos. Foi verificado que as estratégias mais comuns para esta topologia são as baseadas em portadora já utilizadas em outras

topologias, como as CB-PWM com injeção de tensão de sequência zero, *Double-Signal PWM* (DS-PWM), *Nearest Three Vector - Space Vector Modulation* (NTV-SVM), (SVM), *Discontinuous-PWM* (DPWM) e *Hybrid-PWM* (HPWM) (BELLINI; BIFARETTI, 2005; LÓPEZ et al., 2013; Zhang; Thomsen; Andersen, 2013; ODEH, 2014; PALANISAMY; VIJAYAKUMAR, 2018).

O trabalho conduzido por López et al. (2013) estuda três das estratégias citadas acima, com o objetivo de verificar nestas características positivas quanto aos principais problemas desta topologia, que envolvem a questão do desequilíbrio de tensão entre os capacitores do barramento c.c. do conversor e como manter a tensão do ponto neutro (NP) deste estável e a questão da tensão de oscilação em baixa frequência, que surge no ponto neutro, sob certas condições. Pelos estudos deste autor, com a utilização da estratégia (CB-PWM) com injeção de tensões de sequência zero, como é sabido, consegue-se aumentar a região linear de modulação do conversor, além de obter os mesmos padrões de comutação da estratégia SVM. Já a estratégia NTV-SVM, por meio da utilização de estados de comutação redundantes, junto do conhecimento do desequilíbrio instantâneo de tensão e sentido das correntes de saída, é possível obter o equilíbrio da tensão do ponto neutro. Entretanto, a oscilação de tensão de baixa frequência continua presente com a utilização desta estratégia, além do possível aparecimento de dois ou até quatro comutações em um único nível em determinadas sequências, fazendo com que a frequência de comutação não seja constante. Por fim, o autor estudou ainda a estratégia DS-PWM, na qual foi possível remover a oscilação de tensão em baixa frequência do ponto neutro, mas ao custo de uma frequência de comutação $1/3$ maior que a SPWM, além de não prover um equilíbrio natural da tensão do ponto neutro, para o qual seria necessário a utilização de um controlador ou compensador.

Neste sentido, uma estratégia interessante é aplicada por Zhang, Thomsen e Andersen (2013), a chamada DPWM, sendo que com a qual o autor diz ser possível reduzir a perda de comutação, operá-lo dentro de índices de modulação equivalentes aos da SVM, ou seja, até 1,1547, mas também obter um controle inerente de tensão do ponto neutro, alcançando o desejado equilíbrio de tensão deste ponto.

Como não só as características anteriormente citadas de equilíbrio da tensão do ponto neutro são necessárias, mas também há a necessidade de que a dinâmica desta tensão seja adequada, de forma a não haver a necessidade de um aumento das capacitâncias do barramento c.c. para suportar condições de desequilíbrios temporários, Calligaro et al. (2013) propõe a utilização de uma estratégia de modulação híbrida (HPWM), assistida por um controlador ótimo da tensão do ponto neutro (NP), com o objetivo tanto de redução das perdas de comutação, com o custo de uma limitada deterioração da qualidade das formas de onda de tensão e corrente, e de um pouco de oscilações de baixa frequência na tensão do ponto neutro, minimizada pela utilização do controlador ótimo; juntamente de uma rápida dinâmica de controle da tensão do ponto neutro do conversor. O autor entende que esta proposta alcança a melhor relação custo-benefício entre as perdas e a ondulação de tensão no ponto neutro, aumentando a eficiência e reduzindo a capacitância necessária para os ca-

pacitores do barramento c.c., o que minimiza o *footprint* e aumenta a vida útil do conversor.

A estratégia HPWM é uma estratégia que surge a partir das estratégias DPWM e SPWM, na qual, a combinação das duas estratégias citadas é escolhida por meio de uma variável de compartilhamento D , compreendida no intervalo de $[0, 1]$. Quando o parâmetro D está em seus valores extremos, ou seja, zero ou um, a HPWM se torna a DS-PWM ou a SPWM, respectivamente. A Figura 68 apresenta o sinal de modulação desta estratégia.

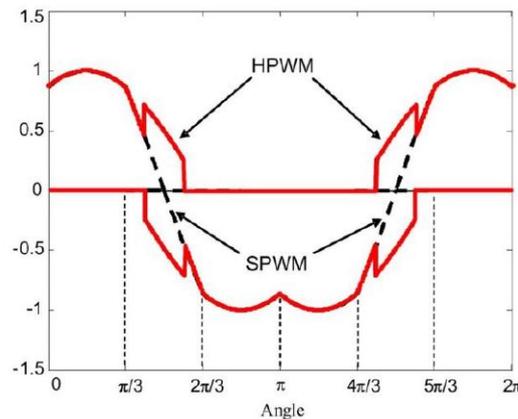


Figura 68 – Sinal de modulação para a estratégia HPWM. Fonte: (Calligaro et al., 2013).

O autor lembra ainda, que ambas as estratégias, DS-PWM e HPWM, na condição de operação que ele nomeia como “compensação c.a.,” são capazes de manter a corrente média do ponto neutro perto de zero, e, portanto, as oscilações de baixa frequência neste ponto são muito baixas. Mas ressalta que isto não implica em um equilíbrio c.c. entre as tensões dos capacitores; isto só garante que a condição inicialmente imposta de tensões entre os capacitores tenderá a ser preservada. Caso um desequilíbrio inicial exista, ou caso durante a operação, por diversos motivos, como tempo morto e/ou devido à não exatidão de características entre os componentes, que podem causar um *drift* do ponto neutro, estejam presentes o desequilíbrio tenderá a ser mantido. Este fato torna necessária a implementação de uma malha de controle para desequilíbrios de tensão, onde das estratégias testadas pelo autor “compensador exato” e “compensador dinâmico”, a primeira conseguiu uma alta dinâmica no equilíbrio de tensão, mas aumentou a ondulação de baixa frequência. Já a segunda, por outro lado, possui uma dinâmica menor mas conseguiu um *ripple* também inferior, o que é interessante, principalmente por se tratar de uma solução mais simples, que requer menor esforço computacional e que é baseada em um PI.

Por fim, verifica-se no estudo conduzido por Henn et al. (2011) uma técnica de modulação PWM adaptada baseada em portadora, que pode ser aplicada tanto em inversores NPC quanto em inversores FC, a qual leva a melhoria no desempenho do THD da tensão de saída. E, além disso, reduz as perdas nos dispositivos semicondutores, quando comparada a outras estratégias de modulação PWM convencionais e baseadas em portadora, como a PS-PWM e as LS-PWM.

3.1.3 *Flying Capacitor* (FC) ou Capacitor Flutuante

Proposta em 1992 (Meynard; Foch, 1992), pela Alstom *Power and Grid*, atualmente parte da General Electric, que trouxe motores de média tensão utilizando este conversor 4L-FC ao mercado (Akagi, 2017).

Um inversor trifásico de três níveis (3L-FC) é mostrado na Figura 69. Os interruptores controlados ($S_1, S_{1'}$) e ($S_2, S_{2'}$) são pares de comutação complementares. A tensão de saída de fase (a, b ou c), é tomada entre o ponto entre os dois interruptores controlados IGBT centrais de cada uma das pernas do conversor e o ponto de referência do ponto neutro, localizado no ponto (O). O capacitor C_{c1} trata-se de um capacitor flutuante de grampeamento da perna referente à fase *a* do inversor, e os capacitores C são os capacitores do *link* c.c. que irão dividir a tensão c.c. de entrada igualmente. A Tabela 14 apresenta uma sequência de comutação para o conversor apresentado na Figura 69.

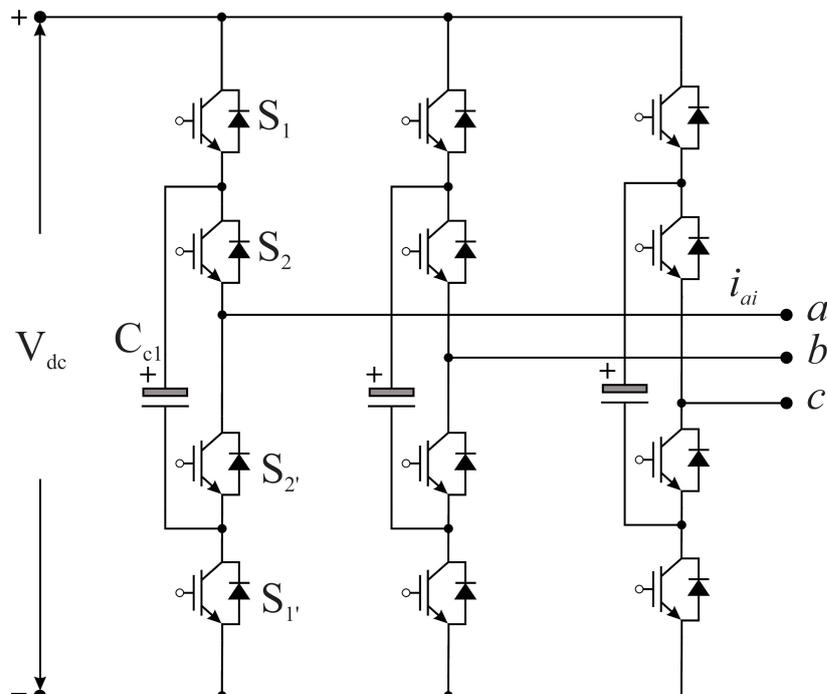


Figura 69 – Conversor Capacitor Flutuante de três níveis 3L-FC. Fonte: Adaptada de Du et al. (2017).

Tabela 14 – Estados de comutação de um Conversor 3L-FC.

Interruptores				Nível de Tensão
S_1	S_2	$S_{1'}$	$S_{2'}$	
1	1	0	0	$+V_{dc}/2$
0	1	1	0	0
1	0	0	1	0
0	0	1	1	$-V_{dc}/2$
1 = Ligado, 0 = Desligado				

O conversor 3L-FC é composto, em cada fase, por quatro interruptores controlados bidirecionais em corrente e um capacitor flutuante de grampeamento e, assim como as outras topologias já apresentadas, possui vantagens e desvantagens.

Os capacitores de grampeamento citados, não são alimentados de forma direta, por exemplo, por meio de uma fonte c.c. externa, tornando necessário o controle da tensão destes. Duas possibilidades possíveis são apresentadas em (THIELEMANS; MELKEBEEK, 2008).

Estes autores citam duas possibilidades. Ou se utiliza um esquema de balanceamento natural, dependente de características da estratégia de modulação utilizada ou por meio da medição da tensão e direção da corrente destes capacitores e da escolha de um estado apropriado para os interruptores controlados do conversor, no sentido de corrigir a tensão destes capacitores, por meio da utilização de dois estados redundantes de comutação que sintetizam o nível “zero” na saída do conversor, pois possuem efeitos opostos na tensão dos capacitores flutuantes.

Como citado em Thielemans e Melkebeek (2008), Mochidate et al. (2017), Sato e Natori (2018), uma forma de se utilizar o balanceamento natural das tensões dos capacitores flutuantes, é por meio da utilização da estratégia PS-PWM, pois as durações dos estados de comutação são iguais e a carga e descarga são balanceadas em cada período. Desta forma, a tensão média dos capacitores flutuantes, em regime permanente, pode ser inerentemente estável, sem a utilização de controle realimentado.

Muitos trabalhos citam a utilização da estratégia PS-PWM, pelos motivos já anteriormente citados, mas o autor Hemici et al. (2015) sugere uma estratégia denominada *Proportional Natural* PWM (PN-PWM), com o objetivo de contribuir na questão do equilíbrio de tensão dos capacitores flutuantes. Com esta estratégia o autor consegue reduzir o ondulação de tensão dos capacitores flutuantes de 10% para 1%, quando comparada com a estratégia N-PWM.

Outra questão muito importante quando se fala em inversor do tipo FC, diz respeito à especificação da capacitância dos capacitores flutuantes. À medida que nesta topologia a quantidade de capacitores cresce bastante com o número de níveis da tensão de saída, estes podem prover uma capacidade extra de *ride-through* em interrupções de fornecimento de energia (BEHERA, 2012; Shobini; Kamala; Rathna, 2017), mas o volume destes capacitores afeta diretamente e de forma significativa a praticabilidade do inversor. Portanto, a determinação de uma capacitância mínima, que atenda os requisitos do inversor é muito importante.

A literatura já mostrou que a ondulação de tensão dos capacitores flutuantes é diretamente proporcional à corrente de carga e indiretamente proporcional à frequência de comutação (Sato et al., 2015; Mochidate et al., 2017; Sato; Natori, 2018), de forma que seria possível reduzir a capacitância destes capacitores flutuantes por meio da elevação da frequência de comutação. Vale lembrar entretanto, que esta elevação trás consigo um aumento das perdas por comutação, o que torna difícil esta decisão.

Tentando caminhar em um outro sentido, o estudo conduzido por Sato et al. (2015) busca determinar uma capacitância mínima, que atenda os requisitos do inversor, de forma que a tensão instantânea dos capacitores flutuantes não excedam uma faixa permitida (*ripple*). A capacitância mínima deve ser calculada em função deste valor, e neste trabalho o mesmo apresenta de forma detalhada a metodologia de cálculo para esta capacitância.

Outro ponto importante a ser apresentado, são as vantagens e desvantagens desta topologia, que assim como todas as outras, sua utilização ou não, vai depender das características da aplicação em questão e de requisitos da instalação.

Como vantagens, esta topologia apresenta a redundância de estados de comutação de nível “zero”, o que ajuda a balancear os níveis de tensão dos capacitores flutuantes (BEHERA, 2012); a possibilidade de controle tanto de potência ativa e reativa (BEHERA, 2012); e a tensão sobre os interruptores bidirecionais ser restringida diretamente pelos capacitores flutuantes, ou seja, sem a presença de diodos de grampeamento (BRESSAN, 2019).

Como desvantagens, esta topologia apresenta a necessidade de um grande número de capacitores para o grampeamento de tensão, o que torna este conversor volumoso, caro e difícil de encapsular (BEHERA, 2012); complexidade para realizar a pré-carga de todos os capacitores à um mesmo nível de tensão (BEHERA, 2012); apresenta grande *ripple* na tensão dos capacitores, que aumenta de forma diretamente proporcional com o aumento da magnitude da corrente de carga e inversamente proporcional ao aumento da frequência de comutação (DU et al., 2017); para conversores de mais de três níveis, uma grande quantidade de capacitores com diferentes níveis de tensão nominal são necessários, o que leva a perda de modularidade e que torna os FC bem limitados em uso (BEHERA, 2012); para elevado número de níveis, o conversor torna-se volumoso e necessita de vários sensores de tensão devido ao alto número de capacitores flutuantes (BRESSAN, 2019); a necessidade de realização de pré-carga dos capacitores flutuantes (BRESSAN, 2019); e o fato de a frequência de comutação dos semicondutores têm influência direta no tamanho dos capacitores flutuantes (BRESSAN, 2019).

3.1.4 *Active Neutral Point Clamped* (ANPC) ou Inversor com Ponto Neutro Ativamente Grampeado

No contexto de realizar melhorias nas desvantagens apresentadas pelas topologias tradicionais, no ano de 2001, conforme relatado por Novak et al. (2017), surge uma topologia derivada da topologia NPC, com o intuito de eliminar e/ou mitigar uma das suas maiores desvantagens - a distribuição desigual de perdas entre os dispositivos semicondutores, por meio da substituição de dois semicondutores não controlados por dois semicondutores controlados, em cada perna/fase do conversor.

Esta topologia fica conhecida como *Active Neutral Point Clamped* (ANPC) ou *Active-NPC*, a qual como mencionado anteriormente possui uma sutil diferença em relação à topologia

NPC, como informado e como pode ser observado na Figura 70, que apresenta a versão de três níveis deste conversor.

Apesar de muito citada, a questão da distribuição desigual de perdas entre os dispositivos semicondutores da topologia NPC não é causa, mas sim uma das consequências da razão desigual de comutação dos interruptores controlados ativos deste conversor, ou seja, o tempo de condução dos interruptores controlados externos é menor que o tempo de condução dos interruptores controlados internos em um período fundamental; e a tensão média de descarga nos capacitores internos é maior que nos capacitores mais externos, que leva a uma divisão desigual de tensão entre os capacitores do *link* c.c. para conversores de 5 ou mais níveis (Mehta; Kumar, 2018).

Desta forma, com a inclusão de dois interruptores controlados ativos por perna do conversor, além da utilização de estratégias de modulação adequadas (Novak et al., 2017), é possível sanar a causa da desvantagem da topologia de referência, por meio da utilização de estados de comutação redundantes existentes e consequentemente suas consequências, sendo que na topologia ANPC supera-se a distribuição desigual das perdas e das temperaturas de junção dos interruptores controlados ativos, sendo possível uma melhor utilização da potência destes interruptores controlados e consequentemente um aumento na potência de saída do conversor para interruptores controlados de mesmas especificações (MEHTA; KUNAPARA; KARELIA, 2015; Novak et al., 2017; Sandeep; Yaragatti, 2018); além de melhor desempenho em velocidade zero para acionamentos elétricos de alta potência (Li et al., 2012).

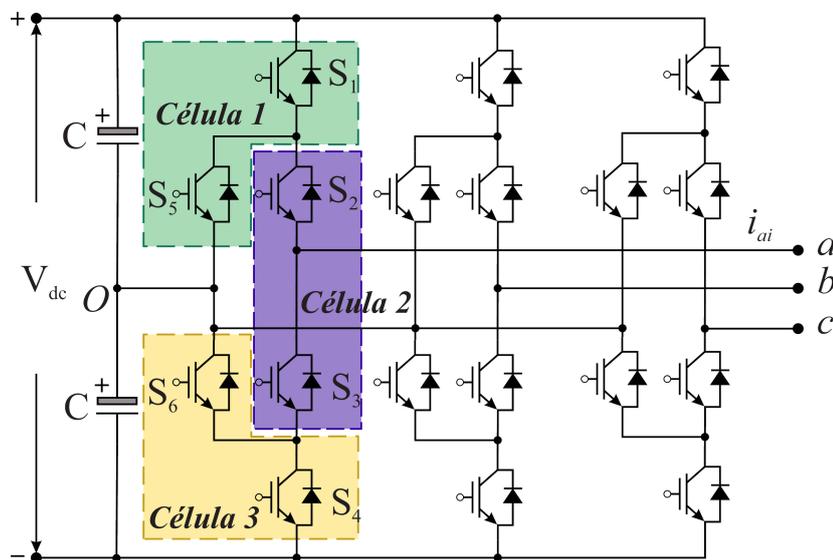


Figura 70 – Conversor Ponto Neutro Ativamente Grampeado de três níveis 3L-ANPC. Fonte: Adaptada de Du et al. (2017).

Um conversor trifásico 3L-ANPC é mostrado na Figura 70, onde cada uma das pernas do conversor é referente à cada uma das fases a, b ou c. Os interruptores controlados (S_1 , S_5), (S_2 , S_3) e (S_6 , S_4) são pares de comutação complementares. Os interruptores controlados auxiliares (S_5 , S_6) são adicionadas com o objetivo de controlar os momentos de acionamento

do grampeamento e garantir uma distribuição igualitária de tensão entre os interruptores controlados principais e auxiliares. As tensões de saída de fase são tomadas em relação ao ponto neutro (O). Os capacitores C são os capacitores do *link* c.c. e irão dividir a tensão de entrada V_{dc} igualmente. A sequência de comutação para a obtenção da tensão de saída de três níveis é mostrada na Tabela 15.

Tabela 15 – Estados de comutação de um conversor 3L-ANPC.

Interruptores						Nível de Tensão
S_1	S_5	S_2	S_3	S_6	S_4	
1	0	1	0	1	0	$+V_{dc}/2$
0	1	1	0	0	0	0
1	0	0	1	1	0	0
0	0	0	1	1	0	0
0	1	1	0	0	1	0
0	1	0	1	0	1	$-V_{dc}/2$
1 = Ligado, 0 = Desligado						

Pode-se observar na literatura a utilização de diversas estratégias de modulação para o conversor em questão, como as baseadas em SPWM, por deslocamento de fase da portadora (*Phase-Shifted*), como a PS-PWM e por deslocamento de nível da portadora (*Level-Shifted*), como as LS-PD, LS-POD e LS-APOD, além das estratégias com injeção de uma componente de terceira harmônica no sinal senoidal modulante (THI-PWM), SV-PWM ou SVM e com eliminação seletiva de harmônicas (SHE-PWM) (MEHTA; KUNAPARA; KARELIA, 2015; Janik et al., 2015; PATHAK; SATARKAR; BATU, 2017; Novak et al., 2017; Dargahi et al., 2018; Mehta; Kumar, 2018). Verifica-se ainda estratégias baseadas em portadora específicas para a topologia ANPC, como a PWM1, PWM2, PWM3 ou PWM-DF, PWM-ALD e PWM-Híbrida (Florica; Florica; Dumitrescu, 2008; WANG; MA; SUN, 2020), sendo as estratégias PWM1, PWM2, PWM3 apresentadas na Seção 3.3. Cada uma destas estratégias apresentam vantagens e desvantagens quando utilizadas com este conversor.

Um interesse muito grande nos últimos tempos diz respeito não só à confiabilidade mas também à tolerância a falhas dos conversores multiníveis. Como apresentado por Li et al. (2012), normalmente, as soluções tolerantes à falha demandam a inserção de componentes adicionais (como dispositivos de potência, fusíveis, ou até mesmo pernas) nos conversores multiníveis tradicionais para operação tolerante à falha. Isto eleva o custo e pode reduzir a confiabilidade dos inversores e dos sistemas de acionamento devido à utilização de mais componentes. Além disto, falhas em circuito-aberto e em curto-circuito podem ocorrer nos inversores, a depender das características e dos mecanismos de falha dos dispositivos de potência; questões que devem ser levadas em consideração nos esquemas tolerantes à falha. Ressalta-se ainda, que o maior número de componentes nos conversores multiníveis, eleva a probabilidade de falha em qualquer um destes, entretanto, processos industriais críticos, com grandes custos de parada e/ou com preocupações no aspecto de segurança, altas

confiabilidade e capacidade de sobrevivência do sistema de acionamento são requeridas.

Os estudos conduzidos por Li et al. (2012), Park et al. (2018) apresentam uma alteração na estratégia de comutação do conversor ANPC que permite a operação do mesmo, ainda que em caso de falha de algum dispositivo, seja esta em circuito-aberto ou em curto-circuito, sendo a última a mais grave; por meio da modificação dos estados e sequência de comutação e da utilização dos estados redundantes de comutação apresentados na Tabela 15 ou de uma estratégia de modulação de tensão unificada, respectivamente; a partir do conhecimento do dispositivo em falha. Tal possibilidade com a utilização desta topologia é uma vantagem a ser considerada, e ao contrário do conversor ANPC, o conversor NPC não possui tal característica, o que irá demandar uma parada imediata do conversor para qualquer uma das falhas citadas anteriormente (Novak et al., 2017).

3.1.5 *H-Bridge NPC (H-NPC) ou Inversor com Ponto Neutro Grampeado em Ponte H*

Trata-se de uma topologia amplamente utilizada em aplicações industriais. A topologia H-NPC ou Inversor com Ponto Neutro Grampeado em Ponte H, surge no sentido de unir as vantagens dos conversores CHB e NPC, sendo tratada também como dois inversores NPC em cascata (por fase).

Um inversor trifásico de cinco níveis (5L-H-NPC) é mostrado na Figura 71. Para cada uma das fases (a, b e c) utiliza-se uma célula de duas pernas de um conversor 3L-NPC, conectadas em ponte H, formando um conversor H-NPC monofásico. Cada uma destas células é alimentada por meio de um barramento c.c. isolado, normalmente formado por dois retificadores de 6 pulsos em série. De forma a se obter um bom perfil harmônico da corrente de entrada, já que para um conversor trifásico há a necessidade de três fontes isoladas, normalmente utiliza-se um transformador de múltiplos secundários (seis), adequadamente defasados, de forma que a corrente de entrada seja a de um retificador de 36 pulsos.

Os interruptores controlados (S_{11}, S_{13}), (S_{12}, S_{14}), (S_{21}, S_{23}) e (S_{22}, S_{24}), referente à célula da fase a, são pares de comutação complementares. A tensão de saída de fase (a, b ou c), é tomada entre o ponto central dos dois interruptores controlados IGBT centrais de cada uma das pernas principais do lado direito, de cada uma das células do conversor e o ponto de referência do ponto neutro, localizado no ponto (O). Os capacitores C são os capacitores do *link* c.c. que irão dividir a tensão c.c. de entrada igualmente. A Tabela 16 apresenta uma sequência de comutação para o conversor apresentado na Figura 71.

O inversor H-NPC tenta agregar as vantagens dos inversores NPC e CHB tradicionais. Ele combina benefícios do inversor CHB de um número total de componentes menor, aliado à vantagem do NPC, quanto à não necessidade de um grande número de fontes isoladas. Desta forma, consegue-se uma topologia de inversor com um número intermediário de componentes e fontes isoladas totais entre as duas topologias de origem. Como apresentado

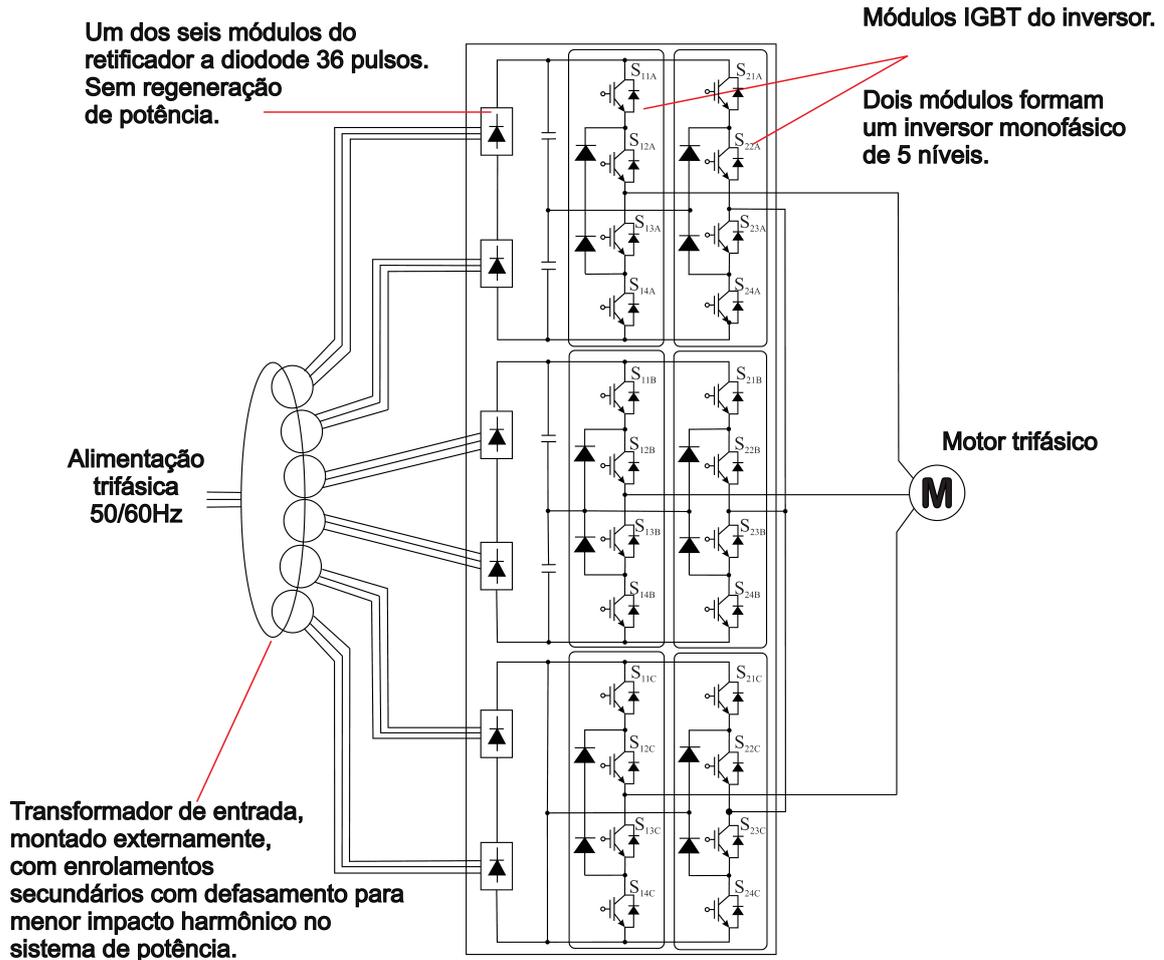


Figura 71 – Conversor Ponto Neutro Grampeado em Ponte H de cinco níveis 5L-H-NPC.
Fonte: Adaptada de TMEIC-GE (2011).

Tabela 16 – Estados de comutação de um Conversor 5L-H-NPC.

Interruptores								Nível de Tensão
S_{11}	S_{12}	S_{13}	S_{14}	S_{21}	S_{22}	S_{23}	S_{24}	
0	0	1	1	1	1	0	0	$+V_{dc}$
0	0	1	1	0	1	1	0	$+V_{dc}/2$
0	1	1	0	1	1	0	0	$+V_{dc}/2$
0	1	1	0	0	1	1	0	0
0	1	1	0	0	0	1	1	$-V_{dc}/2$
1	1	0	0	0	1	1	0	$-V_{dc}/2$
1	1	0	0	0	0	1	1	$-V_{dc}$

1 = Ligado, 0 = Desligado

na Tabela 10, pode-se verificar ao menos três fabricantes, nacionais ou não, que adotam esta topologia, com 5 níveis, comercialmente; o que é um indicativo de suas vantagens e aplicabilidade.

Além do que já foi citado, Martinez-Garcia et al. (2018) afirma que este inversor possui vários estados de comutação redundantes, por possuir a estrutura em ponte H, o que implica

em alta flexibilidade. Ressalta ainda que o H-NPC tem sido amplamente utilizado em várias aplicações industriais; de sistemas fotovoltaicos à acionamentos de máquinas elétricas de velocidade variável.

Quanto às estratégias de modulação, é possível utilizar das estratégias clássicas às avançadas. Na literatura foi possível encontrar esta topologia utilizando as estratégias LS-PWM, PS-PWM, SVM e THI-PWM (Rabinovici et al., 2010; Yang Pei et al., 2013; Shen et al., 2014; PEI; CHONGJIAN; ZHIMING, 2016; Martinez-Garcia et al., 2018).

3.1.6 *Modular Multilevel Converter* (MMC) ou Conversor Modular Multinível

Proposta em 2003 por Lesnicar e Marquardt (2003), sendo o Prof. Dr. Rainer Marquardt um ex-funcionário da empresa *Siemens*, o *Modular Multilevel Converter* (MMC / M2C), ou em português, Conversor Modular Multinível, trata-se de uma proposta de conversor modular muito inovativa e que apesar de recente já é comercialmente muito aceita. Fabricantes como *Siemens* e *Benshaw* o produzem comercialmente em uma ampla faixa de níveis de potência e tensão (SIEMENS, 2019; BENSHAW, 2019), como mostrado na Tabela 10.

Quanto às aplicações, tem como principal aplicação a transmissão c.c. em alta tensão (HVDC), inclusive em parques eólicos *offshore* (MARTINEZ-RODRIGO et al., 2018), principalmente por sua modularidade e escalabilidade em tensão e potência, onde mesmo com a utilização de chaves semicondutoras de baixa tensão, pode alcançar altos níveis de tensão e potência, a depender do número de submódulos (HARIN; VANITHA; JAYAKUMAR, 2017); mas não ficam limitados à esta aplicação. A fabricante *Siemens*, por exemplo, recomenda suas linhas GH150 e SH150 para acionamentos elétricos em média tensão, para cargas como: bombas, ventiladores, correias transportadoras, compressores, sopradores de alto-forno, entre outros (SIEMENS, 2019). Para as aplicações em acionamentos elétricos, é importante mencionar, entretanto, a que a frequência de *ripple* da tensão dos capacitores flutuantes é inversamente proporcional à frequência da tensão de saída, ou seja, tem-se grandes *ripples* de tensão dos capacitores flutuantes para operação em baixos índices de modulação; de forma que esta é mais recomendada para acionamentos elétricos com características de torque quadrático em relação à velocidade, pois a corrente é proporcional à frequência e as frequências de *ripple* se mantém mais constantes em toda a faixa de velocidade de operação (Debnath et al., 2015). A equação (61) a seguir apresenta esta característica

$$\delta v_{c,pp} = \frac{I_o}{2C_{SM}\omega} \left(1 - \left(\frac{m \cos \phi}{2} \right)^2 \right)^{\frac{3}{2}}. \quad (61)$$

Fonte: (Debnath et al., 2015)

Um inversor trifásico de três níveis (3L-MMC) é mostrado na Figura 72. Para este conversor, cada fase do conversor é constituída de uma perna, a qual é dividida em dois braços, superior e inferior, sendo que cada braço é constituído de N submódulos e 6 indutores de acoplamento. Desta forma, em um conversor trifásico tem-se 3 pernas, 6 braços, possivelmente 6 indutores de acoplamento (conforme detalhes que serão mostrados posteriormente) e $6 \cdot N$ submódulos. O conversor MMC tem uma estrutura um pouco diferente dos conversores anteriormente apresentados, como, por exemplo, a não necessidade, do ponto de vista do conversor, de um grande armazenamento de energia no barramento c.c. (MARQUARDT, 2003). Entretanto, este armazenamento de energia fica distribuído entre os capacitores flutuantes dos submódulos (Hiller et al., 2009), o que, por um lado é uma vantagem desta topologia, pois em caso de falha de algum capacitor de algum submódulo, este pode ser isolado e substituído por submódulos redundantes (Arslan et al., 2018), aumentando a segurança e a confiabilidade; mas por outro é uma desvantagem, à medida que muito mais capacitores são necessários.

A tensão de saída de fase (a, b ou c), é tomada entre o ponto entre os indutores de acoplamento, que ficam no centro de cada uma das pernas do conversor, e o ponto de referência do ponto neutro, localizado no ponto (O). O capacitor C_{SM} trata-se de um capacitor flutuante, presente em cada um dos submódulos do conversor. Já os capacitores C , são os capacitores do *link* c.c. que irão dividir a tensão c.c. de entrada igualmente. A Tabela 17 apresenta uma sequência de comutação para o conversor apresentado na Figura 72.

Tabela 17 – Estados de comutação de um Conversor 3L-MMC.

Interruptores								Nível de Tensão
S_1	S_2	S_3	S_4	S_{11}	S_{12}	S_{13}	S_{14}	
1	1	0	0	0	0	1	1	$+V_{dc}/2$
1	0	1	0	0	1	0	1	0
0	1	1	0	1	0	0	1	0
0	1	0	1	1	0	1	0	0
1	0	0	1	0	1	1	0	0
0	0	1	1	1	1	0	0	$-V_{dc}/2$

1 = Ligado, 0 = Desligado

Quanto aos submódulos, estes podem ser de diversas topologias sendo a *Half-Bridge* (HB) ou meia ponte a mais utilizada, mais simples, e, devido ao menor número de dispositivos semicondutores, a de maior eficiência (Debnath et al., 2015). Há ainda os submódulos *Full-Bridge* (FB) ou ponte completa, que possuem um melhor comportamento em caso de curto-circuitos (MARTINEZ-RODRIGO et al., 2018) e os *Twin-Cell* (TC), também bastante utilizados, que tem como vantagem a redução da complexidade do projeto mecânico e a redução do número de células de controle (Himmelmann et al., 2016), além de poderem gerar um nível de tensão a mais que a topologia *Half-Bridge*; sendo esta a solução adotada por (BENSHAW, 2019). Dois exemplos de topologia de submódulos, do tipo *Half-Bridge* e

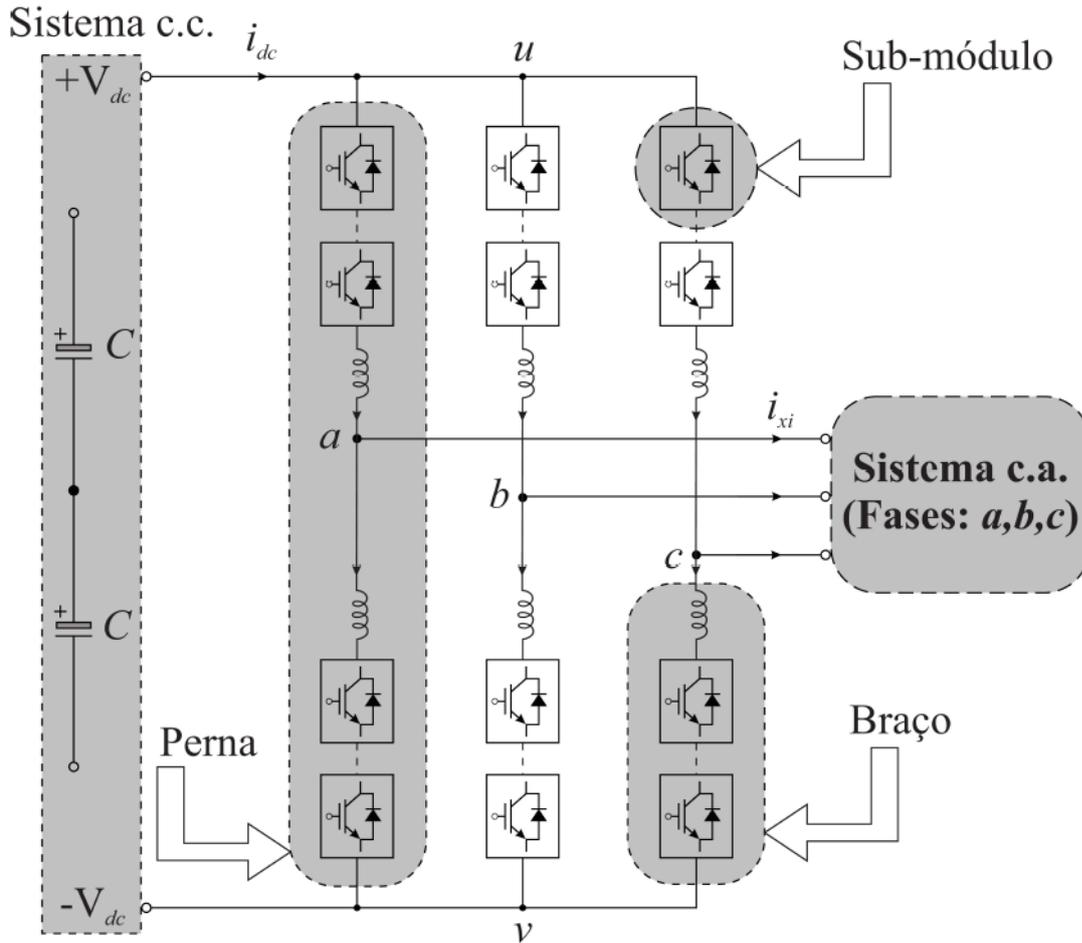


Figura 72 – Configuração de um Conversor Modular Multinível MMC. Fonte: Adaptada de Du et al. (2017).

Twin-Cell são mostrados nas Figuras 73a e 73b, respectivamente.

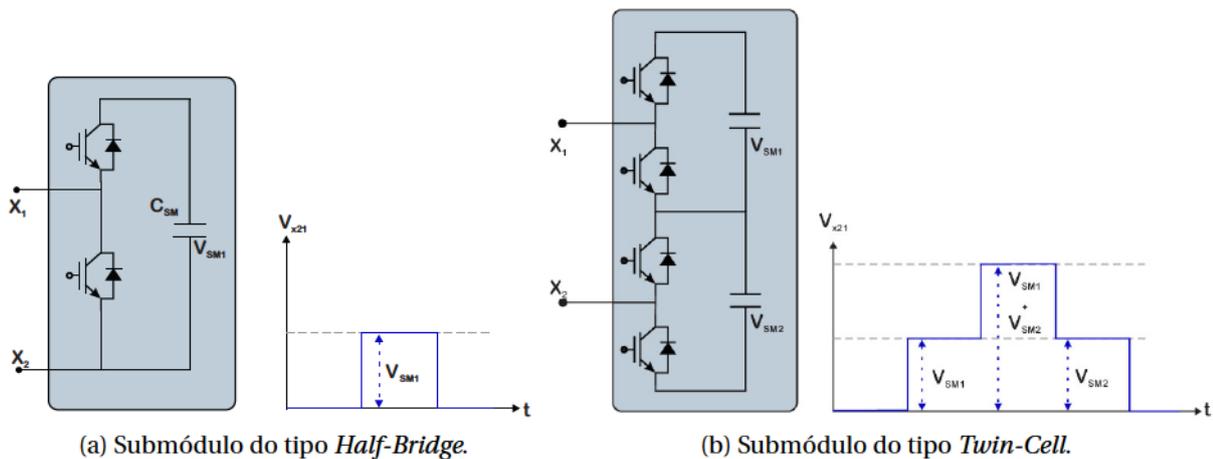


Figura 73 – Tipos de submódulos para conversores MMC. Fonte: Adaptada de Siemens (2019).

Os interruptores controlados (S_1 , S_2), dos submódulos *Half-Bridge* ou os interruptores

controlados (S_1, S_2) e (S_3, S_4), dos submódulos *Twin-Cell* são pares de comutação complementares. As Tabelas 18 e 19 apresentam os estados de comutação de cada um dos submódulos supracitados, respectivamente.

Tabela 18 – Estados de comutação de um Submódulo *Half-Bridge* (HB) de um Conversor MMC.

Estado do SM	S_1	S_2	i_{SM}	Δv_c	i_{SM} flui por	v_{SM}
1	1	0	> 0	+	D_1	v_c
1	1	0	< 0	-	T_1	v_c
0	0	1	> 0	0	T_2	0
0	0	1	< 0	0	D_2	0

1 = Ligado, 0 = Desligado

Fonte: adaptada de (MARTINEZ-RODRIGO et al., 2018).

Tabela 19 – Estados de comutação de um Submódulo *Twin-Cell* (TC) de um Conversor MMC.

Interruptores				Nível de Tensão
S_1	S_2	S_3	S_4	
1	0	0	1	$V_{SM1} + V_{SM2}$
1	0	1	0	V_{SM1}
0	1	0	1	V_{SM2}
0	1	1	0	0

1 = Ligado, 0 = Desligado

Desde sua concepção pelo Prof. Dr. Rainer Marquardt, até os dias de hoje, os MMC são citados por suas inúmeras vantagens técnicas e econômicas, tais como:

- ❑ Por sua forma de onda multinível, com número de níveis expansível, e que, com um crescimento do número de submódulos nos braços, o número de níveis de tensão e potência são aumentados, produzindo uma forma de onda de saída quase senoidal, ou seja, de baixa distorção harmônica (Lesnicar; Marquardt, 2003; HARIN; VANITHA; JAYAKUMAR, 2017; Arslan et al., 2018);
- ❑ Podem utilizar baixas frequências de comutação, fazendo com que as perdas sejam reduzidas e levando a um aumento da eficiência do conversor (HARIN; VANITHA; JAYAKUMAR, 2017; GRUSON et al., 2017; Arslan et al., 2018);
- ❑ Para conversores com um maior número de níveis, pode-se evitar o uso de filtros passivos volumosos (HARIN; VANITHA; JAYAKUMAR, 2017; Arslan et al., 2018);
- ❑ Por sua realização modular, podem ser escaláveis para diferentes potências e níveis de tensão, além de serem independentes do estado da arte do desenvolvimento de dispositivos de potência, ou seja, podem utilizar dispositivos de menor tensão de bloqueio (Lesnicar; Marquardt, 2003; GRUSON et al., 2017; Arslan et al., 2018);

- ❑ Apresentam vantagens quanto ao custo de ciclo de vida e investimento (Lesnicar; Marquardt, 2003);
- ❑ Não necessitam de um barramento c.c. central com grande capacidade de armazenamento de energia e altas tensões, facilitando a proteção mecânica do conversor contra destruição mecânica em casos de curto-circuito (MARQUARDT, 2003; GRUSON et al., 2017);

Apesar das inúmeras características desejáveis apresentadas por esta topologia, esta apresenta também outras características que atuam como desvantagens para a mesma, tais como: o número de semicondutores e capacitores, que aumentam com o número de níveis, sendo que no caso dos capacitores ainda há a questão dos desequilíbrios de tensão e/ou ondulação de tensão dos capacitores flutuantes que precisam ser sanados por meio de estratégias de modulação (GRUSON et al., 2017; Arslan et al., 2018) ou outras soluções; a maior complexidade na implementação de estratégias de comutação, à medida que o número de níveis aumenta; e a presença de correntes circulantes nos braços do conversor, que implicam em redução de eficiência da topologia.

Neste sentido, para que seja possível obter uma boa relação de compromisso entre as vantagens oferecidas e suas características indesejadas inerentes, deve-se fazer uma escolha ótima do número de níveis e conseqüentemente de submódulos (SMs); da frequência de comutação a ser utilizada; do valor de capacitância dos capacitores flutuantes dos SMs; da estratégia de modulação a ser utilizada, que prioritariamente deve possuir características de minimização da ondulação de tensão dos capacitores flutuantes e minimização da corrente circulante.

Como citado por Martinez-Rodrigo et al. (2018), uma reduzida quantidade de níveis e submódulos tem a vantagem de reduzir a complexidade de *hardware* (barramentos com muitos cabos) e de *software* de controle, mas leva à tensões de saída com maior conteúdo harmônico, podendo infringir limites estabelecidos por exemplo na IEEE Std 519/2022 estabelecidos em IEEE (2022), além de limitar o conversor à aplicações de menores potências. Os indutores dos braços, por exemplo, atuam na limitação da corrente de curto-circuito nos braços do conversor e na filtragem das componentes harmônicas mais elevadas da corrente circulante (Debnath et al., 2015).

Shekhar et al. (2019) detalha um processo de dimensionamento otimizado dos componentes de um conversor MMC, como segue.

- ❑ Escolhe-se para um dado valor de tensão do barramento c.c., referente à aplicação, e das tensões nominais de bloqueio das chaves semicondutoras IGBT os números mínimos necessários de submódulos para cada uma destas tensões de bloqueio, conforme metodologia supracitada;

- ❑ Calcula-se as perdas totais dos semicondutores em função da frequência efetiva para os diversos números de submódulos calculados no item anterior, para cada uma das tensões de bloqueio, eliminando as possibilidades que conduzem às maiores perdas totais;
- ❑ Parte-se então para a escolha da estratégia de comutação, onde o mesmo prioriza a estratégia PS-PWM para um número menor ou igual a 9 e a estratégia NLC + ordenação para N maior que 9;
- ❑ Define-se a frequência mínima de comutação (f_{chav}) em função do máximo ondulação de tensão permitido para os capacitores flutuantes;
- ❑ Estuda as questões de ressonância entre a indutância dos braços do conversor ($L_{braço}$) e requisitos de limite de taxa de crescimento das correntes de falta, e escolhe o valor mínimo de indutância que garante a não existência de ressonância e o cumprimento do requisito de corrente de falta;
- ❑ Verifica-se o desempenho harmônico do conversor para os níveis ainda existentes, em função da frequência mínima de comutação (f_{chav}), da indutância dos braços ($L_{braço}$) e dos valores de (N) para checar a conformidade em relação à IEEE Std 519/2022 (IEEE, 2022), tanto em relação à distorção total quanto aos limites harmônicos individuais;
- ❑ Compara-se entre as possíveis frequências de comutação (de preferência que satisfaçam os requisitos de ondulação de tensão dos capacitores flutuantes) que minimizem as perdas para a ($L_{braço}$) e (N) selecionado, e que esteja de acordo com os requisitos de desempenho harmônico;
- ❑ Por fim, em caso de indicadores de eficiência e desempenho harmônico similares, escolhe-se os valores de (N), ($L_{braço}$) e frequência de comutação (f_{chav}) que minimizem o pico da corrente circulante.

Como parâmetro para a escolha das capacitâncias dos capacitores flutuantes dos submódulos Shekhar et al. (2019) utiliza, como referência, valores de 25 a 40 kJ/MVA, e, para minimizar as tensões de *ripple* nestes, recomenda a utilização de razões não inteiras entre a frequência de comutação e frequência da rede (f_{chav}/f_{rede}). Vale ressaltar que estes valores de densidade de energia não são uma regra e dependerão da configuração do conversor e aplicação em questão.

Quanto às estratégias de modulação, esta topologia tem a característica de poder ser controlada tanto em alta frequência, por meio de várias estratégias de modulação PWM, por exemplo; ou em baixa frequência, utilizando *Nearest Level Control* (NLC) (MARTINEZ-RODRIGO et al., 2018). Para aplicações de alta potência o NLC é preferível devido à sua baixa perda por condução dos semicondutores (MARTINEZ-RODRIGO et al., 2018). Quando opta-se por um baixo número de submódulos, estratégias de modulação de alta frequência são

mais adequadas, com o objetivo de reduzir o conteúdo harmônico (MARTINEZ-RODRIGO et al., 2018).

O autor (HARIN; VANITHA; JAYAKUMAR, 2017) testa as estratégias multiportadora PD-PWM e POD-PWM, do tipo LS-PWM, onde a primeira mostrou conseguir um melhor perfil harmônico. Debnath et al. (2015) ressalta que estas apresentam desvantagens, devido à distribuição desigual de ondulação de tensão nos capacitores flutuantes dos SMs, o que implica em maiores distorções harmônicas na tensão de saída do conversor e maiores correntes circulantes. Para um grande número de SMs, por exemplo, a estratégia PS-PWM traz uma grande complexidade de implementação, pois o defasamento entre as portadoras fica muito reduzido, fazendo com que os geradores destas portadoras possuam grande precisão (Debnath et al., 2015).

Moranchel et al. (2016) compara estratégias PS-PWM, SVM e NLM. A primeira alcança $(2N+1)$ níveis e produz grandes desequilíbrios de tensão nos SMs, pois o número de submódulos ativados ao mesmo tempo não é constante; à medida que as estratégias de modulação $(N+1)$ possuírem a desvantagem do menor número de níveis, conseguem que o número de SMs seja sempre constante, de forma que a ondulação de tensão nos capacitores flutuantes é menor. Para o autor, a segunda (SVM) tem a vantagem de possuir maior flexibilidade para otimizar as formas de onda, por possuir estados de comutação redundantes e ciclos de trabalhos ajustáveis, mas por outro lado tem sua complexidade muito aumentada com o aumento do número de níveis. A última estratégia estudada pelo autor foi a NLM, a qual é interessante para a utilização em conversores MMC com alto número de submódulos, a qual é baseada na geração de uma tensão de referência entre dois níveis de tensão diferentes. Por meio da aplicação deste sinal durante um certo intervalo de tempo, é possível gerar um sinal cuja média é o valor desejado.

É ressaltado por Ronanki e Williamson (2018b) que estratégias baseadas em portadora, costumam ser mais populares pela facilidade de implementação, e, as PD-PWM costumam ser mais utilizadas que as PS-PWM, devido ao seu melhor perfil harmônico, entretanto, sofrem mais com a distribuição desigual de potência entre os interruptores controlados. No estudo em questão, o autor utiliza uma estratégia PD-PWM rotativa modificada (MRPD-PWM), com o objetivo de minimização da ondulação de tensão nos capacitores flutuantes, mas também manter as características harmônicas. Caso o objetivo seja apenas a minimização da ondulação de tensão nos capacitores flutuantes, pode-se utilizar a estratégia PD-PWM modificada (MPD-PWM).

Debnath et al. (2015), cita ainda técnicas de comutação em frequência fundamental, como a NLC, na qual o nível de tensão mais próximo ao da tensão da forma de onda desejada é selecionado. Como vantagem cita a maior facilidade de implementação e menor esforço computacional do que a SHE, além de utilizar uma menor frequência de comutação, quando comparada às estratégias PWM.

Por fim, o autor Ronanki e Williamson (2018a) propõe uma nova técnica que ajuda na

redução da distorção harmônica da tensão de saída, ondulação de tensão dos capacitores flutuantes, corrente circulante e perdas por comutação em índices de modulação mais elevados. O autor chama a técnica de “grampeamento virtual do barramento c.c.” (VBC), onde cada braço é virtualmente grampeado na tensão positiva ou negativa do barramento c.c.. O termo “virtual” se deve ao fato de o grampeamento não ser feito de maneira direta, por causa da presença do indutor de cada braço do conversor. Como a estratégia SV-PWM apresenta melhor desempenho para os fatores citados em baixos índices de modulação, o autor então testa uma estratégia integrada, utilizando VBC para os índices de modulação mais elevados e SV-PWM para os mais baixos.

3.1.7 Discussão: Topologias Consideradas Neste Estudo

Após a exposição de diversas topologias de inversores multiníveis amplamente consolidados e utilizados no mercado, e discussão de suas vantagens, desvantagens e suas características que privilegiam ou desprivilegiam alguns tipos de aplicações, esta subseção tem como objetivo realizar uma avaliação das mesmas frente a aplicação (guincho de mina subterrânea) que será utilizada como estudo de caso neste trabalho e quais seriam melhor aplicáveis à solução de transmissão c.c..

No que diz respeito à topologia *Cascaded H-Bridge* (CHB) ou Pontes H em Cascata, para a aplicação em questão, como já discutido neste trabalho e como foi observado em Silva, Alzamora e Paula (2022), as topologias modulares, apresentaram pior desempenho em relação à quantidade necessária de energia de capacitores quando comparadas às topologias não modulares.

Nesta topologia, vale lembrar que são necessários dois cabos (pólo positivo e negativo) para cada uma das células, enquanto em 3L-NPC e 3L-ANPC são necessários apenas dois cabos, pois há apenas um barramento c.c.. Nesse sentido, considerando que os inversores desta topologia disponíveis no mercado (WEG, 2019b), para tensões de 4160 V e MITs de 1900 HP, para poderem utilizar IGBTs de baixa tensão, são disponibilizados com 4 células por fase, de forma que os mesmos precisariam de 24 pares de cabos entre retificadores e inversor.

Ainda investigações preliminares, aplicando a capacidade de corrente e queda de tensão de 3% juntamente com os critérios do cabo de transmissão c.c. e assumindo o requisito de volume/massa de cobre do cabo longo (1000 m) 3L-NPC e 3L-ANPC como referência, tem-se alguns indicativos sobre a viabilidade econômica desta topologia para a aplicação em questão. Pode-se dizer que o volume/massa de cobre do cabo longo os requisitos para a topologia CHB seriam cerca de 11 vezes para a configuração de 4 células, para dois métodos de instalação de cabos (SILVA; ALZAMORA; PAULA, 2022). O que, para aplicações de cabos longos, tornaria a viabilidade econômica improvável.

No caso do CHB, tem-se ainda uma soma de conversores monofásicos para formar um trifásico, o que leva a potências monofásicas pulsantes, o que não é interessante para a apli-

cação.

Por outro lado, esta topologia, na configuração utilizando 4 células por fase, verificou-se a vantagem em relação às demais topologias, no que diz respeito aos degraus das tensões de modo comum. Esta apresenta 9 níveis para as tensões de modo comum, enquanto as topologias 3L-NPC, 3L-ANPC e 5L-H-NPC, apresentam entre 3 e 5 níveis. Assim, à medida que a amplitude das tensões de modo comum fica reduzida nesta, os efeitos danosos da tensão de modo comum nesta para os motores e seus rolamentos seriam inferiores às outras topologias citadas.

De maneira similar à topologia CHB de 4 células por fase, também tem-se alguns indicativos sobre a viabilidade econômica da topologia 5L-H-NPC para a aplicação em questão; para a qual os requisitos de volume/massa de cobre do cabo longo, em análises preliminares, seria de cerca de 2 a 3 vezes os valores de referência (3L-NPC e 3L-ANPC). O que não é interessante.

Quanto à topologia MMC, como já mencionado anteriormente, para as aplicações em acionamentos elétricos, a frequência de *ripple* da tensão dos capacitores flutuantes é inversamente proporcional à frequência da tensão de saída, ou seja, tem-se grandes *ripples* de tensão dos capacitores flutuantes para operação em baixos índices de modulação. Assim, esta topologia é mais recomendada para acionamentos elétricos com características de torque quadrático em relação à velocidade, pois a corrente é proporcional à frequência e as frequências de *ripple* se mantêm mais constantes em toda a faixa de velocidade de operação. A própria fabricante *Siemens*, no catálogo apresentado em (SIEMENS, 2019), para suas linhas *SINAMICS PERFECT HARMONY* GH150 e *SINAMICS* SH150, que utilizam a topologia MMC, lista quais seriam as cargas recomendadas para a aplicação, as quais são cargas de característica quadrática. Como para o estudo de caso que será utilizado neste trabalho tem-se uma carga que não possui torque quadrático e que cicla partindo da velocidade zero até velocidade nominal e novamente até velocidade zero, o inversor operaria em uma ampla faixa de índices de modulação, e, portanto operaria sob condições de elevados *ripples* de tensão dos capacitores.

Considerando ainda que a forma de minimizar a questão dos *ripples* em baixas frequências, seria necessário injetar correntes de modo comum, e, em consequência à injeção de correntes de modo comum, aumentaria-se as tensões de modo comum, o que não é interessante para a aplicação em questão. Além disso, injetando ainda correntes circulantes de altas frequências, as perdas em baixas correntes seriam aumentadas, o que novamente não seria interessante.

No que diz respeito à topologia 3L-FC, como já mencionado anteriormente, há uma maior complexidade para realizar a pré-carga de todos os capacitores à um mesmo nível de tensão (BEHERA, 2012). Além disso, esta apresenta grande *ripple* na tensão dos capacitores, o qual aumenta de forma diretamente proporcional com o aumento da magnitude da corrente de carga e inversamente proporcional ao aumento da frequência de comutação

(DU et al., 2017). Considerando que em inversores de média tensão as frequências de comutação são normalmente baixas, o aumento dos *ripples* na tensão dos capacitores de forma inversamente proporcional ao aumento da frequência de comutação, esta seria uma grande desvantagem para o estudo em questão. Além disso, das topologias discutidas, esta é uma das menos frequentemente utilizada.

Desta forma, ante as exposições realizadas, optou-se, neste trabalho, para o estudo de caso que será conduzido em capítulos posteriores, a utilização das topologias 3L-NPC, 3L-ANPC e 5L-H-NPC, por considerar que as mesmas apresentam características mais interessantes para a viabilização da transmissão em corrente contínua proposta por de Castro Júnior (2010), para inversores multiníveis e para o tipo de carga/aplicação utilizada neste estudo. Ainda que a topologia 5L-H-NPC já apresente indícios desfavoráveis quanto a questão dos requisitos de cobre dos cabos longos.

3.2 Transformadores e Retificadores

Na seção anterior foram tratadas as topologias de inversores multiníveis, mas é importante ressaltar, que do ponto de vista do fluxo de energia, antes dos inversores multiníveis propriamente ditos, há algumas partes importantes como os filtros de entrada, transformadores, retificadores, filtro c.c./link c.c..

Quanto aos transformadores, estes podem ou não ser necessários, a depender da topologia de retificador e inversor a serem empregados, características do sistema elétrico da instalação à qual serão utilizados entre outros, e podem possuir apenas um enrolamento secundário ou serem de múltiplos enrolamentos secundários. Têm como objetivo adequar a tensão de operação dos retificadores e promover as necessárias defasagens das tensões secundárias a fim de se reduzir as distorções da corrente de linha da rede ou ainda de prover o isolamento necessário para cada uma das células inversoras, no caso de utilização da topologia H-NPC, por exemplo.

A necessidade ou não de utilização de transformadores e, caso estes sejam necessários, o número de enrolamentos secundários se deve entre diversos fatores, como: aos níveis de tensão e potência do acionamento em questão, a topologia do retificador e inversor utilizado, as características harmônicas e impedâncias da rede onde o conversor será instalado, etc.

Com o intuito de entender melhor essas características, foi realizada uma pesquisa em catálogos de relevantes fabricantes de conversores, em faixas de potência e tensão adequadas aos estudos de caso, com o objetivo de levantar as características técnicas comerciais usualmente aplicadas nestas situações, além de buscar o atendimento das normas vigentes de limites de distorções harmônicas.

Por meio desta consulta, pôde-se verificar que em todos os modelos consultados, estes utilizam transformadores de múltiplos enrolamentos secundários (2-6), a depender do

fabricante e topologia de inversor em questão, para o caso sistemas com Retificador de Entrada à Diodo, do inglês, *Diode Front End* (DFE), ou seja, retificadores de 12-36 pulsos com retificação não controlada a diodo e inversores de 3 níveis com topologia NPC ou de 5 níveis H-NPC (WEG, 2017; WEG, 2015; SIEMENS, 2019; WEG, 2019a; WEG, 2019b; ABB, 2020a; ABB, 2020b; ABB, 2020c; ABB, 2020d; EATON, 2020; SIEMENS, 2020). Além dos retificadores não controlados, há ainda nestes catálogos, a possibilidade de utilização de retificadores ativos, os quais permitem a operação em quatro quadrantes, além de garantirem percentuais de distorções harmônicas das correntes de linha da rede ainda menores.

As características dos retificadores utilizados, juntamente com a frequência de comutação do inversor e/ou retificador (para o caso de AFE), topologias dos retificadores e inversores e estratégias de modulação serão de extrema relevância para o perfil harmônico das correntes dos capacitores do *link* c.c. e, conseqüentemente, em seu projeto, confiabilidade e tempo de vida útil, como será detalhado adiante (Ayhan; Hava, 2011; Wen et al., 2012; Hava; Ayhan; Aban, 2012; Özkan; Hava, 2015b; Özkan; Hava, 2015a).

Na configuração tradicional de conversor de frequência, tem-se um único banco de capacitores, instalado entre retificador e inversor, formando um caminho de baixa impedância para as correntes harmônicas pelo qual fluem as correntes geradas por cada um destes dispositivos (retificador e inversor). No caso da configuração proposta por de Castro Júnior (2010), os autores testaram situações em que se tinha todo o banco de capacitores junto ao retificador ou todo o banco junto ao inversor.

Na primeira condição testada, como era de se esperar e foi relatados pelo autores, devido ao fluxo de correntes harmônicas de alta frequência geradas pelo inversor (acionado à uma frequência de comutação de 5 kHz) que fluíam pelos cabos longos em direção ao banco de capacitores instalados junto ao retificador, e pela ausência de um caminho de baixa impedância (banco de capacitores) junto ao inversor, a cada comutação do inversor, estas correntes ao interagirem com a indutância distribuída dos condutores, levaram o sistema a apresentar sobretensões transitórias de até 2 pu nos terminais do inversor (de Castro Júnior, 2010). Em uma segunda condição testada, todo o banco de capacitores foi instalado junto ao inversor, na qual ainda verificou-se que as correntes harmônicas geradas pelo retificador a diodos de seis pulsos, fluiu no sentido do banco de capacitores situado junto ao inversor e que as indutâncias de dispersão do transformador e cabos c.c. não foram suficientes para uma operação satisfatória. Por fim, o autor incluiu na segunda condição testada um reator, com o objetivo de limitar estas correntes harmônicas geradas pelo inversor.

Neste estudo em desenvolvimento, nas análises realizadas até o presente momento, foi considerada apenas a operação dos inversores, alimentados por meio de tensões c.c. constantes, com o respectivo dimensionamento de um banco de capacitores que atendesse aos requisitos do inversor, e instalado junto deste. Pretende-se ainda, como uma forma de verificar a viabilidade da configuração proposta, testar a instalação de bancos de capacitores dos dois lados dos cabos longos (inversor e retificador), cada qual dimensionado para suprir os

requisitos destes e verificar os custos, perdas, volume necessário e confiabilidade envolvidos nesta configuração, como proposto na Seção 5.2.

Parte-se da hipótese de que nesta configuração não será necessário realizar um aumento do número de capacitores que atualmente já são necessários em uma configuração tradicional, que atende a retificador e inversor, e sim, no máximo, uma divisão deste quantitativo entre cada uma das extremidades dos cabos longos, tornando tal solução uma boa alternativa, como mostrado na Figura 2. Isto se deve ao fato de nesta configuração ainda existir um cabo longo, para a transmissão c.c., conectando retificador e inversor, o qual irá contribuir com sua capacitância. Espera-se ainda que esta proposta seja interessante do ponto de vista de permitir que uma parcela do banco de capacitores permaneça no ambiente da sala elétrica, com condições ambientais menos hostis, e que, portanto, levariam à uma maior confiabilidade.

Outra questão muito importante durante o processo de escolha diz respeito a harmônicos de tensão e corrente no ponto de acoplamento comum (PAC). No Brasil ainda não existe uma norma com caráter de lei, que exija dos consumidores a manutenção da forma de onda da tensão e da corrente no ponto de entrega de energia, ou que limite o conteúdo harmônico injetado no sistema elétrico. A norma mais utilizada em diversos países é a norma IEEE 519, de 2014 (IEEE, 2022). Esta norma estabelece a máxima distorção harmônica de tensão e corrente que uma instalação pode apresentar no PAC, seja total, ou individualmente, em relação à cada componente harmônica múltipla da fundamental.

As Tabelas 20 e 21 ilustram a distorção máxima de corrente e tensão em percentagem da fundamental permitida pela IEEE 519/2014. Tais limites dependem da corrente de curto circuito (I_{sc}) do alimentador (como exemplo, o primário de um transformador).

Tabela 20 – Limite das distorções harmônicas de corrente ímpares estabelecido pela norma IEEE 519/2022, para sistemas com tensão entre 120V e 69kV.

Distorção máxima de corrente harmônica em percentagem de I_{sc}/I_L						
Ordem harmônica individual ^b						
I_{sc}/I_L	$h < 11$	$11 \leq h < 17$	$17 \leq h < 23$	$23 \leq h < 35$	$h \geq 35$	THD (%)
$I_{sc}/I_L < 20$ ^c	4,0	2,0	1,5	0,6	0,3	5,0
$20 \leq I_{sc}/I_L < 50$	7,0	3,5	2,5	1,0	0,5	8,0
$50 \leq I_{sc}/I_L < 100$	10,0	4,5	4,0	1,5	0,7	12,0
$100 \leq I_{sc}/I_L < 1000$	12,0	5,5	5,0	2,0	1,0	15,0
$I_{sc}/I_L > 1000$	15,0	7,0	6,0	2,5	1,4	20,0

Fonte: (IEEE, 2022).

Sendo: ^a Para $h \leq 6$, harmônicas pares são limitadas a 50 % dos limites harmônicos mostrados na tabela.

^b Distorções de corrente que resultam em *offset* c.c., por exemplo, retificadores de meia-onda, não são permitidos.

^c Instalações de geração de energia são limitadas a esses valores de distorção de corrente, independente do atual valor de I_{sc}/I_L , exceto se cobertas por outras normas com a apropriada

abrangência.

I_{sc}/I_L = máxima corrente de curto-circuito no PAC.

I_L = máxima demanda de corrente de carga (em relação à componente de frequência fundamental) no PAC sob condições normais de operação da carga.

Tabela 21 – Limite de distorções harmônicas de tensão estabelecido pela norma IEEE 519/2014.

Tensão V no PAC	Harmônica Individual (%)	THD (%)
$V \leq 1$ kV	5,0	8,0
$1\text{kV} < V \leq 69$ kV	3,0	5,0
$69\text{ kV} < V \leq 161$ kV	1,5	2,5
$161\text{ kV} < V$	1,0	1,5 ^a

^a Os sistemas de alta tensão podem ter até 2,0% de THD quando a causa for um terminal HVDC cujos efeitos são atenuados em pontos da rede onde futuros usuários podem estar conectados. Fonte: (IEEE, 2022).

A Tabela 22 ilustra a distorção máxima de tensão em porcentagem da fundamental permitida pelo Módulo 8 do PRODIST da ANEEL (ANEEL, 2018), que é um pouco mais permissivo do que a norma do IEEE e não apresenta limites para os harmônicos de corrente.

Tabela 22 – Limite das distorções harmônicas de tensão estabelecido pelo PRODIST Módulo 8 da ANEEL.

Indicador	$V \leq 1$ kV	$1\text{ kV} < V \leq 69$ kV	$69\text{ kV} < V \leq 230$ kV
$DTT_{95\%}$	10,0	8,0	5,0
$DTT_p_{95\%}$	2,5	2,0	1,0
$DTT_l_{95\%}$	7,5	6,0	4,0
$DTT_3_{95\%}$	6,5	5,0	3,0

Sendo:

$DTT\%$ = Distorção harmônica total de tensão.

$DTT_p\%$ = Distorção harmônica total de tensão para as componentes pares não múltiplas de 3.

$DTT_l\%$ = Distorção harmônica total de tensão para as componentes ímpares não múltiplas de 3.

$DTT_3\%$ = Distorção harmônica total de tensão para as componentes múltiplas de 3.

Vale lembrar que quanto maior o número de pulsos do retificador, melhor a característica harmônica da corrente de entrada, e, menor o THD da corrente gerada no *link* c.c. do retificador. E, ainda melhor que o menor THD, tem-se um menor WTHD, que mostra que as correntes harmônicas de retificadores de mais pulsos se localizam em regiões no espectro de frequência mais elevada, o que facilita a filtragem; ao custo de um maior volume de transformador, complexidade e custo. Tal escolha interfere ainda no dimensionamento dos capacitores do banco a ser conectado junto ao retificador, e, quando da análise das necessidades de capacitância junto ao retificador, estas questões serão consideradas.

3.3 Estratégias de Modulação

Quanto às estratégias de modulação, diversas opções estão disponíveis na literatura, das clássicas às mais avançadas, para as diversas topologias de inversores, cada qual com seus objetivos, vantagens e desvantagens, como por exemplo, as já apresentadas nas Subseções 3.1.1 - 3.1.6.

A Figura 74 categoriza algumas estratégias de modulação mais clássicas para inversores multiníveis, as dividindo entre as que levam à comutação em alta e baixa frequência. Além disso, para o caso das estratégias PWM Multi-portadora, estas se dividem ainda em relação ao tipo de sinal de portadora, com deslocamento de nível ou fase; e, em relação ao tipo de sinal modulante, em: senoidal pura, com injeção de terceira harmônica (THI) ou PWM Ótimo.

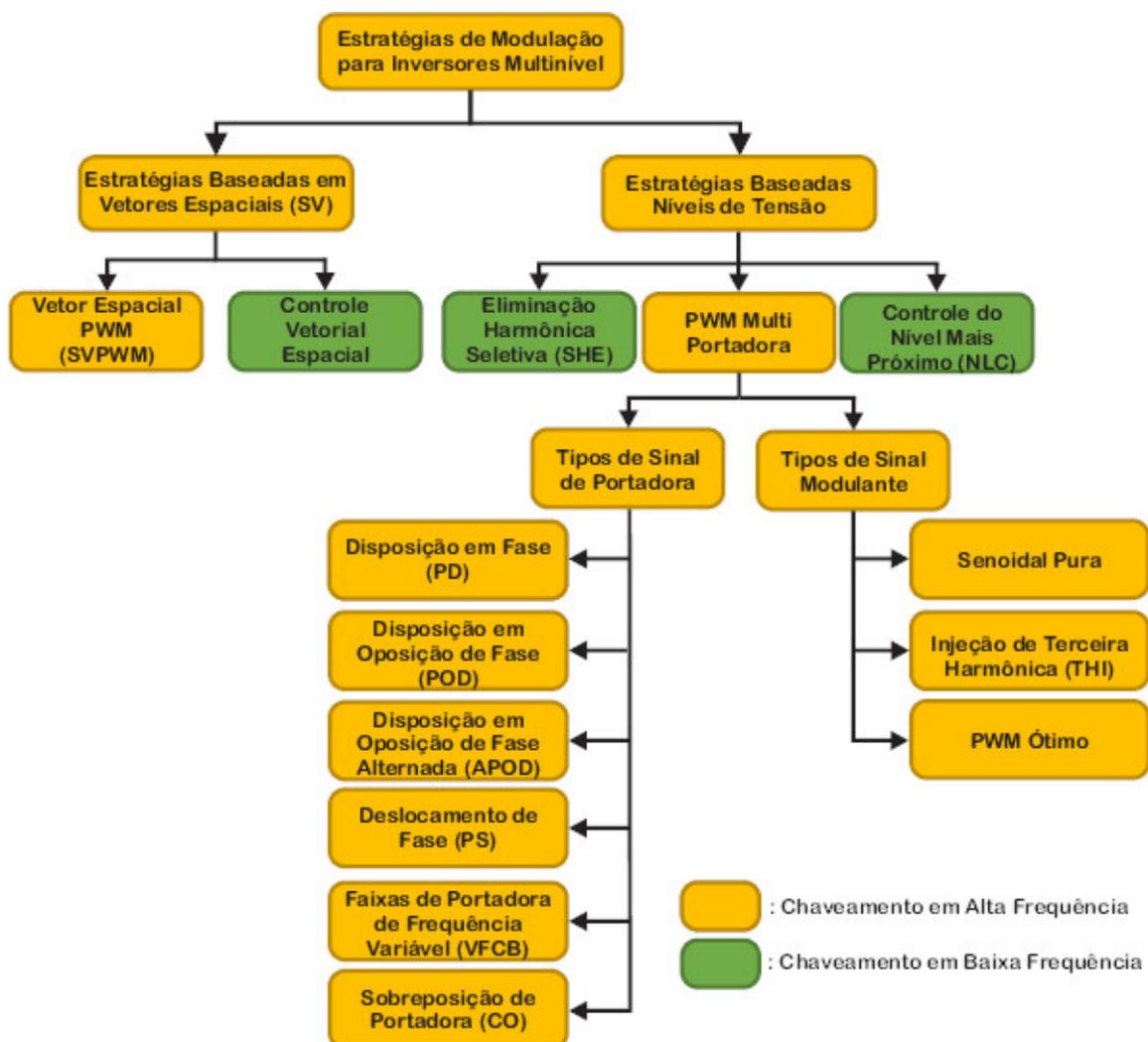


Figura 74 – Categorização de estratégias de modulação para inversores multinível. Fonte: Adaptada de Gupta e Bhatnagar (2017).

Inicialmente, na condução deste estudo, priorizou-se a implementação de estratégias mais clássicas e de fácil implementação, como as estratégias PWM Multi-portadora, com

deslocamento de nível ou fase, estas com a utilização da sinal modulante senoidal com injeção de terceira harmônica, para obtenção de uma melhor utilização do *link* c.c., e/ou SVM sinal modulante senoidal puro.

3.3.1 Esquemas PWM baseados em portadora

Estes esquemas podem ser categorizados em: por deslocamento de fase (PS) e por deslocamento de nível (LS), como será detalhado nas subsubseções a seguir.

3.3.1.1 Modulação Multi-portadora com Deslocamento de Fase - PS-PWM

Neste tipo de estratégia, para inversores multiníveis, para um inversor de m níveis na tensão de fase, tem-se $(m - 1)$ portadoras triangulares. Quando utiliza-se a modulação com deslocamento de fase, todas os sinais de portadora possuem a mesma frequência e amplitude de pico-a-pico (A_{p-p}), mas possuem um defasamento angular entre dois sinais de portadora adjacentes ($\varphi_{portadora}$) igual a

$$\varphi_{portadora} = \frac{360^\circ}{(m - 1)}. \quad (62)$$

A Figura 75 mostra um exemplo de sinal modulante senoidal puro e suas respectivas portadoras, para um teórico inversor de 5 níveis na tensão de fase ($m = 5$), ou seja, que necessitará de 4 portadoras defasadas de 90° entre si. Para uma melhor visualização, foi apresentado apenas um sinal modulante, mas para um inversor trifásico teríamos três deles, defasados de 120° , em que as portadoras seriam idênticas.

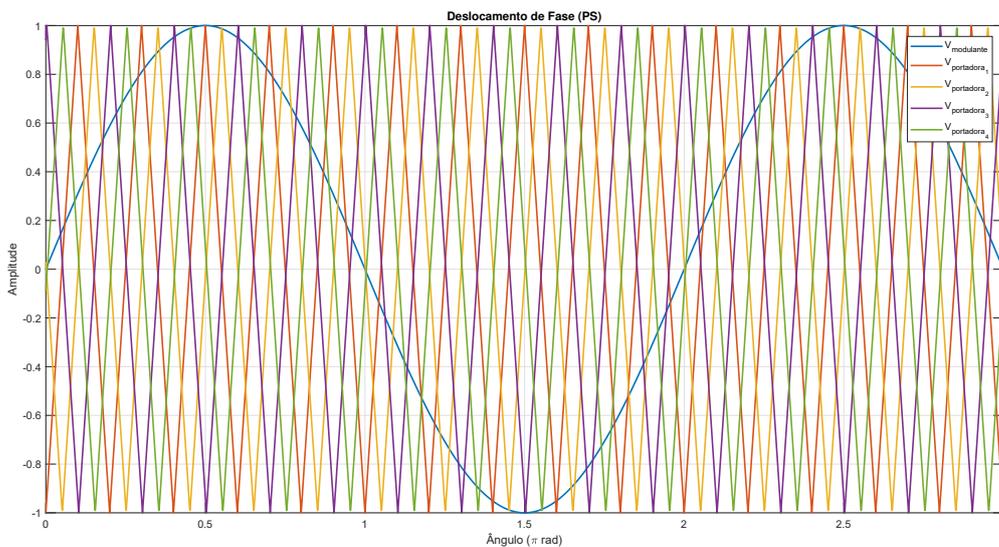


Figura 75 – Estratégia de Modulação Multi-Portadora PWM, com Deslocamento de Fase PS, para Inversores de 5 Níveis, $m_f = 10$, $m_a = 1,00$, $f_m = 60$ Hz, $f_{portadora} = 600$ Hz.

O índice de modulação de frequência é calculado como sendo $m_f = \frac{f_{portadora}}{f_m}$ e o índice de modulação de amplitude é calculado como $V_m/V_{portadora}$, em que V_m e $V_{portadora}$ são as amplitudes de pico da modulante e da portadora, respectivamente.

Os sinais de gatilho são gerados por meio da comparação do(s) sinal(is) modulante(s) e dos sinais de portadora, em que, caso o sinal de portadora é maior que o sinal modulante, o sinal de gatilho assume um nível alto (1), do contrário, o sinal de gatilho assume um nível baixo (0), como apresentado na Figura 76.

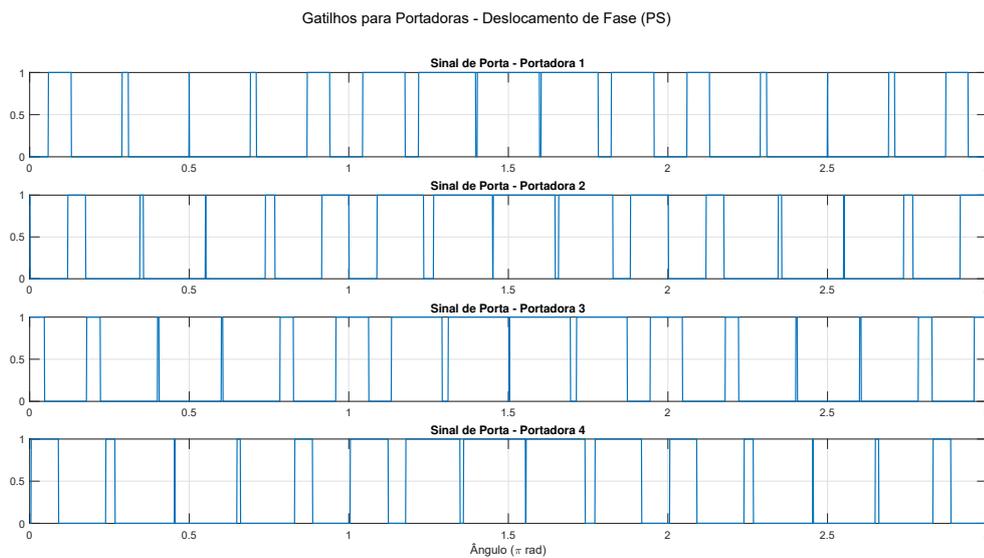


Figura 76 – Sinais de Gatilho para a Estratégia de Modulação Multi-Portadora PWM, com Deslocamento de Fase PS, para Inversores de 5 Níveis, $m_f = 10$, $m_a = 1,00$, $f_m = 60$ Hz, $f_{portadora} = 600$ Hz.

Neste tipo de estratégia, com deslocamento de fase, tem-se a vantagem de um número equilibrado de comutações entre cada uma dos interruptores controlados, o que permite uma melhor característica em relação ao desvio do ponto neutro do *link* c.c., para o caso das topologias como NPC, por exemplo. Esta melhor distribuição resulta em uma menor necessidade de energia armazenada em capacitores.

3.3.1.2 Modulação Multi-portadora com Deslocamento de Nível - LS-PWM

É um tipo de estratégia similar à com deslocamento de fase, utilizada para inversores multiníveis, em que para um inversor de m níveis na tensão de fase, tem-se $(m - 1)$ portadoras triangulares. Quando utiliza-se a modulação com deslocamento de nível, todas os sinais de portadora possuem a mesma frequência e amplitude de pico-a-pico (A_{p-p}). O índice de modulação de frequência é calculado da mesma forma que quando se utiliza o deslocamento de fase, mas índice de modulação de amplitude fica um pouco alterado, como segue:

$$m_a = \frac{V_m}{V_{portadora} \cdot (m - 1)}, \quad \text{para } 0 \leq m_a \leq 1. \quad (63)$$

Ao contrário da estratégia utilizando deslocamento em fase, que possui apenas um esquema, na estratégia utilizando deslocamento em nível, tem-se três esquemas clássicos, quais sejam: Disposição em Fase (PDPWM), Disposição em Oposição de Fase (PODPWM) e Disposição em Oposição de Fase Alternada (APODPWM).

A Figura 77 mostra um exemplo de sinal modulante senoidal puro e suas respectivas portadoras, para um teórico inversor de 5 níveis na tensão de fase ($m = 5$), ou seja, que necessitará de 4 portadoras verticalmente dispostas de forma a ocupar espaços adjacentes, em que todas as portadoras estão em fase (PD). Para uma melhor visualização, foi apresentado apenas um sinal modulante, mas para um inversor trifásico teríamos três deles, defasados de 120° , em que as portadoras seriam idênticas.

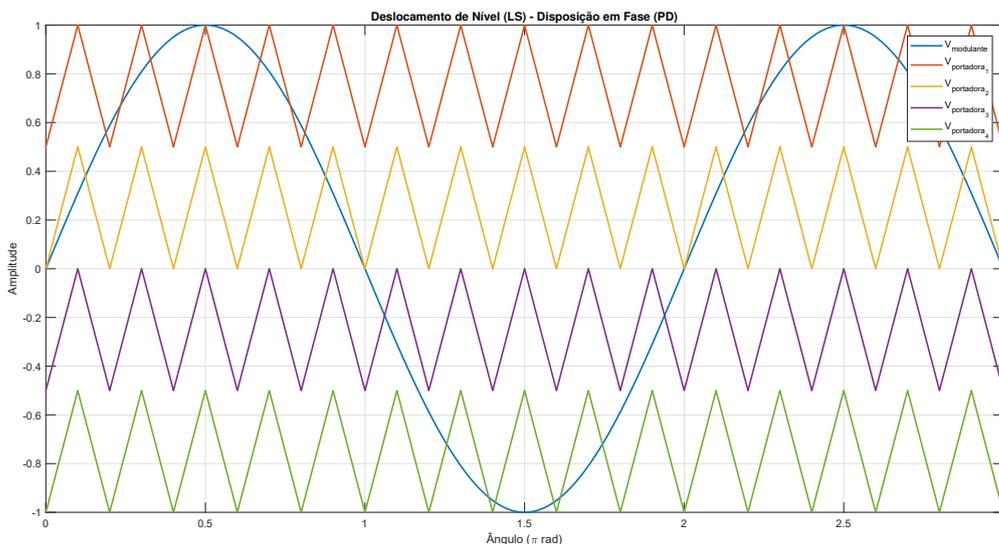


Figura 77 – Estratégia de Modulação Multi-Portadora PWM, com Deslocamento de Nível LS, com o Esquema PD, para Inversores de 5 Níveis, $m_f = 10$, $m_a = 1,00$, $f_m = 60$ Hz, $f_{portadora} = 600$ Hz.

Os sinais de gatilho são gerados por meio da comparação do(s) sinal(is) modulante(s) e dos sinais de portadora, em que, caso o sinal de portadora é maior que o sinal modulante, o sinal de gatilho assume um nível alto (1), do contrário, o sinal de gatilho assume um nível baixo (0), como apresentado na Figura 78.

A Figura 79 mostra um exemplo de sinal modulante senoidal puro e suas respectivas portadoras, para um teórico inversor de 5 níveis na tensão de fase ($m = 5$), ou seja, que necessitará de 4 portadoras verticalmente dispostas de forma a ocupar espaços adjacentes, em que as portadoras acima do nível zero estão em fase entre si, mas em oposição de fase em relação às que estão abaixo do nível zero (POD). Para uma melhor visualização, foi apresentado

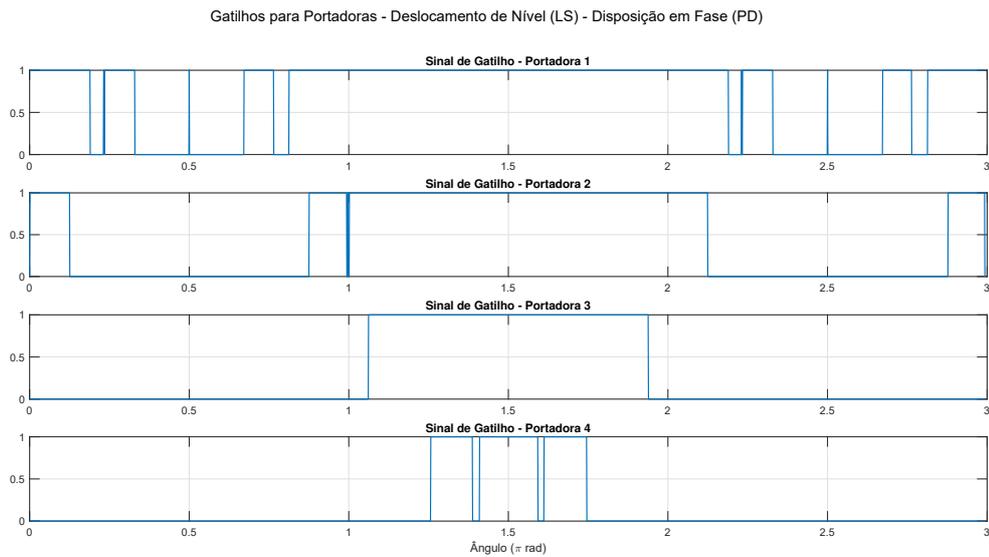


Figura 78 – Sinais de Gatilho para a Estratégia de Modulação Multi-Portadora PWM, com Deslocamento de Nível PD, com o Esquema PD, para Inversores de 5 Níveis, $m_f = 10$, $m_a = 1,00$, $f_m = 60$ Hz, $f_{portadora} = 600$ Hz.

apenas um sinal modulante, mas para um inversor trifásico teríamos três deles, defasados de 120° , em que as portadoras seriam idênticas.

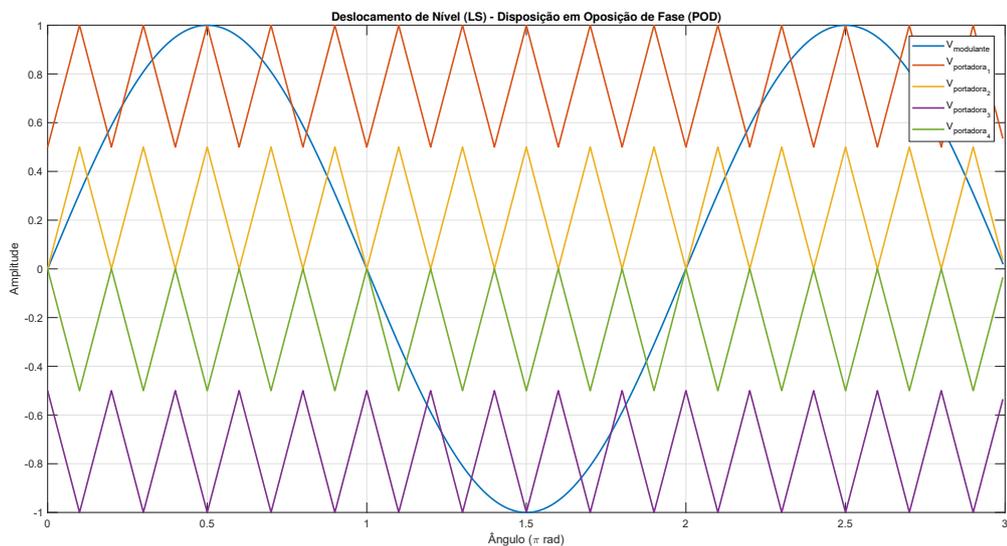


Figura 79 – Estratégia de Modulação Multi-Portadora PWM, com Deslocamento de Nível LS, com o Esquema POD, para Inversores de 5 Níveis, $m_f = 10$, $m_a = 1,00$, $f_m = 60$ Hz, $f_{portadora} = 600$ Hz.

Os sinais de gatilho são gerados por meio da comparação do(s) sinal(is) modulante(s) e dos sinais de portadora, em que, caso o sinal de portadora é maior que o sinal modulante,

o sinal de gatilho assume um nível alto (1), do contrário, o sinal de gatilho assume um nível baixo (0), como apresentado na Figura 80.

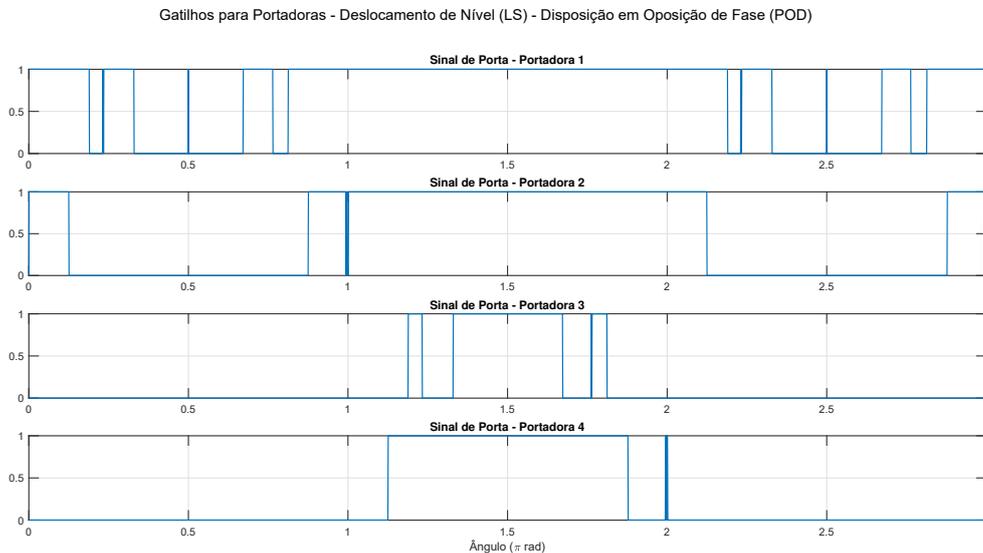


Figura 80 – Sinais de Gatilho para a Estratégia de Modulação Multi-Portadora PWM, com Deslocamento de Nível PD, com o Esquema POD, para Inversores de 5 Níveis, $m_f = 10$, $m_a = 1,00$, $f_m = 60$ Hz, $f_{portadora} = 600$ Hz.

A Figura 81 mostra um exemplo de sinal modulante senoidal puro e suas respectivas portadoras, para um teórico inversor de 5 níveis na tensão de fase ($m = 5$), ou seja, que necessitará de 4 portadoras verticalmente dispostas de forma a ocupar espaços adjacentes, em que todas as portadoras estão em oposição de fase de forma alternada (APOD). Para uma melhor visualização, foi apresentado apenas um sinal modulante, mas para um inversor trifásico teríamos três deles, defasados de 120° , em que as portadoras seriam idênticas.

Os sinais de gatilho são gerados por meio da comparação do(s) sinal(is) modulante(s) e dos sinais de portadora, em que, caso o sinal de portadora é maior que o sinal modulante, o sinal de gatilho assume um nível alto (1), do contrário, o sinal de gatilho assume um nível baixo (0), como apresentado na Figura 82.

Neste tipo de estratégia, ao contrário das estratégias com deslocamento de fase, tem-se um número desequilibrado de comutações entre cada uma dos interruptores controlados, o que prejudica a característica em relação ao desvio do ponto neutro do *link* c.c., para o caso das topologias como NPC, por exemplo. Esta pior distribuição implica em uma necessidade desigual de energia armazenada em capacitores para cada uma das células, o que a princípio não resultaria em uma maior necessidade de energia armazenada em capacitores, entretanto, para que seja mantida a característica de modularidade destas topologias, torna-se necessária a utilização do maior valor de capacitância encontrada para cada uma das células, o que resulta em uma maior necessidade de energia armazenada em capacitores total.

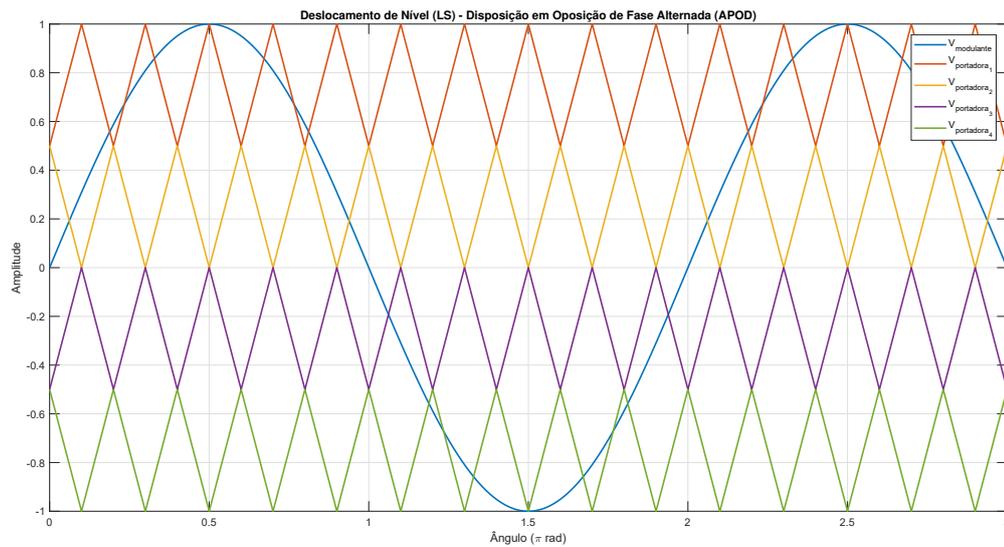


Figura 81 – Estratégia de Modulação Multi-Portadora PWM, com Deslocamento de Nível LS, com o Esquema APOD, para Inversores de 5 Níveis, $m_f = 10$, $m_a = 1,00$, $f_m = 60$ Hz, $f_{portadora} = 600$ Hz.

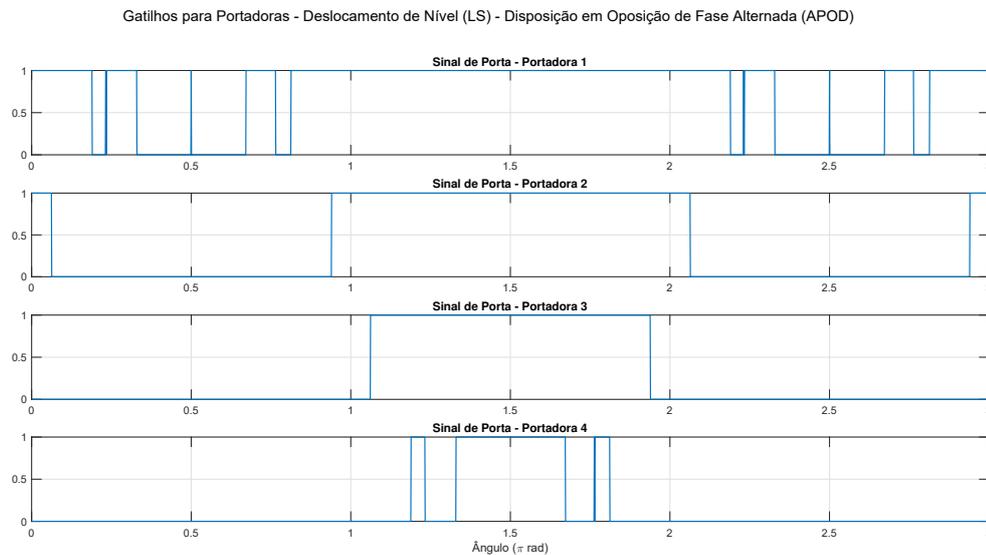


Figura 82 – Sinais de Gatilho para a Estratégia de Modulação Multi-Portadora PWM, com Deslocamento de Nível PD, com o Esquema APOD, para Inversores de 5 Níveis, $m_f = 10$, $m_a = 1,00$, $f_m = 60$ Hz, $f_{portadora} = 600$ Hz.

Desta forma, para que não se tenha uma utilização diferente de cada uma das células e conduza a um tempo de vida útil e a confiabilidade diferente para cada uma das células, há a necessidade de não se associar uma portadora a uma única célula, isto é, fazer a rotação de portadoras e/ou utilizar um algoritmo de *sorting and selection*.

Quanto ao desvio de tensão do ponto neutro, além de causas relacionadas à estratégia de

comutação, este pode ser causado devido à capacitores desbalanceados, relacionado com tolerâncias de fabricação; por inconsistência nas características dos interruptores controlados ou ainda por operação trifásica desbalanceada (WU; NARIMANI, 2017), tornando-o um problema bem comum em sistemas reais caso nenhuma medida seja tomada para solucioná-lo ou minimizá-lo.

Uma simples solução para minimização desta desvantagem, a qual foi utilizada neste estudo, é a implementação de um controlador PI, como apresentado na Figura 83.

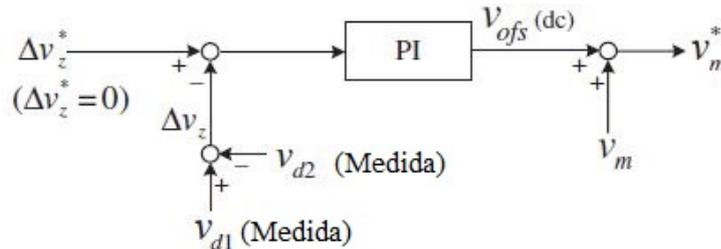


Figura 83 – Controle da tensão do ponto neutro de um inversor 3L-NPC.

Basicamente, nesta solução, a partir de uma referência de tensão de ponto neutro igual a zero e da medição da diferença entre as tensões dos capacitores superiores e inferiores, ou seja, do desvio de tensão do ponto neutro, e aplicação deste sinal de erro em um compensador PI, obtém-se um sinal de *offset* que é somado às referências de tensão senoidais, (modulante). Esse sinal de *offset* c.c. faz com que os chaveamentos sejam alterados de forma a corrigir o desvio inicial, mantendo as tensões dos capacitores superiores e inferiores do *link* c.c. equilibradas, como pode ser observado na Figura 84.

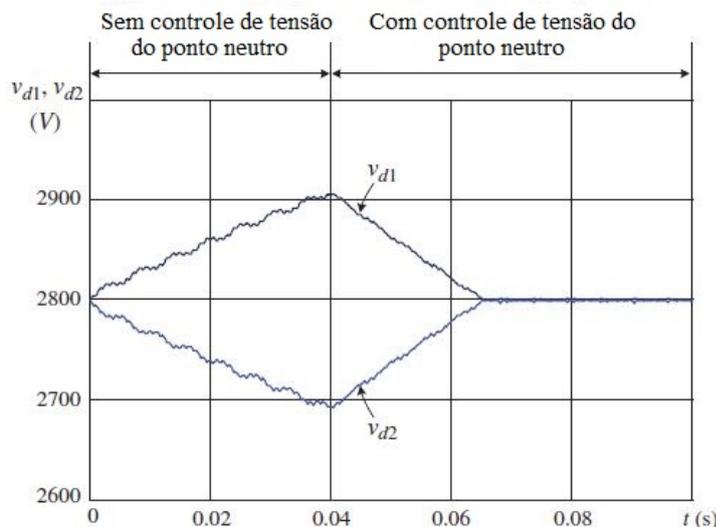


Figura 84 – Controle da tensão do ponto neutro de um inversor 3L-NPC utilizando estratégia baseada em portadora PWM.

Além das estratégias acima apresentadas, as quais podem e são utilizadas nas mais diversas topologias, há ainda algumas estratégias que são desenvolvidas especificamente para

uma determinada topologia, com o intuito de solucionar uma determinada característica, como é o caso da topologia ANPC. Nas subseções 3.3.1.3 - 3.3.1.5 serão apresentadas as três estratégias que foram utilizadas neste estudo para esta topologia.

Estas estratégias não alteram e não têm como objetivo alterar as perdas totais nos dispositivos semicondutores, mas sim se utilizar dos diferentes formas de comutação e números de estados redundantes de nível "0" para conseguir uma melhor distribuição destas perdas entre os interruptores controlados (Florica; Florica; Dumitrescu, 2008).

3.3.1.3 Estratégia ANPC-PWM-1

Nesta estratégia, as células 1 e 3 são comutadas em alta frequência (frequência de portadora), enquanto que a célula 2 é comutada em baixa frequência (frequência da rede). Para a implementação desta estratégia são necessárias duas portadoras de mesma amplitude e frequência, deslocadas no eixo vertical, em que uma (S_{d1}) se encontra na parte positiva da tensão modulante (acima do eixo das abscissas); enquanto que a outra (S_{d2}) se encontra na parte negativa da tensão modulante (abaixo do eixo das abscissas), sendo que estas portadoras estão em oposição de fase, como apresentado na Figura 85.

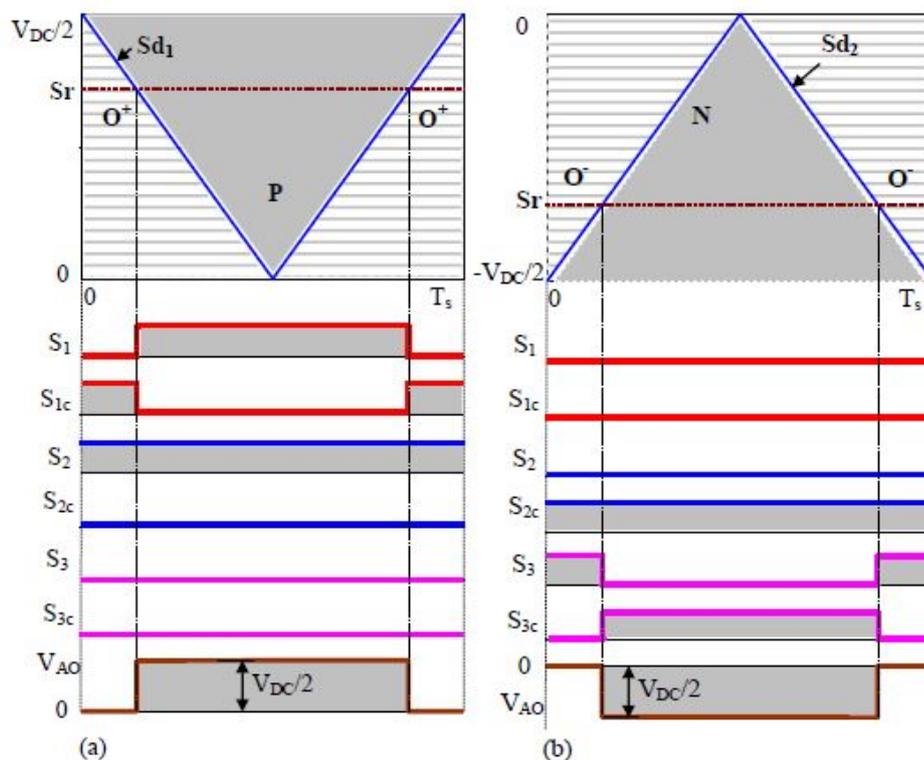


Figura 85 – Estratégia de Modulação Multi-Portadora PWM-1, para um inversor 3L-ANPC, sendo: (a) $S_r > 0$ e (b) $S_r < 0$. Fonte: (Florica; Florica; Dumitrescu, 2008).

Ao se comparar a modulante (S_r) com cada uma das portadoras (S_{d1} e S_{d2}), quatro estados de comutação são obtidos, sendo dois deles de nível "0". Na Tabela 23 são apresentados os quatro estados de comutação possíveis com esta estratégia.

Tabela 23 – Estados de comutação de um Conversor 3L-ANPC com a Estratégia PWM-1.

Sequência de comutação						Estado de comutação	Tensão de Saída (V_{A0})
S_1	S_5	S_2	S_3	S_6	S_4		
0	0	0	1	0	1	N	$-V_{dc}/2$
0	0	0	1	1	0	0^-	0
0	1	1	0	0	0	0^+	
1	0	1	0	0	0	P	$+V_{dc}/2$

1 = Ligado, 0 = Desligado

Fonte: Adaptada de Floricau, Floricau e Dumitrescu (2008).

3.3.1.4 Estratégia ANPC-PWM-2

Já nesta estratégia, ao contrário da anterior, as células 1 e 3 são comutadas em baixa frequência (frequência da rede), enquanto que a célula 2 é comutada em alta frequência (frequência de portadora). Para a implementação desta estratégia, assim como na anterior, são necessárias duas portadoras de mesma amplitude e frequência, deslocadas no eixo vertical, em que uma (Sd_1) se encontra na parte positiva da tensão modulante (acima do eixo das abcissas); enquanto que a outra (Sd_2) se encontra na parte negativa da tensão modulante (abaixo do eixo das abcissas), sendo que estas portadoras estão em oposição de fase, como apresentado na Figura 86.

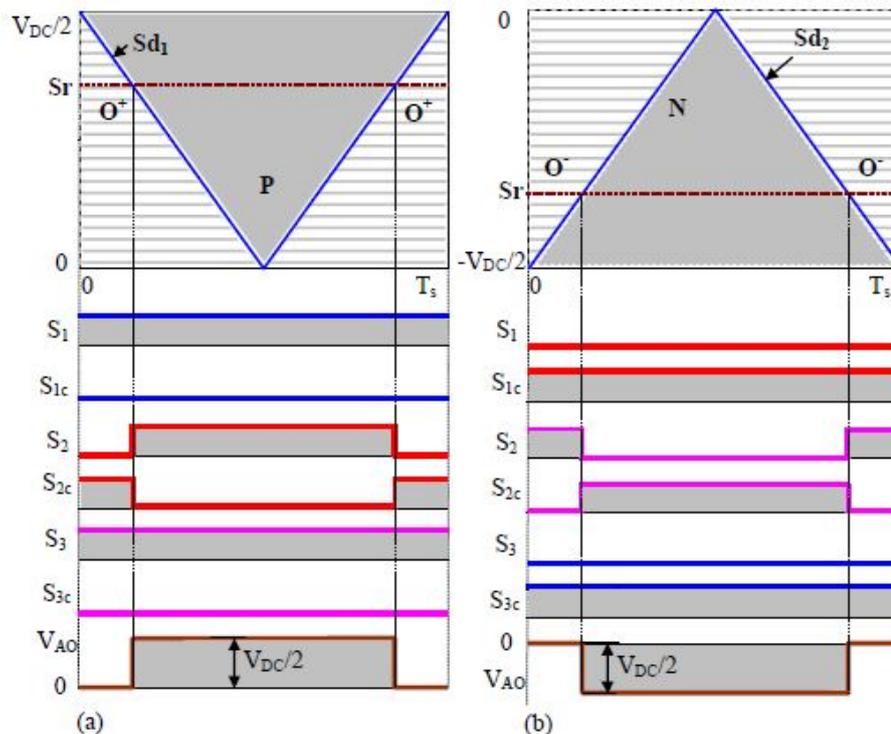


Figura 86 – Estratégia de Modulação Multi-Portadora PWM-2, para um inversor 3L-ANPC, sendo: (a) $S_r > 0$ e (b) $S_r < 0$. Fonte: (Floricau; Floricau; Dumitrescu, 2008).

Ao se comparar a modulante (S_r) com cada uma das portadoras (Sd_1 e Sd_2), quatro estados de comutação são obtidos, sendo dois deles de nível “0”. Na Tabela 24 são apresentados os quatro estados de comutação possíveis com esta estratégia.

Tabela 24 – Estados de comutação de um Conversor 3L-ANPC com a Estratégia PWM-2.

Sequência de comutação						Estado de comutação	Tensão de Saída (V_{A0})
S_1	S_5	S_2	S_3	S_6	S_4		
0	1	0	1	0	1	N	$-V_{dc}/2$
0	1	1	0	0	1	0^-	0
1	0	0	1	1	0	0^+	
1	0	1	0	1	0	P	$+V_{dc}/2$

1 = Ligado, 0 = Desligado

Fonte: Adaptada de Floricau, Floricau e Dumitrescu (2008).

3.3.1.5 Estratégia ANPC-PWM-3 ou DF-ANPC

Uma nova estratégia, conhecida como ANPC-PWM 3 ou DF-ANPC é obtida então pela combinação das duas anteriores, com o objetivo de melhorar a conversão estática (Floricau; Floricau; Dumitrescu, 2008). Para a implementação desta estratégia, são necessárias duas portadoras (Sd_1 e Sd_2) de mesma amplitude e frequência, agora de forma diferente das anteriores, deslocadas no eixo horizontal e defasadas de 180° entre si, como apresentado na Figura 87.

Algumas das grandes vantagens desta estratégia são o fato de esta conseguir alcançar uma distribuição igualitária de perdas de comutação entre os interruptores controlados externas e internas, e perdas de condução similares para índices de modulação próximos à 1, de forma que as perdas entre os interruptores controlados internas e externas são bem próximas (WANG; MA; SUN, 2020). Outra grande vantagem é o fato de com uma mesma frequência de portadora das estratégias PWM-1 e PWM-2, obtém se no espectro da tensão de saída do inversor de frequência, componentes harmônicas localizadas em frequência dobradas em relação às primeiras; o que facilita o processo de filtragem desta tensão de saída.

Nesta estratégia, ao se comparar a modulante (S_r) com cada uma das portadoras (Sd_1 e Sd_2), tem-se quatro estados de nível “0”, aumentando os graus de liberdade desta estratégia em relação às estratégias anteriores e às aplicadas ao conversor NPC, por exemplo. Na Tabela 25 são apresentados os seis estados de comutação possíveis com esta estratégia.

3.3.2 Esquema Baseado em Vetores em Espaciais (SVM)

Por fim, uma outra estratégia muito utilizada, em que os pulsos dos interruptores controlados são gerados pela utilização do conceito de vetores espaciais, e que possui algumas van-

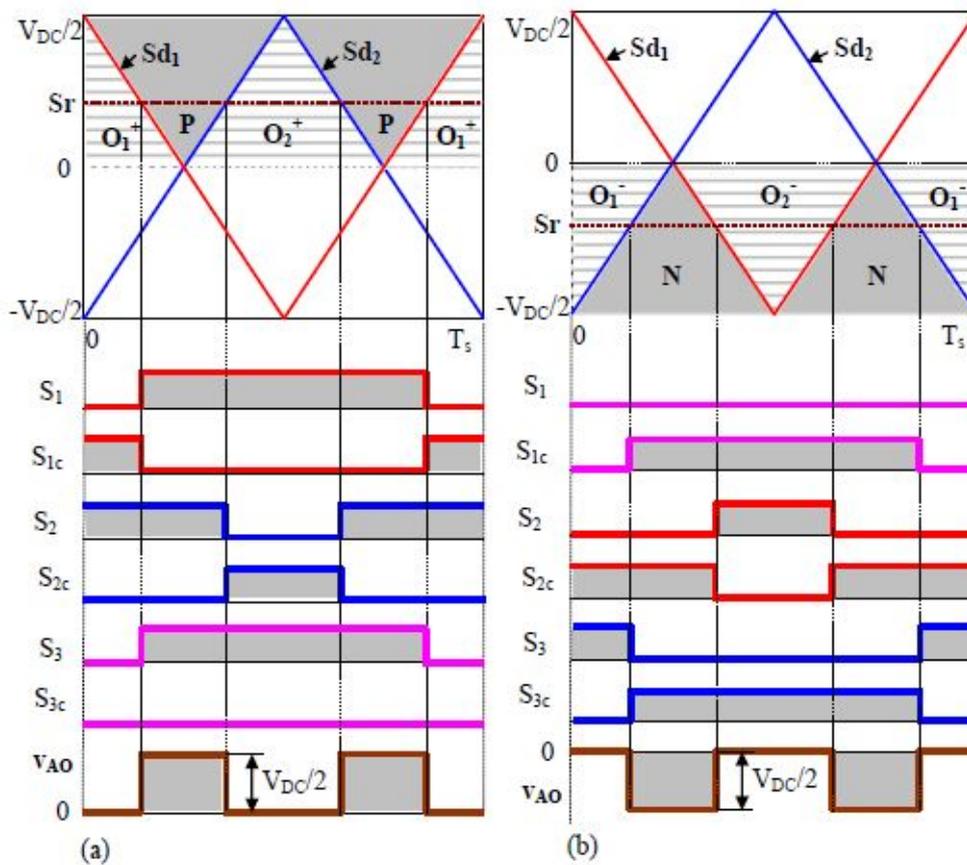


Figura 87 – Estratégia de Modulação Multi-Portadora PWM-3, para um inversor 3L-ANPC, sendo: (a) $S_r > 0$ e (b) $S_r < 0$. Fonte: (Floricaeu; Floricaeu; Dumitrescu, 2008).

Tabela 25 – Estados de comutação de um Conversor 3L-ANPC com a Estratégia PWM-3 ou DF-ANPC.

Sequência de comutação						Estado de comutação	Tensão de Saída (V_{A0})
S_1	S_5	S_2	S_3	S_6	S_4		
0	1	0	1	0	1	N	$-V_{dc}/2$
0	0	0	1	1	0	O_1^-	0
0	1	1	0	0	1	O_2^-	
0	1	1	0	0	0	O_1^+	
1	0	0	1	1	0	O_2^+	$+V_{dc}/2$
1	0	1	0	1	0	P	

1 = Ligado, 0 = Desligado

Fonte: Adaptada de Floricaeu, Floricaeu e Dumitrescu (2008).

tagens em relação às estratégias SPWM convencionais, é a estratégia SVM. Nesta, consegue-se uma melhor utilização do *link* c.c., uma redução no conteúdo harmônico, além de uma faixa de modulação linear mais ampla, do ponto de vista da tensão de linha de saída (Al

Mansoori; Hamed; Bayoumi, 2018).

Nesta estratégia, parte-se de tensões trifásicas de referência do tipo $v_a(t), v_b(t), v_c(t)$ equilibradas, as quais são convertidas em um conjunto de duas tensões representadas no plano $\alpha\beta$, por meio da utilização da Transformada de *Clarke*, como segue:

$$\begin{bmatrix} v_{\alpha(t)} \\ v_{\beta(t)} \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} v_a(t) \\ v_b(t) \\ v_c(t) \end{bmatrix}. \quad (64)$$

Representa-se então, um vetor espacial de referência ($V_{Ref}(t)$), girante, com velocidade igual à ($\omega = 2 \cdot \pi \cdot f$), e com amplitude igual à soma fasorial das tensões $v_{\alpha}(t)$ e $v_{\beta}(t)$, na forma:

$$V_{Ref} = v_{\alpha}(t) + jv_{\beta}(t), \quad (65)$$

em que f é a frequência fundamental da tensão de saída desejada.

Representa-se então este vetor girante ($V_{Ref}(t)$) em um diagrama vetorial espacial, no plano $\alpha\beta$, que é delimitado por uma circunferência de raio igual à amplitude máxima de ($V_{Ref}(t)$). Dentro desta circunferência, inscreve-se um hexágono regular, cuja área pode ser dividida em seis setores triangulares (1 a 6), e cada um destes setores em quatro zonas (1 a 4), representadas por triângulos menores.

Considerando-se um inversor multinível de três níveis, em que a partir do controle dos sinais de gatilho dos interruptores controlados deste inversor será possível obter três tensões na saída deste inversor, quais sejam: $\frac{V_{dc}}{2}$, representado por P, $-\frac{V_{dc}}{2}$, representado por N, ou "0", representados por O, verifica-se que o número de estados de comutação deste inversor de três níveis é igual à $3^3 = 27$, que são chamados de vetores de tensão (Sajitha; Sandeep; Ramchand, 2019). Estes vetores podem ser subdivididos em quatro grupos, basicamente os separando por seu tamanho ou magnitude, quais sejam: 12 vetores pequenos, 6 vetores médios, 6 vetores grandes, assim como 3 vetores zero. A Figura 88 apresenta o referido diagrama vetorial espacial.

A partir destas informações, para a obtenção da tensão de referência c.a. desejada nos terminais de saída do inversor, é necessário determinar o setor e zona em que o vetor $V_{Ref}(t)$ está localizado, e na sequência, a partir dos três vetores adjacentes que apontam para os vértices do triângulo que formam esta zona, pondera-se a aplicação de cada um destes apresentar vetores no tempo. Sajitha, Sandeep e Ramchand (2019) realizam o procedimento supra descrito, da seguinte forma:

Determinação do setor e zona em que $V_{Ref}(t)$ está localizado.

$$\text{Setor} = \text{int}\left(\frac{\theta}{60}\right) + 1, \quad (66)$$

em que:

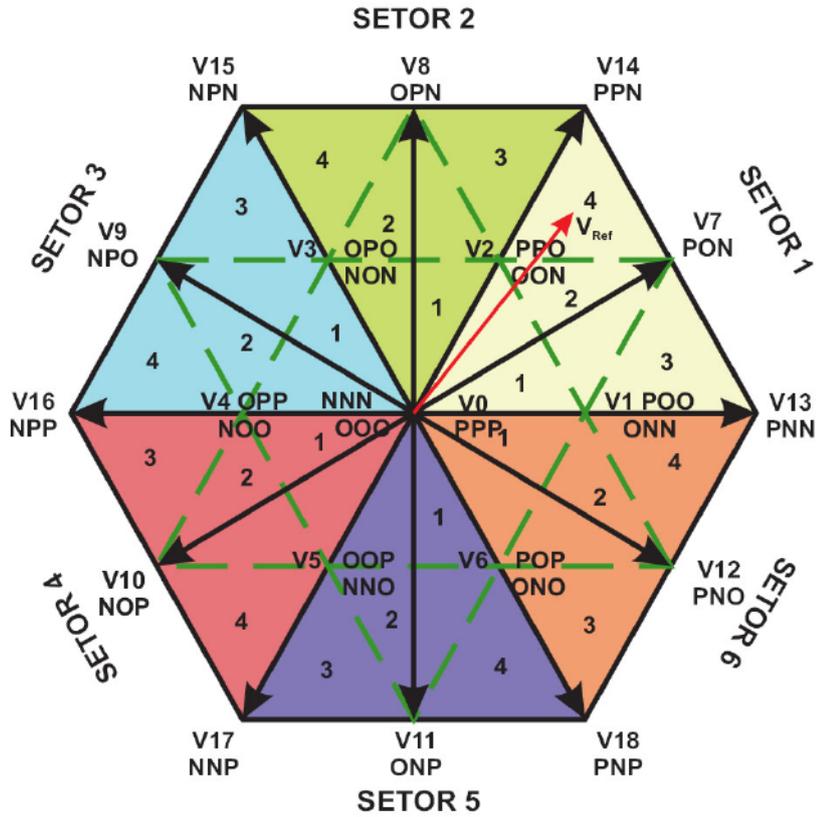


Figura 88 – Diagrama Vetorial Espacial Representado no Plano $\alpha\beta$.

$$\theta = \tan^{-1} \left(\frac{v_{\beta}(t)}{v_{\alpha}(t)} \right). \tag{67}$$

A Figura 89 detalha o setor em que o vetor $V_{Ref}(t)$ está localizado.

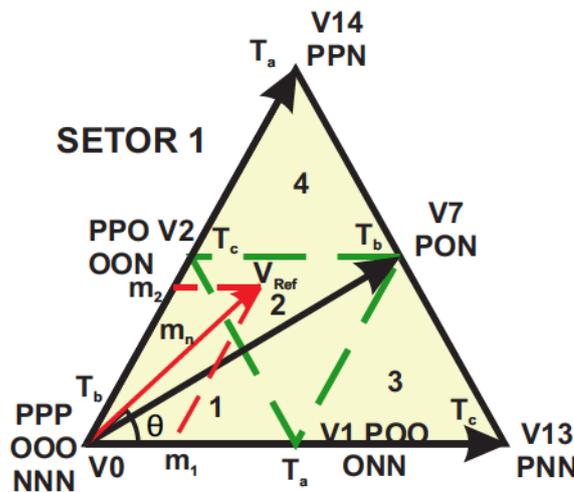


Figura 89 – Detalhamento do setor 1, onde está localizado o vetor $V_{Ref}(t)$.

Parte-se então para a determinação da zona, em que o comprimento do vetor $V_{Ref}(t)$ é determinado a partir dos comprimentos m_1 e m_2 , mostrados na Figura 89.

$$m_1 = m_n(\cos\theta - \sin\theta/\sqrt{3}), \quad (68)$$

$$m_2 = 2m_n \sin\theta/\sqrt{3}, \quad (69)$$

$$m_n = \sqrt{3}m_a, \quad (70)$$

$$m_a = \text{índice de modulação} = \sqrt{3} \cdot \frac{|V_{Ref}^{\vec{}}|}{V_{dc}}. \quad (71)$$

O vetor $V_{Ref}(t)$ está localizado em uma zona diferente, respeitando as condições abaixo.

- I. $V_{Ref}(t)$ está na zona 1, se: m_1, m_2 e $(m_1 + m_2 \leq 1)$;
- II. $V_{Ref}(t)$ está na zona 2, se: $m_1 \leq 1, m_2 \leq 1$ e $(m_1 + m_2 \geq 1)$;
- III. $V_{Ref}(t)$ está na zona 3, se: $m_1 > 1$;
- IV. $V_{Ref}(t)$ está na zona 4, se: $m_2 > 1$.

Na sequência, por meio da utilização do princípio *volt-second* calcula-se o *dwell time*, ou seja, o tempo de permanência, em cada setor e o tempo que cada interruptor controlado deve ser mantido ativo. Considerando o exemplo apresentado na Figura 89, em que $V_{Ref}(t)$ está no setor 1 e na zona 2, em que, por meio do princípio *volt-second*, tem-se:

$$T_s \cdot |V_{Ref}^{\vec{}}| = T_a \cdot |\vec{V}1| + T_b \cdot |\vec{V}7| + T_c \cdot |\vec{V}2|, \quad (72)$$

$$T_s = T_a + T_b + T_c, \quad (73)$$

em que T_a é o *dwell time* para $\vec{V}1$, T_b é o *dwell time* para $\vec{V}7$, T_c é o *dwell time* para $\vec{V}2$ e T_s é o período de amostragem.

Os *dwell time* podem ser calculados utilizando as equações apresentadas na Tabela 26, para $V_{Ref}(t)$ localizado no setor 1.

Tabela 26 – Cálculo do *Dwell Time* para V_{Ref} localizado no Setor 1.

Zona	Vetor	T_a/T_s	Vetor	T_b/T_s	Vetor	T_c/T_s
1	V1	$[2m_a \sin(\pi/3 - \theta)]$	V0	$[1 - 2m_a \sin(\pi/3 + \theta)]$	V2	$[2m_a \sin(\theta)]$
2	V1	$[1 - 2m_a \sin(\theta)]$	V7	$[2m_a \sin(\pi/3 + \theta) - 1]$	V2	$[1 - 2m_a \sin(\pi/3 - \theta)]$
3	V1	$[2 - 2m_a \sin(\pi/3 + \theta)]$	V7	$[2m_a \sin(\theta)]$	V13	$[2m_a \sin(\pi/3 - \theta) - 1]$
4	V14	$[2m_a \sin(\theta) - 1]$	V7	$[2m_a \sin(\pi/3 - \theta)]$	V2	$[2 - 2m_a \sin(\pi/3 + \theta)]$

Caso o $V_{Ref}(t)$ esteja localizado em outros setores (2 - 6), basta substituir o valor de θ nas equações apresentadas na Tabela 26 por θ' , o qual é dado por:

$$\theta' = \theta - (N - 1) \cdot \pi/3, \quad (74)$$

em que N é o número do setor (1, 2, ..., 6) em que o vetor de referência está localizado.

Na Tabela 27 são apresentados os 27 vetores espaciais, estados de comutação e classificação do vetor.

Tabela 27 – Vetores espaciais, estados de comutação e classificação dos vetores.

Vetor Espacial	Estados de comutação	Classificação do Vetor
V_0	[PPP] [OOO] [NNN]	Vetor Zero
V_1	[POO] [ONN]	Vetores Pequenos
V_2	[PPO] [OON]	
V_3	[OPO] [NON]	
V_4	[OPP] [NOO]	
V_5	[OOP] [NNO]	
V_6	[POP] [ONO]	
V_7	[PON]	Vetores Médios
V_8	[OPN]	
V_9	[NPO]	
V_{10}	[NOP]	
V_{11}	[ONP]	
V_{12}	[PNO]	
V_{13}	[PNN]	Vetores Grandes
V_{14}	[PPN]	
V_{15}	[NPN]	
V_{16}	[NPP]	
V_{17}	[NNP]	
V_{18}	[PNP]	

Entre os esquemas de modulação utilizados, o SVM tem grande potencial, à medida que faz uso de graus de liberdade adicionais providos pelos inversores multiníveis, como redundância de vetores espaciais e estados de comutação, o que nem sempre ocorre nas estratégias baseadas em portadoras PWM (Pratheesh; Jagadanand; Ramchand, 2015). Além disto, os autores citam a vantagem de permitir que a transição de um estado de comutação para o próximo envolve apenas dois interruptores controlados em uma mesma perna do inversor e uma minimização do desvio da tensão do ponto neutro, o que é bastante desejável e motivou a utilização da mesma neste estudo.

3.4 Dimensionamento dos Componentes de Potência (Ativos e Passivos) dos Inversores

3.4.1 Dimensionamento dos Capacitores do *Link* c.c. (NPC, ANPC e H-NPC).

Diversas podem ser as metodologias para a realização da especificação/dimensionamento dos capacitores do *link* c.c. dos inversores; sob o ponto de vista de requisitos de capacitância, e restrições de máximas tensão de ondulação aceitável, corrente de *ripple* e temperatura do ponto mais quente (Salcone; Bond, 2009; GOPALAKRISHNAN; DAS; NARAYANAN, 2011; Özkan; Hava, 2015a; VUJACIC et al., 2017; Chen; Li; Fahimi, 2018).

Tais metodologias podem ser analíticas ou não, entretanto, mesmo quando estas são analíticas, como diversas são as variáveis envolvidas, como: fator de potência da carga, índice de modulação, frequência de comutação, mas, principalmente, a estratégia de modulação e, por vezes, a topologia do inversor, estas tornam-se mais complexas de serem aplicadas em um estudo como o em questão, pois várias metodologias diferentes precisariam ser aplicadas, uma para cada situação específica. Além disso, muitas das metodologias apresentadas se limitam à especificação no que diz respeito aos requisitos de capacitância e máxima ondulação de tensão aceitável, não levando em consideração fatores extremamente importantes, como a temperatura de operação para a aplicação em questão, entre outros fatores.

Neste sentido, surge uma metodologia de projeto desenvolvida por Özkan e Hava (2015a), na qual o autor caracteriza espectralmente a corrente de *ripple* no *link* c.c. de inversores trifásicos de dois e três níveis, em função da estratégia de modulação utilizada, frequência de comutação utilizada, fator de potência e índice de modulação, de maneira gráfica, o que facilita o dimensionamento dos capacitores do *Link* c.c. para o estudo em questão, além de passar informações visuais de qual(is) variável(eis) impacta(m) mais no dimensionamento destes.

Nesta metodologia, a partir do circuito equivalente simplificado representando inversores VSI e do diagrama de blocos apresentados nas Figuras 90 e 91, foram obtidos os coeficientes K_{dc-LF} , K_{dc-HF} , $\|\Delta V_{Cdc-LF_{pp}}\|$ e $\|\Delta V_{Cdc-HF_{pp}}\|$, a partir dos quais e com equações que serão apresentadas na sequência, é possível calcular as sobrelevações de temperatura devido às correntes de *ripple* e tensões de *ripple* no *link* c.c., parte relevante do processo de dimensionamento.

Como pode ser verificado na Figura 91, a partir de uma topologia, estratégia de modulação, frequência de comutação, frequência de saída, faixa de variação de fator de potência e índice de modulação, são obtidos os coeficientes necessários para o dimensionamento térmico e de ondulação de tensão.

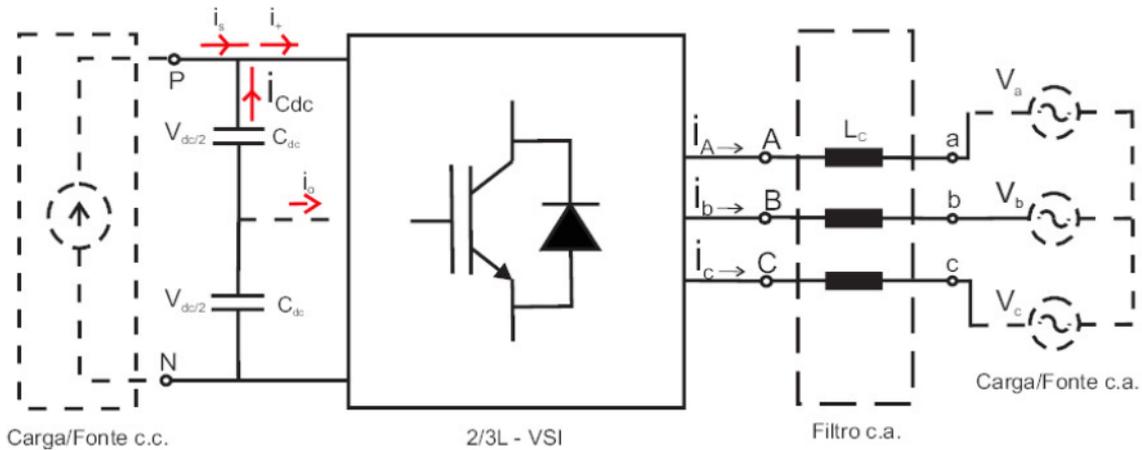


Figura 90 – Circuito equivalente simplificado, representando os inversores VSI e ilustrando as componentes de corrente dos capacitores do *link* c.c.. Fonte: Adaptada de Özkan e Hava (2015a).

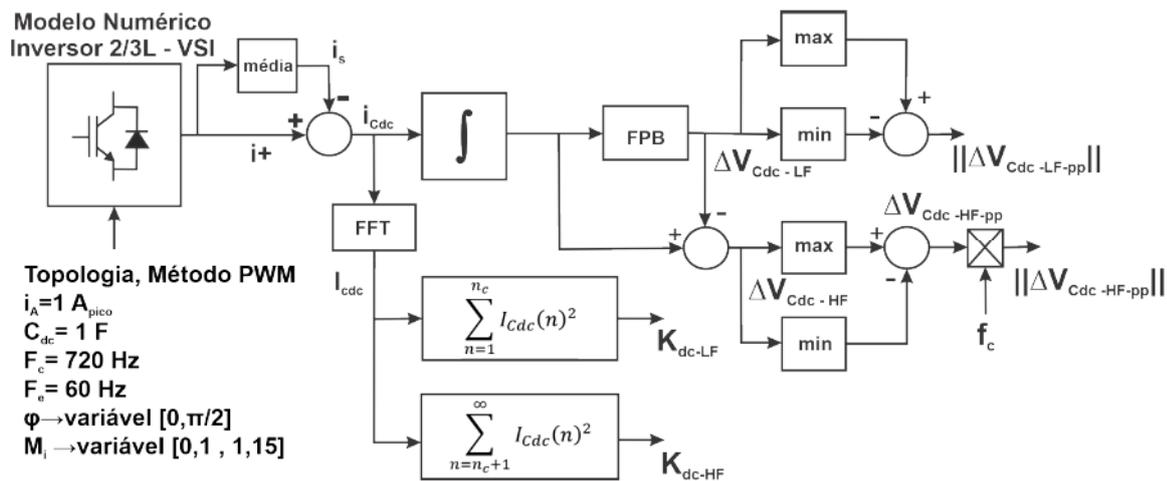


Figura 91 – Diagrama de blocos para o cálculo dos coeficientes K_{dc-LF} , K_{dc-HF} , $\|\Delta V_{Cdc-LF_{pp}}\|$ e $\|\Delta V_{Cdc-HF_{pp}}\|$. Fonte: Adaptada de Özkan e Hava (2015a).

3.4.1.1 Características Térmicas e K_{dc}

O autor inicia apresentando o método utilizado para o cálculo da sobrelevação de temperatura do capacitor, por meio da utilização da equação (75), onde considera-se as características de dependência da ESR em relação à frequência da corrente de *ripple* à qual o mesmo está submetido; onde $ESR(n)$ denota o valor de ESR para a frequência de ordem harmônica n .

$$\Delta T = R_{th,c-a} \cdot \sum_{n=1}^{\infty} ESR(n) \cdot |I_{Cdc}(n)_{rms}|^2. \quad (75)$$

Na sequência, o mesmo relata que a utilização da figura de mérito de um coeficiente de sobrelevação térmica (K_{dc}), levando-se em conta o somatório dos quadrados das harmônicas de corrente de *ripple* no *link* c.c. até uma determinada ordem harmônica, para cada

unidade de corrente ao quadrado de corrente de saída rms do inversor tem sido bastante utilizada em inversores de VSI de dois níveis, como em (Ayhan; Hava, 2011). Entretanto, ao contrário do que ocorre nos inversores de dois níveis, que apresentam apenas um conteúdo harmônico de alta frequência, o autor relata que o conteúdo harmônico de corrente dos inversores de três níveis apresenta além do primeiro, um conteúdo harmônico de baixa frequência, que pode até se tornar dominante. Neste artigo ele então estende a utilização desta figura de mérito, mas agora separando-a em duas, uma para o conteúdo de baixa frequência e uma para o conteúdo de alta frequência, como apresentado nas equações (76) e (77). Para a separação entre alta e baixa frequência o autor utiliza o limiar de $n_{br} = 30^a$ harmônica.

$$K_{dc-LF} = \sum_{n=1}^{n_{br}} |I_{Cdc}(n)_{rms}|^2 / |i_{A-rms}|^2, \quad (76)$$

$$K_{dc-HF} = \sum_{n=n_{br}+1}^{\infty} |I_{Cdc}(n)_{rms}|^2 / |i_{A-rms}|^2. \quad (77)$$

A partir desta consideração, a equação para o cálculo da sobrelevação de temperatura dos capacitores passa então a ser representada pela equação (78), na qual o autor considera dois valores de ESR, uma para a região de baixa frequência (ESR_{LF}) e outra para a região de alta frequência (ESR_{HF}), à medida que o mesmo afirma que ao observar as características práticas dos capacitores, percebe-se que a ESR se mantém praticamente constante para as altas frequências (região próxima à de comutação) e que a mesma pode ser aproximada com um erro aceitável na região de baixas frequências.

$$\Delta T = (ESR_{LF} \cdot K_{dc-LF} + ESR_{HF} \cdot K_{dc-HF}) \cdot R_{th,c-a} \cdot |i_{A-rms}|^2. \quad (78)$$

Encerra-se desta forma o equacionamento relativo ao cálculo das questões térmicas a serem consideradas no algoritmo de dimensionamento.

3.4.1.2 Ondulação de Tensão

Parte-se então para o equacionamento que se utilizará para o cálculo das tensões de *ripple*, que é outra restrição utilizada no dimensionamento dos capacitores.

Da mesma forma, por meio dos dados obtidos das simulações realizadas a partir da plataforma mostrada na Figura 90, verificou-se que a ondulação de tensão nos capacitores do *link* c.c. de inversores de 2 níveis possuem uma parcela única, a qual é dependente da frequência da portadora (f_c). Já no caso dos de três níveis, há duas componentes: uma componente de alta frequência, dependente da frequência de portadora (f_c) e uma componente de baixa frequência, independente desta frequência, causada pela corrente i_o que flui a partir do ponto comum dos capacitores, como mostrado nas equações (79) e (80).

$$\Delta V_{C_{dc-HF-pp}} = \|\Delta \mathbf{V}_{C_{dc-HF-pp}}\| \cdot \frac{i_{A-p}}{f_c \cdot C_{dc}}, \quad (79)$$

$$\Delta v_{C_{dc-LF-pp}} = \|\Delta v_{C_{dc-LF-pp}}\| \cdot \frac{i_{A-p}}{C_{dc}}. \quad (80)$$

A partir das equações acima, tem-se então a ondulação de tensão total, como mostrado em

$$\Delta v_{C_{dc-pp}} = \Delta v_{C_{dc-HF-pp}} + \Delta v_{C_{dc-LF-pp}}. \quad (81)$$

Na sequência, por meio dos parâmetros normalizados obtidos, um algoritmo de projeto considerando as restrições de sobrelevação de temperatura e de máxima ondulação de tensão aceitável em cada capacitor pode ser implementado.

3.4.1.3 Dimensionamento

Özkan e Hava (2015a) apresenta então, por meio do fluxograma apresentado na Figura 92 os passos a serem seguidos no algoritmo desenvolvido para a realização do dimensionamento dos capacitores do *link* c.c., tendo como entradas principais as seguintes variáveis: potência de saída do inversor, tensão nominal do barramento c.c., tensão c.a. de saída, faixa de fator de potência e de índices de modulação esperados para a aplicação, eficiência estimada para o inversor, topologia e estratégia de modulação utilizadas, limites máximos de ondulação de tensão e sobrelevação de temperatura, além dos dados de capacitância, tensão nominal, ESR_{LF} e ESR_{HF} do capacitor comercial escolhido como base do projeto.

Caso necessário, a partir das informações da aplicação e do capacitor comercial escolhido, realizar associações série e/ou paralelo, o próprio algoritmo se encarregará disto, apresentando ao final o número de capacitores em paralelo, o número de capacitores em série e o número total de capacitores necessários para o *link* c.c..

Neste trabalho, no que diz respeito às restrições de ondulação de tensão em cada capacitor do *link* c.c., será adotado o limite de 3%, como em Özkan e Hava (2015a). Quanto à restrição de sobrelevação de temperatura, será considerada a diferença entre a temperatura do ponto máximo do capacitor comercial escolhido e uma temperatura ambiente de 40°C, à medida que os capacitores utilizados como candidatos possuem temperaturas máximas (T_{hot}) diferentes, na forma

$$\Delta T_{admissível} = T_{hot} - T_a. \quad (82)$$

3.4.2 Seleção dos Componentes Ativos dos Inversores (IGBTs)

No processo de seleção dos IGBTs, selecionou-se os componentes levando em consideração os requisitos de tensão e corrente da aplicação, respeitando-se o limite de tensão para a qual há estabilidade de tensão c.c. de longo prazo, que, segundo o fabricante, é o valor de tensão em que há tolerância a falhas acidentais devido ao fenômeno de raios cósmicos (ELETRIC, 2014).

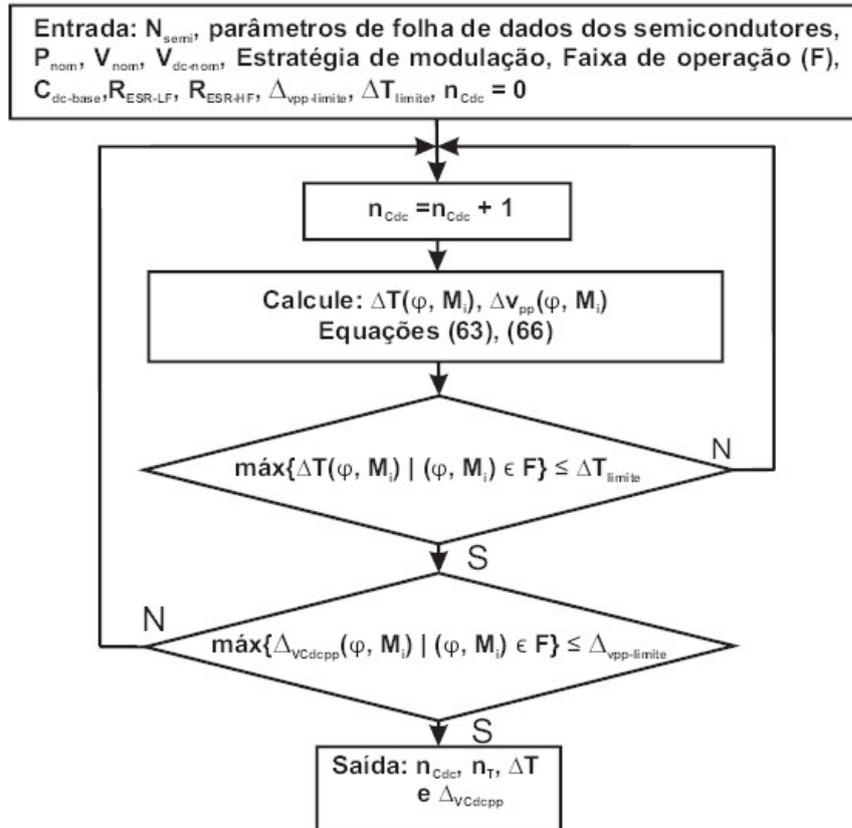


Figura 92 – Algoritmo para dimensionamento dos capacitores do barramento c.c.. de inversores VSI. Fonte: Adaptada de Özkan e Hava (2015a).

3.4.2.1 Raios Cósmicos

Falhas devido ao fenômeno de raios cósmicos foram descobertas por engenheiros da empresa *Siemens* no início da década de 90, após verificarem um aumento na taxa de falhas em conversores de tração e a realização de testes pelos mesmos em uma mina de sal localizada 140m abaixo do nível do mar (KABZA et al., 1994); fenômeno que foi posteriormente confirmado pela ABB em testes conduzidos na montanha de *Jungfraujoch*, nos Alpes Suíços (GRIDS, 2019a). Tal fenômeno afeta todos os tipos de dispositivos semicondutores de altas correntes e tensões, tratam-se de falhas aleatórias e não podem ser desconsideradas quando da avaliação da confiabilidade de um sistema de eletrônica de potência (GRIDS, 2019a; SCHILLING; WEISS, 2017).

Conforme relatado em Grids (2019a), Grids (2019b), Schilling e Weiss (2017), partículas de alta energia são onipresentes no espaço; sendo que partículas cósmicas primárias (basicamente prótons), chegam à Terra de todas as direções, são basicamente geradas em áreas remotas do Universo, em sua maioria devido a supernovas¹. Durante seu trajeto em direção à superfície da Terra, estas partículas primárias eventualmente colidem com partículas presentes na atmosfera, se desintegram em partículas elementares e/ou subatômicas menores (píons, múons, neutrinos) e formam uma chuva de raios cósmicos, onde a maioria destes são inofensivos, mas os neutrinos, principalmente, podem ser causadores de falhas

em semicondutores de potência.

Há então uma probabilidade de que estas partículas secundárias colidam com dispositivos semicondutores de potência, e, quando isto ocorre, eventualmente depositam sua energia, de algumas dezenas a centenas de MeV ($100MeV \approx 16pJ$) no dispositivo (SCHILLING; WEISS, 2017). Esta deposição de energia, em dispositivos que suportam um alto campo elétrico, pode acarretar na formação de um caminho de condução de corrente no dispositivo semicondutor em bloqueio, curto-circuitando, e podendo causar sua destruição (GRIDS, 2019b), como mostrado na Figura 93.

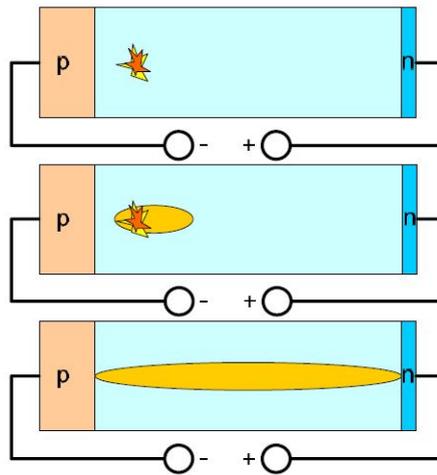


Figura 93 – Esboço de uma falha de um semicondutor de potência induzida por partícula secundária, por meio da formação de um caminho de condução de corrente que curto-circuita o dispositivo em bloqueio. Fonte: (GRIDS, 2019b).

De acordo com Grids (2019a), uma determinada taxa de falhas FIT, em função da tensão a ser bloqueada, temperatura de junção e altitude, variáveis que tal autor julga serem os mais relevantes, podem ser modelados de forma matemática a partir de

$$\lambda(V_{DC}, T_{vj}, h) = \underbrace{C_3 \cdot \exp\left(\frac{C_2}{C_1 - V_{DC}}\right)}_{(1)} \cdot \underbrace{\exp\left(\frac{25 - T_{vj}}{47,6}\right)}_{(2)} \cdot \underbrace{\exp\left(\frac{1 - \left(1 - \frac{h}{44300}\right)^{5,26}}{0,143}\right)}_{(3)}, \quad (83)$$

em que o multiplicando (1) diz respeito à dependência da tensão aplicada a ser bloqueada em volts, em condições nominais, ou seja, a $25^\circ C$ e ao nível do mar; o multiplicando (2) se refere à dependência em relação à temperatura de junção, sendo igual à unidade para

¹ Supernovas tratam-se da explosão de uma estrela. São as maiores explosões que ocorrem no espaço e podem ocorrer em sistemas estelares binários; onde uma estrela anã de carbono-oxigênio rouba matéria de uma outra estrela companheira, aquela acumula muita matéria e isto causa sua explosão, resultando em uma supernova. Podem ocorrer ainda no fim do ciclo de vida de uma estrela solitária, quando esta fica sem combustível nuclear, sua massa flui para seu núcleo, e este núcleo se tornando cada vez mais pesado, não suporta sua própria força gravitacional e colapsa na forma de uma grande explosão, ou seja, uma supernova (NASA, 2018).

uma temperatura ambiente de 25°C; já o multiplicando (3) concerne à dependência em relação à altitude (metros acima do nível do mar), onde tal termo é unitário para uma altitude igual a zero, ou seja, ao nível do mar. Deve-se ressaltar ainda que a Equação 83 só é válida para tensões V_{DC} acima do valor do coeficiente C_1 da mesma (GRIDS, 2019a).

Por inspeção da Equação (83) pode-se concluir que quanto maiores as temperaturas de junção, menores serão as taxas de falha e que, quanto maiores forem as altitudes onde os dispositivos forem operados, maiores serão as taxas de falha devido ao fenômeno de raios cósmicos. De forma conservadora, neste trabalho, serão adotados nos cálculos os valores de temperatura de junção de 25°C e altitude de 1000 metros acima do nível do mar.

3.4.2.2 NPC, H-NPC e ANPC

A metodologia para a definição do valor da tensão do *link* c.c. para as topologias 3-L-NPC, 3-L-ANPC e 5-L-H-NPC será a mesma, com o mesmo percentual de segurança, de forma a assegurar a operação apropriada do conversor frente a condições transitórias, além de suprir as quedas de tensão em impedâncias parasitas e, possivelmente, em filtros de saída; adotando o valor de 8%, como:

$$V_{dc,n} = 1,08 \times V_{dc,min}. \quad (84)$$

Para a determinação da tensão de bloqueio nominal ($V_{bv,n}$) dos dispositivos semicondutores a serem utilizados, será adotado o seguinte procedimento:

$$V_{bv} \geq \frac{V_{dc,n}}{L-1}, \quad (85)$$

em que L é o número de níveis do inversor. Buscando-se a melhor eficiência na utilização dos dispositivos.

3.4.3 Dimensionamento dos Dissipadores de Calor

Quanto aos dissipadores de calor e suas respectivas impedâncias térmicas, além da área de *chip*, os dissipadores são o outro grau de liberdade para a determinação da temperatura de junção dos dispositivos semicondutores. Neste estudo cada um dos módulos IGBTs serão dotados de um dissipador de calor individual, idênticos entre si, de forma a padronizá-los dentro do conversor. Neste sentido, utilizou-se a equação (86) para o cálculo dos valores de resistência térmica máxima admissível para cada um dos mesmos, como segue:

$$R_{th,h-a,max} = \frac{T_{c,max} - P_{perdas,IGBT} \cdot R_{c-h} - T_{amb}}{P_{perdas,tot}}, \quad (86)$$

em que $P_{perdas,disp}$, T_a e R_{c-h} , são as perdas do *chip* IGBT, média de temperatura ambiente do perfil de missão ambiental, resistência térmica entre *case* e *heatsink*, respectivamente. Foi considerado ainda $T_{c,max} = 80^\circ C$.

Posteriormente, após realizar o cálculo para cada um dos dissipadores do inversor, escolheu-se o valor mediano dos mesmos e este foi considerado como o valor máximo a ser utilizado para a escolha do dissipador comercial que atendesse a este requisito.

3.5 Conclusões

Do que se pode verificar até o presente momento do estudo realizado, percebe-se que inúmeras são as variáveis que atuam nestes sistemas e que precisam ser avaliadas do ponto de vista de se avaliar a viabilidade de utilização destas para a configuração proposta. Algumas das características apresentadas podem não apresentar consequências diferentes das que são conhecidas para a configuração tradicional de conversor. De qualquer modo, algumas parecem ser relevantes para a análise de viabilidade desta configuração alternativa, principalmente no que diz respeito à questão da diferença de perdas, e, conseqüentemente nas temperaturas de ponto quente nos dois tipos de tecnologia de capacitores estudados e suas possíveis consequências na questão da vida útil dos mesmos, principalmente do ponto de vista de umidade; a questão da diferença dos requisitos de energia armazenada em capacitores, a depender da estratégia de modulação utilizada, que possivelmente pode trazer resultados bem diferentes nas análises de confiabilidade destes; a questão dos requisitos de energia armazenada quando se compara a configuração tradicional que possui todo o banco em um único ponto, atendendo retificador e inversor, sob um determinado perfil de missão, e, do outro lado a configuração proposta, que possui bancos de capacitores servindo separadamente retificador e inversor, cada qual sob um determinado perfil de missão, tanto ambiental quanto do ponto de vista de operacional (tensões aplicadas e correntes que fluem pelos mesmos). O que pode interferir tanto na questão da confiabilidade quanto de custo.

Há que se considerar ainda a questão dos cabos, do ponto de vista de custo, haja visto que as estratégias modulares e não modulares apresentam necessidades bem diversas quanto à quantidade de cabos necessários para conexão entre retificador(es) e inversor(es), e, como consequência, diferentes necessidades de tensões aplicadas aos mesmos, que além da questão inerente às características de cada topologia, tem relação com a questão da utilização do *link* c.c. apresentada por cada estratégia de modulação, o que conduzirá a quantidade de cabos e seções destes bem diversas. O que irá interferir na escolha por uma topologia ou outra e uma estratégia de modulação ou outra, pela questão da viabilidade econômica de cada uma.

ANÁLISE DE CONFIABILIDADE: ESTUDO DE CASO

“Nothing in life is to be feared, it is only to be understood. Now is the time to understand more, so that we may fear less.” - Marie Curie

Neste capítulo, são descritos os procedimentos realizados com o objetivo de analisar e avaliar a vida útil dos dispositivos de potência e a confiabilidade da configuração alternativa de inversor de frequência proposta, em ambientes hostis; e escolher aqueles que apresentarem os melhores compromissos de confiabilidade, custo, *footprint*, potência instalada, entre outros. Para a realização destas análises foram utilizadas as técnicas descritas nos Capítulos 2 e 3.

4.1 Sistema de Guindaste de Mina Subterrânea

A mineração é uma das áreas da indústria à qual se tem a presença de sistemas de acionamento operando alimentados por meio de cabos longos, e, portanto, de interesse deste estudo.

Nesta subseção é mostrado o procedimento que será utilizado para a realização da avaliação da vida útil dos dispositivos de potência do conversor de um guindaste instalado em uma mina subterrânea de minério de ouro localizada na região sudeste, composto por dois *skips* que trafegam de forma alternada em um poço com profundidade aproximada de 900m, cuja fotografia é apresentada na Figura 94.

4.1.1 Descrição do Sistema

O sistema de guindaste analisado é do tipo tambor duplo, cujo *layout* é apresentado na Figura 95 e já foi estudado por (Ferreira et al., 2017; Ferreira et al., 2018; Ferreira, 2016; Ferreira et al., 2016), nos quais o sistema é apresentado. Considerando que o sistema é de alta



Figura 94 – Fotografia de um sistema de guindaste de uma mina subterrânea de ouro. Fonte: (Ferreira et al., 2018).

relevância para a indústria de mineração subterrânea, optou-se por realizar estudos adicionais sobre este sistema.

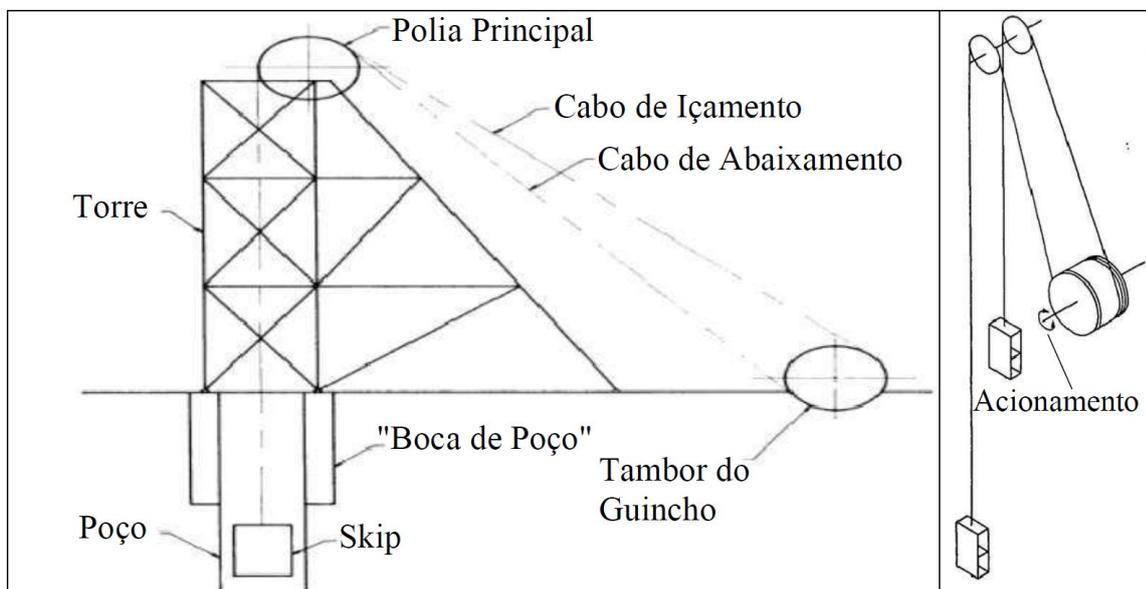


Figura 95 – Sistema típico de elevação do guindaste do tipo tambor duplo. Fonte: (Ferreira et al., 2017).

Como descrito em Ferreira (2016), na década de 80, o sistema foi inicialmente projetado para operar a uma velocidade máxima de 10 m/s, uma carga útil de 4,7 toneladas e por um motor de corrente contínua de 1000 kW, alimentado por um retificador totalmente controlado a tiristor. Com o passar do tempo e com a necessidade de aumento de produção, o sistema foi adaptado para operar com uma velocidade máxima de 12 m/s, e uma carga

útil de 7,2 toneladas. Para tal, atualmente o guindaste é acionado por um motor c.c. de 1400kW/900V, alimentado por um retificador totalmente controlado a tiristor. Na Figura, 96 é apresentado o *layout* elétrico do sistema objeto deste estudo.

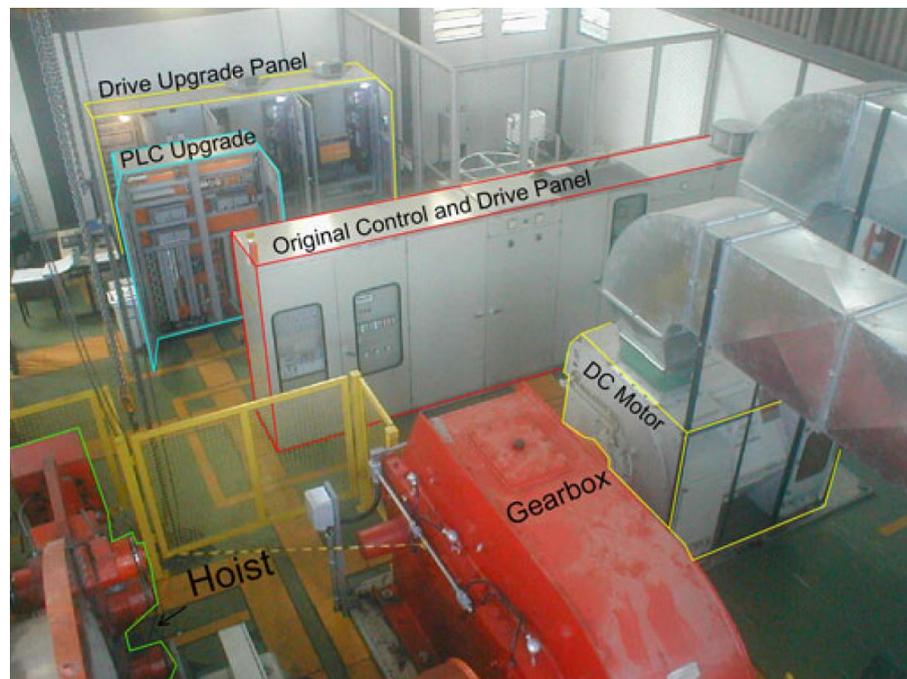


Figura 96 – *Layout* elétrico do sistema de guindaste de minério instalado. Fonte: (Ferreira et al., 2017).

Para a realização da análise de confiabilidade deste trabalho, considerou-se uma possível atualização do sistema, para um sistema c.a., de média tensão, utilizando um motor trifásico de indução, rotor gaiola. Apesar de não ser o caso do sistema real, como pode-se observar por meio da Figura 96, por se tratar de uma realidade em sistemas de mineração, considerou-se ainda, que o sistema seria alimentado por meio de cabos longos, o que justificaria a intenção de adoção da configuração alternativa proposta.

Considerou-se o modelo equivalente do motor de média tensão da linha HGF da fabricante *WEG*, cujos parâmetros são apresentados na Tabela 28. Os parâmetros do circuito equivalente do mesmo foram obtidos por meio de dados de placa (folha de dados do motor) e da metodologia apresentada em (SILVA, 2014; SILVA, 2015).

A seguir serão então dimensionados ou serão então realizadas as escolhas iniciais dos dispositivos de potência dos inversores, considerando as topologias definidas anteriormente e diversas estratégias de modulação, além de considerá-los com a utilização de capacitores eletrolíticos e de filme metalizado, cujos componentes ativos e passivos foram dimensionados por meio da metodologia descrita na Seção 3.4.

Tabela 28 – Parâmetros do motor de indução considerado para o guindaste.

Parâmetro	Valor
Potência Nominal	1400 kW / 1900 HP
Tensão Nominal de Linha	4160 V
Corrente Nominal	231 A
Frequência Nominal	60 Hz
Rotação Nominal	1792 rpm
Fator de Potência Nominal	0,87
Rendimento Nominal	0,967
I_p/I_n	7,2
Corrente a Vazio	76,4 A
Conjugado Nominal (C_n)	7465 Nm
Conjugado de Partida	0,80· C_n
Conjugado Máximo	2,60· C_n
R_s	467,97 mΩ
L_s	1,38 mH
L_r	2,07mH
L_m	82,26 mH
R_r	155,99 mΩ
J	29,43 kgm ²

4.1.2 Dimensionamento/Escolha Inicial dos Dispositivos de Potência

Neste estudo de caso, será considerado um inversor com as características apresentadas na Tabela 29 mostrada na sequência.

Tabela 29 – Dados nominais para os inversores analisados.

Potência de Saída Nominal (S_{nout}) [MVA]	1,65
Tensão de Saída de Linha Nominal ($v_{l-l,rms}$) [kV]	4,16
Frequência de Operação Nominal [Hz]	60
Tensão Mínima do <i>link</i> c.c. ($V_{cc,min}$) [V]	5883
Tensão Nominal do <i>link</i> c.c. ($V_{dc,n}$) [V]	6354
Frequência de Portadora (f_c) [Hz]	720
Tipo de Controle de Velocidade	IRFOC*

*IRFOC: Controle Orientado Indireto pelo Fluxo de Rotor

No que diz respeito à frequência de portadora, para as estratégias de modulação que a utilizam, escolheu-se o valor de 720 Hz, que é próximo aos valores comercialmente utilizados pelas fabricantes EATON e WEG em alguns de seus conversores. A fabricante EATON, em seus conversores de modelo SC9000EP, com a topologia 3L-NPC utiliza a frequência de 600 Hz (EATON, 2016).

4.1.2.1 Capacitores Candidatos

Quanto aos capacitores, na Tabela 30 são apresentadas as características técnicas de 12 capacitores comerciais, de diversos fabricantes, sendo 6 capacitores eletrolíticos de alumí-

nio (CEA) e 6 capacitores de filme metalizado (CFM) que serão utilizados nos dimensionamentos.

Tabela 30 – Capacitores comerciais candidatos a capacitores do link c.c durante o processo de dimensionamento.

	Modelo do Capacitor	Tipo	Capac. (mF)	Vol. (L)	V_{nom} (kV)	R_{th-ca} ($^{\circ}C/W$)	ESR_{LF} (m Ω)	ESR_{HF} (m Ω)	T_{hot} ($^{\circ}C$)	$Vida_{nom}$ (kh)
CEA1	KEMET PEH200ZZ4560M	Eletr.	5,60	1,4	0,50	1,98	31	14	85	29
CEA2	TDK B437*0E8688M6##	Eletr.	6,80	1,25	0,60	1,98	14	6,3	85	8
CEA3	Cornell CDE 550C502T450FF2D	Eletr.	5,00	0,4	0,45	2,56	14	9	85	15
CEA4	TDK B437*3A6478M6##	Eletr.	4,70	0,92	0,50	2,56	22	10	85	12
CEA5	Cornell 550C843T500FG2D	Eletr.	8,40	1,37	0,50	1,98	8,3	6,6	105	15
CEA6	Cornell 550C113T400FG2D	Eletr.	11,0	1,36	0,40	1,98	5,4	4,3	105	15
CFM7	Cornell CDE 945U501K601DMI	Filme	0,50	0,38	0,60	2,99	10	7	85	28
CFM8	Cornell 945U161K102DMI	Filme	0,16	0,73	1,00	2,99	8	8	85	28
CFM9	TDK B25680B2257K803*	Filme	0,25	3,65	2,80	1,40	2,6	2,6	70	100
CFM10	TDK B25620B1607K983	Filme	0,60	3,71	2,00	1,40	2,2	2,2	75	100
CFM11	TDK B25620B0308K883	Filme	3,00	3,71	0,90	1,40	1,2	1,2	75	100
CFM12	TDK B25620C0408K703	Filme	4,00	3,71	0,70	1,40	1,1	1,1	75	100

Fonte: (DUBILIER, 2019; ELECTRONICS, 2019b; DUBILIER, 20–b; ELECTRONICS, 2021; KEMET, 2021; DUBILIER, 20–a)

Para o dimensionamento, utilizou-se como capacitores candidatos, os 12 capacitores comerciais apresentados na Tabela 30, sendo 6 capacitores eletrolíticos de alumínio (CEA) e 6 capacitores de filme metalizado (CFM) e a metodologia descrita na Subseção 3.4.1.

As Tabelas 31 a 33 mostram as características finais de cada um dos bancos de capacitores dimensionados para o *link* c.c. do inversor para as topologias 3L-NPC, 3L-ANPC e 5L-H-NPC, respectivamente.

Tabela 31 – Capacitores dimensionados para o inversor 3L-NPC.

Estratégia de Modulação	Capacitor	$V_{R_{m\acute{a}x}}$ (%)	$\Delta T_{m\acute{a}x}$ $^{\circ}C$	N $^{\circ}$ de Cap. em Paralelo	N $^{\circ}$ de Cap. em Série	Total de Cap.	Volume Total (L)	C_{eq} (mF)	ESR LF (m Ω)	ESR HF (m Ω)
PD-PWM	CEA1	2,41	21,89	5	9	90	126,00	3,11	55,80	11,88
PD-PWM	CEA2	1,46	20,03	3	7	42	52,50	2,91	32,67	7,00
PD-PWM	CEA3	2,68	12,72	6	10	120	48,00	3,00	29,17	6,33
PD-PWM	CEA4	2,56	15,98	6	9	108	99,36	3,13	33,00	7,05
PD-PWM	CEA5	1,66	28,96	3	9	54	73,98	2,80	49,80	10,80
PD-PWM	CEA6	2,16	17,55	3	11	66	89,76	3,00	39,23	8,80
PD-PWM	CFM7	2,96	0,17	38	7	532	201,10	2,71	1,29	1,29
PD-PWM	CFM8	2,99	0,05	84	5	840	613,20	2,69	0,54	0,54
PD-PWM	CFM9	2,92	0,09	22	2	88	321,20	2,75	0,24	0,24
PD-PWM	CFM10	2,87	0,22	14	3	84	311,64	2,80	0,54	0,54
PD-PWM	CFM11	2,50	0,88	5	5	50	185,50	3,00	1,40	1,40
PD-PWM	CFM12	2,41	0,88	5	6	60	222,60	3,33	1,56	1,56
SVM	CEA1	1,72	27,67	4	9	72	100,80	2,49	69,75	14,85
SVM	CEA2	1,47	22,22	3	7	42	52,50	2,91	32,67	7,00
SVM	CEA3	2,43	12,11	5	10	100	40,00	2,50	35,00	7,60
SVM	CEA4	2,49	17,58	5	9	90	82,80	2,61	39,60	8,46
SVM	CEA5	1,76	30,50	3	9	54	73,98	2,80	49,80	10,80
SVM	CEA6	2,02	15,93	3	11	66	89,76	3,00	39,23	8,80
SVM	CFM7	2,94	0,19	31	7	434	164,05	2,21	1,58	1,58
SVM	CFM8	2,96	0,05	69	5	690	503,70	2,21	0,65	0,65
SVM	CFM9	2,89	0,10	18	2	72	262,80	2,25	0,29	0,29
SVM	CFM10	2,76	0,24	11	3	66	244,86	2,20	0,68	0,68
SVM	CFM11	2,53	1,00	4	5	40	148,40	2,40	1,75	1,75
SVM	CFM12	2,28	0,92	4	6	48	178,08	2,67	1,95	1,95

Neste ponto vale ressaltar que a partir dos dados de massa constantes nas *datasheets* dos fabricantes, de cada um dos 12 capacitores candidatos apresentados na Tabela 30, e de um calor específico total equivalente, que foi arbitrado pelo projetista, obteve-se as capaci-

Tabela 32 – Capacitores dimensionados para o inversor 3L-ANPC.

Estratégia de Modulação	Capacitor	$V_{R_{máx}}$ (%)	$\Delta T_{máx}$ °C	N° de Cap. em Paralelo	N° de Cap. em Série	Total de Cap.	Volume Total (L)	C_{eq} (mF)	ESR LF (mΩ)	ESR HF (mΩ)
PWM-1	CEA1	2,43	22,92	5	9	90	126	3,11	55,80	11,88
PWM-1	CEA2	1,29	20,81	3	7	42	52,50	2,91	32,67	7,00
PWM-1	CEA3	2,53	11,63	6	10	120	48,00	3,00	29,17	6,33
PWM-1	CEA4	2,60	16,54	6	9	108	99,36	3,13	33,00	7,05
PWM-1	CEA5	1,53	30,00	3	9	54	73,98	2,80	49,80	10,80
PWM-1	CEA6	2,16	18,55	3	11	66	89,76	3,00	39,23	8,80
PWM-1	CFM7	2,93	0,17	39	7	546	206,39	2,79	1,26	1,26
PWM-1	CFM8	2,97	0,04	86	5	860	627,80	2,75	0,52	0,52
PWM-1	CFM9	2,97	0,09	22	2	88	321,20	2,75	0,24	0,24
PWM-1	CFM10	2,91	0,22	14	3	84	311,64	2,80	0,54	0,54
PWM-1	CFM11	2,53	0,89	5	5	50	185,50	3,00	1,40	1,40
PWM-1	CFM12	2,45	0,89	5	6	60	222,60	3,33	1,56	1,56
PWM-2	CEA1	2,43	22,92	5	9	90	126,00	3,11	55,80	11,88
PWM-2	CEA2	1,29	20,81	3	7	42	52,50	2,91	32,67	7,00
PWM-2	CEA3	2,53	11,63	6	10	120	48,00	3,00	29,17	6,33
PWM-2	CEA4	2,60	16,54	6	9	108	99,36	3,13	33,00	7,05
PWM-2	CEA5	1,53	30,01	3	9	54	73,98	2,80	49,80	10,80
PWM-2	CEA6	2,16	18,55	3	11	66	89,76	3,00	39,23	8,80
PWM-2	CFM7	2,93	0,17	39	7	546	206,39	2,79	1,26	1,26
PWM-2	CFM8	2,97	0,04	86	5	860	627,80	2,75	0,52	0,52
PWM-2	CFM9	2,97	0,09	22	2	88	321,20	2,75	0,24	0,24
PWM-2	CFM10	2,91	0,22	14	3	84	311,64	2,80	0,54	0,54
PWM-2	CFM11	2,53	0,89	5	5	50	185,50	3,00	1,40	1,40
PWM-2	CFM12	2,45	0,89	5	6	60	222,60	3,33	1,56	1,56
PWM-3	CEA1	0,97	26,33	4	9	72	100,80	2,49	69,75	14,85
PWM-3	CEA2	0,82	21,15	3	7	42	52,50	2,91	32,67	7,00
PWM-3	CEA3	2,41	15,00	5	10	100	40,00	2,50	35,00	7,60
PWM-3	CEA4	2,62	25,45	4	9	72	66,24	2,09	49,50	10,58
PWM-3	CEA5	2,15	30,57	3	9	54	73,98	2,80	49,80	10,80
PWM-3	CEA6	2,01	19,78	3	11	66	89,76	3,00	39,23	8,80
PWM-3	CFM7	2,91	0,29	29	7	406	153,47	2,07	1,69	1,69
PWM-3	CFM8	2,99	0,08	63	5	630	459,90	2,02	0,71	0,71
PWM-3	CFM9	2,83	0,15	17	2	68	248,20	2,13	0,31	0,31
PWM-3	CFM10	2,74	0,34	11	3	66	244,86	2,20	0,68	0,68
PWM-3	CFM11	2,28	1,35	4	5	40	148,40	2,40	1,75	1,75
PWM-3	CFM12	2,26	1,32	4	6	48	178,08	2,67	1,95	1,95

tâncias térmicas de cada um dos capacitores candidatos, as quais foram consideradas nas simulações eletrotérmicas.

4.1.2.2 IGBTs e Dissipadores de Calor Utilizados

Inicialmente, quanto aos dissipadores de calor, foram utilizados dissipadores de calor em alumínio, refrigerados a ar e com ventilação forçada, da fabricante *Semikron*, por meio de seus modelos P3 e P16, mostrados na Tabela 34 e por meio da metodologia apresentada na subseção 3.4.3.

Neste estudo, cada um dos módulos IGBTs será dotado de um dissipador de calor individual, todos indênticos, de forma a padronizá-los dentro do conversor. As resistências térmicas máximas dos mesmos foram calculadas com base nas perdas envolvidas, média de temperatura ambiente do perfil de missão ambiental, resistência térmica entre case e *heat-sink*, e $T_{c,max} = 80^{\circ}\text{C}$.

Para cada um dos modelos de resistência térmica, para o cálculo das capacitâncias térmicas dos mesmos e que foram utilizadas no modelo eletrotérmico, utilizou-se as informações de *datasheet* do fabricante de comprimento e densidade linear de cada um dos modelos uti-

Tabela 33 – Capacitores dimensionados para o inversor 5L-H-NPC.

Estratégia de Modulação	Capacitor	$V_{R_{m\acute{a}x}}$ (%)	$\Delta T_{m\acute{a}x}$ °C	N° de Cap. em Paralelo	N° de Cap. em Série	Total de Cap.	Volume Total (L)	C_{eq} (mF)	ESR LF (mΩ)	ESR HF (mΩ)
PD-PWM	CEA1	2,77	10,14	11	5	110	462,00	12,32	14,09	3,00
PD-PWM	CEA2	2,66	9,86	7	4	168	210,00	11,90	8,00	1,71
PD-PWM	CEA3	2,84	6,22	12	5	360	144,00	12,00	7,29	1,58
PD-PWM	CEA4	2,79	6,66	13	5	390	358,80	12,22	8,46	1,81
PD-PWM	CEA5	2,69	11,69	7	5	210	287,70	11,76	11,86	2,57
PD-PWM	CEA6	2,66	8,65	7	6	252	342,72	12,83	9,17	2,06
PD-PWM	CFM7	2,97	0,05	92	4	2208	834,62	11,50	0,30	0,30
PD-PWM	CFM8	2,99	0,01	214	3	3852	2811,96	11,41	0,13	0,13
PD-PWM	CFM9	2,97	0,04	46	1	276	1007,40	11,50	0,06	0,06
PD-PWM	CFM10	2,99	0,05	38	2	456	1691,76	11,40	0,13	0,13
PD-PWM	CFM11	2,84	0,28	12	3	216	801,36	12,00	0,35	0,35
PD-PWM	CFM12	2,84	0,47	9	3	162	601,02	12,00	0,43	0,43
POD-PWM	CEA1	2,93	10,95	11	5	330	462,00	12,32	14,09	3,00
POD-PWM	CEA2	2,66	9,35	8	4	192	240,00	13,60	7,00	1,50
POD-PWM	CEA3	2,78	5,72	13	5	390	156,00	13,00	6,73	1,46
POD-PWM	CEA4	2,96	7,19	13	5	390	358,80	12,22	8,46	1,81
POD-PWM	CEA5	2,69	11,08	8	5	240	328,80	13,44	10,38	2,25
POD-PWM	CEA6	2,59	8,19	7	6	252	342,72	12,83	9,17	2,06
POD-PWM	CFM7	2,98	0,05	97	4	2328	879,98	12,13	0,29	0,29
POD-PWM	CFM8	3,00	0,01	226	3	4068	2969,64	12,05	0,12	0,12
POD-PWM	CFM9	2,95	0,03	49	1	294	1073,10	12,25	0,05	0,05
POD-PWM	CFM10	2,94	0,05	41	2	492	1825,32	12,30	0,12	0,12
POD-PWM	CFM11	2,78	0,26	13	3	234	868,14	13,00	0,32	0,32
POD-PWM	CFM12	2,71	0,41	10	3	180	667,80	13,33	0,39	0,39
PS-PWM	CEA1	2,83	11,53	12	5	360	504,00	13,44	12,92	2,75
PS-PWM	CEA2	2,80	11,72	8	4	192	240,00	13,60	7,00	1,50
PS-PWM	CEA3	2,93	7,17	13	5	390	156,00	13,00	6,73	1,46
PS-PWM	CEA4	2,89	7,77	14	5	420	386,40	13,16	7,86	1,68
PS-PWM	CEA5	2,83	13,90	8	5	240	328,80	13,44	10,38	2,25
PS-PWM	CEA6	2,67	9,78	7	6	252	342,72	12,83	9,17	2,06
PS-PWM	CFM7	2,98	0,06	102	4	2448	925,34	12,75	0,27	0,27
PS-PWM	CFM8	3,00	0,01	238	3	4284	3127,32	12,69	0,11	0,11
PS-PWM	CFM9	2,98	0,04	51	1	306	1116,90	12,75	0,05	0,05
PS-PWM	CFM10	2,95	0,06	43	2	516	1914,36	12,90	0,12	0,12
PS-PWM	CFM11	2,93	0,35	13	3	234	868,14	13,00	0,32	0,32
PS-PWM	CFM12	2,85	0,55	10	3	180	667,80	13,33	0,39	0,39

lizados, além dos dados de calor específico do alumínio, o que possibilitou a obtenção dos valores apresentados na Tabela 34.

Posteriormente, após realizar o cálculo para cada dissipador do inversor, escolheu-se o valor mediano dos mesmos e este foi considerado como o valor máximo a ser utilizado para a escolha do dissipador comercial que atendesse a este requisito, além de considerar os requisitos dimensionais dos dissipadores e respectivos módulos IGBTs que os receberiam. A Tabela 34 mostra os dissipadores considerados a serem utilizados neste estudo.

Tabela 34 – Modelos de dissipadores de calor candidatos, da fabricante *Semikron*.

Modelo	$R_{th,h-a}[K/W]$	Ventilador	Comprimento (mm)	Largura (mm)	Densidade Linear kg/m	Massa kg	$C_{th,h-a}[J/K]$
P 3/180	0,132	SKF 3-230-01	180	125	17,6	3,1	2855
	0,120						
	0,108						
P 3 300	0,0847		300			5,3	4882
P 16/170	0,050		170			4,0	3684
P 16/200	0,046	SKF 16B-230-01	200	215	23,5	4,7	4329
	0,040						
	0,039						
	0,038						
	0,033						
P 16/300	0,036		300			5,3	4882
	0,024						

Dando sequência e partindo para os módulos IGBTs utilizados na análise conduzida, utilizou-se a metodologia apresentada na subseção 3.4.2, em que, do ponto de vista de tensão nominal, foram escolhidos os dispositivos semicondutores calculando-se as tensões de bloqueio às quais estes interruptores controlados estariam sujeitos e respectivas tensões máximas aplicáveis aos dispositivos semicondutores que ainda garantiriam a estabilidade c.c. (100 FIT @ $T_{vj} = 25^\circ\text{C}$), cujos valores foram obtidos em *datasheet* do fabricante utilizado como referência. No que diz respeito às correntes nominais dos dispositivos selecionados, foram escolhidos, para cada uma das topologias, dispositivos de 3 correntes nominais distintas, de forma a alcançar, ao final da análise, aquele(s) que trariam uma solução otimizada para o estudo de caso em questão.

Considerando que serão analisadas três topologias, em que duas delas (3L-NPC e 3L-ANPC) possuem três níveis na tensão de saída de fase e uma terceira (5L-H-NPC), que possui 5 níveis na tensão de saída de fase, o que impacta nas tensões de bloqueio que os interruptores controlados estão sujeitos em cada uma destes dois conjuntos de topologias, na Tabela 35 são apresentados os módulos IGBTs utilizados nas topologias 3L-NPC e 3L-ANPC e na Tabela 36 são apresentados os módulos IGBTs utilizados na topologia 5L-H-NPC.

Tabela 35 – Dispositivos semicondutores utilizados nos inversores 3L-NPC e 3L-ANPC.

Dispositivo	Modelo	Fabricante	V_{bv} [V]	V_{CES} [V]	$V_{CE(D)}$ [V] ¹	f_u
IGBT	FZ400R65KE3	<i>Infineon</i>	3177	6500	3800	0,84
IGBT	FZ600R65KE3	<i>Infineon</i>	3177	6500	3800	0,84
IGBT	FZ750R65KE3	<i>Infineon</i>	3177	6500	3800	0,84

Fonte: (INFINEON, 2021a; INFINEON, 2021b; INFINEON, 2021c)

Tabela 36 – Dispositivos semicondutores utilizados no inversor 5L-H-NPC.

Dispositivo	Modelo	Fabricante	V_{bv} [V]	V_{CES} [V]	$V_{CE(D)}$ [V] ¹	f_u
IGBT	FF450R33T3E3	<i>Infineon</i>	1588	3300	2100	0,75
IGBT	FZ825R33HE4D	<i>Infineon</i>	1588	3300	2100	0,75
IGBT	FZ1200R33HE3	<i>Infineon</i>	1588	3300	2100	0,75

Fonte: (INFINEON, 2022a; INFINEON, 2022c; INFINEON, 2022b)

Isso posto, neste momento já estão definidas as características técnicas dos inversores e motor de indução considerados; os dispositivos interruptores controlados, capacitores e dissipadores de calor que serão utilizados no estudo e suas respectivas características técnicas, além da metodologia utilizada no dimensionamento e seleção dos mesmos. Na sequência, será caracterizado o perfil de missão do sistema, seja do ponto de vista de carga motriz, seja do ponto de vista do perfil ambiental.

¹ Tensão entre coletor e emissor para $T_{vj} = 25^\circ\text{C}$ e 100 FIT, onde há uma estabilidade c.c. de longo termo, em que há tolerância a falhas acidentais devido a raios cósmicos.

4.1.3 Perfis de Missão dos Dispositivos de Potência

O perfil de missão do sistema ou ciclo de carga, foi obtido por meio dos dados medidos no sistema atual, mostrado na Figura 97, em que o *skip* carregado inicia o ciclo no fundo do poço.

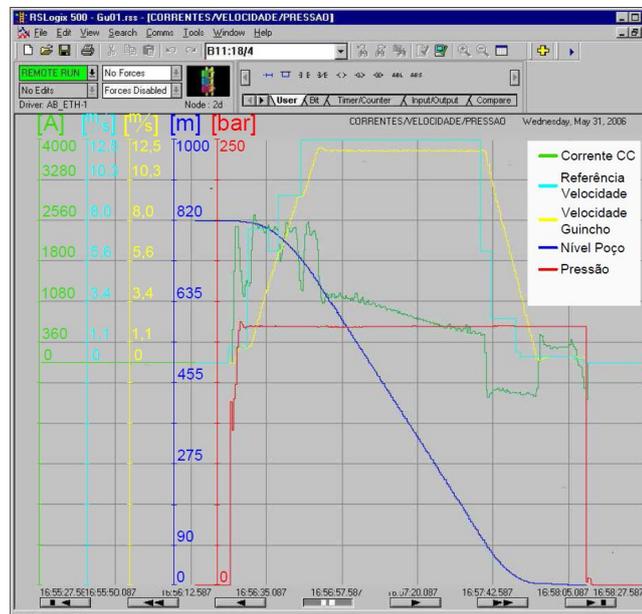


Figura 97 – Variáveis medidas em um ciclo de carga do guindaste. Fonte: (Ferreira et al., 2018).

Como pode ser observado na Figura 98, o *skip* inicia o ciclo no fundo do poço, acelera por aproximadamente 23 segundos, se mantém em velocidade máxima por aproximadamente 47 segundos e desacelera por aproximadamente 33 segundos, até parar completamente, criando um ciclo de aproximadamente 135 segundos. Posteriormente, nas Figuras 99 e 100, são apresentados o ciclo de torque de carga e potência do motor de saída do guindaste.

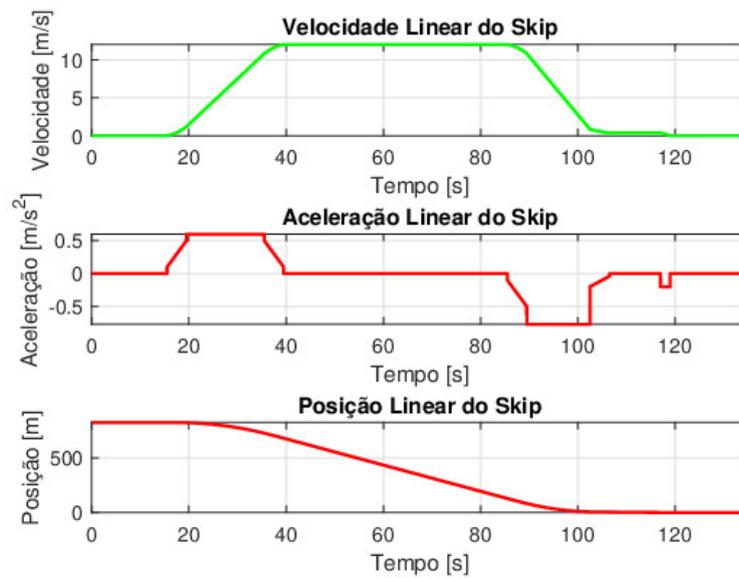


Figura 98 – Aceleração, velocidade e posição linear do *skip* do guindaste durante o ciclo de carga adotado.

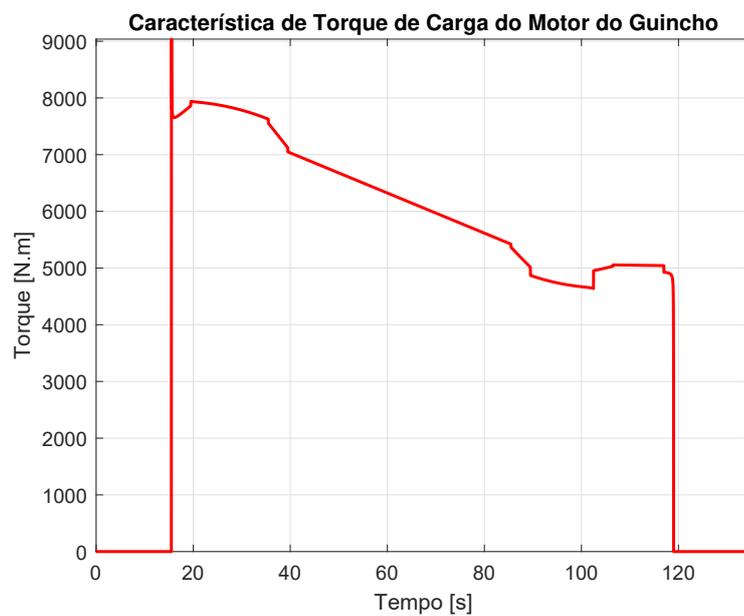


Figura 99 – Torque de carga do *skip* do guindaste durante o ciclo de carga adotado.

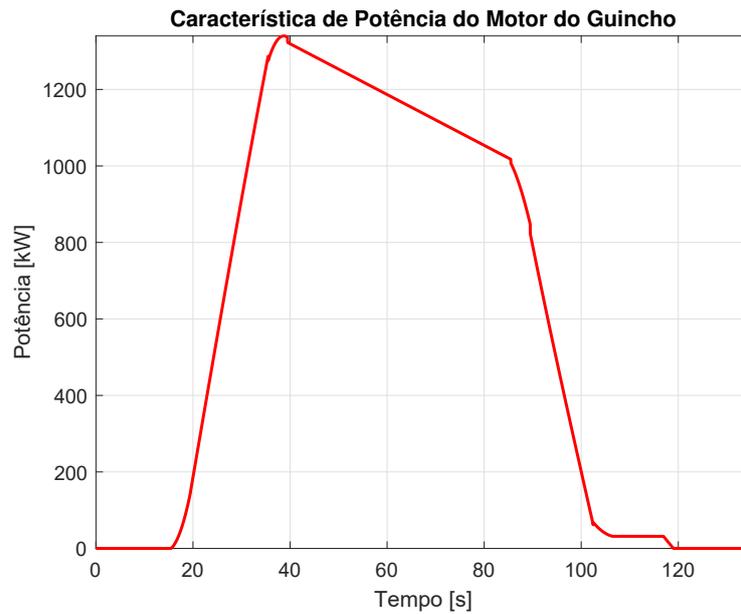


Figura 100 – Potência de saída do motor do guindaste durante o ciclo de carga adotado.

Quanto às características de temperatura e umidade relativa ambiente, estas foram obtidas a partir de dados meteorológicos obtidos em bancos de dados disponibilizados na internet (SODA, 2021), os quais foram utilizados como base para as análises de confiabilidade dos dispositivos de potência dos inversores em estudo.

As Figuras 101 - 104 apresentam as características de temperatura e umidade relativa de cidades localizadas em diversas regiões do país (sudeste, nordeste, centro-oeste e sul), pelo período de um ano, com período de amostragem de 15 minutos.

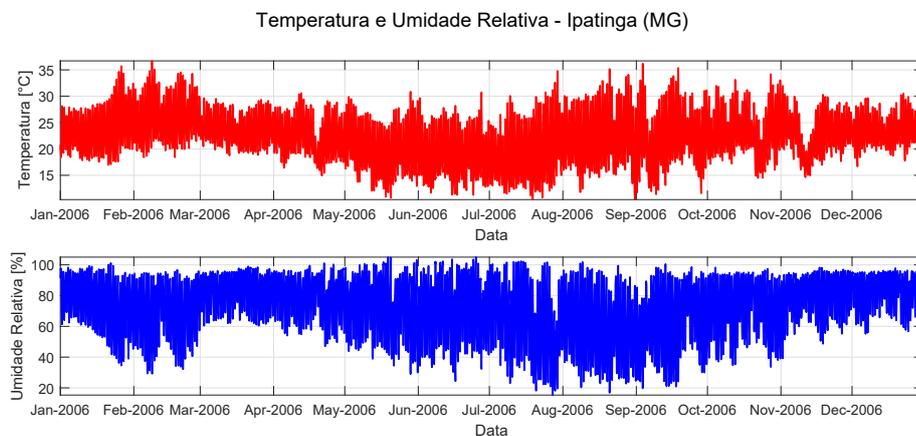


Figura 101 – Dados meteorológicos com características de temperatura e umidade relativa ambiente da cidade de Ipatinga (MG).

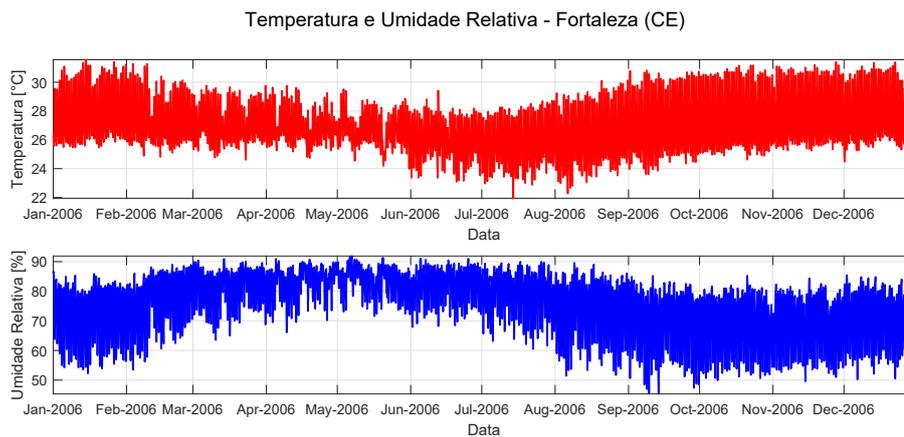


Figura 102 – Dados meteorológicos com características de temperatura e umidade relativa ambiente da cidade de Fortaleza (CE).

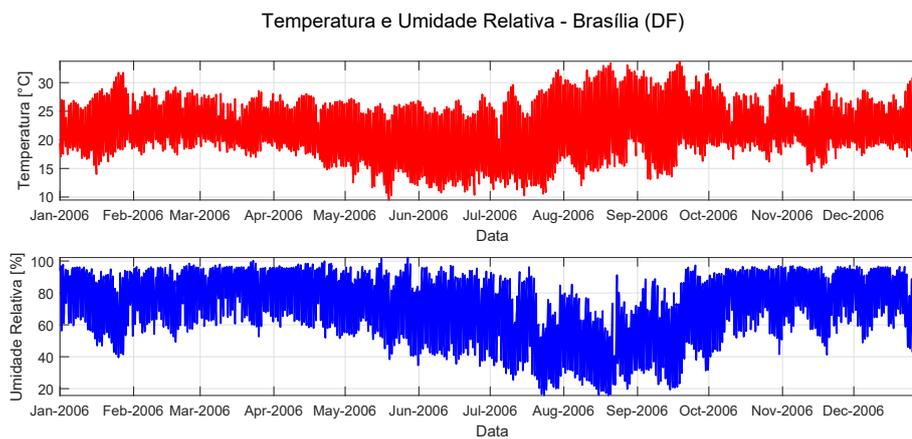


Figura 103 – Dados meteorológicos com características de temperatura e umidade relativa ambiente da cidade de Brasília (DF).

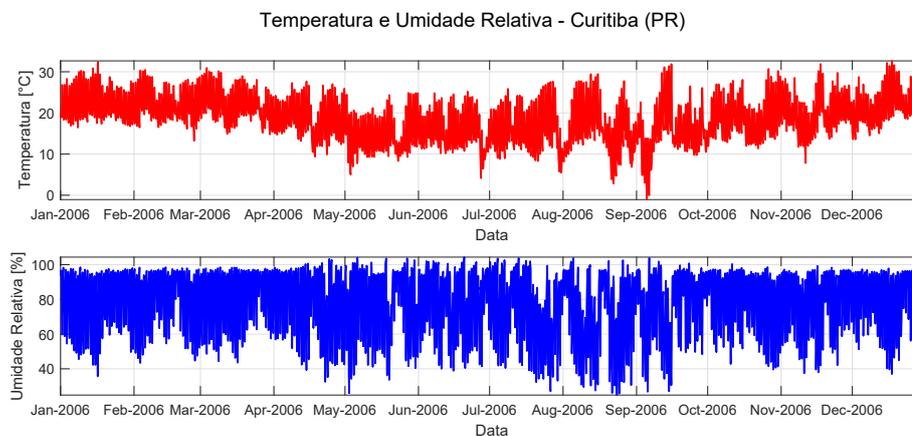


Figura 104 – Dados meteorológicos com características de temperatura e umidade relativa ambiente da cidade de Curitiba (PR).

A partir da análise dos dados meteorológicos acima, verificou-se que Curitiba (PR) apresentou uma temperatura e umidade relativa média anual de $18,3^{\circ}\text{C}$ e 78,5%; Brasília (DF) com $21,5^{\circ}\text{C}$ e 72,4%; Ipatinga (MG) com $22,2^{\circ}\text{C}$ e 73,0% e Fortaleza (CE) com $26,9^{\circ}\text{C}$ e 76,1%.

Desta forma, como neste trabalho será considerado o estressor temperatura nos modelos de vida, optou-se por adotar o perfil de missão ambiental de Fortaleza (CE), pois, dentre os perfis analisados, foi o que apresentou a maior média de temperatura anual.

Caso o estressor umidade fosse analisado, também seria interessante considerar o perfil ambiental de Curitiba (PR), o qual apresentou a maior média anual de umidade relativa e o perfil de Fortaleza (CE), que apresentou uma grande variação de umidade relativa ao longo do ano, alcançando valores superiores a 90% em alguns meses do ano.

Apresentados os perfis de missão da carga e ambiental, procedeu-se para a determinação do perfil de missão dos dispositivos de potência sob análise, em função dos perfis anteriormente apresentados e a consequente avaliação de confiabilidade dos mesmos.

4.1.4 Confiabilidade e Avaliação de Vida Útil dos Capacitores do *link* c.c.

Nesta subseção, tem-se como objetivo realizar a avaliação de confiabilidade e vida útil dos capacitores do *link* c.c. dos inversores multiníveis analisados, sob o ponto de vista do estressor temperatura. Inicialmente, nas Tabelas 37 e 38 são apresentados os casos a serem estudados neste trabalho.

A Figura 105 apresenta um fluxograma que ilustra os passos seguidos desde os perfis ambientais e do sistema até a obtenção das figuras de mérito de confiabilidade, detalhados na sequência.

Por não se possuir dados de medição do local em questão, utilizou-se diretamente o perfil apresentado na Figura 102, local que apresentou a maior média de temperatura ambiente dentre as apresentadas anteriormente. Em seguida, o perfil de missão de carga acionada, juntamente com o perfil da missão ambiental foram necessários. Estes perfis são mostrados nas Figuras 100 e 102.

Inicialmente é importante ressaltar que simular o modelo dinâmico do motor de indução simultaneamente com sua estratégia de controle, estratégia de modulação, banco de capacitores, comutação dos interruptores controlados e modelo térmico dos capacitores para um ano seria um processo extremamente demorado do ponto de vista da carga computacional, se não impraticável. Diante disso, estas simulações foram divididas em etapas.

Com relação aos modelos ESR, o método $ESR(f, T_{Cap})$, apresentado em Lenz et al. (2019) é o método mais realista e exigente, pois corrige o valor de ESR para cada frequência harmônica de corrente de *ripple* e temperatura de ponto quente do capacitor; de forma que este valor corrigido é que será utilizado no cálculo das perdas para estimar a temperatura dos capacitores. Apesar de ser computacionalmente mais exigente, este método apresenta os melhores resultados de estimação (LENZ et al., 2019).

Tabela 37 – Casos que serão considerados para o estudo, utilizando capacitores eletrolíticos de alumínio CEA.

Caso	Núm. do Cap.	Cap. em Série	Cap.s em Paralelo	Topologia	Estratégia
C1	CEA1	9	5	3L-ANPC	PWM-1
C2	CEA2	7	3		
C3	CEA3	10	6		
C4	CEA4	9	6		
C5	CEA5	9	3		
C6	CEA6	11	3		
C7	CEA1	9	5		
C8	CEA2	7	3		
C9	CEA3	10	6		
C10	CEA4	9	6		
C11	CEA5	9	3		
C12	CEA6	11	3		
C13	CEA1	9	4		
C14	CEA2	7	3		
C15	CEA3	10	5		
C16	CEA4	9	4		
C17	CEA5	9	3		
C18	CEA6	11	3		
C19	CEA1	9	5	3L-NPC	PDPWM
C20	CEA2	7	3		
C21	CEA3	10	6		
C22	CEA4	9	6		
C23	CEA5	9	3		
C24	CEA6	11	3		
C25	CEA1	9	5		
C26	CEA2	7	3		
C27	CEA3	10	6		
C28	CEA4	9	6		
C29	CEA5	9	4		
C30	CEA6	11	3		
C31	CEA1	5	11	5L-HNPC	PDPWM
C32	CEA2	4	7		
C33	CEA3	5	12		
C34	CEA4	5	13		
C35	CEA5	5	7		
C36	CEA6	6	7		
C37	CEA1	5	11		
C38	CEA2	4	8		
C39	CEA3	5	13		
C40	CEA4	5	13		
C41	CEA5	5	8		
C42	CEA6	6	7		
C43	CEA1	5	12		
C44	CEA2	4	8		
C45	CEA3	5	13		
C46	CEA4	5	14		
C47	CEA5	5	8		
C48	CEA6	6	7		
					PSPWM

Considerando estes fatos, apesar do aumento dos esforços computacionais e em benefício da precisão da estimativa dos estresses térmicos aos quais os capacitores estariam sujeitos, este foi o método aplicado. Este estudo considerou os primeiros cem harmônicos da corrente de *ripple* dos capacitores, tendo sido a frequência da rede considerada como a frequência fundamental; de forma que esta ainda é suficientemente distante da frequência de ressonância dos capacitores e em uma faixa de frequência em que as autoindutâncias dos mesmos ainda não possuem valores relevantes.

Tabela 38 – Casos que serão considerados para o estudo, utilizando capacitores de filme metalizado CFM.

Caso	Núm. do Cap.	Cap. em Série	Cap. em Paralelo	Topologia	Estratégia
C49	CFM7	7	39	3L-ANPC	PWM-1
C50	CFM8	5	86		
C51	CFM9	2	22		
C52	CFM10	3	14		
C53	CFM11	5	5		
C54	CFM12	6	5		
C55	CFM7	7	39		
C56	CFM8	5	86		
C57	CFM9	2	22		
C58	CFM10	3	14		
C59	CFM11	5	5		
C60	CFM12	6	5		
C61	CFM7	7	29		
C62	CFM8	5	63		
C63	CFM9	2	17		
C64	CFM10	3	11		
C65	CFM11	5	4		
C66	CFM12	6	4		
C67	CFM7	7	38	3L-NPC	PDPWM
C68	CFM8	5	84		
C69	CFM9	2	22		
C70	CFM10	3	14		
C71	CFM11	5	5		
C72	CFM12	6	5		
C73	CFM7	7	40		
C74	CFM8	5	89		
C75	CFM9	2	24		
C76	CFM10	3	15		
C77	CFM11	5	5		
C78	CFM12	6	5		
C79	CFM7	4	92	5L-HNPC	PDPWM
C80	CFM8	3	214		
C81	CFM9	1	46		
C82	CFM10	2	38		
C83	CFM11	3	12		
C84	CFM12	3	9		
C85	CFM7	4	97		
C86	CFM8	3	226		
C87	CFM9	1	49		
C88	CFM10	2	41		
C89	CFM11	3	13		
C90	CFM12	3	10		
C91	CFM7	4	102		
C92	CFM8	3	238		
C93	CFM9	1	51		
C94	CFM10	2	43		
C95	CFM11	3	13		
C96	CFM12	3	10		
					PSPWM

Para a implementação desta metodologia, para cada um dos capacitores candidatos, foi necessário implementar LUTs que correlacionavam os valores de temperatura de ponto quente e harmônicas da frequência da corrente de *ripple* fluindo pela ESR, cujo valor era desejado, por meio de curvas de fatores que corrigem os valores de ESR nominais (para uma determinada temperatura e frequência), disponibilizadas em *datasheet* dos fabricantes, como mostrado nas Figuras 106 e 107. Os valores intermediários às curvas foram interpolados no



Figura 105 – Fluxograma do estudo de confiabilidade e tempo de vida útil dos capacitores do *link* c.c. dos inversores analisados.

próprio ambiente de simulação.

Na sequência, de posse das LUTs das ESRs dos capacitores, procedeu-se às simulações com o modelo dinâmico do motor de indução, em que o Controle Vetorial com Orientação Indireta de Campo pelo Fluxo de Rotor (IRFOC) e as diversas topologias e estratégias de modulação estudadas foram aplicadas para obter as *Look-Up Tables* (LUTs) de perdas e tensão nos capacitores.

No que diz respeito à implementação do IRFOC, o ajuste dos ganhos dos compensadores PI das malhas de regulação de velocidade e correntes de eixo d e q se deram conforme procedimento apresentado em Silva (2015).

Vale ressaltar que as simulações com o modelo dinâmico do motor de indução para ob-

Característica de Frequência da ESR

Comportamento Típico

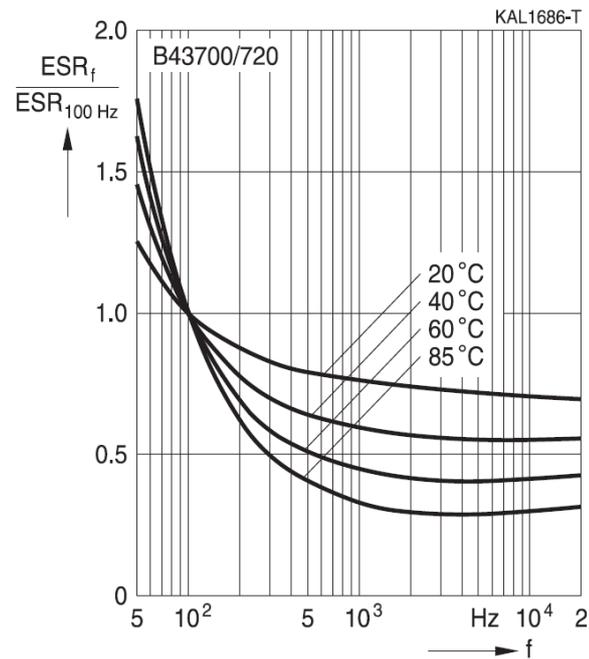


Figura 106 – Comportamento típico das características de frequência da ESR de CEA do fabricante TDK. Fonte: (ELECTRONICS, 2019a)

tenção das LUTs, por si só, já foram extremamente exigentes em nível computacional, à medida que foram avaliadas três topologias de inversores (NPC, ANPC e H-NPC), aplicando oito estratégias de modulação (Tabela I) no total e doze capacitores candidatos. Considerando a necessidade de geração de LUTs para a condição de ESR nominal e máxima, foram realizadas 192 simulações, sendo que cada uma delas levou de 12 a 36 horas para ser concluída.

O processo de geração das LUTs consistiu basicamente em fixar valores de temperatura de ponto quente (T_{hot}) e ponto de operação do MIT do guincho, com um determinado passo, varrendo toda a faixa de operação (0 a 1 pu, por exemplo), para cada um dos capacitores candidatos, para cada uma de suas respectivas estratégias de modulação e obtendo os valores de perdas e tensão aplicada nos capacitores. Assim, para as perdas nos capacitores, obteve-se uma matriz de perdas, em função da temperatura de ponto quente do capacitor e do respectivo ponto de operação do MIT, e, para as tensões nos capacitores, obteve-se um vetor de tensão aplicada, em função do respectivo ponto de operação do MIT.

Nesse ponto, é importante mencionar que para obter os valores de ESRs máximas para cada um dos capacitores, que serão também necessárias para condução da análise de confiabilidade as quais normalmente não são disponibilizadas em *datasheets*, utilizou-se dados de *datasheet* do fabricante no que diz respeito à tolerância de variação de capacitância esperada para os capacitores candidatos, suas ESRs típicas e o fator de dissipação dielétrica

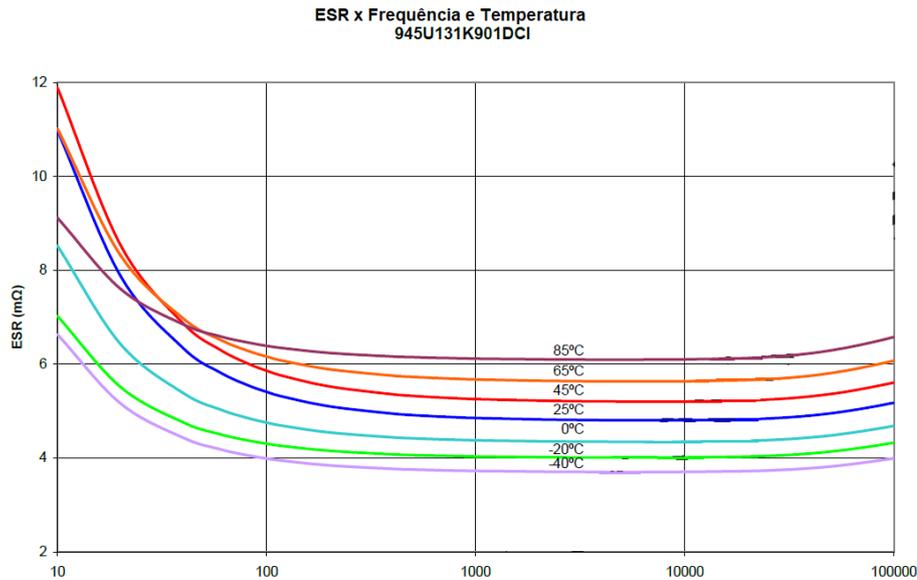


Figura 107 – Comportamento típico das características de frequência da ESR de CFM, modelo 945U131K901DCI, do fabricante *Cornell*. Fonte: (DUBILIER, 20–b)

dos mesmos para uma determinada frequência, para a obtenção das ESRs máximas, como segue (ELECTRONICS, 2021):

$$ESR = \frac{\tan \delta}{2 \cdot \pi \cdot f \cdot C} \quad (87)$$

As Figuras 108 e 109 são exemplos das LUTs obtidas para a Topologia NPC, aplicando a Estratégia de Modulação SVM para o Capacitor 1, com sua ESR nominal. Assim como as apresentadas, foram geradas LUTs de perdas e tensões aplicadas aos capacitores para cada um dos 96 casos estudados, para as suas respectivas ESRs nominais e máximas.

Em seguida, utilizando as LUTs de perdas e tensão dos capacitores, modelos eletrotérmicos dos capacitores e o perfil de missão ambiente, as temperaturas de ponto quente dos capacitores e as tensões individuais dos capacitores foram obtidas para todo o período do perfil de missão (1 ano).

A Figura 110, por exemplo, apresenta os resultados de perfil de missão de temperatura e tensão para o capacitor eletrolítico 1, para a topologia NPC, estratégia de modulação SVM e ESR nominal, para o período de um ano, considerando o perfil de missão ambiental de Fortaleza. De mesmo modo, assim como os perfis de missão de temperatura e capacitor apresentados para a topologia e estratégia de modulação mencionadas, resultados como estes foram obtidos para cada um dos 96 casos estudados, para as suas respectivas ESRs nominais e máximas.

De posse de todo o perfil anual de missão do capacitor (temperatura de ponto quente e tensão aplicada ao mesmo) para a ESR típica; dos valores nominais dos capacitores de tensão e tempo de vida dos mesmos; e, considerando o modelo de tempo de vida empírico

Cap 1 - ESR Nominal - LUT de Perdas Individuais para 3L-NPC e SVM

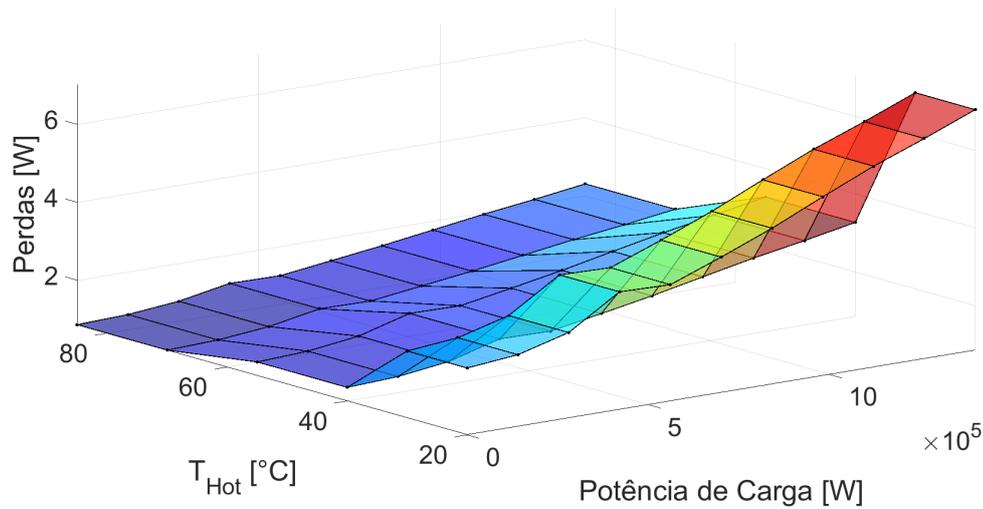


Figura 108 – Perdas Individuais do Capacitor Eletrolítico 1, para a topologia NPC, Estratégia de Modulação SVM e ESR nominal.

Cap 1 - ESR Nominal - LUT de Tensão no Capacitor para 3L-NPC e SVM

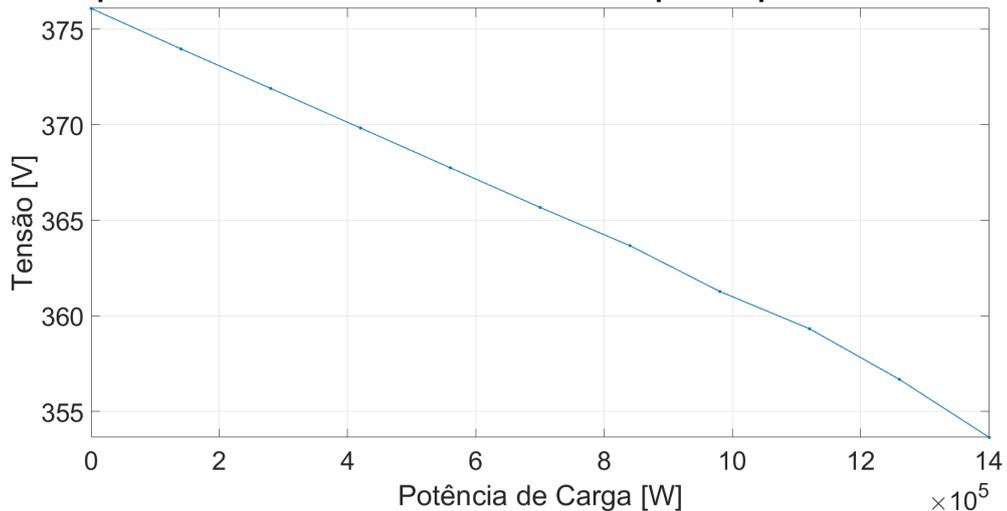


Figura 109 – Tensões Individuais do Capacitor Eletrolítico 1, para a topologia NPC, Estratégia de Modulação SVM e ESR nominal.

simplificado e apresentado na equação (44), juntamente da regra de acúmulo linear de danos de *Palmgreen-Miner*, calculou-se um valor de tempo de vida e dano para o capacitor, sujeito a este perfil de missão e com todas as suas características nominais.

A partir deste resultado e por meio de algebrismos com o modelo de vida e os valores médios de temperatura e tensão aplicada ao longo de um ano, obtém-se ainda os danos estáticos $LC_{CapEstático}$; tempos de vida útil estáticos $L_{CapEstático}$ e temperaturas de ponto quente estáticas $L_{HotEstático}$. Os valores estáticos são aqueles que mantidos constantes ao longo do mesmo tempo do perfil de missão original, causariam os mesmos danos e, portanto, fariam com que os capacitores apresentassem a mesma vida útil que quando submetidos ao perfil

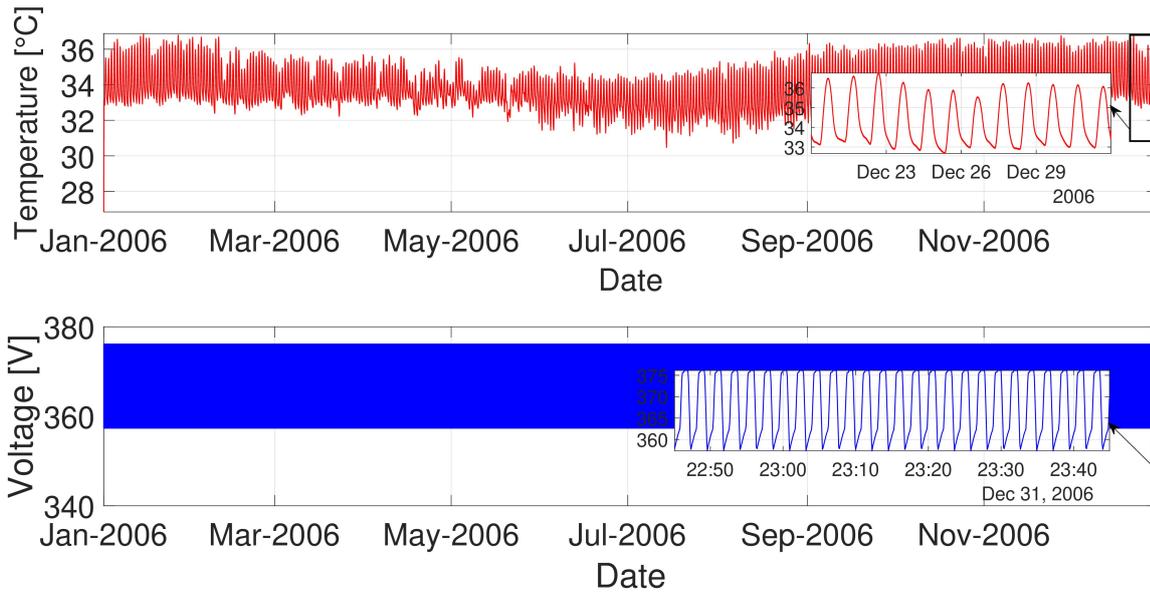


Figura 110 – Perfil de Missão de Temperatura e Tensão do Capacitor Eletrolítico 1, para a topologia NPC, Estratégia de Modulação SVM e ESR nominal.

de missão original. Este passo torna possível a aplicação do modelo de *Monte Carlo*, que virá na sequência.

Considerando que os modelos de vida são dependentes de parâmetros, os quais não possuem valores exatos e a vida útil real em campo varia dentro de uma faixa específica devido à tolerância de parâmetros físicos e diferenças nos estresses sofridos (REIGOSA et al., 2016b), é necessário estimar os tempos de vida dos dispositivos usando uma abordagem estatística. Neste estudo, a estimação será realizada por simulação de *Monte Carlo* para obter uma distribuição de tempo de vida com um determinado nível de confiança (por exemplo, 95%).

Os parâmetros do modelo foram considerados como tendo distribuição normal, com nível de confiança de 95%, ou seja, $\mu \pm 1,96 \cdot \sigma$, e um número de amostras igual a 250.000. Para o parâmetro n foi aplicado o desvio padrão em relação ao valor médio do intervalo apresentado. Para os parâmetros L_0 e T_0 foram aplicadas as faixas de 20% e 10%, respectivamente, no intuito de representar as incertezas no processo de fabricação destes dispositivos.

Neste ponto, ao final da simulação de *Monte Carlo*, para cada caso analisado, obtém-se, de forma gráfica, uma função de distribuição de probabilidade de falha (pdf), que nada mais é que um histograma de frequência e tempos de falha, que representa como as falhas de um determinado dispositivo se distribuem ao longo do tempo. Entretanto, à medida que a mesma neste ponto só possui sua caracterização gráfica, é necessário realizar um ajuste de curva, por meio da utilização da equação da distribuição de *Weibull*, muito utilizada na área de confiabilidade, como segue:

$$f(x) = \frac{\beta}{\eta^\beta} x^{(\beta-1)} \exp \left[- \left(\frac{x}{\eta} \right)^\beta \right], \quad (88)$$

em que β é o parâmetro de forma, η é o parâmetro de escala e x é o tempo de operação.

Posteriormente, de posse da equação $f(x)$ que representa a pdf de *Weibull*, aplicando-se a Função de Distribuição Cumulativa (CDF), como mostrado na equação (5), foi possível obter o nível de confiabilidade do componente U_{10}^1 para cada capacitor aplicado nos casos estudados. Por fim, considerando um modelo de confiabilidade de sistema série, como mostrado na Figura 7 e equação (3), que multiplica as confiabilidades dos dispositivos individuais, sendo dessa forma mais conservador; à medida que considera que a falha de qualquer componente leva à falha do sistema, obteve-se a Função de Distribuição Cumulativa (CDF) de todo o sistema (banco de capacitores). A partir de agora, o nível de inconfiabilidade do sistema U_{10} pôde ser obtido para os 96 casos estudados.

As Figuras 111 e 112 apresentam as Funções de Distribuição Cumulativa (CDF) para os 12 capacitores candidatos (eletrolíticos e de filme), a nível de componente e sistema, aplicando-se a topologia 3L-NPC e estratégia de modulação SVM.

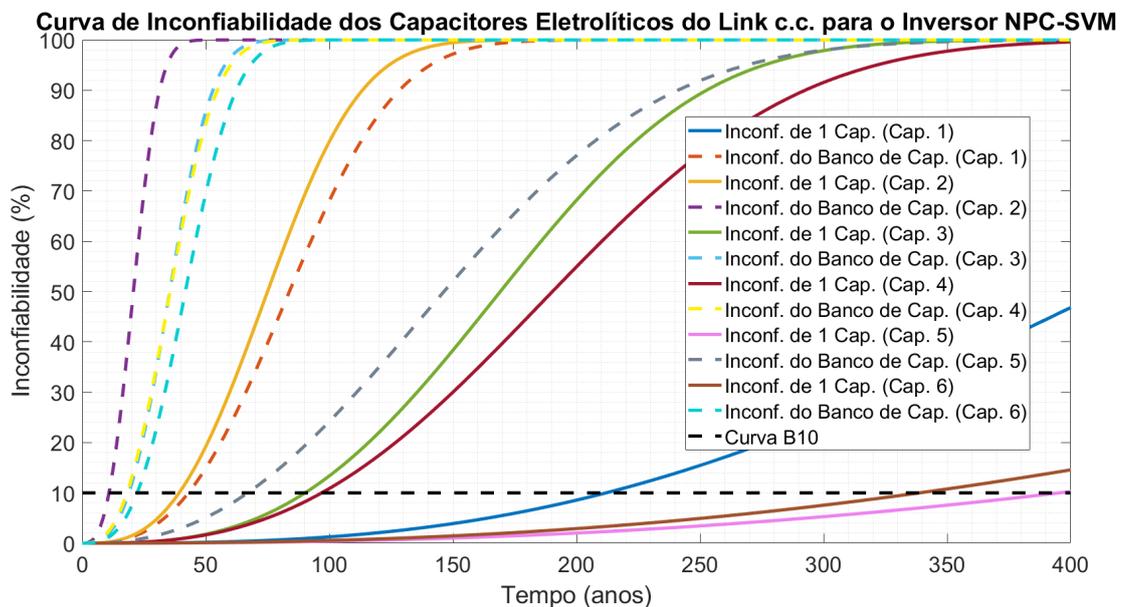


Figura 111 – Curva de inconfiabilidade dos capacitores eletrolíticos do *link* c.c. para o inversor 3L-NPC e estratégia de modulação SVM.

Em seguida, para auxiliar no procedimento DfR, foram calculados e normalizados os volumes totais ocupados e as energias requeridas para o banco de capacitores dos inversores em cada caso estudado. O processo de normalização atribuiu 0 e 1 para os casos com menor e maior volume ocupado, respectivamente. Foi atribuído ainda 0 e 1 para os casos com a menor e maior energia necessária, respectivamente.

Para o cálculo da energia máxima armazenável no banco de capacitores do *link* c.c. foi considerada a tensão de cada capacitor, sua capacitância e o número total de capacitores do barramento do *link* c.c. de cada um dos inversores estudados. Além disso, foi considerado o

¹ U_{10} representa a inconfiabilidade do componente para o tempo de 10 anos, ou seja, representa, dentro de uma população suficientemente grande deste componente, sujeito a este perfil de missão, qual o percentual desta população espera-se que poderá vir a falhar em até 10 anos, com o nível de confiança utilizado.

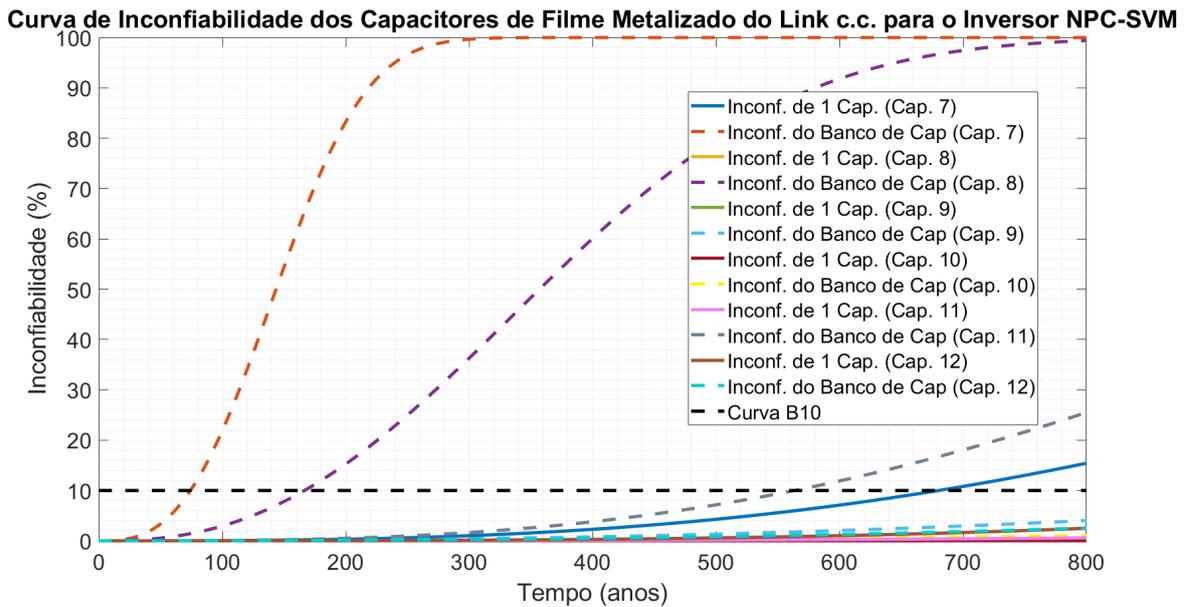


Figura 112 – Curva de inconfiabilidade dos capacitores metalizados de filme do *link* c.c. para o inversor 3L-NPC e estratégia de modulação SVM.

volume total ocupado, o número total de capacitores do barramento do *link* c.c. do inversor e seu volume individual, obtido com o *datasheet* do fabricante. As Tabelas 42 e 43 apresentam os resultados de inconfiabilidade U_{10} e índices de energia, volume e ponderados para os 96 casos estudados. Ambas foram inseridas no Apêndice B.

Em relação a essas figuras de mérito, e visando resumir todos os resultados em uma única figura para cada topologia, para facilitar sua visualização, compreensão e análise; e para facilitar a identificação de quais delas tiveram os melhores desempenhos, um Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado x U_{10} (%) foi elaborado para as topologias NPC, ANPC e H-NPC, que são apresentados nas Figuras 113, 114 e 115, respectivamente.

O eixo x apresenta um índice ponderado de energia e volume C_{BUS} (pu), que é simplesmente a soma dos índices ponderados de volumes ocupados totais normalizados e das energias armazenadas nos capacitores dos barramentos dos *link* c.c. dos inversores, previamente calculados. Nesse sentido, quanto menores os índices ponderados melhor o desempenho do caso em questão.

Por outro lado, o eixo y mostra o nível de inconfiabilidade U_{10} (%) dos capacitores do barramento do *link* c.c. dos inversores. Este indicador mostra a porcentagem de sistemas/componentes que espera-se que venham a falhar dentro de 10 anos. Com base nisso, da mesma forma como o eixo x , quanto menor o valor U_{10} , melhor o desempenho do caso em questão.

Observando os resultados apresentados na Figura 113, considerando a topologia 3L-NPC, buscou-se configurações que otimizassem a solução em termos de confiabilidade, custo, energia e volume. Em outras palavras, as soluções que estão no canto inferior es-

querdo do gráfico satisfazem esse objetivo. Assim, foram escolhidas quatro configurações, que foram: C70, C71, C76 e C77. Todos privilegiando de forma muito similar volume e energia, juntamente com a confiabilidade. Como todos os casos eram casos utilizando capacitores de filme, com o intuito de que os capacitores eletrolíticos não ficassem de fora da próxima análise, escolheu-se ainda o caso C29, totalizando cinco casos.

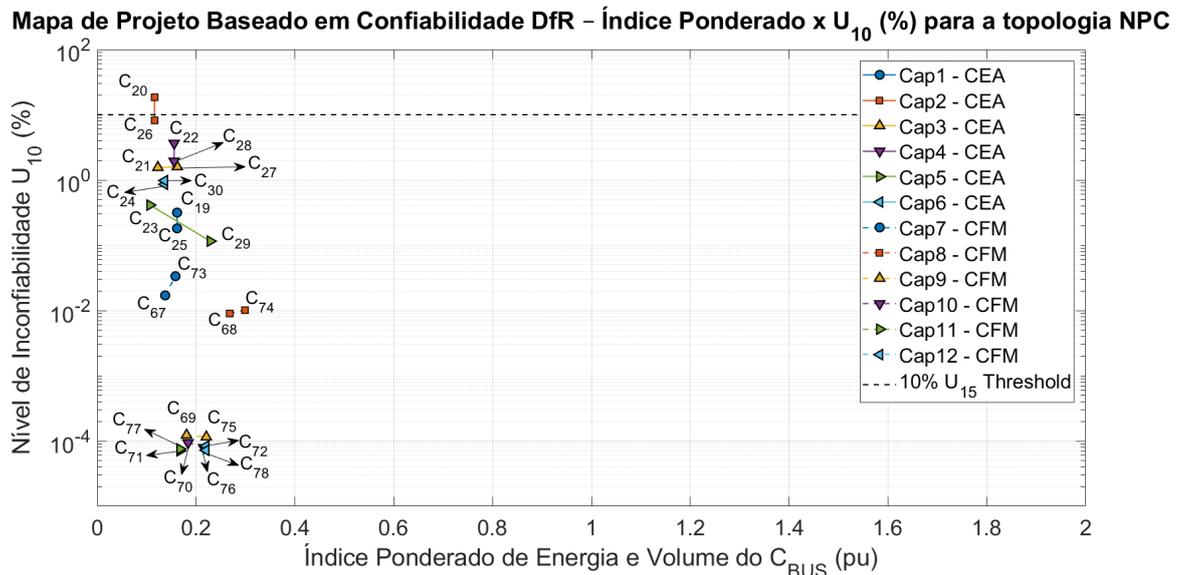


Figura 113 – Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado x U_{10} (%) para a topologia NPC.

Da mesma forma, foram analisados os resultados mostrados na Figura 114, levando em consideração a topologia 3L-ANPC. Nesta situação, foram escolhidas quatro configurações, que foram: C53, C58, C59 e C65, C66. Os casos C53, C59 e C65 apresentaram desempenhos bem próximos quanto à confiabilidade, sendo que o caso C65 apresentou o menor/melhor índice ponderado entre os mesmos. O caso C66, por outro lado, foi o caso de melhor desempenho, apresentando simultaneamente os melhores valores de índice ponderado e confiabilidade. Assim como para a topologia NPC, como todos os casos eram casos utilizando capacitores de filme, com o intuito de que os capacitores eletrolíticos não ficassem de fora da próxima análise, escolheu-se ainda o caso C13, totalizando cinco casos para esta topologia.

Foram analisados ainda os resultados mostrados na Figura 115, levando em consideração a topologia 5L-H-NPC. E, da mesma forma, foram escolhidas quatro configurações, que foram: C81, C84, C90 e C96. Os casos C90 e C96 privilegiando de forma muito similar o índice ponderado de volume e energia, juntamente com a confiabilidade. O caso C84, por outro lado, foi o caso de melhor desempenho, apresentado simultaneamente os melhores valores de índice ponderado e confiabilidade. Novamente, como todos os casos eram casos utilizando capacitores de filme, com o intuito de que os capacitores eletrolíticos não ficassem de fora da próxima análise, escolheu-se ainda o caso C35, totalizando cinco casos para esta topologia.

Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado x U_{10} (%) para a topologia ANPC

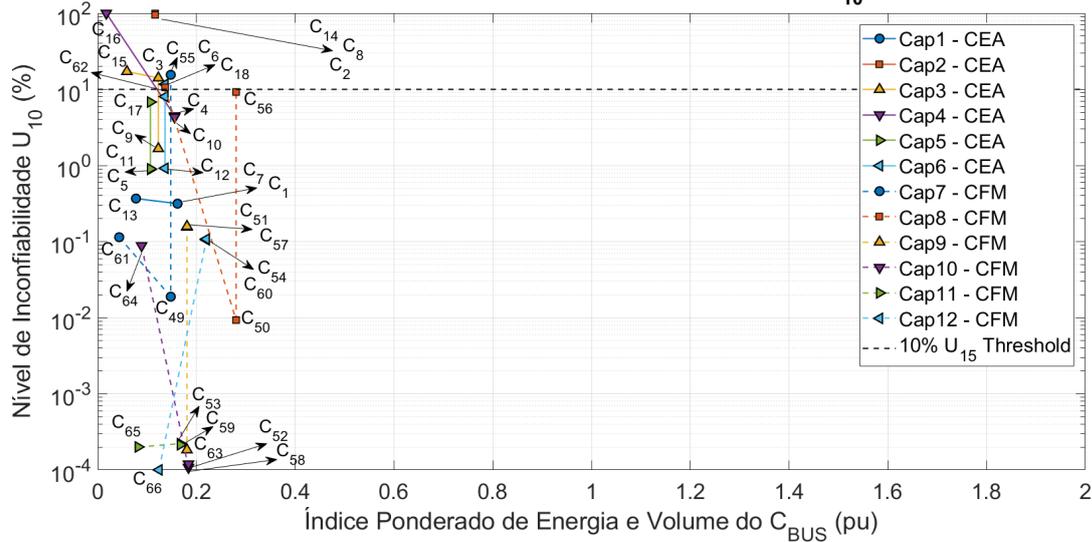


Figura 114 – Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado x U_{10} (%) para a topologia ANPC.

Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado x U_{10} (%) para a topologia HNPC.

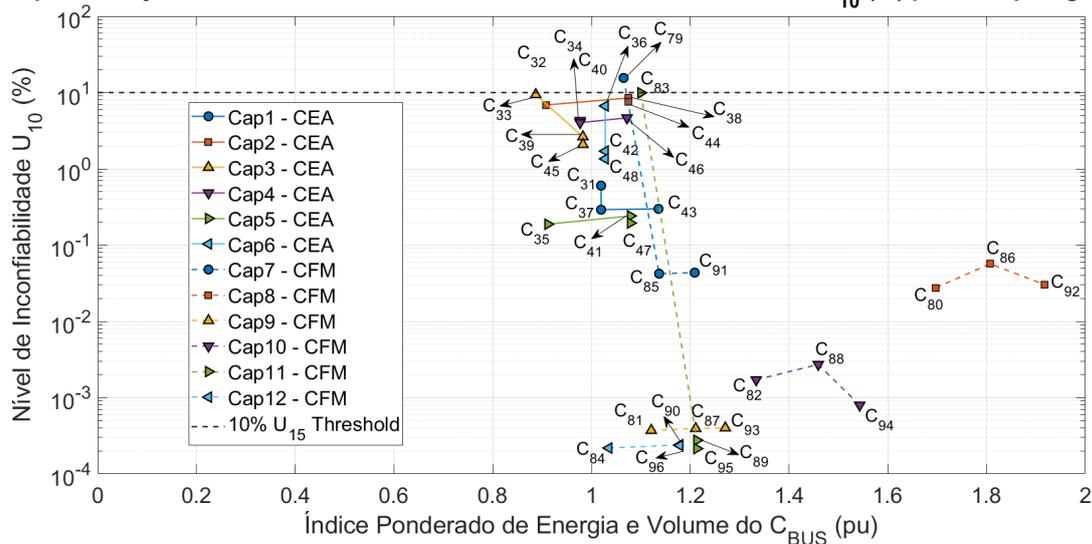


Figura 115 – Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado x U_{10} (%) para a topologia H-NPC.

A partir da análise destes resultados já foi possível verificar que os capacitores eletrolíticos, em média, apresentaram desempenhos similares no que diz respeito ao índice ponderado de volume e energia, figurando na mesma faixa de índices ponderados que os capacitores de filme metalizado, entretanto, em média, apresentaram os piores desempenhos do ponto de vista de confiabilidade. Isso demonstra, que sob a ótica da confiabilidade os mesmos não seriam escolhas muito interessantes.

É importante ressaltar ainda que a escolha por considerar as variáveis energia e volume como sendo as variáveis que compoariam o índice ponderado, foi uma decisão de projeto,

considerando que estas duas possuem grande correlação com o custo dos capacitores e com o *footprint* do banco de capacitores, respectivamente; as quais foram consideradas muito relevantes para a aplicação em questão. A depender da aplicação, outras variáveis podem ser mais relevantes e poderiam complementar, dar pesos diferenciados a cada variável, e/ou substituir as que foram neste trabalho utilizadas.

Na sequência, apenas a título de mostrar a distribuição dos casos estudados e a eventual concentração de uma determinada topologia, estratégia, tecnologia de capacitor e/ou capacitor candidato em uma região específica, é apresentado na Figura 116 um Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado $\times U_{10}(\%)$ para os 96 casos estudados.

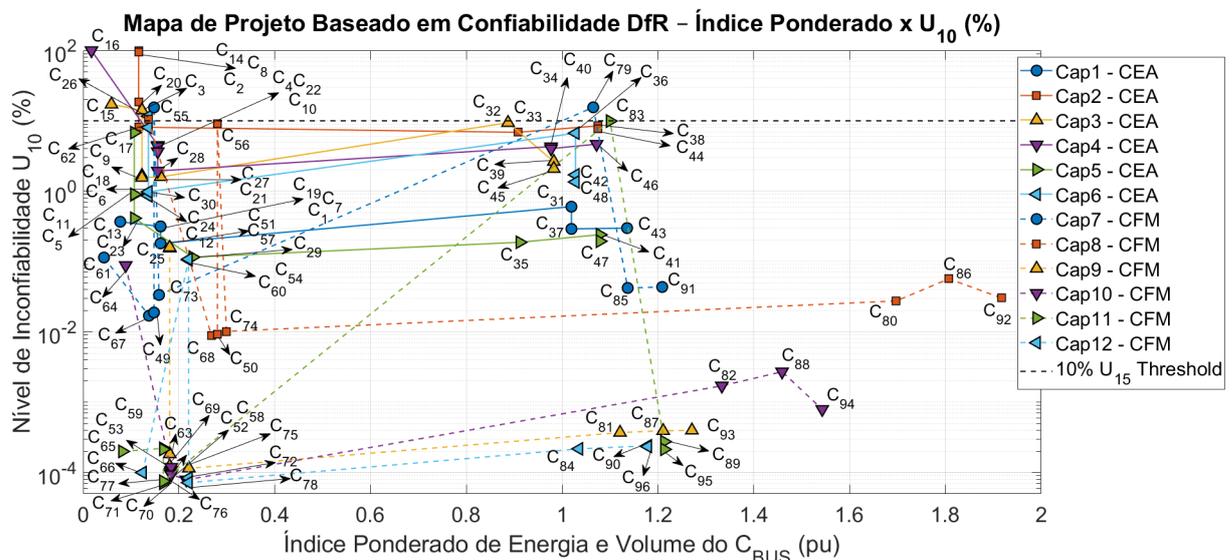


Figura 116 – Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado $\times U_{10}(\%)$ para os 96 casos estudados.

A partir da análise da Figura 116, pode-se dizer que a solução C66, à qual apresenta menor distância para a origem, é, dentre as soluções analisadas, a que melhor otimiza confiabilidade, custo, energia e volume em uma condição com o perfil de missão de temperatura ambiente da Figura 102.

Depois de executar extensas simulações em vários estudos de caso, algumas conclusões puderam ser obtidas. Primeiramente, das dezesseis soluções preliminares escolhidas (C13, C29, C35, C53, C58, C59, C65, C66, C70, C71, C76, C77, C81, C84, C90 e C96), com base na temperatura ambiente e perfil de missão em ambiente não hostil, as maiores ocorrências, três de cada, aconteceram com a combinação da topologia ANPC e a estratégia PWM-3; NPC e a estratégia SVM e H-NPC e a estratégia PDPWM. No caso da primeira combinação, por exemplo, o maior número de indicações da configuração 3L-ANPC com a estratégia PWM-3 pode ser explicado pelo fato desta estratégia apresentar seu harmônico fundamental com o dobro do valor das demais para uma mesma frequência portadora. Esse fato minimiza a energia capacitiva e o volume necessários para atingir a mesma ondulação de tensão de outras configurações.

É necessário complementar entretanto, que as dezesseis soluções preliminares escolhidas tiveram analisados seus resultados de inconfiabilidade U_{10} com base no perfil de missão de temperatura ambiente mostrado na Figura 102, representando um ambiente não hostil, como uma sala elétrica, por exemplo, onde o conversor convencional geralmente está localizado. Para concluir qual deles teria melhor desempenho em um ambiente hostil (maior temperatura ambiente), uma análise de sensibilidade da inconfiabilidade destes capacitores dos *link* c.c., dependendo das variações de temperatura ambiente foi realizada na sequência.

4.1.4.1 Análise de sensibilidade das variações de temperatura ambiente na confiabilidade dos capacitores do barramento c.c.

Nesta subsubseção, foi realizada uma análise de sensibilidade da inconfiabilidade dos capacitores do barramento c.c. em função de variações da temperatura ambiente. A inconfiabilidade das soluções C13, C29, C35, C53, C58, C59, C65, C66, C70, C71, C76, C77, C81, C84, C90 e C96 foi avaliada para incrementos de temperatura ambiente de 0% a 80%, conforme apresentado na Figura 117. Estes representam 16,7 % dos casos inicialmente elencados.

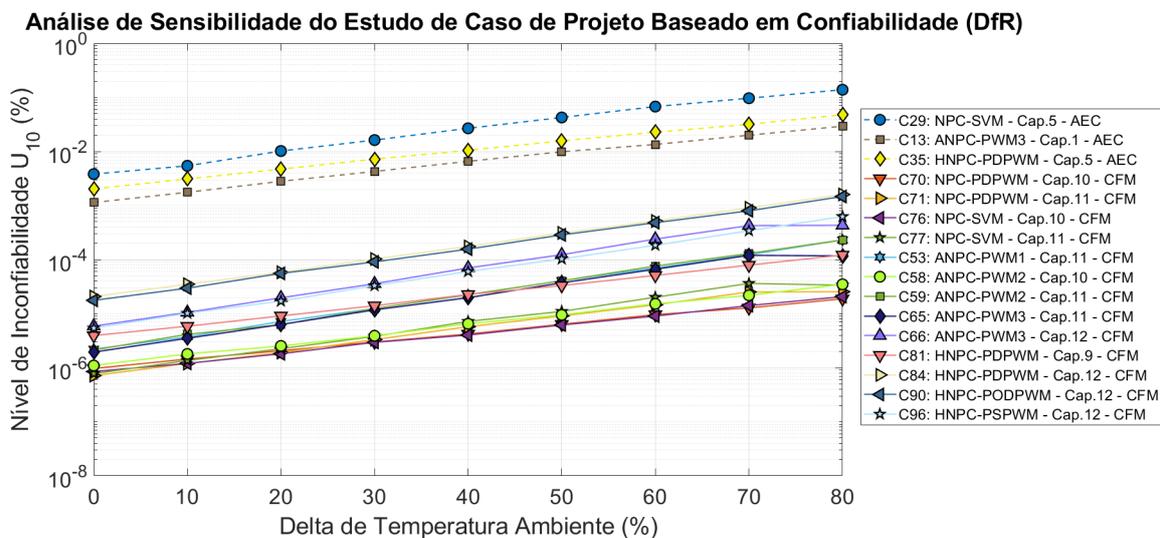


Figura 117 – Análise de Sensibilidade dos Casos Estudados.

Como pode ser visto na Figura 117, a partir das análises de sensibilidade, verificou-se que a inclinação das curvas das dezesseis soluções preliminarmente escolhidas foram muito semelhante entre si. Isso permite concluir que sofrem de forma semelhante para incrementos de temperatura ambiente de 0% a 80%.

Verifica-se uma clara divisão das soluções que utilizam capacitores eletrolíticos, com maior inconfiabilidade e relativamente próximas entre si, das soluções que utilizam capacitores de filme metalizado, com menor inconfiabilidade e com uma dispersão de confiabilidade um pouco superior.

Para toda a faixa de incrementos de temperatura ambiente, as soluções C70 (NPC-PDPWM) e C76 (NPC-SVM) apresentaram os menores valores de inconfiabilidade, e portanto seriam as soluções mais indicadas sob o aspecto da confiabilidade. Por outro lado, as soluções C65 e C66 (ANPC-PWM-3), tiveram inconfiabilidade dentro da faixa média do gráfico e apresentaram, respectivamente, índices ponderados de volume e energia de 0,08 e 0,12. Isto significa que possuem índices combinados com cerca de 47% e 71% dos apresentados pelas soluções C70 e C76 (ambas com índice ponderado de 0,17), o que torna as soluções C65 e C66 boas candidatas quando se considera uma maior relevância para as questões de custo e *footprint*.

É importante ressaltar que as escolhas dos casos acima considerados mais adequados, não são escolhas únicas e imutáveis, e dependerão do projetista e das necessidades da aplicação.

4.1.5 Confiabilidade e Avaliação de Vida Útil dos IGBTs dos Inversores Multiníveis

Nesta subseção, tem-se como objetivo realizar a avaliação de confiabilidade e vida útil dos IGBTs dos inversores multinível analisados, sob o ponto de vista do estressor temperatura. Inicialmente, na Tabela 39 são apresentados os parâmetros dos 24 casos que foram analisados.

Tabela 39 – Casos que serão considerados para o estudo, utilizando IGBTs do fabricante *Infinion* e dissipadores de calor do fabricante *Semikron*.

Caso	Mod. IGBT	Núm. IGBTs	Mod. de Dissipador ¹	Núm. de Dissipadores	$R_{th,h-a}(K/W)$	$C_{th,h}(J/K)$	Topologia	Estratégia	
I1	FZ400R65KE3	18	P16/300	18	0,024	4329	3L-ANPC	PWM-1	
I2	FZ600R65KE3	18	P16/300	18	0,024	4329			
I3	FZ750R65KE3	18	P16/300	18	0,024	4329			
I4	FZ400R65KE3	18	P16/300	18	0,024	4329		3L-ANPC	PWM-2
I5	FZ600R65KE3	18	P16/300	18	0,024	4329			
I6	FZ750R65KE3	18	P16/300	18	0,024	4329			
I7	FZ400R65KE3	18	P16/300	18	0,024	4329			PWM-3
I8	FZ600R65KE3	18	P16/300	18	0,024	4329			
I9	FZ750R65KE3	18	P16/300	18	0,024	4329			
I10	FZ400R65KE3	12	P16/170	12	0,05	3680	3L-NPC	PDPWM	
I11	FZ600R65KE3	12	P3/300	12	0,0847	4863			
I12	FZ750R65KE3	12	P3/300	12	0,0847	4863			
I13	FZ400R65KE3	12	P16/170	12	0,05	3680		SVM	
I14	FZ600R65KE3	12	P16/170	12	0,05	3680			
I15	FZ750R65KE3	12	P16/170	12	0,05	3680			
I16	FF450R33T3E3	12	P3/300	12	0,0847	4863		5L-HNPC	PDPWM
I17	FZ825R33HE4D	24	P3/180	24	0,108	2918			
I18	FZ1200R33HE3	24	P3/180	24	0,132	2918			
I19	FF450R33T3E3	12	P3/300	12	0,0847	4863	PODPWM		
I20	FZ825R33HE4D	24	P3/180	24	0,108	2918			
I21	FZ1200R33HE3	24	P3/180	24	0,132	2918			
I22	FF450R33T3E3	12	P16/170	12	0,05	3680	PSPWM		
I23	FZ825R33HE4D	24	P3/180	24	0,108	2918			
I24	FZ1200R33HE3	24	P3/180	24	0,132	2918			

A Figura 118 apresenta um fluxograma que ilustra os passos seguidos, detalhadamente.

¹ Resfriados a ar forçado, em que os dissipadores P3 estão em conjunto com ventiladores SKF 3-230-01 e dissipadores P16 estão em conjunto com ventiladores SKF 16B-230-01.

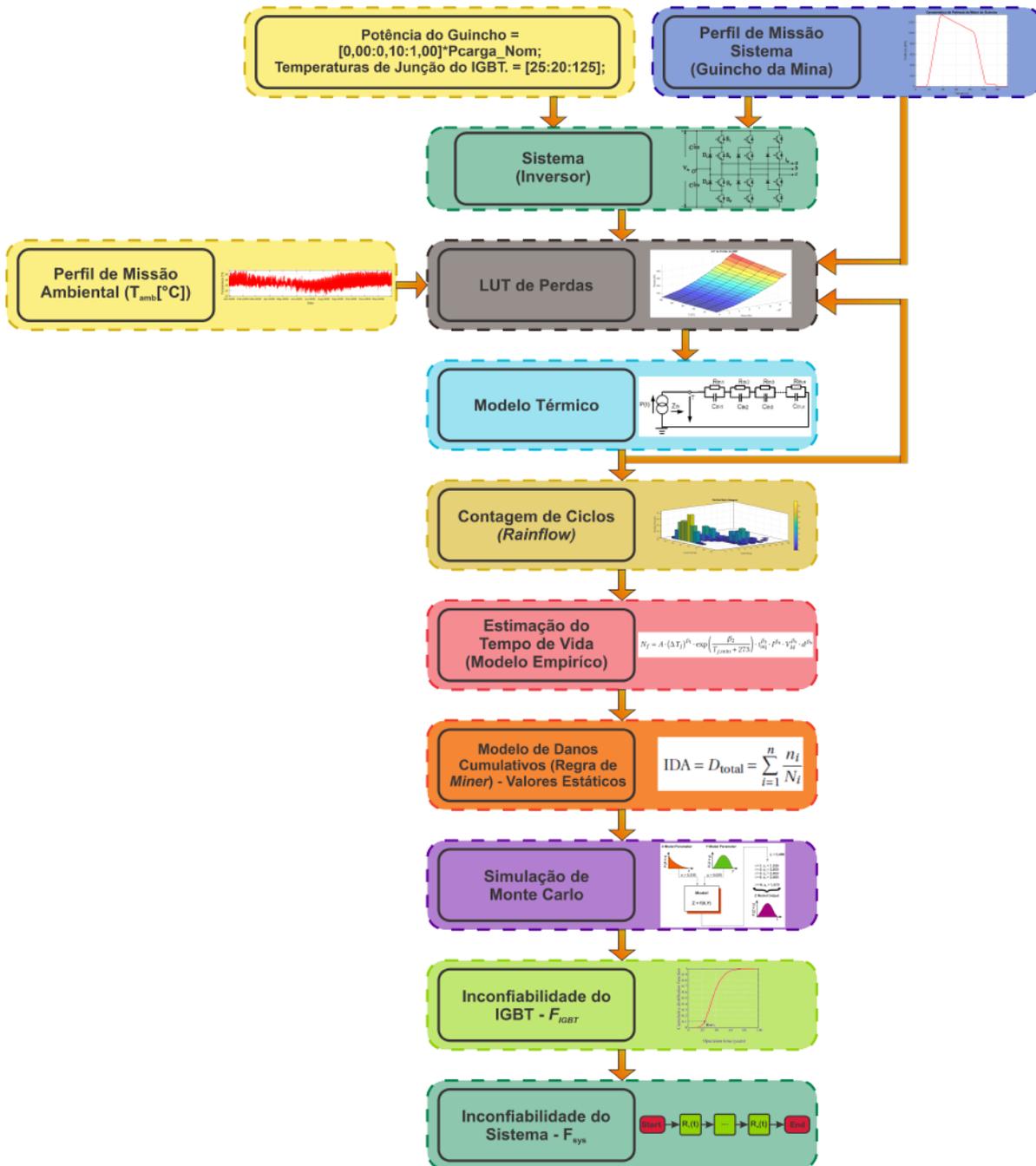


Figura 118 – Fluxograma do estudo de confiabilidade e tempo de vida útil dos IGBTs dos inversores analisados.

Por não se possuir dados de medição do local em questão, assim como na análise dos capacitores do *link* c.c., utilizou-se diretamente o perfil apresentado na Figura 102, local que apresentou a maior média de temperatura ambiente dentre as apresentadas anteriormente.

Em seguida, o perfil de missão de carga acionada, juntamente com o perfil da missão ambiental foram necessários. Estes perfis são mostrados nas Figuras 100 e 102, que são os mesmos utilizados para a análise dos capacitores.

Como já foi discutido anteriormente, simular o modelo dinâmico do motor de indução

simultaneamente com sua estratégia de controle, estratégia de modulação, banco de capacitores, comutação dos interruptores controlados e modelo térmico dos IGBTs para um ano seria um processo extremamente demorado do ponto de vista da carga computacional, se não impraticável. Diante disso, estas simulações foram divididas em etapas.

Ao contrário do caso dos capacitores, em que foi necessário obter as LUTs das ESRs dos mesmos para obtenção das LUTs de tensão e perdas; para os IGBTs, os fabricantes normalmente disponibilizam LUTs que possibilitam determinar as perdas de condução e comutação dos IGBTs e diodos, para diversos valores de tensão, corrente e temperatura de junção, além dos dados da rede térmica dos mesmos. Neste sentido, para a obtenção das LUTs de perdas dos *chips* IGBTs e diodos de roda livre dos módulos IGBT considerados, utilizou-se as tabelas *look-up* disponibilizadas pelos fabricantes e facilmente importadas no *software PLECS*, como pode ser observado nas Figuras 119 a 121. As *look-up* dos demais dispositivos que foram utilizados são apresentadas no Apêndice A.

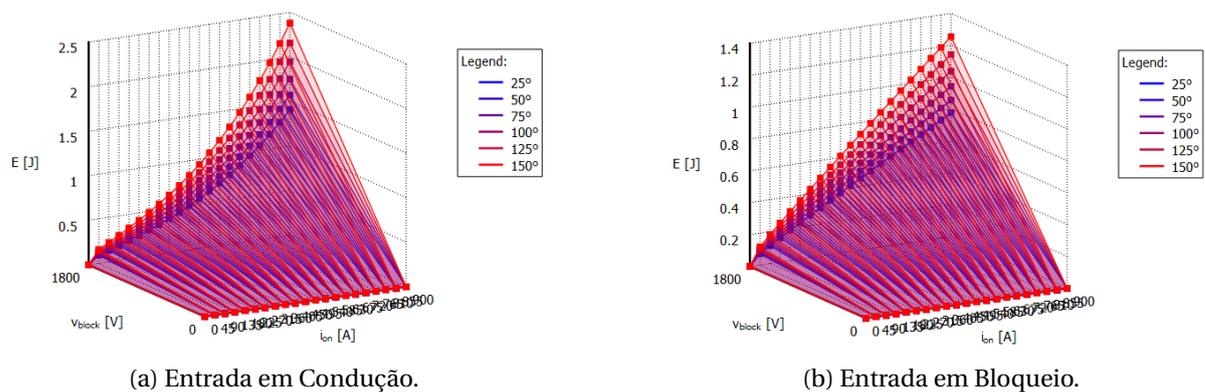


Figura 119 – Valores de energia de perda por pulso/comutação do IGBT do módulo FF450R33T3E3 para V_{ce} Típica.

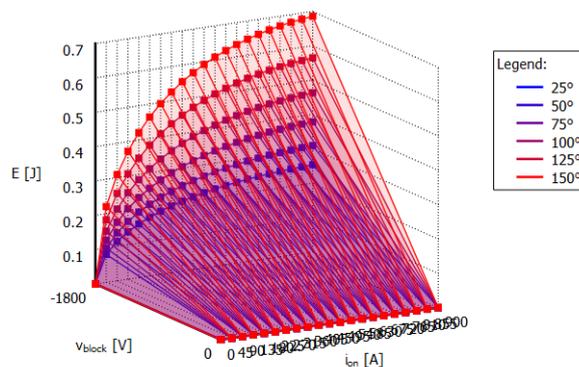


Figura 120 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FF450R33T3E3 para V_{ce} Típica.

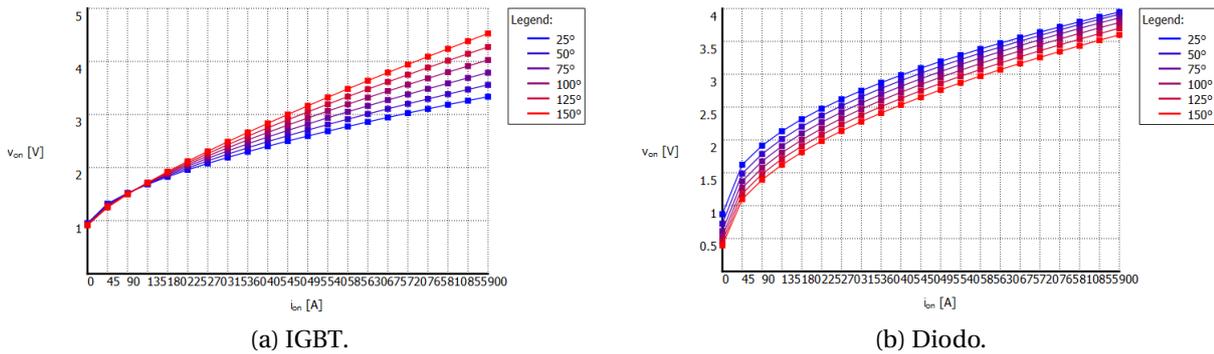


Figura 121 – Características de condução direta (diodo) e saída (IGBT) do módulo FF450R33T3E3 para V_{ce} Típica.

De posse destas e de suas versões para $V_{ce\text{máxima}}$, sendo que as últimas foram obtidas com base nas primeiras e em informações de valores típicos e máximos de V_{ce} constantes em *datasheets* do fabricante, procedeu-se as simulações com o modelo dinâmico do motor de indução em ambiente de simulação *PLECS*, em que o Controle Vetorial com Orientação Indireta de Campo pelo Fluxo de Rotor (IRFOC) e as diversas topologias e estratégias de modulação estudadas foram aplicadas para obter as *Look-Up Tables* (LUTs) de perdas mencionadas.

Novamente, no que diz respeito à implementação do IRFOC, o ajuste dos ganhos dos compensadores PI das malhas de regulação de velocidade e correntes de eixo d e q se deram conforme procedimento apresentado em Silva (2015), com os mesmos parâmetros utilizados nos casos dos capacitores.

Vale ressaltar que as simulações com o modelo dinâmico do motor de indução, por si só, já foram extremamente computacionalmente exigentes, à medida que foram avaliadas três topologias de inversores (NPC, ANPC e H-NPC), aplicando oito estratégias de modulação (Tabela 39) no total; e módulos IGBT de três correntes nominais para cada topologia e estratégia. Considerando a necessidade de geração de LUTs para a condição de $V_{ce\text{típica}}$ e $V_{ce\text{máxima}}$, foram realizadas 48 simulações, sendo que cada uma delas levou entre 9 e 120 horas para ser concluída.

O processo de geração das LUTs consistiu basicamente de fixar valores de temperatura de junção (T_j) e ponto de operação do MIT do guincho, variando-as com um determinado passo, varrendo toda a faixa de operação (0 a 1 pu, por exemplo), para cada um dos IGBTs candidatos, para cada uma de suas respectivas estratégias de modulação e obtendo os valores de perdas dos mesmos para cada uma das condições de operação. Neste caso, obteve-se uma matriz de perdas, em função da temperatura de junção do IGBT e do respectivo ponto de operação do MIT.

Nesse ponto, conduziu-se uma análise de sensibilidade, ao gerar LUTs de perdas para a condição de $V_{ce\text{típica}}$ e $V_{ce\text{máxima}}$, utilizando dados obtidos nos *datasheets* dos fabricantes, com o intuito de verificar o quanto as perdas nos interruptores controlados variariam em função da variação dos valores típicos e máximos de V_{ce} , que representam as incertezas no processo

de fabricação dos dispositivos e serão posteriormente considerados na fase de simulação de *Monte Carlo*.

A Figura 122 é um exemplo da LUT obtida para a Topologia NPC, aplicando a Estratégia de Modulação SVM para o IGBT FZ400R65KE3, para a condição de $V_{ce\text{típica}}$. Assim como as apresentadas, foram geradas LUTs de perdas dos *chips* IGBTs e diodos de roda livre, dos módulos IGBTs, para cada um dos 24 casos estudados, para as suas respectivas V_{ce} típicas e máximas.

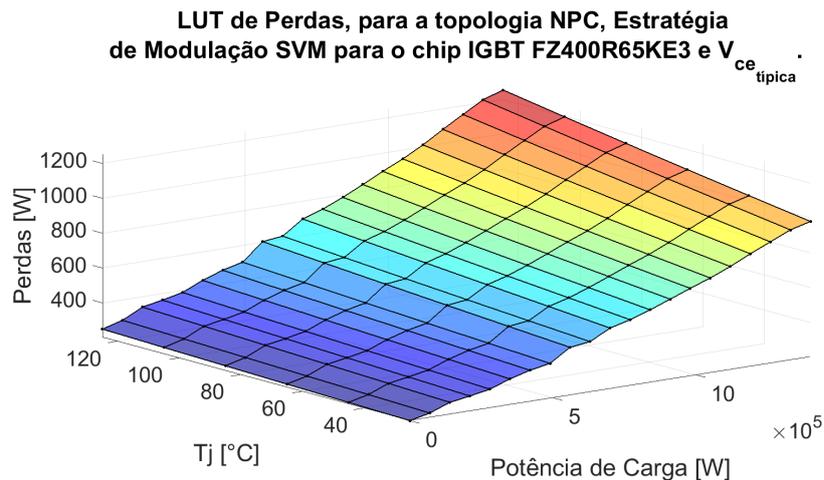


Figura 122 – LUT de Perdas Totais para o *chip* IGBT FZ400R65KE3, para a Topologia NPC, Estratégia de Modulação SVM, Frequência de Comutação de 720 Hz e $V_{ce\text{típica}}$.

Em seguida, utilizando as LUTs de perdas dos *chips* IGBTs e diodos, modelos eletrotérmicos em função das redes *Cauer* e *Foster* dos mesmos, mostrados na Figura 55, juntamente do perfil de missão ambiental, as temperaturas de junção dos IGBTs foram obtidas para todo o período do perfil de missão (1 ano), para cada um dos 24 casos estudados e para cada uma de suas respectivas V_{ce} típicas e máximas.

A Figura 123, por exemplo, apresenta o resultado de perfil de missão de temperatura para o IGBT FZ400R65KE3, para a topologia NPC, estratégia de modulação SVM e $V_{ce\text{típica}}$, para o período de um ano, considerando o perfil de missão ambiental de Fortaleza.

Na sequência, de posse de todo o perfil anual de missão IGBT (temperatura de junção do *chip*) para a $V_{ce\text{típica}}$, por exemplo, à medida que a mesma é um estressor que varia intensamente em uma série temporal de forma aleatória e/ou desregulada, faz-se necessária a aplicação do algoritmo de contagem de ciclos *Rainflow*, de forma que consegue-se reduzir o espectro de cargas variáveis em um conjunto de histogramas simples de dados uniformes, como pode ser observado na Figura 124.

Por meio do algoritmo de contagem de ciclos, obtém-se uma quantidade de dados de número de ciclos, com uma determinada temperatura de junção média para o *chip* do IGBT e sua respectiva variação de temperatura. Utilizando todos os valores do espectro encontrado pelo algoritmo de contagem de ciclos, os valores de perdas neste *chip* IGBT ao longo

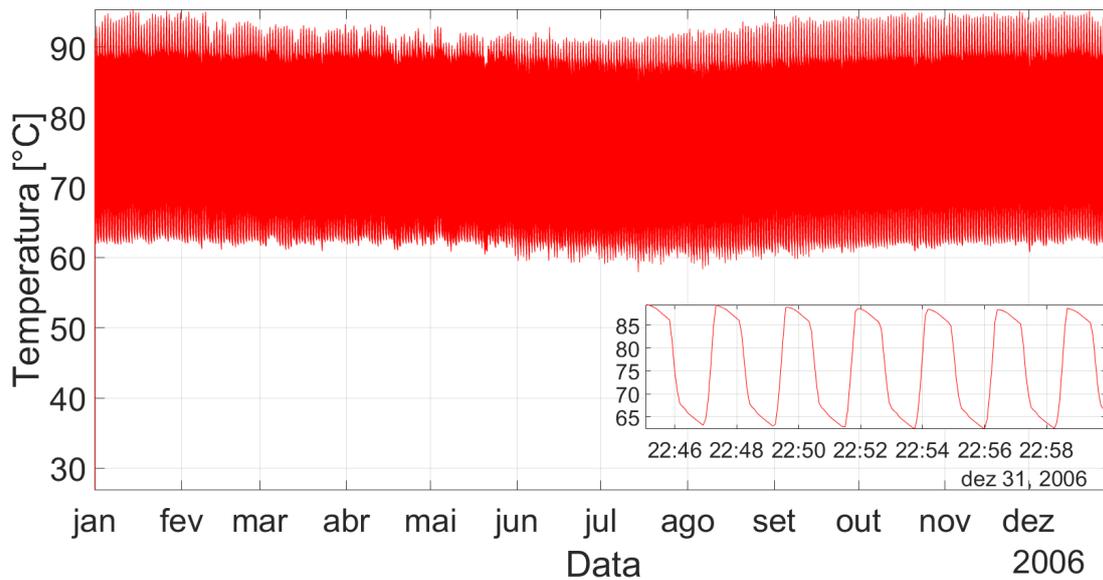


Figura 123 – Perfil de Missão de Temperatura para o IGBT FZ400R65KE3, para a Topologia NPC, Estratégia de Modulação SVM e $V_{ce\text{típica}}$.

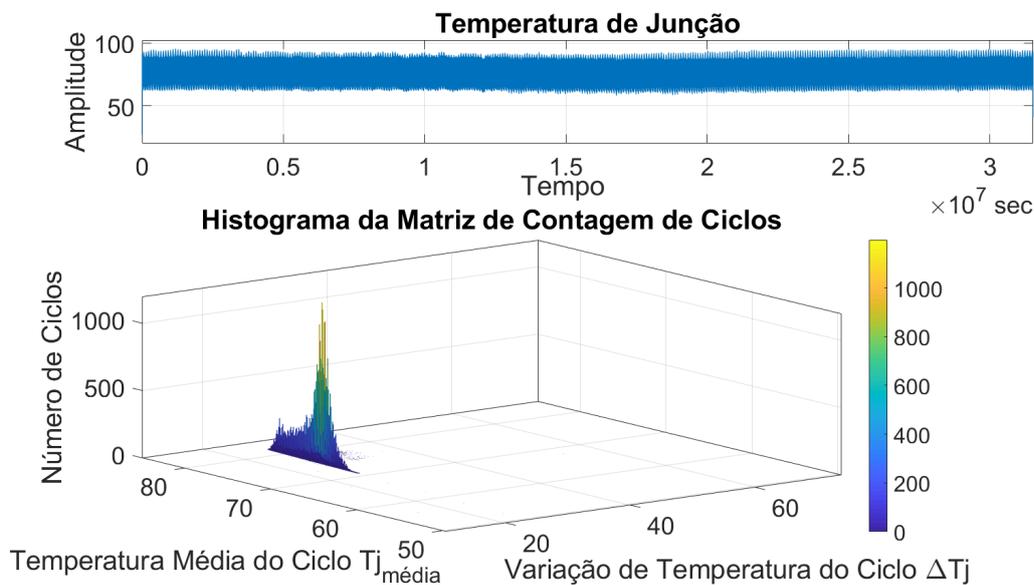


Figura 124 – Histograma da Matriz de Contagem de Ciclos do Perfil de Missão de Temperatura para o IGBT FZ400R65KE3, para a Topologia NPC, Estratégia de Modulação SVM e $V_{ce\text{típica}}$.

do perfil de missão anual, os dados de resistências e constantes de tempo da rede *Foster* do mesmo e, considerando o modelo de tempo de vida empírico simplificado e apresentado na equação (22) e seus coeficientes médios, juntamente da regra de acúmulo linear de danos de *Palmgreen-Miner*, calculou-se os valores de tempo de vida e dano para o IGBT, para curto termo, longo termo e total do referido IGBT, quando o mesmo é sujeito a este perfil de

missão e com todas as suas características nominais.

Neste ponto, é importante mencionar que a escolha pelo modelo de *Bayerer* se deu pelo fato que este modelo empírico baseado em ensaios e ajustes de curva, ensaiou interruptores controlados IGBTs da fabricante *Infineon*, que são os que estão sendo utilizados neste trabalho. Ainda que os dispositivos utilizados neste trabalho não estejam dentro do rol de dispositivos utilizados no estudo Bayerer et al. (2008), por se tratarem de dispositivos do mesmo fabricante este seria o modelo que provavelmente melhor caracterizará o comportamento dos mesmos. Além disso, é importante ressaltar que os resultados deste trabalho têm o objetivo de utilizar as métricas de confiabilidade como parâmetros de comparação entre os casos estudados e não efetivamente determinar os valores absolutos reais de tempo de vida de cada um dos dispositivos e/ou sistemas.

Isso posto, a partir dos resultados de tempo de vida e dano, para curto termo, longo termo e total do referido IGBT, de cada um dos casos, e por meio de algebrismos com o modelo de vida e os valores médios de temperatura e tensão aplicada ao longo de um ano, obtém-se ainda o dano estático $LC_{IGBT_{Estático}}$, tempo de vida útil estático $L_{IGBT_{Estático}}$ e temperatura de junção estática $L_{J_{Estático}}$. Vale ressaltar que, os valores estáticos são aqueles que mantidos constantes ao longo do mesmo tempo do perfil de missão original, causariam os mesmos danos e, portanto, fariam com que os IGBTs apresentassem a mesma vida útil que quando submetidos ao perfil de missão original. Este passo torna possível a aplicação do modelo de *Monte Carlo*, que virá na sequência.

Considerando que os modelos de vida são dependentes de parâmetros, os quais não possuem valores exatos e a vida útil real em campo varia dentro de uma faixa específica devido à tolerância de parâmetros físicos e diferenças nas estresses sofridos (REIGOSA et al., 2016b), é necessário estimar seu tempo de vida usando uma abordagem estatística. Neste estudo, a estimação será realizada por simulação de *Monte Carlo* para obter uma distribuição de tempo de vida com um certo nível de confiança (por exemplo, 95%).

Os parâmetros do modelo foram considerados como tendo distribuição normal, com nível de confiança de 95%, ou seja, $\mu \pm 1,96 \cdot \sigma$ e um número de amostras igual a 150.000. Para os parâmetros β_1 e β_2 do modelo, calculou-se o desvio padrão em relação ao valor médio, por meio das faixas de variação dos mesmos apresentados no artigo em que o modelo foi proposto e que são mostrados na Tabela 6. Neste momento, é importante pontuar que aplicou-se distribuições apenas nos parâmetros β_1 e β_2 do modelo, à medida que os mesmos é que são sensibilizados pelas variáveis de temperatura média e deltas de temperatura, que são os estressores de interesse do estudo. Os demais foram mantidos constantes em seus valores nominais, considerando que tais variações nos parâmetros de corrente nominal, tensão de bloqueio nominal e corrente nominal por pé de fio de ligação (*bondfeet*) já estão contempladas na utilização dos parâmetros V_{ce} típicos e máximos utilizados na obtenção das LUTs de perdas. Para os parâmetros temperatura e variação de temperatura, foram aplicados os valores obtidos por meio das análises de sensibilidade realizadas com as LUTs de perdas em

condições típicas e máximas e consequentes temperaturas e valores obtidos por meio do algoritmo de contagem de ciclos, no intuito de representar as incertezas no processo de fabricação. Para o valor médio de corrente por pé de fio de ligação (*bondfeet*) e valor médio do diâmetro dos fios de ligação, foram utilizados os valores 3,125 A e 75 μm , respectivamente.

Neste ponto, obtém-se, de forma gráfica, uma função de distribuição de probabilidade de falha (pdf), que representa como as falhas de um determinado dispositivo se distribuem ao longo do tempo. Entretanto, à medida que a mesma neste ponto só possui sua caracterização gráfica, é necessário realizar um ajuste de curva, por meio da utilização da equação da distribuição de *Weibull*, mostrada na equação (88).

Posteriormente, de posse da equação $f(x)$ que representa a densidade de probabilidade de falha (pdf) de *Weibull*, aplicando-se a Função de Distribuição Cumulativa (CDF), como mostrado na equação (5), foi possível obter o nível de confiabilidade do componente U_{10} para cada IGBT aplicado nos casos estudados. Por fim, considerando o modelo de confiabilidade de sistema série, como mostrado na Figura 7 e equação (3), que é mais conservador, pois considera que a falha de qualquer componente leva à falha do sistema, obteve-se a Função de Distribuição Cumulativa (CDF) de todo o sistema (interruptores controlados dos inversores). A partir deste ponto, o nível de inconfiabilidade do sistema U_{10} pôde ser obtido para os 24 casos estudados.

A Figura 125 apresenta as Funções de Distribuição Cumulativa (CDF) obtidas para IGBTs 400A/6500V, 600A/6500V, 750A/6500V, a nível de componente e sistema, aplicando-se a topologia 3L-NPC e estratégia de modulação SVM.

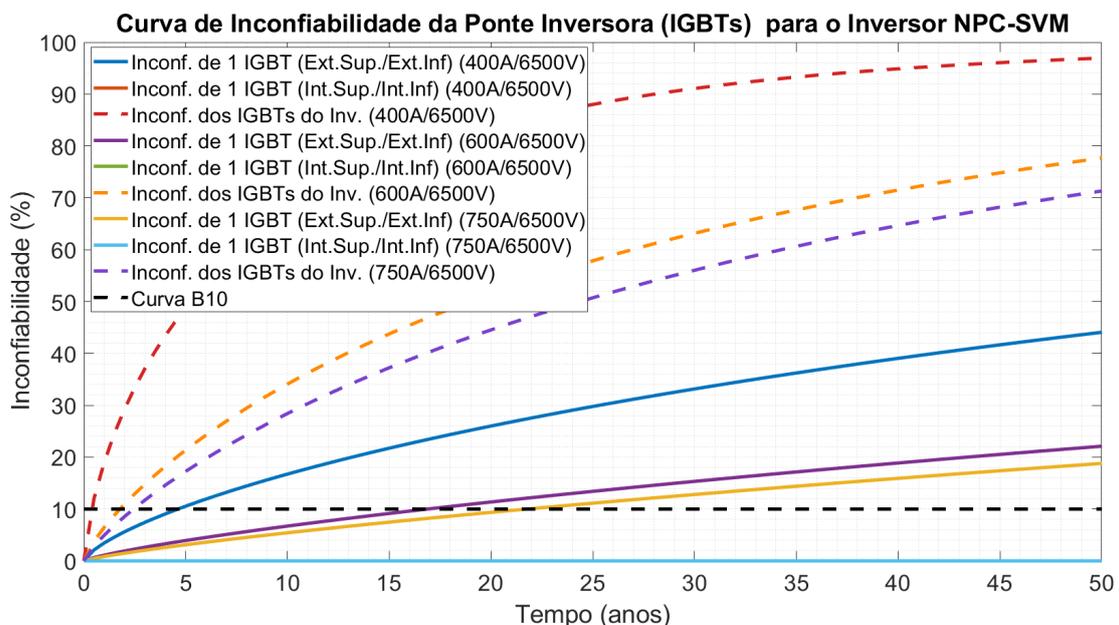


Figura 125 – Curva de inconfiabilidade dos IGBTs para o inversor 3L-NPC e estratégia de modulação SVM.

Em seguida, para auxiliar no procedimento DfR, foram calculadas e normalizadas as po-

tências instaladas dos interruptores controlados dos inversores em cada caso estudado, as quais se relacionam com o custo dos mesmos, como mostrado na equação (89). O processo de normalização atribuiu 0 e 1 para os casos com menor e maior potência instalada de interruptores controlados, respectivamente.

$$P_{sw} = N_{semi} \cdot V_{bv} \cdot I_c, \quad (89)$$

em que:

N_{semi} é o número de dispositivos semicondutores, V_{bv} é a tensão de bloqueio dos dispositivos semicondutores e I_c é a corrente nominal dos dispositivos.

Além do custo envolvido com os semicondutores controlados (IGBTs), julgou-se importante considerar ainda um indicador que contemplasse a influência do custo dos dissipadores de calor e seus respectivos ventiladores.

No que diz respeito aos dissipadores, de forma a não considerar o custo monetário dos mesmos, devido à sua variação temporal, ponderou-se nos indicadores as variáveis de resistência térmica (R_{th}) e de capacitância térmica (C_{th}) dos mesmos e o número total de dissipadores necessários para cada um dos casos analisados. No que diz respeito à resistência térmica, a mesma sofre influência da área de contato com o ambiente e se relaciona ao projeto/formato do dissipador. Quanto à capacitância térmica, essa basicamente se relaciona com a quantidade de massa e calor específico do metal (alumínio) utilizado.

Isso posto, as resistências térmicas dos dissipadores de cada um dos casos analisados foram multiplicadas pelo número de dissipadores utilizados no caso em questão, e, os resultados foram posteriormente normalizados. O processo de normalização atribuiu 0 e 1 para os casos com menor e maior valores obtidos, respectivamente.

De mesma forma, as capacitâncias térmicas dos dissipadores de cada um dos casos analisados foram multiplicadas pelo número de dissipadores utilizados no caso em questão, e, os resultados foram posteriormente normalizados. O processo de normalização atribuiu 0 e 1 para os casos com menor e maior valores obtidos, respectivamente.

Partindo-se então para os ventiladores, à medida que o custo dos ventiladores para os dois modelos de dissipadores (P3 e P16) era bem distinto e não foi possível associar essa diferença a uma variável física que representasse tal discrepância, basicamente considerou-se o custo do dissipador P3, que possui o menor custo, como custo de referência (unitário) e para a o ventilador do dissipador P16, o número de vezes que o custo deste era em relação ao de menor custo. Novamente, o número de ventiladores utilizados em cada caso foi multiplicado pelos indicadores de custo acima mencionados.

Outrossim, os resultados foram posteriormente normalizados. O processo de normalização atribuiu 0 e 1 para os casos com menor e maior valores obtidos, respectivamente.

Reuniu-se então os três indicadores acima, atribuindo-se 50% do peso aos indicadores das resistências térmicas, 25% do peso aos indicadores das capacitâncias térmicas e, por fim,

25% do peso aos indicadores dos ventiladores; compondo-se então o indicador normalizado do dissipador de calor.

Por fim, agrupou-se os indicadores dos semicondutores controlados (IGBTs) e dissipadores, atribuindo-se 80% do peso aos primeiros e 20% do peso aos últimos; formando então o indicador ponderado utilizado como o eixo x do mapa de projeto baseado em confiabilidade DfR que foi utilizado na seleção das melhores soluções para a aplicação.

Os indicadores e pesos foram escolhidos com base na *expertise* do projetista, de forma que não há uma escolha única correta e pode/deve ser ajustado pelo profissional que estiver realizando a análise.

Na Figura 126, é apresentado um Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado x U_{10} (%) para os 24 casos estudados, levando em consideração as três topologias estudadas e suas respectivas estratégias de modulação, de forma a avaliar a distribuição de cada uma das soluções no que diz respeito ao índice ponderado e sua confiabilidade.

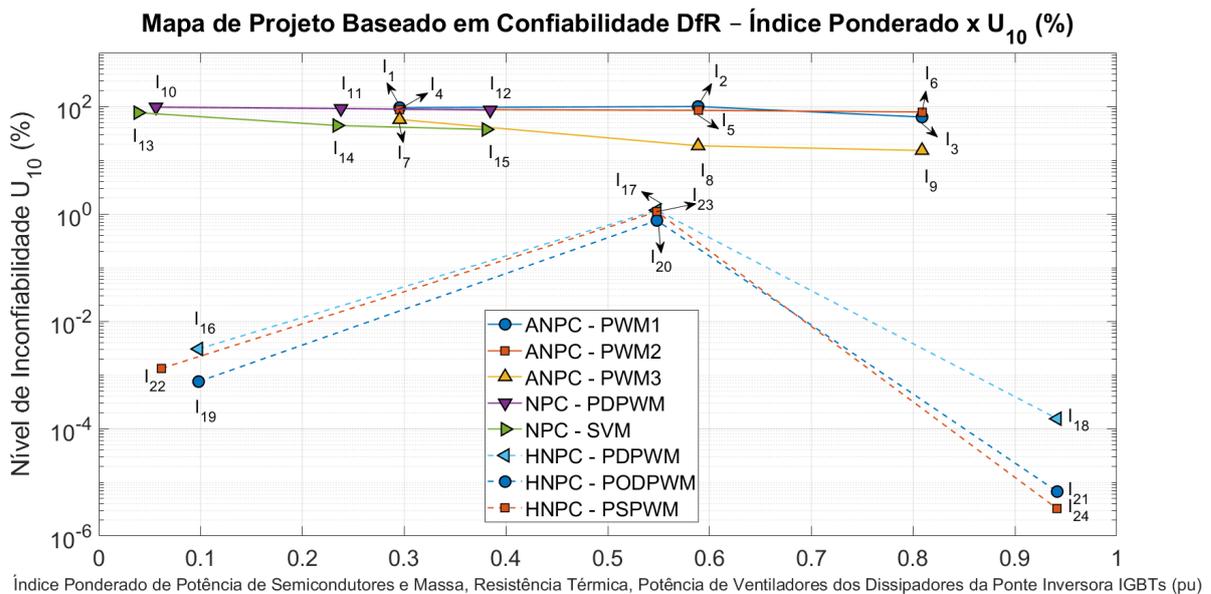


Figura 126 – Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado x U_{10} (%) para os 24 casos estudados.

A partir da análise da Figura 126, é possível perceber o elevado nível de inconfiabilidade encontrado para as topologias 3L-NPC e 3L-ANPC, as quais se encontram no extremo superior do mapa apresentado. A princípio, isso indicaria que as mesmas não seriam boas escolhas do ponto de vista de inconfiabilidade, quando utilizadas com os dissipadores de calor considerados, pois as mesmas estariam operando com temperaturas mais elevadas do que o desejado, e seria esperado um percentual de falha destas muito elevado para o tempo de vida desejado de 10 anos.

Todavia, é importante ressaltar que, neste trabalho, o objetivo é de utilizar os resultados de inconfiabilidade apenas como métricas na determinação das soluções a serem escolhi-

das, e não efetivamente utilizar os valores absolutos encontrados, até porque este não é o objetivo com a utilização do modelo empírico empregado, ainda mais considerando que o mesmo foi obtido por meio de ensaio de dispositivos do mesmo fabricante, mas distintos dos utilizados neste trabalho.

Vale pontuar ainda que, nestas soluções, foram utilizados os dissipadores de calor da *Semikron*, modelo P16, com ventilação forçada, e boa parte deles com os dissipadores de maiores dimensões e menores resistências térmicas deste fabricante, que é muito utilizado. Muitas destas resistências já com valores próximos a valores iniciais encontrados em dissipadores de calor com refrigeração líquida (água ou óleo). E, é importante mencionar que há muitos fabricantes importantes que possuem inversores nessa faixa de potência e tensão que utilizam dissipadores de calor com ventilação forçada nestas topologias, o que nos faz concluir que, provavelmente, os indicadores de confiabilidade não seriam tão elevados como os resultados do modelo de *Bayerer* apresentam nas análises conduzidas.

É possível afirmar sim, que para o estudo de caso em questão, a topologia 5L-H-NPC leva a menores confiabilidades, mas não que as topologias 3L-NPC e 3L-ANPC apresentariam confiabilidades que as tornariam inviáveis para serem utilizadas. Para avaliar de forma mais realista os índices de confiabilidade, maiores análises e ensaios precisariam ser realizados. Isso posto, as mesmas não serão retiradas das próximas análises.

Isso certamente tem relação com o fato de que ao se realizar o dimensionamento e seleção dos dissipadores de calor, em que definiu-se a temperatura de *case* máxima como sendo o critério de dimensionamento, muitos deles poderiam utilizar dissipadores com resistências térmicas menores do que as que foram utilizadas, mas ao se considerar as dimensões físicas dos dissipadores e módulos IGBTs isso não seria possível, de forma que os dissipadores utilizados possuem resistências térmicas inferiores às necessárias para cumprir com o requisito estabelecido, o que implica que os interruptores controlados operam em temperaturas inferiores, e, portanto, terão confiabilidades menores. Isso aconteceu principalmente nos IGBTs de 1200A, que possuem dimensões bem relevantes. Entretanto, considera-se que isso não seria um problema, à medida que eles foram penalizados pelo indicador ponderado e ficaram bem à direita do mapa construído.

Desse modo, após realizadas as considerações acima, que eram necessárias para o entendimento das escolhas realizadas para prosseguir na análise, procedeu-se a estas escolhas. Foram escolhidas 10 configurações, que foram: I1, I4, I7, I10, I11, I13, I14, I16, I19 e I22. Basicamente as configurações que possuíam índice ponderado igual ou inferior a 0,30; por considerar que estas foram as configurações que apresentaram os melhores desempenhos e permanecendo com todas as topologias de inversores para as próximas análises.

Isso significa que para a topologia 3L-ANPC apenas os módulos IGBTs de 400A/6500V foram mantidos. Os de corrente de 600A/6500V e 750A/6500V foram retirados das próximas análises por apresentarem basicamente a mesma confiabilidade, mas índices ponderados bem superiores. De forma similar, para a topologia 3L-NPC apenas os módulos IGBTs de

400A/6500V e 600A/6500V foram mantidos para ambas as estratégias.

Por fim, para a topologia 5L-H-NPC, apenas os módulos IGBTs de 450A/3300V foram mantidos para as três estratégias, por apresentarem índices de inconfiabilidade intermediários entre os módulos de 824A/3300V e 1200A/3300V, mas com índices ponderados bem inferiores.

Novamente, assim como no caso dos capacitores, é necessário complementar que as dez soluções preliminares escolhidas tiveram analisados seus resultados de inconfiabilidade U_{10} com base no perfil de missão de temperatura ambiente mostrado na Figura 102, representando um ambiente não hostil, como uma sala elétrica, por exemplo, onde o conversor convencional geralmente está localizado. Para concluir qual deles teria melhor desempenho em um ambiente hostil (maior temperatura ambiente), uma análise de sensibilidade da inconfiabilidade destes módulos IGBTs, dependendo das variações de temperatura ambiente foi realizada na sequência.

4.1.5.1 Análise de sensibilidade das variações de temperatura ambiente na confiabilidade dos IGBTs dos inversores multiníveis

Nesta subsubseção, foi realizada uma análise de sensibilidade da inconfiabilidade dos interruptores controlados IGBTs em função de variações da temperatura ambiente. A inconfiabilidade das soluções I1, I4, I7, I10, I11, I13, I14, I16, I19 e I22 foram avaliadas para incrementos de temperatura ambiente de 0% a 30%, conforme apresentado na Figura 127. Estes representam 41,7 % dos casos inicialmente elencados.

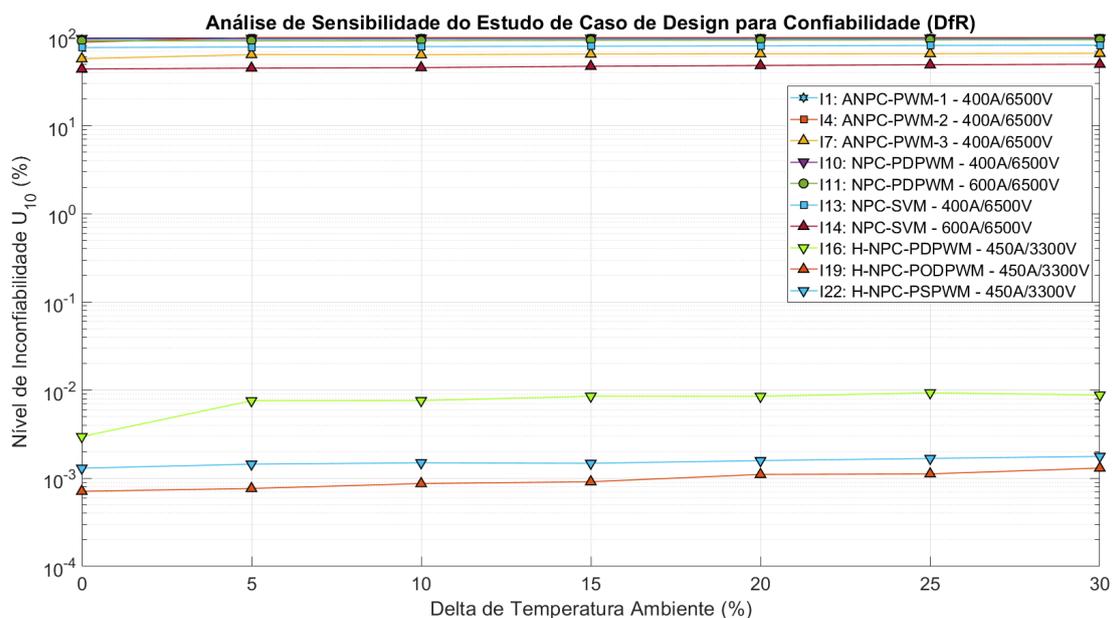


Figura 127 – Análise de Sensibilidade dos Casos Estudados.

Como pode ser visto na Figura 127, a partir das análises de sensibilidade, verificou-se que

a inclinação das curvas das dez soluções preliminarmente escolhidas foi muito semelhante entre si e de valor muito pequeno. Isso permite concluir que sofrem muito pouco e de forma semelhante para incrementos de temperatura ambiente de 0% a 30%.

Como já havia sido notado na análise preliminar, verifica-se ainda uma clara divisão das soluções que utilizam as topologias 3L-NPC e 3L-ANPC, com maior confiabilidade e relativamente próximas entre si, das soluções que utilizam a topologia 5L-H-NPC, com menor confiabilidade e com uma dispersão de confiabilidade um pouco superior.

Quanto à análise de sensibilidade, estas foram conduzidas para incrementos de temperatura ambiente de 0% a 30%. Poderia-se dizer que o incremento do estressor foi modesto, mas o mesmo aumentou não só a temperatura ambiental média, mas também os deltas de temperatura ambiental, o que, a princípio, nos levava a crer que o impacto em suas confiabilidades seria superior.

Desse modo, à medida que não foram, pode-se inferir que o perfil ambiental tenha uma representatividade bem menos relevante do que o perfil do sistema, de forma que um ambiente mais hostil do ponto de vista do estressor temperatura não seria, a princípio, tão impactante, o que seria um bom indicativo para a aplicação da configuração alternativa proposta com base na separação dos sistemas de retificação e inversão. No entanto, é importante ressaltar que, isso só poderia ser afirmado sem margem para questionamentos com base em um perfil de missão hostil específico definido, para o qual novas análises seriam necessárias, o qual não dispomos no momento da realização deste estudo.

Na subsubseção seguinte serão então combinadas as soluções escolhidas para os capacitores e para os IGBTs, de forma a analisar os inversores por completo.

4.1.5.2 Análise de Confiabilidade e Viabilidade do Inversor (Capacitores e IGBTs)

Tendo sido realizadas as análises individuais de cada um dos subsistemas do inversor, nesta subsubseção foram realizadas as combinações das soluções escolhidas para os capacitores (C13, C29, C35, C53, C58, C59, C65, C66, C70, C71, C76, C77, C81, C84, C90 e C96) e para os IGBTs (I1, I4, I7, I10, I11, I13, I14, I16, I19 e I22), de forma a analisar os inversores por completo e buscar uma solução otimizada para o mesmo, do ponto de vista de confiabilidade e viabilidade, considerando ainda a questão do ambiente hostil.

Na Tabela 40, são apresentados os 20 casos dos conjuntos (CJ1 a CJ20) selecionados para serem estudados neste trabalho.

De forma a trazer uma melhor visualização a evolução da confiabilidade de cada um destes conjuntos selecionados que apresentaram as melhores características, quando analisados individualmente seus bancos de capacitores e seus interruptores controlados, são mostradas nas Figuras 128 a 130, as funções cumulativas de distribuição de falha dos mesmos.

¹ Resfriados a ar forçado, em que os dissipadores P3 estão em conjunto com ventiladores SKF 3-230-01 e dissipadores P16 estão em conjunto com ventiladores SKF 16B-230-01.

Tabela 40 – Casos de conjuntos de IGBTs e capacitores que serão considerados para o estudo.

Projeto	Caso Capacitor	Capacitor Candidato	Caso Inversor	IGBT Part Number	Mod. de Dissipador ¹	Topologia	Estratégia
CJ1	C53	CFM11	I1	FZ400R65KE3	P16/300	3L-ANPC	PWM-1
CJ2	C58	CFM10	I4	FZ400R65KE3	P16/300		PWM-2
CJ3	C59	CFM11	I7	FZ400R65KE3	P16/300		PWM-3
CJ4	C65	CFM11					
CJ5	C66	CFM12	I10	FZ400R65KE3	P16/170		PDPWM
CJ6	C70	CFM10					
CJ7	C71	CFM11					
CJ8	C70	CFM10					
CJ9	C71	CFM11	I11	FZ600R65KE3	P3/300	3L-NPC	SVM
CJ10	C29	CEA5	I13	FZ400R65KE3	P16/170		
CJ11	C76	CFM10					
CJ12	C77	CFM11	I14	FZ600R65KE3	P16/170		
CJ13	C29	CEA5					
CJ14	C76	CFM10					
CJ15	C77	CFM11	I16	FF450R33T3E3	P3/300	5L-HNPC	PDPWM
CJ16	C35	CEA5					
CJ17	C81	CFM9					
CJ18	C84	CFM12					
CJ19	C90	CFM12	I19	FF450R33T3E3	P3/300	5L-HNPC	PODPWM
CJ20	C96	CFM12	I22	FF450R33T3E3	P16/170		PSPWM

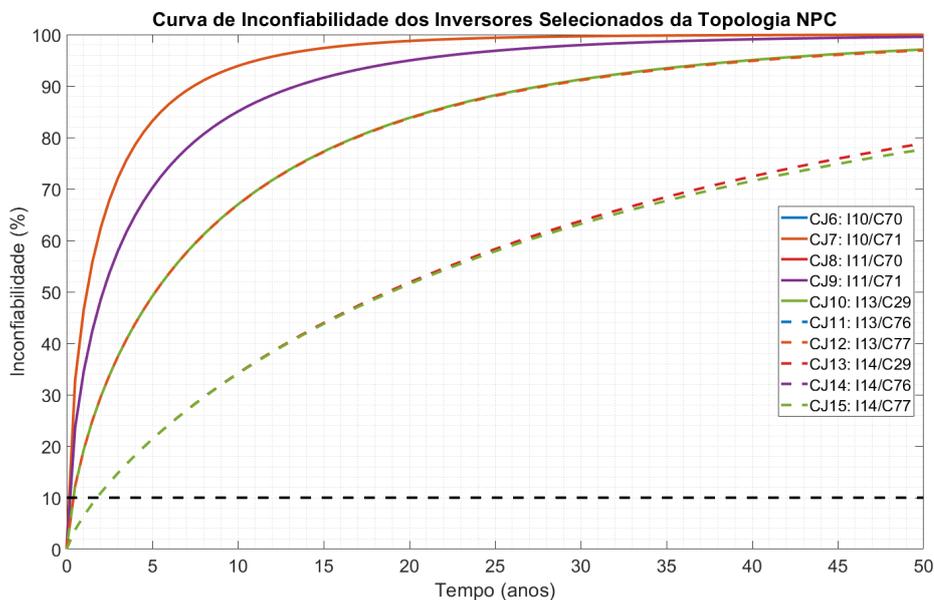


Figura 128 – Curvas de inconfiabilidade dos inversores selecionados da topologia 3L-NPC.

Na sequência, é apresentado na Figura 131 um Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado $\times U_{10}(\%)$ para as 20 combinações de casos de capacitores e IGBTs selecionados e estudados, levando em consideração as três topologias estudadas e suas respectivas estratégias de modulação, de forma a avaliar a distribuição de cada uma das soluções, no que diz respeito ao índice ponderado e sua inconfiabilidade.

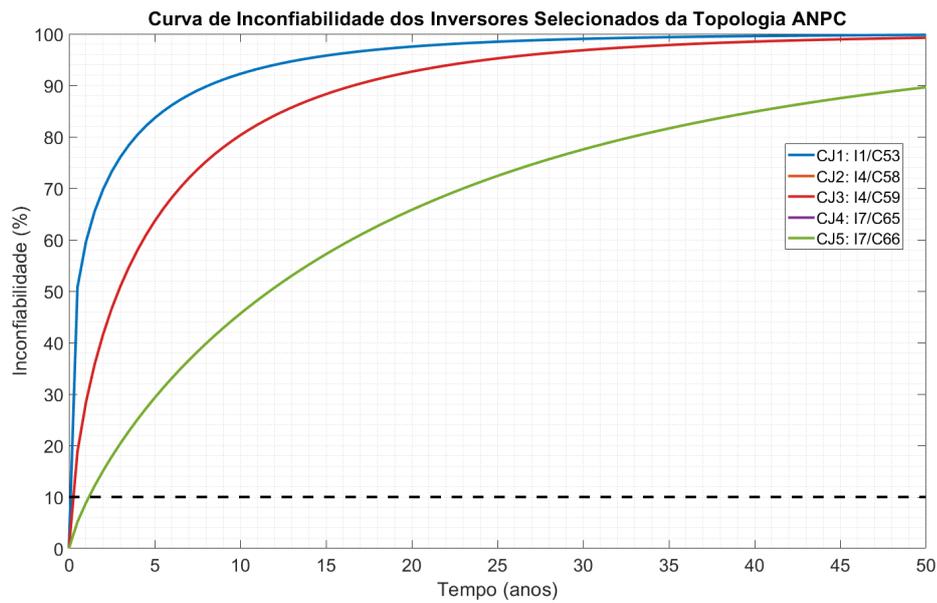


Figura 129 – Curvas de inconfiabilidade dos inversores seleccionados da topologia 3L-ANPC.

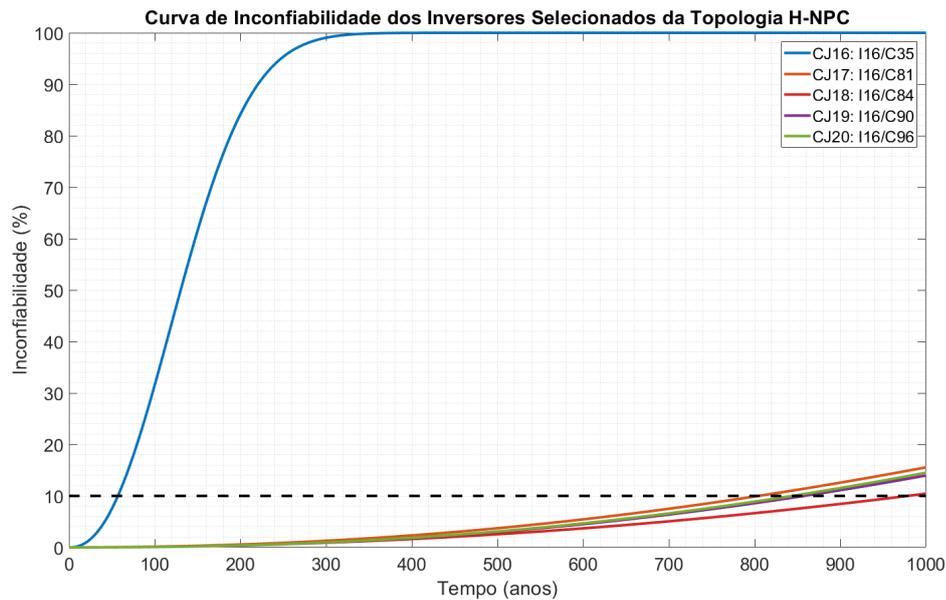


Figura 130 – Curvas de inconfiabilidade dos inversores seleccionados da topologia 5L-H-NPC.

O eixo x apresenta um índice ponderado em pu, que é simplesmente a soma dos índices ponderados dos casos (capacitores e IGBTs) que compõem o conjunto em questão, previamente calculados e apresentados. Nesse sentido, quanto menores os índices ponderados melhor o desempenho do caso em questão.

Por outro lado, o eixo y mostra o nível de inconfiabilidade $U_{10}(\%)$ do sistema banco de capacitores e ponte inversora seleccionados. Este indicador mostra a porcentagem de siste-

mas/componentes que espera-se que venham a falhar dentro de 10 anos. Com base nisso, da mesma forma como o eixo x , quanto menor o valor U_{10} , melhor o desempenho do caso em questão.

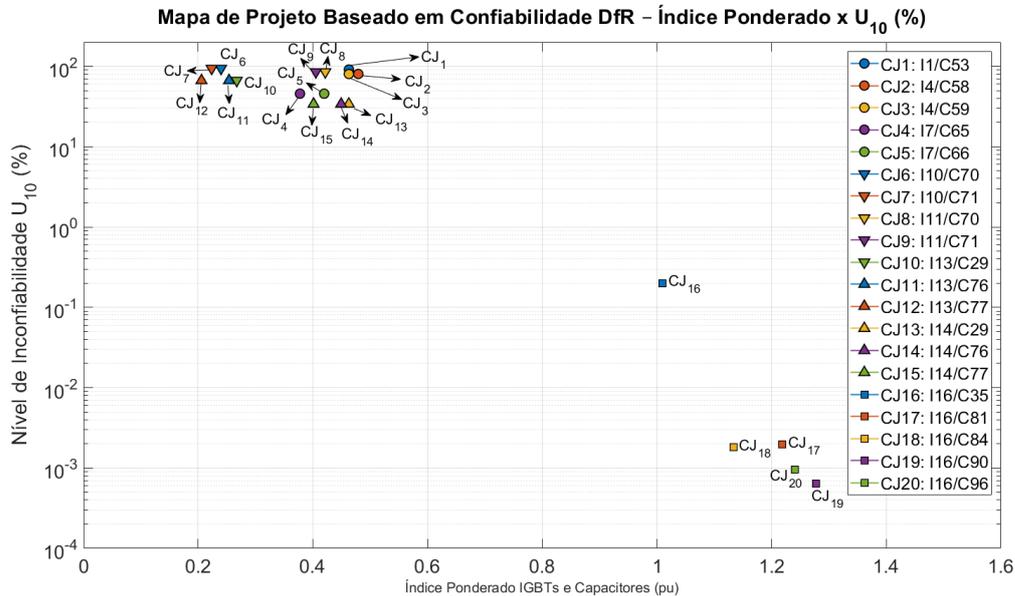


Figura 131 – Mapa de Projeto Baseado em Confiabilidade DfR – Índice Ponderado x U_{10} (%) para os 20 conjuntos de capacitores e IGBTs.

Ao se analisar a figura, é possível identificar muito rapidamente dois *clusters* (agrupamentos) bem distintos, em que o primeiro é formado pelos conjuntos CJ1 a CJ15, que são compostos pelas topologias 3-L-NPC e 3-L-ANPC, no canto superior esquerdo, ou seja, com inconfiabilidades elevadas, mas reduzidos índices ponderados de “custo”. Enquanto que o segundo agrupamento é formado pelos conjuntos CJ17 a CJ20, que é composto pela topologia 5-L-H-NPC, apresentando características opostas ao primeiro agrupamento, ou seja, baixas inconfiabilidades, mas índices ponderados de “custo” mais elevados que o agrupamento anterior. Há ainda um conjunto, o CJ16, que se encontra um pouco mais isolado dos demais, com inconfiabilidade e “custo” entre os apresentados pelos agrupamentos já citados e que é composto por um inversor utilizando a topologia 5-L-H-NPC e um capacitor eletrolítico.

Por meio da análise das Figuras 116, 126 e 131 é possível verificar que, nas análises realizadas, as inconfiabilidades dos inversores preponderam em relação às inconfiabilidades dos capacitores dos *links* c.c., de forma que certamente uma maior atenção deve ser dada aos mesmos.

Considerando a importância de ambas as métricas para a definição das soluções ótimas, apenas com estes dados, torna-se imperioso a consideração de critérios adicionais para a tomada de decisão/seleção sob o ponto de vista da viabilidade e confiabilidade da configuração alternativa em ambientes distantes e hostis. Um fator importante de ser mencionado,

e que já fora citado anteriormente na subseção 3.1.7 é o fato de que nas 3L-NPC e 3L-ANPC são necessários apenas dois cabos (pólo positivo e negativo), pois há apenas um barramento c.c., enquanto que na topologia 5L-H-NPC são necessários dois cabos por fase do inversor. E como já apontado em estudos preliminares em (SILVA; ALZAMORA; PAULA, 2022), os requisitos de volume de cobre para a topologia 5L-H-NPC poderiam chegar a valores entre 2 e 3 vezes os requisitos das topologias de referência (3L-NPC e 3L-ANPC). Combinando os maiores índices ponderados apresentados nesta análise pelos conjuntos da topologia 5L-H-NPC e a questão dos requisitos de cobre para os cabos, tem-se um forte indicativo de que os conjuntos que aplicam esta topologia não seriam interessantes do ponto de vista de viabilidade econômica para a aplicação de transmissão em corrente contínua.

Isso posto, tendo em vista que ainda há um significativo número de conjuntos, considerou-se importante trazer mais características destes para a análise, de forma a tomar as melhores decisões a respeito das soluções ótimas, como mostrado na subsubseção a seguir.

4.1.5.3 Análise de Características das Topologias e Estratégias de Modulação

Nesta subsubseção, são apresentadas na Tabela 41 algumas características de qualidade da energia das topologias e estratégias de modulação analisadas neste estudo, principalmente no que diz respeito ao comportamento das mesmas quanto às tensões de modo comum, haja vista que este é um dos fenômenos de alta frequência que pretende-se minimizar.

Tabela 41 – Características de qualidade da energia das topologias e estratégias de modulação analisadas neste estudo.

Topologia	3L-ANPC			3L-NPC		5L-H-NPC		
Modulação	PWM-1	PWM-2	PWM-3	PD-PWM	SVM	PD-PWM	POD-PWM	PS-PWM
THD_{vlinha} (%)	26,50	26,51	30,47	26,41	16,67	16,40	20,07	32,35
THD_i (%)	4,72	4,73	5,60	5,60	3,53	1,34	3,68	5,96
$THD_{v\text{fase}}$ (%)	34,97	34,97	41,67	39,23	31,37	25,65	29,45	42,81
Níveis V_{fase}	3	3	3	3	3	5	5	5
Níveis V_{linha}	5	5	5	5	5	9	9	9
Picos V_{comum}	$\pm 1050V$	$\pm 1050V$	$\pm 1050V$	+2140 V e -2130 V	$\pm 1020V$	$\pm 1050V$	$\pm 1050V$	$\pm 1050V$
Degraus V_{comum}	1050 V	1050 V	1050 V	1068 V	1612 V	2100 V	2100 V	2120 V
$V_{pp} V_{\text{comum}}$	2100 V	2100 V	2100 V	4270 V	6450 V	525 V	525 V	530 V
Razão V_{comum}/V_{dc}	1/6 de V_{dc}	1/6 de V_{dc}	1/6 de V_{dc}	1/4 de V_{dc}	1/6 de V_{dc}	1/12 de V_{dc}	1/12 de V_{dc}	1/12 de V_{dc}
Níveis V_{comum}	3	3	3	5	3	5	5	5
Comutações de V_{comum} por ciclo	Baixa	Baixa	Alta	Média	Baixa	Baixa	Média	Alta

A utilização da transmissão em corrente contínua já trata muito bem as questões relacionadas às sobretensões transitórias causadas pelo fenômeno de reflexão de ondas, ao se retirar os cabos longos c.a. do acionamento, mas as componentes de alta frequência da tensão de modo comum que excitam os acoplamentos capacitivos do sistema ainda permanecem presentes, as quais são responsáveis por um grande número de falhas nos rolamentos das máquinas. E, considerando o ambiente distante e hostil, que muitas vezes impõe dificuldades para uma manutenção mais frequente do sistema de acionamento como um todo, a(s)

solução(ões) adotada(s) deve(m) tratar essa variável com relevância tão grande quanto os demais requisitos considerados.

Ao se analisar a Tabela 41, no que diz respeito às topologias 3L-NPC e 3L-ANPC e suas respectivas estratégias de modulação, não se verifica diferenças muito relevantes quanto às variáveis de THD_{vlinha} , THD_{vfase} e THD_i , exceto pela estratégia SVM da topologia 3L-NPC, que apresenta um desempenho bem superior às demais.

No que diz respeito aos degraus da tensão de modo comum, os quais juntamente com os tempos de subida e descida desta tensão, vão impactar diretamente nos dv/dts aplicados ao cabo e ao motor acionado, as topologias 3L-NPC e 3L-ANPC e suas respectivas estratégias de modulação possuem desempenho similar, com exceção do conjunto 3L-NPC-SVM, que apresenta valores dos degraus de modo comum cerca de 50% superiores às demais. O que é uma característica não desejável.

Dando continuidade à análise, como já mencionado na seção 2.1 do Capítulo 2, a princípio poderia se pensar que aumentos na frequência de comutação não implicam em maiores danos causados ao isolamento dos motores, pois as tensões de alta frequência geradas têm relação com as altas taxas de variação da tensão dv/dt , ou seja, estão relacionados com os rápidos tempos de subida e descida das tensões. Entretanto, um aumento na frequência de comutação, leva a um maior número de dv/dt por unidade de tempo, o que poderia contribuir para o aumento do dano acumulado ao isolamento da máquina. Desse modo, torna-se importante avaliar o número de comutações da tensão de modo comum para cada um dos conjuntos topologia e estratégia de modulação.

Sob esse aspecto, é possível apurar por inspeção visual em um ciclo da tensão de modo comum, e, posteriormente, classificar os conjuntos topologia e estratégia de modulação entre uma baixa, média ou alta quantidade de comutações por ciclo desta tensão de modo comum. Esta classificação é mostrada na Tabela 41. Analisando a referida tabela, conclui-se que a topologia 3L-ANPC e estratégias PWM-1 e PWM-2, juntamente da topologia 3L-NPC e estratégia SVM, são as que apresentam as melhores características sob esse aspecto.

De toda forma, apesar de ser uma variável de menor relevância em relação às demais, os valores absolutos da tensão de modo comum precisam ser considerados, pois implicarão em maiores precauções com as questões de isolamento da máquina, à medida que essa tensão está presente no neutro da máquina e em outros pontos do circuito/acionamento. Nesse sentido, as duas estratégias de modulação da topologia 3L-NPC seriam mais desinteressantes que as da topologia 3L-ANPC

Diante do exposto, é possível concluir, a partir das premissas utilizadas neste estudo de caso, que a topologia 3L-ANPC aplicando as estratégias PWM-1 e PWM-2, que correspondem aos conjuntos $CJ1$, $CJ2$ e $CJ3$ seriam aqueles mais adequados do ponto de vista das análises de confiabilidade e viabilidade realizadas neste estudo. Vale ressaltar ainda que tais conjuntos utilizam os casos $C53$, $C58$ e $C59$, respectivamente, que aplicam os capacitores de filme metalizado CFM 10 e CFM11.

4.2 Conclusões

Nesta seção foram apresentadas a metodologia, ferramentas e caracterização do sistema de acionamento que foram utilizados no desenvolvimento das análises de confiabilidade dos bancos de capacitores e módulos IGBTs candidatos. Para tal, foram consideradas diversas topologias e estratégias de modulação mais comumente utilizadas na indústria, além da análise e seleção, por meio de métricas de inconfiabilidade e índices ponderados que levaram em consideração as variáveis relevantes para a viabilidade de cada uma das soluções, como, por exemplo, potência instalada, energia armazenada, volume ocupado, resistências e capacitâncias térmicas, etc, com o intuito de se avaliar a viabilidade e confiabilidade de se utilizar a configuração alternativa proposta por de Castro Júnior et al. (2012) em ambientes distantes e hostis.

Para o caso descrito, não se possui dados de medição do campo, de forma que optou-se por utilizar dados meteorológicos para tal, juntamente da aplicação de análises de sensibilidade nos casos que tiveram melhor desempenho, de forma a avaliar/estimar qual seria o comportamento destes em ambientes mais hostis do ponto de vista do estressor temperatura.

De maneira geral, foi possível perceber um desempenho inferior dos capacitores eletrolíticos de alumínio, frente aos capacitores de filme metalizado, os quais só passaram para as análises de sensibilidade por uma definição do projetista, a fim de verificar como seria o desempenho dos mesmos frente a incrementos nos níveis dos estresses ambientais (temperatura). E, nestas análises os mesmos apresentaram um comportamento similar aos capacitores de filme metalizado sob esse aspecto, mas os mesmos já haviam apresentado inconfiabilidades absolutas significativamente superiores aos CFM. Isso é um indicativo de que capacitores eletrolíticos não seriam bons candidatos para este tipo de aplicação. Vale destacar ainda que este resultado ganha ainda mais relevância, considerando que fabricantes de conversores vêm substituindo os CEA por CFM sem seus produtos.

É importante ressaltar o desempenho superior dos capacitores candidatos CFM10, CFM11 e CFM12, os quais apresentaram desempenho superior com maior frequência, dentre os 96 casos estudados. Analisando as características dos capacitores candidatos, pode-se inferir que isso se deve aos seus menores valores de R_{th-ca} e ESR , mesmo apresentando temperaturas de ponto quente máxima inferiores à maioria dos demais candidatos.

Quanto às topologias, pode-se dizer que a topologia 5L-H-NPC apresenta características desafiadoras para a aplicação, à medida esta apresentou índices ponderados superiores tanto do ponto de vista da análise dos capacitores, quanto dos IGBTs; ainda que tenha apresentado índices de inconfiabilidade bem inferiores aos demais casos analisados. E como já pontuado na subseção 3.1.7, há indicativos de que levariam a maiores custos com cabos entre retificadores e inversor.

Como já ressaltado durante a condução do estudo, é importante pontuar que os resultados de tempo de vida e/ou inconfiabilidade não devem, necessariamente, serem utilizados

de forma absoluta, apenas de forma a comparar o desempenho dos diversos casos estudados, haja vista o fato de o modelo de *Bayerer*, por exemplo, ter sido obtido por meio de ensaio de dispositivos de tensões distintas dos utilizados neste trabalho. De qualquer modo, à medida que a comparação entre os casos e a comparação do ponto de vista de redução de vida útil são os maiores interesses neste caso, as análises realizadas são válidas.

CONCLUSÕES E PROPOSTAS DE TRABALHOS FUTUROS

“If we knew what it was we were doing, it would not be called research, would it?” - Albert Einstein

Este capítulo tem como objetivo sumarizar as atividades mais relevantes do trabalho realizadas até o momento e apresentar o que se pretende desenvolver até o final do estudo, juntamente ao respectivo cronograma.

5.1 Conclusões

Foi apresentada na literatura uma promissora configuração de conversores de frequência para sistemas de acionamento de máquinas elétricas alimentadas por cabos longos, muito presentes nos setores de mineração, siderurgia e extração de petróleo *offshore*, que foi proposta para substituir as soluções tradicionais para a mitigação dos problemas de alta frequência indesejados, gerados em decorrência dos elevados dv/dts aplicados ao cabo e ao motor. Contudo, em tal solução, o fato da ponte inversora e do banco de capacitores do *link* c.c. serem alocados próximos aos terminais do motor, que normalmente se encontra em ambientes mais hostis, torna-se necessário que esta configuração seja estudada do ponto de sua viabilidade e confiabilidade, empregando-se uma metodologia confiável como aquelas baseadas na Física da Falha, avaliando como os estressores locais atuam na degradação dos dispositivos relacionados, em especial a temperatura e umidade.

O estado da arte, apresentado no Capítulo 2, disserta brevemente sobre os fenômenos de alta frequência indesejados que atuam em sistemas de acionamento a inversor e que utilizam cabos longos, juntamente às soluções tradicionalmente empregadas para a mitigação de tais fenômenos. Na sequência, apresenta uma outra solução proposta na literatura, de concepção diferente das demais, a qual motivou o desenvolvimento deste trabalho, que,

além de eliminar os problemas em pauta, apresenta vantagens adicionais, tais como a redução da queda de tensão no cabo (longo), já que não há mais a influência da reatância na impedância do cabo utilizando corrente contínua, e também a redução do volume de cobre requerido para a transmissão de energia. Ainda neste mesmo capítulo, como seu objetivo principal, são discutidos os mecanismos e modos de falhas dominantes em dispositivos de potência de conversores de frequência, quais sejam, IGBTs e capacitores, quanto aos estressores temperatura e umidade. Para os IGBTs, no que tange a avaliação do estado termomecânico, são considerados como dominantes o mecanismo e modo de falha de fadiga e desconexão do fio de ligação, respectivamente, e, no que concerne ao estressor umidade, no que tange à avaliação do estado eletroquímico, tem-se como dominante o mecanismo de falha de corrosão metálica e a migração de íons devido à umidade e campo elétrico. Já no caso dos capacitores, tanto para os aqueles de filme metalizado e eletrolítico de alumínio, tem-se como mecanismos de falha dominantes a redução de rigidez dielétrica, no caso do primeiro, e a vaporização do eletrólito e a reação eletroquímica, devido à degradação da camada de óxido e queda na capacitância da folha do anodo, no caso do segundo; ambos sob o modo de falha de desgaste. Apresenta-se ainda os modelos de vida útil e demais ferramentas para o tratamento dos dados e condução dos estudos de confiabilidade.

Já no Capítulo 3, para a apresentação do conceito dos conversores multinível, são mostrados os primeiros estudos realizados e o início de sua utilização comercial, além de suas aplicações, vantagens e desvantagens. Posteriormente, são discutidas algumas topologias de inversores multinível (clássicas e híbridas), suas peculiaridades, comparativos entre as mesmas, vantagens e desvantagens, além de uma avaliação qualitativa da influência de cada uma delas na confiabilidade do inversor como um todo, além de características dos retificadores (controlados ou não) utilizados comercialmente em diversos tipos de aplicações e/ou faixas de potência e tensão.

Ainda neste capítulo, foi realizada uma discussão a respeito de quais seriam as topologias e estratégias que apresentariam características que não seriam interessantes para o sistema na configuração proposta, que possui bancos de capacitores servindo separadamente retificador e inversor, as quais foram retiradas das análises realizados no capítulo seguinte.

Por fim, no Capítulo 4, apresentou-se os procedimentos, ferramentas e dados de entrada (perfil de missão) que foram utilizados no desenvolvimento das análises de confiabilidade e viabilidade para a configuração alternativa proposta por de Castro Júnior et al. (2012), para o estudo de caso em questão.

Iniciando a análise pelos capacitores, este estudo verificou, dentro de todos os casos analisados, para todas as topologias e estratégias, que em média, os capacitores de filme metalizado CFM apresentam menores índices de inconfiabilidade em relação aos capacitores eletrolíticos de alumínio CEA, fazendo com que estes sejam mais interessantes para a aplicação em análise.

Verifica-se ainda uma concentração dos índices ponderados de energia e volume do

C_{BUS} para os casos aplicando as topologias 3L-NPC e 3L-ANPC e suas respectivas estratégias em valores inferiores a 0,30. Por outro lado, os casos aplicando a topologia 5L-H-NPC e suas respectivas estratégias apresentam valores superiores, numa faixa visivelmente distinta dos demais casos, tendo a maior parte deles apresentando valores entre 0,85 e 1,40, ou seja, em média 4 vezes superiores às apresentadas pelas topologias 3L-NPC e 3L-ANPC e suas respectivas estratégias.

Isto posto, sob a ótica apenas dos capacitores, é possível afirmar que utilizar a tecnologia de capacitores de filme metalizado CFM, e em especial aqueles que apresentem menores valores de R_{th-ca} e ESR seria os mais adequados, sobretudo do ponto de vista de sua aplicabilidade à topologia de transmissão c.c. e as implicações desta aplicação.

Partindo para uma análise sob a ótica dos IGBTs, é possível afirmar, para o estudo de caso em questão, que a topologia 5L-H-NPC leva a menores inconfiabilidades, mas não que as topologias 3L-NPC e 3L-ANPC apresentariam inconfiabilidades que as tornariam inviáveis para serem utilizadas. Para avaliar de forma mais realista os índices de confiabilidade, maiores análises e ensaios precisariam ser realizados. Além disso, foram utilizados dispositivos de três correntes nominais para cada conjunto de topologia e estratégia de modulação, em que verificou-se que os índices ponderados de potência de semicondutores; e massa, resistência térmica, capacitância térmica e potência de ventiladores dos dissipadores das pontes inversoras dos IGBTs, estavam dispersos em toda a faixa analisada.

Desta forma, foi necessário incluir mais características para a definição dos melhores conjuntos (capacitores e IGBTs), buscando então soluções ótimas para a aplicação analisada. Para tal foi incluída uma análise acerca de variáveis relacionadas à qualidade de energia da tensão de modo comum, em função das diversas topologias e estratégias analisadas.

Sob essa análise global do sistema, pode-se dizer que a topologia 5L-H-NPC apresenta características desafiadoras para a aplicação, à medida esta apresentou índices ponderados superiores tanto do ponto de vista da análise dos capacitores, quanto dos IGBTs; ainda que tenha apresentado índices de inconfiabilidade bem inferiores aos demais casos analisados. E como já pontuado na subseção 3.1.7, há indicativos de que levariam a maiores custos com cabos entre retificadores e inversor.

Dos resultados obtidos, pode-se concluir que topologias que apresentem um *link* c.c. único, como é o caso das topologias 3L-NPC e 3L-ANPC, sob o ponto de vista das análises realizadas, apresentam vantagens do ponto de vista do custo com energia armazenada em capacitores. Além disso, há ainda o benefício com a redução de pares de cabos para interligar os sistemas de retificação e inversão, que na configuração alternativa estão bem distantes entre si.

Considerando ainda as questões de qualidade de energia em relação a tensão de modo comum, de forma global, a topologia 3L-NPC em conjunto das estratégias de modulação SVM e PD-PWM utilizadas, verifica-se que essa topologia seria desinteressante para a aplicação em questão. Isso principalmente devido ao fato de nesta topologia, em relação à to-

pologia 3L-ANPC e três estratégias utilizadas, a depender da estratégia da topologia 3L-NPC, esta apresenta degraus de tensão de modo comum bem superiores (SVM) ou apresenta um maior número de comutações (PD-PWM) da tensão de modo comum. Além de ambas apresentarem tensões V_{pp} V_{comum} bem superiores às apresentadas pelos demais conjuntos de topologias e estratégias. Sendo estas características não desejáveis, haja visto que a proposição da configuração alternativa tem como principal objetivo reduzir os efeitos dos fenômenos de alta frequência, de modo diferencial e comum, nas máquinas acionadas, como já explanado ao longo do texto.

No que diz respeito às estratégias da topologia 3L-ANPC, que foi a topologia que até o momento apresenta as melhores características, a estratégia PWM-3 apresenta desempenho similar às estratégias PWM-1 e PWM-2, exceto no que diz respeito ao número de comutações da tensão de modo comum, em que a estratégia PWM-3 apresenta um alto número de comutações enquanto que as outras duas um baixo número de comutações.

Diante do exposto, é possível concluir, a partir das premissas utilizadas neste estudo de caso, que a topologia 3L-ANPC aplicando as estratégias PWM-1 e PWM-2, que correspondem aos conjuntos $CJ1$, $CJ2$ e $CJ3$ seriam aqueles mais adequados do ponto de vista das análises de confiabilidade e viabilidade realizadas neste estudo. Vale ressaltar ainda que tais conjuntos utilizam os casos $C53$, $C58$ e $C59$, respectivamente, que aplicam os capacitores de filme metalizado CFM 10 e CFM11.

De qualquer modo, é importante ressaltar que este trabalho é uma parte da análise necessária para a viabilização da configuração alternativa, e que estudos adicionais ainda serão necessários, sob vários aspectos, por exemplo, sob o ponto de vista dos cabos longos que conectam retificadores e inversores.

5.2 Propostas de Continuidade

Como continuidade de estudos relacionados à análise de viabilidade e confiabilidade de conversores de frequência para o acionamento de cargas instaladas em ambientes distantes e hostis, sugerem-se os seguintes pontos:

- ❑ Obtenção de um perfil de missão real de ambientes hostis em que a nova configuração poderia ser aplicada, de forma a realizar análises mais precisas quanto a confiabilidade e viabilidade da proposta;
- ❑ Avaliação da elevação e/ou redução dos custos do conversor como um todo, à medida que haveria a substituição dos cabos longos c.a. por cabos longos c.c., muito provavelmente a não necessidade de utilização de filtros na saída no inversor, além do acréscimo de capacitores necessários, à medida que teria-se um banco de capacitores junto ao retificador e outro junto ao inversor;

- ❑ Condução de estudos para verificar se há uma distância de cabos longos, em que a partir desta, a nova configuração passaria a ser financeiramente mais interessante;
- ❑ Investigar a influência de outros estressores, além do estressor temperatura considerado neste estudo, como por exemplo: umidade, particulados, contaminantes e vibração, os quais estão bem presentes no campo, onde pretende-se instalar a ponte inversora na nova configuração;
- ❑ Explorar o impacto do aumento de custos com os requisitos de energia armazenada (capacitores) ao se adotar a nova configuração;
- ❑ Avaliar como se dá a divisão de requisitos de energia armazenada (capacitores) no *link* c.c. entre os quais ficarão junto ao retificador e os que ficarão junto ao inversor;
- ❑ Investigar a possibilidade e impacto da utilização de dispositivos *press-pack* em detrimento de módulos IGBTs;
- ❑ Investigar a possibilidade e impacto da utilização de dispositivos baseados a Carbetto de Silício (SiC);
- ❑ Conduzir análises para outros estudos de caso, alterando as aplicações e consequentemente as características do perfil de missão da máquina acionada, juntamente das faixas de potência e tensão da mesma;
- ❑ Condução de ensaios e/ou testes em laboratório para validação das perdas e temperaturas calculadas, por meio de medições, para melhorar a precisão da estimativa de confiabilidade.

5.3 Publicações

As publicações relacionadas ao tópico específico desta tese estão listadas abaixo:

- ❑ **Silva, C. E.**, Alzamora, M. A. e de Paula, H. Broad Comparison of Multilevel Inverter Topologies Operating in Hostile Environments: DC Transmission Applicability and Feasibility. In: **IEEE Transactions on Industry Applications**, 58.5, pp. 6852-6863, 2022. DOI: 10.1109/TIA.2022.3186661.
- ❑ **Silva, C. E.**, Alzamora, M. A., Êvo, M. T. A. e de Paula, H. Design for Reliability (DFR) of DC-Link Capacitors for Multilevel Inverter Topologies Operating in Hostile Environments. In: **2023 70th Annual IEEE IAS Petroleum and Chemical Industry Committee (PCIC) Technical Conference**, New Orleans Marriott, New Orleans LA, United States, 2023. No prelo.

- ❑ **Silva, C. E.**, Alzamora, M. A. e de Paula, H. Broad Comparison of Multilevel Inverter Topologies Operating in Hostile Environments: DC Transmission Applicability and Feasibility. In: **2021 IEEE Industry Applications Society Annual Meeting (IAS)**, Vancouver, Canada, 2021, pp. 1-9, DOI: 10.1109/IAS48185.2021.9677181.
- ❑ **Silva, C. E.** e de Paula, H. Confiabilidade de Inversores Operando em Ambientes Hostis. In: **2021 14th IEEE International Conference on Industry Applications (INDUSCON)**, SP, Brasil, 2021, pp. 1511-1518, DOI: 10.1109/INDUSCON51756.2021.9529578.
- ❑ **Silva, C. E.**, de Paula H., Dias F. A. e Gomes, L. C., Discussion on the Reliability of Inverters Operating in Hostile Environments. In: **2020 IEEE Industry Applications Society Annual Meeting**, Detroit, MI, USA, 2020, pp. 1-8, DOI: 10.1109/IAS44978.2020.9334721.

Além disso, a seguir tem-se publicações envolvendo um tópico relacionado ao assunto principal deste trabalho de doutorado e que podem ser um ponto de partida para trabalhos correlatos:

- ❑ Alzamora, M. A., **Silva, C. E.**, Êvo, M. T. A. e de Paula, H. Evaluating a New Configuration for Medium-Voltage Drive Systems in a Mining Plant. In: **2023 70th Annual IEEE IAS Petroleum and Chemical Industry Committee (PCIC) Technical Conference**, New Orleans Marriott, New Orleans LA, United States, 2023. No prelo.
- ❑ Alzamora, M. A., Zapparoli, I. O., Êvo, M. T. A., **Silva, C. E.** e de Paula, H. Matrix Converters: Evaluation of a Technique for the Common Mode Voltage Reduction Aimed at Long Cable Motor Drive Systems. In: **2021 IEEE Industry Applications Society Annual Meeting (IAS)**, Vancouver, Canada, 2021, pp. 1-7, DOI: 10.1109/IAS48185.2021.9677176.

REFERÊNCIAS

- ABB. **The Truth About Cable Lead Lengths From Your Drive to Your Motor**. [S.l.], 2009. Disponível em: <<https://flowtechonline.com/images/flowtech/presentations/Cable-Lead-Lengths.pdf>>.
- ABB. **ACS2000 Medium Voltage Drive**. [S.l.], 2020. Disponível em: <https://library.e.abb.com/public/b05122db521e4764ab0e72cf0c065529/ACS2000-Product-brochure_low-res_US-Rev-G.pdf>.
- ABB. **Medium Voltage AC Drive ACS1000, ACS1000i**. [S.l.], 2020. Disponível em: <http://www04.abb.com/global/seitp/seitp202.nsf/e308f3e92d9a8fc5c1257c9f00349c99/9e85af04443f562448257c14001d261d/FILE/ACS+1000+EN+Rev+H_lowres.pdf>.
- ABB. **Medium Voltage AC Drives - ABB industrial drives - ACS1000 drives: 315 to 5000 kW**. [S.l.], 2020. Disponível em: <https://library.e.abb.com/public/7438d21b0b9048e99249a7aa4db4ea75/ACS1000_medium_voltage_drive_catalog_3BHT490400R0001_RevK_EN.pdf>.
- ABB. **Medium Voltage AC Drives - ABB industrial drives - ACS2000 drives: 250 to 3680 kW**. [S.l.], 2020. Disponível em: <https://library.e.abb.com/public/1252d3cb1e1348b19dbc6b798758a0d3/ACS2000_medium_voltage_drive_catalog_3BHT490640R0001_RevI_EN.pdf>.
- ABU-RUB, H. et al. Medium-voltage multilevel converters — State of the art, challenges, and requirements in industrial applications. **IEEE Transactions on Industrial Electronics**, IEEE, v. 57, n. 8, p. 2581–2596, 2010.
- ACCURATUS. **Silicon Nitride, Si₃N₄ Ceramic Properties**. 2019. Disponível em: <<https://accuratus.com/silinit.html>>.
- ACCURATUS. **Silicon Carbide Material Properties**. [S.l.], 2020. Disponível em: <<https://accuratus.com/silicar.html>>.
- Akagi, H. Multilevel converters: Fundamental circuits and systems. **Proceedings of the IEEE**, v. 105, n. 11, p. 2048–2065, Nov 2017. Disponível em: <doi:10.1109/JPROC.2017.2682105>.
- AKAY, H.; ZHANG, H.; PAYDAR, N. Experimental correlations of an energy-based fatigue life prediction method for solder joints. **Advances in Electronic Packaging**, ASME-EEP, v. 19, n. 2, p. 1567–1574, 1997.
- Al Mansoori, F. N.; Hamed, H. A.; Bayoumi, E. H. E. Efficient digital implementation of space vector modulation for three-level NPC converters used in wind energy conversion systems. In: **2018 Advances in Science and Engineering Technology International Conferences (ASET)**. [s.n.], 2018. p. 1–5. Disponível em: <doi:10.1109/ICASET.2018.8376794>.

Alamri, B.; Alshahrani, S.; Darwish, M. Losses investigation in SPWM-controlled cascaded H-bridge multilevel inverters. In: **2015 50th International Universities Power Engineering Conference (UPEC)**. [s.n.], 2015. p. 1–5. Disponível em: <doi:10.1109/UPEC.2015.7339805>.

ALBERTSEN, A. Electrolytic capacitor lifetime estimation. **JIANGHAI Eur. GmbH**, p. 1–13, 2010.

ALMEIDA, I. T. d. **A poluição atmosférica por material particulado na mineração a céu aberto**. Tese (Doutorado) — Universidade de São Paulo, 1999. Disponível em: <doi:10.15601/2359-5302/ptr.v2n2p224-242>.

AMBAT, R.; MØLLER, P. A review of corrosion and environmental effects on electronics. **The Technical University of Denmark, DMS vintermøde proceedings**, 2006.

ANEEL. **Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional - PRODIST: Módulo 8-Qualidade de Energia Elétrica**. 2018. 88 p.

Anzari, M.; Meenakshi, J.; Sreedevi, V. T. Simulation of a transistor clamped H-bridge multilevel inverter and its comparison with a conventional H-bridge multilevel inverter. In: **2014 International Conference on Circuits, Power and Computing Technologies [ICCPCT-2014]**. [s.n.], 2014. p. 958–963. Disponível em: <doi:10.1109/ICCPCT.2014.7054952>.

ARAUJO, V. A.; JUNIOR, T. A.; DODE, A. C. Redução na emissão de material particulado na mineração gerado pela movimentação de caminhões na Mina de Capão Xavier, Nova Lima, Minas Gerais. **Revista Petra**, v. 2, n. 2, 2016.

Araújo, R. S. et al. Premature wear and recurring bearing failures in an inverter-driven induction motor—Part I: Investigation of the problem. **IEEE Transactions on Industry Applications**, v. 51, n. 6, p. 4861–4867, Nov 2015. Disponível em: <doi:10.1109/TIA.2015.2456059>.

ARAÚJO, R. S. et al. Common-mode currents in drive systems using pwm inverters: Project of a filter topology for their mitigation. In: **2012 10th IEEE/IAS International Conference on Industry Applications**. [s.n.], 2012. p. 1–8. Disponível em: <doi:10.1109/INDUSCON.2012.6451383>.

ARISTIDOU, P.; PALMER, P. Towards a fast electro-thermo-mechanical IGBT/Diode simulation framework for design of reliable power electronic converters. In: **IEEE. 2012 15th International Power Electronics and Motion Control Conference (EPE/PEMC)**. 2012. p. DS1a.6–1–DS1a.6–8. Disponível em: <doi:10.1109/EPEPEMC.2012.6397196>.

Arslan, A. O. et al. Comparison of phase and level shifted switching methods for a three-phase modular multilevel converter. In: **2018 5th International Conference on Electrical and Electronic Engineering (ICEEE)**. [s.n.], 2018. p. 91–96. Disponível em: <doi:10.1109/ICEEE2.2018.8391307>.

ASTM, E. 1049-85: “Standard practices for cycle counting in fatigue analysis”. **Annual book of ASTM standards**, v. 3, n. 01, 2017.

Ayhan, U.; Hava, A. M. Analysis and characterization of DC Bus ripple current of two-level inverters using the equivalent centered harmonic approach. In: **2011 IEEE Energy Conversion Congress and Exposition**. [s.n.], 2011. p. 3830–3837. Disponível em: <doi:10.1109/ECCE.2011.6064289>.

- AZARKHAIL, M.; MODARRES, M. The evolution and history of reliability engineering: Rise of mechanistic reliability modeling. **International Journal of Performability Engineering**, v. 8, n. 1, 2012.
- BAHMAN, A. S.; IANNUZZO, F.; BLAABJERG, F. Mission-profile-based stress analysis of bond-wires in SiC power modules. **Microelectronics Reliability**, Elsevier, v. 64, p. 419–424, 2016. Disponível em: <doi:10.1016/j.microrel.2016.07.102>.
- BAILEY, C. et al. Predictive reliability, prognostics and risk assessment for power modules. In: VDE. **5th International Conference on Integrated Power Electronics Systems**. [S.l.], 2008. p. 1–7.
- BAKER, R. H.; BANNISTER, L. H. **Electric power converter**. [S.l.]: Google Patents, 1975. US Patent 3,867,643.
- Bana, P. R. et al. Recently Developed Reduced Switch Multilevel Inverter for Renewable Energy Integration and Drives Application: Topologies, Comprehensive Analysis and Comparative Evaluation. **IEEE Access**, v. 7, p. 54888–54909, 2019. ISSN 2169-3536. Disponível em: <doi:10.1109/ACCESS.2019.2913447>.
- BASAVARAJA, B.; SARMA, D. S. Application problem of PWM AC drives due to long cable length and high dv/dt. In: IEEE. **Power Electronics, Drives and Energy Systems, 2006. PEDES'06. International Conference on**. 2006. p. 1–6. Disponível em: <doi:10.1109/PEDES.2006.344380>.
- BAYERER, R. et al. Model for power cycling lifetime of IGBT modules-various factors influencing lifetime. In: **Proc. CIPS**. [S.l.: s.n.], 2008. v. 11, p. 13.
- Bayerer, R.; Lassmann, M.; Kremp, S. Transient Hygrothermal-Response of Power Modules in Inverters—The Basis for Mission Profiling Under Climate and Power Loading. **IEEE Transactions on Power Electronics**, v. 31, n. 1, p. 613–620, Jan 2016. ISSN 1941-0107. Disponível em: <doi:10.1109/TPEL.2015.2408117>.
- BEHERA, M. **Cascaded Multilevel Inverter Based Transformerless Traction Drive for Railway Applications**. Dissertação (Mestrado) — National Institute of Technology Rourkela, 2012.
- BELLINI, A.; BIFARETTI, S. Comparison between sinusoidal pwm and space vector modulation techniques for npc inverters. In: **2005 IEEE Russia Power Tech**. [s.n.], 2005. p. 1–7. Disponível em: <doi:10.1109/PTC.2005.4524414>.
- BENSHAW. **M2L Series: Medium Voltage Variable Frequency Drive**. [S.l.], 2019. Disponível em: <https://benshaw.com/wp-content/uploads/2020/01/benshaw-m2l-3000-brochure.pdf>.
- BERGLIND, J.; WISNIEWSKI, R. Fatigue estimation methods comparison for wind turbine control. **arXiv preprint arXiv:1411.3925**, 2014.
- BEVENSEE, H. M. **The Effect of Package Geometry on Moisture Driven Degradation of Polymer Aluminum Capacitors**. Tese (Doutorado) — University of Maryland, 2016.

- Bharatiraja, C.; Raghu, S.; Palanisamy, R. A new space vector pulse width modulation for reduction of common mode voltage in three level neutral point diode clamped multilevel inverter. In: **IEEE-International Conference On Advances In Engineering, Science And Management (ICAESM -2012)**. [s.n.], 2012. p. 694–699. Disponível em: <doi:10.1049/cp.2011.0372>.
- BHARGAVA, C.; BANGA, V. K.; SINGH, Y. Health prognostics of electrolytic capacitor using various environmental testing methods. **Journal of Materials and Environmental Science**, v. 9, 2018. Disponível em: <doi:10.26872/jmes.2018.9.5.165>.
- BRESSAN, M. V. **Conversor Multinível em Ponte Completa de Conversores com Capacitores Flutuantes**. Tese (Doutorado) — Universidade do Estado de Santa Catarina (UDESC), 2019.
- BURGER, F. J.; MALCOLM, C. D. **Electrolytic capacitors and electrolyte therefor**. [S.l.]: Google Patents, 1964. US Patent 3,138,746.
- BUSCA, C. et al. An overview of the reliability prediction related aspects of high power IGBTs in wind power applications. **Microelectronics reliability**, Elsevier, v. 51, n. 9-11, p. 1903–1907, 2011. Disponível em: <doi:10.1016/j.microrel.2011.06.053>.
- BUSSE, D. et al. Characteristics of shaft voltage and bearing currents. **IEEE Industry Applications Magazine**, IEEE, v. 3, n. 6, p. 21–32, 1997. Disponível em: <doi:10.1109/2943.628116>.
- BYRNE, C.; ELEKTRONIKINDUSTRIE, Z. E. und. Handbook for robustness validation of automotive electrical/electronic modules. **ZVEI-German Electrical and Electronic Manufacturers' Assoc.**, 2013.
- Calligaro, S. et al. Modulation techniques for three-phase three-level NPC inverters: A review and a novel solution for switching losses reduction and optimal neutral-point balancing in photovoltaic applications. In: **2013 Twenty-Eighth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)**. [s.n.], 2013. p. 2997–3004. Disponível em: <doi:10.1109/APEC.2013.6520725>.
- CAPACITORS, I. **Storage of capacitors**. [S.l.], 201–? Disponível em: <https://www.illinoiscapacitor.com/pdf/Papers/storing_capacitors.pdf>.
- CELNIKIER, Y. et al. Investigation of the heel crack mechanism in Al connections for power electronics modules. **Microelectronics Reliability**, Elsevier, v. 51, n. 5, p. 965–974, 2011. Disponível em: <doi:10.1016/j.microrel.2011.01.001>.
- CHANDRASEKHAR, P. Neutral point clamped (NPC) type multilevel inverter. **Int J Sci Tech Res**, v. 5, n. 9, p. 126–128, 2016.
- CHATTERJEE, K.; MODARRES, M.; BERNSTEIN, J. B. Fifty years of physics of failure. **J. Rel. Inf. Anal. Center**, v. 20, n. 1, p. 1–5, 2012.
- CHE, F.; PANG, J. H. Vibration reliability test and finite element analysis for flip chip solder joints. **Microelectronics reliability**, Elsevier, v. 49, n. 7, p. 754–760, 2009. Disponível em: <doi:10.1016/j.microrel.2009.03.022>.
- CHEMI-CON, N. **Aluminum Electrolytic Capacitors**. [S.l.], 201–? Disponível em: <http://www.yeint.ru/suppliers/nippon/pdf/ncc.pdf>.

- Chen, A. et al. Fault-tolerant design for flying capacitor multilevel inverters. In: **2009 IEEE 6th International Power Electronics and Motion Control Conference**. [s.n.], 2009. p. 1460–1464. Disponível em: <doi:10.1109/IPEMC.2009.5157616>.
- Chen, T.; Li, S.; Fahimi, B. Analysis of DC-link voltage ripple in voltage source inverters without electrolytic capacitor. In: **IECON 2018 - 44th Annual Conference of the IEEE Industrial Electronics Society**. [s.n.], 2018. p. 1041–1048. Disponível em: <doi:10.1109/IECON.2018.8591719>.
- CHEN, Y.-M. et al. Online failure prediction of the electrolytic capacitor for LC filter of switching-mode power converters. **IEEE Transactions on Industrial Electronics**, IEEE, v. 55, n. 1, p. 400–406, 2008. Disponível em: <doi:10.1109/TIE.2007.903975>.
- CHIDLEY, A. **Selecting DC-link capacitors in power converters**. [S.l.], 2017. Disponível em: <https://www.avnet.com/wps/portal/abacus/resources/article/selecting-dc-link-capacitors-for-power-converters/>.
- CHOI, U.-M.; BLAABJERG, F.; LEE, K.-B. Study and handling methods of power IGBT module failures in power electronic converter systems. **IEEE Transactions on Power Electronics**, IEEE, v. 30, n. 5, p. 2517–2533, 2015. Disponível em: <doi:10.1109/TPEL.2014.2373390>.
- CHUNG, H. S.-h. et al. **Reliability of power electronic converter systems**. [S.l.]: Institution of Engineering and Technology, 2015.
- CIAPPA, M. Package reliability in microelectronics: a review. In: **Proceedings of International Workshop on Electronics and Detector Cooling, WELDEC**. [S.l.: s.n.], 1994. v. 1, p. 133–49.
- CIAPPA, M. Selected failure mechanisms of modern power modules. **Microelectronics reliability**, Elsevier, v. 42, n. 4-5, p. 653–667, 2002.
- CIAPPA, M.; CASTELLAZZI, A. Reliability of high-power IGBT modules for traction applications. In: **IEEE 45th Annual International Reliability Physics Symposium**. [S.l.: s.n.], 2007. p. 480–485.
- COMIZZOLI, R. et al. Corrosion of electronic materials and devices. **Science**, American Association for the Advancement of Science, v. 234, n. 4774, p. 340–345, 1986. Disponível em: <doi:10.1126/science.234.4774.340>.
- Conseil-Gudla, H. et al. Humidity buildup in electronic enclosures exposed to constant conditions. **IEEE Transactions on Components, Packaging and Manufacturing Technology**, v. 7, n. 3, p. 412–423, March 2017. Disponível em: <doi:10.1109/TCPMT.2017.2655447>.
- Conseil, H. et al. Humidity build-up in a typical electronic enclosure exposed to cycling conditions and effect on corrosion reliability. **IEEE Transactions on Components, Packaging and Manufacturing Technology**, v. 6, n. 9, p. 1379–1388, Sep. 2016. Disponível em: <doi:10.1109/TCPMT.2016.2590779>.
- CORPORATION, M. **Material Properties**. 2019. Disponível em: <https://materion.com/-/media/files/ceramics/datasheets/cc-002ceramicsmaterialpropertieschart.pdf>.

- CUPERTINO, A. F. et al. Impact of the mission profile length on lifetime prediction of pv inverters. **Microelectronics Reliability**, v. 100-101, p. 113427, 2019. ISSN 0026-2714. 30th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis. Disponível em: <doi:10.1016/j.microrel.2019.113427>.
- DAGDELEN, T. **Failure Analysis of Thick Wire Bonds**. Dissertação (Mestrado) — University of Waterloo, Waterloo, Ontario, Canada, 2013.
- Dahl, D. et al. Field experience identifying electrically induced bearing failures. In: **Conference Record of 2007 Annual Pulp and Paper Industry Technical Conference**. [s.n.], 2007. p. 155–163. Disponível em: <doi:10.1109/PAPCON.2007.4286295>.
- Dargahi, V. et al. Improved active-neutral-point-clamped (I-ANPC) multilevel converter: Fundamental circuit topology, innovative modulation technique, and experimental validation. In: **2018 IEEE Power and Energy Conference at Illinois (PECI)**. [s.n.], 2018. p. 1–8. Disponível em: <doi:10.1109/PECI.2018.8334994>.
- DARVEAUX, R. Effect of simulation methodology on solder joint crack growth correlation. In: IEEE. **2000 Proceedings. 50th Electronic Components and Technology Conference (Cat. No. 00CH37070)**. [S.l.], 2000. p. 1048–1058.
- de Castro Júnior, J. A. **Uma Nova Configuração de Sistemas de Acionamento: Conexão Retificador-Inversor através de Cabos Longos—Análise da Economia de Cobre e da Proteção do Sistema contra Falhas**. Dissertação (Mestrado) — UFMG—Belo Horizonte, MG, 2010.
- de Castro Júnior, J. A. et al. Rectifier-to-inverter connection through long DC cable—part II: The complete copper economy characterization. **IEEE Transactions on Industry Applications**, v. 48, n. 1, p. 229–235, Jan 2012. Disponível em: <doi:10.1109/TIA.2011.2175887>.
- de Paula, H. **Uma Nova Metodologia para a Determinação dos Fenômenos de Alta Freqüência em Sistemas de Acionamento de Motores de Indução Através de Inversores PWM**. Tese (Doutorado) — Universidade Federal de Uberlândia (UFU), 2005.
- de Paula, H. et al. Driving AC motors through long distances with DC transmission: Experimental results. In: **2014 IEEE Industry Application Society Annual Meeting**. [s.n.], 2014. p. 1–7. Disponível em: <doi:10.1109/IAS.2014.6978464>.
- de Paula, H. et al. Inverter-based motor drive systems: An overview from the electromagnetic compatibility perspective. In: **2017 Brazilian Power Electronics Conference (COBEP)**. [s.n.], 2017. p. 1–6. Disponível em: <doi:10.1109/COBEP.2017.8257245>.
- de Paula, H. et al. Differential overvoltages and common-mode currents in PWM motor drives: The influence of the cable arrangement on their characteristics. In: **2009 35th Annual Conference of IEEE Industrial Electronics**. [s.n.], 2009. p. 1103–1109. Disponível em: <doi:10.1109/IECON.2009.5414678>.
- de Paula, V. C.; de Paula, H. Employing DC transmission in long distance AC motor drives: Analysis of the copper economy and power losses reduction in mining facilities. In: **2015 IEEE Industry Applications Society Annual Meeting**. [s.n.], 2015. p. 1–7. Disponível em: <doi:10.1109/IAS.2015.7356899>.

- de Paula, V. C.; de Paula, H. Employing DC transmission in long distance AC motor drives: Analysis of the copper economy and power losses reduction in mining facilities. **IEEE Transactions on Industry Applications**, v. 54, n. 1, p. 841–847, Jan 2018. Disponível em: <doi:10.1109/TIA.2017.2740829>.
- de Paula, W. J. **Análise Numérica de Perdas em MOSFETs de Potência**. Tese (Doutorado) — Universidade Federal de Juiz de Fora (UFJF). Programa de Pós-Graduação em Engenharia Elétrica, ago. 2020.
- De, S. et al. Multilevel inverters for low-power application. **IET Power Electronics**, v. 4, n. 4, p. 384–392, April 2011. Disponível em: <doi:10.1049/iet-pel.2010.0027>.
- Debnath, S. et al. Operation, control, and applications of the modular multilevel converter: A review. **IEEE Transactions on Power Electronics**, v. 30, n. 1, p. 37–53, Jan 2015. Disponível em: <doi:10.1109/TPEL.2014.2309937>.
- DENK, M.; BAKRAN, M.-M. Comparison of counting algorithms and empiric lifetime models to analyze the load-profile of an IGBT power module in a hybrid car. In: IEEE. **2013 3rd International Electric Drives Production Conference (EDPC)**. 2013. p. 1–6. Disponível em: <doi:10.1109/EDPC.2013.6689758>.
- DENNING, R. **Applied R&M Manual for Defence Systems**. 1.7. ed. [S.l.], 2012.
- DEVOTO, D. J. et al. **A Review of Degradation Behavior and Modeling of Capacitors**. [S.l.], 2018.
- DIGIKEY. **Design Considerations for Selecting Capacitors for DC Link and Inverter Applications**. [S.l.], 2016. Disponível em: <https://www.digikey.com/en/articles/design-considerations-for-selecting-capacitors-for-dc-link-and-inverter-applications>.
- DU, S. et al. **Modular multilevel converters: analysis, control, and applications**. John Wiley & Sons, 2017. Disponível em: <doi:10.1002/9781119367291>.
- DUBILIER, C. **Type 550C 105 °C High Ripple, Inverter Grade, Aluminum**. [S.l.], 20–. Disponível em: <http://www.cde.com/resources/catalogs/550C.pdf>.
- DUBILIER, C. **Type 945U Polypropylene, DC Link Capacitors - High Capacitance, Screw Terminal Case for Inverter Applications**. [S.l.], 20–. Disponível em: <http://www.cde.com/resources/catalogs/945U.pdf>.
- DUBILIER, C. **Aluminum Electrolytic Capacitor Application Guide**. 2019. Disponível em: <http://www.cde.com/resources/catalogs/AEappGUIDE.pdf>.
- EATON. **SC9000 EP medium voltage drives: Installation manual**. 2016. Disponível em: <https://www.eaton.com/content/dam/eaton/products/medium-voltage-power-distribution-control-systems/motor-control/literature/installation-instructions/sc9000-instruction-booklet-installation-manual-ib020001en.pdf>.
- EATON. **Design Guide DG020004EN: SC9000 EP Variable Frequency Drive - Medium Voltage**. 2020. Disponível em: <http://www.eaton.com/content/dam/eaton/products/design-guides---consultant-audience/eaton-sc9000ep-variable-frequency-drive-medium-voltage-design-guide-dg020004en.pdf>.

EBEL, G. H. Reliability physics in electronics: a historical view. **IEEE Transactions on Reliability**, IEEE, v. 47, n. 3, p. SP379–SP389, 1998. Disponível em: <doi:10.1109/24.740555>.

El-Hosainy, A. et al. A review of multilevel inverter topologies, control techniques, and applications. In: **2017 Nineteenth International Middle East Power Systems Conference (MEPCON)**. [s.n.], 2017. p. 1265–1275. Disponível em: <doi:10.1109/MEPCON.2017.8301344>.

ELECTRICALFUNDABLOG. **Electrolytic Capacitor Diagram**. 2019. Disponível em: <<https://electricalfundablog.com/electrolytic-capacitor-properties-uses-capacitance-value-polarity/>>.

ELECTRONICS, T. **Aluminum electrolytic capacitors - Capacitors with screw terminals - Series/Type: B43700, B43720**. [S.l.], 2019. Disponível em: <https://www.tdk-electronics.tdk.com/inf/20/30/db/aec/B43700_B43720.pdf>.

ELECTRONICS, T. **Aluminum electrolytic capacitors - Capacitors with screw terminals - Series/Type: B43713, B43733**. [S.l.], 2019. Disponível em: <http://www.tdk-electronics.tdk.com/inf/20/30/db/aec/B43713_B43733.pdf>.

ELECTRONICS, T. **Film Capacitors - Power Electronic Capacitors - Series/Type: MKP DC Ordering code: B25620**. [S.l.], 2021. Disponível em: <http://eu.mouser.com/datasheet/2/400/B2562_-776030.pdf>.

ELERATH, J. G.; PECHT, M. IEEE 1413: A standard for reliability predictions. **IEEE Transactions on Reliability**, IEEE, v. 61, n. 1, p. 125–129, 2012. Disponível em: <doi:10.1109/TR.2011.2172030>.

ELETRIC, M. **Note the following points when using IGBT modules: About isolation voltage and LTDS**. [S.l.], 2014. Disponível em: <https://www.mitsubishielectric.com/semiconductors/files/manuals/igbt_ltds_note_e.pdf>.

ELNA. **Aluminium Electrolytic Capacitors**. [S.l.], 2017. Disponível em: <https://www.ena.co.jp/en/capacitor/alumi/catalog/pdf/al_caution_e_p52-55.pdf>.

Falck, J. et al. Reliability of power electronic systems: An industry perspective. **IEEE Industrial Electronics Magazine**, v. 12, n. 2, p. 24–35, June 2018. Disponível em: <doi:10.1109/MIE.2018.2825481>.

Ferreira, V. N. **Confiabilidade de Inversores: Avaliação e Redução dos Efeitos de Ciclos Térmicos em Módulos de Potência**. Dissertação (Mestrado) — Universidade Federal de Minas Gerais, 2016.

Ferreira, V. N. et al. Design and selection of high reliability converters for mission critical industrial applications: A rolling mill case study. **IEEE Transactions on Industry Applications**, v. 54, n. 5, p. 4938–4947, Sep. 2018. Disponível em: <doi:10.1109/TIA.2018.2829104>.

Ferreira, V. N. et al. Medium voltage IGBT-based converters in mine hoist systems. In: **2016 IEEE Industry Applications Society Annual Meeting**. [s.n.], 2016. p. 1–8. Disponível em: <doi:10.1109/IAS.2016.7731919>.

- Ferreira, V. N. et al. Mission critical analysis and design of IGBT-based power converters applied to mine hoist systems. **IEEE Transactions on Industry Applications**, v. 53, n. 5, p. 5096–5104, Sep. 2017. Disponível em: <doi:10.1109/TIA.2017.2709719>.
- FILM capacitor. 2020. Disponível em: <https://en.wikipedia.org/wiki/Film_capacitor>.
- Florica, D.; Florica, E.; Dumitrescu, M. Natural doubling of the apparent switching frequency using three-level ANPC converter. In: **2008 International School on Nonsinusoidal Currents and Compensation**. [s.n.], 2008. p. 1–6. ISSN 2375-1428. Disponível em: <doi:10.1109/ISNCC.2008.4627496>.
- FRANCESCO, E. D.; FRANCESCO, R. D.; PETRITOLI, E. Obsolescence of the mil-hdbk-217: A critical review. In: **2017 IEEE International Workshop on Metrology for AeroSpace (MetroAeroSpace)**. [s.n.], 2017. p. 282–286. Disponível em: <doi:10.1109/MetroAeroSpace.2017.7999581>.
- FRANCIS, R. A. Humidity and dew point: Their effect on corrosion and coatings. **ACA Annual Conference**, nov. 2002. Consultant Ashburton VIC Australia.
- Gaikwad, A.; Arbune, P. A. Study of cascaded H-Bridge multilevel inverter. In: **2016 International Conference on Automatic Control and Dynamic Optimization Techniques (ICACDOT)**. [s.n.], 2016. p. 179–182. Disponível em: <doi:10.1109/ICACDOT.2016.7877574>.
- GALLAY, R. Metallized film capacitor lifetime evaluation and failure mode analysis. **arXiv preprint arXiv:1607.01540**, 2016.
- GARRY, W. et al. **Reliability analysis/assessment of advanced technologies**. [S.l.], 1990.
- Gasperi, M. L. Life prediction modeling of bus capacitors in AC variable-frequency drives. **IEEE Transactions on Industry Applications**, v. 41, n. 6, p. 1430–1435, Nov 2005. Disponível em: <doi:10.1109/TIA.2005.858258>.
- GHIMIRE, P. et al. Improving power converter reliability: Online monitoring of high-power IGBT modules. **IEEE Industrial Electronics Magazine**, IEEE, v. 8, n. 3, p. 40–50, 2014. Disponível em: <doi:10.1109/MIE.2014.2311829>.
- GOLDBERG, M.; VACCARO, J. **Physics of failure in electronics**. [S.l.]: Spartan books, 1963. v. 3.
- GOPALAKRISHNAN, K.; DAS, S.; NARAYANAN, G. Analytical expression for RMS DC link capacitor current in a three-level inverter. In: **Proc. Conf. Centenary**. [S.l.: s.n.], 2011.
- GOPIREDDY, L. R. et al. Rainflow algorithm-based lifetime estimation of power semiconductors in utility applications. **IEEE Transactions on Industry Applications**, IEEE, v. 51, n. 4, p. 3368–3375, 2015. Disponível em: <doi:10.1109/TIA.2015.2407055>.
- GRIDS, A. P. **APPLICATION NOTE 5SYA 2042-09: Failure rates of IGBT modules due to cosmic rays**. [S.l.], 2019. Disponível em: <https://search.abb.com/library/Download.aspx?DocumentID=5SYA2042&LanguageCode=en&DocumentPartId=&Action=Launch>.
- GRIDS, A. P. **Cosmic ray failures of power semiconductor devices**. [S.l.], 2019. Disponível em: <https://library.e.abb.com/public/1526f5b5461843aba4f2b99867bc537c/ABB\%20Semiconductors_cosmic\%20ray_native\%20single\%20post_final_062019.pdf?x-sign=FkDLsP0EwXfJtFhJvv10HdL9uh044xjW4pbL3uAs3V9bTgwjmfH3GwEOVapGN/t>.

- GRUSON, F. et al. Design, implementation and testing of a modular multilevel converter. **EPE Journal**, Taylor & Francis, v. 27, n. 4, p. 153–166, 2017. Disponível em: <doi:10.1080/09398368.2017.1417785>.
- GUIMARÃES, G. F. **Estudo comparativo dos ganhos relativos às técnicas de modulação em largura de pulso e dispositivos de banda larga em conversores multiníveis**. Dissertação (Mestrado) — Universidade Federal de Minas Gerais (UFMG), 2018.
- GUPTA, A. et al. A Review of Degradation Behavior and Modeling of Capacitors. In: . [s.n.], 2018. (International Electronic Packaging Technical Conference and Exhibition, ASME 2018 International Technical Conference and Exhibition on Packaging and Integration of Electronic and Photonic Microsystems), p. V001T04A004. Disponível em: <doi:10.1115/IPACK2018-8262>.
- GUPTA, K. K.; BHATNAGAR, P. **Multilevel inverters: conventional and emerging topologies and their control**. [S.l.]: Academic Press, 2017.
- HAMIDI, A. et al. Reliability and lifetime evaluation of different wire bonding technologies for high power igbt modules. **Microelectronics Reliability**, v. 39, n. 6, p. 1153–1158, 1999. ISSN 0026-2714. European Symposium on Reliability of Electron Devices, Failure Physics and Analysis. Disponível em: <doi:10.1016/S0026-2714(99)00164-X>.
- HANDBOOK, M. MIL-HDBK-338B. **US Department of Defense**, v. 1, 1998.
- HARIN, M. M.; VANITHA, V.; JAYAKUMAR, M. Comparison of pwm techniques for a three level modular multilevel inverter. **Energy Procedia**, v. 117, p. 666–673, 2017. ISSN 1876-6102. "First International Conference on Power Engineering Computing and CONTROL (PECCON-2017) 2nd -4th March .2017." Organized by School of Electrical Engineering, VIT University, Chennai, Tamil Nadu, India. Disponível em: <doi:10.1016/j.egypro.2017.05.180>.
- Hava, A. M.; Ayhan, U.; Aban, V. V. A DC bus capacitor design method for various inverter applications. In: **2012 IEEE Energy Conversion Congress and Exposition (ECCE)**. [s.n.], 2012. p. 4592–4599. Disponível em: <doi:10.1109/ECCE.2012.6342196>.
- HAYES, K.; REGAN, H.; BURGMAN, M. Introduction to the concepts and methods of uncertainty analysis. **Environmental risk assessment in genetically modified organisms**, v. 3, p. 188–208, 2007. Disponível em: <doi:10.1079/9781845932961.0188>.
- HEMICI, K. et al. Three-phases flying-capacitor multilevel inverter with proportional natural PWM control. **Energy Procedia**, Elsevier, v. 74, p. 1061–1070, 2015. Disponível em: <doi:10.1016/j.egypro.2015.07.744>.
- HENN, G. et al. Adapted modulation for thd performance improvement and losses reduction on multilevel inverters. **Revista SOBRAEP**, v. 16, n. 2, p. 103–109, 2011. Disponível em: <doi:10.18618/REP.2011.2.103109>.
- Hiller, M. et al. A new highly modular medium voltage converter topology for industrial drive applications. In: **2009 13th European Conference on Power Electronics and Applications**. [S.l.: s.n.], 2009. p. 1–10.
- Himmelmann, P. et al. A new modular multilevel converter for medium voltage high power oil gas motor drive applications. In: **2016 18th European Conference on Power Electronics and Applications (EPE'16 ECCE Europe)**. [s.n.], 2016. p. 1–11. Disponível em: <doi:10.1109/EPE.2016.7695692>.

- Holzke, W. et al. A condition monitoring system for power semiconductors in wind energy plants. In: **PCIM Europe 2018; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management**. [S.l.: s.n.], 2018. p. 1–7.
- HOSODA, H.; PEAK, S. Multi-level converters for large capacity motor drive. In: **The 2010 International Power Electronics Conference - ECCE ASIA** -. [s.n.], 2010. p. 516–522. Disponível em: <doi:10.1109/IPEC.2010.5543240>.
- HØYLAND, A.; RAUSAND, M. **System reliability theory: models and statistical methods**. [S.l.]: John Wiley & Sons, 2009. v. 420.
- HUANG, H.; MAWBY, P. A. A lifetime estimation technique for voltage source inverters. **IEEE Transactions on Power Electronics**, v. 28, n. 8, p. 4113–4119, Aug 2013. ISSN 1941-0107. Disponível em: <doi:10.1109/TPEL.2012.2229472>.
- HUANG, Y. et al. Failure mechanism of die-attach solder joints in igbt modules under pulse high-current power cycling. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, v. 7, n. 1, p. 99–107, March 2019. ISSN 2168-6785. Disponível em: <doi:10.1109/JESTPE.2018.2871474>.
- IEEE. IEEE Guide for Selecting and Using Reliability Predictions Based on IEEE 1413. **IEEE Std 1413.1-2002**, p. 1–106, 2003. Disponível em: <doi:10.1109/IEEESTD.2003.94232>.
- IEEE. IEEE Standard Framework for Reliability Prediction of Hardware - Redline. **IEEE Std 1413-2010 (Revision of IEEE Std 1413-1998) - Redline**, p. 1–20, April 2010. Disponível em: <doi:10.1109/IEEESTD.2010.5953402>.
- IEEE. 519-2022-IEEE Recommended Practices and Requirements for Harmonic Control in Electric Power Systems. **IEEE Std 519-2022 (Revision of IEEE Std 519-2014)**, p. 1–31, 2022.
- IMAM, A. M. et al. Failure prediction of electrolytic capacitor using DSP methods. In: **IEEE Twentieth Annual IEEE Applied Power Electronics Conference and Exposition, 2005. APEC 2005**. [S.l.], 2005. v. 2, p. 965–970.
- INFINEON. **FZ400R65KE3 Highly insulated module with Trench/Fieldstop IGBT3 and emitter controlled 3 diode datasheet**. [S.l.], 2021. Disponível em: <https://www.infineon.com/cms/en/product/power/igbt/igbt-modules/fz400r65ke3/>.
- INFINEON. **FZ600R65KE3 Highly insulated module with Trench/Fieldstop IGBT3 and emitter controlled 3 diode datasheet**. [S.l.], 2021. Disponível em: <https://www.infineon.com/cms/en/product/power/igbt/igbt-modules/fz600r65ke3/>.
- INFINEON. **FZ750R65KE3 Highly insulated module with Trench/Fieldstop IGBT3 and emitter controlled 3 diode datasheet**. [S.l.], 2021. Disponível em: <https://www.infineon.com/cms/en/product/power/igbt/igbt-modules/fz750r65ke3/>.
- INFINEON. **FF450R33T3E3 XHP3 module datasheet**. [S.l.], 2022. Disponível em: <https://www.infineon.com/cms/en/product/power/igbt/igbt-modules/ff450r33t3e3/>.
- INFINEON. **FZ1200R33HE3 IHM-B module datasheet**. [S.l.], 2022. Disponível em: <https://www.infineon.com/cms/en/product/power/igbt/igbt-modules/fz1200r33he3/>.

INFINEON. **FZ825R33HE4D IHM-B module datasheet**. [S.l.], 2022. Disponível em: <<https://www.infineon.com/cms/en/product/power/igbt/igbt-modules/fz825r33he4d/>>.

IRF. **IGBT characteristics**. [S.l.], 2012. Disponível em: <https://www.infineon.com/dgdl/Infineon-IGBT_Characteristics-AN-v01_00-EN.pdf?fileId=5546d462533600a40153559f8d921224>.

IRF. **IGBT operating frequency**. [S.l.], 2013. Disponível em: <<http://www.irf.com/product-info/igbt/operatingfrequency.pdf>>.

IRIAS, N. G. N. **Avaliação de Técnicas de Prognósticos de Falhas em Conversores de Frequência Instalados em Ambientes Hostis**. Dissertação (Mestrado) — Universidade Federal de Minas Gerais (UFMG), Novembro 2018. Programa de Pós-Graduação em Engenharia Elétrica (PPGEE).

IRIAS, N. G. N. et al. Challenges in using the physics-of-failure approach in practical applications. In: **2017 IEEE Industry Applications Society Annual Meeting**. [s.n.], 2017. p. 1–8. Disponível em: <[doi:10.1109/IAS.2017.8101838](https://doi.org/10.1109/IAS.2017.8101838)>.

IRVINE, T. **Rainflow Cycle Counting for Random Vibration Fatigue Analysis**. 2013. Disponível em: <<https://vibrationdata.wordpress.com/2017/04/05/fatigue-analysis-webinars/>>.

IRVINE, T. **Rainflow Cycle Counting in Fatigue Analysis - Revision B**. 2018. Disponível em: <http://www.vibrationdata.com/tutorials2/rainflow_counting_revB.pdf>.

Jacobsen, J. B. et al. Climate-protective packaging: Using basic physics to solve climatic challenges for electronics in demanding applications. **IEEE Industrial Electronics Magazine**, v. 8, n. 3, p. 51–59, Sep. 2014. Disponível em: <[doi:10.1109/MIE.2014.2330912](https://doi.org/10.1109/MIE.2014.2330912)>.

Jafari, A. et al. Comparison of wide-band-gap technologies for soft-switching losses at high frequencies. **IEEE Transactions on Power Electronics**, v. 35, n. 12, p. 12595–12600, Dec 2020. Disponível em: <[doi:10.1109/TPEL.2020.2990628](https://doi.org/10.1109/TPEL.2020.2990628)>.

Janik, D. et al. The SVPWM modulation technique with active voltage balancing control for 3-level ANPC inverter. In: **2015 International Conference on Applied Electronics (AE)**. [s.n.], 2015. p. 81–84. Disponível em: <[doi:10.1109/IECON.2015.7392563](https://doi.org/10.1109/IECON.2015.7392563)>.

JELLESEN, M. S. et al. Corrosion in electronics. Technical University of Denmark. 2008.

JELLESEN, M. S. et al. Corrosion in electronics at device level. **ECS Transactions**, The Electrochemical Society, Inc., v. 25, n. 30, p. 1, feb 2010. Disponível em: <[doi:10.1149/1.3321952](https://doi.org/10.1149/1.3321952)>.

JELLESEN, M. S. et al. Corrosion in electronics: Overview of failures and countermeasures. In: **European Corrosion Congress**. [S.l.: s.n.], 2014.

Ji, B. et al. In Situ Diagnostics and Prognostics of Wire Bonding Faults in IGBT Modules for Electric Vehicle Drives. **IEEE Transactions on Power Electronics**, v. 28, n. 12, p. 5568–5577, Dec 2013. Disponível em: <[doi:10.1109/TPEL.2013.2251358](https://doi.org/10.1109/TPEL.2013.2251358)>.

Ji, B. et al. Multiobjective design optimization of igbt power modules considering power cycling and thermal cycling. **IEEE Transactions on Power Electronics**, v. 30, n. 5, p. 2493–2504, May 2015. ISSN 1941-0107. Disponível em: <[doi:10.1109/TPEL.2014.2365531](https://doi.org/10.1109/TPEL.2014.2365531)>.

JOHANSSON, C. **On system safety and reliability methods in early design phases**. Tese (Doutorado) — PhD thesis, 2013.

Joshy, S.; Jellesen, M.; Ambat, R. Effect of interior geometry on local climate inside an electronic device enclosure. In: **2017 16th IEEE Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITherm)**. [s.n.], 2017. p. 779–783. Disponível em: <doi:10.1109/ITHERM.2017.7992565>.

Juyal, V. D.; Arora, S. Power quality improvement of a system using three phase cascaded H-bridge multilevel inverters (a comparison). In: **2016 International Conference on Recent Advances and Innovations in Engineering (ICRAIE)**. [s.n.], 2016. p. 1–7. Disponível em: <doi:10.1109/ICRAIE.2016.7939493>.

Júnior, P. R. M. et al. Selection of the number of levels of a modular multilevel converter for an electric drive. In: **2019 IEEE 15th Brazilian Power Electronics Conference and 5th IEEE Southern Power Electronics Conference (COBEP/SPEC)**. [s.n.], 2019. p. 1–6. Disponível em: <doi:10.1109/COBEP/SPEC44138.2019.9065903>.

KABZA, H. et al. Cosmic radiation as a cause for power device failure and possible countermeasures. In: IEEE. **Proceedings of the 6th International Symposium on Power Semiconductor Devices and Ics**. [S.l.], 1994. p. 9–12.

KAWKABANI, B.; SIMOND, J.; WETTER, R. Investigation of transient overvoltages of low voltage induction motors due to IGBT-Inverter supply. In: **International Conference on Electrical Machines, Helsinki, Finland**. [S.l.: s.n.], 2000. p. 1197–1200.

KEMET. **KEMET PEH200 - Screw Terminal Aluminum Electrolytic Capacitors**. [S.l.], 2021. Disponível em: <http://www.mouser.com/datasheet/2/212/KEM_A4034_PEH200-1101128.pdf>.

Khan, S. A. et al. An online method for condition based maintenance of aluminum electrolytic capacitors. In: **2014 Recent Advances in Engineering and Computational Sciences (RAECS)**. [s.n.], 2014. p. 1–5. Disponível em: <doi:10.1109/RAECS.2014.6799592>.

KHANDARBHARAD, A. R. et al. Real time remaining useful life prediction of the electrolytic capacitor. In: **2015 International Conference on Information Processing (ICIP)**. [s.n.], 2015. p. 631–636. Disponível em: <doi:10.1109/INFOP.2015.7489460>.

KHARADE, J. M.; SAVAGAVE, D. N. G. A Review of HVDC Converter Topologies. **International Journal of Innovative Research in Science, Engineering and Technology**, v. 6, n. 2, p. 1822–1830, 2017.

KHATIBI, G. et al. Accelerated mechanical fatigue testing and lifetime of interconnects in microelectronics. **Procedia Engineering**, v. 2, n. 1, p. 511–519, 2010. ISSN 1877-7058. Fatigue 2010. Disponível em: <doi:10.1016/j.proeng.2010.03.055>.

Kirthika Devi, V. S.; Srivani, S. G. Modified phase shifted PWM for cascaded H bridge multilevel inverter. In: **2017 Third International Conference on Advances in Electrical, Electronics, Information, Communication and Bio-Informatics (AEEICB)**. [s.n.], 2017. p. 89–94. Disponível em: <doi:10.1109/AEEICB.2017.7972389>.

- Ko, Y. et al. Topology and control strategy for accelerated lifetime test setup of DC-link capacitor of wind turbine converter. In: **2016 IEEE Applied Power Electronics Conference and Exposition (APEC)**. [s.n.], 2016. p. 3629–3636. Disponível em: <doi:10.1109/APEC.2016.7468391>.
- Koshti, A. K.; Rao, M. N. A brief review on multilevel inverter topologies. In: **2017 International Conference on Data Management, Analytics and Innovation (ICDMAI)**. [s.n.], 2017. p. 187–193. Disponível em: <doi:10.1109/ICDMAI.2017.8073508>.
- KOURO, S. et al. Recent advances and industrial applications of multilevel converters. **IEEE Transactions on Industrial Electronics**, v. 57, n. 8, p. 2553–2580, Aug 2010. ISSN 1557-9948. Disponível em: <doi:10.1109/TIE.2010.2049719>.
- KOVACEVIC-BADSTUEBNER, I. F. **Modelling for the lifetime prediction of power semiconductor modules**. Institution of Engineering and Technology, 2015. 103-140 p. (Energy Engineering). Disponível em: <doi:10.1049/PBPO080E_ch5>.
- KROESE, D. P. et al. Why the monte carlo method is so important today. **WIREs Computational Statistics**, v. 6, n. 6, p. 386–392, 2014. Disponível em: <doi:10.1002/wics.1314>.
- Kulkarni, C. S. et al. Accelerated aging experiments for capacitor health monitoring and prognostics. In: **2012 IEEE AUTOTESTCON Proceedings**. [s.n.], 2012. p. 356–361. Disponível em: <doi:10.1109/AUTEST.2012.6334580>.
- Lachkar, C. et al. Failure analysis of aluminum electrolytic capacitors based on electrical and physicochemical characterizations. In: **2017 IEEE International Reliability Physics Symposium (IRPS)**. [s.n.], 2017. p. 5C–1.1–5C–1.7. Disponível em: <doi:10.1109/IRPS.2017.7936328>.
- Lall, P.; Sakalaukus, P.; Davis, L. Reliability of solid-state lighting electrical drivers subjected to WHTOL accelerated aging. In: **Fourteenth Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITherm)**. [s.n.], 2014. p. 1164–1170. Disponível em: <doi:10.1109/ITHERM.2014.6892411>.
- LEE, W.; NGUYEN, L.; SELVADURAY, G. Solder joint fatigue models: review and applicability to chip scale packages. **Microelectronics Reliability**, v. 40, n. 2, p. 231–244, 2000. ISSN 0026-2714. Disponível em: <doi:10.1016/S0026-2714(99)00061-X>.
- Leleu, E. et al. Reduction of vibrations in an induction machine supplied by high power PWM inverter. In: **2005 European Conference on Power Electronics and Applications**. [s.n.], 2005. p. 8 pp.–P.8. ISSN null. Disponível em: <doi:10.1109/EPE.2005.219339>.
- LENZ, J. M. et al. Benchmarking of capacitor power loss calculation methods for wear-out failure prediction in PV inverters. **Microelectronics Reliability**, v. 100-101, p. 113491, 2019. 30th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis. Disponível em: <doi:10.1016/j.microrel.2019.113491>.
- LEON, R. et al. Effects of humidity on non-hermetically packaged III-V structures and devices. **2nd Annual Microelectronics Reliability Qualification**, 1999.
- Lesnicar, A.; Marquardt, R. An innovative modular multilevel converter topology suitable for a wide power range. In: **2003 IEEE Bologna Power Tech Conference Proceedings**. [s.n.], 2003. v. 3, p. 6 pp. Disponível em: <doi:10.1109/PTC.2003.1304403>.

LHOMMEAU, T.; MEURET, R.; KARAMA, M. Technological study of an igbt module for an aeronautical application in zone engine. In: **2005 European Conference on Power Electronics and Applications**. [s.n.], 2005. p. 6 pp.–P.6. Disponível em: <doi:10.1109/EPE.2005.219735>.

Li, J. et al. Analysis and Design of Active NPC (ANPC) Inverters for Fault-Tolerant Operation of High-Power Electrical Drives. **IEEE Transactions on Power Electronics**, v. 27, n. 2, p. 519–533, Feb 2012. Disponível em: <doi:10.1109/TPEL.2011.2143430>.

Liland, K. B. et al. Liquid insulation of IGBT modules: Long term chemical compatibility and high voltage endurance testing. In: **2016 IEEE International Conference on Dielectrics (ICD)**. [s.n.], 2016. v. 1, p. 384–389. Disponível em: <doi:10.1109/ICD.2016.7547624>.

LIU, B. et al. The investigation on the lifetime prediction model of igbt module. **Energy Procedia**, v. 12, p. 394–402, 2011. ISSN 1876-6102. The Proceedings of International Conference on Smart Grid and Clean Energy Technologies (ICSGCE 2011). Disponível em: <doi:10.1016/j.egypro.2011.10.053>.

LIU, L. et al. Failure prediction of electrolytic capacitors in switching-mode power converters. In: **Proceedings of the IEEE 2012 Prognostics and System Health Management Conference (PHM-2012 Beijing)**. [s.n.], 2012. p. 1–5. Disponível em: <doi:10.1109/PHM.2012.6228799>.

LIU, Y. et al. Overvoltage mitigation of submersible motors with long cables of different lengths. In: **2014 17th International Conference on Electrical Machines and Systems (ICEMS)**. [s.n.], 2014. p. 638–644. Disponível em: <doi:10.1109/ICEMS.2014.7013565>.

LIU, Z. et al. Remaining useful life estimation of insulated gate bipolar transistors (igbts) based on a novel voltterra k-nearest neighbor optimally pruned extreme learning machine (vkopp) model using degradation data. **Sensors**, v. 17, n. 11, 2017. ISSN 1424-8220. Disponível em: <https://www.mdpi.com/1424-8220/17/11/2524>.

Loncarski, J. et al. Operation analysis and comparison of Multilevel Si IGBT and 2-level SiC MOSFET inverter-based high-speed drives with long power cable. In: **2019 International Conference on Clean Electrical Power (ICCEP)**. [s.n.], 2019. p. 503–509. Disponível em: <doi:10.1109/ICCEP2019.8890074>.

LÓPEZ, I. et al. Review of modulation algorithms for neutral-point-clamped multilevel converter. In: **International Conference on Renewable Energies and Power Quality, Bilbao**. [S.l.: s.n.], 2013.

LU, H.; BAILEY, C. Lifetime prediction of an igbt power electronics module under cyclic temperature loading conditions. In: **2009 International Conference on Electronic Packaging Technology High Density Packaging**. [s.n.], 2009. p. 274–279. Disponível em: <doi:10.1109/ICEPT.2009.5270749>.

LUTZ, J. IGBT-modules: Design for reliability. In: **Power Electronics and Applications, 2009. EPE'09. 13th European Conference on**. [S.l.: s.n.], 2009. p. 1–3.

LUTZ, J. et al. **Semiconductor power devices: Physics, characteristics, reliability**. Springer, 2011. v. 2. Disponível em: <doi:10.1007/978-3-642-11125-9>.

- MA, K. **Power electronics for the next generation wind turbine system**. Springer, 2015. Disponível em: <doi:10.1007/978-3-319-21248-7>.
- MA, K.; BLAABJERG, F. Reliability-cost models for the power switching devices of wind power converters. In: **2012 3rd IEEE International Symposium on Power Electronics for Distributed Generation Systems (PEDG)**. [s.n.], 2012. p. 820–827. ISSN 2329-5767. Disponível em: <doi:10.1109/PEDG.2012.6254096>.
- MA, K. et al. Thermal loading and lifetime estimation for power device considering mission profiles in wind power converter. **IEEE Transactions on Power Electronics**, v. 30, n. 2, p. 590–602, Feb 2015. ISSN 1941-0107. Disponível em: <doi:10.1109/TPEL.2014.2312335>.
- MA, K.; WANG, H.; BLAABJERG, F. New approaches to reliability assessment: Using physics-of-failure for prediction and design in power electronics systems. **IEEE Power Electronics Magazine**, v. 3, n. 4, p. 28–41, Dec 2016. Disponível em: <doi:10.1109/MPEL.2016.2615277>.
- MAGALHÃES, L. C. **Estudo do material particulado atmosférico e metais associados às partículas totais em suspensão na cidade de Ouro Preto, MG**. Tese (Doutorado) — Programa de Pós-Graduação em Engenharia Ambiental. PROÁGUA, Pró-Reitoria de ..., 2005.
- MARIN, J. J.; POLLARD, R. W. Experience report on the fides reliability prediction method. In: IEEE. **Reliability and Maintainability Symposium, 2005. Proceedings. Annual**. [S.l.], 2005. p. 8–13.
- MARQUARDT, R. A new modular voltage source inverter topology. In: **Conf. Rec. EPE 2003**. [S.l.: s.n.], 2003.
- Martinez-Garcia, J. F. et al. Design and analysis of a modulation strategy for a seven output voltage levels on a HNPC topology. In: **2018 IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC)**. [s.n.], 2018. p. 1–6. Disponível em: <doi:10.1109/ROPEC.2018.8661361>.
- MARTINEZ-RODRIGO, F. et al. Calculation of the number of modules and the switching frequency of a modular multilevel converter using near level control. **Electric Power Systems Research**, v. 165, p. 68–83, 2018. ISSN 0378-7796. Disponível em: <doi:10.1016/j.epsr.2018.08.019>.
- Marzoughi, A. et al. Design and Comparison of Cascaded H-Bridge, Modular Multilevel Converter, and 5-L Active Neutral Point Clamped Topologies for Motor Drive Applications. **IEEE Transactions on Industry Applications**, v. 54, n. 2, p. 1404–1413, March 2018. Disponível em: <doi:10.1109/TIA.2017.2767538>.
- MATERIALS, A. **Aluminum-(Silicon Carbide) Advanced Substrate**. 2019. Disponível em: <http://www.alphamaterials.com/AlSiC.htm>.
- MATSUISHI, M.; ENDO, T. Fatigue of metals subjected to varying stress. **Japan Society of Mechanical Engineers, Fukuoka, Japan**, v. 68, n. 2, p. 37–40, 1968.
- Maurya, S. et al. An Efficient Technique to reduce Total Harmonics Distortion in Cascaded H- Bridge Multilevel Inverter. In: **2019 IEEE International Conference on Electrical, Computer and Communication Technologies (ICECCT)**. [s.n.], 2019. p. 1–5. Disponível em: <doi:10.1109/ICECCT.2019.8869424>.

MCLEISH, J. G. Enhancing MIL-HDBK-217 reliability predictions with physics of failure methods. In: **2010 Proceedings - Annual Reliability and Maintainability Symposium (RAMS)**. [s.n.], 2010. p. 1–6. Disponível em: <doi:10.1109/RAMS.2010.5448044>.

MCLINN, J. A short history of reliability. **The Journal of the Reliability Information Analysis Center**, 2011.

MEDJAHED, H.; VIDAL, P.-E.; NOGAREDE, B. Thermo-mechanical stress of bonded wires used in high power modules with alternating and direct current modes. **Microelectronics Reliability**, v. 52, n. 6, p. 1099–1104, 2012. ISSN 0026-2714. Disponível em: <doi:10.1016/j.microrel.2012.01.013>.

MEHL, E. L. M. **Capacitores Eletrolíticos de Alumínio: Alguns cuidados e considerações práticas**. 2019. Disponível em: <http://www.eletr.ufpr.br/mehl/capacitor.pdf>.

Mehta, P.; Kumar, M. Capacitor voltage balancing and THD analysis in ANPC multilevel inverter. In: **2018 IEEMA Engineer Infinite Conference (eTechNxt)**. [s.n.], 2018. p. 1–5. Disponível em: <doi:10.1109/ETECHNXT.2018.8385376>.

MEHTA, P.; KUNAPARA, A.; KARELIA, N. Improvement in switching strategy used for even loss distribution in anpc multilevel inverter. **Procedia Technology**, v. 21, p. 386–392, 2015. ISSN 2212-0173. SMART GRID TECHNOLOGIES. Disponível em: <doi:10.1016/j.protcy.2015.10.056>.

METTAS, A. Design for reliability: Overview of the process and applicable techniques. **International Journal of Performability Engineering**, v. 6, n. 6, p. 577–586, 2010.

Meynard, T. A.; Foch, H. Multi-level conversion: high voltage choppers and voltage-source inverters. In: **PESC '92 Record. 23rd Annual IEEE Power Electronics Specialists Conference**. [s.n.], 1992. p. 397–403 vol.1. Disponível em: <doi:10.1109/PESC.1992.254717>.

MINER, M. A. Cumulative damage in fatigue. **Transactions of the ASME, Journal of Applied Mechanics**, ASME, v. 67, p. A159, 1945. Disponível em: <doi:10.1115/1.4009458>.

Minzari, D. et al. Electrochemical migration on electronic chip resistors in chloride environments. **IEEE Transactions on Device and Materials Reliability**, v. 9, n. 3, p. 392–402, Sep. 2009. Disponível em: <doi:10.1109/TDMR.2009.2022631>.

MITTAL, N. et al. Multilevel inverters: A literature survey on topologies and control strategies. In: **2012 2nd International Conference on Power, Control and Embedded Systems**. [s.n.], 2012. p. 1–11. Disponível em: <doi:10.1109/ICPCES.2012.6508041>.

MME. **Balanco Energético Nacional 2022 (Ano Base 2021)**. [S.l.], 2022. Disponível em: <https://www.epe.gov.br/sites-pt/publicacoes-dados-abertos/publicacoes/PublicacoesArquivos/publicacao-675/topico-638/BEN2022.pdf>.

Mochidate, S. et al. Total volume reduction of passive components in grid-connected converters by introducing flying capacitor multilevel topology. In: **2017 IEEE 3rd International Future Energy Electronics Conference and ECCE Asia (IFEEC 2017 - ECCE Asia)**. [s.n.], 2017. p. 551–555. Disponível em: <doi:10.1109/IFEEC.2017.7992098>.

MORANCHEL, M. et al. A comparison of modulation techniques for modular multilevel converters. **Energies**, v. 9, n. 12, 2016. ISSN 1996-1073. Disponível em: <https://www.mdpi.com/1996-1073/9/12/1091>.

- MOROZUMI, A. et al. Reliability of power cycling for igbt power semiconductor modules. **IEEE Transactions on Industry Applications**, v. 39, n. 3, p. 665–671, May 2003. ISSN 1939-9367. Disponível em: <doi:10.1109/TIA.2003.810661>.
- MOYNIHAN, J. D. **Theory, Design and Application of Electrolytic Capacitors**. [S.l.]: Se, 1982.
- Mueller, M.; Franke, J. Innovative approach of efficient high humidity and high temperature reverse bias testing as significant qualification method for power electronic modules. In: **2018 IEEE 20th Electronics Packaging Technology Conference (EPTC)**. [s.n.], 2018. p. 116–119. Disponível em: <doi:10.1109/EPTC.2018.8654395>.
- MUSALLAM, M.; JOHNSON, C. M. An efficient implementation of the rainflow counting algorithm for life consumption estimation. **IEEE Transactions on Reliability**, v. 61, n. 4, p. 978–986, Dec 2012. ISSN 1558-1721. Disponível em: <doi:10.1109/TR.2012.2221040>.
- MÜTZE, A.; BINDER, A. High frequency ground currents of inverter-fed squirrel-cage induction motors up to 500 kW. In: **Proceedings of the 10th EPE, paper no. 027**. [S.l.]: ., 2003. p. 1–10.
- Nabae, A.; Takahashi, I.; Akagi, H. A New Neutral-Point-Clamped PWM Inverter. **IEEE Transactions on Industry Applications**, IA-17, n. 5, p. 518–523, Sep. 1981. Disponível em: <doi:10.1109/TIA.1981.4503992>.
- NARALE, S. B. et al. Mission profile based evaluation of capacitor reliability in two stage grid feeding photovoltaic inverter. In: **2017 National Power Electronics Conference (NPEC)**. [s.n.], 2017. p. 7–11. Disponível em: <doi:10.1109/NPEC.2017.8310426>.
- NASA. What is a supernova? jul. 2018. Disponível em: <https://www.nasa.gov/audience/forstudents/5-8/features/nasa-knows/what-is-a-supernova.html>.
- NASH, F. R. **Estimating Device Reliability: Assessment of Credibility (The Springer International Series in Engineering and Computer Science)**. [S.l.]: Kluwer Academic New York, NY, USA, 1993.
- NASSER, R. B. **Mccloud service framework: Arcabouço para desenvolvimento de serviços baseados na simulação de monte carlo na cloud**. Tese (Doutorado) — Pontifícia Universidade Católica do Rio de Janeiro (PUC-RJ), 2012.
- NEMA. **NEMA MG-1: Motors and Generators**. 2009.
- NICHICON. **Application Guidelines for Aluminum Electrolytic Capacitors**. [S.l.], 201–? Disponível em: <http://www.digikey.be/Web/%20Export/Supplier/%20Content/Nichicon_493/PDF/Application/%20Guidelines_2.pdf>.
- NOBRE, K. M. Uso de misturas de γ -butirolactona e líquido iônico BMI. BF₄ como eletrólito de impregnação de capacitores eletrolíticos de alumínio. 2011.
- Novak, M. et al. Semiconductor loss distribution evaluation for three level ANPC converter using different modulation strategies. In: **2017 19th International Conference on Electrical Drives and Power Electronics (EDPE)**. [s.n.], 2017. p. 170–177. Disponível em: <doi:10.1109/EDPE.2017.8123275>.

- ODEH, C. Fundamentals of a multi-phase, neutral-point clamped multilevel inverter. **Nigerian Journal of Technology**, Faculty of Engineering University of Nigeria Nsukka, v. 33, n. 3, p. 375–386, 2014.
- OH, H. et al. Physics-of-failure, condition monitoring, and prognostics of insulated gate bipolar transistor modules: A review. **IEEE Transactions on Power Electronics**, v. 30, n. 5, p. 2413–2426, May 2015. Disponível em: <doi:10.1109/TPEL.2014.2346485>.
- PAGGI, R. et al. Prognostics via physics-based probabilistic simulation approaches. In: **2016 IEEE Metrology for Aerospace (MetroAeroSpace)**. [s.n.], 2016. p. 130–135. Disponível em: <doi:10.1109/MetroAeroSpace.2016.7573199>.
- PALANISAMY, R.; VIJAYAKUMAR, K. SVPWM for 3-phase 3-level Neutral Point Clamped Inverter fed Induction Motor Control. **Indonesian Journal of Electrical Engineering and Computer Science (IJEECS)**, v. 9, n. 3, p. 703–710, 2018. Disponível em: <doi:10.11591/ijeecs.v9.i3.pp703-710>.
- PALMGREN, A. Die lebensdauer von kugellagern (life length of roller bearings. in german). **Zeitschrift des Vereines Deutscher Ingenieure (VDI Zeitschrift)**, p. 0341–7258, 1924.
- PAN, T.-Y. Critical accumulated strain energy (case) failure criterion for thermal cycling fatigue of solder joints. **Journal of electronic packaging**, American Society of Mechanical Engineers, v. 116, n. 3, p. 163–170, 1994. Disponível em: <doi:10.1115/1.2905681>.
- PANASONIC. **Plastic Film Capacitor - Technical Guide**. [S.l.], 2011. Disponível em: <http://mt-system.ru/sites/default/files/film_capacitor_panasonic_technical_guide.pdf>.
- PANASONIC. **Aluminum Electrolytic Capacitors: Radial Lead Type**. [S.l.], 2019. Disponível em: <https://industrial.panasonic.com/ww/system/files/data/download/catalog/id_caplead_e.pdf?download=1>.
- PAPADOPOULOS, C. et al. High Humidity Robustness of ABB's IGBTs and Diodes. In: **Bodo's Power Systems**. [S.l.: s.n.], 2017.
- Park, B. et al. Simple Fault-Tolerant Control Using Unified Voltage Modulation for Active Neutral Point Clamped (ANPC) Three-Level Inverter. In: **2018 IEEE 18th International Power Electronics and Motion Control Conference (PEMC)**. [s.n.], 2018. p. 1031–1037. Disponível em: <doi:10.1109/EPEPEMC.2018.8521877>.
- PARLER, S. G.; DUBILIER, P. Deriving life multipliers for electrolytic capacitors. **IEEE Power Electronics Society Newsletter**, v. 16, n. 1, p. 11–12, 2004.
- PATHAK, S. M.; SATARKAR, M.; BATU, L. M. Three level active neutral point clamped inverter with sinusoidal PWM control. **International Journal of Current Engineering and Scientific Research (IJCESR)**, v. 4, n. 7, p. 26–29, 2017.
- Pecht, M. A model for moisture induced corrosion failures in microelectronic packages. **IEEE Transactions on Components, Hybrids, and Manufacturing Technology**, v. 13, n. 2, p. 383–389, June 1990. Disponível em: <doi:10.1109/33.56172>.
- PECHT, M. Why the traditional reliability prediction models do not work-is there an alternative? **Electronics Cooling**, FLOMERICS LIMITED, v. 2, p. 10–13, 1996.

- PECHT, M. A new perspective on electronic product reliability. 2008. Disponível em: <<http://ewh.ieee.org/soc/cpmt/presentations/cpmt0804.pdf>>.
- PECHT, M.; GU, J. Physics-of-failure-based prognostics for electronic products. **Transactions of the Institute of Measurement and Control**, v. 31, n. 3-4, p. 309–322, 2009. Disponível em: <doi:10.1177/0142331208092031>.
- PECHT, M. G.; KANG, M. **Prognostics and Health Management of Electronics: Fundamentals, Machine Learning, and the Internet of Things**. John Wiley & Sons, 2018. Disponível em: <doi:10.1002/9781119515326>.
- Pecht, M. G. et al. Criteria for the assessment of reliability models. **IEEE Transactions on Components, Packaging, and Manufacturing Technology: Part B**, v. 20, n. 3, p. 229–234, Aug 1997. Disponível em: <doi:10.1109/96.618221>.
- Peck, D. S. Comprehensive model for humidity testing correlation. In: **24th International Reliability Physics Symposium**. [s.n.], 1986. p. 44–50. Disponível em: <doi:10.1109/IRPS.1986.362110>.
- PEDERSEN, K. B.; PEDERSEN, K. Bond wire lift-off in igbt modules due to thermomechanical induced stress. In: **2012 3rd IEEE International Symposium on Power Electronics for Distributed Generation Systems (PEDG)**. [s.n.], 2012. p. 519–526. ISSN 2329-5767. Disponível em: <doi:10.1109/PEDG.2012.6254052>.
- PEI, Y.; CHONGJIAN, L.; ZHIMING, L. Investigation on the subsection synchronous modulation strategy for high power npc/h-bridge inverter. In: **2016 IEEE 8th International Power Electronics and Motion Control Conference (IPEMC-ECCE Asia)**. [s.n.], 2016. p. 1106–1110. Disponível em: <doi:10.1109/IPEMC.2016.7512442>.
- PORCIÚNCULA, G. S. et al. **Metodologia para análise de confiabilidade no projeto de sistemas automáticos**. Tese (Doutorado) — Universidade Federal de Santa Catarina, Centro Tecnológico. Programa de Pós-Graduação, 2009.
- POWER, E. N. Capacitors age and capacitors have an end of life. **White paper**, 2008.
- PRASANTH, S. et al. Condition monitoring of electrolytic capacitor based on esr estimation and thermal impedance model using improved power loss computation. In: **2018 International Power Electronics Conference (IPEC-Niigata 2018 -ECCE Asia)**. [s.n.], 2018. p. 416–421. Disponível em: <doi:10.23919/IPEC.2018.8507747>.
- Pratheesh, K. J.; Jagadanand, G.; Ramchand, R. Reduced current harmonics in the npc inverter with a novel space vector pwm. In: **2015 IEEE International Conference on Signal Processing, Informatics, Communication and Energy Systems (SPICES)**. [s.n.], 2015. p. 1–5. Disponível em: <doi:10.1109/SPICES.2015.7091399>.
- PROCEL. **Plano Anual de Aplicação de Recursos do Programa Nacional de Conservação de Energia Elétrica - PROCEL**. [S.l.], 2017. Disponível em: <<http://www.aneel.gov.br/documents/656831/17806943/PAR+PROCEL+2017/141341aa-73bf-18c0-e698-d02f81259070>>.
- QIN, Z. et al. Investigation into the control methods to reduce the dc-link capacitor ripple current in a back-to-back converter. In: **2014 IEEE Energy Conversion Congress and Exposition (ECCE)**. [s.n.], 2014. p. 203–210. ISSN 2329-3748. Disponível em: <doi:10.1109/ECCE.2014.6953395>.

- Rabinovici, R. et al. Generic phase shifted PWM algorithm for thirteen level cascaded H-bridge NPC inverter. In: **2010 IEEE 26-th Convention of Electrical and Electronics Engineers in Israel**. [s.n.], 2010. p. 000315–000319. Disponível em: <doi:10.1109/EEEL.2010.5662217>.
- Rahimi A Subki, A. S. et al. Comparative Study of Sinusoidal PWM and Third Harmonic Injected PWM on Three Phase Cascaded H-Bridge Multilevel Inverter at Various Amplitude Modulation Indices. In: **2018 IEEE PES Asia-Pacific Power and Energy Engineering Conference (APPEEC)**. [s.n.], 2018. p. 520–525. Disponível em: <doi:10.1109/APPEEC.2018.8566478>.
- RAHMAN, M. et al. A study of the overvoltage stress with IGBT inverter waveforms on motor and supply cabling and their remedial measures. In: CITESEER. **Proceedings of Australasian Universities Power Engineering Conference and IE Aust Electric Energy Conference AUPEC/EECON'99**. [S.l.], 1999.
- RAHMAN, M. A. **Design of DC-link Capacitor of High Power Switch Module of an Aircraft Power Thermal Management Controller**. Tese (Doutorado) — University of Toronto, 2015.
- RAMMINGER, S.; SELIGER, N.; WACHUTKA, G. Reliability model for al wire bonds subjected to heel crack failures. **Microelectronics Reliability**, v. 40, n. 8, p. 1521–1525, 2000. ISSN 0026-2714. Reliability of Electron Devices, Failure Physics and Analysis. Disponível em: <doi:10.1016/S0026-2714(00)00139-6>.
- RECH, C. et al. **Análise, projeto e desenvolvimento de sistemas multiníveis híbridos**. Tese (Doutorado) — Universidade Federal de Santa Maria, 2005.
- REIGOSA, P. et al. Comparison of thermal runaway limits under different test conditions based on a 4.5kv igbt. **Microelectronics Reliability**, v. 64, p. 524–529, 2016. ISSN 0026-2714. Proceedings of the 27th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis. Disponível em: <doi:10.1016/j.microrel.2016.07.025>.
- REIGOSA, P. D. et al. Prediction of Bond Wire Fatigue of IGBTs in a PV Inverter Under a Long-Term Operation. **IEEE Transactions on Power Electronics**, v. 31, n. 10, p. 7171–7182, Oct 2016. Disponível em: <doi:10.1109/TPEL.2015.2509643>.
- REIS, F. L. Avaliação da qualidade do ar sobre a ética da deliberação normativa no município de Itabira (MG), quanto ao material particulado. UFMG, 2008.
- ROCHA, A. V. **Confiabilidade e Resiliência de Conversores de Média Tensão Baseados em IGCT**. Tese (Doutorado) — Universidade Federal de Minas Gerais (UFMG). Programa de Pós-Graduação em Engenharia Elétrica, ago. 2014.
- RODRIGUEZ, J. et al. A survey on neutral-point-clamped inverters. **IEEE Transactions on Industrial Electronics**, v. 57, n. 7, p. 2219–2230, July 2010. ISSN 1557-9948. Disponível em: <doi:10.1109/TIE.2009.2032430>.
- RODRIGUEZ, J. et al. Resonances and overvoltages in a medium-voltage fan motor drive with long cables in an underground mine. **IEEE Transactions on Industry Applications**, v. 42, n. 3, p. 856–863, May 2006. ISSN 1939-9367. Disponível em: <doi:10.1109/TIA.2006.872936>.
- Rodriguez, P. et al. Multilevel-Clamped Multilevel Converters (MLC²). **IEEE Transactions on Power Electronics**, v. 27, n. 3, p. 1055–1060, March 2012. Disponível em: <doi:10.1109/TPEL.2011.2172224>.

- Ronanki, D.; Williamson, S. S. High-performance integrated modulation scheme for modular multilevel converters. In: **2018 IEEE Transportation Electrification Conference and Expo (ITEC)**. [s.n.], 2018. p. 7–12. Disponível em: <doi:10.1109/ITEC.2018.8450211>.
- Ronanki, D.; Williamson, S. S. Voltage Ripple Minimization in Modular Multilevel Converters using Modified Rotative PWM Scheme. In: **2018 AEIT International Annual Conference**. [s.n.], 2018. p. 1–6. Disponível em: <doi:10.23919/AEIT.2018.8577275>.
- RUBYCON. **Aluminium Electrolytic Capacitors**. [S.l.], 201–? Disponível em: <http://www.rubycon.co.jp/en/catalog/e_pdfs/aluminum/cautionalumi_eng.pdf>.
- SADIK, D.-P. **On reliability of SiC power devices in power electronics**. Tese (Doutorado) — KTH Royal Institute of Technology, Stockholm, Sweden, jun. 2017.
- SAGE, A. P.; ROUSE, W. B. **Handbook of systems engineering and management**. [S.l.]: John Wiley & Sons, 2009.
- Sajitha, M.; Sandeep, J.; Ramchand, R. Comparative analysis of different modulation techniques for three level three phase t-type npc inverter. In: **TENCON 2019 - 2019 IEEE Region 10 Conference (TENCON)**. [s.n.], 2019. p. 1529–1534. ISSN 2159-3450. Disponível em: <doi:10.1109/TENCON.2019.8929574>.
- SALAS, B. et al. **Air Quality: New Perspective**. [S.l.]: InTechOpen, 2012. 263-286 p. Chapter 13: H_2S Pollution and Its Effect on Corrosion of Electronic Components.
- Salcone, M.; Bond, J. Selecting film bus link capacitors for high performance inverter applications. In: **2009 IEEE International Electric Machines and Drives Conference**. [s.n.], 2009. p. 1692–1699. Disponível em: <doi:10.1109/IEMDC.2009.5075431>.
- Sandeep, N.; Yaragatti, U. R. Operation and Control of a Nine-Level Modified ANPC Inverter Topology With Reduced Part Count for Grid-Connected Applications. **IEEE Transactions on Industrial Electronics**, v. 65, n. 6, p. 4810–4818, June 2018. Disponível em: <doi:10.1109/TIE.2017.2774723>.
- Sangwongwanich, A. et al. Impacts of PV array sizing on PV inverter lifetime and reliability. In: **2017 IEEE Energy Conversion Congress and Exposition (ECCE)**. [s.n.], 2017. p. 3830–3837. Disponível em: <doi:10.1109/ECCE.2017.8096675>.
- SANGWONGWANICH, A. et al. Mission profile-oriented control for reliability and lifetime of photovoltaic inverters. In: **2018 International Power Electronics Conference (IPEC-Niigata 2018 -ECCE Asia)**. [s.n.], 2018. p. 2512–2518. Disponível em: <doi:10.23919/IPEC.2018.8507577>.
- Sangwongwanich, A. et al. On the Impacts of PV Array Sizing on the Inverter Reliability and Lifetime. **IEEE Transactions on Industry Applications**, v. 54, n. 4, p. 3656–3667, July 2018. Disponível em: <doi:10.1109/TIA.2018.2825955>.
- SANGWONGWANICH, A. et al. Mission profile-oriented control for reliability and lifetime of photovoltaic inverters. **IEEE Transactions on Industry Applications**, v. 56, n. 1, p. 601–610, Jan 2020. ISSN 1939-9367. Disponível em: <doi:10.1109/TIA.2019.2947227>.
- SANTOS, P. A. et al. Overvoltage minimization in induction motors employing long cable pwm drives. **IEEE Latin America Transactions**, v. 13, n. 9, p. 2895–2900, Sep. 2015. ISSN 1548-0992. Disponível em: <doi:10.1109/TLA.2015.7350036>.

- Sato, Y. et al. A study on minimum required capacitance in flying capacitor multilevel converters for grid-connected applications. In: **2015 IEEE Energy Conversion Congress and Exposition (ECCE)**. [s.n.], 2015. p. 3502–3507. Disponível em: <doi:10.1109/ECCE.2015.7310155>.
- Sato, Y.; Natori, K. Design Consideration of Flying Capacitor Multilevel Inverters Using SiC MOSFETs. In: **2018 International Power Electronics Conference (IPEC-Niigata 2018 -ECCE Asia)**. [s.n.], 2018. p. 1860–1865. Disponível em: <doi:10.23919/IPEC.2018.8507857>.
- SAUNDERS, L. A. et al. Riding the reflected wave-IGBT drive technology demands new motor and cable considerations. In: IEEE. **Petroleum and Chemical Industry Conference, 1996, Record of Conference Papers. The Institute of Electrical and Electronics Engineers Incorporated Industry Applications Society 43rd Annual**. [S.l.], 1996. p. 75–84.
- SCHEUERMANN, U.; SCHMIDT, R. A new lifetime model for advanced power modules with sintered chips and optimized al wire bonds. In: **Proc. PCIM**. [S.l.: s.n.], 2013. p. 810–813.
- SCHILLING, U.; WEISS, R. **Cosmic ray failures in power electronics**. [S.l.], 2017. 17–003 p. Disponível em: <<https://www.semikron.com/dl/service-support/downloads/download/semikron-application-note-cosmic-ray-failures-in-power-electronics-en-2017-06-08-rev-00/>>.
- SCHOFIELD, M. J. **Plant Engineer's Reference Book: Chapter 13 (Corrosion)**. 2. ed. [S.l.]: Butterworth-Heinemann, 2003.
- SEMICONDUCTOR, O. **Quality & Reliability Handbook: HBD851/D**. [S.l.], 2019. Rev. 10.
- SEMIKRON. **Leading Chip and Packaging Technology for Maximum Energy Efficiency - Silicon Carbide Power Modules**. [S.l.], 2018. Disponível em: <<https://www.semikron.com/dl/service-support/downloads/download/semikron-flyer-silicon-carbide-power-modules-2018-en.pdf>>.
- SEMIKRON. **SEMiX603GB12E4SiCp**. [S.l.], 2018. Disponível em: <<https://www.semikron.com/dl/service-support/downloads/download/semikron-datasheet-semix603gb12e4sicc-27895300.pdf>>.
- SEMIKRON. **SKiiP25AC12F4V19**. [S.l.], 2018. Disponível em: <<https://www.semikron.com/dl/service-support/downloads/download/semikron-datasheet-skiip25ac12f4v19-25231710.pdf>>.
- Shekhar, A. et al. Number of Levels, Arm Inductance and Modulation Trade-offs for High Power Medium Voltage Grid-Connected Modular Multilevel Converters. In: **2019 10th International Conference on Power Electronics and ECCE Asia (ICPE 2019 - ECCE Asia)**. [s.n.], 2019. p. 1–8. Disponível em: <doi:10.23919/ICPE2019-ECCEAsia42246.2019.8797231>.
- Shen, J. et al. Modulation schemes for a 30 MVA IGCT converter using NPC H-bridges. In: **2014 IEEE Energy Conversion Congress and Exposition (ECCE)**. [s.n.], 2014. p. 5531–5538. Disponível em: <doi:10.1109/ECCE.2014.6954159>.
- SHEN, Y. et al. Wear-out failure analysis of an impedance-source pv microinverter based on system-level electrothermal modeling. **IEEE Transactions on Industrial Electronics**, v. 66, n. 5, p. 3914–3927, May 2019. ISSN 1557-9948. Disponível em: <doi:10.1109/TIE.2018.2831643>.

- Shirangi, M. H.; Muller, W. H.; Michel, B. Effect of nonlinear hygro-thermal and residual stresses on the interfacial fracture in plastic IC packages. In: **2009 59th Electronic Components and Technology Conference**. [s.n.], 2009. p. 232–238. Disponível em: <doi:10.1109/ECTC.2009.5074022>.
- Shobini, M. M.; Kamala, J.; Rathna, R. Analysis and simulation of flying capacitor multilevel inverter using PDPWM strategy. In: **2017 International Conference on Innovative Mechanisms for Industry Applications (ICIMIA)**. [s.n.], 2017. p. 91–95. Disponível em: <doi:10.1109/ICIMIA.2017.7975578>.
- Shrivastava, A.; Azarian, M. H.; Pecht, M. Failure of polymer aluminum electrolytic capacitors under elevated temperature humidity environments. **IEEE Transactions on Components, Packaging and Manufacturing Technology**, v. 7, n. 5, p. 745–750, May 2017. Disponível em: <doi:10.1109/TCPMT.2017.2658446>.
- SIEMENS. **Drives for every demand - The SINAMICS family of medium voltage drives**. 2019. Disponível em: <https://support.industry.siemens.com/cs/attachments/109746230/poster-SINAMICS-mv-drives_en.pdf>.
- SIEMENS. **Medium Voltage Drives: SINAMICS GM150, SINAMICS SM150**. [S.l.], 2020. Disponível em: <https://support.industry.siemens.com/cs/attachments/109750218/sinamics-gm150-sm150-catalog-d12-02-2020-en.pdf?download=true>.
- SILVA, C. E. **Projeto e Implementação da Estrutura Mecatrônica de Potência para um Exoesqueleto Robótico de Membros Superiores**. Dissertação (Mestrado) — Universidade Federal de São João del-Rei (UFSJ), 2015. Programa de Pós-Graduação em Engenharia Elétrica Associação Ampla UFSJ/CEFET-MG.
- SILVA, C. E.; ALZAMORA, A. M.; PAULA, H. d. Broad comparison of multilevel inverter topologies operating in hostile environments: Dc transmission applicability and feasibility. **IEEE Transactions on Industry Applications**, v. 58, n. 5, p. 6852–6863, Sep. 2022. ISSN 1939-9367. Disponível em: <doi:10.1109/TIA.2022.3186661>.
- SILVA, L. A. R. **Projeto e implementação de um acionamento elétrico embarcado para auxílio à tração humana em sistemas de transporte de carga**. Tese (Doutorado) — Universidade Federal de Minas Gerais (UFMG), Março 2014.
- Siow, K. S. et al. Characterization of silicone gel properties for high power IGBT modules and MEMS. In: **2015 IEEE Conference on Sustainable Utilization And Development In Engineering and Technology (CSUDET)**. [s.n.], 2015. p. 1–5. Disponível em: <doi:10.1109/CSUDET.2015.7446220>.
- SKIBINSKI, G.; LEGGATE, D.; KERKMAN, R. Interaction of Drive Modulation & Cable Parameters on AC Motor Transients. In: **IEEE IAS Conference Proceedings**. [S.l.: s.n.], 1997. p. 143–152.
- SMET, V. et al. Ageing and failure modes of igbt modules in high-temperature power cycling. **IEEE Transactions on Industrial Electronics**, v. 58, n. 10, p. 4931–4941, Oct 2011. ISSN 1557-9948. Disponível em: <doi:10.1109/TIE.2011.2114313>.
- SOBOL, I. M. **A primer for the Monte Carlo method**. [S.l.]: CRC press, 1994.

SODA. **HelioClim-3 database**. 2021. Disponível em: <<http://www.soda-pro.com/web-services/radiation/helioclim-3-archives-for-free>>.

SONG, Y.; WANG, B. Survey on reliability of power electronic systems. **IEEE Transactions on Power Electronics**, v. 28, n. 1, p. 591–604, Jan 2013. Disponível em: <[doi:10.1109/TPEL.2012.2192503](https://doi.org/10.1109/TPEL.2012.2192503)>.

STEINHORST, P.; POLLER, T.; LUTZ, J. Approach of a physically based lifetime model for solder layers in power modules. **Microelectronics Reliability**, v. 53, n. 9, p. 1199–1202, 2013. ISSN 0026-2714. European Symposium on Reliability of Electron Devices, Failure Physics and Analysis. Disponível em: <[doi:10.1016/j.microrel.2013.07.094](https://doi.org/10.1016/j.microrel.2013.07.094)>.

SUH, I.-W. et al. Numerical prediction of solder fatigue life in a high power IGBT module using ribbon bonding. **Journal of Power Electronics**, v. 16, n. 5, p. 1843–1850, 2016. Disponível em: <[doi:10.6113/JPE.2016.16.5.1843](https://doi.org/10.6113/JPE.2016.16.5.1843)>.

Sujitha., N.; Ramani., K. A new Hybrid Cascaded H-Bridge Multilevel inverter - Performance analysis. In: **IEEE-International Conference On Advances In Engineering, Science And Management (ICAESM -2012)**. [S.l.: s.n.], 2012. p. 46–50.

SUN, B. **The Lifetime Prediction of LED Drivers and Lamps**. Tese (Doutorado) — Delft University of Technology, 2017.

SUN, B. et al. Pof-simulation-assisted reliability prediction for electrolytic capacitor in led drivers. **IEEE Transactions on Industrial Electronics**, v. 63, n. 11, p. 6726–6735, Nov 2016. ISSN 1557-9948. Disponível em: <[doi:10.1109/TIE.2016.2581156](https://doi.org/10.1109/TIE.2016.2581156)>.

SURESH, G. et al. Predicting the transient effects of pwm voltage waveform on the stator windings of random wound induction motors. **IEEE Transactions on Power Electronics**, v. 14, n. 1, p. 23–30, Jan 1999. ISSN 1941-0107. Disponível em: <[doi:10.1109/63.737589](https://doi.org/10.1109/63.737589)>.

SURGE. **Precautions and Guidelines for Using Conductive Polymer Hybrid Capacitors and Aluminum Electrolytic Capacitors**. [S.l.], 2017. Disponível em: <http://www.surgecomponents.com/content/elements/supplemental/electrolytic/pdfs/Precautions_and_Guidelines_for_Using_Conductive_Polymer_Hybrid_Capacitors_and_Aluminum_Electrolytic_Capacitors.pdf>.

Suwankawin, S. et al. Destruction by charge current and its solution for PWM inverter feeding multiple motors through long cables. In: **Fortieth IAS Annual Meeting. Conference Record of the 2005 Industry Applications Conference, 2005**. [s.n.], 2005. v. 2, p. 1382–1389. Disponível em: <[doi:10.1109/IAS.2005.1518540](https://doi.org/10.1109/IAS.2005.1518540)>.

TAJEDDINE, K. et al. A cascaded h-bridge multilevel inverter with soc battery balancing. **International Journal of Advanced Computer Science and Applications**, The Science and Information Organization, v. 8, n. 12, 2017. Disponível em: <[doi:10.14569/IJACSA.2017.081245](https://doi.org/10.14569/IJACSA.2017.081245)>.

TAN, C. M. Overview of reliability engineering. **Theory and Practice of Quality and Reliability Engineering in Asia Industry**, 2017. Disponível em: <[doi:10.1007/978-981-10-3290-5](https://doi.org/10.1007/978-981-10-3290-5)>.

TDK. **Aluminum electrolytic capacitors: Large-size capacitors**. [S.l.], 2016. Disponível em: <<https://www.tdk-electronics.tdk.com/download/530704/5f33d2619fa73419e2a4af562122e90c/pdf-generaltechnicalinformation.pdf>>.

- Business Dictionary. **Reliability**. 2018. Disponível em: <<http://www.businessdictionary.com/definition/reliability.html>>.
- THIELEMANS, S.; MELKEBEEK, J. Flying capacitor multilevel converters for AC machines. In: **Proceedings 4th IEEE Benelux Young Researchers Symposium 2008**. [S.l.: s.n.], 2008.
- TMEIC-GE. **TMdrive®-XL85 Product Application Guide - Medium Voltage 5-Level Drive**. [S.l.], 2011. Disponível em: <<https://www.tmeic.com/Repository/Others/TMEICTMdrive-XL85ProductApplicationGuidelo-resr1.pdf>>.
- VERDINGOVAS, V. **Climatic Reliability of Electronics: Early Prediction and Control of Contamination and Humidity Effects**. Tese (Doutorado) — Technical University of Denmark (DTU), 2015.
- VERMA, A. K.; AJIT, S.; MURUVA, H. P. **Risk management of non-renewable energy systems**. Springer, 2015. Disponível em: <[doi:10.1007/978-3-319-16062-7](https://doi.org/10.1007/978-3-319-16062-7)>.
- Vernica, I.; Wang, H.; Blaabjerg, F. Impact of long-term mission profile sampling rate on the reliability evaluation of power electronics in photovoltaic applications. In: **2018 IEEE Energy Conversion Congress and Exposition (ECCE)**. [s.n.], 2018. p. 4078–4085. Disponível em: <[doi:10.1109/ECCE.2018.8558092](https://doi.org/10.1109/ECCE.2018.8558092)>.
- VICHARE, N.; PECHT, M. Prognostics and health management of electronics. **IEEE Transactions on Components and Packaging Technologies**, v. 29, n. 1, p. 222–229, March 2006. ISSN 1557-9972. Disponível em: <[doi:10.1109/TCAPT.2006.870387](https://doi.org/10.1109/TCAPT.2006.870387)>.
- VISHAY. **Introduction, Basic Concepts, and Definitions: Aluminum Capacitors, Vishay Roederstein**. [S.l.], 2016. Disponível em: <<https://www.vishay.com/docs/25001/alucapsintroederstein.pdf>>.
- VOLKE, A.; HORNKAMP, M. IGBT modules. **Infineon Technologies AG**, 2010.
- VUJACIC, M. et al. Evaluation of dc voltage ripple in three-phase pwm voltage source inverters. In: **2017 IEEE 26th International Symposium on Industrial Electronics (ISIE)**. [s.n.], 2017. p. 711–716. ISSN 2163-5145. Disponível em: <[doi:10.1109/ISIE.2017.8001333](https://doi.org/10.1109/ISIE.2017.8001333)>.
- WANG, H.; BLAABJERG, F. Reliability of capacitors for dc-link applications in power electronic converters—an overview. **IEEE Transactions on Industry Applications**, v. 50, n. 5, p. 3569–3578, Sep. 2014. ISSN 1939-9367. Disponível em: <[doi:10.1109/TIA.2014.2308357](https://doi.org/10.1109/TIA.2014.2308357)>.
- Wang, H.; Diaz Reigosa, P.; Blaabjerg, F. A humidity-dependent lifetime derating factor for dc film capacitors. In: **2015 IEEE Energy Conversion Congress and Exposition (ECCE)**. [s.n.], 2015. p. 3064–3068. ISSN 2329-3748. Disponível em: <[doi:10.1109/ECCE.2015.7310088](https://doi.org/10.1109/ECCE.2015.7310088)>.
- WANG, H. et al. Transitioning to physics-of-failure as a reliability driver in power electronics. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, v. 2, n. 1, p. 97–114, March 2014. Disponível em: <[doi:10.1109/JESTPE.2013.2290282](https://doi.org/10.1109/JESTPE.2013.2290282)>.
- WANG, H.; MA, K.; BLAABJERG, F. Design for reliability of power electronic systems. In: **IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society**. [s.n.], 2012. p. 33–44. Disponível em: <[doi:10.1109/IECON.2012.6388833](https://doi.org/10.1109/IECON.2012.6388833)>.

WANG, H.; MA, X.; SUN, H. Active neutral-point-clamped (ANPC) three-level converter for high-power applications with optimized PWM strategy. In: VDE. **PCIM Asia 2020; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management**. [S.l.], 2020. p. 1–8.

WANG, H.; YANG, Y.; BLAABJERG, F. Reliability-oriented design and analysis of input capacitors in single-phase transformer-less photovoltaic inverters. In: **2013 Twenty-Eighth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)**. [s.n.], 2013. p. 2929–2933. ISSN 1048-2334. Disponível em: <doi:10.1109/APEC.2013.6520714>.

WEG. **Inversor de Frequência de Média Tensão MVW-3000 : Manual do Usuário**. [S.l.], 2015. Disponível em: <https://static.weg.net/medias/downloadcenter/h68/h25/WEG-10004617270-MVW3000-manual-usuario-pt.pdf>.

WEG. **Inversor de Frequência de Média Tensão MVW-01 : Manual do Usuário**. [S.l.], 2017. Disponível em: <https://static.weg.net/medias/downloadcenter/h2b/he9/WEG-mvw-01-inversor-de-frequencia-de-media-tensao-0899.5101-3.3x-manual-portugues-br.pdf>.

WEG. **MVW01 - Inversor de Frequência de Média Tensão**. 2019. Disponível em: <https://static.weg.net/medias/downloadcenter/h5e/h62/WEG-MVW01-inversor-de-frequencia-de-media-tensao-10413103-catalogo-pt.pdf>.

WEG. **MVW3000 - Medium Voltage Variable Speed Drive**. 2019. Disponível em: <https://static.weg.net/medias/downloadcenter/h8b/hfc/WEG-MVW3000-medium-voltage-variable-speed-drive-50070340-en.pdf>.

WEIBULL, W. A statistical distribution function of wide applicability. **Journal of Applied Mechanics**, v. 18, p. 290–293, 1951. Disponível em: <doi:10.1115/1.4010337>.

Wen, H. et al. Analysis and Evaluation of DC-Link Capacitors for High-Power-Density Electric Vehicle Drive Systems. **IEEE Transactions on Vehicular Technology**, v. 61, n. 7, p. 2950–2964, Sep. 2012. Disponível em: <doi:10.1109/TVT.2012.2206082>.

WHITE, M. **Microelectronics reliability: physics-of-failure based modeling and lifetime evaluation**. [S.l.], 2008.

WOLFGANG, E. Examples for failures in power electronics systems, presented at ECPE tutorial on reliability of power electronic systems. **Nuremberg, Germany Google Scholar**, 2007.

WU, B.; NARIMANI, M. **High-power converters and AC drives**. John Wiley & Sons, 2017. Disponível em: <doi:10.1002/9781119156079>.

WU, R. et al. A temperature-dependent thermal model of igbt modules suitable for circuit-level simulations. **IEEE Transactions on Industry Applications**, v. 52, n. 4, p. 3306–3314, July 2016. ISSN 1939-9367. Disponível em: <doi:10.1109/TIA.2016.2540614>.

YANG, L. **A damage-based time-domain wear-out model for wire bond interconnects in power electronic modules**. Tese (Doutorado) — The University of Nottingham, 2013. Disponível em: <http://eprints.nottingham.ac.uk/13646/>.

- Yang Pei et al. Investigation on the control strategy of high power NPC/H-bridge inverter. In: **2013 International Conference on Electrical Machines and Systems (ICEMS)**. [s.n.], 2013. p. 1670–1673. Disponível em: <doi:10.1109/ICEMS.2013.6713317>.
- YANG, S. et al. An industry-based survey of reliability in power electronic converters. **IEEE Transactions on Industry Applications**, v. 47, n. 3, p. 1441–1451, May 2011. Disponível em: <doi:10.1109/TIA.2011.2124436>.
- YANG, Y. et al. Mission profile based multi-disciplinary analysis of power modules in single-phase transformerless photovoltaic inverters. In: **2013 15th European Conference on Power Electronics and Applications (EPE)**. [s.n.], 2013. p. 1–10. Disponível em: <doi:10.1109/EPE.2013.6631986>.
- YE, H.; LIN, M.; BASARAN, C. Failure modes and fem analysis of power electronic packaging. **Finite Elements in Analysis and Design**, v. 38, n. 7, p. 601–612, 2002. ISSN 0168-874X. Disponível em: <doi:10.1016/S0168-874X(01)00094-4>.
- YIN, C. Y. et al. A physics-of-failure based prognostic method for power modules. In: **2008 10th Electronics Packaging Technology Conference**. [s.n.], 2008. p. 1190–1195. Disponível em: <doi:10.1109/EPTC.2008.4763591>.
- YING, C.; LIMEL, X.; RUI, K. Reliability prediction of single-board computer based on physics of failure method. In: **2011 6th IEEE Conference on Industrial Electronics and Applications**. [s.n.], 2011. p. 1454–1458. ISSN 2158-2297. Disponível em: <doi:10.1109/ICIEA.2011.5975818>.
- YOUNG, L. **Anodic oxide films**. [S.l.]: London; New York: Academic Press, 1961.
- Zhang, Y. et al. A nine-level inverter for low-voltage applications. **IEEE Transactions on Power Electronics**, v. 35, n. 2, p. 1659–1671, Feb 2020. Disponível em: <doi:10.1109/TPEL.2019.2921015>.
- Zhang, Z.; Thomsen, O. C.; Andersen, M. A. E. Discontinuous PWM Modulation Strategy With Circuit-Level Decoupling Concept of Three-Level Neutral-Point-Clamped (NPC) Inverter. **IEEE Transactions on Industrial Electronics**, v. 60, n. 5, p. 1897–1906, May 2013. Disponível em: <doi:10.1109/TIE.2012.2227901>.
- ZHOU, D.; BLAABJERG, F. Reliability evaluation of power capacitors in a wind turbine system. In: **2018 IEEE Applied Power Electronics Conference and Exposition (APEC)**. [s.n.], 2018. p. 3264–3269. ISSN 2470-6647. Disponível em: <doi:10.1109/APEC.2018.8341570>.
- Zhou, D.; Blaabjerg, F. Converter-level reliability of wind turbine with low sample rate mission profile. **IEEE Transactions on Industry Applications**, p. 1–1, 2020. Disponível em: <doi:10.1109/TIA.2020.2977301>.
- ZHOU, D.; WANG, H.; BLAABJERG, F. Mission Profile Based System-Level Reliability Analysis of DC/DC Converters for a Backup Power Application. **IEEE Transactions on Power Electronics**, v. 33, n. 9, p. 8030–8039, Sept 2018. Disponível em: <doi:10.1109/TPEL.2017.2769161>.
- Zorn, C.; Kaminski, N. Temperature Humidity Bias (THB) Testing on IGBT Modules at High Bias Levels. In: **CIPS 2014; 8th International Conference on Integrated Power Electronics Systems**. [S.l.: s.n.], 2014. p. 1–7.

Zorn, C.; Kaminski, N. Acceleration of temperature humidity bias (THB) testing on IGBT modules by high bias levels. In: **2015 IEEE 27th International Symposium on Power Semiconductor Devices IC's (ISPSD)**. [s.n.], 2015. p. 385–388. Disponível em: <doi:10.1109/ISPSD.2015.7123470>.

ZORN, C.; KAMINSKI, N. Temperature–humidity–bias testing on insulated-gate bipolartransistor modules – failure modes and acceleration due to high voltage. **IET Power Electronics**, v. 8, n. 12, p. 2329–2335, 2015. Disponível em: <doi:10.1049/iet-pel.2015.0031>.

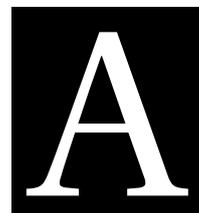
Zorn, C.; Kaminski, N.; Piton, M. Impact of humidity on railway converters. In: **PCIM Europe 2017; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management**. [S.l.: s.n.], 2017. p. 1–8.

ZULAUE, G. et al. Active power device selection in high- and very-high-frequency power converters. **IEEE Transactions on Power Electronics**, v. 34, n. 7, p. 6818–6833, July 2019. ISSN 1941-0107. Disponível em: <doi:10.1109/TPEL.2018.2874420>.

Özkan, Z.; Hava, A. M. DC-bus ripple current characterization of three-phase 2/3L-VSIs considering the spectral characteristics. In: **2015 9th International Conference on Power Electronics and ECCE Asia (ICPE-ECCE Asia)**. [s.n.], 2015. p. 667–674. Disponível em: <doi:10.1109/ICPE.2015.7167855>.

Özkan, Z.; Hava, A. M. Output ripple performance evaluation and comparison of 2L-VSI and 3L-VSI considering the spectral characteristics. In: **2015 9th International Conference on Power Electronics and ECCE Asia (ICPE-ECCE Asia)**. [s.n.], 2015. p. 397–404. Disponível em: <doi:10.1109/ICPE.2015.7167817>.

Apêndices



TABELAS *look-up* UTILIZADAS NAS SIMULAÇÕES PARA ESTIMAÇÃO DAS VALORES DE ENERGIA DE PERDA POR PULSO/COMUTAÇÃO E CONDUÇÃO DOS DISPOSITIVOS SEMICONDUTORES UTILIZADOS

A.1 Tabelas *look-up* do módulo IGBT modelo FF450R33T3E3 da fabricante *Infineon*

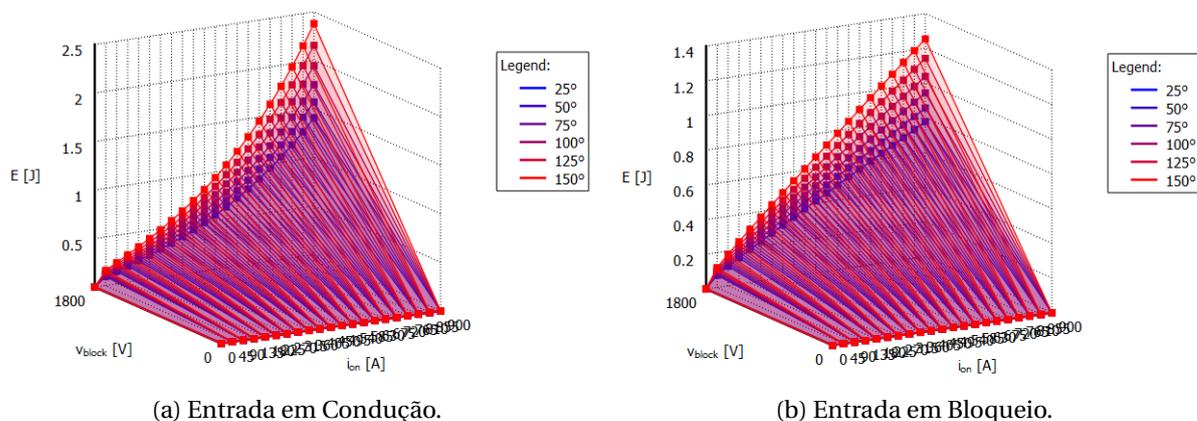


Figura 132 – Valores de energia de perda por pulso/comutação do IGBT do módulo FF450R33T3E3 para V_{ce} Típica.

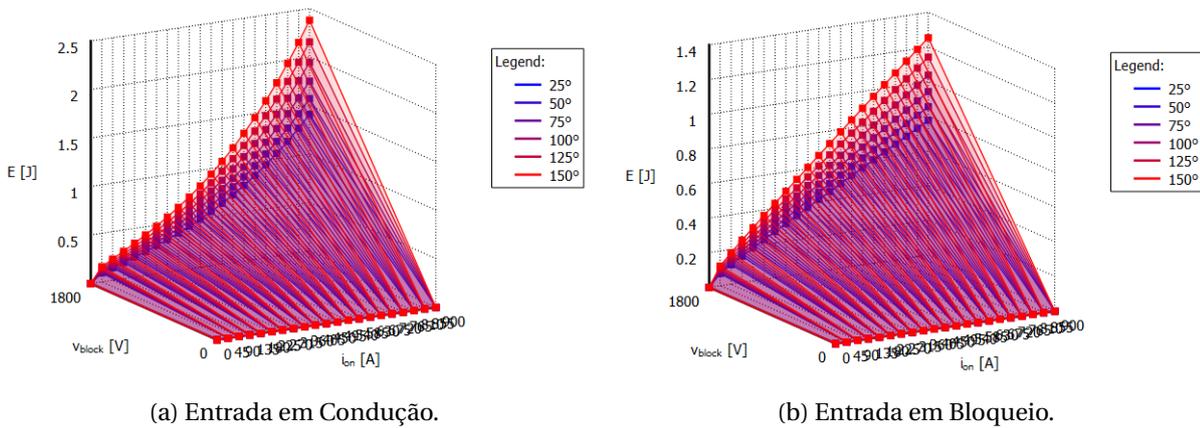


Figura 133 – Valores de energia de perda por pulso/comutação do IGBT do módulo FF450R33T3E3 para V_{ce} Máxima.

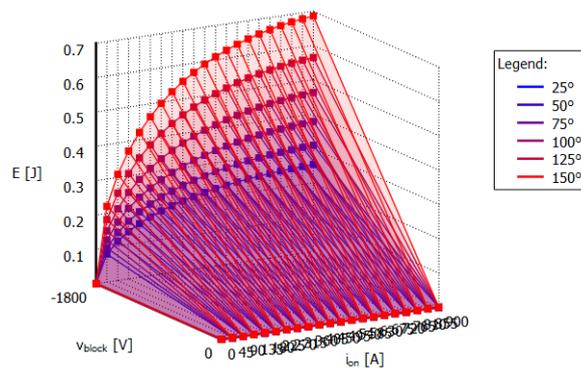


Figura 134 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FF450R33T3E3 para V_{ce} Típica.

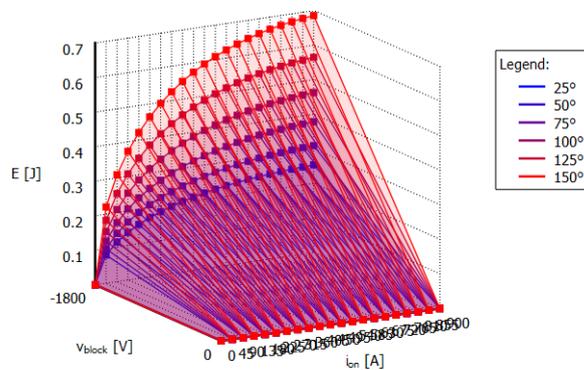
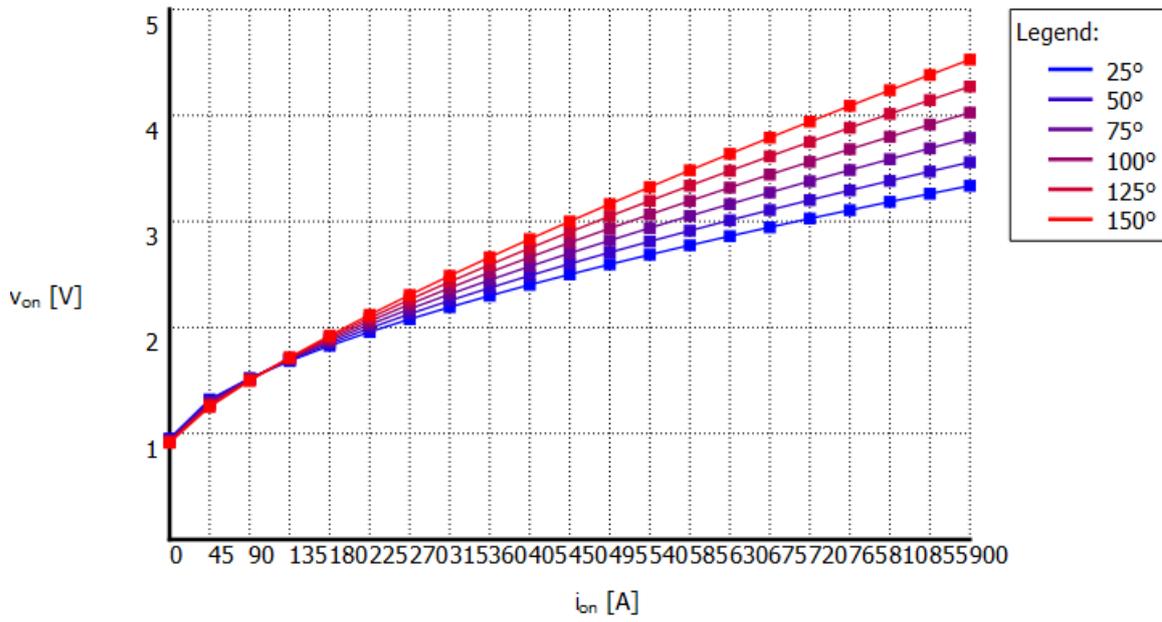
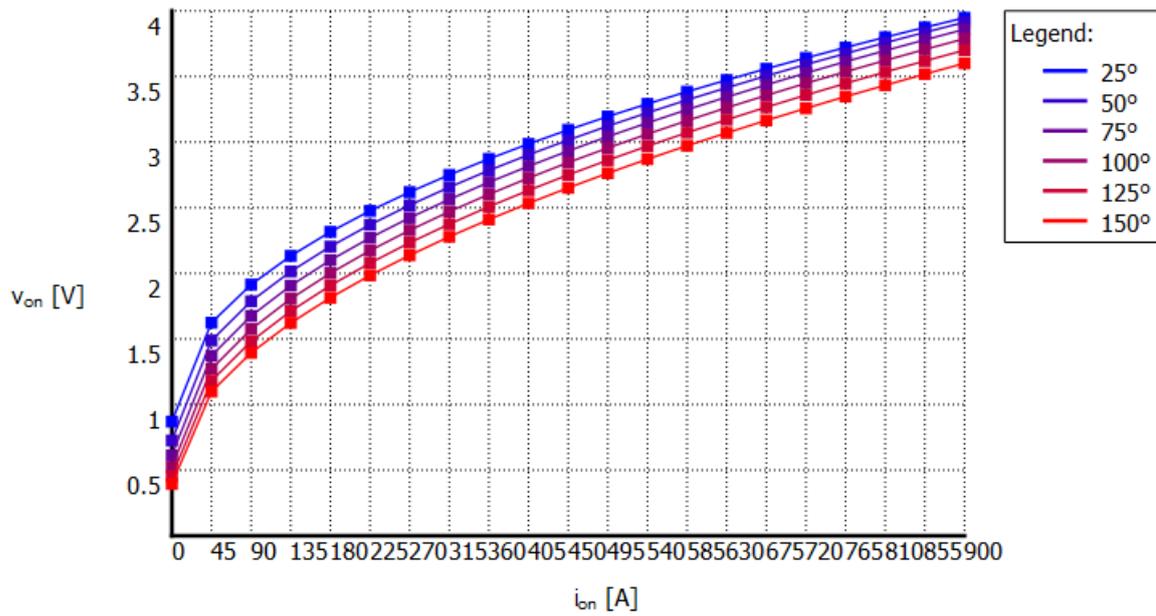


Figura 135 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FF450R33T3E3 para V_{ce} Máxima.



(a) IGBT.



(b) Diodo.

Figura 136 – Características de condução direta (diodo) e saída (IGBT) do módulo FF450R33T3E3 para V_{ce} Típica.

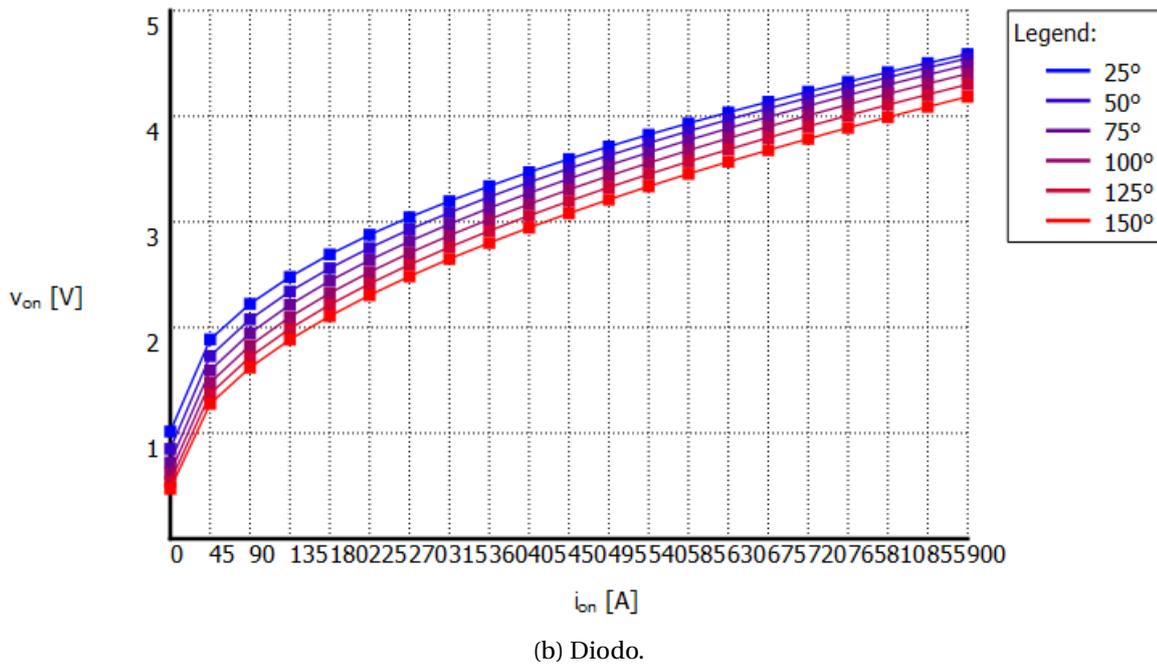
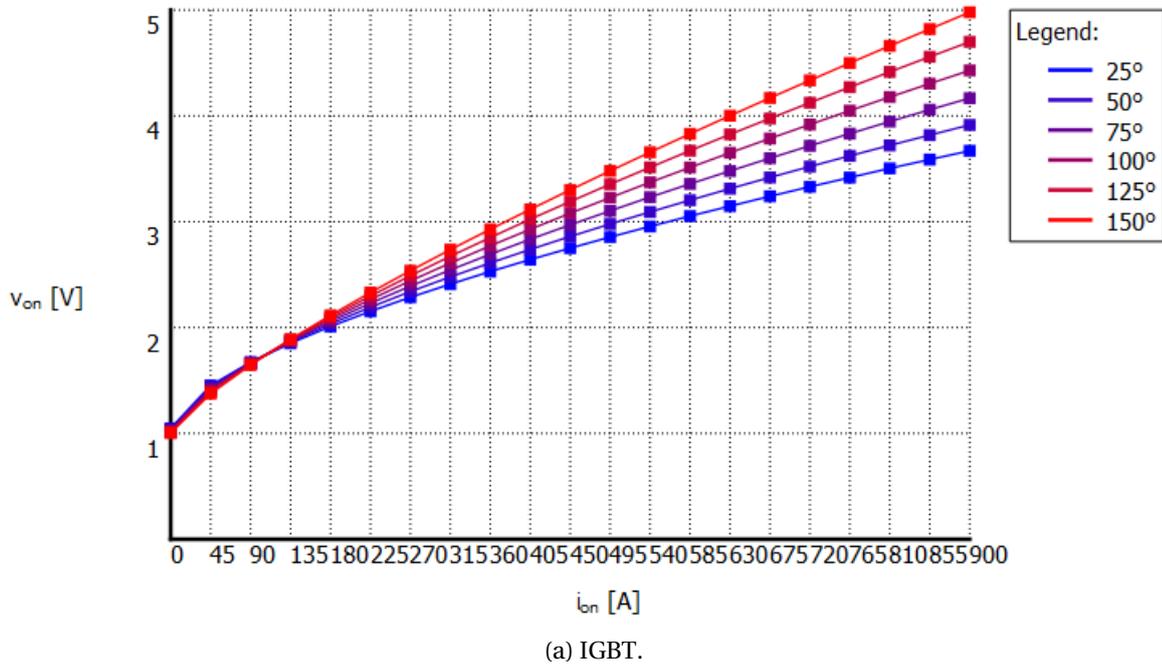


Figura 137 – Características de condução direta (diodo) e saída (IGBT) do módulo FF450R33T3E3 para V_{ce} Máxima.

A.2 Tabelas *look-up* do módulo IGBT modelo FZ825R33HE4D da fabricante *Infineon*

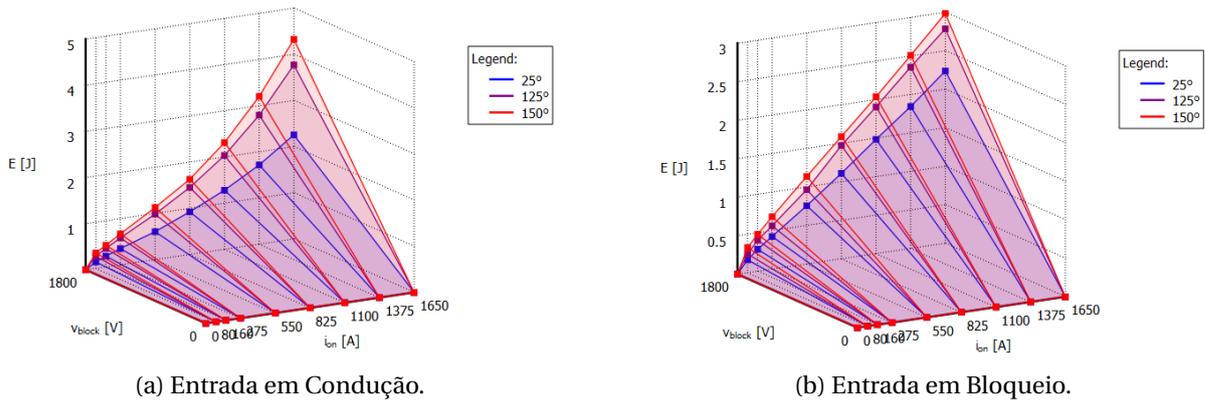


Figura 138 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ825R33HE4D para V_{ce} Típica.

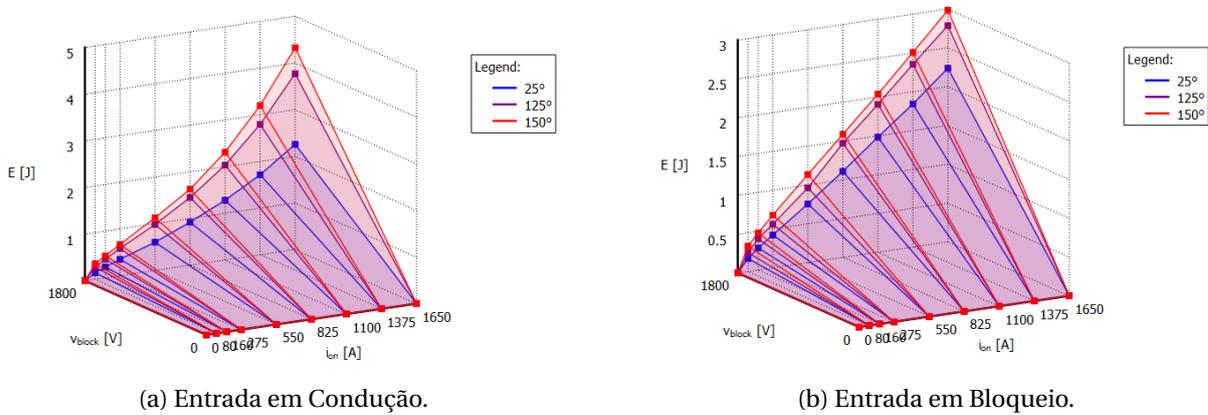


Figura 139 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ825R33HE4D para V_{ce} Máxima.

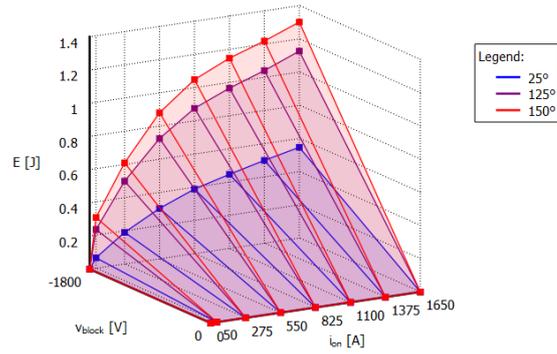


Figura 140 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ825R33HE4D para V_{ce} Típica.

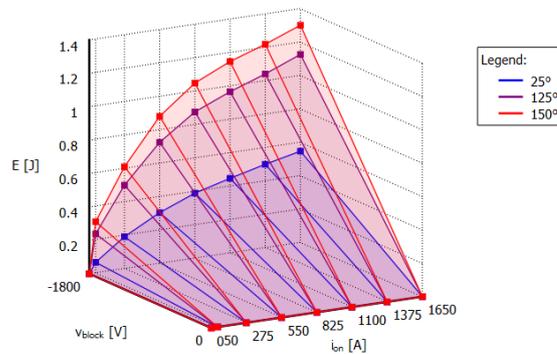
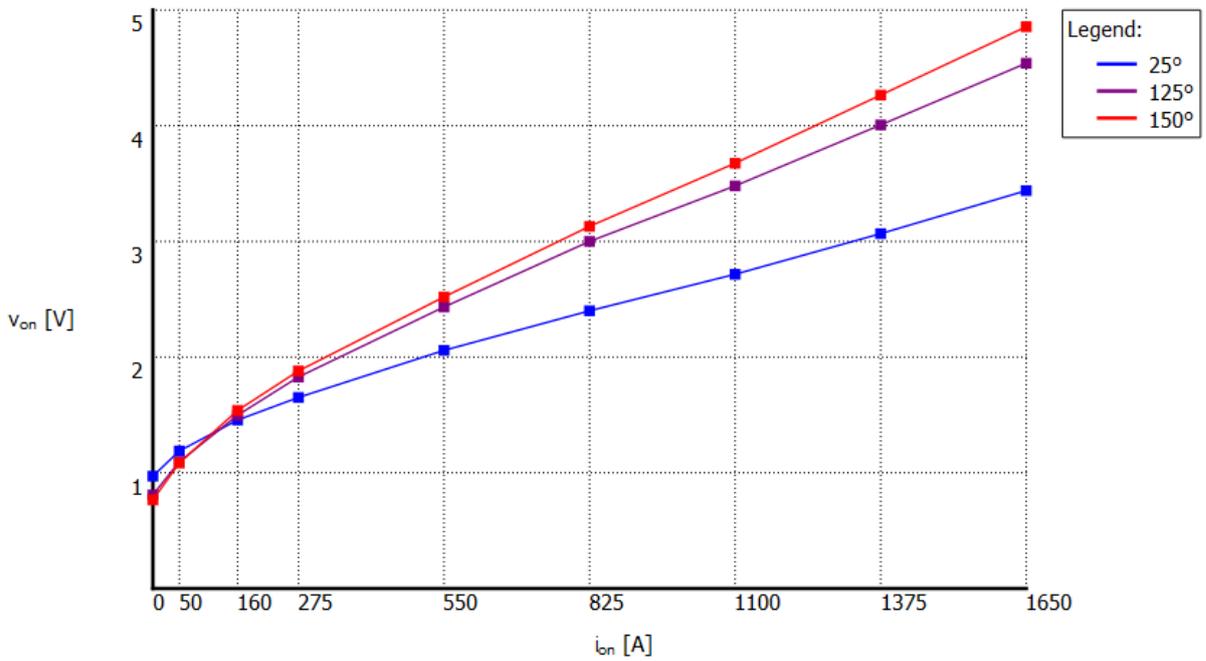
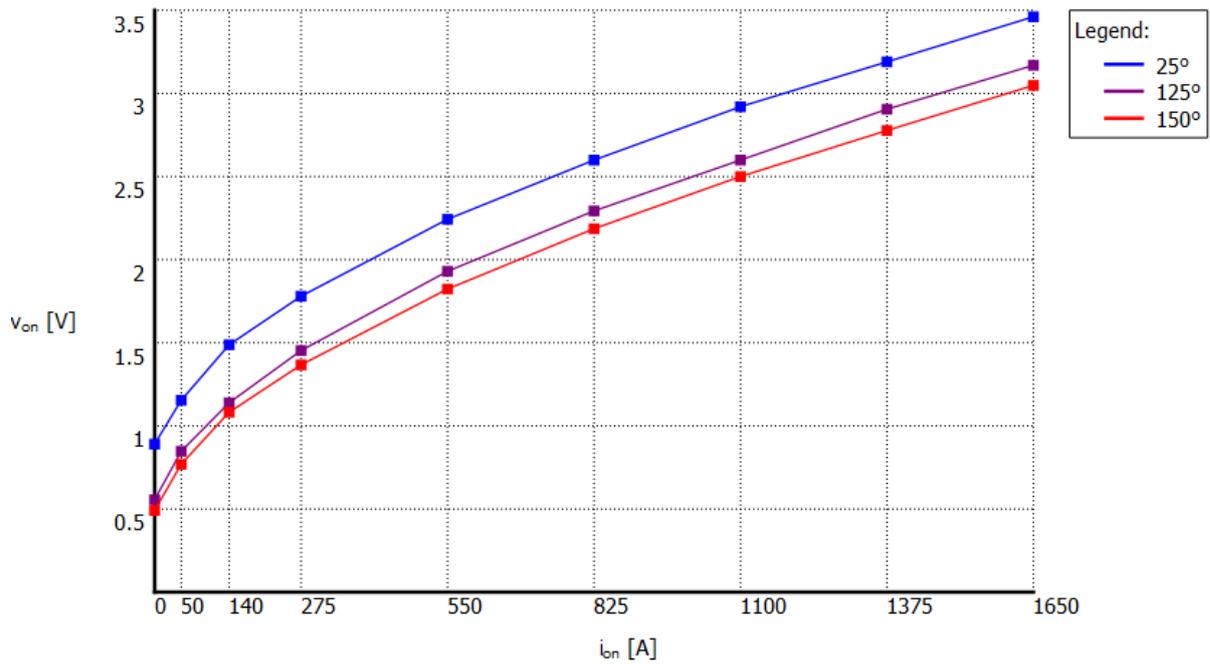


Figura 141 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ825R33HE4D para V_{ce} Máxima.



(a) IGBT.



(b) Diodo.

Figura 142 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ825R33HE4D para V_{ce} Típica.

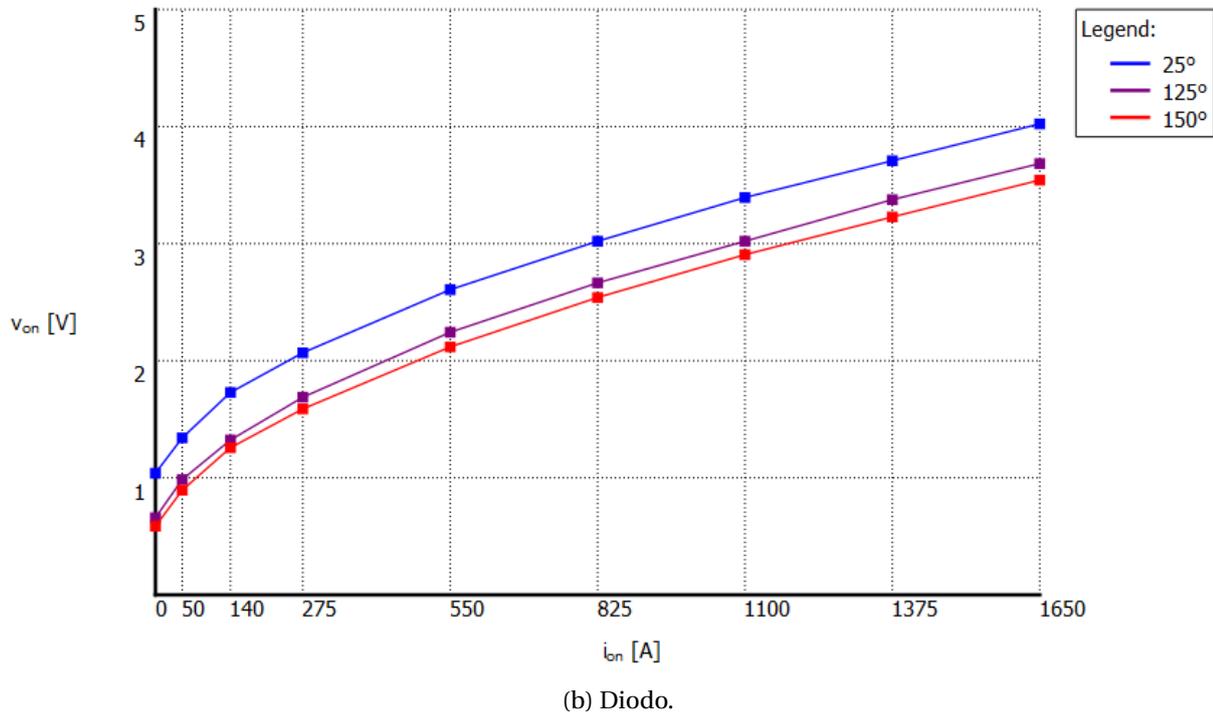
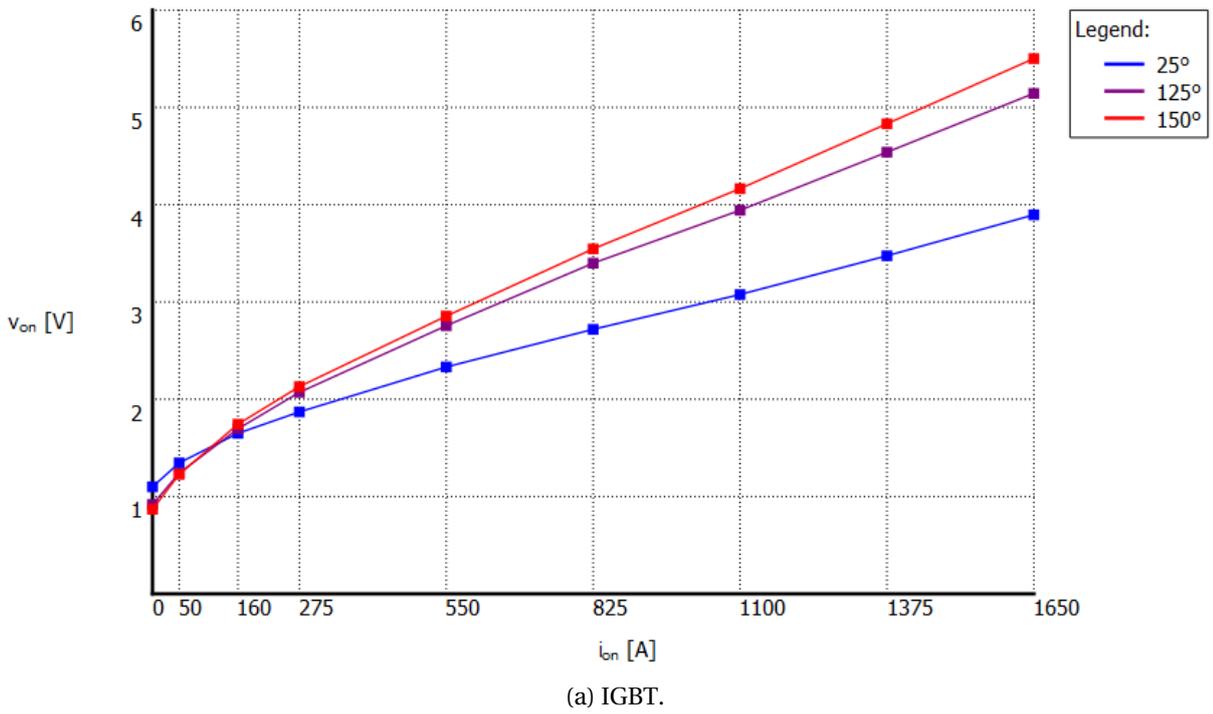


Figura 143 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ825R33HE4D para V_{ce} Máxima.

A.3 Tabelas *look-up* do módulo IGBT modelo FZ1200R33HE3 da fabricante *Infineon*

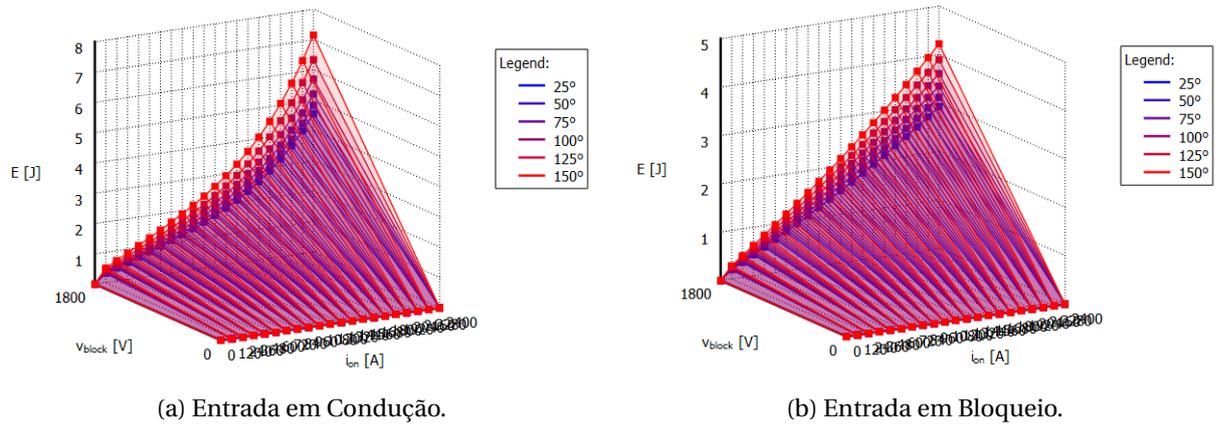


Figura 144 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ1200R33HE3 para V_{ce} Típica.

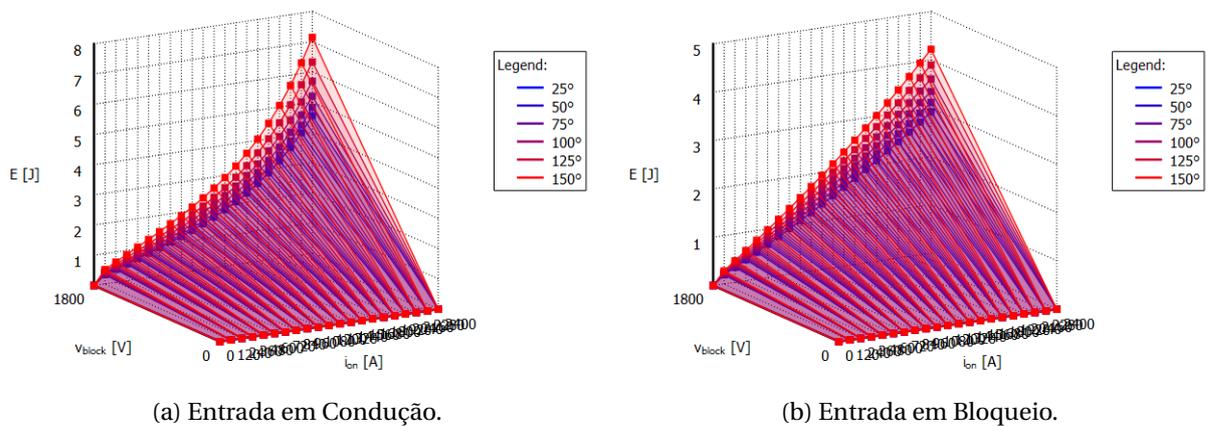


Figura 145 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ1200R33HE3 para V_{ce} Máxima.

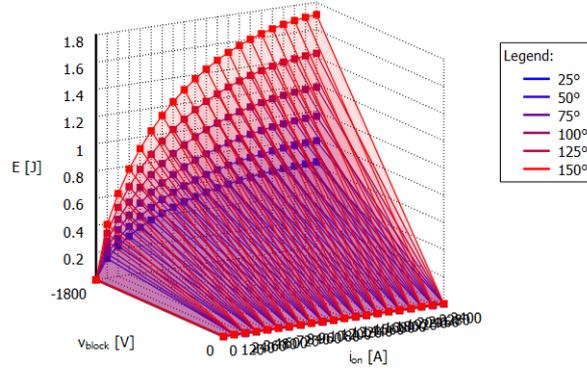


Figura 146 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ1200R33HE3 para V_{ce} Típica.

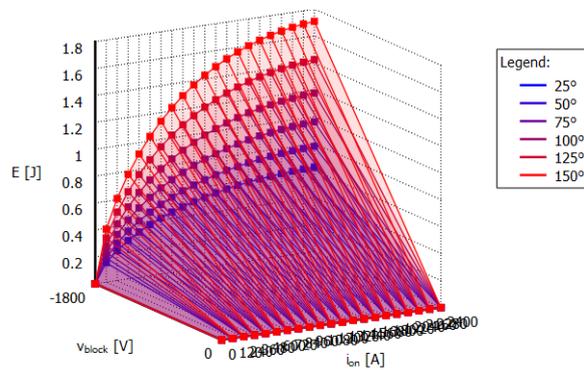
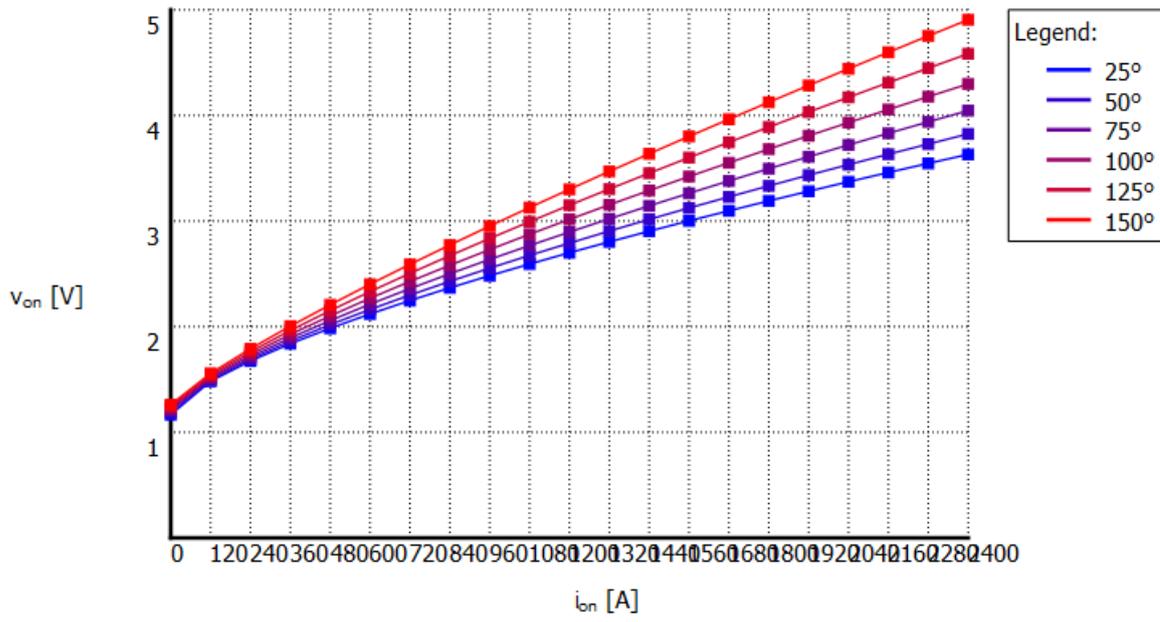
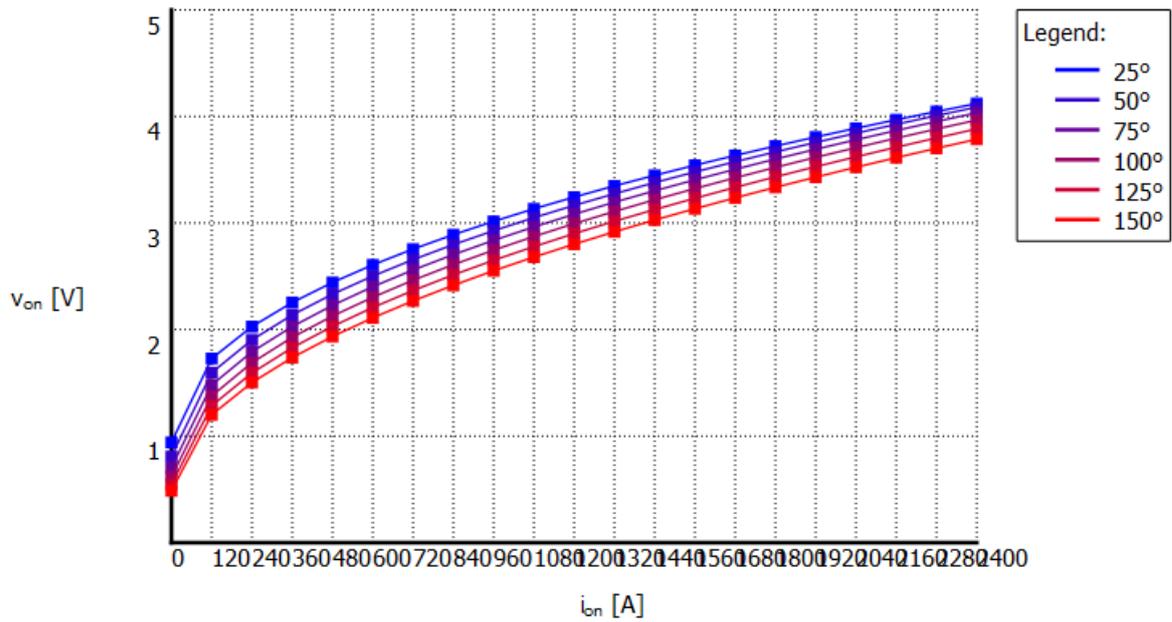


Figura 147 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ1200R33HE3 para V_{ce} Máxima.

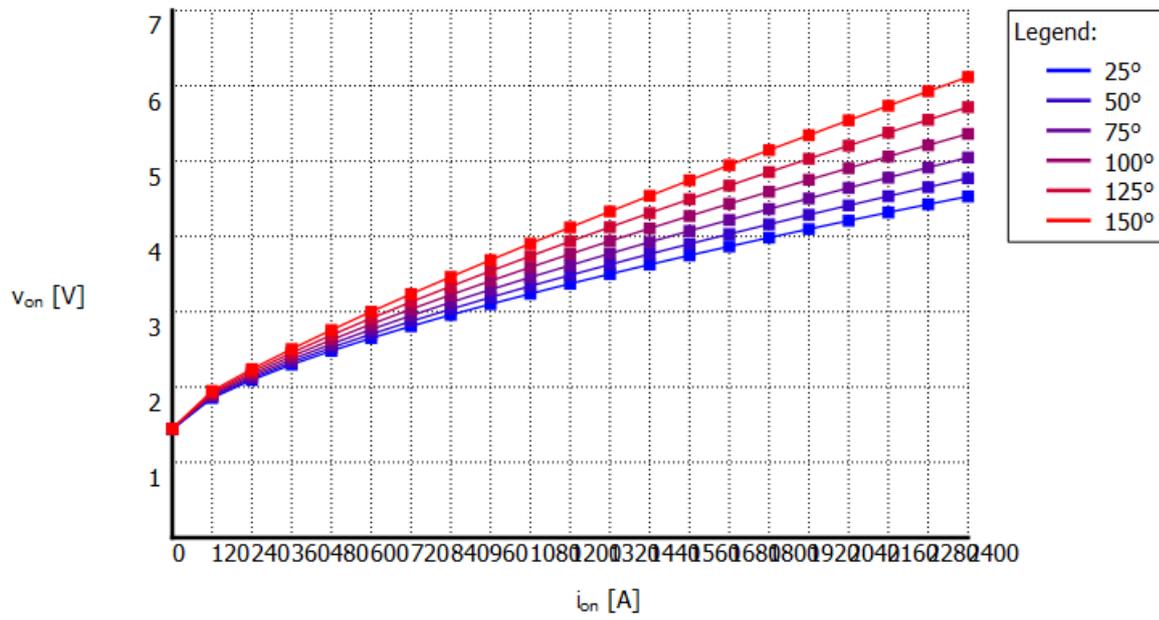


(a) IGBT.

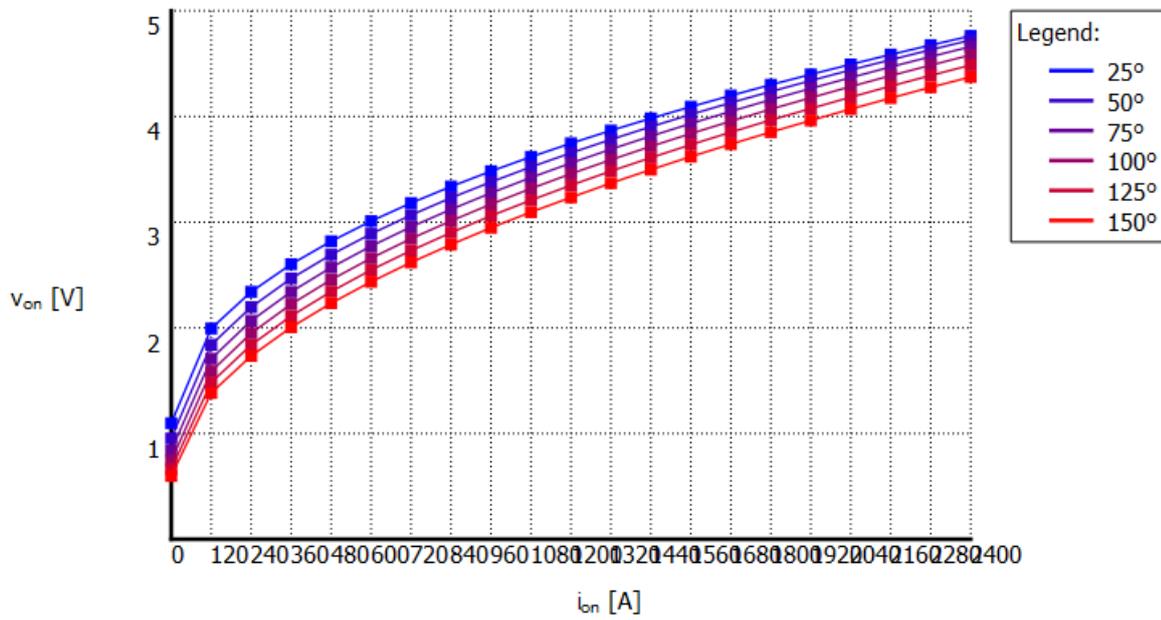


(b) Diodo.

Figura 148 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ1200R33HE3 para V_{ce} Típica.



(a) IGBT.



(b) Diodo.

Figura 149 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ1200R33HE3 para V_{ce} Máxima.

A.4 Tabelas *look-up* do módulo IGBT modelo FZ400R65KE3 da fabricante *Infineon*

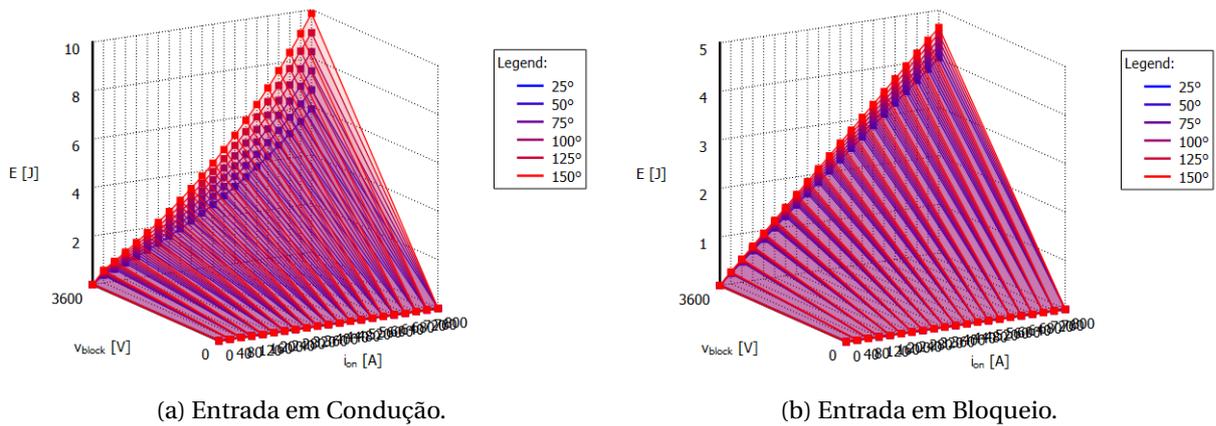


Figura 150 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ400R65KE3 para V_{ce} Típica.

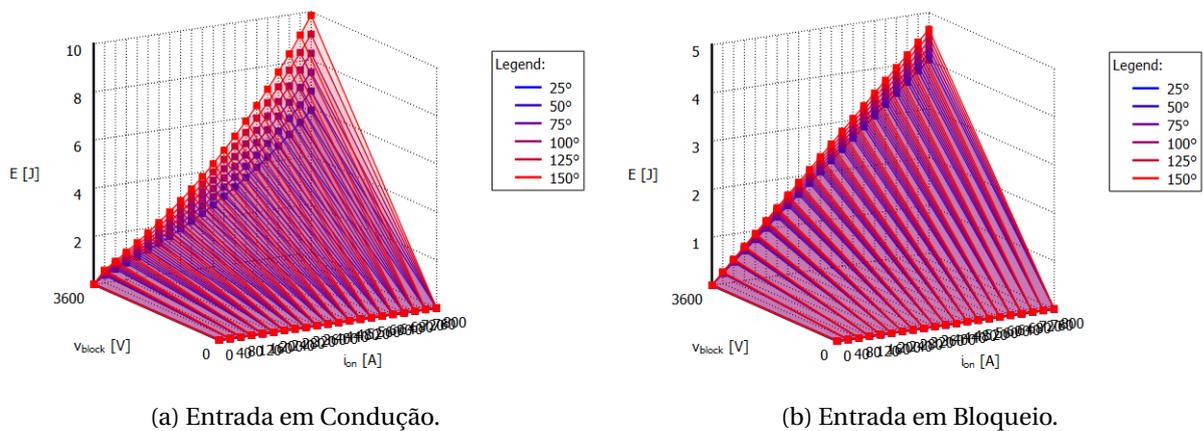


Figura 151 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ400R65KE3 para V_{ce} Máxima.

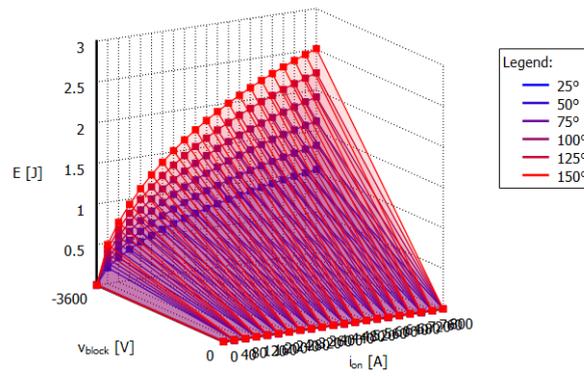


Figura 152 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ400R65KE3 para V_{ce} Típica.

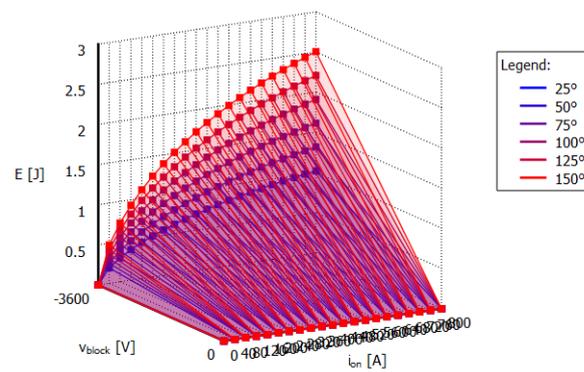
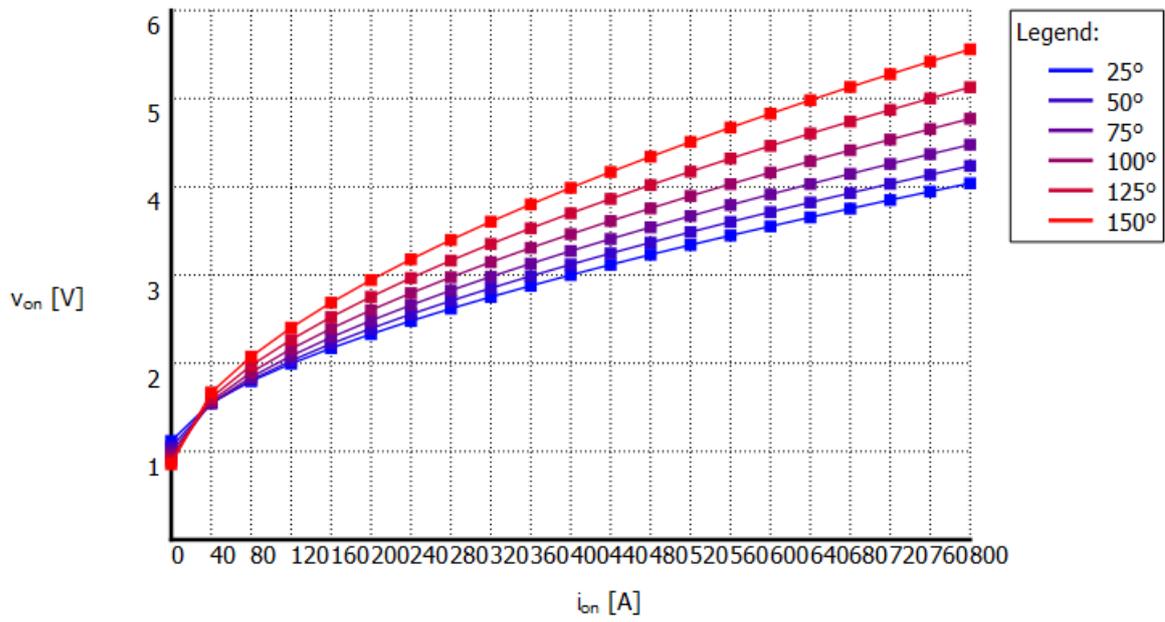
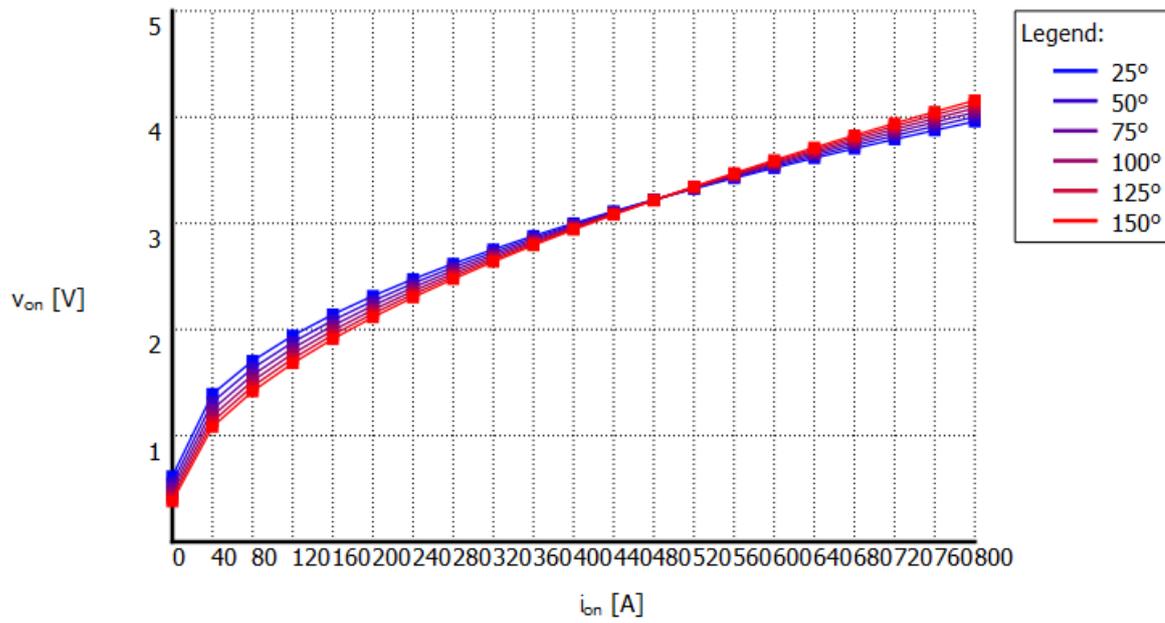


Figura 153 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ400R65KE3 para V_{ce} Máxima.

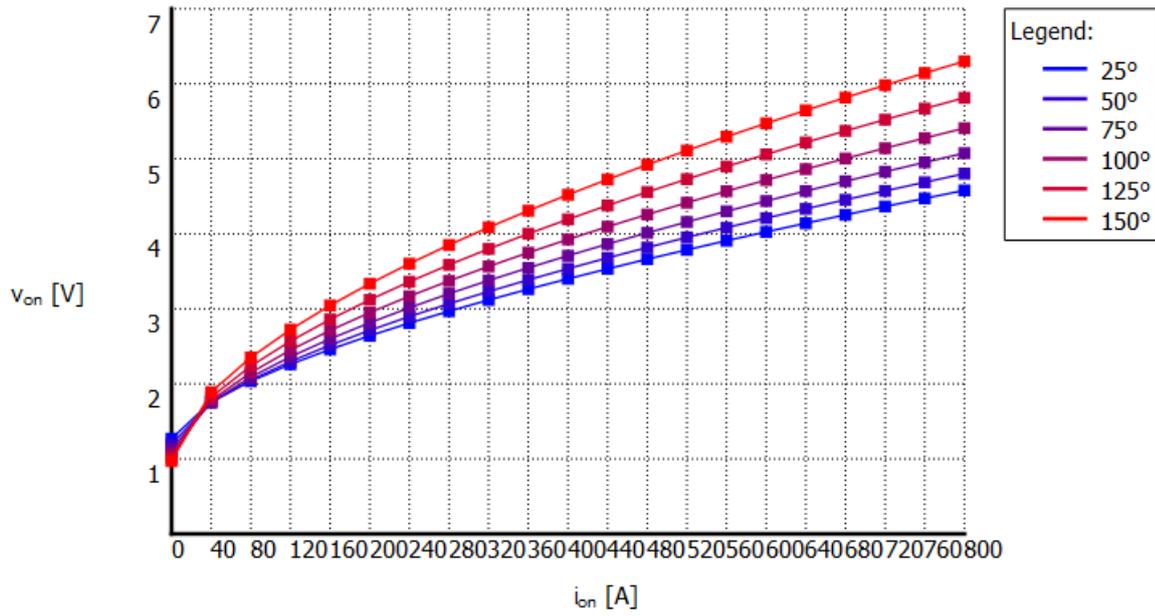


(a) IGBT.

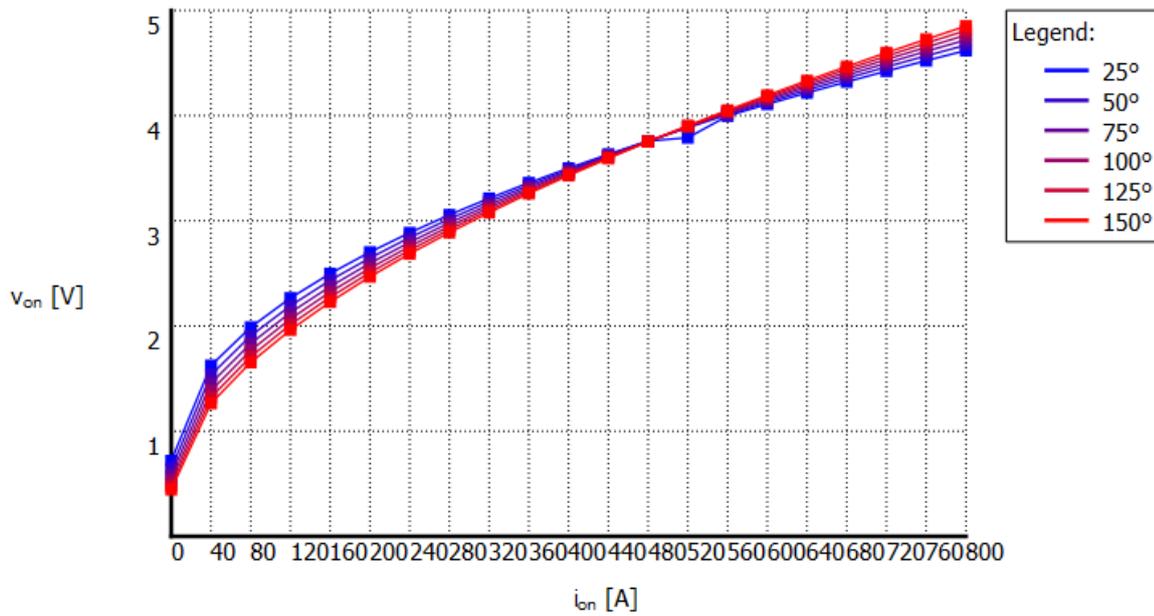


(b) Diodo.

Figura 154 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ400R65KE3 para V_{ce} Típica.



(a) IGBT.



(b) Diodo.

Figura 155 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ400R65KE3 para V_{ce} Máxima.

A.5 Tabelas *look-up* do módulo IGBT modelo FZ600R65KE3 da fabricante *Infineon*

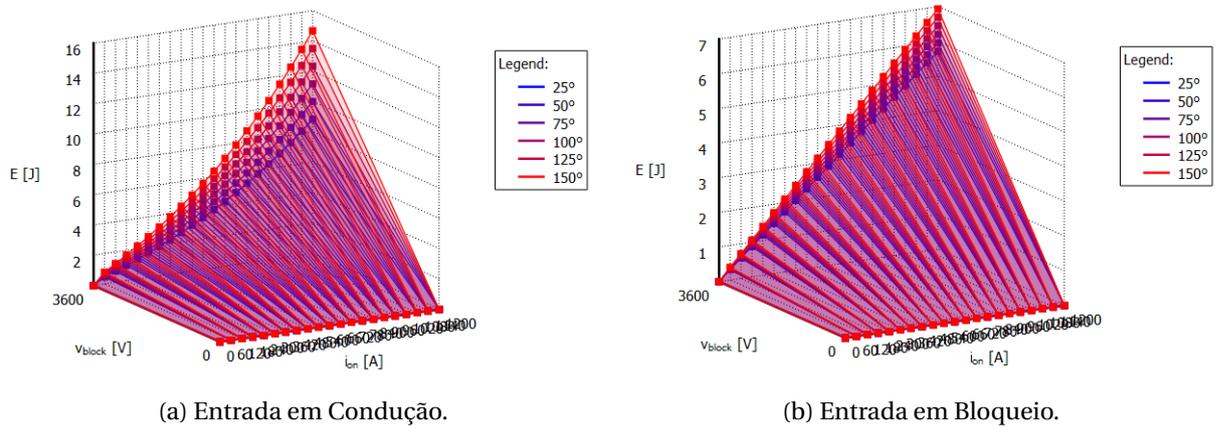


Figura 156 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ600R65KE3 para V_{ce} Típica.

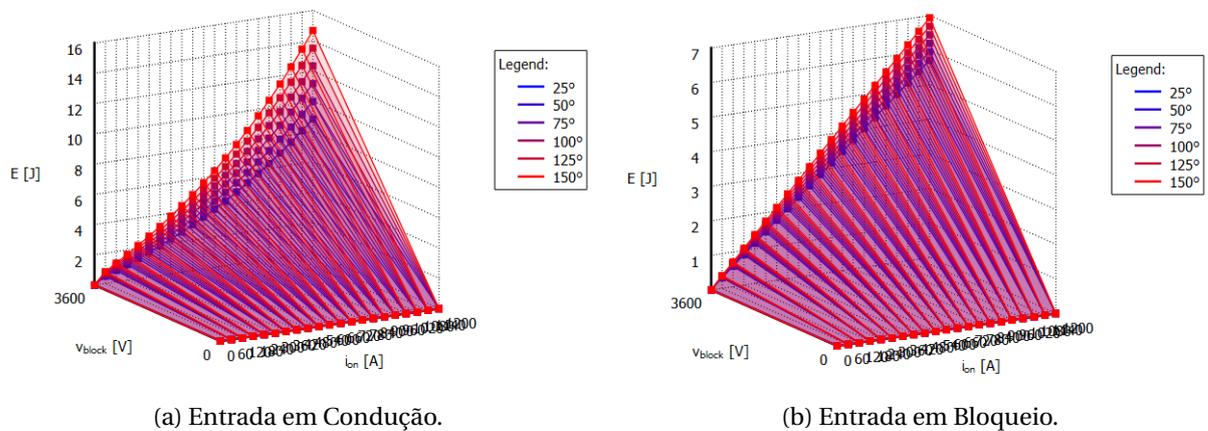


Figura 157 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ600R65KE3 para V_{ce} Máxima.

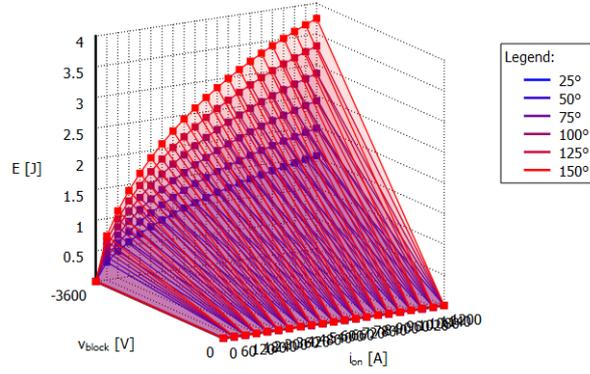


Figura 158 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ600R65KE3 para V_{ce} Típica.

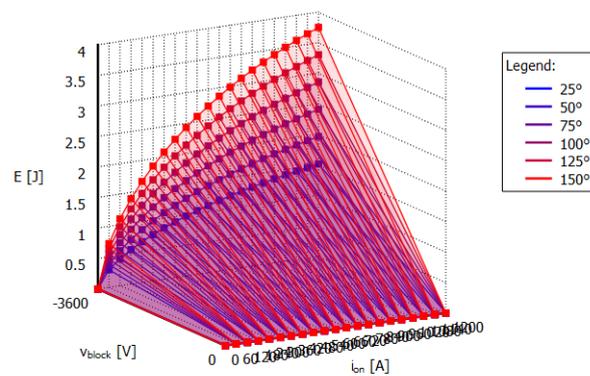
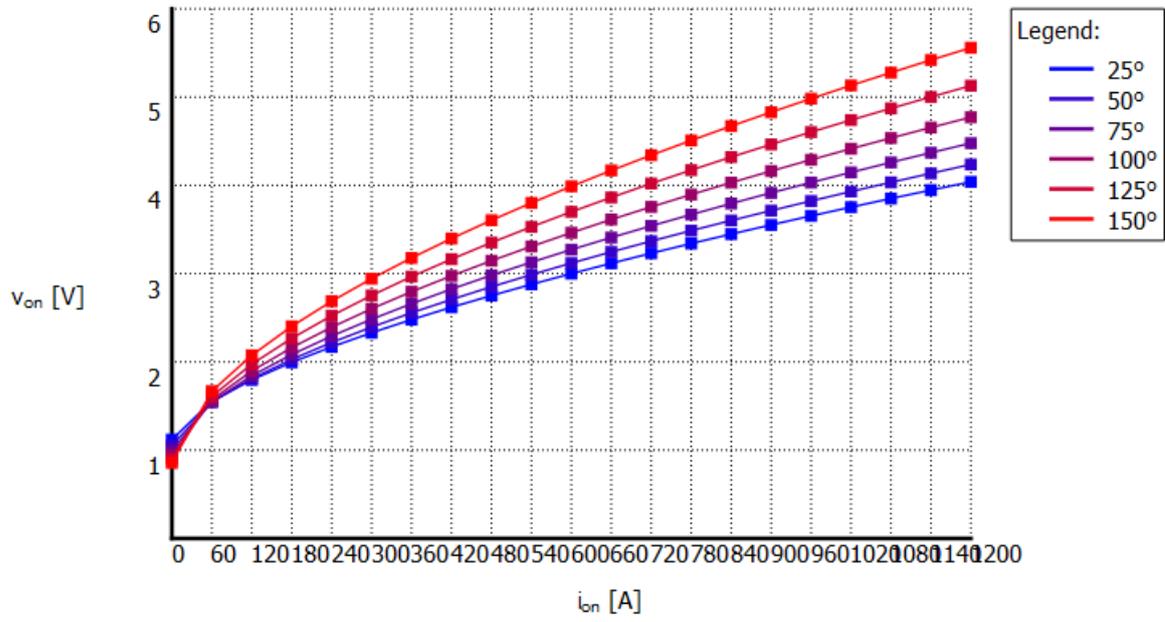
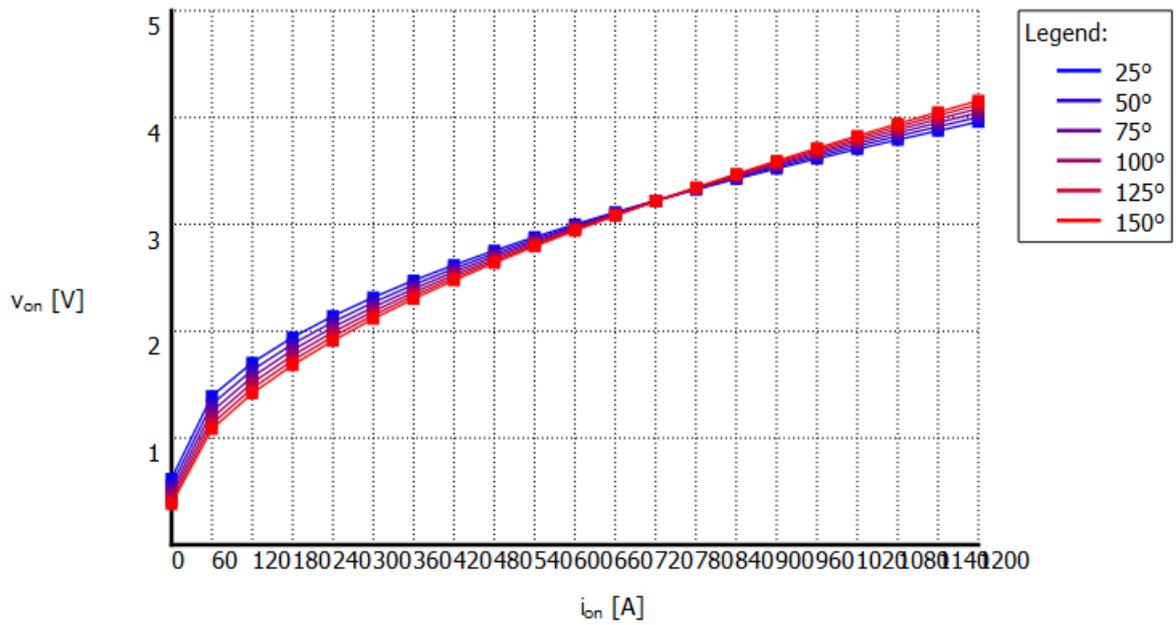


Figura 159 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ600R65KE3 para V_{ce} Máxima.

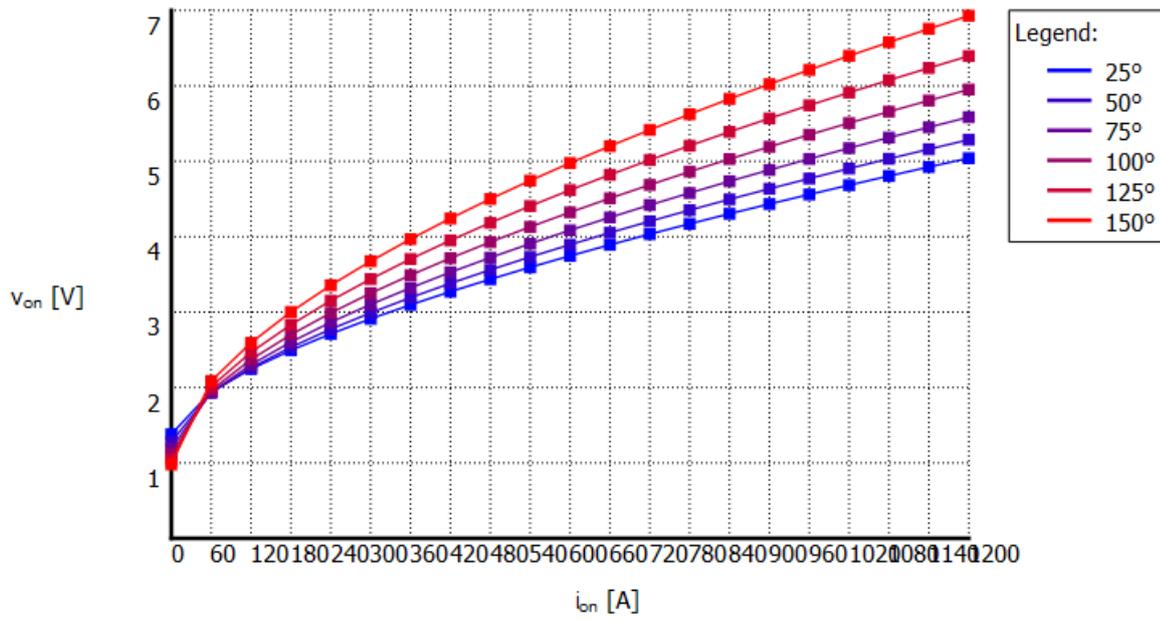


(a) IGBT.

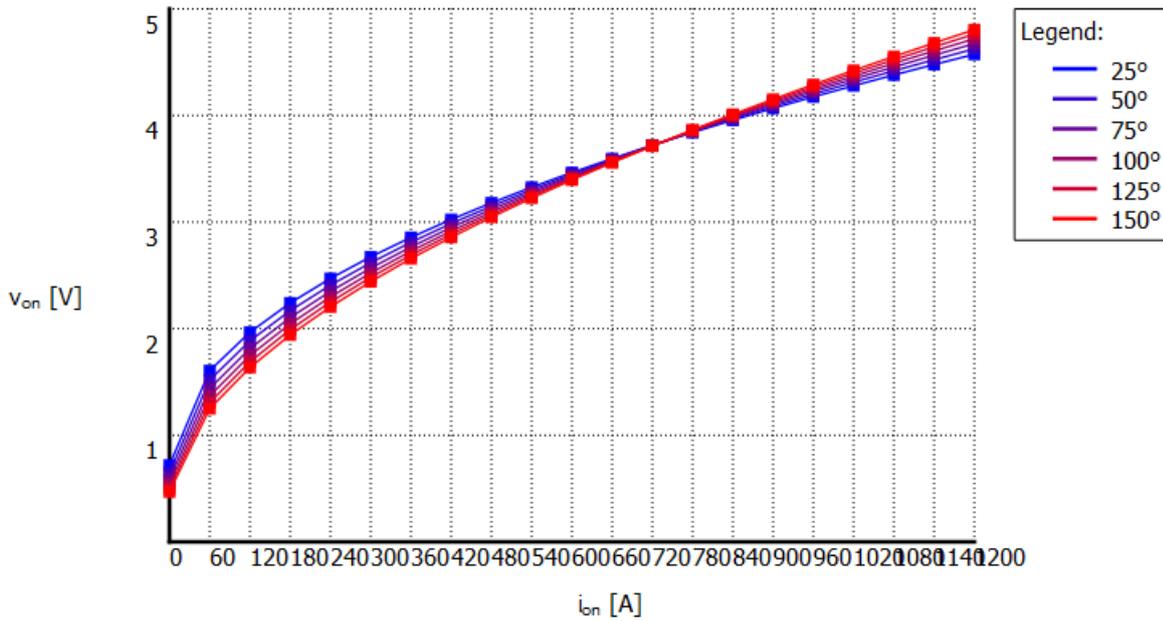


(b) Diodo.

Figura 160 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ600R65KE3 para V_{ce} Típica.



(a) IGBT.



(b) Diodo.

Figura 161 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ600R65KE3 para V_{ce} Máxima.

A.6 Tabelas *look-up* do módulo IGBT modelo FZ750R65KE3 da fabricante *Infineon*

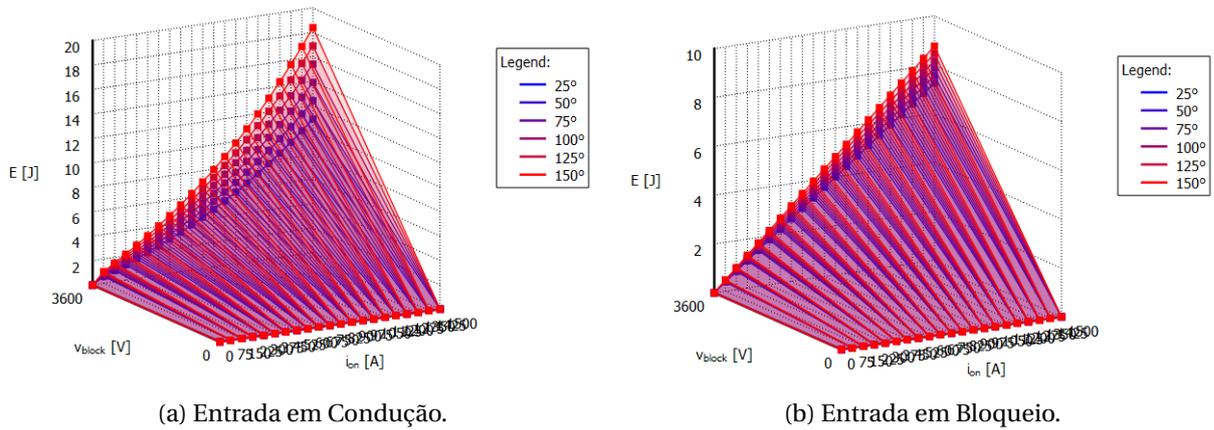


Figura 162 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ750R65KE3 para V_{ce} Típica.

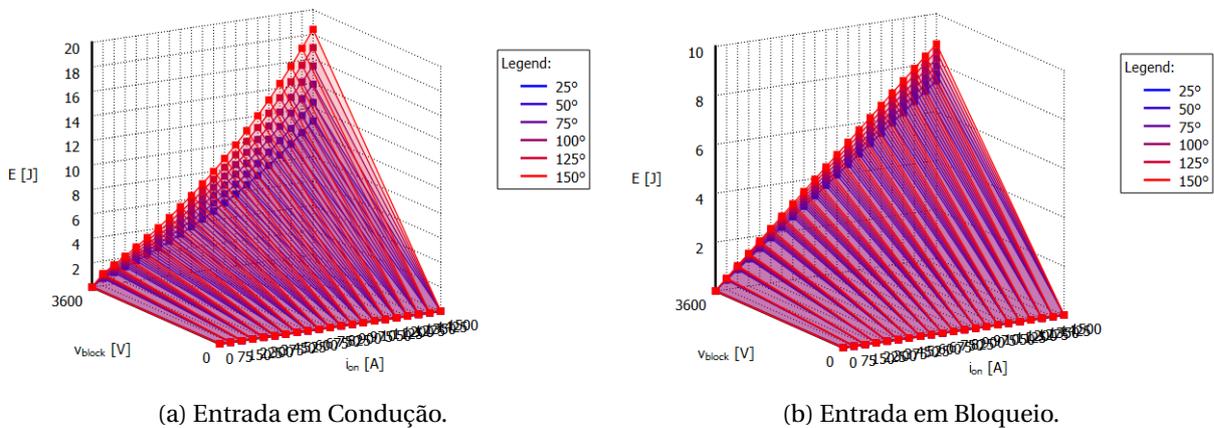


Figura 163 – Valores de energia de perda por pulso/comutação do IGBT do módulo FZ750R65KE3 para V_{ce} Máxima.

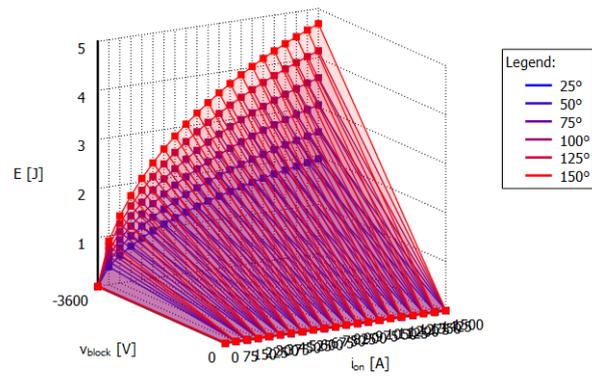


Figura 164 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ750R65KE3 para V_{ce} Típica.

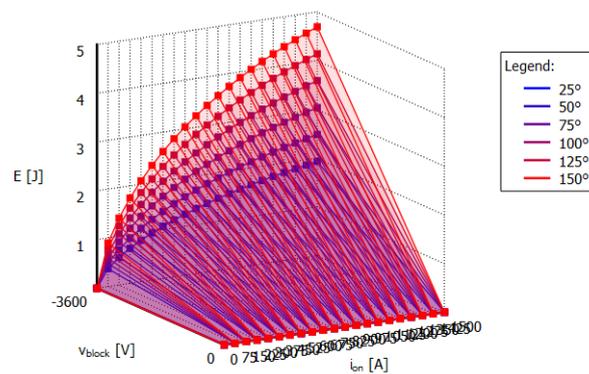
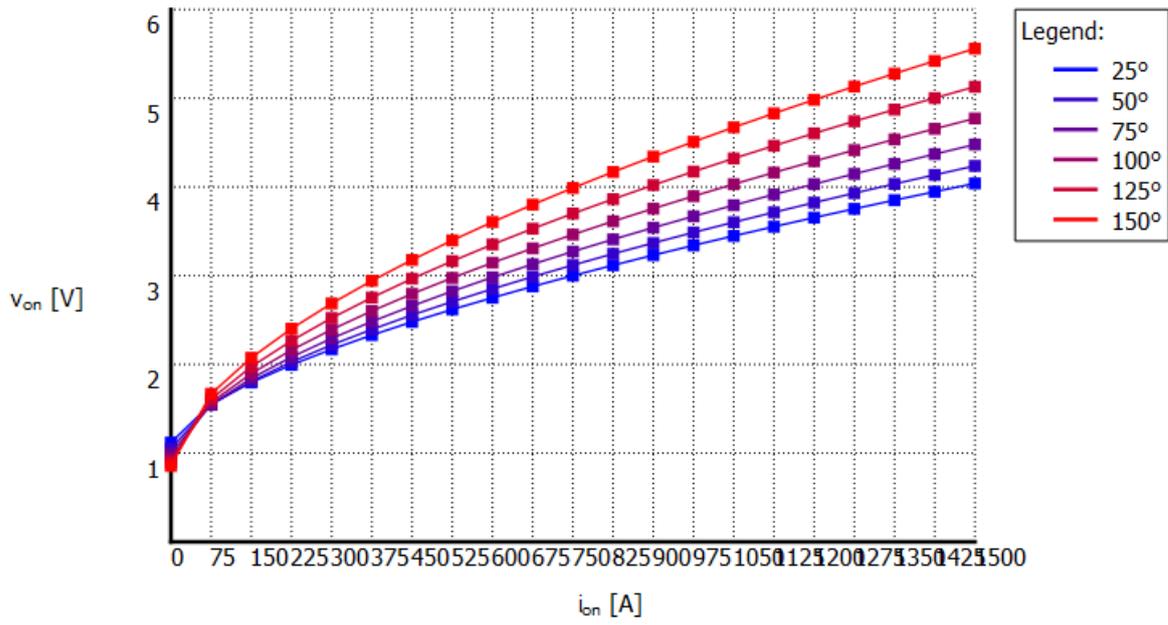
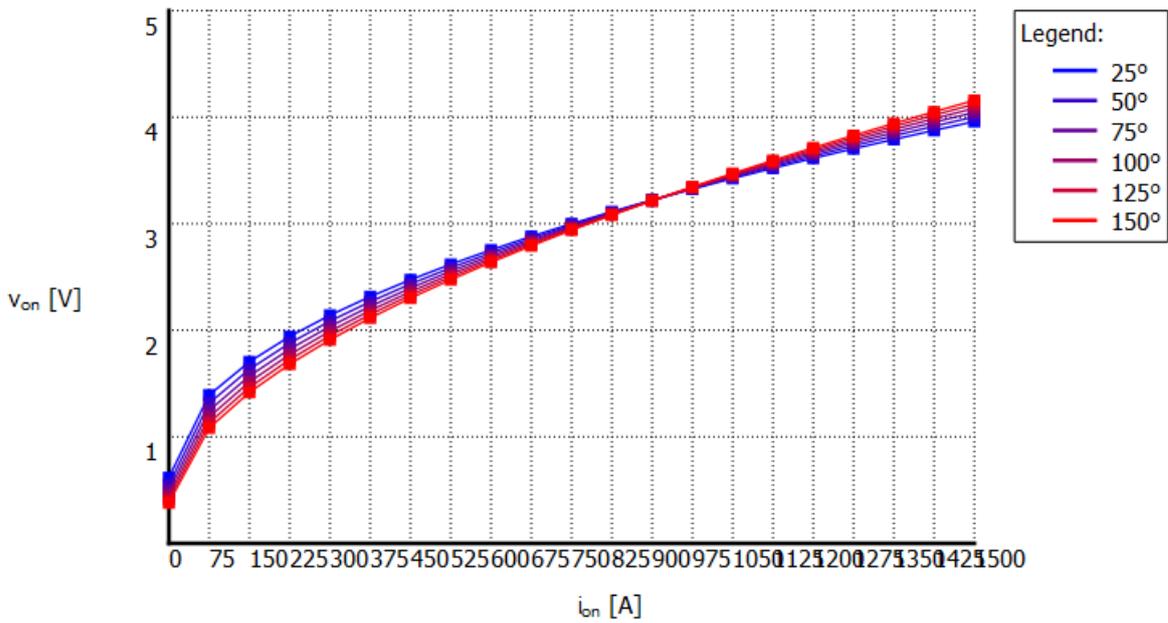


Figura 165 – Valores de energia de recuperação reversa por pulso/comutação (Entrada em Bloqueio) do diodo do módulo FZ750R65KE3 para V_{ce} Máxima.

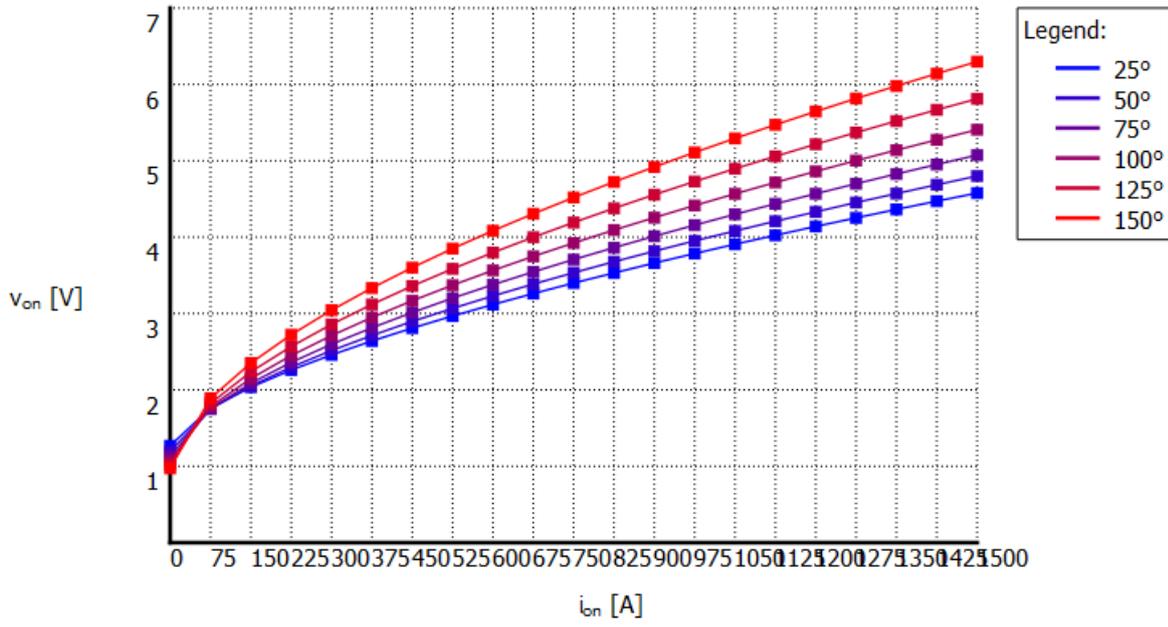


(a) IGBT.

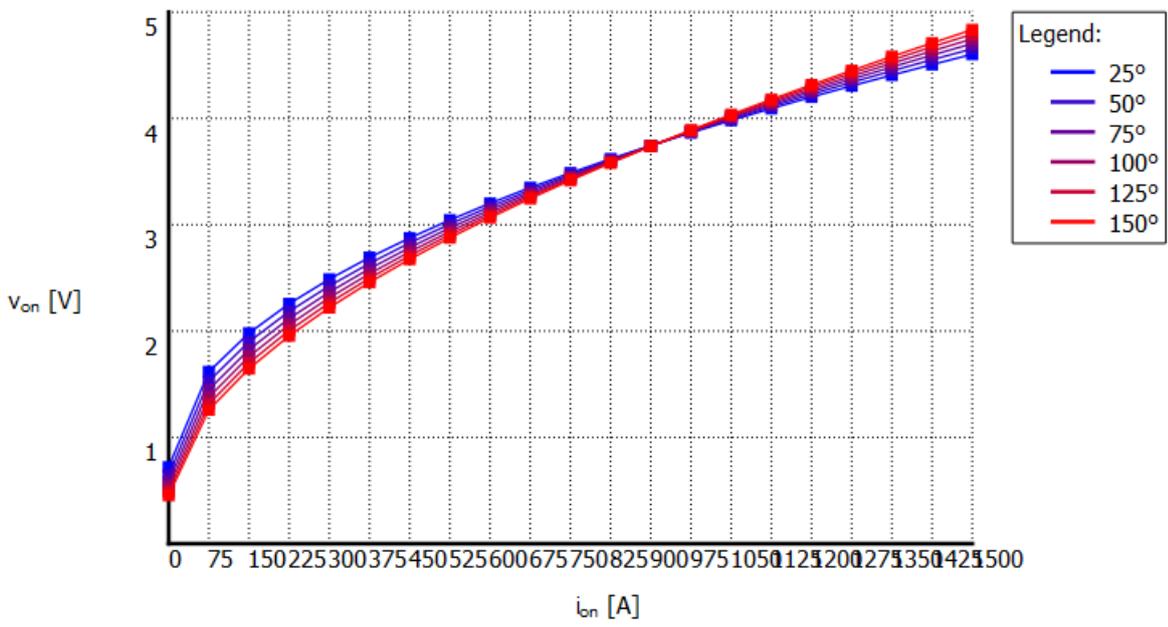


(b) Diodo.

Figura 166 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ750R65KE3 para V_{ce} Típica.



(a) IGBT.



(b) Diodo.

Figura 167 – Características de condução direta (diodo) e saída (IGBT) do módulo FZ750R65KE3 para V_{ce} Máxima.

TABELAS COM OS RESULTADOS DE INCONFIABILIDADE U_{10} E ÍNDICES PARA TODOS OS CASOS ESTUDADOS

B.1 Tabela com os resultados de inconfiabilidade U_{10} e índices de energia, volume e ponderados os casos com os CEA

Tabela 42 – Tabela com os resultados de inconfiabilidade U_{10} e índices de energia, volume e ponderados os casos com os CEA.

Projeto	Cap.	Cap. em Série	Cap. em Paralelo	Topologia	Estratégia	Energia C_{Bus} (J)	Índ. Energia C_{Bus}	Volume C_{Bus} (L)	Índ. Volume C_{Bus}	Índ. Ponderado	U_{10} (%)
C1	AEC1	9	5	3L-ANPC	PWM-1	31399	0,13	126,00	0,03	0,16	0,32
C2	AEC2	7	3			29413	0,11	58,80	0,01	0,12	100,00
C3	AEC3	10	6			30278	0,12	48,00	0,00	0,12	14,12
C4	AEC4	9	6			31624	0,14	99,36	0,02	0,16	4,49
C5	AEC5	9	3			28259	0,10	73,98	0,01	0,11	0,89
C6	AEC6	11	3			30278	0,12	89,76	0,02	0,14	8,03
C7	AEC1	9	5		31399	0,13	126,00	0,03	0,16	0,31	
C8	AEC2	7	3		29413	0,11	58,80	0,01	0,12	100,00	
C9	AEC3	10	6		30278	0,12	48,00	0,00	0,12	1,66	
C10	AEC4	9	6		31624	0,14	99,36	0,02	0,16	4,32	
C11	AEC5	9	3		28259	0,10	73,98	0,01	0,11	0,90	
C12	AEC6	11	3		30278	0,12	89,76	0,02	0,14	0,92	
C13	AEC1	9	4		25119	0,06	100,80	0,02	0,08	0,37	
C14	AEC2	7	3		29413	0,11	58,80	0,01	0,12	94,51	
C15	AEC3	10	5		25232	0,06	40,00	0,00	0,06	17,12	
C16	AEC4	9	4		21082	0,01	66,24	0,01	0,02	99,86	
C17	AEC5	9	3		28259	0,10	73,98	0,01	0,11	6,81	
C18	AEC6	11	3		30278	0,12	89,76	0,02	0,14	11,66	
C19	AEC1	9	5	31399	0,13	126,00	0,03	0,16	0,32		
C20	AEC2	7	3	29413	0,11	58,80	0,01	0,12	18,54		
C21	AEC3	10	6	30278	0,12	48,00	0,00	0,12	1,56		
C22	AEC4	9	6	31624	0,14	99,36	0,02	0,16	3,65		
C23	AEC5	9	3	28259	0,10	73,98	0,01	0,11	0,41		
C24	AEC6	11	3	30278	0,12	89,76	0,02	0,14	0,86		
C25	AEC1	9	5	31399	0,13	126,00	0,03	0,16	0,18		
C26	AEC2	7	3	29413	0,11	58,80	0,01	0,12	8,12		
C27	AEC3	10	6	33642	0,16	43,20	0,00	0,16	1,60		
C28	AEC4	9	6	31624	0,14	99,36	0,02	0,16	1,94		
C29	AEC5	9	4	37679	0,21	98,64	0,02	0,23	0,12		
C30	AEC6	11	3	30278	0,12	89,76	0,02	0,14	0,98		
C31	AEC1	5	11	93256	0,88	462,00	0,14	1,02	0,60		
C32	AEC2	4	7	90077	0,84	235,20	0,06	0,91	6,86		
C33	AEC3	5	12	90834	0,85	144,00	0,03	0,89	9,39		
C34	AEC4	5	13	92499	0,87	358,80	0,10	0,98	4,30		
C35	AEC5	5	7	89017	0,83	287,70	0,08	0,91	0,19		
C36	AEC6	6	7	97142	0,93	342,72	0,10	1,03	6,67		
C37	AEC1	5	11	93256	0,88	462,00	0,14	1,02	0,29		
C38	AEC2	4	8	102945	1,00	268,80	0,07	1,07	8,48		
C39	AEC3	5	13	98403	0,95	156,00	0,04	0,98	2,63		
C40	AEC4	5	13	92499	0,87	358,80	0,10	0,98	4,03		
C41	AEC5	5	8	101734	0,99	328,80	0,09	1,08	0,24		
C42	AEC6	6	7	97142	0,93	342,72	0,10	1,03	1,71		
C43	AEC1	5	12	101734	0,99	504,00	0,15	1,14	0,30		
C44	AEC2	4	8	102945	1,00	268,80	0,07	1,07	7,63		
C45	AEC3	5	13	98403	0,95	156,00	0,04	0,98	2,09		
C46	AEC4	5	14	99614	0,96	386,40	0,11	1,07	4,66		
C47	AEC5	5	8	101734	0,99	328,80	0,09	1,08	0,19		
C48	AEC6	6	7	97142	0,93	342,72	0,10	1,03	1,35		

B.2 Tabela com os resultados de confiabilidade U_{10} e índices de energia, volume e ponderados os casos com os CFM.

Tabela 43 – Tabela com os resultados de confiabilidade U_{10} (%) e índices de energia, volume e ponderados os casos com os CFM.

Projeto	Cap.	Cap. em Série	Cap. em Paralelo	Topologia	Estratégia	Energia C_{Bus} (J)	Índ. Energia C_{Bus}	Volume C_{Bus} (L)	Índ. Volume C_{Bus}	Índ. Ponderado	U_{10} (%)
C49	MFC7	7	39	3L-ANPC	PWM-1	28115	0,09	206,39	0,05	0,15	0,02
C50	MFC8	5	86			27775	0,09	627,80	0,19	0,28	0,01
C51	MFC9	2	22			27755	0,09	321,20	0,09	0,18	0,15
C52	MFC10	3	14			28259	0,10	311,64	0,09	0,18	0,00
C53	MFC11	5	5			30278	0,12	185,50	0,05	0,17	0,00
C54	MFC12	6	5			33642	0,16	222,60	0,06	0,22	0,11
C55	MFC7	7	39		28115	0,09	206,39	0,05	0,15	15,51	
C56	MFC8	5	86		27775	0,09	627,80	0,19	0,28	9,18	
C57	MFC9	2	22		27755	0,09	321,20	0,09	0,18	0,16	
C58	MFC10	3	14		28259	0,10	311,64	0,09	0,18	0,00	
C59	MFC11	5	5		30278	0,12	185,50	0,05	0,17	0,00	
C60	MFC12	6	5		33642	0,16	222,60	0,06	0,22	0,11	
C61	MFC7	7	29		20906	0,01	153,47	0,04	0,04	0,11	
C62	MFC8	5	63		20347	0,00	459,90	0,14	0,14	10,54	
C63	MFC9	2	17		27755	0,09	321,20	0,09	0,18	0,00	
C64	MFC10	3	11		22204	0,02	244,86	0,07	0,09	0,09	
C65	MFC11	5	4		24222	0,05	148,40	0,04	0,08	0,00	
C66	MFC12	6	4		26914	0,08	178,08	0,04	0,12	0,00	
C67	MFC7	7	38		27394	0,09	201,10	0,05	0,14	0,02	
C68	MFC8	5	84		27129	0,08	613,20	0,19	0,27	0,01	
C69	MFC9	2	22		27755	0,09	321,20	0,09	0,18	0,00	
C70	MFC10	3	14		28259	0,10	311,64	0,09	0,18	0,00	
C71	MFC11	5	5		30278	0,12	185,50	0,05	0,17	0,00	
C72	MFC12	6	5		33642	0,16	222,60	0,06	0,22	0,00	
C73	MFC7	7	40	28836	0,10	211,68	0,06	0,16	0,03		
C74	MFC8	5	89	28744	0,10	649,70	0,20	0,30	0,01		
C75	MFC9	2	22	30278	0,12	350,40	0,10	0,22	0,00		
C76	MFC10	3	15	30278	0,12	333,90	0,10	0,22	0,00		
C77	MFC11	5	5	30278	0,12	185,50	0,05	0,17	0,00		
C78	MFC12	6	5	33642	0,16	222,60	0,06	0,22	0,00		
C79	MFC7	4	92	87049	0,81	834,62	0,26	1,06	15,54		
C80	MFC8	3	214	86393	0,80	2811,96	0,90	1,70	0,03		
C81	MFC9	1	46	87049	0,81	1007,40	0,31	1,12	0,00		
C82	MFC10	2	38	86292	0,80	1691,76	0,54	1,33	0,00		
C83	MFC11	3	12	90834	0,85	801,36	0,25	1,10	9,92		
C84	MFC12	3	9	90834	0,85	601,02	0,18	1,04	0,00		
C85	MFC7	4	97	91780	0,86	879,98	0,27	1,14	0,04		
C86	MFC8	3	226	91237	0,86	2969,64	0,95	1,81	0,06		
C87	MFC9	1	49	92726	0,88	1073,10	0,33	1,21	0,00		
C88	MFC10	2	41	93104	0,88	1825,32	0,58	1,46	0,00		
C89	MFC11	3	13	98403	0,95	868,14	0,27	1,21	0,00		
C90	MFC12	3	10	100926	0,98	667,80	0,20	1,18	0,00		
C91	MFC7	4	102	96511	0,92	925,34	0,29	1,21	0,04		
C92	MFC8	3	238	96082	0,92	3127,32	1,00	1,92	0,03		
C93	MFC9	1	51	96511	0,92	1116,90	0,35	1,27	0,00		
C94	MFC10	2	43	97646	0,94	1914,36	0,61	1,54	0,00		
C95	MFC11	3	13	98403	0,95	868,14	0,27	1,21	0,00		
C96	MFC12	3	10	100926	0,98	667,80	0,20	1,18	0,00		



**TABELAS COM OS RESULTADOS DE INCONFIABILIDADE U_{10} E
ÍNDICES PARA TODOS OS CASOS ESTUDADOS**

- C.1 Tabela com os resultados de inconfiabilidade U_{10} e índices de potência de semicondutores; índices do somatório das resistências térmicas, somatório das capacidades térmicas e somatórios das potências dos ventiladores dos dissipadores de calor e seus respectivos índices ponderados os casos dos IGBTs**

Tabela 44 – Tabela com os resultados de confiabilidade U_{10} e índices de potência de semicondutores; índices do somatório das resistências térmicas, somatório das capacidades térmicas e somatórios das potências dos ventiladores dos dissipadores de calor e seus respectivos índices ponderados os casos dos IGBTs

Projeto	Part. Number	Topologia	Estratégia	Pot. de Sem. (Psw) [kVA]	Ind. Sem. (Psw)	Som. Rth,h-a [K/W]	Ind. Som. Rth,h-a [K/W]	Som. Cth,h [J/K]	Ind. Som. Cth,h [J/K]	Som. Pot. Vent. [W]	Ind. Som. Pot. Vent. [W]	Ind. Dissip. U_{10} (%)	Índice Ponderado
I1	FZ400R65KE3	3L-ANPC	PWM-1	46800	0,24	0,43	0,00	77922,00	1,00	3060,00	1,00	0,50	94,88
I2	FZ600R65KE3			70200	0,61	0,43	0,00	77922,00	1,00	3060,00	1,00	0,50	99,90
I3	FZ750R65KE3			87750	0,89	0,43	0,00	77922,00	1,00	3060,00	1,00	0,50	63,63
I4	FZ400R65KE3			46800	0,24	0,43	0,00	77922,00	1,00	3060,00	1,00	0,50	88,26
I5	FZ600R65KE3			70200	0,61	0,43	0,00	77922,00	1,00	3060,00	1,00	0,50	84,85
I6	FZ750R65KE3	3L-NPC	PDPWM	87750	0,89	0,43	0,00	77922,00	1,00	3060,00	1,00	0,50	79,25
I7	FZ400R65KE3			46800	0,24	0,43	0,00	77922,00	1,00	3060,00	1,00	0,50	57,31
I8	FZ600R65KE3			70200	0,61	0,43	0,00	77922,00	1,00	3060,00	1,00	0,50	18,41
I9	FZ750R65KE3	5L-HNPC	PSPWM	87750	0,89	0,43	0,00	77922,00	1,00	3060,00	1,00	0,50	15,17
I10	FZ400R65KE3			46800	0,24	1,02	0,21	58356,00	0,42	180,00	0,00	0,21	91,61
I11	FZ600R65KE3			70200	0,61	1,02	0,21	58356,00	0,42	180,00	0,00	0,21	85,84
I12	FZ750R65KE3			87750	0,89	0,60	0,06	44160,00	0,00	2040,00	0,65	0,19	77,11
I13	FZ400R65KE3			46800	0,24	0,60	0,06	44160,00	0,00	2040,00	0,65	0,19	44,05
I14	FZ600R65KE3	3L-NPC	SVM	58500	0,43	0,60	0,06	44160,00	0,00	2040,00	0,65	0,19	37,30
I15	FZ750R65KE3			87750	0,89	1,02	0,21	58356,00	0,42	180,00	0,00	0,21	0,00
I16	FZ400R65KE3			46800	0,24	2,59	0,79	70032,00	0,77	360,00	0,06	0,60	1,15
I17	FZ600R65KE3	5L-HNPC	PODPWM	70200	0,61	3,17	1,00	70032,00	0,77	360,00	0,06	0,71	0,00
I18	FZ750R65KE3			87750	0,89	1,02	0,21	58356,00	0,42	180,00	0,00	0,21	0,00
I19	FZ400R65KE3			46800	0,24	2,59	0,79	70032,00	0,77	360,00	0,06	0,60	0,79
I20	FZ600R65KE3			70200	0,61	3,17	1,00	70032,00	0,77	360,00	0,06	0,71	0,00
I21	FZ750R65KE3			87750	0,89	0,60	0,06	44160,00	0,00	2040,00	0,65	0,19	0,03
I22	FZ400R65KE3	3L-NPC	PDPWM	46800	0,24	1,02	0,21	58356,00	0,42	180,00	0,00	0,21	0,00
I23	FZ600R65KE3			70200	0,61	2,59	0,79	70032,00	0,77	360,00	0,06	0,60	1,08
I24	FZ750R65KE3			87750	0,89	3,17	1,00	70032,00	0,77	360,00	0,06	0,71	0,00