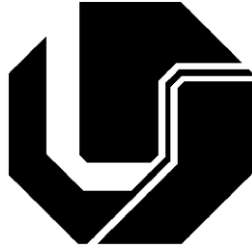


**UNIVERSIDADE FEDERAL DE UBERLÂNDIA
FACULDADE DE ENGENHARIA ELÉTRICA
PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA**



**PROJETO E DESENVOLVIMENTO DE UM RETIFICADOR
HÍBRIDO TRIFÁSICO BIDIRECIONAL COM
COMPENSAÇÃO SÉRIE NO BARRAMENTO CC EM
APLICAÇÕES ENVOLVENDO MICRORREDES CC**

ANTÔNIO DE OLIVEIRA COSTA NETO

**JULHO
2023**

**UNIVERSIDADE FEDERAL DE UBERLÂNDIA
FACULDADE DE ENGENHARIA ELÉTRICA
PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA**

**PROJETO E DESENVOLVIMENTO DE UM
RETIFICADOR HÍBRIDO TRIFÁSICO BIDIRECIONAL
COM COMPENSAÇÃO SÉRIE NO BARRAMENTO CC
EM APLICAÇÕES ENVOLVENDO MICRORREDES CC**

Antônio de Oliveira Costa Neto

Tese apresentada ao Programa de Pós-
Graduação em Engenharia Elétrica da
Universidade Federal de Uberlândia, como
requisito parcial para obtenção do título de
Doutor em Ciências.

Banca Examinadora:

Gustavo Brito de Lima, Dr. – FEELT/UFU (Orientador)
Luiz Carlos Gomes de Freitas, Dr. – FEELT/UFU (Co-orientador)
Antônio de Pádua Finazzi, Dr. – UFMT
Carlos Henrique Illa Font, Dr. – UTFPR
Danillo Borges Rodrigues, Dr. – UFTM
Paulo Peixoto Praça, Dr. – UFC

Ficha Catalográfica Online do Sistema de Bibliotecas da UFU
com dados informados pelo(a) próprio(a) autor(a).

C837 Costa Neto, Antônio de Oliveira, 1992-
2023 Projeto E Desenvolvimento De Um Retificador Híbrido
Trifásico Bidirecional Com Compensação Série No
Barramento Cc Em Aplicações Envolvendo Microrredes CC
[recurso eletrônico] / Antônio de Oliveira Costa Neto. -
2023.

Orientador: Gustavo Brito de Lima.

Coorientador: Luiz Carlos Gomes de Freitas.

Tese (Doutorado) - Universidade Federal de Uberlândia,
Pós-graduação em Engenharia Elétrica.

Modo de acesso: Internet.

Disponível em: <http://doi.org/10.14393/ufu.te.2023.466>

Inclui bibliografia.

1. Engenharia elétrica. I. Lima, Gustavo Brito de,
1986-, (Orient.). II. Freitas, Luiz Carlos Gomes de,
1976-, (Coorient.). III. Universidade Federal de
Uberlândia. Pós-graduação em Engenharia Elétrica. IV.
Título.

CDU: 621.3

Bibliotecários responsáveis pela estrutura de acordo com o AACR2:
Gizele Cristine Nunes do Couto - CRB6/2091
Nelson Marcos Ferreira - CRB6/3074

DECLARAÇÃO DE AUTORIA PRÓPRIA


Eu, Antônio de Oliveira Costa Neto, discente do curso de Doutorado do Programa de Pós-graduação da Faculdade de Engenharia Elétrica da Universidade Federal de Uberlândia, regularmente matriculado sob o número **11813EEL014**, declaro que sou autor da Tese de doutorado intitulada **PROJETO E DESENVOLVIMENTO DE UM RETIFICADOR HÍBRIDO TRIFÁSICO BIDIRECIONAL COM COMPENSAÇÃO SÉRIE NO BARRAMENTO CC EM APLICAÇÕES ENVOLVENDO MICRORREDES CC**, desenvolvida durante o período de **05/03/2018** a **31/07/2023** sob a orientação do Professor Gustavo Brito De Lima e Coorientação do Professor Luiz Carlos Gomes De Freitas, ora submetida à Universidade Federal de Uberlândia, como parte dos requisitos necessários para a obtenção do título de doutor em Ciências, e que a mesma foi por mim elaborada e integralmente redigida, não tendo sido copiado ou extraído, seja parcial ou integralmente, de forma ilícita de nenhuma fonte além daquelas públicas consultadas e corretamente referenciadas ao longo do trabalho ou daquelas cujos dados resultaram de investigações empíricas por mim realizadas para fins de produção deste trabalho.

Assim, firmo a presente declaração, demonstrando minha plena consciência dos seus efeitos civis, penais e administrativos, e assumindo total responsabilidade caso se configure o crime de plágio ou violação aos direitos autorais.

Desta forma, na qualidade de titular dos direitos de autor, autorizo a Universidade Federal de Uberlândia a publicar, durante tempo indeterminado, o texto integral da obra acima citada, para fins de leitura, impressão e/ou download, a título de divulgação do programa de pós graduação supracitado e ou da produção científica brasileira, a partir desta data.

Por ser verdade, firmo a presente.

Uberlândia, 30 de Agosto de 2023.



ANTONIO DE OLIVEIRA COSTA NETO



UNIVERSIDADE FEDERAL DE UBERLÂNDIA
 Coordenação do Programa de Pós-Graduação em Engenharia Elétrica
 Av. João Naves de Ávila, 2121, Bloco 3N - Bairro Santa Mônica, Uberlândia-MG, CEP 38400-902
 Telefone: (34) 3239-4707 - www.posgrad.feelt.ufu.br - copel@ufu.br



ATA DE DEFESA - PÓS-GRADUAÇÃO

Programa de Pós-Graduação em:	Engenharia Elétrica				
Defesa de:	Tese de Doutorado, 322, PPGEELT				
Data:	Trinta e um de julho de dois mil e vinte e três	Hora de início:	08:30	Hora de encerramento:	12:00
Matrícula do Discente:	11813EEL014				
Nome do Discente:	Antônio de Oliveira Costa Neto				
Título do Trabalho:	Projeto E Desenvolvimento De Um Retificador Híbrido Trifásico Bidirecional Com Compensação Série No Barramento CC Em Aplicações envolvendo Microrredes CC				
Área de concentração:	Sistemas de Energia Elétrica				
Linha de pesquisa:	Sistemas Elétricos de Potência				
Projeto de Pesquisa de vinculação:	Coordenador do projeto: Gustavo Brito de Lima. Título do projeto: Estudo e Implementação de Retificadores Híbridos em Microrredes CC com Fontes Renováveis de Energia Agência financiadora: CNPq, por meio do Edital UNIVERSAL MCTI/CNPq Nº 01/2016 Número do processo na agência financiadora: 420602/2016-0 Vigência do projeto: 2017-atual.				

Reuniu-se por meio de videoconferência, a Banca Examinadora, designada pelo Colegiado do Programa de Pós-graduação em Engenharia Elétrica, assim composta: Professores Doutores: Danillo Borges Rodrigues - UFTM, Antônio de Pádua Finazzi - UFMT, Carlos Henrique Illa Font - UTFPR, Paulo Peixoto Praça - UFC e Gustavo Brito de Lima, orientador(a) do(a) candidato(a).

Iniciando os trabalhos o(a) presidente da mesa, Dr(a). Gustavo Brito de Lima, apresentou a Comissão Examinadora e o candidato(a), agradeceu a presença do público, e concedeu ao Discente a palavra para a exposição do seu trabalho. A duração da apresentação do Discente e o tempo de arguição e resposta foram conforme as normas do Programa.

A seguir o senhor(a) presidente concedeu a palavra, pela ordem sucessivamente, aos(às) examinadores(as), que passaram a arguir o(a) candidato(a). Ultimada a arguição, que se desenvolveu dentro dos termos regimentais, a Banca, em sessão secreta, atribuiu o resultado final, considerando o(a) candidato(a):

Aprovado(a).

Esta defesa faz parte dos requisitos necessários à obtenção do título de Doutor.

O competente diploma será expedido após cumprimento dos demais requisitos, conforme as normas do Programa, a legislação pertinente e a regulamentação interna da UFU.

Nada mais havendo a tratar foram encerrados os trabalhos. Foi lavrada a presente ata que após lida e achada conforme, foi assinada pela Banca Examinadora.



Documento assinado eletronicamente por **Danillo Borges Rodrigues, Usuário Externo**, em 31/07/2023, às 12:04, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



Documento assinado eletronicamente por **Carlos Henrique Illa Font, Usuário Externo**, em 31/07/2023, às 12:06, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



Documento assinado eletronicamente por **Paulo Peixoto Praça, Usuário Externo**, em 31/07/2023, às 12:07, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



Documento assinado eletronicamente por **Antonio de Páua Finazzi, Usuário Externo**, em 31/07/2023, às 13:05, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



Documento assinado eletronicamente por **Gustavo Brito de Lima, Professor(a) do Magistério Superior**, em 31/07/2023, às 15:21, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



A autenticidade deste documento pode ser conferida no site https://www.sei.ufu.br/sei/controlador_externo.php?acao=documento_conferir&id_orgao_acesso_externo=0, informando o código verificador **4690831** e o código CRC **CE7E3485**.

*"O exemplo não é a melhor maneira de influenciar os outros, é a única."
Albert Schweitzer*

Aos meus pais Sinésio e Maria Cristina,

À minha esposa Isabela,

À toda minha família e amigos.

Agradecimentos

Primeiramente, quero agradecer a Deus por sua infinita bondade, amor e cuidado em todos os aspectos da minha vida.

Ao meu pai, Sinésio Mendes, e à minha mãe, Maria Cristina, por tudo o que eles fizeram por mim ao longo da vida. Sou imensamente grato pelo amor incondicional, incentivo, ensinamentos valiosos e pelo esforço incansável que dedicaram à minha educação.

À minha esposa, Isabela de Oliveira, por todo o amor, carinho e cumplicidade que sempre demonstra todos os dias. Obrigado por querer fazer parte da minha história.

Ao meu amigo Vitor, pelo carinho que sempre teve com minha família, pela amizade e confiança durante todos esses anos.

À minha amiga Ana Lúcia, colega de trabalho de anos, por todo o companheirismo, incentivo nos momentos difíceis e pela consideração de sempre.

Ao professor Luiz Carlos Gomes de Freitas pela confiança no meu trabalho, pelo apoio e valiosos conselhos que contribuíram para o meu crescimento científico e profissional ao longo desses anos.

Ao professor orientador Gustavo Brito de Lima e ao professor Danillo Borges Rodrigues, grandes referências profissionais para mim desde os tempos de iniciação científica, sempre dispostos a me auxiliar em todas as etapas do meu desenvolvimento como pesquisador.

Aos amigos e colegas de laboratório, Fernando Cardoso, Rodrigo Rimoldi, Rodolfo, Vitor, Henrique, Ênio, Matheus, Marcus Vinícius, Osmar, Joaquim e tantos outros amigos que dividiram o laboratório comigo durante esses anos, compartilhando conhecimento e ensinamentos valiosos para a minha formação.

Aos professores Luiz Carlos de Freitas, Valdeir Jose Farias, João Batista Vieira Júnior e Ernane Antônio Alves Coelho pelos conselhos, ensinamentos e apoio financeiro em diversos artigos ao longo de meu período de mestrado e doutorado no NUPEP.

À agência de fomento CAPES e ao Programa de Pós-graduação em Engenharia Elétrica (PPGEELT) da Faculdade de Engenharia Elétrica (FEELT) da Universidade Federal de Uberlândia (UFU) pelo apoio financeiro concedido/à execução deste projeto.

Resumo

Este trabalho consiste no desenvolvimento experimental de uma topologia de retificador híbrido trifásico bidirecional (RHTB) com compensação série de tensão no barramento CC sendo utilizado em condições normais de operação em uma microrrede CC (MR CC), onde tem-se a interconexão do conversor CA/CC com a MR CC, participando da dinâmica do fluxo de potência. Além disso, o projeto também consiste no desenvolvimento e implementação de uma nova topologia que emprega controle digital utilizando o DSP TMS320F28379D.

Devido ao seu potencial de disponibilizar alto fator de potência, baixa distorção harmônica total nas correntes de entrada além de oferecer um controle simplificado de regulação de tensão em barramentos CC para o suprimento de cargas CC sensíveis a variações e distúrbios de tensão, a topologia fornece características importantes para a utilização em aplicações em MR CC, operando como um conversor de interface entre a rede elétrica e o barramento CC.

A topologia de retificador trifásico híbrido proposto possui como principal característica uma inovadora técnica de regulação de tensão denominada de *Compensação Série de Tensão no Barramento CC - CSTCC (Compensação Série de Tensão em corrente contínua)*. Essa técnica proporciona uma elevada densidade de potência uma vez que consegue dividir adequadamente e sem complexidade o processamento de potência entre as estruturas passivas e ativas da topologia. Esta técnica de compensação CC série utilizada se baseia na inserção de conversores isolados CC-CC com o capacitor de saída conectado em série com o capacitor do barramento CC disponibilizado por um retificador trifásico não controlado com indutores do lado CA. Este novo arranjo topológico garante que os conversores isolados CC-CC utilizados para compensação de tensão no barramento CC, processem em torno de 30% da potência nominal, garantindo, portanto, baixo processamento de potência nos conversores isolados, elevado rendimento e alta densidade de potência para o retificador não controlado durante a operação em retificação. Baseado nessa característica, a topologia proposta torna-se uma excelente opção em aplicações envolvendo MR CC.

Palavras-chave: Microrredes CC, Interface ligada à rede, Distorção Harmônica, Fator de Potência, Compensação série de tensão.

Abstract

This work consists of the experimental development of a topology of a bidirectional three-phase hybrid rectifier (BTHR) with voltage series compensation on the DC bus being used under normal operating conditions in a DC microgrid (DC MG), where there is the interconnection of the AC/DC converter with DC MG, participating in the power flow dynamics. In addition, the project also consists of the development and implementation of a new topology that employs digital control using the TMS320F28379D DSP.

Due to its potential to provide a high-power factor, low total harmonic interruption in the input currents, in addition to offering a simplified control of voltage regulation in DC buses for the supply of DC loads, subject to variations and voltage disturbances, the topology provides characteristics important for use in DC MG applications, operating as a Bidirectional Grid Interface Converter between the electrical network and the DC bus.

The proposed hybrid three-phase rectifier topology has as its main feature an innovative voltage regulation technique called Series DC Voltage Compensation Technique – (SDCVC). This technique provides a high-power density, since it manages to divide the compression and without complexity the power processing between the passive and active structures of the topology. This series DC compensation technique used is based on the insertion of isolated DC-DC converters with the output capacitor connected in series with the DC bus capacitor provided by a three-phase rectifier not controlled with inductors on the AC side. This new topological arrangement guarantees that the isolated DC-DC converters used to compensate the voltage on the DC bus, process around 30% of the nominal power, guaranteeing, therefore, low power processing in the isolated converters, high efficiency and high-power density. for the uncontrolled rectifier during the rectifying operation. Based on this characteristic, the proposed topology becomes an excellent option in applications involving DC MG.

Keywords: *DC Microgrid, Grid-tied Interface, Harmonic Distortion, Power Factor, Series Voltage Compensation.*

Sumário

Capítulo 1 - Introdução Geral	22
1.1 Considerações Iniciais.....	22
1.1.1 Microrredes	25
1.1.2 Microrrede CC	27
1.1.3. Estratégias de controle em Microrredes CC.....	33
1.1.4. Níveis de tensões e padrões aplicados em Microrredes CC.....	34
1.2 Contribuições da tese.....	37
1.3 Lista de publicações durante o período de doutorado	40
1.4 Estrutura da tese	41
Capítulo 2 - Estado da Arte	44
2.1. Revisão bibliográfica acerca dos conversores tradicionais utilizados em microrrede CC.	44
2.1.1. Retificadores Controlados e não-controlados	45
2.1.2. Active Front End (Inversor Full Bridge).....	46
2.1.3. Topologias Especiais	46
2.2 Revisão das topologias CA/CC aplicadas em Microrredes CC na literatura atual.....	47
2.3. Retificadores Híbridos	53
2.4. Revisão bibliográfica acerca dos retificadores híbridos desenvolvidos no NUPEP	55
2.5. Estrutura Retificadora Híbrida Proposta	63
2.6. Considerações Finais	67
Capítulo 3 - Princípio de Funcionamento e Dimensionamento do Retificador Híbrido Trifásico Bidirecional Proposto	69
3.1. Considerações Iniciais.....	69
3.2. Princípio de Funcionamento	70
3.2.1. Imposição de Correntes de Linha de Entrada.....	70
3.2.2. Compensação série de tensão no barramento CC e dinâmica do processamento de potência da estrutura.....	80
3.3. Projeto e Dimensionamento do Retificador Não Controlado / Inversor Trifásico bidirecional	84
3.4. Projeto e Dimensionamento dos Conversores Chaveados	87
3.5. Resumo dos componentes passivos e dos semicondutores do RHTB.....	92
3.6. Considerações finais	93
Capítulo 4 - Estratégia de Controle e Projeto dos Controladores	95

4.1. Considerações Iniciais.....	95
4.2. Estratégia de Controle.....	95
4.3. Estratégia de Controle do Retificador Híbrido durante a Retificação	99
4.3.1 - Princípio de Funcionamento do PLL.....	101
4.4. Estratégia de Controle do Retificador Híbrido Trifásico durante a Inversão.....	105
4.5. Levantamento da Função de Transferência do Sistemas de Retificação e Projeto do Controlador.....	107
4. 6. Considerações Finais	114
Capítulo 5 - Resultados de Simulação Computacional.....	116
5. 1. Considerações Iniciais	116
5. 2. Esquemático de Simulação	116
5.3. Resultados de Simulação do RHTB sob condição de retificação	119
5.4. Resultados de Simulação do RHTB sob transição do fluxo de potência e condição de inversão.	127
5.5. Considerações finais	132
Capítulo 6 - Resultados Experimentais	134
6.1 Considerações Iniciais.....	134
6.2 Protótipo Desenvolvido	134
6.3 Resultados Experimentais do RHTB operando sob Condições Nominais (modo de retificação) 142	
6.4 Resultados Experimentais do RHTB operando sob Condições Nominais (modo de inversão) 149	
6.5 Resultados Experimentais do RHTB Operando Diante de Degrau de Carga Processada (0,5 kW para 1 kW).....	153
6.6 Resultados Experimentais do RHTB Operando Diante de Degrau de Irradiância (1000W/m2)	156
6.7 Considerações Finais.....	162
Capítulo 7- Conclusões Gerais	164
Referências Bibliográficas	168
Apêndice A	182
Apêndice B.....	184

Lista de Figuras

Figura 1.1 - Adição da capacidade das energias renováveis [5]	23
Figura 1.2 - Geração global de eletricidade por fonte de energia, 2015, 2021 e 2027 [5]	23
Figura 1.3 - Capacidade de energia cumulativa por fonte de energia, 2010-2027 [5]	24
Figura 1.4 - Esquema típico de uma Microrrede CC conectada à rede.	27
Figura 1.5 - Configurações conceituais de uma microrrede CA e CC [19].....	29
Figura 1.6 - Comparação de perdas em uma rede CA e CC [15].....	30
Figura 1.7 - Princípio de operação das estratégias de controle aplicadas em microrredes [7].	34
Figura 1.8 - Resultados da pesquisa sobre as faixas de tensões nominais aplicadas em sistemas de distribuição CC em baixa tensão [53].	35
Figura 2.1 - Retificadores monofásicos e trifásicos a diodo e controlados [64]	45
Figura 2.2 - Active Front End com filtro LCL integrado [64]	46
Figura 2.3 - Topologias Especiais: a) Retificador PFC monofásico, b) Retificador PFC trifásico e c) Retificador Vienna [64]	47
Figura 2.4 - Inversor trifásico bidirecional proposto [19]	49
Figura 2.5 - Configuração de conversores paralelos CA-CC com modulação por PWM [20]	49
Figura 2.6 - Topologia do Conversor CA-CC. [21]	50
Figura 2.7 - Retificador trifásico e um conversor BOOST bidirecional alimentando uma carga comum. [22]	50
Figura 2.8 - Conversor CA/CC bidirecional trifásico de estágio único com transformadores conectados em Y- Δ [23]	51
Figura 2.9 - Conversor CA/CC bidirecional trifásico isolado de estágio único [24]	51
Figura 2.10 - Conversor CA/CC bidirecional monofásico de dois estágios. [31]	52
Figura 2.11 - Retificador Híbrido Unidirecional [87]	53
Figura 2.12 - Retificador Híbrido aplicações de carga pulsada de baixa frequência [88]	54
Figura 2.13 - Retificador Híbrido Trifásico [89]	54
Figura 2.14 - Retificador híbrido de 12 pulsos usando um retificador Vienna [90]	55
Figura 2.15 - Retificador híbrido multipulsos trifásico usando conversores SEPICs e BOOSTs modificados [83-86]	56
Figura 2.16 - Retificador híbrido monofásico [92]	57
Figura 2.17 - Retificador híbrido multipulso trifásico usando conversores SEPIC convencionais com redução dos elementos magnéticos e Retificador híbrido com conversor Boost cascadeado [98-104]	58
Figura 2.18 - Retificador híbrido com compensação Série de Tensão no Barramento CC [112]	60
Figura 2.19 - Retificador de 12 pulsos com dois conversores SEPIC isolados [113]	61

Figura 2.20 - Retificador híbrido com compensação Série de Tensão no Barramento CC [114-115]	62
Figura 2.21 - Retificador híbrido monofásico bidirecional para aplicações envolvendo MRCC [116]	62
Figura 2.22 - Figura 2.22 (a) - Diagrama esquemático simplificado ilustrando a estrutura topológica de retificador híbrido bidirecional para sistemas trifásicos, utilizando a técnica de compensação de tensão série no barramento CC. Figura 2.22 (b) - Topologia proposta do RHTB	65
Figura 3.1 - Topologia proposta do RHTB	70
Figura 3.2 - Princípio de operação: Estágio 1.....	72
Figura 3.3 - Princípio de operação: Estágio 2.....	73
Figura 3.4 - Princípio de operação: Estágio 3.....	73
Figura 3.5 - Princípio de operação: Estágio 4.....	74
Figura 3.6 - Princípio de operação: Estágio 5.....	75
Figura 3.7 - Princípio de operação: Estágio 6.....	75
Figura 3.8 - Princípio de operação: Estágio 7.....	76
Figura 3.9 - Princípio de operação: Estágio 8.....	76
Figura 3.10 - Princípio de operação: Estágio 9.....	77
Figura 3.11 - Composição das formas de onda teóricas das correntes $i_{a_RNC/ITB}$, i_{a_SEPIC} , i_a , i_b e i_c e das tensões de linha.....	78
Figura 3.12 – Princípio de funcionamento: Composição de corrente; Composição de tensão; Processamento de potência.....	83
Figura 3.13 – (a) curvas de DHT x Indutância para os modos de retificação e inversão (b) Espectro harmônico da corrente de entrada comparado com os limites da IEC61000-3-2 os (c) Espectro harmônico da corrente de entrada comparado com os limites da IEEE 1547.....	86
Figura 3.14 – Circuito do conversor SEPIC isolado.....	87
Figura 3.15 – Detalhe da tensão de entrada e da forma de onda da corrente do conversor SEPIC.....	88
Figura 4. 1 - Esquema do controle de transição proposto.....	98
Figura 4. 2 - Diagrama esquemático do circuito de controle do retificador híbrido proposto durante a etapa de retificação.....	100
Figura 4. 3 - Diagrama básico de um PLL [116]	101
Figura 4. 4 - Esquema geral do PLL – SOGI [116, 117]	102
Figura 4. 5 - Degrau de fase de 180° na referência gerada. (a) teste PLL-SOGI., (b) Simulação computacional.....	103
Figura 4. 6 - Variação de frequência de 60Hz para 55Hz.....	104
Figura 4. 7 - Simulação computacional para rede com alta distorção harmônica de tensão.....	104
Figura 4. 8 - Diagrama esquemático do circuito de controle do retificador híbrido proposto durante a etapa de inversão.....	106
Figura 4. 9 - Diagrama de blocos simplificado da estratégia de controle proposta (a) malha fechada (b) malha aberta.....	107

Figura 4. 10 - Ensaio de resposta transitória para controlador de corrente de histerese.	108
Figura 4. 11 - Resposta transitória da corrente de entrada e da tensão de saída do RHTB.	108
Figura 4. 12 - Diagrama de blocos do sistema equivalente aproximado do conversor RHTB em malha fechada.	109
Figura 4. 13 - (a) Resposta em degrau unitário do sistema em malha fechada sem compensação. (b) Diagramas de Bode em malha aberta.	111
Figura 4. 14 - (a) Resposta em degrau unitário do sistema em malha fechada sem compensação. (b) Diagrama de Bode em malha fechada. (c) Lugar das raízes do sistema de compensação.	113
Figura 5.1 - Diagrama esquemático de simulação do circuito de potência do RHTB no software PSim®.	117
Figura 5.2 - Diagrama esquemático de simulação no software PSim do circuito de controle (a) dos conversores SEPIC; (b) do conversor Trifásico Bidirecional.	118
Figura 5.3 - Fase A: (a) Correntes i_a , $i_{a_RNC/ITB}$ e i_{a_SEPIC} ; e (b) somatório das correntes $i_{aRNC/ITB}$ e i_{a_SEPIC} , resultando em i_a .	119
Figura 5.4 - Fase B: (a) Correntes i_b , $i_{b_RNC/ITB}$ e i_{b_SEPIC} ; e (b) somatório das correntes $i_{bRNC/ITB}$ e i_{b_SEPIC} , resultando em i_b .	120
Figura 5.5 - Fase C: (a) Correntes i_a , i_b e i_c ; e (b) somatório das correntes $i_{cRNC/ITB}$ e i_{c_SEPIC} , resultando em i_c .	121
Figura 5.6 - (a) Correntes de linha de alimentação das fases A, B e C; e (b) demonstração das correntes de linha em fase com as tensões F-N.	122
Figura 5.7 - Espectros harmônicos das correntes (a) i_a ; (b) i_b ; e (c) i_c , determinados pelo software Maltab®.	124
Figura 5.8 - Tensão na carga (V_{out}), tensão de saída do Retificador ($V_{out_RNC/ITB}$), e tensão de saída dos conversores SEPIC (V_{out_SEPIC})	125
Figura 5.9 - Potências ativas de saída processadas pelo retificador híbrido trifásico bidirecional (P_{out}), ($P_{out_RNC/ITB}$) e (P_{out_SEPIC})	126
Figura 5.10 - Resposta dinâmica (a) das correntes de linha de entrada; (b) das correntes i_a , $i_{aRNC/ITB}$ e i_{a_SEPIC} ; e (c) das tensões e potências de saída do RHTB, RNC/ITB e SEPICs durante um degrau de carga de 0.5 kW para 1 kW.	127
Figura 5.11 - (a) Transição do fluxo de potência; (b) Tensão e corrente de fase v_a , i_a ; durante a transição; (c) tensões V_{out} , $V_{out_RNC/ITB}$ e V_{out_SEPIC} ; (d) potências ativas de saída processadas pelo retificador Híbrido Trifásico (PO), pelo RNC/ITB ($P_{out_RNC/ITB}$), PFA e pelos SEPICs (P_{out_SEPIC}) durante a transição.	129
Figura 5.12 - DHT das correntes de linha em relação a divisão do processamento de potência na condição de retificação da topologia RHTB.	130
Figura 5.13 - (a) Correntes de linha durante a condição de inversão; Espectros harmônicos das correntes (b) i_a ; (c) i_b ; e (d) i_c , determinados pelo software Maltab®.	132
Figura 6.1 - Arranjo topológico do circuito de potência do RHTB com compensação série de tensão no barramento CC.	135

Figura 6.2 - Protótipo do retificador híbrido trifásico bidirecional com compensação série do barramento CC implementado em laboratório.....	136
Figura 6.3 (a) Sensoriamento dos sinais de tensão e corrente na estrutura de potência, (b) Atribuições dos pinos de GPIO configurados no algoritmo de controle embarcado no DSP.....	141
Figura 6.4 – (a) Correntes de linha de entrada drenadas pelo RHTB, por RNC/ITB e pelo conversor SEPIC (2 A/ div e 4 ms / div), (b) Correntes de linha de alimentação das fases A, B e C (2 A/ div e 10 ms / div), (c) Tensão no capacitor de entrada do conversor SEPIC (100 V/ div e 4 ms / div).....	143
Figura 6.5 – (a) Tensão no barramento CC (Vout), tensão de saída do RNC/ITB (Vout_RNC/ITB), tensão de saída dos conversores SEPICs (Vout_SEPIC)) (100 V/ div e 10 ms / div), (b) Tensões de saída do RHTB lidas pelo medidor digital de potência WT230 (c) Potências de saída processadas pelo RHTB (Pout), pelo retificador não controlado / Inversor Trifásico Bidirecional (Pout _RNC/ITB) e pelos conversores SEPICs (Pout _SEPIC) lidos pelo medidor digital de potência WT230.	144
Figura 6.6 – (a) Corrente de linha ia em fase com a tensão de fase va (50 V/ div, 2 A/ div e 4 ms / div), (b) Sincronismo no cruzamento por zero da tensão de fase va com a corrente ia. (50 V/ div, 2 A/ div e 1 ms / div)	145
Figura 6.7 - Distorção harmônica total e comparação, em relação à normal IEC 61000-3-2, das amplitudes harmônicas das correntes para diferentes níveis de potência durante o modo de retificação.....	147
Figura 6.8 – Distorção harmônica total média, fator de potência e rendimento global do RHTB médio em função da potência ativa média total processada durante o modo de retificação.....	148
Figura 6.9 - Corrente de linha ia em fase com a tensão de fase va durante o modo de inversão. (50V/div, 2A/div e 4 ms/div)	149
Figura 6.10 – (a) Potência aparente, potência ativa e tensão de fase processadas pelo RHTB durante o modo de inversão, (b) Tensões de saída do RNC/ITB e SEPICs e potência de saída do RNC/ITB lidos pelo medidor digital de potência WT230 durante o modo de inversão.....	150
Figura 6.11 - Distorção harmônica total e comparação, em relação à normal IEEE 1547, das amplitudes harmônicas das correntes para diferentes níveis de potência durante o modo de inversão.....	152
Figura 6.12 – Distorção harmônica total média, fator de potência e rendimento global do RHTB médio em função da potência ativa média total processada durante o modo de inversão.....	152
Figura 6.13 – Respostas dinâmicas da tensão no barramento CC e das correntes de entrada do RHTB durante um degrau de carga de 1 kW para 0.5 kW. (100 V/ div, 2 A/ div e 40 ms / div)	154
Figura 6.14 – Respostas dinâmicas da tensão no barramento CC e das correntes de entrada do RHTB durante um degrau de carga de 0.5 kW para 1kW. (100 V/ div, 2 A/ div e 40 ms / div)	154

Figura 6.15 – Respostas dinâmicas da tensão no barramento CC e das correntes de entrada do RHTB durante as duas situações de degrau de carga variando 50% da potência nominal. (100 V/ div, 2 A/ div e 100 ms / div)	155
Figura 6.16 – Tempo de assentamentos das duas situações de degrau de carga variando 50% da potência nominal. (100 V/ div, 2 A/ div e 40 ms / div)	155
Figura 6.17 – Valore de overshoot e undershoot das duas situações de degrau de carga variando 50% da potência nominal. (100 V/ div, 2 A/ div e 40 ms / div)	156
Figura 6.18 - Curvas I-V e P-V para irradiância de 1000W/m2 (condição normal).	157
Figura 6.19 - Resposta transitória do RHTB durante a inversão para a retificação, mostrando a tensão de saída V_{out} (200 V/ div), $V_{out_RNC/ITB}$ (200 V/ div), V_{out_SEPIC} (100 V/ div), tensão de fase de entrada v_a (100 V/ div) e corrente de entrada i_a (5 A/ div) a (40 ms / div)	158
Figura 6.20 - Resposta transitória do RHTB durante a retificação para a inversão, mostrando a tensão de saída V_{out} (200 V/ div), $V_{out_RNC/ITB}$ (200 V/ div), V_{out_SEPIC} (100 V/ div), tensão de fase de entrada v_a (100 V/ div) e corrente de entrada i_a (5 A/ div) a (40 ms / div).	158
Figura 6.21 - Resposta transitória do RHTB durante a retificação para o modo de inversão, mostrando a tensão de fase de entrada (50 V/div), a corrente de entrada i_a (2 A/div), $i_{a_RNC/ITB}$ (2 A/div) e i_{a_SEPIC} (2 A/d) a (40 ms/div)	159
Figura 6.22 - Resposta transitória do RHTB durante a inversão para o modo de retificação, mostrando a tensão de fase de entrada (50 V/div), a corrente de entrada i_a (2 A/div), $i_{a_RNC/ITB}$ (2 A/div) e i_{a_SEPIC} (2 A/d) a (40 ms/div)	159
Figura 6.23 - Resposta transitória da RHTB durante a regeneração para o modo de retificação (200 V/div e 100 ms/div)	160
Figura 6.24 - Potência de saída x DHT no modo de retificação com geração de energia fotovoltaica.....	160

Lista de Tabelas

Tabela 1.1 - Topologias GSC (<i>Grid Side Converter</i>) [37]	36
Tabela 3.1 - Especificações de projeto do RNC/ITB	85
Tabela 3.2 - Considerações de projeto do RNC/ITB	85
Tabela 3.3 - Especificações de projeto dos conversores SEPIC isolados	88
Tabela 3.4 - Considerações de projeto dos conversores SEPIC isolados	89
Tabela 3.5 - Resumo das especificações práticas do RHTB	92
Tabela 6.1 - Resumo dos parâmetros do protótipo do retificador híbrido trifásico implementado.....	137
Tabela 6.2 - Especificações da fonte programável <i>TopCon</i> Quadro TC.P.10.600.400.S da <i>Regatron</i> ®.....	138
Tabela 6.3 - DSP TMS320F28379D da <i>TEXAS INSTRUMENTS</i> ®	139

Simbologia

ADC – Analogic-Digital Converter

AFE – Active Front End

BGIC – Bidirectional Grid Interface Converter

CC1 - Barramento dedicado a cargas CC e sistemas de armazenamento de energia

CC2 – Barramento dedicado a sistemas de geração distribuída

CCSA – Chinese Communication Standards Association

Co_SEPIC - Capacitor de saída dos conversores SEPIC

CRNC/ITB – Capacitor de saída do RNC/ITB

CSC – Current Source Converter

CSTCC - Compensação Série de Tensão em corrente contínua

D – Razão Cíclica

DAC – digital to analog converter

DBS – DC bus signaling

DHT – Distorção harmônica total

DHTi – Distorção harmônica total de corrente

DSP – Digital Signal Processing

EIA – Energy Information Administration

ev – Sinal de erro

F-N – Fase-neutro

FP – Fator de Potência

FPB(s) – Filtro passa-baixa

f_s – Frequência da rede

f_{sch} – Frequência de chaveamento

GPIO – Sinal de saída adquiridos no pino de propósito geral do DSP

GSC – Grid Side Converter

Gvi(eq)(s) – Função de transferência da Planta do RHTB

HVDC – High Voltage Direct Current

i_a – Corrente de entrada da fase A

i_a_SEPIC – Corrente de entrada do conversor SEPIC da fase A

i_{ARNC/ITB} – Corrente de entrada do RNC/ITB da fase A

i_b - Corrente de entrada da fase B

i_b_SEPIC – Corrente de entrada do conversor SEPIC da fase B

i_{BRNC/ITB} – Corrente de entrada do RNC/ITB da fase B

i_c - Corrente de entrada da fase C

i_c_SEPIC – Corrente de entrada do conversor SEPIC da fase C

i_{CRNC/ITB} – Corrente de entrada do RNC/ITB da fase C

IEC – International Electrotechnical Commission

IEEE – Institute of Electrical and Electronic Engineers

IGBTs – Insulated Gate Bipolar Transistor

I_{pv} – Corrente de saída do RRC

$i_{ref}(s)$ – Variação da amplitude da referência senoidal de corrente
 i_{ref_A} – Referência final de corrente da fase A
 i_{ref_B} – Referência final de corrente da fase B
 i_{ref_C} – Referência final de corrente da fase C
 i_{sen-A} – Referência senoidal digital da fase A
 i_{sen-B} – Referência senoidal digital da fase B
 i_{sen-C} – Referência senoidal digital da fase C
K_{pll} – Ganho proporcional do compensador PI do PLL SOGI
KV – *Sinal de saída do controlador PI de tensão*
LVDC – *Low-voltage direct current*
MOSFETs – *metal-oxide-semiconductor field-effect transistor*
MPPT – *Maximum Power Point Tracking*
MR – Microrrede
MR CA – Microrrede CA
MR CC – *Microrrede CC*
MVDC – *Medium-voltage direct current*
 n – Relação de Transformação
NUPEP – Núcleo de pesquisa em Eletrônica de Potência
OLCRA – Abordagem de Regulação de Ciclo de Linha
OSLCRA – Abordagem de Regulação de um Sexto de Ciclo de Linha
P_{FA} – Potência da fonte alternativa de energia
PFC – *Power Factor Correction*
PI – *Proporcional Integral*
PID – *Proporcional Integral Derivative*
PLL – *Phase Lock Loop*
 P_{out} – Potência de Saída do RHTB
 $P_{out_RNC/ITB}$ – Potência de Saída do RNC/ITB
 P_{out_SEPIC} – Potência de Saída dos conversores SEPICs
PSIM® - *Power Electronics Simulation*
PSL – *Power Line Signaling*
PV – Photovoltaic Panel
PWM – *Pulse With Modulation*
REDs – Recursos Energéticos Distribuídos
RHTB – Retificador Híbrido Trifásico Bidirecional
RNC – Retificador não controlado
RNC/ITB – Retificador não controlado / Inversor Trifásico Bidirecional
RRC - *renewable resource converter*
SDCVC - *Series DC Voltage Compensation Technique*
SEPIC – Single Ended Primary Inductor Converter
SOGI – Second Order Generalized Integrator
SPWM – *Sinusoidal pulse width modulation*
SVPWM – *Space vector pulse width modulation*
T_{pll} – Constante de Tempo do compensador PI do PLL SOGI
T_s – Período para frequência da rede

$v_{_PLL-SOGI}$ – Tensão de saída do PLL-SOGI
 $v_{_PLL-SOGI}$ – Tensão de saída do PLL-SOGI sincronizada com a rede elétrica.
 v_a – Tensão fase-neutro da fase A
 v_b – Tensão fase-neutro da fase B
 v_c – Tensão fase-neutro da fase C
 V_{D1max} – Tensão máxima do semicondutor D1
 V_{D2max} – Tensão máxima do semicondutor D2
 V_{D3max} – Tensão máxima do semicondutor D3
 V_{gs1} – Sinal de gatilho enviado para a chave Q1 do Inversor Trifásico Bidirecional
 V_{gs10} – Sinal de gatilho enviado para a chave Q10 do BOOST conectado ao PV
 V_{gs2} – Sinal de gatilho enviado para a chave Q2 do Inversor Trifásico Bidirecional
 V_{gs3} – Sinal de gatilho enviado para a chave Q3 do Inversor Trifásico Bidirecional
 V_{gs4} – Sinal de gatilho enviado para a chave Q4 do Inversor Trifásico Bidirecional
 V_{gs5} – Sinal de gatilho enviado para a chave Q5 do Inversor Trifásico Bidirecional
 V_{gs6} – Sinal de gatilho enviado para a chave Q6 do Inversor Trifásico Bidirecional
 V_{gs7} – Sinal de gatilho enviado para a chave Q7 do SEPIC da fase A
 V_{gs8} – Sinal de gatilho enviado para a chave Q8 do SEPIC da fase B
 V_{gs9} – Sinal de gatilho enviado para a chave Q9 do SEPIC da fase C
 V_{out} – Tensão de saída
 $V_{out}(s)$ – Tensão controlada no capacitor de saída Retificador Híbrido trifásico
 $V_{out_RNC/ITB}$ – Tensão de saída do RNC/ITB
 V_{out_SEPIC} – Tensão de saída dos conversores SEPICs
 V_p – Valor de pico das tensões trifásicas de fase de alimentação
 V_{pv} – Tensão de entrada do painel fotovoltaico conectado ao BOOST
 V_{Q7max} – Tensão máxima do semicondutor Q7
 V_{Q8max} – Tensão máxima do semicondutor Q8
 V_{Q9max} – Tensão máxima do semicondutor Q9
 V_{ref} – Referência de tensão de saída
 VSC – Voltage Source Converter
 ω – frequência angular da rede elétrica
 ω_c – frequência angular central

Capítulo 1 - Introdução Geral

1.1 Considerações Iniciais

O sistema elétrico brasileiro se caracteriza tradicionalmente por gerações de energia distantes das unidades consumidoras, acarretando em perdas de transmissão e problemas de estabilidade do sistema. Essa característica, atrelada ao crescimento da demanda por energia elétrica, propiciou uma mudança de filosofia, construindo o conceito de redes inteligentes ou *smart grids*. A aplicação desse conceito vem em crescente evolução nos últimos anos, aumentando os ganhos de confiabilidade, eficiência e uma participação ativa dos consumidores na geração e gerenciamento de energia limpa [1]-[3].

As gerações de energia descentralizadas próximas as cargas, integram diversos Recursos Energéticos Distribuídos (*REDs*) como fontes renováveis de energia, sistemas de armazenamento de energia e novos tipos de cargas como veículos elétricos e bombas de calor utilizados em sistemas de energia modernos. Todos esses recursos sendo utilizados em conjunto com cargas de unidades consumidoras.

Além disso, a crise global de energia está pressionando os países para a expansão de energia renovável. A preocupação em se utilizar modelos sustentáveis para o crescimento do setor energético no intuito de reduzir o uso contínuo de combustíveis fósseis, a distribuição de energia elétrica proveniente de sistemas de fontes de geração distribuída tem crescido significativamente nas últimas décadas.

A Figura 1.1 apresenta um estudo de caso feito pela EIA (*Energy Information Administration*), esta análise mostra um indicativo que a energia renovável se tornará a principal fonte de energia primária até 2050. De acordo com [4]-[5], a demanda por eletricidade está em ascensão, juntamente com fatores econômicos e políticos, o que deve resultar em um aumento de 3% no consumo global de energia renovável anualmente, no período entre 2018 e 2050.

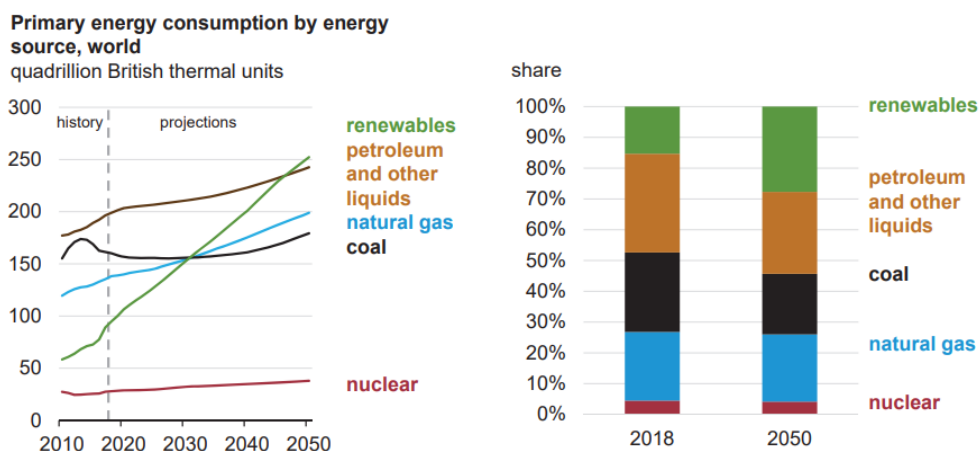


Figura 1.1 – Adição da capacidade das energias renováveis [5].

De acordo com a Figura 1.2 espera-se que a geração global de energia renovável aumente quase 60% para atingir mais de 12 400 TWh, permanecendo a energia hidrelétrica como a principal fonte de geração de energia renovável durante todo esse período, embora sua capacidade se expande menos que a eólica e a solar fotovoltaica.

A previsão do estudo espera que as energias renováveis se tornem a principal fonte de energia para eletricidade geração globalmente nos próximos três anos, ultrapassando o carvão. As energias renováveis serão responsáveis por quase 40% da produção global de eletricidade em 2027, compensando a queda nas gerações por carvão, gás natural e nuclear.

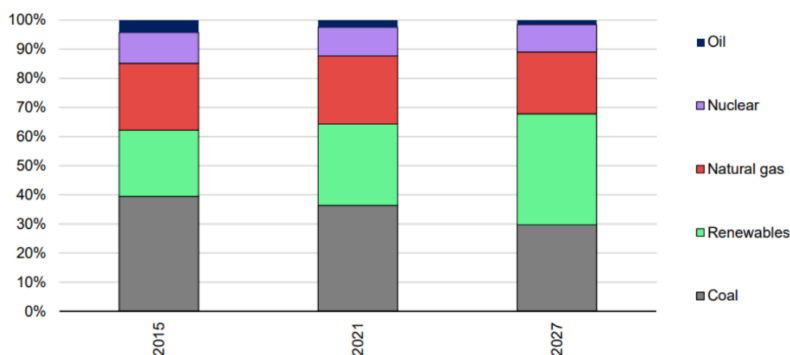


Figura 1.2 – Geração global de eletricidade por fonte de energia, 2015, 2021 e 2027 [5].

A Figura 1.3 ilustra a capacidade cumulativa por fonte de energia. A análise feita pela *World Energy Outlook*, mostra que esses valores triplicam para mais de 2.350 GW até 2027, superando a energia hidrelétrica em 2024, o gás natural em 2026 e o carvão em 2027 para se tornar a maior capacidade instalada de eletricidade em todo o mundo. A energia hidrelétrica está caindo para o terceiro lugar em termos de capacidade renovável instalada devido à rápida expansão do vento.

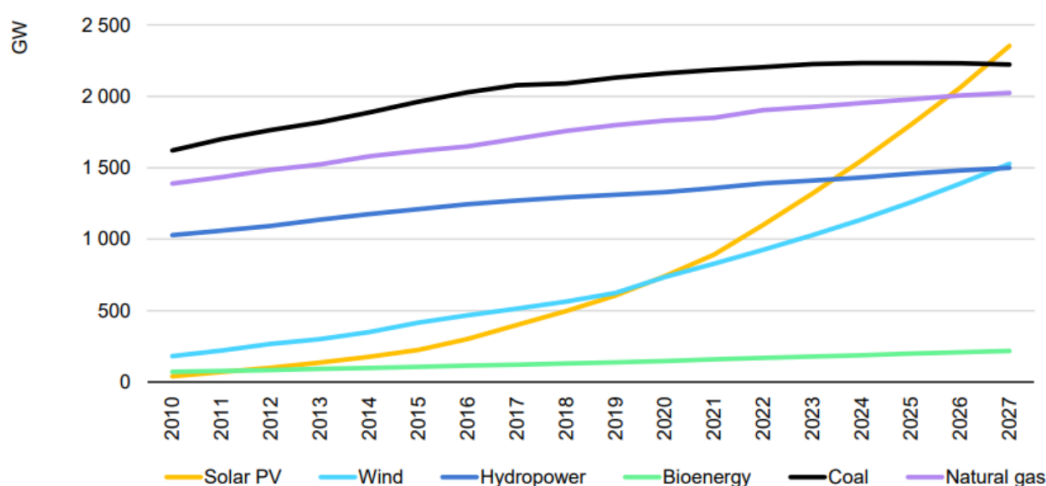


Figura 1.3 – Capacidade de energia cumulativa por fonte de energia, 2010-2027 [5].

A energia solar representa sozinha por mais de 60% de toda a expansão da capacidade renovável, estabelecendo recordes para adições anuais todos os anos até 2027. Embora o preço dos módulos de painéis fotovoltaicos aumenta, a energia fotovoltaica em escala de utilidade é a opção menos dispendiosa para novas gerações na maioria dos países.

Sistemas fotovoltaicos residenciais e comerciais representam 26% de adições [2] em relação a capacidade renovável global previstas para os próximos cinco anos e as perspectivas para geração distribuída foram revisadas para cima porque os altos preços do gás natural estão aumentando as contas de energia.

Aplicações em microgeração distribuída, continuam sendo um elemento-chave no crescimento mais rápido da energia fotovoltaica.

1.1.1 Microrredes

O conceito das *smarts grids* é aplicado ao funcionamento das redes de distribuição elétrica, surgindo a definição das MR que são um sistema de distribuição de energia voltada para diversos tipos de consumidores, com a capacidade de conectar ou desconectar outras fontes de energia através de um barramento CA ou CC.

O objetivo das MR é fornecer energia de forma autônoma e descentralizada, de modo a tornar a rede mais resiliente e menos dependente de fontes de energia centralizadas. Isso pode ser especialmente útil em áreas remotas ou em situações de emergência, quando o fornecimento de energia convencional pode ser interrompido.

Além disso, as MR permitem a utilização de fontes de energia renováveis, tornando a geração de energia mais sustentável e eficiente. Elas também podem ajudar a reduzir a carga sobre a rede principal, melhorando a qualidade e a estabilidade do fornecimento de energia.

Elas surgem como uma solução para os problemas encontrados na configuração do sistema elétrico atual, onde tem-se um custo elevado das grandes fontes geradoras, baixa eficiência, utilização de combustíveis fósseis e uma grande quantidade de perdas técnicas em virtude das longas distancias entre as fontes geradoras e a maioria dos centros consumidores. São compostas por fontes de energia renováveis, como solares, eólicas ou hidrelétricas, e por fontes de armazenamento de energia, como baterias. Elas também podem incluir geradores a combustão e outros equipamentos para garantir a estabilidade da rede.

Dito isso, as MR são capazes de oferecer confiabilidade, robustez e flexibilidade operativa no sistema, além de atuar na qualidade da energia, unificando uma rede local em baixa e média tensão à diversas cargas e como principal elemento de inserção as fontes de geração distribuída ou sistemas de armazenamento distribuído, os quais se integram a então existente rede elétrica como um único ponto visto pelo Sistema Elétrico de Potência e operam de forma autônoma ou desconectada à rede elétrica.

Existem diversos tipos de *REDS* que são usualmente inseridos dentro do contexto de MR, como por exemplo:

- Células a combustível;
- Sistemas de geração eólica;
- Painéis Fotovoltaicos;
- Biomassa;

- Baterias convencionais ou em aplicações destinadas para veículos elétricos;
- *Flywheels*
- Supercapacitores;
- Microturbinas a gás natural;

Baseado no cenário atual de estímulo a inserção dessas fontes intermitentes na rede elétrica, técnicas de controle eficientes que consigam interligar essas fontes às cargas, além de controlar as dinâmicas de flutuações, proteções e fluxo de potência se fazem necessário e estão relacionadas ao conceito de MR. A maioria das MRs podem ser descritas mais detalhadamente em uma das cinco categorias: [6]:

- *Off-grid* microgrids: Incluindo ilha, locais remotos e outros sistemas de MRs não conectadas na rede de distribuição elétrica local.
- Campus microgrids: estão totalmente interconectados com a rede elétrica local, mas também podem manter algum nível de serviço isolado, como durante uma interrupção da rede elétrica. Exemplos típicos são universidades, campus corporativos, prisões e bases militares.
- *Community* microgrids: Essas MRs atendem a vários clientes ou serviços dentro de uma comunidade, geralmente para fornecer energia resiliente para ativos vitais da comunidade.
- *District Energy* microgrids: Fornece eletricidade e energia térmica para aquecimento (e resfriamento) de várias instalações.
- Nanogrids: Composto pelas menores unidades de rede discretas com capacidade de operar de forma independente. Uma nanogrid pode ser definida como um único edifício ou um único domínio de energia. Ele deve ter pelo menos uma carga e pelo menos uma saída para a rede de distribuição. O armazenamento de eletricidade pode ou não estar presente [7]. Exemplos típicos são instalações comerciais, industriais, residências, sistemas de tratamento de água e estações de bombeamento.

Em resumo, as MRs são sistemas de energia elétrica independentes e flexíveis que permitem a geração, armazenamento e distribuição de energia de forma mais sustentável e resiliente.

1.1.2 Microrrede CC

As MRs CC vêm ganhando um interesse crescente nos últimos anos, tanto na academia como na indústria devido à maior confiabilidade e eficiência, controle mais simples e uma interface natural para fontes de energia renováveis, cargas eletrônicas controladas ou sistemas de armazenamento de energia.

Com o rápido surgimento desses componentes nos modernos sistemas de energia, a importância da CC na modernidade está gradualmente sendo levado a um nível totalmente novo. Atualmente, as MR CC são aplicadas em sistemas aviônicos, automotivo, marítimo e de manufatura para distribuição de energia [3]-[4]. A Figura 1.4 ilustra um arranjo típico de uma MR CC, onde o barramento principal da microrrede opera em corrente contínua, funcionando como um ponto comum de conexão para os *REDs* e cargas do sistema.

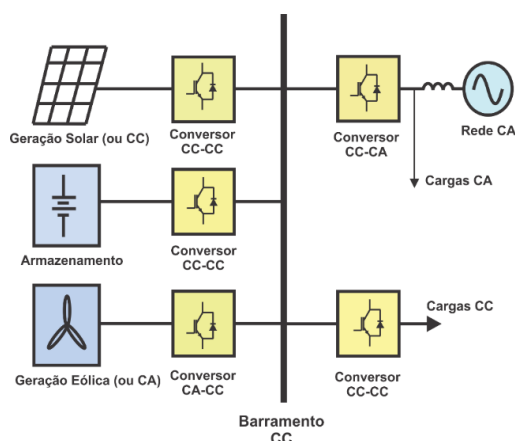


Figura 1.4 - Estrutura de potência típica de uma microrrede

Os componentes de uma microrrede CC são geralmente divididos em:

- Conversores CC-CC conectando fontes de geração distribuídas: Para integrar os diferentes tipos de *REDs*, é necessário a inserção de conversores CC-CC para o controle da tensão de saída para o barramento CC, os níveis da tensão média adotados variam dependendo do tipo de aplicação. Devido ao comportamento intermitente das fontes, existe apenas um ponto de operação que garante a potência máxima. Esse ponto de potência máximo é dinâmico e utilizando sensores para observar o comportamento sob condições ambientais, podendo ser rastreado variando o ciclo de trabalho que controla o conversor.

- Cargas para conversores CC-CC: São utilizados como regulador de tensão para alguns equipamentos mais sensíveis aos níveis de tensão. Em MRs, conversores *Boost* e *Buck* são usualmente utilizados e os níveis de tensão normalmente aplicados são 12V, 24V e 48V.

- Conversor bidirecional de interface com a rede elétrica: São conversores com elevado fator de potência, utilizados para conectar à rede de distribuição com a MR CC para direcionar o excedente de energia produzido pelos *REDs*. A eficiência desses tipos de conversores não deve ser menor que 80% se projetado adequadamente e conversores bem projetados podem atingir eficiências de 90% a 95% [7]-[8]. Além disso, o design modular é preferido por alta confiabilidade, boa eficiência, fácil fabricação e padronização.

Com o crescimento da produção científica com relação aos benefícios da geração distribuída, devido ao fornecimento e armazenamento serem geralmente em CC, as vantagens de uma microrrede CC ainda são discutidas atualmente. As características da distribuição CC mostram-se vantajosas frente aos sistemas tradicionais de distribuição em CA. Nos estudos encontrados em [7]-[12] expõem algumas vantagens da utilização das MR CC comparados as configurações em CA:

- Proporciona uma transferência de energia maior, mais eficiente e confiável.
- Proporciona uma estabilidade, confiabilidade, controlabilidade e qualidade de energia durante interrupções e afundamentos de tensão.
- Soluciona problemas tradicionalmente vistos em aplicações em CA como desequilíbrios, sincronização das fontes de geração distribuída e o fluxo de potência reativa;
 - Flexibilidade em relação a expansão da rede;
 - Distúrbios causados por flutuações de potência em relação aos níveis de tensão do barramento são compensados pela utilização de conversores estáticos e sistemas de armazenamento de energia.
- O uso simplificado de conversores estáticos para a interligação da rede elétrica com a microrrede CC diminui as perdas pois reduz os estágios de conversão além de ter como prioridade principal o controle de tensão do barramento.
- Não há efeito *skin* em uma configuração CC, permitindo que a corrente flua através de todo o cabo e não apenas da parte externa. Isso reduz as perdas e também fornece uma possibilidade de usar um cabo menor para a mesma quantidade de corrente.

A MR CC reduz o processamento redundante de energia e aumenta o rendimento do sistema [13]-[18]. Além disso, a utilização das MR CC aumenta a capacidade de transmissão de energia, flexibiliza a expansão da rede elétrica e prioriza apenas o controle da tensão do barramento, não necessitando de outros tipos de controles de sincronismo ou frequência como utilizados em MR CA [11], [13]. As MR CC também facilitam a interconexão dos sistemas de armazenamento de energia e de equipamentos eletroeletrônicos em CC. A não existência de reativos e um maior grau de segurança para os seres humanos também é evidenciado.

Como foi dito, a MR CC minimiza ou elimina inteiramente essas conversões e perdas se comparada à MR CA. A Figura 1.5 exemplifica essa comparação observando uma diferença de 8% em relação a eficiência, além disso o barramento CC descarta a utilização dos retificadores e conversores PFC diminuindo em 25% o custo dos componentes.[19]

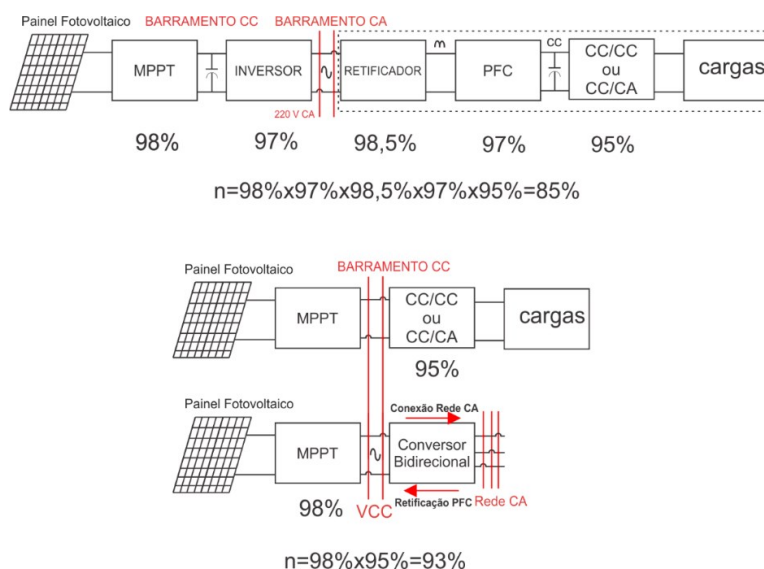


Figura 1.5 - Configurações conceituais de uma microrrede CA e CC [19].

No sistema de microrrede CC, a energia CA é convertida em CC, fornecendo um barramento em tensão contínua, usando um retificador de alta eficiência que distribui a energia diretamente para equipamentos CC. Em média, este sistema promove uma redução de perdas de 10% a 32% quando comparado a um sistema de distribuição CA [3]. Além disso, a geração fotovoltaica e qualquer outra geração distribuída de CC como uma célula a combustível poderiam ser alimentadas diretamente ao equipamento, através

da microrrede CC, sem perda de conversão dupla (CC -CA - CC), o que seria necessário se a saída de geração CC fosse alimentada em uma fonte CA.

Em [15] um estudo comparativo de sistemas de distribuição em CC e CA do ponto de vista de perdas pode ser visualizado na Figura 1.6. O estudo faz uma análise de perdas do sistema em dependência da relação de cargas CC e CA com o tempo se baseando em uma curva de demanda. Realizando uma comparação entre um sistema de corrente alternada (CA) e um sistema de corrente contínua (CC), e levando em consideração que os conversores CC-CC utilizados para a interface entre carga e rede elétrica possuem um rendimento médio de 95%, é possível observar um aumento significativo nas perdas na rede elétrica CA quando esta alimenta mais de 60% de cargas CC, o que impacta negativamente no rendimento dos conversores CC-CC. No entanto, de acordo com o artigo, é possível que essa diferença expressiva possa ser um pouco reduzida devido à quantidade de condutores presentes no sistema CC. Portanto, a diferença entre os sistemas pode não ser tão grande como inicialmente pensado.

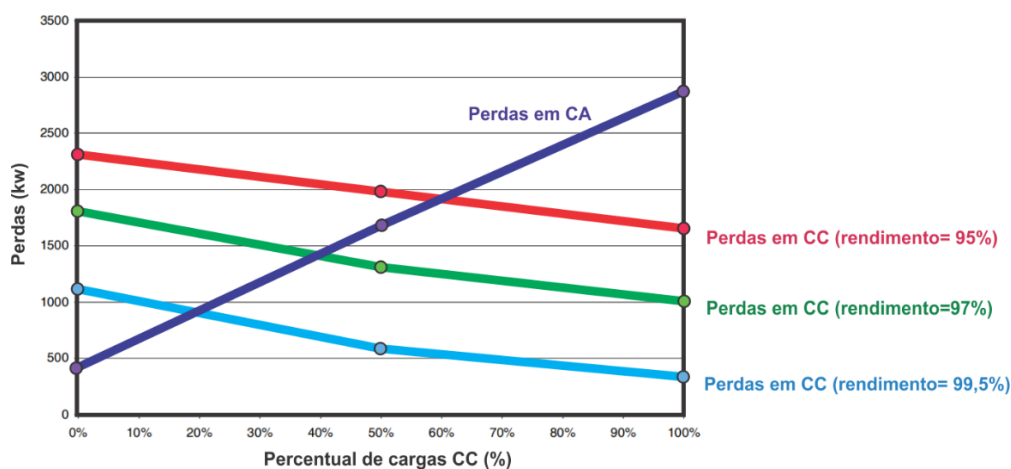


Figura 1.6 - Comparação de perdas em uma rede CA e CC [15].

Neste cenário, um sistema de distribuição em CC e outro em CA alimentando as mesmas cargas foi analisado, onde concluiu-se que a melhor eficiência entre um sistema e outro depende do tipo de carga que cada sistema alimenta. Uma rede com cargas CC é favorecida quando alimentada por uma distribuição em corrente contínua e vice e versa. A conclusão desse estudo indica que o rendimento dos conversores de interface depende do grau de inserção de cargas CC ou CA e define se um sistema terá necessariamente

mais perdas que o outro. O trabalho propõe que um sistema de distribuição misto é uma das opções viáveis para controlar essas perdas.

Outra boa opção consiste em resumir os conversores de interface em um único retificador de grande ou médio porte e alto rendimento próximo às cargas, diminuindo assim as perdas de transmissão. Um retificador mais robusto apresenta um rendimento maior do que o visto em grupos de retificadores menores e deve garantir alto fator de potência, baixo DHT das correntes de entrada e garantir um fluxo bidirecional de energia [19]-[33]. Além disso, a adição de conversores estáticos impacta no aumento da impedância da rede, eliminando a característica de barramento infinito e podendo influenciar na dinâmica do sistema.

Como foi dito, o rendimento do sistema é resumido em uma única estrutura retificadora CA-CC, mais eficiente do que a inserção de grupos pequenos de retificadores. Em resumo, se a quantidade de cargas CC prevalece em relação as cargas CA e o conversor de interface apresentar características vantajosas em relação a robustez e rendimento, o seu uso torna-se justificado em uma aplicação em uma MR CC. Isso contribui com o fato de que as microgerações tradicionais, como por exemplo células a combustível, energia eólica e solar além de sistemas de carregamento de baterias são em corrente contínua. Até mesmo as microgerações em CA como sistemas eólicos possuem frequência variável, fazendo uso de um conversor para conectar à rede CA com o barramento CC.

Baseado nisso, outros estudos indicam que a maioria das cargas encontradas em unidades consumidoras residências ou comerciais são alimentados em corrente contínua como por exemplo computadores, lâmpadas, reatores eletrônicos, fornos elétricos etc. [11]-[15],[34],[35].

Uma característica importante consiste no fato de que as MR CC possuem uma capacidade de transmissão maior do que em sistemas CA. Em [18] é apresentado um estudo comparativo entre esses dois sistemas, sendo que a capacidade de transmissão de um sistema CC unipolar ou bipolar supera os sistemas CA.

As perdas de transmissão também são menores do que os vistos em corrente alternada chegando em uma diferença de 12 vezes dependendo da aplicação [16], [18]. Um outro benefício é a sua capacidade de proteção em relação as cargas, evitando quaisquer desequilíbrios e anomalias que possam prejudicar o funcionamento da rede elétrica de corrente alternada. Ademais, o sistema permanece imune às correntes de partida, cargas ou geradores monofásicos. [16]

Entretanto os sistemas CA possuem algumas vantagens, como a utilização de equipamentos confiáveis e disponíveis no mercado. Possui também menores custos em relação ao sistema de proteção. O uso de conversores estáticos nas aplicações em MR CC também aumenta o custo inicial de implementação se comparado a utilização de transformadores dentro das MR CA. Entretanto as vantagens citadas das MR CC aparentemente prevalecem em relação ao uso dos sistemas em CA, principalmente em relação à eficiência energética.

O controle da microrrede CC também apresenta menos complexidade uma vez que para garantir a estabilidade e fluxo de potência, ele apenas atua nos níveis de corrente injetadas e drenadas do sistema, não havendo problemas de sincronização entre as gerações distribuídas e a rede elétrica, equilíbrio de fases ou controles de ângulo e frequência utilizados nas MR CA [11], [12],

A conexão entre a redes de distribuição CA e uma MR CC se dá com o uso de conversores estáticos de potência CA-CC. Essas estruturas retificadoras devem ser bidirecionais devido a exportação de energia para a rede elétrica e devem ter uma alta eficiência e atuar em diversas funções no sistema como o controle dos níveis de tensão e capacidade de imposição de correntes de alta qualidade tanto na operação de retificação como na inversão.

A escolha dos conversores de interface passa pelo tipo de configuração escolhida da microrrede CC. Na grande maioria das aplicações, a rede unipolar é a mais utilizada tendo em vista a impossibilidade de desequilíbrio de tensão entre os polos do mesmo barramento, não necessitando de distribuidores de tensão, o que reduz a complexidade da operação e controle dos elementos da linha.

Dentro desse contexto, o uso difundido de diferentes tipos de sistemas de distribuição por corrente contínua em baixa tensão para além das aplicações tradicionalmente utilizadas como em datacenters, sistemas de suprimento para estações de telecomunicações e veículos elétricos, tem se tornado cada vez mais atrativo também em aplicações residenciais e industriais, como casas alimentadas por CC, estações de carregamento rápido de veículos elétricos, sistemas híbridos de armazenamento de energia e parques de energia renovável.

À luz dos fatos acima mencionados, conclui-se que as vantagens em relação as MR CC parecem prevalecer as MR CA. Além disso, o desenvolvimento de conversores que agregam em robustez eficiência e confiabilidade é de suma importância dentro dessas aplicações sendo assim, a busca por soluções para os problemas supracitados atrai grande

interesse por parte da comunidade científica mundial que atua no sentido de desenvolver equipamentos robustos, eficientes e confiáveis para aplicações em MR CC.

1.1.3. Estratégias de controle em Microrredes CC

Para garantir uma operação estável e eficiente de uma microrrede CC, estratégias de controle eficazes devem ser desenvolvidas. Do ponto de vista de comunicação e gerenciamento da geração e demanda, os tipos de sistemas de controles aplicados em MR CC podem ser divididos nas três categorias a seguir [11]:

- **Controle descentralizado:** Possui uma série de controles operando independentemente do estado de cada fonte local ou carga. As informações coletadas pelo nó são usadas para controlar os recursos energéticos distribuídos e a carga. Não requer uma extensa linha de comunicação. Como essa topologia tem muitos controladores independentes, também é mais robusto do que o controle centralizado. Isso torna a topologia descentralizada rápida e confiável. O controle chamado DBS (*DC bus signaling*), PSL (*Power line signaling*) e o *droop* adaptativo são vistos como as configurações descentralizadas mais significativas. Esse método opera coordenando diferentes unidades distribuídas detectando as variações de tensão do barramento CC.
- **Controle centralizado:** Consiste em um controle central que atua em formação de sensores medindo a produção de energia e consumo, em que todas as decisões de controle são feitas a partir de um local central que mede os parâmetros em tempo real. Essa topologia possui um controle preciso em relação à dinâmica do sistema e também da capacidade de implementação da estratégia de controle. O controle hierárquico, controle mestre-escravo e controle central são alguns dos principais métodos centralizados.
- **Controle distribuído:** A partir da configuração descentralizada, adiciona a comunicação entre os nós, através de uma linha de comunicação como o controle central. Isso significa que o sistema distribuído adota características de ambos os sistemas.

As configurações básicas de cada uma dessas estratégias de controle são ilustradas na figura 1.7.

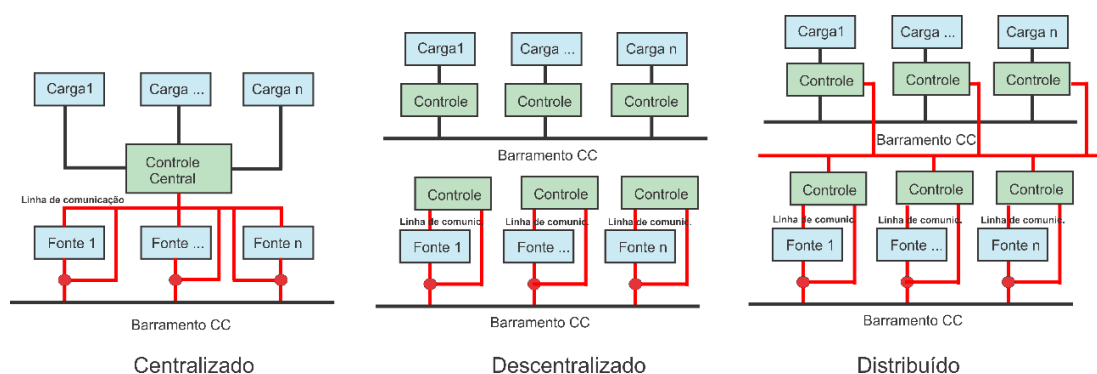


Figura 1.7 - Princípio de operação das estratégias de controle aplicadas em MRs [7].

Relacionado ao projeto, devido ao uso de controladores independentes, o controle descentralizado foi escolhido. A estratégia de controle adotada foi baseada em controladores proporcional integral (PI) uma vez que para sistemas locais de controle de corrente e tensão em MR CC estes controladores são comumente usados uma vez que eles introduzem erro zero no estado estacionário, podem ser facilmente ajustados e são altamente robustos [11],[15].

1.1.4. Níveis de tensões e padrões aplicados em Microrredes CC

O sistema elétrico de potência em corrente contínua pode ser classificado nos seguintes níveis de tensão de operação:

- Alta tensão (HVDC): $+30 \text{ kV} \leq U \leq \pm 350 \text{ kV}$ (utilizando VSC – *voltage source converter*); $-30 \text{ kV} \leq U \leq \pm 800 \text{ kV}$ (utilizando CSC – *current source converter*);
- Média tensão (MVDC): $1500 \text{ V} \leq U \leq 30 \text{ kV}$;
- Baixa tensão (LVDC): $U \leq 1500 \text{ V}$.

Padronização das tensões em sistemas de rede elétrica de corrente contínua é um grande desafio devido à utilização de diversos níveis de tensão para geração distribuída, que são aplicados em residências, comércios e indústrias.

Para o escopo do projeto, será utilizado aplicações a nível de LVDC. São encontrados na literatura atual padrões de tensão do barramento principal em MR CC operando em 24 V, 48 V, 60 V, 120 V, 190 V, 230 V, 300 V, 325 V, 340 V, 380 V, 400 V, 500 V, 750 V, 800 V e 1500 V [12], [36]-[52].

Uma pesquisa realizada pela IEC SEG4 [53] foi produzida para saber mais sobre experiências de aplicações relacionadas ao mercado de distribuição em corrente contínua.

Um dos pontos da pesquisa foram os níveis de tensão CC adotados e os resultados da pesquisa apresentados na figura 1.8 confirmam que não houve um comum acordo em relação ao nível de tensão adotado pela comunidade científica até o momento, sendo que os níveis mais utilizados foram, 12V, 24V, 48V, 380V, 400V, 750V e 1500V [53].

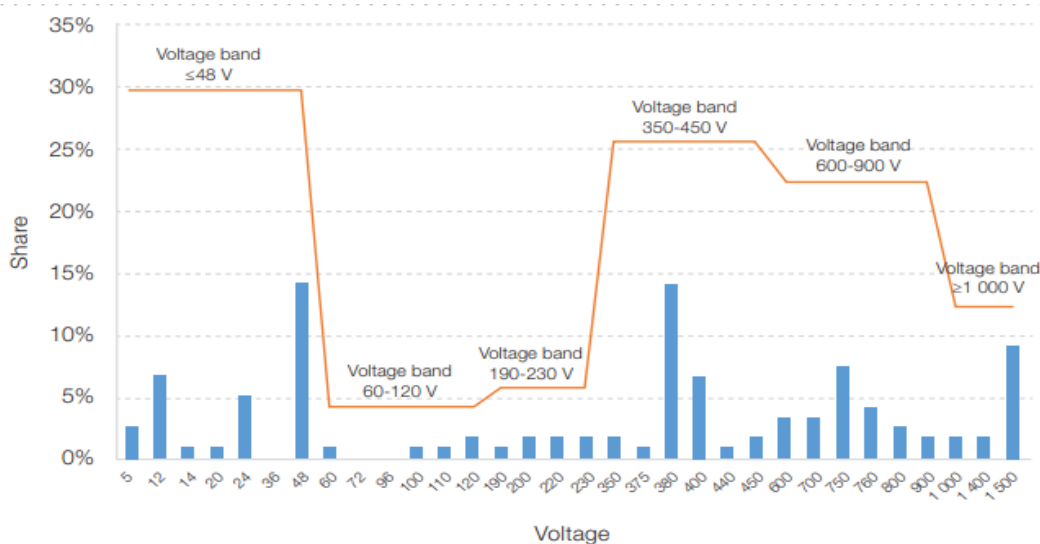


Figura 1.8 - Resultados da pesquisa sobre as faixas de tensões nominais aplicadas em sistemas de distribuição CC em baixa tensão [53].

O estudo em [37] mostra que para instalações comerciais, nível de média tensão, 400V oferece maior eficiência operacional se comparado aos níveis de 325V, 230 V, 120 V e 48 V. A tabela 1.1 mostra um comparativo entre eficiências e tensões nominais adotadas com algumas das principais topologias CA/CC utilizadas em MR CC.

Tabela 1.1 - Topologias GSC (*Grid Side Converter*) [37]

	400V	325V	230V	120V	48V
Topologias Monofásicas	H-Bridge (94,6%)	H-Bridge (94,6%)	H-Bridge (94,6%)	H-Bridge (94,6%)	H-Bridge (94,6%)

	Half-Bridge CC-CC (93,1%)	Half-Bridge CC-CC (93,1%)	Half-Bridge CC-CC (94,1%)	Half-Bridge CC-CC {trans} (84,4%)	Half-Bridge CC-CC {trans} (84,4%)
Topologias Trifásicas	H-Bridge (94,6%)	H-Bridge (94,6%)	H-Bridge (94,6%)	H-Bridge (94,6%)	H-Bridge (94,6%)
	Half-Bridge CC-CC (93,1%)	Half-Bridge CC-CC (93,1%)	Half-Bridge CC-CC (91,4%)	Half-Bridge CC-CC {trans} (84,4%)	Half-Bridge CC-CC {trans} (84,4%)

Embora as MR CC tenham sido intensivamente estudadas nos últimos anos, ainda é uma tecnologia emergente que precisa enfrentar um número de desafios para uma maior implementação nos setores industrial e comercial. A padronização é uma barreira para o crescimento das MR CC. Nesse contexto, várias organizações dedicaram-se a desenvolver padrões práticos.

A *International Electrotechnical Commission* (IEC) publicou algumas normas aplicadas em sistemas CC. A IEC 62040-5-3, IEC 61643-3 e IEC 61643-311 são aplicadas para esses sistemas [53].

A norma europeia ETSI EN 300 132-3-1 discute a baixa tensão em MR CC. Ela é aplicada principalmente para a área de telecomunicações com níveis de tensão de 260V até 400 V [54]. O escopo da norma inclui métodos de limites e medidas para tolerância de tensão, qualidade de energia, conexões para aterramentos e proteções.

A norma IEEE 946 fornece parâmetros recomendados para sistemas de armazenamento auxiliares em CC. Apesar disso, algumas partes dessa norma podem ser utilizadas em MRs [55].

A Emerge Alliance é uma associação de companhias, universidades e laboratórios de pesquisa que promovem sistemas de distribuição CC, onde implantam arquiteturas avançadas e sistemas de controle baseados em MR CC, padronizando o barramento CC em 380V para aplicações em centros de processamento de dados e telecomunicações [56]. A norma para o uso de MR CC em aplicações industriais ainda está em desenvolvimento. O REbus é uma norma aberta que padroniza MR CC para aplicações residenciais e comerciais considerando 380V para o barramento CC com variações aceitáveis com base no status da fonte, carga e armazenamento de energia [57].

Algumas normas internacionais são usualmente utilizadas como parâmetros de qualidade para aplicações em MRs para determinadas aplicações. As normas IEEE-519 e

IEC 61000-3-2:2018 limitam as correntes harmônicas injetadas no sistema elétrico. Elas impõem limites para as componentes harmônicas das correntes de entrada para equipamentos elétricos e eletrônicos com uma corrente de entrada nominal de até 16 A por fase e deve ser conectado na rede de distribuição de baixa tensão [58], [59].

A norma IEEE 1547 também pode ser usada para padronizar a operação das MR CC. Ela é projetada para um sistema de distribuição CA com fontes de energia renováveis, sendo que alguns dos seus conceitos podem ser empregados em MR CC [60], tal como os requisitos de segurança e qualidade de energia para a interconexão dos *REDS* na rede de distribuição.

A *Chinese Communication Standards Association* (CCSA) publicou algumas normas para o uso de sistemas de distribuição CC em aplicações em telecomunicações. A norma YD / T2378-2011 descreve os requisitos técnicos, métodos de teste, regras de inspeção para o sistema de distribuição de energia de 240VCC. A norma YD / T 3091-2016 descreve a terminologia, definições, requisitos de avaliação e métodos para avaliação pós-operacional da distribuição de energia de 240V / 336V CC. Existem alguns outros padrões, como YD / T 2089-2016 e YD / T 2556-2016, que complementam principalmente as normas acima.[61],[62].

1.2 Contribuições da tese

Diante dessa perspectiva, a tese proposta busca associar algumas das principais vantagens já conhecidas na literatura das topologias de retificadores híbridos com a inserção do controle descentralizado *DC Bus Signaling* [22]-[23]. Esse método opera coordenando diferentes unidades distribuídas detectando apenas as variações de tensão do barramento CC. A inserção de controles de compartilhamento de potência no modo ilhado de operação não é abordado devido ao escopo do trabalho.

A topologia de RHTB proposta para aplicações em MRs CC é constituído por um retificador não controlado de seis pulsos com indutores do lado CA (RNC/ITB), e o segundo grupo é constituído por três conversores SEPIC isolados ligado em paralelo com a rede elétrica, cuja saída é ligada em série com a saída de RNC/ITB, promovendo desta forma uma compensação Série de Tensão no Barramento CC (CSTCC), regulando a tensão do barramento CC e mantendo a divisão adequada do processamento de potência.

Durante a situação de inversão, o sistema consegue operar como um inversor trifásico, compensando a tensão do barramento jogando o excedente de energia para a rede elétrica. Os *REDS* são conectados a partir do barramento do retificador/inversor Trifásico Bidirecional.

O RHTB oferece características operacionais importantes:

- Imposição de correntes de linha de entrada senoidais de forma a assegurar alto fator de potência e reduzida distorção harmônica total de corrente (*DHTi*) em conformidade com as normas internacionais vigentes,
- O fornecimento de um barramento CC constante de 400 V utilizando compensação série de tensão é um dos níveis de tensão mais utilizados em aplicações em MRs CC, [9][24],
- A operação em 400V contribui em reduzir os esforços de tensão e corrente nos semicondutores dos conversores chaveados, uma vez que a conexão em paralelo na entrada e em série na saída proporciona níveis de tensão e corrente muito reduzidos em relação aos conversores SEPIC isolados,
- Bidirecionalidade do fluxo de potência,
- Modularidade, considerando que o arranjo favorece a operação mais flexível uma vez que em caso de falha de algum dos grupos, a estrutura permanece em funcionamento,
- Devido à sua conexão em série na saída e utilização de conversores SEPIC isolados, a topologia não sofre com os problemas de corrente de circulação normalmente encontrados em paralelismo de inversores com um capacitor comum no barramento CC, não influenciando no aterramento do sistema [9][25]-[27],
- Robustez, devido a maior parte do processamento de potência ser concentrada na região passiva, o que permite a elevação do nível de potência da estrutura.
- Para compor a MR CC, foi introduzido um gerador fotovoltaico cuja interface com a MR é realizada através de um conversor *Boost* clássico operando como um conversor de recursos renováveis (*RRC - renewable resource converter*) com a técnica de rastreamento do ponto de máxima potência, o qual também não é a premissa deste trabalho. Um segundo conversor *Boost* clássico operando com um controle de corrente por

histerese foi implementado simulando o comportamento de uma bateria, além de cargas em corrente contínua.

Baseado nisso, a tese proposta busca contemplar uma área de pesquisa voltada para a melhoria do desempenho e confiabilidade de conversores de interface aplicados em MR CC.

Neste contexto, em sua essência, a pesquisa proposta apresenta as seguintes contribuições:

- ✓ Apresentação de uma nova estrutura de retificador híbrido trifásico que tem a capacidade de reduzir o conteúdo harmônico das correntes de linha CA de entrada e regular a tensão no barramento CC. Isso é especialmente útil em MRs, onde a instabilidade das fontes alternativas de energia pode causar oscilações de tensão. A estrutura é composta por dois grupos de retificadores: a primeira estrutura usa uma ponte não controlada para processar a maior parte da potência entregue à carga, enquanto a segunda estrutura usa três conversores SEPIC isolados para impor correntes de linha de entrada senoidais e promover uma compensação série de tensão no barramento CC. Durante a inversão, a primeira estrutura passiva assume a função de conversor trifásico bidirecional e a segunda estrutura é desativada completamente. Essa nova estrutura permite uma ampla faixa de regulação de tensão e alta eficiência energética.
- ✓ Desenvolvimento de uma estratégia de controle digital utilizando um DSP embarcado, que é capaz de impor correntes senoidais com elevado fator de potência e baixa distorção harmônica. Além disso, essa estratégia permite que o sistema seja capaz de regular e controlar a tensão no barramento CC em casos de distúrbios. Um PLL (*phase lock loop*) do tipo SOGI é utilizado para gerar uma referência de corrente com a mesma fase e frequência da rede elétrica.
- ✓ Análise de simulação computacional utilizando o *software PSIM®* envolvendo o sistema Rede CA de Alimentação / Retificador Híbrido Trifásico Bidirecional.
- ✓ Apresentação dos resultados experimentais da estrutura mitigando o conteúdo harmônico da corrente CA de entrada e regulando a tensão CC disponibilizada à carga diante de intermitências dos recursos energéticos distribuídos em uma microrrede CC.

1.3 Lista de publicações durante o período de doutorado

Durante o período de doutoramento, foram publicados artigos em periódicos científicos renomados e anais de congressos relevantes, incluindo trabalhos com autoria exclusiva e colaborações em co-autorias.

Artigos completos Publicados em Periódicos

Neto, Antônio de Oliveira Costa, et al. "*Optimized 12-pulse rectifier with generalized delta connection autotransformer and isolated SEPIC converters for sinusoidal input line current imposition.*" *IEEE Transactions on Power Electronics* 34.4 (2019): 3204-3213.

Barbosa, Vítor F., et al. "Análise e desenvolvimento de um retificador híbrido monofásico bidirecional com compensação série no barramento CC para aplicações em microrredes." (2020)

Soares, Ana L., et al. "*Project and Performance Evaluation on an Optimized 18-Pulse Rectifier With Delta-Differential Connection ATRU and Cascaded Boost Converters for More Electric Aircraft.*" *IEEE Access* 10 (2022): 68397-68415.

Neto, Antônio de Oliveira Costa, et al. "*Analysis and Development of a Bidirectional Three-Phase Hybrid Rectifier with Series Compensation on the DC Bus for DC Micro Grid Applications.*" *IEEE Journal of Emerging and Selected topics in power electronics* (2023)

Trabalhos Completos Publicados em Anais de Congressos

Soares, Ana L., et al. "*Design and performance analysis of isolated Cuk converter employed in multiple pulse rectifier systems.*" *2019 IEEE 15th Brazilian Power Electronics Conference and 5th IEEE Southern Power Electronics Conference (COBEP/SPEC)*. IEEE, 2019.

Barbosa, Vitor F., et al. *"Analysis of a Single-Phase Hybrid Bidirectional Rectifier with Series Voltage Compensation in a Grid-Connected DC Microgrid."* 2019 IEEE PES Innovative Smart Grid Technologies Conference-Latin America (ISGT Latin America). IEEE, 2019.

Cunha, Vitor AG, et al. *"A Bridgeless Boost Half Bridge DC-DC Converter for Electrical and Hybrid Vehicle Applications."* 2019 IEEE PES Innovative Smart Grid Technologies Conference-Latin America (ISGT Latin America). IEEE, 2019.

Neves, Thiago G., et al. *"Analysis and Comparison of Bridgeless SEPIC Topologies operating in Discontinuous Conduction Mode for Power Factor Correction in Aircraft Power Systems."* 2021 14th IEEE International Conference on Industry Applications (INDUSCON). IEEE, 2021.

Soares, Ana L., et al. *"Evaluation of the Harmonic Current Injection Method for Sharing of Responsibilities for Voltage Harmonic Distortions at the Point of Common Coupling Deploying the Concept of Hybrid Rectifiers."* 2021 14th IEEE International Conference on Industry Applications (INDUSCON). IEEE, 2021.

1.4 Estrutura da tese

Este trabalho é composto por sete capítulos, sendo este primeiro introdutório, que apresenta um resumo dos objetivos gerais e das contribuições desta tese.

No segundo capítulo é exposto um resumo das pesquisas mais relevantes na área, mediante uma revisão bibliográfica dos principais estudos que podem ser utilizados em MRs, culminando na descrição da solução proposta. É realizada uma análise das configurações convencionais utilizadas em MRs de corrente contínua, bem como das novas configurações ou pesquisas recentes descritas na literatura. Por fim, são consideradas as configurações dos retificadores híbridos desenvolvidos no núcleo de pesquisa em eletrônica de potência.

No terceiro capítulo, é apresentada a estrutura topológica do retificador híbrido bidirecional e suas características operacionais para controlar correntes de entrada senoidais e regular a tensão no barramento CC com a compensação série de tensão. Além disso, é investigado o modo de inversão do circuito, quando a potência gerada pelas fontes

se torna predominante em relação ao retificador híbrido. Além disso, é realizada uma análise matemática no domínio do tempo para determinar o tamanho dos elementos passivos (indutores e capacitores), que fazem parte do circuito de potência. As especificações de corrente e tensão também são abordadas para dimensionar os dispositivos semicondutores.

No quarto capítulo, são descritas as estratégias de controle utilizadas, juntamente com o princípio de operação do PLL para gerar referências de corrente senoidais sincronizadas com as tensões trifásicas de alimentação. Além disso, será apresentado a estratégia de controle do RHTB, com os dimensionamentos dos controladores de tensão utilizados nas simulações computacionais e ensaios laboratoriais.

No Capítulo 5, são apresentados os resultados mais importantes de simulações computacionais realizadas com a plataforma *PSIM*® para validar o desempenho da estrutura retificadora híbrida bidirecional proposta. O objetivo dessas simulações é verificar a capacidade da estrutura de impor correntes de linha de entrada senoidais e regular a tensão no barramento CC, tanto em condições normais de alimentação da rede CA quanto em condições de aumento da contribuição de uma fonte de geração fotovoltaica. Além disso, é feita uma avaliação da distorção harmônica das correntes drenadas e injetadas na rede CA em comparação com as normas IEC 61000-3-2 e IEEE 1547 para os modos de retificação e inversão, respectivamente. Também é analisada a distribuição de processamento de potência ativa entre os grupos de conversores passivos e ativos.

No Capítulo 6, são apresentados os resultados mais importantes do experimento realizado com a construção de um protótipo de laboratório do retificador híbrido bidirecional proposto. Esses resultados permitem validar a análise teórica e computacional anteriormente realizada e comprovar a eficácia da solução proposta. O protótipo evidencia a capacidade da solução proposta em mitigar o conteúdo harmônico das correntes de linha de entrada tanto para a retificação quanto para o modo de inversão, corrigir o fator de potência, distribuir o processamento de potência entre as unidades retificadoras que compõem o RHTB, tanto em condições normais de alimentação da rede CA quanto em condições de inversão do fluxo de potência. Além disso, ensaios de degrau de carga foram feitos para evidenciar o comportamento satisfatório da resposta transitória da estrutura no intuito de regular a tensão no barramento CC. As mesmas condições de carga e alimentação utilizadas na simulação computacional serão mantidas, permitindo assim a comparação dos resultados obtidos.

Finalizando a tese de doutorado, o Capítulo 7 contém uma síntese dos resultados mais importantes alcançados, destacando as principais questões relacionadas à operação e controle do retificador híbrido desenvolvido, além de oferecer algumas sugestões para futuros trabalhos.

Capítulo 2 - Estado da Arte

Como foi dito no capítulo 1, uma das formas de se diminuir as perdas e simplificar os estágios de conversão dentro da MR CC é o uso de um retificador mais robusto de alto rendimento e com correção do fator de potência perto dos locais consumidores. O propósito deste estudo é examinar e desenvolver uma solução que possa regular a tensão em barramentos CC empregados para fornecer energia para cargas sensíveis que são propensas a flutuações. Essas MRs estão sujeitas a flutuações, variações de tensão causados pela instabilidade das *REDS*, pela inclusão excessiva de sistemas de microgeração e pelo remanejamento de cargas de alta potência. Além disso, mitigar o conteúdo harmônico das correntes de entrada da rede CA de modo a entrar em concordância com as normas internacionais vigentes [59],[60].

Neste capítulo é feita uma revisão das topologias convencionais aplicadas em MR CC, as novas topologias ou novos estudos encontrados na literatura e por fim, as topologias CA/CC desenvolvidas no Núcleo de Pesquisas em Eletrônica de Potência (NUPEP) da Universidade Federal de Uberlândia.

Essa metodologia é adequada pois coleta dados relevantes sobre o assunto, o que pode ser usado como referência para comparar com a estrutura topológica apresentada neste estudo.

2.1. Revisão bibliográfica acerca dos conversores tradicionais utilizados em microrrede CC.

A análise do fluxo de energia elétrica entre as redes CA e CC é crucial em sistemas de MR CC. Os sistemas de rede CC inteligentes devem ser desenvolvidos com base em um fluxo de potência bidirecional, permitindo que a energia elétrica gerada por microgerações, como painéis solares ou células de combustível, possa ser transferida de volta para a rede CA e assim proporcionar sustentação, qualidade e estabilidade da rede [63].

Para avaliar os problemas de interconexão entre as redes CA e CC, diversas topologias CA-CC são consideradas neste capítulo. Os tipos de conversores CA/CC tradicionais utilizados em aplicações em MR CC podem ser divididos em:[64]

- Retificadores Controlados e não-controlados;
- *Active Front End* (AFE);
- Topologias Especiais;

2.1.1. Retificadores Controlados e não-controlados

Retificadores de diodo e controlados são topologias de fluxo unidirecional de potência que possuem uma elevada distorção harmônica das correntes de linha em virtude das elevadas componentes harmônicas de ordem baixa, principalmente abaixo de 2 kHz.

Existem diversas soluções para melhorar a qualidade da energia como a inserção de filtros passivos no barramento CC ou na entrada do retificador. Esses retificadores podem ser monofásicos ou trifásico, como mostrado na Figura 2.1.

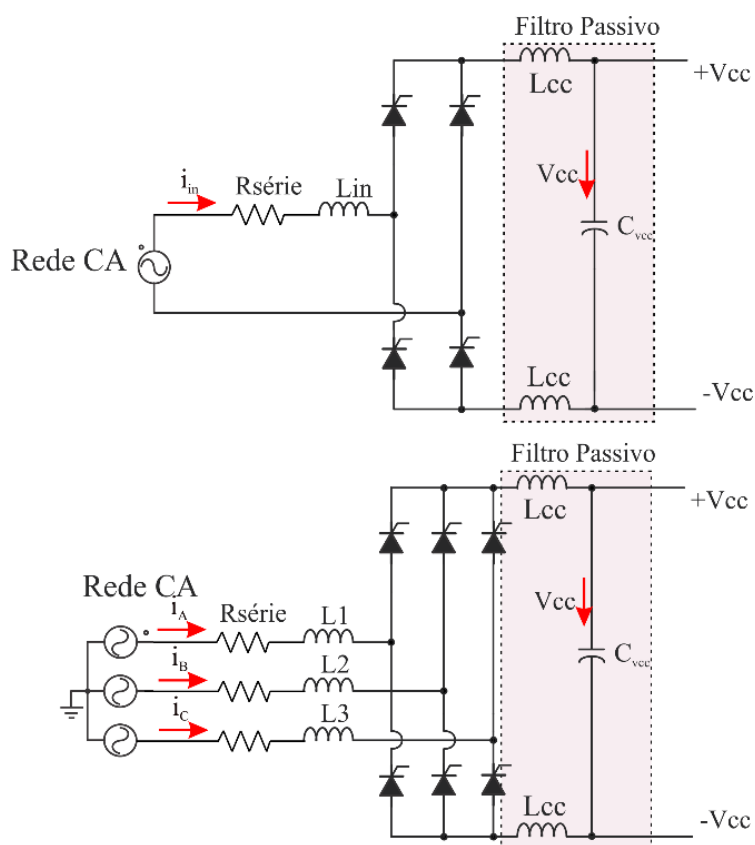


Figura 2.1 - Retificadores monofásicos e trifásicos a diodo e controlados [64].

2.1.2. Active Front End (*Inversor Full Bridge*)

Os conversores *Active Front End* são conversores com fluxo de potência bidirecional que fornecem uma imposição de corrente senoidal de alta qualidade.

O sistema possui seis interruptores de energia ativos, como IGBTs ou MOSFETs e podem ser controlados através de uma modulação por largura de pulso (PWM) ou histerese. Para controlar a ondulação da frequência de comutação, é necessário um filtro em sua entrada, que pode ser do tipo L, LC ou LCL. O filtro LCL é um filtro comum, pois pode atenuar a alta frequência e reduzir a distorção harmônica das correntes de linha da rede como é mostrado na Figura 2.2.

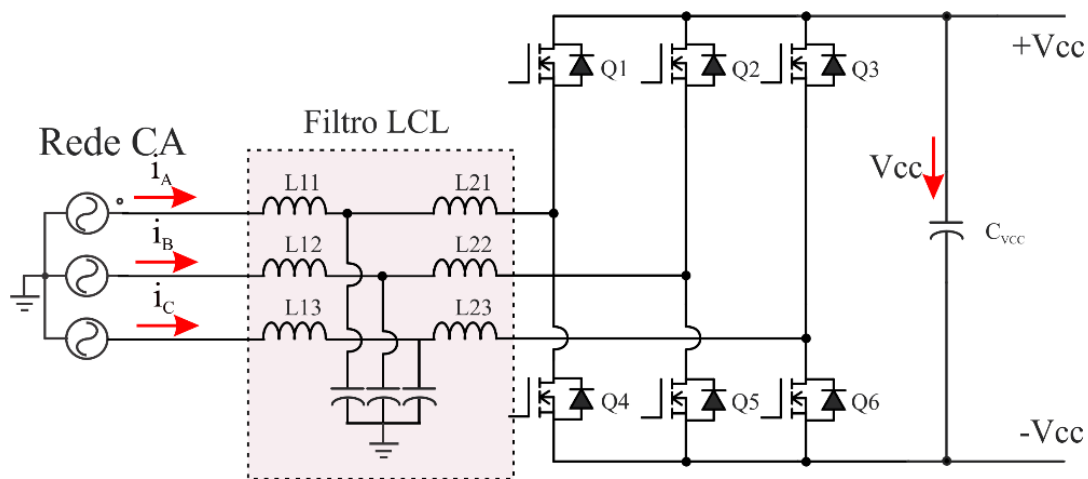


Figura 2.2 - *Active Front End* com filtro LCL integrado [64].

2.1.3. Topologias Especiais

Outras configurações CA/CC são mostradas na figura 2.3. O sistema monofásico mais comum é baseado em um retificador não controlado com um conversor chaveado no barramento CC. As principais vantagens dessa topologia são a melhoria na qualidade das correntes e correção do fator de potência. Essa topologia monofásica com correção do fator de potência (PFC) é mostrado na figura 2.3(a). Uma configuração parecida é mostrada na figura 2.3(b), onde a principal vantagem é o controle da corrente do barramento CC, onde a partir dela, diminui-se a distorção das correntes de entrada. Além disso, tem-se o controle da tensão de saída para diferentes tipos de cargas.

O retificador Viena mostrado na figura 2.3(c) é uma configuração de fluxo unidirecional com imposição senoidal das correntes de linha. Apesar de não ser bidirecional, possui um número reduzido de chaves se comparado ao AFE, diminuindo seu custo aumentando sua confiabilidade.

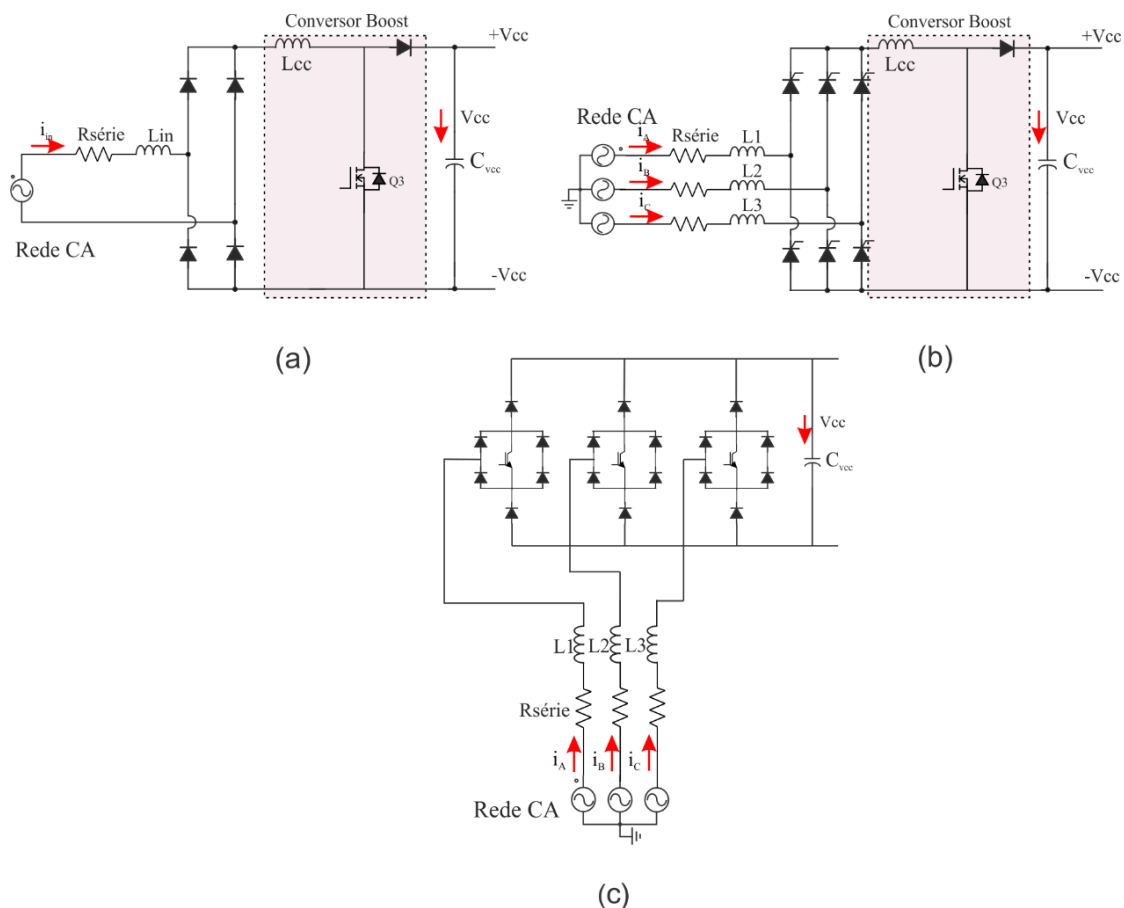


Figura 2.3 - Topologias Especiais: a) Retificador PFC monofásico, b) Retificador PFC trifásico e c) Retificador Viena [64].

2.2 Revisão das topologias CA/CC aplicadas em Microrredes CC na literatura atual.

Em aplicações industriais, é comum a utilização de retificadores trifásicos na configuração Graetz. Esses retificadores geram problemas relacionados com a injeção de componentes harmônicos de corrente na rede de distribuição [65]-[67], causando baixo fator de potência e elevada distorção harmônica de tensão e corrente. Neste cenário, a busca por retificadores de elevada eficiência e robustez se faz necessária.

A configuração mais frequente para o conversor bidirecional trifásico de corrente alternada (CA) para corrente contínua (CC), com saídas de 400 volts CC, consiste em um

sistema de dois estágios, que inclui um retificador trifásico com modulação por largura de pulso (PWM) e um conversor CC/CC para realizar a conversão *buck* ou *boost*.

Em [68]-[74] a busca por diferentes conversores CA / CC foram revisados e comparados, mas conversores CA / CC adequados para aplicações em MR CC não foram introduzidos.

Além disso, para aplicações no contexto de MR CC, devido à interconexão da MR com a rede de distribuição e à exigência de um fluxo de energia bidirecional, faz-se necessário um conversor bidirecional de interface com a rede elétrica *BGIC* (*bidirectional grid interface converter*), permitindo um controle preciso dos níveis de tensão do barramento.

Como foi dito na seção anterior, se as energias renováveis puderem ser utilizadas diretamente através das MR CC e cargas CC, existem evidências da melhoria da eficiência global da estrutura. Pesquisas dentro desse contexto estão chamando cada vez mais atenção [11]-[13], [34], [73]-[77], especialmente para os controles de topologias CA - CC, que fazem interface com o barramento CC e os sistemas de energia CA tradicionais.

Na figura 2.4, é apresentado um estudo de dois tipos de controles de tensão do barramento CC com um inversor bidirecional trifásico com filtro LC na entrada da rede elétrica para sistemas de distribuição de corrente contínua. Duas técnicas chamadas de Abordagem de Regulação de Ciclo de Linha (OLCRA) e Abordagem de Regulação de um Sexto de Ciclo de Linha (OSLCRA) foram desenvolvidas para regular a tensão do barramento CC levando em conta a capacitância do mesmo [78]. O objetivo é manter uma relação linear entre a tensão do barramento CC e a corrente do indutor do inversor.

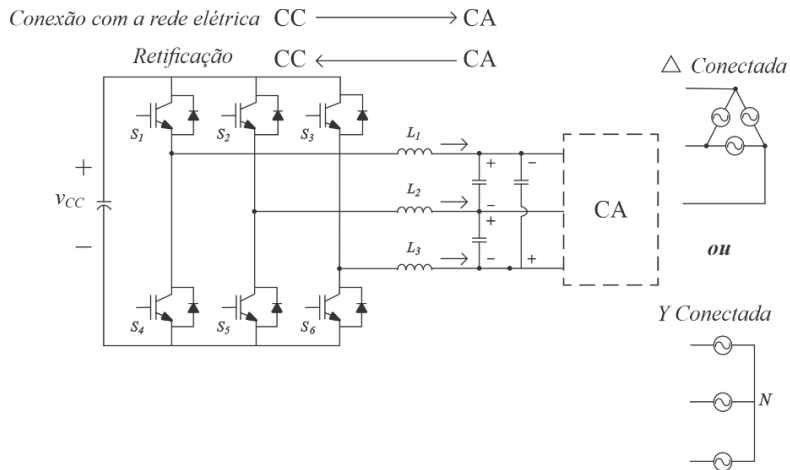


Figura 2.4 – Inversor Trifásico Bidirecional proposto [19].

O trabalho mostrado da figura 2.5 propõe um controle de *droop* com o controlador *deadbeat* de corrente no intuito de solucionar os problemas presentes no controlador PI (Proporcional-Integral) utilizado atualmente para o conversor trifásico CA-CC em paralelo para aplicações em MR CC. Para aplicar a estratégia de controle de corrente inativa proposta, o conversor CA-CC trifásico em paralelo utiliza apenas um filtro de indutor em seu lado de entrada. O método de controle proposto mostra uma característica de resposta rápida, minimizando o *overshoot* com a estratégia atual de *deadbeat*. Entretanto, a operação em paralelo acarreta problemas em relação a corrente de circulação, o que torna difícil do controle minimizar esse problema sem ter que aumentar a complexidade da estratégia de controle.

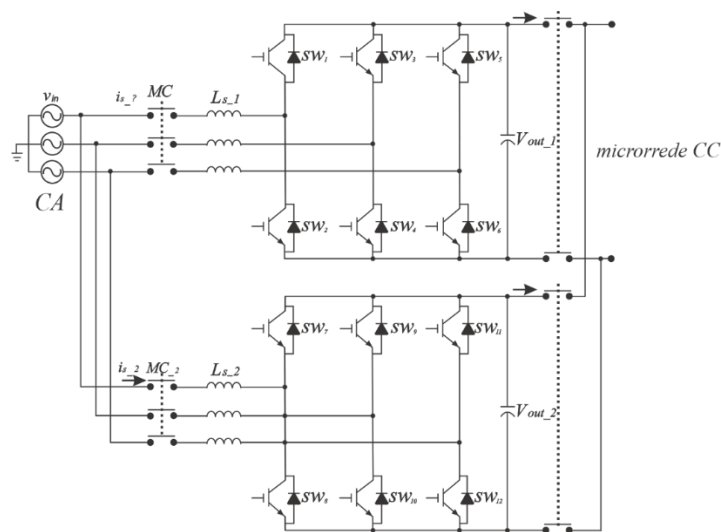


Figura 2.5 - Configuração de conversores paralelos CC-CC como modulação por PWM [20].

Na figura 2.6 a técnica de controle de imersão e invariância é usada para acionar conversores de potência trifásicos em aplicações envolvendo MR CC. Porém devido a operação bidirecional do fluxo de potência, a eficiência e processamento de potência desses conversores se torna mais limitada devido as maiores perdas por chaveamento em ambos os modos de operação e por ter apenas um módulo de operação.

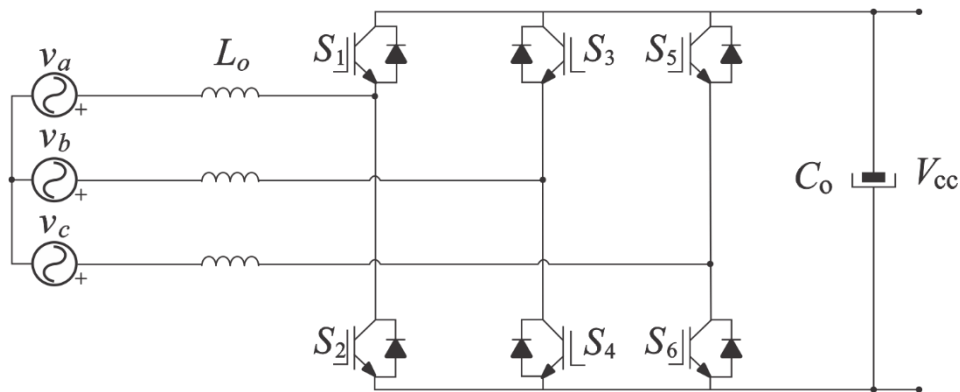


Figura 2.6 - Topologia do Conversor CA-CC. [21].

De acordo com o estudo mostrado na figura 2.7 são propostos dois controladores não lineares para um retificador trifásico e um conversor CC - CC bidirecional respectivamente, para garantir a regulação da tensão, controle da potência reativa e a divisão adequada do processamento de energia para a carga.

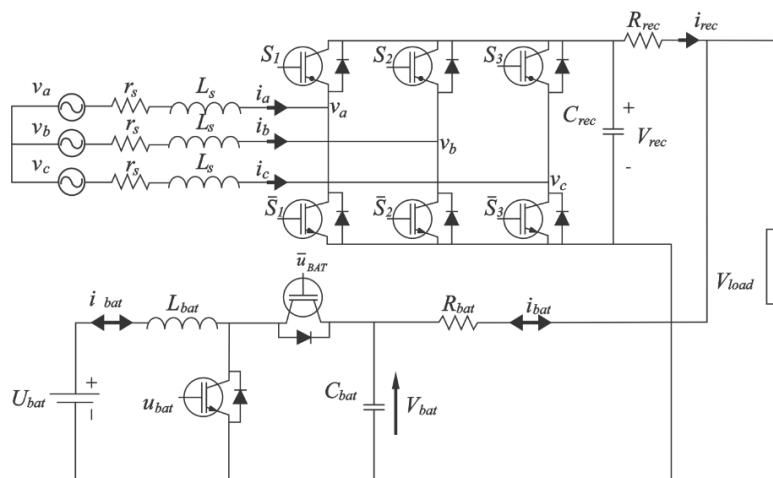


Figura 2.7 - Retificador trifásico e um conversor *BOOST* bidirecional alimentando uma carga comum. [22].

Na figura 2.8 é proposto um conversor CA/CC bidirecional trifásico de estágio único com transformadores de alta frequência conectados em Y/Δ. Foi observado que a topologia pode funcionar com fluxo bidirecional de potência para reduzir ou aumentar a tensão, e foi observado que cada topologia estudada atingiu um rendimento máximo de 93% e 88% e conseguiu diminuir os estresses de corrente dos semicondutores em relação a topologia proposta em [24]. A estratégia de controle complexa com o algoritmo SVPWM, combinada ao grande número de semicondutores, resulta em perdas elevadas de chaveamento, além dos problemas associados à indutância de dispersão do transformador o que pode produzir stress de tensões.

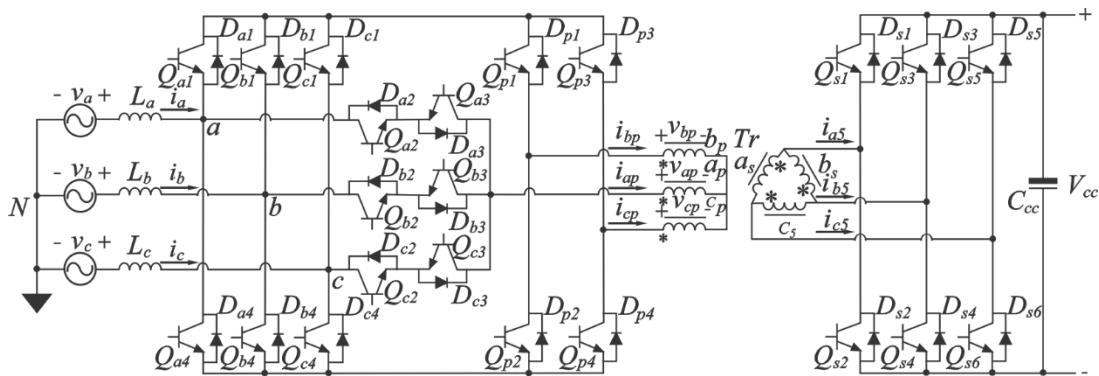


Figura 2.8 - Conversor CA/CC bidirecional trifásico de estágio único com transformadores conectados em Y-Δ [23].

Na figura 2.9 mostra uma topologia semelhante do mesmo autor em que ele conseguiu reduzir a quantidade de semicondutores e através de um controle modificado usando o algoritmo SVPWM, atingiu um rendimento da ordem de 94% além de um DHT em torno de 1,91%.

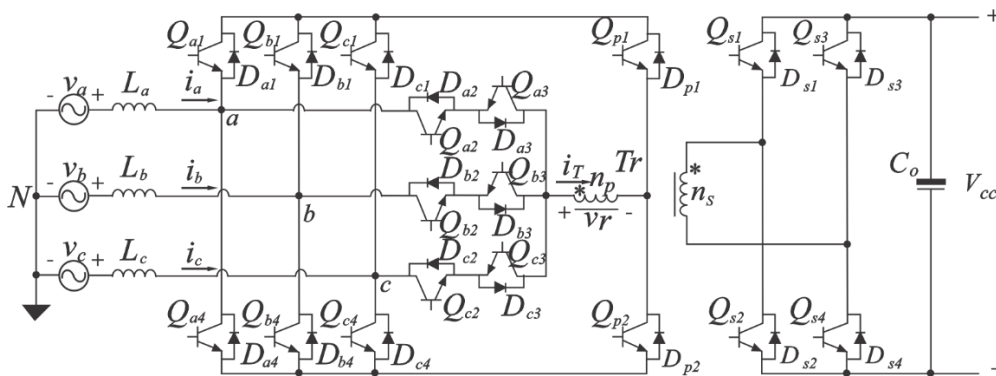


Figura 2.9 - Conversor CA/CC bidirecional trifásico isolado de estágio único [24].

O estudo [25] compara o desempenho de algumas topologias de conversores trifásicos CA/CC bidirecionais, isolados e com comutação suave. O estudo avalia a vantagens e desvantagens do estágio duplo e estágio único conversor CA/CC.

A referência [26] propõe uma estratégia de controle preditivo para melhorar o desempenho de um conversor CA/CC bidirecional, que pode ser usado em um sistema de armazenamento de energia para fluxo de energia bidirecional.

Na referência [27], foram examinados alguns dos elementos relacionados à conexão de MR CC à rede principal. Foi analisado um retificador totalmente controlado que tem a função de conectar o barramento de corrente contínua à rede elétrica. Para manter uma tensão de saída constante e permitir o controle independente da potência ativa e reativa consumida da rede, foi utilizada uma técnica de modulação por largura de pulso senoidal controlada por desacoplamento vetorial (SPWM) no projeto do retificador.

Em [28], é abordada a aplicação do cálculo da impedância de malha fechada em um conversor trifásico CA/CC que conecta MR de corrente contínua à rede elétrica. É dada atenção especial à situação em que a instalação de filtros harmônicos se faz necessária.

Na referência [29], foram comparadas diferentes técnicas de controle, incluindo o *droop*, o hierárquico e o mestre-escravo, e analisado a estabilidade do sistema composto por três conversores *Boost* com saídas compartilhadas.

Em sua análise, [30] apresenta um conversor CA/CC *Buck-Boost* duplo para uso em um sistema unificado de aterramento em MR CC baseado em uma configuração com três saídas.

Na figura 2.6 mostra um conversor PWM monofásico de interface com a rede que utiliza dois estágios de alta densidade de potência e operando com reduzido capacitor de *link* CC é proposto para uso em uma MR CC em aplicações residenciais, assim como o projeto de componentes passivos para a mitigação de componentes harmônicos.

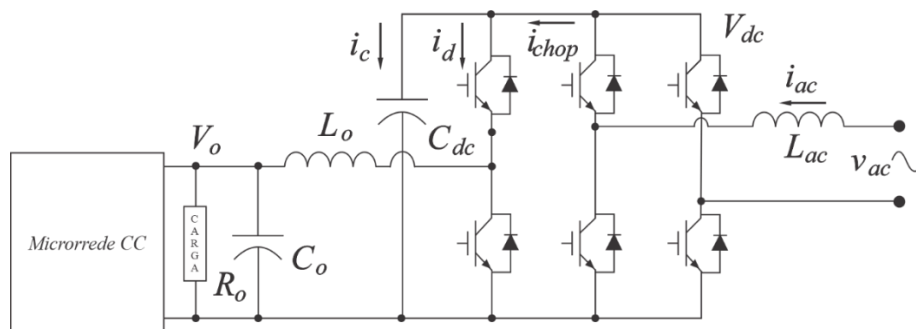


Figura 2.10 - Conversor CA/CC bidirecional monofásico de dois estágios. [31].

2.3. Retificadores Híbridos

Em aplicações industriais, os conversores CA/CC devem promover a redução da distorção harmônica da corrente de entrada atendendo as normas internacionais vigentes [58]-[59] e, conseqüentemente, obter-se elevado fator de potência. Assim, no sentido de oferecer uma opção alternativa para contornar estes problemas, uma nova concepção de retificador híbrido composto por um retificador de seis pulsos não-controlado convencional, associado a retificadores controlados (“chaveados”) não isolados foi desenvolvida no NUPEP. Trata-se de uma inovadora concepção topológica de retificador trifásico que pode ser preferida em diversas aplicações de retificadores de elevada potência com o propósito de obtenção de elevado fator de potência e atendimento às normas de Distorções Harmônicas e Interferências Eletromagnéticas [79]-[86].

A principal característica desta família de retificadores híbridos é a associação de conversores chaveados integrados em série ou em paralelo com retificadores não controlados monofásicos ou trifásicos de forma que a potência processada pelos conversores chaveados é apenas uma pequena fração da potência nominal de saída. Deste modo, garante-se, além de elevado FP e reduzida DHT_i, alto rendimento, robustez e elevada densidade de potência. Os principais resultados alcançados até o presente momento foram apresentados em diversos artigos publicados em conferências e periódicos nacionais e internacionais.

Nos trabalhos da figura 2.11, é proposta uma estrutura híbrida com um conversor *boost* trifásico fazendo o controle da tensão de saída em paralelo a conversores *boost* monofásicos sendo responsáveis pela imposição senoidal das correntes de linha utilizando um controle de PWM (*pulse with modulation*).

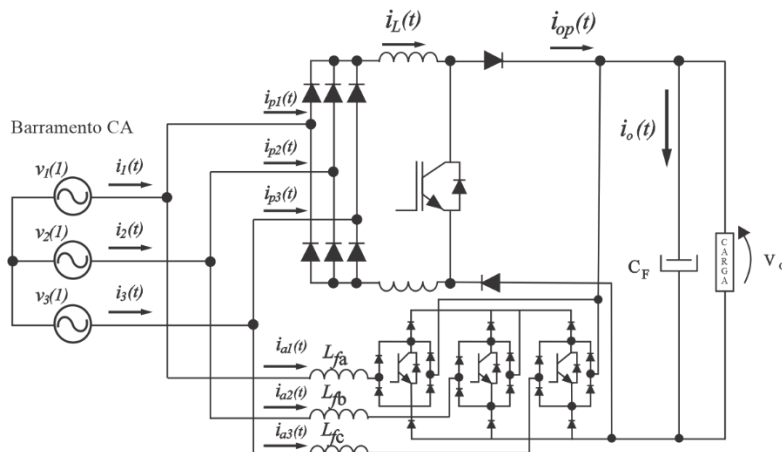


Figura 2.11 - Retificador Híbrido Unidirecional [87].

Na figura 2.12 é proposto um retificador híbrido para aplicações de carga pulsada de baixa frequência. Essa topologia consegue desacoplar a potência da carga pulsada de baixa frequência da potência média da fonte CA, enquanto compensa os harmônicos de alta frequência gerados pelos diodos da ponte retificadora por meio do conversor CA-CC. O sistema é projetado para ser tolerante a falhas, com quatro modos de operação possíveis para garantir alta confiabilidade através de modos de operação redundantes.

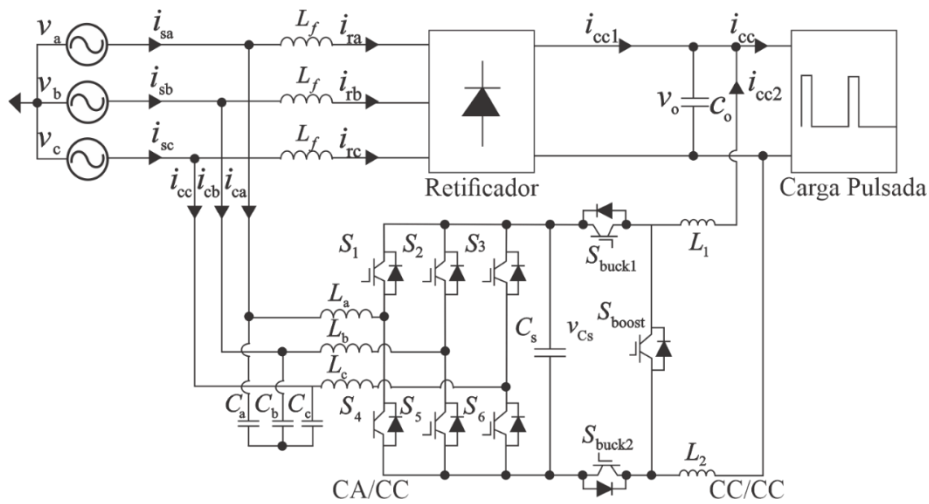


Figura 2.12 - Retificador Híbrido aplicações de carga pulsada de baixa frequência [88].

Outra publicação mostrada na figura 2.13, é construído um conversor *boost* trifásico em paralelo com um retificador trifásico PWM unidirecional. A técnica de controle é semelhante à de [87] com um processamento de potência em torno de 90% para a estrutura passiva dependendo da condição de operação.

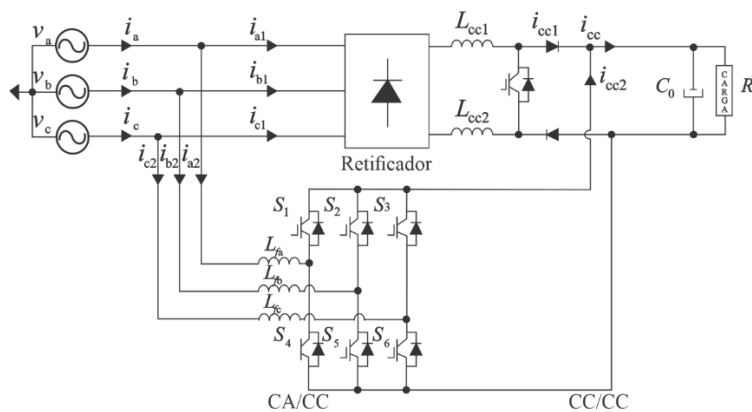


Figura 2.13 - Retificador Híbrido Trifásico [89].

Figura 2.14 foi desenvolvido uma topologia híbrida utilizando um retificador de 12 pulsos com retificador Vienna em paralelo, fazendo a imposição das correntes de linha e redução do DHTi através de um controle preditivo que controla o processamento de potência entre cada grupo.

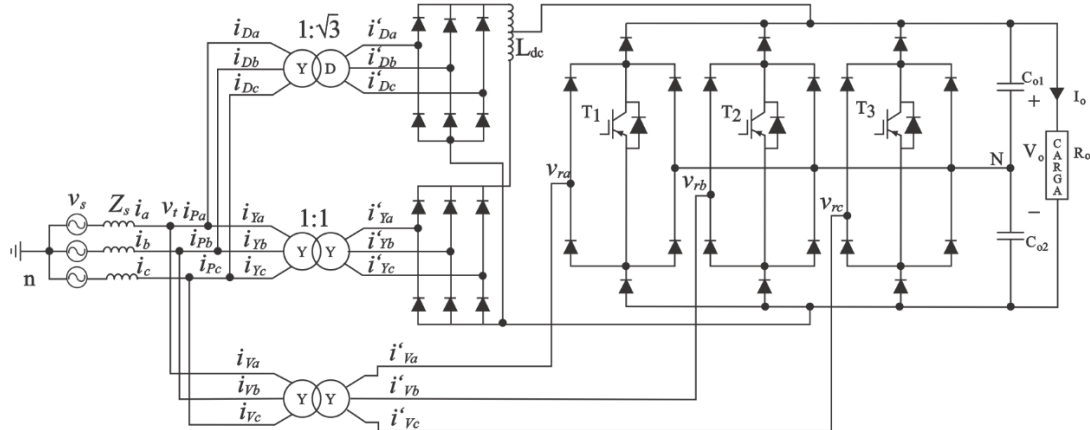


Figura 2.14 - Retificador híbrido de 12 pulsos usando um retificador Vienna [90].

2.4. Revisão bibliográfica acerca dos retificadores híbridos desenvolvidos no NUPEP

Neste contexto, é fornecida uma breve revisão bibliográfica dos trabalhos desenvolvidos no núcleo de pesquisa em eletrônica de potência relacionados as topologias de retificadores híbridos, enfatizando o desenvolvimento evolutivo, bem como as vantagens e desvantagens. O objetivo é destacar a contribuição do trabalho em questão. A revisão se concentra nas características operacionais e nas alterações no circuito de potência e na estratégia de controle que permitiram melhorias significativas na implementação de uma nova topologia híbrida dentro dessa mesma linha de pesquisa, voltada para aplicações industriais em MR CC.

Nos estudos publicados em [83]-[86] mostrado na figura 2.15, foram apresentadas duas topologias de retificadores híbridos trifásicos multipulsos. Estas topologias

consistiram num retificador trifásico com seis pulsos não controlados conectado em paralelo a conversores monofásicos ligados em paralelo em cada fase do retificador trifásico.

Nesta configuração a estrutura proposta pode operar como um retificador de 12, 18, 24 pulsos tradicional, não necessitando de transformadores e/ou autotransformadores especiais. Apenas uma parcela da potência total do saída é processada pelos conversores estáticos; esta parcela pode variar de 20 a 40% da potência total, dependendo da forma de onda desejada para a corrente de entrada.

Em relação a divisão do processamento de potência dos retificadores híbridos, os conversores estáticos devem processar 40% de toda a potência, tornando possível a imposição de correntes senoides na rede alimentar da CA, a fim de garantir um DHTi inferior a 5%. O retificador híbrido multipulsos desta forma consiste numa estrutura que combina a robustez, simplicidade e confiabilidade com o funcionamento dos conversores chaveados em alta frequência, resultando numa redução significativa do volume, peso e tamanho da estrutura.

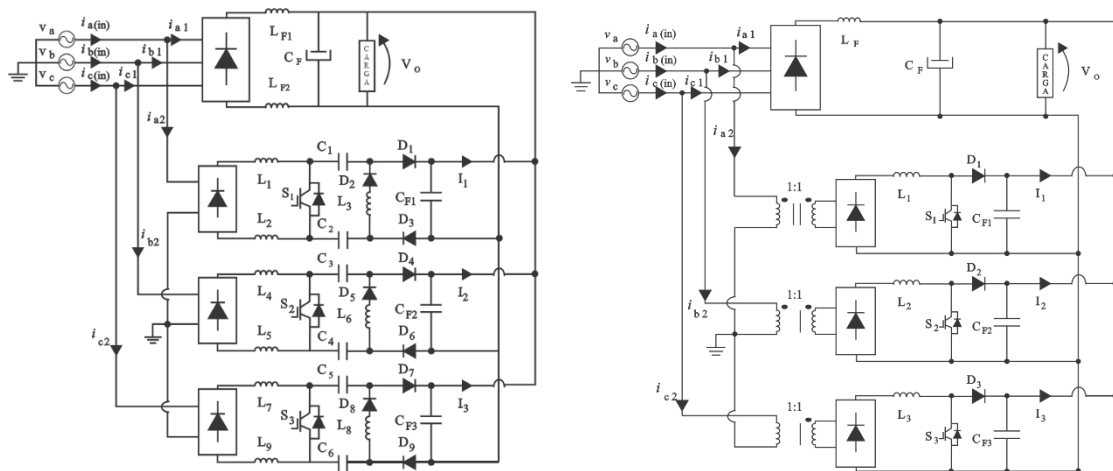


Figura 2.15 - Retificador híbrido multipulsos trifásico usando conversores SEPICs e BOOSTs modificados [83-86].

Com o propósito de aplicar o conceito desenvolvido em sistemas monofásicos, vários estudos referenciados em [91]-[97] apresentaram o desenvolvimento de um retificador híbrido monofásico mostrado na figura 2.16. Esse retificador é composto por um retificador monofásico não controlado operando em modo descontínuo de condução,

juntamente com um conversor SEPIC funcionando em paralelo. A corrente de entrada do conjunto é formada pela soma da corrente drenada pelo retificador não controlado e pelo conversor chaveado. O objetivo da técnica de controle empregada no conversor chaveado é garantir uma corrente de entrada com baixo DHTi e elevado FP, além de possibilitar o controle do fluxo de potência processada por cada grupo de retificador. Essa estrutura é apropriada para aplicações monofásicas de alta potência (superior a 5 kW). Durante as investigações relacionadas a sistemas monofásicos, foram utilizadas técnicas de controle digital com o auxílio de um processador digital de sinais (DSP) [92]. Isso proporcionou maior flexibilidade operacional à estrutura e tornou possível o desenvolvimento de uma nova estratégia de controle na qual a potência processada pelo conversor chaveado pode ser ajustada de acordo com a DHTi desejada.

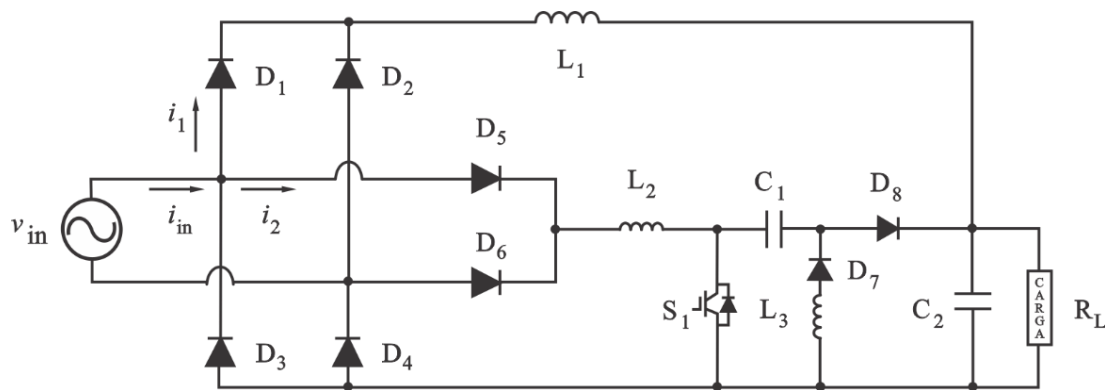


Figura 2.16 - Retificador híbrido monofásico [92].

Diante dessa perspectiva, no que se refere às estruturas trifásicas, o uso de DSP para implementar a técnica de controle desenvolvida para impor correntes senoidais possibilitou a substituição do indutor de filtro no lado CC do retificador não controlado mencionado em [83]-[86], por três indutores colocados no lado CA, sendo um para cada fase. Da mesma forma, o indutor de filtro do lado CC de cada conversor chaveado foi movido para o lado CA. Com isso, houve uma significativa redução nos elementos magnéticos, mantendo, no entanto, a divisão de potência entre os grupos retificadores conforme desejado, ou seja, 40% para conversores chaveados e 60% para o retificador trifásico de seis pulsos não controlado, conforme indicado na figura 2.17.

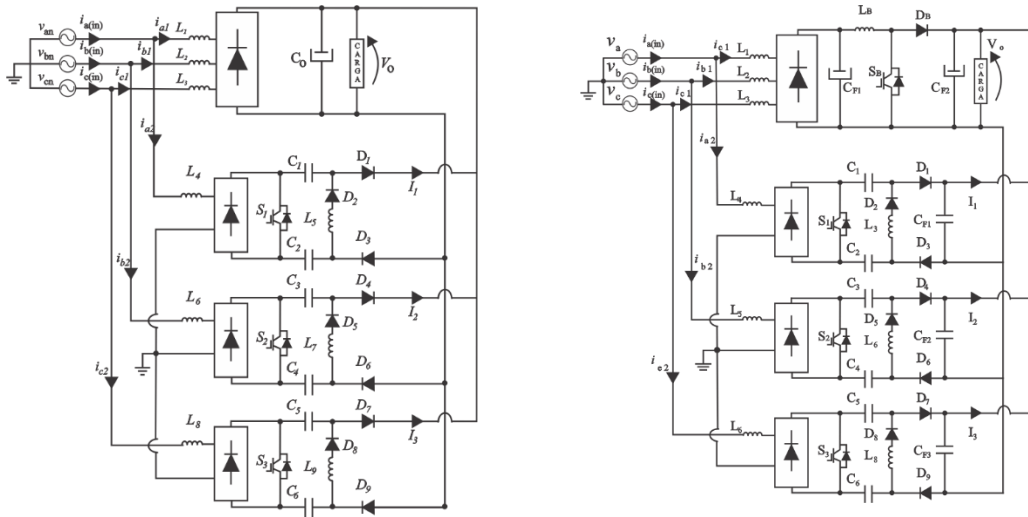


Figura 2.17 – Retificador híbrido multipulso trifásico usando conversores SEPIC convencionais com redução dos elementos magnéticos e Retificador híbrido com conversor *Boost* cascateado [98-104].

Nesse contexto, é possível constatar que nas topologias de retificadores híbridos monofásicos e trifásicos apresentadas em [85]-[95], embora sejam capazes de garantir uma DHTi reduzida, um FP elevado, uma densidade de potência elevada e um alto rendimento, não há a possibilidade de controlar a amplitude da tensão no barramento CC, que é determinada pelo valor de pico da tensão de linha de alimentação. Essa característica operacional pode ser bastante interessante para aplicações em que um barramento CC com tensão regulada não seja uma exigência mandatória [105]-[111].

No entanto, quando se trata de utilizar essas estruturas como estágio de entrada para dispositivos de acionamento com velocidade variável, que são amplamente empregados no acionamento de motores de indução, uma desvantagem significativa dessas topologias é a sua susceptibilidade a perturbações na rede quando utilizadas como fases de entrada para dispositivos de velocidade variável. Dentre esses distúrbios, os afundamentos de tensão são especialmente problemáticos, uma vez que podem interromper processos produtivos automatizados ao sensibilizar os dispositivos de proteção dos acionamentos de velocidade variável, que detectam a conseqüente redução da magnitude de tensão no barramento CC.

Com o objetivo de aprimorar as estruturas trifásicas previamente desenvolvidas, uma nova funcionalidade foi incorporada à estratégia de controle, tornando as estruturas trifásicas imunes a afundamentos de tensão na rede CA de alimentação. Em condições normais de operação, ou seja, sem distúrbios na tensão de alimentação, a operação do

retificador híbrido é idêntica à descrita em [99]. No entanto, quando um afundamento de tensão na rede CA de alimentação é detectado, a estratégia de controle desenvolvida entra em ação para compensar a tensão de saída, mantendo a tensão no barramento CC com o valor desejado.

Foi realizada a avaliação de duas estruturas utilizando a nova estratégia de controle desenvolvida. A primeira estrutura, [100]-[104], é baseada no arranjo topológico original concebido em [99]. A segunda estrutura é composta por um interruptor e um diodo inseridos entre a ponte retificadora do retificador não controlado e o capacitor do barramento CC, [103], [104]. É importante salientar que esses novos semicondutores são ativados apenas em caso de distúrbio, permitindo que o retificador não controlado opere como um conversor *Boost* devido à ação da estratégia de controle, na condição de tensão de suprimento. É fundamental dimensionar o conversor *Boost* para, no máximo, 60% da potência total de saída, pois os conversores SEPIC conectados em paralelo permanecem ativos mesmo durante o distúrbio. Essa operação evita o excesso de dimensionamento dos conversores SEPIC, mas resulta em um custo adicional com a inserção do conversor *Boost*.

É importante ressaltar que na estrutura [100]-[102], é necessário dimensionar cada conversor SEPIC para o dobro da potência em comparação com a estrutura apresentada em [103], [104]. Isso ocorre porque, no pior cenário, que é a ocorrência de um afundamento de tensão do tipo A, os conversores SEPIC recebem toda a potência entregue à carga até que a tensão de alimentação seja restabelecida. Portanto, em termos de processamento de energia, a topologia apresentada em [100]-[101] é semelhante aos Retificadores PWM a três chaves convencionais.

Na Figura 2.18, foi desenvolvida uma nova estrutura topológica que pode lidar com variações temporárias de tensão sem a necessidade de utilizar conversores superdimensionados. Essa estrutura é uma melhoria da pesquisa anterior descrita em [100]-[104], e utiliza uma técnica CSTCC que envolve a inserção de um conversor CC-CC com um capacitor de saída conectado em série com o barramento CC disponibilizado pelo conversor estático (um retificador monofásico híbrido). Essa topologia garante que o conversor Full-Bridge isolado seja ativado apenas quando a tensão do barramento CC atinge um limite específico, resultante afundamentos de tensões da rede CA. Dessa forma, o conversor processa uma quantidade reduzida de potência ativa para regular a tensão no barramento CC e evitar instabilidades.

Em condições normais de operação, o retificador híbrido (retificador não controlado com os três conversores SEPIC em paralelo) opera drenando da rede uma corrente com baixo conteúdo harmônico, mantendo a divisão de potência processada por cada grupo retificador, garantindo, portanto, elevado rendimento e alta densidade de potência.

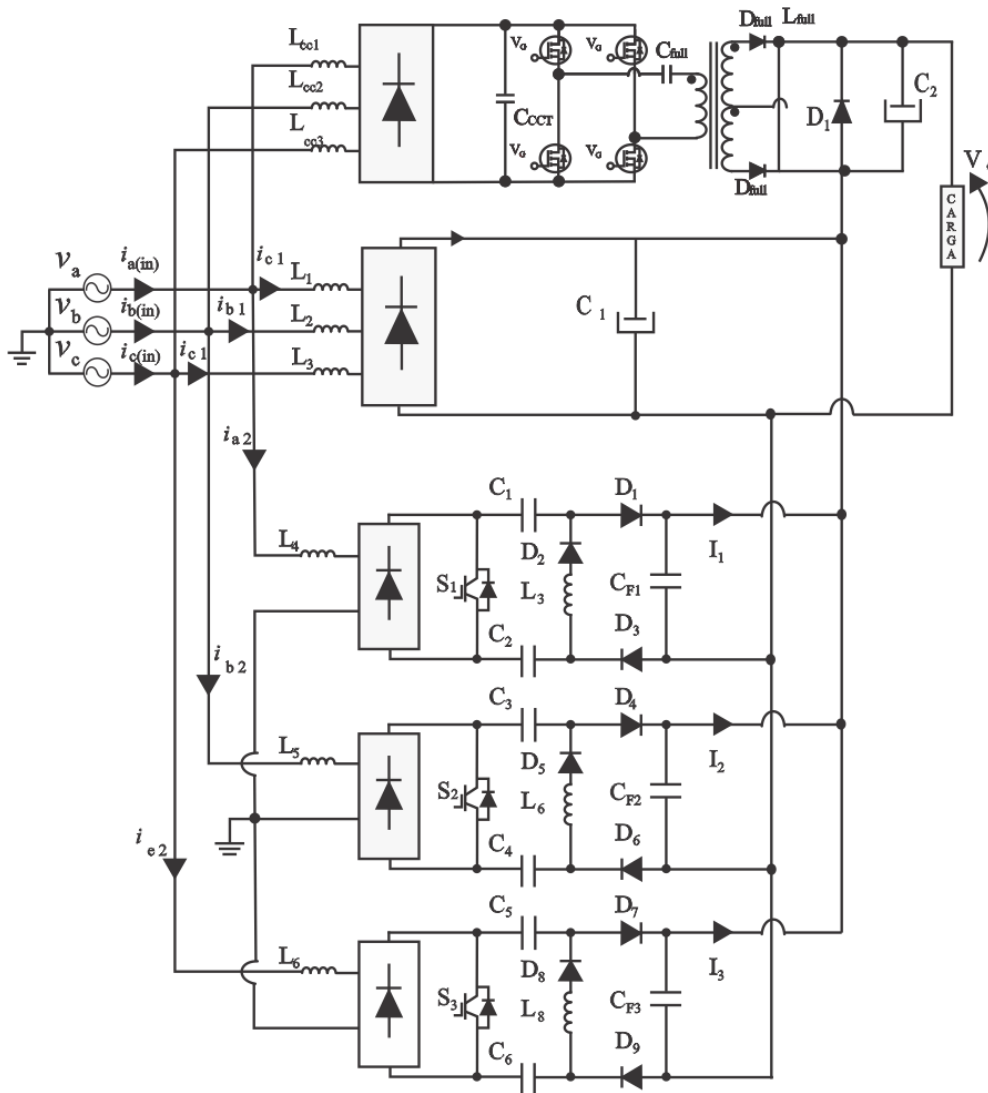


Figura 2.18 - Retificador híbrido com compensação Série de Tensão no Barramento CC [112].

No trabalho mostrado na figura 2.19, foi desenvolvido um autotransformador delta-diferencial de 12 pulsos cascadeado com conversores SEPIC isolados conectados paralelo. A estrutura tem uma operação passiva no sentido de fornecer os 12 pulsos nas correntes de linha, porém através da imposição triangular das correntes de entrada dos indutores, os conversores SEPIC foram capazes de atuar ativamente na redução do DHTi além disso,

o controle consegue regular o barramento de saída, atingindo um rendimento global de 93%.

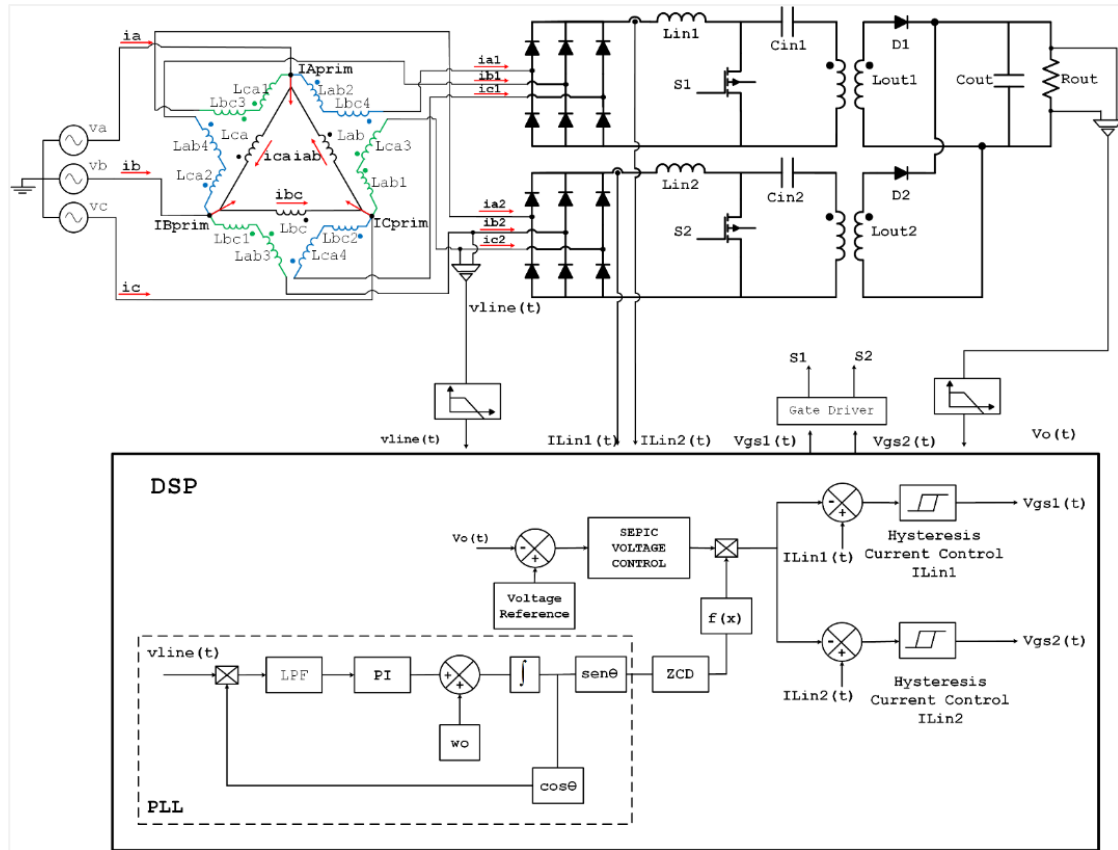


Figura 2.19 - Retificador de 12 pulsos com dois conversores SEPIC isolados [113].

Os trabalhos mais recentes, apresentados na figura 2.20, demonstra novos esforços que foram concentrados no sentido de desenvolver uma estrutura topológica com técnica de compensação de tensão série de alta densidade para fornecer maior eficiência e um barramento CC para conexão de cargas eletrônicas, bem como a introdução da aplicação em energias renováveis com um rendimento global de 86,44% para 4,5kW de potência requerida pela carga.

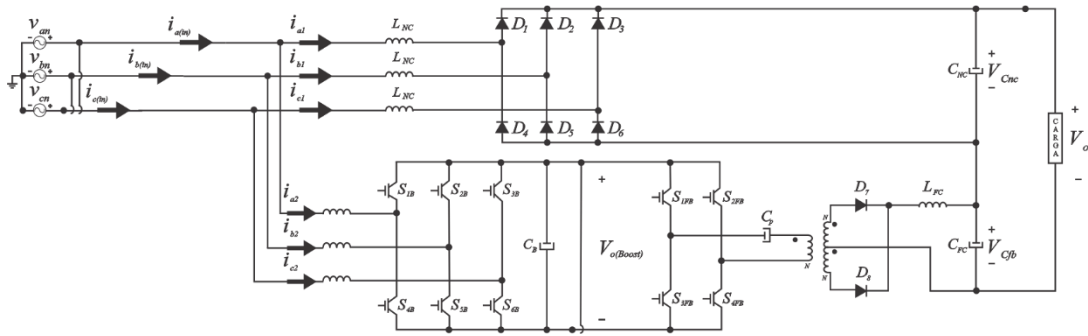


Figura 2.20 - Retificador híbrido com compensação Série de Tensão no Barramento CC [114-115].

No trabalho mostrado na figura 2.21 foi apresentado um estudo sobre uma estrutura monofásica com uma eficiência global de 93%. No entanto, essa estrutura apresenta algumas limitações, como ser exclusivamente aplicável a uma tensão de entrada de 127V. Além disso, a divisão desvantajosa do processamento de potência entre os grupos ativo e passivo compromete ainda mais a viabilidade do sistema monofásico. Essas características tornam essa estrutura monofásica incompatível com os principais atributos das configurações híbridas. Como resultado, a aplicação da estrutura monofásica é altamente restrita, tanto em termos de níveis de potência quanto de faixas de tensão suportadas.

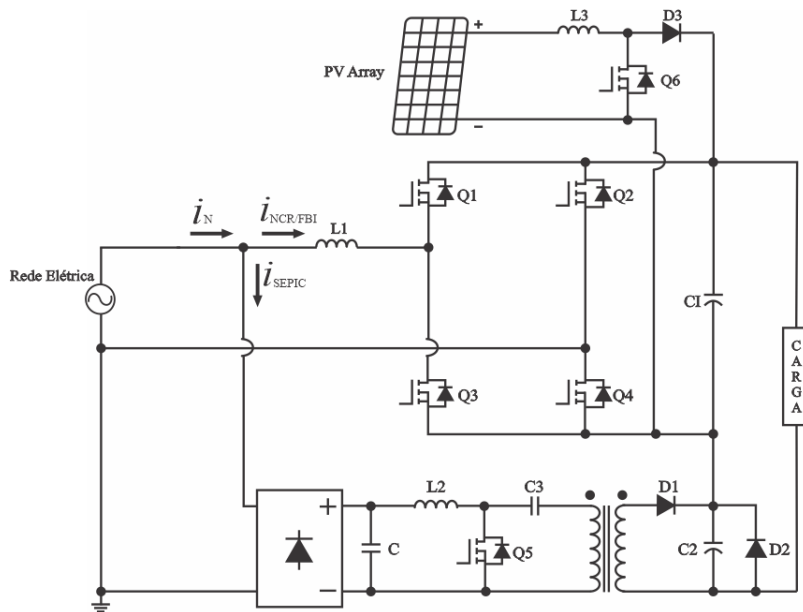


Figura 2.21 – Retificador híbrido monofásico bidirecional para aplicações envolvendo MRCC [116].

2.5. Estrutura Retificadora Híbrida Proposta

Baseado nos outros estudos envolvendo a família de retificadores Híbridos e da necessidade de melhorias nas estruturas retificadoras híbridas apresentadas em [79]-[104] e [112]-[116], O presente trabalho busca contemplar o estudo de uma solução viável, eficiente e robusta para a estabilização da tensão no barramento em aplicações envolvendo MR CC, como apresentado na figura 2.22. Uma vez que as MR são compostas, em sua maioria, por sistemas fotovoltaicos, micro geradores eólicos ou aerogeradores, os quais dependem de condições ambientais como o nível de radiação solar e o vento, respectivamente, a geração de energia elétrica por parte dessas fontes renováveis de energia acaba sendo intermitente, ocasionando em variações de tensão no barramento CC.

As MR CC não possuem fluxo de potência reativa que comumente é associado à queda dos níveis de tensão do barramento CC. Devido à alta resistência de cabos de baixa tensão, flutuação de carga ou oscilações da potência de saída das fontes alternativas de energia, introduzir uma dinâmica repentina nos níveis de tensão podem levar a oscilações de tensão e instabilidade no controle. O controle da tensão em MR CC está associado ao fluxo real de energia, portanto unidades dedicadas de microgeração de energia ou unidades de armazenamento de energia podem ser necessárias nos principais locais da MR CC para a manutenção do barramento dentro dos limites aceitáveis.

Em uma situação em que as fontes de geração distribuída inseridas no barramento não sejam suficientes para manter as demandas das cargas CC, essa falta de energia é compensada pela rede CA através do conversor CA-CC híbrido proposto. Nestas condições, a tensão no barramento CC é mantida a partir da potência fornecida pela rede CA [19]-[33]. É importante salientar que, caso a energia fornecida pelas fontes renováveis seja maior do que as exigências das cargas CC conectadas ao barramento, o excesso de energia gerado deve ser injetado na rede de distribuição em corrente alternada através de um inversor Full Bridge.

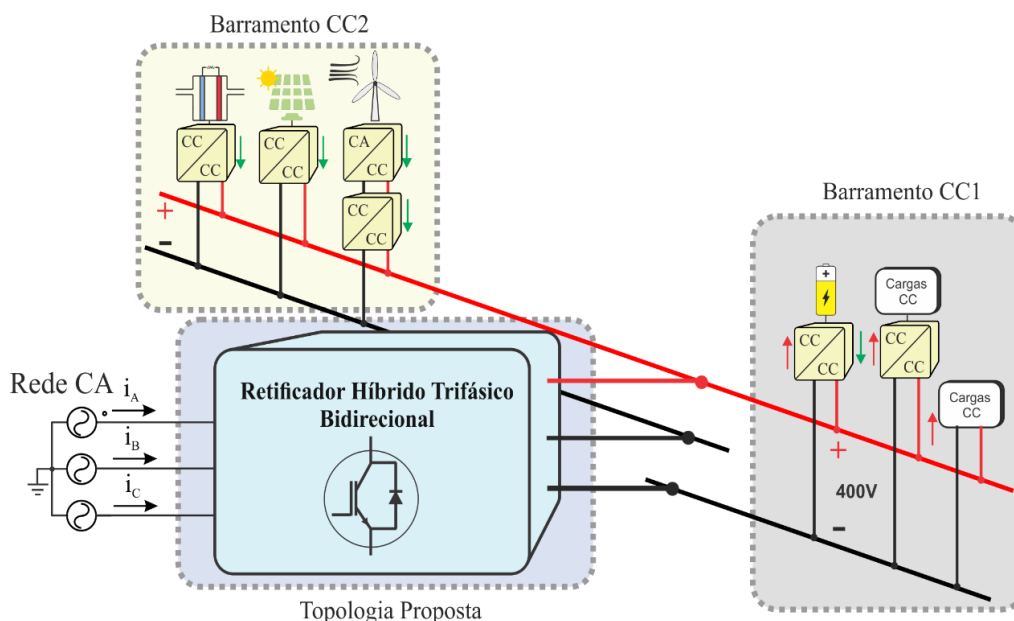
Neste contexto, em sua essência, o projeto proposto objetiva o aprimoramento e avaliação experimental de topologias de retificadores híbridos destinadas a disponibilizar um barramento CC (link CC) para aplicações em MR CC com a inserção de outros tipos de fontes de energia, assim como no desenvolvimento e implementação de uma nova técnica de controle digital que seja capaz de garantir elevado fator de potência de entrada com reduzida distorção harmônica de corrente e, ao mesmo tempo, promover a regulação

da tensão no barramento CC frente a transições repentinas do fluxo de potência dentro da uma MR CC.

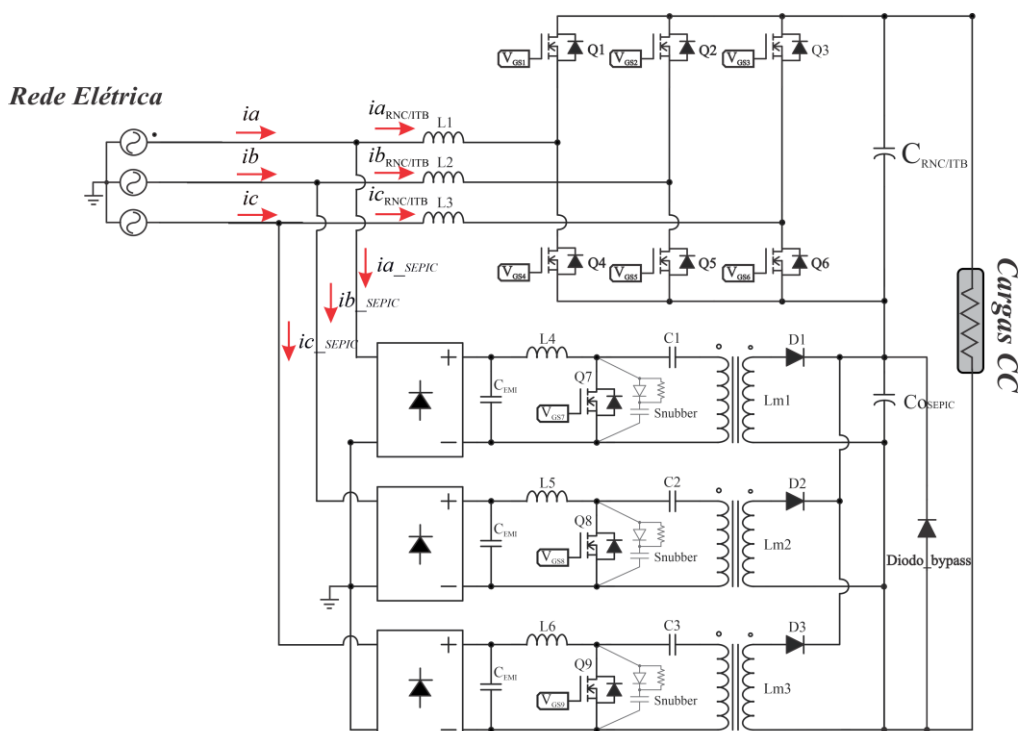
À luz destes fatos, novos esforços foram concentrados no sentido de desenvolver uma nova estrutura topológica capaz de agregar a capacidade de estabilização da tensão no barramento CC com a inserção de diferentes tipos de fontes de energia, sem incorrer na utilização de conversores chaveados que tivessem de ser superdimensionados. Desta forma, os conversores chaveados monofásicos conectados em cada braço do retificador não controlado de seis pulsos, presentes na estrutura apresentada em [100]-[104], foi aperfeiçoada utilizando-se uma técnica denominada compensação Série de Tensão no Barramento CC (*Series DC Voltage Compensation Technique - SDCVC*). A topologia proposta apresenta característica de bidirecionalidade do fluxo de potência, sendo capaz de impor correntes de linha de entrada senoidais com baixo conteúdo harmônico e elevado fator de potência, e ao mesmo tempo capaz de fornecer um barramento CC seguindo os artifícios apresentados em [112], [114]-[116]. Esta compensação série, então, se baseia na conexão em série do capacitor de saída dos conversores SEPICs isolados conectados em paralelo com o capacitor do barramento CC disponibilizado pelo retificador trifásico não controlado de seis pulsos, conforme ilustrado nas figuras 2.22 (a) e (b).

Aliado à característica de bidirecionalidade do (RNC/ITB), a estratégia de controle do retificador híbrido trifásico proposto garante que ele opere em aplicações envolvendo MR CC onde o excedente de energia seria direcionado através do inversor trifásico bidirecional.

Durante a etapa de retificação, os conversores SEPICs isolados garantem que as restrições impostas por diferentes normas internacionais e nacionais quanto ao conteúdo harmônico de corrente possam ser atendidas, priorizando sempre a maior densidade de potência e o menor custo. Ressalta-se que o aumento de densidade de potência é bastante atrativo para aplicações em MR CC, conforme evidenciado na seção 1.



(a)



(b)

Figura 2.22 (a) - Diagrama esquemático simplificado ilustrando a estrutura topológica de retificador híbrido bidirecional para sistemas trifásicos, utilizando a técnica de compensação de tensão série no barramento CC. Figura 2.22 (b) - Topologia proposta do RHTB

Cabe ressaltar uma característica específica da estrutura híbrida proposta, devido à impossibilidade de conexão dos *REDS* ao barramento total, em virtude da instabilidade dos controladores, se faz necessário a conexão de um barramento dedicado apenas as

cargas CC e a sistemas de armazenamento de energia (barramento CC1) e um barramento dedicado para a inserção das fontes de geração distribuída (barramento CC2). Os barramentos se diferem apenas em relação a referência do polo negativo e permanecem conectados dessa forma durante a condição de retificação. Durante a etapa de inversão, os polos negativos dos barramentos são unificados internamente na estrutura.

Ao contrário do conversor CC-CC utilizado na estrutura apresentada em [112], que atua como compensador série de tensão e é ativado somente quando a tensão do barramento CC atinge uma determinada amplitude em decorrência de afundamentos da tensão na rede CA, os conversores SEPICs sempre atuam na planta, regulando a tensão do barramento e reduzindo o DHTi das correntes de entrada da rede elétrica. Em [114],[115] a topologia poderia ser utilizada dentro do contexto de MR CC, uma vez que é possível substituir o retificador não controlado por chaves controladas e alterar o controle da planta. Porém, a quantidade de semicondutores dos conversores *BOOST* trifásico e Full- Bridge isolado é uma característica a ser levada em consideração sendo que a utilização dos conversores monofásicos SEPICs reduziria o número de semicondutores utilizados, bem como seus esforços de tensão, além disso a configuração cascadeada do conversor *BOOST* trifásico e conversores *full-bridge* isolados implica a utilização de mais um sistema de controle de tensão o que eleva quantidade de sensores, além de impactar no rendimento global da estrutura, atingindo 86,44%.

Em condições normais de operação a estrutura é composta pelos três conversores monofásicos SEPIC isolados que processam reduzida parcela de potência ativa (cerca de 30%), contribuindo na imposição das correntes de linha senoidais e regulando a tensão no barramento CC, o que torna a estrutura topológica proposta mais robusta, simples e confiável, visto que a maior parcela de potência ativa é processada pelo retificador não controlado de seis pulsos (RNC). Quando houver adição de novas fontes de energia no barramento CC, a potência ativa processada pelos SEPICs dependerá da variação de potência ativa gerada pelos *REDS*. Em condição de inversão, a estrutura anula a ação dos conversores SEPICs e opera como um inversor trifásico bidirecional (ITB) tradicional.

Portanto, de maneira geral, os objetivos a serem alcançados a partir da pesquisa proposta podem ser resumidas em:

- Implementar a estrutura trifásica composta por um retificador híbrido bidirecional capaz de mitigar o conteúdo harmônico da corrente CA de entrada, além de controlar a tensão do barramento CC de saída utilizando compensação série tanto em condição de retificação como diante da adição de outras fontes de energia. Ocorrendo uma eventual

transição do fluxo de potência a estrutura operara na condição de inversão e direciona o excedente de energia para a rede elétrica;

- Implementar uma estratégia de controle com capacidade de estabelecer com que estrutura retificadora híbrida trifásica bidirecional proposta drene correntes de linha de entrada senoidais em fase com as tensões trifásicas de alimentação, assegurando elevado fator de potência e reduzido conteúdo harmônico de corrente em conformidade com os limites impostos pelas normas internacionais. Além disso, o controle será capaz de determinar a regulação da tensão do barramento CC de saída conforme uma dada referência, seguindo a técnica de compensação série de tensão. Além disso a estratégia de controle adotada deverá assegurar uma resposta dinâmica em relação ao controle do barramento de saída durante as transições entre retificação e inversão e assegurar uma baixa distorção harmônica das correntes de entrada injetadas na rede elétrica. Destaca-se que esta referência de tensão pode ser ajustada para atender aos níveis de tensão das normas vigentes dentro das MR CC.

- Desenvolver um modelo matemático da estrutura que será utilizado como ferramenta para fornecer os parâmetros necessários para o projeto do compensador de tensão utilizado na estratégia de controle.

- Construir um protótipo trifásico compacto e eficiente que será utilizado para ensaios experimentais cujos resultados corroborarão a eficácia da estratégia de controle e o modelo matemático desenvolvido acerca da estrutura proposta.

2.6. Considerações Finais

O objetivo deste capítulo foi apresentar uma revisão bibliográfica dos principais estudos técnicos que envolvem conversores CA-CC, conversores CA-CC e retificadores híbridos, com potencial de aplicação em MR CC. O foco principal foi na capacidade de regular a tensão do barramento CC a partir de diferentes fontes de energia, incluindo a preocupação com a imposição de correntes de baixo conteúdo harmônico.

Foram mostradas algumas soluções de conversores e retificadores híbridos descritos na literatura técnica, assim como alguns retificadores híbridos trifásicos desenvolvidos pelo NUPEP que têm a capacidade de impor correntes de entrada senoidais e regular a tensão em barramentos de distribuição de energia em corrente contínua. Essas soluções foram usadas como base para a proposta apresentada nesta tese, que consiste na utilização de um RHT composto por um retificador trifásico não controlado/inversor

trifásico bidirecional (RNC/ITB) em paralelo com conversores monofásicos SEPICs isolados. Esses conversores são responsáveis pela imposição de correntes de linha de entrada senoidais e pela regulação de tensão no barramento CC. A associação em série dos capacitores de saída de RNC/ITB e SEPICs pode fornecer uma compensação de tensão eficaz no barramento CC em situações de oscilações de tensão causadas por problemas de microgeração. Essa estrutura proposta é altamente atraente para aplicações tanto em ambientes industriais quanto em sistemas de microgeração e distribuição descentralizada de energia em corrente contínua.

Capítulo 3 - Princípio de Funcionamento e Dimensionamento do Retificador Híbrido Trifásico Bidirecional Proposto

3.1. Considerações Iniciais

Para apresentar a estrutura retificadora e sua funcionalidade, este capítulo descreve o princípio de operação do Retificador Híbrido Trifásico Bidirecional proposto, com foco na redução do conteúdo harmônico das correntes de linha de entrada e na regulação da tensão no barramento CC por meio da técnica de compensação série de tensão. Além disso, são apresentados os cálculos e dimensionamentos que justificam a escolha dos componentes passivos e semicondutores no circuito de potência do RHTB. A figura 3.1 mostra a topologia de retificador híbrido desenvolvida.

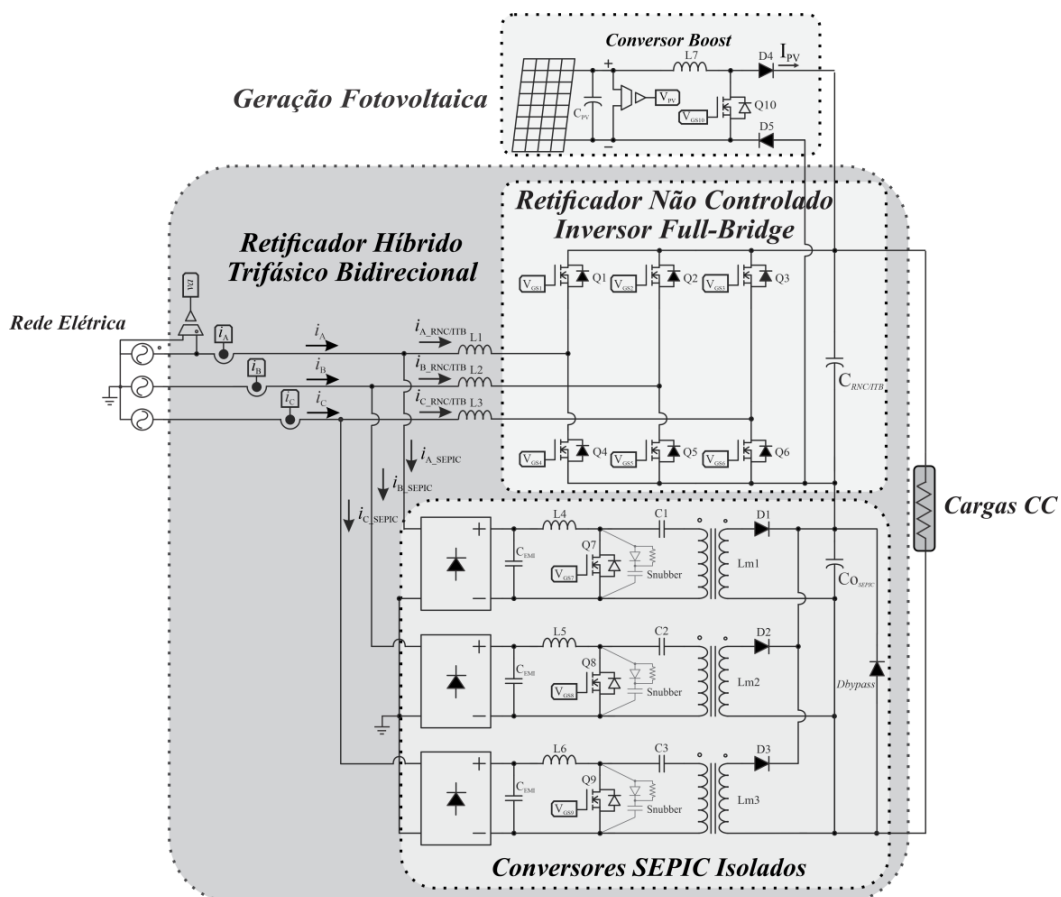


Figura 3.1 – Topologia proposta do RHTB

3.2. Princípio de Funcionamento

No primeiro parágrafo da seção é mencionado que o RHTB apresenta duas características operacionais, a imposição de correntes de linha de entrada senoidais e a compensação série de tensão no barramento CC. Em resumo, são dois modos de operação com duas características operacionais cada: (1) Modo retificação com imposição de correntes senoidais e compensação série de tensão e (2) Modo inversão com imposição de correntes senoidais e controle de tensão no barramento CC.

Nesta concepção, será detalhado, de forma separada, o princípio de funcionamento de cada característica do RHTB nas subseções que se seguem.

3.2.1. Imposição de Correntes de Linha de Entrada

Devido à sua característica de fonte de corrente na entrada, flexibilidade em relação ao seu ganho estático e possibilidade de isolamento galvânica para a exigência de conexão em serie na saída, os conversores SEPIC são uma excelente opção para imposição das

correntes de linha de entradas senoidais, assegurando alto fator de potência e reduzida DHTi.

Conforme demonstrado na figura 3.11, as correntes de linha da rede de alimentação CA (i_a , i_b e i_c) são o resultado da combinação das correntes do retificador não controlado de seis pulsos, que atua como um inversor trifásico bidirecional durante o modo de inversão ($i_{aRNC/ITB}$, $i_{bRNC/ITB}$ e $i_{cRNC/ITB}$), e as correntes impostas por cada conversor SEPIC monofásico (i_{a_SEPIC} , i_{b_SEPIC} e i_{c_SEPIC}). Nesse contexto, é possível concluir que as formas de onda das correntes de linha de entrada são influenciadas pelas correntes impostas pelos conversores SEPIC, as quais desempenham um papel crucial na melhoria da DHT (Distorção Harmônica Total) das correntes de linha extraídas da rede CA. Portanto, podemos afirmar que:

$$i_a(t) = i_{a_{RNC/ITB}}(t) + i_{a_SEPIC}(t) \quad (3.1)$$

$$i_b(t) = i_{b_{RNC/ITB}}(t) + i_{b_SEPIC}(t) \quad (3.2)$$

$$i_c(t) = i_{c_{RNC/ITB}}(t) + i_{c_SEPIC}(t) \quad (3.3)$$

Para demonstrar o princípio de funcionamento, adotou-se a fase A como exemplo, de acordo com a referência fornecida nas figuras 3.11. A corrente $i_{aRNC/ITB}$ corresponde à corrente convencional dos retificadores trifásicos não controlados de seis pulsos com indutores localizados no lado da alimentação CA. Por outro lado, a corrente i_{a_SEPIC} é a corrente imposta conforme a referência desejada.

Portanto, a combinação das correntes $i_{aRNC/ITB}$ e i_{a_SEPIC} assume a forma de uma onda senoidal (i_a), se assim for desejado, e seu espectro harmônico deve estar em conformidade com a norma internacional IEC 61000-3-2 [59].

Analisando as figuras 3.2 até 3.10, é possível observar que o retificador híbrido trifásico bidirecional segue nove etapas de operação para cada semiciclo da onda. As etapas descritas abaixo referem-se à composição da corrente de linha de entrada da fase A. É importante ressaltar que essas etapas são análogas à composição das correntes de linha de entrada das fases B e C.

Estágio 1 (0 a t1): A fase A do RNC/ITB fica inativa, pois a maior tensão instantânea de fase é v_c , o que resulta no bloqueio do diodo de corpo de Q1. Mesmo quando o valor instantâneo da tensão de linha v_{cb} diminui, a tensão no capacitor CRNC/ITB ($V_{out_RNC/ITB}$) continua sendo maior do que as tensões de linha de entrada v_{ab} e v_{ac} . Nessa situação em que o diodo de corpo de Q1 é bloqueado, a fase A do conversor SEPIC assume a responsabilidade total de fornecer potência à carga, e a corrente i_{a_SEPIC} aumenta de acordo com a referência senoidal definida pela estratégia de controle. Durante esse período, a corrente de linha de entrada da fase A é igual à corrente i_{a_SEPIC} , que é fornecida pela fase A do conversor SEPIC isolado.

Estágio 1

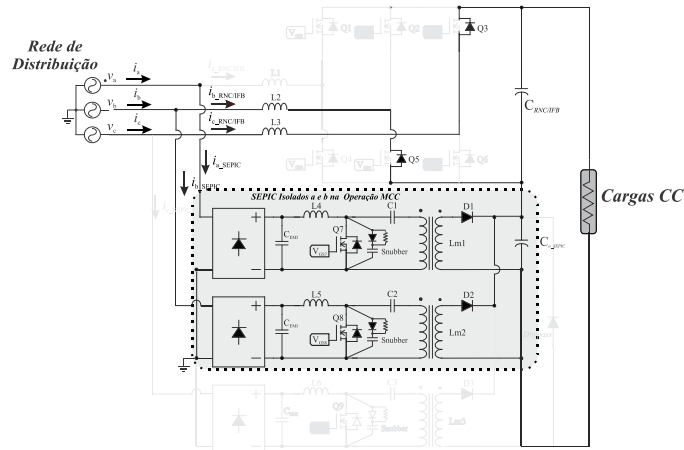


Figura 3.2 – Princípio de operação: Estágio 1

Estágio 2 (t1 a t2): Devido ao fenômeno de comutação, a transição de corrente entre um par de diodos no RNC/ITB não ocorre instantaneamente durante a mudança da atuação da nova tensão de linha, especialmente devido à presença dos indutores do lado CA. Como resultado, durante esse intervalo, ocorre a condução simultânea do diodo de corpo da chave Q1, que entra em condução devido à atuação da maior tensão de fase instantânea v_a , e do diodo de corpo Q3, que está sendo desligado, pois já operou durante a atuação da tensão de linha v_{cb} . O efeito de comutação se encerra no momento t2, quando a corrente de linha da fase C do RNC/ITB se anula devido ao bloqueio em Q3. A fase A do RNC/ITB passa a operar, contribuindo com a potência entregue à carga e reduzindo a parcela de contribuição de potência da corrente i_{a_SEPIC} ;

Estágio 2

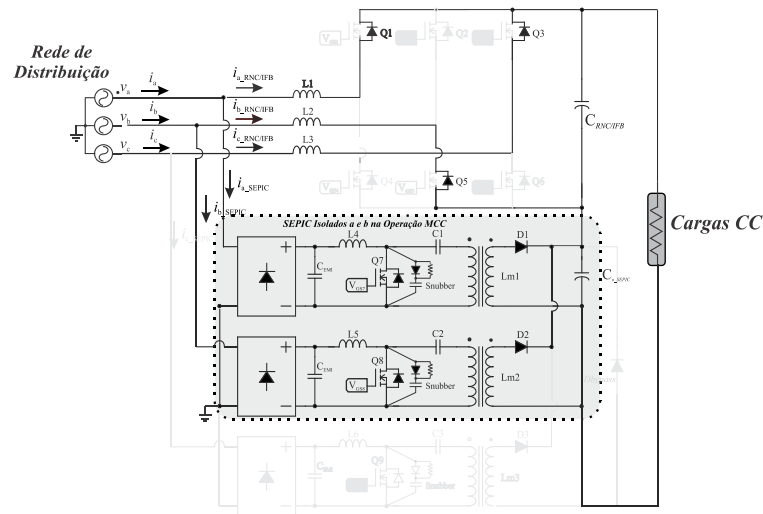


Figura 3.3 - Princípio de operação: Estágio 2

Estágio 3 (t_2 a t_3): A fase A do RNC/ITB aumenta gradualmente sua contribuição de potência entregue à carga, uma vez que a tensão de linha v_{ab} é maior que a tensão $V_{out_RNC/ITB}$ durante essa etapa. Conseqüentemente, a corrente $i_{aRNC/ITB}$ continua a crescer enquanto a corrente i_{a_SEPIC} diminui. Esse crescimento em $i_{aRNC/ITB}$ e a redução em i_{a_SEPIC} continuam até o momento em que a tensão de linha v_{ab} se torna menor que a tensão do capacitor $C_{RNC/ITB}$;

Estágio 3

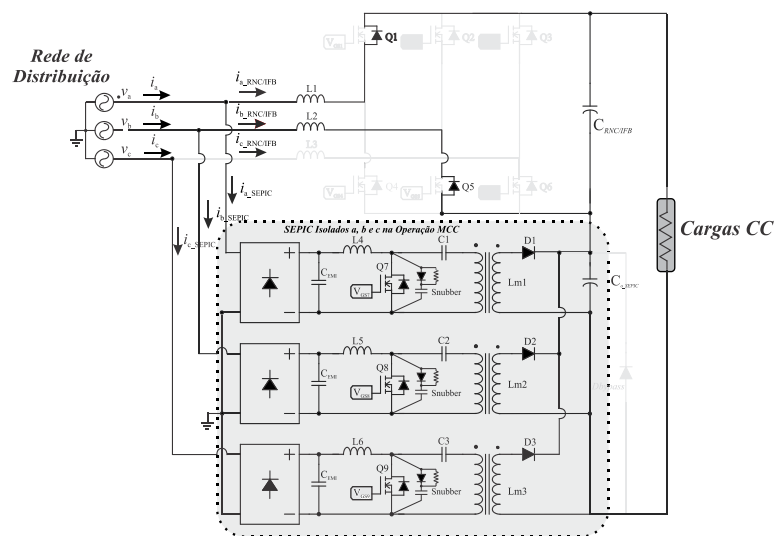


Figura 3.4 - Princípio de operação: Estágio 3

Estágio 4 (t_3 a t_4): O valor atual da tensão de linha v_{ab} diminui até atingir um valor inferior à tensão $V_{out_RNC/ITB}$, resultando em um decréscimo na corrente $i_{aRNC/ITB}$. Isso leva o controle a assegurar o retorno do aumento da corrente i_{a_SEPIC} , buscando alcançar uma corrente de linha de entrada senoidal na fase A;

Estágio 4

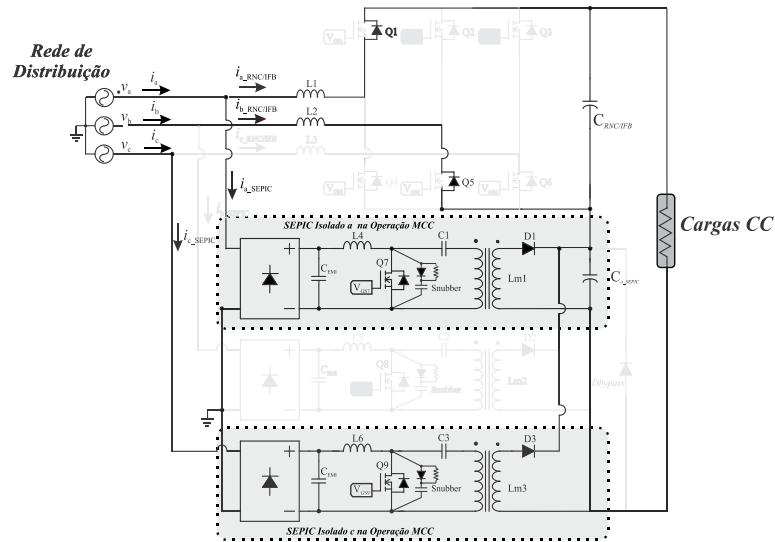


Figura 3.5 - Princípio de operação: Estágio 4

Estágio 5 (t_4 a t_5): A comutação ocorre novamente, levando à condução simultânea dos diodos de corpo das chaves Q5 e Q6 devido ao início da atuação da tensão de linha v_{ac} . Durante esse intervalo, o aumento negativo da corrente na fase C do RNC/ITB resulta em uma diminuição da corrente $i_{aRNC/ITB}$. À medida que $i_{aRNC/ITB}$ diminui, a corrente i_{a_SEPIC} , por sua vez, aumenta seguindo a referência senoidal, alcançando seu valor máximo no momento t_5 ;

Estágio 5

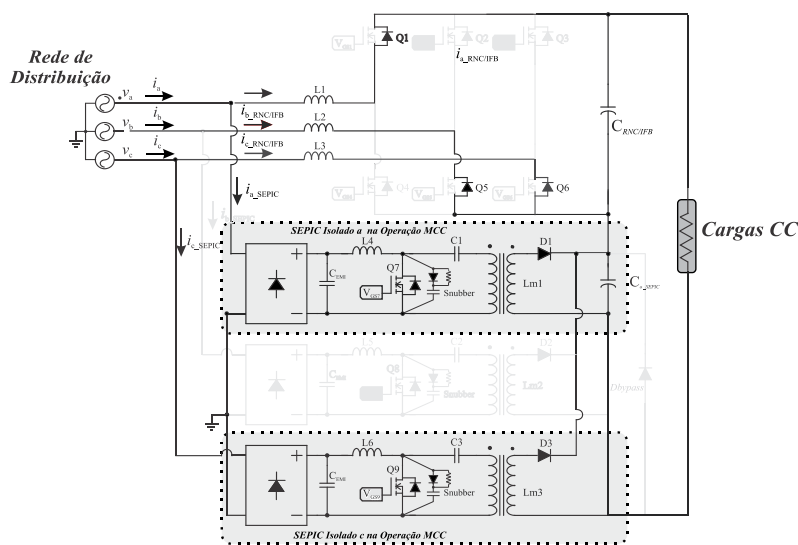


Figura 3.6 - Princípio de operação: Estágio 5

Estágio 6 (t_5 a t_6): Quando a tensão de linha v_{ac} se torna superior à tensão no barramento CC, a fase A do RNC/ITB aumenta sua participação na entrega de potência à carga, enquanto a contribuição da fase A de i_{a_SEPIC} diminui drasticamente até se tornar nula;

Estágio 6

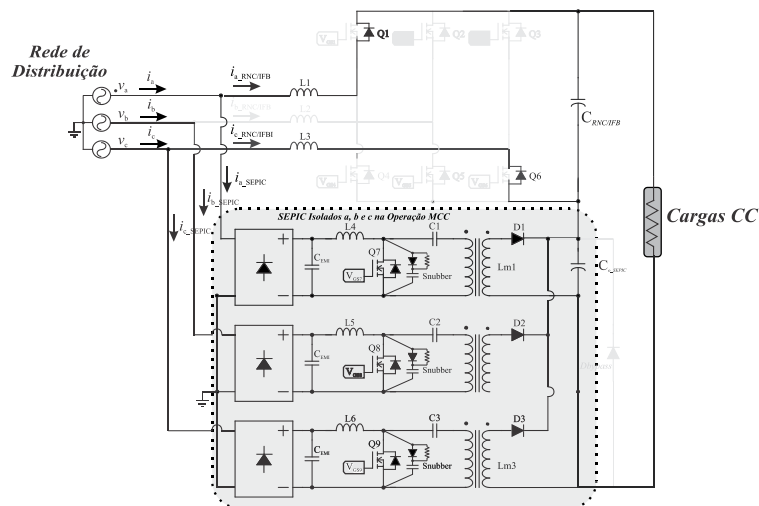


Figura 3.7 - Princípio de operação: Estágio 6

Estágio 7 (t_6 a t_7): Nesse estágio específico, a corrente $i_{aRNC/ITB}$ excede a referência senoidal de corrente. Devido à natureza unidirecional do conversor SEPIC, a corrente i_{a_SEPIC} permanece nula ao longo de todo esse período. Durante essa fase, o controle não

consegue impor a forma de onda senoidal desejada, resultando na proeminência da contribuição do retificador não controlado para atender à demanda de potência da carga;

Estágio 7

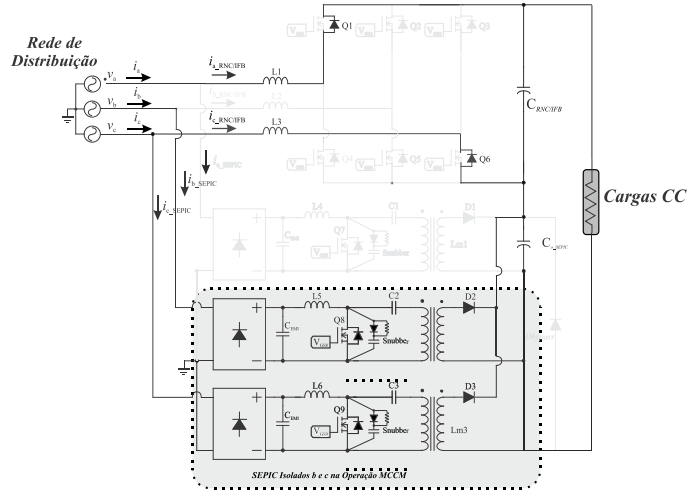


Figura 3.8 Princípio de operação: Estágio 7

Estágio 8 (t_7 a t_8): A comutação acontece mais uma vez, resultando na condução simultânea dos diodos de corpo das chaves Q1 e Q2 devido à atuação da tensão de linha V_{bc} . Durante todo esse período, a corrente ia_{SEPIC} permanece nula. O aumento negativo da corrente na fase B do RNC/ITB leva ao declínio da corrente $ia_{RNC/ITB}$;

Estágio 8

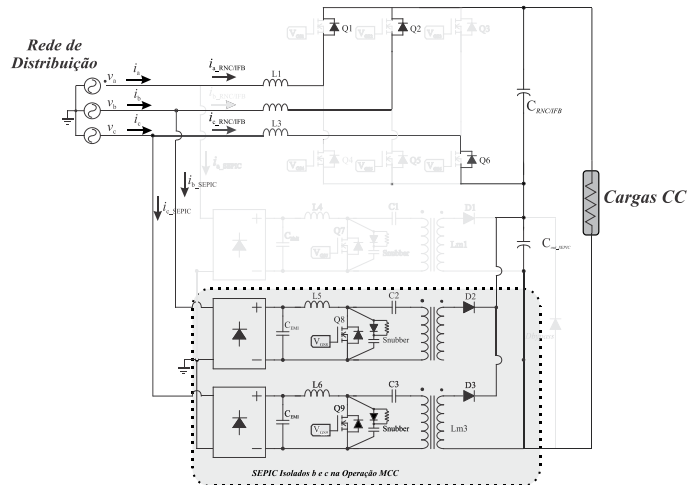


Figura 3.9 Princípio de operação: Estágio 8

Estágio 9 (t_8 a π): Nessa etapa específica, a tensão $V_{out_RNC/ITB}$ excede as tensões de linha V_{ab} e V_{ac} , resultando na inoperância da fase A do RNC/ITB devido ao bloqueio do

diodo de corpo de Q1. Nesse momento, toda a potência fornecida à carga é assumida pela corrente i_{a_SEPIC} ;

Estágio 9

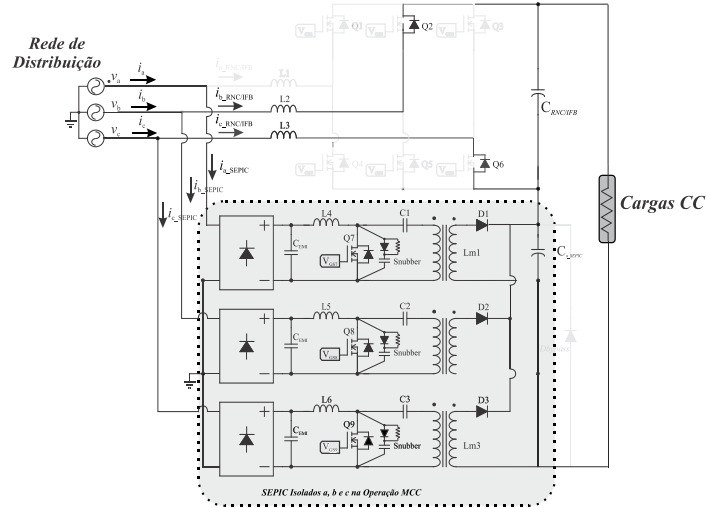


Figura 3.10 Princípio de operação: Estágio 9

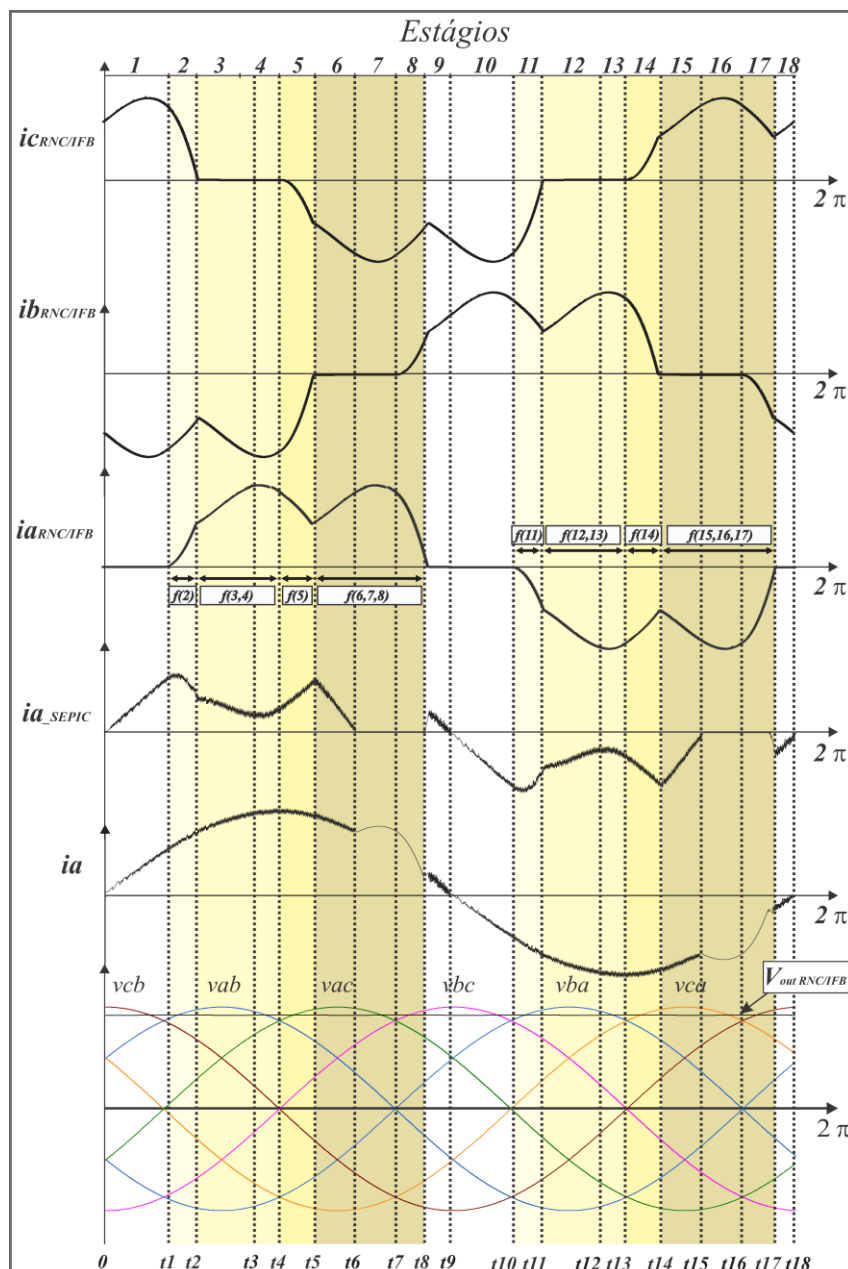


Figura 3.11 – Composição das formas de onda teóricas das correntes $i_{a_RNC/ITB}$, i_{a_SEPIC} , i_a , i_b e i_c e das tensões de linha.

Conhecendo o valor de pico da tensão da linha até o neutro ($V_p = 180V$), a tensão de saída do RNC/ITB ($V_{out_RNC/ITB}$) é dada por (3.4). É possível analisar os 18 estágios de operação do RHTB pela lei de Kirchoff de tensões e correntes, como visto na figura 3.2, e, em seguida, definir as respectivas equações de correntes do RNC/ITB e SEPIC no domínio do tempo, dadas por (3.5) a (3.7). Informações complementares são fornecidas na Tabela I.

Portanto, é possível portanto, determinar o compartilhamento de energia entre os conversores, conforme explicado no apêndice B.

$$V_{out_RNC/ITB} = \frac{6}{2\pi} \int_{\frac{\pi}{3}}^{\frac{2\pi}{3}} \sqrt{6} \cdot v_f \cdot \sin(\omega t) d\omega t = \frac{3 \cdot \sqrt{6} \cdot v_f}{\pi} = 2.339 \cdot v_f \quad (3.4)$$

$$i_{aRNC/ITB(rms)} = \frac{1}{2\pi} \cdot \left[\begin{aligned} &+ \int_{t1}^{t2} f_{RNC/ITB} (2)^2 + \int_{t2}^{t4} f_{RNC/ITB} (3,4)^2 + \\ &+ \int_{t4}^{t5} f_{RNC/ITB} (5)^2 + \int_{t5}^{t6} f_{RNC/ITB} (6)^2 + \\ &+ \int_{t6}^{t8} f_{RNC/ITB} (7,8)^2 + \int_{t10}^{t11} f_{RNC/ITB} (11)^2 + \\ &\int_{t11}^{t13} f_{RNC/ITB} (12,13)^2 + + \int_{t13}^{t14} f_{RNC/ITB} (14)^2 \\ &+ \int_{t14}^{t16} f_{RNC/ITB} (15,16)^2 + \int_{t16}^{t17} f_{RNC/ITB} (17)^2 \end{aligned} \right] \quad (3.5)$$

$$i_{a_SEPIC(rms)} = \frac{1}{2\pi} \cdot \left[\begin{aligned} &\int_0^{t1} f_{SEPIC} (1)^2 + \int_{t1}^{t2} f_{SEPIC} (2)^2 + \int_{t2}^{t4} f_{SEPIC} (3,4)^2 + \\ &+ \int_{t4}^{t5} f_{SEPIC} (5)^2 + \int_{t5}^{t6} f_{SEPIC} (6)^2 + \int_{t8}^{t10} f_{SEPIC} (9,10)^2 + \\ &+ \int_{t10}^{t11} f_{SEPIC} (11)^2 + \int_{t11}^{t13} f_{SEPIC} (12,13)^2 + \int_{t13}^{t14} f_{SEPIC} (14) + \\ &+ \int_{t14}^{t17} f_{SEPIC} (15)^2 + \int_{t17}^{t18} f_{SEPIC} (18)^2 \end{aligned} \right] \quad (3.6)$$

$$i_{a(rms)} = \frac{1}{2\pi} \cdot \left[\begin{aligned} &\int_0^{t6} \left(\frac{2 \cdot P_{out}}{3 \cdot V_p} \cdot \sin(\omega \cdot t) \right)^2 + \int_{t1}^{t2} f_{RNC/IFB} (6,7,8)^2 + \\ &+ \int_{t8}^{t15} \left(\frac{2 \cdot P_{out}}{3 \cdot V_p} \cdot \sin(\omega \cdot t) \right)^2 + \int_{t4}^{t5} f_{RNC/IFB} (15,16,17)^2 \\ &+ \int_{t17}^{t18} \left(\frac{2 \cdot P_{out}}{3 \cdot V_p} \cdot \sin(\omega \cdot t) \right)^2 \end{aligned} \right] \quad (3.7)$$

3.2.2. Compensação série de tensão no barramento CC e dinâmica do processamento de potência da estrutura

A compensação série de tensão se dá através da inserção do conversor trifásico bidirecional com capacitor de saída $C_{RNC/ITB}$ ligado em série com o capacitor de saída C_o dos conversores SEPIC isolados, de modo que, a soma das tensões em ambos os capacitores ($V_{out_RNC/ITB}$ somado a V_{out_SEPIC}) constitui a tensão no barramento CC, que por sua vez, é regulada em 400 V.

Em virtude da ligação em serie, e considerando o conversor trifásico bidirecional operando como um retificador não controlado durante a retificação, os conversores SEPIC isolados participam com uma porcentagem reduzida no nível de tensão, o que contribui significativamente na redução dos estresses de tensão nos semicondutores.

Nesse sentido, para os níveis de tensão definidos, a tensão ideal de bloqueio das chaves Q7, Q8 e Q9 e dos diodos de saída dos conversores SEPICs levam em consideração a tensão máxima após a ponte retificadora e a tensão regulada na saída do conversor referida ao primário expressa por (3.8) e (3.9) [22].

$$\begin{cases} V_{Q7max} = V_{a_peak} + V_{O_{SEPIC}} \cdot n \\ V_{Q8max} = V_{b_peak} + V_{O_{SEPIC}} \cdot n \\ V_{Q9max} = V_{c_peak} + V_{O_{SEPIC}} \cdot n \end{cases} \quad (3.8)$$

$$\begin{cases} V_{D1max} = V_{O_{SEPIC}} + \frac{V_{a_peak}}{n} \\ V_{D2max} = V_{O_{SEPIC}} + \frac{V_{b_peak}}{n} \\ V_{D3max} = V_{O_{SEPIC}} + \frac{V_{c_peak}}{n} \end{cases} \quad (3.9)$$

Ainda na etapa de retificação, quando as fontes alternativas de energia fornecem um nível de potência abaixo do nível requerido pela carga, a potência do retificador não controlado sofre um decréscimo e a proporção do processamento de potência entre o retificador não controlado $P_{out_RNC/ITB}$ e os conversores SEPIC P_{out_SEPIC} é reduzida para suprir uma parte da potência requerida pela carga.

Na etapa em que os *REDs* fornecem uma energia menor que a consumida pela carga, os pulsos de ativação do Gate Driver do ITB são desativados para operar como um RNC.

Com isso, na condição de retificação, as equações. (3.10) a (3.13) demonstra a divisão do processamento de potência entre os conversores, onde *I_{out}* é a corrente de saída da estrutura.

$$P_{out} = V_{out} \cdot I_{out} \quad (3.10)$$

$$I_{out} = I_{out_RNC/IFB} = 3 \cdot I_{out_SEPIC} \quad (3.11)$$

Onde:

$$V_{out} = V_{out_RNC/IFB} + V_{out_SEPIC} \quad (3.12)$$

$$P_{out} = (V_{out_RNC/IFB} + V_{out_SEPIC}) \cdot I_{out} \quad (3.13)$$

Sendo que:

$$I_{out_RNC/ITB(avg)} = \frac{2}{\pi} \left[\int_{t_2}^{t_4} f_{RNC/ITB} (3,4) + \int_{t_4}^{t_5} f_{RNC/ITB} (5) \right] \quad (3.14)$$

Considerando:

$$P_{out_RNC/ITB} [\%] = \frac{2.399 \cdot \nu f \cdot I_{out_RNC/ITB(avg)}}{(V_{out_RNC/ITB} + V_{out_SEPIC}) \cdot I_{out_RNC/ITB(avg)}} \quad (3.15)$$

Assim, a corrente média de entrada de cada conversor SEPIC é dada Pelas equações (3.16) e (3.17), em que *n* é a relação de transformação dos conversores SEPIC e GMCC, o ganho no modo de condução continua:

$$i_{a_SEPIC(avg)} = \frac{2}{\pi} \left[\int_0^{t1} f_{SEPIC}(1) + \int_{t1}^{t2} f_{SEPIC}(2) + \int_{t2}^{t4} f_{SEPIC}(3,4) + \int_{t4}^{t5} f_{SEPIC}(5) + \int_{t5}^{t6} f_{SEPIC}(6) + \int_{t6}^{t8} f_{SEPIC}(7,8) + \int_{t8}^{t9} f_{SEPIC}(9) \right] \quad (3.16)$$

$$i_{a_SEPIC(avg)} = G_{MCC} \cdot \frac{I_{out_SEPIC(avg)}}{n} \quad (3.17)$$

Em conclusão, a contribuição de potência de cada conversor SEPIC é dada por (3.18) e (3.19). Portanto, a potência aparente de cada conversor é dada por (3.20), (3.21) e (3.22).

$$P_{out_SEPIC} = n \cdot \frac{1}{G_{MCC}} \cdot (V_{out} - V_{out_RNC/ITB}) \cdot i_{a_SEPIC(avg)} \quad (3.18)$$

$$P_{out_SEPIC} [\%] = \frac{n \cdot \frac{1}{G_{MCC}} \cdot V_{out_SEPIC} \cdot i_{a_SEPIC(avg)}}{(V_{out_RNC/ITB} + V_{out_SEPIC}) \cdot 3 \cdot I_{out_SEPIC(avg)}} \quad (3.19)$$

$$S_{RNC/ITB} = \sqrt{3} \cdot v_{line} \cdot i_{a_RNC/ITB(rms)} \quad (3.20)$$

$$S_{SEPIC(rms)} = \sqrt{3} \cdot v_{line} \cdot i_{a_SEPIC(rms)} \quad (3.21)$$

$$S_{RHTB(rms)} = \sqrt{3} \cdot v_{line} \cdot i_{a(rms)} \quad (3.22)$$

Durante a operação de inversão, as fontes conectadas no barramento CC suprem a carga e deslocam o excedente da energia para a rede elétrica. A tensão dos conversores SEPIC isolados V_{out_SEPIC} decai a zero e o conversor trifásico bidirecional começa a operar como um inversor, sendo responsável por toda a regulação da tensão no barramento CC, fornecendo uma tensão média fixa de 400 V e imposição das correntes de entrada.

A Fig. 3.3 apresenta as composições das correntes de linha, tensão de saída e processamento de potência do RHTB sob operação em regime permanente para diferentes tipos de situações dentro do contexto das MR CC.

Para a operação em retificação sem a adição de potência de outras fontes alternativas, o retificador não controlado fornece uma tensão média fixa através do capacitor $C_{RNC/ITB}$ em torno de 297 V (tensão definida pelo valor médio das tensões de

linha de entrada retificadas em seis pulsos e pode variar dependendo das perdas intrínsecas nos indutores e semicondutores), restando ao conversores SEPIC isolados fornecerem uma tensão média através do capacitor $C_{RNC/ITB}$ de aproximadamente 103 V, garantindo desta forma, uma tensão média fixa de 400 V no barramento CC em virtude dessa maior participação, é esperado um processamento de potência do retificador não controlado em torno de 70% e uma leve distorção nas correntes de entradas causado pela unidirecionalidade dos conversores SEPIC.

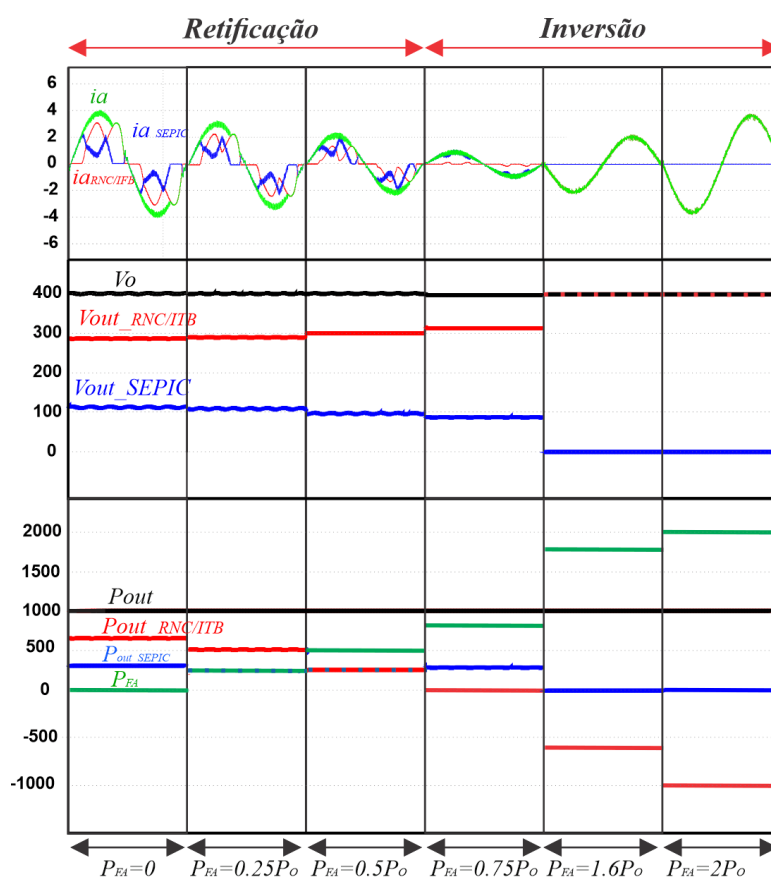


Figura 3.12 – Princípio de funcionamento: Composição de corrente; Composição de tensão; Processamento de potência.

Na condição de operação em retificação com a adição de outras fontes de micro geração, durante essas etapas, é esperado que o retificador não controlado reduza seu nível de processamento e os conversores SEPIC sejam mais participativos, com isso tem-se uma melhoria em relação a taxa de distorção harmônica total da estrutura durante a retificação. Em virtude dessa redução do processamento, é observado um leve aumento da tensão de saída do retificador não controlado e consequentemente, uma redução da

tensão dos conversores SEPIC a fim de garantir que a tensão média de 400 V permaneça fixa no barramento CC.

Durante a *operação em inversão*, as fontes alternativas injetam um nível de potência superior ao da carga e deslocam o excedente de energia para a rede através da participação ativa do inversor trifásico bidirecional. Nesta etapa os conversores SEPIC não participam do processamento.

Vale destacar que, assim como o conversor trifásico bidirecional totalmente controlado com indutores do lado CA foi escolhido por que é a topologia de conversor mais difundida no mundo em aplicações envolvendo geração distribuída [19]-[33], além de oferecer boa resposta em relação ao controle da tensão do barramento e controle da distorção harmônica das correntes injetadas na rede, os conversores SEPIC por sua vez, foram adotados para a realização da compensação série de tensão pelo fato de ser um conversor CC-CC bastante utilizado em aplicações que exigem isolamento, reduzido número de semicondutores, ser um bom pré-regulador do fator de potência e ter boa flexibilidade operativa [117]-[120].

3.3. Projeto e Dimensionamento do Retificador Não Controlado / Inversor Trifásico bidirecional

O dimensionamento dos componentes indutivos do RNC/ITB é baseado na análise efetuada na figura 3.4 e tem como critério a atenuação dos harmônicos para funcionamento em ambos os modos, considerando os níveis de ondulação da corrente de entrada, a frequência de comutação utilizada e a potência nominal de saída da estrutura de potência [121].

Desta forma, as especificações e considerações de projeto do RNC/ITB são apresentadas nas tabelas 3.1 e 3.2. O protótipo foi inicialmente configurado para operar com uma potência de 1000W como apresentado nos resultados do capítulo 6.

No entanto, como a estrutura foi sobre dimensionada para suportar o dobro dessa potência, onde foram obtidos resultado de DHT_i , fp e eficiência global da estrutura s até 2kW durante o período de retificação também apresentados no capítulo 6.

Tabela 3.1 – Especificações de projeto do RNC/ITB

Retificador Não Controlado / Inversor Full Bridge		
Valor das tensões de pico	V_p	180V
Tensão média de saída	$V_{out_RNC/ITB}$	280V
Frequência da rede	f_r	60Hz
Período para frequência da rede	T_s	16,667ms
Frequência angular da rede	ω	377 rads/s

Tabela 3.2 – Considerações de projeto do RNC/ITB

Retificador Não Controlado / Inversor Full Bridge		
Ondulação de tensão no capacitor de saída	ΔV_{out}	10,58V (3,8% de $V_{out_RNC/ITB}$)
Valor máximo da tensão de saída	$V_{out(max)}$	285,6V
Valor mínimo da tensão de saída	$V_{out(min)}$	275,02V
Potência média processada	$P_{out_RNC/ITB}$	1400W (70% de P_{out})
Corrente média de carga fornecida	I_{out}	5A

Como observado Figura 3.1 durante o modo de retificação, os níveis de DHTi são mais elevados devido à distorção de corrente ocorrida durante os estágios 7, 8, 16 e 17. Verifica-se também que com indutâncias mais elevadas, a ondulação da corrente diminui, reduzindo o DHTi até um limite máximo de cerca de 9,65%. Durante o modo de regeneração, o RNC/ITB é responsável por impor as correntes sinusoidais, tornando o aumento da indutância obrigatório para uma redução acentuada do DHTi.

Como observado na figura 3.4(a), utilizando o software *Psim*, a região entre 9,5mH e 11mH é a que proporciona o menor DHTi considerando a operação em ambos os modos. Na figura 3.4(b) e figura 3.4(c) é apresentada a análise do espectro de frequência

comparada com dois padrões principais para os modos de operação retificação e regeneração. Neste cenário, foi adotado o valor de 10mH.

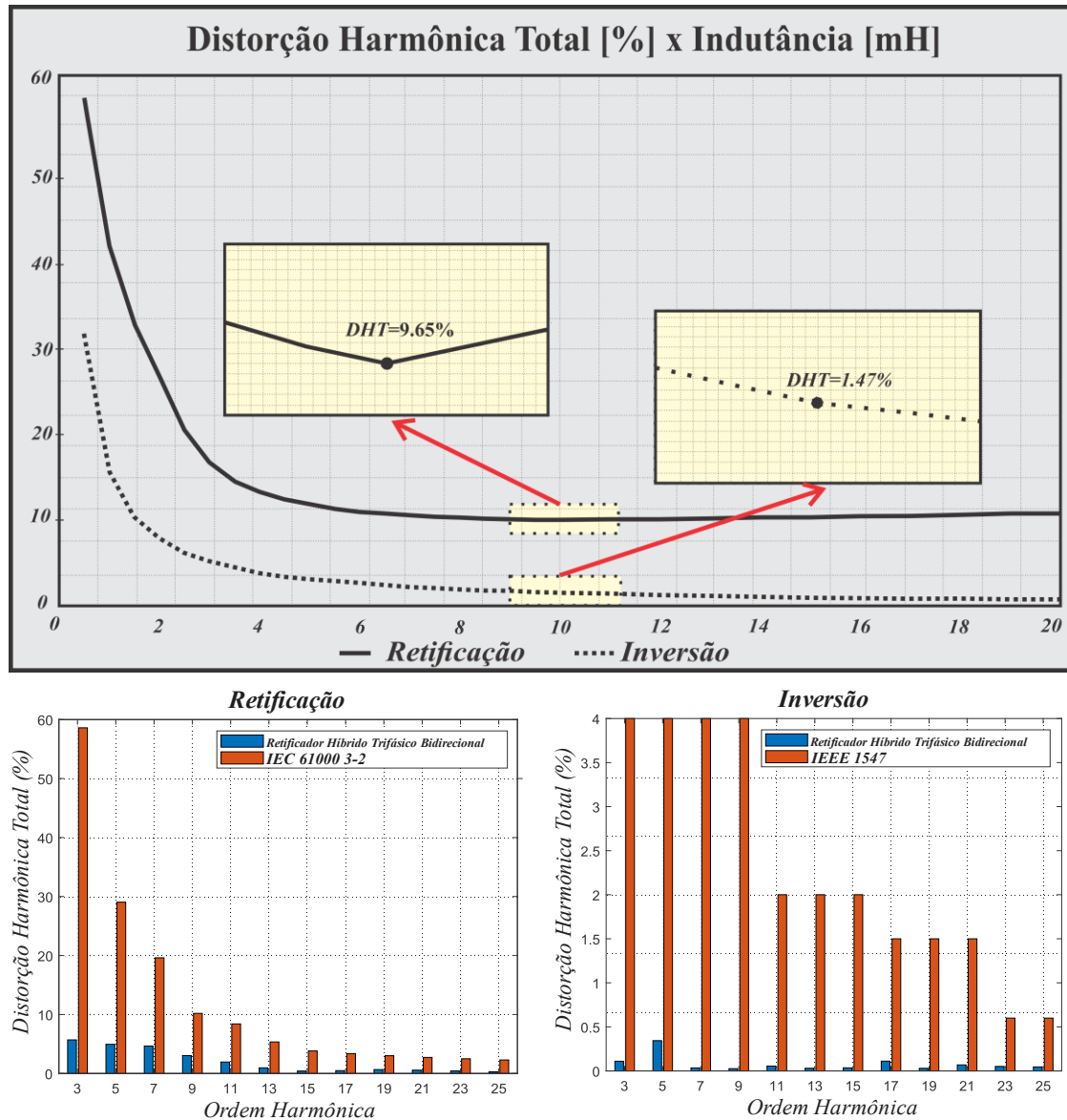


Figura 3.13 – (a) curvas de DHT x Indutância para os modos de retificação e inversão (b) Espectro harmônico da corrente de entrada comparado com os limites da IEC61000-3-2 os (c) Espectro harmônico da corrente de entrada comparado com os limites da IEEE 1547.

A equação do filtro capacitivo é obtida em [121] e é dada por (3.23).

$$C_{RNC/IFB} = \frac{P_{out}}{6 \cdot f_{grid} \cdot (V_{out_max}^2 - V_{out_min}^2)} \quad (3.23)$$

$$C_{RNC/ITB} = \frac{1400}{6 \cdot 60 \cdot (285,66^2 - 275,02^2)} = 655 \mu F$$

3.4. Projeto e Dimensionamento dos Conversores Chaveados

Para o cálculo correto dos componentes passivos dos conversores SEPIC isolados, o valor médio das tensões e correntes de entrada de entrada e das correntes deve ser calculado primeiro. Neste capítulo é apresentado o dimensionamento do conversor SEPIC conectado na fase A. A figura 3.13, ilustra o conversor SEPIC dessa fase, sendo que os demais possuem o mesmo dimensionamento.

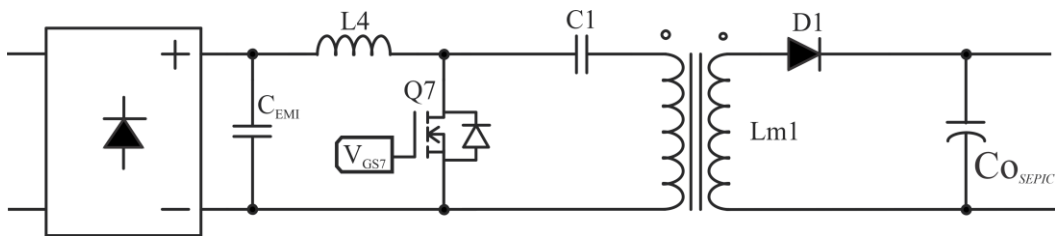


Figura 3.14 – Circuito do conversor SEPIC isolado.

Como visto na figura 3.6, durante os estágios 7 e 8, o conversor SEPIC está fora de operação, fazendo com que a chave Q7 seja desativada. Devido a essa característica, a tensão do capacitor de entrada do SEPIC assume um valor maior do que a tensão de entrada. Portanto, o valor médio da tensão de entrada pode ser calculado por (3.24)

$$va_{_SEPIC(avg)} = \frac{1}{(t9 - 0)} \cdot \left[\int_0^{t6} Vp \cdot \sin(\omega \cdot t) dt + \int_{t6}^{t8} Vp \cdot \sin(\omega \cdot t6) \cdot dt + \int_{t8}^{t9} Vp \cdot \sin(\omega \cdot t) dt \right] \quad (3.24)$$

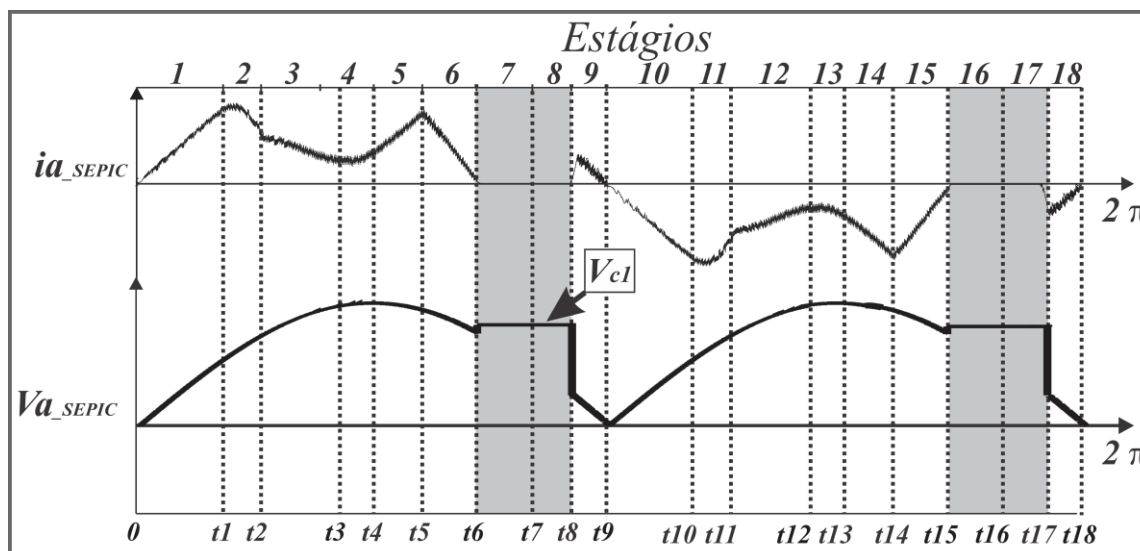


Figura 3.15 – Detalhe da tensão de entrada e da forma de onda da corrente do conversor SEPIC.

As especificações e considerações de projeto dos conversores chaveados durante o modo de retificação são apresentadas nas tabelas 3.3 e 3.4.

Tabela 3.3 – Especificações de projeto dos conversores SEPIC isolados

Conversores SEPICs isolados		
Parâmetros	Símbolo	Valor
Valor de pico das tensões v_a , v_b e v_c	V_p	180V
Tensão média de saída	V_{out}	150V
Frequência de chaveamento	f_{sch}	50kHz
Período de chaveamento	T_s	20us
Relação de transformação L_{m1}	n	0,5
Potência de cada conversor SEPIC	$P_{o_{SEPIC}}$	200W

Tabela 3.4 – Considerações de projeto dos conversores SEPIC isolados

Conversores SEPICs isolados		
Parâmetros	Símbolo	Valor
Ondulação de tensão no capacitor de entrada	$C1, C2 \text{ e } C3$	8,53V
Ondulação de tensão no capacitor de Saída	C_{O_SEPIC}	0,1V
Potência média processada por cada conversor SEPIC	P_{out_SEPIC}	300W (30%) P_{out}
Corrente média de carga fornecida pelos conversores SEPIC	I_{out_3SEPIC}	5A
Corrente média de carga fornecida por cada conversor SEPIC	I_{out_SEPIC}	1,66A
Ondulação das correntes dos indutores de entrada ($L4, L5 \text{ e } L6$)	$\Delta i_{l4}, \Delta i_{l5} \text{ e } \Delta i_{l6}$	0,182A
Ondulação das correntes dos indutores acoplados ($Lm1, Lm2 \text{ e } Lm3$)	$\Delta i_{lm1}, \Delta i_{lm2} \text{ e } \Delta i_{lm3}$	1,72A

Para o cálculo da razão cíclica, é necessário determinar o valor da tensão média da entrada dos conversores SEPIC, sendo a tensão de fase senoidal retificada pela equação 3.24:

$$va_{_SEPIC(avg)} = \frac{1}{16,666 \cdot 10^{-3} / 2} \cdot \left[\begin{array}{l} \int_0^{6,08 \cdot 10^{-3}} 180 \cdot \sin(377 \cdot t) dt + \\ + \int_{6,08 \cdot 10^{-3}}^{7,61 \cdot 10^{-3}} 180 \cdot 0,751 \cdot dt + \\ + \int_{7,61 \cdot 10^{-3}}^{16,666 \cdot 10^{-3} / 2} 180 \cdot \sin(377 \cdot t) dt \end{array} \right] = 121,96V$$

Calculando o valor médio da tensão de entrada dos conversores SEPIC, a equação de ganho estático do conversor é dada por (3.25) [122]:

$$\frac{V_{out_SEPIC}}{|va_{_SEPIC(avg)}|} = \frac{D}{1-D} \cdot n \quad (3.25)$$

$$D = \frac{Vo \cdot n}{|va_{_SEPIC(avg)}| + Vo \cdot n} = \frac{150 \cdot 0,5}{121,96 + 150 \cdot 0,5} = 0,381$$

A corrente média no indutor de entrada é determinada pela Expressão (3.26), considerando um rendimento estimado de 90%:

$$I_{L4} = \frac{Po}{rend \cdot |va_{_SEPIC(avg)}|} = \frac{200}{0,9 \cdot 121,96} = 1,822 A \quad (3.26)$$

Para garantir valores reduzidos de correntes de alta frequência circulando pelos enrolamentos do autotransformador foi definida uma ondulação da corrente na entrada de 10% do valor médio:

$$\Delta I_{L4} = 0,1 \cdot I_{L4} = 0,1 \cdot 1,822 = 0,182 A \quad (3.27)$$

Como a ondulação de corrente é relativamente baixa, o valor eficaz é praticamente o mesmo valor médio. O valor da corrente de pico, entretanto é maior.

$$I_{L4_máx} = I_{L4} + \frac{\Delta I_{L4}}{2} = 1,822 + 0,182 = 2 A \quad (3.28)$$

O indutor de entrada é projetado considerando a ondulação máxima de corrente de entrada permitida por ele em um ciclo de chaveamento. Devido ao fato de a comutação ser por histerese, sua frequência de comutação é variável. Portanto, considerando uma frequência de amostragem de 100kHz, supõe-se que a frequência máxima de comutação seja de 50kHz.

De acordo com as equações (3.29) e (3.31) [40], os indutores de entrada são determinados pelas variações máximas da corrente de entrada em um período de comutação, representadas como $\Delta i_{L4,5,6}$ e $\Delta i_{Lm1,2,3}$.

$$L_4 = \frac{|v_{a_SEPIC(avg)}| \cdot DT}{\Delta i_{L4,5,6}} \quad (3.29)$$

$$L_4 = \frac{|v_{a_SEPIC(avg)}| \cdot D}{\Delta I_{L4} \cdot f_s} = \frac{121,96.0,381}{0,182.50000} = 5,106mH$$

A corrente média no indutor L_{m1} é determinada pela Expressão (3.30):

$$I_{L_{m1}} = I_{Out} = \frac{P_{Out}}{V_{Out}} \quad (3.30)$$

$$I_{L_{m1}} = I_O = \frac{P_O}{V_O} = \frac{200}{150} = 1,33A$$

Para o cálculo da indutância de saída, é necessário calcularmos o valor da indutância equivalente do conversor SEPIC, utilizando a Expressão (12):

$$L_{m1} = \frac{|V_{out_SEPIC}| \cdot (1-D)}{\Delta I_{L_{m1}} \cdot f_s} = \frac{150 \cdot (1-0,381)}{1,72.50000} = 1,08mH \quad (3.31)$$

Os valores dos capacitores de entrada devem ser escolhidos para reproduzir a tensão de entrada retificada; portanto, os ajustes devem atender aos critérios de baixa frequência sem comprometer a operação de alta frequência. A equação para a determinação dos capacitores de entrada e de saída são representadas por (3.32) e (3.33):

$$C_{1,2,3} = \frac{|va_{SEPIC(avg)}| \cdot D^2 \cdot T \cdot P_{out_SEPIC}}{V_{out}^2 \cdot \Delta v_{C_{1,2,3}} \cdot (1-D)} \quad (3.32)$$

$$C_{1,2,3} = \frac{|121,96| \cdot 0,381^2 \cdot 20 \cdot 10^{-6} \cdot 200}{150^2 \cdot 7,5 \cdot (1-0,38)} = 595,6nF$$

$$C_{out_SEPIC} = \frac{|va_{SEPIC(avg)}| \cdot D^2 \cdot T \cdot P_{out_SEPIC}}{V_{out}^2 \cdot \Delta V_{out} \cdot (1-D)} \quad (3.33)$$

$$C_{out_SEPIC} = \frac{|121,96| \cdot 0,381^2 \cdot 20 \cdot 10^{-6} \cdot 200}{150^2 \cdot 0,1 \cdot (1-0,381)} = 71,5\mu F$$

3.5. Resumo dos componentes passivos e dos semicondutores do RHTB

O resumo das especificações de projeto do RHTB é apresentado na Tabela 3.5. Os valores das correntes nos semicondutores foram obtidos através dos resultados de simulação computacional, considerando a pior condição em que a tensão do barramento do RNC/ITB decai em torno de 250V e os conversores SEPIC consequentemente elevam o nível de tensão de saída para 150V para compensar essa queda de tensão provocada pelo aumento do nível de potência e manter a tensão do barramento em 400V.

Tabela 3.5 – Resumo das especificações práticas do RHTB

Conversores SEPICs isolados		
Parâmetros	Símbolo	Valor
Indutância de Entrada RNC/ITB	<i>L1, L2 e L3</i>	10mH
Capacitor de Saída RNC/ITB	<i>C_{RNC/ITB}</i>	500 μF
Indutância de entrada SEPIC	<i>L4, L5 e L6</i>	5mH
Indutância de Saída SEPIC (Indutância magnetizante)	<i>Lm1, Lm2 e Lm3</i>	1mH

Capacitor de entrada SEPIC	$C1, C2 \text{ e } C3$	470nF
capacitor de Saída SEPIC	C_{o_SEPIC}	100 μ F
Chaves Q1, Q2, Q3, Q4, Q5, e Q6	<i>Tensão de Pico</i>	400V
	<i>Corrente de Pico</i>	8,65A
	<i>Corrente eficaz</i>	2,50A
Chaves Q7, Q8, Q9	<i>Tensão de Pico</i>	255V
	<i>Corrente de Pico</i>	13,07A
	<i>Corrente eficaz</i>	4,13A
Diodos D1 D2 e D3	<i>Tensão de Pico</i>	510V
	<i>Corrente de Pico</i>	6,33A
	<i>Corrente eficaz</i>	2,61A

Nos próximos capítulos, serão expostos os resultados de simulação computacional com os valores dos componentes selecionados na tabela 3.5, com o objetivo de analisar o desempenho do RHTB antes de sua implementação experimental.

3.6. Considerações finais

Neste capítulo, foram apresentados em detalhes os cálculos matemáticos utilizados para dimensionar os componentes passivos e semicondutores do RHTB. É importante destacar que tanto as estruturas que compõem o RHTB foram projetadas com uma margem de sobredimensionamento, permitindo ajustes prévios e fundamentando possíveis modificações, se necessário, levando em consideração a potência máxima de operação do RHTB.

Todo o processo de equacionamento realizado neste capítulo foi fundamentado no princípio de funcionamento do RHTB, que também foi apresentado em detalhes. No que diz respeito a esse princípio, foi observado que o RHTB é capaz de impor correntes de linha de entrada com formato senoidal, o que garante um baixo conteúdo harmônico de corrente e um alto fator de potência.

Além do controle de corrente, o RHTB tem a capacidade de fornecer um barramento CC estável para alimentar cargas CC. Independentemente das variações de carga ou reversões de fluxo de potência, o RHTB consegue manter a tensão no barramento em 400V de forma constante.

Capítulo 4 - Estratégia de Controle e Projeto dos Controladores

4.1. Considerações Iniciais

O objetivo deste capítulo é apresentar a estratégia de controle adotada para o RHTB, que envolve a imposição de correntes senoidais na linha de entrada e a regulação de tensão no barramento CC. Conforme explicado no princípio de funcionamento descrito no Capítulo 3. Conforme dito anteriormente, menciona-se que a técnica de controle é baseada na compensação série de tensão e é dividida em dois modos de operação. No entanto, a compensação série ocorre somente no modo retificação. No modo inversão, somente o RNC/ITB é que tem sua tensão controlada pois o barramento fornecido pelos SEPICs é desabilitado pelo diodo de retorno. No modo de retificação, os capacitores de saída das estruturas passiva e ativa são conectados em série, de modo que a tensão no barramento CC seja composta pela soma das tensões nesses capacitores. Durante a inversão do fluxo de potência, a estrutura ativa é desabilitada e a estrutura passiva passa a operar como um inversor trifásico bidirecional.

A estratégia para a imposição de correntes nos dois modos de operação segue o princípio de controle por histerese, em que a imposição ocorre por meio da comparação direta das correntes de linha de entrada com referências senoidais geradas digitalmente.

Foi desenvolvida uma metodologia para o levantamento da função de transferência da planta, bem como para o projeto dos controladores responsáveis pelo correto funcionamento da estratégia de controle.

4.2. Estratégia de Controle

A técnica de controle utilizada para o retificador híbrido trifásico consiste em impor correntes de linha de entrada senoidais, utilizando três conversores SEPIC isolados monofásicos, de forma a garantir uma baixa distorção harmônica total nas correntes de entrada e um elevado fator de potência, além de estabelecer a compensação série de tensão no barramento CC através da utilização de conversores isolados cujo capacitor de saída é ligado em série com o capacitor de saída do RNC/ITB. Essa conexão além de garantir

uma forma simplificada de regulação do barramento e oferecer um processamento de potência maior no retificador não controlado, garante uma redução acentuada nas tensões médias e de pico dos semicondutores dos conversores SEPIC isolados.

Vale ressaltar que de acordo com [11], [13], [34], [77] a proposta de controle descentralizado do RHTB pode se utilizar de apenas um controlador PI de tensão comum as estratégias de controle durante a retificação e inversão, o qual regula a tensão no barramento em aproximadamente 400V. Além disso, utilizando histerese digital, os controladores internos de corrente independentes para o SEPIC e o RNC/ITB garantem que a estrutura opere com uma resposta rápida em relação a imposição das referências senoidais de correntes, garantido alto fator de potência e baixa distorção harmônica entre as correntes.

Durante a inversão, as fontes alternativas de energia inseridas em paralelo ao ITB, suprem a carga e injetam o excedente de potência para a rede elétrica com uma baixa taxa de distorção harmônica total das correntes. Durante o processo, os conversores SEPIC isolados são desabilitados e a conexão série passa pelo diodo *Bypass* em paralelo aos conversores isolados.

O método adotado para transição suave das operações em retificação e inversão da estrutura se baseia na utilização de um comparador de histerese que recebe um sinal compensado proveniente do PI de tensão. Este sinal representa o valor de pico das correntes de entrada que multiplicada as referências senoidais produzidas pelo PLL, são impostas pelos controladores de corrente.

O sinal de saída do controlador PI também representa um sinal proporcional a da potência ativa vista de entrada também utilizado em [114] - [116]. É dessa forma que o comparador de histerese interpreta se a estrutura RHTB opera no modo de retificação, quando o erro compensado do controlador de tensão é positivo ou, no modo de inversão quando está num nível negativo.

A faixa de mudança de modo de operação deste comparador de histerese está entre os limiares de 0,1 e 0,2 como é mostrado na figura 4.1. Ela se torna necessária para tornar a estrutura mais protegida as oscilações naturais do PI mediante condições de baixa potência na entrada, ou seja, quando as fontes inseridas na MR fornecem praticamente toda a potência requerida pela carga.

Na figura 4.1, os limites da histerese em 0,1V e 0,2V indicam que a estrutura realiza a transição entre retificação e inversão apenas no ITB. No entanto, o ITB opera como retificador controlado em uma faixa limitada, que varia de acordo com a geração da

MRCC. A porta inversora, localizada após o controle operacional, desempenha um papel de intertravamento entre os pulsos de ativação das chaves do ITB e dos conversores SEPIC.

Quando o sinal de saída do controlador PI estiver entre os limiares, o controle mantém o modo de operação até que ele alcance alguma das duas referências. Quando a estrutura opera em retificação e o sinal de saída do controlador PI está em queda, o controle mantém as chaves do retificador não controlado desabilitadas até chegar em 0,1V.

Decaindo desse limite inferior, o controle habilita os semicondutores da estrutura passiva e desabilita os conversores SEPIC, aplicando sinal zero na saída do controle do SEPIC. Abaixo de 0V a estrutura faz a transição para o modo de inversão de forma robusta e dinâmica, evitando principalmente os problemas de tomada de decisão entre uma etapa e outra, o que ocasionaria mal funcionamento e por sua vez danos aos semicondutores.

Do modo de inversão para o modo de retificação, a estrutura passiva desabilita as chaves e o diodo de corpo dos semicondutores voltam a conduzir somente quando ela atinge um valor acima do limite superior de 0,2V e zera o sinal de controle das chaves do ITB.

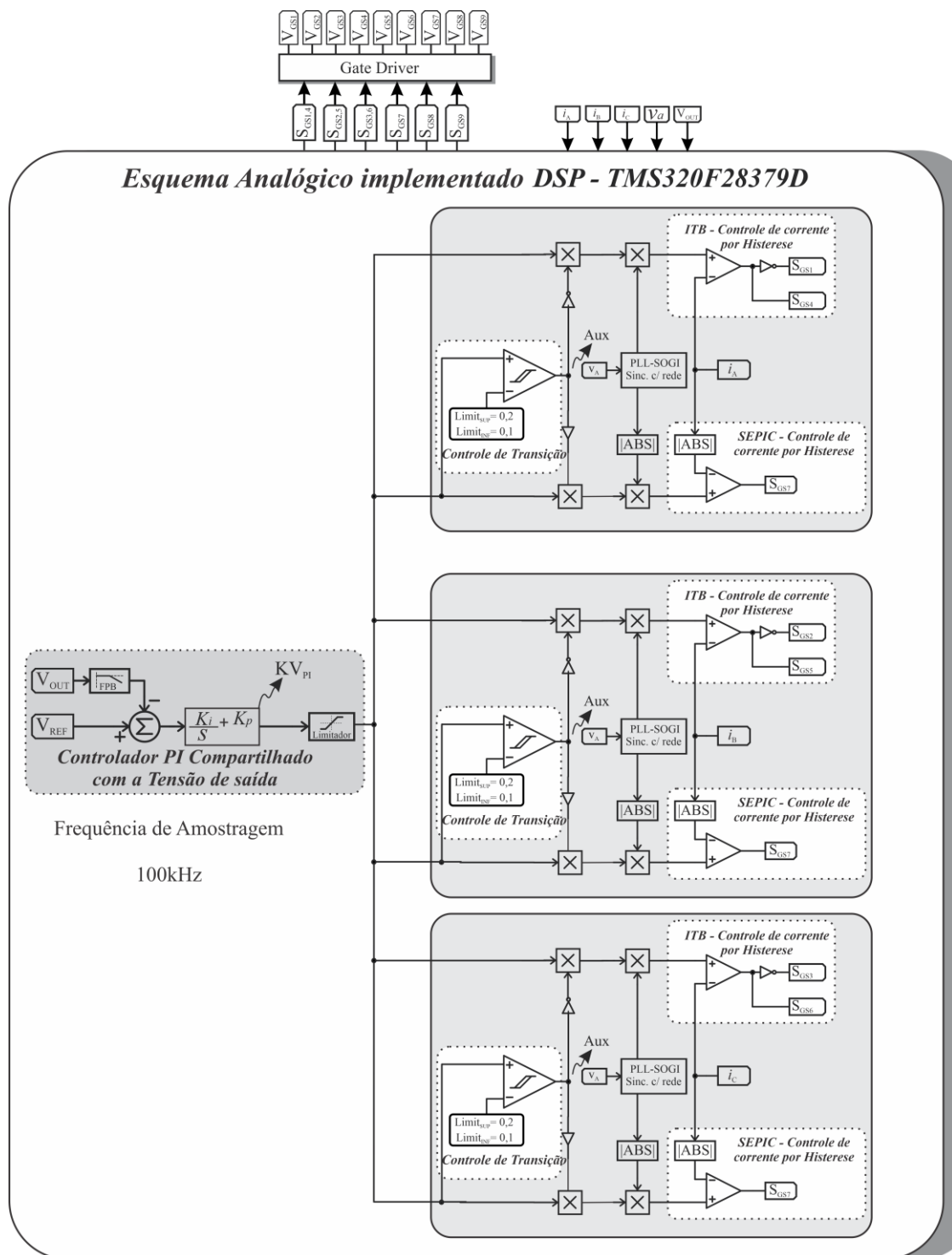


Figura 4. 1 - Esquema do controle de transição proposto.

4.3. Estratégia de Controle do Retificador Híbrido durante a Retificação

No que tange a imposição de correntes de linha de entrada e o fornecimento de uma tensão contínua de 400 V, a figura 4.2 demonstra o diagrama esquemático do circuito de controle do retificador híbrido trifásico durante a operação em retificação.

O controle do RHTB durante a retificação baseia-se na técnica de modulação por histerese digital e consta basicamente de uma malha de tensão caracterizado por um controlador do tipo PI com um filtro passa-baixa atenuando em uma década as oscilações de tensão de saída características de 360Hz. A tensão de saída captada em conjunto com a referência de tensão imposta geram uma diferença entre esses valores resultando em um valor de erro. Este erro instantâneo e não regulado é aplicado a malha de tensão imposta, que gera um novo sinal de erro KV compensado que será o valor máximo da referência das correntes senoidais de entrada em valores absolutos. O sinal de saída deste controlador de tensão é então multiplicado às referências senoidais digitais i_{sen-A} , i_{sen-B} e i_{sen-C} , de forma a variar a amplitude das referências de corrente objetivando compensar qualquer variação na tensão V_{out} .

Portanto, caso algum degrau de tensão de saída da topologia proposta ocorra, é gerado um incremento do sinal compensado do controlador de tensão, que ao ser multiplicado a i_{sen-A} , i_{sen-B} e i_{sen-C} , promove o aumento da amplitude destas referências i_{ref_A} , i_{ref_B} e i_{ref_C} , fazendo com que a topologia drene mais corrente da rede elétrica de modo a manter o processamento da potência de saída constante, garantindo que a tensão V_{out} permaneça no valor de referência. As referências finais de corrente são determinadas pela multiplicação de i_{sen-A} , i_{sen-B} e i_{sen-C} , respectivamente, pela saída do controlador de tensão. Esse sinal é comparado e por histerese com as correntes captadas das correntes de entradas para a geração dos pulsos enviados aos interruptores V_{gs7} , V_{gs8} e V_{gs9} dos conversores SEPICs isolados.

Para garantir o adequado funcionamento dessa estratégia de controle, são efetuadas cinco aquisições de sinais: os sinais das correntes de linha de entrada (i_a , i_b e i_c), um sinal das tensões fase-neutro (v_a) e o sinal da tensão entre os capacitores $C_{RNC/ITB}$ e C_{o_SEPIC} .

É importante destacar que a aquisição da tensão de alimentação (v_{an}) é realizada como uma referência de fase para o PLL (*Phase Lock Loop*), que sincroniza o sinal da tensão de fase medida. Dessa forma, as referências de corrente senoidais são estabelecidas em fase com as tensões fase-neutro. Do ponto de vista do RNC/ITB, durante o modo de

retificação, as chaves Q1 a Q6 estão desabilitadas, fazendo com que os diodos de corpo dos semicondutores conduzam, operando como um retificador não controlado.

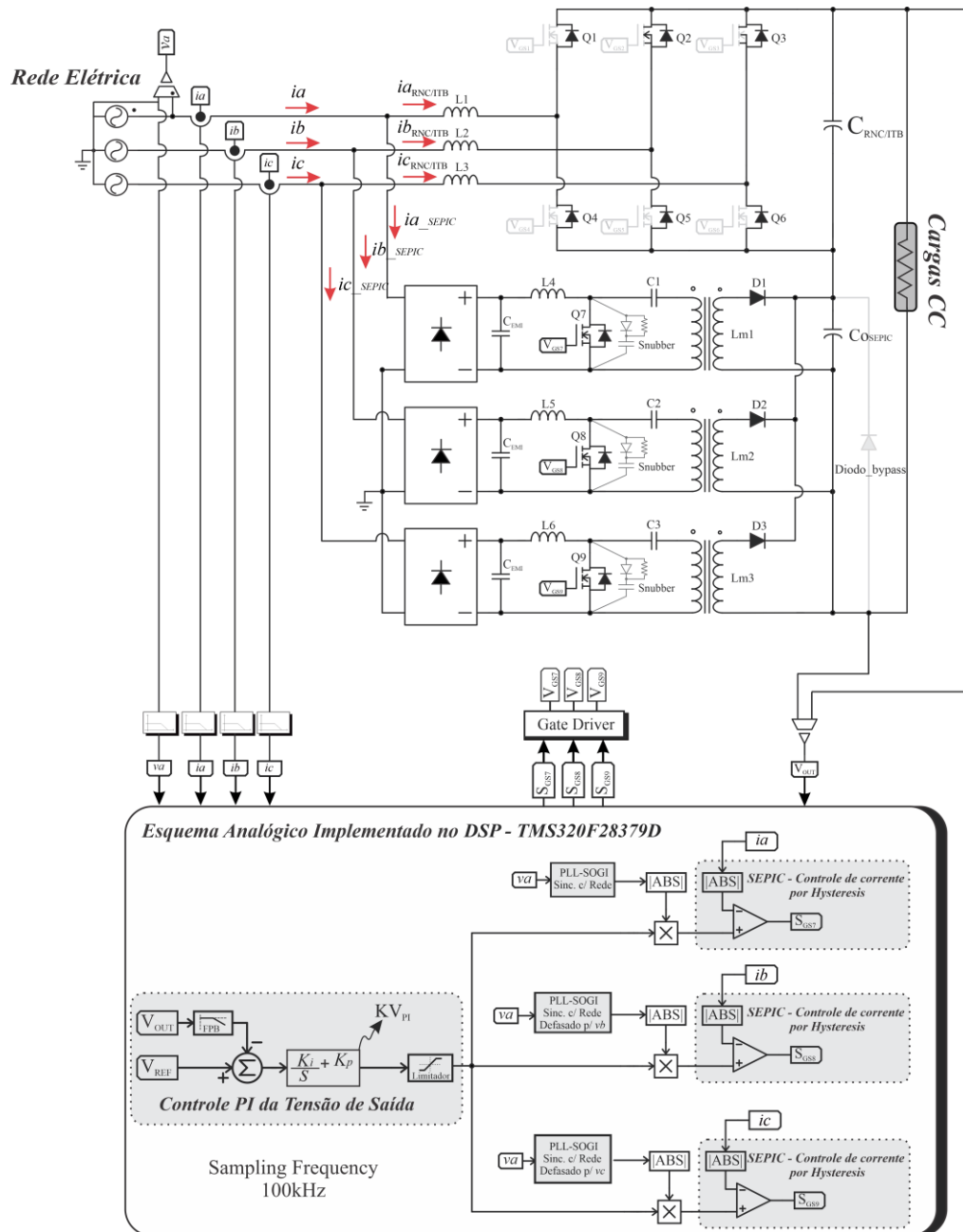


Figura 4.2 - Diagrama esquemático do circuito de controle do retificador híbrido proposto durante a etapa de retificação.

4.3.1 - Princípio de Funcionamento do PLL

O PLL é um sistema de controle de realimentação comumente usado em eletrônica para gerar sinais estáveis e sincronizados. Ele consiste em três componentes principais: um detector de fase, um filtro passa baixa e um oscilador controlado por tensão (OCT). O detector de fase mede a diferença de fase entre os sinais de entrada e de referência e gera um sinal de erro. Esse sinal de erro é então filtrado por um filtro passa baixa que filtra a componente de alta frequência desse erro do detector de fase.

O OCT gera um sinal de saída cuja frequência é proporcional à tensão de controle que recebe. Ao ajustar a frequência do OCT com base no sinal de erro, o PLL visa minimizar a diferença de fase entre os sinais de referência e de realimentação, bloqueando-os efetivamente em fase.

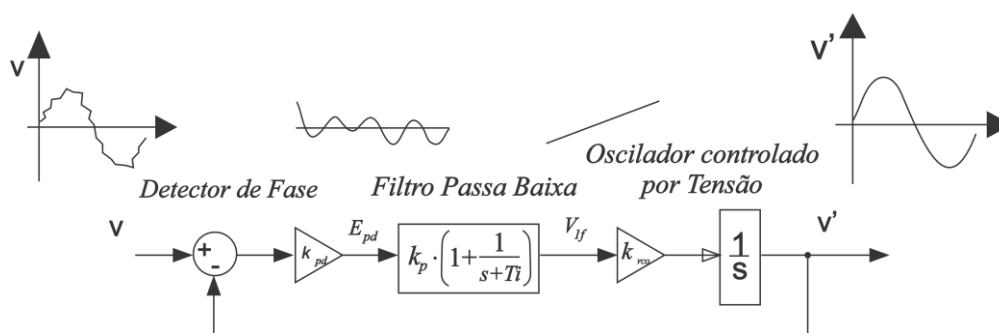


Figura 4. 3 - Diagrama básico de um PLL [116]

Apesar da estrutura básica mencionada anteriormente, as investigações em outros tipos de sistemas derivados podem exibir uma dinâmica aprimorada e melhorias na referência gerada pela rede em um estado estável [123], [124]. Conseqüentemente, o método PLL do tipo SOGI surge como um destaque, abrangendo um sistema que gera um sinal de tensão ortogonal empregando um integrador de segunda ordem.

A interação entre a estrutura SOGI e o PLL resulta em uma resposta combinada que associa a contribuição dos dois os sistemas. A estrutura do PLL-SOGI oferece várias vantagens importantes, como a implementação simples, a filtragem do sinal de tensão em tempo real sem atraso e a robustez diante das variações de frequência. O diagrama de blocos que descreve essa configuração está ilustrado na Figura 4.4.

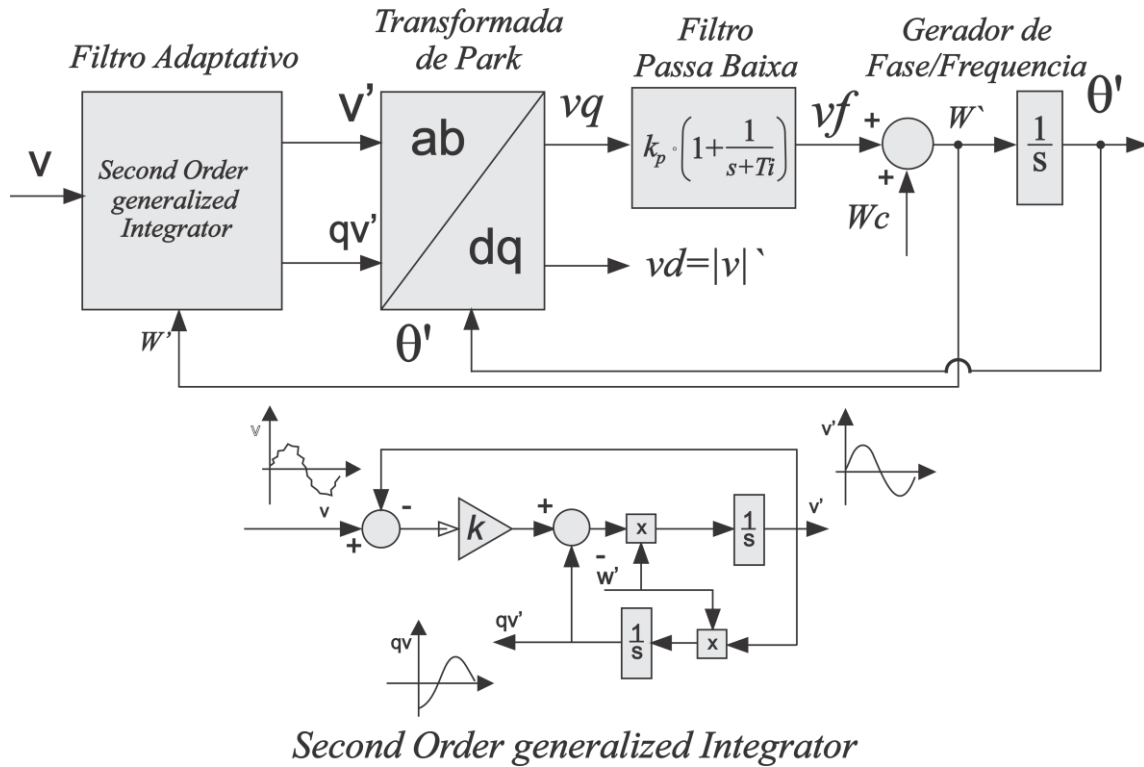


Figura 4. 4 - Esquema geral do PLL – SOGI [116, 117]

O primeiro bloco trata-se do filtro adaptativo, No PLL-SOGI, o integrador de segunda ordem (SOGI) desempenha um papel fundamental na geração de um sinal de tensão ortogonal, que é essencial para o funcionamento adequado do sistema. O objetivo do SOGI é fornecer um sinal que esteja defasado em 90 graus em relação ao sinal de referência ou ao sinal de erro.

A transformada de Park é aplicada para converter o sinal de tensão ortogonal gerado pelo SOGI em sinais $\alpha\beta$ para converter o sinal de tensão ortogonal em componentes d e q. Após isso, um filtro passa-baixa é aplicado para suavizar o sinal vq convertido.

O filtro passa-baixa (FPB) é realizado por meio de um compensador PI de primeira ordem. Os parâmetros desse compensador influenciam a dinâmica do sincronismo em fase e a variação em torno da frequência angular gerada.

A equação (4.1) descreve a expressão do compensador PI, onde K_{pll} é o ganho proporcional, adotado como 0,3, e a constante de tempo T_{pll} é definida como 0,04.

$$G_{pi}(s) = K_{PLL} \cdot \frac{1 + s \cdot T_{PLL}}{s \cdot T_{PLL}} \quad (4.1)$$

O último estágio do PLL SOGI é o gerador de fase e frequência, que fornece para a transformada Park, a fase gerada a partir da integração da frequência angular do PLL. O bloco também fornece a frequência central para o SOGI. A frequência angular central ω_c serve como uma condição inicial para o sistema e está centrada na frequência da rede.

Em resumo, o integrador de segunda ordem (SOGI) no PLL-SOGI é utilizado para gerar um sinal de tensão ortogonal que, quando combinado com o sinal de erro filtrado, produz a resposta final do sistema. Isso permite que o PLL-SOGI mantenha a estabilidade e a precisão mesmo em face de variações de frequência do sinal de entrada.

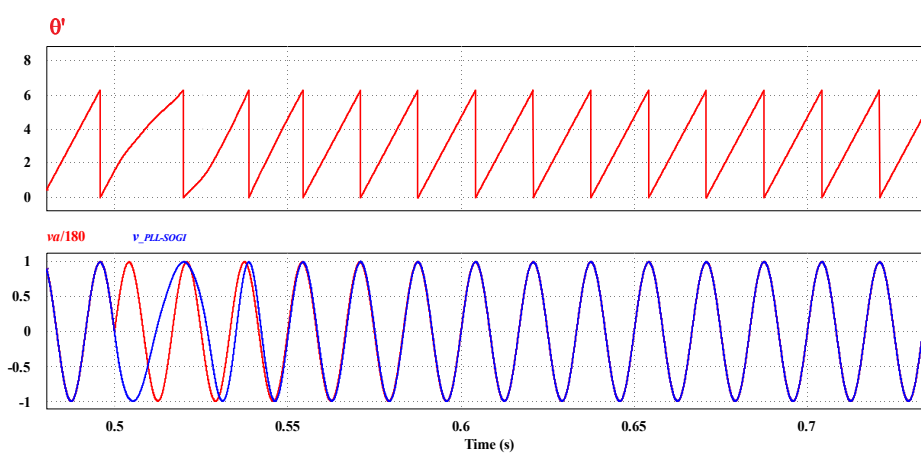


Figura 4. 5 - Degrau de fase de 180° na referência gerada teste PLL-SOGI.,

O PLL foi simulado utilizando o software PSIM ®. A tensão de referência da rede elétrica $v_{_PLLSOGI}$ foi gerada com um valor de pico de 180V e frequência de 60Hz. Apesar da rede elétrica não apresentar saltos de fase, a figura 4.5 mostra um salto de 180° em um instante de tempo aleatório. O tempo de resposta para essa variação foi de 54ms.

A figura 4.6 mostra um resultado de simulação aplicando um degrau de fase, variando a frequência de 60Hz para 55Hz, este limite é superior ao requerido por norma.

No entanto, o PLL é capaz de ajustar-se a essa nova frequência em um intervalo de tempo de cerca de 49,08 ms, apresentando uma resposta ainda mais rápida do que o salto de fase.

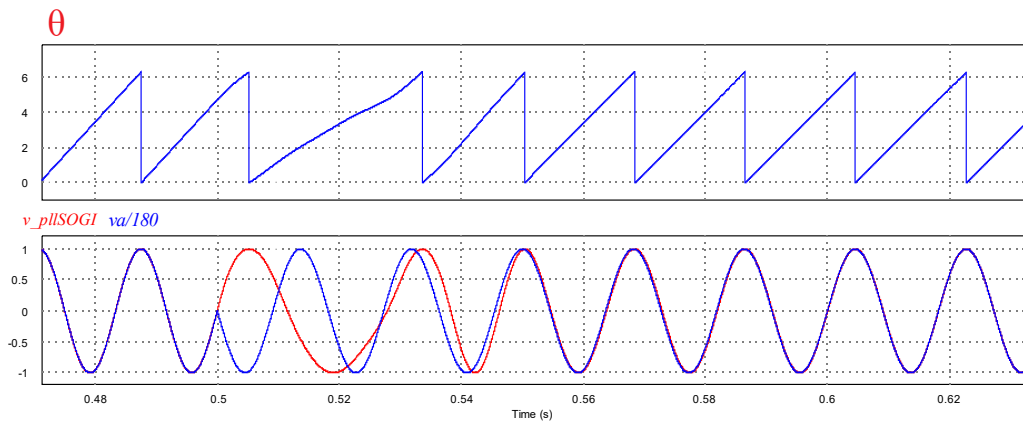


Figura 4. 6 - Variação de frequência de 60Hz para 55Hz.

Como teste final, o PLL-SOGI aplicado ao RHTB também deve ser capaz de gerar sinais de referência que são capazes de sincronizar mesmo que na presença de harmônicos na tensão de alimentação. Para atingir esse objetivo, um sinal com harmônicos das ordens 3^a, 5^a, 7^a e 9^a foi criado, como mostrado na equação (4.2). A figura 4.7 mostra a simulação do teste realizado, nos quais o conteúdo harmônico foi aplicado ao sinal de entrada.

$$v(t) = 180 \cdot \text{sen}(wt) + 10 \cdot \text{sen}(3wt) + 15 \text{sen}(5wt) + \quad (4.2)$$

$$+ 5 \cdot \text{sen}(7wt) + 20 \cdot \text{sen}(9wt)$$

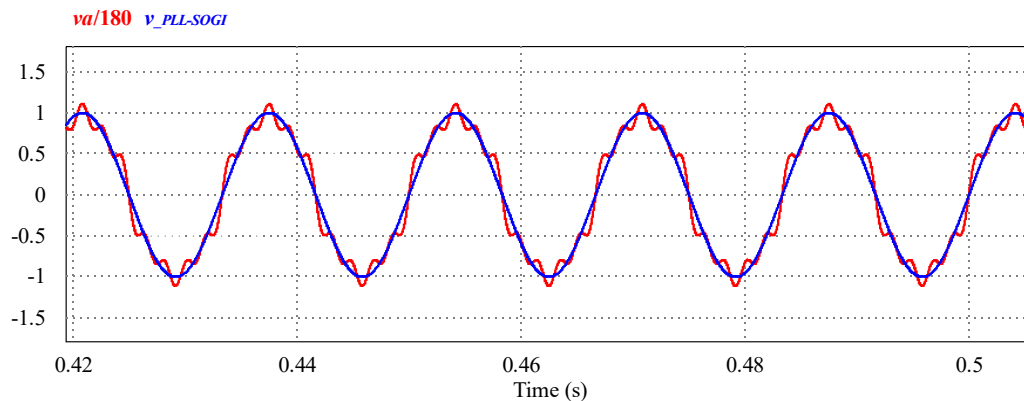


Figura 4. 7 – Simulação computacional para rede com alta distorção harmônica de tensão.

Em resumo, o PLL-SOGI foi projetado para gerar sinais de referência que são robustos contra harmônicos na tensão de alimentação. Isso foi testado aplicando sinais contendo harmônicos das ordens 3^a, 5^a, 7^a e 9^a como entrada. As simulações mostraram que o PLL-SOGI funcionou bem, mesmo na presença desses harmônicos.

4.4. Estratégia de Controle do Retificador Híbrido Trifásico durante a Inversão

No que diz respeito à compensação série de tensão no barramento CC, a figura 4.8 demonstra o diagrama esquemático do circuito de controle da topologia operando durante a inversão do fluxo de potência, considerando o circuito equivalente, onde os três conversores SEPIC isolados são desabilitados e o retificador não controlado da etapa de retificação opera como um inversor trifásico bidirecional como uma fonte de tensão V_{out} em virtude da elevação do fornecimento de energia das fontes alternativas de energia para a suprir a carga e rede elétrica. Para o correto funcionamento da estratégia de controle do conversor trifásico bidirecional, é necessária a realização da aquisição do sinal da tensão no barramento CC (V_{out}) além das três correntes de linha para a melhoria da distorção harmônica de acordo com a norma IEEE1547[58].

De modo a promover uma tensão de 400 V no barramento CC, utiliza-se um controlador de tensão que processa o sinal de erro e_v entre a tensão de saída V_{out} e a referência de tensão V_{ref} , definida em 400 V. O controlador PI fornece um sinal de saída compensado que é utilizado como referência para os sinais senoidais gerados a partir do PLL à geração dos pulsos enviados aos interruptores S_{GS1} , S_{GS2} , S_{GS3} , S_{GS4} , S_{GS5} e S_{GS6} do inversor trifásico bidirecional. A lógica para geração dos pulsos é apresentada na figura 4.8, e seu objetivo é reduzir o erro instantâneo e consequentemente estabelecer que a tensão no barramento CC siga a referência de tensão desejada.

A estratégia de controle dos painéis fotovoltaicos em cascata com o conversor *BOOST* é feita pela utilização de um algoritmo de MPPT em tensão constante. O intuito da simplicidade destas estratégias de controle se justifica somente para a validação do controle geral do RHTB, operando tanto na retificação quanto na inversão.

4.5. Levantamento da Função de Transferência do Sistemas de Retificação e Projeto do Controlador

Dado que a técnica de controle por histerese não requer o projeto de um controlador para a malha de corrente, pois a imposição da corrente é realizada através da comparação direta entre a corrente de entrada e sua referência senoidal correspondente, o foco do projeto de controle é direcionado para a especificação do controlador de tensão responsável por controlar a malha de tensão.

Portanto, é possível representar o diagrama de blocos do sistema equivalente do conversor SEPIC+RNC por meio das Figuras 4.9 (a) e (b), permitindo o projeto do controlador de tensão com base na análise da função de transferência equivalente do sistema em malha aberta, $G_{vi(eq)}(S)$. Essa função de transferência relaciona a tensão controlada no capacitor de saída do Retificador Híbrido trifásico ($V_{out}(S)$ - variável controlada) com a manipulação da amplitude da corrente de entrada (i_a) através da variação da amplitude da referência senoidal de corrente ($I_{Ref}(S)$ - variável manipulada).

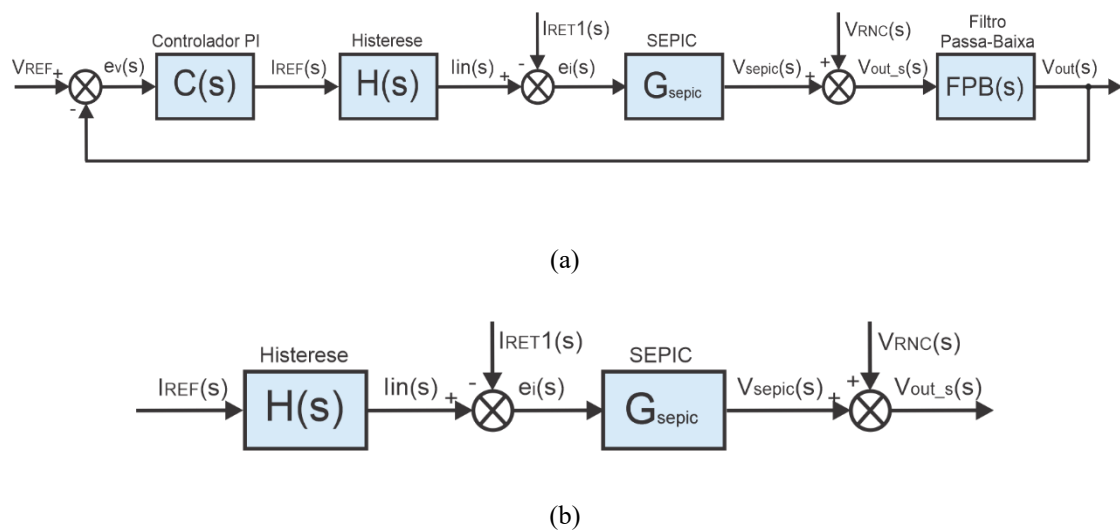


Figura 4. 9 - Diagrama de blocos simplificado da estratégia de controle proposta (a) malha fechada (b) malha aberta.

Para levantamento da função de transferência do sistema no modo retificação, foi montado o esquemático de simulação do controle do conversor SEPIC por histerese ilustrado na figura 4.10.

Estabeleceu-se um degrau na referência de corrente de 2A para 5A no instante 0,5s e verificou-se o comportamento da resposta da tensão de saída (V_{out}) e da corrente de entrada (i_a), conforme ilustrado na figura 4.11.

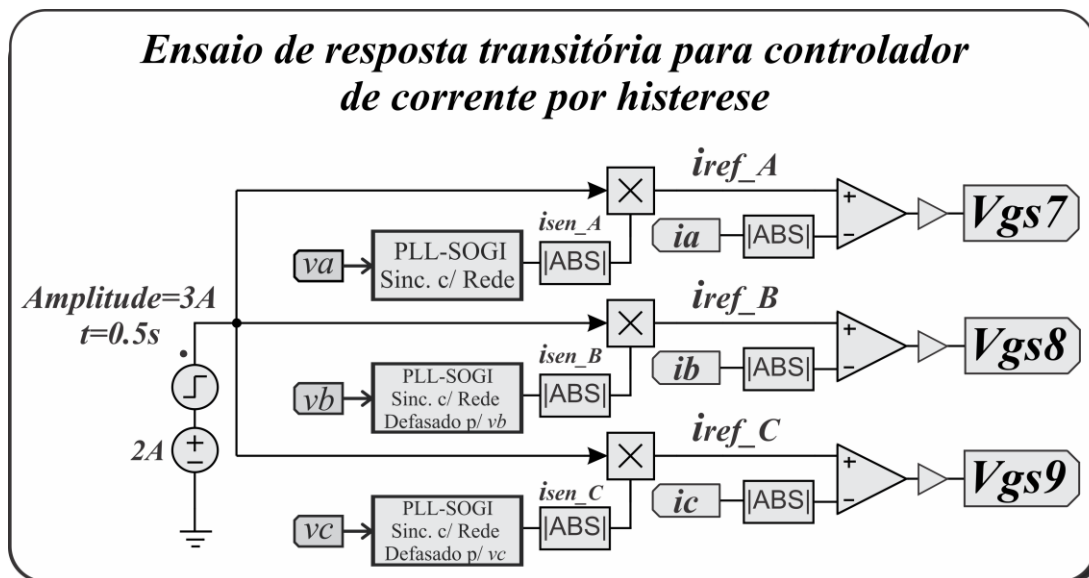


Figura 4. 10 - Ensaio de resposta transitória para controlador de corrente de histerese.

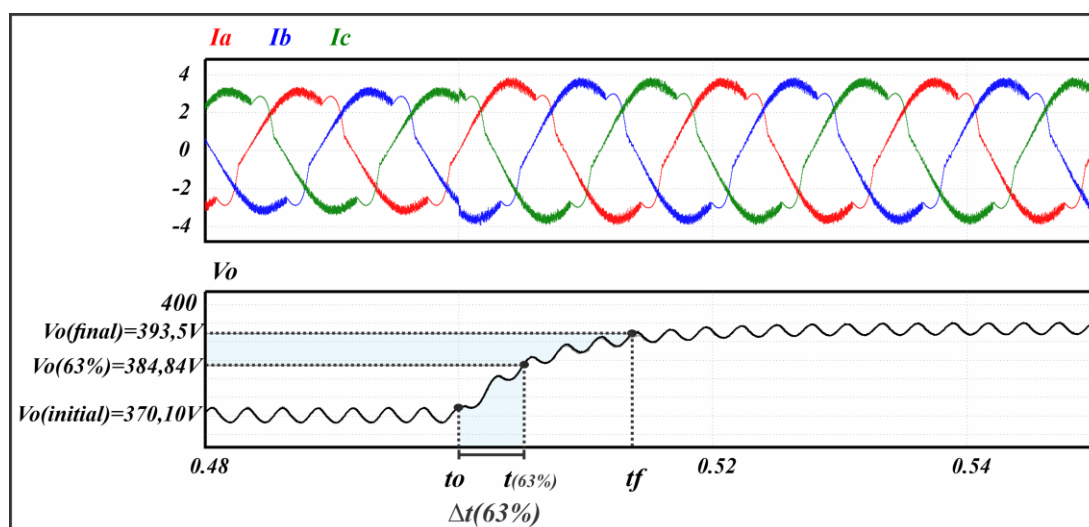


Figura 4. 11 - Resposta transitória da corrente de entrada e da tensão de saída do RHTB.

Com base na resposta da tensão de saída em relação a um degrau na referência de corrente de entrada, foi obtida uma aproximação pura de primeira ordem para a função de transferência que relaciona a tensão de saída com a referência de corrente do RHTB. Essa aproximação foi determinada por meio das equações (4.3) a (4.7), levando em consideração a análise realizada na Figura 4.11.

$$K = \frac{V_{out_final} - V_{out_inicial}}{I_{ref_final} - I_{ref_inicial}} = \frac{393.5 - 370.1}{5 - 2} = 46.8 \quad (4.3)$$

$$V_{out_(63\%)} = \left[0.63 \cdot (V_{out_final} - V_{out_inicial}) \right] + V_{out_inicial} \quad (4.4)$$

$$V_{out_(63\%)} = \left[0.63 \cdot (393.5 - 370.1) \right] + 370.1 = 384.84V$$

$$\Delta t_{(63\%)} = t_{(63\%)} - t_0 \quad (4.5)$$

$$T_{(63\%)} = 0,50522 - 0,5 = 0,00522$$

$$a = \frac{1}{\Delta t_{(63\%)}} = \frac{1}{0.00522} = 191.571 \quad (4.6)$$

$$G_{vi(eq)}(s) = \frac{1}{T_{(63\%)}} = \frac{V_{out}(s)}{I_{ref}(s)} = K \cdot \frac{a}{s + a} = \frac{8966}{s + 191.571} \quad (4.7)$$

Assim, o diagrama de blocos simplificado final do sistema é ilustrado na figura 4.12.

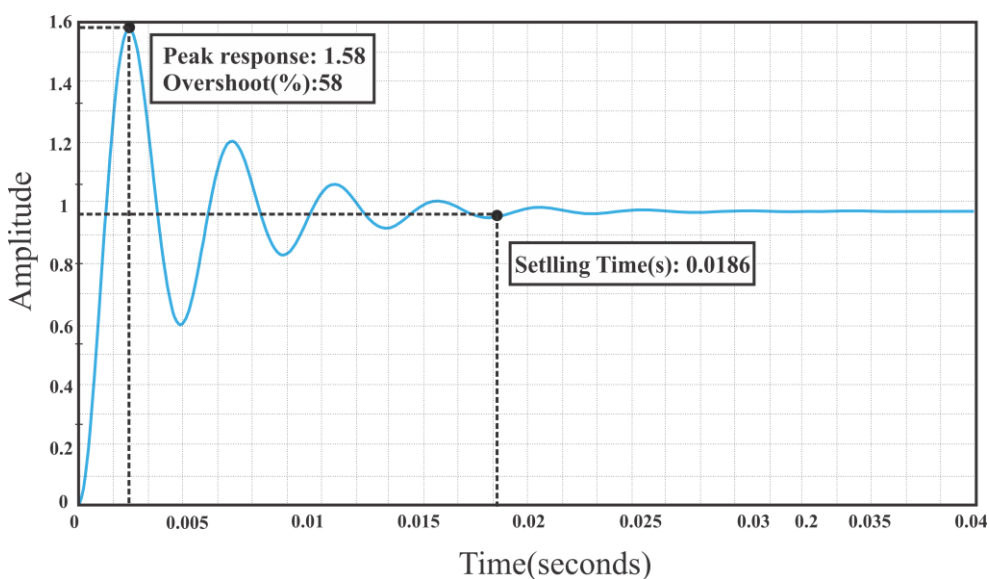


Figura 4. 12 - Diagrama de blocos do sistema equivalente aproximado do conversor RHTB em malha fechada.

Com o propósito de remover o sinal de alta frequência presente, foi empregado um filtro passa-baixa de primeira ordem com uma frequência de corte de 36Hz e ganho unitário. Esse filtro foi utilizado para direcionar apenas a componente contínua da tensão de saída no processo de realimentação. A função de transferência desse filtro é expressa na equação (4.8).

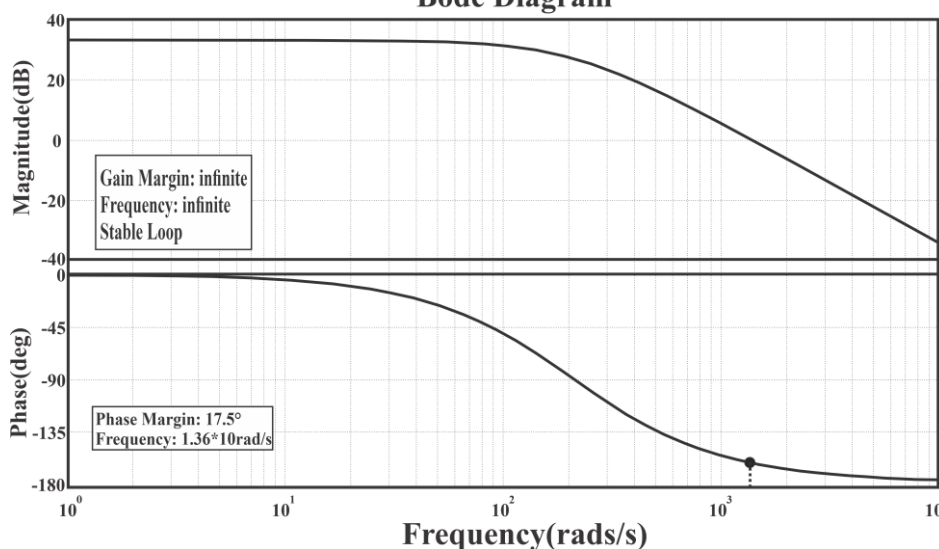
$$FPB(s) = K \cdot \frac{w_c}{s + w_c} = \frac{226,193}{s + 226,193} \quad (4.8)$$

Foi realizada uma simulação do sistema em malha fechada sem compensação ($C(s) = 1$) usando o software *Matlab*® para analisar a resposta ao degrau e identificar possíveis melhorias na resposta transitória e em regime permanente. A Figura 4.13 (a) mostra a resposta ao degrau unitário do sistema em malha fechada sem compensação, bem como os diagramas de Bode em malha aberta. Observou-se que a resposta do sistema é rápida, com um tempo de acomodação reduzido (18,6 ms). No entanto, a ultrapassagem percentual da resposta é significativamente alta (58%), devido à baixa margem de fase do sistema ($17,5^\circ$ na frequência de 1360 Hz).



(a)

Bode Diagram



(b)

Figura 4. 13 - (a) Resposta em degrau unitário do sistema em malha fechada sem compensação. (b) Diagramas de Bode em malha aberta.

O diagrama de Bode em malha aberta do sistema compensado é representado na figura 4.13 (b). Ao analisar os diagramas, observamos que o gráfico de magnitude mostra uma queda de 20 dB/dec em baixas frequências devido à inclusão do polo do controlador PI na origem.

Deste modo projetou-se um controlador PI capaz de eliminar o erro em regime permanente entre a tensão de saída filtrada e a referência de tensão além disso, reduzir a ultrapassagem percentual da resposta sistema para um valor abaixo de 10%, garantindo uma margem de fase maior que 45°, bem como um tempo de acomodação na ordem de 50 ms. A função de transferência do controlador PI é representada por (4.9) e a figura 4.14 (a) ilustra a resposta ao degrau unitário do sistema em malha fechada compensado, bem como os diagramas de Bode em malha aberta e o Lugar das raízes.

Além disso, o sistema exibe uma margem de fase de 60°, o que garante um *overshoot* percentual inferior a 10% na resposta ao degrau do sistema em malha fechada, conforme apresentado na Figura 4.14 (b).

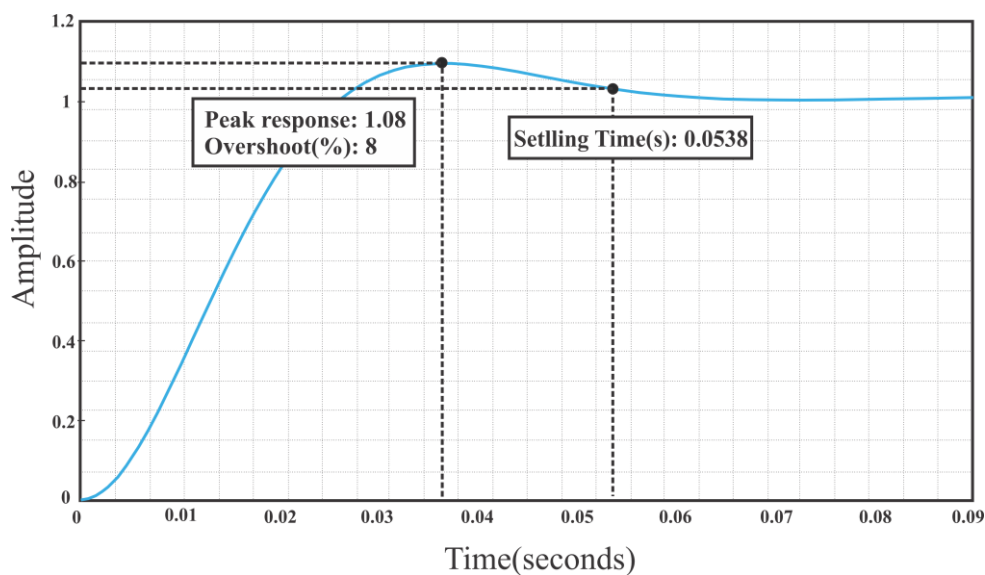
Em relação à estabilidade do sistema, verificamos que há uma margem de ganho positiva de 30,1 dB. Essa margem de ganho permite um aumento do ganho do controlador PI em até 31,99 vezes ($10^{(30,1/20)} = 31,99$), proporcionando uma ampla faixa de variação de ganho antes que o sistema entre em instabilidade.

A figura 4.14 (c) representa o Lugar Geométrico das Raízes para o sistema equivalente proposto. Por meio dessa figura, é possível observar que o sistema pode ter polos localizados no semiplano direito, dependendo do fator multiplicado pelo ganho do controlador PI (fator maior que 31,99). No entanto, o controlador PI foi projetado de maneira a garantir que o sistema, em malha fechada, apresentasse dois polos dominantes de segunda ordem sub-amortecidos e um polo menos dominante de primeira ordem, todos localizados no semiplano esquerdo.

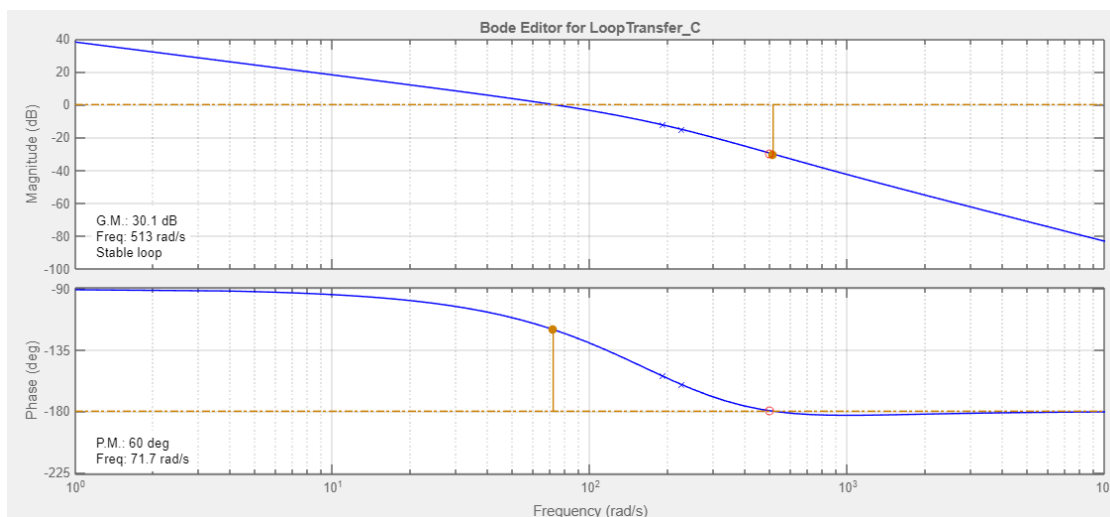
Ao avaliar a estabilidade de um sistema, é importante observar que a margem de fase deve estar dentro do intervalo de 0° a 180°. Além disso, para obter um tempo de acomodação curto e reduzir o *overshoot*, é desejável alcançar uma margem de fase entre 45° e 76°. [125]-[126]. Verifica-se que a resposta do sistema se manteve rápida, apresentando um tempo de acomodação de 53,8 ms, com uma ultrapassagem percentual de 8,16%, garantida pela margem de fase de 60,1°.

O sistema proposto em malha fechada apresentou um desempenho adequado, com uma resposta que foi sub-amortecida e sem a presença de erro em regime permanente.

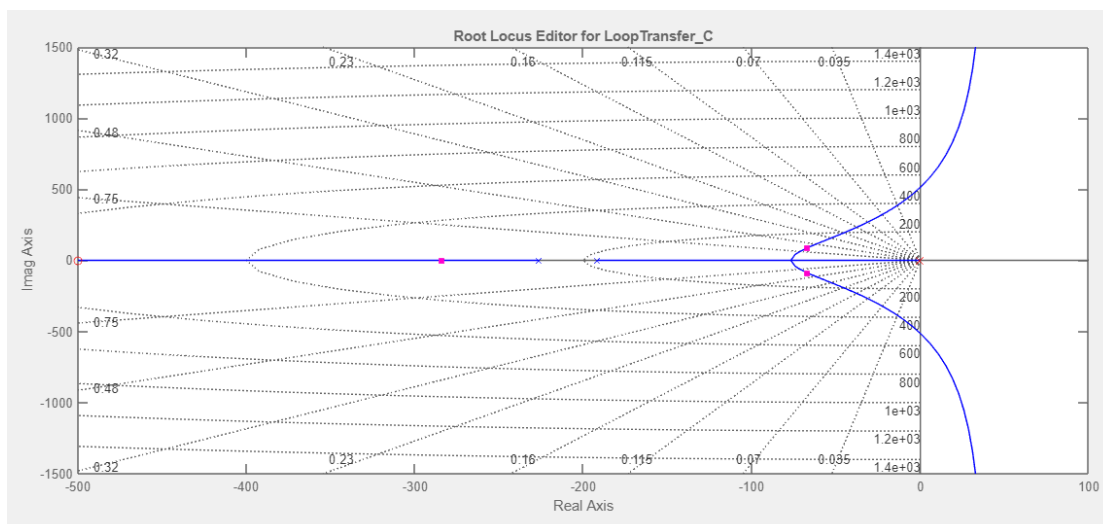
$$C(s) = 0,0034 \cdot \frac{(s + 500)}{s} \tag{4.9}$$



(a)



(b)



(c)

Figura 4. 14 – (a) Resposta em degrau unitário do sistema em malha fechada sem compensação. (b) Diagrama de Bode em malha fechada. (c) Figura 2: Lugar das raízes do sistema de compensação.

Após testes computacionais, realizou-se uma sintonia fina no controlador PI projetado, sendo implementado na prática com a função de transferência representada por (4.10).

$$C(s) = \frac{(0,03 \cdot s + 1)}{0,03 \cdot s} = \frac{(s + 33,33)}{s} \quad (4.10)$$

Os sistemas digitais operam com sinais discretos que são obtidos a partir da conversão analógica-digital. Isso permite que o compensador projetado seja aplicado no controle do sistema, ou seja, incorporados às linhas de código da lógica de controle digital no DSP. Para isso, é necessário que esses compensadores estejam no domínio Z. O domínio Z é análogo ao papel desempenhado pela transformada de Laplace (que pertence ao domínio s) para sinais contínuos.

Em resumo, a transformada Z é fundamental para manipular sinais discretos da mesma forma que a transformada de Laplace é usada para sinais contínuos.

Neste contexto, aplicando a transformada Z em (4.11) e utilizando uma frequência de amostragem de 100kHz, tem-se respectivamente:

$$C_v(z) = \frac{1,0001667 - 0,99983333 \cdot z^{-1}}{1 + 1,0001667 \cdot z^{-1}} \quad (4.11)$$

Com este valor é possível integrar o compensador projetado no sistema digital baseado em DSP. A equação de diferenças deste compensador para implementação digital é então determinada por (4.12):

$$Kb[k] = Kb[k - 1] + 1,0001667 \cdot E[k] - 0,99983333 \cdot E[k - 1] \quad (4.12)$$

Em que:

Kb – Constante fornecida pelo compensador PI.

4. 6. Considerações Finais

Neste capítulo, o objetivo foi apresentar as estratégias de controle utilizadas para o RHTB. O controle das correntes de entrada foi realizado por meio da técnica de controle por histerese, na qual as correntes de linha são comparadas diretamente com as referências de corrente geradas. Essas referências de corrente foram obtidas utilizando o PLL-SOGI para sincronismo e correção de defasagem com base em apenas uma das tensões de fase da fonte de alimentação. Além disso, as amplitudes dessas referências de corrente dependem do sinal fornecido pelo controlador de tensão do RHTB.

O controle da tensão no barramento CC é determinado pelo processamento do erro entre a tensão de saída (V_o) e a referência de tensão estabelecida em 400V. Isso é realizado pelo controlador de tensão dos conversores SEPICs, que ajustam a razão cíclica de operação dos semicondutores. Esse controle visa garantir que a soma das tensões $V_{out_RNC/ITB}$ e V_{out_SEPIC} resulte em uma tensão de 400V no barramento CC, independentemente das condições de carga ou variações no fluxo de potência dentro de uma MRCC.

Com base nas respostas transitórias observadas aos degraus, foi possível estimar e descrever o sistema em malha aberta formado pela associação entre o RNC/ITB e os conversores SEPICs utilizando uma função de transferência de um sistema de primeira ordem.

Após obter as funções de transferência em malha aberta, a próxima etapa foi o fechamento da malha dos sistemas e ao projeto do controlador de tensão. O objetivo principal desses projetos foi alocar polos e zeros e ajustar o ganho em malha fechada, de

modo a garantir que os requisitos de erro em regime permanente, overshoot percentual, tempo de acomodação da resposta ao degrau e margem de fase estivessem em concordância com os requisitos de projeto.

Assim, foi estabelecido um controlador PI para corrigir o erro em regime permanente entre a leitura da tensão de saída e a tensão de referência desejada. Após obter todas as equações necessárias, a ferramenta de sintonia fina de *PID* dentro do *SISO Tool* do *Matlab*® foi utilizada para ajustar o compensador. Em seguida, esse controlador foi aplicado ao circuito especificado para verificar o funcionamento do conversor.

É importante destacar que o tempo de resposta transitória do sistema em malha fechada, após a compensação, foram projetados para assegurar que a tensão de saída do RHTB não caia abaixo de 90% do seu valor nominal durante variações de carga, adição ou remoção de outros *REDs*, ou inversão do fluxo de potência.

Capítulo 5 - Resultados de Simulação Computacional

5.1. Considerações Iniciais

Neste capítulo, os resultados de simulação computacional do controlador de tensão apresentados no capítulo 4 são utilizados para validar o projeto. Esses resultados abrangem a operação do RHTB impondo correntes de linha de entrada senoidais com baixo conteúdo harmônico, bem como a regulação da tensão no barramento CC por meio da técnica de compensação série de tensão. As simulações são realizadas tanto para condições de retificação e inversão do fluxo de potência.

Considerando que a estrutura do RHTB foi projetada para uma potência de 1 kW, todos os resultados de simulação relacionados à operação normal do RHTB são apresentadas para essa potência.

5.2. Esquemático de Simulação

Para corroborar com a teoria exposta, são apresentados os principais resultados de simulação computacional do Retificador Híbrido Trifásico Bidirecional proposto utilizando o *software PSim*[®], tanto para condições de retificação como para condições de inversão.

Através do esquemático do circuito de potência apresentado na figura 5.1 é possível visualizar todos os sensoriamentos necessários para o correto funcionamento do circuito de controle do RHTB.

Análogo ao que foi apresentado na explicação referente à estratégia de controle, o esquemático do circuito de controle ilustrado na Figura 5.2 demonstra as lógicas de controle implementadas para os conversores SEPIC isolados e para o RNC/ITB.

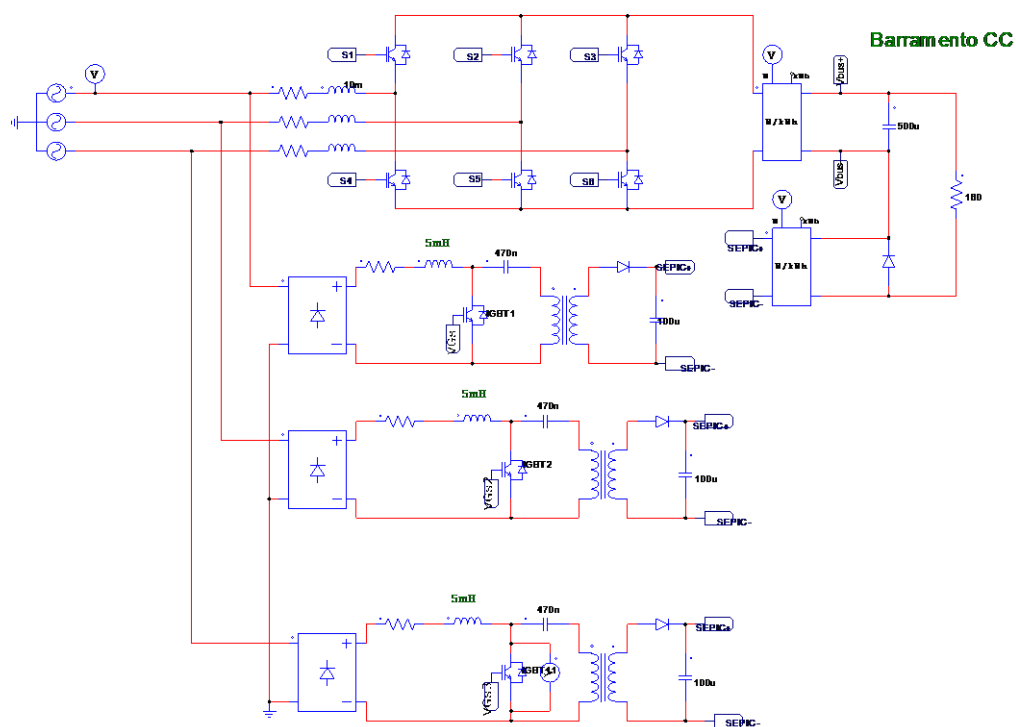
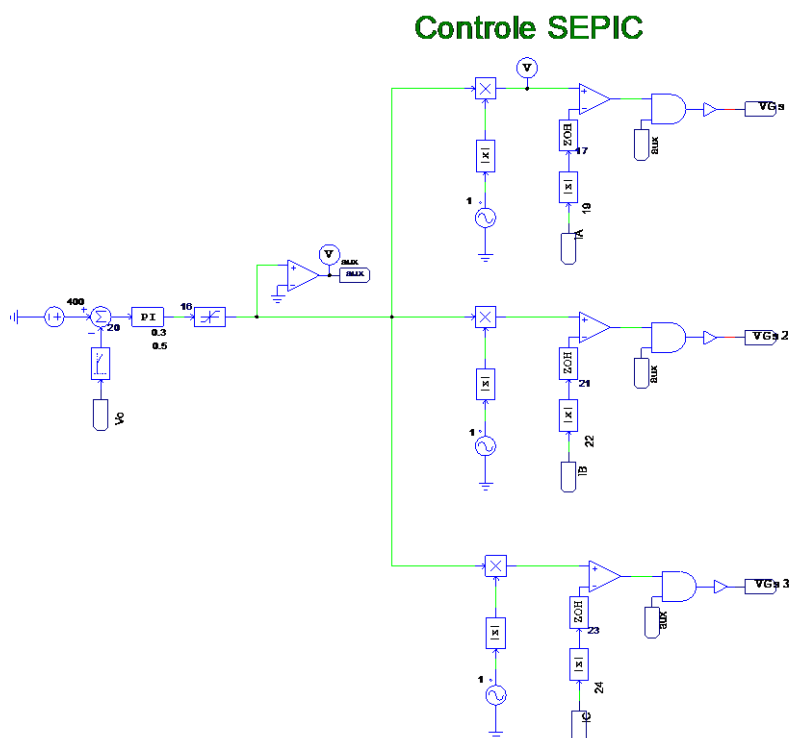


Figura 5.1 – Diagrama esquemático de simulação do circuito de potência do RHTB no software PSpice®.



(a)

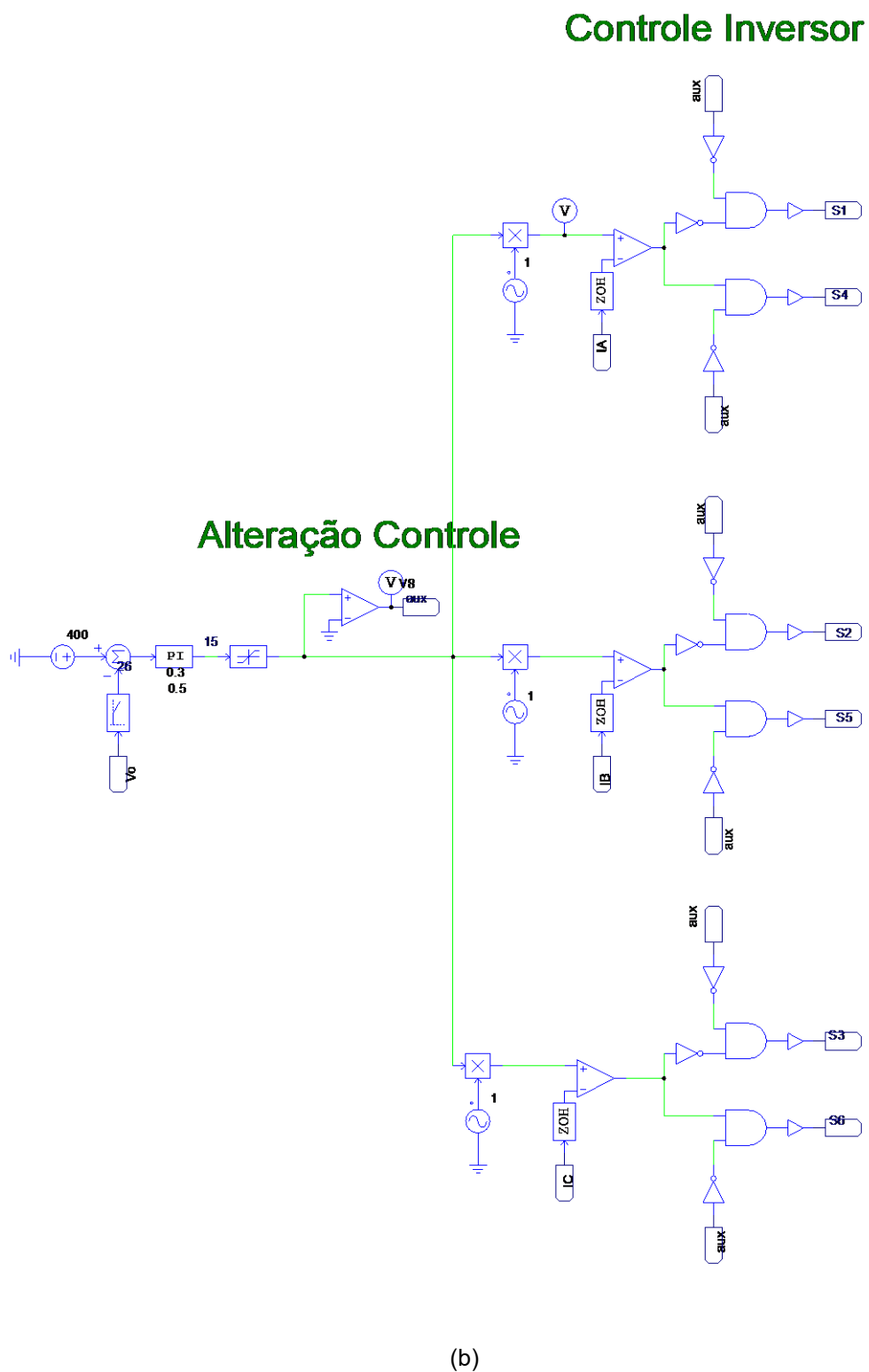
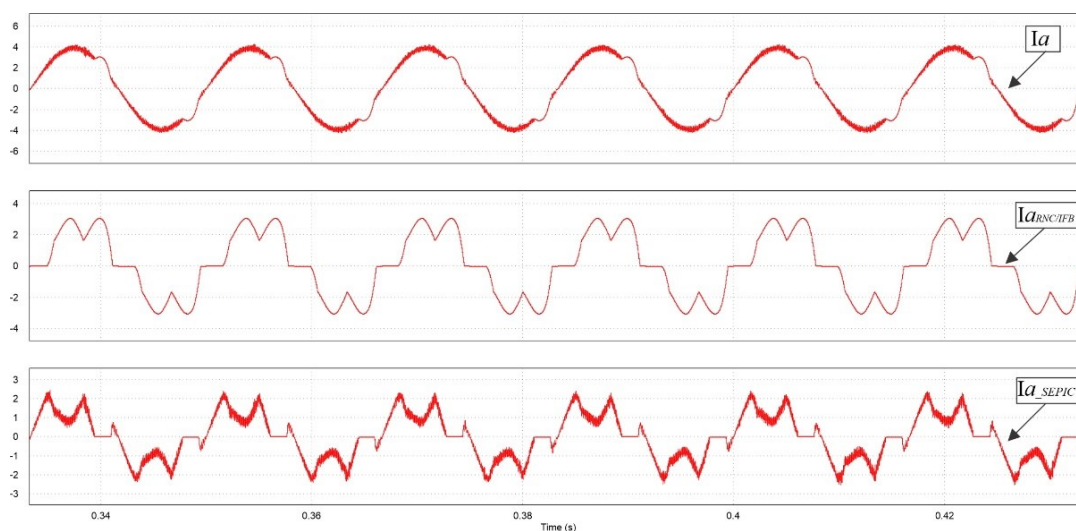


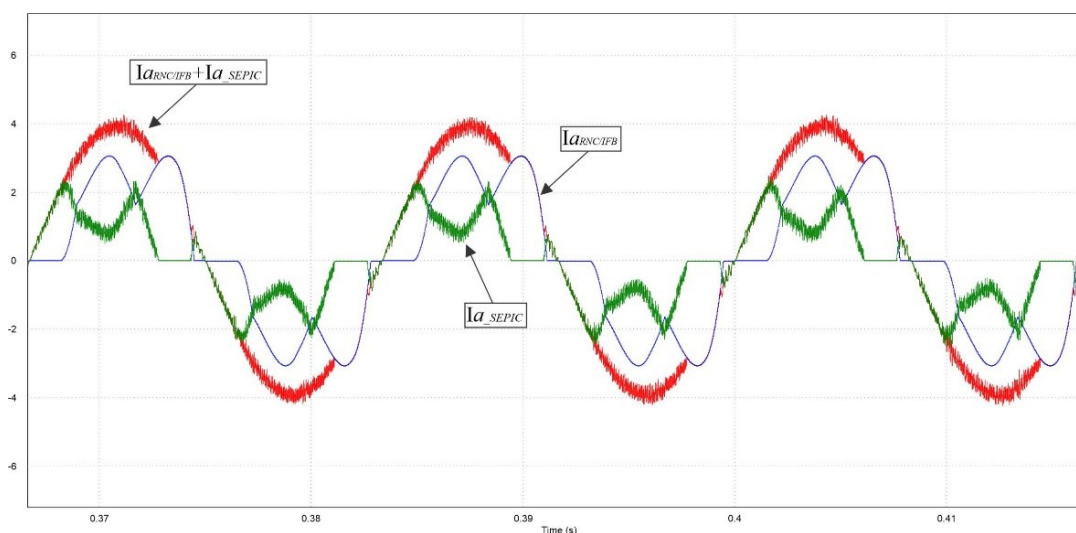
Figura 5.2 – Diagrama esquemático de simulação no *software PSim* do circuito de controle (a) dos conversores SEPIC; (b) do conversor *Trifásico Bidirecional*.

5.3. Resultados de Simulação do RHTB sob condição de retificação

As Figura 5.3 a Figura 5.5 demonstram como são realizadas as composições das correntes de linha de entrada das fases A, B e C para a condição de 1000W de potência de saída. Observa-se que as correntes de entrada são os resultados das combinações das correntes drenadas por cada fase do RNC/ITB e dos conversores SEPICs monofásicos. Percebe-se ainda, que são justamente as correntes de linha impostas por cada SEPIC isolado que determinam a forma de onda senoidal das correntes resultantes.

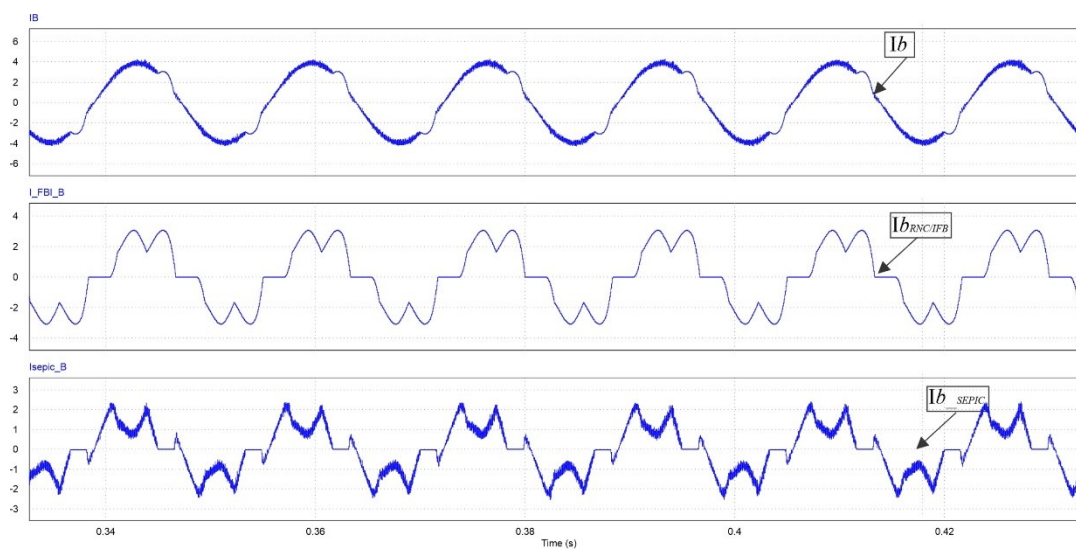


(a)

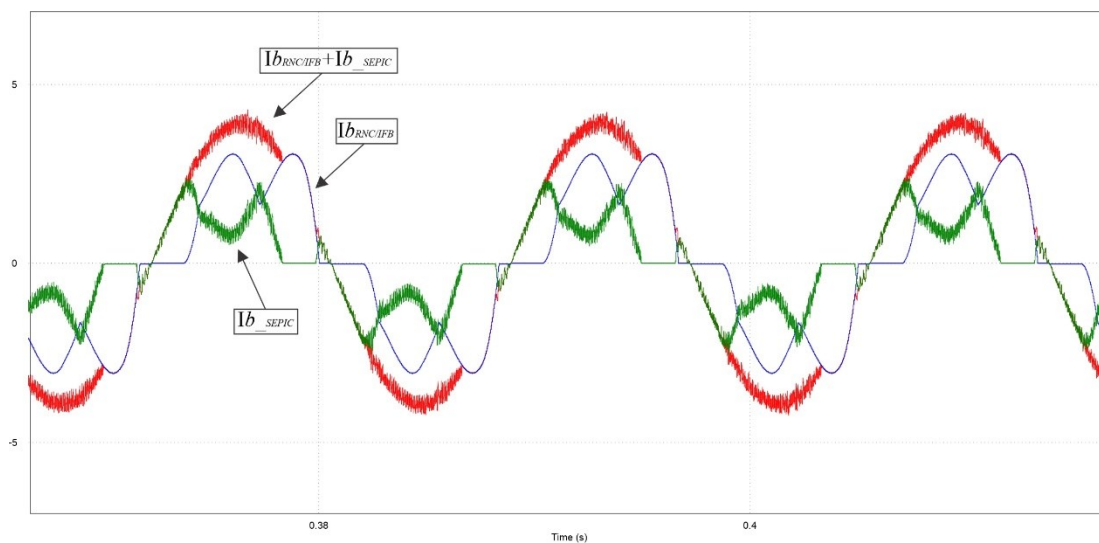


(b)

Figura 5.3 – Fase A: (a) Correntes ia , $ib_{RNC/ITB}$ e ia_{SEPIC} ; e (b) somatório das correntes $ia_{RNC/ITB}$ e ia_{SEPIC} , resultando em ia .

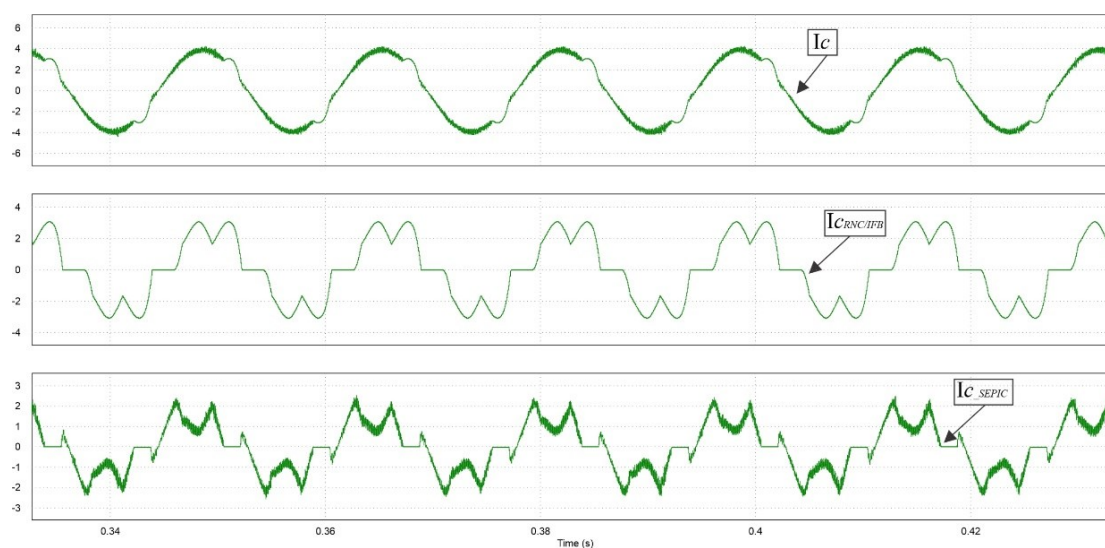


(a)

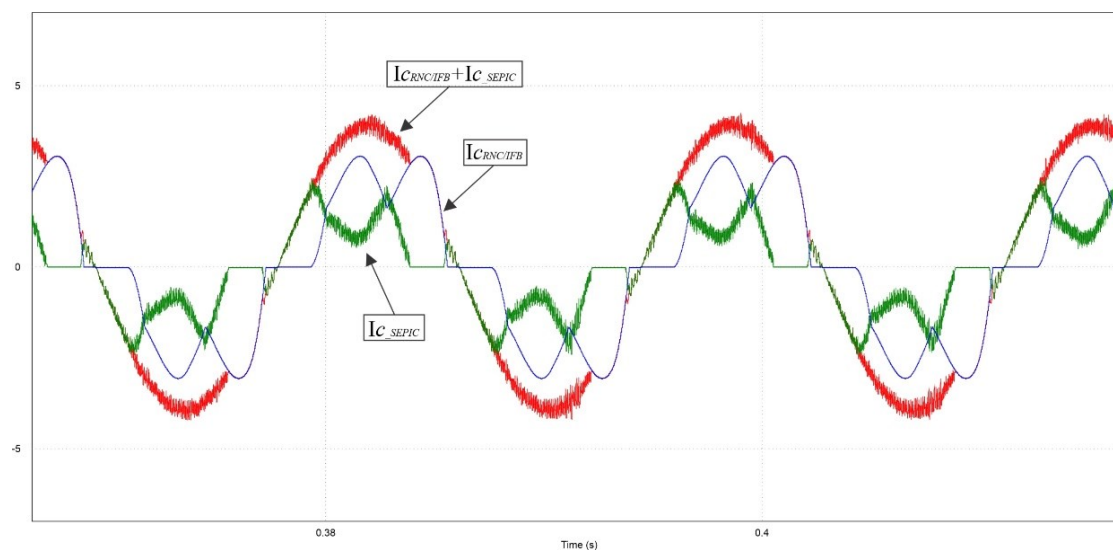


(b)

Figura 5.4 – Fase B: (a) Correntes ib , $ib_{RNC/IB}$ e ib_{SEPIC} ; e (b) somatório das correntes $ib_{RNC/IB}$ e ib_{SEPIC} , resultando em ib .



(a)

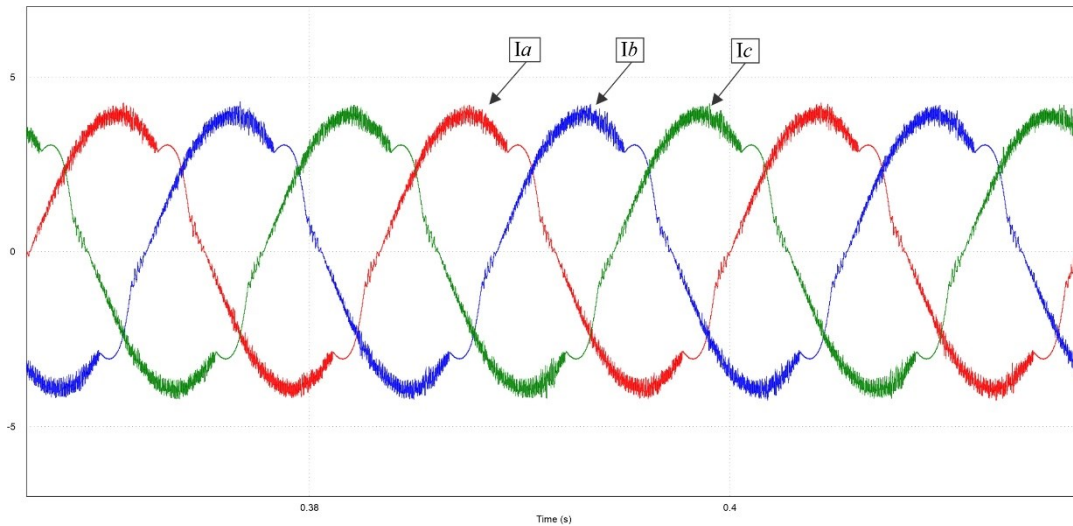


(b)

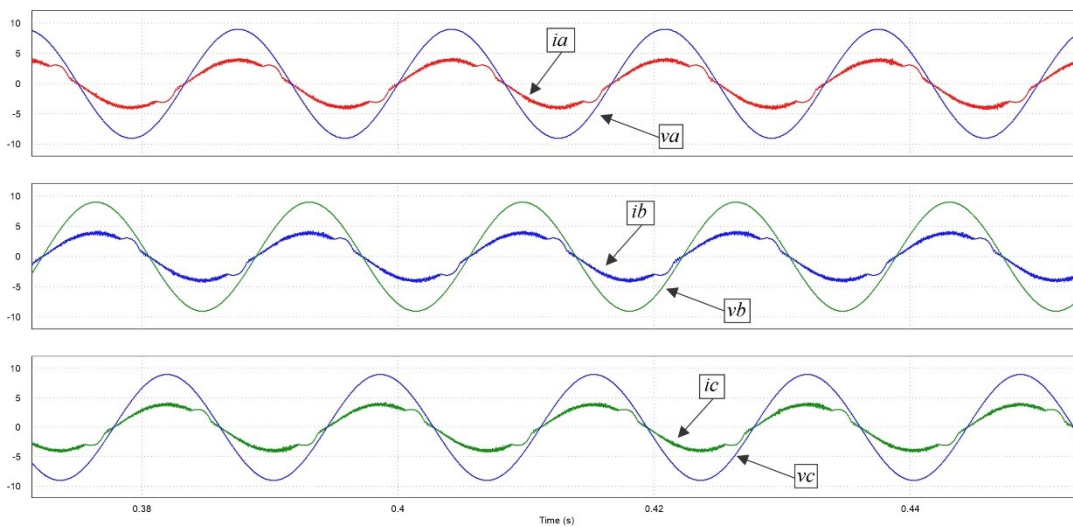
Figura 5.5 – Fase C: (a) Correntes i_a , i_b e i_c ; e (b) somatório das correntes $i_{CRNC/ITB}$ e i_{c_SEPIC} , resultando em i_c .

A Figura 5.6 (a) e (b), ilustra as correntes de linha de entrada das três fases, demonstrando que as formas de onda das correntes são senoidais e em fase com a tensão

de entrada, assegurando baixa distorção harmônica de corrente e elevado fator de potência.



(a)



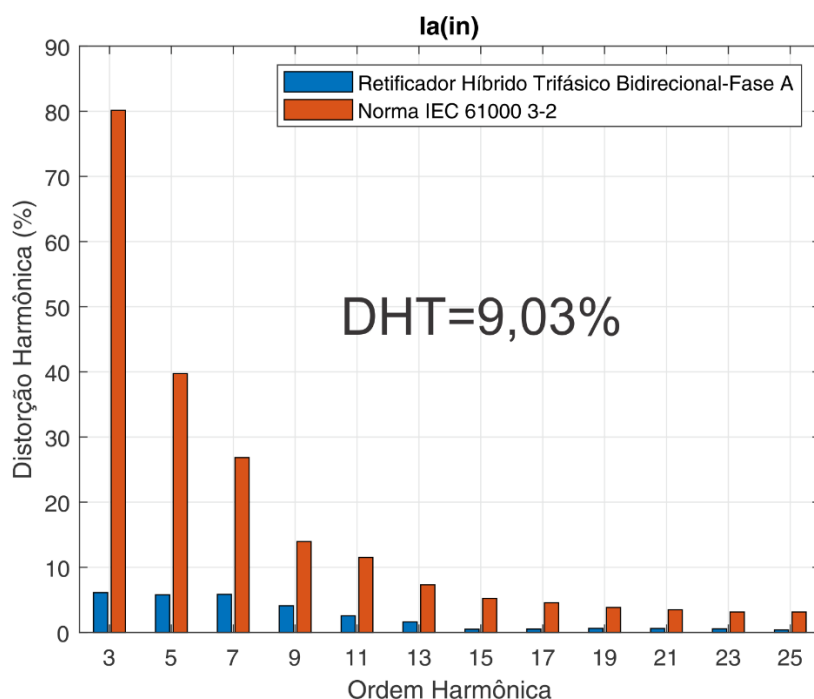
(b)

Figura 5.6 – (a) Correntes de linha de alimentação das fases A, B e C; e (b) demonstração das correntes de linha em fase com as tensões F-N.

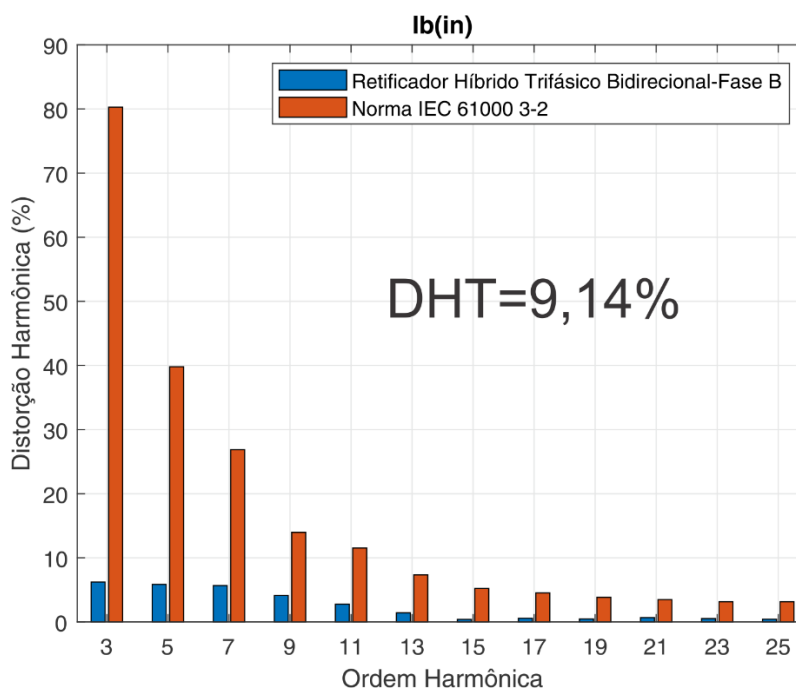
As figuras 5.7 (a), (b) e (c) demonstram as análises de distorção harmônica total de corrente para cada fase do sistema CA tomando por base a norma IEC 61000-3-2, cujos critérios se aplicam às correntes de entrada com valor eficaz inferior a 16 A [59]. A

referida análise foi possível utilizando-se o vetor de pontos de cada sinal de corrente obtido no *software PSIM*® e calculando-se sua DHT através do *software Matlab*®. Através das figuras 5.3 a 5.6, é possível perceber a eficácia da solução proposta no que diz respeito à imposição de correntes de alimentação senoidais.

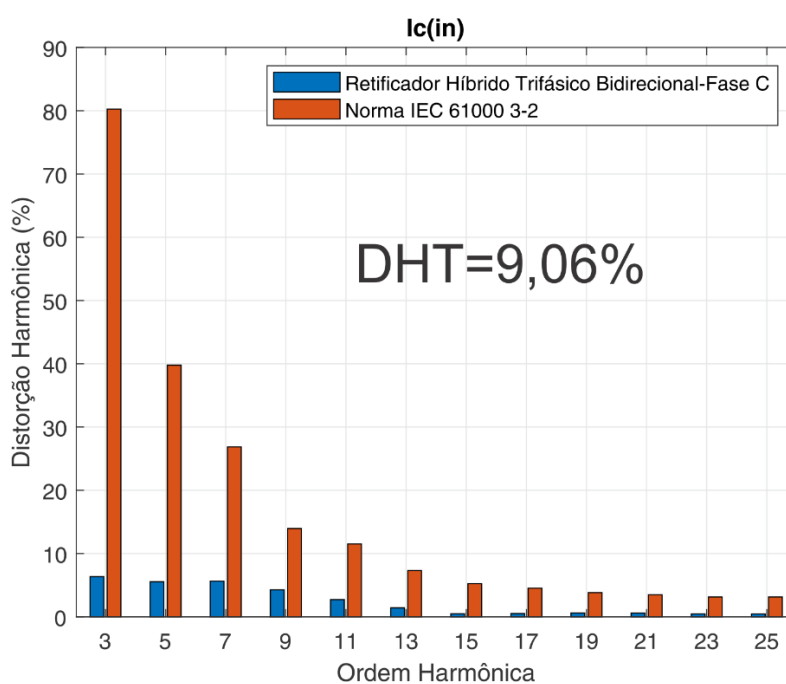
Apesar da leve distorção causada pelo retificador não controlado, o controle consegue mitigar o conteúdo harmônico das correntes de linha de entrada, onde os valores das componentes harmônicas individuais são consideravelmente menores aos impostos pela norma.



(a)



(b)



(c)

Figura 5.7 – Espectros harmônicos das correntes (a) i_a ; (b) i_b ; e (c) i_c , determinados pelo *software Maltab*[®].

Com relação à compensação série de tensão no barramento CC, a figura 5.8 demonstra as tensões nos capacitores C_{o_SEPIC} e $C_{RNC/ITB}$, e a tensão no barramento CC, comprovando que, para condições normais de operação, a tensão de saída do retificador não controlado (em torno de 280 V) somada à tensão de saída controlada dos conversores SEPICs (em torno de 120 V) resulta em uma tensão de 400 V no barramento CC, ficando evidente a eficácia do controle de tensão do conversor trifásico bidirecional para a compensação série de tensão.

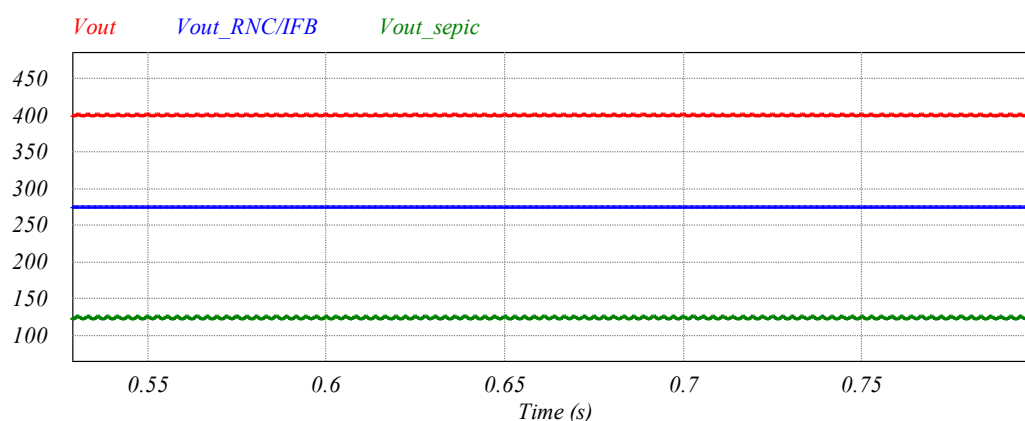


Figura 5.8 – Tensão na carga (V_{out}), tensão de saída do Retificador ($V_{out_RNC/ITB}$), e tensão de saída dos conversores SEPIC (V_{out_SEPIC}).

Através da figura 5.9, pode-se verificar que, para uma potência ativa média de saída total do RHTB de 1 kW, em condições normais de suprimento da rede CA o a estrutura RNC/ITB processa uma potência média de 700 W, o que corresponde a 70% da potência ativa média total. Os SEPICs, por sua vez, processam em torno de 300 W, correspondendo a cerca de 30% da potência ativa média total. Devido a conexão em paralelo dos três SEPICs, a potência é dividida em 100W cada conversor.

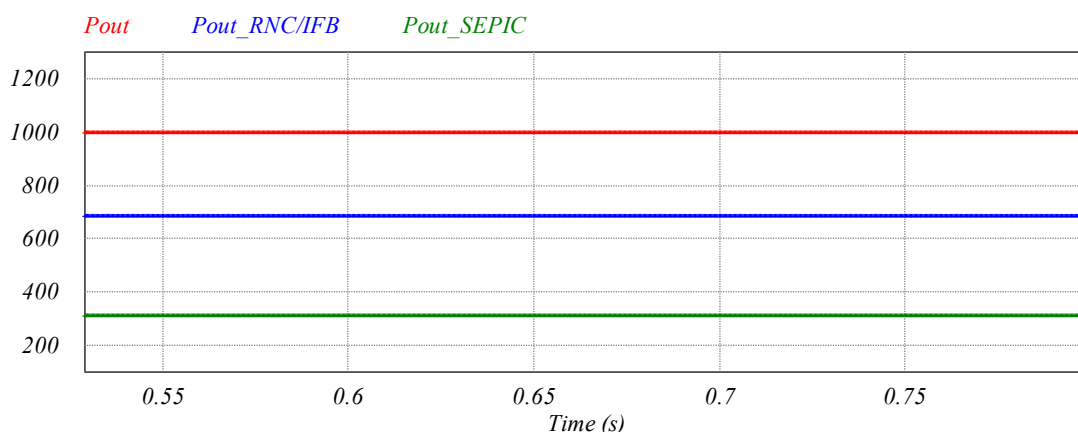
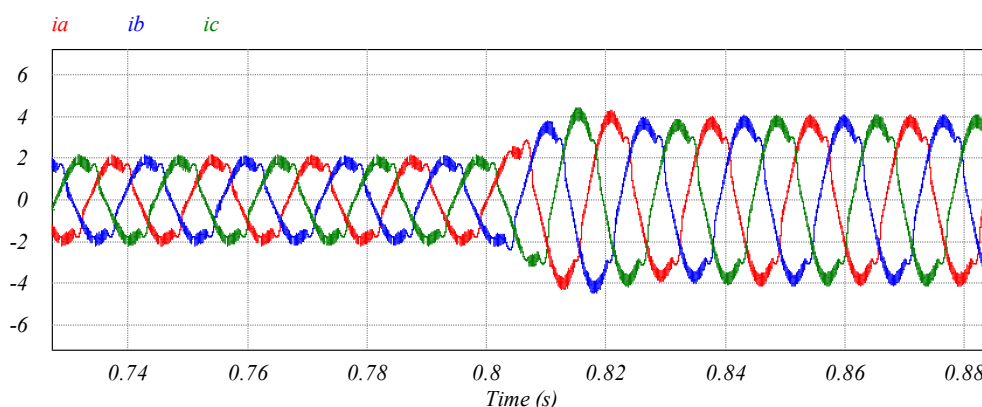


Figura 5.9 – Potências ativas de saída processadas pelo Retificador Híbrido Trifásico Bidirecional (P_o), ($P_{out_RNC/ITB}$) e (P_{out_SEPIC}).

Para verificar o desempenho dinâmico do retificador híbrido trifásico bidirecional, aplicou-se um degrau de carga de 0.5 kW para 1 kW e o resultado sobre o comportamento das correntes de linha de entrada, da tensão no barramento CC e do processamento de potência entre cada grupo retificador durante o transitório é apresentado na figura 5.10.

Nota-se que a resposta do controle é rápida e suficiente, mantendo a redução percentual em 9,57% e um tempo de assentamento em torno de 53,76ms. A resposta do controle estabelece que a magnitude das correntes impostas pelos conversores SEPIC aumentem instantaneamente, acompanhando o aumento da corrente drenada pelo retificador não controlado, mantendo inalteradas, portanto, a divisão de potência ativa processada entre as unidades retificadoras e a tensão no barramento CC.



(a)

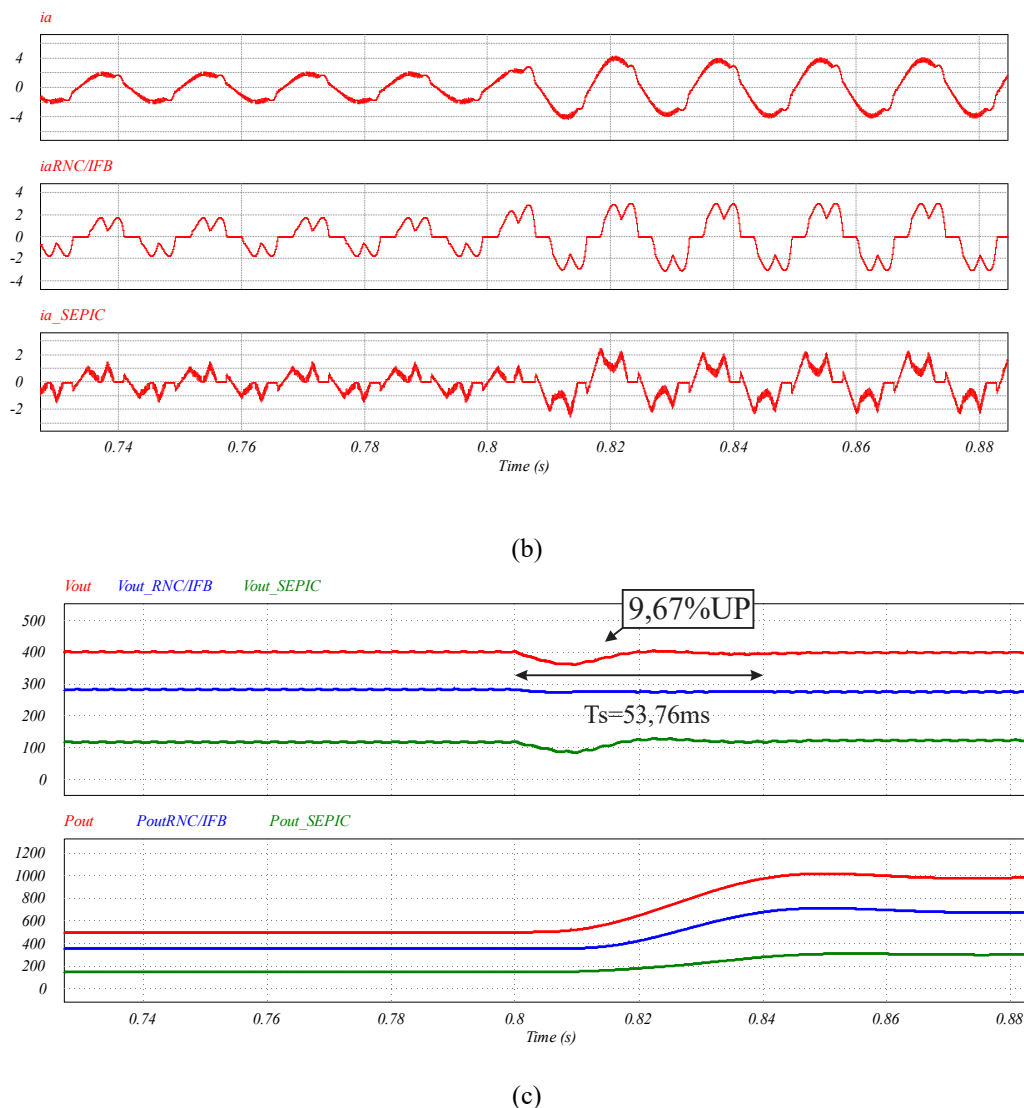


Figura 5.10 – Resposta dinâmica (a) das correntes de linha de entrada; (b) das correntes i_a , $i_{aRNC/ITB}$ e i_{a_SEPIC} ; e (c) das tensões e potências de saída do RHTB, RNC/ITB e SEPICs durante um degrau de carga de 0.5 kW para 1 kW.

5.4. Resultados de Simulação do RHTB sob transição do fluxo de potência e condição de inversão.

A figura 5.11 (a) e (b) mostra em detalhe, as condições de regime permanente em retificação, o transitório do fluxo de potência e o regime permanente durante a inversão. Na figura 5.11 (c), nota-se que a estratégia de controle se demonstrou eficaz no que diz respeito à compensação série de tensão no barramento CC com a inserção de outras fontes de geração no barramento, de modo que, apesar da queda da tensão de saída dos conversores SEPIC por ser uma unidade unidirecional, a tensão de saída do retificador

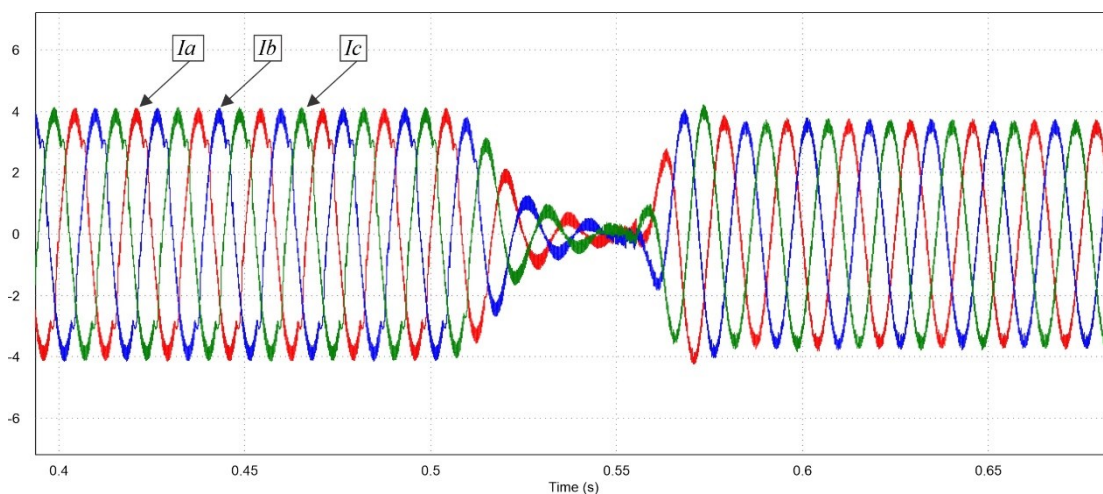
não controlado eleva-se fornecendo um barramento CC com tensão constante de 400 V à carga operando como um inversor *trifásico bidirecional*.

Durante a retificação, a figura 5.11(d) mostra a divisão do processamento de potência do RHTB permanece cerca de 70% em relação ao retificador não controlado e 30% em relação aos SEPIC isolados, como dito na análise da topologia. Como observado nas figuras 5.11(d) e 5.12, a partir da inserção das fontes de geração de energia no barramento, a proporção do processamento de potência entre o RNC e os conversores SEPIC vai se reduzindo, melhorando o DHT das correntes de linha.

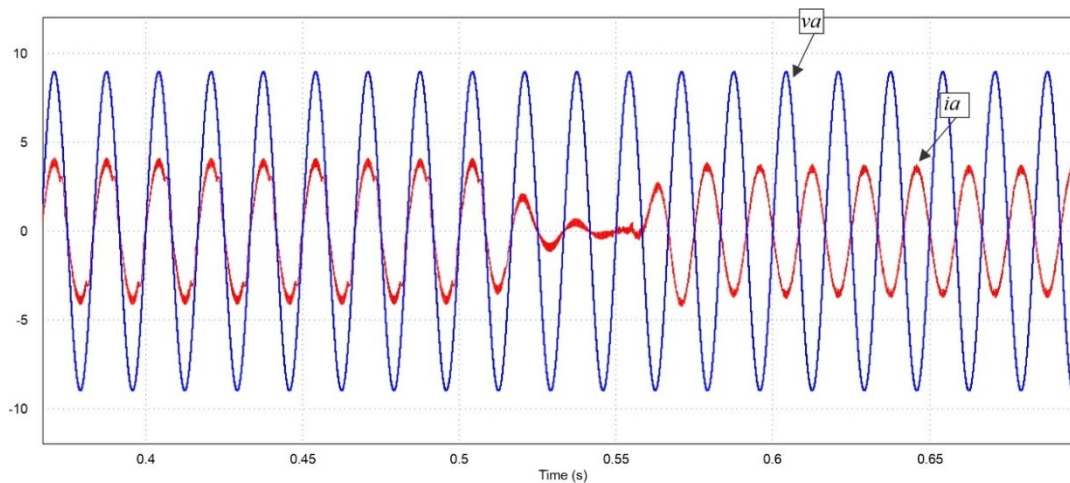
Outro ponto importante é a baixa variação do processamento de potência dos conversores SEPIC, onde à medida que se tem um aumento de geração das fontes no barramento, ela permanece em valores próximos de 30%, o que deve contribuir no rendimento global da topologia.

Durante a etapa de inversão, o inversor trifásico bidirecional atua direcionando o excedente de energia para a rede elétrica, a dinâmica entre as condições de retificação e inversão e a resposta rápida em relação a compensação de tensão demonstra a eficiência do controle em relação aos compensadores PI utilizados.

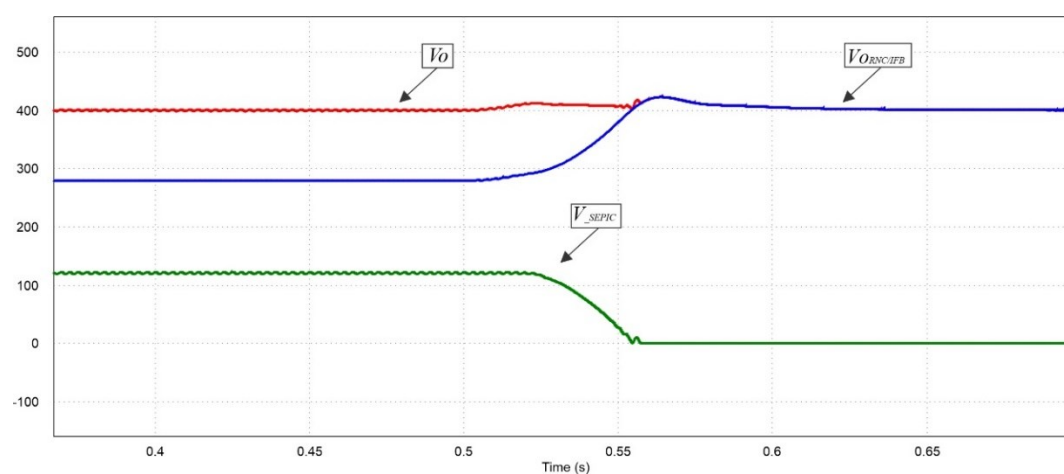
Em relação ao controle de corrente, a imposição de correntes de linha de entrada senoidais é realizada, onde o PLL-SOGI adotado foi capaz de estabelecer referências senoidais em fase com as tensões de fase. É possível observar ainda que, as fontes inseridas no barramento CC conseguem suprir a potência adicional entregue à carga de tal forma que a potência ativa total de saída permaneça constante em 1 kW.



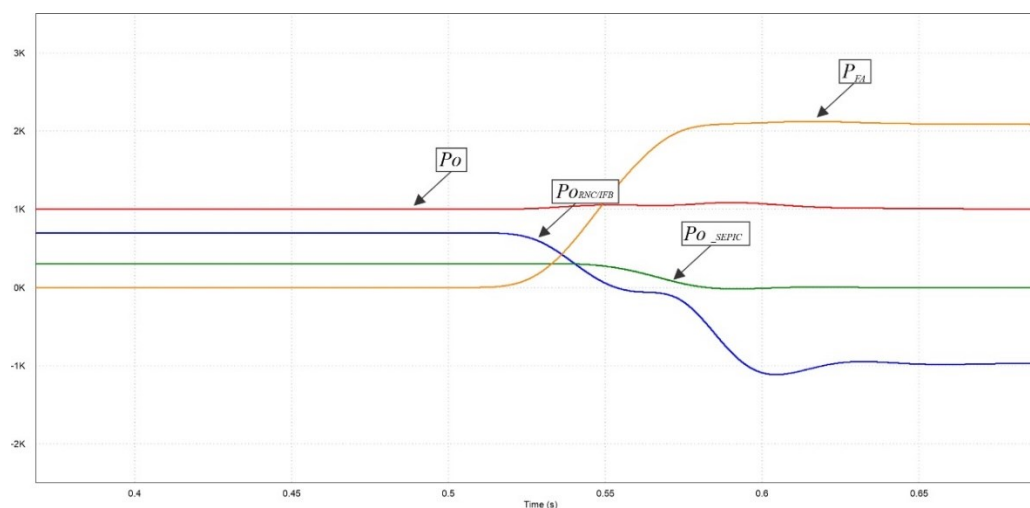
(a)



(b)



(c)



(d)

Figura 5.11 – (a) Transição do fluxo de potência; (b) Tensão e corrente de fase v_a , i_a ; durante a transição; (c) tensões V_{out} , $V_{out_RNC/ITB}$ e V_{out_SEPIC} ; (d) potências ativas de saída processadas pelo retificador Híbrido Trifásico (P_o), pelo RNC/ITB ($P_{out_RNC/ITB}$), P_{FA} e pelos SEPICs (P_{out_SEPIC}) durante a transição.

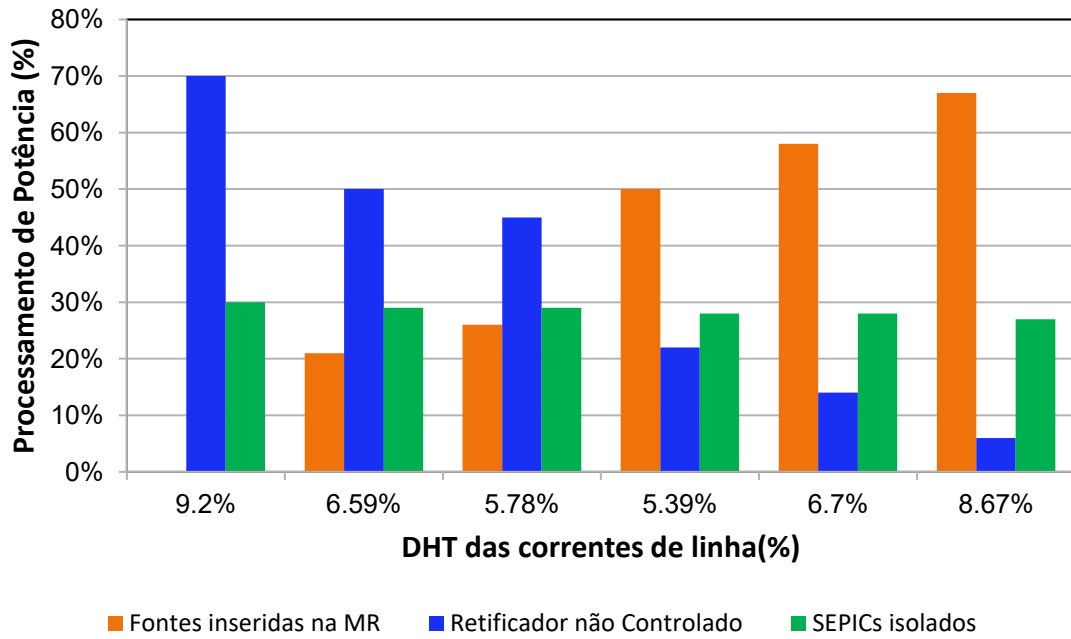
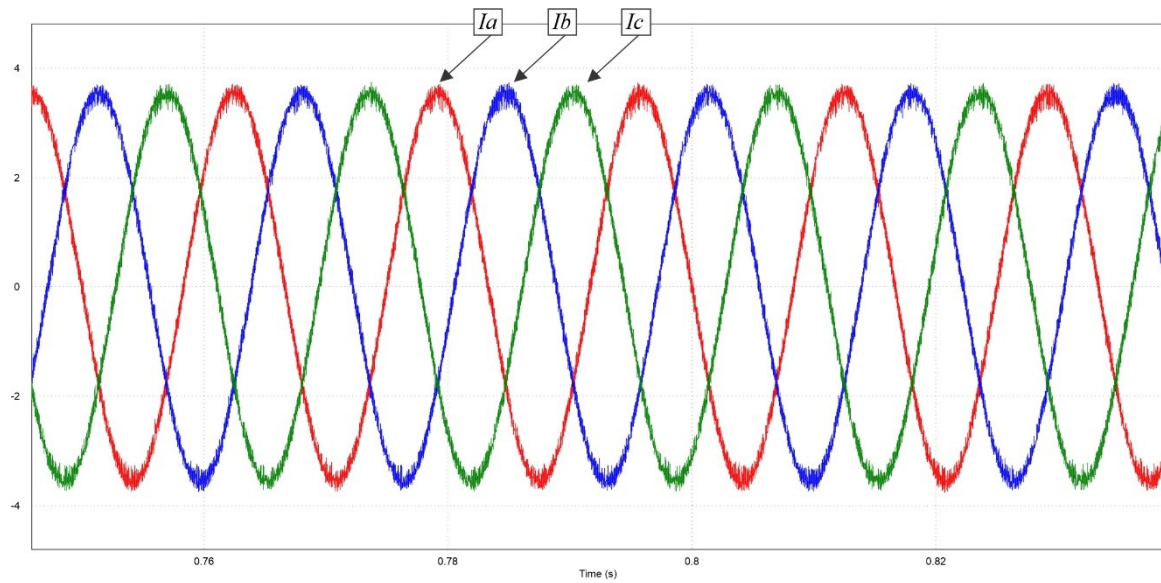


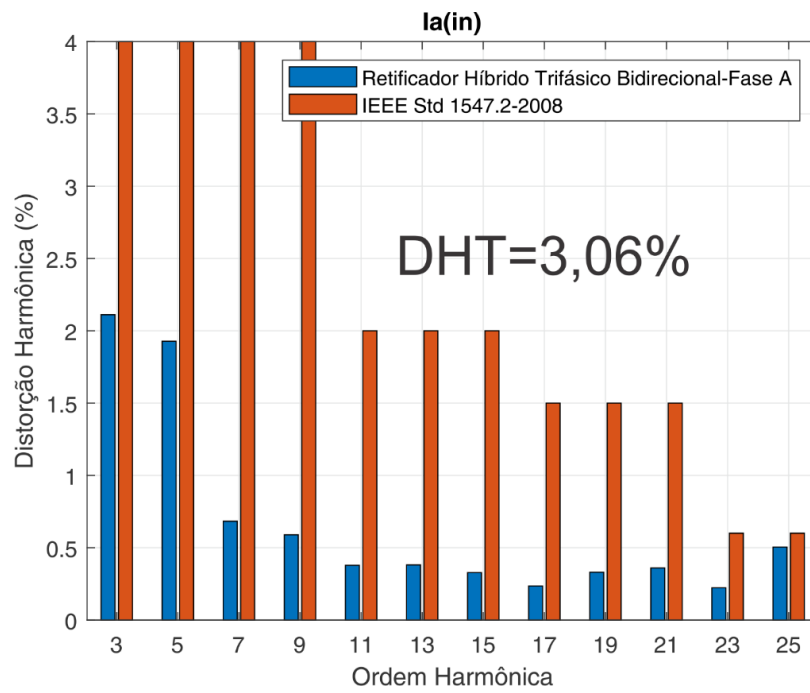
Figura 5.12 – DHT das correntes de linha em relação a divisão do processamento de potência na condição de retificação da topologia RHTB.

A figura 5.12, mostra os resultados de DHT das correntes de linha em relação à divisão do processamento de potência e da inserção das fontes de geração no barramento. É observado que a DHT se reduz consideravelmente à medida que a porcentagem da divisão de potência do RNC se reduz, voltando a se elevar quando se tem uma redução da potência do RHTB requerida pela carga.

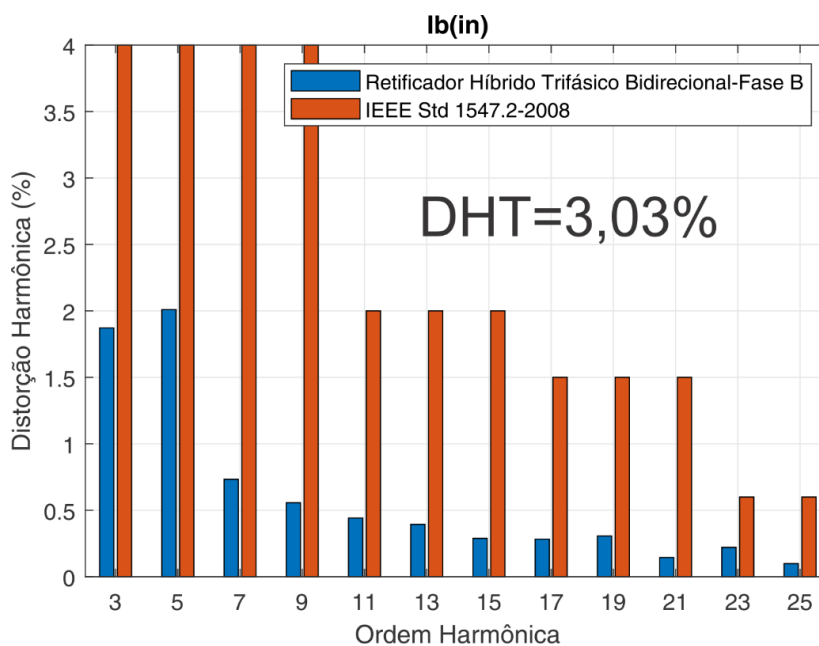
Na figura 5.13, são mostradas a operação em regime permanente do modo inversão do RHTB e os espectros harmônicos das correntes de linha comparados com a norma IEEE1547 [60] comumente utilizada como padrão para interconexão dos REDs na rede elétrica. Nas figuras 5.13 (b), (c) e (d), como pode ser observado os resultados de simulação obtiveram valores bem menores em relação a cada limite de harmônica individual imposta. Além disso a distorção harmônica total em torno de 3% também se adequa aos critérios estabelecidos por ela.



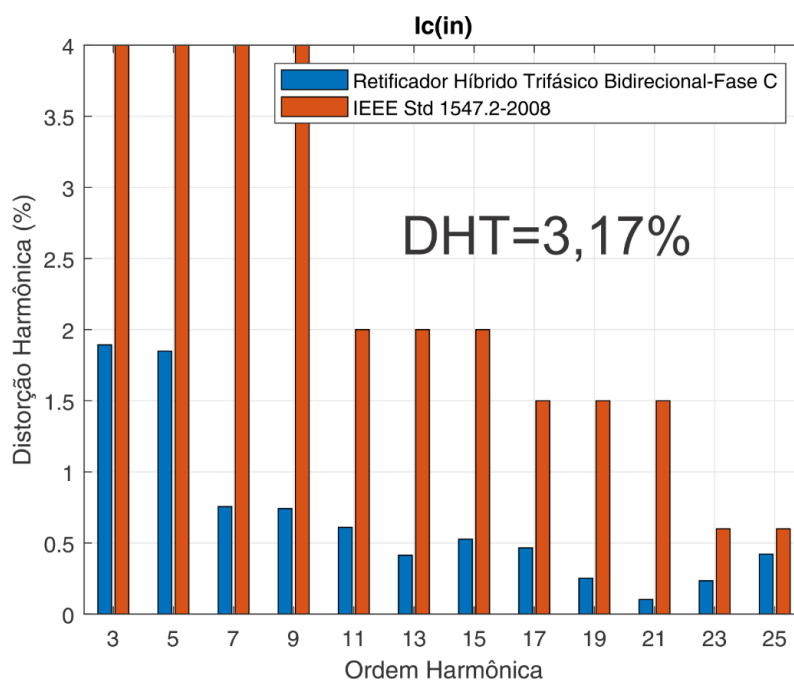
(a)



(b)



(c)



(d)

Figura 5.13 – (a) Correntes de linha durante a condição de inversão; Espectros harmônicos das correntes (b) i_a ; (c) i_b ; e (d) i_c , determinados pelo software *Maltab*[®]

5.5. Considerações finais

Neste capítulo foram apresentados os principais resultados de simulação computacional para justificar o princípio de funcionamento do RHTB, conforme apresentado no Capítulo 3. Além disso, demonstramos a eficácia da estratégia de controle proposta no Capítulo 4. Para essa análise, realizamos testes computacionais de desempenho da estrutura do RHTB, considerando uma carga de 1 kW. Esses testes envolveram a imposição de correntes de linha de entrada, variações de carga e a regulação do barramento CC diante da inversão do fluxo de potência.

Os resultados obtidos nas simulações fornecem evidências da viabilidade e eficiência do RHTB, comprovando a validade do princípio de funcionamento proposto. Além disso, demonstram a eficácia da estratégia de controle apresentada no Capítulo 4, evidenciando seu desempenho em diferentes condições de operação do sistema.

Com relação à imposição de correntes de linha de entrada senoidais, foi comprovado que o RHTB possui a capacidade de garantir uma reduzida distorção harmônica de corrente e um elevado fator de potência. Isso significa que as correntes geradas pelo sistema possuem amplitudes harmônicas em conformidade com as normas IEC 61000-3-2 para condição de retificação e IEEE-1547 para condição e inversão.

É importante destacar que o RHTB alcançou esses resultados utilizando apenas 27% da potência nominal em sua estrutura ativa. Isso indica um potencial significativo para um alto rendimento global da estrutura, uma vez que retificadores trifásicos não controlados semelhantes, utilizados na estrutura passiva, apresentam um alto rendimento. Essa eficiência energética é uma característica importante do RHTB, demonstrando sua capacidade de otimizar o uso de energia de forma eficiente.

Capítulo 6 - Resultados Experimentais

6.1 Considerações Iniciais

No capítulo anterior foram realizadas simulações computacionais que demonstraram resultados promissores para os conversores propostos. Para validar as proposições dessa tese, tendo como base a estratégia de controle adotada e o projeto do controlador realizado no capítulo 4, foi desenvolvido um protótipo de Retificador Híbrido trifásico bidirecional com Compensação Série do Barramento CC com capacidade de processar até 1 kW.

No que tange à eficiência da estrutura e sua estratégia de controle, foi analisado a sua capacidade em mitigar o conteúdo harmônico da corrente CA de entrada em condições normais da tensão de alimentação à luz da norma IEC 61000-3-2 para o modo de retificação e em relação a norma IEEE-1547 para o modo de inversão. Além disso, foram realizados ensaios laboratoriais variando a carga de 50% a 100% em regime permanente.

Por fim, foram feitas análises de estabilidade do barramento CC durante a transição do fluxo de potência aplicando diferentes níveis de degraus de irradiância aplicada utilizando o emulador de fonte programável e seu efeito no DHTi durante o modo de retificação.

6.2 Protótipo Desenvolvido

A estrutura topológica e o protótipo desenvolvido na NUPEP são apresentados nas Figuras 6.1 e 6.2, respectivamente, proporcionando uma visualização clara e detalhada tanto da configuração do sistema quanto da implementação física do projeto.

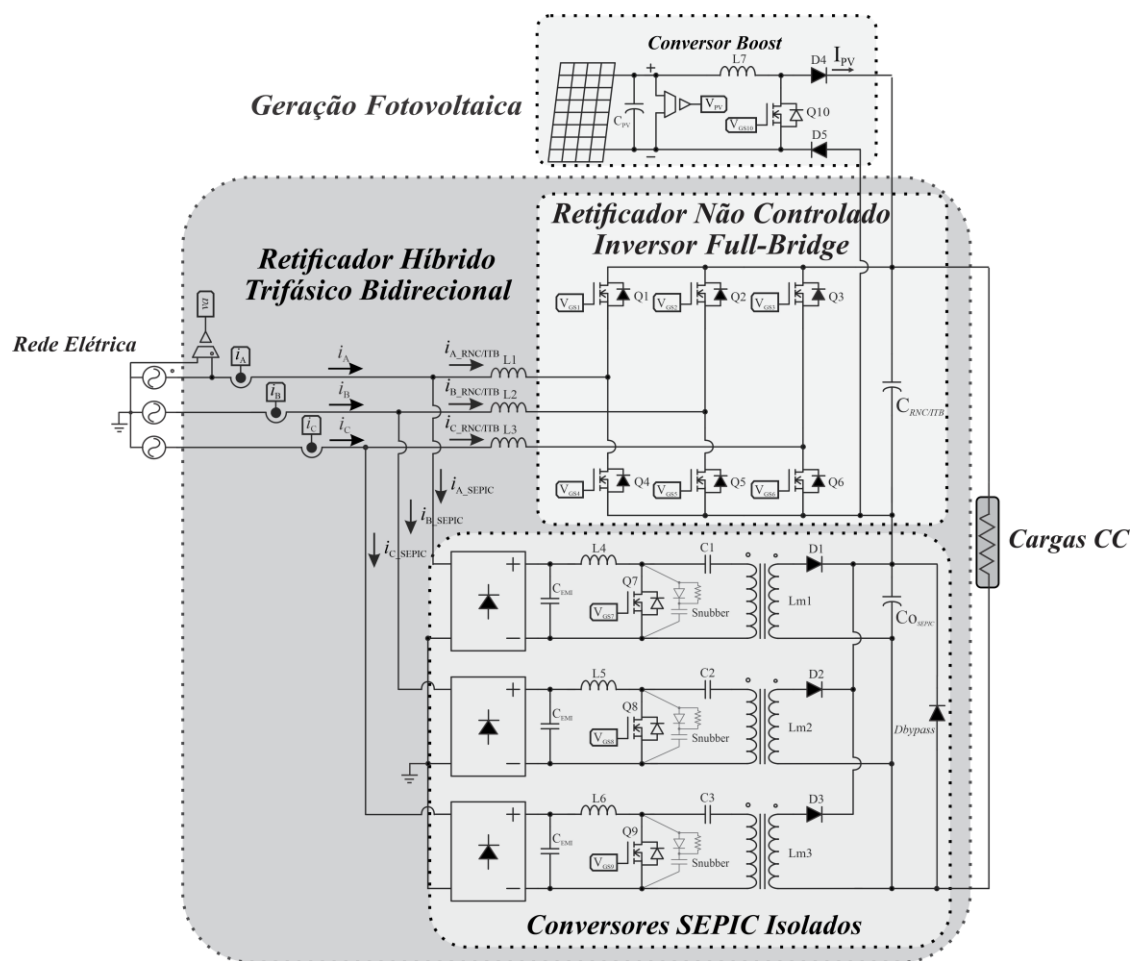


Figura 6.1 - Arranjo topológico do circuito de potência do RHTB com compensação série de tensão no barramento CC.

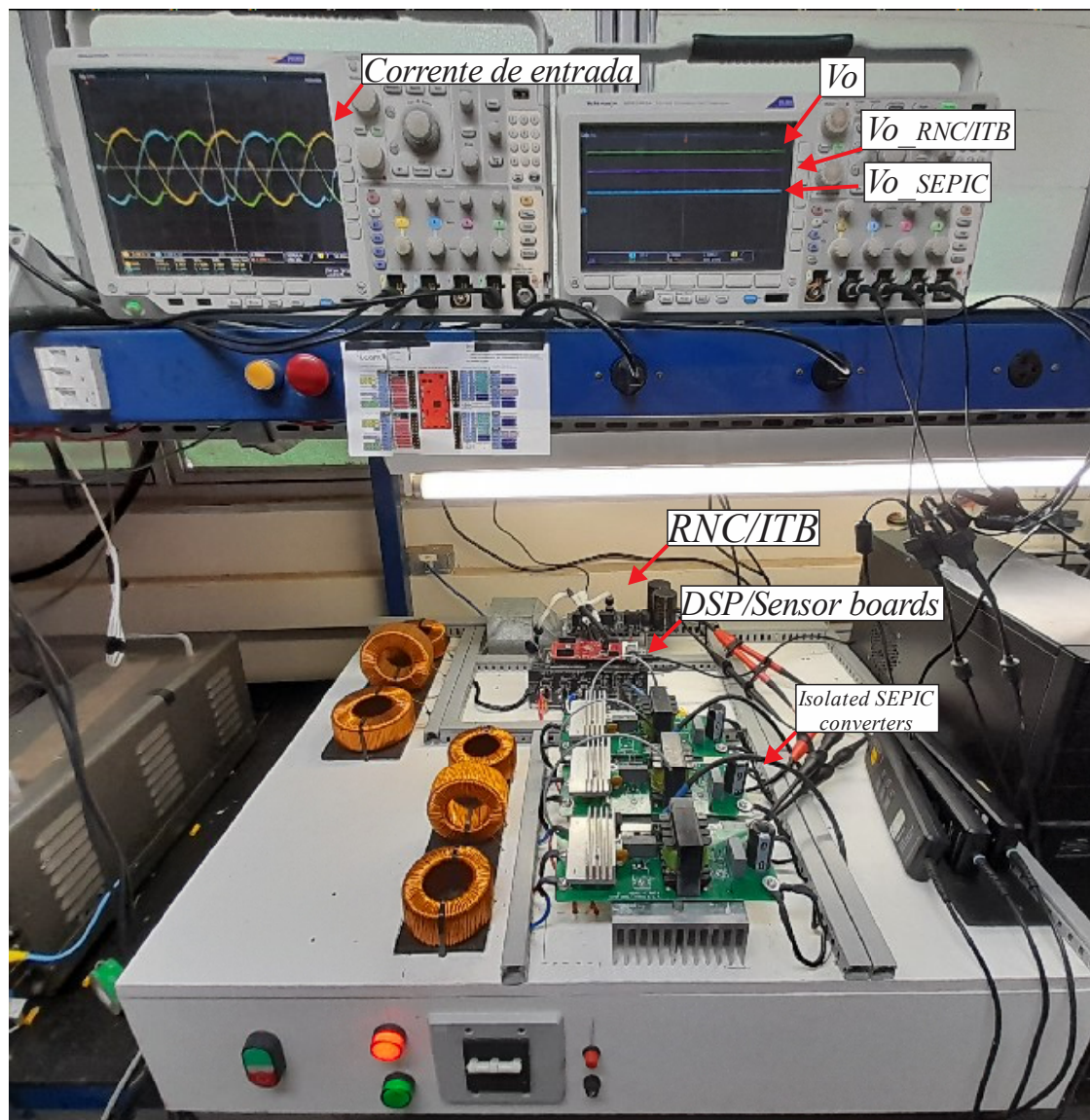


Figura 6.2 - Protótipo do Retificador Híbrido Trifásico Bidirecional com compensação série do barramento CC implementado em laboratório.

Os parâmetros de projeto e as especificações dos principais componentes do RHTB são apresentados na tabela 6.1. A escolha do semicondutor C3M0120100K foi baseada na sua baixa resistência dreno-fonte, o que reduz consideravelmente as perdas de comutação, além de aumentar a densidade de potência e a eficiência da estrutura durante o modo de regeneração. Apesar das vantagens, durante o modo de retificação este semicondutor apresenta uma tensão reversa no diodo de corpo de cerca de 4,8V, o que contribui para reduzir a tensão de saída do RNC/ITB.

Tabela 6.1 - Resumo dos parâmetros do protótipo do retificador híbrido trifásico implementado

Retificador Não Controlado / Inversor Full Bridge	
$L1, L2, L3$	10mH
$C_{RNC/ITB}$	500 μ F
$Q1-Q6$	C3M0120100K (22A/1000V)
SEPIC Isolado	
Ganho GMCC	0.581
Ponte retificadora monofásica	KBPC3510 (35A/1000V)
Indutores $L4, L5, L6$	5mH
Capacitores de entrada $C1, C2, C3$	470nF
Capacitor de saída C_{o_SEPIC}	330uF
Output Diodos $D1-D2$	RHRG30120 (30A/1200V)
Semicondutores $Q7, Q8, Q9$	C3M0120100K (22A/1000V)
Relação de transformação	$N_p/N_s = 17/28$
Indutância magnetizante $Lm1,$ $Lm2, Lm3$	1mH
PV + Boost	
Frequência do PWM	50kHz
$L7$	5mH
$D5, D4$	RHRG30120 (30A/1200V)
$Q10$	SiC STW30N80K5 (24A/800V)

Com o objetivo de assegurar o funcionamento adequado da estrutura, foram empregados diversos equipamentos e módulos em conjunto com o protótipo do RHTB.

Entre esses equipamentos e módulos, podem-se destacar o módulo de sensoriamento responsável por fornecer informações sobre os sinais de corrente e tensão sensorizados que são necessários para o controle; o controle selecionado foi implementado na plataforma de controle DSP TMS320F28379D para gerar os sinais de acionamento para o conversor; os *gates drivers* utilizados foram adequados para converter os sinais de pulsos enviados pelo DSP para níveis admissíveis pelos interruptores do circuito de potência do RHTB; as fontes auxiliares utilizadas na alimentação dos módulos de sensoriamento, *gate-drivers* e sistemas de ventilação para redução térmica dos semicondutores.

Para emular o comportamento da fileira fotovoltaica em diferentes condições de irradiância e temperatura para estabelecer um ambiente controlado nos ensaios. Ter um equipamento que possa fazer isso é importante para garantir condições de operação consistentes para cada técnica de MPPT. Isso permite a comparação dos resultados sem a interferência de variações nos parâmetros ambientais.

Na Tabela 6.2, apresenta um resumo dos dados técnicos da fonte *TopCon* Quadro TC.P.10.600.400.S da *Regatron*®, que é usada como um emulador de fileira fotovoltaica.

Tabela 6.2 - Especificações da fonte programável *TopCon* Quadro TC.P.10.600.400.S da *Regatron*®.

	Alimentação	3 x 380Vac
	Faixa de potência CC de saída	0 – 10 kW
	Faixa de tensão CC de saída	0 – 600 Vcc
	Faixa de corrente CC de saída	0 – 20 Acc
	Proteções integradas contra sobretensão, sobrecorrente e curto- circuito	

Na Tabela 6.3 é exibido o modelo DSP TMS320F28379D da *Texas Instruments*® que foi empregado para implementar o algoritmo da estratégia de controle da estrutura de potência proposta no Capítulo 4. A seleção desse DSP foi fundamentada em suas

características e recursos disponíveis, os quais facilitam sua aplicação na área de Eletrônica de Potência.

O TMS320F28379D oferece um desempenho de processamento mais avançado em comparação com os modelos mais antigos. Ele possui uma velocidade de *clock* mais alta e recursos aprimorados que o tornam capaz de executar cálculos mais complexos em um curto espaço de tempo. Outra vantagem desse DSP é a maior capacidade de memória, mais periféricos integrados, interfaces de comunicação avançadas e recursos de segurança aprimorados.

É geralmente utilizado em aplicações que exigem maior processamento, como sistemas de controle de potência em tempo real, inversores de frequência, sistemas de energia renovável e aplicações industriais avançadas.

Tabela 6.3 - DSP TMS320F28379D da TEXAS INSTRUMENTS®.

	Núcleo de processador de C28x, Conselho de velocidade de 32 bits com ponto flutuante IEEE 754 de precisão simples integrada.
	Frequência de clock de 200 MHz.
	Memória flash on-chip de 1024KB.
	Memória RAM on-chip de 204KB.
	4 Módulos de ADC de 16 bits e de 12 canais e 12 bits de 24 canais.
	24 canais de modulador de largura de pulso (PWM) com funcionalidades melhoradas.
	Até 169 pinos de entrada/saída de uso geral (GPIO) multiplexados e individualmente programáveis com filtragem de entrada.

Para o sensoriamento dos sinais de tensão e corrente na estrutura de potência foram utilizadas as placas ilustradas na Figura 6.3 (a). O módulo de sensoriamento possui seu modelo interno de condicionamento de sinais elaborado dentro das dependências no NUPEP. O sensor de tensão utilizado para medir a tensão do barramento CC e a tensão da entrada do conversor *BOOST* foi o AMC3330 e três sensores de corrente MCA1101 para medir as três correntes de entrada além de conseguir captar a tensão de referência para o *PLL*.

Devido ao atual processo de registro de patente, as especificações detalhadas e ilustrações deste módulo de sensoriamento não serão incluídas neste trabalho.

O *TMS320F28379D* possui pinos multifuncionais que podem ser configurados para diferentes funções, como *GPIO*, *ADC*, *PWM*, entre outras. Além de configurar os registradores responsáveis por definir a frequência de operação do processador do *DSP*, também é necessário declarar as variáveis de controle conforme indicado nos diagramas esquemáticos das estratégias de controle do RHTB.

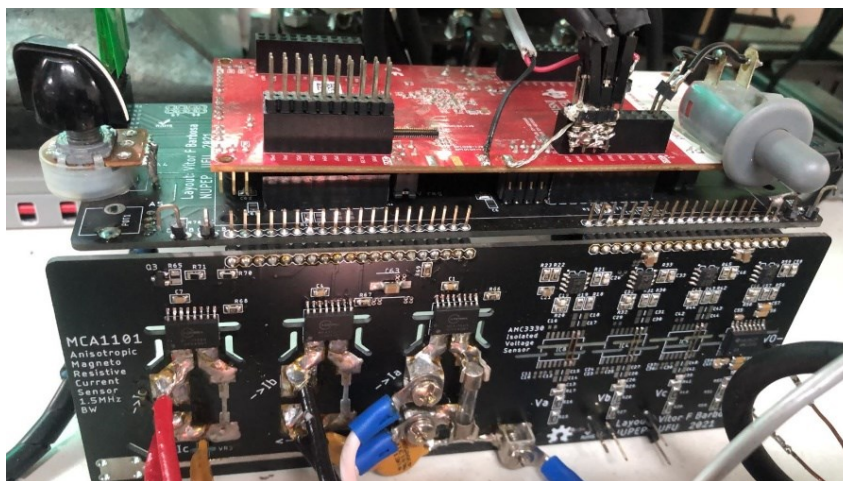
Posteriormente, foi realizada a configuração dos registradores responsáveis pela habilitação dos pinos de propósito geral (*GPIO*) que podem ser definidos como pinos de entrada digital ou pinos de saída digital ou pinos de saída *PWM*.

De acordo com a Figura 6.3 (b), os pinos *P6*, *P7*, *P8*, *P9*, *P10* e *P11* foram designados como saídas digitais e foram programados pelo algoritmo de controle para fornecer pulsos aos interruptores *Q1*, *Q2*, *Q3*, *Q4*, *Q5* e *Q6* do RNC/ITB, respectivamente. Além disso, os pinos *P60*, *P22* e *P105* e *GPIO0* foram configurados como saídas para os conversores SEPICs isolados e o conversor BOOST conectado ao barramento, responsáveis por fornecer sinais de disparo aos interruptores *Q7*, *Q8*, *Q9* e *Q10*.

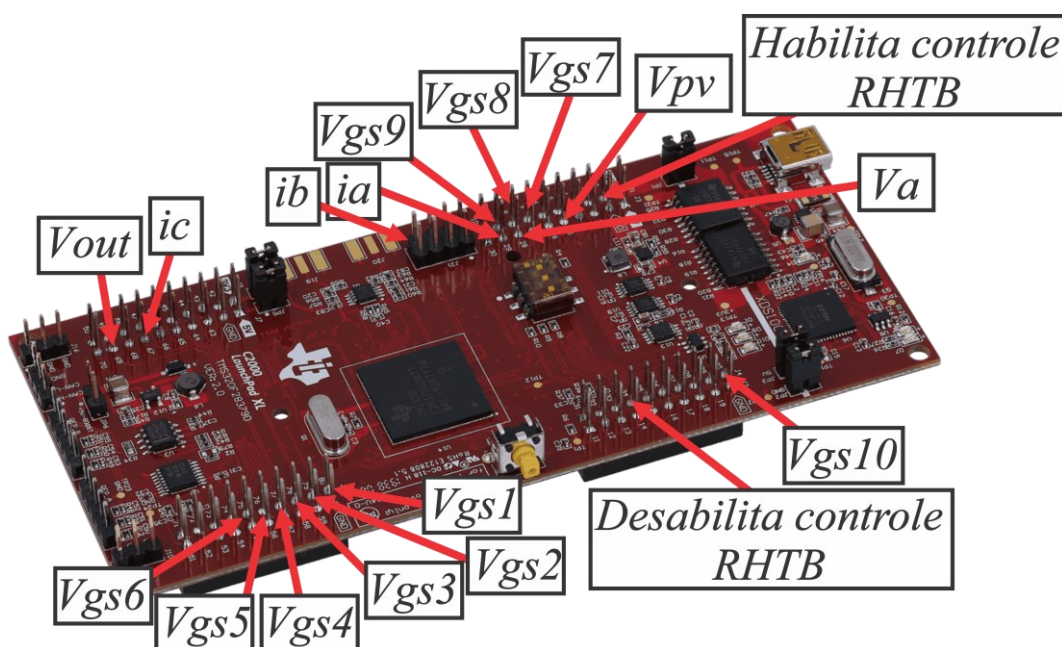
Posteriormente, os pinos *GPIO32* e *GPIO24* foram configurados como entradas digitais e foram utilizados para habilitar ou desabilitar os controles dos conversores SEPICs isolados. Essa ação ocorreu por meio de chaves analógicas externas conectadas ao *TMS320F28379D*.

Em seguida foi necessário realizar a configuração dos registradores que determinam a habilitação dos pinos das entradas de conversão analógico-digital (*ADC*) que foram definidos para receber os sinais de corrente e tensão sensoriados. Os pinos *ADCINA2*, *ADCIND3*, *ADCINC4*, *ADCINB2*, *ADCINB3* e *ADCINB4* foram configurados para receber os sinais sensoriados *ia*, *ib*, *ic*, *va*, V_{pv} e V_{out} , respectivamente, conforme ilustrado na Figura 6.3(b).

Assim, a linha de código lê os 6 canais analógicos (*ia*, *ib*, *ic*, *va*, V_{pv} e V_{out}) e converte os valores lidos de tensão, aplicando offsets e ganhos individuais para cada canal.



(a)



(b)

Figura 6.3 (a) Sensoriamento dos sinais de tensão e corrente na estrutura de potência, (b) Atribuições dos pinos de GPIO configurados no algoritmo de controle embarcado no DSP.

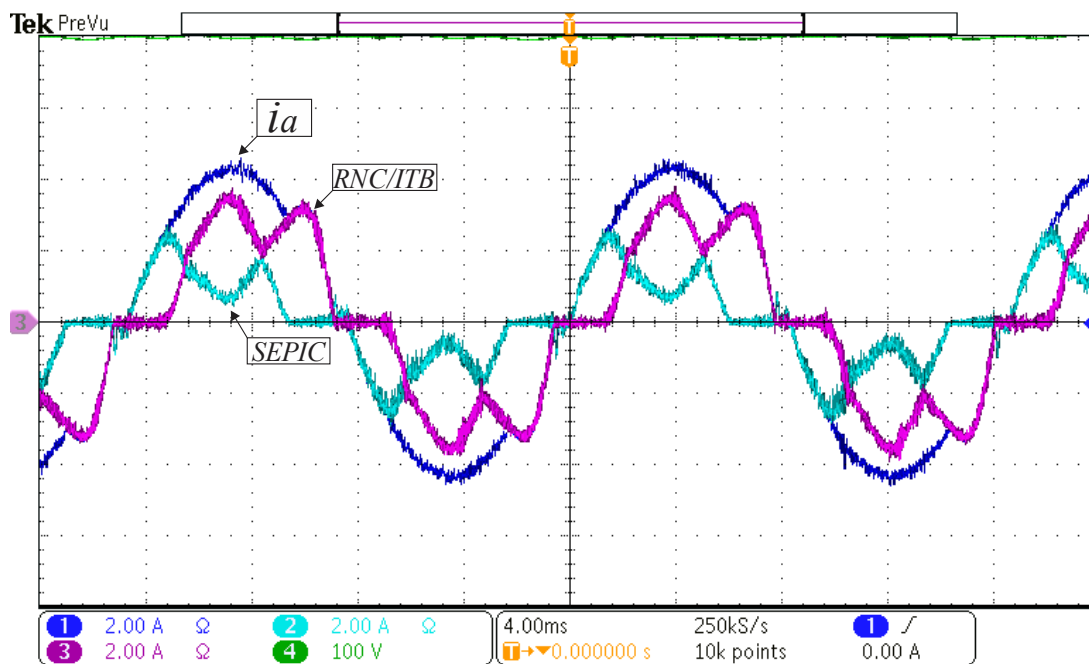
Além disso, ao adotar uma estratégia de controle com histerese para ambos os modos de operação, há a possibilidade de ocorrer frequências de chaveamento variáveis nos interruptores do circuito de potência. Para garantir que essas frequências de chaveamento estejam limitadas a 50 kHz, foi escolhida uma frequência de amostragem

de 100 kHz. Isso assegura que as variações nas frequências de chaveamento estejam dentro do limite desejado.

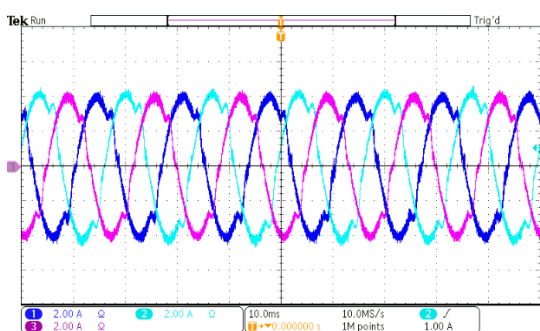
6.3 Resultados Experimentais do RHTB operando sob Condições Nominais (modo de retificação)

A fim de verificar a eficácia inicial da estratégia de controle em relação à imposição de correntes de linha senoidais, a Figura 6.5 ilustra como as correntes de linha de entrada das fases A, B e C são compostas. É observado que, conforme demonstrado nos resultados de simulação computacional apresentados no Capítulo 5, as correntes de entrada são o resultado da combinação das correntes drenadas por cada fase do RNC/ITB e dos conversores SEPICs isolados. É importante observar que são as correntes de linha impostas pelos SEPICs que determinam a forma de onda senoidal das correntes resultantes.

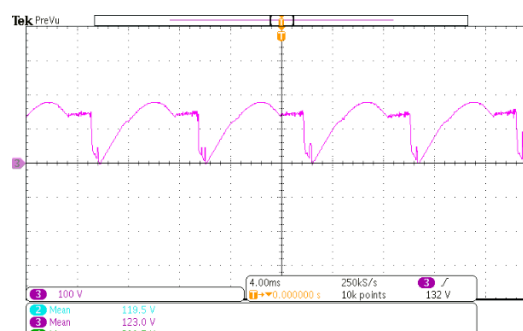
A Figura 6.4 mostra as formas de onda da corrente de entrada, da corrente do retificador trifásico não controlado com um filtro L à entrada e da corrente SEPIC, assim como a forma de onda da tensão no capacitor de entrada dos conversores SEPIC, mostrado no princípio de funcionamento do conversor detalhado no capítulo 3. No RNC/ITB, observa-se que, devido à elevada porcentagem de divisão da potência de processamento, as correntes do RNC/ITB aumentam. Como se viu no capítulo 3, para compensar este aumento, a corrente do conversor SEPIC vai a zero e, devido à sua unidirecionalidade, não consegue compensar a potência reativa necessária para anular esta distorção, provocando um aumento da taxa DHTi.



(a)



(b)

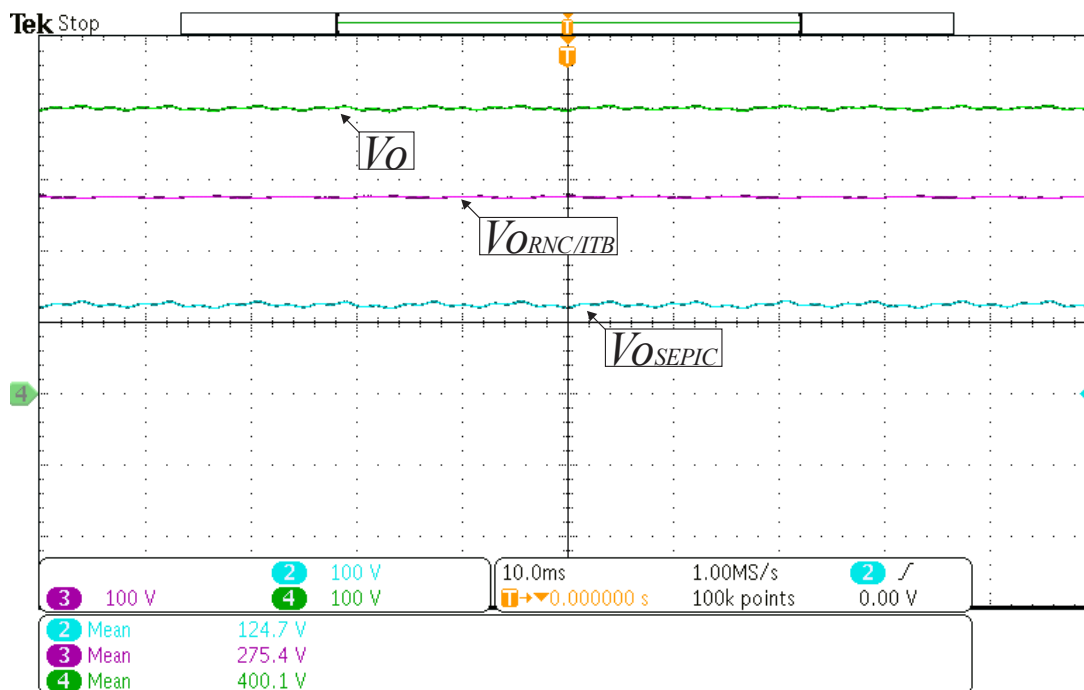


(c)

Figura 6.4 – (a) Correntes de linha de entrada drenadas pelo RHTB, por RNC/ITB e pelo conversor SEPIC (2 A/ div e 4 ms / div), (b) Correntes de linha de alimentação das fases A, B e C (2 A/ div e 10 ms / div), (c) Tensão no capacitor de entrada do conversor SEPIC (100 V/ div e 4 ms / div).

A Figura 6.5 (a) mostra as tensões de saída dos grupos passivo e ativo da estrutura. Observa-se uma contribuição de cerca de 68,85% para a parte passiva da estrutura, o que reduz consideravelmente as perdas de comutação e aumenta a eficiência. Os três conversores SEPIC em paralelo contribuem com 31,15%.

Nas Figuras 6.5 (b) e 6.5 (c) mostram as medições dos medidores digitais de potência WT210/WT230 obtidas à potência nominal no modo de retificação. Os testes foram realizados a diferentes níveis de potência e foram geradas as respectivas curvas de fator de potência e distorção harmônica.



(a)



(b)

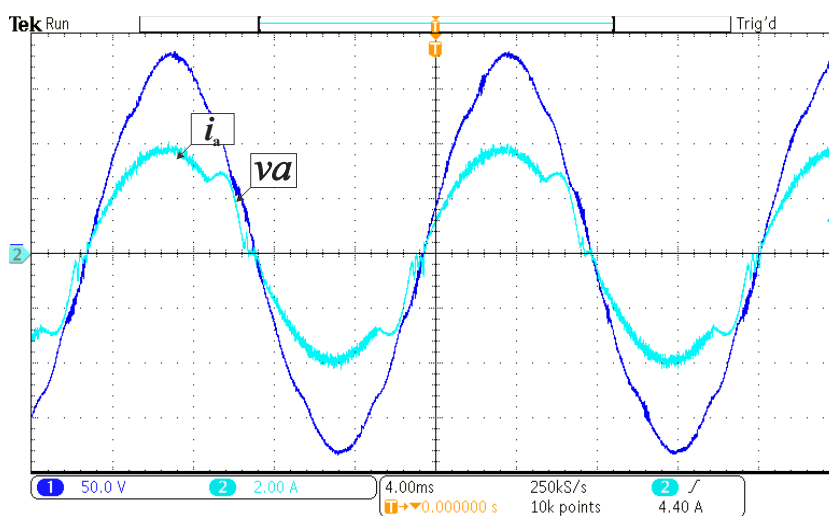
(c)

Figura 6.5 – (a) Tensão no barramento CC (V_{out}), tensão de saída do RNC/ITB ($V_{out_RNC/ITB}$), tensão de saída dos conversores SEPICs (V_{out_SEPIC}) (100 V/div e 10 ms/div)., (b) Tensões de saída do RHTB lidas pelo medidor digital de potência WT230 (c) Potências de saída processadas pelo RHTB (P_{out}), pelo retificador não controlado / Inversor Trifásico Bidirecional ($P_{out_RNC/ITB}$) e pelos conversores SEPICs (P_{out_SEPIC}) lidos pelo medidor digital de potência WT230.

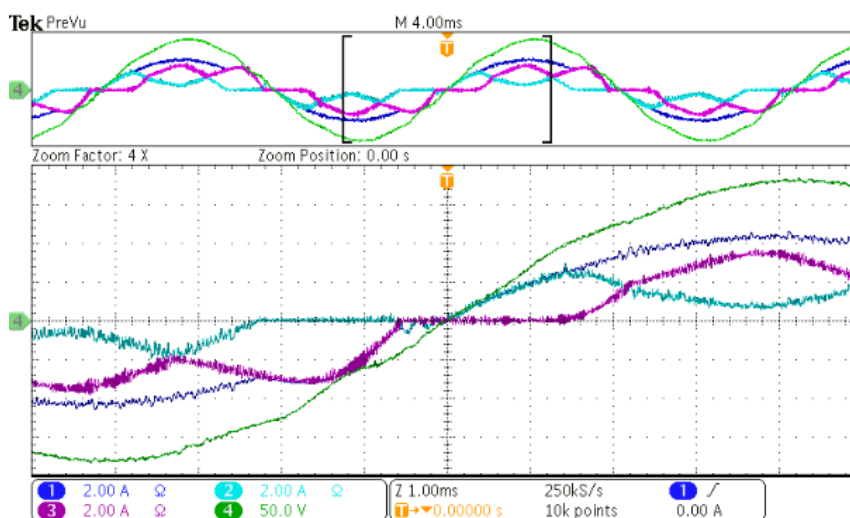
A Figura 6.6 (a) são mostradas as formas de onda da corrente de fase e da tensão no modo de retificação, obtendo-se um elevado fator de potência 0,991. A Figura 6.6 (b) observa-se que o PLL foi eficaz na geração de uma referência senoidal sincronizada com tensão de fase. Destaca-se que foi utilizado uma estrutura de PLL, defasando as demais em 120 graus cada.

De acordo com os resultados observados na Figura 6.7, apesar da distorção típica nas formas de onda das correntes de entrada, os componentes harmônicos das correntes de linha de entrada impostas pelo RHTB estão de acordo com as normas da IEC 61000

3-2. Além disso, a Distorção Harmônica Total (DHT) de cada corrente é satisfatória e bastante reduzida, o que reforça a eficiência do RHTB e sua estratégia de controle.

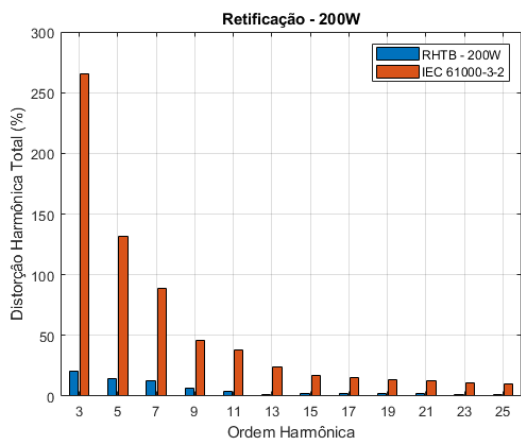


(a)

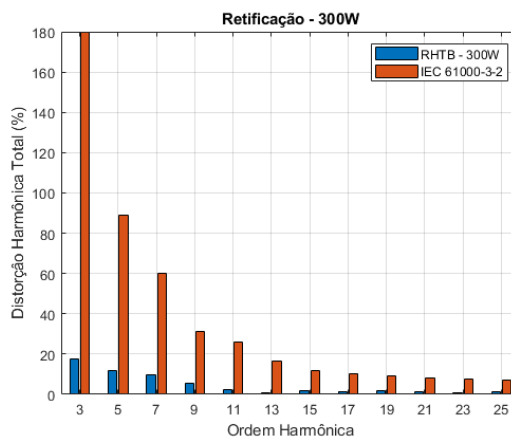


(b)

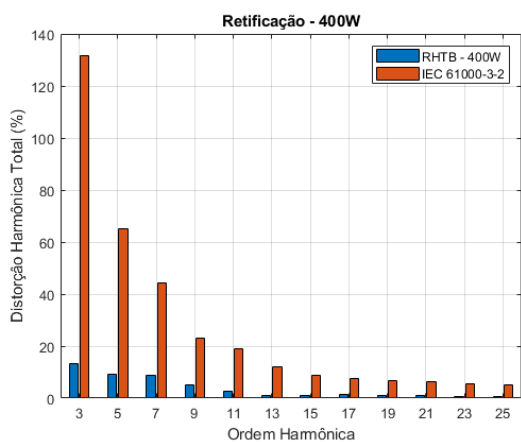
Figura 6.6 – (a) Tensão de fase e corrente de entrada durante a retificação. (50 V/div, 2A/div e 4 ms/div) (b) Sincronia da tensão de fase e corrente entrada (50 V/div, 2A/div e 1 ms/div)



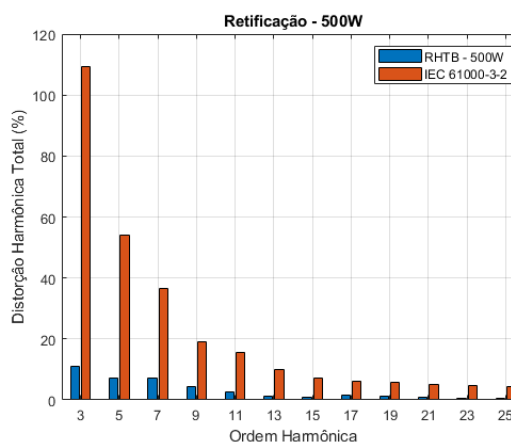
(a)



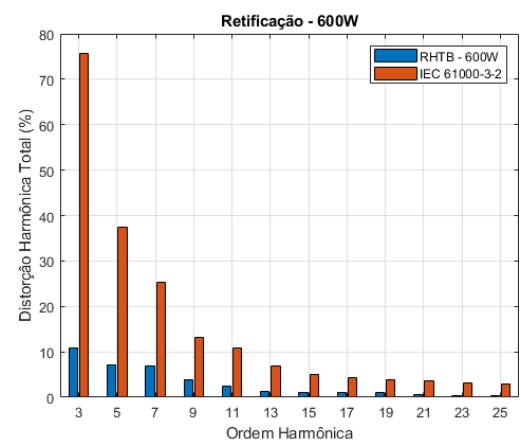
(b)



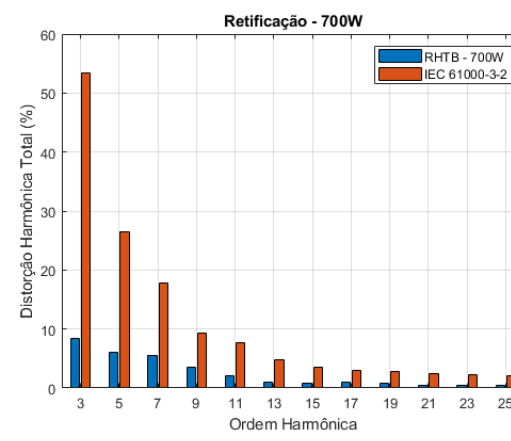
(c)



(d)



(e)



(f)

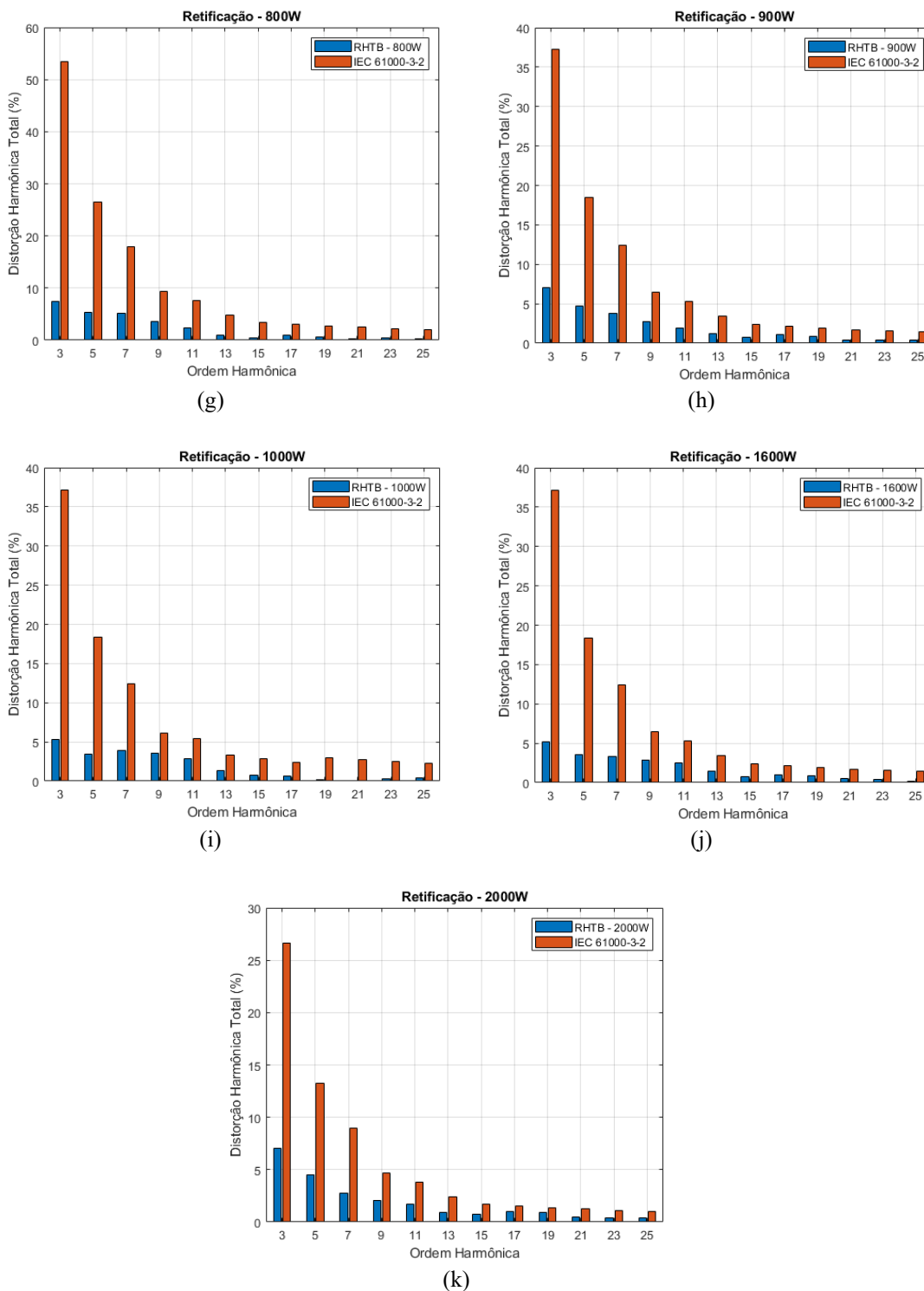


Figura 6.7 - Distorção harmônica total e comparação, em relação à normal IEC 61000-3-2, das amplitudes harmônicas das correntes para diferentes níveis de potência durante o modo de retificação.

A Figura 6.8 apresenta um gráfico que representa o comportamento médio da Distorção Harmônica Total (DHT) e do fator de potência entre os valores obtidos por fase. Além disso, o gráfico mostra o rendimento geral da estrutura, o que permite constatar uma considerável redução na Distorção Harmônica Total, de 29,5% para 8,93%, durante

a operação do RHTB com uma carga variando até 2 kW. Observa-se também um aumento significativo no fator de potência médio a partir de 0,8 kW de carga, alcançando um valor muito próximo ao unitário.

A Figura 6.8 exibe o cálculo do rendimento global da estrutura do RHTB, considerando a variação da carga até 2 kW. Esse cálculo foi realizado com base nas medições das potências ativas médias de entrada e saída, utilizando o medidor digital de potência WT230 da Yokogawa®.

A estrutura apresentou uma eficiência global de 93,55% à potência nominal. Foram extraídos resultados até 2kW, onde se observou uma redução para 91,08% devido à queda de tensão através do diodo de corpo do semiconductor utilizado no RNC/ITB e também através dos enrolamentos dos indutores de entrada L1, L2 e L3. Essa representação gráfica ilustra a eficácia da estratégia de controle adotada e evidencia o papel excelente da topologia de conversor empregada no RHTB em termos de redução do conteúdo harmônico da corrente, correção do fator de potência e melhoria da eficiência global.

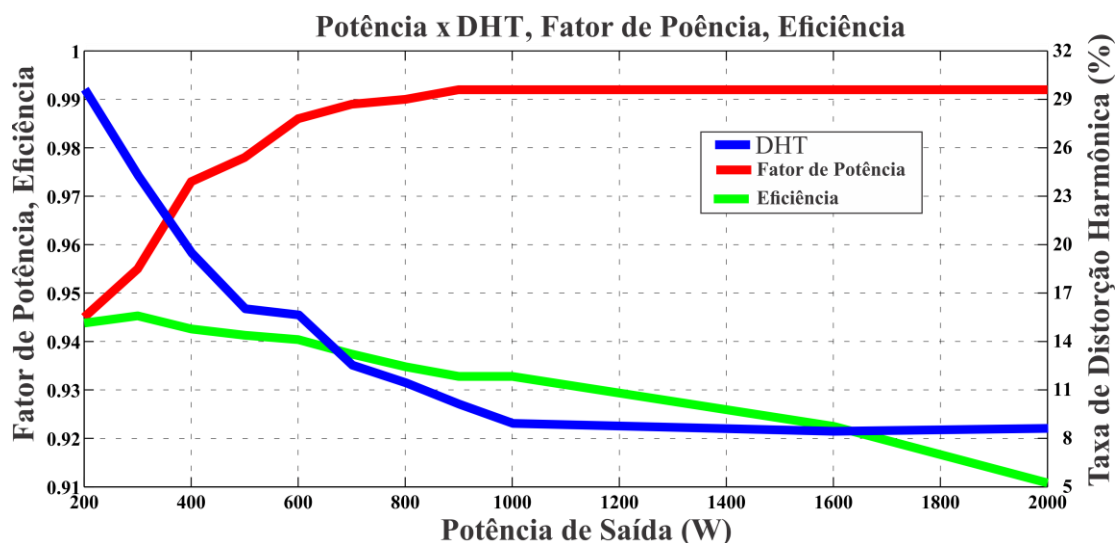


Figura 6.8 – Distorção harmônica total média, fator de potência e rendimento global do RHTB médio em função da potência ativa média total processada durante o modo de retificação.

6.4 Resultados Experimentais do RHTB operando sob Condições Nominais (modo de inversão)

Com o objetivo de avaliar o desempenho inicial da estratégia de controle no modo de inversão, A Figura 6.9 mostra as formas de onda da corrente e da tensão da fase no modo de inversão. Observa-se o desempenho do PLL SOGI, que desloca as referências sinusoidais em 180° para impor as correntes de entrada usando um loop de tensão para produzir valores negativos na saída do controlador PI. A figura 6.10 mostra as medições dos medidores de potência digitais WT210/WT230 obtidas variando à potência nominal no modo de inversão.

Na Figura 6.11 comparou-se o espectro harmónico das correntes de linha de entrada com os limites impostos pela norma IEEE-1547 para o modo de inversão, obtendo um DHTi de 1,47% injetando 1000W de potência na rede elétrica através do emulador de painéis fotovoltaicos conectados ao conversor *BOOST*. Observou-se que, em ambos os modos, nenhuma harmónica individual excedeu os limites.

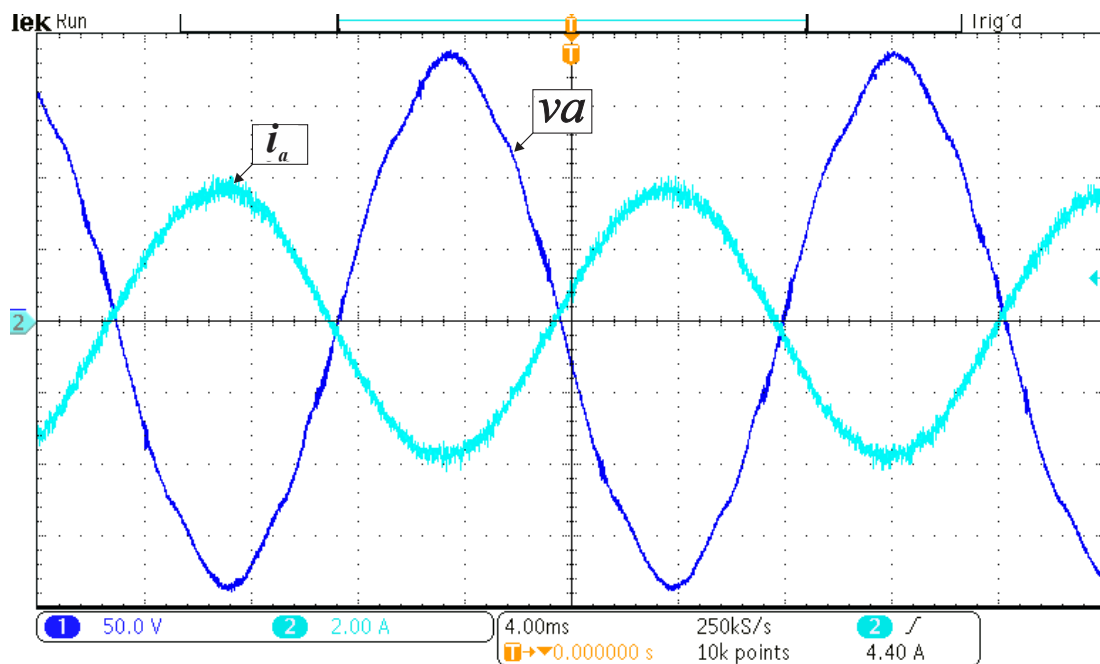


Figura 6.9 - Corrente de linha i_a em fase com a tensão de fase v_a durante o modo de inversão. (50V/div, 2A/div e 4 ms/div).

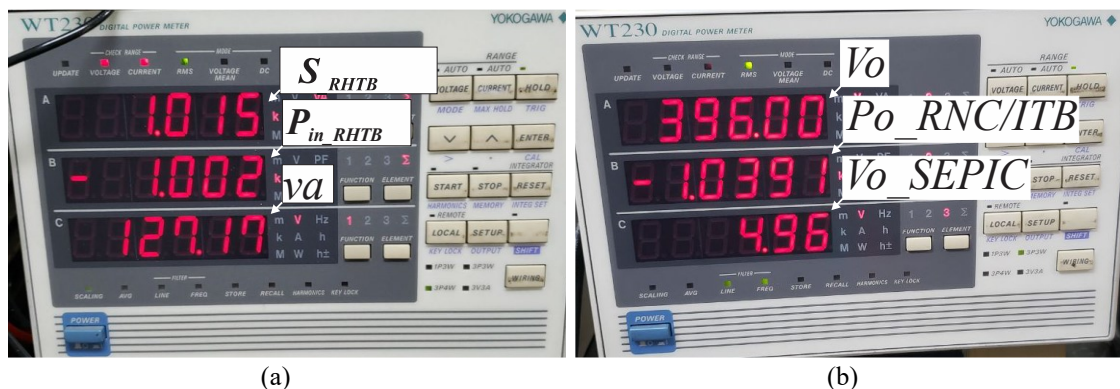
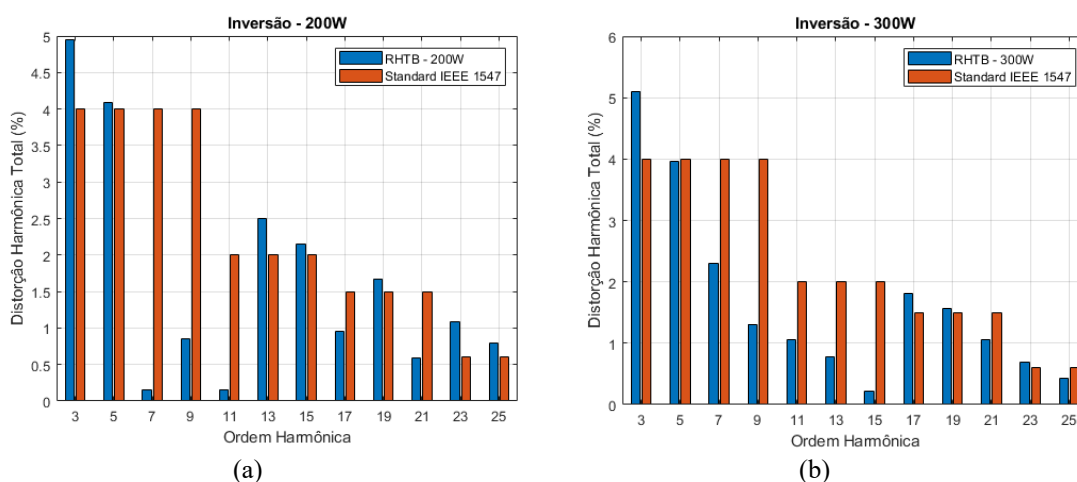


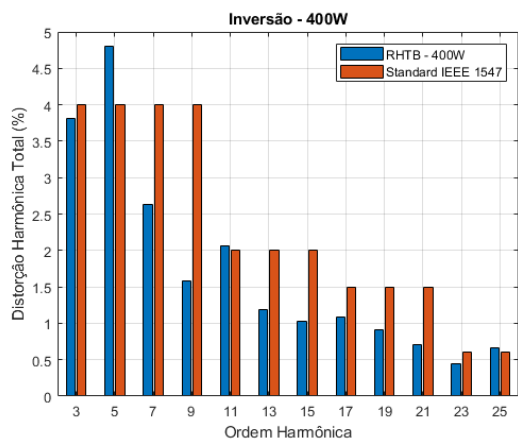
Figura 6.10 – (a) Potência aparente, potência ativa e tensão de fase processadas pelo RHTB durante o modo de inversão, (b) Tensões de saída do RNC/ITB e SEPICs e potência de saída do RNC/ITB lidos pelo medidor digital de potência WT230 durante o modo de inversão.

A partir dos pontos de dados das correntes obtidos através dos osciloscópios MDO4054-3 e MDO3034 da Tektronix®, foi possível determinar a distorção harmônica das correntes i_a , i_b e i_c e comparar seu conteúdo harmônico com a norma IEEE-1547.

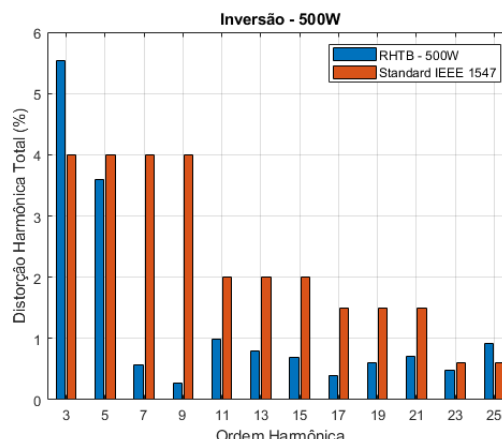
Como pode ser visto na Figura 6.11, os componentes harmônicos das correntes de linha de entrada impostas pelo RNC/ITB estão em conformidade com a norma IEEE-1547 quando ela atinge potências acima de 700W, atingindo um DHT de 1,47% para 1kW.

A DHT de cada corrente é bastante reduzida devido a ondulação reduzida das correntes de entrada, efeito direto do valor adotado nos indutores de entrada L1, L2 e L3 do RHTB.

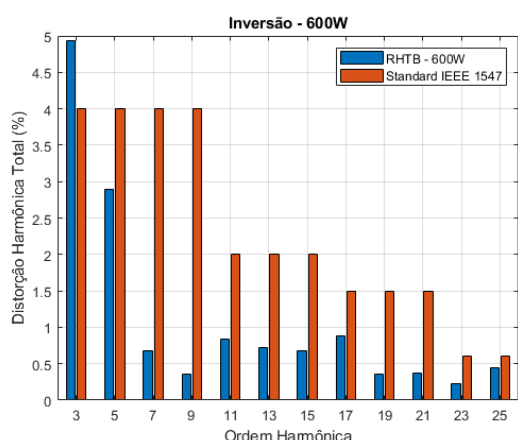




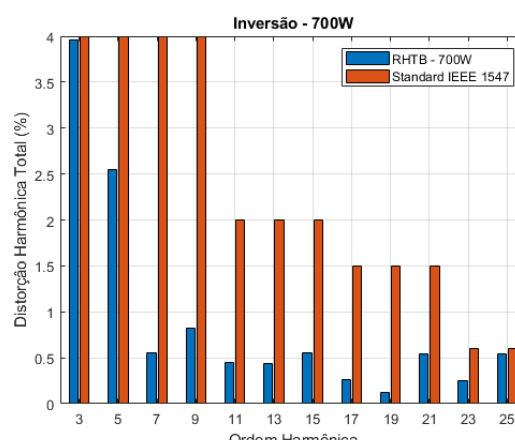
(c)



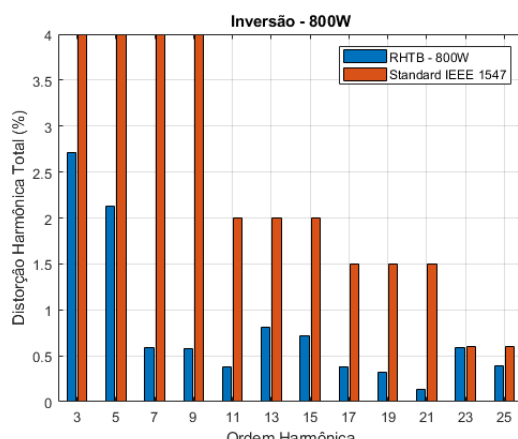
(d)



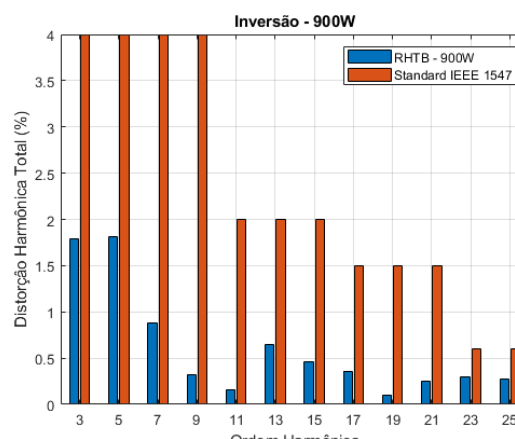
(e)



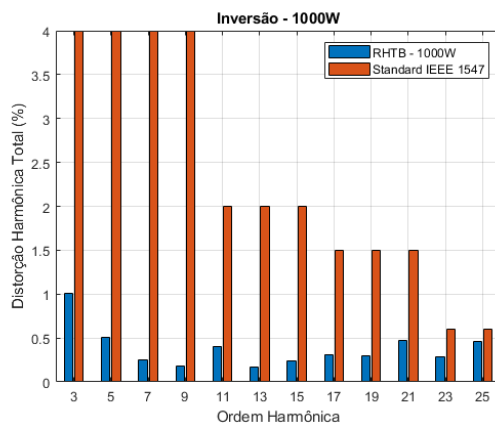
(f)



(g)



(h)



(i)

Figura 6.11 - Distorção harmônica total e comparação, em relação à normal IEEE 1547, das amplitudes harmônicas das correntes para diferentes níveis de potência durante o modo de inversão.

A Figura 6.12 exibe o cálculo do rendimento global da estrutura do RHTB para a condição de injeção de 1 kW na rede elétrica. Esse cálculo foi realizado com base nas medições das potências ativas médias de entrada e saída, utilizando o medidor digital de potência WT230 da *Yokogawa*®. O resultado mostra que o rendimento global da estrutura alcançou 96,43%.

A Figura 6.12 também apresenta o comportamento do fator de potência por fase em relação à potência total fornecida à carga. Observa-se que o fator de potência é muito próximo ao unitário, o que confirma a eficácia do *PLL SOGI* implementado e do controle adotado para garantir correntes de linha de entrada senoidais e correção do fator de potência.

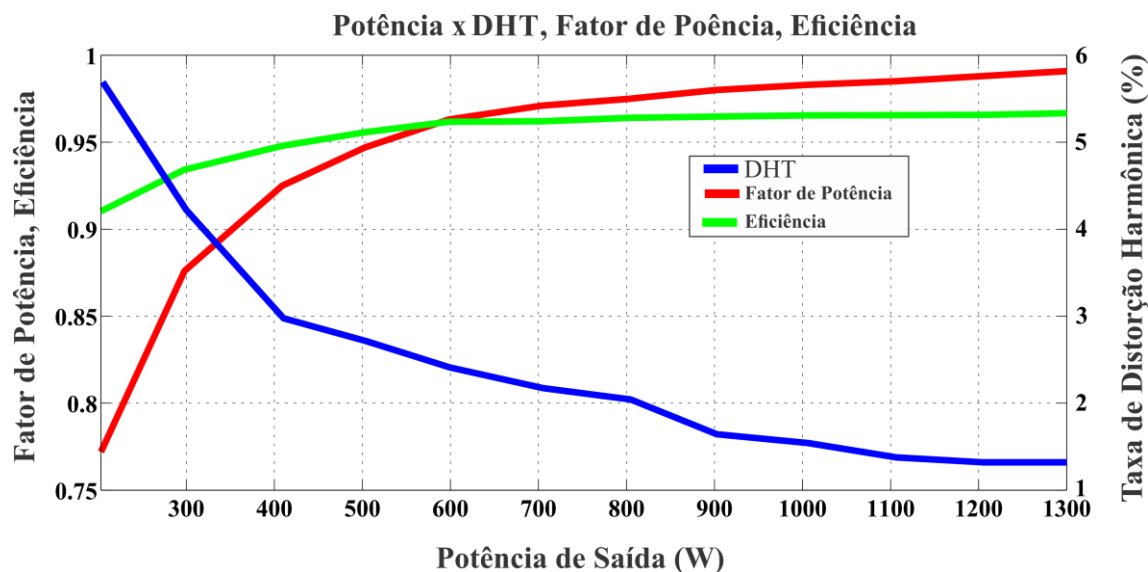


Figura 6.12 – Distorção harmônica total média, fator de potência e rendimento global do RHTB médio em função da potência ativa média total processada durante o modo de inversão.

6.5 Resultados Experimentais do RHTB Operando Diante de Degrau de Carga Processada (0,5 kW para 1 kW)

A fim de avaliar o desempenho dinâmico do RHTB no modo de retificação, foi realizado um teste de degrau de carga de 0,5 kW para 1 kW. Nas Figuras 6.13 a 6.17, é apresentado o comportamento das correntes de linha de entrada, mostrando as respostas dinâmicas do RHTB durante o transitório de carga. Observa-se que a estratégia de controle responde de forma rápida e adequada no RHTB, permitindo que as correntes impostas pelos conversores SEPIC aumentem em conformidade com o aumento da corrente drenada pelo RNC/ITB. Isso resulta em correntes de linha de entrada no RHTB com características senoidais mesmo após o degrau de carga.

Foram analisadas também as variações dinâmicas da tensão no barramento de corrente contínua durante o período de transição de carga, e esses resultados estão apresentados nas respectivas figuras. Durante o aumento repentino da carga, houve uma ligeira diminuição na tensão $C_{RNC/ITB}$ devido às perdas nos enrolamentos dos indutores de entrada $L1$, $L2$ e $L3$. No entanto, a estratégia de controle implementada garantiu um aumento proporcional na tensão do capacitor C_{o_SEPIC} , mantendo a tensão V_{out} constante em 400 V.

Essas respostas das tensões V_{out_SEPIC} e V_{out} são relevantes para aplicações voltadas para MR, pois ilustram o comportamento esperado diante de reduções no fornecimento de energia pelas REDs ou conexões de cargas de alta potência em barramentos de distribuição de energia em CC. Portanto, o RHTB, com sua característica de compensação série de tensão, mostra-se uma excelente alternativa para fornecer suporte e estabilidade a oscilações de tensão em barramentos CC utilizados em MR CC.

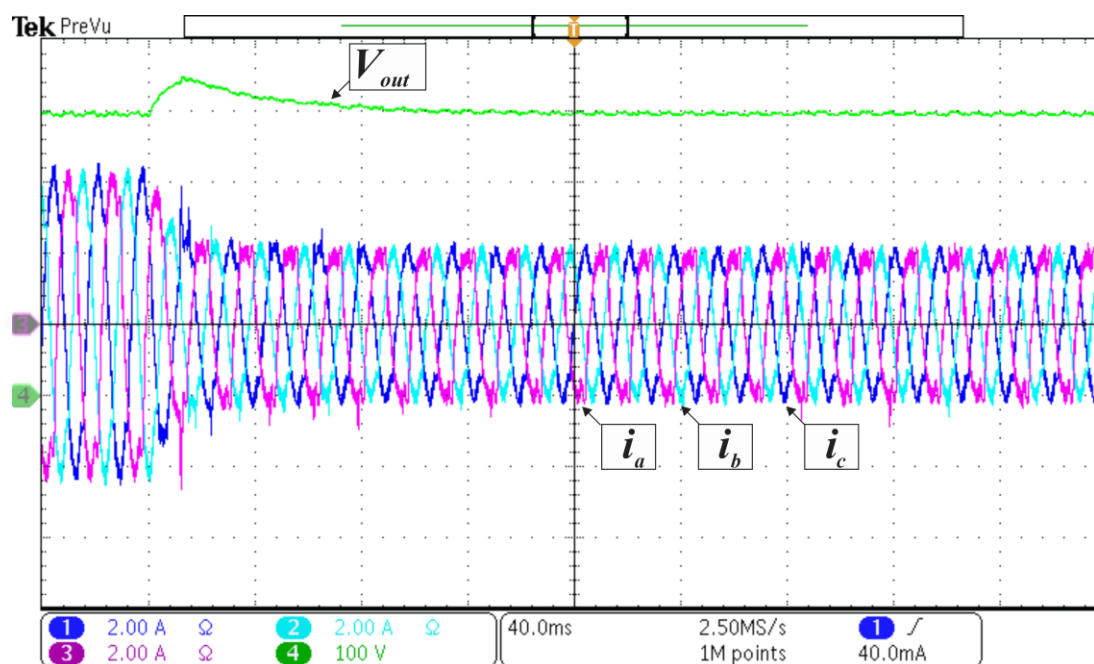


Figura 6.13 – Respostas dinâmicas da tensão no barramento CC e das correntes de entrada do RHTB durante um degrau de carga de 1 kW para 0.5 kW. (100 V/ div, 2 A/ div e 40 ms / div).

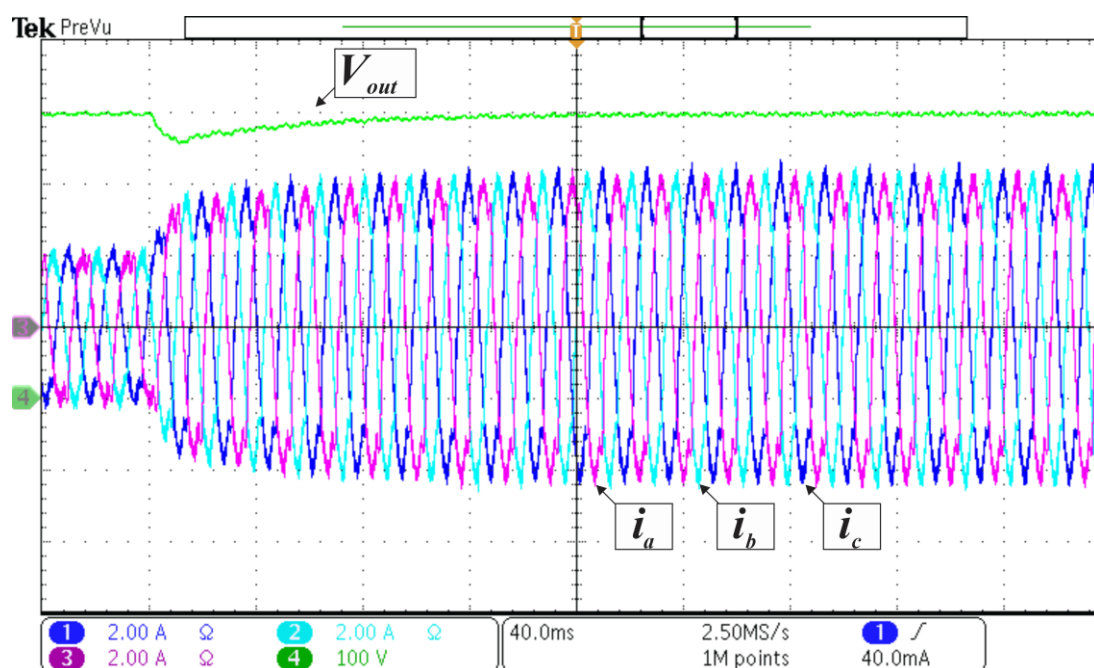


Figura 6.14 – Respostas dinâmicas da tensão no barramento CC e das correntes de entrada do RHTB durante um degrau de carga de 0.5 kW para 1kW. (100 V/ div, 2 A/ div e 40 ms / div).

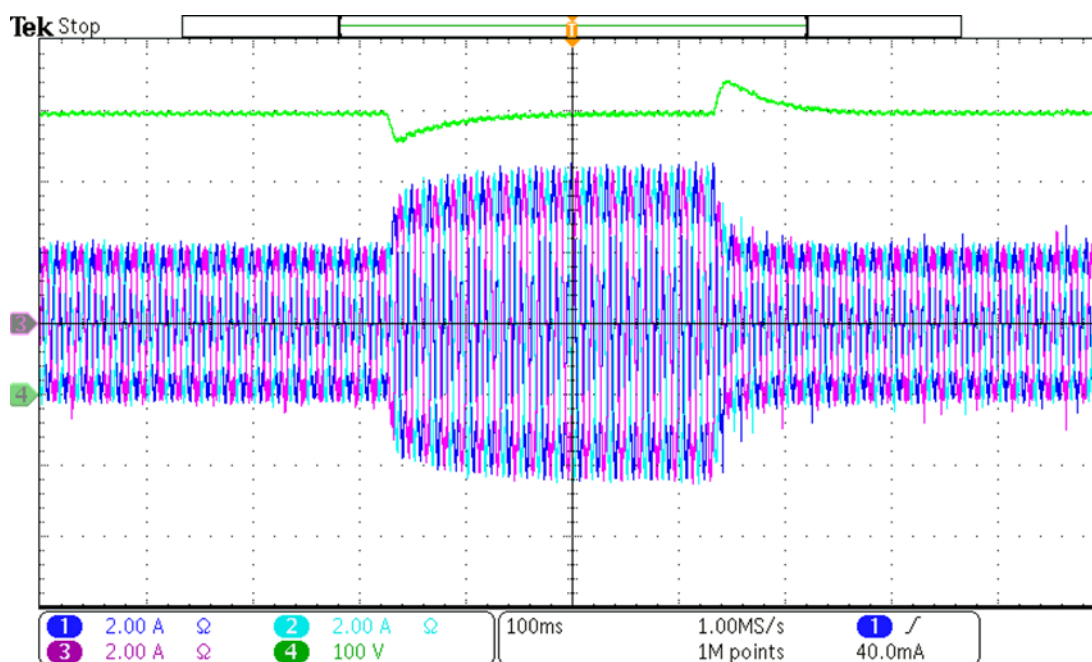


Figura 6.15 – Respostas dinâmicas da tensão no barramento CC e das correntes de entrada do RHTB durante as duas situações de degrau de carga variando 50% da potência nominal. (100 V/ div, 2 A/ div e 100 ms / div).

As Figuras 6.16 e 6.17 mostram as respostas dinâmicas relacionadas ao controle da tensão de saída e à imposição das correntes de entrada durante a aplicação de uma carga degrau de 50%. Durante o período transitório, foi observado um desempenho satisfatório, com uma pequena ultrapassagem percentual de aproximadamente 10%. Isso resultou em um *overshoot* de 37,34V, com um tempo de acomodação de cerca de 64 ms, e um *undershoot* de 36,50V, com um tempo de acomodação de aproximadamente 68,16 ms. Esses resultados estão em concordância com as análises teóricas realizadas.

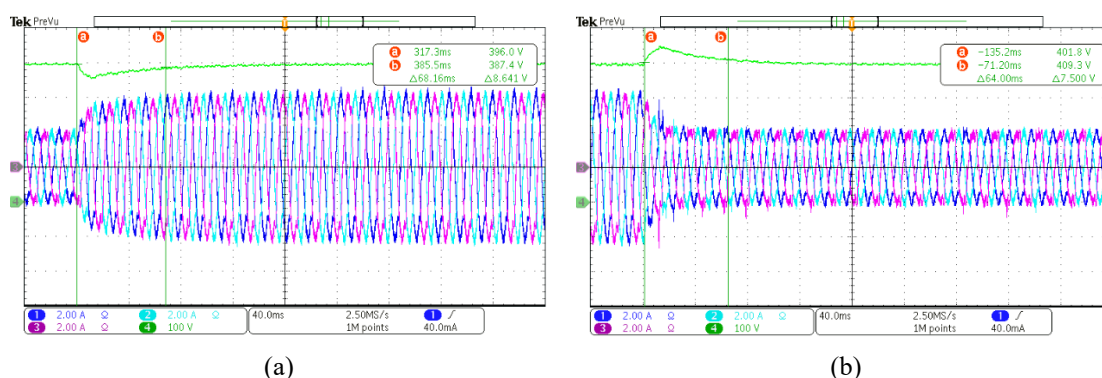


Figura 6.16 – Tempo de assentamentos das duas situações de degrau de carga variando 50% da potência nominal. (100 V/ div, 2 A/ div e 40 ms / div).

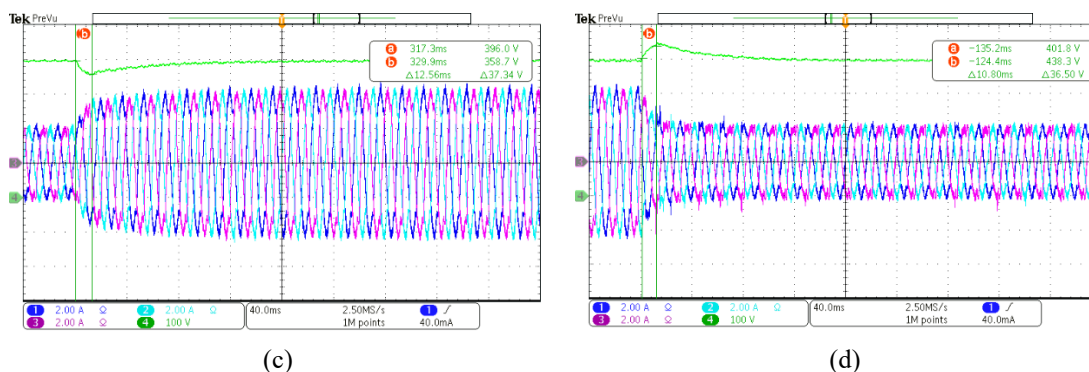


Figura 6.17 – Valore de *overshoot* e *undershoot* das duas situações de degrau de carga variando 50% da potência nominal. (100 V/ div, 2 A/ div e 40 ms / div).

6.6 Resultados Experimentais do RHTB Operando Diante de Degrau de Irradiância (1000W/m²)

Uma fonte CC programável em conjunto com um conversor *Boost* foi utilizada para realizar os testes de transição dos modos de operação e demonstrar o comportamento da estrutura durante uma mudança de fluxo de potência. Foram aplicados degraus de irradiância ao conversor *Boost* operando com controle simples de MPPT de tensão constante para estabelecer esta transição e analisar a resposta dinâmica da estrutura.

Na figura 6.18, pode-se visualizar o panorama geral do transitório do RHTB nos dois modos de operação, sendo aplicado um degrau de irradiância de 1000W/m² no simulador PV *Boost*, o qual fornecia aproximadamente 1600W (8 painéis Kyocera de 200W) de potência na entrada do conversor *Boost*.

Nas Figuras 6.19 e 6. 20 é mostrado o comportamento transitório da inversão do fluxo de potência. As figuras 6.21, 6.22 e 6.23 ilustram as correntes em cada módulo RHTB nos dois modos de operação. É possível notar que durante a transição para o modo de inversão, o diodo de *bypass*, que está conectado em paralelo à saída dos conversores SEPICs, é ativado, resultando na redução da tensão nos SEPICs até zero. Nesse momento, a tensão da ponte completa assume toda a carga do barramento.

Durante a análise, constatou-se que houve uma ultrapassagem percentual de aproximadamente 10% em ambos os modos de operação. Além disso, observou-se uma transição suave ao longo do período, sem a ocorrência de picos críticos de corrente ou tensão no barramento de saída que pudessem comprometer a estabilidade do sistema. Esses resultados foram alcançados devido à eficácia do controlador PI projetado e à adoção de limites de banda de histerese durante a transição.

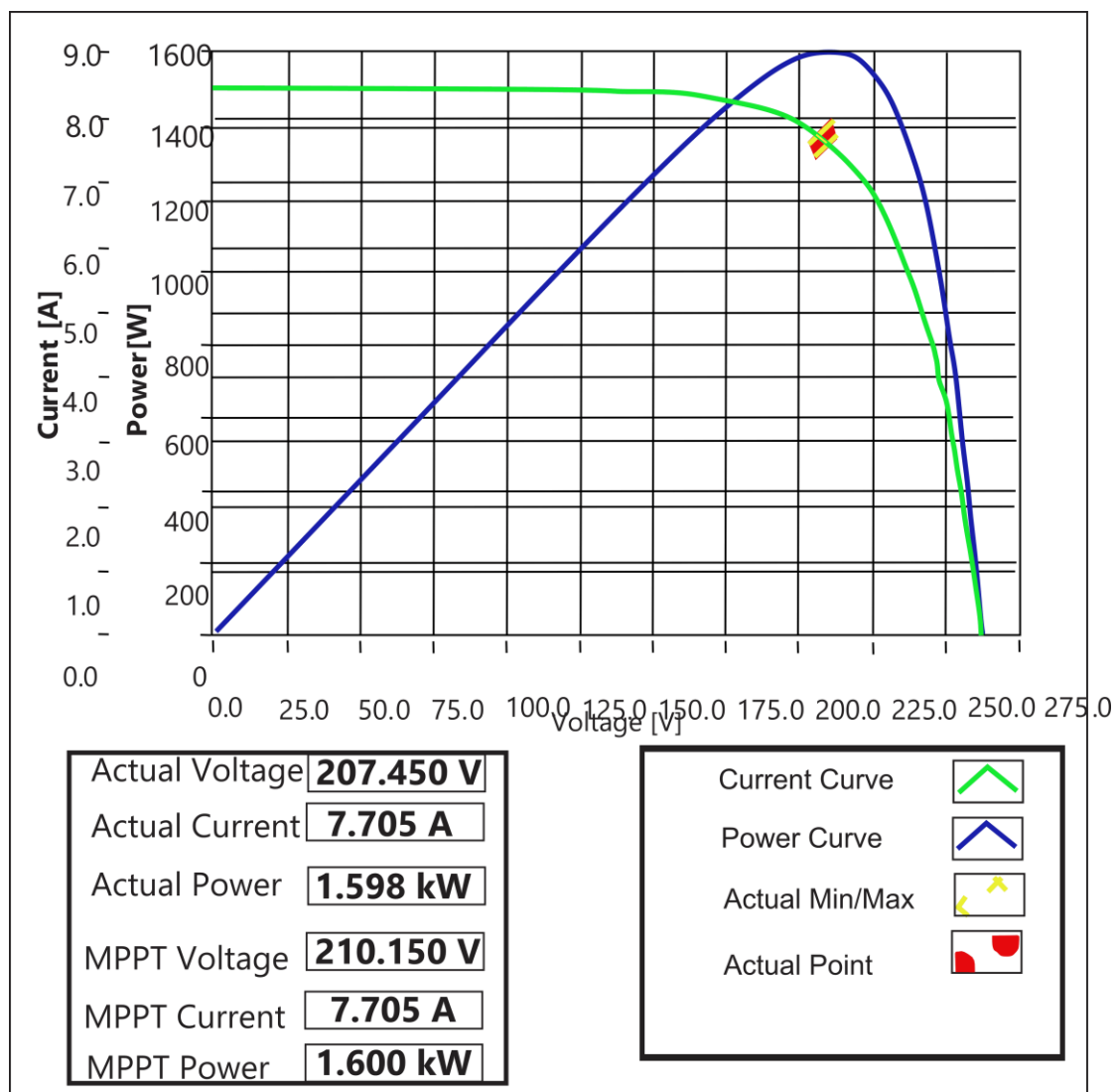


Figura 6.18 - Curvas I-V e P-V para irradiância de 1000W/m² (condição normal).

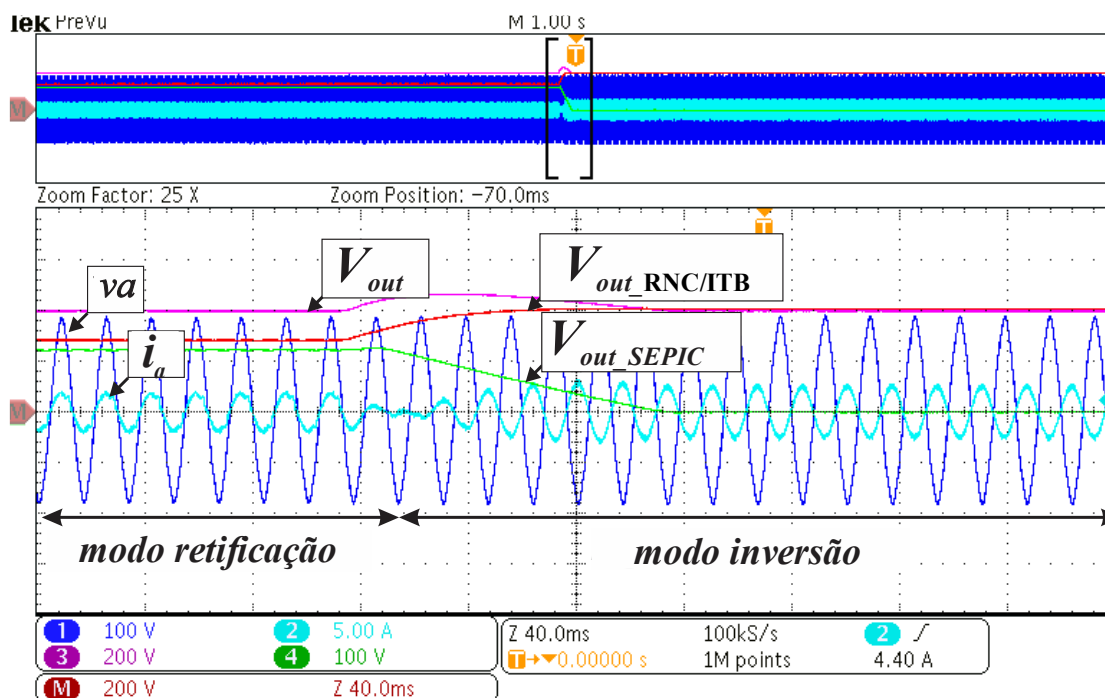


Figura 6.19 - Resposta transitória do RHTB durante a inversão para a retificação, mostrando a tensão de saída V_{out} (200 V/ div), $V_{out_RNC/ITB}$ (200 V/ div), V_{out_SEPIC} (100 V/ div), tensão de fase de entrada v_a (100 V/ div) e corrente de entrada i_a (5 A/ div) a (40 ms / div).

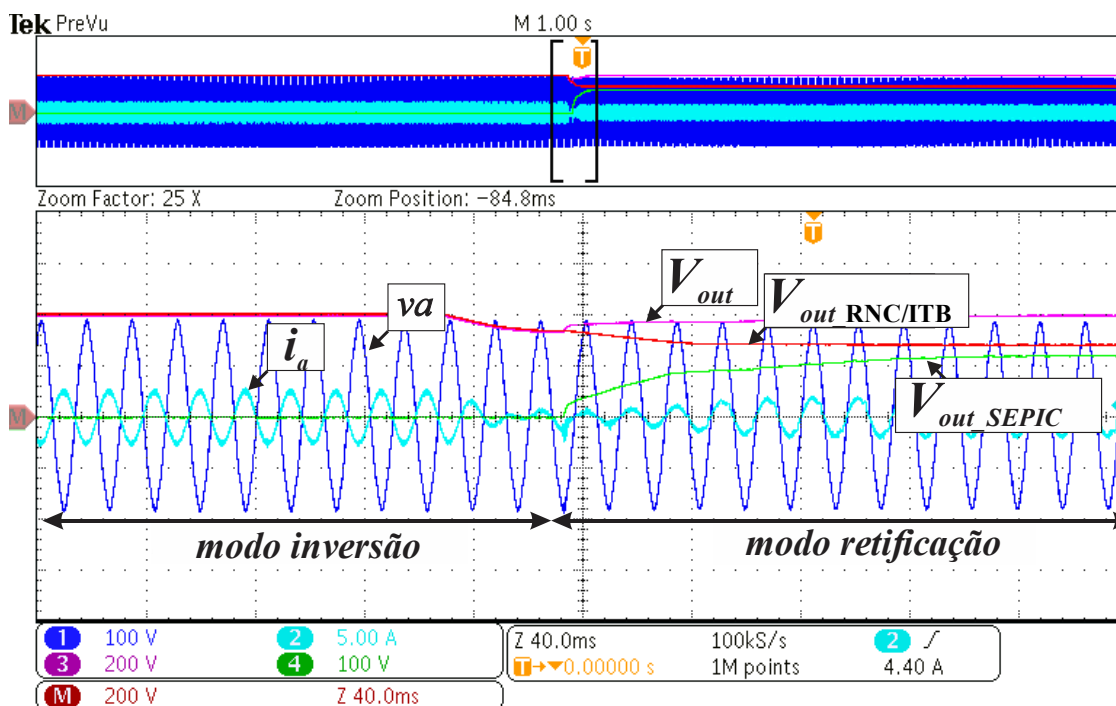


Figura 6.20 - Resposta transitória do RHTB durante a retificação para a inversão, mostrando a tensão de saída V_{out} (200 V/ div), $V_{out_RNC/ITB}$ (200 V/ div), V_{out_SEPIC} (100 V/ div), tensão de fase de entrada v_a (100 V/ div) e corrente de entrada i_a (5 A/ div) a (40 ms / div).

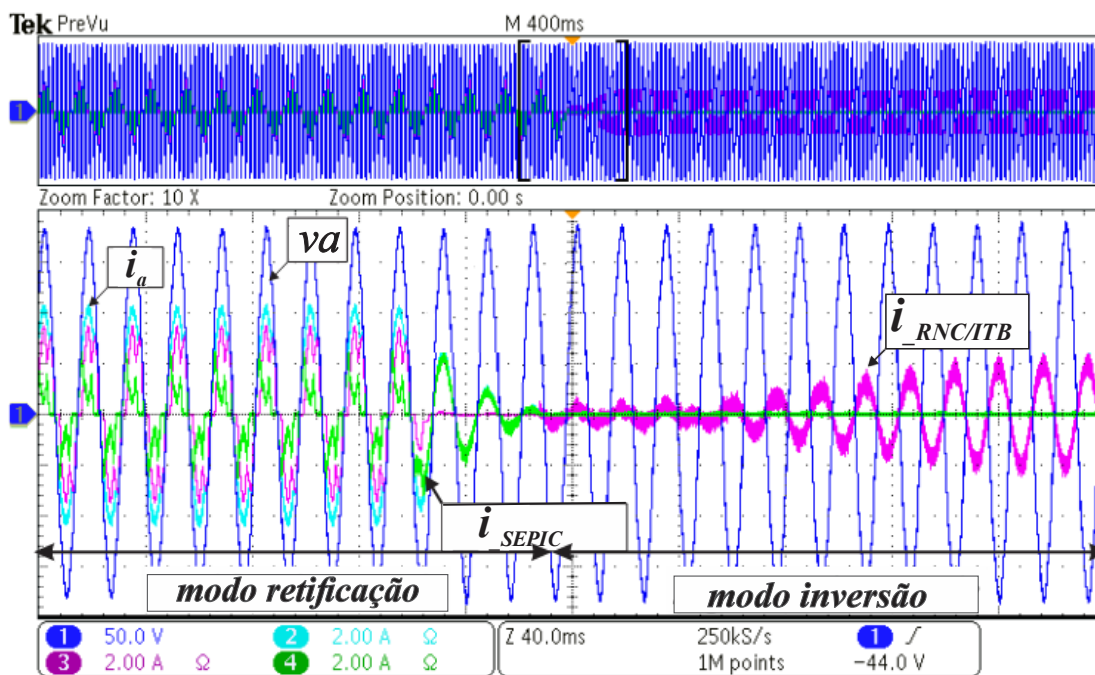


Figura 6.21 - Resposta transitória do RHTB durante a retificação para o modo de inversão, mostrando a tensão de fase de entrada (50 V/div), a corrente de entrada i_a (2 A/div), $i_{a_RNC/ITB}$ (2 A/div) e i_{a_SEPIC} (2 A/d) a (40 ms/div).

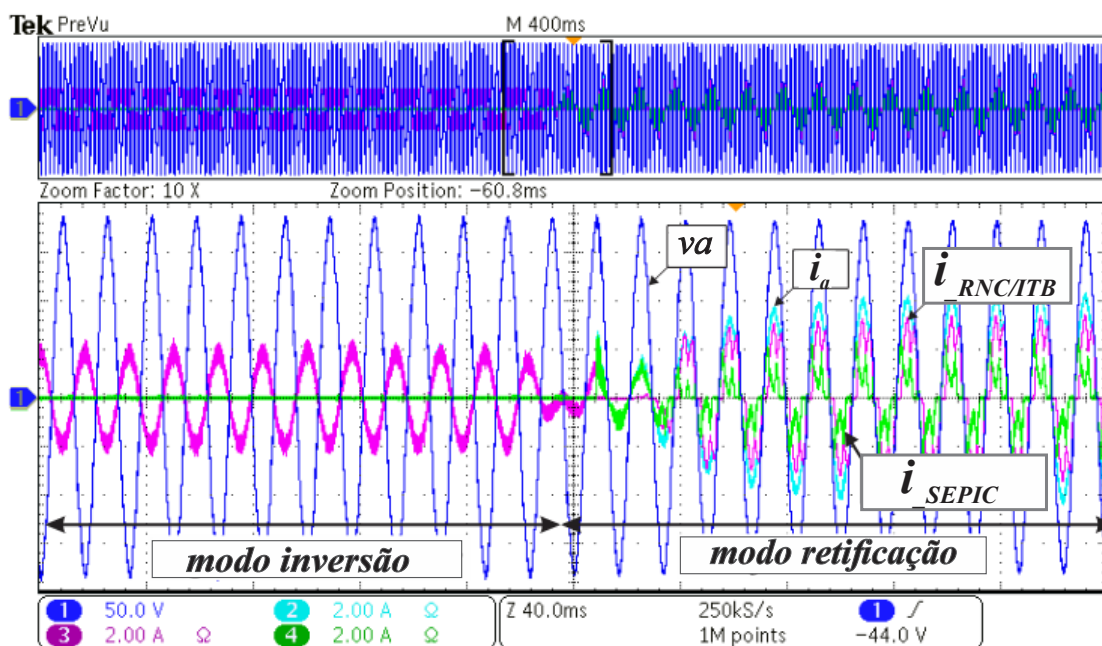


Figura 6.22 - Resposta transitória do RHTB durante a inversão para o modo de retificação, mostrando a tensão de fase de entrada (50 V/div), a corrente de entrada i_a (2 A/div), $i_{a_RNC/ITB}$ (2 A/div) e i_{a_SEPIC} (2 A/d) a (40 ms/div).

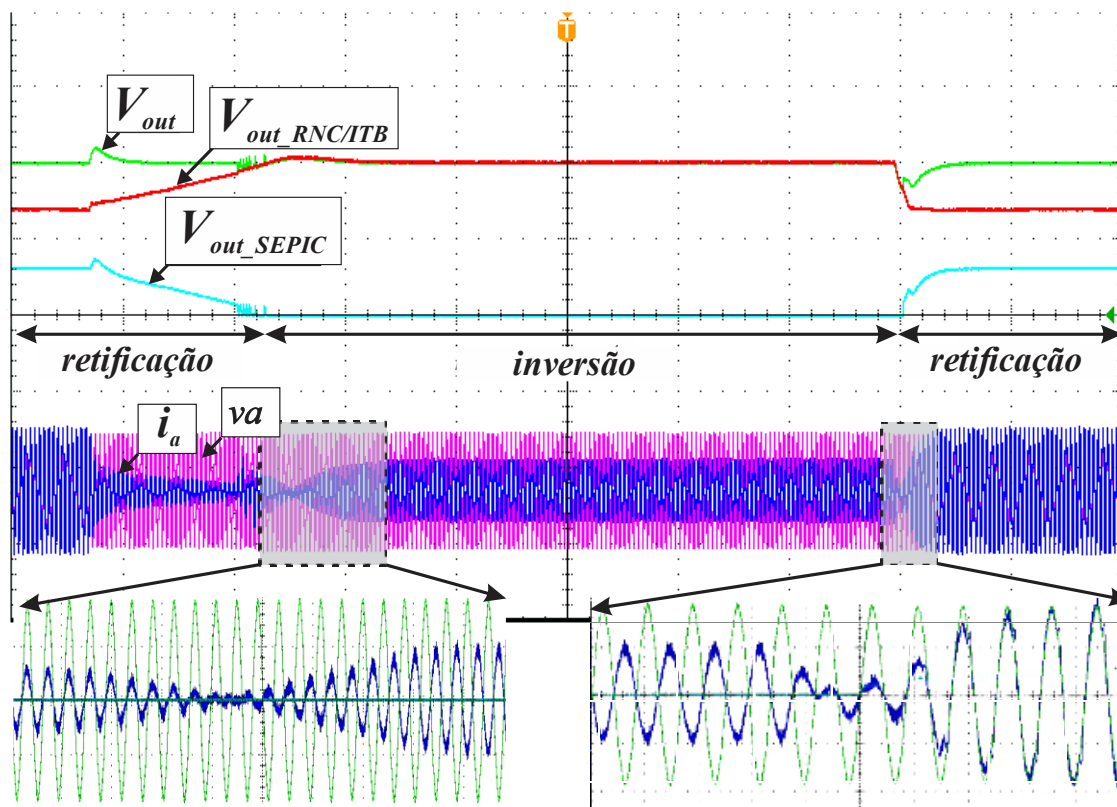


Figura 6.23 - Resposta transitória da RHTB durante a regeneração para o modo de retificação (200 V/div e 100 ms/div).

Com o protótipo a funcionar a 1000W de potência requerida na carga, durante o modo de regeneração, o RHTB injetou 600W de potência na rede eléctrica. A figura 6.24 mostra os resultados experimentais e o gráfico do comportamento da DHT das correntes de entrada quando são aplicados diferentes níveis de degraus de irradiância no *Boost* FV ligado ao barramento da estrutura ainda operando em modo de retificação. Verifica-se que, à medida que a fonte passa a contribuir para o fornecimento de energia, a contribuição do RNC/ITB diminui gradativamente, fazendo com que a corrente de saída da parte passiva diminua de 8,93% sem contribuição da fonte para 2,85%, com a fonte nesse momento contribuindo com 70% da potência requerida pela carga, reduzindo ainda mais a DHT das correntes de entrada.

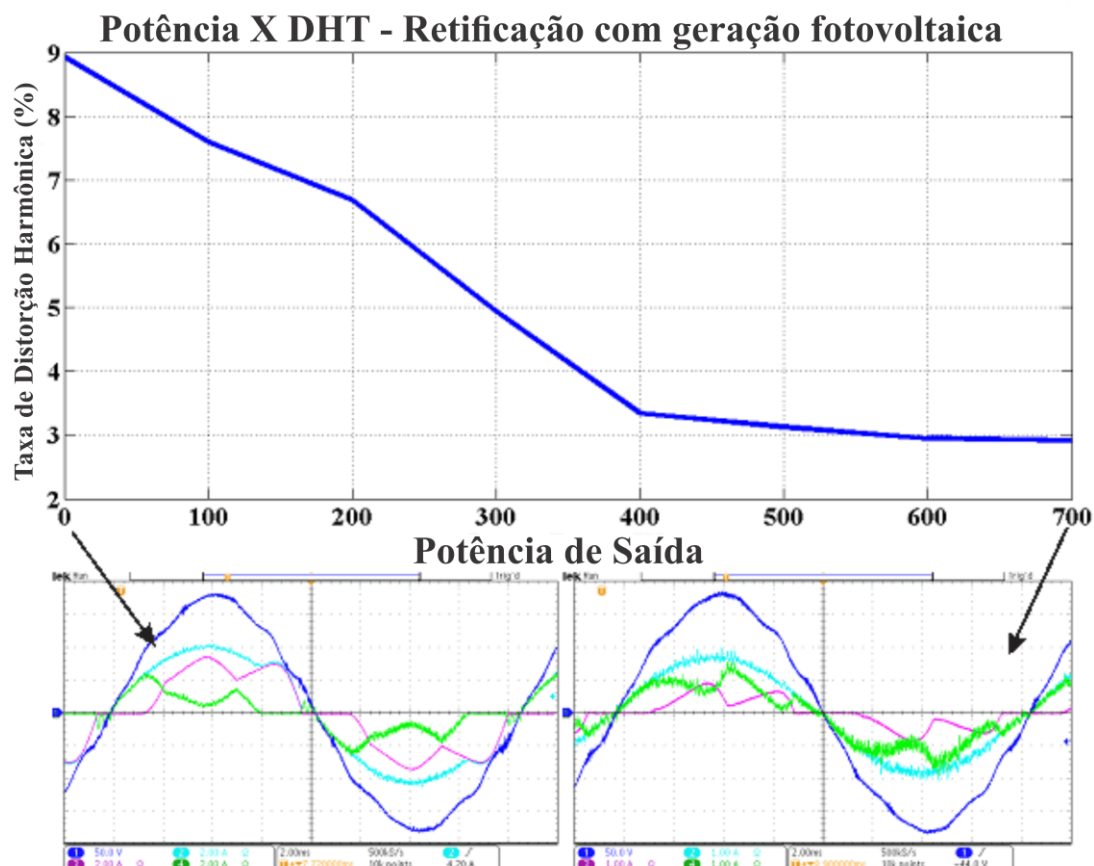


Figura 6.24 - Potência de saída x DHT no modo de retificação com geração de energia fotovoltaica.

Em suma, para o desenvolvimento de um produto final, é possível estabelecer reduções significativas nas dimensões e no peso do protótipo pois as estruturas retificadoras que compõem o RHTB são passíveis de apresentar dimensões bastante reduzidas. A redução dos indutores de entrada do RNC/ITB poderia ser uma alternativa a melhoria do rendimento global da estrutura visto que acarreta perdas no RNC/ITB; A estrutura operando em uma frequência de chaveamento constante e maior poderia ser uma solução viável para melhorar o DHT das correntes no modo de inversão.

A utilização do semiconductor C3M0120100K reduziu a contribuição do processamento de potência da parte passiva, visto que ele tem uma queda de tensão do diodo de corpo elevada e isso somado a um indutor de entrada com um valor de indutância elevado, impactou negativamente no rendimento global da estrutura durante o modo de retificação. Por outro lado, essa chave possui perdas reduzidas de chaveamento o que possibilitou um rendimento satisfatório durante o modo de inversão.

6.7 Considerações Finais

Este capítulo apresentou os principais resultados experimentais da estrutura proposta operando em condição nominal e diante de degraus de carga e variações no fluxo de potência.

Os resultados experimentais revelaram que a estrutura proposta nesta tese demonstrou eficácia em relação às proposições estabelecidas. Tanto no modo de operação retificação quanto no modo de inversão, o RHTB demonstrou a capacidade de aplicar correntes senoidais de baixo conteúdo harmônico à entrada de corrente alternada (CA), garantindo um alto fator de potência e atendendo às normas IEC 61000 3-2 e IEEE-1547 para condições normais de funcionamento.

Sob condições de variações de carga, a estrutura foi capaz de regular a tensão de saída no valor de referência, sendo submetido a um degrau de carga de 50% da potência nominal com um tempo de assentamento e ultrapassagem percentual em torno de 68,16ms e para *overshoot* e 37,34V. Para condição de *undershoot* obteve-se 64,90ms e 36,50V o que corrobora com os resultados obtidos no capítulo 4 e 5.

É relevante salientar que a estratégia de controle digital empregada se revelou altamente efetiva e simples de ser implementada, possibilitando o controle do RHTB de forma a assegurar a imposição de correntes de linha de entrada com uma forma de onda extremamente próxima à senoidal e em perfeita fase com a tensão de referência, mesmo diante de variações bruscas no fluxo de potência.

Uma vez que o controlador de tensão empregado na estratégia de controle dos RHTB foi projetado especificamente para a condição nominal de operação, o desempenho satisfatório desse controlador foi observado em situações que envolvem cargas com potências reduzidas. Isso assegura o funcionamento adequado das estratégias de controle ao longo de uma ampla faixa de cargas.

Verificou-se que em condições normais de operação, os SEPICs isolados processam aproximadamente 31.15% da potência total, sendo o restante, 68.85% processado pelo RNC/ITB, o que assegura a robustez da estrutura e promove condições para operações com rendimentos altos para a estrutura global do RHTB. Verificou-se também que a estrutura operando no modo de retificação com o arranjo de painéis fotovoltaicos fornecendo uma parcela de energia para a carga, foi capaz de reduzir a DHT das correntes de entrada do RHTB.

De acordo com as conclusões obtidas a partir dos resultados de simulações computacionais apresentados no Capítulo 5, os resultados experimentais corroboram a efetividade da compensação série de tensão na regulação da tensão no barramento CC. Essa característica torna a estrutura do RHTB altamente viável para lidar com variações de tensão em barramentos CC, além de desempenhar de forma satisfatória, operando como um conversor de interface dentro de uma MR CC.

A estratégia de compensação série de tensão implementada no RHTB tem como objetivo principal garantir uma tensão regulada de 400 V no barramento CC, por meio da combinação das tensões impostas pelos conversores SEPICs isolados em seus capacitores de saída com a tensão no capacitor de saída do RNC/ITB. Essa abordagem permite que o RHTB seja uma estrutura capaz de compensar as flutuações de tensão que podem surgir devido a diversos fatores, como a adição ou remoção de cargas no sistema, as intermitências das fontes renováveis de energia devido a condições climáticas e ambientais, instabilidades na própria rede elétrica ou capacidade insuficiente de armazenamento de energia dentro de uma MR CC.

Em síntese, pode-se afirmar que a estrutura apresentada é altamente atrativa em relação à confiabilidade e flexibilidade operacional para aplicações que requerem alta densidade de potência, atuando eficientemente como um conversor de interface. Isso destaca sua capacidade de se adaptar e operar de forma satisfatória em situações com demandas de energia intensas, tornando-a uma escolha promissora nessas aplicações.

Capítulo 7- Conclusões Gerais

Neste último capítulo, é apresentada uma avaliação conclusiva dos estudos realizados e dos principais resultados alcançados com o objetivo de sintetizar a pesquisa.

Foi proposta uma nova estrutura de retificador híbrido trifásico com bidirecionalidade do fluxo de potência (RHTB), uma inovadora característica em relação aos retificadores híbridos desenvolvidos no NUPEP, que pode ser utilizada para alimentar cargas CC sensíveis a perturbações tanto da rede CA de alimentação quanto de MR CC. Essa estrutura tem o objetivo de mitigar o conteúdo harmônico das correntes de linha drenadas da rede CA tanto no modo de retificação quanto no modo de inversão, garantindo um fator de potência elevado e regulando a tensão no barramento CC durante oscilações de tensão causadas pelas instabilidades naturais dos REDs conectadas à MR CC.

O arranjo do RHTB desenvolvido para esse propósito consiste na combinação de duas estruturas retificadoras. A primeira estrutura é composta por um inversor trifásico bidirecional, que durante o modo de retificação, desabilita as chaves e permite a condução dos diodos de corpo. Isso forma um circuito passivo de um retificador trifásico não controlado de seis pulsos com indutores no lado da alimentação CA.

A segunda estrutura é composta por três conversores SEPIC isolados, que são conectados em paralelo à rede elétrica. Esses conversores têm a função de impor correntes de linha de entrada senoidais. As saídas dos três conversores SEPIC são conectadas em paralelo e ligadas em série com a saída do inversor trifásico bidirecional. Isso permite a regulação da tensão no barramento CC do RHTB.

A tensão no barramento CC é determinada pela soma das tensões nos capacitores da primeira estrutura ($V_{out_RNC/ITB}$) e da segunda estrutura (V_{out_SEPIC}). Essa soma resulta na tensão final no barramento CC, que é regulada em 400 V.

Dessa forma, o arranjo do RHTB permite a combinação de ambas as estruturas retificadoras para obter a regulação da tensão no barramento CC e a imposição de correntes de linha senoidais, garantindo o adequado funcionamento do sistema.

Em virtude da ligação em série, e considerando o conversor trifásico bidirecional operando como um retificador não controlado durante a retificação, os conversores

SEPIC isolados participam com uma porcentagem reduzida no nível de tensão, o que contribui significativamente na redução dos estresses de tensão nos semicondutores.

Durante a operação de inversão, a fonte conectada no barramento CC supre a carga e deslocam o excedente da energia para a rede elétrica. A tensão de saída dos conversores SEPIC isolados decai a zero e o conversor trifásico bidirecional começa a operar como um inversor, sendo responsável por toda a regulação da tensão no barramento CC, fornecendo uma tensão média fixa de 400 V e imposição das correntes de entrada.

Um método alternativo foi implementado para substituir o método tradicional de modelagem por Espaço de Estados Médio na determinação das funções de transferência em malha aberta das estruturas retificadoras presentes no circuito de potência do RHTB. Essas funções de transferência são essenciais para o fechamento da malha e para os projetos dos controladores de tensão.

Foi obtida uma aproximação de primeira ordem da função de transferência que relaciona a referência de corrente de entrada do Retificador Híbrido trifásico bidirecional com a resposta da tensão de saída em relação ao degrau de referência de corrente.

Os resultados das simulações computacionais e experimentos mostraram que as abordagens utilizadas para determinar as funções de transferência em malha aberta das estruturas retificadoras e as considerações para o projeto dos controladores de tensão foram coerentes. Essas estratégias de controle aplicadas ao RHTB permitiram alcançar as funcionalidades desejadas, como a imposição de correntes de linha de entrada senoidais e a regulação da tensão no barramento CC, mesmo para cargas em diferentes níveis de potência.

Os resultados experimentais obtidos com o protótipo do RHTB desenvolvido em laboratório evidenciaram que a estratégia de controle digital implementada no DSP TMS320F28379D da *Texas Instruments*® é eficiente. Essa estratégia garante que os conversores SEPICs isolados estabeleçam a imposição de correntes de linha senoidais na entrada do RHTB, resultando em um alto fator de potência e baixa distorção harmônica total das correntes, em conformidade com a norma IEC 61000-3-2. Além disso, o sistema demonstrou capacidade de processar apenas 27% da potência nominal da estrutura ativa para alcançar esses resultados.

A estratégia de controle também permite que os conversores SEPIC isolados regulem a tensão na entrada do RHTB em 400 V, tanto em condições normais de operação quanto em situações de instabilidade, como degraus de potência aplicados à carga e

inversão do fluxo de potência. Esses resultados mostram a eficácia do sistema em lidar com diferentes condições e manter a estabilidade da tensão de entrada do RHTB.

Durante o modo de inversão, a topologia RHTB alcançou resultados em conformidade com a norma IEEE 1547, processando o excedente da potência requerida na carga diretamente para a rede elétrica. A técnica de compensação série de tensão possibilitou uma divisão de potência vantajosa, possibilitando com que a parte passiva fosse responsável por mais de 70% da contribuição de potência requerida pela carga. Além disso, possibilitou com que cada conversor SEPIC isolado operasse com apenas 100W de potência nominal, garantindo robustez e confiabilidade em toda a estrutura.

Os resultados de eficiência foram extraídos, atingindo 93,55% durante a retificação, isso se justifica devido à queda de tensão dos indutores de filtro na entrada do RHTB devido a uma resistência série elevada e a queda de tensão acentuada (4,8V) do diodo de corpo dos semicondutores utilizados na estrutura passiva, que ocasiona uma diminuição da tensão de saída do retificador, reduzindo assim sua contribuição no processamento de estrutura, fazendo com que os conversores isolados processem essa parcela de potência. Durante o modo de inversão, o rendimento global da estrutura foi de 96,43%, para garantir o menor DHTi possível operando em ambos os modos de operação, foi optado por inserir filtros indutivos de 10mH onde a resistência série foi em torno de 1 Ω , sendo assim um dos responsável pela redução do rendimento da estrutura nesse modo de operação.

A taxa de distorção harmônica total das correntes da rede estava de acordo com os padrões atuais de qualidade de energia para ambos os modos de funcionamento, atingindo 8,93% para o modo de retificação e 1,47% para o modo de regeneração. A análise de transitórios mostrou uma regulação perfeita da tensão no barramento CC com e sem a inserção de REDs na MRCC.

Neste contexto, conclui-se que a topologia proposta é uma excelente opção para a manutenção da qualidade de energia no ponto de ligação da MRCC com a rede elétrica pública, considerando que a utilização de uma estrutura híbrida, aumenta a confiabilidade do fornecimento de energia com tensões e correntes reduzidas nos semicondutores dos conversores chaveados. Quando há excesso de energia gerada pelos REDs, a sua injeção na rede elétrica pública é garantida pela bidirecionalidade do fluxo de potência. Além disso, se houver uma falha em algum conversor desta estrutura, ele permanece em operação até a substituição da parte danificada e também elimina problemas associados à corrente circulante entre conversores, que podem ter forte influência no aterramento do sistema.

Como trabalho futuro, os SEPIC isolados podem ser substituídos por SEPIC sem ponte de diodos para reduzir ainda mais as perdas de comutação.

Desenvolvimento um controle de PWM no ITB durante o modo de inversão poderia contribuir significativamente para redução do peso e volume dos indutores de entrada, impactando também na redução das perdas e consequentemente maior contribuição da estrutura passiva no processamento de potência.

Além disso, a técnica de entrelaçamento permite que os componentes sejam organizados em série ou paralelo, o que possibilita ainda mais a derivação e redução dos níveis de tensão e corrente nos conversores. Essa abordagem é capaz de alcançar valores de operação acima da capacidade nominal da estrutura, contribuindo para aumentar os níveis de potência da mesma.

Também é possível analisar a topologia proposta em modo ilhado com técnicas de compartilhamento de potência (primário/secundário, droop de tensão) e como estas técnicas interagem com a dinâmica do retificador, inserindo mais *REDs*. As opções de continuação da pesquisa estão atualmente sendo analisadas e desenvolvidas pelos pesquisadores, e servirão como orientação para pesquisas futuras e o desenvolvimento de trabalhos subsequentes.

Referências Bibliográficas

- [1] JIAYI, HUANG, JIANG CHUANWEN, and XU RONG. "A review on distributed energy resources and MicroGrid." *Renewable and Sustainable Energy Reviews* 12.9 (2008): 2472-2483.
<https://doi.org/10.1016/j.rser.2007.06.004>
- [2] Internacional Energy Agency. Available: www.iea.org
- [3] SAVAGE, P., R. R. NORDHAUS, and S. P. JAMIESON. "DC microgrids: Benefits and barriers,|| From Silos to Systems: Issues in Clean Energy and Climate Change".
- [4] Energy Information Administration. Available: www.eia.gov
- [5] IEA, Global generation shares from coal and low-carbon sources, 1971-2020, IEA, Paris <https://www.iea.org/data-and-statistics/charts/global-generation-shares-from-coal-and-low-carbon-sources-1971-2020>
- [6] Microgrid Institute. Available: <http://www.microgridinstitute.org/>. Microgrid Institute.
- [7] BURMESTER, R. RAYUDU, W. SEAH, D. AKINYELE, A review of nanogrid topologies and technologies, *Renew. Sustain. Energy Rev.* 67 (2017)
<https://doi.org/10.1016/j.rser.2016.09.073>
- [8] JIRDEHI, MEHDI AHMADI, ET AL. "Different aspects of microgrid management: A comprehensive review." *Journal of Energy Storage* 30 (2020): 101457.
<https://doi.org/10.1016/j.est.2020.101457>
- [9] M. L. HELDWEIN, "Microredes em Corrente Contínua: Qualidade de Fornecimento e Eficiência em Futuras Redes de Distribuição". UFSC, Florianópolis, 2009, Available: http://marceloheldwein.paginas.ufsc.br/files/2012/09/Heldwein_UFSC_2009.pdf.
- [10] L. M. T. M. R. STARKE, and B. OZPINECI, "Ac vs. dc distribution: A loss comparison". presented at the IEEE/PES Transmission and Distribution Conference and Exposition, 2008.
- [11] DRAGIČEVIĆ, T., LU, X., VASQUEZ, J. C., & GUERRERO, J. M. "DC microgrids-Part I: A review of control strategies and stabilization techniques." *IEEE Transactions on power electronics* 31.7 (2015): 4876-4891.
- [12] DRAGIČEVIĆ, T., LU, X., VASQUEZ, J. C., & GUERRERO, J. M. "DC microgrids-Part II: A review of power architectures, applications, and standardization

issues." IEEE transactions on power electronics 31.5 (2015): 3528-3549.
<https://doi.org/10.1109/TPEL.2015.2464277>

[13] JUSTO, J. J., MWASILU, F., LEE, J., & JUNG, J. W. "AC-microgrids versus DC-microgrids with distributed energy resources: A review." Renewable and sustainable energy reviews 24 (2013): 387-405.
<https://doi.org/10.1016/j.rser.2013.03.067>

[14] FREGOSI, D., RAVULA, S., BRHLIK, D., SAUSSELE, J., FRANK, S., BONNEMA, E., ... & WILSON, E. A comparative study of DC and AC microgrids in commercial buildings across different climates and operating profiles. In 2015 IEEE First International Conference on DC Microgrids (ICDCM) (pp. 159-164). IEEE.
<https://doi.org/10.1109/ICDCM.2015.7152031>

[15] STARKE, MICHAEL, LEON M. TOLBERT, and BURAK OZPINECI. "AC vs. DC distribution: A loss comparison." 2008 IEEE/PES Transmission and Distribution Conference and Exposition. IEEE, 2008.
<https://doi.org/10.1109/TDC.2008.4517256>

[16] MOIA, JOABEL. "Sistema de conversão estática CA-CC bidirecional aplicado à microrredes CC bipolares." (2016).

[17] HELDWEIN, MARCELO LOBO. "Microredes em corrente contínua: qualidade de fornecimento eficiência em futuras redes de distribuição." Universidade Federal de Santa Catarina. (2010).

[18] STARKE, M., LI, F., TOLBERT, L. M., & OZPINECI, B. (2008). AC vs. DC distribution: Maximum transfer capability. In 2008 IEEE Power and Energy Society General Meeting-Conversion and Delivery of Electrical Energy in the 21st Century (pp. 1-6). IEEE.
<https://doi.org/10.1109/PES.2008.4596730>

[19] WU, T. F., CHANG, C. H., LIN, L. C., YU, G. R., & CHANG, Y. R. "DC-bus voltage control with a three-phase bidirectional inverter for DC distribution systems." IEEE Transactions on Power Electronics."28.4 (2012): 1890-1899.
<https://doi.org/10.1109/TPEL.2012.2206057>

[20] PARK, T. H., PARK, J. M., BYUN, H. J., KIM, B. J., & WON, C. Y. "A Droop Control with Deadbeat Current Strategy to Improve Response Characteristic for Three Phase Parallel AC-DC Converter in DC Microgrid." 2019 IEEE Transportation Electrification Conference and Expo, Asia-Pacific (ITEC Asia-Pacific). IEEE, 2019.
<https://doi.org/10.1109/ITEC-AP.2019.8903751>

[21] LENZ, EDUARDO, and DANIEL J. PAGANO. "Nonlinear control of a three-phase power converter with constant power load in a microgrid." 2013 Brazilian Power Electronics Conference. IEEE, 2013.
<https://doi.org/10.1109/COBEP.2013.6785142>

[22] BRAITOR, A. C., BALDIVIESO-MONASTERIOS, P. R., KONSTANTOPOULOS, G. C., & KADIRKAMANATHAN, V. "Current-limiting droop control design of paralleled AC/DC and DC/DC converters in DC micro-grids." IECON 2018-44th Annual Conference of the IEEE Industrial Electronics Society. IEEE, 2018.

<https://doi.org/10.1109/IECON.2018.8591990>

[23] GU, LING, and KE JIN. "A three-phase bidirectional AC/DC converter with Y- Δ connected transformers." IEEE Transactions on Power Electronics 31.12 (2016): 8115-8125.

[24] GU, LING, and KE JIN. "A three-phase isolated bidirectional AC/DC converter and its modified SVPWM algorithm." IEEE Transactions on Power Electronics 30.10 (2014): 5458-5468.

<https://doi.org/10.1109/TPEL.2014.2378274>

[25] EVERTS, J., KRISMER, F., VAN DEN KEYBUS, J., DRIESEN, J., & KOLAR, J. W. "Comparative evaluation of soft-switching, bidirectional, isolated AC/DC converter topologies." 2012 Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC). IEEE, 2012.

<https://doi.org/10.1109/APEC.2012.6165951>

[26] AKTER, MD PARVEZ, ET AL. "Modified model predictive control of a bidirectional AC-DC converter based on Lyapunov function for energy storage systems." IEEE Transactions on Industrial Electronics 63.2 (2015): 704-715.

<https://doi.org/10.1109/TIE.2015.2478752>

[27] MOHAMED, A., M. ELSHAER, and OSAMA MOHAMMED. "Bi-directional AC-DC/DC-AC converter for power sharing of hybrid AC/DC systems." 2011 IEEE Power and Energy Society General Meeting. IEEE, 2011.

<https://doi.org/10.1109/PES.2011.6039868>

[28] EGGENSCHWILER, L., FAVRE-PERROD, P., ADLY, M., & STRUNZ, K. "Closed-loop impedance calculation of grid-tied three-phase inverters/rectifiers in bus signaling strategy-controlled DC microgrids." 2017 IEEE Second International Conference on DC Microgrids (ICDCM). IEEE, 2017.

<https://doi.org/10.1109/ICDCM.2017.8001062>

[29] BUERGER, R., DOS SANTOS, F. C., SITONIO, M. S., MARTINS, D. C., & COELHO, R. F. (2018). Controle e análise de estabilidade de conversores CC-CC em modo de compartilhamento de potência. *Eletrônica de Potência-SOBRAEP*, 24(1), 56-65.

<https://doi.org/10.18618/REP.2019.1.0039>

[30] WU, W., WANG, H., LIU, Y., HUANG, M., & BLAABJERG, F. (2016). A dual-buck-boost AC/DC converter for DC nanogrid with three terminal outputs. IEEE

Transactions on Industrial Electronics, 64(1), 295-299.
<https://doi.org/10.1109/TIE.2016.2598804>

[31] DONG, DONG, ET AL. "A two-stage high power density single-phase ac-dc bi-directional PWM converter for renewable energy systems." 2010 IEEE Energy Conversion Congress and Exposition. IEEE, 2010.
<https://doi.org/10.1109/ECCE.2010.5617767>

[32] DONG, D., CVETKOVIC, I., BOROEYEVICH, D., ZHANG, W., WANG, R., & MATTAVELLI, P. (2012). Grid-interface bidirectional converter for residential DC distribution systems-Part one: High-density two-stage topology. IEEE Transactions on Power Electronics, 28(4), 1655-1666
<https://doi.org/10.1109/TPEL.2012.2212462>

[33] DONG, D., LUO, F., ZHANG, X., BOROEYEVICH, D., & MATTAVELLI, P. (2012). Grid-interface bidirectional converter for residential DC distribution systems-Part 2: AC and DC interface design with passive components minimization. IEEE Transactions on Power Electronics, 28(4), 1667-1679.
<https://doi.org/10.1109/TPEL.2012.2213614>

[34] ELSAYED, AHMED T., AHMED A. MOHAMED, and OSAMA A. MOHAMMED. "DC microgrids and distribution systems: An overview." Electric Power Systems Research 119 (2015): 407-417.
<https://doi.org/10.1016/j.epsr.2014.10.017>

[35] KUMAR, JAYNENDRA, ANSHUL AGARWAL, and VINEETA AGARWAL. "A review on overall control of DC microgrids." Journal of energy storage 21 (2019): 113-138.
<https://doi.org/10.1016/j.est.2018.11.013>

[36] J. BECKER and B. J. SONNENBERG, "400Vdc power distribution: Overcoming the challenges," in Telecommunications Energy Conference (INTELEC), 32nd International, 2010, pp. 1-10.
<https://doi.org/10.1109/INTLEC.2010.5525660>

[37] ANAND, SANDEEP, and B. G. FERNANDES. "Optimal voltage level for DC microgrids." IECON 2010-36th Annual Conference on IEEE Industrial Electronics Society. IEEE, 2010.
<https://doi.org/10.1109/IECON.2010.5674947>

[38] ENGELN, K., SHUN, E. L., VERMEYEN, P., PARDON, I., D'HULST, R., DRIESEN, J., & BELMANS, R." The feasibility of small-scale residential DC distribution systems". In IECON 2006-32nd Annual Conference on IEEE Industrial Electronics (pp. 2618-2623). IEEE.
<https://doi.org/10.1109/IECON.2006.347246>

- [39] SANNINO, AMBRA, GIOVANNA POSTIGLIONE, and MATH HJ BOLLEN. "Feasibility of a DC network for commercial facilities." Conference Record of the 2002 IEEE Industry Applications Conference. 37th IAS Annual Meeting (Cat. No. 02CH37344). Vol. 3. IEEE, 2002.
- [40] MAHMOODI, M., GHAREHPETIAN, G. B., ABEDI, M., & NOROOZIAN, R. "Novel and simple control strategy for fuel cell converters in dc distribution systems". In 2006 IEEE International Power and Energy Conference (pp. 358-362). IEEE. <https://doi.org/10.1109/PECON.2006.346676>
- [41] MAHMOODI, M., GHAREHPETIAN, G. B., ABEDI, M., & NOROOZIAN, R. "Novel and simple control strategy for fuel cell converters in dc distribution systems". In 2006 IEEE International Power and Energy Conference (pp. 358-362). IEEE. <https://doi.org/10.1109/PECON.2006.346676>
- [42] FERREIRA, R. A., BRAGA, H. A., FERREIRA, A. A., & BARBOSA, P. G. "Analysis of voltage droop control method for dc microgrids with Simulink: Modelling and simulation". In 2012 10th IEEE/IAS International Conference on Industry Applications (pp. 1-6). IEEE. <https://doi.org/10.1109/INDUSCON.2012.6452563>
- [43] SPARACINO, A. R., GRAINGER, B. M., KERESTES, R. J., & REED, G. F. "Design and simulation of a DC electric vehicle charging station connected to a MVDC infrastructure". In 2012 IEEE Energy Conversion Congress and Exposition (ECCE) (pp. 1168-1175). IEEE. <https://doi.org/10.1109/ECCE.2012.6342685>
- [44] ARANCIBIA, ARNALDO, and KAI STRUNZ. "Modeling of an electric vehicle charging station for fast DC charging." 2012 IEEE International Electric Vehicle Conference. IEEE, 2012. <https://doi.org/10.1109/IEVC.2012.6183232>
- [45] ALLEE, GUY, and WILLIAM TSCHUDI. "Edison redux: 380 Vdc brings reliability and efficiency to sustainable data centers." IEEE Power and Energy Magazine 10.6 (2012): 50-59. <https://doi.org/10.1109/MPE.2012.2212607>
- [46] PATTERSON, BRIAN T. "Dc, come home: Dc microgrids and the birth of the enernet." IEEE Power and Energy Magazine 10.6 (2012): 60-69. <https://doi.org/10.1109/MPE.2012.2212610>
- [47] PASI SALONEN, TERO KAIPPIA, PASI NUUTINEN, PASI PELTONIEMI and JARMO PARTANEN "An LVDC distribution system concept." Nordic Workshop on Power and Industrial Electronics (NORPIE/2008). 2008.
- [48] REKOLA, JENNI, and HEIKKI TUUSA. "Comparison of line and load converter topologies in a bipolar LVDC distribution." Proceedings of the 2011 14th European

Conference on Power Electronics and Applications. IEEE, 2011.
<https://doi.org/10.24084/repqj09.416>

[49] BRUCKNER, THOMAS, and DONALD GRAHAME HOLMES. "Optimal pulse-width modulation for three-level inverters." IEEE Transactions on Power Electronics 20.1 (2005): 82-89.
<https://doi.org/10.1109/TPEL.2004.839831>

[50] KAKIGANO, HIROAKI, YUSHI MIURA, and TOSHIFUMI ISE. "Low-voltage bipolar-type DC microgrid for super high quality distribution." IEEE transactions on power electronics 25.12 (2010): 3066-3075.
<https://doi.org/10.1109/TPEL.2010.2077682>

[51] LIU, WEI, QUNZHAN LI, and MINWU CHEN. "Study of the simulation of dc traction power supply system based on ac/dc unified newton-raphson method." 2009 International Conference on Sustainable Power Generation and Supply. IEEE, 2009.
<https://doi.org/10.1109/SUPERGEN.2009.5348365>

[52] PAUL, DEV. "DC traction power system grounding." IEEE Transactions on Industry Applications 38.3 (2002): 818-824.
<https://doi.org/10.1109/TIA.2002.1003435>

[53] IEC SEG4: Implementing the standardization framework to support the development of Low Voltage Direct Current and electricity access, July 2020.

[54] ETSI, EN. "300 132-3-1. 2011." Power supply interface at the input to telecommunications and datacom (ICT) equipment.

[55] IEEE Recommended Practice for the Design of DC Auxiliary Power Systems for Generating Stations, IEEE Std 946-1992, pp. 1-35, Feb. 1993.

[56] EMerge Alliance Standards. (2008). [Online]. Available: <http://www.emergealliance.org/Standards/OurStandards.aspx>

[57] Rebus DC microgrid. (2013). [Online]. Available: <http://rebuspower.com/technical.shtml>

[58] DUFFEY, CHRISTOPHER K., and RAY P. STRATFORD. "Update of harmonic standard IEEE-519: IEEE recommended practices and requirements for harmonic control in electric power systems." IEEE Transactions on Industry Applications 25.6 (1989): 1025-1034.
<https://doi.org/10.1109/28.44238>

[59] IEC 61000-3-2:2018 (RLV): EMC - Part 3-2: Limits - Limits for harmonic current emissions (equipment input current ≤ 16 A per phase).

- [60] IEEE Standards Board. IEEE Standard for Interconnecting Distributed Resources with Electric Power Systems: 1547-2003. IEEE, 2003.
- [61] YD/T2378-2011: 240V direct current power supply system for telecommunications.
- [62] YD/T3091-2016: Requirements and methods for post-operational evaluation of 240V / 336V DC power supply system for communication.
- [63] RASHAD, MUHAMMAD, ET AL. "PFC topologies for AC to DC converters in DC micro-grid." 2016 18th Mediterranean Electrotechnical Conference (MELECON). IEEE, 2016.
<https://doi.org/10.1109/MELCON.2016.7495376>
- [64] KUMAR, Dinesh; ZARE, Firuz; GHOSH, Arindam. DC microgrid technology: system architectures, AC grid interfaces, grounding schemes, power quality, communication networks, applications, and standardizations aspects. Ieee Access, v. 5, p. 12230-12256, 2017.
<https://doi.org/10.1109/ACCESS.2017.2705914>
- [65] POMILIO, JOSÉ ANTENOR. "Pré-reguladores de Fator de Potência." Publicação FEE 3 (2007): 95.
- [66] SANTOS, A. H. M.; ET. AL., Conservação de Energia - Eficiência Energética de Instalações e Equipamentos," Itajubá - Editora da EFEI, 2001, ISBN 85-902115-1-7.
- [67] RESENDE, J. W.; SAMESIMA, M. I.; GOMES, D. B. ET AL, "Avaliação das perdas técnicas em sistemas elétricos de distribuição suprindo cargas não-lineares", V SBQEE - Seminário Brasileiro sobre Qualidade de Energia Elétrica, 2003.
- [68] KOLAR, JOHANN W., and THOMAS FRIEDLI. "The essence of three-phase PFC rectifier systems-Part I." IEEE Transactions on Power electronics 28.1 (2012): 176-198.
<https://doi.org/10.1109/TPEL.2012.2197867>
- [69] FRIEDLI, THOMAS, MICHAEL HARTMANN, and JOHANN W. KOLAR. "The essence of three-phase PFC rectifier systems-Part II." IEEE Transactions on Power Electronics 29.2 (2013): 543-560.
<https://doi.org/10.1109/TPEL.2013.2258472>
- [70] SINGH, BHIM, ET AL. "A review of single-phase improved power quality AC-DC converters." IEEE Transactions on industrial electronics 50.5 (2003): 962-981.
<https://doi.org/10.1109/TIE.2003.817609>
- [71] SINGH, BHIM, ET AL. "A review of three-phase improved power quality AC-DC converters." IEEE Transactions on industrial electronics 51.3 (2004): 641-660.
<https://doi.org/10.1109/TIE.2004.825341>

- [72] JOVANOVIĆ, MILAN M., and YUNGTAEK JANG. "State-of-the-art, single-phase, active power-factor-correction techniques for high-power applications-an overview." *IEEE transactions on industrial electronics* 52.3 (2005): 701-708.
<https://doi.org/10.1109/TIE.2005.843964>
- [73] LIDULA, N. W. A., and A. D. RAJAPAKSE. "Microgrids research: A review of experimental microgrids and test systems." *Renewable and Sustainable Energy Reviews* 15.1 (2011): 186-202.
<https://doi.org/10.1016/j.rser.2010.09.041>
- [74] WEAVER, W. W., ROBINETT III, R. D., PARKER, G. G., & WILSON, D. G. "Energy storage requirements of dc microgrids with high penetration renewables under droop control." *International Journal of Electrical Power & Energy Systems* 68 (2015): 203-209.
<https://doi.org/10.1016/j.ijepes.2014.12.070>
- [75] DOS SANTOS NETO, P. J., BARROS, T. A., SILVEIRA, J. P., RUPPERT FILHO, E., VASQUEZ, J. C., & GUERRERO, J. M. "Power management techniques for grid-connected DC microgrids: A comparative evaluation." *Applied Energy* 269 (2020): 115057.
<https://doi.org/10.1016/j.apenergy.2020.115057>
- [76] DAHALE, S., DAS, A., PINDORIYA, N. M., & RAJENDRAN, S. "An overview of DC-DC converter topologies and controls in DC microgrid." *2017 7th International Conference on Power Systems (ICPS)*. IEEE, 2017.
<https://doi.org/10.1109/ICPES.2017.8387329>
- [77] ZHANG, L., WU, T., XING, Y., SUN, K., & GUERRERO, J. M. "Power control of DC microgrid using DC bus signaling." *2011 Twenty-Sixth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*. IEEE, 2011.
<https://doi.org/10.1109/APEC.2011.5744859>
- [78] ENGLER, ALFRED. "Applicability of droops in low voltage grids." *International Journal of Distributed Energy Resources* 1.1 (2005): 1-6.
- [79] FREITAS L. C. G. "Um Novo Retificador Híbrido Multipulsos sem a Utilização de Transformadores Defasadores e/ou Transformadores de Interfase," 2006. Tese (Doutorado em Engenharia Elétrica) - Universidade Federal de Uberlândia, em: http://www.bdtd.ufu.br/tde_busca/index_novidades.php.
- [80] FREITAS L. C. G.; COELHO E. A. A.; SIMÕES M. G.; CANESIN C. A.; DE FREITAS L. C. "Improved Analysis of A Novel Programmable PFC Based Hybrid Multipulse Power Rectifier for Utility Interface of Power Electronics Converters," in *Proc. of IEEE/IAS VII Conferências de Aplicações Industriais 2006*, p. 1-6.

- [81] FREITAS L. C. G.; COELHO E. A. A.; FINAZZI, A. P.; SIMÕES M. G.; CANESIN C. A.; DE FREITAS L. C. "Programmable PFC Based Hybrid Multipulse Power Rectifier for Utility Interface of Power Electronic Converters," in Proc. of IEEE Power Electronics Specialist Conference 2005, p. 2237-2243.
- [82] FREITAS L. C. G.; COELHO E. A. A.; PARRREIRA, E. F.; OLIVERIA, M. A. G.; DE FREITAS L. C. "Multipulse Power Rectifier without Using Multiphase Transformers," in Proc. of 31st Annual Conference of IEEE Industrial Electronics Society 2005, p. 143-148.
- [83] FREITAS L. C. G.; COELHO E. A. A.; SIMÕES M. G.; CANESIN C. A.; DE FREITAS L. C. "A Novel Programmable PFC Based Hybrid Rectifier for Ultra Clean Power Applications," in Proc. of IEEE Power Electronics Specialist Conference 2004, v. 3. p. 2172-2177.
- [84] FREITAS L. C. G.; COELHO E. A. A.; SIMÕES M. G.; CANESIN C. A.; DE FREITAS L. C. "Um novo retificador trifásico híbrido multipulsos com elevado fator de potência," *Eletrônica de Potência*, 10(2): pp. 17-24, Novembro 2005.
<https://doi.org/10.18618/REP.2005.2.017024>
- [85] FREITAS L. C. G.; SIMÕES M. G.; CANESIN C. A.; DE FREITAS L. C. "A novel programmable pfc based hybrid rectifier for ultra clean power application," *IEEE Transactions on Power Electronics*, Vol.21, no4, pp. 959-966, Julho 2006.
<https://doi.org/10.1109/TPEL.2006.876859>
- [86] FREITAS L. C. G.; SIMÕES M. G.; CANESIN C. A.; DE FREITAS L. C. "Performance evaluation of a novel hybrid multipulse rectifier for utility interface of Power electronics converters," *IEEE Transactions on Industrial Electronics*, Vol.54, no6, pp. 3030-3041, Dezembro 2007.
<https://doi.org/10.1109/TIE.2007.907004>
- [87] ALVES, RICARDO LUIZ, AND IVO BARBI. "Analysis and implementation of a hybrid high-power-factor three-phase unidirectional rectifier." *IEEE Transactions on Power Electronics* 24.3 (2009): 632-640.
<https://doi.org/10.1109/TPEL.2008.2010219>
- [88] ZHU, JIANXIN, et al. "A hybrid three-phase AC/DC power system for low-frequency pulsed load applications." *IEEE Transactions on Industrial Electronics* 68.3 (2020): 1871-1882.
<https://doi.org/10.1109/TIE.2020.2977575>
- [89] FONT, CARLOS HENRIQUE ILLA, and IVO BARBI. "Modelagem e Controle de um Retificador Trifásico Híbrido com Elevado Fator de Potência e Capacidade de Regeneração de Energia." *potência* 17 (2014): 20.
- [90] IZADINIA, ALI REZA, and HAMID REZA KARSHENAS. "Current shaping in a hybrid 12-pulse rectifier using a Vienna rectifier." *IEEE Transactions on Power*

Electronics 33.2 (2017): 1135-1142.
<https://doi.org/10.1109/TPEL.2017.2685459>

[91] LIMA, G. B. "Retificador Híbrido Monofásico com Controle Baseado em DSP," 2011. Dissertação (Mestrado em Engenharia Elétrica) - Universidade Federal de Uberlândia, em: http://www.btdt.ufu.br/tde_busca/index_novidades.php

[92] LIMA, G. B., RODRIGUES, D., DE FREITAS, L. C., VIEIRA, J. B., COELHO, E. A., FARIAS, V. J., & FREITAS, L. C. "DSP-based implementation of input line current imposition strategy for a single-phase hybrid rectifier." XI Brazilian Power Electronics Conference. IEEE, 2011.
<https://doi.org/10.1109/COBEP.2011.6085261>

[93] LIMA, G. B., DE FREITAS, L. C., VIEIRA, J. B., COELHO, E. A., & FREITAS, L. C. "Single-phase high power hybrid front-end rectifier with soft-commutation." 2010 IEEE Vehicle Power and Propulsion Conference. IEEE, 2010.
<https://doi.org/10.1109/VPPC.2010.5729251>

[94] FREITAS, L. C. G. ; LIMA, G. B. ; GONÇALVES, F. A. S. ; MELO, G. A.; CANESIN, CARLOS ALBERTO; FREITAS, L. C. " Proposal of a hybrid rectifier structure with HPF and low THD suitable for front-end trolleybuses systems supplied by AC distribution networks," IEEE Energy Conversion Congress and Exposition, 2009, p. 451-458.
<https://doi.org/10.1109/ECCE.2009.5316236>

[95] FREITAS, L. C. G.; GONÇALVES, F. A. S. ; MELO, G. A. ; CANESIN, C. A. ; FREITAS, L. C. " A novel single-phase HPF hybrid rectifier suitable for front-end trolleybus systems," SOBRAEP - Brazilian Power Electronics Conference, 2009, p. 619-626.
<https://doi.org/10.1109/COBEP.2009.5347751>

[96] LIMA, G. B., FINAZZI, A. P., FREITAS, L. C., VIEIRA, J. B., COELHO, E. A. A., FARIAS, V. J., ... & FREITAS, L. C. G. "Single-phase high power factor hybrid rectifier suitable for high-power applications." IET Power Electronics 5.7 (2012): 1137-1146.
<https://doi.org/10.1049/iet-pel.2011.0172>

[97] LIMA, G. B., FINAZZI, A. P., DE FREITAS, L. C., VIEIRA JR, J. B., COELHO, E. A., FARIAS, V. J., ... & FREITAS, L. C. "Análise e desenvolvimento de um novo conversor CA-CC Híbrido Monofásico para Aplicações em Sistemas Trólebus." Eletrônica de Potência (Impresso) 15 (2010): 263-274.
<https://doi.org/10.18618/REP.2010.4.263274>

[98] FREITAS L. C. G., Relatório de Projeto de Pesquisa "Retificador Híbrido Trifásico de Alta Potência e levado Fator de Potência com Controle Digital Utilizando DSP", Edital 021-2008 FAPEMIG - Programa Primeiros Projetos - PPP, Processo nº APQ-00141-09, 2011.

[99] RODRIGUES, D. B. ; COSTA, A. V. ; LIMA, G. B. ; FREITAS, L. C. ; COELHO, E. A. A. ; FARIAS, V. J. ; FREITAS, L. C. G. . DSP-based Implementation of Control Strategy for Sinusoidal Input Line Current Imposition for a Hybrid Three-phase Rectifier. IEEE Transactions on Industrial Informatics, v. PP, p. 1, 2012.
<https://doi.org/10.1109/TII.2012.2227268>

[100] COSTA, A. V., RODRIGUES, D. B., DE FREITAS L. C., VIEIRA JR. J. B., COELHO, E. A. A., FARIAS V. J., FREITAS, L. C. G. Proposta de Técnica para Aumento de Suportabilidade a Afundamentos Temporários de Tensão em Acionamentos de Velocidade Variável. IX Conferência Brasileira sobre Qualidade da Energia Elétrica, 2011, pp.1-6.

[101] COSTA, A. V., RODRIGUES, D. B., DE FREITAS L. C., VIEIRA JR. J. B., COELHO, E. A. A., FARIAS V. J., FREITAS, L. C. G. Hybrid three-phase rectifier with high power fator and voltage sags ride-through capability for utility interface of adjustable speed drives. XI Conferência Brasileira de Eletrônica de Potência, 2011, pp. 582-588.
<https://doi.org/10.1109/COBEP.2011.6085275>

[102] COSTA, A.V., RODRIGUES, D.B., LIMA, G.B., DE FREITAS, L.C., COELHO, E. A. A., FARIAS V. J., FREITAS, L. C. G. Retificador Híbrido Trifásico de Alta Potência e Elevado Fator de Potência com Reduzida DHTi utilizando o Conversor Boost para Promover Suportabilidade a Afundamentos de Tensão. Eletrônica de Potência - SOBRAEP, v. 17, 2012.

[103] COSTA, A. V., RODRIGUES, D. B., DE FREITAS L. C., VIEIRA JR. J. B., COELHO, E. A. A., FARIAS V. J., FREITAS, L. C. G. Hybrid three-phase rectifier with reduced THDI and voltage sags ride-through capability. 46th IAS Annual Meeting, 2011, pp. 1-6.
<https://doi.org/10.1109/IAS.2011.6074329>

[104] COSTA, A.V., RODRIGUES, D.B., LIMA, G.B., DE FREITAS, L.C., COELHO, E. A. A., FARIAS V. J., FREITAS, L. C. G. Retrofitting technique to improve voltage sags ride-through capability of ASD using SEPIC rectifiers. IEEE Applied Power Electronics Conference, 2012, pp. 1469-1476.
<https://doi.org/10.1109/APEC.2012.6166014>

[105] BARBOSA, P., CANALES, F., LEE, F. C., "A front-end distributed power system for high-power applications," in Proc. of IEEE Industry Applications Conference, vol.4, pp.2546-2551, 2000.

[106] RIVETTA , C., EMADI, A., WILLIAMSON, G. A., JAYABALAN, R., AND FAHIMI, B., "Analysis and control of a buck DC-DC converter operating with constant power load in sea and undersea vehicles", in Proc. of 39th IAS Annual Meeting, vol.2, pp. 1146- 1153, 2004.

- [107] SALOMONSSON, D., and SANNINO, A., "Low-Voltage DC Distribution System for Commercial Power Systems With Sensitive Electronic Loads," *Power Delivery, IEEE Transactions on*, vol.22, no.3, pp.1620-1627, July 2007. <https://doi.org/10.1109/TPWRD.2006.883024>
- [108] IMECS, M., SZABO, C., and INCZE, I. I. "Modelling and simulation of controlled bi-directional power electronic converters in a DC energy distribution line with AC grid- and motor-side active filtering" *European Conference on Power Electronics and Applications*, pp.1-10, 2-5 Sept. 2007. <https://doi.org/10.1109/EPE.2007.4417753>
- [109] STEIMER, P. K. "Enabled by high power electronics - Energy efficiency, renewables and smart grids" *Power Electronics Conference (IPEC), 2010 International*, pp.11-15, 21-24 June 2010. <https://doi.org/10.1109/IPEC.2010.5542328>
- [110] WU, T., CHANG, C., LIN, L., YU, G. and CHANG, Y. "DC-Bus Voltage Control with a Three-Phase Bi-directional Inverter for DC Distribution Systems" in *IEEE Transactions on Power Electronics*, vol. PP, n.99, pp.1.
- [111] ZHAO, B., QINGGUANG, Y., and WEIXIN, S. "Extended-Phase-Shift Control of Isolated Bidirectional DC-DC Converter for Power Distribution in Microgrid" *IEEE Transactions on Power Electronics*, vol.27, no.11, pp.4667-4680, Nov. 2012. <https://doi.org/10.1109/TPEL.2011.2180928>
- [112] LIMA, G. B. ; RODRIGUES, D. B. ; FREITAS, L. C. ; COELHO, E. A. A. ; FARIAS, V. J. ; FREITAS, L. C. G. . Novel Proposal of Hybrids Rectifiers with Voltage Sag Ride-Through Capability Based on Series DC Voltage Compensation Technique. In: *IEEE Applied Power Electronics Conference and Exposition, 2013, Long Beach. APEC*, 2013. <https://doi.org/10.1109/APEC.2013.6520595>
- [113] NETO, A. D. O. C., SOARES, A. L., DE LIMA, G. B., RODRIGUES, D. B., COELHO, E. A. A., & FREITAS, L. C. G. (2018). Optimized 12-pulse rectifier with generalized delta connection autotransformer and isolated SEPIC converters for sinusoidal input line current imposition. *IEEE Transactions on Power Electronics*, 34(4), 3204-3213. <https://doi.org/10.1109/TPEL.2018.2850280>
- [114] RODRIGUES, D. B., SILVA, P. R., FREITAS, L. C., LIMA, G. B., COELHO, E. A., & FREITAS, L. C. Projeto e análise experimental de uma nova estrutura de retificador híbrido trifásico utilizando técnica de compensação série de tensão no barramento CC.
- [115] RODRIGUES, D. B., SILVA, P. R., LIMA, G. B., COELHO, E. A., & FREITAS, L. C. Grid connected dc distribution network deploying high power density rectifier for dc voltage stabilization. In *2016 IEEE Applied Power Electronics Conference and*

Exposition (APEC) (pp. 3585-3590). IEEE.
<https://doi.org/10.1109/APEC.2016.7468384>

[116] FONSECA BARBOSA, V. "Projeto e Desenvolvimento de um Retificador Híbrido Monofásico Bidirecional com Compensação Série no Barramento CC Integrado a Microrredes CC". (2020).

[117] TIBOLA, GABRIEL, and IVO BARBI. "Isolated three-phase high power factor rectifier based on the SEPIC converter operating in discontinuous conduction mode." IEEE Transactions on Power Electronics 28.11 (2013): 4962-4969.
<https://doi.org/10.1109/TPEL.2013.2247775>

[118] MARTINS, DENIZAR C., A. H. DE OLIVERIA, and I. BARBI. "Three-phase rectifier using a SEPIC DC-DC converter in continuous conduction mode for power factor correction." INTELEC-Twentieth International Telecommunications Energy Conference (Cat. No. 98CH36263). IEEE, 1998.

[119] MARTINS, DENIZAR CRUZ, ANDERSON H. DE OLIVEIRA, and IVO BARBI. "Retificador trifásico isolado com correção do fator de potência empregando o conversor CC-CC sepic em condução contínua." Eletrônica de Potência 6.1 (2001): 8-15.
<https://doi.org/10.18618/REP.2001.1.008015>

[120] LOURENÇO, A. C., SEIXAS, F. J., PELICER, J. C., & OLIVEIRA, P. S. 18-pulse autotransformer rectifier unit using sepic converters for regulated dc-bus and high frequency isolation. In 2015 IEEE 13th Brazilian Power Electronics Conference and 1st Southern Power Electronics Conference (COBEP/SPEC) (pp. 1-6). Ieee.
<https://doi.org/10.1109/COBEP.2015.7420041>

[121] I. Barbi, Eletrônica de Potência: Projetos de Fontes Chaveadas, author's edit, 2007.

[122] Barbi, I., & Martins, D. C. (2000). Conversores CC-CC básicos não isolados. Florianópolis, SC-Brasil-Edição dos Autores.

[123] TEODORESCU, REMUS, MARCO LISERRE, and PEDRO RODRIGUEZ. Grid converters for photovoltaic and wind power systems. Vol. 29. John Wiley & Sons, 2011.
<https://doi.org/10.1002/9780470667057>

[124] CIOBOTARU, MIHAI, REMUS TEODORESCU, and FREDE BLAABJERG. "A new single-phase PLL structure based on second order generalized integrator." 2006 37th IEEE Power Electronics Specialists Conference. IEEE, 2006.
<https://doi.org/10.1109/pesc.2006.1711988>

[125] HEVERTON, A., & CUPERTINO, A. (2011). Desenvolvimento, modelagem e controle de conversores estáticos de potência: Conversor Boost. Universidade Federal de Viçosa. Viçosa.

[126] Nise, N. S. (2020). Control systems engineering. John Wiley & Sons.

[127] NETO, A. O. C., SOARES, A. L., BARBOSA, V. F., RODRIGUES, D. B., FREITAS, L. C. G., & DE LIMA, G. B. (2023). Analysis and Development of a Bidirectional Three-Phase Hybrid Rectifier for DC Microgrids with Distributed Energy Resources. IEEE Journal of Emerging and Selected Topics in Power Electronics. <https://doi.org/10.1109/JESTPE.2023.3284759>

Apêndice A

TABLE I

FUNÇÕES DO DOMÍNIO DO TEMPO PARA CADA MODO DE OPERAÇÃO DO RHTB

$$i_{a_RNC/ITB}(t) = \left\{ \begin{array}{l}
 f_{RNC/ITB}(1) = 0; 0 < x < t_1 \\
 f_{RNC/ITB}(2) = \frac{1}{L} \left\{ -\frac{V_{out_RNC/ITB}}{3} \cdot (t-t_1) + \frac{V_p}{\omega} \cdot [-\cos(\omega \cdot t) + \cos(\omega \cdot t_1)] \right\}; t_1 < x < t_2 \\
 f_{RNC/ITB}(3,4) = \frac{1}{L} \left\{ -\frac{V_{out_RNC/ITB}}{2} \cdot (t-t_2) + \frac{\sqrt{3} \cdot V_p}{2 \cdot \omega} \cdot \left[-\cos\left(\omega \cdot t + \frac{\pi}{6}\right) + \cos\left(\omega \cdot t_2 + \frac{\pi}{6}\right) \right] \right\} + f(2); t_2 < x < t_4 \\
 f_{RNC/ITB}(5) = \frac{1}{L} \left\{ -\frac{2 \cdot V_{out_RNC/ITB}}{3} \cdot (t-t_4) + \frac{V_p}{\omega} \cdot [-\cos(\omega \cdot t) + \cos(\omega \cdot t_4)] \right\} + f(3,4); t_4 < x < t_5 \\
 f_{RNC/ITB}(6,7) = \frac{1}{L} \left\{ -\frac{V_{out_RNC/ITB}}{2} \cdot (t-t_5) + \frac{\sqrt{3} \cdot V_p}{2 \cdot \omega} \cdot \left[-\cos\left(\omega \cdot t + \frac{11 \cdot \pi}{6}\right) + \cos\left(\omega \cdot t_5 + \frac{11 \cdot \pi}{6}\right) \right] \right\} + f(5); t_5 < x < t_7 \\
 f_{RNC/ITB}(8) = \frac{I}{L_{RNC/ITB}} \cdot \left\{ -\frac{V_{out_RNC/ITB}}{3} \cdot (t-t_7) + \frac{V_p}{\omega} \cdot [-\cos(\omega \cdot t) + \cos(\omega \cdot t_7)] \right\} + f_{RNC/ITB}(t_7); t_7 < x < t_8 \\
 f_{RNC/ITB}(9,10) = 0; t_8 < x < t_{10} \\
 f_{RNC/ITB}(11) = \frac{1}{L} \left\{ \frac{V_{out_RNC/ITB}}{3} \cdot (t-t_{10}) + \frac{V_p}{\omega} \cdot [-\cos(\omega \cdot t) + \cos(\omega \cdot t_{10})] \right\}; t_{10} < x < t_{11} \\
 f_{RNC/ITB}(12,13) = \frac{1}{L} \left\{ \frac{V_{out_RNC/ITB}}{2} \cdot (t-t_{11}) + \frac{\sqrt{3} \cdot V_p}{2 \cdot \omega} \cdot \left[-\cos\left(\omega \cdot t + \frac{\pi}{6}\right) + \cos\left(\omega \cdot t_{11} + \frac{\pi}{6}\right) \right] \right\} + f(11); t_{11} < x < t_{13} \\
 f_{RNC/ITB}(14) = \frac{1}{L} \left\{ \frac{2 \cdot V_{out_RNC/ITB}}{3} \cdot (t-t_{13}) + \frac{V_p}{\omega} \cdot [-\cos(\omega \cdot t) + \cos(\omega \cdot t_{13})] \right\} + f(6); t_{13} < x < t_{14} \\
 f_{RNC/ITB}(15,16) = \frac{1}{L} \left\{ \frac{V_{out_RNC/ITB}}{2} \cdot (t-t_{14}) + \frac{\sqrt{3} \cdot V_p}{2 \cdot \omega} \cdot \left[-\cos\left(\omega \cdot t + \frac{11 \cdot \pi}{6}\right) + \cos\left(\omega \cdot t_{14} + \frac{11 \cdot \pi}{6}\right) \right] \right\} + f(14); t_{14} < x < t_{16} \\
 f_{RNC/ITB}(17) = \frac{I}{L_{RNC/ITB}} \cdot \left\{ \frac{V_{out_RNC/ITB}}{3} \cdot (t-t_{17}) + \frac{V_p}{\omega} \cdot [-\cos(\omega \cdot t) + \cos(\omega \cdot t_{17})] \right\} + f_{RNC/ITB}(t_7); t_{16} < x < t_{17} \\
 f_{RNC/ITB}(18) = 0; t_{17} < x < t_{18}
 \end{array} \right.$$

$$i_{a_SEPIC}(t) = \left\{ \begin{array}{l}
 f_{SEPIC}(1) = \frac{2 \cdot P_{out}}{3 \cdot Vp} \cdot \sin(\omega \cdot t); 0 < x < t_1 \\
 f_{SEPIC}(2) = \frac{2 \cdot P_{out}}{3 \cdot Vp} \cdot \sin(\omega \cdot t) - f_{RNC/ITB}(2); t_1 < x < t_2 \\
 f_{SEPIC}(3,4) = \frac{2 \cdot P_{out}}{3 \cdot Vp} \cdot \sin(\omega \cdot t) - f_{RNC/ITB}(3,4); t_2 < x < t_4 \\
 f_{SEPIC}(5) = \frac{2 \cdot P_{out}}{3 \cdot Vp} \cdot \sin(\omega \cdot t) - f_{RNC/ITB}(5); t_4 < x < t_5 \\
 f_{SEPIC}(6) = \frac{2 \cdot P_{out}}{3 \cdot Vp} \cdot \sin(\omega \cdot t) - f_{RNC/ITB}(6,7,8); t_5 < x < t_6 \\
 f_{SEPIC}(7,8) = 0; t_6 < x < t_8 \\
 f_{SEPIC}(9,10) = \frac{2 \cdot P_{out}}{3 \cdot Vp} \cdot \sin(\omega \cdot t); t_8 < x < t_{10} \\
 f_{SEPIC}(11) = \frac{2 \cdot P_{out}}{3 \cdot Vp} \cdot \sin(\omega \cdot t) - f_{RNC/ITB}(11); t_{10} < x < t_{11} \\
 f_{SEPIC}(12,13) = \frac{2 \cdot P_{out}}{3 \cdot Vp} \cdot \sin(\omega \cdot t) - f_{RNC/ITB}(12,13); t_{11} < x < t_{13} \\
 f_{SEPIC}(14) = \frac{2 \cdot P_{out}}{3 \cdot Vp} \cdot \sin(\omega \cdot t) - f_{RNC/ITB}(14); t_{13} < x < t_{14} \\
 f_{SEPIC}(15) = \frac{2 \cdot P_{out}}{3 \cdot Vp} \cdot \sin(\omega \cdot t) - f_{RNC/ITB}(15,17,18); t_{14} < x < t_{15} \\
 f_{SEPIC}(16,17) = 0; t_{15} < x < t_{17} \\
 f_{SEPIC}(18) = \frac{2 \cdot P_{out}}{3 \cdot Vp} \cdot \sin(\omega \cdot t); t_{17} < x < t_{18}
 \end{array} \right.$$

Apêndice B

PUBLICAÇÃO EM PERIÓDICO

No apêndice, é apresentada uma cópia da versão publicada de um artigo gerado a partir das principais contribuições da pesquisa, conforme descrito na tese. O referido artigo foi publicado no periódico IEEE Journal of Emerging and Selected Topics in Power Electronics, sendo referenciado como [127].

This article has been accepted for publication in IEEE Journal of Emerging and Selected Topics in Power Electronics. This is the author's version which has not been fully edited and content may change prior to final publication. Citation information: DOI 10.1109/JESTPE.2023.3284759

JESTPE-2023-02-0200.R1

Analysis and Development of a Bidirectional Three-Phase Hybrid Rectifier for DC Microgrids with Distributed Energy Resources

Antônio Oliveira Costa Neto, Ana Lúcia Soares, Vitor Fonseca Barbosa, Danillo Borges Rodrigues, Luiz Carlos Gomes Freitas and Gustavo Brito de Lima

Abstract— This work presents the analysis and development of a Bidirectional Three-phase Hybrid Rectifier (BTHR) for application in Direct Current (DC) Microgrids connected to the utility grid. The voltage regulation technique, called Series DC-bus Voltage Compensation (SDCVC), allows the design of an active front-end converter with high power density. The decentralized control strategy ensures low harmonic distortion of current in the utility grid in both operating modes (rectification and regeneration), in addition to providing DC-bus voltage compensation against power flow dynamics related to Renewable Energy Sources (RES). The operating principle, the control strategy, and the design criteria used for determining the transfer function of the proposed BTHR-SDCVC-DCMG, as well as to the design of the DC-bus voltage controller, are presented. To validate the theoretical analysis, a 1kW prototype was implemented and evaluated at the laboratory. Steady state analysis demonstrate that high efficiency, high power factor, and low harmonic distortion of current are achieved. Finally, transient analysis was performed and demonstrated that the stability of the DC-bus voltage with and without the insertion of RES into the DC microgrid can be assured deploying the proposed solution.

Index Terms— Decentralized Control, Distributed Energy Resources, Hybrid Rectifiers, Microgrids, Power Electronics, Renewable Energies.

I. INTRODUCTION

THE traditional Electrical Power System (EPS) is characterized by having sources of energy generation that are distant from the consumer units, resulting in losses in the transmission system and problems of system stability. This feature, coupled with the growth in demand for electricity, motivated a change in philosophy, building the concept of smart grids or smart grids [1], [2]. The

application of this concept has been evolving in recent years, increasing reliability, efficiency and achieving an active participation of consumers in the generation and management of energy from clean and renewable sources. In addition, the concern to use sustainable models for the growth of the energy sector in order to reduce the continuous use of fossil fuels, makes distributed generation sources increasingly integrated into the system. In this scenario, microgrids emerge as an attractive solution because they can offer reliability, robustness, and operational flexibility to the system in addition to acting on power quality, unifying a local grid in low and medium voltage to different loads [3]-[7]. It should be noted that microgrids can also be implemented in both alternating current (AC) and direct current (DC) and can operate connected or disconnected from the utility grid. In this paper AC microgrids are not the focus, therefore, this topic will not be addressed.

Many authors have presented important studies considering the advantages and disadvantages associated with the implementation of DC microgrids and AC microgrids [8]-[10]. AC systems have some advantages, such as the use of reliable equipment available on the market, it also presents lower costs concerning protection system. The use of power electronics converters in DC microgrids increases the initial cost of implementation, however, several advantages are considered in order to choose for DC microgrid implementation. Firstly, one can note that there is no reactive power control and there is no need to implement any type of synchronization methods for the connection Renewable Energy Sources (RES) to the microgrid, reducing the complexity of the system. Another advantage would be the simplified use of power electronics converters - with less conversion stages - for the connection of RES to the DC microgrid. It is also worth noting that DC distribution eliminates the use of rectifier circuits and/or Power Factor Correction (PFC) converters in electronic equipment, reducing costs and weight [4], [5], [11], [12]. Additionally, due to greater reliability and efficiency, control simplicity, and a natural interface to RES, as well as to Energy Storage Devices (ESD), it has gained increasing interest in recent years, both in

This work was financially supported in part by the Universidade Federal de Uberlândia (UFU) – process 23117.039051/2023-14, and in part by the following Brazilian research funding agencies: Fundação de Amparo à Pesquisa do Estado de Minas Gerais (Fapemig), Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES) – Financial Code 001, Conselho Nacional de Desenvolvimento Científico e Tecnológico (CNPq) – Grants 140541/2020-9, 420602/2016-0, 303350/2019-9, 303085/2022-3, 407403/2022-1, 406881/2022-7. Corresponding author: L. C. G. Freitas (e-mail: lcgfreitas@ufu.br). The authors contributed equally.

Antônio O. C. Neto (e-mail: antonio.costaneto@hotmail.com) is with the University of Florida (UF), Florida, FL 34142, USA. Ana L. Soares (e-mail: anajeali@yahoo.com.br), Luiz C. G. Freitas (lcgfreitas@ufu.br), and Gustavo B. Lima (e-mail: gustavo.brito28@ufu.br), are with the Universidade Federal de Uberlândia (UFU), Uberlândia, MG 38400-902, Brazil. Vitor F. Barbosa (e-mail: vitorfonsecabarbosa@gmail.com) is with the Companhia Energética de Minas Gerais (CEMIG), Belo Horizonte, MG 30190-131, Brazil. Danillo B. Rodrigues (e-mail: danillo.rodrigues@uftm.edu.br) is with the Universidade Federal do Triângulo Mineiro (UFTM), Uberaba, MG 38025-180, Brazil.

JESTPE-2023-02-0200.R1

academia and industry, and has also been applied in on-board microgrids such as found in more electric aircrafts (MEA), electrical vehicles (EV), electric ships (ES), and electric trains (ET) [10], [13]-[15].

In this scenario, Fig. 1 illustrates a typical configuration of a power electronics-based DC microgrid. In these systems, disturbances at the DC-bus caused by power fluctuations can be compensated using DC-DC power electronics converters with ESD or grid-connected (AC-DC or DC-AC) power electronics converters. However, operating them in parallel leads to issues related to circulating current and power sharing among power electronics converters and increases the complexity of the control strategy [10].

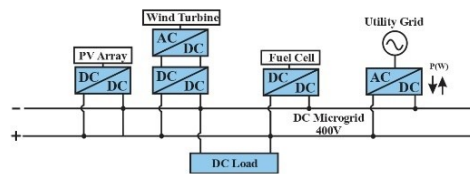


Fig. 1. Typical configuration of a power electronics-based DC Microgrid connected to the low voltage AC distribution network (utility grid).

In [10], [16]-[18] the authors show that utility interface power electronic converters must be more robust, efficient, guarantee high power factor, low Total Harmonic Distortion of current (THDi), and provide bidirectional energy flow. To assess interconnection problems between AC and DC grids, several AC-DC topologies are considered and there are three types of traditional AC-DC converters used in DC microgrids applications which can be divided into three groups [10]: Controlled and Non-controlled Rectifiers; Active Front End (AFE); Special Topologies, such as Vienna Rectifier [19] and Multi-pulse Converters [20].

In recent years, studies on Hybrid Rectifiers (HR) configurations have shown promising results that make it an attractive solution for application in DC microgrids [21]-[23]. These configurations are recommended mainly for their robustness and reliability, as they are able to reduce switching losses by concentrating most of the power required by the load in an ordinary Diode-Bridge Rectifier Unit (DBRU). In [19] the authors presented a HR consisting of a 12-pulse rectifier with a Vienna rectifier in parallel association at the input (AC side) and at the output (DC side). Excellent results are presented, however, the complexity of the control strategy implemented presents a challenge and the size and weight of the converter due to the need for three low-frequency transformers at the input and bulky inductors must be considered. In [22] and [23] the authors proposed HR structures deploying Series DC-bus Voltage Compensation (SDCVC) technique. This technique allows for voltage regulation and increases the DBRU's power processing rate. In [23] the authors presented a HR with SDCVC technique based on the association of a DBRU and a Three-Phase Boost (TPB) in parallel connection at the AC side and feeding an Isolated Full-Bridge (IFB) in series connection with the DBRU at the DC side. Under these conditions, the structure is able to increase the DBRU's power processing rate. However, the use of many switches in the TPB-IFB, as well as

the cascaded association of these converters, increase the losses and reduce the overall efficiency. Moreover, the lack of bidirectional power flow makes the structure less attractive for applications in DC microgrids.

Given this perspective, in this work the authors are proposing an AC-DC converter based on a Bidirectional Three-phase Hybrid Rectifier (BTHR) deploying SDCVC technique for application in DC microgrids (portrayed in Fig. 2), which is denominated as BTHR-SDCVC-DCMG. As a main contribution one should note that the proposed power structure deploys parallel connection of power electronics converters at the input and series connection at the output to make it possible to increase the DBRU's power processing rate and to reduce current and voltage stresses in the semiconductors. Lower current and voltage stresses enable higher reliability and reduced implementation costs. Additional features such as bidirectional power flow for integration of Renewable Energy Sources (RES) and/or Energy Storage Devices (ESD) are assured using a control strategy which is based on the control method called Dc-bus Signaling (DBS) [24], [25]. In this work, through the simple detection of voltage variations on the DC-bus, the developed decentralized control strategy guarantees low harmonic distortion of current in the utility grid - in both operating modes (rectification and regeneration) -, in addition to providing DC-bus voltage regulation against the power flow dynamics associated with RES. Additionally, problems associated with circulating current are eliminated deploying SDCVC technique. As observed in [10], [26]-[29], this can have a strong influence on system grounding where there are inverter-based DERs connected to the DC-bus of the DC microgrid.

To present the results obtained and to prove the effectiveness of the proposed solution, the remainder of this article is structured as follows, Section II outlines the system through a detailed description and a design overview. Section III, IV and V describes the proposed control strategy and the design of the voltage and current controllers. Section VI presents the experimental results obtained in the laboratory, as well as insightful discussions. Finally, the concluding remarks are elucidated in Section VII. It should be noted that power sharing control methods in islanded mode will not be discussed as they are not part of the scope of this work.

II. PROPOSED STRUCTURE

A schematic diagram of the proposed Bidirectional Three-phase Hybrid Rectifier with Series DC-bus Voltage Compensation for DC microgrid application is portrayed in Fig. 2. The proposed BTHR-SDCVC-DCMG consists of three isolated single-phase SEPIC (Single-Ended Primary-Inductor Converter) converters in parallel connection at the input of a Bidirectional Three-phase Rectifier to impose sinusoidal input line currents and, in order to provide DC-bus voltage regulation, the output capacitor of each converter is in series connection at the output.

A. Power Structure

Fig 2 illustrates the power structure. Note that there is no need to sense the voltage on the DC-bus of the three-phase Boost converter. A brief discussion about the converters that

This article has been accepted for publication in IEEE Journal of Emerging and Selected Topics in Power Electronics. This is the author's version which has not been fully edited and content may change prior to final publication. Citation information: DOI 10.1109/JESTPE.2023.3284759

JESTPE-2023-02-0200.R1

make up the BTHR-SDCVC-DCMG structure, as well as their main operational characteristics are described below.

- 1) Three-Phase Rectifier (TPR)/ Full-Bridge Inverter (FBI): this converter is one of the most popular Active Front-end Rectifiers (AFR) topologies, with commercially optimized modules widely available. In rectification mode it operates as an ordinary Diode-bridge Rectifier Unit (DBRU). In regeneration mode it operates as a Three-phase Full-bridge Inverter injecting power into the grid. Therefore, it will be called as TPR/FBI.
- 2) Isolated SEPIC: In the rectification mode, the improvement of the quality of the input line currents depends on the imposition of desired current waveforms assured by the three isolated SEPIC converters. Due to their current source characteristic at the input, flexibility in relation to their static gain, and the galvanic isolation which makes it suitable for the series connection requirement at the output, the Isolated SEPIC converters are an excellent option for composing the HR.
- 3) Photovoltaic Array (PV Array) + Boost Converter: A Solar Array Simulator (SAS) connected to a DC-DC Boost converter is used to simulate the connection of DERs to the DC microgrid.

B. Input line current composition

The line currents drawn from the AC grid by the BTHR are composed of the sum of the TPR/FBI currents and the currents imposed by SEPIC converters. As illustrated in Fig. 2, the line currents drawn from the AC grid (i_a , i_b and i_c) are composed of the sum of the currents required by the TPR/FBI converter,

which, at the time of rectification, operates as an uncontrolled six-pulse rectifier ($i_{a_TPR/FBI}$, $i_{b_TPR/FBI}$ and $i_{c_TPR/FBI}$) and the currents imposed on each single-phase SEPIC converter (i_{a_SEPIC} , i_{b_SEPIC} , and i_{c_SEPIC}).

In this context, it can be concluded that the waveforms of the input line currents depend on the currents imposed by the SEPIC converters, which determine the improvement of the THD of the line currents drawn from the utility grid. Therefore, taking line A as an example, current $i_{a_TPR/FBI}$ added to current i_{a_SEPIC} results in a sinusoidal waveform i_a , whose harmonic spectrum must comply with the international standard IEC 61000-3-2 [30]. In this way, one has to:

$$i_a(t) = i_{a_TPR/FBI}(t) + i_{a_SEPIC}(t) \tag{1}$$

$$i_b(t) = i_{b_TPR/FBI}(t) + i_{b_SEPIC}(t) \tag{2}$$

$$i_c(t) = i_{c_TPR/FBI}(t) + i_{c_SEPIC}(t) \tag{3}$$

The operation of the BTHR can be explained using nine operating steps shown in Fig. 3 and corroborated by theoretical waveforms shown in Fig. 4. It is noteworthy that these steps described below are analogous to the ones used to explain the composition of the input line currents of phases B and C.

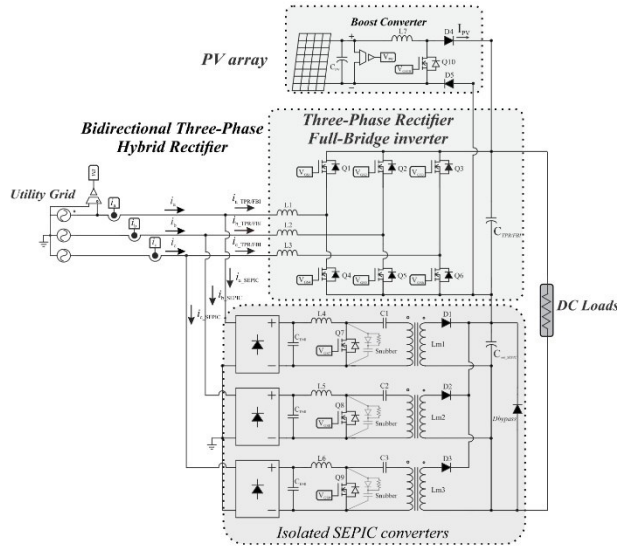


Fig. 2. Schematic diagram of proposed Bidirectional Three-phase Hybrid Rectifier with Series DC-bus Voltage Compensation (SDCVC) technique for DC microgrid (BTHR-SDCVC-DCMG).

This work is licensed under a Creative Commons Attribution 4.0 License. For more information, see <https://creativecommons.org/licenses/by/4.0/>

JESTPE-2023-02-0200.R1

Stage 1 (0 to t_1): Phase A of the TPR/FBI is disabled since the highest phase instantaneous voltage is v_c and therefore blocks the body diode of Q1. Even when the instantaneous value of the v_{cb} line voltage decreases, the voltage across the $C_{TPR/FBI}$ ($V_{out_TPR/FBI}$) capacitor is greater than the input line voltages v_{ab} and v_{ac} . At that moment when the cup diode of Q1 is blocked,

phase A of the SEPIC converter, therefore, assumes the total portion of power required by the load and the i_{a_SEPIC} current grows following the sinusoidal reference imposed by the control strategy. In this range, therefore, the input line current of phase A is equal to the i_{a_SEPIC} current, drawn by phase A of the isolated SEPIC converter.

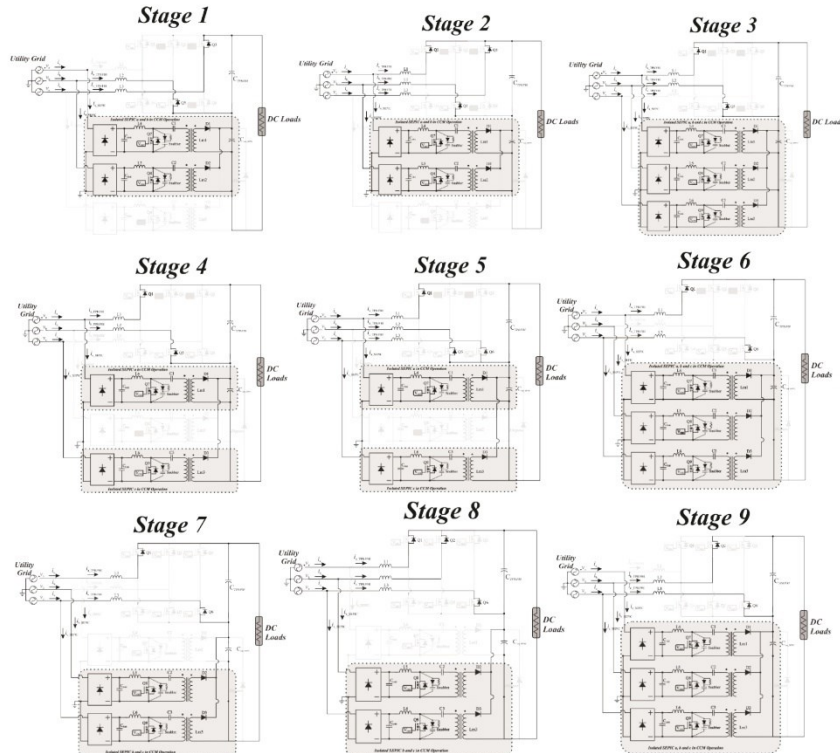


Fig. 3. Conventions and operating steps for half-cycle of the ac input line voltages.

Stage 2 (t_1 to t_2): Due to the switching effect, where, due to the presence of inductors on the AC side in the TPR/FBI, the current transition between a pair of diodes in the TPR/FBI does not occur instantaneously during the change of actuation of the new line voltage. As a result, during this interval, the switch body diode Q1 is simultaneously conducting, which is starting to conduct due to the action of the greater instantaneous phase voltage v_a , and the body diode Q3, which is being turned off, and it operated during actuation of the v_{cb} line voltage. The switching effect ends at t_2 , when the TPR/FBI phase C line current is zero due to the blocking in Q3. Phase A of the TPR/FBI comes into operation, contributing with the power delivered to the load, reducing the share of power contribution from the i_{a_SEPIC} current.

Stage 3 (t_2 to t_3): Phase A of the TPR/FBI grows until it reaches the highest share of power contribution delivered to the

load, since the v_{ab} line voltage is greater than the voltage across capacitors $C_{TPR/FBI}$. Therefore, the $i_{a_TPR/FBI}$ current keeps growing at the same time as the i_{a_SEPIC} current decays. The increase of $i_{a_TPR/FBI}$ and the decrease of i_{a_SEPIC} occur until the instant when the v_{ab} line voltage becomes smaller than the capacitor voltage $C_{TPR/FBI}$.

Stage 4 (t_3 to t_4): The instantaneous value of the v_{ab} line voltage reduces until it reaches a value lower than the $V_{out_TPR/FBI}$ voltage, which causes the $i_{a_TPR/FBI}$ current to decay, forcing the control to guarantee the return of the growth of the i_{a_SEPIC} current, with the objective to achieve a sinusoidal input line current on phase A.

Stage 5 (t_4 to t_5): The commutation effect occurs again, in which the body diodes of the switches Q5 and Q6 conduct simultaneously due to the beginning of the v_{ac} line voltage actuation. In this interval, the negative growth of the TPR/FBI

JESTPE-2023-02-0200.R1

phase C current forces the decrease of the $i_{a_TPR/FBI}$ current. With the fall of $i_{a_TPR/FBI}$, the i_{a_SEPIC} current, in turn, grows following the sinusoidal reference until it reaches its highest value at time t_5 ;

Stage 6 (t5 to t6): As the v_{ac} line voltage becomes greater than the DC bus voltage, the A-phase of the TPR/FBI increases the share of power contribution delivered to the load, at the same time as the power contribution from the A-phase of i_{a_SEPIC} drastically reduces until it vanishes.

Stage 7 (t6 to t7): In this step, the $i_{a_TPR/FBI}$ current becomes greater than the sinusoidal current reference. Due to the unidirectionality of the SEPIC converter, i_{a_SEPIC} remains null throughout this step. During this period, the control is not able to impose the desired sinusoidal waveform, appearing the prominence of the contribution of the uncontrolled rectifier in the power required for the load.

Stage 8 (t7 to t8): The commutation effect occurs again, in which the body diodes of the switches Q1 and Q2 conduct simultaneously due to the beginning of the actuation of the v_{bc} line voltage. The i_{a_SEPIC} current remains null throughout this step. Negative increase in TPR/FBI phase B current forces $i_{a_TPR/FBI}$ current to decrease.

Stage 9 (t8 to π): In this stage, the $V_{out_TPR/FBI}$ voltage becomes higher than the v_{ab} and v_{ac} line voltages, causing the A-phase of the TPR/FBI to be out of operation due to the blocking of the body diode of Q1. At this instant, the i_{a_SEPIC} current assumes the totality of the power delivered to the load.

Knowing the peak value of the line-to-neutral voltage ($V_p = 180V$), the output voltage of the TPR/FBI ($V_{out_TPR/FBI}$) is given by (4). One can analyze the 18 stages of operation of the BTHR by Kirchoff's law of voltages and currents, as seen in Fig. 4, and then define the respective equations of currents for the TPR/FBI and SEPIC converters in the time domain, which are given by (5) to (7). Therefore, it is possible to determine the power sharing between the converters, as explained in subsection II-C. Complementary information can be found in the Appendix.

$$V_{out_TPR/FBI} = \frac{6}{2\pi} \int_{\frac{\pi}{3}}^{2\pi} \sqrt{6} \cdot v_f \cdot \sin(\omega t) d\omega t = \frac{3 \cdot \sqrt{6} \cdot v_f}{\pi} = 2.339 \cdot v_f \quad (4)$$

$$i_{a_TPR/FBI(rms)} = \frac{1}{2\pi} \cdot \left[\int_{t_1}^{t_2} f_{TPR/FBI}(2)^2 + \int_{t_2}^{t_4} f_{TPR/FBI}(3,4)^2 + \int_{t_4}^{t_5} f_{TPR/FBI}(5)^2 + \int_{t_5}^{t_6} f_{TPR/FBI}(6)^2 + \int_{t_6}^{t_7} f_{TPR/FBI}(7,8)^2 + \int_{t_7}^{t_{10}} f_{TPR/FBI}(11)^2 + \int_{t_{10}}^{t_{11}} f_{TPR/FBI}(12,13)^2 + \int_{t_{11}}^{t_{13}} f_{TPR/FBI}(14)^2 + \int_{t_{13}}^{t_{16}} f_{TPR/FBI}(15,16)^2 + \int_{t_{16}}^{t_{17}} f_{TPR/FBI}(17)^2 \right] \quad (5)$$

$$i_{a_SEPIC(rms)} = \frac{1}{2\pi} \cdot \left[\int_0^{t_1} f_{SEPIC}(1)^2 + \int_{t_1}^{t_2} f_{SEPIC}(2)^2 + \int_{t_2}^{t_4} f_{SEPIC}(3,4)^2 + \int_{t_4}^{t_5} f_{SEPIC}(5)^2 + \int_{t_5}^{t_6} f_{SEPIC}(6)^2 + \int_{t_6}^{t_{10}} f_{SEPIC}(9,10)^2 + \int_{t_{10}}^{t_{11}} f_{SEPIC}(11)^2 + \int_{t_{11}}^{t_{13}} f_{SEPIC}(12,13)^2 + \int_{t_{13}}^{t_{14}} f_{SEPIC}(14)^2 + \int_{t_{14}}^{t_{17}} f_{SEPIC}(15)^2 + \int_{t_{17}}^{t_{18}} f_{SEPIC}(18)^2 \right] \quad (6)$$

$$i_b(rms)} = \frac{1}{2\pi} \cdot \left[\int_0^{t_6} \left(\frac{2 \cdot P_{out}}{3 \cdot V_p} \cdot \sin(\omega \cdot t) \right)^2 + \int_{t_6}^{t_7} f_{TPR/FBI}(6,7,8)^2 + \int_{t_7}^{t_{15}} \left(\frac{2 \cdot P_{out}}{3 \cdot V_p} \cdot \sin(\omega \cdot t) \right)^2 + \int_{t_{15}}^{t_{17}} f_{TPR/FBI}(15,16,17)^2 + \int_{t_{17}}^{t_{18}} \left(\frac{2 \cdot P_{out}}{3 \cdot V_p} \cdot \sin(\omega \cdot t) \right)^2 \right] \quad (7)$$

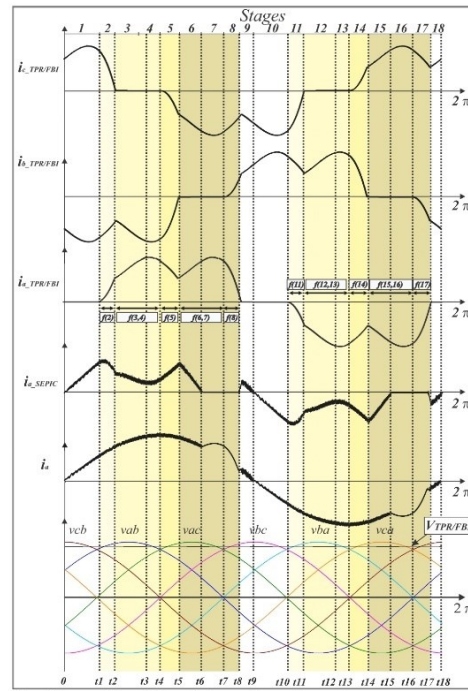


Fig. 4. Composition of theoretical waveforms of currents: $i_{a_TPR/FBI}$, i_{a_SEPIC} , $i_b_TPR/FBI}$, and line-to-line voltages.

C. DC-bus voltage compensation

The DC-bus voltage compensation occurs through the insertion of the Full-Bridge converter with the output capacitor $C_{TPR/FBI}$ connected in series with the output capacitor of the

JESTPE-2023-02-0200.R1

isolated SEPIC converters C_{out_SEPIC} , so that the sum of the voltages in both capacitors ($V_{out_TPR/FBI}$ added to V_{out_SEPIC}) constitutes the voltage on the DC-link, which in turn is regulated at 400 V and given by (8).

$$V_{out} = V_{out_TPR/FBI} + V_{out_SEPIC} \quad (8)$$

Due to the series connection and considering the full-bridge converter operating as an uncontrolled rectifier during rectification mode, the isolated SEPIC converters participate with a reduced percentage in the voltage level, which significantly contributes to the reduction of voltage stresses in semiconductors. In this sense, for the defined voltage levels, the ideal blocking voltage of the switches Q7, Q8 and Q9 and the output diodes of the SEPIC converters D1, D2 and D3, consider the maximum voltage after the rectifier bridge and the regulated voltage at the converter output referred to the primary, which are expressed by (9) and (10), respectively.

$$\begin{cases} V_{Q7max} = V_{a_peak} + V_{out_SEPIC} \cdot n \\ V_{Q8max} = V_{b_peak} + V_{out_SEPIC} \cdot n \\ V_{Q9max} = V_{c_peak} + V_{out_SEPIC} \cdot n \end{cases} \quad (9)$$

$$\begin{cases} V_{D1max} = V_{out_SEPIC} + \frac{V_{a_peak}}{n} \\ V_{D2max} = V_{out_SEPIC} + \frac{V_{b_peak}}{n} \\ V_{D3max} = V_{out_SEPIC} + \frac{V_{c_peak}}{n} \end{cases} \quad (10)$$

D. Power sharing

In the case of rectification without adding power supplied by DERs, the largest amount of power processed by the TPR/FBI is around 70% of the rated power and is given by (15). When DERs can supply power levels below the level required by the DC loads, the power processed by the TPR/FBI ($P_{out_TPR/FBI}$) is reduced and the power processed by SEPIC converter (P_{out_SEPIC}) is increased to meet the load requirements. In this condition, the switches of the TPR/FBI are deactivated making it operate as Diode-bridge Rectifier Unit (DBRU).

Thus, on rectification mode, the power processing division between the converters is given by (11) to (13), where I_{out} is the output current.

$$P_{out} = V_{out} \cdot I_{out} \quad (11)$$

$$I_{out} = I_{out_TPR/FBI} = 3 \cdot I_{out_SEPIC} \quad (12)$$

Thus,

$$P_{out} = (V_{out_TPR/FBI} + V_{out_SEPIC}) \cdot I_{out} \quad (13)$$

Knowing that,

$$I_{out_TPR/FBI(av)} = \frac{2}{\pi} \left[\int_{t_2}^{t_4} f_{TPR/FBI}(3,4) + \int_{t_4}^{t_5} f_{TPR/FBI}(5) \right] \quad (14)$$

Being that,

$$P_{out_TPR/FBI} [\%] = \frac{2 \cdot 399 \cdot \gamma f \cdot I_{out_TPR/FBI(av)}}{(V_{out_TPR/FBI} + V_{out_SEPIC}) \cdot I_{out_TPR/FBI(av)}} \quad (15)$$

Thus, the average input current of each SEPIC converter is given by (16) and (17), where n is the transformation ratio of the SEPIC and G_{MCC} converters, the gain in continuous conduction mode.

$$i_{a_SEPIC(av)} = \frac{2}{\pi} \left[\int_0^{t_1} f_{SEPIC}(1) + \int_{t_1}^{t_2} f_{SEPIC}(2) + \int_{t_2}^{t_4} f_{SEPIC}(3,4) + \int_{t_4}^{t_5} f_{SEPIC}(5) + \int_{t_5}^{t_6} f_{SEPIC}(6) + \int_{t_6}^{t_8} f_{SEPIC}(7,8) + \int_{t_8}^{t_9} f_{SEPIC}(9) \right] \quad (16)$$

$$i_{a_SEPIC(av)} = G_{MCC} \cdot \frac{I_{out_SEPIC(av)}}{n} \quad (17)$$

In conclusion, the power contribution of each SEPIC converter is given by (18) and (19). Therefore, the apparent power of each converter is given by (20), (21) and (22).

$$P_{out_SEPIC} = n \cdot \frac{1}{G_{MCC}} \cdot (V_{out} - V_{out_TPR/FBI}) \cdot i_{a_SEPIC(av)} \quad (18)$$

$$P_{out_SEPIC} [\%] = \frac{n \cdot \frac{1}{G_{MCC}} \cdot V_{out_SEPIC} \cdot i_{a_SEPIC(av)}}{(V_{out_TPR/FBI} + V_{out_SEPIC}) \cdot 3 \cdot I_{out_SEPIC(av)}} \quad (19)$$

$$S_{TPR/FBI} = \sqrt{3} \cdot v_{line} \cdot i_{a_TPR/FBI(rms)} \quad (20)$$

$$S_{SEPIC(rms)} = \sqrt{3} \cdot v_{line} \cdot i_{a_SEPIC(rms)} \quad (21)$$

$$S_{BTHR(rms)} = \sqrt{3} \cdot v_{line} \cdot i_{d(rms)} \quad (22)$$

III. CONTROL STRATEGY

A. Mode of Operation: Rectification

As illustrated in Fig.5, the control of the BTHR during rectification mode is based on the technique of digital hysteresis modulation and basically consists of a voltage loop characterized by a PI-type (proportional-integral) controller with a low-pass filter attenuating in a decade the 360Hz output voltage oscillations.

The output voltage captured together with the imposed voltage reference generates a difference between these values resulting in an error value. This instantaneous and unregulated error is applied to the voltage loop, which generates a new compensated error signal that will be the maximum reference value of the input sinusoidal currents (absolute values). The output signal of this voltage controller is then multiplied by the sinusoidal references produced by the Phase Locked Loop (PLL) algorithm in order to vary the amplitude of the current references and to compensate any variation on the DC-bus.

Therefore, if any output voltage variation occurs, an increase in the compensated signal of the voltage controller is generated, which, when multiplied by the PLL references, promotes an increase in the amplitude of these references,

This article has been accepted for publication in IEEE Journal of Emerging and Selected Topics in Power Electronics. This is the author's version which has not been fully edited and content may change prior to final publication. Citation information: DOI 10.1109/JESTPE.2023.3284759

JESTPE-2023-02-0200.R1

causing the topology to drain more current from the utility grid in order to keep constant output power and to ensure the desired DC-bus voltage (V_{out}). The final current references (I_{ref-a} , I_{ref-b} and I_{ref-c}) are determined by multiplying I_{sin-a} , I_{sin-b} and I_{sin-c} , respectively, by the voltage controller output.

For the correct operation of this control strategy, five signal acquisitions are performed: the input line current signals (i_a , i_b and i_c); a sign of the phase voltage (v_a) and the DC-bus voltage (V_{out}). It is important to point out that the acquisition of the supply voltage (v_a) for the PLL algorithm which provides the sinusoidal current references in phase with the line-to-neutral voltages.

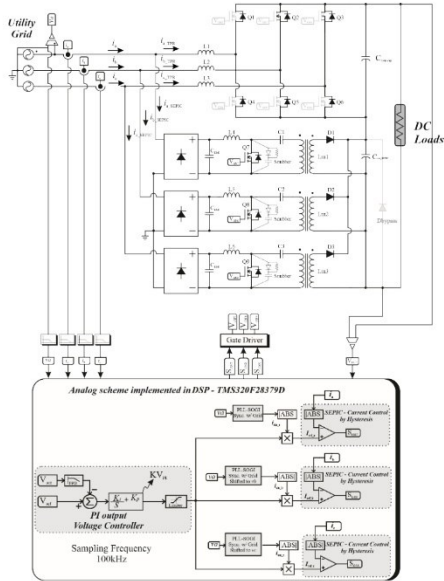


Fig. 5. Schematic diagram of the proposed hybrid rectifier control circuit during the rectification mode.

B. Mode of Operation: Regeneration

With regard to the series voltage compensation on the DC bus, Fig. 6 demonstrates the schematic diagram of the control circuit operating at regeneration mode, considering the equivalent circuit, where the three isolated SEPIC converters are disabled and the TPR operates as a Full-Bridge inverter. For the correct operation as a Full-Bridge converter, it is necessary to acquire the voltage signal on the DC-bus (V_{out}) in addition to the line currents to improve harmonic distortion according to the IEEE1547 standard [31].

In order to promote the desired DC-bus voltage, a voltage controller processes the error signal between the output voltage V_{out} and the voltage reference V_{ref} , set at 400V. The PI controller provides a compensated output signal that is used as a reference for the sinusoidal signals generated from the PLL to generate

gate-drive signals for switches SGS1, SGS2, SGS3, SGS4, SGS5 and SGS6 of the TPR/FBI. The logic for generating the pulses is shown in Fig. 6, and its objective is to reduce the instantaneous error and consequently establish that the DC link voltage follows the desired voltage reference. The control strategy of photovoltaic panels in cascade with the Boost converter is done by using a constant voltage MPPT (Maximum Power Point Tracking) algorithm. The purpose of simplicity of these control strategies is justified only for the validation of the general control of the BTHR, operating both modes - rectification and regeneration.

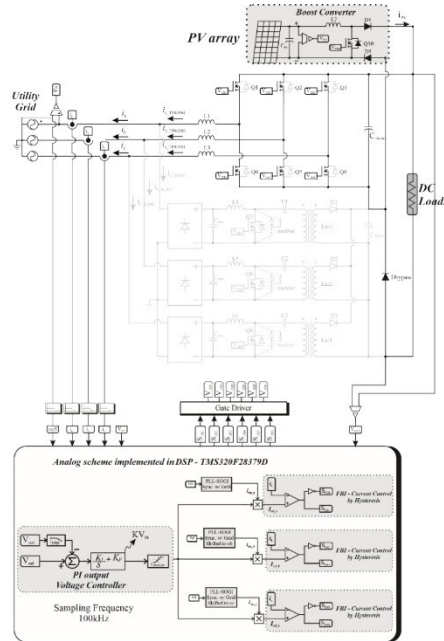


Fig. 6. Schematic diagram of the proposed hybrid rectifier control circuit during the regeneration mode.

IV. DESIGN GUIDELINE

A. Design of the TPR/FBI

The sizing of the inductive components of the TPR/FBI is based on the analysis made in Fig. 7 and has as a criterion the attenuation of the harmonics for operation in both modes, considering the input current ripple levels, the switching frequency used and the nominal output power of the power structure [32].

As observed during rectification mode, THDi levels are higher due to current distortion occurred during steps 7, 8, 16 and 17. It is also verified that with higher inductances, current ripple decreases, reducing THDi up to a maximum limit of around 9.65%. During the regeneration mode, the TPR/FBI is responsible for imposing the sinusoidal currents, making the

JESTPE-2023-02-0200.R1

increase in inductance mandatory for a accentuated reduction of the THDi. As observed in Fig. 7(a), using the PSIM software, the region between 9.5mH and 11mH provides the lowest THDi considering the operation in both modes. In Fig. 7(b) and Fig. 7(c) the frequency spectrum analysis compared with two main standards for rectification and regeneration modes of operation is presented. In this scenario, the value of 10mH was adopted. The capacitive filter is given by (22).

$$C_{TPR/FBI} = \frac{P_{out}}{6 \cdot f_{grid} \cdot (V_{out_max}^2 - V_{out_min}^2)} \quad (22)$$

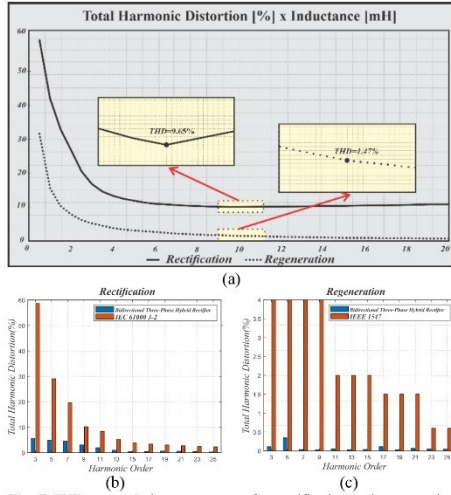


Fig. 7 THD versus Inductance curves for rectification and regeneration modes (a) Input current harmonic spectrum compared with IEC61000-3-2 limits (b) and IEEE 1547 limits (c).

II. Design of the Isolated SEPIC converters

For the correct calculation of the passive components of the isolated SEPIC converters, the average value of the input voltages and currents must be calculated first. As seen in Fig. 8, during stages 7 and 8, the SEPIC converter is out of operation, causing switch Q7 to be disabled. Due to this characteristic, the SEPIC input capacitor voltage assumes a value greater than the input voltage. Therefore, the average value of the input voltage can be calculated by (23).

$$V_{in_SEPIC(avg)} = \frac{1}{(t9-t0)} \cdot \left[\int_0^{t6} Vp \cdot \sin(\omega \cdot t) dt + \int_{t6}^{t8} Vp \cdot \sin(\omega \cdot t8) dt + \int_{t8}^{t9} Vp \cdot \sin(\omega \cdot t) dt \right] \quad (23)$$

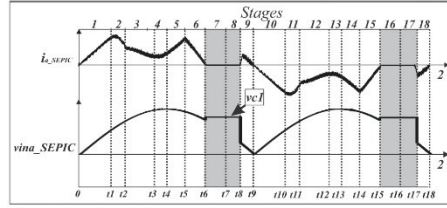


Fig. 8. Detail of the input voltage and current waveform of the SEPIC converter.

Calculating the average value of the input voltage of the SEPIC converters, the static gain equation of the converter is given by (24).

$$\frac{V_{out_SEPIC}}{V_{in_SEPIC(avg)}} = \frac{D}{1-D} \cdot n \quad (24)$$

The input inductor is designed considering the maximum input current ripple allowed through it over one switching cycle. Due to the switching being by hysteresis, its switching frequency is variable. Therefore, considering a sampling frequency of 100kHz, the maximum switching frequency is assumed to be 50kHz. Since $\Delta iL_{4,5,6}$ and $\Delta iL_{1,2,3}$ represent the maximum input current ripple over a switching period, the input and output inductors are given by (25) and (26) [40].

$$L_{4,5,6} = \frac{V_{in_SEPIC(avg)}}{\Delta iL_{4,5,6}} \cdot DT \quad (25)$$

$$L_{1,2,3} = \frac{V_{out_SEPIC}}{\Delta iL_{1,2,3}} \cdot (1-D)T \quad (26)$$

The values of the input capacitors must be chosen to reproduce the rectified input voltage; therefore, the adjustments must meet the low frequency criteria without compromising the high frequency operation. The equation for the determination of the input capacitors is represented by (27), which can also be given by (28).

$$C_{1,2,3} = \frac{V_{in_SEPIC(avg)} \cdot D^2 \cdot T \cdot P_{out_SEPIC}}{V_{out}^2 \cdot \Delta V_{C_{1,2,3}} \cdot (1-D)} \quad (27)$$

$$C_{out_SEPIC} = \frac{V_{in_SEPIC(avg)} \cdot D^2 \cdot T \cdot P_{out_SEPIC}}{V_{out}^2 \cdot \Delta V_{out} \cdot (1-D)} \quad (28)$$

V. DESIGN CRITERIA FOR DETERMINING THE TRANSFER FUNCTIONS OF THE PLANT AND THE VOLTAGE CONTROLLER

Since for the hysteresis control technique it is not necessary to design a controller for the current loop, the objective of the control design addresses the specification of the output voltage controller responsible for controlling the DC-bus voltage.

The block diagram of the equivalent system of the SEPIC+TPR/FBI converter in open and closed loop can be represented through Fig. 9. The design of the voltage controller

JESTPE-2023-02-0200.R1

is based on the analysis of the equivalent transfer function of the system in open loop $G_{vi}(s)$ that relates the controlled voltage across the output capacitor of the TPR/FBI ($V_{out}(s)$ - controlled variable) with the amplitude of the sinusoidal current reference ($I_{ref}(s)$ - manipulated variable). To obtain the transfer function of the system in the rectification mode, the schematic of the control strategy applied to SEPIC converter with hysteresis modulation is illustrated in Fig. 10. In Figure 11 is illustrated the system's response due to a step applied to the current reference, varying from 3A to 3.5A at 0.5s.

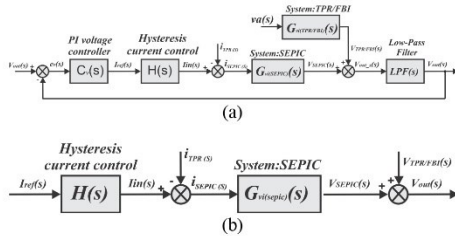


Fig. 9. Simplified block diagram of the proposed control strategy (a) closed loop (b) open loop.

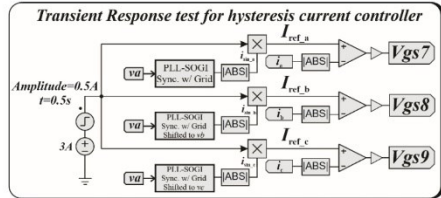


Fig. 10. Transient response test for hysteresis current controller.

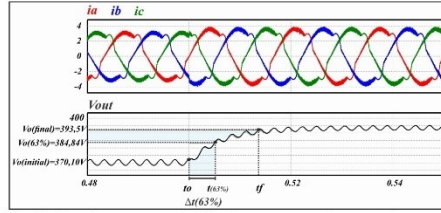


Fig. 11. Transient response of BTHR input current and output voltage.

From the analysis of Fig. 11, a pure first-order approximation was determined for the transfer function that relates the Dc-bus voltage to the input current reference of the BTHR, as show from (29) to (34). Thus, the final simplified block diagram of the system is illustrated in Fig. 12.

$$K = \frac{V_{out_final} - V_{out_initial}}{I_{ref_final} - I_{ref_initial}} = \frac{393.5 - 370.1}{3.5 - 3} = 46.8 \quad (29)$$

$$V_{out_63\%} = \left[0.63 \cdot (V_{out_final} - V_{out_initial}) \right] + V_{out_initial} \quad (30)$$

$$V_{out_63\%} = \left[0.63 \cdot (393.5 - 370.1) \right] + 370.1 = 384.84V$$

$$\Delta t_{63\%} = t_{63\%} - t_0 \quad (31)$$

$$\Delta t_{63\%} = 0.50522 - 0.5 = 0.00522s \quad (32)$$

$$a = \frac{1}{\Delta t_{63\%}} = \frac{1}{0.00522} = 191.571 \quad (33)$$

$$G_{vi(aq)}(s) = \frac{1}{T_{63\%}} = \frac{V_{out}(s)}{I_{ref}(s)} = K \cdot \frac{a}{s+a} = \frac{8966}{s+191.571} \quad (34)$$



Fig. 12. Block diagram of the approximate equivalent system of the closed-loop BTHR converter.

In order to eliminate the higher frequency signal, a first order low-pass filter with a cut-off frequency of 36Hz and unity gain was used to promote the feedback of only the continuous portion of the output voltage. The filter transfer function is represented by (35).

$$FPB(s) = K \cdot \frac{\omega_c}{s + \omega_c} = \frac{226.193}{s + 226.193} \quad (35)$$

Using *Matlab*® software, the closed-loop system without compensation ($C(s)=1$) was simulated to verify the characteristic of the step response and to determine the necessary improvements in the transient and steady-state responses. Fig. 13 illustrates the step response of the closed-loop system without compensation, as well as the open-loop Bode diagrams. It is verified that the system response is fast, presenting a reduced settling time (18.1 ms). However, the percent overshoot of the system response is very high (63%) due to the low phase margin of the system (16.9° at 1410 Hz frequency). In this way, a PI controller was designed capable of reducing the percentage overshoot of the system response to a value below 10%, guaranteeing a phase margin greater than 45°, as well as an accommodation time in the order of 50 ms. The transfer function of the PI controller is represented by (36) and Fig. 14(a) illustrates the unit-step response of the compensated closed-loop system as well as the open-loop Bode diagrams. It is verified that the system response remained fast, presenting an accommodation time of 55.9 ms, with a percentage overshoot of 8.37%, guaranteed by the phase margin of 60.1°.

Regarding system stability, one can observe that the system has a positive gain margin of 30.1 dB. This gain margin allows the PI controller gain to be increased up to 31.99 times ($10^{(30.1/20)} = 31.99$), ensuring a wide range of gain variation before the system goes into instability. After computational tests, a fine tuning was performed in the designed PI controller,

This article has been accepted for publication in IEEE Journal of Emerging and Selected Topics in Power Electronics. This is the author's version which has not been fully edited and content may change prior to final publication. Citation information: DOI 10.1109/JESTPE.2023.3284759

JESTPE-2023-02-0200.R1

being implemented in practice with the transfer function represented by (37).

$$C(s) = 1.6938 \cdot \frac{(0.002 \cdot s + 1)}{s} \quad (36)$$

$$C(s) = \frac{(0.03s + 1)}{0.03s} = \frac{(s + 33.33)}{s} \quad (37)$$

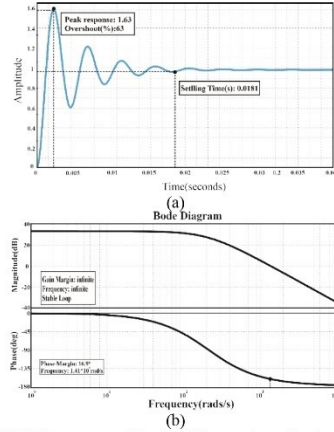


Fig. 13. (a) Unit step response of the closed-loop system without compensation. (b) Open loop Bode diagrams.

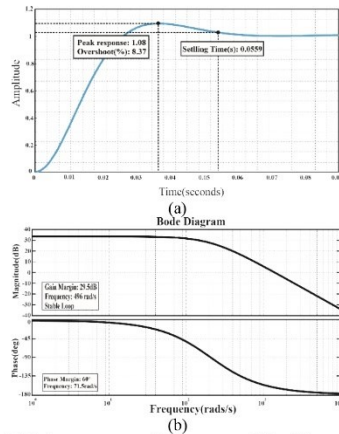


Fig. 14. (a) Unit step response of the compensated closed loop system. (b) Open loop Bode diagrams.

VI. EXPERIMENTAL RESULTS AND DISCUSSIONS

In order to validate the theoretical analysis, a 1kW prototype of the proposed BTHR-SDCVC-DCMG was implemented at the laboratory. Fig. 15 shows experimental setup. The designed controller was embedded in the control platform

TMS320F28379D from Texas Instruments to generate the gate-drive signals for the converter. A PV Array Simulator (Regatron®) was used to simulate the behavior of a PV array with the objective of applying irradiance steps and to observe the behavior of the system during the change of the power flow

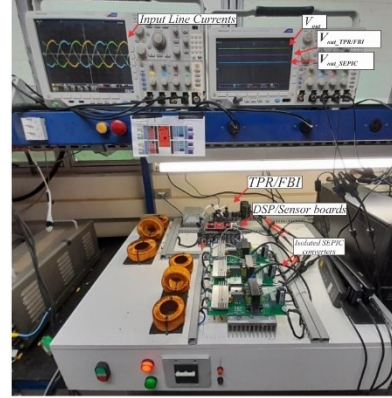


Fig. 15. Prototype of the BTHR-SDCVC-DCMG.

TABLE II
PROTOTYPE COMPONENT SPECIFICATIONS

Parameters	
Supply Voltage	127Vrms
DC Bus Voltage	400V
Load	160Ω / 1000W
DSP control	TMS320F28379D
Switching Frequency	50kHz (max)
Performance	
Efficiency during rectification mode	93.0%
Efficiency during regeneration mode	97.0%
Power factor during rectification mode	0.992
Power factor during regeneration mode	0.988
THDi	In accordance to IEC61000 3-2 and EEE 1547 standards
Three Phase Rectifier / Full Bridge Inverter	
L1, L2, L3	10mH
C _{TPR/FBI}	500μF
Q1-Q6	C3M0120100K (22A/1000V)
Isolated SEPIC	
G _{MCC}	0.581
Single-phase rectifier bridge	KBPC3510 (35A/1000V)
Inductors L4, L5, L6	5mH
Input Capacitors C1, C2, C3	470nF
Output Capacitor C _{out SEPIC}	330nF
Output Diodes D1-D2	RHRG30120 (30A/1200V)
Switches Q7, Q8, Q9	C3M0120100K (22A/1000V)
Transformation Ratio	Np/Ns = 17/28
Magnetizing inductance Lm1, Lm2,	1mH
Lm3	
Snubber resistor Rs	2.0kΩ
Snubber capacitor Cs	1.0μF
PV Boost	
Switching Frequency	50kHz
L7	5mH
D5, D4	RHRG30120 (30A/1200V)
Q10	SiC STW30N80K5 (24A/800V)

JESTPE-2023-02-0200.R1

The design parameters and specifications of the main components of BTHR-SDCVC-DCMG are presented in table II. The choice for semiconductor C3M0120100K was based on its low drain-source resistance, which considerably reduces switching losses in addition to increasing the power density and efficiency of the structure during the regeneration mode. Despite the advantages, during the rectification mode this semiconductor has a diode forward voltage of around 4.8V, which contributes to reducing the output voltage of the TPR/FBI.

Fig. 16 shows the input current waveforms, uncontrolled three-phase rectifier current with an L-filter at the input and the SEPIC current. In TPR/FBI, it is observed that due to the high percentage of processing power split, the TPR/FBI currents rise. As seen in Section II, to compensate for this increase, the SEPIC converter current goes to zero and, due to its unidirectionality, it cannot compensate for the necessary reactive to nullify this distortion, causing an increase in the THDi rate.

In Fig. 17 shows the output voltages of the passive and active groups of the structure. A contribution of around 68.85% is observed for the passive part of the structure, which considerably reduces switching losses and increases efficiency. The three SEPIC converters in parallel contribute with 31.15%. In Fig. 18 the line current and voltage waveforms in rectification mode are shown, high power factor is achieved (0.991).

Figure 20 shows the line current and voltage waveforms in regeneration mode. The performance of the PLL SOGI is observed, which shifts the sinusoidal references by 180° to impose the input currents using a voltage loop to produce negative values at the output of the PI controller. In Figs. 19 and 21 the harmonic spectrum of the input line currents was compared with the limits imposed by standard IEC 61000 3-2 for rectification mode and IEEE-1547 for regeneration mode. It was observed in both modes that no individual harmonic exceeded the limits. For the rectification mode the THDi was 8.93% and for the regeneration mode the THDi was 1.47%.

Figure 22 shows the measurements of the WT210/WT230 Digital Power Meters obtained at rated power in both operating modes. Tests were performed at different power levels and the respective power factor and harmonic distortion curves were generated.

Figure 23 shows the behavior of the prototype during the rectification mode. It is noticed that the total harmonic distortion of the input currents is high at low power levels due to the currents of the TPR/FBI which has its passive part more prominent than the imposition of the SEPIC converters, this distortion decreases as the power increases along with the contribution of the SEPIC converters. The THDi curve decreases to the 8-9% region where the structure is impacted by the TPR/FBI currents and the SEPIC converter is unable to generate an imposition that could compensate this distortion.

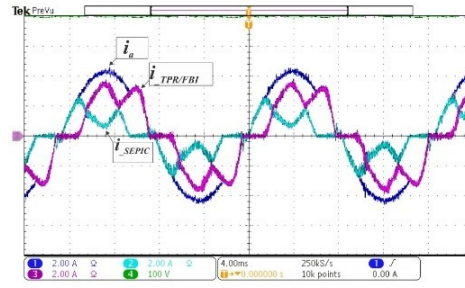


Fig. 16. Input current, TPR/FBI in rectification mode (2 A/div and 4 ms/div).

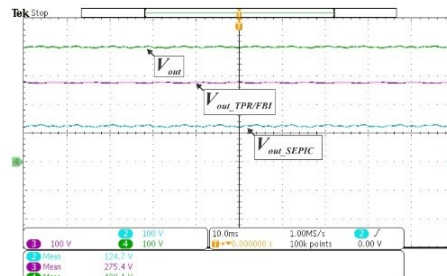


Fig. 17. BTHR output voltages (100 V/div, 10 ms/div).

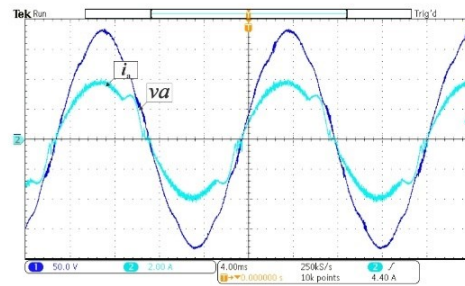


Fig. 18. Phase voltage and phase current in rectification mode. (50V/div, 2A/div and 4 ms/div).

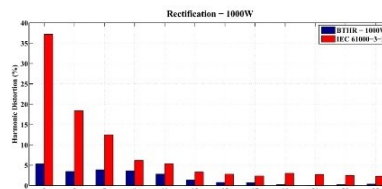


Fig. 19. Harmonic spectrum of the input current in rectification mode, comparison with the harmonic content restrictions imposed by IEC 61000-3-2.

JESTPE-2023-02-0200.R1

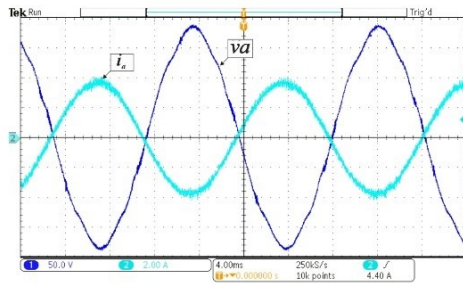


Fig. 20. Line-to-neutral and line current in regeneration mode (50V/div, 2A/div and 4 ms/div).

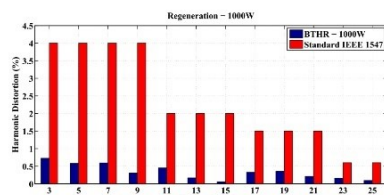


Fig. 21. Harmonic spectrum of the input line current in rectification mode, comparison with the harmonic content restrictions imposed by IEC 61000-3-2.

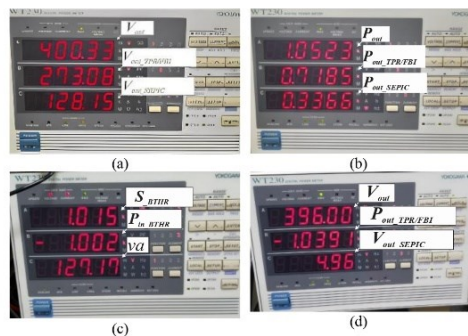


Fig. 22. (a) Output voltages from BHTR (V_{out}), by SEPIC (V_{out_SEPIC}), TRP/FBI ($V_{out_TPR/FBI}$) (b) Output powers from BHTR (P_{out}), by TRP/FBI ($P_{out_TPR/FBI}$) and SEPIC (P_{out_SEPIC}) during rectification mode (c) BHTR apparent power from (S_{BHTR}), SEPIC input active power (P_{in_BHTR}) and input voltage (v_a) (d) BHTR output voltage (V_{out}), BHTR output power ($P_{out_TPR/FBI}$) and SEPIC output voltage (V_{out_SEPIC}) during regeneration mode.

The structure presented an overall efficiency of 93.55% at nominal power. Results were extracted up to 2kW, where a reduction to 91.08% was observed due to the voltage drop across the body diode of the semiconductor used in the TPR/FBI and also across the input inductor windings.

In order to comply with the current THD limits imposed by international standards during the regeneration mode, the input inductor was designed for higher values in order to reduce the current ripple at nominal power, leading to low values of THDI

during regeneration mode. In Fig. 24 it is shown that in the regeneration mode an overall efficiency of 96.43% was achieved.

Figures 25 and Fig. 26 the dynamic response concerning the output voltage control and input currents imposition when subjected to a 50% load step is presented. During the transient response, a satisfactory behavior was observed, obtaining an overshoot of 37.34V and an undershoot of 36.50V with a settling time of around 60ms, which corroborates the results obtained in the theoretical analysis. In Fig. 27 and Fig. 28 the transient behavior of the power flow in the regeneration mode is shown. A Solar Array Simulator (SAS) feeding a Boost converter was used to carry out the transition tests of the operating modes and demonstrate the behavior of the structure facing a power flow change. Irradiance steps were applied with the Boost converter operating with constant voltage control technique for Maximum Power Point Tracking (MPPT).

Fig. 29 and Fig 30 show the currents in each BTHR module for the two operating modes. It is observed that during the transition to the regeneration mode, the bypass diode connected in parallel to the output of the SEPIC converters is conducted causing the SEPICs voltage to reduce to zero, the Full-Bridge voltage starts to assume the totality of the voltage of the DC-bus. A percentage overshoot of around 10% was verified in both modes, in addition, a very smooth transition throughout the period, where no peak of current and or voltage was observed. This is due to the effective response of the designed PI controller and the hysteresis band limits adopted during the transition moment.

The results presented in Fig. 31 show the steady behavior of the DC-bus voltage and the sinusoidal currents imposed on the AC network during the transition between operating modes in the face of variations in incident irradiance on the PV array. Figure 32 shows the corresponding I-V and P-V characteristic curves obtained with the SAS operating at 1000W/m² and supplying the Boost converter with 1600W. Therefore, during regeneration mode, the BTHR operates providing 1000W to the DC load and injecting 600W into the utility grid.

To conclude the experimental analysis, the frequency spectrum of the grid currents and the respective waveforms obtained with the BTHR-SDCVC-DCMG operating in rectification mode are shown in Fig. 33. The performance of the microgrid was analyzed for different levels of irradiance, thus emulating an increase (from 0W to 700W) in the integration of the RES in the microgrid. The results show that the higher the power injected by the photovoltaic array into the DC microgrid, the lower is the power contribution of the Three-phase Boost/Full-Bridge operating as an ordinary Diode-bridge Rectifier Unit (DBRU). During the experiment, the power transferred to the DC load is kept constant and equal to 1.0kW. At the end, the Three-phase Boost/Full-Bridge is very low, and the photovoltaic array is injecting 700 W into the DC microgrid, which corresponds to 70% of the active power transferred to the DC load. The SEPICs, in turn, process around 300 W, corresponding to about 30% of the load power. Due to the parallel connection of single-phase SEPIC with each leg of the TPR/FBI, only 100W (10%) is processed by each converter.

This article has been accepted for publication in IEEE Journal of Emerging and Selected Topics in Power Electronics. This is the author's version which has not been fully edited and content may change prior to final publication. Citation information: DOI 10.1109/JESTPE.2023.3284759

JESTPE-2023-02-0200.R1

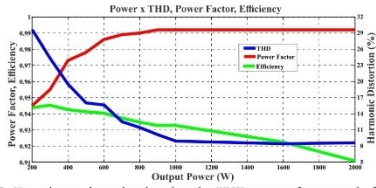


Fig. 23. Experimental results showing the THD, power factor, and efficiency versus load power during rectification mode.

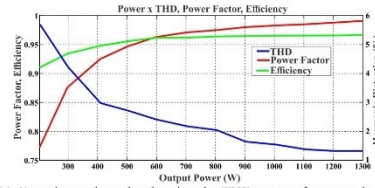


Fig. 24. Experimental results showing the THD, power factor, and efficiency versus load power during regeneration mode.

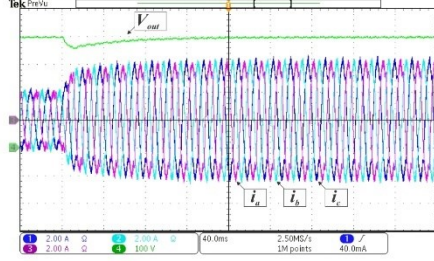


Fig. 25. Dynamic response during a load step-up from 0.5 kW to 1 kW (100 V/div, 2 A/div and 40 ms/div).

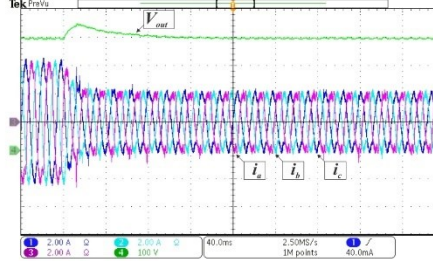


Fig. 26. Dynamic response during a load step-down from 1 kW to 0.5 kW (100 V/div, 2 A/div and 40 ms/div).

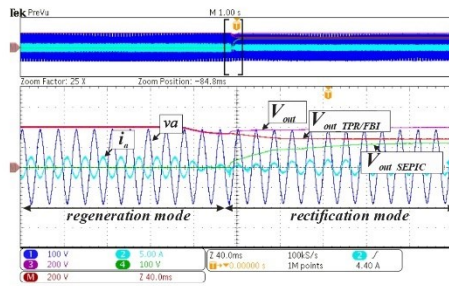


Fig. 27. BTHR transitory bidirectional response during regeneration to rectification modes, showing the output voltage V_{out} (200V/div), V_{out_TPRFBI} (200 V/div), V_{out_SEPIC} (100 V/div), input phase voltage v_a (100 V/div) and input current i_a (2 A/div) at (40 ms/div).

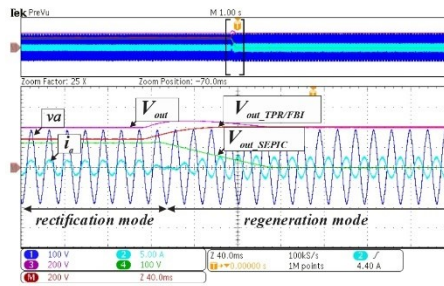


Fig. 28. BTHR transitory bidirectional response during rectification to regeneration modes, showing the output voltage V_o (200 V/div), V_{o_TPRFBI} (200 V/div), V_{o_SEPIC} (100 V/div), input phase voltage v_a (100 V/div) and input current i_a (2 A/div) at (40 ms/div).

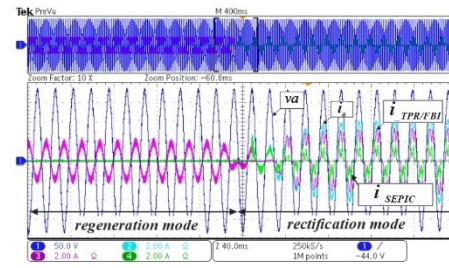


Fig. 29. BTHR transitory bidirectional response during regeneration to rectification modes, showing the input phase voltage v_a (50 V/div), input current i_a (2 A/div), i_{TPRFBI} (2 A/div) and i_{SEPIC} (2 A/div) at (40 ms/div).

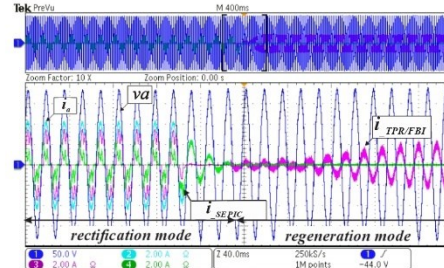


Fig. 30. BTHR transitory bidirectional response during regeneration to rectification modes, showing the input phase voltage v_a (50 V/div), input current i_a (2 A/div), i_{TPRFBI} (2 A/div) and i_{SEPIC} (2 A/div) at (40 ms/div).

This work is licensed under a Creative Commons Attribution 4.0 License. For more information, see <https://creativecommons.org/licenses/by/4.0/>

JESTPE-2023-02-0200.R1

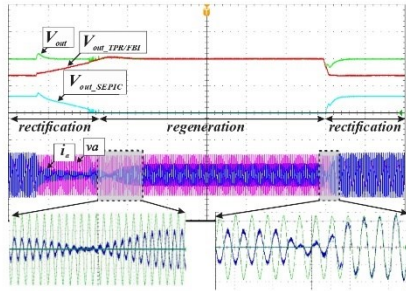


Fig. 31. BTHR transitory bidirectional response during regeneration to rectification modes (100 V/div, 2 A/div and 40 ms/div).

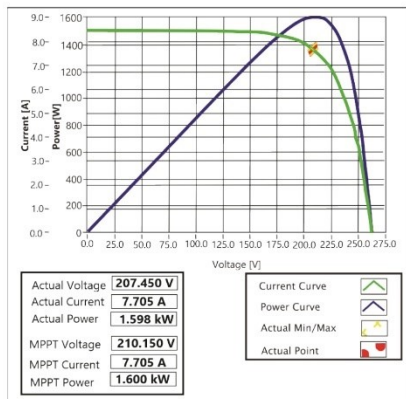


Fig. 32. $I-V$ and $P-V$ curves for irradiance of 1000W/m^2 (normal condition).

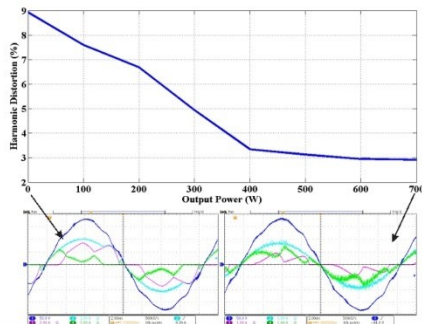


Fig. 33. On the top: THD of the grid currents as a function of power processed by the PV array. On the bottom: grid line-to-neutral voltage and input line currents of the BTHR-SDCVC-DCMG.

VII. CONCLUSIONS

This paper presented the design and the performance analysis of a Bidirectional Three-phase Hybrid Rectifier with Series DC-bus Voltage Compensation in DC microgrid application (BTHR-SDCVC-DCMG).

The developed decentralized control strategy guarantees low harmonic distortion of current in the utility grid - in both operating modes (rectification and regeneration) -, in addition to providing DC-bus voltage regulation against the power flow dynamics associated with power electronics based Renewable Energy Sources (RES) connected to the DC microgrid. The feasibility of proposed solution and the design procedure were corroborated by theoretical and experimental analysis.

The results obtained with an experimental configuration implemented in reduced power scale show that high efficiency can be achieved using the proposed BTHR-SDCVC-DCMG to overcome challenges associated with the interconnection between low voltage AC networks and DC microgrids, reaching 93.55% during rectification mode and 96.43% during regeneration mode. The total harmonic distortion of the grid currents was in accordance with the limits imposed by international standards, reaching 8.93% for rectification mode and 1.47% for regeneration mode.

Analyzing the THD of the grid currents one can conclude that when 70% of the total output power is processed by the Three-phase Boost/Full-Bridge operating as an ordinary Diode-bridge Rectifier Unit (DBRU) and 30% is processed by the three isolated SEPIC converters, the result is in accordance with the limits imposed by international standards. In conclusion, the desired THD determines the amount of power processed by the three isolated SEPIC converters.

Transient analysis has shown perfect DC-bus voltage regulation with and without the insertion of Distributed Energy Resources (DERs) into the DC microgrid. It was demonstrated that when RES are generating more power than the DC loads are requiring, the surplus energy is injected into the utility grid.

As future work, bridgeless or interleaved converter topologies can be implemented to further reduce switching losses and voltage stress in the active semiconductors. It is also important to analyze the performance of the proposed solution in islanding mode deploying power sharing control techniques (master/slave, voltage droop) and considering the integration of more power electronics based DERs into the DC microgrid.

ACKNOWLEDGMENTS

The authors would like to thank Texas Instruments for the ICs samples, and professors J. V. Batista Junior (CNPq Grant 304479/2017-9) and L. C. Freitas (CNPq Grant 304489/2017-4) for supporting this work. Additionally, the authors would like to thank the reviewers who have helped to improve the quality and presentation of the paper.

This article has been accepted for publication in IEEE Journal of Emerging and Selected Topics in Power Electronics. This is the author's version which has not been fully edited and content may change prior to final publication. Citation information: DOI 10.1109/JESTPE.2023.3284759

JESTPE-2023-02-0200.R1

APPENDIX

TIME DOMAIN FUNCTIONS OF THE BTHR-SDCVC-DCMG FOR EACH OPERATING MODE

$$\begin{aligned}
 & f_{TPR/FBI}(1) = 0; 0 < x < t_1 \\
 & f_{TPR/FBI}(2) = \frac{1}{L} \left\{ -\frac{V_{out_TPR/FBI}}{3} \cdot (t-t_1) + \frac{V_p}{\omega} \cdot [-\cos(\omega \cdot t) + \cos(\omega \cdot t_1)] \right\}; t_1 < x < t_2 \\
 & f_{TPR/FBI}(3,4) = \frac{1}{L} \left\{ -\frac{V_{out_TPR/FBI}}{2} \cdot (t-t_2) + \frac{\sqrt{3} \cdot V_p}{2 \cdot \omega} \cdot [-\cos\left(\omega \cdot t + \frac{\pi}{6}\right) + \cos\left(\omega \cdot t_2 + \frac{\pi}{6}\right)] \right\} + f(2); t_2 < x < t_3 \\
 & f_{TPR/FBI}(5) = \frac{1}{L} \left\{ -\frac{2 \cdot V_{out_TPR/FBI}}{3} \cdot (t-t_3) + \frac{V_p}{\omega} \cdot [-\cos(\omega \cdot t) + \cos(\omega \cdot t_3)] \right\} + f(3,4); t_3 < x < t_4 \\
 & f_{TPR/FBI}(6,7) = \frac{1}{L} \left\{ -\frac{V_{out_TPR/FBI}}{2} \cdot (t-t_4) + \frac{\sqrt{3} \cdot V_p}{2 \cdot \omega} \cdot [-\cos\left(\omega \cdot t + \frac{11 \cdot \pi}{6}\right) + \cos\left(\omega \cdot t_4 + \frac{11 \cdot \pi}{6}\right)] \right\} + f(5); t_4 < x < t_7 \\
 & f_{TPR/FBI}(8) = \frac{1}{I_{TPR/FBI}} \cdot \left\{ -\frac{V_{out_TPR/FBI}}{3} \cdot (t-t_7) + \frac{V_p}{\omega} \cdot [-\cos(\omega \cdot t) + \cos(\omega \cdot t_7)] \right\} + f_{TPR/FBI}(t_7); t_7 < x < t_8 \\
 & f_{TPR/FBI}(9,10) = 0; t_8 < x < t_{10} \\
 & f_{TPR/FBI}(11) = \frac{1}{L} \left\{ \frac{V_{out_TPR/FBI}}{3} \cdot (t-t_{10}) + \frac{V_p}{\omega} \cdot [-\cos(\omega \cdot t) + \cos(\omega \cdot t_{10})] \right\}; t_{10} < x < t_{11} \\
 & f_{TPR/FBI}(12,13) = \frac{1}{L} \left\{ \frac{V_{out_TPR/FBI}}{2} \cdot (t-t_{11}) + \frac{\sqrt{3} \cdot V_p}{2 \cdot \omega} \cdot [-\cos\left(\omega \cdot t + \frac{\pi}{6}\right) + \cos\left(\omega \cdot t_{11} + \frac{\pi}{6}\right)] \right\} + f(11); t_{11} < x < t_{13} \\
 & f_{TPR/FBI}(14) = \frac{1}{L} \left\{ \frac{2 \cdot V_{out_TPR/FBI}}{3} \cdot (t-t_{13}) + \frac{V_p}{\omega} \cdot [-\cos(\omega \cdot t) + \cos(\omega \cdot t_{13})] \right\} + f(6); t_{13} < x < t_{14} \\
 & f_{TPR/FBI}(15,16) = \frac{1}{L} \left\{ \frac{V_{out_TPR/FBI}}{2} \cdot (t-t_{14}) + \frac{\sqrt{3} \cdot V_p}{2 \cdot \omega} \cdot [-\cos\left(\omega \cdot t + \frac{11 \cdot \pi}{6}\right) + \cos\left(\omega \cdot t_{14} + \frac{11 \cdot \pi}{6}\right)] \right\} + f(14); t_{14} < x < t_{16} \\
 & f_{TPR/FBI}(17) = \frac{1}{I_{TPR/FBI}} \cdot \left\{ \frac{V_{out_TPR/FBI}}{3} \cdot (t-t_{17}) + \frac{V_p}{\omega} \cdot [-\cos(\omega \cdot t) + \cos(\omega \cdot t_{17})] \right\} + f_{TPR/FBI}(t_7); t_{16} < x < t_{17} \\
 & f_{TPR/FBI}(18) = 0; t_{17} < x < t_{18} \\
 \\
 & i_{u_TPR/FBI}(t) = \begin{cases} f_{SEPC}(1) = \frac{2 \cdot P_{out}}{3 \cdot V_p} \cdot \sin(\omega \cdot t); 0 < x < t_1 \\ f_{SEPC}(2) = \frac{2 \cdot P_{out}}{3 \cdot V_p} \cdot \sin(\omega \cdot t) - f_{TPR/FBI}(2); t_1 < x < t_2 \\ f_{SEPC}(3,4) = \frac{2 \cdot P_{out}}{3 \cdot V_p} \cdot \sin(\omega \cdot t) - f_{TPR/FBI}(3,4); t_2 < x < t_3 \\ f_{SEPC}(5) = \frac{2 \cdot P_{out}}{3 \cdot V_p} \cdot \sin(\omega \cdot t) - f_{TPR/FBI}(5); t_3 < x < t_4 \\ f_{SEPC}(6) = \frac{2 \cdot P_{out}}{3 \cdot V_p} \cdot \sin(\omega \cdot t) - f_{TPR/FBI}(6,7,8); t_4 < x < t_6 \\ f_{SEPC}(7,8) = 0; t_6 < x < t_8 \\ f_{SEPC}(9,10) = \frac{2 \cdot P_{out}}{3 \cdot V_p} \cdot \sin(\omega \cdot t); t_8 < x < t_{10} \\ f_{SEPC}(11) = \frac{2 \cdot P_{out}}{3 \cdot V_p} \cdot \sin(\omega \cdot t) - f_{TPR/FBI}(11); t_{10} < x < t_{11} \\ f_{SEPC}(12,13) = \frac{2 \cdot P_{out}}{3 \cdot V_p} \cdot \sin(\omega \cdot t) - f_{TPR/FBI}(12,13); t_{11} < x < t_{13} \\ f_{SEPC}(14) = \frac{2 \cdot P_{out}}{3 \cdot V_p} \cdot \sin(\omega \cdot t) - f_{TPR/FBI}(14); t_{13} < x < t_{14} \\ f_{SEPC}(15) = \frac{2 \cdot P_{out}}{3 \cdot V_p} \cdot \sin(\omega \cdot t) - f_{TPR/FBI}(15,17,18); t_{14} < x < t_{15} \\ f_{SEPC}(16,17) = 0; t_{15} < x < t_{17} \\ f_{SEPC}(18) = \frac{2 \cdot P_{out}}{3 \cdot V_p} \cdot \sin(\omega \cdot t); t_{17} < x < t_{18} \end{cases}
 \end{aligned}$$

This work is licensed under a Creative Commons Attribution 4.0 License. For more information, see <https://creativecommons.org/licenses/by/4.0/>

JESTPE-2023-02-0200.R1

REFERENCES

- [1] H. Farhangi, "The Path of the Smart Grid," *IEEE Power and Energy Magazine*, vol. 8, no. 1, pp. 18-28, January-February 2010, doi: 10.1109/MPE.2009.934876.
- [2] M. G. Simoes et al., "A Comparison of Smart Grid Technologies and Progresses in Europe and the U.S.," in *IEEE Transactions on Industry Applications*, vol. 48, no. 4, pp. 1154-1162, July-Aug. 2012, doi: 10.1109/TIA.2012.2199730.
- [3] J. Huang, J. Chuanwen and X. Rong, "A review on distributed energy resources and MicroGrid," *Renewable and Sustainable Energy Reviews*, vol. 12, no. 9, pp. 2472-2483, Dec. 2008, doi: 10.1016/j.rser.2007.06.004.
- [4] T. Dragičević, X. Lu, J. C. Vasquez and J. M. Guerrero, "DC microgrids—Part I: A review of control strategies and stabilization techniques," *IEEE Transactions on Power Electronics*, vol. 31, no.7, pp. 4876-4891, Jul. 2016, doi: 10.1109/TPEL.2015.2478859.
- [5] T. Dragičević, X. Lu, J. C. Vasquez and J. M. Guerrero, "DC microgrids—Part II: A review of power architectures, applications, and standardization issues," *IEEE Transactions on Power Electronics*, vol. 31, no.5, pp. 3528-3549, May 2016, doi: 10.1109/TPEL.2015.2464277.
- [6] D. Burmester, R. Rayudu, W. Seah and D. Akinyele, "A review of nanogrid topologies and technologies," *Renewable and Sustainable Energy Reviews*, vol. 67, pp. 760-775, Jan. 2017, doi: 10.1016/j.rser.2016.09.073.
- [7] M. A. Jirdehi, V. S. Tabar, S. Ghassemzadeh and S. Tohidi, "Different aspects of microgrid management: A comprehensive review," *Journal of Energy Storage*, vol. 30, Aug. 2020, doi: 10.1016/j.est.2020.101457.
- [8] M. Starke, F. Li, L. M. Tolbert and B. Ozpineci, "Ac vs. dc distribution: Maximum transfer capability," 2008 IEEE Power and Energy Society General Meeting-Conversion and Delivery of Electrical Energy in the 21st Century, Aug. 2008, doi: 10.1109/PES.2008.4596730.
- [9] A. T. Elsayed, A. A. Mohamed and O. A. Mohammed, "DC microgrids and distribution systems: An overview," *Electric Power Systems Research*, vol. 119, pp. 407-417, Feb. 2015, doi: 10.1016/j.epsr.2014.10.017.
- [10] D. Kumar, F. Zare and A. Ghosh, "DC microgrid technology: system architectures, AC grid interfaces, grounding schemes, power quality, communication networks, applications, and standardizations aspects," *IEEE Access*, vol. 5, pp. 12230-12256, Jun. 2017, doi: 10.1109/ACCESS.2017.2705914.
- [11] J. M. Guerrero, P. C. Loh, T. L. Lee and M. Chandorkar, "Advanced Control Architectures for Intelligent Microgrids—Part II: Power Quality, Energy Storage, and AC/DC Microgrids," *IEEE Transactions on Industrial Electronics*, vol. 60, no. 4, pp. 1263-1270, Apr. 2013, doi: 10.1109/TIE.2012.2196889.
- [12] J. Kumar, A. Argawal and V. Argawal, "A review on overall control of DC microgrids," *Journal of Energy Storage*, vol. 21, pp. 113-138, Feb. 2019, doi: 10.1016/j.est.2018.11.013.
- [13] L. Dorn-Gomba, J. Ramoul, J. Reimers, and A. Emadi, "Power electronic converters in electric aircraft: Current status, challenges, and emerging technologies," *IEEE Trans. Transport. Electric.*, vol. 6, no. 4, pp. 1648-1664, Dec. 2020.
- [14] B. Rahrovi and M. Ehsani, "A review of the more electric aircraft power electronics," in *Proc. IEEE Texas Power Energy Conf. (TPEC)*, Feb. 2019, pp. 1-6, doi: 10.1109/TPEC.2019.8662158.
- [15] A. Barzkar and M. Ghassemi, "Electric power systems in more and all electric aircraft: A review," *IEEE Access*, vol. 8, pp. 169314169332, 2020, doi: 10.1109/ACCESS.2020.3024168.
- [16] M. Rashad, D. M. Minhas, M. Ashraf and S. Hussain, "PFC topologies for AC to DC converters in DC micro-grid," 2016 18th Mediterranean Electrotechnical Conference (MELECON), Jun. 2016, doi: 10.1109/MELCON.2016.7495376.
- [17] D. Dong, I. Cvetkovic, D. Boroyevich, W. Zhang, R. Wang and P. Mattavelli, "Grid-interface bidirectional converter for residential DC distribution systems—Part one: High-density two-stage topology," *IEEE Transactions on Power Electronics*, vol. 28, no. 4, pp. 1655-1666, Apr. 2013, doi: 10.1109/TPEL.2012.2212462.
- [18] T. F. Wu, C. H. Chang, L. C. Lin, G. R. Yu and Y. R. Chang, "DC-bus voltage control with a three-phase bidirectional inverter for DC distribution systems," *IEEE Transactions on Power Electronics*, vol. 28, no. 4, pp. 1890-1899, Apr. 2013, doi: 10.1109/TPEL.2012.2206057.
- [19] A. R. Izadinia and H. R. Karshenas, "Current shaping in a hybrid 12-pulse rectifier using a Vienna rectifier," *IEEE Transactions on Power Electronics*, vol. 33, no. 2, pp. 1135-1142, Feb. 2018, doi: 10.1109/TPEL.2017.2685459.
- [20] A. L. Soares, A. C. O. Neto, V. F. Barbosa, G. B. Lima and L. C. G. Freitas, "Project and Performance Evaluation on an Optimized 18-Pulse Rectifier With Delta-Differential Connection ATRU and Cascaded Boost Converters for More Electric Aircraft," in *IEEE Access*, vol. 10, pp. 68397-68415, 2022, doi: 10.1109/ACCESS.2022.3185996.
- [21] J. T. Gonçalves, S. Valtchev, R. Melicio, A. Gonçalves and F. Blaabjerg, "Hybrid three-phase rectifiers with active power factor correction: a systematic review," *Electronics*, vol. 10, no. 13, Jun. 2021, doi: 10.3390/electronics10131520.
- [22] G. B. Lima, D. B. Rodrigues, A. V. Costa, L. C. Freitas, E. A. A. Coelho, V. J. Farias and L. C. G. Freitas, "Novel proposal of hybrids rectifiers with voltage sag ride-through capability based on series DC voltage compensation technique," 2013 Twenty-Eighth Annual IEEE Applied Power Electronics

JESTPE-2023-02-0200.R1

- Conference and Exposition (APEC), May 2013, doi: 10.1109/APEC.2013.6520595.
- [23] D. B. Rodrigues, P. R. Silva, G. B. Lima, E. A. A. Coelho and L. C. G. Freitas, "Grid connected dc distribution network deploying high power density rectifier for dc voltage stabilization," 2016 IEEE Applied Power Electronics Conference and Exposition (APEC), May 2016, doi: 10.1109/APEC.2016.7468384.
- [24] L. Zhang, T. Wu, Y. Xing, K. Sun and J. M. Gurrero, "Power control of DC microgrid using DC bus signaling," 2011 Twenty-Sixth Annual IEEE Applied Power Electronics Conference and Exposition (APEC), Apr. 2011, doi: 10.1109/APEC.2011.5744859.
- [25] J. Schönberger, R. Duke and S. D. Round, "DC-Bus Signaling: A Distributed Control Strategy for a Hybrid Renewable Nanogrid," IEEE Transactions on Industrial Electronics, vol. 53, no. 5, pp. 1453–1460, Oct. 2006, doi: 10.1109/TIE.2006.882012.
- [26] A. C. Braitor, P. R. Baldivieso-Monasterios, G. C. Konstantopoulos and V. Kadiramanathan, "Current-limiting droop control design of paralleled AC/DC and DC/DC converters in DC micro-grids," IECON 2018-44th Annual Conference of the IEEE Industrial Electronics Society, Dec. 2018, doi: 10.1109/IECON.2018.8591990.
- [27] G. Gohil, R. Maheshwari, L. Bede, T. Kerekes, R. Teodorescu, M. Liserre and F. Blaabjerg, "Modified discontinuous PWM for size reduction of the circulating current filter in parallel interleaved converters," IEEE Transaction on Power Electronics, vol. 30, no. 7, pp. 3457–3470, Jul. 2015, doi: 10.1109/TPEL.2014.2339392.
- [28] F. Yang, X. Zhao, C. Wang and Z. Sun, "Research on Parallel Interleaved Inverters with Discontinuous Space-Vector Modulation," Scientific Research-Energy and Power Engineering, pp. 219-225, Jul. 2013, doi: 10.4236/cpe.2013.54B043.
- [29] T. H. Park, J. M. Park, H. J. Byun, B. J. Kim and C. Y. Won, "A Droop Control with Deadbeat Current Strategy to Improve Response Characteristic for Three Phase Parallel AC-DC Converter in DC Microgrid," 2019 IEEE Transportation Electrification Conference and Expo, Asia-Pacific (ITEC Asia-Pacific), Nov. 2019, doi: 10.1109/ITEC-AP.2019.8903751.
- [30] International electrotechnical commission: IEC-61000-3-2. Electromagnetic Compatibility (EMC) - Part 3-4: Limitation of Emission of Harmonic Currents in Low-voltage Power Supply Systems for equipment with Rated Current small than 16A, 1998.
- [31] IEEE Standard for Interconnection and Interoperability of Distributed Energy Resources with Associated Electric Power Systems Interfaces, in IEEE Std 1547-2018 (Revision of IEEE Std 1547-2003), pp.1-138, Apr. 2018, doi: 10.1109/IEEESTD.2018.8332112.
- [32] S. Ponnaluri, and A. Brickwedde. "Generalized system design of active filters." 2001 IEEE 32nd Annual Power Electronics Specialists Conference (IEEE Cat. No. 01CH37230), Aug. 2002, doi: 10.1109/PESC.2001.954318.