

UNIVERSIDADE FEDERAL DE UBERLÂNDIA
FACULDADE DE ENGENHARIA ELÉTRICA



PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA
NÚCLEO DE PESQUISA EM ELETRÔNICA DE POTÊNCIA

THIAGO GOTLIB NEVES

PROJETO, IMPLEMENTAÇÃO E ANÁLISE DE DESEMPENHO
DE UM CONVERSOR SEPIC SEM DIODOS DE RETIFICAÇÃO
COMO ESTÁGIO PRÉ-REGULADOR EM SISTEMAS DE
DISTRIBUIÇÃO EM CORRENTE CONTÍNUA NO CONTEXTO
MEA – MORE ELECTRIC AIRCRAFTS

UFU

2022

THIAGO GOTLIB NEVES¹

PROJETO, IMPLEMENTAÇÃO E ANÁLISE DE DESEMPENHO
DE UM CONVERSOR SEPIC SEM DIODOS DE RETIFICAÇÃO
COMO ESTÁGIO PRÉ-REGULADOR EM SISTEMAS DE
DISTRIBUIÇÃO EM CORRENTE CONTÍNUA NO CONTEXTO
MEA – *MORE ELECTRIC AIRCRAFTS*

Dissertação de mestrado submetida ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Uberlândia, como requisito à obtenção do título de Mestre em Ciências.

Área de concentração: Sistemas de Energia Elétrica.

Orientador: Prof. Dr. Luiz Carlos Gomes de Freitas.

Coorientador: Prof. Dr. Gustavo Brito de Lima

Banca Examinadora:

Prof. Dr. Luiz Carlos Gomes de Freitas – FEELT/UFU (Orientador)

Prof. Dr. Gustavo Brito de Lima – FEELT/UFU (Coorientador)

Prof. Dr. Lucas Pereira Pires – UFTM, Uberaba (MG)

Prof. Dr. Danillo Borges Rodrigues – UFTM, Uberaba (MG)

Uberlândia

2022

¹ A Bolsa de Estudos para esta pesquisa foi concedida pela CAPES, Brasil.

DECLARAÇÃO DE AUTORIA PRÓPRIA

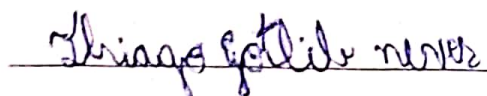
Eu, **THIAGO GOTLIB NEVES**, discente do curso de Mestrado do Programa de Pós-graduação da Faculdade de Engenharia Elétrica da Universidade Federal de Uberlândia, regularmente matriculado sob o número 12012EEL011, declaro que sou autor da dissertação de mestrado intitulada **PROJETO, IMPLEMENTAÇÃO E ANÁLISE DE DESEMPENHO DE UM CONVERSOR SEPIC SEM DIODOS DE RETIFICAÇÃO COMO ESTÁGIO PRÉ-REGULADOR EM SISTEMAS DE DISTRIBUIÇÃO EM CORRENTE CONTÍNUA NO CONTEXTO MEA - MORE ELECTRIC AIRCRAFTS**, desenvolvida durante o período de 09/03/2020 a 27/05/2022 sob a orientação do PROFESSOR LUIZ CARLOS GOMES DE FREITAS e COORIENTAÇÃO DO PROFESSOR GUSTAVO BRITO DE LIMA, ora submetida à Universidade Federal de Uberlândia, como parte dos requisitos necessários para a obtenção do título de mestre em Ciências, e que a mesma foi por mim elaborada e integralmente redigida, não tendo sido copiado ou extraído, seja parcial ou integralmente, de forma ilícita de nenhuma fonte além daquelas públicas consultadas e corretamente referenciadas ao longo do trabalho ou daquelas cujos dados resultaram de investigações empíricas por mim realizadas para fins de produção deste trabalho.

Assim, firmo a presente declaração, demonstrando minha plena consciência dos seus efeitos civis, penais e administrativos, e assumindo total responsabilidade caso se configure o crime de plágio ou violação aos direitos autorais.

Desta forma, na qualidade de titular dos direitos de autor, autorizo a Universidade Federal de Uberlândia a publicar, durante tempo indeterminado, o texto integral da obra acima citada, para fins de leitura, impressão e/ou download, a título de divulgação do programa de pós-graduação supracitado e/ou da produção científica brasileira, a partir desta data.

Por ser verdade, firmo a presente declaração.

Uberlândia, 26 de junho de 2022.



THIAGO GOTLIB NEVES

Dados Internacionais de Catalogação na Publicação (CIP)
Sistema de Bibliotecas da UFU, MG, Brasil.

N518p
2022

Neves, Thiago Gotlib, 1994-

Projeto, implementação e análise de desempenho de um conversor SEPIC sem diodos de retificação como estágio pré-regulador em sistemas de distribuição em corrente contínua no contexto MEA – More Electric Aircrafts [recurso eletrônico] / Thiago Gotlib Neves. - 2022.

Orientador: Luiz Carlos Gomes de Freitas.

Coorientador: Gustavo Brito de Lima.

Dissertação (Mestrado) - Universidade Federal de Uberlândia, Programa de Pós-Graduação em Engenharia Elétrica.

Modo de acesso: Internet.

Disponível em: <http://doi.org/10.14393/ufu.di.2022.5044>

Inclui bibliografia.

Inclui ilustrações.

1. Engenharia Elétrica. I. Freitas, Luiz Carlos Gomes de, 1976-, (Orient.). II. Lima, Gustavo Brito de, 1986-, (Coorient.). III. Universidade Federal de Uberlândia. Programa de Pós-Graduação em Engenharia Elétrica. IV. Título.

CDU: 621.3

André Carlos Francisco
Bibliotecário - CRB-6/3408



ATA DE DEFESA - PÓS-GRADUAÇÃO

Programa de Pós-Graduação em:	Engenharia Elétrica				
Defesa de:	Engenharia Elétrica				
Data:	Vinte e sete de maio de dois mil e vinte e dois	Hora de início:	14:00	Hora de encerramento:	16:30
Matrícula do Discente:	12012EEL011				
Nome do Discente:	Thiago Gotlib Neves				
Título do Trabalho:	Projeto, implementação e análise de desempenho de um conversor SEPIC sem diodos de retificação como estágio pré-regulador em sistemas de distribuição em corrente contínua no contexto MEA – More Electric Aircrafts				
Área de concentração:	Sistemas de energia elétrica				
Linha de pesquisa:	Eletrônica de potência				
Projeto de Pesquisa de vinculação:	Título do projeto: Estudo e desenvolvimento de circuitos retificadores para aplicação em redes de distribuição de energia elétrica em corrente contínua em sistemas embarcados. Coordenador do projeto: LUIZ CARLOS GOMES DE FREITAS. Agência financiadora: CNPq Ed 06/2019 – Bolsa PQ. Número do processo na agência financiadora: 303350/2019-9. Vigência do projeto: 01/01/2018-Atual				

Reuniu-se no Anfiteatro 1E, Campus Santa Mônica, da Universidade Federal de Uberlândia, a Banca Examinadora, designada pelo Colegiado do Programa de Pós-graduação em Engenharia Elétrica, assim composta: Professores Doutores: Gustavo Brito de Lima - FEELT/UFU, Lucas Pereira Pires - UFTM; Danilo Borges Rodrigues - UFTM; Luiz Carlos Gomes de Freitas - FEELT/UFU, orientador(a) do(a) candidato(a).

Iniciando os trabalhos o(a) presidente da mesa, Dr(a). Luiz Carlos Gomes de Freitas, apresentou a Comissão Examinadora e o candidato(a), agradeceu a presença do público, e concedeu ao Discente a palavra para a exposição do seu trabalho. A duração da apresentação do Discente e o tempo de arguição e resposta foram conforme as normas do Programa.

A seguir o senhor(a) presidente concedeu a palavra, pela ordem sucessivamente, aos(às) examinadores(as), que passaram a arguir o(a) candidato(a). Ultimada a arguição, que se desenvolveu dentro dos termos regimentais, a Banca, em sessão secreta, atribuiu o resultado final, considerando o(a) candidato(a):

Aprovado(a).

Esta defesa faz parte dos requisitos necessários à obtenção do título de Mestre.

O competente diploma será expedido após cumprimento dos demais requisitos, conforme as normas do Programa, a legislação pertinente e a regulamentação interna da UFU.

Nada mais havendo a tratar foram encerrados os trabalhos. Foi lavrada a presente ata que após lida e achada conforme foi assinada pela Banca Examinadora.



Documento assinado eletronicamente por **Gustavo Brito de Lima, Professor(a) do Magistério Superior**, em 27/05/2022, às 16:47, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



Documento assinado eletronicamente por **Danillo Borges Rodrigues, Usuário Externo**, em 27/05/2022, às 16:48, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



Documento assinado eletronicamente por **Lucas Pereira Pires, Usuário Externo**, em 27/05/2022, às 16:49, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



A autenticidade deste documento pode ser conferida no site https://www.sei.ufu.br/sei/controlador_externo.php?acao=documento_conferir&id_orgao_acesso_externo=0, informando o código verificador **3636953** e o código CRC **85E96FF6**.

DEDICATÓRIA

Aos meus pais Welington e Elizabete,

A minha irmã Dominique,

A minha namorada Bruna,

Aos meus familiares e amigos.

AGRADECIMENTOS

Ao professor Luiz Carlos Gomes de Freitas, orientador desse trabalho, pelos ensinamentos, paciência e conhecimentos prestados a mim durante a realização da pesquisa.

Aos meus pais Welington e Elizabete, por todo o suporte e apoio oferecidos durante toda a minha trajetória até aqui.

A minha irmã Dominique, pela amizade e carinho.

A minha namorada Bruna, pelo companheirismo em todos os momentos desde o início.

A todos os colegas e professores do Núcleo de Pesquisa em Eletrônica de Potência, que me auxiliaram nos momentos de dúvida e que contribuíram para o aperfeiçoamento da minha formação: Ana, Antônio, Eddie, Ênio, Ernane, Gustavo, Henrique, Joaquim, Luiz, Marcus, Matheus, Osmar, Vítor Barbosa e Vitor Gontijo.

Aos meus familiares e amigos, que estiveram presentes em minha vida durante essa jornada.

Ao CNPq – Conselho Nacional de Desenvolvimento Científico e Tecnológico, à FAPEMIG – Fundação de Amparo à Pesquisa do Estado de Minas Gerais e à CAPES – Coordenação de Aperfeiçoamento de Pessoal de Nível Superior, pelo suporte financeiro fornecido para o desenvolvimento da pesquisa.

“O que fazemos em vida ecoa na eternidade.”

Gladiador

Resumo

Este trabalho apresenta a proposta de aplicação do conversor SEPIC sem diodos de retificação no contexto MEA – *More Electric Aircrafts* por meio do fornecimento do seu projeto, da sua implementação e de sua análise de desempenho como estágio pré-regulador em sistemas de distribuição em corrente contínua considerando as características dos sistemas elétricos CA-CC associados à referida aplicação. Os sistemas de controle e de sensoriamento do conversor são simplificados devido à aplicação do modo de condução descontínuo, que por sua vez apresenta ampla faixa de utilização quando relacionado ao conversor SEPIC, o que é interessante para o campo da eletrificação de aeronaves. Já a configuração sem diodos de retificação (ou bridgeless) permite, em relação ao SEPIC tradicional, um melhor rendimento devido à redução do número de diodos em condução. Para que as vantagens desse retificador sejam evidenciadas, diversas topologias do conversor CA-CC SEPIC bridgeless serão previamente comparadas, sendo que um conversor pré-selecionado terá seu projeto, simulação e protótipo de 500 W realizados para validação de sua eficácia na aplicação proposta. A viabilidade desta estrutura é também comprovada através da comparação de seus resultados experimentais com aqueles provenientes do protótipo da versão monofásica de uma topologia Cuk recentemente publicada para aeronaves mais elétricas.

Palavras-Chave: *Aeronaves Mais Elétricas, CA-CC, Correção do Fator de Potência, Modo de Condução Descontínuo, SEPIC.*

Abstract

This work presents the application proposition of the bridgeless SEPIC converter in the More Electric Aircraft context by means of the providing of its design, implementation and result analysis as power factor pre-regulator in HVDC power distribution systems considering the aircrafts's AC-DC systems features. The converter's control and sensing systems are simplified with the use of discontinuous conduction mode, which in turn presents wide application range when it is associated with SEPIC converter, which is advantageous for aircraft electrification area. The bridgeless configuration, in turn, allows a better efficiency when it is compared with the traditional SEPIC arrangement because of the conducting diodes reduction. In order to emphasize the advantages of the proposed rectifier, several AC-DC bridgeless SEPIC topologies are compared beforehand and a shortlisted converter is designed, simulated and prototyped considering a load of 500 W for performance validation in the evaluated application. In addition, the feasibility of the presented topology is demonstrated via comparison of its experimental results with the Cuk topology's results that was recently published for More Electric Aircraft.

Keywords: *AC-DC, Discontinuous Conduction Mode, More Electric Aircraft, Power Factor Correction, SEPIC.*

LISTA DE FIGURAS

Figura 1 – Exemplo de sistema elétrico de potência para MEA	20
Figura 2 – Conversor CA-CC trifásico baseado na topologia Boost proposto para MEA em [11]	23
Figura 3 – Conversor CA-CC trifásico baseado na topologia Buck-Boost proposto para MEA em [19].....	23
Figura 4 – Conversor CA-CC trifásico baseado na topologia Cuk proposto para MEA em [20].....	23
Figura 5 – Estado da arte dos conversores CA-CC SEPIC bridgeless: a) Topologia 1; b) Topologia 2; c) Topologia 3; d) Topologia 4; e) Topologia 5; f) Topologia 6.....	27
Figura 6 – Circuito básico do conversor SEPIC	33
Figura 7 – Circuito equivalente da primeira etapa de operação do conversor SEPIC	34
Figura 8 – Circuito equivalente da segunda etapa de operação do conversor SEPIC.....	34
Figura 9 – Circuito equivalente da terceira etapa de operação do conversor SEPIC.....	35
Figura 10 – Principais formas de onda do conversor SEPIC	36
Figura 11 – Conversor CA-CC SEPIC	39
Figura 12 – Característica de saída do conversor CA-CC SEPIC.....	41
Figura 13 – Topologia SEPIC bridgeless proposta para MEA	41
Figura 14 – Esquema de controle do conversor CA-CC SEPIC bridgeless	50
Figura 15 – Diagrama de blocos do sistema de controle do conversor CA-CC SEPIC bridgeless.....	51
Figura 16 – Resposta em simulação da tensão de saída V_o do conversor CA-CC SEPIC bridgeless para uma variação em degrau da razão cíclica D que gera um aumento de 50% para 100% da tensão de saída nominal	52
Figura 17 – Circuito montado no software PSIM® para verificação da resposta ao degrau do modelo obtido	53
Figura 18 – Comparação entre a resposta ao degrau do conversor analisado (V_o _SEPIC) e a resposta ao degrau do modelo obtido (V_o _Modelo).....	53
Figura 19 – Resposta ao degrau unitário do sistema em malha fechada do conversor	55
Figura 20 – Resposta em frequência do sistema em malha fechada	55
Figura 21 – Circuito de potência montado na plataforma PSIM®.....	58
Figura 22 – Circuito de controle montado na plataforma PSIM®	58
Figura 23 – Formas de onda de tensão de entrada, corrente de entrada (escala aumentada em 5 vezes) e tensão de saída obtidas em simulação para a topologia SEPIC bridgeless analisada, além de fator de potência e distorção harmônica total de corrente observados.....	59
Figura 24 – Comparação em simulação entre o espectro harmônico da corrente de entrada do conversor SEPIC bridgeless e os limites de distorção harmônica individual da norma DO-160F para a frequência de 400 Hz.....	60
Figura 25 – Formas de onda em simulação de tensão e corrente na chave S_1 e no diodo D_{o1} com seus respectivos detalhes na alta frequência	60
Figura 26 – Formas de onda da tensão de saída, da corrente de entrada e da corrente de saída obtidas em simulação para a topologia SEPIC Bridgeless analisada considerando uma variação em degrau da carga de 200 W para 400 W	61
Figura 27 – Formas de onda da tensão de saída, da corrente de entrada e da corrente de saída obtidas em simulação para a topologia SEPIC Bridgeless analisada considerando uma variação em degrau da carga de 400 W para 200 W	62
Figura 28 – Formas de onda da tensão de entrada e da corrente de entrada (escala aumentada em 5 vezes) obtidas em simulação para a topologia SEPIC Bridgeless analisada considerando uma variação em degrau da frequência da tensão de entrada de 400 Hz para 800 Hz.....	62
Figura 29 – Protótipo do conversor CA-CC SEPIC bridgeless proposto para MEA.....	64
Figura 30 – Circuito grampeador do tipo passivo dissipativo escolhido para reduzir as sobretensões sobre as chaves S_1 e S_2	65
Figura 31 – Conversor monofásico baseado na topologia Cuk apresentado em [20] para MEA.....	66

Figura 32 – Protótipo do conversor monofásico baseado na topologia Cuk construído para análise	66
Figura 33 – Esquema de interconexão dos periféricos do DSP para operação dos conversores em malha aberta.....	69
Figura 34 – Resultados experimentais do conversor SEPIC bridgeless: formas de onda de tensão de entrada, corrente de entrada e tensão de saída para frequência da tensão de entrada de 400 Hz.....	69
Figura 35 – Resultados experimentais do conversor SEPIC bridgeless: formas de onda de tensão de entrada, corrente de entrada e tensão de saída para frequência da tensão de entrada de 800 Hz.....	69
Figura 36 – Resultados experimentais do conversor SEPIC bridgeless: Comparação entre os limites de distorção harmônica individual de corrente da norma DO-160F e o espectro harmônico da corrente de entrada para frequência de 400 Hz.....	70
Figura 37 – Resultados experimentais do conversor Cuk: formas de onda de tensão de entrada, corrente de entrada e tensão de saída para frequência da tensão de entrada de 400 Hz	70
Figura 38 – Resultados experimentais do conversor Cuk: formas de onda de tensão de entrada, corrente de entrada e tensão de saída para frequência da tensão de entrada de 800 Hz	71
Figura 39 – Resultados experimentais do conversor Cuk: Comparação entre os limites de distorção harmônica individual de corrente da norma DO-160F e o espectro harmônico da corrente de entrada para frequência de 400 Hz	71
Figura 40 – Rendimento dos conversores analisados em função da potência de saída.....	72
Figura 41 – Resultados experimentais do conversor SEPIC bridgeless: formas de onda de tensão sobre a chave S_1 , tensão sobre o diodo D_{o1} , tensão de entrada e corrente de entrada	72
Figura 42 – Resultados experimentais do conversor SEPIC bridgeless: Formas de onda de tensão na chave S_1 e no diodo D_{o1} com seus respectivos detalhes na alta frequência.....	73
Figura 43 – Esquema de interconexão dos periféricos do DSP para operação do conversor em malha fechada.....	74
Figura 44 – Resultados experimentais do conversor SEPIC bridgeless: formas de onda de tensão de entrada, corrente de entrada e tensão de saída para variação da frequência de 400 Hz para 800 Hz	75
Figura 45 – Resultados experimentais do conversor SEPIC bridgeless: formas de onda de corrente de entrada, corrente de saída e tensão de saída para perturbação em degrau da carga de 200 W para 400 W ..	76
Figura 46 – Resultados experimentais do conversor SEPIC bridgeless: formas de onda de corrente de entrada, corrente de saída e tensão de saída para perturbação em degrau da carga de 400 W para 200 W ..	76
Figura 47 – Esquemático de proposta de retificador SEPIC bridgeless trifásico para MEA.....	79
Figura 48 – Perdas em simulação de cada grupo de componentes do conversor SEPIC bridgeless em porcentagem das perdas totais	93
Figura 49 – Forma de onda da corrente no capacitor C_i do conversor CC-CC SEPIC	99
Figura 50 – Forma de onda da corrente no capacitor C_o do conversor CC-CC SEPIC	100
Figura 51 – Forma de onda da corrente na chave de potência S do conversor CC-CC SEPIC	102
Figura 52 – Forma de onda da tensão na chave de potência S do conversor CC-CC SEPIC	105
Figura 53 – Perdas teóricas de cada grupo de componentes do conversor SEPIC bridgeless em porcentagem das perdas totais	108
Figura 54 – Comparação entre os rendimentos teórico, experimental e de simulação em função da potência de carga para o conversor CA-CC SEPIC bridgeless implementado.....	109

LISTA DE TABELAS

Tabela 1 – Estado da arte dos conversores CA-CC para MEA e suas características.....	24
Tabela 2 – Resultados experimentais e outras características dos retificadores SEPIC bridgeless apresentados pela literatura científica	28
Tabela 3 – Especificações de projeto utilizadas na comparação das topologias SEPIC bridgeless feita em [31].....	29
Tabela 4 – Resultados de simulação obtidos na comparação das topologias SEPIC bridgeless feita em [31] e outras características	29
Tabela 5 – Especificações de projeto para o conversor da Figura 13	42
Tabela 6 – Valores de grandezas obtidos em simulação para dimensionamento dos semicondutores do conversor da Figura 13.....	46
Tabela 7 – Parâmetros do conversor CA-CC SEPIC bridgeless proposto para MEA utilizados em simulação	58
Tabela 8 – DSP com <i>LaunchPad</i> utilizados e suas principais características técnicas.....	64
Tabela 9 – Parâmetros e especificação do conversor CA-CC SEPIC bridgeless proposto para MEA utilizados em protótipo	65
Tabela 10 – Especificação dos componentes do circuito de potência utilizados no protótipo do conversor Cuk monofásico analisado	67
Tabela 11 – Comparação entre o estado da arte dos conversores CA-CC para MEA e o conversor SEPIC bridgeless proposto	77

SUMÁRIO

CAPÍTULO I.....	19
Introdução Geral.....	19
1.1 CONSIDERAÇÕES INICIAIS	19
1.2 PESQUISA PROPOSTA.....	25
1.3 ESTADO DA ARTE: TOPOLOGIAS DO CONVERSOR CA-CC SEPIC SEM DIODOS DE RETIFICAÇÃO	26
1.4 ESTRUTURA DA DISSERTAÇÃO	30
1.5 PUBLICAÇÕES E PROJETOS DE PESQUISA ASSOCIADOS À PESQUISA PROPOSTA.....	30
CAPÍTULO II	32
Princípio de Funcionamento e Dimensionamento do Conversor Selecionado.....	32
2.1 CONSIDERAÇÕES INICIAIS	32
2.2 ANÁLISE QUALITATIVA.....	32
2.2.1 ETAPAS DE OPERAÇÃO, PRINCIPAIS FORMAS DE ONDA E DETERMINAÇÃO DA CARACTERÍSTICA DE SAÍDA	32
2.3 ANÁLISE QUANTITATIVA	40
2.3.1 DETERMINAÇÃO DO GANHO ESTÁTICO	42
2.3.2 DIMENSIONAMENTO DOS INDUTORES.....	42
2.3.3 DIMENSIONAMENTO DOS CAPACITORES.....	44
2.3.4 CONSIDERAÇÕES SOBRE OS SEMICONDUTORES	45
2.4 CONSIDERAÇÕES FINAIS	46
CAPÍTULO III.....	47
Projeto e Especificação dos Circuitos de Potência e de Controle.....	47
3.1 CONSIDERAÇÕES INICIAIS	47
3.2 ESPECIFICAÇÃO DOS ELEMENTOS PASSIVOS E DOS SEMICONDUTORES	47
3.2.1 ESPECIFICAÇÃO DOS INDUTORES L_{01} E L_{02}	47
3.2.2 ESPECIFICAÇÃO DOS CAPACITORES C_{11} , C_{12} E C_0	49
3.2.3 ESPECIFICAÇÃO DAS CHAVES S_1 , S_2 E DOS DIODOS D_{01} E D_{02}	49
3.2.4 ESPECIFICAÇÃO DO FILTRO EMI E DO INDUTOR L_1	49
3.3 ESTRATÉGIA DE CONTROLE	50
3.3.1 MODELAGEM DO CONVERSOR	51
3.3.2 MODELAGEM E PROJETO DO CONTROLADOR DE TENSÃO	53
3.4 CONSIDERAÇÕES FINAIS	56
CAPÍTULO IV	57
Resultados de Simulação e Experimentais	57
4.1 CONSIDERAÇÕES INICIAIS	57

4.2 RESULTADOS DE SIMULAÇÃO	57
4.2.1 CIRCUITO IMPLEMENTADO NA PLATAFORMA PSIM®.....	57
4.2.2 ANÁLISE DE DESEMPENHO DO CONVERSOR NO CONTEXTO DA QUALIDADE DA ENERGIA	59
4.2.3 ANÁLISE DOS ESFORÇOS DE TENSÃO E CORRENTE NOS SEMICONDUTORES	60
4.2.4 ANÁLISE DE DESEMPENHO DO CONTROLADOR DE TENSÃO	61
4.3 RESULTADOS EXPERIMENTAIS	63
4.3.1 PROTÓTIPOS IMPLEMENTADOS EM LABORATÓRIO	63
4.3.2 ANÁLISE DE DESEMPENHO DOS CONVERSORES NO CONTEXTO DA QUALIDADE DA ENERGIA	67
4.3.3 ANÁLISE DOS ESFORÇOS DE TENSÃO NOS SEMICONDUTORES	73
4.3.4 ANÁLISE DE DESEMPENHO DO CONTROLADOR DE TENSÃO	74
4.5 CONSIDERAÇÕES FINAIS	76
CAPÍTULO V	78
Conclusões e Propostas para Continuidade dos Trabalhos	78
Referências Bibliográficas.....	80
Apêndice A: Cálculo de Perdas e Rendimento de Simulação e Teórico	85
A.1 CÁLCULO DAS PERDAS E DO RENDIMENTO EM SIMULAÇÃO.....	85
A.1.1 PERDAS NOS INDUTORES DO FILTRO EMI	85
A.1.2 PERDAS NO INDUTOR DE ENTRADA	88
A.1.3 PERDAS NOS INDUTORES DE SAÍDA	89
A.1.4 PERDAS NOS CAPACITORES DE ENTRADA E NO CAPACITOR DE SAÍDA	90
A.1.5 PERDAS NAS CHAVES DE POTÊNCIA	91
A.1.6 PERDAS NOS DIODOS DE SAÍDA	91
A.1.7 PERDAS TOTAIS E RENDIMENTO DO CONVERSOR CA-CC SEPIC BRIDGELESS EM SIMULAÇÃO	92
A.2 CÁLCULO DAS PERDAS TEÓRICAS E COMPARAÇÃO ENTRE OS RENDIMENTOS TEÓRICO, DE SIMULAÇÃO E EXPERIMENTAL.....	93
A.2.1 CÁLCULO DAS PERDAS NOS INDUTORES DO FILTRO EMI E NO INDUTOR DE ENTRADA ..	93
A.2.2 CÁLCULO DAS PERDAS NOS INDUTORES DE SAÍDA	97
A.2.3 CÁLCULO DAS PERDAS NOS CAPACITORES DE ENTRADA E NO CAPACITOR DE SAÍDA	98
A.2.4 CÁLCULO DAS PERDAS NAS CHAVES DE POTÊNCIA	101
A.2.5 CÁLCULO DAS PERDAS NOS DIODOS DE SAÍDA	106
A.2.6 RENDIMENTO TEÓRICO E COMPARAÇÃO COM OS RENDIMENTOS DE SIMULAÇÃO E EXPERIMENTAL	107

SIMBOLOGIA

AC	<i>Alternating Current</i>
AC-DC	<i>Alternating Current to Direct Current</i>
APU	<i>Auxiliary Power Unit</i>
ATRU	<i>Autotransformer Rectifier Unit</i>
CA-CC	Corrente Alternada para Corrente Contínua
CA	Corrente Alternada
CC	Corrente Contínua
CC-CC	Corrente Contínua para Corrente Contínua
CCM	<i>Continuous Conduction Mode</i>
C_i	Capacitor(es) de Entrada dos Conversores
C_o	Capacitor(es) de Saída dos Conversores
D	Razão Cíclica dos conversores
D_1, D_2, D_3, D_4	Diodos de Entrada dos Conversores
DC	<i>Direct Current</i>
DCM	<i>Discontinuous Conduction Mode</i>
DHT_1	Distorção Harmônica Total de Corrente
D_o	Diodo(s) de Saída dos Conversores
DSP	<i>Digital Signal Processor</i>
EMI	<i>Electromagnetic Interference</i>
FP	Fator de Potência
f_s	Frequência de Chaveamento
GCU	<i>Generator Control Unit</i>
HVDC	<i>High Voltage Direct Current</i>
L_i	Indutor(es) de Entrada dos Conversores
L_o	Indutor(es) de Saída dos Conversores
MEA	<i>More Electric Aircraft</i>
NUPEP	Núcleo de Pesquisa em Eletrônica de Potência
NPC	<i>Neutral Point Clamped</i>
PFC	<i>Power Factor Correction</i>
PI	Proporcional Integral, controlador

P_o	Potência de Saída
PWM	<i>Pulse Width Modulation</i>
R_o	Resistência de Carga dos Conversores
S_1, S_2	Chaves de Potência dos Conversores
SEPIC	<i>Single Ended Primary Inductance Converter</i>
THD	<i>Total Harmonic Distortion</i>
TRU	<i>Transformer Rectifier Unit</i>
T_s	Período de Chaveamento
V_{IN}	Tensão de Entrada
V_o	Tensão de Saída
V_{PP}	Tensão Pico a Pico de Entrada
V_{RMS}	Tensão Eficaz de Entrada
ΔV_o	<i>Ripple</i> de Tensão de Saída

CAPÍTULO I

Introdução Geral

1.1 Considerações Iniciais

O conceito de Aeronaves Mais Elétricas (do inglês, MEA - *More Electric Aircraft*) diz respeito à constante e crescente eletrificação dos sistemas internos das aeronaves. Essa área de estudos teve seu início há algumas décadas e tem como objetivos principais a redução da dependência da aviação em relação aos combustíveis à base de carbono, o aumento da eficiência e da confiabilidade de subsistemas e a redução de custos de operação e de manutenção, sendo o custo com combustível o de maior impacto no transporte aéreo [1] - [4].

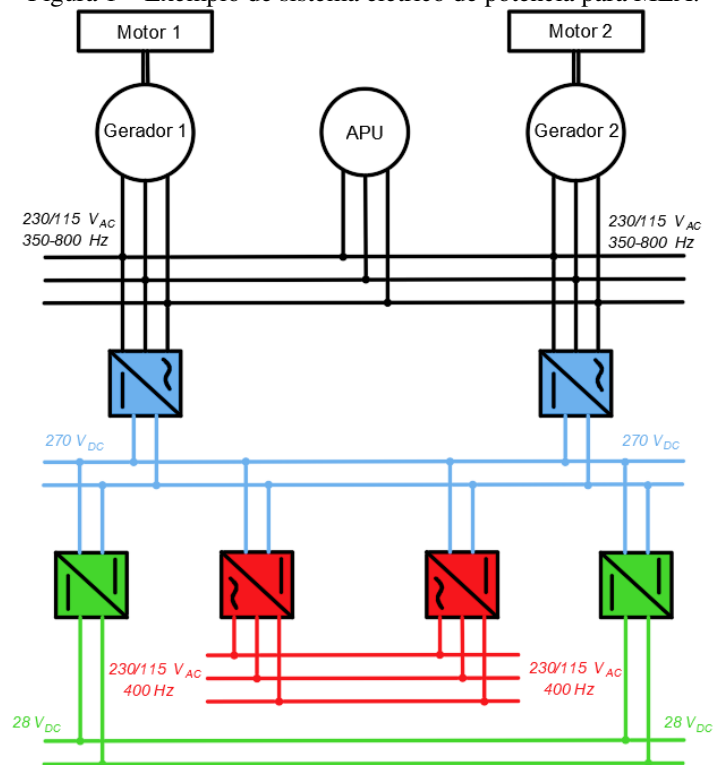
Para que os propósitos em MEA sejam alcançados, os sistemas de energia de aviões tradicionais, a saber, sistemas mecânicos, hidráulicos e pneumáticos, devem ser gradativamente substituídos por sistemas elétricos [5]. As principais cargas alimentadas pelas referidas formas de energia são o sistema de bombeamento de combustível e óleo (mecânico ou hidráulico), atuadores (hidráulicos), sistema de controle ambiental (pneumático) e sistema de degelo das asas (pneumático) [1], sendo que esses sistemas demandam juntos uma potência total aproximada de 1,54 MW dos motores de uma aeronave civil convencional [6]. Há ainda os sistemas aviônicos, que por sua vez já são elétricos [1].

Em aeronaves comerciais tradicionais, os barramentos do sistema elétrico de distribuição normalmente possuem tensão alternada de $115 V_{RMS}$ com frequência constante de 400 Hz. Essa frequência constante é obtida por meio de um dispositivo mecânico, presente entre os motores e os geradores elétricos principais, que faz a conversão da velocidade variável das máquinas para a frequência constante dos barramentos elétricos. Já em aeronaves modernas, o equipamento de conversão de frequência é eliminado, o que torna a geração de potência elétrica muito mais confiável. A frequência elétrica do sistema de distribuição passa a ser variável e proporcional à velocidade dos motores, variando entre 350 Hz e 800 Hz, dependendo da etapa de operação da aeronave. A magnitude da tensão é constante e regulada em $115 V_{RMS}$ ou $230 V_{RMS}$ por uma Unidade de Controle Geradora (do inglês, GCU - *Generator Control Unit*) [7].

As cargas que operam em frequência constante, como os motores dos sistemas de bombeamento e de ventilação, teriam uma potência consideravelmente maior caso fossem

conectadas diretamente ao barramento de frequência variável. Isso se deve ao fato do torque aplicado ao eixo desses motores ser proporcional ao quadrado da velocidade, o que aumentaria enormemente a potência demandada em caso de aumento da frequência elétrica. Haveria também um aumento da corrente de *inrush* relacionado ao acionamento dessas máquinas [7]. A conversão CA-CC (ou retificação) através de conversores, em uma arquitetura possível para distribuição de energia elétrica em MEA, torna-se então necessária para realizar o processamento de energia entre o sistema elétrico de frequência variável e um sistema de distribuição de Corrente Contínua em Alta Tensão (do inglês, HVDC - *High Voltage Direct Current*) de 270 V. Essa tensão contínua é posteriormente convertida em tensão alternada de frequência constante através de inversores [1]. Em MEA, pode-se ainda encontrar barramentos com tensão CC de 28 V conectados a alguns tipos específicos de carga, sendo que essa tensão é obtida por meio de conversores CC-CC presentes entre o sistema de distribuição HVDC e as referidas cargas. A Figura 1 ilustra o esquema de sistema elétrico de potência para MEA que foi descrito anteriormente, em que há a presença de uma Unidade de Potência Auxiliar (do inglês, APU - *Auxiliary Power Unit*) que gera potência elétrica quando a aeronave encontra-se em solo ou em situações de emergência.

Figura 1 – Exemplo de sistema elétrico de potência para MEA.



Fonte: Adaptado de [1].

Para que essa transição entre sistemas tradicionais e elétricos ocorra, algumas normas e regulamentos sobre características elétricas em aeronaves devem ser observados. As normas MIL-STD-704F “*Aircraft Electric Power Characteristics*” e DO-160F “*Environmental Conditions and Test Procedures for Airborne Equipment*” são exemplos de documentos que estão sob constante adaptação e que estabelecem, entre outras questões, limites atrelados à qualidade da energia e aos níveis de tensão para operação normal de barramentos de distribuição em MEA [8], [9]. Em relação à norma DO-160F, a mesma se aplica a equipamentos individuais com alimentação CA cuja potência aparente esteja acima de 35 VA e a conjuntos de cargas iguais com potência aparente total maior ou igual a 150 VA. Os limites de distorção harmônica individual de corrente para os equipamentos com as características citadas podem ser conferidos em [10]. Quanto ao limite de Distorção Harmônica Total (do inglês, THD - *Total Harmonic Distortion*) de corrente, o limite imposto pela norma DO-160F é de 15,26% [11].

Diversos conversores realizando a conversão CA-CC no contexto de MEA já foram apresentados pela literatura científica, sendo a topologia mais simples o retificador trifásico de 6 pulsos. Esse conversor passivo, apesar da simplicidade, apresenta alta distorção de corrente em sua entrada, o que faz com que os padrões exigidos pelas normas pertinentes não sejam alcançados [5]. Outros conversores passivos que já foram apresentados para uso em aeronaves são o de Unidade Retificadora com Transformador (do inglês, TRU - *Transformer Rectifier Unit*) e o de Unidade Retificadora com Autotransformador (do inglês, ATRU - *Autotransformer Rectifier Unit*), os quais podem ser de 12 ou 18 pulsos. O conversor TRU propicia isolamento galvânica, porém seu peso, custo e volume são bem maiores que aqueles decorrentes do uso do conversor ATRU [7]. Esse último, por sua vez, apresenta uma maior densidade de potência em virtude das vantagens citadas em relação ao conversor TRU. Não há, em contrapartida, isolamento galvânica [5].

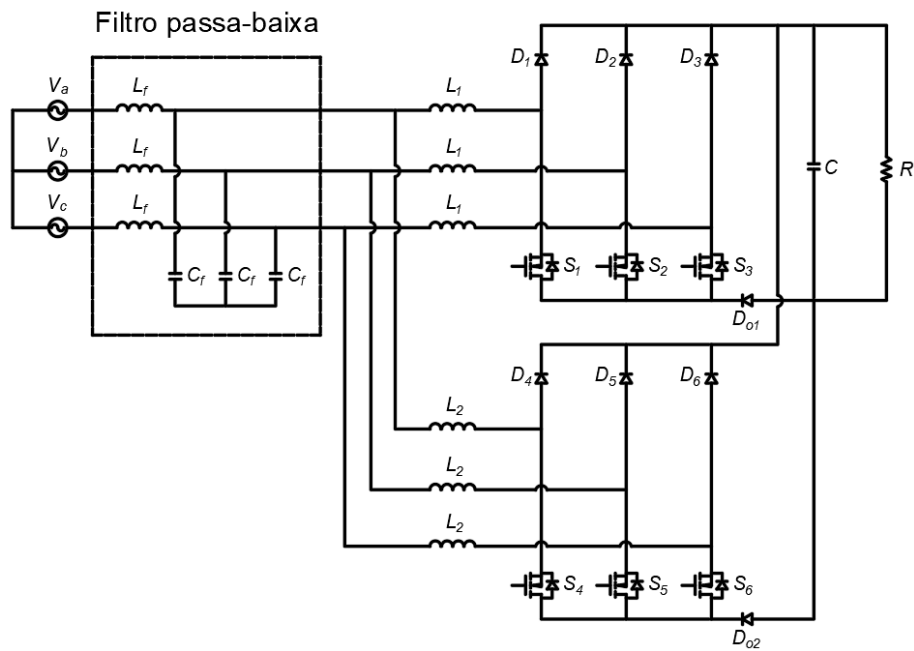
A técnica de Correção do Fator de Potência (do inglês, PFC - *Power Factor Correction*) possui grande destaque no ramo da Eletrônica de Potência e é bastante empregada em conversores ativos presentes em sistemas elétricos de aeronaves. Tais conversores ativos são controlados através de Modulação por Largura de Pulso (do inglês, PWM - *Pulse Width Modulation*) para a realização do PFC [7]. Essa técnica de correção é utilizada com o objetivo de tornar a forma de onda da corrente drenada por cargas não-lineares, conectadas ao sistema elétrico, a mais próxima possível da forma senoidal e fazer com que a mesma fique em fase

com a tensão de alimentação. Isso faz com que o fator de potência do circuito fique próximo do unitário e evita problemas relacionados à qualidade da energia elétrica.

Dentre os conversores CA-CC ativos para MEA, destacam-se os retificadores de dois níveis [12], de três níveis com Ponto Neutro Grampeado (do inglês, NPC - *Neutral Point Clamped*) [13] e Vienna [14]. O retificador de dois níveis pode ser usado como conversor de potência bidirecional e apresenta controle simples por não possuir conexão de ponto neutro [5]. Contudo, uma ressonância pode ocorrer entre o filtro de entrada e o sistema de distribuição, que por sua vez pode ser evitada através da eliminação ativa de amortecimento [5]. O retificador de três níveis apresenta um maior número de chaves semicondutoras que o conversor anterior e necessita de um controle mais complexo devido à presença do ponto neutro no lado CC. Como vantagens, há a possibilidade de fornecimento de três níveis de tensão entre fases, a redução do filtro para Interferências Eletromagnéticas (do inglês, EMI - *Electromagnetic Interference*) e a capacidade de operação com fluxo bidirecional de potência [7]. Por último, o retificador Vienna é um conversor de três níveis com NPC e com potência unidirecional, o que limita a sua aplicação. Todavia, apresenta menos chaves semicondutoras que o retificador de três níveis com NPC tradicional, reduzindo assim o número de *gate drivers*, fontes de potência, circuitos de proteção e dispositivos para dissipação de calor [5].

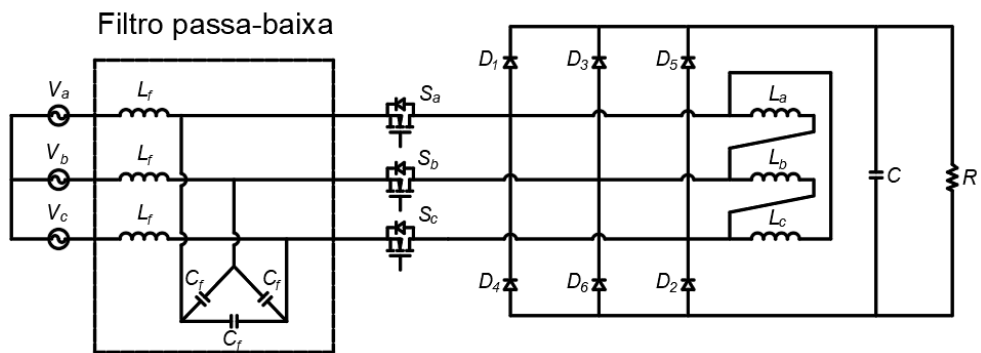
Os conversores que realizam PFC podem operar tanto em Modo de Condução Contínuo (do inglês, CCM - *Continuous Conduction Mode*) como em Modo de Condução Descontínuo (do inglês, DCM - *Discontinuous Conduction Mode*), estando esses modos de operação relacionados à existência ou não de corrente circulando em um determinado componente do conversor durante uma determinada etapa de operação. O CCM torna necessário o uso de uma malha de controle para a corrente de entrada do circuito, aumentando assim a complexidade e o número de sensores do sistema. Já o PFC com DCM é obtido naturalmente sem o uso de sensores e malhas de controle para a corrente de entrada, sendo necessário então apenas o controle para regulação da tensão de saída [15] - [18]. Desse modo, há uma redução em termos de custos e complexidade do sistema. Em [11], [19] e [20] são apresentados conversores CA-CC trifásicos baseados nas topologias Boost, Buck-Boost e Cuk operando em DCM para PFC em MEA, respectivamente, sendo esses conversores apresentados nas figuras 2, 3 e 4. Todas essas topologias alcançaram um fator de potência próximo do unitário com baixa THD e bom rendimento utilizando um sistema de controle simplificado, sendo esse proporcionado pela operação em DCM dos conversores.

Figura 2 - Conversor CA-CC trifásico baseado na topologia Boost proposto para MEA em [11].



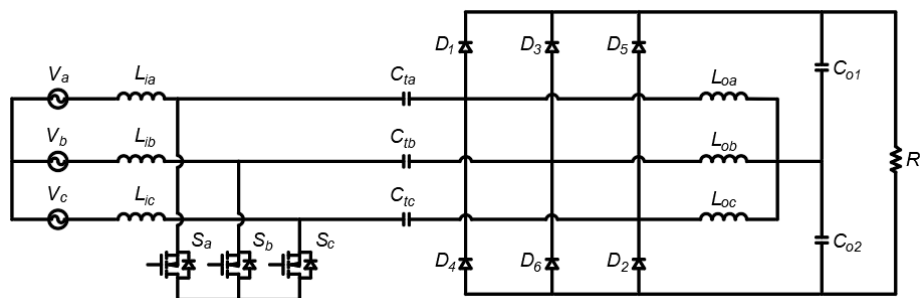
Fonte: Adaptado de [11].

Figura 3 - Conversor CA-CC trifásico baseado na topologia Buck-Boost proposto para MEA em [19].



Fonte: Adaptado de [19].

Figura 4 - Conversor CA-CC trifásico baseado na topologia Cuk proposto para MEA em [20].



Fonte: Adaptado de [20].

A Tabela 1 apresenta alguns conversores CA-CC que já foram apresentados para MEA na literatura. As características dos conversores presentes na referida tabela são fator de potência (FP), rendimento, distorção harmônica total de corrente (DHT_I), complexidade de controle (considerou-se de alta complexidade estratégias que empregam mais de uma malha de controle de tensão com apenas um controlador Proporcional Integral e de baixa complexidade aquelas que se utilizam apenas dessa estratégia citada), necessidade de sensoriamento da corrente de entrada, presença de conexão de ponto neutro e potência de saída (P_o). Algumas características não foram mencionadas em valores exatos pelos autores.

Tabela 1 – Estado da arte dos conversores CA-CC para MEA e suas características.

Topologia CA-CC	FP	Rendimento	DHT_I	Complexidade de Controle	Necessidade de Sensoriamento da Corrente de Entrada	Presença de Conexão de Ponto Neutro	P_o (kW)
Retificador Trifásico de 6 pulsos [5], [7]	Baixo	-*	Alta	Não possui controle	Não possui sensoriamento	Não	-*
TRU [5], [7]	Razoável	-*	Razoável	Não possui controle	Não possui sensoriamento	Não	-*
ATRU [5], [7]	Razoável	-*	Razoável	Não possui controle	Não possui sensoriamento	Não	-*
Retificador Trifásico de 2 níveis [21]	Alto	95 %	-*	Alta	Sim	Não	5
Retificador Trifásico de 3 níveis com NPC [13], [21]	Alto	97 %	-*	Alta	Sim	Sim	5
Vienna [14], [22]	Alto	-*	3 %	Alta	Não	Sim	1,5
Retificador Boost Trifásico Entrelaçado [11]	Alto	97,5 %	8,53 %	Baixa	Não	Não	2
Retificador Buck-Boost Trifásico [19]	Alto	95,1 %	1,23 %	Baixa	Não	Não	0,5
Retificador Cuk Trifásico [20]	Alto	94 %	3,91 %	Baixa	Não	Sim	2

*- Não mencionado pelos autores

Fonte: Dados de própria autoria.

Outra topologia que tem ganhado bastante destaque nos últimos anos na literatura científica relacionada à correção do fator de potência é o conversor *Single Ended Primary Inductance Converter* (SEPIC). Essa topologia, especificamente, apresenta como uma vantagem sobre os conversores derivados da topologia Boost a possibilidade de operação como elevador ou abaixador de tensão (conversores Boost operam apenas como elevadores de tensão). Além disso, o SEPIC apresenta uma área de operação DCM em seu gráfico de característica externa que é maior que a área apresentada pelo conversor Boost, sendo esse gráfico dado pelo ganho estático do conversor em função da sua corrente média de saída parametrizada [23], [24]. O ganho estático é a razão numérica entre a tensão de saída (CC) e a tensão de entrada (CC ou valor de pico CA) de um conversor. Já a corrente média de saída parametrizada é obtida a partir do valor médio da corrente de carga e depende da topologia do conversor. Portanto, para o SEPIC, uma simples malha de controle de tensão utilizando um único sensor pode ser usada para uma grande gama de aplicações em termos de tensões de entrada, tensões de saída e potências de carga para diferentes configurações de sistemas de distribuição em MEA. Como vantagem adicional, o retificador SEPIC operando em DCM não possui a componente de 3^a harmônica em sua corrente de entrada, o que elimina a necessidade de filtros adicionais (que por sua vez são necessários para os retificadores Buck, Boost e Buck-Boost operando em DCM) [18]. A configuração bridgeless (ou sem diodos de retificação) é um outro arranjo que pode ser aplicado ao conversor SEPIC, sendo que essa composição permite que menos diodos da ponte retificadora de entrada conduzam durante a operação do conversor. Isso reduz as perdas de condução e conseqüentemente aumenta o rendimento do sistema.

Nesse contexto, é apresentada no item a seguir a proposta de pesquisa que será abordada na presente dissertação.

1.2 Pesquisa Proposta

Dadas as constantes e crescentes pesquisas relacionadas à busca e ao estabelecimento de topologias e estratégias de PFC eficientes para conversão CA-CC em sistemas elétricos de aeronaves, a presente dissertação tem o objetivo de fornecer o projeto, a implementação e a análise de desempenho de um conversor SEPIC bridgeless monofásico operando em DCM realizando a correção do fator de potência através de um controle simplificado no contexto de sistemas de distribuição em corrente contínua para MEA. Desse modo, almeja-se fornecer uma

alternativa topológica retificadora que gere alto fator de potência, baixa THD e bom rendimento através de uma estratégia de controle simples e que possa ser aplicada em sistemas elétricos de aeronaves de diferentes características, sendo que topologias SEPIC bridgeless ainda não foram apresentadas para uso em MEA na literatura.

Para implementação da referida topologia, será primeiramente apresentado a seguir o estado da arte dos conversores CA-CC SEPIC sem diodos de retificação, sendo que os mesmos foram apresentados pela literatura científica para uso em aplicações específicas.

1.3 Estado da Arte: Topologias do Conversor CA-CC SEPIC sem Diodos de Retificação

Os retificadores SEPIC bridgeless apresentados pela literatura científica são mostrados na Figura 5 (a) à (f).

O acionamento das chaves da Topologia 1 é simplificado devido os terminais “source” dos MOSFETs estarem conectados ao mesmo nó. Desse modo, não é necessário o uso de um circuito *gate driver* isolado [25]. Como desvantagem, a operação desse conversor gera um estresse de corrente nas chaves que é maior que o verificado no SEPIC tradicional [26].

A Topologia 2 apresenta como vantagens a presença de um único MOSFET e a redução da emissão de EMI, sendo essa última característica possibilitada pela conexão, por meio dos diodos D1 e D2, entre os referenciais de tensão de entrada e saída durante todas as etapas de operação do conversor [27]. No entanto, o número de diodos é o mesmo do SEPIC tradicional.

Assim como na Topologia 2, a emissão de EMI da Topologia 3 é também reduzida e os MOSFETs podem ser acionados pelo mesmo sinal de controle. Como desvantagens, a Topologia 3 possui um indutor a mais em relação ao SEPIC tradicional e diodos adicionais devem ser colocados em série com os MOSFETs, aumentando assim o tamanho, o custo e as perdas de condução da estrutura [26], [28].

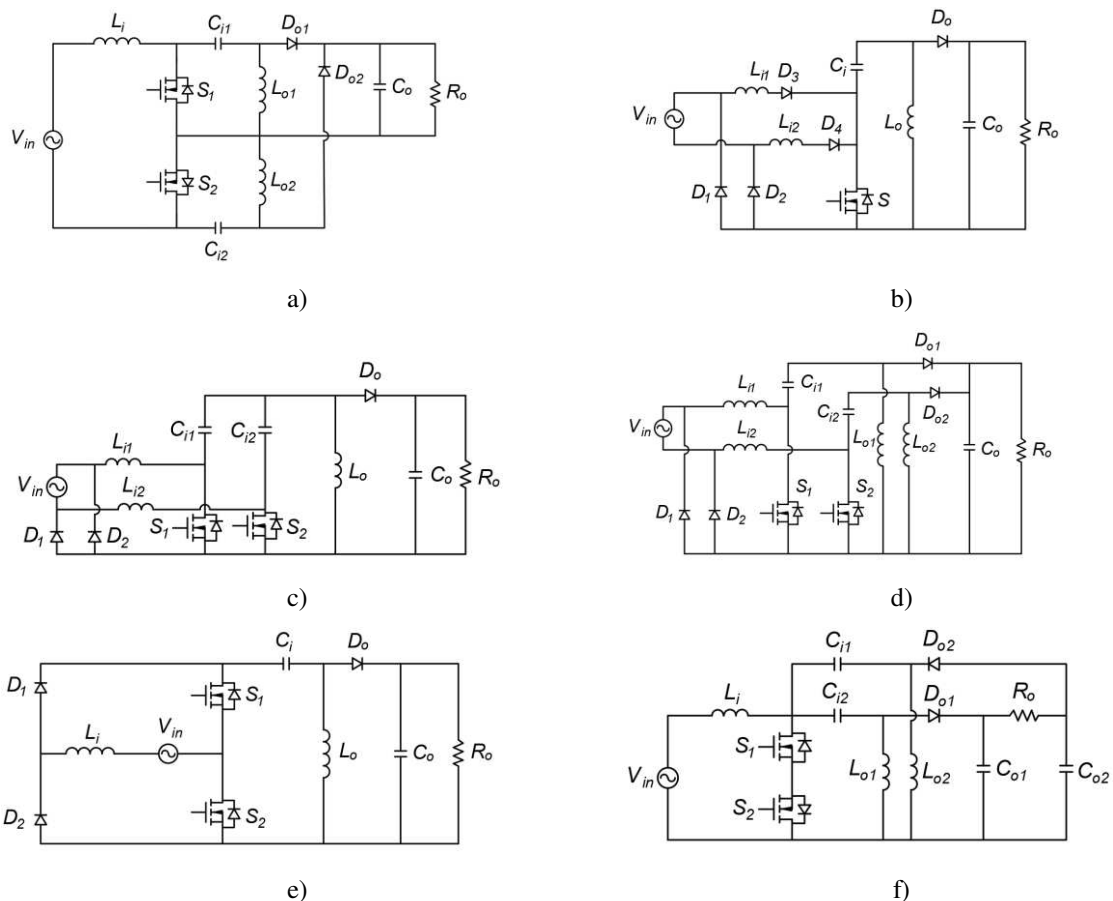
A Topologia 4 elimina uma malha de acoplamento capacitivo que está presente nos conversores bridgeless anteriores através do uso de um diodo e de um indutor de saída adicionais, o que reduz perdas de circulação indesejadas. Além disso, a emissão de EMI é

também reduzida [26]. Em contrapartida, o uso dos componentes citados aumenta o tamanho e o custo do conversor.

O número de componentes passivos e ativos da Topologia 5, ao contrário dos outros conversores, é o mesmo do SEPIC tradicional, o que faz com que custo e tamanho do sistema sejam melhorados [29]. Porém, a emissão de EMI é elevada [26].

Os MOSFETs da Topologia 6 podem ser acionados pelo mesmo sinal de controle e esses componentes estão sujeitos a um menor estresse de tensão se comparado ao SEPIC tradicional. Outra vantagem é a reduzida EMI. Por outro lado, o estresse de corrente nas referidas chaves é parecido com o verificado no SEPIC tradicional e um circuito *gate driver* isolado é necessário. Além disso, os terminais de carga ficam conectados a dois capacitores de saída, o que dobra a ondulação de tensão na carga e aumenta o tamanho dos capacitores necessários para reduzir essa característica. Outra desvantagem é a perda da função de abaixador de tensão quando o conversor opera de forma não isolada [26].

Figura 5 – Estado da arte dos conversores CA-CC SEPIC bridgeless: a) Topologia 1 [25]; b) Topologia 2 [27]; c) Topologia 3 [28]; d) Topologia 4 [26]; e) Topologia 5 [29]; f) Topologia 6 [30].



Fonte: Adaptado de [25] - [30].

A Tabela 2 mostra os resultados experimentais e outras características dos conversores SEPIC bridgeless analisados, sendo essas características apresentadas pelas respectivas referências bibliográficas de cada topologia. Os dados faltantes nessa tabela não foram apresentados pela respectiva referência bibliográfica. Além disso, a Topologia 4 foi implementada em CCM em [26], sendo as demais implementadas em DCM.

Tabela 2 – Resultados experimentais e outras características dos retificadores SEPIC bridgeless apresentados pela literatura científica.

Topologia	FP aproximado	DHT ₁	Rendimento aproximado	V _{in}	V _o	P _o	Frequência de chaveamento
1 [25]	0,98	-	90%	115 V _{RMS} - 50 Hz	50 V _{DC}	100 W	50 kHz
2 [27]	Quase unitário	4,9%	-	160 V _{pp} - 50 Hz	48 V _{DC}	160 W	50 kHz
3 [28]	Quase unitário	1,6%	92,8%	100 V _{RMS} - 50 Hz	48 V _{DC}	65 W	50 kHz
4 [26]	0,997	-	93%	85 V _{RMS} - 60 Hz	60 V _{DC}	100 W	65 kHz
5 [29]	Quase unitário	-	96%	180 V _{RMS} - 50 Hz	150 V _{DC}	150 W	100 kHz
6 [30]	Quase unitário	2,5%	91,8%	30 V _{RMS} - 50 Hz	200 V _{DC}	60 W	50 kHz

Fonte: Dados de própria autoria.

A partir do levantamento dos resultados e das características associadas ao estado da arte dos conversores CA-CC SEPIC bridgeless, foi feita em [31] uma comparação preliminar entre esses conversores através de resultados computacionais obtidos com o *software* PSIM® considerando as características de MEA, sendo essa referência resultado da pesquisa feita durante a realização da presente dissertação.

O resumo das especificações de projeto utilizadas em simulação, dos resultados da comparação e das características dos conversores será apresentado a seguir, porém a análise mais completa em termos de simulação computacional (que será usada posteriormente como etapa anterior à implementação prática) será apresentada no capítulo dedicado a esse fim.

A análise em [31] foi feita utilizando-se do maior número de parâmetros idênticos possíveis para todas as topologias com o intuito de se realizar uma comparação justa. A Tabela 3 apresenta os parâmetros de projeto utilizados para os conversores da Figura 5 na análise citada

e a Tabela 4 mostra os resultados alcançados em simulação, bem como outras características dos conversores.

Tabela 3 – Especificações de projeto utilizadas na comparação das topologias SEPIC bridgeless feita em [31].

Parâmetro	Símbolo	Valor
Tensão eficaz de entrada nominal	V_{in}	115 V
Frequência da tensão de entrada	f_i	400 Hz
Frequência de chaveamento	f_s	50 kHz
Potência de saída nominal	P_o	650 W
Tensão média de saída nominal	V_o	270 V
<i>Ripple</i> da tensão de saída nominal	ΔV_o	1,0 %

Fonte: Dados de própria autoria.

Tabela 4 – Resultados de simulação obtidos na comparação das topologias SEPIC bridgeless feita em [31] e outras características.

Topologia	FP	THDi	Rendimento	Indutores	Capacitores	Diodos	Chaves de Potência
1	0,9985	3,529%	90,57%	3	3	2	2
2	0,9977	4,452%	90,47%	3	2	5	1
3	0,9982	4,552%	89,76%	3	3	5	2
4	0,9980	4,025%	90,60%	4	3	4	2
5	0,9977	4,313%	89,43%	2	2	3	2
6	0,9946	6,906%	71,85%	3	4	2	2

Fonte: Dados de própria autoria.

A partir da observação da Tabela 4, nota-se que a Topologia 1, apresentada na Figura 5 (a) e em comparação aos demais conversores, apresenta o maior fator de potência, a menor distorção harmônica total de corrente e um bom rendimento usando um número de componentes relativamente pequeno.

Dado o exposto em relação aos bons resultados preliminares obtidos em simulação, a Topologia 1 mostrada na Figura 5 (a) será analisada nos próximos capítulos com o objetivo de implementá-la experimentalmente considerando-se os parâmetros de MEA.

1.4 Estrutura da Dissertação

A presente dissertação será dividida em 5 capítulos, incluindo este primeiro que apresentou uma breve introdução ao tema proposto, o estado da arte dos conversores pertinentes à pesquisa e a topologia selecionada para implementação na aplicação proposta.

No Capítulo II serão apresentados o princípio de funcionamento e o dimensionamento do conversor selecionado para implementação no Capítulo I, sendo mostradas as suas características qualitativas através de um paralelo feito entre a referida topologia e o conversor SEPIC clássico, bem como suas características quantitativas por meio da apresentação das equações para determinação dos valores dos componentes. A análise qualitativa possibilitará a avaliação da operação em DCM da topologia SEPIC em termos de possíveis vantagens para a aplicação desejada.

No Capítulo III serão mostrados o projeto e a especificação dos circuitos de potência e de controle do conversor analisado.

O Capítulo IV contempla os resultados de simulação e experimentais obtidos para o conversor considerando uma potência de carga de 500 W. Os resultados experimentais serão comparados com aqueles alcançados com o protótipo da versão monofásica do conversor Cuk recentemente apresentado em [20] para MEA, sendo que isso será realizado com o objetivo de evidenciar as vantagens do retificador SEPIC bridgeless em conversão monofásica para futuras aplicações em aeronaves. Uma comparação final entre o conversor proposto e o estado da arte de outros retificadores para MEA será também apresentada.

O Capítulo V finaliza o trabalho expondo as conclusões e propostas para trabalhos futuros.

Devido o rendimento dos conversores ser uma importante questão para a aplicação analisada, o cálculo das perdas e a análise de rendimento do conversor em estudo, em simulação e teóricos, são apresentados após as referências bibliográficas.

1.5 Publicações e Projetos de Pesquisa Associados à Pesquisa Proposta

A seguir são apresentadas as publicações realizadas durante a produção da presente dissertação de mestrado e que estão associadas à pesquisa, dentre as quais se incluem as

publicações relacionadas diretamente à implementação proposta e as publicações com temática correlata.

Artigo publicado em conferência internacional:

Thiago G. Neves, Luiz C. G. de Freitas, Antônio O. C. Neto, Vítor F. Barbosa, Gustavo B. de Lima, João Batista Vieira Júnior, “Analysis and Comparison of Bridgeless SEPIC Topologies operating in Discontinuous Conduction Mode for Power Factor Correction in Aircraft Power Systems”, *14th IEEE International Conference on Industry Applications (INDUSCON)*, São Paulo, 2021, pp. 226-233.

Artigo pré-selecionado para publicação em periódico, Capes - Qualis A1

Periódico IEEE Transactions on Industry Applications.

Outros artigos publicados durante a realização da pesquisa:

Ana L. Soares, Thiago G. Neves, Antônio O. C. Neto, Vítor F. Barbosa, Gustavo B. de Lima, Luiz C. G. de Freitas, Ivan N. Santos, João B. V., “Evaluation of the Harmonic Current Injection Method for Sharing of Responsibilities for Voltage Harmonic Distortions at the Point of Common Coupling Deploying the Concept of Hybrid Rectifiers”, *14th IEEE International Conference on Industry Applications (INDUSCON)*, São Paulo, 2021, pp. 9-14.

Thiago G. Neves, Ana L. Soares, Antônio O. C. Neto, Vítor F. Barbosa, Gustavo B. de Lima, Luiz C. G. de Freitas, Ivan N. Santos, João B. V. Júnior, “Determinação do Compartilhamento de Responsabilidade Harmônica de Tensão usando o Método da Injeção de Corrente Harmônica e o Conversor SEPIC”, *XIV Conferência Brasileira sobre Qualidade da Energia Elétrica (CBQEE)*, 2021.

CAPÍTULO II

Princípio de Funcionamento e Dimensionamento do Conversor Selecionado

2.1 Considerações Iniciais

A seguir serão primeiramente apresentados os circuitos equivalentes e o equacionamento referentes às etapas de operação do conversor SEPIC bridgeless selecionado para análise, bem como as suas principais formas de onda e demais características importantes em sua análise qualitativa. Isso será feito através da análise do conversor SEPIC clássico devido o mesmo possuir etapas de funcionamento que são iguais às aquelas apresentadas pela topologia SEPIC bridgeless da Figura 5 (a) selecionada para implementação.

Essa análise qualitativa possibilitará a obtenção do gráfico de ganho estático em função da corrente média de saída parametrizada do conversor SEPIC bridgeless, sendo esse um gráfico importante para a avaliação da viabilidade de aplicação do conversor SEPIC em DCM para MEA.

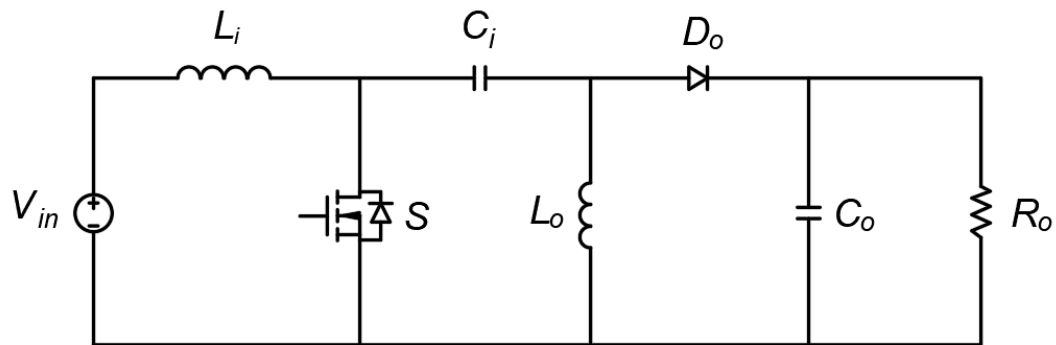
Posteriormente, será fornecida a análise quantitativa do conversor através da apresentação das equações necessárias ao dimensionamento de seus componentes e à obtenção de suas perdas.

2.2 Análise Qualitativa

2.2.1 Etapas de Operação, Principais Formas de Onda e Determinação da Característica de Saída

O conversor SEPIC clássico possui etapas de funcionamento que estão bem documentadas por diversas referências bibliográficas estabelecidas em Eletrônica de Potência [32], [33], sendo que o mesmo foi proposto originalmente em [34] para conversão CC-CC [32]. Dessa forma, as equações e os circuitos equivalentes das suas etapas de operação serão brevemente apresentadas a seguir. O diagrama esquemático básico do circuito referente ao SEPIC é mostrado na Figura 6.

Figura 6 – Circuito básico do conversor SEPIC.



Fonte: Adaptado de [33].

Quanto aos modos de operação, um conversor pode operar tanto em CCM como em DCM, sendo que essas características dizem respeito à anulação (DCM) ou à não anulação (CCM) da corrente de um componente específico em um determinado período durante a operação da topologia em análise. Para o conversor SEPIC e considerando a Figura 6, o componente que pode ser observado para avaliação da continuidade de corrente é o diodo de saída D_o .

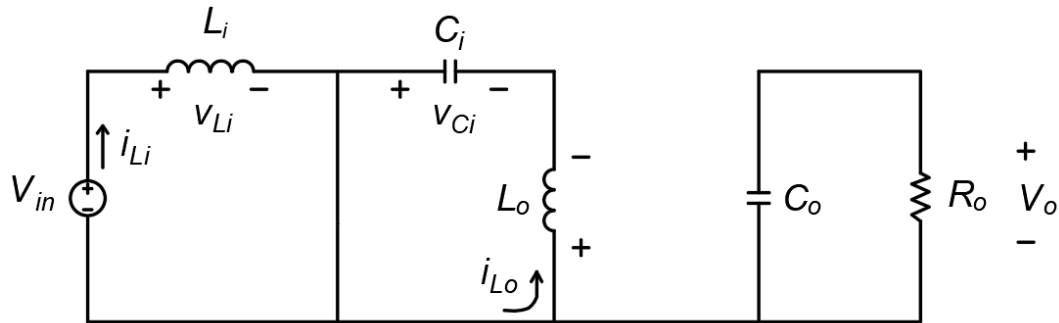
Para a análise das etapas de operação, as seguintes condições serão adotadas:

- 1 - Os indutores L_i e L_o possuem indutâncias grandes o suficiente para que as correntes que fluem pelos mesmos sejam constantes.
- 2 - Os capacitores C_i e C_o possuem capacitâncias grandes o suficiente para que as tensões sobre os mesmos sejam constantes.
- 3 - O circuito opera em regime permanente (formas de onda de tensão e corrente são periódicas).
- 4 - Para uma razão cíclica D e um período de chaveamento T_s , o MOSFET S permanece fechado por um período DT_s e aberto por um período $(1 - D)T_s$.
- 5 - O MOSFET S e o diodo D_o são considerados ideais.

Na primeira etapa de operação, o MOSFET S está conduzindo e o diodo D_o está bloqueado, gerando assim o circuito equivalente apresentado na Figura 7.

O indutor L_i armazena a energia entregue pela fonte V_{in} e o indutor L_o armazena a energia proveniente do capacitor C_i . A corrente crescente e linear do indutor L_i é dada pela Equação (1).

Figura 7 – Circuito equivalente da primeira etapa de operação do conversor SEPIC.



Fonte: Adaptado de [33].

$$i_{Li}(t) = \frac{V_{in}}{L_i} t \quad (1)$$

Aplicando-se a Lei de Kirchhoff das tensões na malha contendo V_{in} , L_i , C_i e L_o , considerando-se o circuito da Figura 4 e sabendo-se que a tensão média sobre os indutores é igual a 0 quando a sua corrente é periódica, tem-se que:

$$V_{in} = V_{Ci} \quad (2)$$

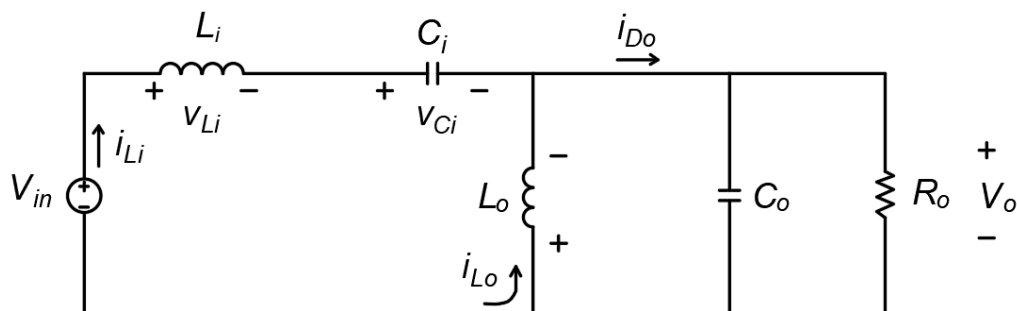
A corrente crescente e linear que flui pelo indutor L_o pode então ser dada por:

$$i_{Lo}(t) = \frac{V_{in}}{L_o} t \quad (3)$$

Na segunda etapa, o MOSFET S agora é comandado a bloquear e o diodo D_o passa a conduzir, conforme mostrado na Figura 8.

A energia armazenada em L_i durante a primeira etapa é agora transferida para os capacitores C_i e C_o , bem como a energia armazenada em L_o previamente é transferida para o capacitor C_o .

Figura 8 – Circuito equivalente da segunda etapa de operação do conversor SEPIC.



Fonte: Adaptado de [33].

Aplicando-se a Lei de Kirchhoff das tensões na malha contendo V_{in} , L_i , C_i e a tensão de carga V_o , considerando-se o circuito da Figura 8 e sabendo-se que a tensão sobre o capacitor C_i permanece constante em V_{in} , determina-se a Equação (4).

$$V_{L_i} = V_{L_o} = -V_o \quad (4)$$

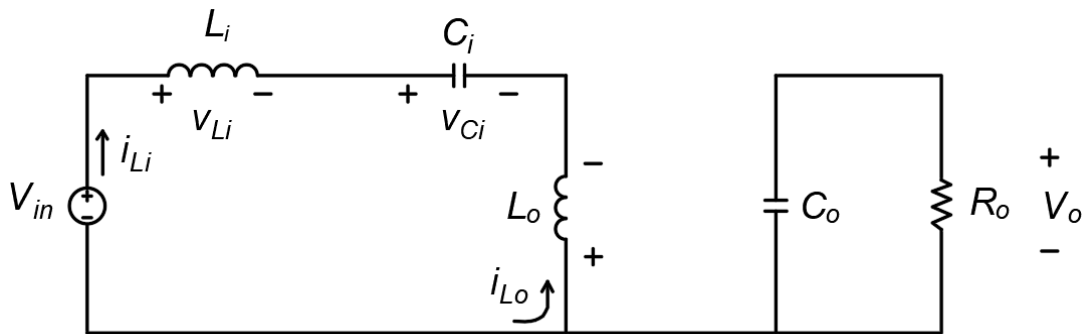
As correntes decrescentes e lineares que fluem pelos indutores L_i e L_o serão então dadas pelas equações (5) e (6), respectivamente.

$$I_{L_i}(t) = -\frac{V_o}{L_i}t \quad (5)$$

$$i_{L_o}(t) = -\frac{V_o}{L_o}t \quad (6)$$

Na terceira e última etapa de operação, ocorre a abertura do diodo D_o enquanto o MOSFET S permanece bloqueado, sendo essa configuração a que caracteriza o DCM para o SEPIC. O circuito equivalente para essa etapa é apresentado na Figura 9.

Figura 9 – Circuito equivalente da terceira etapa de operação do conversor SEPIC.



Fonte: Adaptado de [33].

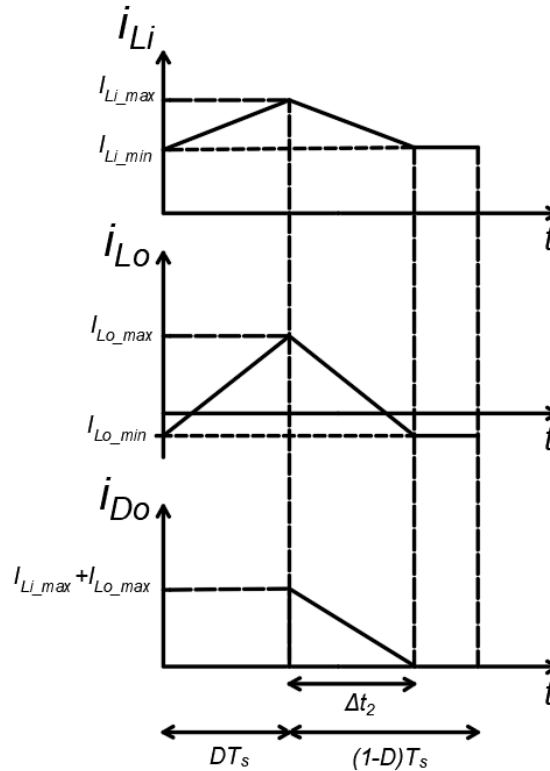
A abertura do diodo D_o ocorre quando as correntes dos indutores L_i e L_o , representadas pelas equações (5) e (6) para a segunda etapa, se igualam em módulo. Isso faz com que a sua soma resulte em 0 (devido ao sentido das mesmas), o que bloqueia o diodo D_o até o início do próximo ciclo de chaveamento do MOSFET S.

A Figura 10 mostra as formas de onda necessárias à obtenção do gráfico que relaciona o ganho estático à corrente média de saída parametrizada do conversor SEPIC.

A partir da Figura 10, determina-se a Equação (7) para a corrente média do diodo D_o , que por sua vez é a mesma equação para a corrente média de saída. A Equação (8) mostra a

substituição, na Equação (7), da corrente instantânea do diodo D_o pela soma das correntes instantâneas dos indutores L_i e L_o .

Figura 10 – Principais formas de onda do conversor SEPIC.



Fonte: Adaptado de [33].

$$I_{D_o_med} = \frac{1}{T_S} \int_{DT_S}^{DT_S + \Delta t_2} i_{D_o}(t) dt \quad (7)$$

$$I_{D_o_med} = \frac{1}{T_S} \int_{DT_S}^{DT_S + \Delta t_2} [i_{L_i}(t) + i_{L_o}(t)] dt \quad (8)$$

Para que se resolva a Equação (8), é necessário encontrar a equação do intervalo Δt_2 , que corresponde à duração da segunda etapa de operação do conversor SEPIC. A equação para o referido intervalo pode ser encontrada através da relação do balanço de energia do conversor que, por sua vez, considera os componentes do conversor SEPIC como ideais. A partir das considerações citadas e sabendo-se que toda a energia armazenada na primeira etapa de operação é transferida à saída durante a segunda etapa, encontra-se as equações mostradas de (9) a (12).

$$E_i = E_o \quad (9)$$

$$P_i D T_S = P_o \Delta t_2 \quad (10)$$

$$V_{in}(I_{L_i_med} + I_{L_o_med}) D T_S = V_o(I_{L_i_med} + I_{L_o_med}) \Delta t_2 \quad (11)$$

$$\Delta t_2 = \frac{V_{in}}{V_o} D T_S \quad (12)$$

Substituindo-se a equação (12) na equação (8) e realizando-se as alterações necessárias [32], encontra-se a Equação (13).

$$I_{D_o_med} = \frac{I}{T_S} \left\{ \int_0^{\frac{V_{in} D T_S}{V_o}} \left[I_{L_i_max} + I_{L_o_max} + \left(\frac{-I_{L_i_max} - I_{L_o_max}}{\frac{V_{in}}{V_o} D T_S} \right) t \right] dt \right\} \quad (13)$$

Realizando-se as operações necessárias na Equação (13) e a substituição das equações referentes às variáveis presentes na mesma [32], determina-se a Equação final (14) para a corrente média do diodo D_o , em que a frequência de chaveamento f_s é o inverso do período de chaveamento T_s .

$$I_{D_o_med} = \frac{I (L_i + L_o) D^2 V_{in}^2}{2 V_o f_s L_i L_o} \quad (14)$$

Como visto anteriormente na análise das etapas de operação, sabe-se que os indutores L_i e L_o ficam submetidos à mesma tensão durante todo o funcionamento do conversor SEPIC. Dessa forma, a indutância equivalente do conversor pode ser expressa pela Equação (15).

$$L_{eq} = \frac{L_i L_o}{L_i + L_o} \quad (15)$$

Substituindo-se a Equação (15) na Equação (14), obtém-se uma outra forma para a equação final da corrente média do diodo D_o na Equação (16). Como já mencionado, essa é também a equação da corrente média de saída.

$$I_{D_o_med} = I_o = \frac{I D^2 V_{in}^2}{2 V_o f_s L_{eq}} = \frac{V_o}{R_o} \quad (16)$$

O ganho estático de um conversor é dado pela razão entre as tensões de entrada e saída, como mostrado na Equação (17).

$$G = \frac{V_o}{V_{in}} \quad (17)$$

Substituindo-se a Equação (17) na Equação (16) e realizando-se os ajustes necessários, é determinada a Equação (18) de ganho estático do conversor SEPIC para DCM em função da razão cíclica e da carga.

$$G_{DCM} = D \sqrt{\frac{R_o}{2L_{eq}f_S}} \quad (18)$$

De forma análoga, o ganho estático do conversor SEPIC em DCM também pode ser determinado pela Equação (19), em que \bar{I}_o é a corrente média de saída parametrizada, expressa na Equação (20).

$$G_{DCM} = \frac{D^2}{\bar{I}_o} \quad (19)$$

$$\bar{I}_o = \frac{2L_{eq}f_S I_o}{V_{in}} \quad (20)$$

Para se determinar o limite de operação do conversor SEPIC em DCM, pode-se determinar a equação da corrente média de saída parametrizada crítica. Para isso, é necessário se determinar a equação do ganho estático do conversor SEPIC em CCM, sendo que isso é obtido ao se considerar apenas a primeira e segunda etapas de operação apresentadas anteriormente.

Considerando-se a equação do balanço de energia dada pela Equação (11) com a substituição do intervalo Δt_2 por $(1 - D)T_S$, tem-se que a equação de ganho estático do conversor SEPIC em CCM é dada por:

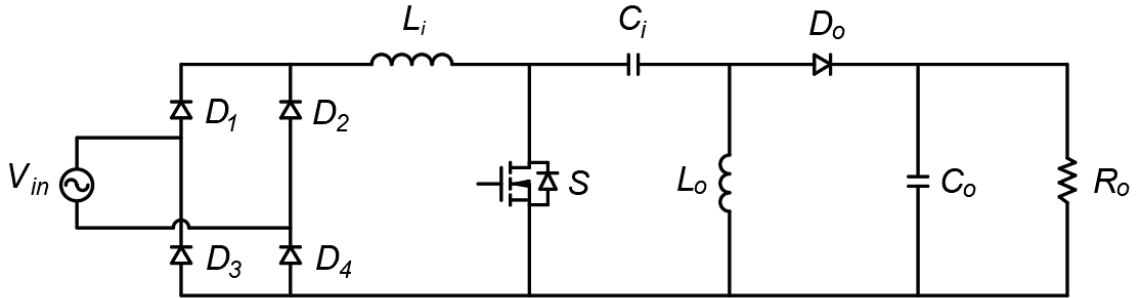
$$G_{CCM} = \frac{D}{1 - D} \quad (21)$$

Igualando-se as equações (21) e (19) e após as operações necessárias, encontra-se a equação da corrente média de saída parametrizada crítica dada pela Equação (22).

$$\bar{I}_{ocr} = \frac{G}{(G + 1)^2} \quad (22)$$

Substituindo-se a tensão CC de entrada da Figura 6 por uma tensão alternada V_{in} com valor de pico V_p em série com uma ponte retificadora monofásica, tem-se o conversor CA-CC SEPIC mostrado na Figura 11.

Figura 11 – Conversor CA-CC SEPIC.



Fonte: Adaptado de [32].

A tensão de entrada V_{in} do conversor CC-CC SEPIC clássico é agora dada pela Equação (23), considerando-se o conversor CA-CC SEPIC, sendo a mesma dada por uma tensão senoidal retificada (quando considerada após a ponte retificadora). Já o ganho estático da Equação (17) passa a ser expresso como mostra a Equação (24).

$$V_{in} = V_P \sin(\theta) \quad (23)$$

$$G = \frac{V_o}{V_P} \quad (24)$$

Substituindo-se a Equação (23) na Equação (16), obtém-se a Equação (25) da corrente instantânea de saída do retificador SEPIC. A equação final da corrente média de saída do retificador SEPIC pode ser encontrada determinando-se o valor médio da corrente na Equação (25), para um período da tensão retificada de entrada, como mostra a Equação (26). Gera-se então a Equação (27).

$$I_o(\theta) = \frac{1}{2} \frac{D^2 [V_P \sin(\theta)]^2}{V_{afS} L_{eq}} \quad (25)$$

$$I_o = \frac{1}{\pi} \int_0^\pi \left\{ \frac{1}{2} \frac{D^2 [V_P \sin(\theta)]^2}{V_{afS} L_{eq}} \right\} d\theta \quad (26)$$

$$I_o = \frac{1}{4} \frac{D^2 V_P^2}{V_{afS} L_{eq}} \quad (27)$$

A partir da Equação (27) e de forma análoga ao que foi realizado para o conversor CC-CC SEPIC clássico, encontra-se a equação da corrente média de saída parametrizada do retificador SEPIC, Equação (28).

$$\bar{I}_o = \frac{4L_{eq}f_s I_o}{V_p} \quad (28)$$

Substituindo-se a Equação (28) na Equação (19) e considerando-se a Equação (22) da corrente média de saída parametrizada crítica, determina-se o gráfico do ganho estático do retificador SEPIC em função da sua corrente média de saída parametrizada para diferentes valores de razão cíclica, conforme mostra a Figura 12. Esse gráfico também é denominado característica de saída, sendo a corrente média de saída parametrizada e a corrente média de saída parametrizada crítica representadas por I_{op} e I_{op_cr} , respectivamente.

A partir da observação da Figura 12, nota-se que o retificador SEPIC possui uma ampla faixa de operação em DCM. A variação máxima da corrente média de saída parametrizada (ou da corrente de carga) ocorre quando o ganho estático é unitário e essa corrente apresenta valor máximo quando a razão cíclica é de 50%. Desse modo, a simplicidade em sensoriamento e controle proporcionada por esse modo de operação, quando associado ao retificador SEPIC, torna-se atrativa para futuras aplicações em MEA. Uma grande faixa em termos de ganhos estáticos (o que se traduz em variedade de tensões de entrada e saída) e magnitudes de carga para conversão CA-CC utilizando o SEPIC pode ser estudada futuramente considerando-se diferentes arquiteturas de sistemas de distribuição em MEA. Em virtude dessas e de outras vantagens apresentadas pelo conversor SEPIC, citadas ao longo deste documento, essa topologia mostra-se interessante para a aplicação proposta.

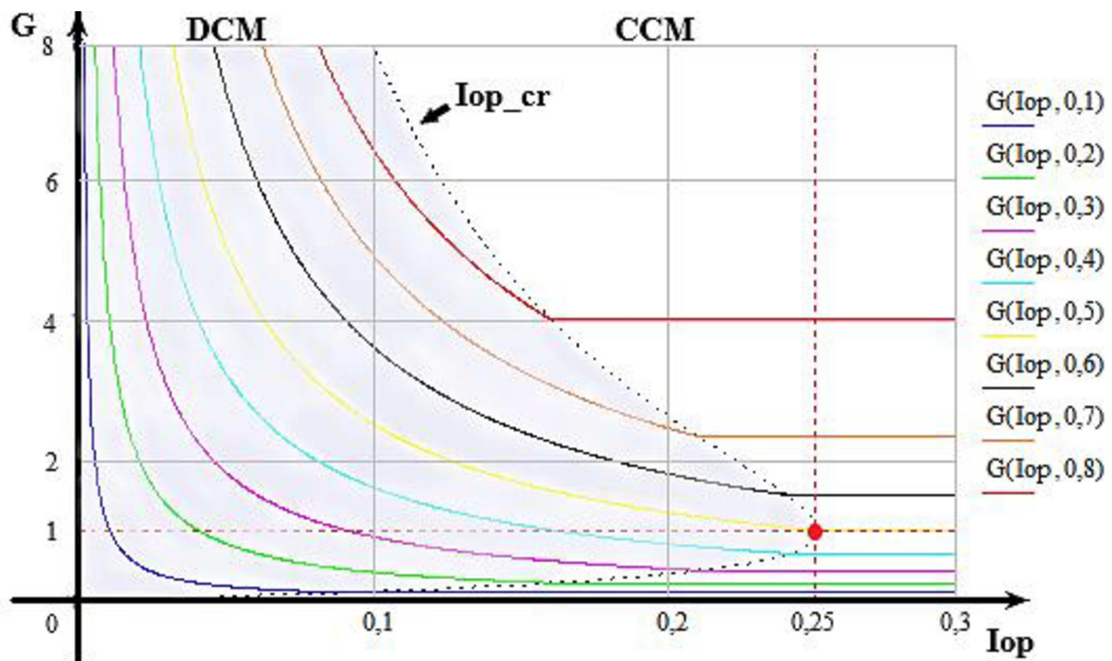
2.3 Análise Quantitativa

Neste item será realizado o dimensionamento dos componentes do conversor CA-CC SEPIC bridgeless selecionado no capítulo anterior levando-se em consideração as características de MEA.

Para esse dimensionamento, o circuito da Figura 13 será considerado e a Tabela 5 contém as especificações de projeto. Essas especificações foram escolhidas considerando-se as características de sistemas elétricos de MEA [1], [5], [8], [9], [35] - [38]. O filtro EMI presente

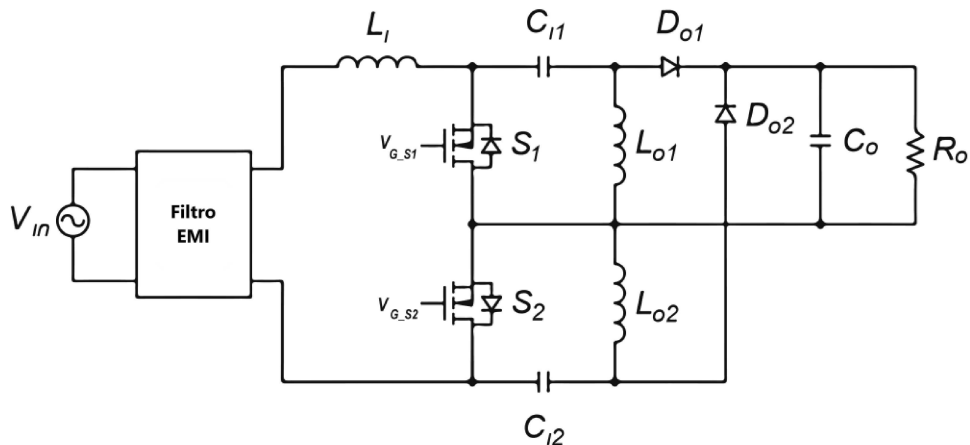
no circuito da Figura 13 foi adicionado devido o uso do mesmo reduzir o valor da indutância de entrada do conversor original e devido esse filtro estar sempre presente em conversores propostos para MEA, porém seu uso não é mandatório para a presente análise. Esse filtro, que possuirá dois indutores na presente análise, também incluirá um capacitor. Porém o valor usado para esse último será muito pequeno e não influenciará o projeto e o modelo do conversor, como será visto nos capítulos subsequentes.

Figura 12 – Característica de saída do conversor CA-CC SEPIC.



Fonte: Adaptado de [32].

Figura 13 – Topologia SEPIC bridgeless proposta para MEA.



Fonte: Adaptado de [25].

Tabela 5 – Especificações de projeto para o conversor da Figura 13.

Parâmetro	Símbolo	Valor
Tensão eficaz de entrada nominal	V_{in}	115 V
Frequência da tensão de entrada	f_i	400 Hz
Frequência de chaveamento	f_s	50 kHz
Potência de saída nominal	P_o	500 W
Tensão média de saída nominal	V_o	270 V
<i>Ripple</i> da tensão de saída nominal	ΔV_o	1,0 %

Fonte: Dados de própria autoria.

2.3.1 Determinação do Ganho Estático

O ganho estático do conversor CA-CC SEPIC bridgeless pode ser determinado através da Equação (24) mostrada no item 2.2.1. Utilizando-se os dados da Tabela 5 e a referida equação, o ganho estático é encontrado na Equação (29).

$$G = \frac{270}{115 \times \sqrt{2}} = 1,66 \quad (29)$$

2.3.2 Dimensionamento dos Indutores

A especificação do indutor de entrada L_i e dos indutores de saída L_{o1} e L_{o2} do conversor CA-CC SEPIC bridgeless é importante para a determinação do modo de operação do mesmo entre CCM e DCM. Para garantia de operação em DCM, sendo esse o modo desejado neste trabalho, o parâmetro K_e deve ser observado. Seu valor deve ser inferior ao valor do parâmetro K_{e_crit} , conforme mostrado na Equação (30) [28].

$$K_e < K_{e_crit} = \frac{I}{2(G + 1)^2} \quad (30)$$

O valor de K_e é encontrado através da Equação (31) [28].

$$K_e = \frac{2L_e}{R_o T_s} \quad (31)$$

Na equação acima, L_e é a indutância equivalente do conversor durante sua operação, R_o é a resistência de carga e T_s é o período de chaveamento. Para o conversor em análise, a indutância equivalente é dada pela Equação (32), em que L_{i_e} é a indutância de entrada equivalente (considerando a indutância de entrada do próprio conversor L_i e a indutância do filtro EMI) e L_o é a indutância de saída ($L_o = L_{o1} = L_{o2}$ devido L_{o1} e L_{o2} operarem cada um em um semiciclo diferente da tensão de entrada de forma idêntica).

$$L_e = \frac{L_{i_e} L_o}{L_{i_e} + L_o} \quad (32)$$

Usando-se as equações (29) e (30), K_{e_crit} é determinado na Equação (33).

$$K_{e_crit} = \frac{I}{2(1,66+1)^2} = 0,0706 \quad (33)$$

Considerando $L_{i_e} = 750 \mu\text{H}$ e $L_o = 70 \mu\text{H}$ na Equação (32) (a escolha desses valores será explicada mais adiante), encontra-se a indutância equivalente através da Equação (34).

$$L_e = \frac{750 \times 10^{-6} \times 70 \times 10^{-6}}{750 \times 10^{-6} + 70 \times 10^{-6}} = 64,024 \mu\text{H} \quad (34)$$

Levando-se em consideração os parâmetros de projeto da Tabela 5 e o valor encontrado na Equação (34), determina-se K_e na Equação (35).

$$K_e = \frac{2 \times 64,024 \times 10^{-6}}{\frac{270^2}{500} \times \frac{1}{50 \times 10^3}} = 0,0439 \quad (35)$$

Devido o valor encontrado para K_e ser inferior ao valor de K_{e_crit} determinado na Equação (33), a operação em DCM é garantida.

Como mencionado anteriormente, a indutância L_{i_e} de $750 \mu\text{H}$ é a indutância de entrada equivalente, sendo que a mesma considera a indutância de entrada do próprio conversor L_i e a indutância do filtro EMI (composta por dois indutores, como foi mencionado previamente). Essa indutância equivalente de entrada portanto será subdividida em três indutores diferentes, como será mostrado posteriormente no capítulo referente ao protótipo. Isso será feito devido um filtro EMI com dois indutores toroidais (cada um com indutância de $150 \mu\text{H}$) e um indutor de núcleo tipo EE (indutância de $450 \mu\text{H}$) já estarem disponíveis e montados em laboratório, em uma única placa de circuito impresso, para uso em uma topologia semelhante a analisada. Tem-se então uma indutância equivalente de entrada L_{i_e} de $750 \mu\text{H}$ (devido os indutores estarem em

série durante as etapas de operação da topologia), o que tornou prática essa alternativa de construção escolhida.

Já os indutores de saída L_{o1} e L_{o2} terão valor igual à indutância L_o dimensionada de 70 μH . Tal valor foi escolhido devido o mesmo proporcionar, a partir do valor de L_{i_e} disponível, um valor de K_e que é inferior ao valor de K_{e_crit} , garantindo-se assim a operação em DCM do conversor. O projeto físico desses indutores será fornecido.

2.3.3 Dimensionamento dos Capacitores

Primeiramente, o valor dos capacitores de entrada C_{i1} e C_{i2} será determinado, sendo que esse valor é igual para os dois componentes ($C_{i1} = C_{i2} = C_i$) devido cada um deles operar de forma idêntica em cada semiciclo da tensão de entrada. A tensão sobre os mesmos deve seguir a forma senoidal da tensão de entrada retificada para que assim a corrente de entrada do conversor apresente a menor distorção possível [20]. Isso é alcançado quando a frequência de ressonância entre C_i , L_{i_e} e L_o é muito maior que a frequência da tensão de entrada [39]. Por outro lado, devido à frequência de chaveamento, o *ripple* de tensão em alta frequência sobre esse componente é máximo quando a tensão de entrada atinge seu pico [32]. Portanto, a frequência de ressonância deve ser menor que a frequência de chaveamento para garantia de uma tensão quase constante sobre o capacitor C_i em um período de chaveamento [39]. A Equação (36) mostra uma boa aproximação inicial para a determinação de C_i considerando uma frequência de ressonância específica ω_r associada à frequência da tensão de entrada ω_i e à frequência de chaveamento ω_s [39].

$$C_i = \frac{I}{\omega_r^2(L_{i_e} + L_o)} \quad (36)$$

Em que:

$$\omega_i \ll \omega_r < \omega_s \quad (37)$$

Uma capacitância de 1 μF para C_i será usada devido aos bons resultados obtidos com esse valor, como será mostrado posteriormente, e devido a Equação (37) ser atendida com a referida capacitância.

Já o valor do capacitor C_o será selecionado com base no *ripple* estabelecido pela norma MIL-STD-704F [8]. Esse regulamento determina que o máximo *ripple* de tensão no barramento

CC de 270 V de uma aeronave deve ser igual a 6 V, o que resulta em um *ripple* de 2,22%. A capacitância C_o para o conversor CA-CC SEPIC monofásico, para um *ripple* de tensão de saída especificado ΔV_o , é [32]:

$$C_o = \frac{P_o}{2\pi f_l V_o \Delta V_o} \quad (38)$$

Considerando a Tabela 5, o *ripple* ΔV_o é de 1%, resultando em 2,7 V. O valor de C_o é então calculado a partir dos dados dessa tabela, como indica a Equação (39) [32].

$$C_o = \frac{500}{2\pi \times 400 \times 270 \times 2,7} = 272,899 \mu F \quad (39)$$

Uma capacitância $C_o = 1000 \mu F$ será considerada para compensar o acréscimo de *ripple* que ocorre em virtude da resistência intrínseca do capacitor e também devido um capacitor com esse valor já estar disponível em laboratório. Uma desvantagem proveniente do uso desse valor superior de capacitância é o aumento do espaço físico necessário em protótipo.

2.3.4 Considerações sobre os Semicondutores

Para que a especificação dos semicondutores seja realizada no próximo capítulo, optou-se pela prévia simulação do conversor CA-CC SEPIC bridgeless no *software* PSIM® utilizando as especificações de projeto da Tabela 5 e os valores dos componentes passivos determinados no presente capítulo, sendo que os semicondutores e os componentes passivos utilizados em simulação foram considerados como ideais. Essa alternativa foi utilizada devido a mesma ser de fácil e rápida implementação (sendo usada também em [32]), já que para o dimensionamento de semicondutores normalmente são necessários apenas os valores de tensão máxima V_p , corrente máxima I_p , corrente média I_{md} e corrente eficaz I_{ef} verificados em simulação para os referidos componentes.

Além das especificações de projeto e dos valores de componentes passivos encontrados, foi necessário se determinar por meio da simulação a razão cíclica D necessária para que a potência de carga medida fosse igual à potência de 500 W especificada para a carga.

Mais detalhes relacionados aos resultados de simulação do conversor analisado serão fornecidos no capítulo pertinente a essa questão, sendo que a simulação abordada no presente item foi realizada de forma prévia apenas para dimensionamento dos semicondutores, como foi

salientado. Os equacionamentos referentes às grandezas associadas a esses componentes podem ser conferidos no Apêndice A, no qual são apresentados os cálculos das perdas nos componentes do conversor em estudo.

Após a simulação do conversor analisado, observando-se as considerações citadas, obteve-se os valores das grandezas necessários ao dimensionamento dos semicondutores presentes na Tabela 6.

Como pode ser verificado na referida tabela, o valor de tensão máxima sobre os semicondutores é relativamente elevado. Isso ocorre devido esse valor máximo ser aproximadamente igual à soma da tensão de pico de entrada com a tensão de saída para a topologia SEPIC bridgeless em análise, o que é uma desvantagem. Os esforços de corrente são também relativamente altos devido ao DCM [32].

Tabela 6 – Valores de grandezas obtidos em simulação para dimensionamento dos semicondutores do conversor da Figura 13.

Semicondutores	V_P	I_P	I_{md}	I_{ef}
S_1 e S_2	430 V	25,5 A	5 mA	6,07 A
D_{o1} e D_{o2}	460 V	25,5 A	0,9 A	3,69 A

Fonte: Dados de própria autoria.

2.4 Considerações Finais

Foram apresentados neste capítulo o equacionamento e as principais formas de onda referentes às etapas de operação do conversor SEPIC bridgeless selecionado para projeto, sendo que essas características possibilitaram a dedução do gráfico de característica de saída da referida topologia. A análise de tal gráfico é de grande importância para a avaliação da aplicação do conversor SEPIC operando em DCM no contexto MEA.

Os valores dos componentes passivos, calculados utilizando as equações de dimensionamento, e os valores de grandezas necessários à seleção dos semicondutores, obtidos com base nas especificações de projeto, foram também fornecidos.

CAPÍTULO III

Projeto e Especificação dos Circuitos de Potência e de Controle

3.1 Considerações Iniciais

Neste capítulo será fornecida a especificação dos componentes do circuito de potência do conversor CA-CC SEPIC bridgeless, que por sua vez foram dimensionados no capítulo anterior, bem como será apresentada a estratégia de controle selecionada e baseada no modelo da topologia avaliada. Assim como foi considerado para o dimensionamento dos semicondutores no capítulo anterior, serão utilizados para a especificação dos componentes passivos no presente capítulo alguns resultados de simulação obtidos previamente (devido à simplicidade dessa estratégia).

3.2 Especificação dos Elementos Passivos e dos Semicondutores

3.2.1 Especificação dos Indutores L_{o1} e L_{o2}

Para os indutores L_{o1} e L_{o2} foi utilizado o núcleo EE-42/21/20 que já estava disponível em laboratório. O seu projeto físico partirá então dessa especificação.

Sabendo-se que o referido núcleo possui uma área de perna central A_e de $2,4 \text{ cm}^2$, que a densidade de fluxo magnético máxima B_{\max} para núcleos de ferrite escolhida será de $0,4 \text{ T}$, que a corrente máxima I_{\max} considerada que flui pelos indutores L_{o1} e L_{o2} será de 25 A (um pouco superior à corrente verificada em simulação) e que a indutância dimensionada é de $70 \mu\text{H}$, determina-se na Equação (40) o número de espiras dos indutores.

$$N = \frac{L_o \times I_{\max}}{B_{\max} \times A_e} \times 10^4 = \frac{70 \times 10^{-6} \times 25}{0,4 \times 2,4} \times 10^4 = 18,229 \cong 20 \quad (40)$$

Para determinação do diâmetro dos condutores a serem utilizados, usa-se a Equação (41), em que Δ é a profundidade de penetração da corrente em relação à seção do condutor e f

é a frequência de chaveamento. O condutor selecionado não deve possuir um diâmetro superior a 2Δ para que o efeito pelicular não afete a área efetiva da seção do condutor.

$$\Delta = \frac{7,5}{\sqrt{f}} = \frac{7,5}{\sqrt{50 \times 10^3}} = 0,03354 \text{ cm} = 0,3354 \text{ mm} \quad (41)$$

A partir da Equação (41), sabe-se que o diâmetro do condutor deve ser inferior a 0,6708 mm. Seleciona-se o condutor AWG30 com diâmetro de 0,2546 mm e área de seção $S_{skin} = 0,051 \text{ mm}^2 = 0,00051 \text{ cm}^2$.

A área de condutor máxima S_{cond} necessária para condução da corrente dos indutores (para que não se ultrapasse o seu limite térmico) pode ser determinada através da Equação (42), em que I_{rms} é a corrente eficaz no indutor e J_{max} é a máxima densidade de corrente admitida pelo condutor. Para uma corrente eficaz de 6 A (um pouco superior à corrente verificada em simulação) e uma densidade máxima de corrente típica de 450 A/cm² para condutores de cobre, determina-se a seção necessária do condutor.

$$S_{cond} = \frac{I_{rms}}{J_{max}} = \frac{6}{450} = 0,01333 \text{ cm}^2 = 1,333 \text{ mm}^2 \quad (42)$$

Devido $S_{cond} > S_{skin}$, emprega-se um número de condutores em paralelo nas espiras do indutor, sendo a seção desses condutores igual a seção S_{skin} e o número de condutores em paralelo determinado com a Equação (43).

$$N_{cond. Par.} = \frac{S_{cond}}{S_{skin}} = \frac{1,333}{0,051} = 26,13 \cong 30 \quad (43)$$

Para verificar se o projeto físico do indutor é possível usando as características determinadas, usa-se a Equação (44), em que A_W é a área da janela do núcleo tipo EE selecionado (2,56 cm²) e K_W é a razão entre a área A_P ocupada pelos condutores do indutor na janela do núcleo e a área A_W ($K_W = A_P/A_W = 0,7$ é geralmente o valor adotado).

$$\frac{N \times n_{cond. Par.} \times S_{skin}}{K_W \times A_W} = \frac{20 \times 30 \times 0,00051}{0,7 \times 2,56} = 0,17 \leq 1 \quad (44)$$

Devido o valor encontrado na Equação (44) ser inferior a 1, conclui-se que o projeto físico do indutor é possível, sendo que suas especificações são resumidas abaixo:

- Indutores L_{o1} e L_{o2} : Núcleo NEE-42/21/20 com 20 espiras de 30 fios em paralelo do tipo AWG30, indutância de 70 μH .

3.2.2 Especificação dos Capacitores C_{i1} , C_{i2} e C_o

Para os capacitores C_{i1} e C_{i2} , foi verificada em simulação uma tensão máxima de regime permanente próxima de 200 V. Já para o capacitor C_o , a tensão de regime permanente sobre esse componente é de 270 V. A partir disso, e dos valores de capacitância encontrados no capítulo anterior, tem-se abaixo a especificação selecionada para os capacitores:

- Capacitores C_{i1} e C_{i2} : R71PN4100AA30K, capacitância de 1 μ F.
- Capacitor C_o : ALC70A102EH450, capacitância de 1000 μ F.

3.2.3 Especificação das Chaves S_1 , S_2 e dos Diodos D_{o1} e D_{o2}

A partir dos valores de grandezas obtidos em simulação presentes na Tabela 6 do capítulo anterior, tem-se abaixo a especificação desses componentes:

- Chaves S_1 e S_2 : STW30N80K5 – 800 V/ 24 A com $R_{DS-ON} = 150 \text{ m}\Omega$.
- Diodos D_{o1} e D_{o2} : RURG3060 – 600 V/ 30 A.

Como salientado no capítulo anterior, o equacionamento referente às grandezas dos semicondutores pode ser conferido no Apêndice A, que por sua vez apresenta o cálculo de perdas nos componentes do conversor analisado.

3.2.4 Especificação do Filtro EMI e do Indutor L_i

Como mencionado no capítulo anterior, a indutância equivalente de entrada do conversor L_{i_e} determinada englobará três indutores diferentes, sendo dois desses indutores aqueles que compõem o filtro EMI e o outro indutor o de entrada L_i (um filtro EMI com dois indutores toroidais montado junto com um indutor de núcleo EE já estavam disponíveis e construídos em laboratório para uso em uma topologia semelhante ao conversor em análise).

Dessa forma, o projeto físico dos indutores do filtro EMI e do indutor de entrada L_i não serão fornecidos, sendo apresentadas apenas as suas especificações:

- Filtro EMI: 2 núcleos toroidais MMTS26T4715 com 64 espiras de 5 fios em paralelo do tipo AWG22, 2 indutâncias de 150 μ H.

- Indutor L_i : Núcleo NEE-55/28/21 com 28 espiras (2 bobinas acopladas de 14 espiras) de 23 fios em paralelo do tipo AWG32, indutância de 450 μ H.

Como foi dito no capítulo anterior, o filtro EMI disponível em laboratório também possuía um capacitor, sendo que o valor do mesmo era pequeno o suficiente para não influenciar o modelo do conversor. Sua especificação é apresentada abaixo:

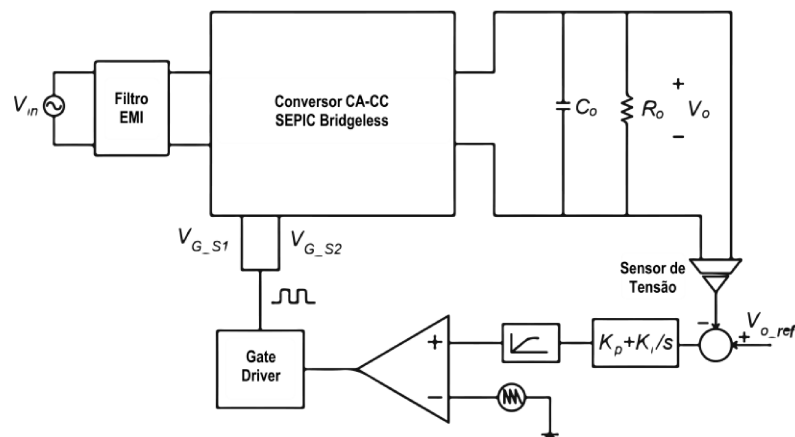
- Capacitor do filtro EMI: R71QR32204000K, capacitância de 0,22 μ F.

3.3 Estratégia de Controle

Este item fornecerá a modelagem e a estratégia de controle escolhida para o conversor CA-CC SEPIC bridgeless selecionado para projeto no Capítulo I. Com a modelagem, objetiva-se a determinação de uma função de transferência que represente o conversor de forma simplificada e eficaz. Já a estratégia de controle a ser selecionada, baseada no modelo encontrado, deve ser de fácil implementação a fim de se comprovar a simplicidade de controle proporcionada pela operação em DCM do conversor em análise. Todas essas questões relacionadas à diminuição da complexidade do sistema como um todo podem ser de grande importância para o contexto de MEA.

A Figura 14 apresenta o sistema de controle proposto englobando o conversor CA-CC SEPIC bridgeless. Os itens desse sistema serão melhor abordados no presente capítulo.

Figura 14 – Esquema de controle do conversor CA-CC SEPIC bridgeless.

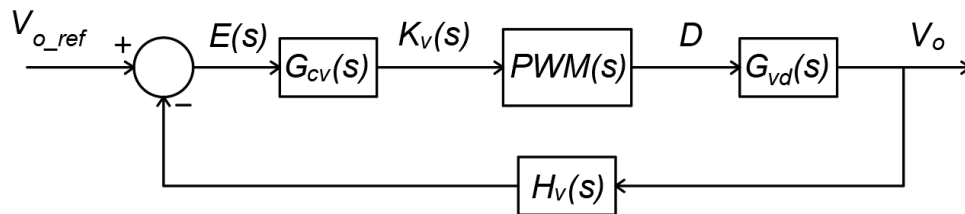


Fonte: Dados de própria autoria.

3.3.1 Modelagem do Conversor

O esquema de controle apresentado na Figura 14 pode ser representado pelo diagrama de blocos da Figura 15, em que $G_{cv}(s)$, $PWM(s)$, $G_{vd}(s)$ e $H_v(s)$ são as funções de transferência do controlador, do modulador PWM, do conversor CA-CC SEPIC bridgeless e do sensor de tensão, respectivamente. A função de transferência do modulador PWM é dada por $PWM(s) = 1/V_M$, sendo V_M o valor de pico da onda triangular que gera o sinal da modulação.

Figura 15 - Diagrama de blocos do sistema de controle do conversor CA-CC SEPIC bridgeless.



Fonte: Dados de própria autoria.

Para a determinação da função de transferência $G_{vd}(s)$ do conversor em análise, será utilizada uma estimativa a partir da resposta de tensão de saída do conversor em simulação para uma variação em degrau na razão cíclica D .

Após a prévia simulação do conversor analisado no *software* PSIM® utilizando as especificações de projeto da Tabela 5 e os valores dos componentes passivos determinados na especificação, obteve-se a resposta da tensão de saída para uma variação em degrau na razão cíclica que gerasse um aumento da tensão de saída de 50% para 100% considerando o valor nominal de 270 V. Essa variação é apresentada na Figura 16.

Como pode ser observado na Figura 16, o conversor CA-CC SEPIC bridgeless apresenta uma resposta de tensão de saída cuja forma de onda possui uma característica de primeira ordem. Desse modo, é possível realizar uma aproximação de primeira ordem para se estimar a função de transferência $G_{vd}(s)$ do conversor, conforme a Equação (45) [40].

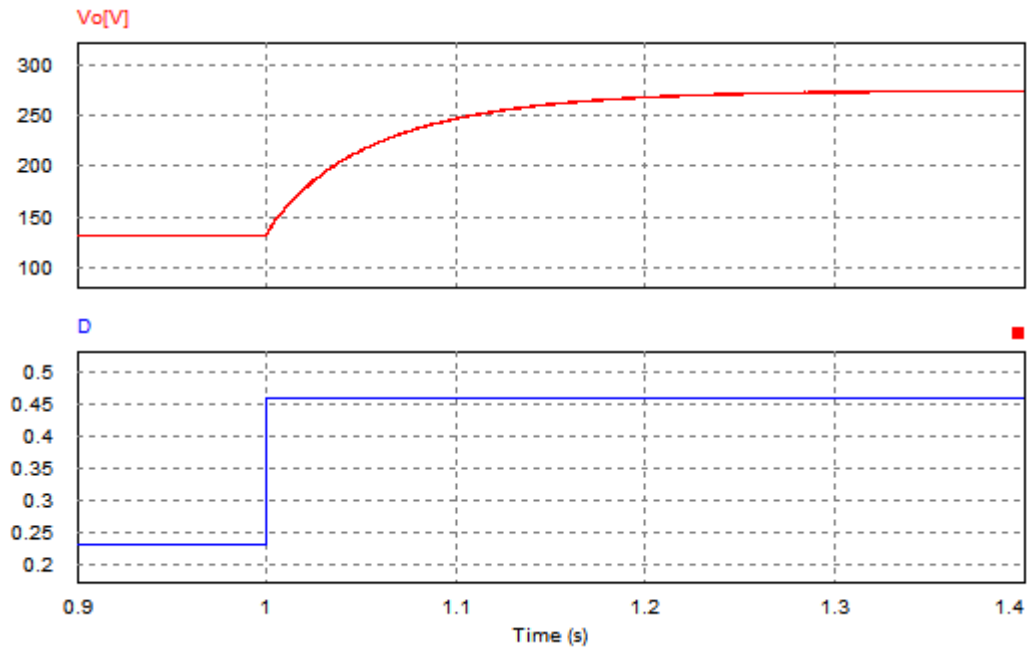
$$G_{vd}(s) = \frac{V_o}{D} = K \frac{a}{s + a} \quad (45)$$

Em que:

$$K = \frac{V_{o(final)} - V_{o(inicial)}}{D_{final} - D_{inicial}} \quad (46)$$

$$a = \frac{1}{T_{(63\%)}} \quad (47)$$

Figura 16 – Resposta em simulação da tensão de saída V_o do conversor CA-CC SEPIC bridgeless para uma variação em degrau da razão cíclica D que gera um aumento de 50% para 100% da tensão de saída nominal.



Fonte: Dados de própria autoria.

Na Equação (46), $V_{o(\text{final})}$ e $V_{o(\text{inicial})}$ são os valores de tensão de saída de regime permanente e no instante da aplicação do degrau na razão cíclica, respectivamente. Para esses mesmos instantes, tem-se os valores D_{final} e D_{inicial} .

Já o valor de $T_{(63\%)}$ na Equação (47) corresponde ao tempo necessário para a tensão de saída atingir 63% do valor final considerando a variação de $V_{o(\text{inicial})}$ para $V_{o(\text{final})}$.

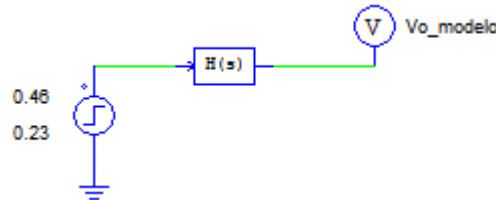
Considerando os valores $V_{o(\text{final})} = 270 \text{ V}$, $V_{o(\text{inicial})} = 135 \text{ V}$, $D_{\text{final}} = 0,46$, $D_{\text{inicial}} = 0,23$ e $T_{(63\%)} = 0,054 \text{ s}$ encontrados em simulação e as equações (45), (46) e (47), tem-se na Equação (48) a função de transferência estimada para o conversor CA-CC SEPIC bridgeless.

$$G_{vd}(s) = \frac{270 - 135}{0,46 - 0,23} \times \frac{\frac{1}{0,054}}{s + \frac{1}{0,054}} = 586,956 \frac{18,518}{s + 18,518} \quad (48)$$

Para verificação via simulação da proximidade entre o modelo obtido na Equação (48) e o conversor CA-CC SEPIC bridgeless analisado, aplicou-se no instante 1 s um degrau de amplitude 0,23 para 0,46 à função de transferência da Equação (48) e mediu-se a resposta de

tensão em sua saída, como mostra a Figura 17. Posteriormente, simulou-se o conversor CA-CC SEPIC bridgeless utilizando-se os parâmetros determinados na seção de dimensionamento e obteve-se a tensão de saída do mesmo.

Figura 17 – Circuito montado no software PSIM® para verificação da resposta ao degrau do modelo obtido.

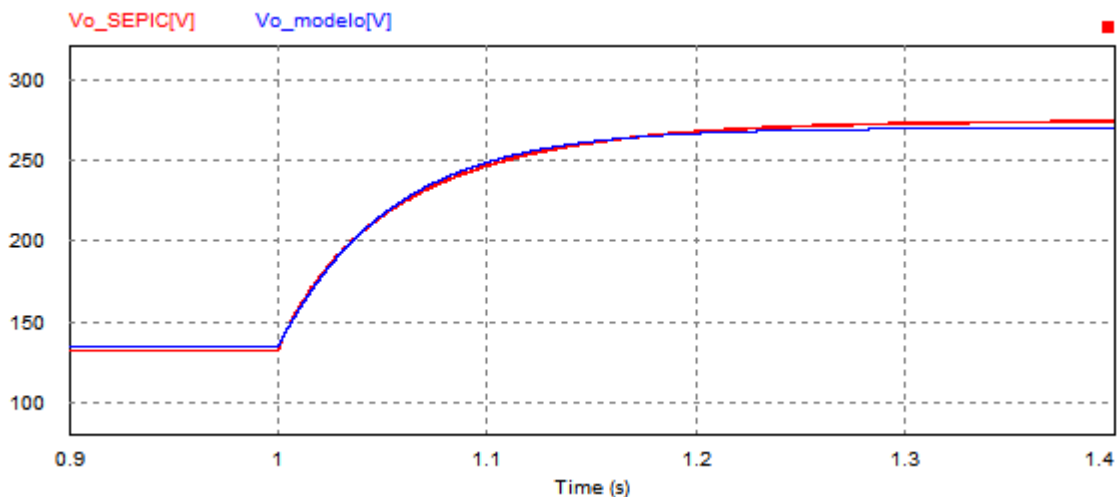


Fonte: Dados de própria autoria.

A Figura 18 mostra a comparação no *software* PSIM® entre as respostas ao degrau do conversor analisado e do modelo obtido na Equação (48).

Como mostrado na Figura 18, as respostas em regime transitório e permanente do conversor e do modelo alcançado são bem próximas, o que mostra a eficácia do modelo utilizado. No próximo item será realizado o projeto do controlador para a planta obtida.

Figura 18 – Comparação entre a resposta ao degrau do conversor analisado (V_{o_SEPIC}) e a resposta ao degrau do modelo obtido (V_{o_Modelo}).



Fonte: Dados de própria autoria.

3.3.2 Modelagem e Projeto do Controlador de Tensão

O controlador Proporcional-Integral (PI - *Proportional-Integral*), como mostrado na Figura 14, será usado para regular a tensão de saída do conversor CA-CC SEPIC bridgeless

devido o modelo de planta obtido para o mesmo, conforme a Equação (48), possuir apenas um polo. Desse modo, a referida estratégia de controle é suficiente. O projeto do controlador será efetuado através da ferramenta Sisotool presente no *software* MATLAB®.

A função de transferência do controlador PI é mostrada na Equação (49), onde K_p é o ganho proporcional e K_i é o ganho integral.

$$G_{cv}(s) = K_p + \frac{K_i}{s} \quad (49)$$

A partir da análise da Figura 18, verifica-se que o tempo de acomodação de 2% observado para o conversor operando sem compensação é relativamente alto (aproximadamente 250 ms), o que torna necessário determinar parâmetros K_p e K_i do compensador PI que reduzam tal tempo.

O tempo de acomodação de 2% máximo a ser selecionado para o sistema operando em malha fechada será o tempo de 100 ms. Esse tempo será utilizado devido o mesmo representar uma boa redução em relação ao tempo de acomodação sem compensação de 250 ms. Além disso, tal tempo máximo de transitório está previsto para a operação normal de sistemas com tensão CC de 270 V em aeronaves, como mostra a norma MIL-STD-704F [8].

Ajustando-se o compensador PI para se obter o tempo máximo de resposta almejado, através da ferramenta Sisotool (utilizando a opção *PID Tuning* contida na função *Automated Tuning*), considerando-se a função de transferência do conversor em análise determinada na Equação (48) e o diagrama de blocos da Figura 15 (funções de transferência do modulador PWM e do sensor de tensão consideradas iguais à unidade), obtém-se o compensador apresentado na Equação (50).

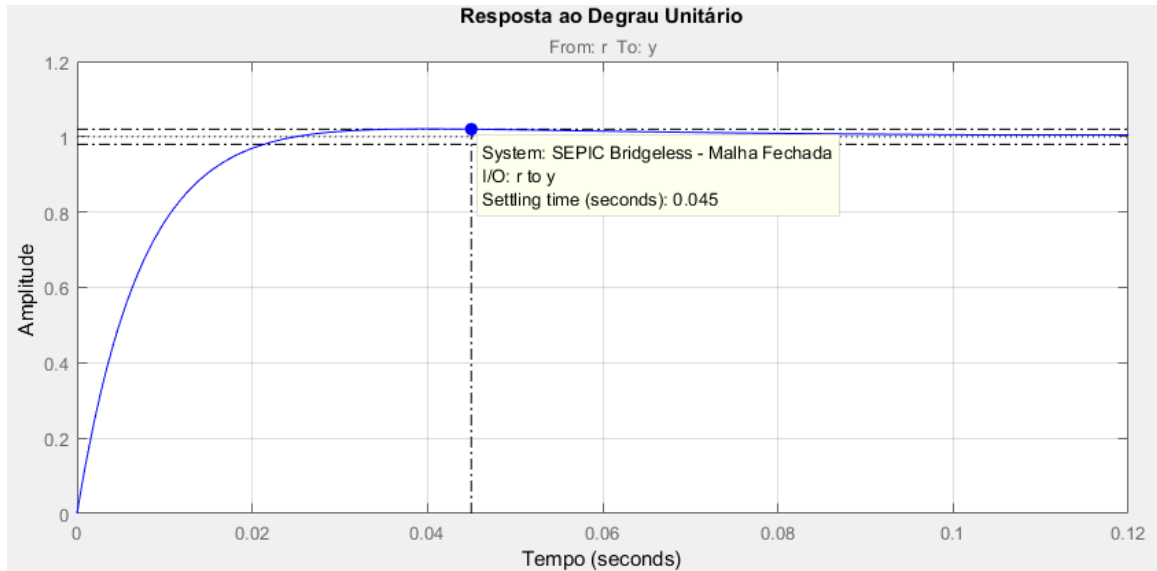
$$G_{cv}(s) = 0,013 + \frac{0,325}{s} \quad (50)$$

A Figura 19 mostra a resposta ao degrau unitário do sistema em malha fechada utilizando o controlador PI obtido na Equação (50), o qual por sua vez possibilita o alcance de um tempo de acomodação de 2% inferior aos 100 ms almejados (45 ms). A ultrapassagem percentual obtida também é bem pequena (2%).

A Figura 20 mostra a resposta em frequência do sistema em malha fechada com destaque para a frequência de crossover obtida (142 rad/s = 22,6 Hz). Essa frequência (a uma margem de fase de 87,4°) é bem inferior à frequência da tensão de entrada do conversor (400 Hz), o que

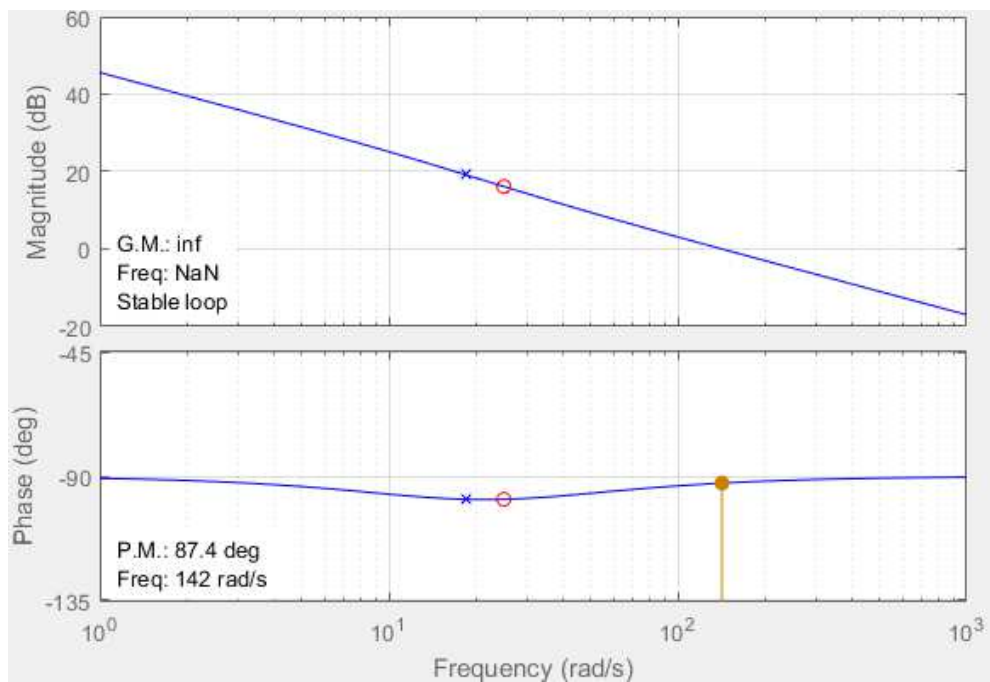
faz com que a malha de controle de tensão seja muito mais lenta que a frequência da rede. Essa característica é o que possibilita a regulação da tensão de saída do conversor SEPIC em DCM de forma simultânea à correção natural do fator de potência de entrada [41].

Figura 19 – Resposta ao degrau unitário do sistema em malha fechada do conversor.



Fonte: Dados de própria autoria.

Figura 20 – Resposta em frequência do sistema em malha fechada.



Fonte: Dados de própria autoria.

3.4 Considerações Finais

Foram realizados neste capítulo a especificação dos componentes do circuito de potência do conversor em estudo e o projeto da estratégia de controle baseado no modelo obtido da referida topologia.

Para a especificação de componentes, foram utilizados valores de grandezas previamente obtidos em simulação. Já para a modelagem do conversor, foi utilizada uma aproximação de primeira ordem para se estimar a sua função de transferência. Por fim, a determinação do controlador para a regulação da tensão de saída da topologia SEPIC bridgeless, baseada no modelo de planta obtido, teve como especificação de projeto o tempo máximo de transitório previsto para a operação normal de sistemas com tensão CC de 270 V em aeronaves (norma MIL-STD-704F [8]).

CAPÍTULO IV

Resultados de Simulação e Experimentais

4.1 Considerações Iniciais

Neste capítulo serão fornecidos os resultados de simulação e experimentais alcançados com o conversor CA-CC SEPIC bridgeless analisado considerando as especificações de projeto da Tabela 5 presente no Capítulo II.

Os resultados de simulação complementarão aqueles fornecidos em [31], apresentados resumidamente no Capítulo I, por meio da exposição de formas de onda considerando as especificações de projeto avaliadas na presente dissertação, dos esforços de tensão e de corrente nos semicondutores e da análise do desempenho do controlador de tensão.

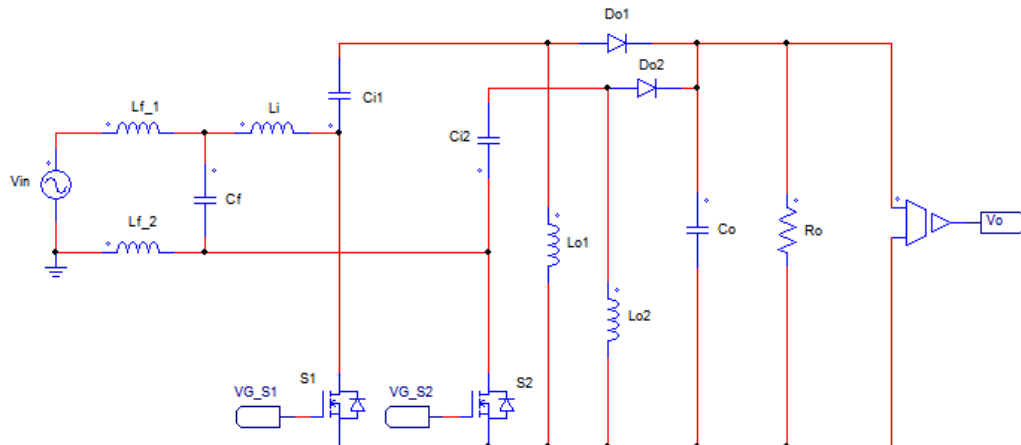
Já os resultados experimentais permitirão comprovação dos resultados obtidos em simulação, além de ser fornecido o rendimento experimental em função da potência de carga do conversor em estudo.

4.2 Resultados de Simulação

4.2.1 Circuito Implementado na Plataforma PSIM®

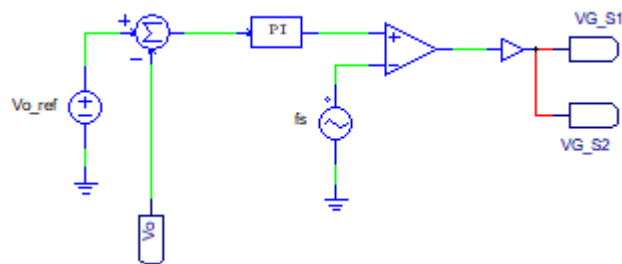
As figuras 21 e 22 apresentam, respectivamente, os circuitos de potência e de controle que foram montados na plataforma PSIM® para obtenção dos resultados de simulação. Os valores dos parâmetros desses circuitos são aqueles determinados nos capítulos II e III, sendo os mesmos mostrados na Tabela 7.

Figura 21 – Circuito de potência montado na plataforma PSIM®.



Fonte: Dados de própria autoria.

Figura 22 – Circuito de controle montado na plataforma PSIM®.



Fonte: Dados de própria autoria.

Tabela 7 – Parâmetros do conversor CA-CC SEPIC bridgeless proposto para MEA utilizados em simulação.

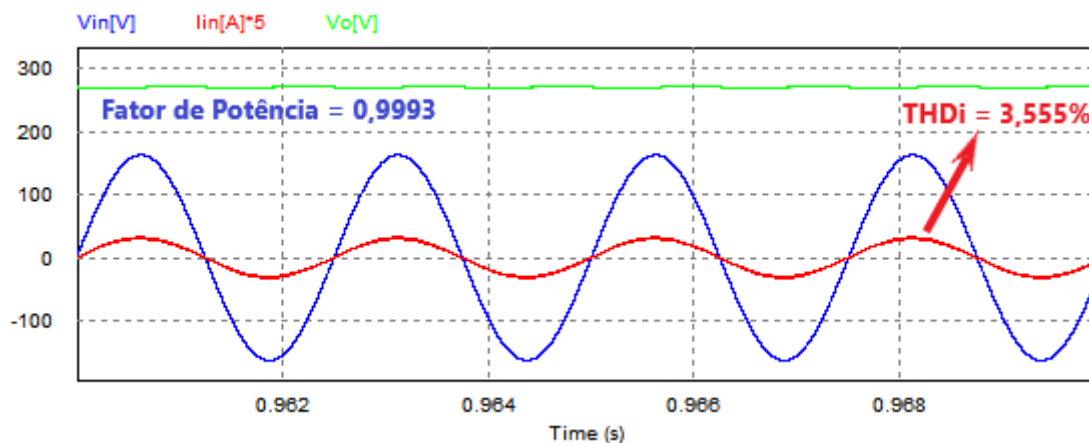
Parâmetro	Símbolo	Valor
Indutores do filtro EMI	L_{f1} e L_{f2}	150 μ H
Capacitor do filtro EMI	C_f	220 nF
Indutor de entrada	L_i	450 μ H
Indutores de saída	L_{o1} e L_{o2}	70 μ H
Capacitores de entrada	C_{i1} e C_{i2}	1 μ F
Capacitor de saída	C_o	1000 μ F
Ganho do controlador PI	$G_{c\ v_o}$	0,013
Constante de tempo do controlador PI	T	0,04 s

Fonte: Dados de própria autoria.

4.2.2 Análise de Desempenho do Conversor no Contexto da Qualidade da Energia

A Figura 23 apresenta as formas de onda de tensão de entrada, corrente de entrada (com escala aumentada em 5 vezes para possibilitar melhor visualização) e tensão de saída obtidas em simulação para a topologia SEPIC bridgeless em análise, bem como os valores de fator de potência e de distorção harmônica total de corrente observados. Nota-se que a corrente de entrada adquire a forma de onda senoidal da tensão de entrada sem um defasamento perceptível, o que garante o alto fator de potência e a baixa distorção harmônica total de corrente.

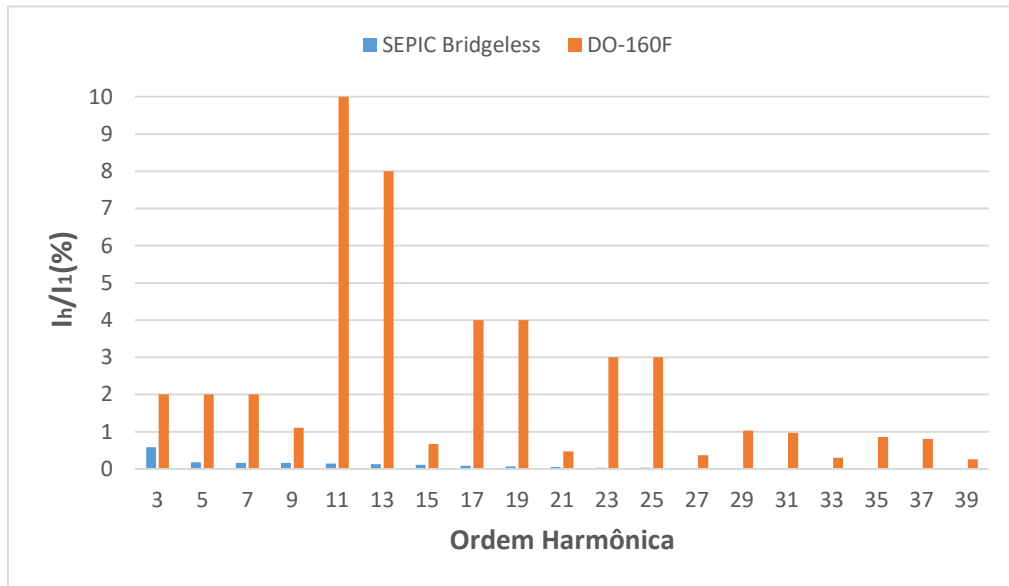
Figura 23 – Formas de onda de tensão de entrada, corrente de entrada (escala aumentada em 5 vezes) e tensão de saída obtidas em simulação para a topologia SEPIC bridgeless analisada, além de fator de potência e distorção harmônica total de corrente observados.



Fonte: Dados de própria autoria.

A Figura 24 apresenta a comparação entre o espectro harmônico da corrente de entrada do conversor SEPIC bridgeless e os limites de distorção harmônica individual impostos pela norma DO-160F para a frequência de 400 Hz. A corrente de entrada da topologia em análise apresentou componentes harmônicas cujas magnitudes são bem inferiores aos limites determinados pela norma citada.

Figura 24 – Comparação em simulação entre o espectro harmônico da corrente de entrada do conversor SEPIC bridgeless e os limites de distorção harmônica individual da norma DO-160F para a frequência de 400 Hz.

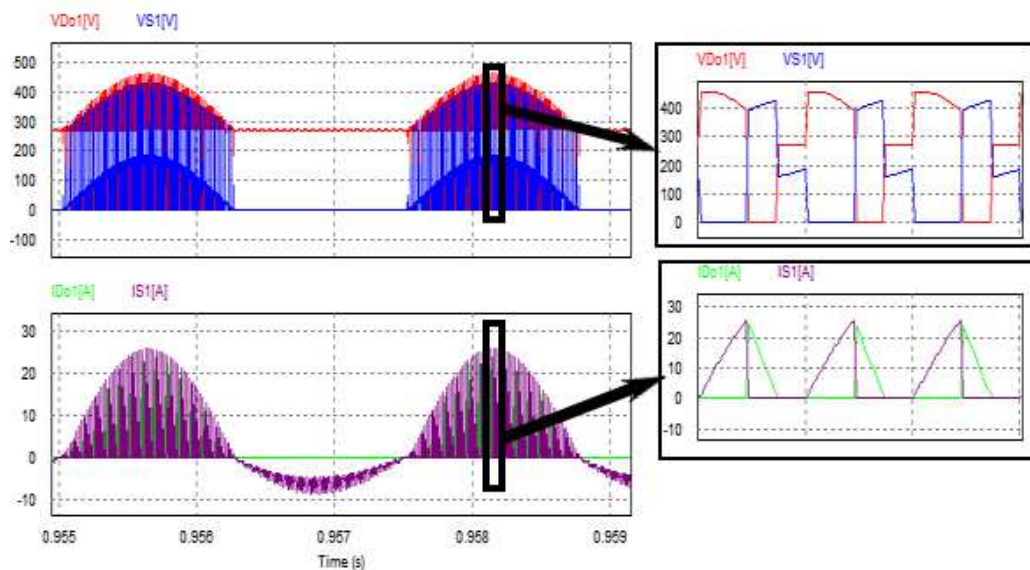


Fonte: Dados de própria autoria.

4.2.3 Análise dos Esforços de Tensão e Corrente nos Semicondutores

A Figura 25 mostra as formas de onda de tensão e corrente na chave S_1 e no diodo D_{O1} obtidas em simulação para o conversor SEPIC bridgeless analisado, sendo que essas formas de onda são as mesmas para a chave S_2 e para o diodo D_{O2} , respectivamente.

Figura 25 – Formas de onda em simulação de tensão e corrente na chave S_1 e no diodo D_{O1} com seus respectivos detalhes na alta frequência.



Fonte: Dados de própria autoria.

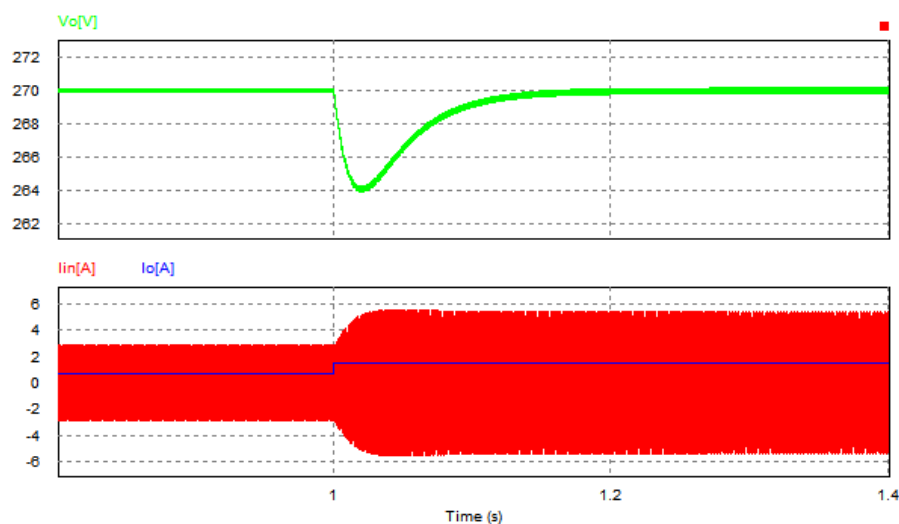
Como pode ser observado na Figura 25 e conforme já salientado no capítulo de dimensionamento, a topologia SEPIC bridgeless em análise apresenta altos valores de tensão e corrente máximas sobre os seus semicondutores.

4.2.4 Análise de Desempenho do Controlador de Tensão

No presente item objetiva-se a verificação em simulação do desempenho do controlador PI projetado no capítulo anterior, cujos parâmetros são mostrados na Tabela 7, frente a variações em degrau da carga do conversor analisado e da frequência da tensão de entrada.

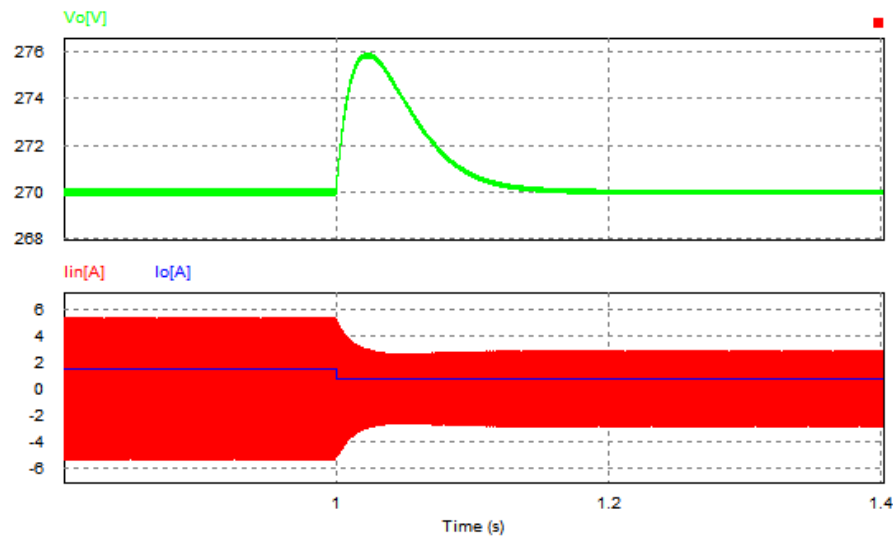
As figuras 26 e 27 apresentam as formas de onda da tensão de saída, da corrente de entrada e da corrente de saída para uma variação em degrau da carga de 200 W para 400 W e de 400 W para 200 W, respectivamente. A obtenção das formas de onda considerando uma variação que abrangesse a potência nominal não foi realizada devido aos elevados esforços verificados experimentalmente sobre as chaves de potência. O tempo de acomodação de 2% foi de aproximadamente 40 ms (tempo necessário para a tensão de saída alcançar os valores de 264,6 V e 275,4 V nas figuras 26 e 27, respectivamente), sendo esse um valor bem próximo do obtido no projeto do controlador. A ultrapassagem percentual também foi relativamente pequena (2,22%, ou próxima de 6 V) e praticamente igual à ultrapassagem obtida em projeto.

Figura 26 – Formas de onda da tensão de saída, da corrente de entrada e da corrente de saída obtidas em simulação para a topologia SEPIC bridgeless analisada considerando uma variação em degrau da carga de 200 W para 400 W.



Fonte: Dados de própria autoria.

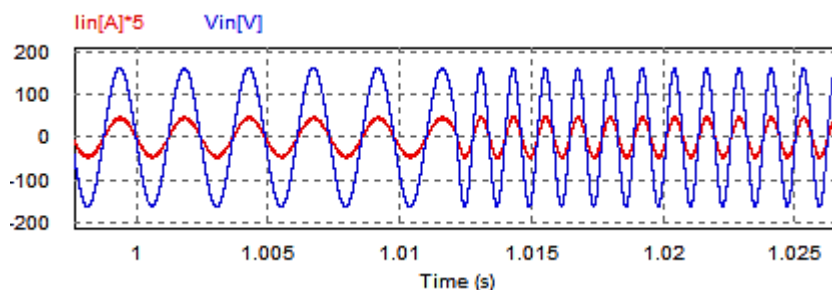
Figura 27 – Formas de onda da tensão de saída, da corrente de entrada e da corrente de saída obtidas em simulação para a topologia SEPIC bridgeless analisada considerando uma variação em degrau da carga de 400 W para 200 W.



Fonte: Dados de própria autoria.

A Figura 28 mostra as formas de onda da tensão e da corrente de entrada (com escala aumentada em 5 vezes para possibilitar melhor visualização) do conversor SEPIC bridgeless em simulação considerando uma variação em degrau na frequência da tensão de entrada de 400 Hz para 800 Hz, sendo essa variação característica na operação de sistemas elétricos de aeronaves, como já salientado no primeiro capítulo deste trabalho. Observa-se que a correção do fator de potência foi mantida após a variação de frequência e sem a necessidade de um sistema de controle e sensoriamento específico para regular a corrente de entrada devido essa regulação ser obtida naturalmente com o DCM aplicado ao conversor.

Figura 28 – Formas de onda da tensão de entrada e da corrente de entrada (escala aumentada em 5 vezes) obtidas em simulação para a topologia SEPIC bridgeless analisada considerando uma variação em degrau da frequência da tensão de entrada de 400 Hz para 800 Hz.



Fonte: Dados de própria autoria.

4.3 Resultados Experimentais

No presente item serão fornecidas as questões referentes aos resultados experimentais obtidos em laboratório para o conversor SEPIC bridgeless proposto para MEA. Como foi dito no Capítulo I, esses resultados serão comparados àqueles alcançados com o protótipo da versão monofásica da topologia Cuk apresentada em [20], sendo que isso será realizado com o objetivo de comparar o conversor SEPIC bridgeless proposto, em retificação monofásica, a uma topologia recentemente publicada considerando o contexto de MEA. A partir disso, uma versão trifásica de conversor SEPIC bridgeless pode ser avaliada futuramente para a referida aplicação.

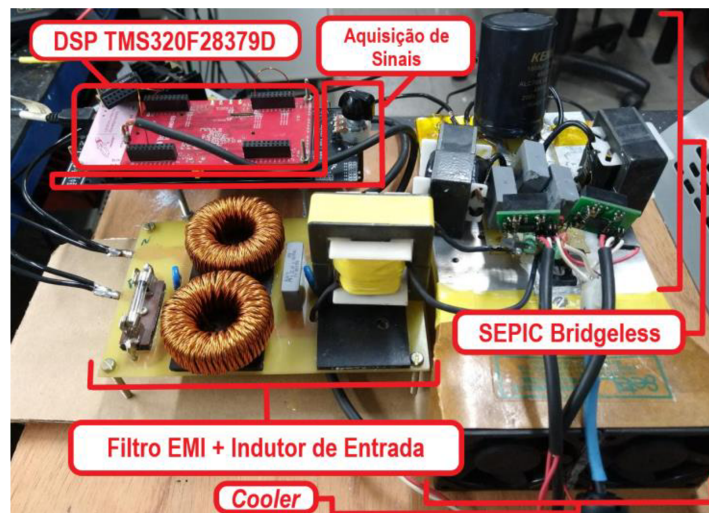
4.3.1 Protótipos Implementados em Laboratório

Com o intuito de se validar o projeto e a estratégia de controle concebidos para o conversor proposto no contexto de MEA, bem como para corroborar os resultados de simulação fornecidos no presente capítulo, construiu-se o protótipo com potência nominal de carga de 500 W apresentado na Figura 29. O controlador PI, utilizado para regular a tensão de saída do conversor por meio da variação da razão cíclica do sinal de *gate* de suas chaves de potência, foi implementado via código em linguagem de programação C no Processador Digital de Sinais (do inglês, DSP - *Digital Signal Processor*) TMS320F28379D da Texas Instruments®, mostrado na Tabela 8 junto de seu *LaunchPad* com suas principais características técnicas. O compensador projetado no Capítulo III passou por uma sintonia fina após alguns testes práticos, sendo que seu novo ganho será mostrado a seguir. O sistema de aquisição de sinais e o circuito *gate driver* utilizados foram baseados em placas desenvolvidas pelo Núcleo de Pesquisa em Eletrônica de Potência da Universidade Federal de Uberlândia (NUPEP - UFU), sendo que para as mesmas foi feito o procedimento de registro de patente. Por esse motivo, sua ilustração e especificações detalhadas não serão apresentadas neste documento.

A Tabela 9 mostra os parâmetros dos circuitos de potência e de controle que foram usados para o protótipo, bem como a especificação dos componentes do circuito de potência que foi fornecida no Capítulo III. A fonte utilizada para alimentação do protótipo e para realização dos testes de variação de frequência foi a fonte programável *FCATHQ 450-22-100* da *SUPPLIER*®. Como mencionado, o ganho do controlador PI determinado em projeto no Capítulo III foi alterado no protótipo. Isso foi efetuado devido ao sobreaquecimento das chaves

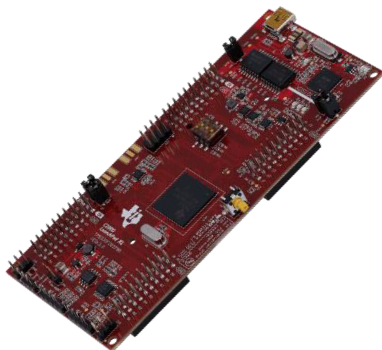
de potência ocorrido durante os testes práticos iniciais de verificação do tempo de resposta da malha de controle. O ganho do compensador foi então adaptado, via testes experimentais, para aquele que se encontra na Tabela 9 com o objetivo de se preservar e não danificar a estrutura do protótipo. Dessa forma, os resultados obtidos em simulação relacionados ao tempo de acomodação poderão se diferenciar um pouco daqueles determinados de forma experimental, como será abordado posteriormente. Um *cooler* foi também posicionado abaixo do circuito de potência para melhorar a dissipação de calor, como pode ser verificado na Figura 29.

Figura 29 – Protótipo do conversor CA-CC SEPIC bridgeless proposto para MEA.



Fonte: Dados de própria autoria.

Tabela 8 – DSP com *LaunchPad* utilizados e suas principais características técnicas.

	IEEE 754 <i>Single-Precision Floating Point Unit</i> (FPU).
	2 CPU de 32 bits com <i>clock</i> de 200 MHz
	Módulos ADC 16 e 12 bits
	Módulo DAC 12 bits
	Módulos ePWM
	1024 kB de memória FLASH
	204 kB de memória RAM
	<i>Control Law Accelerator</i> (CLA)
	<i>Trigonometric Math Unit</i> (TMU)

Fonte: Texas Instruments®.

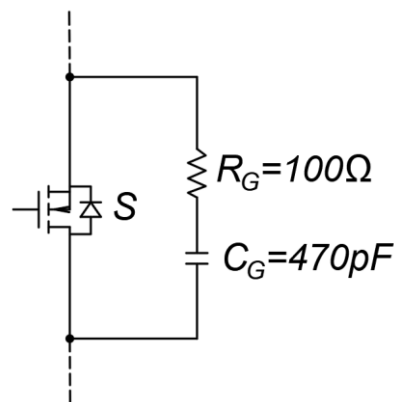
Para garantia da integridade das chaves S_1 e S_2 , utilizou-se um circuito grampeador do tipo passivo dissipativo para reduzir sobretensões que foram verificadas nos testes iniciais, sendo que os parâmetros do circuito grampeador escolhidos na prática foram de $R_G = 100 \Omega$ e $C_G = 470 \text{ pF}$, como mostra a Figura 30.

Tabela 9 – Parâmetros e especificação do conversor CA-CC SEPIC bridgeless proposto para MEA utilizados em protótipo.

Parâmetro	Símbolo	Valor	Especificação
Indutores do filtro EMI	L_{f1} e L_{f2}	150 μ H	2 núcleos MMTS26T4715 com 64 espiras de 5 fios em paralelo do tipo AWG22
Capacitor do filtro EMI	C_f	220 nF	R71QR32204000K
Indutor de entrada	L_i	450 μ H	Núcleo NEE-55/28/21 com 28 espiras (2 bobinas acopladas de 14 espiras) de 23 fios em paralelo do tipo AWG32
Indutores de saída	L_{o1} e L_{o2}	70 μ H	Núcleo NEE-42/21/20 com 20 espiras de 30 fios em paralelo do tipo AWG30
Capacitores de entrada	C_{i1} e C_{i2}	1 μ F	R71PN4100AA30K
Capacitor de saída	C_o	1000 μ F	ALC70A102EH450
Chaves de potência	S_1 e S_2	-	STW30N80K5 - 800 V/ 24 A com $R_{DS-ON} = 150$ m Ω
Diodos de saída	D_{o1} e D_{o2}	-	RURG3060 - 600 V/ 30 A
Ganho do controlador PI	$G_{c\pi}$	0,005	-
Constante de tempo do controlador PI	T	0,04 s	-

Fonte: Dados de própria autoria.

Figura 30 – Circuito grampeador do tipo passivo dissipativo escolhido para reduzir as sobretensões sobre as chaves S_1 e S_2 .

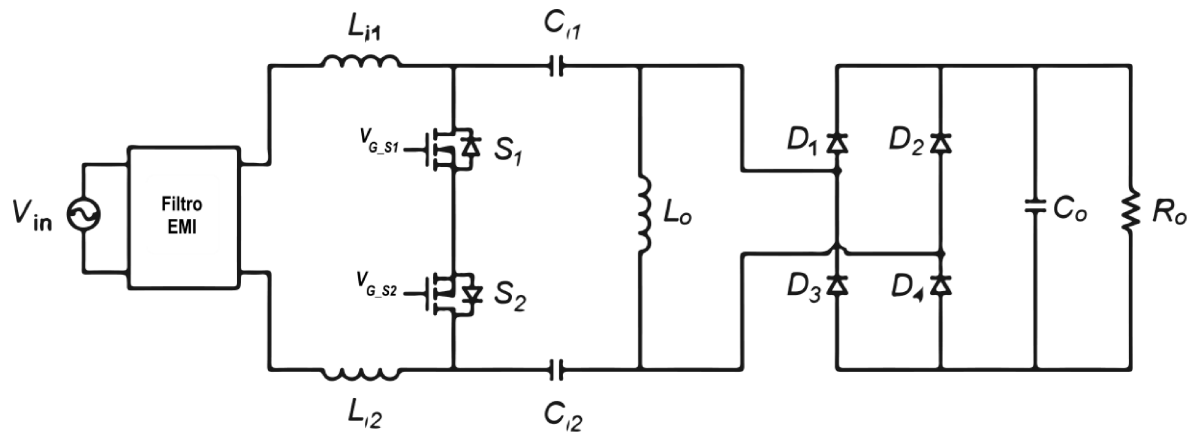


Fonte: Dados de própria autoria.

Como foi salientado no primeiro capítulo e no início do presente item, um protótipo da versão monofásica do conversor Cuk apresentado para MEA em [20] foi também construído com o intuito de comparar os resultados obtidos com essa topologia aos resultados alcançados com a topologia SEPIC bridgeless proposta.

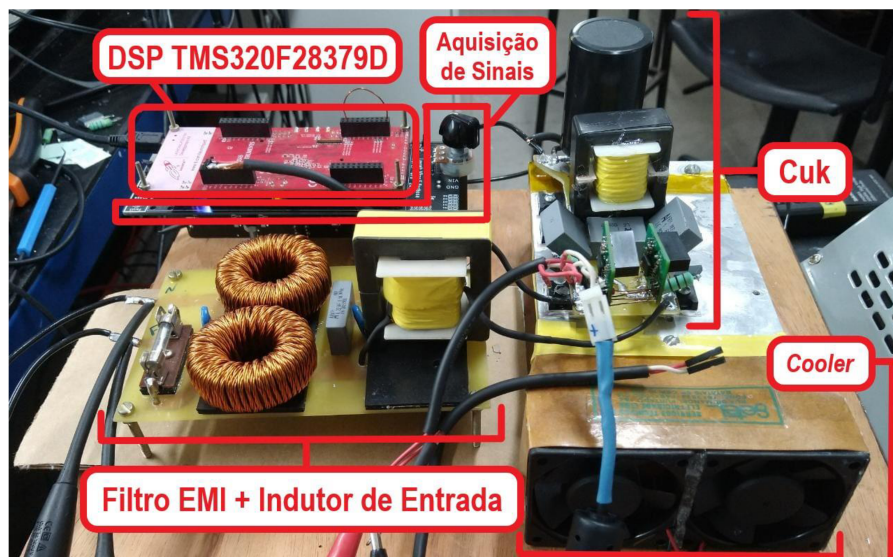
O conversor monofásico baseado na topologia Cuk está mostrado na Figura 31 e na Figura 32 é apresentado o seu protótipo.

Figura 31 – Conversor monofásico baseado na topologia Cuk apresentado em [20] para MEA.



Fonte: Adaptado de [20].

Figura 32 – Protótipo do conversor monofásico baseado na topologia Cuk construído para análise.



Fonte: Dados de própria autoria.

A Tabela 10 apresenta a especificação dos componentes do circuito de potência que foram utilizados na construção do protótipo da Figura 32, sendo que essas especificações foram baseadas nos mesmos parâmetros de projeto da Tabela 5 utilizados para o conversor SEPIC bridgeless, o que possibilitou o uso das especificações da Tabela 9 para ambos os protótipos. Foram também utilizados o mesmo DSP, o mesmo sistema de aquisição de sinais, o mesmo circuito grampeador para as chaves de potência e o mesmo *cooler*. A topologia Cuk monofásica apresenta as mesmas equações de análise referentes a etapas de operação do conversor SEPIC bridgeless proposto, sendo que a indutância equivalente de entrada L_{i_e} é agora composta pela soma das indutâncias L_{i1} e L_{i2} (além da indutância do filtro EMI, como no conversor SEPIC bridgeless). A indutância de saída é também representada agora por apenas uma indutância L_o , enquanto o diodo de saída D_{o1} da topologia SEPIC bridgeless é representado pelos diodos D_1 e

D_4 da topologia Cuk e o diodo de saída D_{o2} da topologia SEPIC bridgeless é representado pelos diodos D_2 e D_3 da topologia Cuk.

A seções seguintes tratarão dos resultados experimentais coletados considerando os protótipos dos conversores SEPIC bridgeless e Cuk analisados com as especificações dadas anteriormente.

Tabela 10 – Especificação dos componentes do circuito de potência utilizados no protótipo do conversor Cuk monofásico analisado.

Componente	Especificações
Indutor do Filtro EMI	2 núcleos MMTS26T4715 com 64 espiras de 5 fios em paralelo do tipo AWG22, 2 indutâncias de 150 μ H
Capacitor do Filtro EMI	R71QR32204000K, capacitância de 0,22 μ F
$L_{i1} + L_{i2}$	Núcleo NEE-55/28/21 com 28 espiras (2 bobinas acopladas de 14 espiras) de 23 fios em paralelo do tipo AWG32, indutância de 450 μ H
C_{i1} e C_{i2}	R71PN4100AA30K, capacitância de 1 μ F
L_o	Núcleo NEE-42/21/20 com 20 espiras de 30 fios em paralelo do tipo AWG30, indutância de 70 μ H
C_o	ALC70A102EH450, capacitância de 1000 μ F
S_1 e S_2	STW30N80K5 - 800 V/ 24 A com $R_{DS-ON} = 150$ m Ω
D_1, D_2, D_3 e D_4	RURG3060 - 600 V/ 30 A

Fonte: Dados de própria autoria.

4.3.2 Análise de Desempenho dos Conversores no Contexto da Qualidade da Energia

Para a avaliação dos conversores em relação à qualidade da energia, preocupou-se em coletar resultados experimentais em malha aberta (devido não ser necessário se utilizar o compensador para isso) utilizando os protótipos construídos para os dois conversores analisados e levando em conta as especificações de projeto da Tabela 5. Já os resultados em malha fechada serão apresentados na próxima seção, para avaliação experimental do controlador de tensão, para aquela topologia que obteve melhores resultados em malha aberta.

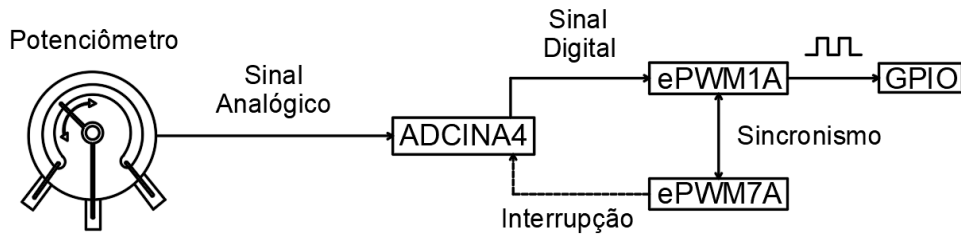
A lógica concebida para a obtenção dos resultados em malha aberta será apresentada a seguir, sendo que a referida lógica foi um pouco alterada na prática (apesar da ideia geral ter sido mantida).

Os resultados em malha aberta foram obtidos através da variação da razão cíclica do sinal de *gate* das chaves de potência S_1 e S_2 (mesmo sinal para ambas as chaves) até que a potência nominal de carga de 500 W fosse atingida. Essa variação de razão cíclica foi feita por meio da alteração da posição do potenciômetro presente no sistema de aquisição de sinais, sendo que essa alteração de posição era lida pelo pino associado a um dos módulos do periférico conversor analógico-digital (do inglês, ADC - *Analog to Digital Converter*) do DSP utilizado (ADCINA4). O ADCINA4 então gerava um resultado digital de conversão a cada interrupção do mesmo, sendo que essa interrupção era gerada por um dos módulos do periférico de Modulação por Largura de Pulso Aprimorado (do inglês, ePWM - *Enhanced Pulse Width Modulation*) do DSP (ePWM7A). Um outro módulo ePWM (ePWM1A), sincronizado com o primeiro, era responsável por produzir o sinal com razão cíclica desejada no pino de Entrada e Saída de Propósito Geral (do inglês, GPIO - *General Purpose Input/Output*) do DSP com base no resultado de conversão do ADCINA4. Esse último sinal entrava no circuito *gate driver* para por fim acionar as chaves de potência.

A Figura 33 apresenta o esquema simplificado de interconexão dos periféricos do DSP descrito anteriormente para operação dos conversores em malha aberta.

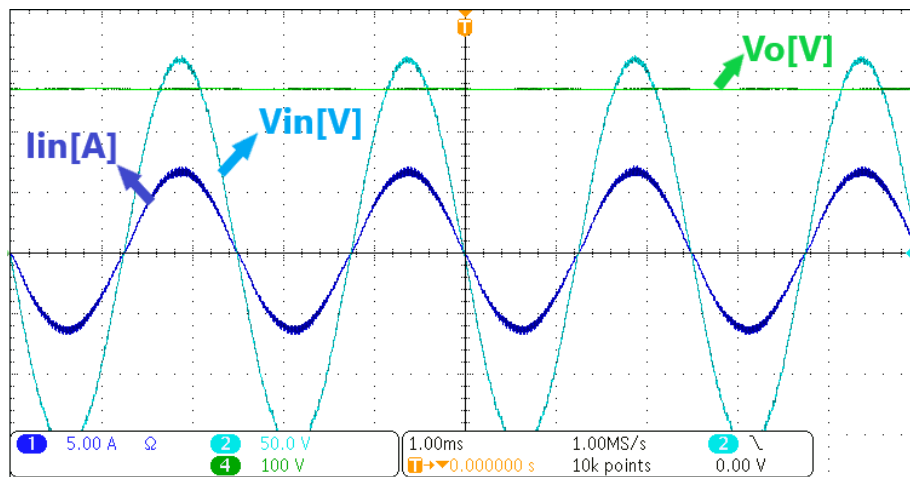
Da Figura 34 à Figura 36 são apresentados os resultados experimentais do conversor SEPIC bridgeless em regime permanente em malha aberta para potência nominal. As figuras 34 e 35 mostram que a corrente de entrada está seguindo a forma de onda da tensão de entrada com defasamento próximo a 0 (400 Hz e 800 Hz, respectivamente), o que mostra que a topologia proposta está realizando o PFC adequadamente. Conforme a Figura 36 (obtida por meio de um algoritmo implementado no *software* MATLAB® que utiliza o arquivo com as formas de onda de corrente gerado pelo osciloscópio [42]), as componentes harmônicas da corrente de entrada do conversor SEPIC bridgeless possuem magnitude inferior aos limites impostos pela norma DO-160F, bem como a THD observada (4,209%) é bem inferior ao limite de 15,26% também determinado pela mesma norma. Esses resultados são também bem próximos daqueles alcançados em simulação.

Figura 33 – Esquema de interconexão dos periféricos do DSP para operação dos conversores em malha aberta.



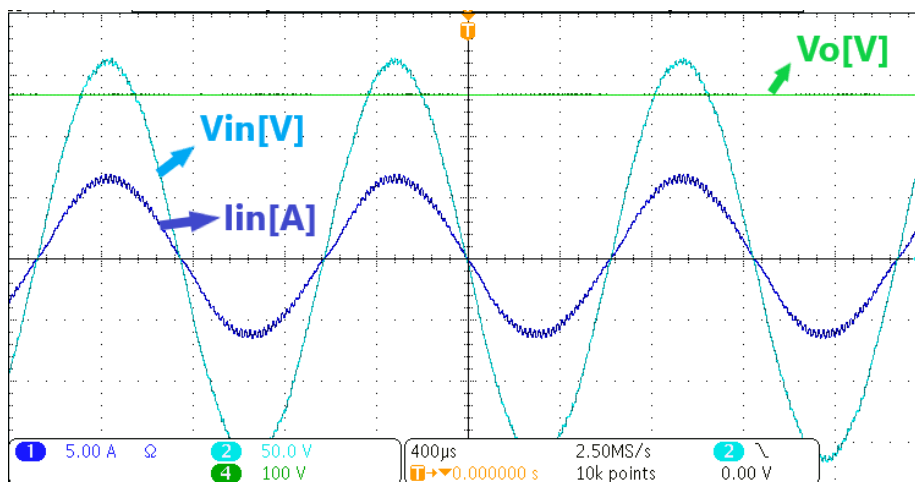
Fonte: Dados de própria autoria.

Figura 34 – Resultados experimentais do conversor SEPIC bridgeless: formas de onda de tensão de entrada, corrente de entrada e tensão de saída para frequência da tensão de entrada de 400 Hz.



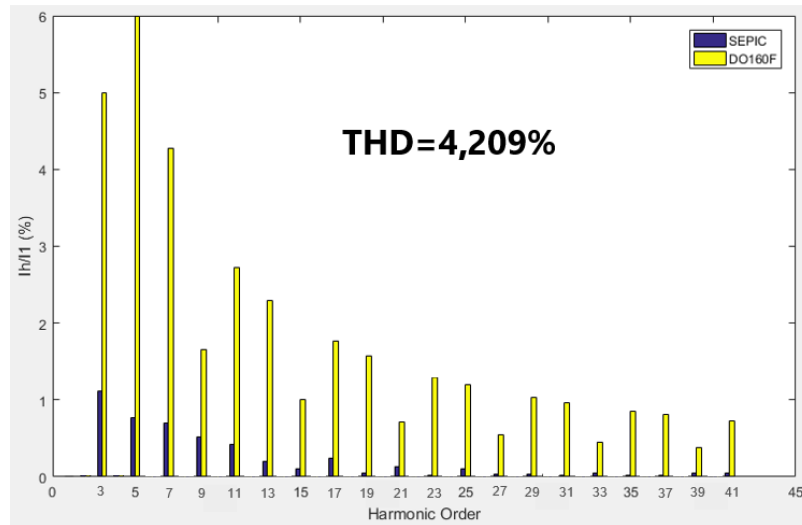
Fonte: Dados de própria autoria.

Figura 35 – Resultados experimentais do conversor SEPIC bridgeless: formas de onda de tensão de entrada, corrente de entrada e tensão de saída para frequência da tensão de entrada de 800 Hz.



Fonte: Dados de própria autoria.

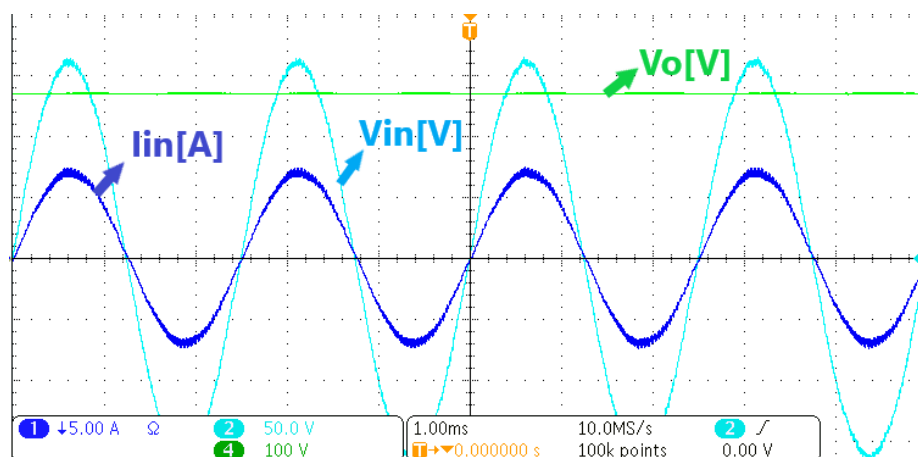
Figura 36 – Resultados experimentais do conversor SEPIC bridgeless: Comparação entre os limites de distorção harmônica individual de corrente da norma DO-160F e o espectro harmônico da corrente de entrada para frequência de 400 Hz.



Fonte: Dados de própria autoria.

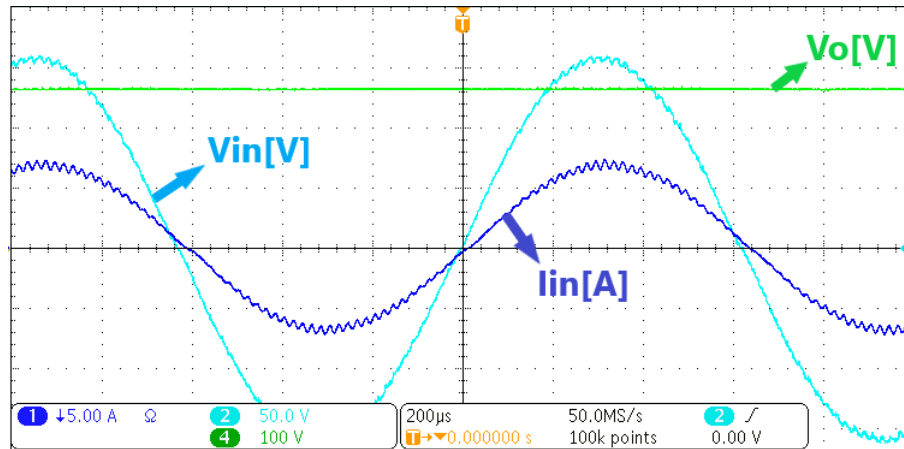
Da Figura 37 à Figura 39 são mostrados os resultados experimentais do conversor Cuk em regime permanente em malha aberta para potência nominal. Conforme as figuras 37 e 38, a topologia Cuk analisada para fins de comparação, assim como o SEPIC bridgeless, realizou o PFC de forma correta para ambas as frequências de operação. O THD observado (3,633%), conforme a Figura 39 (obtida da mesma maneira que a Figura 36), também é bem inferior ao limite determinado pela norma DO-160F.

Figura 37 – Resultados experimentais do conversor Cuk: formas de onda de tensão de entrada, corrente de entrada e tensão de saída para frequência da tensão de entrada de 400 Hz.



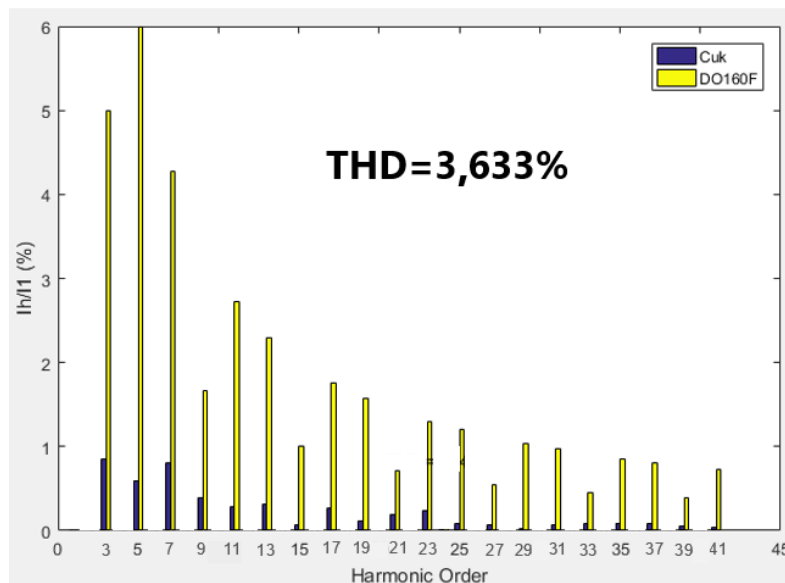
Fonte: Dados de própria autoria.

Figura 38 – Resultados experimentais do conversor Cuk: formas de onda de tensão de entrada, corrente de entrada e tensão de saída para frequência da tensão de entrada de 800 Hz.



Fonte: Dados de própria autoria.

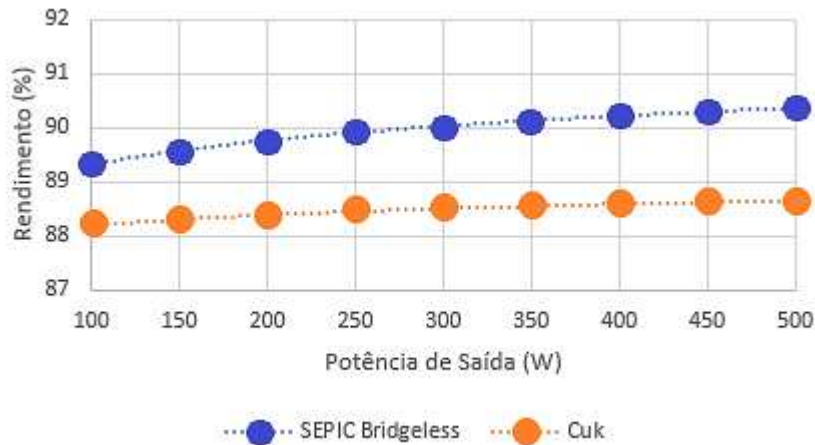
Figura 39 – Resultados experimentais do conversor Cuk: Comparação entre os limites de distorção harmônica individual de corrente da norma DO-160F e o espectro harmônico da corrente de entrada para frequência de 400 Hz.



Fonte: Dados de própria autoria.

A Figura 40 apresenta a comparação entre os rendimentos dos conversores analisados em função da potência de saída. Um ajuste logarítmico, por meio do *software* Excel, foi aplicado nas curvas de rendimento com o objetivo de se ajustar as medidas obtidas experimentalmente e também para que pequenos erros fossem corrigidos. Os referidos rendimentos poderiam ser melhorados com o uso de semicondutores com melhores características térmicas e realizando-se melhorias no *layout* dos protótipos.

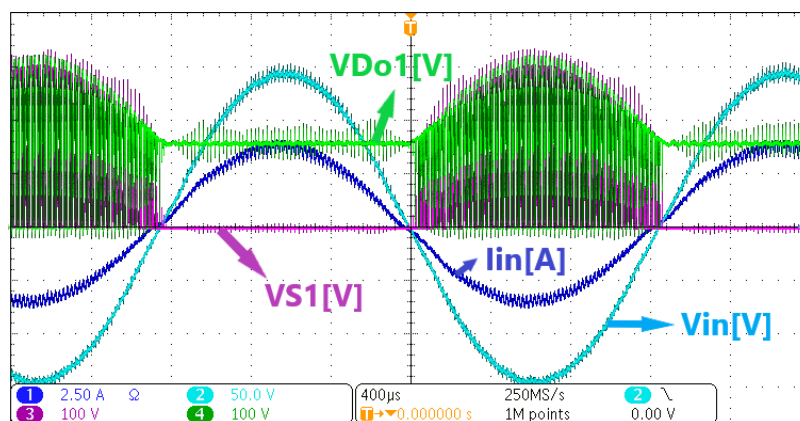
Figura 40 – Rendimento dos conversores analisados em função da potência de saída.



Fonte: Dados de própria autoria.

De acordo com a Figura 40, o conversor SEPIC bridgeless apresentou um melhor rendimento considerando a faixa experimental usada para a potência de saída. Um dos motivos é o fato de, em cada semiciclo da tensão de entrada do SEPIC bridgeless e de forma simultânea, uma das chaves de potência estar completamente em condução (acionamento com tensão nula) e um diodo de saída estar completamente bloqueado. Isso faz com que as perdas por chaveamento na referida chave de potência sejam nulas durante todo o período de um semiciclo e também com que o diodo de saída apresente perdas reduzidas por estar bloqueado no mesmo intervalo. A Figura 41 mostra as formas de onda de tensão sobre a chave de potência S_1 e sobre o diodo D_{o1} para exemplificação do que foi explanado sobre o melhor rendimento do conversor SEPIC bridgeless, além de mostrar as formas de onda de tensão de entrada e de corrente de entrada.

Figura 41 – Resultados experimentais do conversor SEPIC bridgeless: formas de onda de tensão sobre a chave S_1 , tensão sobre o diodo D_{o1} , tensão de entrada e corrente de entrada.



Fonte: Dados de própria autoria.

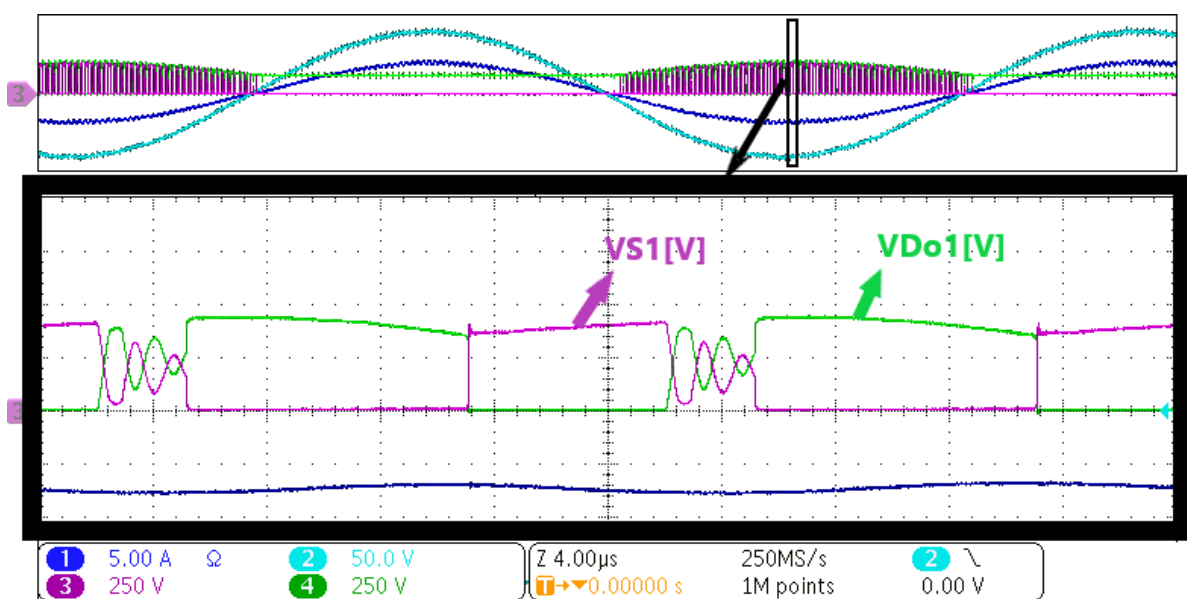
Em virtude dos bons resultados apresentados pela topologia SEPIC bridgeless em regime permanente em malha aberta e devido o seu rendimento ter sido superior àquele observado para o conversor Cuk considerando uma mesma faixa de potência de carga, o conversor SEPIC bridgeless foi implementado em malha fechada para avaliação do desempenho do controlador projetado, como será apresentado na seção seguinte.

4.3.3 Análise dos Esforços de Tensão nos Semicondutores

A Figura 42 mostra as mesmas formas de onda experimentais apresentadas na Figura 41, só que agora com destaque para a alta frequência das tensões sobre a chave S_1 e sobre o diodo D_{o1} . Como mencionado no item referente aos esforços verificados em simulação sobre os semicondutores e como também pode ser visto nos esforços experimentais mostrados na Figura 42, observa-se o alto valor de tensão máxima sobre esses componentes (aproximadamente 430 V) devido o mesmo ser igual à soma da tensão de pico de entrada com a tensão de saída para o conversor SEPIC bridgeless proposto.

Já as formas de onda experimentais de corrente nos semicondutores não foram obtidas devido às dificuldades práticas que seriam enfrentadas na realização dessas medições em virtude da falta de espaço físico para acomodar a instrumentação necessária junto ao protótipo.

Figura 42 – Resultados experimentais do conversor SEPIC bridgeless: Formas de onda de tensão na chave S_1 e no diodo D_{o1} com seus respectivos detalhes na alta frequência.



Fonte: Dados de própria autoria.

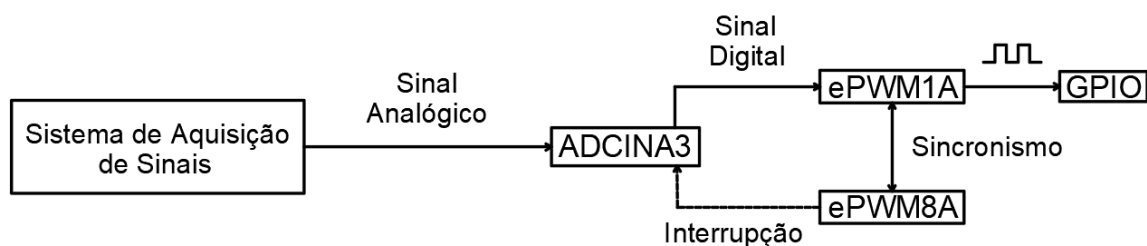
4.3.4 Análise de Desempenho do Controlador de Tensão

Nesta seção será apresentada a validação experimental do sistema de controle projetado no Capítulo III para a operação em malha fechada do conversor SEPIC bridgeless e cujos parâmetros se encontram na Tabela 9. A observação sobre a mudança que ocorreu na prática em relação à lógica inicialmente concebida para obtenção dos resultados em malha aberta também se aplica à lógica para obtenção dos resultados em malha fechada que será apresentada a seguir.

A operação em malha fechada se inicia quando um fio jumper, conectando uma GPIO configurada como saída digital a uma outra GPIO configurada como entrada digital, é retirado dessas conexões no *LaunchPad* do DSP. A partir daí, um módulo ADC distinto daquele utilizado para operação em malha aberta (ADCINA3) passa a ler e converter o sinal proveniente do sistema de aquisição de sinais (conectado à carga do conversor SEPIC bridgeless para ler a sua tensão por meio de sensores) a cada interrupção do mesmo. Essa interrupção era gerada por um terceiro módulo ePWM em relação àqueles da operação em malha aberta (ePWM8A), que por sua vez estava sincronizado com o ePWM1A que continua gerando o sinal com razão cíclica desejada no GPIO com base no resultado de conversão do ADCINA3.

A Figura 43 apresenta o esquema simplificado de interconexão dos periféricos do DSP para operação do conversor em malha fechada.

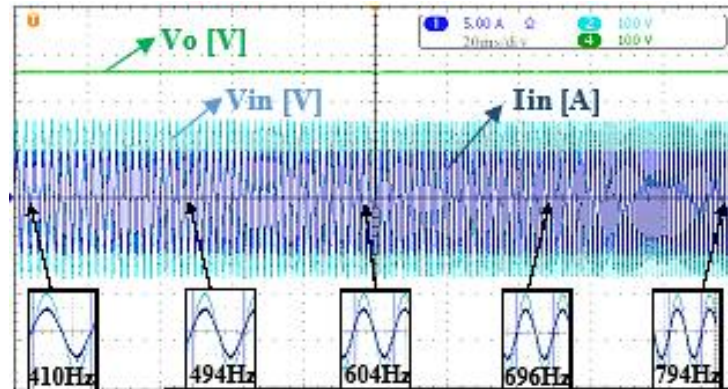
Figura 43 – Esquema de interconexão dos periféricos do DSP para operação do conversor em malha fechada.



Fonte: Dados de própria autoria.

A Figura 44 apresenta a resposta do sistema de controle do conversor SEPIC bridgeless para uma variação da frequência de entrada de 400 Hz para 800 Hz. O PFC e a regulação da tensão de saída foram mantidos durante todo o intervalo de variação de frequência.

Figura 44 – Resultados experimentais do conversor SEPIC bridgeless: formas de onda de tensão de entrada, corrente de entrada e tensão de saída para variação da frequência de 400 Hz para 800 Hz.

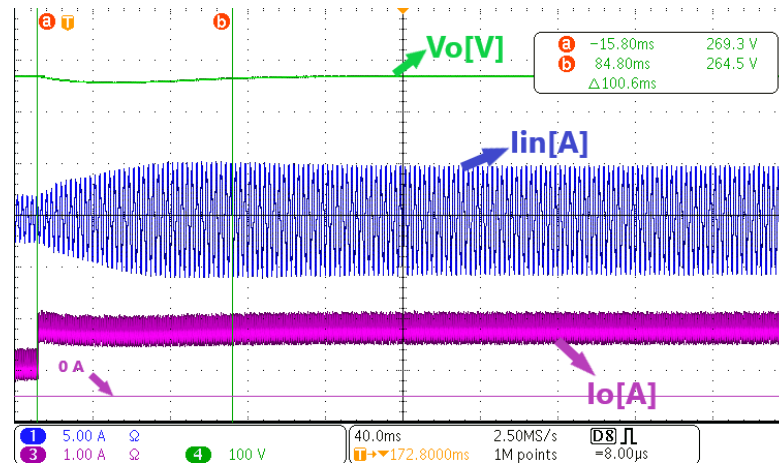


Fonte: Dados de própria autoria.

A Figura 45 e a Figura 46 mostram as formas de onda do conversor SEPIC bridgeless para uma perturbação em degrau da carga de 200 W para 400 W e de 400 W para 200 W, respectivamente, sendo essas as variações (que não abrangem a potência nominal devido aos esforços excessivos, que foram verificados com essa potência, sobre os MOSFETs) utilizadas no capítulo referente aos resultados de simulação. O intervalo de tempo destacado é o tempo de acomodação de 2%. Para ambos os casos de variação de carga (aumento e diminuição), foi verificado um tempo de acomodação próximo dos 100 ms, que por sua vez é superior àquele obtido de forma exata no projeto (45 ms) devido ao uso de um ganho superior para o compensador PI do protótipo. Apesar disso, o tempo alcançado de 100 ms (previsto na norma MIL-STD-704F) foi o valor máximo almejado na seção de projeto do compensador. A ultrapassagem percentual, assim como na simulação, também foi relativamente pequena (3,7%, ou próxima de 10 V) e apenas um pouco superior à ultrapassagem percentual de 2% do projeto. Uma resposta mais rápida e uma regulação para uma maior perturbação em degrau da carga poderiam ser obtidas empregando-se semicondutores com melhores características térmicas e um *layout* de protótipo ajustado, o que por sua vez possibilitaria o uso de um controlador PI experimental mais rápido e com ganho mais próximo daquele previsto em projeto.

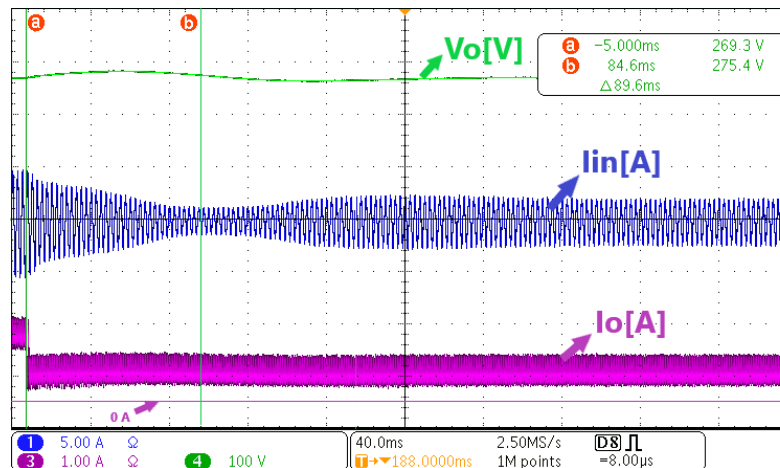
Desse modo e dadas as devidas observações, o sistema de controle do conversor SEPIC bridgeless apresentou uma resposta de regulação (para perturbações na frequência da tensão de entrada e na carga) com características que estão de acordo com aquelas previstas na seção de projeto.

Figura 45 – Resultados experimentais do conversor SEPIC bridgeless: formas de onda de corrente de entrada, corrente de saída e tensão de saída para perturbação em degrau da carga de 200 W para 400 W.



Fonte: Dados de própria autoria.

Figura 46 – Resultados experimentais do conversor SEPIC bridgeless: formas de onda de corrente de entrada, corrente de saída e tensão de saída para perturbação em degrau da carga de 400 W para 200 W.



Fonte: Dados de própria autoria.

4.5 Considerações Finais

Foram apresentados neste capítulo os resultados de simulação e experimentais para o conversor SEPIC bridgeless analisado. Tais resultados possibilitaram, computacionalmente e experimentalmente, a verificação e a comprovação das características almejadas em projeto, como a correção do fator de potência sem o uso de malhas de controle para a corrente de entrada e a adequada resposta da malha de controle para regulação da tensão de saída.

A partir da obtenção dos resultados experimentais, é possível apresentar a Tabela 11. Ela mostra o estado da arte dos conversores CA-CC para MEA, contendo as características já

apresentadas pela Tabela 1 no Capítulo I, juntamente com o conversor SEPIC bridgeless usado na presente dissertação. A observação da referida tabela e das vantagens mencionadas ao longo deste trabalho acerca da topologia SEPIC bridgeless mostra que esse conversor é atrativo para estudos posteriores em MEA, sendo que o mesmo pode passar por melhorias (ex.: uso de semicondutores com melhores características térmicas e menores resistências em condução, ajustes no layout do protótipo, etc) que poderiam melhorar ainda mais os seus resultados experimentais.

Tabela 11 – Comparação entre o estado da arte dos conversores CA-CC para MEA e o conversor SEPIC bridgeless proposto.

Topologia CA-CC	FP	Rendimento	DHT _I	Complexidade de Controle	Necessidade de Sensoriamento da Corrente de Entrada	Presença de Conexão de Ponto Neutro	Po (kW)
Retificador Trifásico de 6 pulsos [5], [7]	Baixo	-*	Alta	Não possui controle	Não possui sensoriamento	Não	-*
TRU [5], [7]	Razoável	-*	Razoável	Não possui controle	Não possui sensoriamento	Não	-*
ATRU [5], [7]	Razoável	-*	Razoável	Não possui controle	Não possui sensoriamento	Não	-*
Retificador Trifásico de 2 níveis [21]	Alto	95 %	-*	Alta	Sim	Não	5
Retificador Trifásico de 3 níveis com NPC [13], [21]	Alto	97 %	-*	Alta	Sim	Sim	5
Vienna [14], [22]	Alto	-*	3 %	Alta	Não	Sim	1,5
Retificador Boost Trifásico Entrelaçado [11]	Alto	97,5 %	8,53 %	Baixa	Não	Não	2
Retificador Buck-Boost Trifásico [19]	Alto	95,1 %	1,23 %	Baixa	Não	Não	0,5
Retificador Cuk Trifásico [20]	Alto	94 %	3,91 %	Baixa	Não	Sim	2
SEPIC Bridgeless Monofásico	Alto	90,4 %	4,209 %	Baixa	Não	Não	0,5

*- Não mencionado pelos autores
 Fonte: Dados de própria autoria.

CAPÍTULO V

Conclusões e Propostas para Continuidade dos Trabalhos

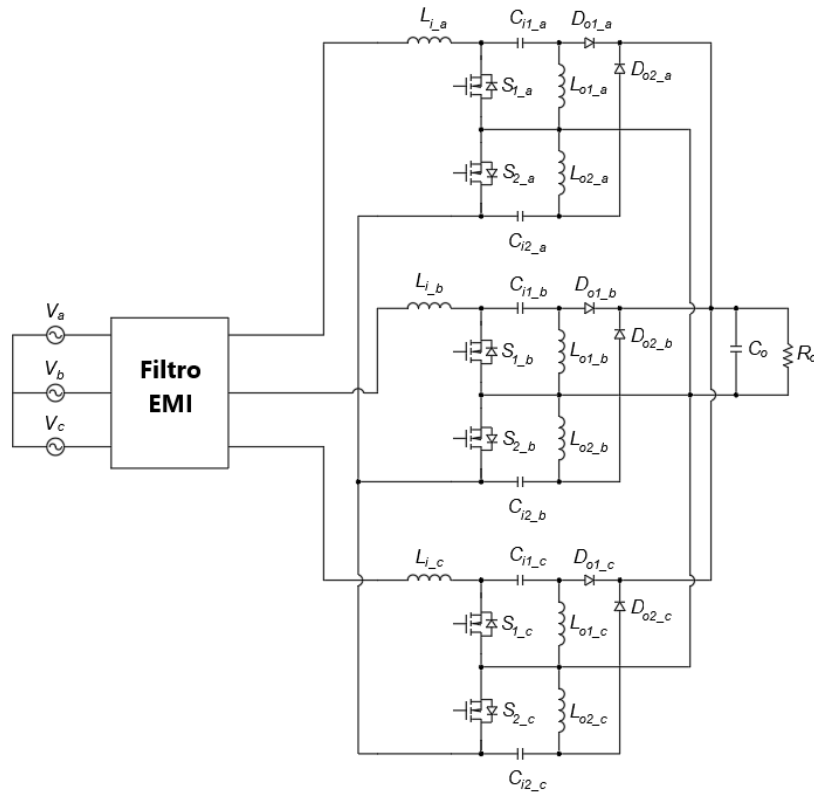
Ao longo dos capítulos anteriores, foram apresentadas as questões referentes à implementação de uma topologia monofásica do conversor CA-CC SEPIC na configuração bridgeless para sistemas elétricos de aeronaves. Serão apresentadas a seguir as conclusões e os possíveis trabalhos futuros relacionadas à realização do presente trabalho.

A principal contribuição do trabalho foi a proposição do conversor SEPIC bridgeless para retificação no contexto de aeronaves mais elétricas, sendo que essa topologia apresenta ampla faixa para operação no modo de condução descontínuo, o que possibilita o uso de sistemas de controle e de sensoriamento simples (apenas uma malha de controle de tensão utilizando um único sensor) para diversas configurações de sistemas elétricos em aeronaves. Essa vantagem também permite que o peso e o volume da estrutura de conversão de potência sejam reduzidos, o que é vantajoso para a área da eletrificação de aeronaves.

O protótipo construído gerou resultados experimentais de fator de potência, de distorção harmônica total da corrente de entrada e de regulação da tensão de saída que estão de acordo com as normas aeronáuticas para sistemas elétricos, sendo esses resultados obtidos com um bom rendimento.

Com o intuito de incentivar a realização de estudos futuros relacionados à aplicação da topologia proposta ao contexto da conversão CA-CC em sistemas elétricos de aeronaves, e em virtude das vantagens apresentadas pela topologia SEPIC bridgeless para a finalidade em questão, a Figura 47 apresenta uma sugestão de conversor SEPIC bridgeless trifásico para análises posteriores. O esquema da referida topologia mostrado na Figura 47 pode ser alterado e passar por melhorias (redução do número de componentes passivos e/ou semicondutores, alteração da conexão entre os elementos, etc) com base nos requisitos de MEA e conforme os resultados obtidos em simulação e/ou experimentos subsequentes.

Figura 47 – Esquemático de proposta de retificador SEPIC bridgeless trifásico para MEA.



Fonte: Dados de própria autoria.

Referências Bibliográficas

- [1] A. Barzkar, M. Ghassemi, “Electric Power Systems in More and All Electric Aircraft: A Review”, *IEEE Access*, vol. 8, pp. 169314-169332, 2020. <https://doi.org/10.1109/ACCESS.2020.3024168>
- [2] P. J. Ansell, K. S. Haran, “Electrified Airplanes: A Path to Zero-Emission Air Travel”, *IEEE Electrification Magazine*, pp. 18-26, 2020. <https://doi.org/10.1109/MELE.2020.2985482>
- [3] V. Madonna, P. Giangrande, W. Zhao, H. Zhang, C. Gerada, M. Galea, “Electrical Machines for the More Electric Aircraft: Partial Discharges Investigation”, *IEEE Transactions on Industry Applications*, vol. 57, no. 2, pp. 1389-1398, 2021. <https://doi.org/10.1109/TIA.2020.3046434>
- [4] V. Raveendran, M. Andresen, M. Liserre, “Improving Onboard Converter Reliability For More Electric Aircraft With Lifetime-based Control”, *IEEE Transactions on Industrial Electronics*, vol. 66, no. 7, pp. 5787-5796, 2019. <https://doi.org/10.1109/TIE.2018.2889626>
- [5] B. Rahrovi, M. Ehsani, “A Review of the More Electric Aircraft Power Electronics”, *2019 IEEE Texas Power and Energy Conference (TPEC)*, Texas, 2019. <https://doi.org/10.1109/TPEC.2019.8662158>
- [6] P. W. Wheeler, J. Clare, A. Trentin, S. Bozhko, "An Overview of the More Electrical Aircraft", *Proceedings of the Institution of Mechanical Engineers, Part G: Journal of Aerospace Engineering*, vol. 227, pp. 578-585, 2013. <https://doi.org/10.1177/0954410012468538>
- [7] B. Sarlioglu, “Advances in AC-DC Power Conversion Topologies for More Electric Aircraft”, *2012 IEEE Transportation Electrification Conference and Expo (ITEC)*, Dearborn, 2012. <https://doi.org/10.1109/ITEC.2012.6243487>
- [8] MIL_STD 704. Revision F – aircraft electric power characteristics.
- [9] *Environmental Conditions and Test Procedures for Airborne Equipment*, DO-160F, RTCA, Inc, Washington, DC, 2008.
- [10] T. Al-Mhana, V. Pickert, D. J. Atkinson, B. Zahawi, “Forced Commutated Controlled Series Capacitor Rectifier for More Electric Aircraft”, *IEEE Transactions on Power Electronics*, vol. 34, no. 1, pp. 225-235, 2018. <https://doi.org/10.1109/TPEL.2018.2816305>

- [11] S. Gangavarapu, A. K. Rathore, "Three-Phase Interleaved Semi-Controlled PFC Converter for Aircraft Application", *IECON 2017 - 43rd Annual Conference of the IEEE Industrial Electronics Society*, Beijing, 2017, pp. 6652-6657. <https://doi.org/10.1109/IECON.2017.8217161>
- [12] G. Gong, M. L. Heldwein, U. Drofenik, J. Minibock, K. Mino, J. W. Kolar, "Comparative evaluation of three-phase high-powerfactor AC-DC converter concepts for application in future More Electric Aircraft", *IEEE Transactions on Industrial Electronics*, vol. 52, no. 3, pp. 727-737, 2005. <https://doi.org/10.1109/TIE.2005.843957>
- [13] J. Rodriguez, S. Bernet, P. K. Steimer, I. E. Lizama, "A Survey on Neutral-Point-Clamped Inverters", *IEEE Transactions on Industrial Electronics*, vol. 57, no. 7, pp. 2219-2230, 2010. <https://doi.org/10.1109/TIE.2009.2032430>
- [14] B. Liu, R. Ren, E. A. Jones, F. Wang, D. Costinett, Z. Zhang, "A Modulation Compensation Scheme to Reduce Input Current Distortion in GaN-Based High Switching Frequency Three-Phase Three-Level Vienna-Type Rectifiers," *IEEE Transactions on Power Electronics*, vol. 33, no. 1, pp. 283-298, 2018. <https://doi.org/10.1109/TPEL.2017.2672756>
- [15] A. J. Balbino, L. B. K. Fisch, T. B. Lazzarin, "Single-Phase Cuk Bridgeless Rectifier Operating in DCM", *SOBRAEP*, vol. 24, no. 2, pp. 214-224, 2019. <https://doi.org/10.18618/REP.2019.2.0027>
- [16] B. Singh, A. Anand, "Power Factor Correction in Modified SEPIC Converter fed Switched Reluctance Motor Drive", *IEEE Transactions on Industry Applications*, vol. 54, no. 5, pp. 4494-4505, 2018. <https://doi.org/10.1109/TIA.2018.2840079>
- [17] M. H. Granza, R. Gules, C. H. I. Font, "Hybrid and Three-Level Three-Phase Rectifiers Using Interleaved DCM Boost Converters", *IEEE Access*, vol. 7, pp. 160168-160176, 2019. <https://doi.org/10.1109/ACCESS.2019.2951123>
- [18] P. J. S. Costa, C. H. I. Font, T. B. Lazzarin, "A Family of Single-Phase Voltage-Doubler High-Power-Factor SEPIC Rectifiers Operating in DCM", *IEEE Transactions on Power Electronics*, vol. 32, no. 6, pp. 4279-4290, 2016. <https://doi.org/10.1109/TPEL.2016.2602940>
- [19] S. Gangavarapu, A. K. Rathore, "Three Phase Buck-Boost Derived PFC Converter for More Electric Aircraft with Reduced Switching, Sensing and Control Requirements", *2018 IEEE Applied Power Electronics Conference and Exposition (APEC)*, San Antonio, 2018, pp. 1467-1472.

- [20] S. Gangavarapu, A. K. Rathore, "A Three-Phase Single-Sensor based Cuk-derived PFC Converter with Reduced Number of Components for More Electric Aircraft", *IEEE Transactions on Transportation Electrification*, vol. 6, no. 4, pp. 1767-1779, 2020. <https://doi.org/10.1109/TTE.2020.2988154>
- [21] G. Gong, M. L. Heldwein, U. Drofenik, J. Minibock, K. Mino, J. W. Kolar, "Comparative evaluation of three-phase high-power factor AC-DC converter concepts for application in future More Electric Aircraft", *IEEE Transactions on Industrial Electronics*, vol. 52, no. 3, pp. 727-737, 2005. <https://doi.org/10.1109/TIE.2005.843957>
- [22] B. Wang, G. Venkataramanan, A. Bendre, "Unity Power Factor Control for Three-Phase Three-Level Rectifiers Without Current Sensors", *IEEE Transactions on Industry Applications*, vol. 43, no. 5, pp. 1341-1348, 2007. <https://doi.org/10.1109/TIA.2007.904433>
- [23] G. Tibola, I. Barbi, "Isolated Three-Phase High Power Factor Rectifier Based on the SEPIC Converter Operating in Discontinuous Conduction Mode", *IEEE Transactions on Power Electronics*, vol. 28, no. 11, pp. 4962-4969, 2013. <https://doi.org/10.1109/TPEL.2013.2247775>
- [24] L. C. Souza, D. C. Morais, L. S. C. Silva, F. J. M. Seixas, L. D. O. Arenas, "DC-DC 3SSC-A-Based Boost Converter: Analysis, Design, and Experimental Validation", *Multidisciplinary Digital Publishing Institute (MDPI) Energies Journal*, 2021. <https://doi.org/10.3390/en14206771>
- [25] M. R. Sahid, A. H. M. Yatim, T. Taufik, "A New AC-DC Converter Using Bridgeless SEPIC", *IECON 2010 - 36th Annual Conference on IEEE Industrial Electronics Society*, Glendale, 2010, pp. 286-290. <https://doi.org/10.1109/IECON.2010.5675012>
- [26] H. Ma, Y. Li, J. S. Lai, C. Zheng, J. Xu, "An Improved Bridgeless SEPIC Converter without Circulating Losses and Input Voltage Sensing", *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 6, no. 3, pp. 1-9, 2017. <https://doi.org/10.1109/JESTPE.2017.2768545>
- [27] M. K. R. Noor, A. Ponniran, M. A. Z. A. Rashid, J.N. Jumadri, M. H. Yatim, M. A. N. Kasiran, A. A. Bakar, S. M. Shah, K. S. Muhammad, J. Itoh, "Modified single switch bridgeless PFC SEPIC structure by eliminating circulating current and power quality improvement", *IET Power Electronics*, vol. 12, no. 14, pp. 3792 - 3801, 2019. <https://doi.org/10.1049/iet-pel.2018.6076>

- [28] A. J. Sabzali, E. H. Ismail, M. A. Al-Saffar, A. A. Fardoun, "New bridgeless dc sepic and cuk PFC Rectifiers With Low Conduction and Switching Losses," *IEEE Transactions on Industrial Applications*, vol. 47, no. 2, pp. 873-881, 2011. <https://doi.org/10.1109/TIA.2010.2102996>
- [29] M. Mahdavi, H. Farzanehfard, "Bridgeless SEPIC PFC rectifier with reduced components and conduction losses," *IEEE Transactions on Industrial Electronics*, vol. 58, no. 9, pp. 4153-4160, 2011. <https://doi.org/10.1109/TIE.2010.2095393>
- [30] E. H. Ismail, "Bridgeless SEPIC rectifier with unity power factor and reduced conduction losses", *IEEE Transactions on Industrial Electronics*, vol. 56, no. 4, pp. 1147-1157, 2009. <https://doi.org/10.1109/TIE.2008.2007552>
- [31] T. G. Neves, L. C. G. de Freitas, A. O. C. Neto, V. F. Barbosa, G. B. de Lima, J. B. V. Júnior, "Analysis and Comparison of Bridgeless SEPIC Topologies operating in Discontinuous Conduction Mode for Power Factor Correction in Aircraft Power Systems", *14th IEEE International Conference on Industry Applications (INDUSCON)*, São Paulo, 2021, pp. 226-233. <https://doi.org/10.1109/INDUSCON51756.2021.9529622>
- [32] G. Tibola, *Isolated Three-Phase High Power Factor Rectifier Based on the SEPIC Converter Operating in Discontinuous Conduction Mode*, Doctoral Thesis, Federal University of Santa Catarina, 2013. <https://doi.org/10.1109/TPEL.2013.2247775>
- [33] Hart, Daniel W. *Power Electronics*, New York: McGraw-Hill, 2011.
- [34] R. P. Massey, E. C. Snyder, "High voltage single-ended DC-DC converter", *IEEE Power Electronics Specialists Conference*, pp. 156-159, 1977. <https://doi.org/10.1109/PESC.1977.7070813>
- [35] B. Sarlioglu, C. T. Morris, "More Electric Aircraft: Review, Challenges, and Opportunities for Commercial Transport Aircraft", *IEEE Transactions on Transportation Electrification*, vol. 1, no. 1, pp. 54-64, 2015. <https://doi.org/10.1109/TTE.2015.2426499>
- [36] P. C. Vratny, H. Kuhn, M. Hornung, "Influences of voltage variations on electric power architectures for hybrid electric aircraft", *CEAS Aeronautical Journal*, pp. 31-43, 2017. <https://doi.org/10.1007/s13272-016-0218-z>
- [37] H. Schefer, L. Fauth, T. H. Kopp, R. Mallwitz, J. Friebe, M. Kurrat, "Discussion on Electric Power Supply Systems for All Electric Aircraft", *IEEE Access*, vol. 8, pp. 84188-84216, 2020. <https://doi.org/10.1109/ACCESS.2020.2991804>

- [38] G. Buticchi, S. Bozhko, M. Liserre, P. Wheeler, K. Al-Haddad, “On-Board Microgrids for the More Electric Aircraft—Technology Review”, *IEEE Transactions on Industrial Electronics*, vol. 66, no. 7, pp. 5588-5599, 2019. <https://doi.org/10.1109/TIE.2018.2881951>
- [39] D. S. L. Simonetti, J. Sebastián, J. Uceda, “The Discontinuous Conduction Mode Sepic and Cuk Power Factor Preregulators: Analysis and Design,” *IEEE Transactions on Industrial Electronics*, vol. 44, no. 5, pp. 630-637, 1997. <https://doi.org/10.1109/41.633459>
- [40] NISE, N. S., “Engenharia de Sistemas de Controle”, 6 ed., Editora LTC, 2009.
- [41] DIXON, L. H. High power factor preregulators for off-line power supplies. In: . [S.l.]: Unitrode Massachusetts. USA, 1988. v. 6, p. 1-16.
- [42] J. A. Borges, *Projeto e análise de um conversor CA-CC monofásico Boost entrelaçado sem ponte de diodos e com correção ativa do fator de potência empregando a técnica de imposição de corrente média*, Dissertação de Mestrado, Universidade Federal de Uberlândia, 2019.

Apêndice A: Cálculo de Perdas e Rendimento de Simulação e Teórico

A.1 Cálculo das Perdas e do Rendimento em Simulação

Nesta seção será fornecido o cálculo para estimação das perdas totais do conversor SEPIC bridgeless em regime permanente utilizando valores de grandezas obtidos em simulação (considerando os circuitos das figuras 21 e 22 do Capítulo IV), estando essas perdas associadas aos componentes passivos e semicondutores da topologia. As perdas adicionais referentes à montagem do protótipo não serão consideradas devido as mesmas serem de difícil mensuração e devido o objetivo do presente item ser a apresentação de uma análise simplificada.

A.1.1 Perdas nos Indutores do Filtro EMI

As perdas nos indutores do filtro EMI, que por sua vez são de núcleo toroidal de liga Sendust, são subdivididas em perdas magnéticas no núcleo e perdas por efeito Joule nos condutores.

A perdas magnéticas no núcleo podem ser determinadas a partir da observação do *datasheet* do núcleo MMTS26T4715 da Magmattec®, sendo esse o núcleo especificado no Capítulo III para os indutores do filtro EMI. Verifica-se o gráfico de perdas no núcleo em função do pico de densidade de fluxo e da frequência na qual o indutor opera (frequência de chaveamento do conversor). Há também a componente de frequência de 400 Hz (frequência da tensão de entrada do conversor), porém verifica-se já em um primeiro momento que as perdas magnéticas decorrentes da mesma são praticamente nulas ao se observar o gráfico do *datasheet*, não sendo então necessário calculá-las. O valor de pico da densidade de fluxo para a componente de alta frequência pode então ser determinado a partir da Equação (51), em que ΔB é a variação da densidade de fluxo no núcleo, dada pela Equação (52). As equações (53) e (54) mostram como se determina as intensidades de fluxo magnético máxima H_{max} e mínima H_{min} , respectivamente.

$$B_p = \frac{\Delta B}{2} = \Delta B_m \quad (51)$$

$$\Delta B = H_{max}\mu - H_{min}\mu \quad (52)$$

$$H_{max} = \frac{NI_{max}}{l} \quad (53)$$

$$H_{min} = \frac{NI_{min}}{l} \quad (54)$$

Em que:

$B_p = \Delta B_m$ = Valor de pico de densidade de fluxo, em Teslas.

ΔB = Variação da densidade de fluxo no núcleo considerando a componente de frequência do fluxo de 50 kHz, em Ampéres por metro.

H_{max} = Intensidade de fluxo magnético máxima da componente de fluxo de 50 kHz, em Ampéres por metro.

H_{min} = Intensidade de fluxo magnético mínima da componente de fluxo de 50 kHz, em Ampéres por metro.

μ = Permeabilidade magnética absoluta da liga metálica Sendust, em Henry por metro.

N = Número de espiras do indutor.

I_{max} = Corrente máxima que flui pelo indutor considerando a componente de frequência da corrente de 50 kHz, em Ampéres.

I_{min} = Corrente mínima que flui pelo indutor considerando a componente de frequência da corrente de 50 kHz, em Ampéres.

l = Comprimento médio do percurso percorrido pelo fluxo magnético no núcleo, em metros.

A partir da simulação no *software* PSIM® do conversor SEPIC bridgeless projetado considerando as especificações de simulação do Capítulo IV, determinou-se que as correntes máxima e mínima nos indutores do filtro EMI, para a componente de alta frequência (observadas no instante em que a oscilação de corrente é máxima) são iguais a aproximadamente $I_{max} = 6,45$ A e $I_{min} = 5,8$ A.

Já o número de espiras usado é $N = 64$ (Capítulo III) e o comprimento médio do percurso percorrido pelo fluxo é $l = 0,118$ m (*datasheet* do núcleo MMTS26T4715). Utilizando-se os dados encontrados, determina-se as intensidades de campo magnético máxima e mínima nas equações (55) e (56).

$$H_{max} = \frac{64 \times 6,45}{0,118} = 3498,305 \frac{A}{m} \quad (55)$$

$$H_{min} = \frac{64 \times 5,8}{0,118} = 3145,762 \frac{A}{m} \quad (56)$$

A permeabilidade magnética absoluta da liga metálica Sendust μ é dada pelo produto da permeabilidade magnética relativa dessa liga ($\mu_r = 26$, para o núcleo escolhido) pela permeabilidade magnética do vácuo ($\mu_0 = 4\pi \times 10^{-7}$ H/m), como mostra a Equação (57).

$$\mu = \mu_r \mu_0 = 26 \times 4\pi \times 10^{-7} = 3,267 \times 10^{-5} \text{ H/m} \quad (57)$$

Substituindo-se as equações (58), (59) e (60) na Equação (52), encontra-se o valor da variação da densidade de fluxo no núcleo na Equação (58).

$$\Delta B = 3498,305 \times 3,267 \times 10^{-5} - 3145,762 \times 3,267 \times 10^{-5} = 0,0115 \text{ T} \quad (58)$$

Substituindo-se a Equação (58) na Equação (51), tem-se na Equação (59) o valor de pico da densidade de fluxo do núcleo (em Teslas e em Gauss).

$$B_p = \Delta B_m = \frac{0,0115}{2} = 0,00575 \text{ T} = 57,5 \text{ G} \quad (59)$$

Para o valor de pico de densidade de fluxo encontrado, o gráfico disponibilizado pelo *datasheet* fornece uma perda no núcleo que é muito pequena. Dessa forma, pode-se considerar que os indutores que compõem o filtro EMI apresentam perdas magnéticas desprezíveis.

As perdas por efeito Joule nos dois indutores do filtro são encontradas com a Equação (60), em que a resistência do cobre R_{cobre} dos condutores é dada pela Equação (61).

$$P_{j_L_f} = 2 \times R_{cobre} \times I_{ef}^2 \quad (60)$$

$$R_{cobre} = \frac{\rho_{fio} \times l_{espira} \times N}{n} \quad (61)$$

Em que:

ρ_{fio} = Resistividade do condutor, em Ohms por centímetro (0,000708 Ω /cm para condutor de cobre AWG22 a 100° C).

l_{espira} = Comprimento de uma espira do indutor, em centímetros.

n = Número de condutores em paralelo no indutor.

N = Número de espiras do indutor.

A partir dos dados do Capítulo III e das características do condutor selecionado, encontra-se a resistência do cobre dos indutores na Equação (62) e as perdas por efeito Joule nos mesmos na Equação (63) a partir da corrente eficaz verificada em simulação (4,4 A).

$$R_{cobre} = \frac{0,000708 \times 4,84 \times 64}{5} = 0,0438 \Omega \quad (62)$$

$$P_{j_{L_f}} = 2 \times 0,0438 \times 4,4^2 = 1,69 W \quad (63)$$

Por fim, a Equação (64) mostra as perdas totais nos indutores do filtro EMI.

$$P_{t_{L_f}} = P_{j_{L_f}} = 1,69 W \quad (64)$$

A.1.2 Perdas no Indutor de Entrada

Para o indutor de entrada foi especificado o núcleo de ferrite do tipo NEE-55/28/21 da Thornton®, sendo que para parte do cálculo de suas perdas magnéticas pode-se também usar as equações de número (51) a (54). O comprimento médio l do percurso percorrido pelo fluxo magnético será agora considerado como sendo o comprimento do entreferro (ar) utilizado na construção do indutor, sendo que esse valor não foi medido em valores exatos na prática e por isso será calculado para garantia de uso de um valor correto. O comprimento do entreferro é considerado no cálculo de perdas magnéticas por possuir uma relutância muito maior que a relutância do material do núcleo, o que faz com que a permeabilidade absoluta do entreferro seja também a única considerada no cálculo de perdas magnéticas. O comprimento total do entreferro pode ser determinado pela Equação (65), em que A_e é a área da perna central do núcleo tipo EE em cm^2 (3,54 cm^2 para o núcleo selecionado) e L_i é a indutância do indutor de entrada já fornecida no Capítulo III.

$$l = \frac{N^2 \times \mu_0 \times A_e}{L_i} \times 10^{-2} = \frac{28^2 \times 4\pi \times 10^{-7} \times 3,54}{450 \times 10^{-6}} \times 10^{-2} = 0,0775 cm = 0,000775 m \quad (65)$$

Sabendo-se que as correntes máxima e mínima no indutor obtidas em simulação são de $I_{max} = 8,3 A$ e $I_{min} = 4,7 A$ e usando o valor de comprimento encontrado na Equação (65), determina-se a densidade de fluxo de pico com as equações (66) e (67).

$$B_p = \frac{\frac{NI_{max}}{l} \mu_0 - \frac{NI_{min}}{l} \mu_0}{2} \quad (66)$$

$$B_p = \frac{\frac{28 \times 8,3}{0,000775} \times 4\pi \times 10^{-7} - \frac{28 \times 4,7}{0,000775} \times 4\pi \times 10^{-7}}{2} = 0,0817 T = \Delta B_m \quad (67)$$

Com a densidade de fluxo de pico encontrada na Equação (67), determina-se através da Equação (68) as perdas magnéticas para o núcleo de ferrite do indutor de entrada, em que f é a frequência de chaveamento (50 kHz) e $V_{núcleo}$ é o volume do núcleo selecionado no Capítulo III (42,5 cm³).

$$P_{n_{L_i}} = \Delta B_m^{2,4} (4 \times 10^{-5} \times f + 4 \times 10^{-10} \times f^2) V_{núcleo} = 0,31 W \quad (68)$$

As perdas por efeito Joule no indutor de entrada, assim como para os indutores do filtro EMI, são encontradas com as equações (60) (sem o fator de multiplicação 2 por haver apenas um indutor de entrada) e (61). Usando-se os dados do Capítulo III e sabendo-se que a resistividade do condutor de cobre AWG32 é de 0,007192 Ω/cm a 100 °C, encontra-se a resistência dos condutores do indutor na Equação (69).

$$R_{cobre} = \frac{0,007192 \times 7,64 \times 28}{23} = 0,0668 \Omega \quad (69)$$

Com o valor eficaz de corrente de 4,5 A obtido em simulação para o indutor de entrada, encontra-se as perdas por efeito Joule no referido componente com a Equação (70).

$$P_{j_{L_i}} = 0,0668 \times 4,5^2 = 1,35 W \quad (70)$$

Por fim, na Equação (71) determina-se as perdas totais no indutor de entrada.

$$P_{t_{L_i}} = P_{n_{L_i}} + P_{j_{L_i}} = 0,31 + 1,35 = 1,66 W \quad (71)$$

A.1.3 Perdas nos Indutores de Saída

As perdas magnéticas dos indutores de saída, cujo núcleo selecionado é de ferrite tipo NEE-42/21/20 da Thornton®, são também determinadas através das equações de número (65) a (68). Sabendo-se que o indutor de saída possui 20 espiras e que a área A_e para o indutor em questão é de 2,4 cm², calcula-se com a Equação (72) o comprimento total do entreferro utilizado na construção do indutor.

$$l = \frac{20^2 \times 4\pi \times 10^{-7} \times 2,4}{70 \times 10^{-6}} \times 10^{-2} = 0,1723 \text{ cm} = 0,001723 \text{ m} \quad (72)$$

Sabendo-se que as correntes máxima e mínima no indutor obtidas em simulação são de $I_{\max} = 4,8 \text{ A}$ e $I_{\min} = -17,2 \text{ A}$ e usando o valor de comprimento encontrado na Equação (72), determina-se a densidade de fluxo de pico com a Equação (73).

$$B_p = \frac{\frac{20 \times 4,8}{0,001723} \times 4\pi \times 10^{-7} - \frac{20 \times (-17,2)}{0,001723} \times 4\pi \times 10^{-7}}{2} = 0,1604 \text{ T} = \Delta B_m \quad (73)$$

Com o valor encontrado na Equação (73) e sabendo-se que o volume do núcleo especificado é de $23,3 \text{ cm}^3$, determina-se na Equação (74) as perdas magnéticas totais nos dois indutores de saída.

$$P_{n_{L_o}} = 2 \times 0,1604^{2,4} (4 \times 10^{-5} \times 50000 + 4 \times 10^{-10} \times 50000^2) \times 23,3 = 1,73 \text{ W} \quad (74)$$

A resistência do cobre dos condutores do indutor é dada pela Equação (75) considerando a resistividade de $0,004523 \text{ } \Omega/\text{cm}$ do condutor de cobre AWG30 a $100 \text{ }^\circ\text{C}$ e os dados do Capítulo III. A perda por efeito Joule nos dois indutores é determinada na Equação (76) para uma corrente eficaz obtida em simulação igual a $4,1 \text{ A}$.

$$R_{\text{cobre}} = \frac{0,004523 \times 6,44 \times 20}{30} = 0,0194 \text{ } \Omega \quad (75)$$

$$P_{j_{L_o}} = 2 \times 0,0194 \times 4,1^2 = 0,65 \text{ W} \quad (76)$$

As perdas totais nos indutores de saída são encontradas com a Equação (77).

$$P_{t_{L_o}} = P_{n_{L_o}} + P_{j_{L_o}} = 1,73 + 0,65 = 2,38 \text{ W} \quad (77)$$

A.1.4 Perdas nos Capacitores de Entrada e no Capacitor de Saída

As perdas nos capacitores de entrada são dadas pela Equação (78), sendo que a resistência equivalente série R_c dos mesmos é igual a $95 \text{ m}\Omega$ para o capacitor escolhido (R71PN4100AA30K) no Capítulo III e a corrente eficaz em simulação é igual a $3,8 \text{ A}$.

$$P_{C_{i,t}} = 2 \times R_c \times I_{ef}^2 = 2 \times 0,095 \times 3,8^2 = 2,743 \text{ W} \quad (78)$$

Já as perdas no capacitor de saída são dadas pela Equação (79), em que a resistência equivalente série R_c do mesmo é igual a $148 \text{ m}\Omega$ para o capacitor escolhido (ALC70A102EH450) no Capítulo III e a corrente eficaz em simulação é igual a $4,8 \text{ A}$.

$$P_{C_o} = R_c \times I_{ef}^2 = 0,148 \times 4,8^2 = 3,409 \text{ W} \quad (79)$$

A.1.5 Perdas nas Chaves de Potência

As perdas nos MOSFETs se subdividem em perdas por condução e perdas por comutação. Tais perdas podem ser determinadas incluindo-se o modelo de chave especificado na base de dados de dispositivos do PSIM® e empregando-se os componentes da biblioteca “*Thermal Module*”, sendo que para isso utiliza-se os dados presentes no *datasheet* do componente em questão. Detalhes relacionados a essa funcionalidade do *software* PSIM® podem ser conferidos em [42].

Após a simulação do conversor em análise utilizando o modelo de chave de potência especificado, obteve-se as perdas por condução e por comutação totais para as chaves S_1 e S_2 apresentadas nas equações (80) e (81), respectivamente.

$$P_{S_cond} = 11,62 \text{ W} \quad (80)$$

$$P_{S_com} = 0,21 \text{ W} \quad (81)$$

Por fim, as perdas totais nas chaves de potência podem ser determinadas através da Equação (82).

$$P_{S_t} = P_{S_cond} + P_{S_com} = 11,62 + 0,21 \cong 11,83 \text{ W} \quad (82)$$

A.1.6 Perdas nos Diodos de Saída

As perdas nos diodos de saída, assim como para as chaves de potência, se subdividem em perdas por condução e perdas por comutação. As perdas por comutação não serão consideradas devido os diodos da topologia em análise não apresentarem instantes de transição em que sua tensão atinge o seu valor mais alto de forma simultânea à anulação de sua corrente (e vice-versa) [32], o que gerou perdas por comutação em simulação (utilizando a biblioteca “*Thermal Module*” do PSIM®) que são ínfimas se comparadas às perdas por condução. As

perdas por condução (ou perdas totais) nos diodos de saída determinadas em simulação, utilizando o mesmo método empregado para as chaves de potência, são apresentadas na Equação (83).

$$P_{Do_cond} = P_{Do_t} = 1,53 \text{ W} \quad (83)$$

A.1.7 Perdas Totais e Rendimento do Conversor CA-CC SEPIC Bridgeless em Simulação

As perdas totais do conversor CA-CC SEPIC bridgeless em simulação são dadas pela soma das perdas dos componentes passivos e dos semicondutores determinadas nos itens anteriores, conforme apresentado da Equação (84) à Equação (86).

$$P_{t_SEPIC} = P_{t_L_f} + P_{t_L_i} + P_{t_L_o} + P_{C_i_t} + P_{C_o} + P_{S_t} + P_{Do_t} \quad (84)$$

$$P_{t_SEPIC} = 1,69 + 1,66 + 2,38 + 2,743 + 3,409 + 11,83 + 1,53 \quad (85)$$

$$P_{t_SEPIC} = 25,242 \text{ W} \quad (86)$$

A Equação (87) apresenta o rendimento do conversor SEPIC bridgeless após o cálculo de suas perdas e considerando a sua potência nominal.

$$\eta(\%) = \frac{P_o}{P_o + P_{t_SEPIC}} \times 100 = \frac{500}{500 + 25,242} \times 100 = 95,19 \% \quad (87)$$

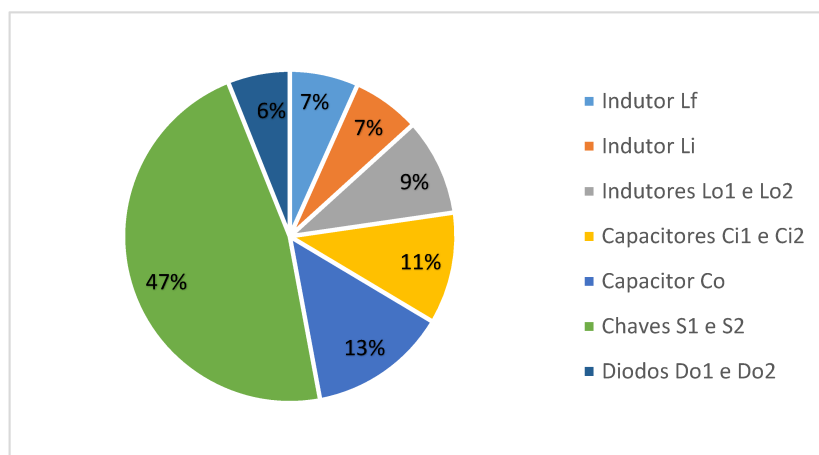
A Figura 48 apresenta as perdas de cada grupo de componentes do conversor, determinadas com o auxílio da simulação, em porcentagem do valor total de perdas.

A partir da observação da Figura 48, nota-se que a maior parte das perdas no conversor ocorrem nas chaves de potência devido ao valor relativamente alto de $0,15 \Omega$ para R_{DS-ON} das mesmas, o que gera altas perdas por condução.

O rendimento experimental do conversor SEPIC bridgeless para potência nominal, conforme pode ser observado na Figura 40 do Capítulo IV, é de aproximadamente 90,4%. Esse rendimento é inferior ao determinado na Equação (87) com o auxílio dos resultados em simulação (95,19%). Como mencionado anteriormente, não foram consideradas as perdas adicionais no cálculo das perdas em simulação, sendo as mesmas provenientes do circuito de grampeamento das chaves de potência e da placa de circuito impresso do protótipo. Além disso, foi aplicado um ajuste logarítmico na curva de rendimento experimental em função da potência

de carga (Figura 40) para que eventuais erros de medição fossem corrigidos. Isso faz com que seja possível que o valor de rendimento experimental real seja um pouco superior ao valor considerado de 90,4%, o que o tornaria mais próximo do rendimento de 95,19% encontrado com o auxílio da simulação.

Figura 48 – Perdas em simulação de cada grupo de componentes do conversor SEPIC bridgeless em porcentagem das perdas totais



Fonte: Dados de própria autoria.

A.2 Cálculo das perdas teóricas e comparação entre os rendimentos teórico, de simulação e experimental

Neste item será realizado o cálculo de perdas teórico associado aos componentes do conversor SEPIC bridgeless implementado a fim de comparar o rendimento teórico obtido com o rendimento alcançado com o auxílio da simulação e com o rendimento experimental. Para o cálculo de perdas teórico, serão analisadas as formas de onda teóricas de tensão e corrente associadas aos componentes do conversor para que se calcule os valores médios, eficazes e de pico necessários.

A.2.1 Cálculo das perdas nos indutores do filtro EMI e no indutor de entrada

Para o cálculo das perdas magnéticas no núcleo dos indutores do filtro EMI e do indutor de entrada, determina-se primeiramente a densidade de fluxo magnético de pico nos mesmos através da Equação (66). Como mencionado no item referente ao cálculo das perdas com o auxílio da simulação, as perdas magnéticas no núcleo dos indutores podem ser consideradas

como sendo apenas aquelas provenientes da componente de 50 kHz (frequência de chaveamento) da densidade de fluxo devido a componente de baixa frequência (400 Hz) gerar perdas magnéticas que podem ser desconsideradas.

Como já pode ser verificado em um primeiro momento a partir da observação do *datasheet* do núcleo MMTS26T4715 da Magmattec®, que é o núcleo usado para os indutores do filtro EMI, as perdas magnéticas nesse componente para a frequência de 50 kHz só ocorrem de forma considerável para uma densidade de fluxo magnético de pico acima dos 150 G, o que está bem distante do que é observado em uma primeira análise para o conversor analisado. As perdas magnéticas no núcleo desses indutores serão então desconsideradas.

Já as perdas magnéticas no núcleo de ferrite do indutor de entrada L_i podem ser encontradas determinando-se primeiro o valor de pico da componente de alta frequência da sua corrente, como mostra a Equação (88) [25], em que as variáveis utilizadas se baseiam nos parâmetros de projeto do conversor mostrados nos capítulos anteriores. A indutância utilizada nessa equação será a indutância equivalente de entrada L_{i_e} de 750 μH devido ter se considerado, no Capítulo II, que os indutores do filtro EMI (300 μH) e o indutor de entrada (450 μH) operam em série para o conversor considerado.

$$I_{P_{L_{i_e}(50\text{ kHz})}} = \frac{V_P}{L_{i_e}} \times (D_1 \times T_s) = \frac{115 \times \sqrt{2}}{750 \times 10^{-6}} \times \left(0,4919 \times \frac{1}{50 \times 10^3}\right) = 2,133 \text{ A} \quad (88)$$

A variável D_1 utilizada na Equação (88) é a razão cíclica teórica do conversor SEPIC, sendo determinada como mostra a Equação (89) [32] e utilizando os parâmetros já apresentados nos capítulos anteriores.

$$D_1 = \frac{G}{\sqrt{\frac{R_o}{4 L_e f_s}}} = \frac{1,66}{\sqrt{\frac{270^2}{500}}}{\sqrt{4 \times 64,024 \times 10^{-6} \times 50 \times 10^3}} = 0,4919 \quad (89)$$

Utilizando-se o valor de corrente encontrado na Equação (88) como sendo o valor de I_{\max} na Equação (66) (desconsiderando-se o valor de I_{\min} devido o mesmo ser nulo quando se analisa apenas a componente de alta frequência), tem-se na Equação (90) o valor da densidade de fluxo de pico no núcleo do indutor L_i , em que as variáveis utilizadas já foram determinadas anteriormente neste trabalho.

$$B_p = \frac{\frac{NI_{max}}{l} \mu_0 - \frac{NI_{min}}{l} \mu_0}{2} = \frac{28 \times 2,133}{0,000775} \times \frac{4\pi \times 10^{-7}}{2} = \Delta B_m = 0,0484 T \quad (90)$$

Com a densidade de fluxo de pico encontrada na Equação (90), determina-se através da Equação (91) (igual à Equação (68)) as perdas magnéticas para o núcleo do indutor de entrada.

$$P_{n_{L_i}} = \Delta B_m^{2,4} (4 \times 10^{-5} \times f + 4 \times 10^{-10} \times f^2) V_{núcleo} = 0,089 W \quad (91)$$

Para o cálculo das perdas por efeito Joule nos condutores dos indutores do filtro EMI, utiliza-se a equação (60), sendo que para se determinar a corrente eficaz I_{ef} nessa equação é necessário observar primeiramente a forma de onda da corrente no indutor de entrada do conversor CC-CC SEPIC (Figura 10 no Capítulo II). A partir da análise dessa forma de onda, tem-se as equações (92) e (93) para a corrente eficaz no indutor de entrada do conversor CC-CC SEPIC, sendo as correntes I_{Li_min} e I_{Li_max} na Equação (93) determinadas pelas equações (94) e (95), respectivamente [32].

$$I_{ef_Li} = \sqrt{\frac{1}{T_S} \int_0^{T_S} [i_{Li}(t)]^2 dt} \quad (92)$$

$$I_{ef_Li} = \frac{1}{T_S} \sqrt{\left\{ \int_0^{DT_S} \left[I_{Li_min} + \left(\frac{I_{Li_max} - I_{Li_min}}{DT_S} \right) t \right]^2 dt + \int_0^{\frac{V_{in} DT_S}{V_o}} \left[I_{Li_max} + \left(\frac{I_{Li_min} - I_{Li_max}}{\frac{V_{in}}{V_o} DT_S} \right) t \right]^2 dt + \int_0^{T_S - (DT_S + \frac{V_{in} DT_S}{V_o})} [I_{Li_min}]^2 dt \right\}} \quad (93)$$

$$I_{Li_min} = \frac{1}{2} \frac{(V_o L_i - V_{in} L_o) D^2 V_{in}}{V_o L_i L_o f_s} \quad (94)$$

$$I_{Li_max} = \frac{1}{2} \frac{[D (V_o L_i - V_{in} L_o) + 2 L_o V_o] D V_{in}}{V_o L_i L_o f_s} \quad (95)$$

Substituindo-se as equações (94) e (95) na Equação (93) e realizando-se as simplificações necessárias, encontra-se a Equação (96) da corrente eficaz no indutor de entrada do conversor CC-CC SEPIC.

$$I_{ef_Li} = \sqrt{\frac{3D^3 V_{in}^2}{(4L_o^2 V_o^2 + 4L_o^2 V_o V_{in} + 3DL_i^2 V_o^2 - 3DL_o^2 V_{in}^2 + 6DL_i L_o V_o^2 - 6DL_o^2 V_o V_{in})} \frac{L_i^2 L_o^2 V_o^2 f_s^2}{6}} \quad (96)$$

Como demonstrado no Capítulo II, $V_{in} = V_P \text{sen}(\theta)$ para o retificador SEPIC, gerando assim a Equação (97).

$$I_{ef_Li}(\theta) = \sqrt{\frac{3D^3 [V_P \text{sen}(\theta)]^2}{\left(4L_o^2 V_o^2 + 4L_o^2 V_o [V_P \text{sen}(\theta)] + 3DL_i^2 V_o^2 - 3DL_o^2 [V_P \text{sen}(\theta)]^2 + 6DL_i L_o V_o^2 - 6DL_o^2 V_o [V_P \text{sen}(\theta)]\right)} \frac{L_i^2 L_o^2 V_o^2 f_s^2}{6}} \quad (97)$$

Substituindo-se as variáveis já conhecidas na Equação (97), sendo L_i substituída pela indutância equivalente de entrada L_{i_e} de 750 μH , e aplicando-se a definição de valor eficaz na equação resultante (considerando o período da tensão de entrada retificada do conversor), encontra-se o valor eficaz da corrente nos indutores do filtro EMI e no indutor de entrada após a consideração da componente de baixa frequência da tensão alternada de entrada, Equação (98).

$$I_{ef_Lf} = I_{ef_Li} = \sqrt{\frac{1}{\pi} \int_0^\pi [I_{ef_Li}(\theta)]^2 d\theta} = 4,37 \text{ A} \quad (98)$$

Substituindo-se o valor encontrado na Equação (98) nas equações (60) e (70), com o valor da resistência dos condutores já determinado anteriormente, tem-se nas equações (99) e (100) o valor teórico das perdas por efeito Joule nos indutores do filtro EMI (que por sua vez é igual ao valor das perdas totais nesse componente) e no indutor de entrada, respectivamente.

$$P_{t_Lf} = P_{j_Lf} = 2 \times 0,0438 \times 4,37^2 = 1,67 \text{ W} \quad (99)$$

$$P_{j_Li} = 0,0668 \times 4,37^2 = 1,27 \text{ W} \quad (100)$$

A Equação (101) mostra as perdas totais no indutor de entrada L_i .

$$P_{t_Li} = P_{n_Li} + P_{j_Li} = 0,089 + 1,27 = 1,36 \text{ W} \quad (101)$$

A.2.2 Cálculo das perdas nos indutores de saída

Para a determinação das perdas magnéticas nos indutores de saída L_o e considerando os parâmetros já determinados para esse componente, calcula-se primeiramente o valor de pico da componente de alta frequência da corrente no mesmo, Equação (102) [25], e o valor da densidade de fluxo de pico em seu núcleo, Equação (103).

$$I_{P_{L_o(50\text{ kHz})}} = \frac{V_P}{L_o} \times (D_1 \times T_s) = \frac{115 \times \sqrt{2}}{70 \times 10^{-6}} \times \left(0,4919 \times \frac{1}{50 \times 10^3}\right) = 22,85 \text{ A} \quad (102)$$

$$B_P = \frac{\frac{NI_{max}}{l} \mu_0 - \frac{NI_{min}}{l} \mu_0}{2} = \frac{20 \times 22,85}{0,001723} \times 4\pi \times 10^{-7} = \Delta B_m = 0,1666 \text{ G} \quad (103)$$

Com a densidade de fluxo de pico encontrada na Equação (103), determina-se na Equação (104) as perdas magnéticas nos dois indutores de saída.

$$P_{n_{L_o}} = 2 \times \Delta B_m^{2,4} (4 \times 10^{-5} \times f + 4 \times 10^{-10} \times f^2) V_{nucleo} = 1,89 \text{ W} \quad (104)$$

Para o cálculo das perdas por efeito Joule, observa-se novamente as formas de onda presentes na Figura 10. Para o indutor de saída, considerando o conversor CC-CC SEPIC, o valor eficaz de sua corrente é determinado com a Equação (105), em que $I_{L_o_min}$ é dada pela Equação (106) e $I_{L_o_max}$ é dada pela Equação (107) [32].

$$I_{ef_{L_o}} = \sqrt{\frac{I}{T_s} \left\{ \int_0^{DT_s} \left[I_{L_o_min} + \left(\frac{I_{L_o_max} - I_{L_o_min}}{DT_s} \right) t \right]^2 dt + \int_0^{\frac{V_{in} DT_s}{V_o}} \left[I_{L_o_max} + \left(\frac{I_{L_o_min} - I_{L_o_max}}{\frac{V_{in}}{V_o} DT_s} \right) t \right]^2 dt + \int_0^{T_s - (DT_s + \frac{V_{in} DT_s}{V_o})} [I_{L_o_min}]^2 dt \right\}} \quad (105)$$

$$I_{L_o_min} = -\frac{1}{2} \frac{(V_o L_i - V_{in} L_o) D^2 V_{in}}{V_o L_i L_o f_s} \quad (106)$$

$$I_{L_o_max} = \frac{1}{2} \frac{[2V_o L_i - (V_o L_i - V_{in} L_o) D] D V_{in}}{V_o L_i L_o f_s} \quad (107)$$

Após a substituição das equações (106) e (107) na Equação (105), com as devidas simplificações, e sabendo-se que $V_{in} = V_P \text{sen}(\theta)$ para o retificador SEPIC, tem-se a Equação (108).

$$I_{ef_Lo}(\theta) = \sqrt{\frac{\frac{3D^3[V_P \text{sen}(\theta)]^2}{\left(4L_i^2 V_o^2 + 4L_i^2 V_o [V_P \text{sen}(\theta)] - 3DL_i^2 V_o^2 + 3DL_o^2 [V_P \text{sen}(\theta)]^2 + 6DL_i L_o [V_P \text{sen}(\theta)]^2 - 6DL_i^2 V_o [V_P \text{sen}(\theta)]\right)}}{L_i^2 L_o^2 V_o^2 f_s^2}}{6}} \quad (108)$$

Substituindo-se as variáveis já conhecidas na Equação (108), sendo L_i substituída pela indutância equivalente de entrada L_{i_e} de 750 μH (como foi feito anteriormente), e aplicando-se a definição de valor eficaz na equação resultante (considerando agora o período da tensão de entrada não retificada do conversor devido cada indutor de saída operar em um semiciclo diferente), encontra-se o valor eficaz da corrente nos indutores de saída do conversor implementado, Equação (109).

$$I_{ef_Lo} = \sqrt{\frac{1}{2\pi} \int_0^\pi [I_{ef_Lo}(\theta)]^2 d\theta} = 4,099 \text{ A} \quad (109)$$

Substituindo-se o valor encontrado na Equação (109) na Equação (76), com o valor da resistência dos condutores já determinado anteriormente, tem-se na Equação (110) o valor teórico das perdas por efeito Joule nos indutores de saída.

$$P_{j_L_o} = 2 \times 0,0194 \times 4,099^2 = 0,65 \text{ W} \quad (110)$$

A Equação (111) mostra as perdas totais nos indutores de saída L_o .

$$P_{t_L_o} = P_{n_L_o} + P_{j_L_o} = 1,89 + 0,65 = 2,54 \text{ W} \quad (111)$$

A.2.3 Cálculo das perdas nos capacitores de entrada e no capacitor de saída

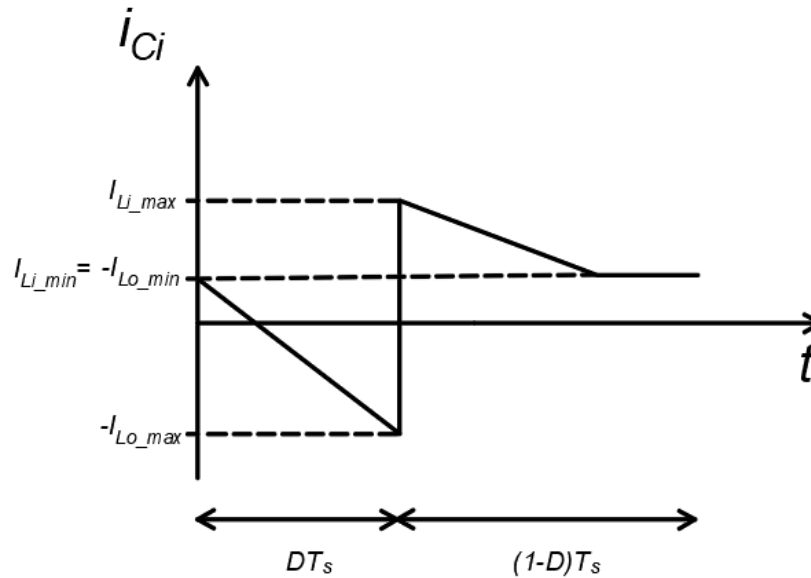
Para o cálculo das perdas nos capacitores de entrada do conversor implementado, observa-se primeiramente a forma de onda da corrente no capacitor C_i do conversor CC-CC SEPIC mostrada na Figura 49, sendo que a mesma foi obtida a partir da análise feita no Capítulo II.

A partir da observação da referida forma de onda, determina-se através das equações (112) e (113) o valor eficaz da corrente no capacitor C_i do conversor CC-CC SEPIC.

$$I_{ef_Ci} = \sqrt{\frac{I}{T_S} \int_0^{T_S} [i_{Ci}(t)]^2 dt} \quad (112)$$

$$I_{ef_Ci} = \frac{I}{T_S} \sqrt{\left\{ \int_0^{DT_S} \left[-I_{Lo_min} + \left(\frac{-I_{Lo_max} + I_{Lo_min}}{DT_S} \right) t \right]^2 dt + \int_0^{\frac{V_{in}DT_S}{V_o}} \left[I_{Li_max} + \left(\frac{I_{Li_min} - I_{Li_max}}{\frac{V_{in}}{V_o} DT_S} \right) t \right]^2 dt + \int_0^{T_S - (DT_S + \frac{V_{in}DT_S}{V_o})} [I_{Li_min}]^2 dt \right\}} \quad (113)$$

Figura 49 – Forma de onda da corrente no capacitor C_i do conversor CC-CC SEPIC



Fonte: Dados de própria autoria.

Após as devidas simplificações na Equação (113), considerando as equações fornecidas para as variáveis presentes na mesma e sabendo-se que $V_{in} = V_P \text{sen}(\theta)$ para o retificador SEPIC, tem-se a Equação (114) para a corrente eficaz nos capacitores de entrada do conversor implementado.

$$I_{ef_Ci}(\theta) = \frac{\sqrt{\frac{3D^3[V_P \text{sen}(\theta)]^2}{\left(4L_i^2V_o^2+4L_o^2V_o[V_P \text{sen}(\theta)]-3DL_i^2V_o^2-3DL_o^2[V_P \text{sen}(\theta)]^2+\right)}{6DL_iL_oV_o[V_P \text{sen}(\theta)]}}}{L_i^2L_o^2V_o^2f_s^2}}{6} \quad (114)$$

Substituindo-se as variáveis já conhecidas na Equação (114), seguindo os procedimentos já realizados anteriormente, e aplicando-se a definição de valor eficaz na equação resultante (considerando o período da tensão de entrada não retificada devido cada capacitor de entrada operar em um semiciclo diferente), encontra-se o valor eficaz da corrente nos capacitores C_{i1} e C_{i2} do conversor em estudo com a Equação (115).

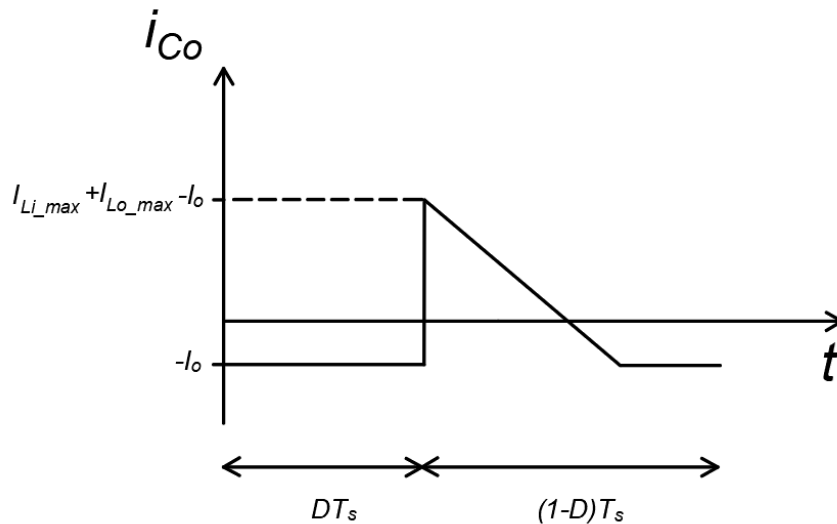
$$I_{ef_Ci} = 3,78 A \quad (115)$$

Utilizando-se o valor da resistência instrínseca dos capacitores de entrada já fornecido previamente, as perdas totais nesses componentes são determinadas com a Equação (116).

$$P_{C_{i,t}} = 2 \times R_c \times I_{ef}^2 = 2 \times 0,095 \times 3,78^2 = 2,71 W \quad (116)$$

Para a determinação das perdas no capacitor de saída C_o , observa-se primeiramente a forma de onda da corrente nesse componente considerando o conversor CC-CC SEPIC, como mostra a Figura (50) [32].

Figura 50 – Forma de onda da corrente no capacitor C_o do conversor CC-CC SEPIC



Fonte: Dados de própria autoria.

A partir da observação da referida forma de onda, determina-se através das equações (117) e (118) o valor eficaz da corrente no capacitor C_o do conversor CC-CC SEPIC, sendo I_o dada pela Equação (119).

$$I_{ef_Co} = \sqrt{\frac{1}{T_S} \int_0^{T_S} [i_{Co}(t)]^2 dt} \quad (117)$$

$$I_{ef_Co} = \sqrt{\frac{1}{T_S} \left\{ \int_0^{DT_S} [-I_o]^2 dt + \int_0^{\frac{V_{in} DT_S}{V_o}} \left[I_{Li_max} + I_{Lo_max} - I_o - \left(\frac{I_{Li_max} + I_{Lo_max}}{\frac{V_{in} DT_S}{V_o}} \right) t \right]^2 dt + \int_0^{T_S - (DT_S + \frac{V_{in} DT_S}{V_o})} [-I_o]^2 dt \right\}} \quad (118)$$

$$I_o = \frac{P_o}{V_o} \quad (119)$$

Realizando-se todas as substituições necessárias na Equação (118), e após a aplicação da definição de valor eficaz na equação resultante considerando o período da tensão de entrada retificada para o retificador SEPIC, tem-se na Equação (120) a corrente eficaz no capacitor C_o do conversor em estudo e na Equação (121) as perdas no mesmo considerando a sua resistência intrínseca.

$$I_{ef_Co} = 4,77 A \quad (120)$$

$$P_{C_o} = R_c \times I_{ef}^2 = 0,148 \times 4,77^2 = 3,36 W \quad (121)$$

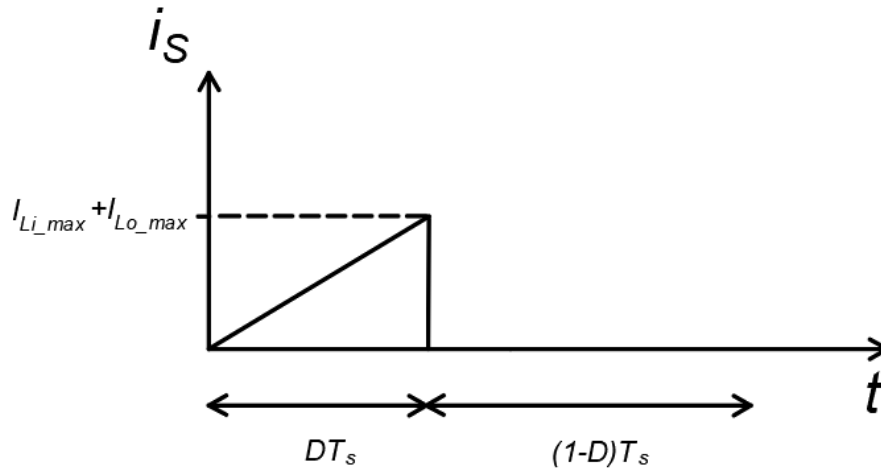
A.2.4 Cálculo das perdas nas chaves de potência

A forma de onda da corrente na chave de potência do conversor CC-CC SEPIC é mostrada na Figura 51.

O valor eficaz dessa forma de onda é determinado através da Equação (122).

$$I_{ef_S} = \sqrt{\frac{1}{T_S} \left\{ \int_0^{DT_S} \left[\left(\frac{I_{Li_max} + I_{Lo_max}}{DT_S} \right) t \right]^2 dt \right\}} \quad (122)$$

Figura 51 – Forma de onda da corrente na chave de potência S do conversor CC-CC SEPIC



Fonte: Dados de própria autoria.

Realizando-se a partir da Equação (122) substituições e procedimentos semelhantes àqueles efetuados anteriormente para os outros componentes (aplicação da definição de valor eficaz, em um período da tensão não retificada de entrada, na equação resultante para consideração da componente de baixa frequência), tem-se na Equação (123) o valor eficaz da corrente nas chaves S_1 e S_2 do conversor implementado.

$$I_{ef_S} = 5,06 A \quad (123)$$

Para o cálculo da referida corrente eficaz, considerou-se a corrente que está presente nas chaves em apenas um semiciclo da tensão de entrada devido a corrente no semiciclo complementar possuir uma forma de onda distinta daquela proveniente da resolução da Equação (122). Essa corrente presente no segundo semiciclo flui pelo diodo de corpo dos MOSFETs durante a operação do conversor implementado, o que faz com que a mesma possua a forma de onda da corrente da indutância equivalente de entrada L_{i_e} (a corrente que vem da fonte de entrada é igual à corrente que retorna para essa mesma fonte através dos diodos de corpo dos MOSFETs [25]). Desse modo, é necessário se determinar os valores eficaz e médio da corrente que flui pela indutância L_{i_e} considerando o segundo semiciclo da tensão de entrada para que se possa utilizar a Equação (124) de perdas nos diodos de corpo dos MOSFETs S_1 e S_2 . Nessa equação, V_{TO} é a queda de tensão interna devido à barreira de potencial, $I_{md_D_S}$ é a corrente média, R_D é a resistência interna e $I_{ef_D_S}$ é a corrente eficaz dos diodos.

$$P_{D_S} = 2 x (V_{TO} x I_{md_D_S} + R_D x I_{ef_D_S}^2) \quad (124)$$

V_{TO} e R_D podem ser estimados através do gráfico de tensão direta source-dreno V_{SD} em função de corrente direta source-dreno I_{SD} presente no *datasheet* do MOSFET escolhido no Capítulo III (STW30N80K5) considerando a temperatura de operação do componente de 25 °C (gráfico disponível cuja temperatura é a mais próxima da real). Observando-se a região linear do referido gráfico, estima-se valores para R_D e para V_{TO} nas equações (125) e (126), respectivamente, através da escolha de dois pares ordenados nessa região linear.

$$R_D = \frac{V_{F,2} - V_{F,1}}{I_{F,2} - I_{F,1}} = \frac{0,9 - 0,85}{18 - 12} = 0,0083 \Omega \quad (125)$$

$$V_{TO} = \frac{V_{F,1} \times I_{F,2} - V_{F,2} \times I_{F,1}}{I_{F,2} - I_{F,1}} = \frac{0,85 \times 18 - 0,9 \times 12}{18 - 12} = 0,75 V \quad (126)$$

Com a Equação (127) calcula-se a corrente média nos diodos de corpo dos MOSFETs.

$$I_{md_D_S} = \frac{I}{T_S} \left\{ \begin{array}{l} \int_0^{DT_S} \left[I_{Li_min} + \left(\frac{I_{Li_max} - I_{Li_min}}{DT_S} \right) t \right] dt + \\ \int_0^{\frac{V_{in}}{V_o} DT_S} \left[I_{Li_max} + \left(\frac{I_{Li_min} - I_{Li_max}}{\frac{V_{in}}{V_o} DT_S} \right) t \right] dt + \\ \int_0^{T_S - (DT_S + \frac{V_{in}}{V_o} DT_S)} [I_{Li_min}] dt \end{array} \right\} \quad (127)$$

Após as substituições e simplificações necessárias na Equação (127), considerando apenas um semiciclo da tensão de entrada (segundo semiciclo) após a substituição de V_{in} por $V_P \sin(\theta)$ e o cálculo do valor médio, tem-se na Equação (128) o valor médio da corrente nos diodos de corpo das chaves S_1 e S_2 .

$$I_{md_D_S} = 1,95 A \quad (128)$$

Já a corrente eficaz nos diodos de corpo é dada pela Equação (129), sendo essa a mesma Equação da corrente eficaz na indutância L_{i_e} .

$$I_{ef_D_S} = \sqrt{\frac{I}{T_S} \left\{ \int_0^{DT_S} \left[I_{Li_min} + \left(\frac{I_{Li_max} - I_{Li_min}}{DT_S} \right) t \right]^2 dt + \int_0^{\frac{V_{in} DT_S}{V_o}} \left[I_{Li_max} + \left(\frac{I_{Li_min} - I_{Li_max}}{\frac{V_{in}}{V_o} DT_S} \right) t \right]^2 dt + \int_0^{T_S - (DT_S + \frac{V_{in} DT_S}{V_o})} [I_{Li_min}]^2 dt \right\}} \quad (129)$$

Após a realização na Equação (129) dos mesmos procedimentos feitos na Equação (127), tem-se na Equação (130) a corrente eficaz nos diodos de corpo.

$$I_{ef_D_S} = 3,09 A \quad (130)$$

Por fim, após a substituição das equações (125), (126), (128) e (130) na Equação (124), tem-se na Equação (131) as perdas nos diodos de corpo dos MOSFETs S₁ e S₂.

$$P_{D_S} = 2 \times (0,75 \times 1,95 + 0,0083 \times 3,09^2) = 3,08 W \quad (131)$$

As perdas totais por condução nos MOSFETs são dadas pela Equação (132), em que são computadas as perdas devido à resistência R_{DS-ON} e as perdas nos diodos de corpo.

$$P_{S_cond} = 2 \times R_{DS-ON} \times I_{ef_S}^2 + P_{D_S} = 2 \times 0,15 \times 5,06^2 + 3,08 = 10,76 W \quad (132)$$

As perdas por comutação nas duas chaves podem ser estimadas através da Equação (133), em que E e I_D são respectivamente a tensão e a corrente média sobre a chave em um semiciclo da tensão de entrada (período no qual há comutação das chaves), t_f é o *fall time* fornecido no *datasheet* da chave (13,5 ns) e f_s é a frequência de chaveamento.

As perdas obtidas com a Equação (133) envolvem apenas as perdas devido à entrada em bloqueio das chaves, sendo que as perdas devido à entrada em condução não serão consideradas por serem muito pequenas quando observadas em uma primeira análise por meio das formas de onda de tensão e corrente nas chaves em simulação.

$$P_{S_com} = 2 \times \frac{I}{2} \times E \times I_D \times t_f \times f_s \quad (133)$$

A corrente I_D, considerando um período de chaveamento, é determinada através da Equação (134).

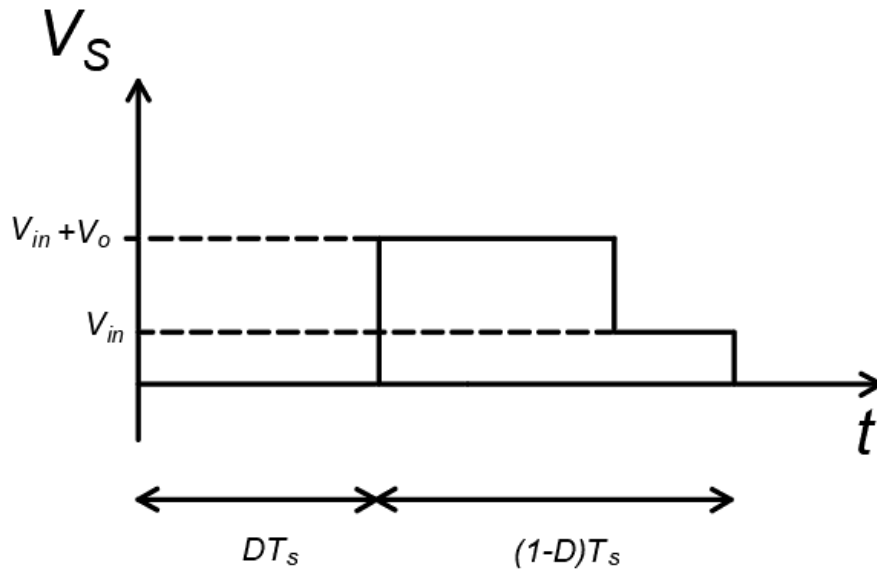
$$I_D = \frac{I}{T_S} \left\{ \int_0^{DT_S} \left[\left(\frac{I_{Li_max} + I_{Lo_max}}{DT_S} \right) t \right] dt \right\} \quad (134)$$

Após a simplificação da Equação (134), e substituição de V_{in} por $V_P \sin(\theta)$ para posteriormente calcular o seu valor médio considerando um semiciclo da tensão de entrada, tem-se na Equação (135) o valor médio da corrente I_D .

$$I_D = 3,91 A \quad (135)$$

Já o valor de E pode ser determinado observando-se primeiramente a forma de onda da tensão sobre a chave de potência do conversor CC-CC SEPIC, como mostra a Figura 52 [32].

Figura 52 – Forma de onda da tensão na chave de potência S do conversor CC-CC SEPIC



Fonte: Dados de própria autoria.

O valor médio da tensão apresentada na forma de onda da Figura 52, para um período de chaveamento, pode ser calculado através da Equação (136).

$$E = \frac{I}{T_S} \left\{ \int_0^{\frac{V_{in}DT_S}{V_o}} [V_{in} + V_o] dt + \int_0^{T_S - (DT_S + \frac{V_{in}DT_S}{V_o})} V_{in} dt \right\} \quad (136)$$

Após a simplificação da Equação 136, e substituição de V_{in} por $V_P \sin(\theta)$ para posteriormente calcular o seu valor médio considerando um semiciclo da tensão de entrada, tem-se na Equação (137) o valor médio da tensão E.

$$E = 103,53 V \quad (137)$$

Após a substituição das equações (135) e (137) na Equação (133), com os dados de t_f e f_s já conhecidos, tem-se na Equação (138) as perdas por comutação nas chaves de potência do conversor implementado.

$$P_{S_com} = 2 \times \frac{1}{2} \times 103,53 \times 3,91 \times 13,5 \times 10^{-9} \times 50000 = 0,27 W \quad (138)$$

As perdas totais nas chaves S_1 e S_2 são determinadas na Equação (139).

$$P_{S_t} = P_{S_cond} + P_{S_com} = 10,76 + 0,27 \cong 11,03 W \quad (139)$$

A.2.5 Cálculo das perdas nos diodos de saída

As perdas nos diodos de saída, assim como nas chaves de potência, também se subdividem em perdas por condução e perdas por comutação. As perdas por comutação não serão calculadas por serem ínfimas (pelo mesmo motivo apresentado no item de cálculo das perdas nos referidos componentes em simulação). Já as perdas por condução, que serão as perdas totais, são também obtidas com a Equação (124) de perdas nos diodos de corpo dos MOSFETs, sendo essa equação adaptada para a Equação (140).

$$P_{Do_cond} = P_{Do_t} = 2 \times (V_{TO} \times I_{md_Do} + R_D \times I_{ef_Do}^2) \quad (140)$$

A resistência R_D e a tensão V_{TO} são estimadas através das equações (141) e (142) utilizando o *datasheet* do diodo utilizado (RURG3060), assim como foi feito para os diodos de corpo dos MOSFETs.

$$R_D = \frac{V_{F,2} - V_{F,1}}{I_{F,2} - I_{F,1}} = \frac{0,75 - 0,625}{3 - 1} = 0,0625 \Omega \quad (141)$$

$$V_{TO} = \frac{V_{F,1} \times I_{F,2} - V_{F,2} \times I_{F,1}}{I_{F,2} - I_{F,1}} = \frac{0,625 \times 3 - 0,75 \times 1}{3 - 1} = 0,5625 V \quad (142)$$

Para a determinação da corrente média I_{md_Do} e da corrente eficaz I_{ef_Do} , observa-se primeiramente a forma de onda da corrente no diodo de saída do conversor CC-CC SEPIC mostrada na Figura 10 do Capítulo II para um período de chaveamento. Tem-se então a Equação (143) para a corrente média nesse componente considerando a alta frequência.

$$I_{md_Do} = \frac{I}{T_S} \left\{ \int_0^{\frac{V_{in}DT_S}{V_o}} \left[I_{Li_max} + I_{Lo_max} + \left(\frac{-I_{Li_max} - I_{Lo_max}}{\frac{V_{in}}{V_o}DT_S} \right) t \right] dt \right\} \quad (143)$$

Após a simplificação da Equação (143), substituição de V_{in} por $V_P \text{ sen}(\theta)$ e cálculo do valor médio da expressão resultante considerando o período da tensão de entrada não retificada (devido cada diodo de saída operar em um semiciclo diferente), tem-se na Equação (144) o valor médio da corrente nos diodos de saída.

$$I_{md_Do} = 0,92 A \quad (144)$$

O valor eficaz da corrente nos diodos de saída para um período de chaveamento é obtido com a Equação (145).

$$I_{ef_Do} = \sqrt{\frac{I}{T_S} \left\{ \int_0^{\frac{V_{in}DT_S}{V_o}} \left[I_{Li_max} + I_{Lo_max} + \left(\frac{-I_{Li_max} - I_{Lo_max}}{\frac{V_{in}}{V_o}DT_S} \right) t \right]^2 dt \right\}} \quad (145)$$

Após a simplificação da Equação (145), substituição de V_{in} por $V_P \text{ sen}(\theta)$ e cálculo do valor eficaz da expressão resultante considerando o período da tensão de entrada não retificada, tem-se na Equação (146) o valor eficaz da corrente nos diodos de saída.

$$I_{ef_Do} = 3,61 A \quad (146)$$

Substituindo-se as equações (141), (142), (144) e (146) na Equação (140), tem-se na Equação (147) as perdas por comutação (ou totais) nos dois diodos de saída do conversor implementado.

$$P_{Do_cond} = P_{Do_t} = 2 \times (0,5625 \times 0,92 + 0,0625 \times 3,61^2) = 2,66 W \quad (147)$$

A.2.6 Rendimento teórico e comparação com os rendimentos de simulação e experimental

As perdas teóricas totais, após a realização do cálculo de perdas teórico para cada um dos componentes do conversor implementado, são determinadas da Equação (148) à Equação (150).

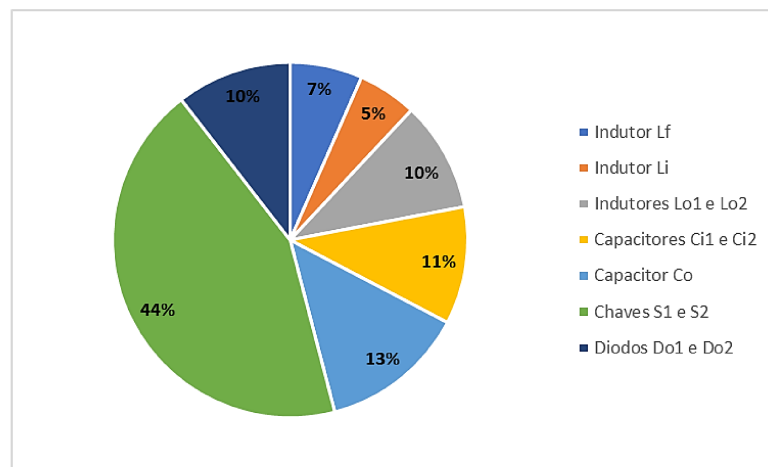
$$P_{t_SEPIC} = P_{t_L_f} + P_{t_L_i} + P_{t_L_o} + P_{C_{i_t}} + P_{C_o} + P_{S_t} + P_{D_o_t} \quad (148)$$

$$P_{t_SEPIC} = 1,67 + 1,36 + 2,54 + 2,71 + 3,36 + 11,03 + 2,66 \quad (149)$$

$$P_{t_SEPIC} = 25,33 \text{ W} \quad (150)$$

A Figura 53 apresenta as perdas teóricas de cada grupo de componentes do conversor em porcentagem do valor total de perdas.

Figura 53 – Perdas teóricas de cada grupo de componentes do conversor SEPIC bridgeless em porcentagem das perdas totais



Fonte: Dados de própria autoria.

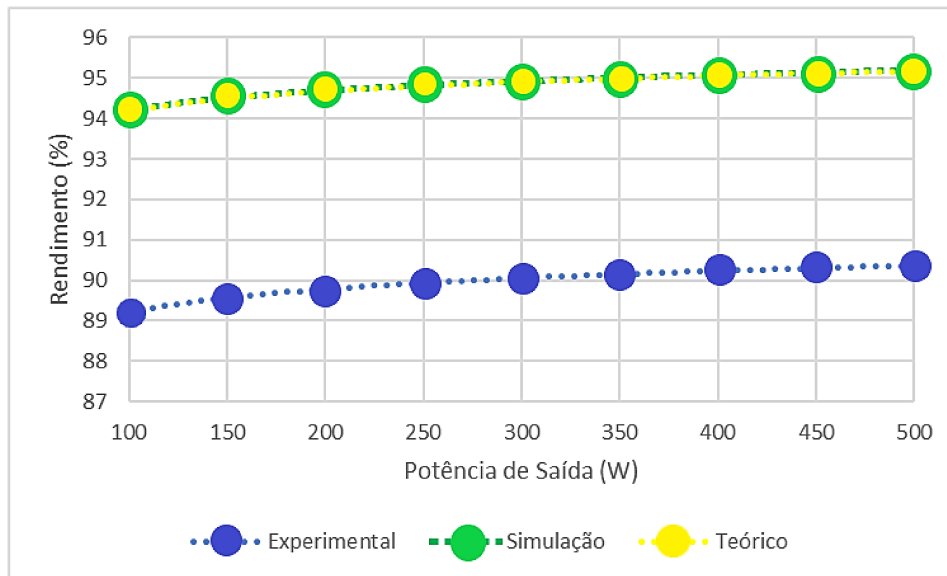
A partir da observação da Figura 53, nota-se que as porcentagens das perdas teóricas são bem semelhantes às porcentagens das perdas obtidas com o auxílio da simulação presentes na Figura 48. Desse modo, o método de cálculo usado para a determinação das perdas teóricas apresenta boa precisão.

O rendimento teórico é então obtido com a Equação (151).

$$\eta(\%) = \frac{P_o}{P_o + P_{t_SEPIC}} \times 100 = \frac{500}{500 + 25,33} \times 100 = 95,17 \% \quad (151)$$

A Figura 54 apresenta a comparação entre os rendimentos teórico, experimental e de simulação em função da potência de saída do conversor CA-CC SEPIC bridgeless. As curvas de rendimento teórico e de simulação foram obtidas obedecendo a mesma tendência da curva de rendimento experimental e partindo dos rendimentos calculados para a potência nominal de 500 W. A referida curva de rendimento experimental já havia sido fornecida na Figura 40.

Figura 54 – Comparação entre os rendimentos teórico, experimental e de simulação em função da potência de carga para o conversor CA-CC SEPIC bridgeless implementado



Fonte: Dados de própria autoria.

Como pode ser verificado na Figura 54, os rendimentos teórico e de simulação alcançados são praticamente iguais, o que mostra novamente que o cálculo de perdas teórico realizado apresentou boa precisão.

Como já mencionado anteriormente, o cálculo de perdas obtido com o auxílio da simulação, bem como o cálculo de perdas teórico, não considerou as perdas adicionais provenientes da montagem experimental do conversor em estudo (como as perdas do circuito de grampeamento das chaves de potência e as perdas na placa de circuito impresso do protótipo). Além disso, o ajuste logarítmico feito na curva de rendimento experimental da Figura 54 (para correção de erros de medição) pode provocar diferenças entre os rendimentos experimentais real e ajustado, o que poderia diminuir a diferença entre os rendimentos da Figura 54.