

UNIVERSIDADE FEDERAL DE UBERLÂNDIA

FACULDADE DE ENGENHARIA ELÉTRICA



PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA
NUPEP – NÚCLEO DE PESQUISA EM ELETRÔNICA DE
POTÊNCIA

VÍTOR FONSECA BARBOSA

PROJETO E DESENVOLVIMENTO DE UM
RETIFICADOR HÍBRIDO MONOFÁSICO
BIDIRECIONAL COM COMPENSAÇÃO SÉRIE NO
BARRAMENTO CC PARA APLICAÇÕES EM
MICRORREDES CC

UFU

2020

VÍTOR FONSECA BARBOSA¹

PROJETO E DESENVOLVIMENTO DE UM
RETIFICADOR HÍBRIDO MONOFÁSICO
BIDIRECIONAL COM COMPENSAÇÃO SÉRIE NO
BARRAMENTO CC PARA APLICAÇÕES EM
MICRORREDES CC

Dissertação de mestrado submetida ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Uberlândia, como requisito à obtenção do título de Mestre em Ciências.

Área de concentração: Sistemas de Energia Elétrica.

Orientador: Prof. Dr. Luiz Carlos Gomes de Freitas.

Coorientador: Prof. Dr. Gustavo Brito de Lima

Banca Examinadora:

Dr. Luiz Carlos Gomes de Freitas – FEELT/UFU (Orientador)

Dr. Gustavo Brito de Lima – FEELT/UFU (Coorientador)

Dr. Angelo César de Lourenço – IFMS, Campo Grande (MS)

Uberlândia

2020

¹ A Bolsa de Estudos para esta pesquisa foi concedida pela CNPq, Brasil.

Ficha Catalográfica Online do Sistema de Bibliotecas da UFU
com dados informados pelo(a) próprio(a) autor(a).

B238 Barbosa, Vitor Fonseca, 1992-
2020 PROJETO E DESENVOLVIMENTO DE UM RETIFICADOR HÍBRIDO
MONOFÁSICO BIDIRECIONAL COM COMPENSAÇÃO SÉRIE NO
BARRAMENTO CC PARA APLICAÇÕES EM MICRORREDES CC
[recurso eletrônico] / Vitor Fonseca Barbosa. - 2020.

Orientador: Luiz Carlos Gomes de Freitas.
Coorientador: Gustavo Brito de Lima.
Dissertação (Mestrado) - Universidade Federal de Uberlândia,
Pós-graduação em Engenharia Elétrica.
Modo de acesso: Internet.
Disponível em:
<http://doi.org/10.14393/ufu.di.2020.586>
Inclui bibliografia.
Inclui ilustrações.

1. Engenharia elétrica. I. Freitas, Luiz Carlos Gomes de,1976-
(Orient.). II. Lima, Gustavo Brito de,1986-, (Coorient.). III.
Universidade Federal de Uberlândia. Pós-graduação em
Engenharia Elétrica. IV. Título.

CDU: 621.3

Bibliotecários responsáveis pela estrutura de acordo com o AACR2:
Gizele Cristine Nunes do Couto - CRB6/2091
Nelson Marcos Ferreira - CRB6/3074



UNIVERSIDADE FEDERAL DE UBERLÂNDIA
 Coordenação do Programa de Pós-Graduação em Engenharia Elétrica
 Av. João Naves de Ávila, 2121, Bloco 3N - Bairro Santa Mônica, Uberlândia-MG, CEP 38400-902
 Telefone: (34) 3239-4707 - www.posgrad.feelt.ufu.br - copel@ufu.br



ATA

Programa de Pós-Graduação em:	Engenharia Elétrica				
Defesa de:	Dissertação de Mestrado Acadêmico, 741, PPGEELT				
Data:	Dezessete de agosto de dois mil e vinte	Hora de início:	14:00	Hora de encerramento:	16:15
Matrícula do Discente:	11822EEL008				
Nome do Discente:	Vitor Fonseca Barbosa				
Título do Trabalho:	Projeto e desenvolvimento de um retificador híbrido monofásico bidirecional com compensação série no barramento CC para aplicações em microrredes CC.				
Área de concentração:	Sistemas de energia elétrica				
Linha de pesquisa:	Eletrônica de Potência				
Projeto de Pesquisa de vinculação:	Título: Estudo e desenvolvimento de circuitos retificadores para aplicação em redes de distribuição de energia elétrica em corrente contínua em sistemas embarcados. Financiadora: CNPq Início 01/03/2019 Término 01/03/2022 No. do Projeto na agência: 303350/2019-9 Ed. a CNPq 06/2019 Bolsa PQ. Professor Coordenador: LUIZ CARLOS GOMES DE FREITAS				

Reuniu-se por meio de videoconferência, a Banca Examinadora, designada pelo Colegiado do Programa de Pós-graduação em Engenharia Elétrica, assim composta: Professores Doutores: Gustavo Brito de Lima - FEELT/UFU; Ângelo César de Lourenço - IFMS; Luiz Carlos Gomes de Freitas - FEELT/UFU, orientador(a) do(a) candidato(a).

Iniciando os trabalhos o(a) presidente da mesa, Dr(a). Luiz Carlos Gomes de Freitas, apresentou a Comissão Examinadora e o candidato(a), agradeceu a presença do público, e concedeu ao Discente a palavra para a exposição do seu trabalho. A duração da apresentação do Discente e o tempo de arguição e resposta foram conforme as normas do Programa.

A seguir o senhor(a) presidente concedeu a palavra, pela ordem sucessivamente, aos(às) examinadores(as), que passaram a arguir o(a) candidato(a). Ultimada a arguição, que se desenvolveu dentro dos termos regimentais, a Banca, em sessão secreta, atribuiu o resultado final, considerando o(a) candidato(a):

Aprovado(a).

Esta defesa faz parte dos requisitos necessários à obtenção do título de **Mestre**.

O competente diploma será expedido após cumprimento dos demais requisitos, conforme as normas do Programa, a legislação pertinente e a regulamentação interna da UFU.

Nada mais havendo a tratar foram encerrados os trabalhos. Foi lavrada a presente ata que após lida e achada conforme foi assinada pela Banca Examinadora.



Documento assinado eletronicamente por **Luiz Carlos Gomes de Freitas, Professor(a) do Magistério Superior**, em 17/08/2020, às 16:34, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



Documento assinado eletronicamente por **Gustavo Brito de Lima, Professor(a) do Magistério Superior**, em 17/08/2020, às 16:38, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



Documento assinado eletronicamente por **Angelo Cesar Lourenco, Usuário Externo**, em 17/08/2020, às 16:51, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



A autenticidade deste documento pode ser conferida no site https://www.sei.ufu.br/sei/controlador_externo.php?acao=documento_conferir&id_orgao_acesso_externo=0, informando o código verificador **2201590** e o código CRC **F7ACDBEE**.

DEDICATÓRIA

A minha mãe Marília,
A minha namorada Jéssica,
Aos meus irmãos, família e amigos.

AGRADECIMENTOS

Ao professor Gustavo Brito de Lima, coorientador deste trabalho, pela atenção e disponibilidade ímpares, além da confiança para desenvolver este trabalho.

Ao professor Luiz Carlos Gomes de Freitas, orientador desse trabalho, pelos momentos de reflexão do conteúdo, incentivo e aprimoramento desta pesquisa.

A minha mãe Marília pelo seu incentivo incondicional aos estudos, resiliência nos momentos difíceis e, também ao meu padrasto Gilber por não poupar esforços em ajudar na minha formação.

A minha namorada Jéssica, que por trilhar o mesmo caminho da pesquisa, me incentivou e esteve presente nos melhores momentos. Aliás, o tempo voa ao seu lado.

A todos os colegas e professores do Núcleo de Pesquisas em Eletrônica de Potência: Ana, Antônio, Danillo, Ênio, Ernane, Henrique, Joaquim, Lucas, Luiz, Marcus, Matheus, Rodrigo Rimoldi, Vitor Gontijo.

À minha família, aos meus pais e irmãos, que estiveram presentes e contribuíram nessa jornada.

Ao CNPq – Conselho Nacional de Desenvolvimento Científico e Tecnológico, à FAPEMIG – Fundação de Amparo à Pesquisa do Estado de Minas Gerais e à CAPES – Coordenação de Aperfeiçoamento de Pessoal de Nível Superior, pelo suporte financeiro para o desenvolvimento do protótipo, disponibilidade de equipamentos e pela bolsa de mestrado.

“Saber não é suficiente, devemos aplicar o conhecimento.

Estar disposto não é suficiente, é preciso mover-se.”

Bruce Lee

Resumo

Este trabalho apresenta uma nova topologia de um Retificador Híbrido Monofásico Bidirecional com compensação série de tensão no barramento CC e uma proposta de controle descentralizado para aplicações em microrredes CC. A estrutura em questão opera conectada à rede em dois modos distintos: retificação e inversão, definidos a partir da quantidade de energia disponível de fontes de geração distribuída, além de uma interface com a rede com elevado fator de potência e baixa distorção harmônica da corrente de entrada dentro dos limites estabelecidos pelas normas IEC 61000 3-2 na retificação e IEEE 1547 na injeção de corrente para a rede. Com o intuito de avaliar a funcionalidade da estrutura, o auxílio do *software* PSIM® se tornou indispensável para consolidar na prática um protótipo de 400W controlado por um Processador Digital de Sinais. Por fim, a viabilidade desta estrutura é comprovada para controle de microrredes em CC, uma vez que suas vantagens englobam o uso de poucos sensores, robustez e estabilidade do controle.

Palavras-Chave: Correção do Fator de Potência, Geração Distribuída, Microrredes CC, Processamento Digital de Sinais, Retificadores Híbridos

Abstract

This work presents a new topology of a Single-Phase Hybrid Bidirectional Rectifier with series voltage compensation on the DC bus and a decentralized control proposal for applications in DC microgrids. The structure in question operates connected to the grid in two distinct modes: rectification and inversion, defined based on the amount of energy available from distributed generation sources, in addition to an interface with the grid with a high power factor and low harmonic distortion of the input current input within the limits established by the IEC 61000 3-2 standard in the rectification and IEEE 1547 in the injection of current into the grid. In order to evaluate the functionality of the structure, the aid of the PSIM® software became indispensable to consolidate in practice a 400W prototype controlled by a Digital Signal Processor. Finally, the viability of this structure is proven to control DC microgrids, since its advantages include the use of few sensors, robustness and control stability.

Keywords: *DC Microgrids, Digital Signal Processor, Distributed Generation, Hybrid Rectifiers, Power Factor Correction.*

LISTA DE FIGURAS

Figura 1 – Previsão do consumo total energético por seguimento	23
Figura 2 – Geração e capacidade total de potência instalada	23
Figura 3 – Variação do consumo acumulado em 2019	24
Figura 4 – Esquema simplificado de uma microrrede CC.....	25
Figura 5 – Estratégia de controle básico em microrredes CC: a) Controle Descentralizado; b) Controle Centralizado; c) Controle Distribuído	27
Figura 6 – Modos de operação de acordo com o DBS	27
Figura 7 – Diagrama unifilar de um retificador híbrido	28
Figura 8 – Retificador híbrido com compensação série de tensão	29
Figura 9 – Retificador híbrido com inserção de fontes renováveis de energia e associação paralela na saída.....	30
Figura 10 – Aplicação de um retificador híbrido a microrredes CC.	30
Figura 11 – Esquema da estrutura de potência e controle do RHMB	34
Figura 12 – Etapas de operação para a estrutura na retificação com: a) Chave Q5 acionada; b) Chave Q5 desativada	36
Figura 13 – Estratégia de controle proposta	39
Figura 14 – Princípio de funcionamento: a) Composição de corrente; b) Composição de tensão; c) Processamento de potência	41
Figura 15 – Especificação de projeto do compensador PI.....	43
Figura 16 – Alimentação do sistema em 220 Vrms.....	44
Figura 17 – Diagrama básico de um PLL.....	50
Figura 18 – Esquema geral do PLL – SOGI.....	51
Figura 19 – Degrau de fase em 180° na referência gerada	52
Figura 20 – Variação de frequência de 60Hz para 55Hz.....	52
Figura 21 – Teste para rede com alta distorção harmônica de tensão	53
Figura 22 – Esquema elaborado no software PSIM®	56
Figura 23 – Operação em regime permanente durante a retificação: a) Composição de correntes; b) Composição de tensões	57
Figura 24 – Operação em regime permanente durante a inversão: a) Composição de correntes; b) Composição de tensões	58
Figura 25 – Resposta transitória ao degraude de potência do Boost: a) Composição de corrente; b) Composição de tensão; c) Processamento de potência	59
Figura 26 - Operação do protótipo em 400W.....	60
Figura 27 – Montagem prática do protótipo RHMB	60
Figura 28 – Atracamento em fase do PLL: a) Defasagem entre tensão-corrente; b) DHT da corrente de entrada.....	63
Figura 29 – Tensão de gatilho nos interruptores: a) SEPIC na retificação; b) IFB na inversão	63
Figura 30 – Composição de corrente durante a retificação	64
Figura 31 – Composição de corrente durante a inversão.....	64
Figura 32 – Aspecto da tensão no capacitor série C3 do SEPIC	65
Figura 33 – Tensão na chave Q5 do SEPIC	66

Figura 34 – Inserção de snubber dissipativo: a) Sem snubber; b) Com snubber.....	67
Figura 35 – Medições de potências e tensão de entrada na: a) Retificação; b)Inversão.	67
Figura 36 – Transição do controle operacional de retificação para inversão	68
Figura 37 – Comportamento do controle na transição	69
Figura 38 – Transição do controle operacional de inversão para retificação	69
Figura 39 – Ensaios de rendimento, fator de potência e DHTi	70
Figura 40 – Comparação entre as componentes harmônicas do RHMB e a norma IEC 61000-3-2 durante a retificação	71
Figura 41 – Problema na transição entre os modos retificação-inversão: a) Variáveis de controle; b) Pulsos de ativação no IFB.	72
Figura 42 – Trigger no osciloscópio Tektronix MDO3034.....	72
Figura 43 – Trigger no osciloscópio Tektronix TPS2024.....	73
Figura 44 – Esquema de redução de ruídos: a) Ruídos acoplados em modo comum; b) Adição do circuito Loop Breaker.	74

LISTA DE TABELAS

Tabela 1 – Consumo energético nos anos de 2018 e 2019	24
Tabela 2 – Normas internacionais para conexão com a rede elétrica.....	31
Tabela 3 – Especificações de operação do RHMB e valores dos componentes utilizados	45
Tabela 4 – Especificações de projeto do RNC	46
Tabela 5 – Especificações de projeto do SEPIC isolado	47
Tabela 6 – Especificações de projeto do Boost	49
Tabela 7 – LaunchPad com o DSP embarcado.....	61
Tabela 8 – Especificações dos sensores de corrente e tensão.....	61
Tabela 9 – Especificações do Gate Driver duplo Supplier®.....	62
Tabela 10 – Especificações do Gate Driver simples Supplier®.....	62

SUMÁRIO

CAPÍTULO I.....	19
Introdução Geral.....	19
1.1 CONSIDERAÇÕES INICIAIS	19
1.2 PRINCIPAIS CONTRIBUIÇÕES DA PESQUISA.....	20
1.3 ESTRUTURA DO TRABALHO.....	20
CAPÍTULO II	22
Estado da Arte.....	22
2.1 CONSIDERAÇÕES INICIAIS	22
2.2.1 CENÁRIO ENERGÉTICO E FONTES RENOVÁVEIS DE ENERGIA	22
2.2.2 CENÁRIO ENERGÉTICO NO BRASIL	24
2.3 MICRORREDES EM CORRENTE CONTÍNUA	25
2.4 CONTROLE EM MICRORREDES DE CORRENTE CONTÍNUA.....	26
2.5 FAMÍLIA DE RETIFICADORES HÍBRIDOS.....	27
2.6 NORMAS INTERNACIONAIS PARA CONEXÃO COM A REDE ELÉTRICA	31
2.7 CONSIDERAÇÕES FINAIS	32
CAPÍTULO III.....	33
Retificador Híbrido Monofásico Bidirecional.....	33
3.1 CONSIDERAÇÕES INICIAIS	33
3.2 ESTRUTURA DE POTÊNCIA.....	34
3.3 ETAPAS DE OPERAÇÃO.....	36
3.4 ESTRUTURA DE CONTROLE	38
3.5 PRINCÍPIO DE FUNCIONAMENTO	40
3.6 PROJETO DO COMPENSADOR PI	42
3.7 ESPECIFICAÇÕES DOS ELEMENTOS DO RHMB.....	44
3.7.1 ESPECIFICAÇÃO DO RETIFICADOR NÃO-CONTROLADO	46
3.7.2 ESPECIFICAÇÃO DO SEPIC ISOLADO.....	47
3.7.3 ESPECIFICAÇÃO DO BOOST.....	49
3.8 ESFORÇOS MÁXIMOS DE TENSÃO SOBRE OS SEMICONDUTORES	49
3.9 SINCRONISMO COM A REDE ELÉTRICA – PLL	50
3.10 CONSIDERAÇÕES FINAIS	53
CAPÍTULO IV.....	55
Resultados de Simulação Computacional e Experimentais	55
4.1 CONSIDERAÇÕES INICIAIS	55
4.2 SIMULAÇÕES COMPUTACIONAIS	55
4.2.1 REGIME PERMANENTE: RETIFICAÇÃO.....	57

4.2.2	REGIME PERMANENTE: INVERSÃO	57
4.2.3	TRANSIÇÃO DE CONTROLE: RETIFICAÇÃO-INVERSÃO.....	58
4.3	RESULTADOS EXPERIMENTAIS	59
4.3.1	TESTES NO PLL E PULSOS DE ATIVAÇÃO NAS CHAVES	62
4.3.2	COMPOSIÇÃO DE CORRENTE.....	63
4.3.3	SEPIC.....	65
4.3.4	ENSAIOS DE TRANSIÇÃO DO CONTROLE OPERACIONAL.....	67
4.3.5	AVALIAÇÃO QUALITATIVA DOS RESULTADOS	70
4.4	RESOLUÇÃO DE SITUAÇÕES PROBLEMA.....	71
4.4.1	VALIDAÇÃO DO <i>GATE DRIVER</i> E TRANSIÇÃO DE CONTROLE.....	71
4.4.1	<i>TRIGGER</i> POR LARGURA DE PULSO IMUNE A RUÍDOS	72
4.4.2	PERDA DE COMUNICAÇÃO DSP/PC.....	73
4.5	CONSIDERAÇÕES FINAIS	74
	CAPÍTULO V	76
	CONCLUSÃO.....	76
	Lista de Publicações e Atividades Associadas à Pesquisa	77
	Referências Bibliográficas.....	79

SIMBOLOGIA

CA	Corrente Alternada
CAFP	Correção Ativa do Fator de Potência
CC	Corrente Contínua
CL	Controlador Local
C_{EMI}	Capacitor EMI do SEPIC
C_{PV}	Capacitor de Saída dos Painéis Fotovoltaicos
DAC	<i>Digital to Analog Converter</i>
DBS	<i>DC Bus Signaling</i>
DHT	Distorção Harmônica Total
DSP	<i>Digital Signal Processor</i> (Processador Digital de Sinais)
D_{med}	Razão Cíclica Média
EPE	Empresa de Pesquisa Energética
ESS	<i>Energy Storage System</i>
FP	Fator de Potência
FPB	Filtro Passa Baixa
FRE	Fonte Renovável de Energia
F_{ond}	Frequência de Ondulação
F_s	Frequência de Chaveamento
GD	Geração Distribuída
GSQ	Gerador de Sinal em Quadratura
IFB	Inversor <i>Full-Bridge</i>
IRENA	<i>International Renewable Energy Agency</i>
ΔI_{L2}	<i>Ripple</i> de Corrente em L2
ΔI_{Lm}	<i>Ripple</i> de Corrente em Lm
i_{IN}	Corrente de Entrada do RHMB
$i_{RNC/IFB}$	Corrente de Entrada do Retificador Não-Controlado/ Inversor <i>Full-Bridge</i>
i_{SEPIC}	Corrente de Entrada do SEPIC
KV_{PI}	Sinal de Saída do Compensador PI
MCC	Modo Contínuo de Condução
MEA	<i>More Electric Aircraft</i>

MPPT	<i>Maximum Power Point Tracking</i>
MR	Microrrede
N_s/N_p	Relação de Espiras do Transformador do SEPIC
NUPEP	Núcleo de Pesquisa em Eletrônica de Potência
PAC	Ponto de Acoplamento Comum
PI	Proporcional Integral, controlador
PID	Proporcional Integral Derivativo, controlador
PLL	<i>Phase Locked Loop</i>
PR	Proporcional Ressonante, controlador
PV	Painel Fotovoltaico
PWM	<i>Pulse Width Modulation</i>
P_{BOOST}	Potência de Saída do <i>Boost</i>
P_{CARGA}	Potência de Carga
P_{PV}	Potência de Saída do Painel Fotovoltaico
$P_{RNC/IFB}$	Potência de Saída do Retificador Não-Controlado/ Inversor <i>Full-Bridge</i>
P_{SEPIC}	Potência de Saída do SEPIC
RHMB	Retificador Híbrido Monofásico Bidirecional
RNC	Retificador Não-Controlado
SEP	Sistema Elétrico de Potência
SEPIC	<i>Single Ended Primary Inductor Coupled</i> , conversor
SOGI	<i>Second Order Generalized Integrator</i>
UP	Ultrapassagem Percentual
ΔV_{C3}	<i>Ripple</i> de Tensão no Capacitor C3
ΔV_{RNC}	Ripple de Tensão no Capacitor de saída do RNC
ΔV_{SEPIC}	<i>Ripple</i> de Tensão no Capacitor de Saída do SEPIC
V_{C1}	Tensão de Saída do Retificador Não-Controlado/ Inversor <i>Full-Bridge</i>
V_{C2}	Tensão de Saída do SEPIC
V_{IN}	Tensão de Entrada do RHMB
V_{IN_Pico}	Tensão de Pico da Entrada

$V_{IN_Ret_Med}$	Tensão Retificada Média de Entrada
V_{OUT}	Tensão de Saída do RHMB
V_{PV}	Tensão de Saída dos Painéis Fotovoltaicos

CAPÍTULO I

Introdução Geral

1.1 Considerações Iniciais

É indiscutível a importância acerca de temas como preservação ambiental, utilização de combustíveis fósseis e fontes de energia renováveis no cenário energético mundial. Com isso, surge a necessidade de aprimoramento do uso e condicionamento da energia elétrica aliados a uma adaptação do atual sistema elétrico de potência.

Buscando uma solução para este problema nos moldes do avanço tecnológico-computacional e nos dispositivos da eletrônica de potência, surge –por volta de 2002– o conceito de microrredes proposto por (Lasseter, 2002). Esta nova proposta por sua vez, é capaz de unificar um sistema local em baixa tensão a diversas cargas e como principal elemento: as fontes de geração distribuída, as quais se integram a então existente rede elétrica, como um único ponto visto pelo sistema elétrico de potência ou, operar de forma autônoma e desconectada à rede elétrica.

A princípio, as primeiras pesquisas envolviam uma estrutura de MR que trabalhassem desconectadas da rede (modo ilhado) utilizando um controle que visava emular os efeitos de máquinas síncronas como proposto por (Coelho, et al, 2002). Esta técnica de controle denominada *Droop*, passou então a ser empregada para o paralelismo de inversores em que fosse possível um gerenciamento dos níveis de potência ativa e reativa de cada unidade, além de garantir níveis maiores de estabilidade no barramento CA comum.

No entanto, com a grande inserção da geração distribuída, fontes de energia renováveis, cargas eletrônicas sensíveis e sistemas de carregamento de baterias (como veículos elétricos, por exemplo), são conhecidos por causar distúrbios na tensão da rede se não administrados da forma correta. Nesse sentido, a primeira microrrede CC criada em 2004 já se mostrou mais eficiente em relação a CA por unificar esses sistemas que já operavam em CC, além de outros benefícios como controle robusto, ausência de fluxo de potência reativa no elo CC e qualidade da corrente drenada da rede. (Ito, Yang e Akagi, 2004).

Diante disto, o tema de pesquisa proposto nesta dissertação busca a validação e desenvolvimento de um Retificador Híbrido Monofásico Bidirecional que, por meio de um

controle robusto e estável realizar a regulação de um barramento CC, além de drenar/injetar uma energia limpa na rede elétrica.

Para corroborar com a teoria exposta, um protótipo simplificado foi construído apenas com um conversor CC-CC *Boost* e um simulador de painel fotovoltaico para compor a geração distribuída, alimentando assim, uma carga em 400W e injetando o excedente de energia à rede elétrica.

O controle proposto foi embarcado em um *LaunchPad* de baixo custo da Texas Instruments® equipado com o DSP TMS320F28379D. Todos os cálculos foram amostrados em uma taxa de 80kHz em apenas uma unidade de controle, tal fato evidencia uma característica de controle descentralizado utilizado em microrredes CC.

1.2 Principais contribuições da pesquisa

As principais contribuições deste trabalho foram:

- ✓ Utilização de uma plataforma DSP de baixo custo, melhorias em periféricos e poder de processamento.
- ✓ Elaboração de um tutorial prático de utilização e configuração dos periféricos do LaunchXL-F28379D.
- ✓ Processo de validação, layout e patente de um *Gate Driver* isolado.
- ✓ Projeto de uma nova topologia para sensoriamento de corrente e tensão, além de layouts separados para cada sensor.
- ✓ Método de controle descentralizado único e robusto aplicável em microrredes CC.
- ✓ Transição entre dois modos de operação de forma suave, sem picos de corrente.

1.3 Estrutura do Trabalho

A dissertação em questão será dividida em 5 capítulos, incluindo este primeiro que apresentou uma breve introdução ao tema proposto e os demais serão expostos a seguir.

No Capítulo II, é abordado o estado da arte acerca dos estudos realizados tanto no Brasil quanto no exterior. Uma breve contextualização sobre os tipos de controle e topologias utilizadas em microrredes CC são abordados, além das características das topologias

empregadas. As normas internacionais relativas à conexão do sistema e critérios de desempenho da estrutura também são mencionadas.

No Capítulo III, o foco é no desenvolvimento e nos aspectos teóricos de funcionamento do RHMB. Além disso, a performance do sistema de sincronismo com a rede elétrica na própria plataforma de processamento de sinais será avaliada.

No Capítulo IV, são apresentados os resultados de simulação e experimentais da estrutura. Uma abordagem sobre as situações problemas e suas respectivas soluções enfrentadas contribuem para a evolução de trabalhos futuros.

O Capítulo V contempla as conclusões finais da pesquisa em questão. As propostas de trabalhos futuros também são apresentadas, além das publicações em congresso e periódico acerca do Retificador Híbrido Monofásico Bidirecional.

CAPÍTULO II

Estado da Arte

2.1 Considerações Iniciais

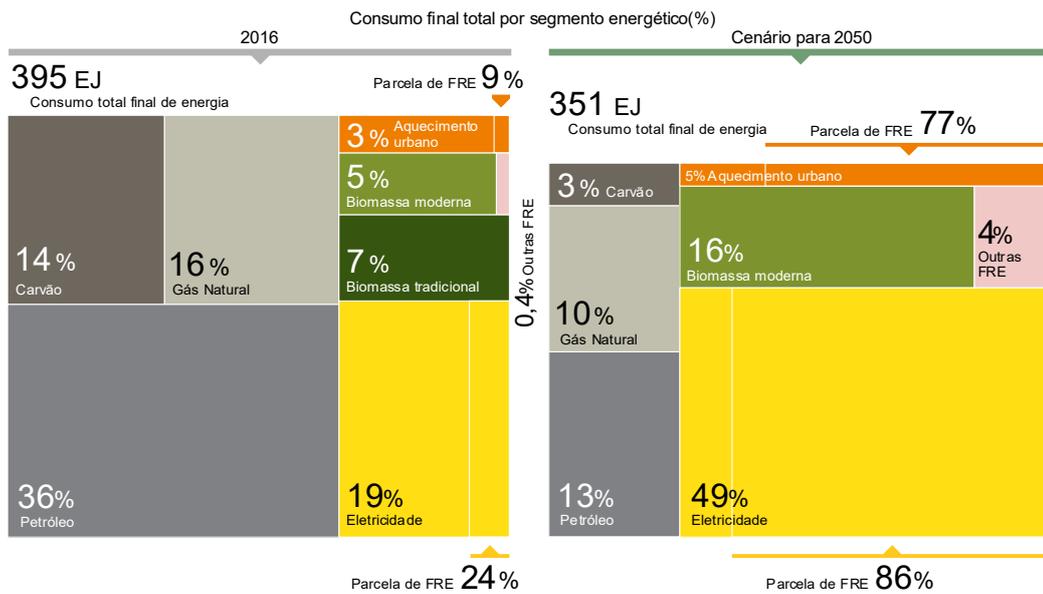
Este capítulo traz uma abordagem sobre os aspectos do cenário energético mundial com enfoque em sistemas de geração distribuída interligadas a fontes de energia renováveis e composição do consumo energético em território brasileiro. Logo em seguida, é discursado sobre as estruturas típicas de microrredes CC, além de uma breve explicação sobre os diferentes controles utilizados. É vislumbrado também, a evolução das estruturas híbridas que tornam possível a contextualização em microrredes. Por fim, são citadas duas normas internacionais para interconexão dos dispositivos eletrônicos de potência com a rede.

2.2.1 Cenário Energético e Fontes Renováveis de Energia

Com a crescente demanda de utilização de energia, sejam elas de fontes inesgotáveis ou não, urge a necessidade de estudos que visam a inserção de fontes renováveis de energia a fim de minimizar os efeitos da emissão de CO₂ na atmosfera. Organizações internacionais como a IRENA (do inglês, *International Renewable Energy Agency*), auxiliam países na transição do uso de energias sustentáveis e intermediam como principal plataforma de cooperação internacional, tecnologias envolvendo fontes renováveis (IRENA, 2019).

O uso da energia elétrica em detrimento de fontes como carvão mineral, gás natural e petróleo, é a chave para uma política de redução de emissões de gases na atmosfera, mas somente se acompanhada do uso de energia limpa, que só se viabiliza, com uma redução dos custos de energias renováveis. Para isso, a parcela do uso de energia elétrica precisa aumentar de 20% até aproximadamente 50% em 2050, e juntamente com a utilização massiva de fontes renováveis reduzir a emissão de CO₂ em aproximadamente 60% segundo (IRENA, 2019). Sem contar que, este desafio contribui para a criação de vários empregos e, conseqüentemente desenvolvimento econômico. A Figura 1 ilustra uma previsão para o consumo energético em 2050, sendo este mais eficiente e com forte participação de fontes renováveis de energia na parcela da eletricidade, isso faz com que o atual sistema elétrico de potência transicione para

Figura 1 – Previsão do consumo total energético por seguimento

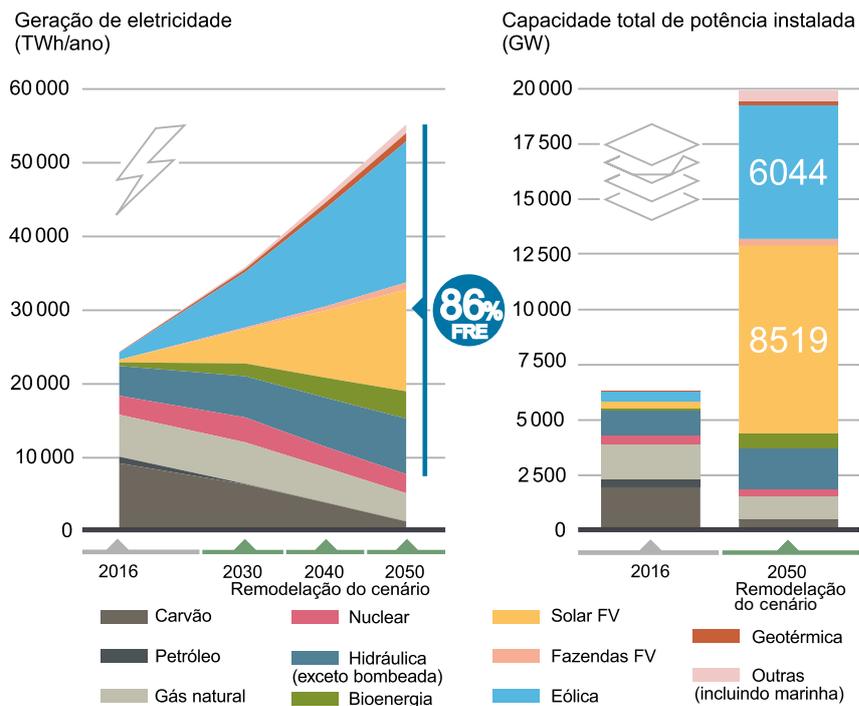


Fonte: Adaptado de (IRENA, 2019).

um sistema com maior inteligência (*Smart Grid*) e flexibilidade.

É possível observar, na Figura 2, que a geração de eletricidade será composta majoritariamente de fontes renováveis de energia, das quais se destacam a eólica e fotovoltaica. Apesar da energia fotovoltaica ter uma capacidade de potência instalada maior que a eólica, sua intermitência implica em menores níveis de geração de energia.

Figura 2 – Geração e capacidade total de potência instalada



Fonte: Adaptado de (IRENA, 2019)

2.2.2 Cenário Energético no Brasil

A Empresa de Pesquisa Energética (EPE), traça relatórios mensais acerca do comportamento do mercado e consumo de energia elétrica. Assim, os grupos de planejamento e estratégias energéticas podem priorizar áreas em crescimento e analisar os setores em declínio energético. A Tabela 1 ilustra o consumo energético acumulado e no mês de dezembro no Brasil em diferentes setores.

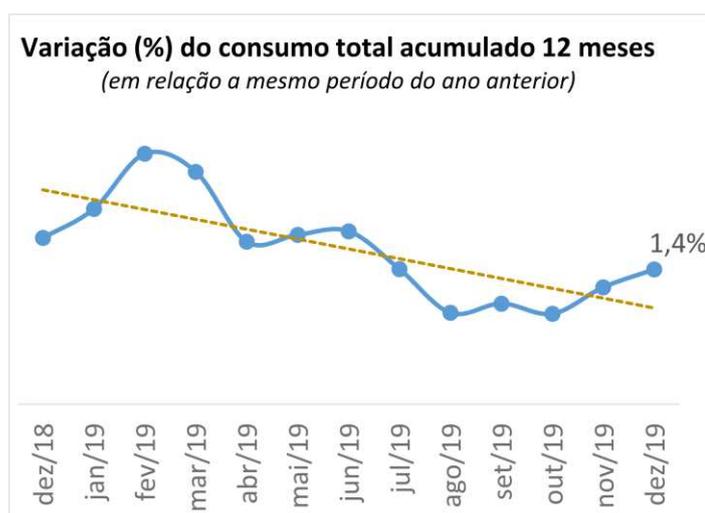
Tabela 1 – Consumo energético nos anos de 2018 e 2019

Consumo (GWh)	Em dezembro			Até dezembro (acumulado)		
	2018	2019	%	2018	2019	%
Brasil	39.824	40.638	2,0	475.237	482.085	1,4
Residencial	11.634	12.176	4,7	137.615	141.930	3,1
Industrial	13.759	13.442	-2,3	170.041	167.405	-1,6
Comercial	7.754	8.065	4,0	88.631	92.173	4,0
Outros	6.677	6.954	4,2	78.950	80.577	2,1

Fonte: Adaptado de (EPE, 2020)

O destaque de crescimento no consumo energético se deu nos setores residencial e comercial, com cerca de 3,1 e 4,0%, respectivamente. As regiões que mais contribuíram para esse cenário foram as do nordeste e centro-oeste, impulsionadas pelo aumento da temperatura ambiente no período em questão. Assim, aparelhos de conforto térmico fizeram parte desta

Figura 3 – Variação do consumo acumulado em 2019



Fonte: (EPE, 2020)

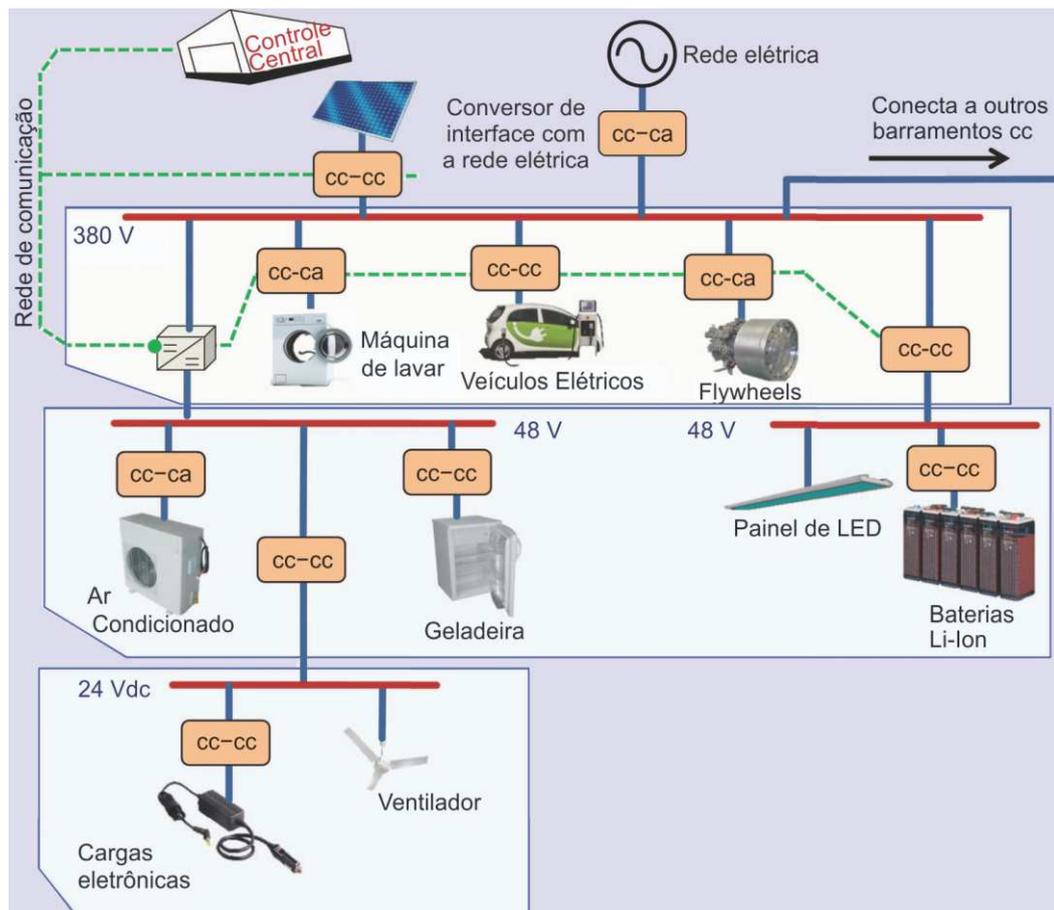
realidade. Já no setor industrial, houve um declínio de -1,6%, o qual está relacionado à queda dos ramos de extração de minerais (-11,0%), químico(-7,4%) e metalúrgico(-1,5%)(EPE,2020).

No entanto, a Figura 3 mostra que, o consumo médio em 2019 foi 1,4% maior em relação ao ano de 2018. A maior variação em torno da média está situada na estação do verão, esta, que por sua vez possui as melhores condições para o aproveitamento de fontes renováveis de energia como as provenientes de painéis fotovoltaicos.

2.3 Microrredes em Corrente Contínua

O conceito de microrredes surgiu há cerca de duas décadas atrás, seu intuito era unificar diferentes sistemas de cargas e geração de energia em um só ponto visto pelo sistema elétrico de potência. Para o consumidor, esse sistema possuía diversas vantagens como redução de perdas, confiabilidade, melhoria na qualidade da energia, entre outros fatores (Lasseter, 2002).

Figura 4 – Esquema simplificado de uma microrrede CC



Fonte: Adaptado de (Dragičević, 2014).

Aliados aos avanços tecnológicos na eletrônica de potência e forte utilização de cargas que operam em corrente contínua, além de fácil interface com sistemas de armazenamento de energia, como baterias por exemplo, a Figura 4 ilustra um arranjo típico de microrredes CC.

Além das microrredes unificar diversos tipos de carga em um barramento CC comum, uma parte importante de sua composição é o conversor de interface com a rede. Esse conversor é responsável por garantir a regulação de tensão no barramento, assim como uma corrente praticamente senoidal com reduzida distorção harmônica total de corrente, por isso diversos estudos buscam uma topologia com maiores níveis de rendimento e confiabilidade.

A partir da necessidade de estruturas capazes de processar uma grande quantidade de potência, a associação de conversores em paralelo se mostra como uma boa opção para aumentar a densidade de potência processada das microrredes (Park, et al, 2019). No entanto, estudos recentes sobre topologias de retificadores híbridos têm demonstrado sua viabilidade para aplicações em microrredes CC, uma vez que possuem alta densidade de potência e robustez natural inerente a própria topologia (Rodrigues, et al, 2018).

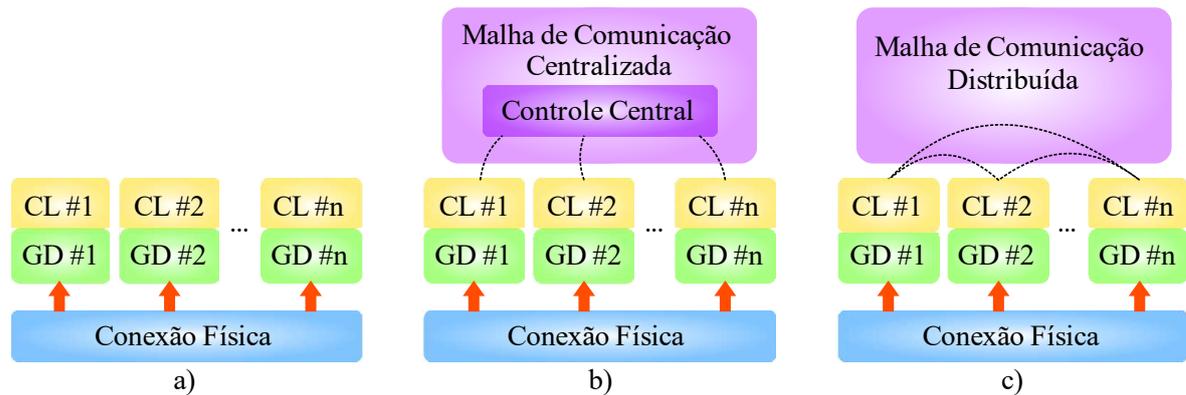
2.4 Controle em Microrredes de Corrente Contínua

A maioria das microrredes CC é composta por conversores de interface com a rede, sendo assim, a principal preocupação de controle destes dispositivos é no barramento CC comum. Técnicas como o *Droop* podem ser utilizadas para auxiliar na regulação deste barramento se abstendo de comunicação entre as unidades. No entanto, uma de suas desvantagens é ao lidar com diferentes fontes de geração distribuída ou cargas eletrônicas pela especificidade de controle, como por exemplo, algoritmos de rastreamento de máxima potência e sistemas de armazenamento de energia (bancos de baterias) (Dragičević, et al, 2016).

A partir desta limitação, a Figura 5 mostra alternativas de controles que visam estabelecer um certo tipo de comunicação entre os Controladores Locais (CL) – geralmente algoritmos de rastreamento de máxima potência e carregamento de baterias. Desta maneira, há três tipos básicos de estratégias de controle: a) Controle Descentralizado; b) Controle Centralizado e c) Controle Distribuído.

- a) Controle Descentralizado: não há comunicação digital, a única comunicação é feita pela leitura na conexão física (barramento CC).
- b) Controle Centralizado: as informações são passadas de todos os controladores locais para um controle central e logo após recebem o *feedback* para tomada de decisão.
- c) Controle Distribuído: a comunicação é feita entre cada um dos controladores locais e as estratégias de controle são processadas localmente.

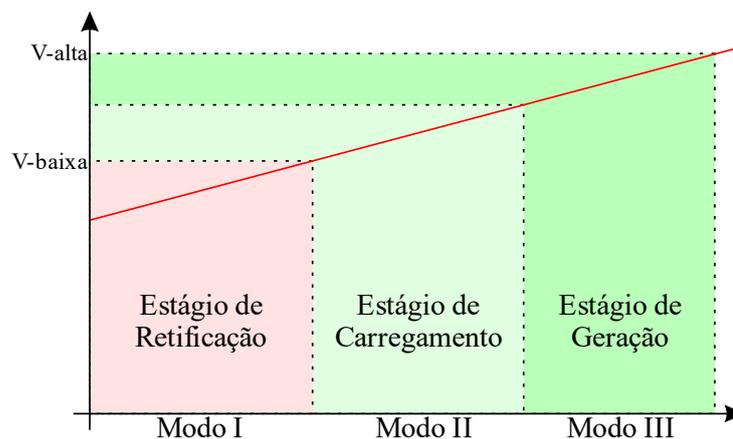
Figura 5 – Estratégia de controle básico em microrredes CC: a) Controle Descentralizado; b) Controle Centralizado; c) Controle Distribuído



Fonte: Adaptado de (Dragičević, et al, 2016)

O foco desta pesquisa será no controle descentralizado, uma vez que a principal preocupação deste controle é oferecer, por meio de uma estrutura que faça interface com a rede, um sistema eficiente e robusto para regulação do barramento CC. Dentre os diferentes controladores como, PI, PID e lógica Fuzzy, o PI pode ser empregado devido sua facilidade de implementação e robustez (Guerrero, et al, 2011). O principal método descentralizado proposto por (Schonberger, Duke e Round, 2006) é o DBS (do inglês, *DC Bus Signaling*), o qual busca informações na tensão do barramento CC para identificar diferentes modos de operação do conversor de interface como ilustrado na Figura 6.

Figura 6 – Modos de operação de acordo com o DBS



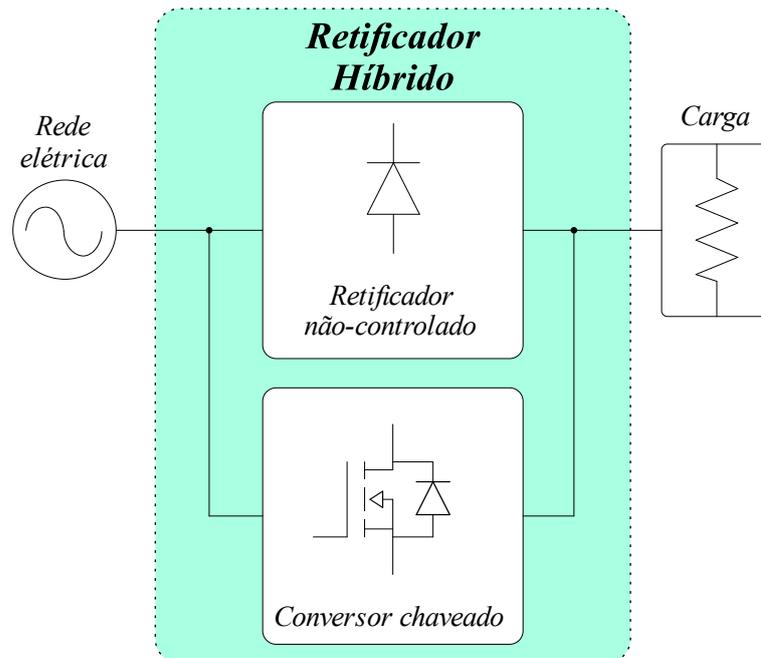
Fonte: Adaptado de (Dragičević, et al, 2016)

2.5 Família de Retificadores Híbridos

Como mencionado previamente, a principal característica da família de retificadores híbridos é a associação (seja ela em série ou paralelo) de retificadores não-controlados com

conversores chaveados em alta frequência. Desta forma, é possível unir a robustez de uma ponte de diodos por exemplo, com a flexibilidade do controle de corrente e regulação de tensão de conversores chaveados, de tal forma que esses conversores dividam a potência entregue a carga, aumentando assim, a relação densidade-potência (Freitas, et al, 2006). A Figura 7 ilustra a proposta de conexão dos retificadores híbridos.

Figura 7 – Diagrama unifilar de um retificador híbrido



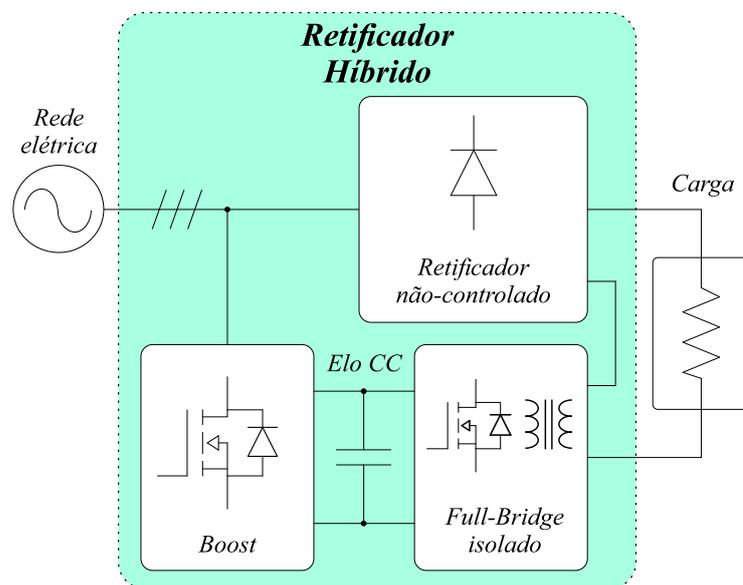
Fonte: Adaptado de (Freitas, et al, 2006).

A parcela relativa de potência processada entre os retificadores híbridos geralmente faz com que o retificador não-controlado se encarregue da parte majoritária entregue a carga, característica intrínseca de robustez. Entretanto, segundo (Izadinia e Karshenas, 2018), quanto maior a potência processada pelos conversores chaveados, menor é a distorção harmônica total de corrente vista pela entrada.

Outra característica dessa família de retificadores é a realização da correção ativa do fator de potência. O trabalho de (Lima, 2015), mostra não somente isto, mas também o uso de um conversor isolado em alta frequência, o qual auxilia na regulação de tensão série do barramento CC sob condições de afundamentos de tensão. Todavia, sua proposta apenas previa o fluxo unidirecional de potência para a carga. Em termos gerais, a composição de correntes se dá por meio de associação em paralelo entre os conversores. Já na etapa de saída –regulação de tensão–, é utilizado tanto a conexão série ou paralela.

Dessa forma, um dos desafios de utilização desta topologia, é a escolha do conversor chaveado a ser utilizado. Uma vez que, para aplicações de fluxo bidirecional, o retificador não-controlado geralmente é desativado em condições de injeção de potência a rede. Em (Rodrigues, 2016), um conversor *Boost* trifásico é responsável pelo formato senoidal da corrente de entrada e fornece níveis de tensão para acoplamento da geração distribuída no elo CC, adicionalmente, um conversor *Full-Bridge* faz a isolação da conexão de saída, tornando sua regulação imune a afundamentos de tensão da rede elétrica. A Figura 8 ilustra o esquema simplificado desta estrutura híbrida.

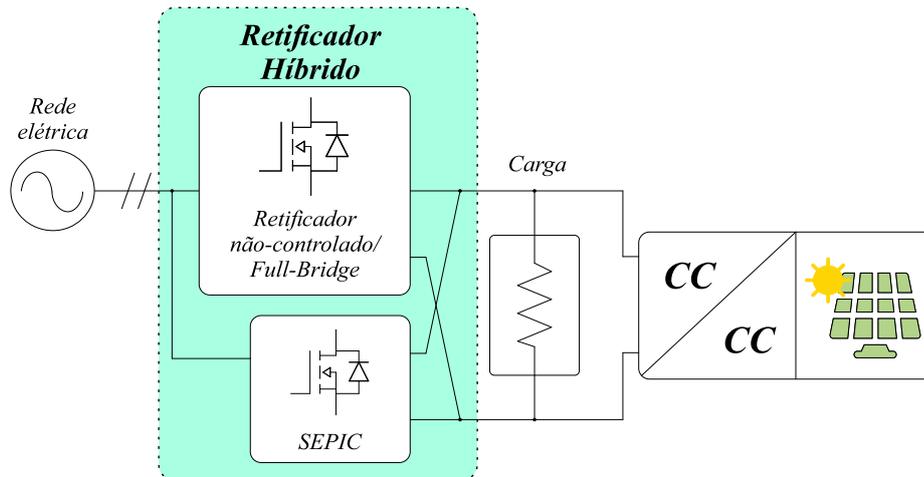
Figura 8 – Retificador híbrido com compensação série de tensão



Fonte: Adaptado de (Rodrigues, 2016).

O estudo de (Ribeiro, 2018), já contava com uma estrutura híbrida bidirecional, a qual empregava a mesma quantidade de sensores deste trabalho em questão. A utilização de diodos intrínsecos dos MOSFETs de um Inversor *Full-Bridge* foi uma opção para unificar o conversor chaveado responsável pelo processamento bidirecional de potência e o retificador não-controlado. Apesar da estrutura Retificador Híbrido Monofásico Bidirecional ser bem parecida, não era possível regular a tensão no barramento CC durante o processo de intermitência da geração distribuída, isto é, durante a retificação. Em contrapartida, foi empregado um controle para limitar a distorção harmônica total de corrente e garantir sua adequação em normas internacionais. A Figura 9 ilustra a proposta anterior ao trabalho desta dissertação.

Figura 9 – Retificador híbrido com inserção de fontes renováveis de energia e associação paralela na saída



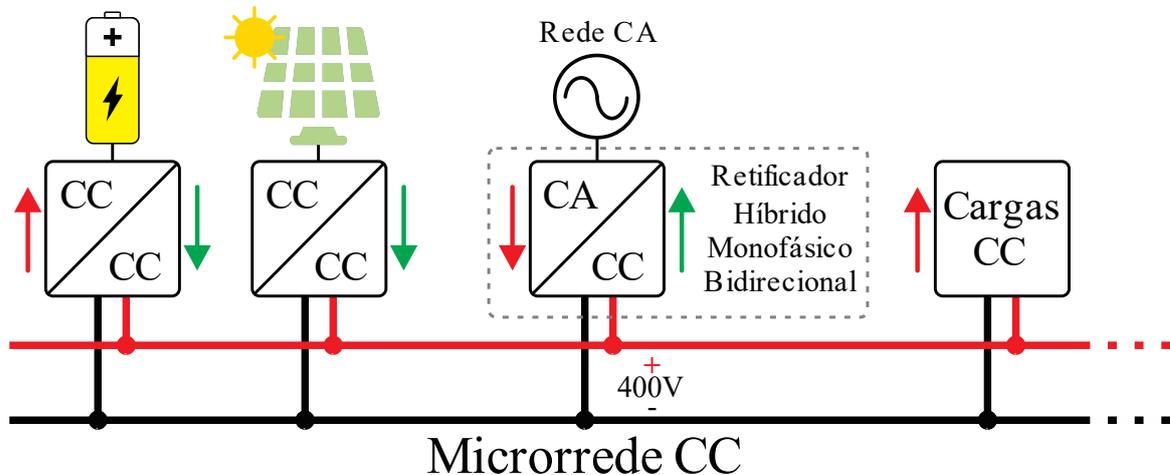
Fonte: Adaptado de (Ribeiro, 2018).

Com isso, considerando cada contribuição dos retificadores híbridos citadas a seguir:

- Alta densidade de processamento de potência;
- Robustez estrutural;
- Modularidade;
- Regulação de tensão e baixa distorção harmônica total de corrente;
- Fluxo de potência bidirecional.

Esta dissertação trata de uma estrutura que possui todas as exigências já mencionadas para aplicações em microrredes CC, além de uma nova proposta de controle descentralizado. A Figura 10 ilustra um exemplo de aplicação, onde o retificador híbrido pode ser utilizado como um conversor de interface com a rede elétrica.

Figura 10 – Aplicação de um retificador híbrido a microrredes CC.



Fonte: Dados de autoria própria.

2.6 Normas Internacionais para conexão com a rede elétrica

Como as microrredes geralmente se acoplam ao sistema elétrico por meio de um ponto de acoplamento comum, alguns parâmetros qualitativos precisam ser mensurados para operação adequada destes sistemas. Dentre as normas, destacam-se: IEEE 1547 e a IEC 61000-3-2.

A IEC 61000-3-2 visa estabelecer os limites de conteúdo harmônico de corrente injetada na rede pública de distribuição. Ela também especifica limites do conteúdo harmônico da corrente drenada por equipamentos sob determinadas condições de uso. A abrangência desta norma contempla equipamentos elétricos ou eletrônicos com corrente nominal ou inferior à 16A.

Já a IEEE 1547 se aplica às especificações técnicas, testes, a interconexão e interoperação entre equipamentos do sistema elétrico e fontes de geração distribuída. Prevê requisitos relevantes para a performance, operação, teste, segurança e manutenção da interconexão. Ela também inclui requisitos básicos, resposta às condições anormais de operação, qualidade de energia, ilhamento, especificação de testes e requisitos de projeto, produção, análise de instalação, comissionamento, e testes periódicos. Os requisitos citados são necessários para interconexão das fontes de geração distribuída, incluindo máquinas assíncronas, máquinas de indução, ou inversores/conversores de potência. Apesar desta norma abranger sistemas CA, seus conceitos podem ser extrapolados para sistemas de distribuição CC, assim como em microrredes CC.

A Tabela 2 resume os principais parâmetros qualitativos recomendados pelas normas internacionais mencionadas acima.

Tabela 2 – Normas internacionais para conexão com a rede elétrica

Norma	IEEE 1547	IEC 61000-3-2
Potência nominal	30kW	16A × 230V = 3,7kW
Níveis harmônicos de corrente em relação a componente fundamental (n) ordem harmônica	(2-10) 4,0% (11-16) 2,0% (17-22) 1,5% (23-34) 0,6% (>35) 0,3%	(3) 2,3A (5) 1,14A (7) 0,77A (9) 0,40A (11) 0,33A (13) 0,21A (15-39) 2,25/n

	Os harmônicos de ordem par devem ser menores que $\frac{1}{4}$ dos harmônicos ímpares listados.	Harmônicos pares devem ser aproximadamente 30% dos harmônicos ímpares.
DHT máximo de corrente	5,0%	-
Injeção de corrente contínua na rede	Abaixo de 0,5% da corrente nominal de saída.	<0,22A, corresponde a corrente de um retificador em meia onda de 50W.
Faixa de tensão para operação normal	88-110% (97V – 121V)	
Faixa de frequência para operação normal	59,3 Hz a 60,5 Hz	

Fonte: Adaptado de (Kjaer, Pedersen e Blaabjerg, 2005)

2.7 Considerações Finais

Este capítulo mostrou um panorama de evolução e busca por eficiência do uso da energia elétrica em âmbito mundial. No Brasil, a tendência do consumo residencial de energia elétrica se mostrou como uma alternativa e incentivo à estudos relacionados a eficiência energética, já alguns setores industriais apresentaram declínio de consumo.

A simplicidade dos tipos de controle das microrredes, aliados aos requisitos operacionais como a robustez e densidade de potência das estruturas híbridas, se consolidam como uma boa alternativa para conversores de interface com a rede elétrica.

Contudo, foi dada uma breve contextualização a respeito das normas internacionais, as quais estabelecem os requisitos qualitativos para a conexão destes conversores à rede elétrica.

CAPÍTULO III

Retificador Híbrido Monofásico Bidirecional

3.1 Considerações Iniciais

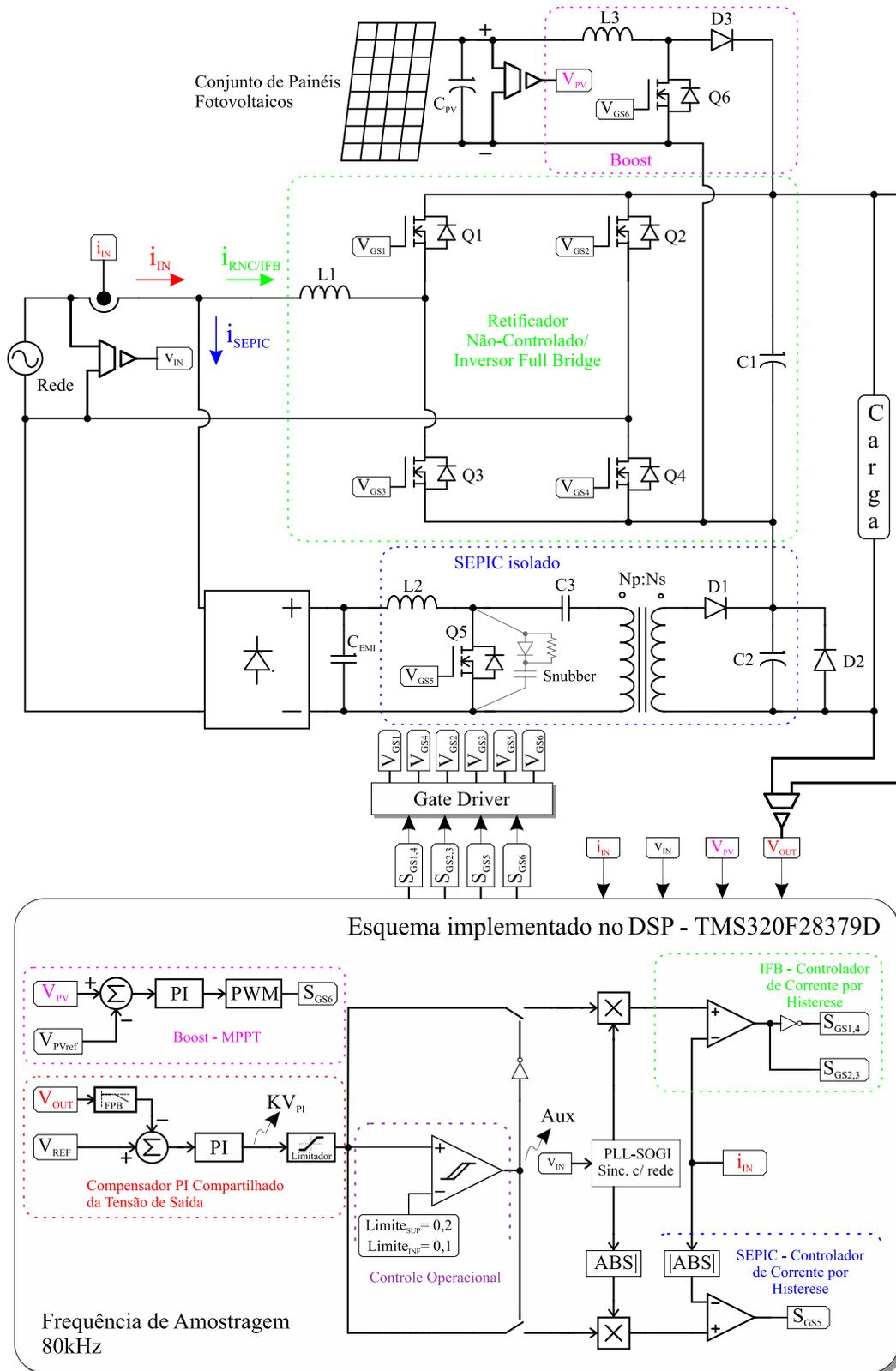
A Figura 11 ilustra a estrutura de potência e a proposta de controle descentralizado para o Retificador Híbrido Monofásico Bidirecional (RHMB) para aplicações em microrredes (MR) CC. A robustez, tanto em controle quanto em estrutura de potência, de acordo com (Dragičević, 2016), são fatores fundamentais para esta aplicação. Deste modo, o RHMB é composto pela associação de um Inversor *Full-Bridge* (IFB)/ Retificador Não-Controlado (RNC) com um conversor SEPIC isolado em alta frequência. Com isso, as principais vantagens desta estrutura são:

- a) Estratégia de controle:
 - Utilização de poucos sensores;
 - Ampla faixa de estabilidade dos controladores PI e histerese;
 - Simplicidade de implementação.
- b) Estrutura de potência:
 - Divisão do processamento de potência;
 - Isolação galvânica em alta frequência – apenas o SEPIC;
 - Modularidade;
 - Associação série do barramento CC, reduz os esforços de tensão nos elementos passivos e semicondutores;
 - Associação paralela na entrada, reduz os esforços de corrente nos elementos passivos e semicondutores.

Ao longo deste documento, são descritas as principais características de funcionamento da estrutura, resultados experimentais e de simulação computacional, bem como algumas de suas limitações.

3.2 Estrutura de Potência

Figura 11 – Esquema da estrutura de potência e controle do RHMB



Fonte: Dados de autoria própria.

Uma vez citadas as principais características desta estrutura, sua bidirecionalidade no fluxo de potência é garantida, que por sua vez depende da potência requerida pela carga. Com isso, quando a geração distribuída (GD) fornece uma energia menor que a requerida pela carga, a operação dos conversores RNC e SEPIC se dá no modo de retificação. Alternativamente, quando há excesso de energia, o SEPIC é desativado pelo controle e somente o IFB realiza a injeção de corrente na rede elétrica CA no modo de injeção. Em ambos os modos, a estrutura realiza a correção ativa do fator de potência (CAFP) na entrada e regulação do barramento CC.

Na retificação, quando a fonte de GD (neste caso representada por um painel fotovoltaico (PV) e um conversor *Boost*) fornecem uma energia menor que a consumida pela carga, os pulsos de ativação do *Gate Driver* do IFB são desativados para operar como um RNC. Juntamente com este retificador, os elementos L1 e C1 funcionam como um filtro passa baixa (FPB) tornando a saída estabilizada em um nível de tensão praticamente fixo, portanto, sem a possibilidade de controle.

A Figura 11 mostra ainda, a composição nodal de correntes da estrutura RHMB logo na entrada da rede. É possível perceber que o SEPIC realiza a CAFP pela imposição de corrente na retificação. Desta maneira, a corrente de entrada possui fator de potência (FP) unitário e baixa distorção harmônica total de corrente (DHTi) mesmo sendo composta por duas correntes com alta DHTi. Já na inversão, quando a potência de saída do *Boost* é maior que de carga, somente o IFB faz a injeção de corrente na rede, assim como no trabalho de (Pires, 2016).

Apesar da composição da corrente eficaz de entrada na retificação dar a impressão de relação de processamento de potência, isso de fato não acontece. Se o transformador do SEPIC apresentar uma relação de transformação de corrente tal que, $N_p < N_s$, a corrente da entrada seria maior –a corrente do RNC não se alteraria–, reduzindo a razão cíclica com a penalidade de uma tensão de bloqueio maior sobre o diodo D1, a eficiência do conversor também se alteraria segundo (Erickson e Maksimovi, 2001).

A associação série na saída confere a operação do conversor SEPIC com esforços reduzidos nos semicondutores, além da regulação do barramento CC de saída e suportabilidade a afundamentos de tensão como visto em (Rodrigues, et al, 2018). Todavia, a adição de circuitos *snubber* dissipativos se tornam necessários para atenuar a tensão de pico na chave inerente a essas estruturas com transformadores armazenadores de energia, como ocorre em conversores do tipo *flyback*.

Para o modo de inversão, isto é, quando as fontes de GD fornecem uma potência maior que a de carga, o conversor SEPIC –que faz a conversão unidirecional do fluxo de potência– é

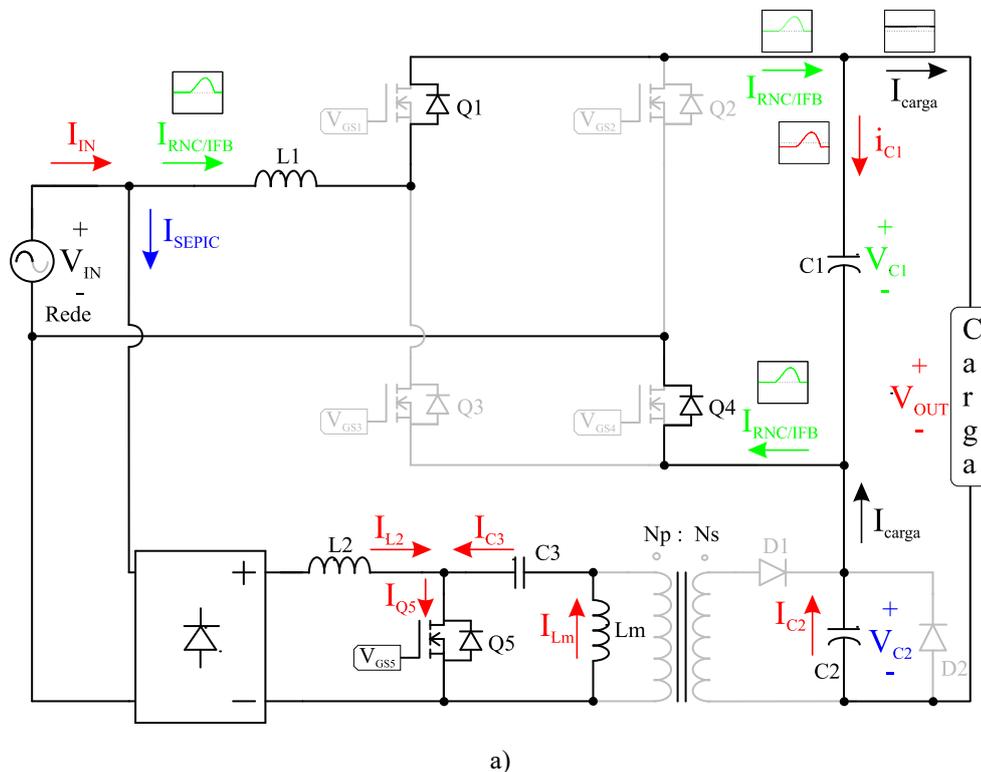
desativado com o auxílio da polarização direta do diodo D2. A partir disso, o IFB se torna em um conversor bidirecional processando apenas o excedente proveniente da GD. A escolha do filtro indutivo L1 de primeira ordem, confere a estrutura uma maior estabilidade e robustez, uma vez que, capacitores são mais suscetíveis a falhas e adicionam em um filtro de segunda ordem uma maior margem de fase (Nise, 2011).

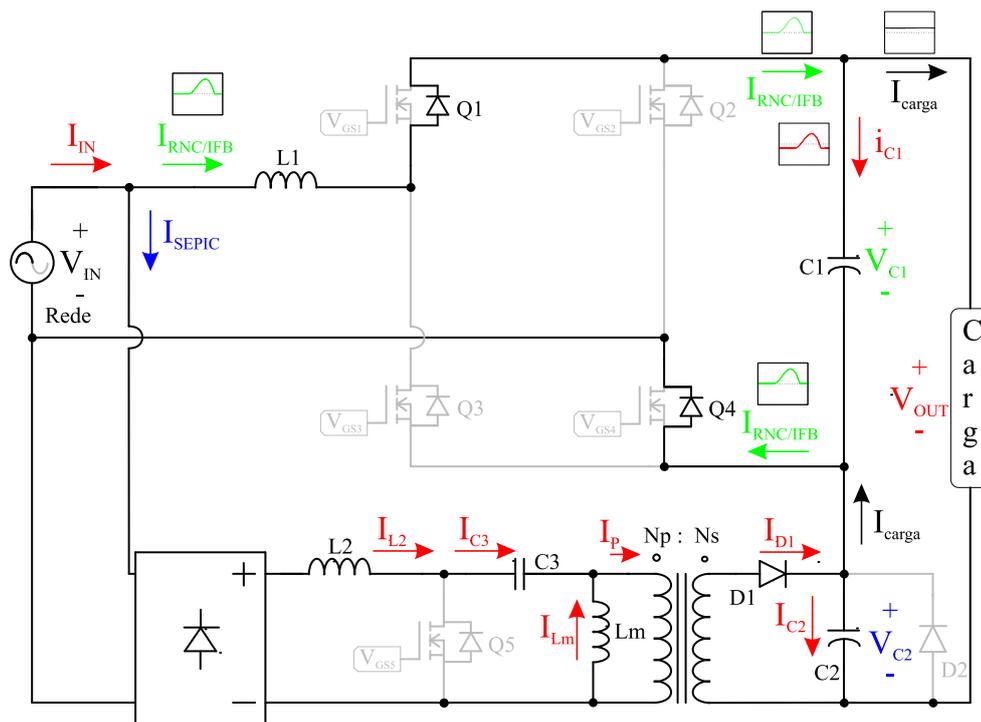
Por fim, um conversor do tipo *Boost* com o capacitor C1 compartilhado com o IFB é utilizado como interface de transferência de potência da GD e a estrutura RHMB. O capacitor (C_{PV}) na saída do grupo de PV reduz as oscilações em tensão e, por consequência, o *ripple* de potência processada pelo *Boost* (Pires, 2016). Apesar do uso de um algoritmo de rastreamento de máxima potência (MPPT) simplificado, o mesmo é capaz de validar o controle proposto e não é o foco deste trabalho.

3.3 Etapas de Operação

Os circuitos da Figura 12 (a) e (b), ilustram as etapas de operação da estrutura na retificação para o semi-ciclo positivo, com a chave do SEPIC acionada e desativada, respectivamente.

Figura 12 – Etapas de operação para a estrutura na retificação com: a) Chave Q5 acionada; b) Chave Q5 desativada





b)

Fonte: Dados de autoria própria.

A ausência do *Boost* no barramento do RNC não compromete o entendimento geral da estrutura e será explicado posteriormente. Para o semi-ciclo negativo, a operação é análoga a positiva.

O RNC opera em baixa frequência, similar a uma ponte de diodos, uma vez que os pulsos do IFB são desativados nesta operação. A corrente que circula pelos elementos: L1, Q1 e Q4 é típica de circuitos retificadores com filtro LC, entretanto, o indutor está localizado no lado CA da rede para que seja possível realizar, na inversão, a correção do fator de potência.

Um interessante fato a se observar é que, apesar do conversor *Boost* injetar corrente chaveada ao barramento do RNC, a corrente do capacitor C1 continua com características em baixa frequência durante a retificação, diferentemente do que ocorre em conversores *Boost* convencionais onde a corrente do capacitor de saída é sobretudo chaveada.

As etapas de operação do SEPIC já são amplamente consagradas na literatura (Martins, Oliveira e Barbi, 2001), com isso, a etapa de saída do RHMB (elo CC) carece de uma explicação mais detalhada.

Enquanto a corrente $I_{RNC/IFB}$ é nula, a etapa de saída do SEPIC juntamente com o capacitor C1 fornecem energia à carga. Por outro lado, quando $I_{RNC/IFB}$ é positiva, o RNC

fornece uma parcela de energia à carga e ao capacitor C1 e a partir disso, a análise do SEPIC pode ser separada entre os estados de condução da chave Q5.

Desta maneira, quando $I_{RNC/IFB}$ é positiva:

- Q5 acionada – o capacitor C2 do SEPIC fornece uma parcela da energia de carga, enquanto C1 e o RNC fornecem a parcela complementar de energia.
- Q5 desativada – a corrente que circula por D1 do SEPIC carrega o capacitor C2 e fornece parcela da energia de carga. De maneira análoga, C1 e o RNC fornecem a parcela complementar de energia.

Simplificadamente, na associação série no barramento CC do RHMB, I_{CARGA} é comum a ambas saídas (SEPIC e RNC). Com isso, na condição de intermitência da GD, as Equações (1)-(4) demonstram a divisão do processamento de potência entre os conversores.

$$P_{carga} = V_{OUT} \times I_{carga} \quad (1)$$

Onde a tensão de saída é a composição da tensão do SEPIC e do RNC/IFB.

$$P_{carga} = (V_{RNC / IFB} + V_{SEPIC}) \times I_{carga} \quad (2)$$

Desta forma, é possível abstrair que a tensão de saída dos conversores é proporcional a potência processada por cada um deles.

$$P_{RNC / IFB} = \left(\frac{V_{RNC / IFB}}{V_{OUT}} \right) \times P_{carga} \quad (3)$$

$$P_{SEPIC} = \left(\frac{V_{SEPIC}}{V_{OUT}} \right) \times P_{carga} \quad (4)$$

A isolamento galvânica neste tipo de conexão em série do barramento de saída se torna necessária para prevenir curto-circuito entre os conversores. Caso contrário, a corrente do SEPIC passaria por ele e pelo diodo de corpo da chave Q4 em um caminho de baixa impedância retornando a rede.

3.4 Estrutura de Controle

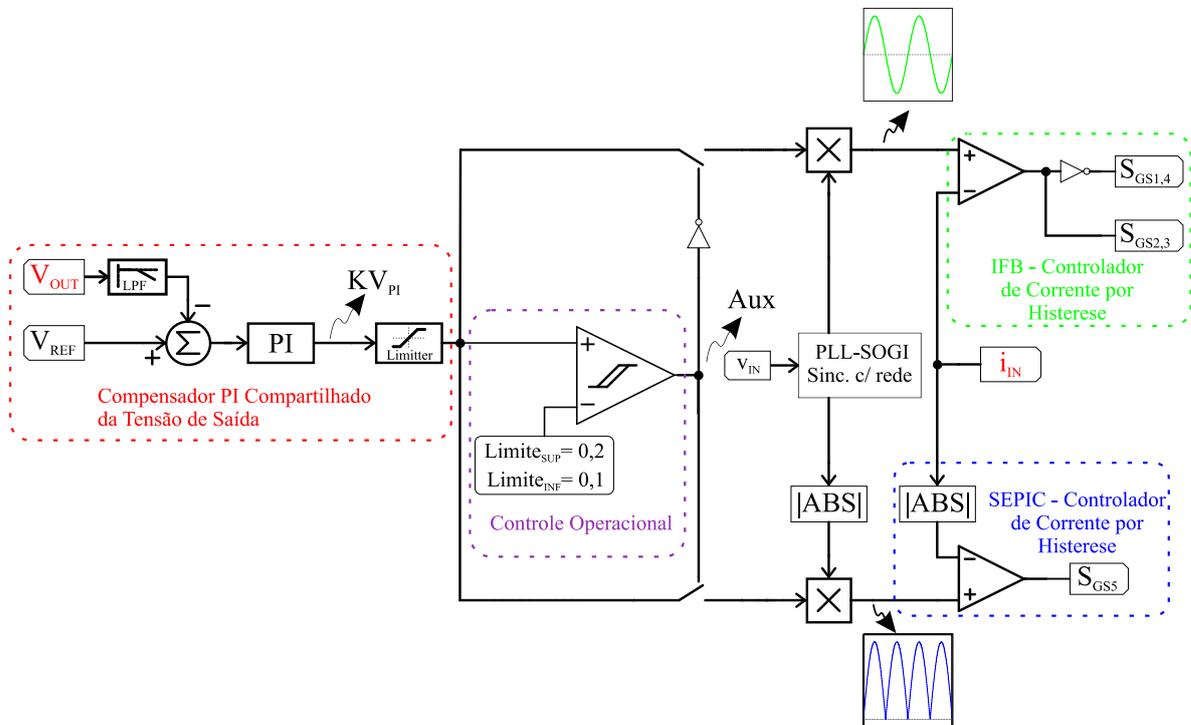
A estrutura de controle foi implementada em linguagem C em um DSP (do inglês, *Digital Signal Processor*) da Texas Instruments (TMS320F28379D) capaz de realizar operações em 200MHz, uma de suas grandes vantagens é seu DAC embutido que permite

análises em tempo real do controle interno discretizado a um pino externo analógico. A taxa de amostragem foi de 80kHz escolhida de tal forma como sendo a máxima possível de execução das rotinas do controle na interrupção do DSP, de acordo com (Rodrigues, 2016) a máxima frequência de chaveamento delimitada pelos controladores de histerese é de 40kHz.

Para operação da estrutura com alto fator de potência, é de grande importância a utilização de uma referência sincronizada em frequência e fase do sinal da rede elétrica e que esta seja imune a ruídos. O trabalho (Souza Jr, et al, 2019), mostrou a superioridade do PLL tipo SOGI (do inglês, *Phase Locked Loop* e *Second Order Generalized Integrator*) em relação aos demais quanto a transitórios no sistema, além de baixas oscilações na referência gerada.

A Figura 13 ilustra o controle utilizado.

Figura 13 – Estratégia de controle proposta



Fonte: Dados de autoria própria.

De acordo com (Dragičević, et al, 2016), a proposta de controle descentralizado do RHMB é garantida por apenas um controlador PI comum aos conversores IFB e SEPIC, o qual regula a tensão no barramento em aproximadamente 400V. Desta maneira, o controle da tensão no barramento CC é similar ao DBS, levando em consideração as condições de demanda de carga, armazenamento de energia e injeção de potência ativa à rede.

Além disso, os controladores internos de corrente independentes para o SEPIC e o IFB garantem a operação da estrutura com um comportamento de estabilidade aprimorado em

relação a outros controladores, tais como proporcional ressonante (PR) e PI de corrente para aplicações em correção do fator de potência, configurando assim, um controle com maiores níveis de estabilidade (Guerrero, et al, 2011). O funcionamento detalhado dos controladores de corrente é explicado no trabalho da autora (Ribeiro, 2018).

Por fim, há um comparador de histerese que recebe um sinal proporcional (KV_{PI}) proveniente do PI. Como este sinal é o que de fato é a referência para os controladores de corrente, ele representa uma ideia da corrente de pico e da potência CA vista pela entrada, também utilizado em (Ribeiro, 2018). Desta forma, o comparador de histerese interpreta se a estrutura RHMB opera no modo de retificação quando KV_{PI} é positivo ou, no modo de inversão quando está num nível abaixo de 0. A zona morta deste comparador está entre os limiares de 0,1 e 0,2, ela se faz necessária para tornar a estrutura imune as oscilações naturais do PI mediante condições de baixa potência CA na entrada, ou seja, quando a GD fornece quase toda a energia requerida pela carga.

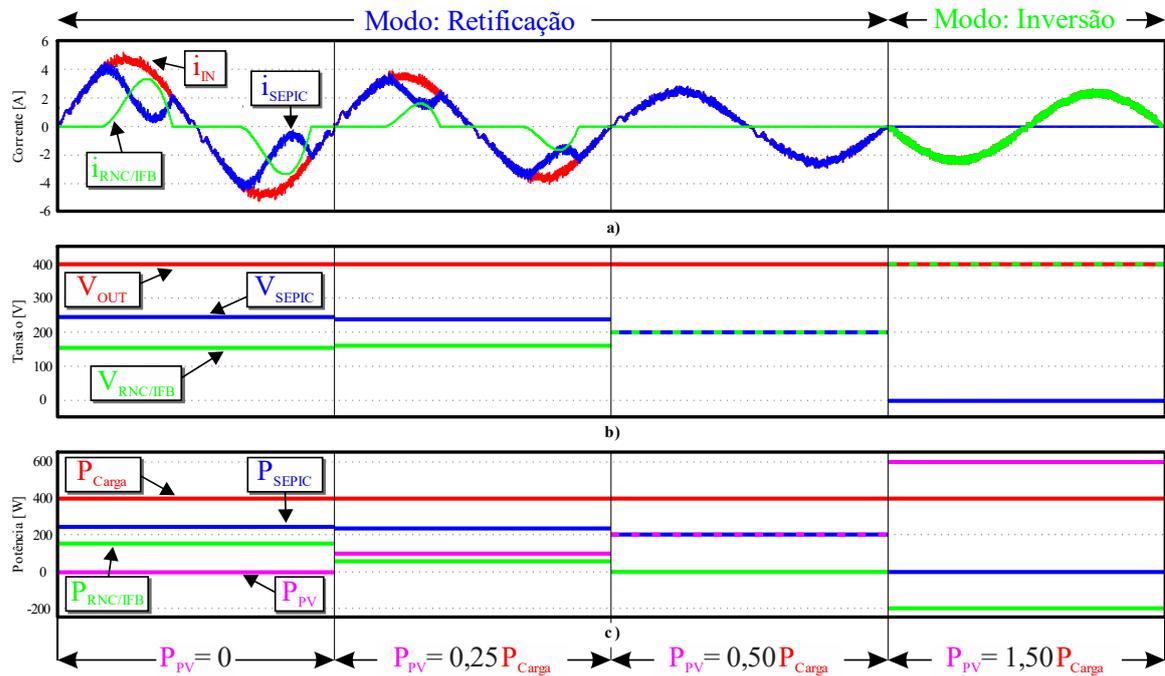
Os limites da histerese em 0,1 e 0,2 significam que a estrutura faz a transição entre retificação e inversão somente no IFB, assim, sua operação como retificador controlado ocorre somente em uma pequena faixa da corrente de entrada (no máximo 0,2A de pico), desta forma, evitando baixo rendimento na retificação como ocorrido em (Pires, 2016), uma vez que, os níveis de tensão na entrada e saída foram os mesmos do autor. A porta inversora localizada após o Controle Operacional realiza o intertravamento entre os pulsos de ativação das chaves do IFB e SEPIC.

3.5 Princípio de Funcionamento

Evidenciada a capacidade desta topologia para aplicações em MR CC e observada suas características de processamento de potência e controle robusto do barramento CC, algumas de suas peculiaridades podem ser explicadas a partir da Figura 14, a qual ilustra o comportamento em regime permanente da estrutura sob diferentes cenários de inserção de potência da GD.

De acordo com o esquema da Figura 11 e agora evidenciado também pela Figura 14(a), na retificação, a corrente de entrada é senoidal e composta pela somatória da corrente do RNC/IFB e a do SEPIC. Com o aumento de P_{PV} , a corrente do RNC/IFB é atenuada para que seja possível inverter seu fluxo no modo de inversão, o qual cabe ao IFB assegurar um alto FP e processar todo excedente de energia.

Figura 14 – Princípio de funcionamento: a) Composição de corrente; b) Composição de tensão; c) Processamento de potência



Fonte: Dados de autoria própria.

Já a Figura 14(b), mostra a composição dos níveis de tensão na saída. Como o conversor *Boost* está acoplado ao mesmo capacitor $C1$ do RNC/IFB e, diferentemente do que ocorre normalmente em estruturas com inversores, a tensão na saída do RNC/IFB se eleva com o aumento de P_{PV} durante a retificação para satisfazer o balanço de cargas no capacitor $C1$, uma vez que o controle de tensão do RHMB é no barramento CC inteiro e, não somente em cada conversor (RNC/IFB e SEPIC). Ainda na retificação, cabe ao SEPIC regular a tensão no elo CC e, como citado anteriormente, quando sua tensão vai a zero –momento antes da inversão– o diodo $D2$ é polarizado diretamente, desviando assim a corrente CC de carga da impedância de saída do SEPIC.

A divisão do processamento de potência pode ser vista na Figura 14(c). Para a condição de intermitência da GD, isto é, P_{PV} nula, a parcela de processamento de potência entre o RNC e o SEPIC segue a mesma proporção da composição da tensão de cada um destes em relação ao total do barramento CC como já observado pela Equação(1), o que representa uma potência relativa para o SEPIC de mais da metade da potência de carga. Todavia, com o aumento de P_{PV} , somente a potência do SEPIC segue uma relação direta com sua tensão de saída, isso ocorre pois o barramento de saída do RNC/IFB é mais sensível à injeção de potência do grupo P_{PV} (já que a GD é alocada nesse ponto) e uma vez que sua potência precisa se anular momento antes de ocorrer a inversão do fluxo de potência. Cabe salientar que, o dimensionamento do conversor

SEPIC é feito para a condição de intermitência, ainda que, em alguns momentos a corrente de entrada é composta apenas por este conversor.

Contudo, a principal característica dessa estrutura está no balanço de carga do capacitor C1, que tem forte relação na inserção de potência das fontes de GD. Resumidamente, a injeção de potência das GD ou até mesmo a demanda de potência de possíveis bancos de baterias causariam uma perturbação na tensão em C1, com isso, o controlador PI gera valores de KV_{PI} com o intuito de estabilizar o barramento CC refletindo diretamente na corrente de entrada e, por consequência, no modo de retificação ou injeção.

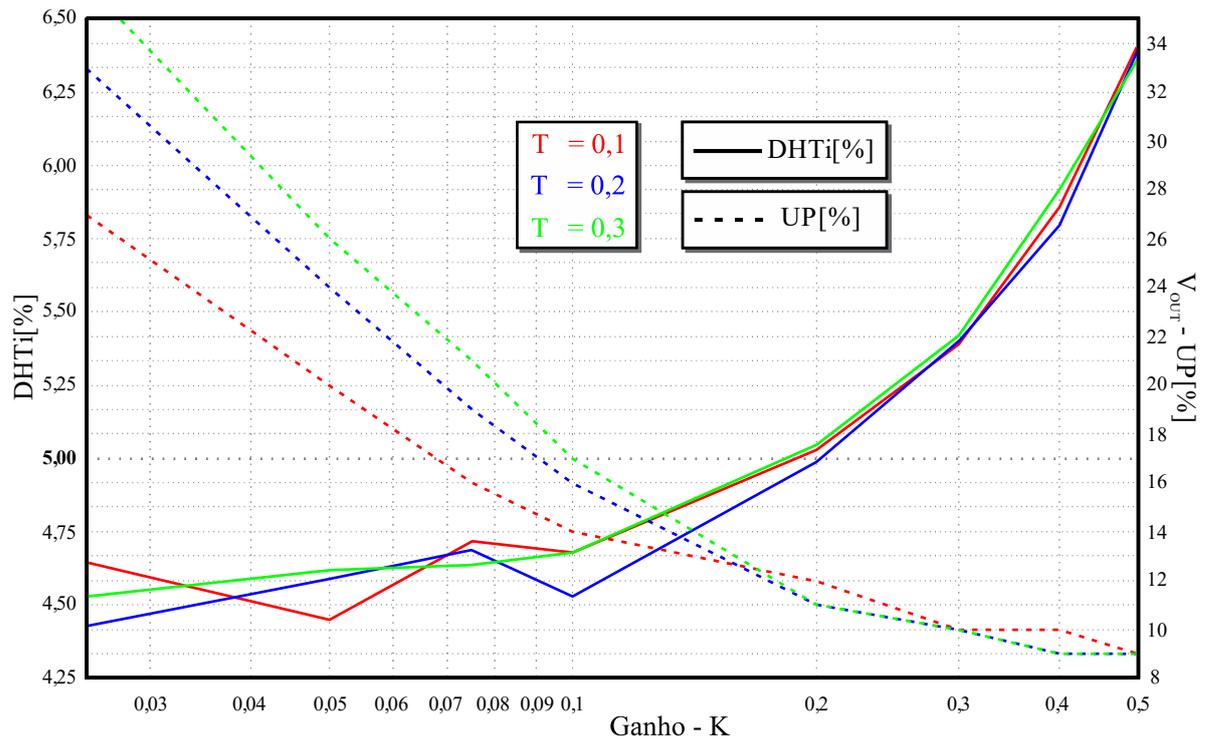
3.6 Projeto do compensador PI

Para comprovar os critérios de robustez e estabilidade da estrutura, o compensador PI deve ser capaz de regular o barramento CC com uma ultrapassagem percentual (UP) reduzida em uma condição crítica de funcionamento, onde um degrau de insolação fornecesse ao sistema de zero a duas vezes a potência de carga – nesse caso 800W e desconsiderando as perdas dos conversores, ocorrendo assim a transição entre retificação e inversão. Para tal condição, foram realizadas simulações no software PSIM®, variando-se os parâmetros (ganho K e constante de tempo T) de acordo com a Equação (5) no compensador PI, além de verificar a adequação nos limites de DHTi da norma IEC 61000 3-2.

$$Gv_{PI}(s) = K \left(\frac{1 + sT}{sT} \right) \quad (5)$$

De acordo com a Figura 15, os valores de ganho K tem forte influência sobre a DHTi, enquanto a constante de tempo T está correlacionada a UP. Como a estrutura operará com uma DHTi abaixo dos 5%, a curva em azul foi a escolhida por apresentar uma UP moderada de 11% e uma DHTi de 4,99%. Com isso, os parâmetros do PI de acordo com a Equação 5, são $K=0,2$ e $T=0,2$.

Figura 15 – Especificação de projeto do compensador PI



Fonte: Dados de autoria própria.

Levando em consideração a saída do PI $KV_{PI}(s)$ e o sinal de erro entre a tensão de saída filtrada em 12Hz e a referência $EV(s)$ combinados na Equação 5, tem-se a Equação 6. Pelo método de discretização de Tustin com uma frequência de amostragem em 80kHz, tem-se a Equação 7. A Equação 8 ilustra o resultado final a ser implementado no DSP.

$$\frac{KV_{PI}(s)}{EV(s)} = 0,2 \times \left(\frac{1+0,2s}{0,2s} \right) \quad (6)$$

$$\frac{KV_{PI}(s)}{EV(s)} = \frac{0,20000625 - 0,19999375z^{-1}}{1 - z^{-1}} \quad (7)$$

$$KV_{PI}[k] = KV_{PI}[k-1] + 0,20000625EV[k] - 0,19999375EV[k-1] \quad (8)$$

Onde:

KV_{PI} – saída do compensador PI;

EV – diferença entre a referência e a tensão de saída filtrada;

$[k]$ – amostra atual;

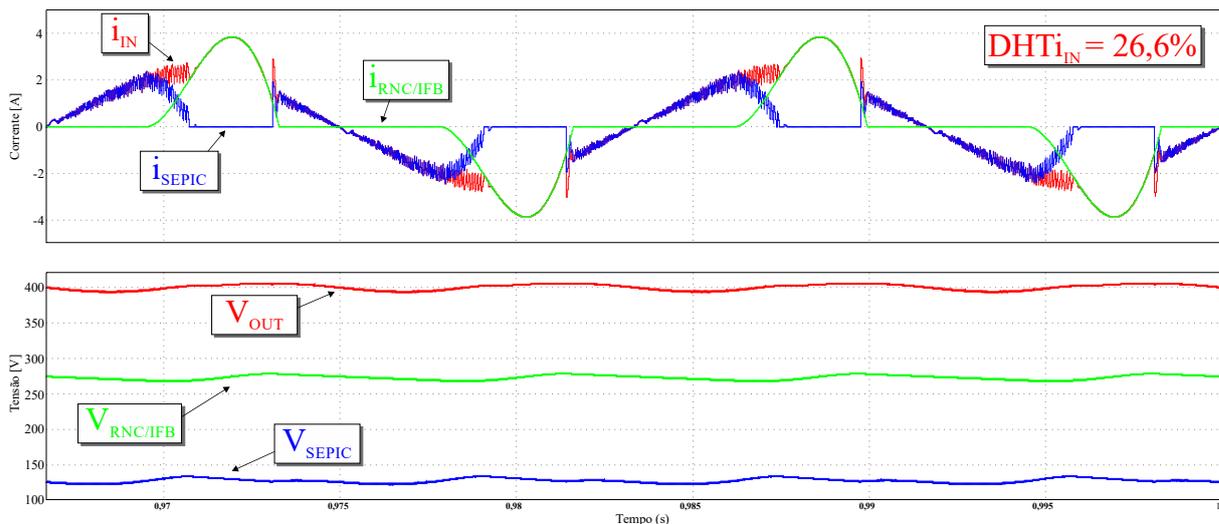
$[k-1]$ – amostra passada.

3.7 Especificações dos elementos do RHMB

Como mencionado anteriormente, a estrutura RHMB tem como premissa de funcionamento garantir a regulação de tensão no barramento CC em 400V. De acordo com (Ryu, et al, 2013), este valor é comumente utilizado por prover níveis suficientes de tensão para que seja possível a injeção de corrente na rede, uma vez que a capacidade de injeção de corrente está interligada à variação de tensão em indutores.

A alimentação do sistema é 127Vrms (tensão fase-neutro). Uma das limitações dessa estrutura é este valor reduzido de alimentação. Caso fosse alimentada em 220Vrms, a relação de transformação do transformador do SEPIC deveria ser alterada afim de se impor uma corrente maior na entrada. Com 220Vrms na entrada para uma regulação de 400V na saída, o SEPIC processaria uma parcela de potência menor que o RNC, como descrito pelas Equações (3) e (4). A Figura 16 ilustra o comportamento da corrente de entrada com a alimentação em 220Vrms, o capacitor série (C3) do SEPIC foi alterado a 1 μ F para reduzir a ressonância no cruzamento em tensão nula da rede e a relação de transformação máxima possível foi alterada para ($N_p/N_s \rightarrow 2/5$) limitada pela tensão de bloqueio do diodo D1 em cerca de 1kV. Sabe-se que em algumas aplicações de retificadores híbridos, de acordo com (Izadinia e Karshenas, 2018), a DHTi é inversamente proporcional ao processamento de potência dos conversores chaveados.

Figura 16 – Alimentação do sistema em 220 Vrms



Fonte: Dados de autoria própria.

Desta forma, pode-se optar por uma relação de compromisso entre a DHTi e a parcela de processamento de potência entre os conversores do RHMB. Todavia, um protótipo trifásico

é capaz de prover níveis de tensão no RNC suficientes para manter a robustez da estrutura com um processamento de potência para o RNC de 75%, enquanto 3 conversores SEPIC processariam apenas a parcela remanescente, isto é, 25% da potência de carga, além de uma baixa DHTi adequada a norma IEC 61000-3-2.

A potência de carga foi escolhida em 400W por limitação do conversor *Boost* disponível para extração dos resultados experimentais. Os testes de inversão requerem uma potência processada pelo *Boost* de mais de duas vezes a potência de carga e, considerando as perdas do sistema para que a potência vista pela entrada fosse de -400W, ou seja, injeção de 400W para a rede com fator de potência unitário. Todavia, na retificação, o RNC e o SEPIC são capazes de operar com maiores níveis de potência.

Tabela 3 – Especificações de operação do RHMB e valores dos componentes utilizados

Tensão de Alimentação	127V _{rms}
Tensão no Barramento CC	400V
Resistência/Potência na Carga	400Ω / 400W
Eficiência na Retificação	Aprox. 92-93%
DHTi	Em conformidade com as normas IEC61000 3-2 e IEEE 1547
Componentes empregados nos conversores	
Retificador Não-Controlado / Inversor Full Bridge	
L1	15mH
C1	500μF
Q1-Q4	SiC SCT20N120 (20A/1200V)
SEPIC Isolado	
Ponte retificadora monofásica	35A
C _{EMI}	235nF
L2	5mH
C2	330μF
C3	4,7μF
D1-D2	RHRG30120 (30A/1200V)
Q5	SiC SCT20N120 (20A/1200V)
Transf. em Alta Frequência	Np/Ns = 39/50, Lm = 1mH
Boost	
Frequência do PWM	25kHz
L3	5mH
C _{PV}	470uF
D3	RHRG30120 (30A/1200V)
Q3	SiC SCT20N120 (20A/1200V)

Fonte: Dados de autoria própria.

A análise de suportabilidade de corrente nos elementos semicondutores não será abordada neste documento pelo motivo dos padrões estocásticos dos controladores de corrente

por histerese, entretanto, o tema poderá ser abordado em trabalhos futuros. A Tabela 3 indica as especificações de operação do RHMB e o resumo dos valores utilizados no protótipo.

3.7.1 Especificação do Retificador Não-Controlado

O principal elemento passivo do RNC é o indutor L1, ele é responsável pela composição do FPB de segunda ordem na retificação e, na inversão, pela correção do fator de potência. Sendo assim, seu valor precisa atender aos dois modos de operação do RHMB e está intimamente ligado a DHTi da estrutura. Para tanto, são utilizados métodos numéricos já citados em (Lima, 2011) para seu dimensionamento no regime descontínuo na retificação, adicionalmente, seu valor precisa atender aos critérios internacionais de DHTi na inversão.

A Tabela 4 indica os parâmetros de projeto de L1 e C1 do RNC.

Tabela 4 – Especificações de projeto do RNC

Especificação	Valores
P_{RNC} – Potência de saída do RNC	150W
V_{RNC} – Tensão média de saída do RNC	150V
V_{IN_Pico} – Tensão de pico na entrada	180V
ΔV_{RNC} – <i>Ripple</i> , [$V_{RNC,Máx} - V_{RNC}$], variação em torno da média.	5V
F_{ond} – Frequência de ondulação (retificador onda completa)	120Hz
t_1 – 1° intervalo de corrente I_{RNC} nula (Lima, 2011)	2,60ms
t_4 – intervalo t_1 + intervalo de condução de I_{RNC} (Lima, 2011)	6,95ms

Fonte: Dados de autoria própria.

A determinação de t_1 se dá pela Equação 9.

$$t_1 = \frac{\sin^{-1}\left(\frac{V_{RNC}}{V_{IN_Pico}}\right)}{\omega} \quad (9)$$

Para o intervalo t_4 , é utilizada uma solução numérica a partir da igualdade expressa pela Equação 10, visto que t_1 já é conhecido.

$$\frac{V_{IN_Pico}[\cos(\omega t_4) - \cos(\omega t_1)]}{\omega} - V_{RNC}(t_4 - t_1) = 0 \quad (10)$$

A partir disso, o cálculo do indutor de entrada do RNC (L1) é expresso pela Equação 11. Na prática, o valor utilizado é de 15mH, sendo que, valores maiores causam um atraso maior na corrente de entrada do RNC e podem prejudicar no fator de forma senoidal na retificação.

$$L1 = \frac{-V_{RNC} \times F_{ond}}{P_{RNC}} \left\{ \frac{V_{IN_Pico}[\sin(\omega t_4) - \sin(\omega t_1)]}{\omega^2} + \frac{V_{IN_Pico}[\cos(\omega t_1) \times (t_4 - t_1)]}{\omega} + \frac{V_{RNC}(t_4^2 + t_1^2)}{2} - V_{RNC} t_1 t_4 \right\} \cong 19mH \quad (11)$$

Para o capacitor C1 do RNC/IFB, também é necessário observar os dois modos de operação. Na inversão, como mencionado anteriormente, a operação se dá exclusivamente em alta frequência e o *ripple* de tensão é menor em relação a retificação. Desta maneira, se o *ripple* é maior na retificação, seu dimensionamento considera a pior condição de carga do capacitor C1 e é descrito pela Equação 12.

$$C1 = \frac{P_{RNC}}{4 \times V_{RNC} \times \Delta V_{RNC} \times F_{ond}} \cong 417 \mu F \quad (12)$$

A equação citada acima não leva em consideração a resistência série do capacitor, a qual acarreta em um aumento do *ripple* de tensão. Sendo assim, foi preciso associar dois capacitores (1mF@400V) em série para suportar os níveis de tensão na inversão e obter o valor de 500μF.

3.7.2 Especificação do SEPIC Isolado

A escolha do SEPIC se deu pela praticidade e facilidade do controle por conter apenas uma chave em alta frequência, além de ser possível sua a isolamento galvânica. Todavia, este conversor apresenta quatro elementos armazenadores de energia.

Para o dimensionamento dos indutores e capacitores, é preciso conhecer a frequência de operação do sistema. Entretanto, os controladores de corrente por histerese apresentam um espectro de chaveamento em frequência variável e comportamento dependente da estrutura elétrica. Desta maneira, a frequência média de operação será escolhida arbitrariamente em 25 kHz, valor abaixo da máxima possível.

A partir disso, a Tabela 5 cita as especificações para dimensionamento do SEPIC.

Tabela 5 – Especificações de projeto do SEPIC isolado

Especificação	Valores
P_{SEPIC} – Potência de saída do SEPIC	250W
V_{SEPIC} – Tensão média de saída do SEPIC	250V
$V_{IN \text{ Ret Med}}$ – Tensão de entrada retificada média	114,6V
ΔV_{SEPIC} – <i>Ripple</i> , [$V_{SEPIC, Máx} - V_{SEPIC}$], variação em torno da média.	5V
F_{ond} – Frequência de ondulação (retificador onda completa)	120Hz
F_s – Frequência de chaveamento	25kHz
D_{med} – Razão cíclica média	0,63
N_s/N_p – Relação de espiras do transformador do SEPIC	50/39
ΔI_{L2} – <i>Ripple</i> de corrente em L2 no período (D_{med})	0,5A
ΔI_{Lm} – <i>Ripple</i> de corrente em Lm no período ($1-D_{med}$)	2A
ΔV_{C3} – <i>Ripple</i> de tensão em C3 no período ($1-D_{med}$)	5V

Fonte: Dados de autoria própria.

A determinação da função de ganho estático do conversor é dada pela Equação (13), isolando as constantes da tabela acima, determina-se a razão cíclica média (D_{med}) em regime permanente. A função de isolamento no SEPIC garante uma ampliação em seu ganho, assim como em conversores *flyback*.

$$\frac{V_{SEPIC}}{V_{IN_Ret_Med}} = \frac{D_{med}}{1-D_{med}} \times \frac{N_S}{N_P} \quad (13)$$

O indutor L2 de entrada do SEPIC é dimensionado pela Equação (14). O valor utilizado foi de 5mH, este indutor já estava disponível em laboratório e no protótipo final estava dentro de uma caixa metálica ligada ao terra da rede.

$$L2 = \frac{V_{IN_Ret_Med} \times D_{med}}{\Delta I_{L2} \times F_S} \cong 5,7mH \quad (14)$$

Já o transformador do SEPIC é dimensionado pela indutância L_m referenciada ao primário. Neste caso, o *ripple* de corrente admitido pode ser maior em relação ao indutor de entrada e é preciso referenciar a tensão de saída do SEPIC ao primário do transformador na Equação (15). Geralmente, como a indutância magnetizante está relacionada a energia armazenada no GAP do transformador, valores maiores de indutância requerem uma seção transversal maior e, conseqüentemente, núcleos maiores. O transformador utilizado foi reaproveitado de outro projeto e possui $L_m = 1mH$ referenciada ao primário.

$$L_m = \frac{\left(V_{SEPIC} \times \frac{N_P}{N_S} \right)}{\Delta I_{L_m} \times F_S} \times (1 - D_{med}) \cong 1,4mH \quad (15)$$

O cálculo do capacitor série do SEPIC (C3) é feito com base no *ripple* de tensão admitido para um dos períodos de condução da chave Q5. A Equação 16 mostra o cálculo realizado. O valor utilizado no protótipo foi de 4,7 μ F, este capacitor não pode apresentar valor elevado, ou seja, baixo *ripple* de tensão, caso contrário ocorreria a filtragem da tensão retificada de entrada e influenciaria na resposta de imposição de corrente no cruzamento por tensão nula da rede. No Capítulo IV é feita uma análise mais completa a respeito do comportamento da tensão em C3.

$$C3 = \frac{V_{IN_Ret_Med} \times D_{med}^2 \times P_{SEPIC}}{\Delta V_{C3} \times \left(V_{SEPIC} \times \frac{N_P}{N_S} \right)^2 \times (1 - D_{med}) \times F_S} \cong 6,5\mu F \quad (16)$$

Por fim, o procedimento de cálculo do capacitor C2 de saída do SEPIC é análogo ao C1 do RNC, previamente calculado na Equação (12). Isto ocorre, pois este capacitor precisa filtrar a componente em baixa frequência (120Hz) vista pela entrada do SEPIC, uma vez que, para a

saída é buscado apenas níveis contínuos de tensão no barramento. A Equação 17 mostra o cálculo de C2, a escolha prática do valor foi de 330uF.

$$C2 = \frac{P_{SEPIC}}{4 \times V_{SEPIC} \times \Delta V_{SEPIC} \times F_{ond}} \cong 417 \mu F \quad (17)$$

3.7.3 Especificação do Boost

Para o *Boost*, o único elemento passivo armazenador de energia é o indutor L3. Uma das vantagens do RHMB é que os conversores que fazem interface com a GD têm o capacitor compartilhado com o RNC/IFB, como ocorre em C1. A Tabela 6 especifica a condição de máxima potência para dimensionamento do conversor *Boost*.

Tabela 6 – Especificações de projeto do Boost

Especificação	Valores
P_{Max_BOOST} – Potência máxima do <i>Boost</i>	800W
V_{Max_BOOST} – Tensão máxima de entrada do <i>Boost</i>	210V
I_{BOOST} – Corrente máxima de entrada do <i>Boost</i>	3,8A
D_{BOOST} – Razão cíclica do <i>Boost</i>	0,475
F_{S_BOOST} – Frequência de chaveamento do PWM do <i>Boost</i>	25kHz
ΔI_{L3} – <i>Ripple</i> de corrente em L3 no período D_{BOOST}	0,8A

Desta maneira, a Equação 18 dimensiona o indutor de entrada (L3) do *Boost*.

$$L3 = \frac{V_{Max_BOOST} \times D_{BOOST}}{\Delta I_{L3} \times F_{S_BOOST}} \cong 5,0mH \quad (18)$$

3.8 Esforços máximos de tensão sobre os semicondutores

A condição crítica para avaliação dos esforços máximos de tensão sobre os semicondutores do SEPIC durante a retificação é na intermitência da GD, como já visualizado na Figura 14. Os níveis de tensão na saída são de aproximadamente 150V e 250V, em V_{C1} e V_{C2} respectivamente.

De acordo com (Martins, Oliveira e Barbi, 2001), a tensão máxima de bloqueio da chave do SEPIC (Q5) é descrita pela Equação 19. A Equação 20 descreve a tensão máxima de bloqueio no diodo D1 do SEPIC.

$$V_{Q5m\acute{a}x} = V_{IN_Pico} + \left(V_{C2} \times \frac{Np}{Ns} \right) \quad (19)$$

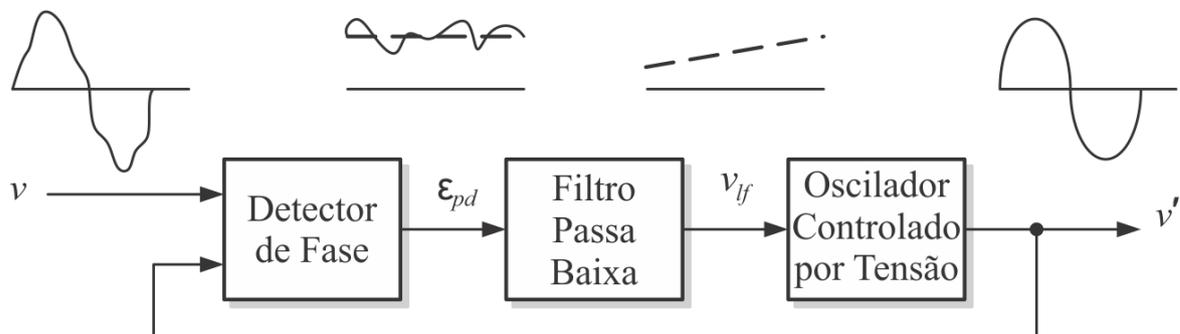
$$V_{D1m\acute{a}x} = \left(V_{IN_Pico} \times \frac{Ns}{Np} \right) + V_{C2} \quad (20)$$

Para aplicações em CAFP, a tensão em C3 segue a mesma envoltória da tensão de entrada retificada, ou seja, $V_{C3} = V_{IN_Pico}$. Já para o diodo D2 de *bypass*, seu bloqueio se dá na tensão de saída do SEPIC. Para a inversão, os esforços máximos em condições ideais nas chaves Q1-Q4 é de 400V, bloqueando a tensão de saída da MR CC segundo (Erickson e Maksimovi, 2001).

3.9 Sincronismo com a rede elétrica – PLL

Um elemento importante no controle da maioria dos sistemas conectados à rede é o PLL, ele é responsável por gerar uma referência atracada em frequência e fase da tensão da rede com alta capacidade de rejeição de ruídos e harmônicos injetados ao sistema (Teodorescu, Liserre e Rodriguez, 2011). A Figura 17, ilustra o diagrama básico de um PLL constituído por:

Figura 17 – Diagrama básico de um PLL



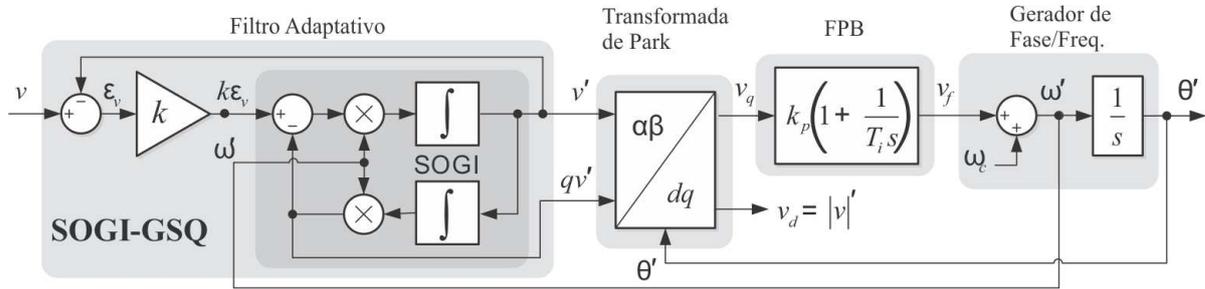
Fonte: Adaptado de (Teodorescu, Liserre e Rodriguez, 2011)

- Detector de fase: responsável por gerar um sinal proporcional em sua saída referente a diferença de fase entre a entrada (que pode ser distorcida) e a saída do oscilador controlado por tensão. Este sinal CC pode estar acompanhado de ruídos em alta frequência;
- Filtro passa baixa: é o bloco que filtra a componente de alta frequência do detector de fase, pode ser implementado um controlador do tipo PI para esta função;
- Oscilador controlado por tensão: recebe o sinal do bloco anterior deslocado na frequência angular da rede para geração do sinal de referência praticamente livre de ruídos.

Apesar desta estrutura básica apresentada acima, estudos em outros tipos de sistemas derivados podem apresentar uma dinâmica aprimorada além de melhorias na referência gerada

pela rede em regime permanente. O diagrama do PLL SOGI utilizado neste trabalho é ilustrado na Figura 18.

Figura 18 – Esquema geral do PLL – SOGI



Fonte: Adaptado de (Teodorescu, Liserre e Rodriguez, 2011).

O primeiro bloco é o GSQ (gerador de sinal em quadratura), utilizado para gerar em sistemas monofásicos uma referência em quadratura no eixo estacionário e ortogonal $\alpha\beta$ a ser aplicada na transformada de Park, para então os transformar em sinais rotacionais no eixo dq. O ganho k escolhido para este bloco foi de $\sqrt{2}$.

O bloco do FPB é implementado pela utilização de um compensador PI. Os parâmetros deste compensador definem a dinâmica do atracamento em fase e o *ripple* em torno da frequência angular gerada. A Equação 21 define a expressão do PI para o PLL.

$$G_{PI_PLL}(s) = K_{PLL} \times \left(\frac{1 + sT_{PLL}}{sT_{PLL}} \right) \quad (21)$$

Onde:

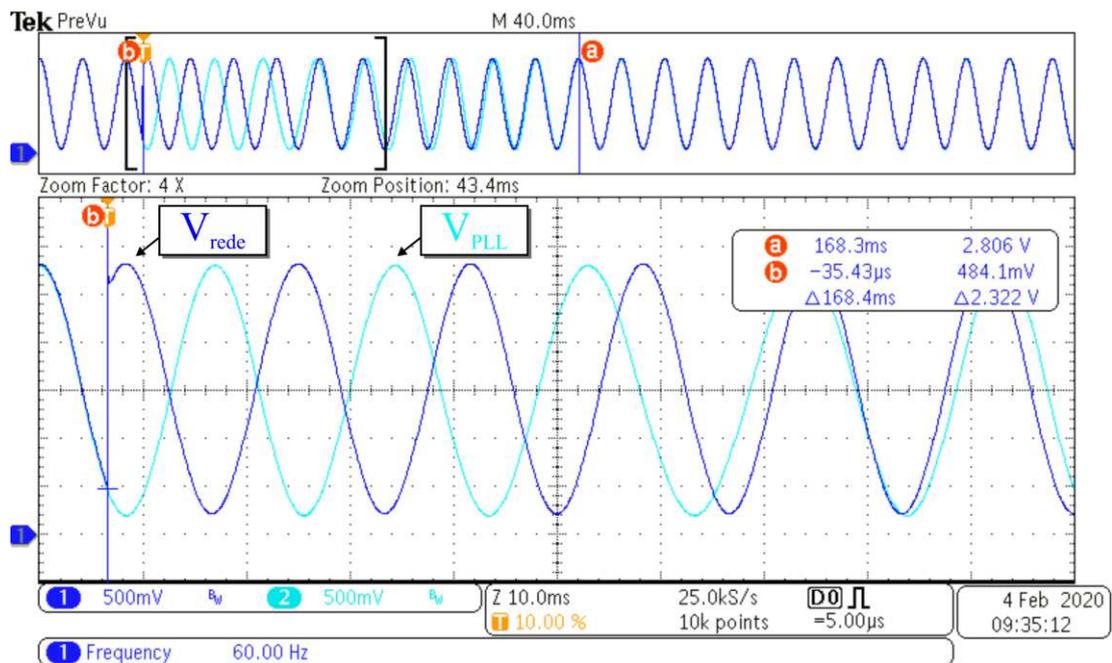
$K_{PLL} = 0,3$ é o ganho do PLL;

$T_{PLL} = 0,04$ é a constante de tempo do PLL.

O último bloco é o gerador de fase e frequência. É preciso alimentar o bloco da transformada Park com a fase gerada a partir da integração da frequência angular do PLL. A frequência angular central ω_c serve como uma condição inicial para o sistema e está centrada na frequência da rede.

Para validação deste PLL, foi utilizado o mesmo código da estrutura RHMB no DSP TMS320F28379D com amostragem em 80kHz e observadas suas respostas por meio de dois pinos DAC. A referência da tensão da rede foi gerada internamente no DSP com o valor de pico em 180V e frequência de 60Hz, manipulada de tal forma a testar a dinâmica do PLL.

Figura 19 – Degrau de fase em 180° na referência gerada

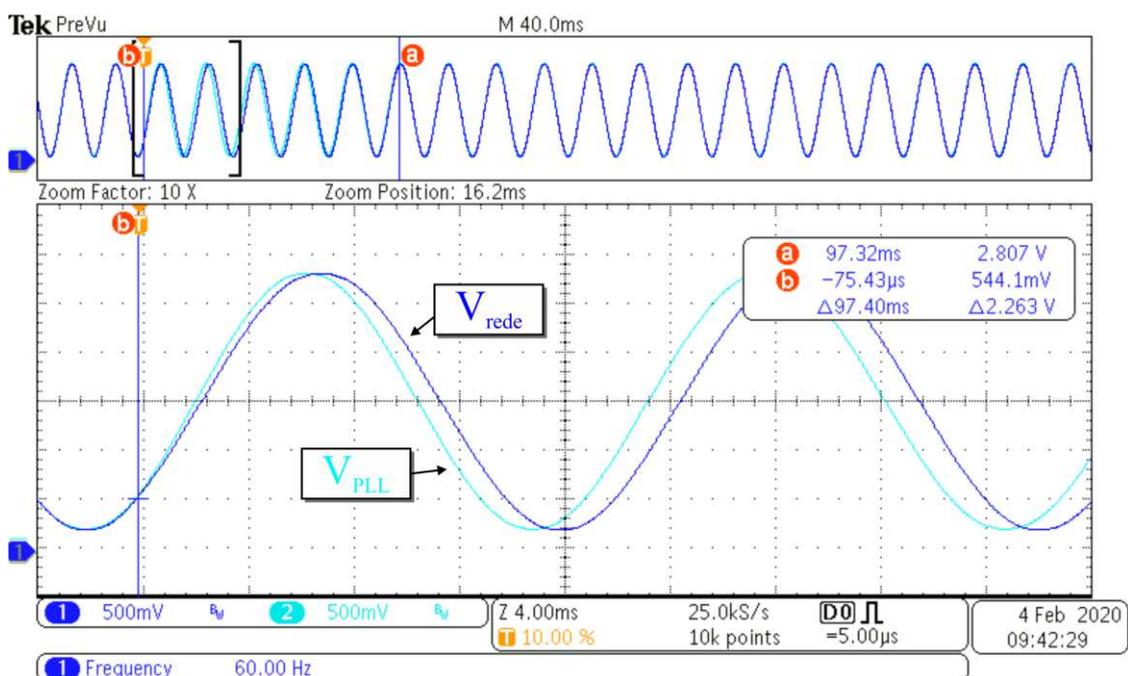


Fonte: Dados de autoria própria.

Apesar da rede elétrica não apresentar saltos de fase, a Figura 19 mostra um salto de 180° em um instante de tempo aleatório. O tempo de resposta para este teste foi de aproximadamente 10 ciclos da rede (168,4 ms).

Já a Figura 20, mostra uma variação de frequência de 60Hz para 55Hz, este limite é

Figura 20 – Variação de frequência de 60Hz para 55Hz



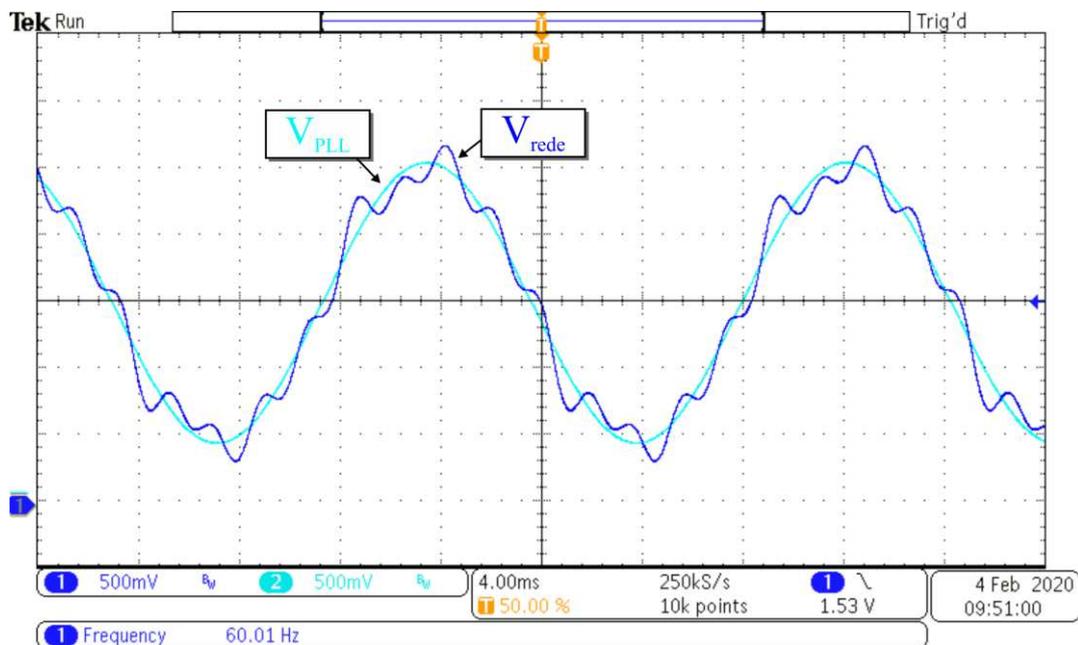
Fonte: Dados de autoria própria.

superior ao requerido por norma e na prática dificilmente ocorreria. Todavia, o PLL é capaz de sintonizar nessa nova frequência em um intervalo de tempo de aproximadamente 97,4 ms, uma resposta ainda mais rápida que o salto em fase.

Por fim, o PLL para o RHMB, deve ser capaz de gerar uma referência imune ao conteúdo harmônico presente na tensão de alimentação, para isto foi gerado o seguinte sinal contendo harmônicos de 3^a, 5^a, 7^a e 9^a ordem de acordo com a Equação 22. A Figura 21 ilustra o atracamento do PLL mediante distorções na tensão de entrada.

$$v(t) = 180\text{sen}(\omega t) + 10\text{sen}(3\omega t) + 15\text{sen}(5\omega t) + 5\text{sen}(7\omega t) + 20\text{sen}(9\omega t) \quad (22)$$

Figura 21 – Teste para rede com alta distorção harmônica de tensão



Fonte: Dados de autoria própria.

Uma aplicação futura para este arranjo de PLL seria em sistemas de alimentação em aeronaves no contexto do MEA (More Electric for Aircraft) (Rahrovi e Ehsani, 2019). Como mencionado anteriormente, a estrutura SOGI apresenta uma boa imunidade a ruídos e é capaz de sincronização em sistemas com frequência variável de operação.

3.10 Considerações Finais

Neste capítulo, foram apresentados a estrutura de potência do RHMB juntamente com sua estratégia de controle. A associação série de tensão no barramento CC de saída permite a

regulação de tensão, entretanto, há um comportamento flutuante da tensão de saída da GD (capacitor C1).

A simplicidade de projeto do controle utilizando apenas um controlador PI para os dois modos de funcionamento é justificada pelo princípio de funcionamento da estrutura (balanço de cargas em C1), uma vez que a saída do PI apresenta baixa largura de banda, a qual implica em uma transição de controle com a ausência de picos elevados de corrente na entrada. Concomitantemente, os controladores de corrente por histerese conferem a estrutura uma facilidade de implementação em âmbito prático e não afetam a estabilidade em malha fechada do RHMB.

O dimensionamento dos conversores que compõem o RHMB se deu na condição de retificação e intermitência da GD, onde há o maior nível de esforços sobre os elementos passivos. O comportamento estocástico de chaveamento propiciado pelos controladores de corrente por histerese confere ainda, um dimensionamento aproximado em virtude da frequência média de chaveamento.

Por fim, os testes de sincronismo com a rede elétrica (PLL) se deram na mesma plataforma de controle da estrutura. Sendo assim, a avaliação dinâmica do PLL considerou a mesma amostragem do controle e apresentou uma performance satisfatória mesmo em condições de alta distorção harmônica na tensão de alimentação.

CAPÍTULO IV

Resultados de Simulação Computacional e Experimentais

4.1 Considerações Iniciais

Neste capítulo serão abordados os resultados práticos e de simulação por meio do software PSIM® da estrutura RHMB. São citados alguns problemas encontrados na extração dos resultados e quais foram as estratégias para resolvê-los.

4.2 Simulações Computacionais

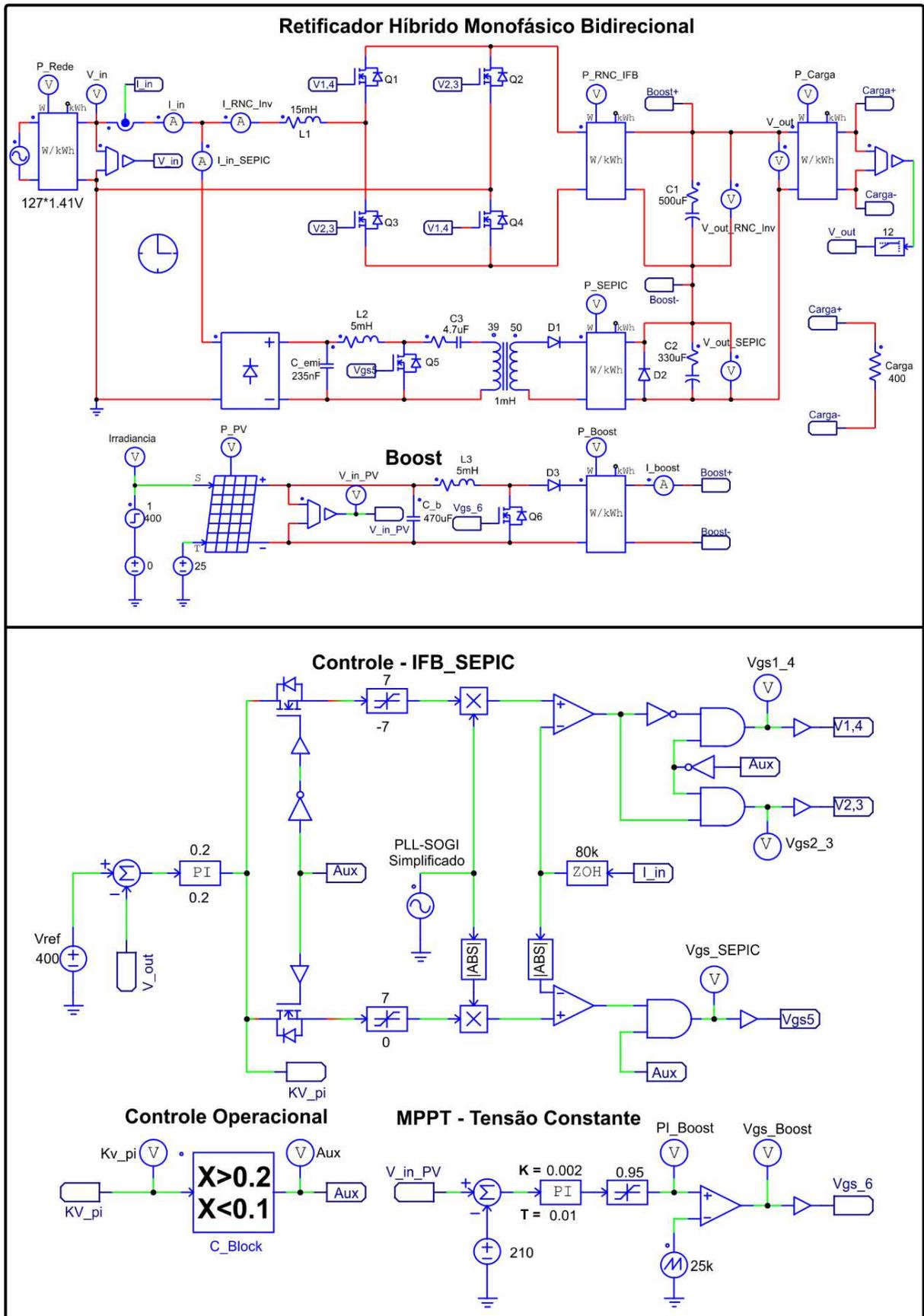
As simulações computacionais foram realizadas no software PSIM®, devido a sua simplicidade e eficiência em relação aos demais, além de ser possível a implementação de blocos de códigos simplificados na linguagem C, emulação de PV e trabalhar com funções de transferência em Laplace. Possui também, utilitários como função de discretização de filtros analógicos e controladores como o PI por exemplo. A Figura 22 ilustra a estrutura RHMB e a estratégia de controle implementados no PSIM®.

A malha de controle do PLL foi simplificada na simulação por uma fonte de tensão com amplitude unitária e em fase com a alimentação do sistema sem maiores prejuízos. No entanto, o código em C gerado a partir do diagrama de blocos do Capítulo III é implementado no DSP. O apêndice A apresenta maiores detalhes de sua implementação no Code Composer Studio®.

Buscando melhores níveis de eficiência do conversor *Boost*, o conjunto de PV foram simulados com uma tensão de MPPT mais elevada (210V) e então, para que os painéis trabalhassem com correntes menores, a insolação foi reduzida para valores abaixo de 500 W/m². Desta forma, o *Boost* é capaz de operar com razão cíclica (D) reduzida e assim, com melhores níveis de rendimento de acordo com (Erickson e Maksimovi, 2001).

A inclusão de elementos dissipativos como a resistência série dos indutores e capacitores, além da resistência interna e tensão direta de polarização dos semicondutores, de acordo com suas respectivas folhas de dados, tornam a simulação mais representativa aos efeitos reais observados na prática.

Figura 22 – Esquema elaborado no software PSIM®



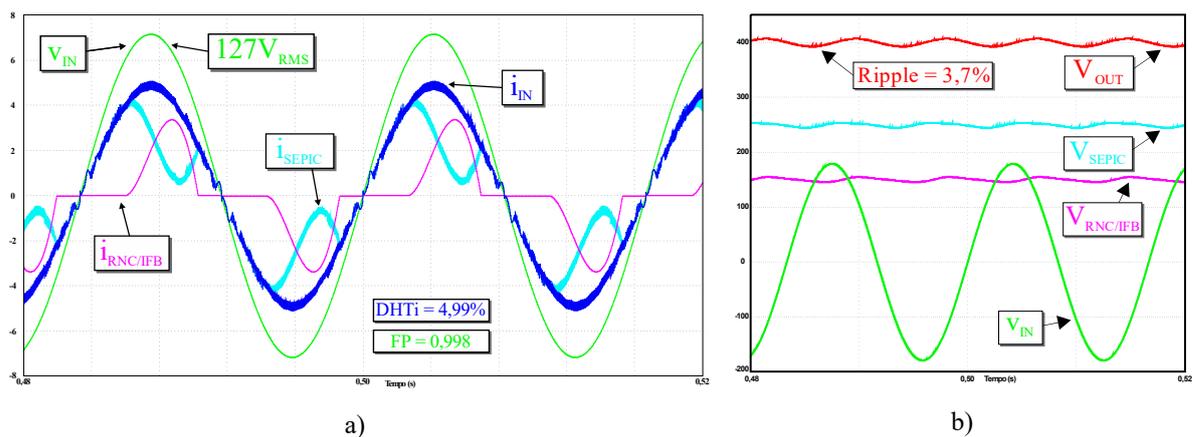
Fonte: Dados de autoria própria

Nas próximas seções serão apresentados os detalhes da estratégia de controle e dos modos de operação da estrutura.

4.2.1 Regime Permanente: Retificação

Na Figura 23(a), é observado a composição de corrente da estrutura na retificação e sem a presença de potência injetada no barramento CC pelo *Boost*. A corrente de entrada possui FP próximo a unidade e DHTi abaixo dos 5%, além da porcentagem de distorção harmônica individual em conformidade com a norma IEC 61000-3-2. A escolha de capacitores de valor elevado para o RHMB diminui de fato o *ripple* de tensão, em contrapartida, torna o controle mais lento (Abu-Rub, Malinowski e Al-Haddad, 2014) e C1 implica numa corrente de pico maior no RNC. A Figura 23(b) ilustra a composição de tensões no barramento de saída.

Figura 23 – Operação em regime permanente durante a retificação: a) Composição de correntes; b) Composição de tensões

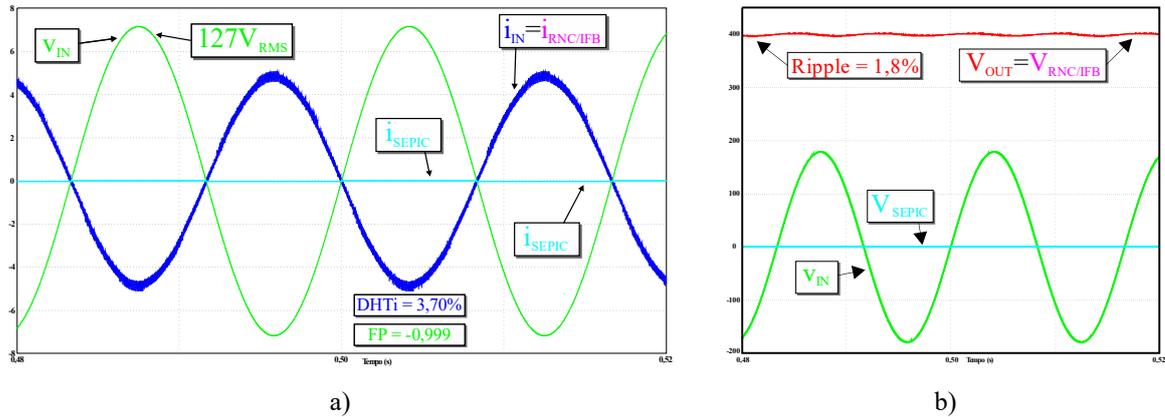


Fonte: Dados de autoria própria

4.2.2 Regime Permanente: Inversão

Na inversão, a DHTi é ainda menor –o valor elevado de L1 confere esta característica– e a corrente está defasada em 180° indicando a injeção de potência ativa na rede, como mostra a Figura 24(a). Apesar do capacitor C1 do IFB regular a tensão total do barramento CC observado na Figura 24(b), isto é, a tensão de saída do SEPIC é nula, o *ripple* é menor em decorrência do capacitor apresentar corrente chaveada em alta frequência.

Figura 24 – Operação em regime permanente durante a inversão: a) Composição de correntes; b) Composição de tensões



Fonte: Dados de autoria própria.

4.2.3 Transição de Controle: Retificação-Inversão

Um dos benefícios de se utilizar o controlador PI como malha externa de regulação da tensão no barramento CC é a sua reduzida largura de banda, a qual influi na característica do processo de transição de controle. Desta maneira, é possível uma transição sem a presença de picos de corrente na entrada da estrutura.

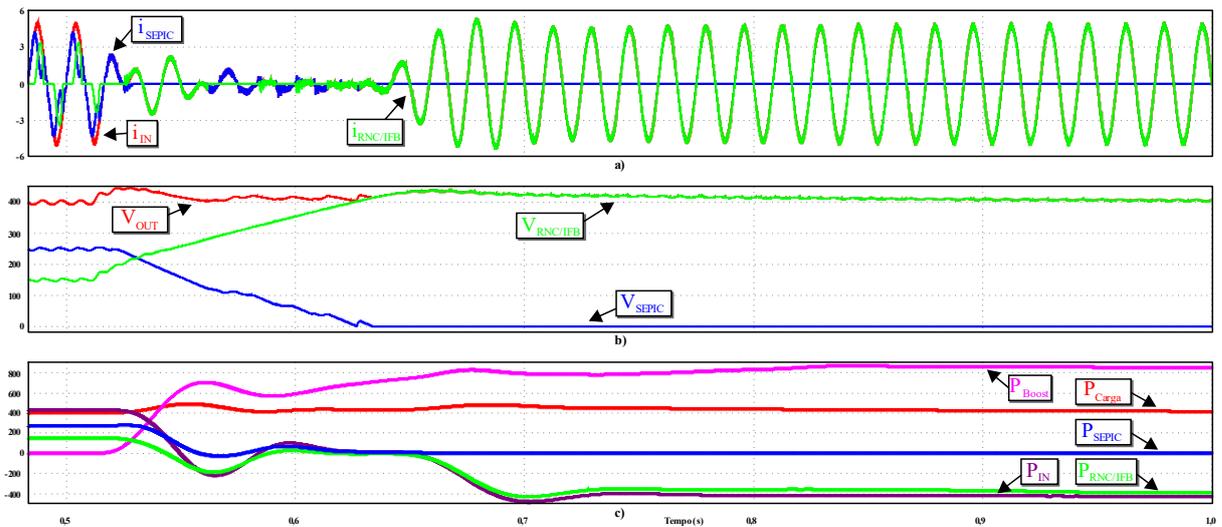
Os critérios de projeto do compensador PI foram para se adequar aos parâmetros de UP e DHTi da corrente de entrada, mediante a uma variação de P_{PV} de duas vezes a potência de carga. A Figura 25(a) ilustra o comportamento da corrente nessa transição entre os modos de retificação e inversão, o qual a perturbação é inserida no instante $t = 0,5s$. Há um pequeno período onde a corrente apresenta uma DHTi alta, mas sem a introdução de picos de corrente, sendo que, a consideração de qualidade de energia não deve levar em conta esse pequeno período transitório.

Já na Figura 25(b) é possível observar duas UP distintas até que a tensão do barramento CC seja controlada inteiramente pelo IFB.

Na Figura 25(c) a potência do *Boost* vai de 0 a mais de 800W, sendo assim, capaz de suprir a demanda da carga e injetar uma corrente de mesma amplitude vista na retificação. A potência de entrada é maior em módulo que a processada pelo RNC/IFB devido as perdas.

O processo de inversão-retificação é bem similar em relação ao observado na Figura 25. A única diferença é na rapidez com que o SEPIC consegue impor corrente na entrada, desta forma, o transitório em que a corrente fica com valores reduzidos é menor em duração.

Figura 25 – Resposta transitória ao degrau de potência do Boost: a) Composição de corrente; b) Composição de tensão; c) Processamento de potência



Fonte: Dados de autoria própria.

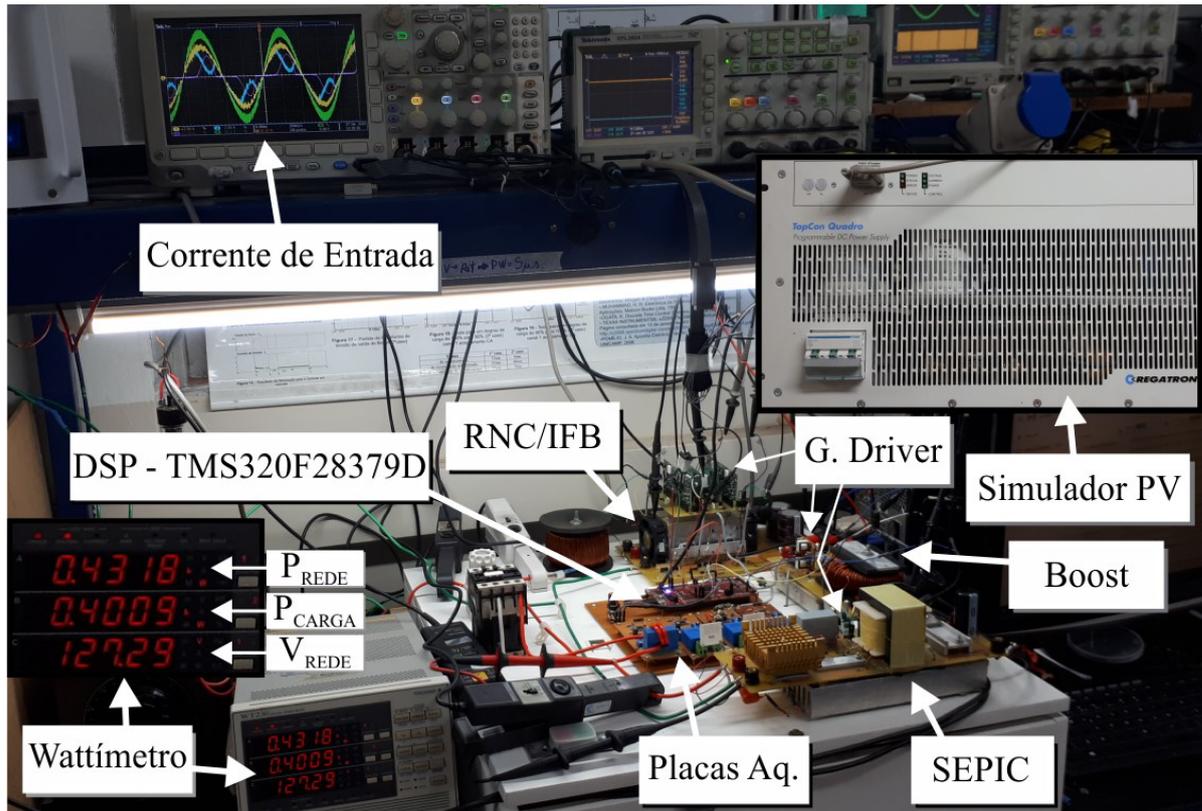
4.3 Resultados Experimentais

Com o intuito de corroborar as simulações feitas no PSIM®, um protótipo do RHMB foi desenvolvido com a potência de carga em 400W como ilustra a Figura 26. Um wattímetro da marca Yokogawa® foi utilizado para fazer as medições da potência de entrada –uma vez que esta pode assumir valores negativos na inversão– e, potência na carga.

O DSP, juntamente com as quatro placas de aquisição de sinais foram encaixadas em uma placa maior com o intuito de minimizar o uso de fios aéreos susceptíveis a captação de ruídos. A Figura 27 mostra as conexões e os conversores do RHMB, inicialmente foi previsto a utilização de um *Gate Driver* desenvolvido no NUPEP para o IFB, todavia alguns problemas foram relatados na Seção 4.4.1. As placas de aquisição utilizam um FPB com resposta do tipo Bessel, entretanto, o controlador de corrente por histerese não permite atrasos ocasionados por filtros *anti-aliasing*, com isso, esses filtros foram suprimidos. As Tabelas 7-10 mostram os principais elementos acoplados à estrutura RHMB e suas respectivas especificações.

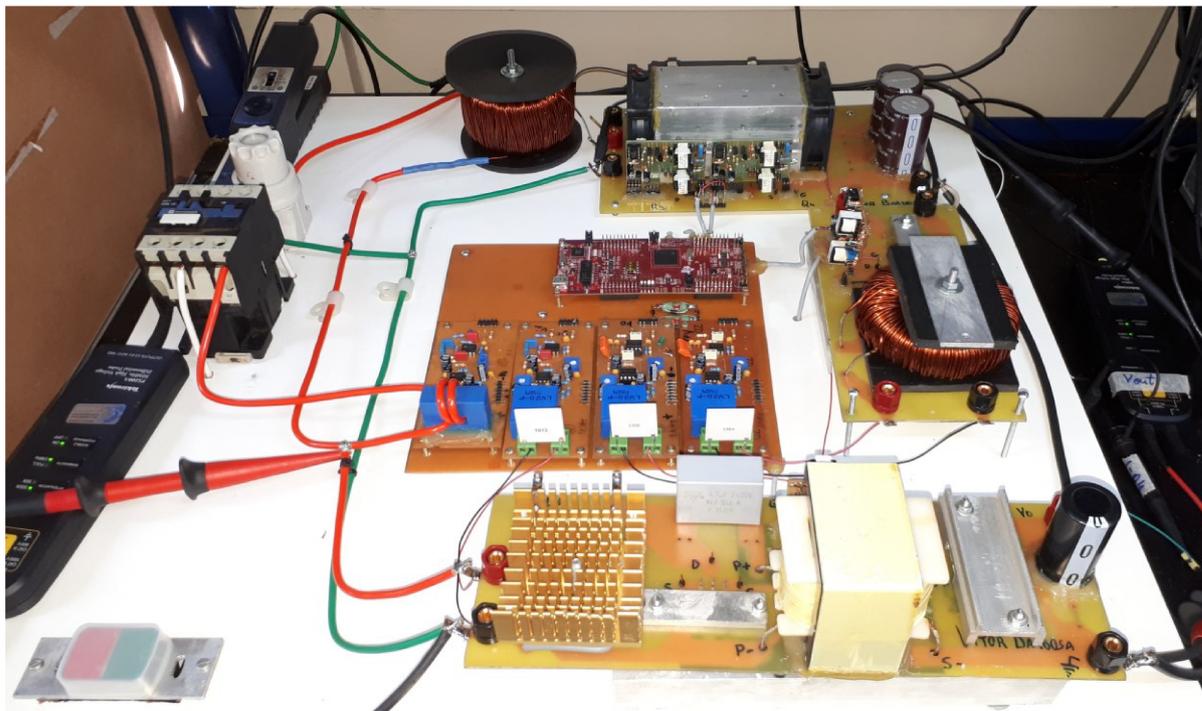
Para a simulação de um arranjo de PV, foi utilizada a fonte Regatron® e associado 8 painéis de 200W da Kyocera® com base em sua folha de dados. A tensão de MPPT tem forte influência com a temperatura de operação e permaneceu quase inalterada em aproximadamente 210V. Já a insolação foi reduzida, a fim de garantir uma potência de não mais de 1000W e preservar os níveis de rendimento do conversor *Boost*.

Figura 26 - Operação do protótipo em 400W



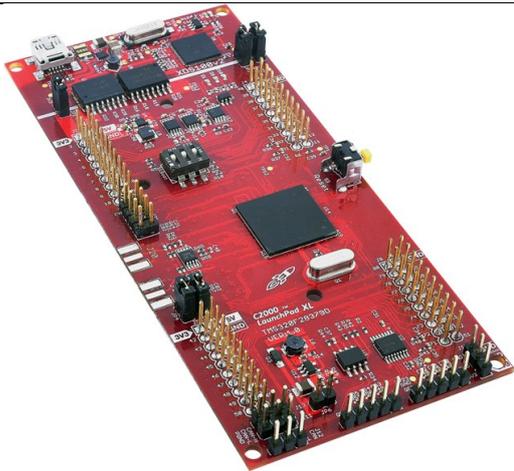
Fonte: Dados de autoria própria.

Figura 27 – Montagem prática do protótipo RHMB



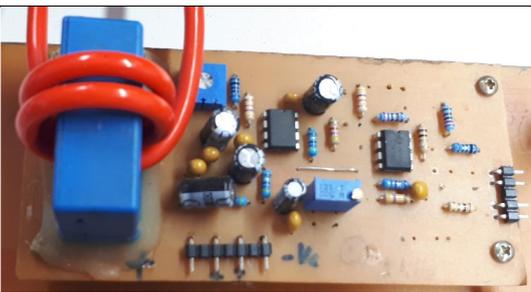
Fonte: Dados de autoria própria.

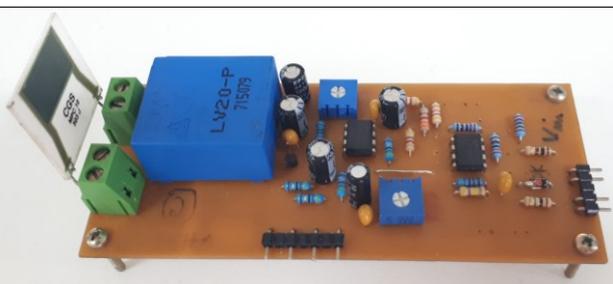
Tabela 7 – LaunchPad com o DSP embarcado

	IEEE 754 <i>Single-Precision Floating Point Unit</i> (FPU).
	2 CPU de 32 bits com <i>clock</i> de 200MHz
	Módulos ADC 16 e 12 bits
	Módulo DAC 12 bits
	Módulos ePWM
	1024 kB de memória FLASH
	204kB de memória RAM
	<i>Control Law Accelerator</i> (CLA)
	<i>Trigonometric Math Unit</i> (TMU).

Fonte: Texas Instruments®.

Tabela 8 – Especificações dos sensores de corrente e tensão

	Tensão de alimentação	+/- 15V
	Faixa de medição de corrente	+/- 50A
	Tensão máxima na saída	3,3V
	Nível de offset	0 a 2V

	Tensão de alimentação	+/- 15V
	Faixa de medição de tensão	+/- 500V
	Tensão máxima na saída	3,3V
	Nível de offset	0 a 2V

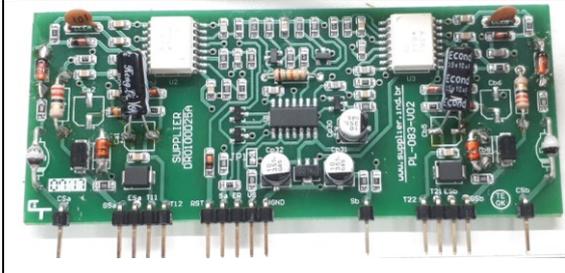
Fonte: Dados de autoria própria.

Já para o *Gate Driver* desenvolvido no NUPEP pelo professor Luiz Carlos Gomes, foi feita uma readaptação do *layout* para acomodá-lo em um espaço menor, além do procedimento de registro de patente, por isso suas especificações e ilustração detalhada não constará neste trabalho. O problema na descida de pulso desse *Gate Driver* citado na seção 4.4.1 já foi resolvido. No protótipo final, ele foi empregado apenas no conversor *Boost*.

Para o IFB foi utilizado o *Gate Driver* duplo da Supplier® com as especificações listadas na Tabela 9. Sua principal característica é o tempo morto configurável entre os pulsos

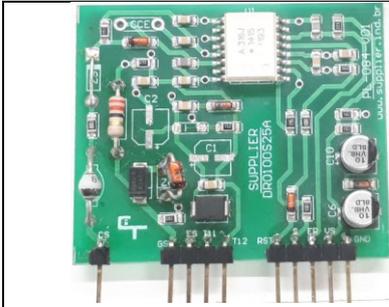
das chaves de um braço, além de ser possível alterar os níveis de ativação das chaves para se adequar a folha de dados do fabricante. O *Gate Driver* da Tabela 10 tem as mesmas especificações do duplo e foi utilizado no SEPIC.

Tabela 9 – Especificações do Gate Driver duplo Supplier®

	Alimentação	15 V
	Tensão de monitoramento C-E	1000 V
	Frequência máxima de comutação	100 kHz
	Pulsos de ativação/desativação	(+20/-5) V
	Tempo de subida do pulso	550ns
	Tempo de descida do pulso	700ns

Fonte: Dados de autoria própria.

Tabela 10 – Especificações do Gate Driver simples Supplier®

	Alimentação	15 V
	Tensão de monitoramento C-E	1000 V
	Frequência máxima de comutação	100 kHz
	Pulsos de ativação/desativação	(+20/-5) V
	Tempo de subida do pulso	550ns
	Tempo de descida do pulso	700ns

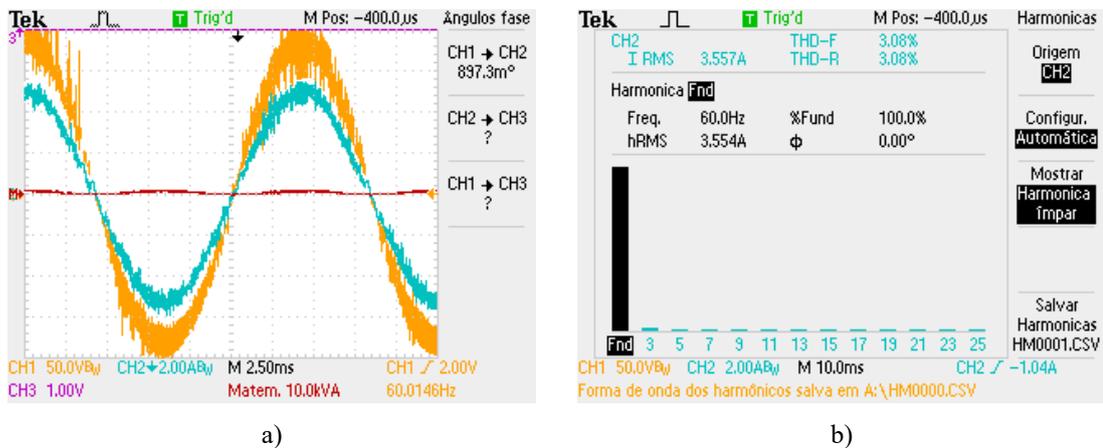
Fonte: Dados de autoria própria.

4.3.1 Testes no PLL e pulsos de ativação nas chaves

No capítulo anterior, a execução do código do PLL foi realizada somente com uma referência interna e livre de ruídos e disponibilizadas ao osciloscópio por meio das duas saídas DAC. A Figura 28(a) mostra a estrutura trabalhando em potência nominal (400W), com um ângulo de defasagem de menos de 1°, evidenciando assim, a eficácia em atracamento do PLL. Até mesmo a DHTi (Figura 28(b)) apresentou um valor abaixo do obtido em simulação, onde desconsidera-se as oscilações na referência do PLL.

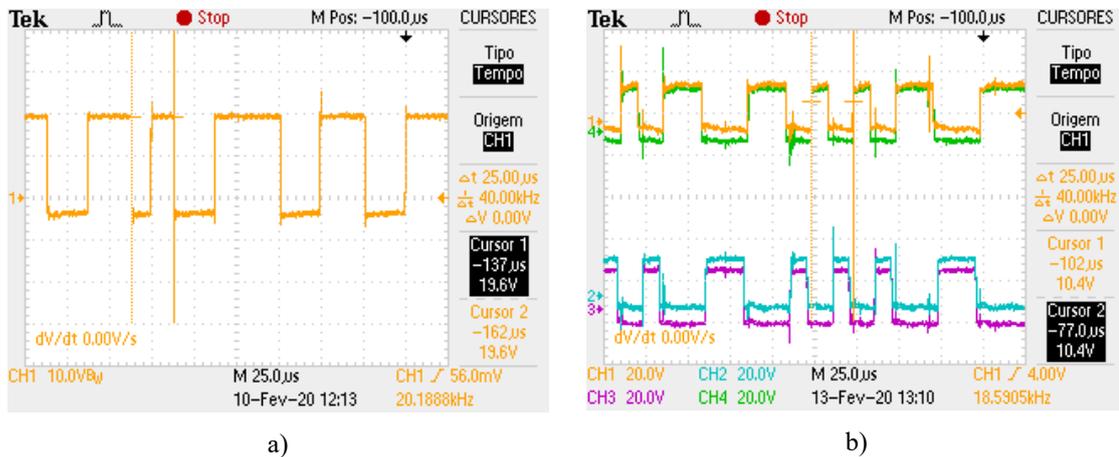
Em algum instante da operação de retificação, a Figura 29(a) mostra o pulso aplicado nos terminais *gate-source* da chave do SEPIC. É possível perceber que o chaveamento por histerese é variável e possui máxima frequência em metade da amostragem, ou seja, em 40kHz. Na Figura 29(b) o mesmo ocorre na inversão, um chaveamento em 40kHz é detectado, além do tempo morto que o próprio *Gate Driver* gerencia.

Figura 28 – Atracamento em fase do PLL: a) Defasagem entre tensão-corrente; b) DHT da corrente de entrada



Fonte: Dados de autoria própria.

Figura 29 – Tensão de gatilho nos interruptores: a) SEPIC na retificação; b) IFB na inversão

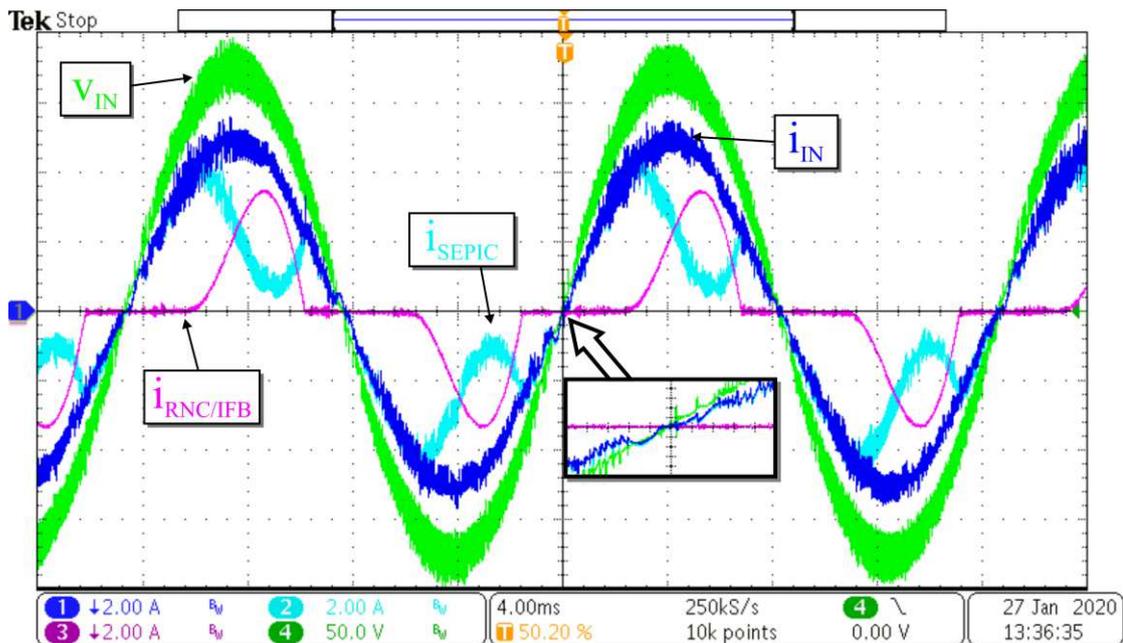


Fonte: Dados de autoria própria.

4.3.2 Composição de corrente

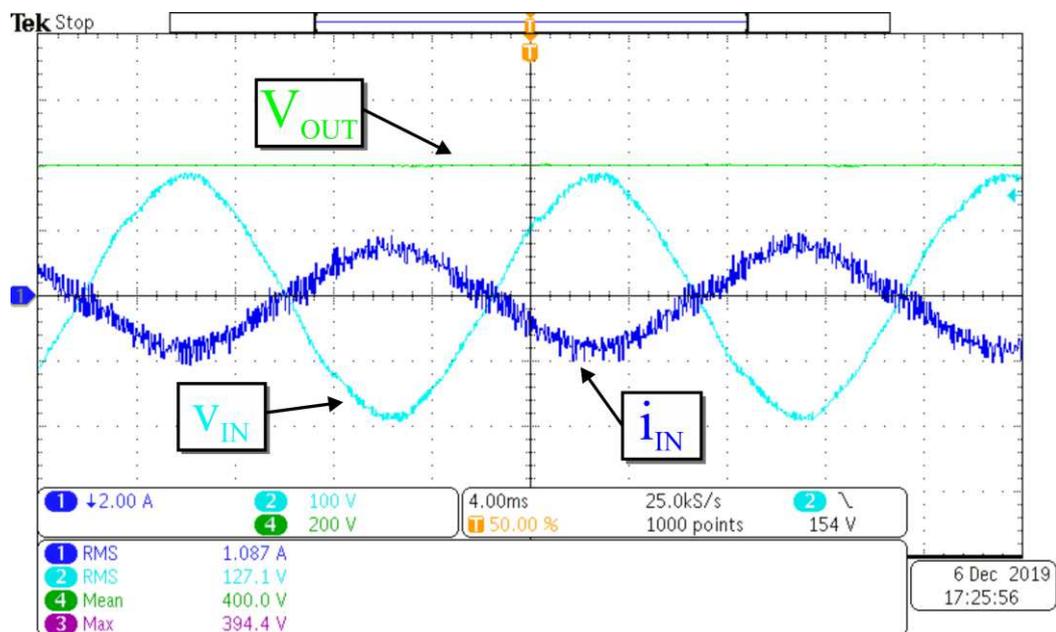
Na retificação, como analisado anteriormente, a composição de corrente se dá pela somatória da corrente do SEPIC e do RNC. Seus aspectos são idênticos aos obtidos em simulação, exceto pelo: *ripple* e comportamento da corrente do SEPIC no cruzamento em tensão zero, momento ao qual a frequência de chaveamento é mínima como observado na Figura 30. A presença de ruídos na tensão de alimentação é decorrente da circulação de corrente chaveada na impedância interna do varivolt utilizado.

Figura 30 – Composição de corrente durante a retificação



Fonte: Dados de autoria própria.

Figura 31 – Composição de corrente durante a inversão



Fonte: Dados de autoria própria.

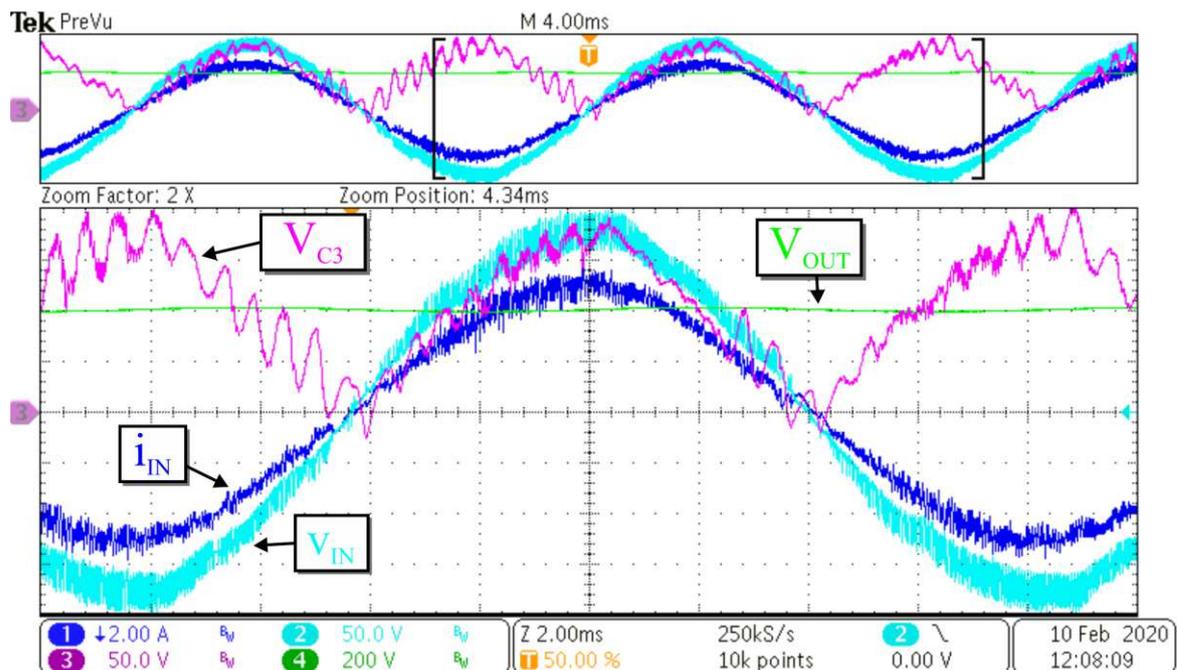
Na inversão, foi preciso uma potência de aproximadamente 550W do simulador PV da Regatron® para suprir a demanda de carga e injetar potência à rede elétrica. Sendo assim, de acordo com a Figura 31, a corrente de entrada para a inversão apresentou FP próximo a unidade e fator de forma senoidal. O ruído na corrente poderia ser reduzido se o indutor L1 fosse dividido em dois com metade de seu valor. Cabe salientar que, como a referência do PLL é a

mesma para ambos os conversores, o Controle Operacional só é eficaz pois o PI gera valores negativos para o IFB na inversão.

4.3.3 SEPIC

Como mencionado anteriormente, a operação do SEPIC se dá apenas na retificação. De acordo com o trabalho (Tibola, 2013), o capacitor-série (C3) do SEPIC precisa acompanhar a tensão de entrada do sistema, neste caso, a tensão da rede retificada. Desta forma, a capacidade da correção do fator de potência está intimamente ligada a escolha deste capacitor, sendo que valores elevados causam um atraso na tensão retificada e valores menores de capacitância, um *ripple* maior em alta frequência. Um interessante fato a se observar é que, o chaveamento proporcionado pelo controlador de corrente por histerese reflete em um comportamento não periódico da tensão no capacitor C3, como observado pela Figura 32.

Figura 32 – Aspecto da tensão no capacitor série C3 do SEPIC

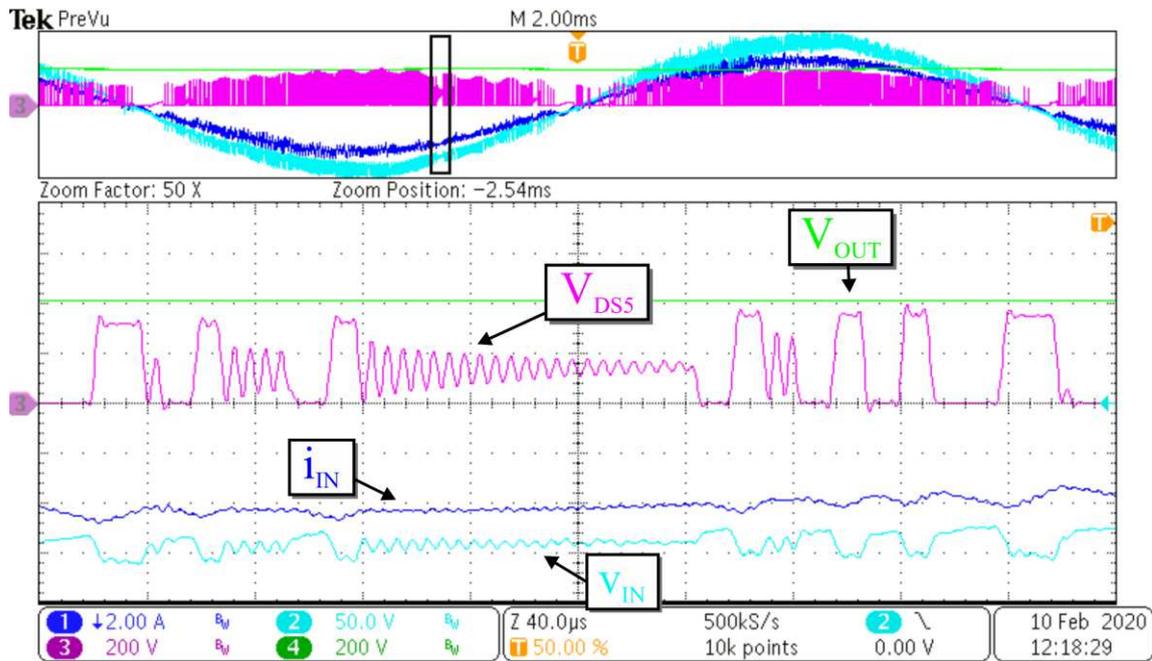


Fonte: Dados de autoria própria.

A operação de conversores que se baseiam nos controladores de corrente por histerese, pressupõe sua operação no Modo Contínuo de Condução (MCC) do indutor de entrada. Quando a corrente do indutor do SEPIC é próxima de zero, o conversor apresenta características de ressonância entre o indutor de entrada L_2 , C_2 e L_m . A Figura 33 mostra este momento

oscilatório –não há pulso de ativação na chave– observado pela tensão da chave Q5. É possível visualizar também que, a tensão máxima na chave do SEPIC é de aproximadamente 400V, o que corrobora com a Equação 19 do Capítulo III.

Figura 33 – Tensão na chave Q5 do SEPIC

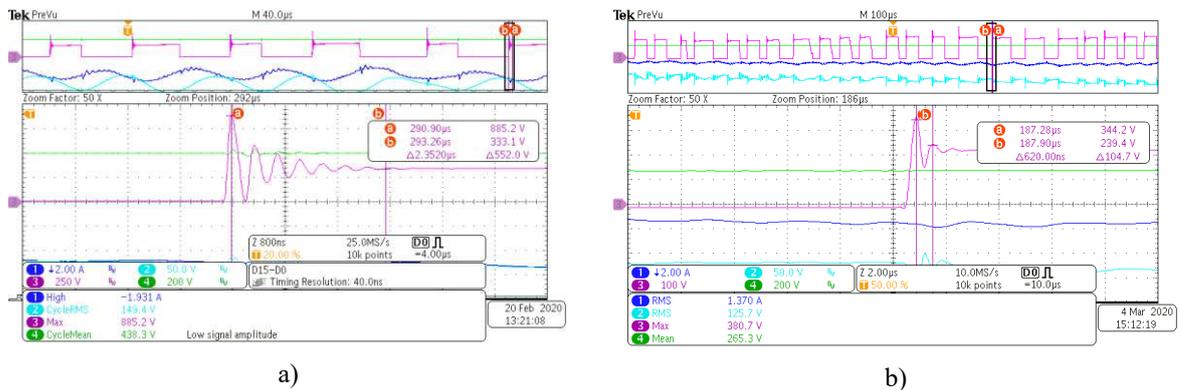


Fonte: Dados de autoria própria.

Por um lado, o SEPIC é um conversor elevador-abaixador de tensão que permite isolamento em alta frequência e, é capaz de realizar a CAFV utilizando-se da comutação de apenas uma chave. Por outro lado, a topologia é limitada em potência pelo mesmo transformador, este que, por sua vez foi reaproveitado do trabalho de (Neto, 2018) com uma indutância de dispersão de $8 \mu\text{H}$ referenciada ao primário. A Figura 34(a) ilustra o pico máximo de tensão na chave Q5 sem a adição do *snubber* dissipativo.

É possível perceber que a tensão de pico máxima atingiu 885V em regime permanente, de fato, esta é uma das desvantagens e para preservar a estrutura não foram realizadas variações de carga, ou seja, P_{CARGA} constante. Alguns ensaios com o *snubber* diminuiram a frequência de ressonância e o pico máximo de tensão na chave, todavia ao custo de uma perda de 2% do rendimento total na retificação. O ajuste prático do *snubber* não foi o foco do trabalho, mas um protótipo trifásico baseado no RHMB mitigará este problema.

Figura 34 – Inserção de snubber dissipativo: a) Sem snubber; b) Com snubber.



Fonte: Dados de autoria própria.

4.3.4 Ensaios de Transição do Controle Operacional

Para os ensaios de transição de controle, a estratégia foi conhecer a razão cíclica do *Boost*, a qual fornecesse a máxima potência para uma determinada configuração da fonte simuladora de módulos PV – Regatron®. A partir disso, optou-se por trabalhar com o *Boost* em malha aberta e os degraus de irradiância/potência eram programados na fonte citada acima. Tal fato, torna a dinâmica de injeção de potência predominantemente dependente do RHMB e os atrasos da malha do MPPT são ignorados. Na simulação não houve diferença entre os dois métodos, MPPT e degrau de razão cíclica para injeção de potência.

Figura 35 – Medições de potências e tensão de entrada na: a) Retificação; b) Inversão.



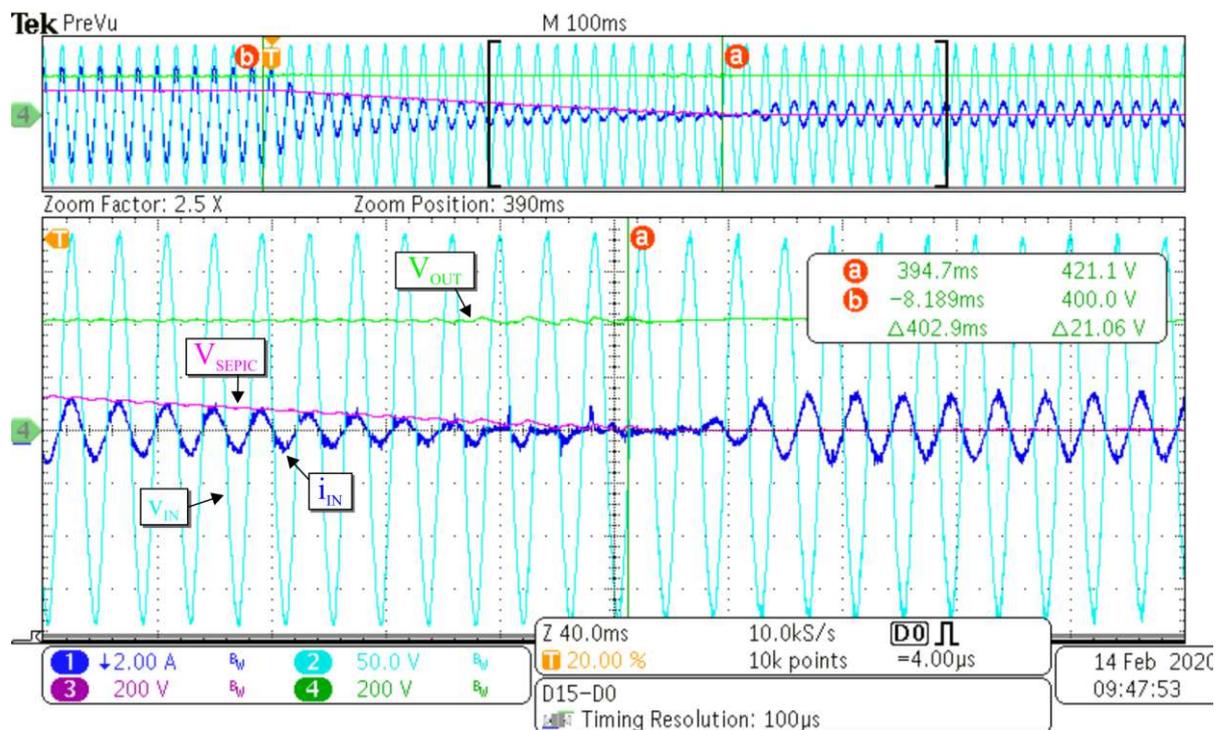
Fonte: Dados de autoria própria.

A Figura 35 ilustra as medições de potência de entrada e de carga, além da tensão de entrada. Na retificação, Figura 35(a), o rendimento do RHMB é de aproximadamente 92%. Já para a inversão, Figura 35(b), é observado um aumento da tensão de entrada ocasionado pela passagem de corrente chaveada pela impedância do varivolt. A potência fornecida pela fonte

Regatron® é de 550W, dessa maneira, suprindo a potência de carga e injetando 118,9W à rede elétrica.

A Figura 36 mostra a transição do Controle Operacional de retificação para inversão, a UP na tensão do barramento CC foi de apenas 21,06V representando aproximadamente 5,27% da tensão nominal. A partir da aplicação da perturbação no sistema, a malha do PI diminui a tensão de saída do SEPIC e, conseqüentemente uma corrente cada vez menor é observada na entrada do RHMB. A maior UP ocorreu justamente nas transições da variável Aux de controle.

Figura 36 – Transição do controle operacional de retificação para inversão



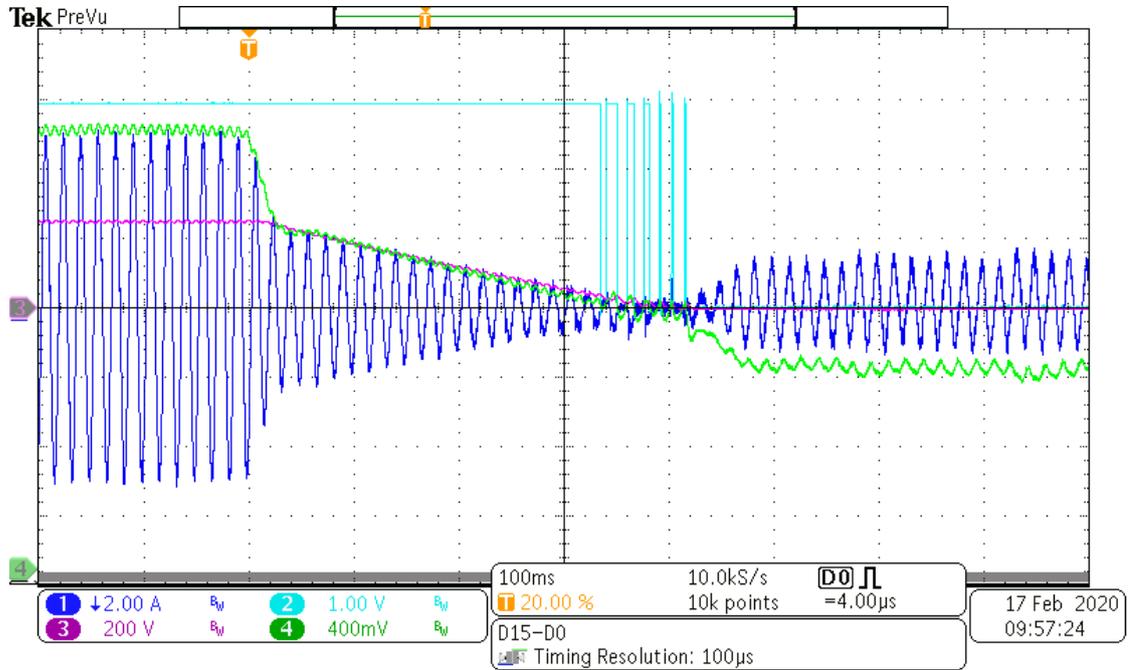
Fonte: Dados de autoria própria.

No capítulo anterior, foi dado ênfase ao comportamento da variável de saída do compensador PI – KV_{PI} . Com o auxílio do módulo DAC, é possível visualizar na Figura 37, a interação entre as variáveis elétricas externas (V_{SEPIC} e I_{IN}) juntamente com as variáveis de controle (Aux e KV_{PI}). Perto do ponto de inversão do sentido de corrente, há um pequeno período ao qual a variável Aux apresenta o efeito de *bouncing*, disso decorre da presença de ruídos na corrente de entrada imposta, além de variações maiores na tensão do capacitor de saída do SEPIC.

Já para a transição entre os modos inversão-retificação, o período de transição foi mais abrupto e sem a presença de picos de corrente, desta forma a capacidade imposição de corrente

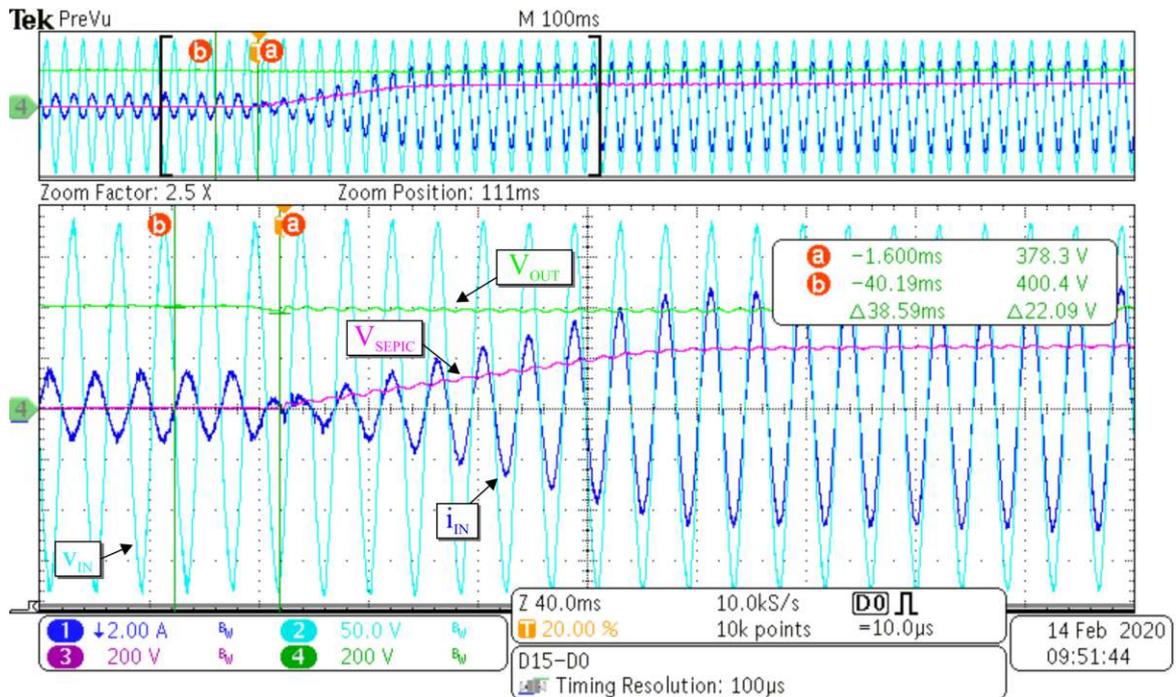
do SEPIC é aprimorada nesta condição, conforme ilustrado pela Figura 38. O afundamento de tensão no barramento CC foi de 22,09V, ou seja, 5,51% em relação a tensão nominal.

Figura 37 – Comportamento do controle na transição



Fonte: Dados de autoria própria.

Figura 38 – Transição do controle operacional de inversão para retificação



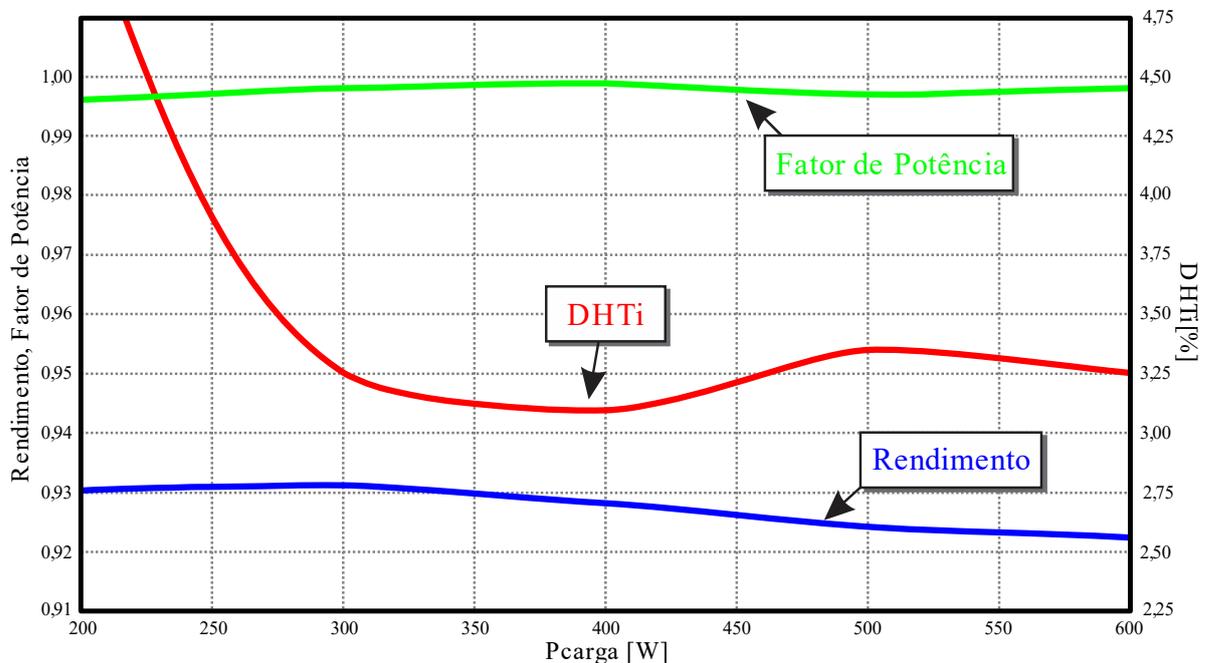
Fonte: Dados de autoria própria.

4.3.5 Avaliação Qualitativa dos Resultados

A curva de rendimento e DHTi da estrutura não seguem os padrões assim como em outros conversores, de fato, para o rendimento, temos dois conversores associados em paralelo, mesmo em baixa potência, o RNC confere a estrutura esta característica. É possível perceber na Figura 39, que a DHTi para retificação em 400W ficou com um valor abaixo das estimativas computacionais de projeto do PI, além de ser influenciado pelo já descrito comportamento da corrente no cruzamento por zero, o qual apresentou um aumento situado entre as potências de 400 e 500W. Cabe salientar que, estes ensaios foram realizados sem a adição do *snubber* dissipativo no SEPIC.

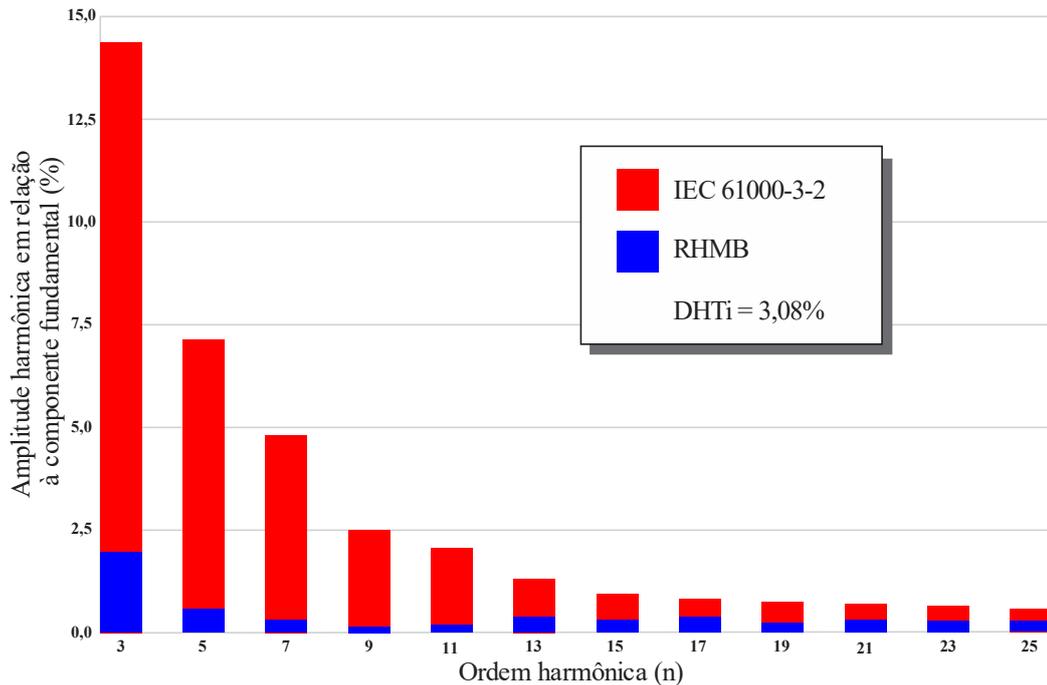
Uma das características dos controladores de corrente por histerese é a redução da frequência de chaveamento próximo aos momentos de tensão nula da rede. A partir disso, quando a chave Q5 do SEPIC alterna entre ativada-desativada, a corrente de entrada apresenta as características de ressonância já descritas e, isto reflete na amplitude harmônica de terceira ordem. A Figura 40 ilustra a comparação entre as componentes harmônicas do RHMB e as exigidas pela norma internacional IEC 61000-3-2.

Figura 39 – Ensaios de rendimento, fator de potência e DHTi



Fonte: Dados de autoria própria.

Figura 40 – Comparação entre as componentes harmônicas do RHMB e a norma IEC 61000-3-2 durante a retificação



Fonte: Dados de autoria própria.

4.4 Resolução de situações problema

Durante a criação e desenvolvimento do protótipo, a maior parte do tempo investido foram nos ensaios práticos da estrutura. Em virtude disso, este subtópico trata de algumas resoluções práticas as quais poderão contribuir em trabalhos futuros.

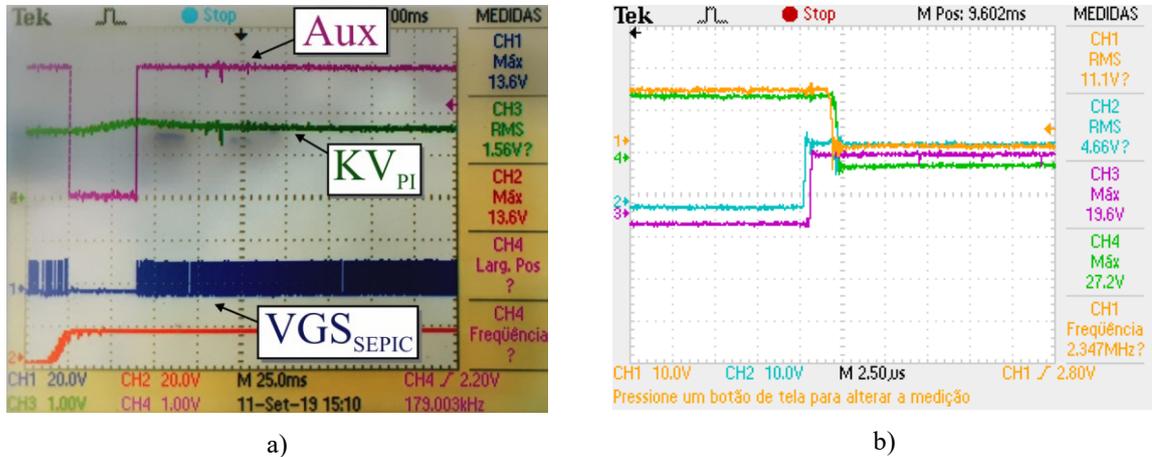
4.4.1 Validação do *Gate Driver* e transição de controle

A princípio, todos os *Gate Drivers* instalados no protótipo eram os construídos no NUPEP. No entanto, a estrutura apresentou problemas no processo de inversão. A Figura 41(a) ilustra o comportamento errôneo da variável KV_{PI} , este deveria decrescer com o aumento da potência injetada no barramento CC – quando Aux é 0, KV_{PI} não pode crescer no momento de inversão. É possível perceber que, o intertravamento da variável Aux faz com que na inversão, os pulsos na chave Q5 do SEPIC sejam desativados.

O processo de inversão só ocorria com tensões de saída reguladas abaixo de 100V. Na realidade, foi evidenciado um breve curto-circuito devido à falta de precisão nos pulsos do *Gate Driver*. A Figura 41(b) mostra os pulsos de ativação das chaves do IFB, cabe ressaltar que o DSP executava o intertravamento destes pulsos. Com isso, optou-se pela utilização dos *Gate*

Drivers duplos da Supplier® pelos recursos de adição de tempo morto e proteção de sobretensão.

Figura 41 – Problema na transição entre os modos retificação-inversão: a) Variáveis de controle; b) Pulsos de ativação no IFB.



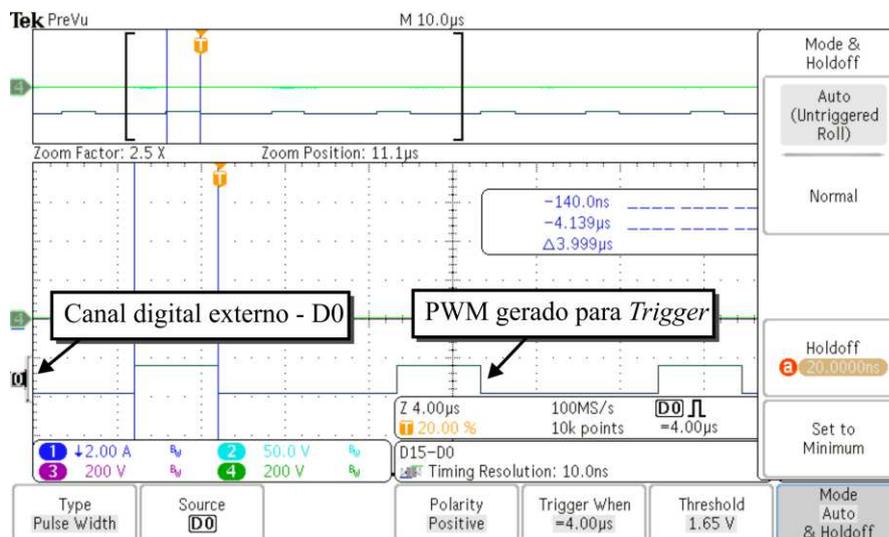
Fonte: Dados de autoria própria.

4.4.1 Trigger por largura de pulso imune a ruídos

Uma das dificuldades de se obter uma tela do osciloscópio em regime transitório é o método de *trigger* do osciloscópio. A pior fonte de ruído de modo comum do protótipo RHMB esteve presente no oscilador em 470kHz da fonte dos *Gate Drivers* da Supplier®.

Dessa forma, nos ensaios de transição de controle, a única maneira eficaz para o *trigger* da tela do osciloscópio foi pela largura de pulso. A estratégia foi criar um laço condicional “if” para os diferentes estados da variável Aux (0 ou 1).

Figura 42 – Trigger no osciloscópio Tektronix MDO3034



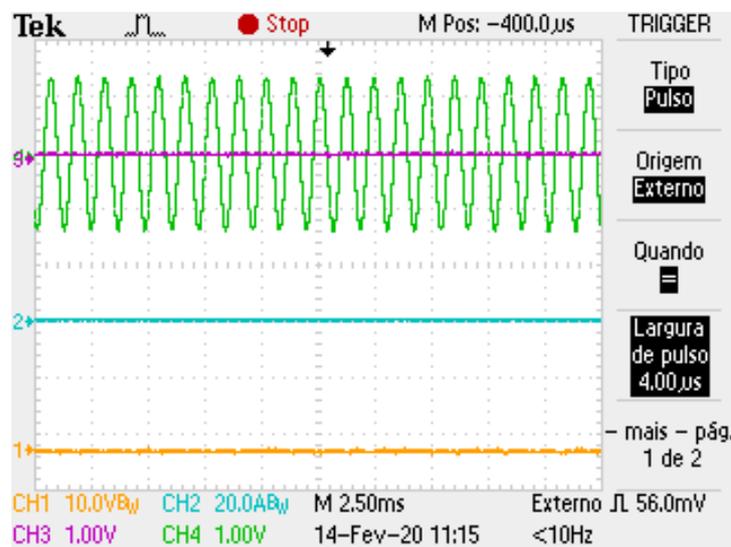
Fonte: Dados de autoria própria.

Assim, quando a variável Aux fosse 0, representando a inversão, um pino PWM era configurado para ter uma largura de pulso de $4,00\mu\text{s}$, como observado na Figura 42. Já para $\text{Aux} = 1$, a largura de pulso seria de $10,00\mu\text{s}$. É importante haver uma diferença razoável entre os valores de largura de pulso para a efetiva funcionalidade do método.

No osciloscópio Tektronix® modelo MDO3034, 1 dos 16 pinos digitais pode ser utilizado sem comprometer os 4 canais analógicos principais.

Para o outro osciloscópio utilizado (Tektronix® modelo TPS2024), também é possível por meio de um canal externo, realizar a operação de *trigger* por largura de pulso, como mostra a Figura 43.

Figura 43 – Trigger no osciloscópio Tektronix TPS2024



Fonte: Dados de autoria própria.

4.4.2 Perda de comunicação DSP/PC

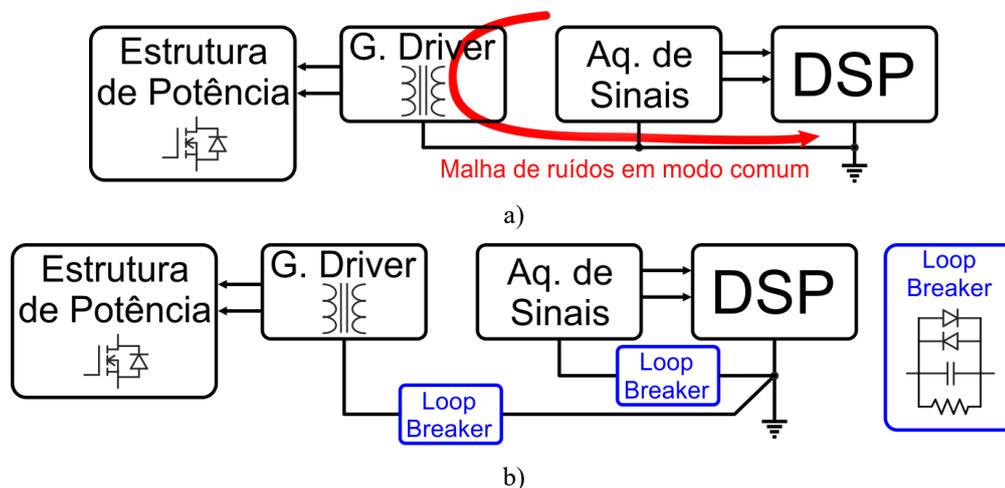
Uma das principais funcionalidades de um DSP é o controle em tempo real de suas variáveis. Como visto anteriormente, variáveis podem ser utilizadas para o processo de *trigger* do osciloscópio em determinados transitórios do sistema. Com isso, é de suma importância, que durante a operação dos conversores chaveados, seja possível comandar a estrutura via comunicação DSP-PC.

Para sanar o problema generalizado da perda de comunicação, um circuito adaptado de amplificadores de áudio em alta potência (Elliott, 2014), foi utilizado para eliminar as oscilações em alta frequência. Este circuito, o *loop breaker*, consiste em apenas dois diodos,

uma resistência e um capacitor entre a referência GND do DSP e os sinais de aquisição e de *Gate Driver*. No protótipo em questão, como mencionado previamente, a maior fonte de ruídos acoplados vem do oscilador em alta frequência do *Gate Driver*.

A Figura 46(a) ilustra uma configuração típica, a qual a conexão da referência gera um caminho de circulação comum aos ruídos acoplados da estrutura de potência. A alocação do circuito como ilustrado na Figura 46(b) é capaz de limitar a corrente ruidosa e desacoplar o ruído compartilhado em questão. Os diodos em antiparalelo têm a função de ceifar os *spikes* de tensão, enquanto os componentes R-C, formam um FPB. Os valores utilizados para a resistência e a capacitância foram, 10Ω e $1nF$ respectivamente.

Figura 44 – Esquema de redução de ruídos: a) Ruídos acoplados em modo comum; b) Adição do circuito Loop Breaker.



Fonte: Dados de autoria própria.

4.5 Considerações Finais

A partir das informações contidas neste capítulo, foram apresentados alguns resultados de simulação durante a retificação, inversão e o período transitório entre a transição retificação-inversão. Adicionalmente, uma alternativa foi proposta para a conexão da GD visando obter um barramento CC mais robusto e, com processamento de potência entre os conversores do RHMB proporcional à contribuição da GD na condição de retificação.

Para corroborar os resultados de simulação, um protótipo foi construído de maneira modular e com redução de fios aéreos para redução de ruídos. O algoritmo de PLL e o aspecto da corrente de entrada apresentaram comportamento similar ao simulado.

O resultados transitórios entre os modos de operação apresentaram baixas oscilações da tensão no barramento CC, além de baixa DHTi em regime permanente. Desta forma, o RHMB se mostrou como uma opção de conversor de interface com a rede CA para aplicações em MR CC, uma vez que, sua estrutura de potência e controle são robustas.

Por fim, foram relatadas algumas situações problemas, estas que por sua vez, podem contribuir para o aprimoramento de trabalhos futuros.

CAPÍTULO V

CONCLUSÃO

Ao longo dos capítulos anteriores, foram elucidadas as principais características topológicas e de controle da estrutura proposta no trabalho. A seguir, as contribuições, os trabalhos futuros e a conclusão são listadas.

A partir das análises de funcionamento da estrutura, um protótipo do RHMB conectado à rede foi construído. A estrutura em si, não representa um arranjo completo de MR CC, todavia, um conversor *Boost* juntamente com um arranjo PV se mostraram capazes de avaliar os dois modos distintos de operação da estrutura, retificação e inversão.

A principal contribuição do trabalho, indo ao encontro das exigências topológicas e de controle de MR CC são alcançadas. A utilização de poucos sensores e de apenas um controlador PI, se mostraram como uma grande vantagem, além da robustez garantida na transição e a facilidade de implementação de controle, em especial, o de corrente por histerese.

Com relação aos parâmetros normativos, a estrutura se apresentou adequada na imposição de correntes com baixa DHTi na retificação pela IEC 61000-3-2 e no modo de inversão pela IEEE 1547. Os ensaios de transição de controle apresentaram uma dinâmica estável (visto a reduzida largura de banda do PI) e com baixa ultrapassagem percentual, critério este indispensável para vida útil de equipamentos conectados a MR. Adicionalmente, o RHMB apresentou alto rendimento mesmo em condições de baixa carga, característica esta, inerente a estrutura híbridas.

A aplicação dessa estrutura em maiores níveis de potência, incluindo um protótipo trifásico, o qual garante um nível de processamento de potência majoritário ao RNC, e assim maior robustez ao sistema, será a promessa de trabalhos futuros. A inserção de outras fontes de GD, assim como unidades de armazenamento de energia (banco de baterias), contribuem para validação da robustez do controle proposto.

Lista de Publicações e Atividades Associadas à Pesquisa

Artigo publicado em conferência internacional:

Barbosa, V. F., et al. **Analysis of a Single-Phase Hybrid Bidirectional Rectifier with Series Voltage Compensation in a Grid-Connected DC Microgrid**, 2019 IEEE PES Innovative Smart Grid Technologies Conference - Latin America (ISGT Latin America), Gramado, Brazil, 2019, pp. 1-5. <https://doi.org/10.1109/ISGT-LA.2019.8895446>

Artigo publicado em periódico, Capes - Qualis B1

Barbosa, V. F., et al. **Análise e Desenvolvimento de um Retificador Híbrido Monofásico Bidirecional com Compensação Série no Barramento CC para Aplicações em Microrredes**, Eletrônica de Potência –SOBRAEP, 2020, <http://dx.doi.org/10.18618/REP.2020.3.0027>

Participação em bancas de trabalhos de conclusão de curso de graduação

Participação em banca de Henrique Andrade Barbosa. **Sistema de Injeção de Potência Ativa na Rede Elétrica através de uma Bicicleta Ergométrica com Controle de Batimentos Cardíacos**. 2020. Trabalho de Conclusão de Curso (Graduação em Engenharia Biomédica) - Universidade Federal de Uberlândia.

Participação em banca de Beatriz Cristina Moura. **Estudo por Simulação de Arranjos Topológicos do Conversor SEPIC Operando na Configuração CA-CC Monofásico**. 2019. Trabalho de Conclusão de Curso (Graduação em Engenharia Elétrica) - Universidade Federal de Uberlândia.

Participação em banca de Júlio Cesar dos Santos Júnior. **Projeto, Análise e Simulação Computacional de um Conversor CC-CC e CC-CA para Alimentação de Cargas a partir de uma Máquina CC**. 2019. Trabalho de Conclusão de Curso (Graduação em Engenharia Elétrica) - Universidade Federal de Uberlândia.

Coorientações e supervisões em trabalhos de conclusão de curso

Beatriz Cristina Moura. **Estudo por Simulação de Arranjos Topológicos do Conversor SEPIC Operando na Configuração CA-CC Monofásico**. 2019. Trabalho de Conclusão de Curso. (Graduação em Engenharia Elétrica) - Universidade Federal de Uberlândia.

Henrique Andrade Barbosa. **Sistema de Injeção de Potência Ativa na Rede Elétrica através de uma Bicicleta Ergométrica com Controle de Batimentos Cardíacos**. 2020. Trabalho de Conclusão de Curso (Graduação em Engenharia Biomédica) - Universidade Federal de Uberlândia.

Referências Bibliográficas

Abu-Rub, H. Malinowski, M., Al-Haddad, K., **Modulation and Control of Single-Phase Grid-Side Converters,"** in **Power Electronics for Renewable Energy Systems, Transportation and Industrial Applications**, IEEE, 2014, pp.727-765. <https://doi.org/10.1002/9781118755525.ch23>

Coelho, E. A. A., et al, **Small-Signal Stability for Parallel-Connected Inverters in Stand-Alone AC Supply Systems.** IEEE Transactions on Industry Applications, v 38, n 2, p 533-542, March/April 2002. <https://doi.org/10.1109/28.993176>

Dragičević, T, et al, **Advanced LVDC Electrical Power Architectures and Microgrids: A Step Toward a New Generation of Power Distribution Networks,** *IEEE Electrification Magazine*, vol. 2, no. 1, pp. 54-65, March 2014. <https://doi.org/10.1109/MELE.2013.2297033>

Dragičević, T. et al, **DC Microgrids–Part I: A Review of Control Strategies and Stabilization Techniques.** IEEE Transactions on Power Electronics, v. 31, n 7, p 4876-4891, July 2016. <https://doi.org/10.1109/TPEL.2015.2478859>

Dragičević, T, et al, **DC Microgrids–Part II: A Review of Power Architectures, Applications, and Standardizations Issues.** IEEE Transactions on Power Electronics, v. 31, n 5, p 3528-3549, May 2016. <https://doi.org/10.1109/TPEL.2015.2464277>

Elliott Sound Products – *Earthing Your Hi-Fi – Tips, Tricks and Techniques*. Disponível em: <<https://sound-au.com/earthing.htm>>. Acesso em: 20 de março 2020.

Erickson, R. W. Maksimovi, D. **Fundamentals of Power Electronics.** 2ª. Ed. New York: Kluwer Academic/Plenum Publishers, 2001. DOI - 10.1007/978-0-306-48048-5

EPE – **Empresa de Pesquisa Energética.** Disponível em: <<http://epe.gov.br/pt/publicacoes-dados-abertos/publicacoes/resenha-mensal-do-mercado-de-energia-eletrica>>. Acesso em: 05 de fevereiro 2020.

Freitas, L. C. G., et al, **Programmable PFC based hybrid multipulse power rectifier for ultra clean power application,** *IEEE Transactions on Power Electronics*, vol. 21, no. 4, pp. 959-966, July 2006, <https://doi.org/10.1109/TPEL.2006.876859>

Freitas, L. C. G., et al, **Performance Evaluation of a Novel Hybrid Multipulse Rectifier for Utility Interface of Power Electronic Converters**, IEEE Transactions on Industrial Electronics, vol. 54, no. 6, pp. 3030-3041, Dec. 2007. <https://doi.org/10.1109/TIE.2007.907004>

Guerrero, J. M., et al, **Hierarchical Control of Droop-Controlled AC and DC Microgrids– A General Approach Toward Standardization**, IEEE Transaction on Industry Electronics, v. 58, n. 1, p 158-172, Jan. 2011. <https://doi.org/10.1109/TIE.2010.2066534>

IEC 61000-3-2: Part 3-2: **Limits for Harmonic Current Emissions (Equipment Input Current Lower than 16A per Phase)**, International Electrotechnical Commission, second edition, 2008.

IEEE 1547. **IEEE Standard for Interconnecting Distributed Resources with Electric Power Systems**, 2008.

IRENA – *International Renewable Energy Agency*. Disponível em: <<https://www.irena.org/publications/2019/Mar/Renewable-Capacity-Statistics-2019>>. Acesso em: 05 de fevereiro 2020.

Ito, Y., Yang, Z., Akagi, H., **DC Microgrid Based Distribution Power Generation System**, Proc. Power Electronics Motion Control Conf., v. 3, p. 1740-1745, 2004. ISBN: 7-5605-1869-9

Izadina, A. R., Karshenas, R., **Current Shaping in a Hybrid 12-Pulse Rectifier Using a Vienna Rectifier**, IEEE Transactions on Power Electronics, v. 33, n. 2, Fev. 2018. <https://doi.org/10.1109/TPEL.2017.2685459>

Kjaer, S. B., Pedersen, J. K., Blaabjerg, F., **A Review of Single-Phase Grid-Connected Inverters for Photovoltaic Modules**. IEEE Transactions on Industry Applications, v. 41, n. 5, p. 1292-1306, 2005. <https://doi.org/10.1109/TIA.2005.853371>

Lasseter, R.H., **MicroGrids**, 2002 IEEE Power Engineering Society Winter Meeting. Conference Proceedings (Cat. No.02CH37309), New York, NY, USA, 2002, pp. 305-308 vol.1. <https://doi.org/10.1109/PESW.2002.985003>

Lima, G. B., **Análise e Desenvolvimento de um Novo Conversor CA-CC Híbrido Monofásico com Controle Digital Baseado em DSP**. Dissertação de Mestrado, Uberlândia: Universidade Federal de Uberlândia, v. único, 2011.

Lima, G. B., **Proposta de retificadores híbridos com suportabilidade a afundamentos de tensão utilizando técnica de compensação série de tensão no barramento CC**. Tese de Doutorado, Uberlândia: Universidade Federal de Uberlândia, v. único, 2015.

Martins, D. C., Oliveira, A. H., Barbi, I., **Retificador Trifásico Isolado com Correção do Fator de Potência Empregando o Conversor CC-CC SEPIC em Condução Contínua**, *Eletrônica de Potência –SOBRAEP*, vol. 6, nº 1, pp. 08-15, Dezembro, 2001. <http://dx.doi.org/10.18618/REP.2001.1.008015>

Neto, A. O. C. **Análise e Desenvolvimento de um Retificador Trifásico de 12 Pulsos com Autotransformador e Conversores SEPIC Isolados**. Dissertação de Mestrado, Uberlândia, Universidade Federal Uberlândia, v. único, 2018. <http://dx.doi.org/10.14393/ufu.di.2018.179>

NISE, N. S. **Engenharia de Sistemas de Controle**. 5. Ed. Rio de Janeiro: LTC, 2011.

Park, T., et al, **A Droop Control with Deadbeat Current Strategy to Improve Response Characteristic for Three Phase Parallel AC-DC Converter in DC Microgrid**, 2019 IEEE Transportation Electrification Conference and Expo, Asia-Pacific (ITEC Asia-Pacific), Seogwipo-si, Korea (South), pp. 1-6, 2019 <https://doi.org/10.1109/ITEC-AP.2019.8903751>

Pires, L. P., **Projeto e Desenvolvimento de um Inversor Solar Ponte Completa Bidirecional para Microrredes CC conectadas à rede CA em baixa tensão**, Dissertação de Mestrado, Uberlândia: Universidade Federal de Uberlândia, v. único, 2016.

Rahrovi, B. e Ehsani, M., **A Review of the More Electric Aircraft Power Electronics**, 2019 *IEEE Texas Power and Energy Conference (TPEC)*, College Station, TX, USA, pp. 1-6, 2019 <https://doi.org/10.1109/TPEC.2019.8662158>

Ribeiro, B. M. A., **Projeto e Desenvolvimento de um Retificador Híbrido Monofásico Bidirecional no Contexto de Microrredes em Corrente Contínua**, Dissertação de Mestrado, Uberlândia: Universidade Federal de Uberlândia, v. único, 2018. <http://dx.doi.org/10.14393/ufu.di.2018.1136>

Rodrigues, D. B., et al, **Projeto e Análise Experimental de uma Nova Estrutura de Retificador Híbrido Trifásico Utilizando a Técnica de Compensação Série de Tensão no Barramento CC**, *Eletrônica de Potência –SOBRAEP*, vol. 23, nº 3, pp. 267-280, Jul./Set., 2018. <http://dx.doi.org/10.18618/REP.2018.3.2778>

Rodrigues, D. B. **Retificador Híbrido Trifásico com Fator de Potência Unitário, Alta Densidade de Potência e Ampla Faixa de Regulação de Tensão no Barramento em Corrente Contínua para Conexão em Microrredes**. Tese de Doutorado, Universidade Federal de Uberlândia, 2016.

Ryu, M., et al, **Test bed implementation of 380V DC distribution system using isolated bidirectional power converters**, IEEE Energy Conversion Congress and Exposition, Denver, CO, 2013, pp. 2948-2954. <https://doi.org/10.1109/ECCE.2013.6647085>

Schonberger, J, Duke R., and Round S. D., **DC-Bus Signaling: A Distributed Control Strategy for a Hybrid Renewable Nanogrid**, IEEE Transactions on Industry Electronics, v. 53, n. 5, p. 1453-1460, Oct. 2006. <https://doi.org/10.1109/TIE.2006.882012>

Souza, et al. **Computational Implementation and Comparative Analysis of Phase-Locked Loop (PLL) Methods Under Different Power Quality Disturbances**, *2019 IEEE PES Innovative Smart Grid Technologies Conference - Latin America (ISGT Latin America)*, Gramado, Brazil, 2019, pp. 1-6. <https://doi.org/10.1109/ISGT-LA.2019.8894920>

Teodorescu, R, Liserre, M. e Rodríguez, P., **Grid Converters for Photovoltaic and Wind Power Systems**, Willey-IEEE Press, p. 43-91, 2011. <https://doi.org/10.1002/9780470667057>

Tibola, G. **Conversor CA-CC Trifásico em Estágio Único com Isolamento em Alta Frequência Baseado no Conversor CC-CC SEPIC Operando no Modo de Condução Descontínuo**. Tese de Doutorado, Florianópolis, Universidade Federal de Santa Catarina, v. único, 2013.