

6-0

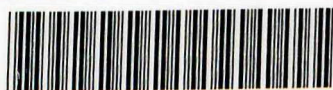
Mon
621.375
048a
TESE/MEM

**UNIVERSIDADE FEDERAL DE UBERLÂNDIA
CENTRO DE CIÊNCIAS EXATAS E TECNOLÓGICAS
PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA**

**AMPLIFICADORES DE POTÊNCIA CHAVEADOS
COM COMUTAÇÃO NÃO-DISSIPATIVA
PARA APLICAÇÕES EM ÁUDIO**

DIRBI/UFU

621.375 048a /TESE/FU
00305/96



1000022569

Dissertação apresentada por Ronaldo Castro de Oliveira à Universidade Federal de Uberlândia, como parte dos requisitos para a obtenção do título de Mestre em Engenharia Elétrica, aprovada em 16/12/95 pela seguinte Banca Examinadora :

Valdeir José Farias, Dr (UFU) - Orientador
Ernane A. A. C., Msc(UFU) - Co-orientador
Pedro F. D. Garcia, Dr (UFMG)
João Batista V. Jr., Dr (UFU)
Luiz Carlos de Freitas, Dr (UFU)

Uberlândia, 16 de dezembro de 1995

**AMPLIFICADORES DE POTÊNCIA CHAVEADOS
COM COMUTAÇÃO NÃO-DISSIPATIVA
PARA APLICAÇÕES EM ÁUDIO**

RONALDO CASTRO DE OLIVEIRA

Tese apresentada por Ronaldo Castro de Oliveira à Universidade Federal de Uberlândia como parte dos requisitos para obtenção do título de Mestre em Engenharia Elétrica.



**Professor Valdeir José Farias, Dr.Eng.
Orientador**



**Prof. Haroldo Rodrigues de Azevedo, Dr.
Coordenador do Curso de Pós-graduação**

UNIVERSIDADE FLORENTINA DE UBERLÂNDIA
 BIBLIOTECA DE BIBLIOTECAS

Procedência _____

Ass. PT beacão

Res. or. 1 96

C.P.C. _____

N.º de arquiv. _____ de _____

Reg. 00305 96 Data 12/04/96

Vol. _____ Ex. 1

FU-00005628-1

A meus pais.

A realização de um homem se dá através da persistência e a perseverança com que este mesmo homem se entrega de corpo e alma a uma determinada meta a ser alcançada.

AGRADECIMENTOS

Aos professores Valdeir José Farias (orientador acadêmico) e Ernane Antônio Alves Coelho (co-orientador acadêmico) pelo apoio e confiança depositada.

A minha namorada Beatriz da Silva pela compreensão e apoio nas horas mais difíceis e cansativas.

Aos professores João Batista Viera Jr. e Luiz Carlos de Freitas e aos colegas do Laboratório de Eletrônica de Potência da Universidade Federal de Uberlândia pelas discussões técnicas e inestimáveis sugestões.

A todos os meus amigos pelo apoio moral e pela inestimável colaboração.

Aos professores e funcionários do curso de Engenharia Elétrica da Universidade Federal de Uberlândia pela solidariedade.

Ao CNPq - Conselho Nacional de Desenvolvimento Científico e Tecnológico, pela ajuda financeira recebida no decurso do meu trabalho de pós-graduação.

Oliveira, R. C. Amplificadores de Potência Chaveados com Comutação Não-Dissipativa para Aplicações em Áudio, Uberlândia - MG, Pós-graduação em Engenharia Elétrica - UFU, Brasil, 1995, 81p.

Este trabalho apresenta o estudo de um amplificador de potência chaveado com comutação não-dissipativa, utilizando a técnica ZVS, para aplicações em áudio. São apresentados os princípios da técnica PWM e os fundamentos dos amplificadores chaveados mostrando uma comparação com os amplificadores lineares convencionais. Um estudo analítico completo é desenvolvido para obtenção de ábacos de frequência e potência normalizadas, simplificando a metodologia de projeto do protótipo. Resultados de simulação comprovam a validade do projeto calculado, confirmando a comutação não-dissipativa nas chaves e a boa resposta dos amplificadores chaveados para sinais de entrada de frequências variáveis. Finalmente, são apresentados o projeto implementado e os resultados experimentais obtidos em laboratório. No intuito de fazer uma análise comparativa dos amplificadores chaveados com os convencionais, os gráficos de rendimento, ganho e fase são apresentados. Os resultados experimentais validam os cálculos e simulações realizadas anteriormente.

AMPLIFICADOR, PWM, COMUTAÇÃO NÃO-DISSIPATIVA.

Oliveira, R. C. Switching Power Amplifiers with Soft-Commutation for Audio Applications, Uberlândia - MG, Pós-graduação em Engenharia Elétrica - UFU, Brasil, 1995, 81p.

This work presents a study of a Switching Power Amplifier with soft commutation, employing ZVS techniques, for audio applications. The principles of PWM techniques, the fundamentals of switching amplifiers and a comparison with conventional amplifiers are presented. A complete analytical study is developed to obtain abacus of frequency and power. These normalized curves are shown to be useful in simplifying prototype design. Simulation results confirm the validity of the proposed design procedure, showing the soft-commutation on switches and a good frequency response of the switching amplifiers for variable audio frequency inputs. Finally, the implemented prototype and experimental results obtained in laboratory are presented. In order to make a comparative analysis between switching amplifiers and conventional amplifiers, the graphics of efficiency, gain and phase are also presented. The proposed design procedure and the digital simulations are validated by the experimental work.

AMPLIFIERS, PWM, SOFT-COMMUTATION.

AMPLIFICADORES DE POTÊNCIA CHAVEADOS COM COMUTAÇÃO NÃO-DISSIPATIVA PARA APLICAÇÕES EM ÁUDIO.

SUMÁRIO

INTRODUÇÃO.....	1
1º .CAPÍTULO - CONSIDERAÇÕES PRELIMINARES.....	3
1.1 - Introdução.....	3
1.2 - Amplificadores de Áudio.....	4
1.3 - Sinais PWM.....	10
1.4 - Amplificadores Chaveados.....	12
1.5 - Exemplos de Amplificadores Chaveados.....	14
1.6 - Estrutura Proposta.....	16
1.7 - Conclusão.....	17
2º .CAPÍTULO - ANÁLISE TEÓRICA - ESTRUTURA MEIA-PONTE.....	18
2.1 - Introdução.....	18
2.2 - Análise Qualitativa.....	19
2.2.1 - Sequência de Operação.....	19
2.2.2 - Plano de Fase.....	23
2.2.3 - Formas de Onda.....	25
2.3 - Análise Quantitativa.....	26
2.3.1 - As equações do Circuito.....	26
2.3.2 - Determinação dos Intervalos de Tempo das Etapas.....	28
2.3.3 - Cálculo do Período de Operação - T	32
2.3.4 - Relação entre Freq. de Chaveamento e Freq. de Ressonância.....	33
2.3.5 - Cálculo da Corrente Média de Saída I_0	36
2.3.6 - Cálculo da Potência de Saída Normalizada P_0^*	41
2.4 - Restrições de Operação.....	43
2.5 - Conclusão.....	43
3º .CAPÍTULO - METODOLOGIA DE PROJETO.....	44
3.1 - Introdução.....	44
3.2 - Metodologia de Projeto.....	44

3.2.1 - Dados do Projeto.....	44
3.2.2 - Determinação de L e C.....	44
3.2.3 - Correntes Máximas nos Semicondutores.....	46
3.3 - Exemplo de Projeto.....	47
3.3.1 - Dados do Projeto.....	47
3.3.2 - Determinação de L e C.....	47
3.3.3 - Correntes Máximas nos Semicondutores.....	48
3.4 - Conclusão.....	48
4º. CAPÍTULO - RESULTADOS DE SIMULAÇÃO.....	50
4.1 - Introdução.....	50
4.2 - O Circuito Simulado.....	50
4.3 - Resultados de Simulação.....	51
4.4 - Conclusão.....	56
5º. CAPÍTULO - IMPLEMENTAÇÃO PRÁTICA.....	57
5.1 - Introdução.....	57
5.2 - Circuito de Potência.....	58
5.3 - Filtro de Saída.....	59
5.4 - Dimensionamento Físico dos Indutores.....	60
5.5 - Semicondutores.....	62
5.6 - Circuito de controle.....	62
5.6.1 - O Circuito Gerador do Sinal PWM.....	63
5.6.2 - O Circuito de Gate.....	64
5.7 - Conclusão.....	66
6º. CAPÍTULO - RESULTADOS EXPERIMENTAIS.....	67
6.1 - Introdução.....	67
6.2 - Curvas experimentais.....	67
6.3 - Formas de Onda.....	71
6.4 - Conclusão.....	76
7º. CAPÍTULO - CONCLUSÕES GERAIS.....	77
BIBLIOGRAFIA.....	80

LISTA DE FIGURAS

Figura 1.1 - Amplificador de áudio - estrutura meia-ponte.....	4
Figura 1.2 - Esquema simplificado de um amplificador classe B.....	9
Figura 1.3 - Formas de onda de um amplificador linear.....	10
Figura 1.4 - Geração do sinal PWM a partir de entrada variável.....	11
Figura 1.5 - PWM de um sinal senoidal.....	11
Figura 1.6 - Análise de espectro de um sinal PWM.....	12
Figura 1.7 - Amplificador chaveado básico na configuração meia-ponte.....	13
Figura 1.8 - Amplificador chaveado na configuração ponte-completa.....	14
Figura 1.9 - Exemplo de amplificador chaveado - Filtro ativo.....	15
Figura 1.10 - Exemplo de amplificador chaveado - Motor ativo de posicionamento.....	15
Figura 1.11 - Estrutura proposta do amplificador chaveado não-dissipativo.....	16
 Figura 2.1 - Conversor meia-ponte a ser analisado.....	18
Figura 2.2 - Etapa de operação 1.....	19
Figura 2.3 - Etapa de operação 2.....	20
Figura 2.4 - Etapa de operação 3.....	20
Figura 2.5 - Etapa de operação 4.....	21
Figura 2.6 - Etapa de operação 5.....	22
Figura 2.7 - Etapa de operação 6.....	22
Figura 2.8 - Plano de fase para tensão de saída positiva.....	23
Figura 2.9 - Plano de fase para tensão de saída nula.....	24
Figura 2.10- Plano de fase para tensão de saída negativa.....	24
Figura 2.11 - Formas de onda do conversor.....	25
Figura 2.12 - Referências adotadas para as variáveis de estado.....	26
Figura 2.13 - Plano de fase da etapa 2.....	29
Figura 2.14 - Plano de fase da etapa 5.....	31
Figura 2.15 - Gráfico entre razão cíclica D e variável β	33
Figura 2.16 - Ábaco da f^* versus α , β como parâmetro.....	34
Figura 2.17 - Ábaco da f^* versus β , α como parâmetro.....	35
Figura 2.18 - Ábaco da f^* versus α' , β como parâmetro.....	36
Figura 2.19 - Ábaco da P_0^* versus α , β como parâmetro.....	42

Figura 4.1 - Esquema do circuito usado na simulação computacional.....	50
Figura 4.2 - Tensão no capacitor de ressonância C.....	51
Figura 4.3 - Corrente no indutor de ressonância L.....	51
Figura 4.4 - Tensão e corrente na chave S_1	52
Figura 4.5 - Tensão e corrente na chave S_2	52
Figura 4.6 - Detalhe da comutação da chave S_1	52
Figura 4.7 - Correntes na chave S_1 e no diodo D_2	53
Figura 4.8 - Correntes nas chaves S_1 e S_2	53
Figura 4.9 - Correntes nos diodos D_1 e D_2	53
Figura 4.10 - Sinal PWM gerado a partir de entrada senoidal de 10 KHz.....	54
Figura 4.11 - Tensões de gate das chaves S_1 e S_2	54
Figura 4.12 - Sinal de saída a 1 KHz.....	55
Figura 4.13 - Sinal de saída a 10 KHz.....	55
Figura 4.14 - Sinal de saída a 20 KHz.....	55
Figura 5.1 - Foto da estrutura implementada.....	57
Figura 5.2 - Circuito de potência implementado.....	58
Figura 5.3 - Resposta do filtro LC passa-baixa.....	59
Figura 5.4 - Circuito de geração do sinal PWM.....	63
Figura 5.5 - Circuito integrado 3525.....	63
Figura 5.6 - Circuito de gate dos MOSFETs.....	65
Figura 5.7 - Circuito integrado 2110.....	65
Figura 6.1 - Gráfico de rendimento versus frequência.....	68
Figura 6.2 - Gráfico de rendimento versus potência de saída.....	68
Figura 6.3 - Gráfico de ganho versus frequência.....	69
Figura 6.4 - Gráfico de fase versus frequência.....	70
Figura 6.5 - Tensão e corrente na chave S_1	71
Figura 6.6 - Detalhe da comutação da chave S_1	72
Figura 6.7 - Tensão no capacitor ressonante e corrente no indutor ressonante.....	73
Figura 6.8 - Correntes na chave S_1 e no diodo D_2	73
Figura 6.9 - Sinal de entrada e sinal PWM gerado.....	74
Figura 6.10 - Sinais de gate das chaves S_1 e S_2	74
Figura 6.11 - Sinal de entrada e sinal de saída para 100 Hz.....	75
Figura 6.12 - Sinal de entrada e sinal de saída para 1 KHz.....	75

SIMBOLOGIA

$\alpha = I_{L1} / I_S$ - corrente máxima normalizada na chave S_1

$\alpha' = I_{L4} / I_S$ - corrente máxima normalizada na chave S_2

$\beta = E_0 / E_i$ - tensão de saída normalizada

$\Delta t_1 = t_1$ - intervalo de tempo da etapa de operação 1

$\Delta t_2 = t_1 - t_2$ - intervalo de tempo da etapa de operação 2

$\Delta t_3 = t_2 - t_3$ - intervalo de tempo da etapa de operação 3

$\Delta t_4 = t_3 - t_4$ - intervalo de tempo da etapa de operação 4

$\Delta t_5 = t_4 - t_5$ - intervalo de tempo da etapa de operação 5

$\Delta t_6 = t_5 - t_6$ - intervalo de tempo da etapa de operação 6

ΔT - variação de temperatura

μ_0 - permeabilidade magnética do ar : 4×10^{-7} H/m

μ_e - permeabilidade magnética do entreferro : 4×10^{-7} H/m

η - rendimento do conversor

$\omega = 1/\sqrt{LC}$ - frequência angular de ressonância

A_{CU} - área do cobre

A_e - área efetiva de um núcleo magnético

A_j - área da janela de um núcleo magnético

A_L - fator de indutância

A_p - produto da área efetiva pela área da janela

B_{max} - densidade máxima de campo magnético

C - capacitor ressonante

C_{F1} - capacitor do primeiro estágio de filtragem

C_{F2} - capacitor do segundo estágio de filtragem

C_{F3} - capacitor do terceiro estágio de filtragem

D - razão cíclica

D_1 - diodo de roda livre da chave S_1

D_2 - diodo de roda livre da chave S_2

D_3 - diodo bloqueador da corrente do diodo interno de S_1

D_4 - diodo bloqueador da corrente do diodo interno de S_2

E_i - tensão de entrada
 E_o - tensão de saída
 f^* - frequência normalizada
 $F_r = \omega / 2\pi$ - frequência de ressonância
 $F_s = 1 / T$ - frequência de chaveamento
 I - corrente máxima no indutor a ser calculado
 I_0 - corrente média de saída
 I_0^* - corrente média normalizada
 I_{AC} - corrente alternada no indutor a ser calculado
 I_{DC} - corrente contínua no indutor a ser calculado
 I_{D1} - corrente no diodo D_1
 I_{D2} - corrente no diodo D_2
 i_l - corrente no indutor ressonante
 I_{L1} - corrente no indutor ressonante ao fim da primeira etapa
 I_{L2} - corrente no indutor ressonante ao fim da segunda etapa
 I_{L4} - corrente no indutor ressonante ao fim da quarta etapa
 I_{L5} - corrente no indutor ressonante ao fim da quinta etapa
 $I_s = E_i / Z_n$ - corrente padrão
 I_{S1} - corrente na chave S_1
 I_{S2} - corrente na chave S_2
 J - densidade de corrente
 K_μ - coeficiente de utilização de A_j
 K_j - densidade de corrente nos fios
 L - indutor ressonante
 l_e - comprimento efetivo de um núcleo magnético
 L_{F2} - indutor do segundo estágio de filtragem
 L_{F3} - indutor do terceiro estágio de filtragem
 l_g - comprimento de entreferro
 N - número de espiras do indutor
 P_0 - potência de saída
 P_0^* - potência de saída normalizada
 $P_s = E_i \cdot I_s$ - potência padrão
 S_1 - chave superior do braço

S_2 - chave inferior do braço

R_0 - resistência de carga

T - período de operação

V_0 - tensão de saída

V_0 - tensão de saída

$V_{0(1\text{ kHz})}$ - tensão de saída senoidal de 1 kHz

$V_{0(10\text{ kHz})}$ - tensão de saída senoidal de 10 kHz

$V_{0(20\text{ kHz})}$ - tensão de saída senoidal de 20 kHz

V_C - tensão no capacitor ressonante

V_{cc} - tensão de alimentação

V_{G1} - tensão de gate da chave S_1

V_{G2} - tensão de gate da chave S_2

V_i - tensão de entrada

$V_{i(100\text{ Hz})}$ - tensão de entrada senoidal de 100 Hz

$V_{i(1\text{ kHz})}$ - tensão de entrada senoidal de 1 kHz

$V_{i(20\text{ kHz})}$ - tensão de entrada senoidal de 20 kHz

V_{PWM} - tensão do sinal PWM gerado

V_{S1} - tensão na chave S_1

V_{S2} - tensão na chave S_2

$$x = \cos(\omega\Delta t_2)$$

$$x' = \cos(\omega\Delta t_5)$$

Z_n - impedância característica

AMPLIFICADORES DE POTÊNCIA CHAVEADOS COM COMUTAÇÃO NÃO-DISSIPATIVA PARA APLICAÇÕES EM ÁUDIO

INTRODUÇÃO

Com o desenvolvimento da tecnologia, a cada dia que passa são implementados novos circuitos chaveados com comutação não-dissipativa, fazendo com que os circuitos lineares se tornem obsoletos.

Seguindo esta linha de pensamento este trabalho vem apresentar um amplificador de áudio chaveado, com comutação não-dissipativa, que apresenta várias vantagens quando comparado com os amplificadores lineares, dentre elas :

- melhor rendimento;
- menor custo;
- menor peso;
- menor volume.

Considerando estas vantagens, os amplificadores lineares podem ser substituídos pelos amplificadores chaveados. Embora, tendo estas grandes vantagens, os amplificadores chaveados apresentam ainda sérias desvantagens, tais como :

- difícil implementação;
- interferência eletromagnética (EMI);

Apesar disto tem-se um bom começo, uma vez que a cada dia que passa aparecem novas tecnologias que podem fazer com estas desvantagens deixem de existir.

Assim sendo, torna oportuno o desenvolvimento deste trabalho, que será organizado em sete (7) capítulos, conforme a descrição a seguir.:

No primeiro capítulo tem-se as considerações preliminares dos amplificadores chaveados, onde é mostrado uma comparação com os amplificadores lineares, implementação da técnica PWM, exemplos de amplificadores chaveados e a apresentação do amplificador de áudio chaveado com comutação não-dissipativa, que é o objetivo de estudo deste trabalho.

Em seguida, dentro do capítulo 2, é feito um estudo teórico considerando a estrutura proposta, onde são apresentadas análises qualitativa e quantitativa da estrutura. O equacionamento é todo desenvolvido gerando assim ábacos de projeto. Algumas restrições de operação também são apresentadas.

Para fechar os estudos realizados nos dois primeiros capítulos, uma metodologia de projeto é abordada no terceiro capítulo, onde, a partir das especificações iniciais do projeto e análise dos ábacos apresentados pode-se definir todo o projeto do amplificador chaveado, incluindo suas limitações para que o mesmo possa funcionar com comutação não-dissipativa.

Dentro do capítulo 4 são apresentados os resultados de simulação do circuito proposto, mostrando assim a viabilidade do mesmo.

O capítulo 5 trata da implementação prática do amplificador, onde pode-se ver todo o circuito de controle de geração do sinal PWM e o circuito de potência chaveado.

No capítulo 6 são apresentados os resultados experimentais do amplificador chaveado com comutação não-dissipativa, onde são mostradas fotos das formas de onda, juntamente com os gráficos de rendimento, ganho e fase tanto do amplificador chaveado como do amplificador convencional, fazendo assim uma análise comparativa.

Finalmente, no capítulo 7 são apresentadas as conclusões de todo o trabalho, através da análise geral dos resultados obtidos enfatizando a viabilidade do amplificador chaveado. Por fim, são apresentadas sugestões para trabalhos futuros.

AMPLIFICADORES DE POTÊNCIA CHAVEADOS COM COMUTAÇÃO NÃO-DISSIPATIVA PARA APLICAÇÕES EM ÁUDIO

1. CAPÍTULO CONSIDERAÇÕES PRELIMINARES

1.1 INTRODUÇÃO

O surgimento de circuitos chaveados, no âmbito da Eletrônica de Potência, representou um grande avanço tecnológico, devido as significantes vantagens apresentadas pelos mesmos em relação as fontes lineares: alto rendimento; baixo peso; baixo volume. Mas a busca de processos tecnológicos perfeitos, na Eletrônica de Potência, resultam no aparecimento de novos problemas.

O aperfeiçoamento dos sistemas de Eletrônica de Potência se traduziu, então, na redução do tamanho dos elementos de filtragem, com a consequente redução dos custos e do aumento da densidade de potência. Isto significava simplesmente a necessidade do desenvolvimento de conversores capazes de operar em frequências elevadas.

Com o aparecimento dos MOSFETs de potência, a construção de conversores capazes de operar a dezenas de KiloHertz se tornou uma realidade. Mas os níveis de solicitações e perdas na comutação das chaves semicondutoras se constituíram fortes fatores de limitação da frequência de operação.

No intuito de reduzir estas perdas de comutação, duas técnicas foram propostas. A primeira é a técnica “zero-current-switching” (ZCS). Através da incorporação de um circuito ressonante LC complementar a chave comutadora, a corrente da mesma é forçada a oscilar, criando condições de corrente nula durante a abertura e fechamento da chave.

A segunda técnica é a “zero-voltage-switching” (ZVS). O circuito ressonante LC complementar à chave cria condições de tensão nula durante a abertura e fechamento da

mesma. Assim, em ambas as técnicas, o produto tensão-corrente na chave é nulo durante a comutação, permitindo o chaveamento em altas frequências.

Da mesma forma que as técnicas apresentadas acima são usadas para implementação de conversores de energia, substituindo os conversores lineares, podemos usufruir das mesmas para a implementação de amplificadores de potência chaveados, fazendo com que os amplificadores de potência lineares sejam menos atrativos.

A proposta deste trabalho é a implementação de amplificador de potência chaveado com comutação não-dissipativa, através da técnica ZVS, usando um conversor meia-ponte para reproduções de sinais de áudio. Um esquema simplificado de um amplificador chaveado utilizando tal topologia pode ser visto na Figura 1.1.

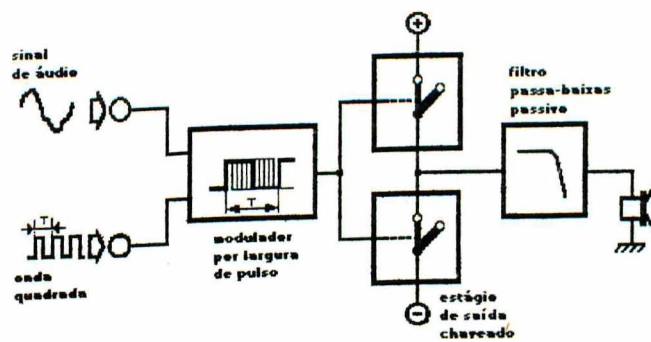


Figura 1.1 - Amplificador de áudio - Estrutura meia-ponte.

1.2 AMPLIFICADORES DE ÁUDIO

A qualidade e potência de um amplificador de áudio dependem das características do sistema de amplificação, das condições em que os transistores trabalham, conforme a polarização, e das condições máximas permitidas pelos componentes.

Os vários tipos de amplificadores de áudio foram reunidos em diversas classes, principalmente de acordo com o período em que ocorre a condução de corrente através do estágio elementar de amplificação. A classificação dos amplificadores de áudio se dá como segue :

Amplificadores de áudio classe A

Quando um estágio amplificador trabalha em classe A, significa que a seção amplificadora final, ou seja, aquela ligada diretamente ao alto-falante, é constituída por um único transistor que está sempre conduzindo uma certa corrente. Em outras palavras, esse transistor apresenta constantemente uma corrente de coletor.

Quando um sinal de áudio simples (uma onda senoidal pura) ou complexa (uma onda complexa, resultante de diversos sons) é aplicado a um estágio amplificador, vai provocar variações na corrente de saída, as quais dependerão do formato do sinal de entrada e do formato da curva de transferência do amplificador. A corrente de repouso, ou seja, aquela que passa pelo transistor na ausência de sinal, deve possuir uma intensidade adequada de forma que a corrente de saída nunca venha a ser negativa, nem mesmo durante os semi-períodos negativos do sinal amplificado.

Em consequência, a forma de onda da saída, desenvolvida no coletor do transistor, apresentará características iguais àsquelas do sinal de entrada.

A desvantagem principal desse sistema de amplificação reside em seu baixo rendimento, ou seja, a relação entre a energia consumida pelo amplificador e a energia entregue ao alto falante. Um amplificador classe A possui um rendimento da ordem de 20 a 30%, isto faz com este tipo de equipamento seja utilizado mais em aparelhos eletrônicos de baixa potência do que em amplificadores de elevadas potências.

Amplificadores de áudio classe B

Os amplificadores que trabalham em classe B são sempre constituídos por dois estágios, operando em contrafase, processo chamado de "push-pull". São necessários no mínimo dois transistores polarizados de forma que, na ausência do sinal de entrada, suas condições de funcionamento estejam próximas das condições de corte dos mesmos. Em outras

palavras, a polarização de base é tal que a corrente resultante de emissor é praticamente nula, ou pouco superior a zero.

Sob tais condições, o sinal de entrada pode tanto elevar como reduzir a condução nos transistores, dependendo da polarização do mesmo. Já que cada transistor do estágio duplo é obrigado a conduzir apenas durante metade do ciclo completo do sinal de entrada, fica clara a necessidade de se utilizar dois transistores, para que o sinal seja reproduzido na saída em toda a sua forma de onda. Assim, tratando-se, em geral, de reproduzir e amplificar sinais alternados, enquanto um desses transistores está conduzindo, o outro permanece cortado e vice versa.

A partir dessa forma de operação, fez-se a analogia mecânica do “push-pull”, pois se tem a impressão de que, enquanto um transistor “puxa”, o outro “empurra”, e assim por diante. Se for utilizado somente um transistor, polarizado desse modo, o sinal de saída seria exatamente igual a metade do sinal de entrada, ao menos quanto a forma de onda. Ele se pareceria a grosso modo, com uma onda da saída de um retificador.

A grande vantagem do funcionamento em classe B, mesmo considerando a utilização de dois transistores, ao invés de um, reside no rendimento obtido, bem maior que o verificado na classe A. Na verdade pode-se alcançar rendimentos da ordem de 65%, nos amplificadores classe B.

Todavia, sua desvantagem principal está no fato de que o período de transição que ocorre entre os instantes de condução e de corte dos transistores nem sempre é constante e perfeito. De fato, caso um dos transistores pare de conduzir um momento antes que o outro comece, a forma de onda do sinal de saída pode apresentar uma certa descontinuidade, que, por sua vez, vai gerar um certo tipo de distorção no sinal de saída. Trata-se mais exatamente da distorção denominada “notch-distortion” ou “crossover-distortion”.

Ao contrario da distorção de sobrecarga, que ocorre somente quando os picos maiores do sinal sofrem um corte, na condição em que se faz o amplificador fornecer uma potência

maior que a admissível, a distorção “crossover” pode se manifestar em qualquer nível de potência do amplificador, mesmo nos mais baixos. Aliás, pode-se dizer que, justamente nesses níveis reduzidos de potência, o efeito resultante é mais incomodo, por representar uma maior porcentagem do sinal de saída. Além disso, esse tipo de distorção pode dar origem à produção de harmônicas de ordens superiores.

Amplificadores de áudio classe AB

Pode-se afirmar, em princípio, que os amplificadores desta categoria se enquadram entre os de classe A e os de classe B, quanto ao funcionamento. Este sistema baseia-se, também, na utilização de dois transistores num estágio final de contrafase, com a diferença de que cada transistor conduz durante um período de tempo maior, em relação à classe B.

Nesse tipo de circuito, a distorção “crossover” é totalmente eliminada, já que no período crítico de transição ambos os transistores estão conduzindo. Por outro lado, é preciso dizer que o rendimento desta classe de amplificadores encontra-se a meio caminho do da classe A e da classe B.

Amplificadores de áudio classe C

Nos amplificadores classe C, a condução de corrente ocorre apenas durante menos de meio ciclo do sinal de entrada. Tais amplificadores nunca são empregados em baixas frequências, pois não são capazes de reproduzir fielmente a forma de onda de um sinal de áudio. Por outro lado, esses amplificadores encontram muitas aplicações na faixa de radiofrequência, ou seja, quando se trata de amplificar sinais com uma frequência única (uma frequência portadora de um sinal de áudio, por exemplo).

Os circuitos ressonantes do tipo LC, na entrada e na saída dos amplificadores classe C, criam um efeito particular, destinado a integrar a forma de onda do sinal amplificado e a

recuperar a parte que falta de cada ciclo do sinal. Na prática, a energia relativa é fornecida ao circuito ressonante por um breve período de tempo, em cada ciclo do sinal, num processo bastante parecido com o de um peso conectado à parte inferior de um pêndulo oscilante.

O rendimento de um amplificador classe C é bastante elevado, chegando a ordem de 85%, já que tal amplificador só consome energia durante uma pequena parcela do sinal de entrada, ficando cortada durante o resto do tempo.

Amplificadores de áudio classe D

Esta é a classe dos amplificadores chaveados que está sendo estudada neste trabalho. Nesses amplificadores, ao invés de se utilizar os transistores como amplificadores de característica linear (a exemplo das classes anteriores), eles são empregados, simplesmente, como dispositivos eletrônicos de comutação. Assim, os sinais de áudio a serem amplificados são primeiramente transformados em impulsos de largura variável, dependendo da sua frequência original. Tais impulsos são utilizados para testar alternadamente a condução ou corte dos estágios de amplificação, com uma frequência bem superior à audível (250 KHz).

Dispondo de um sistema de controle mediante sinais de baixa frequência, enquanto os transistores comutam tensões e correntes elevadas, tem-se a amplificação do sinal. Em seguida os impulsos obtidos na saída são somados entre si, ou seja, reintegrados, por meio de um filtro especial de nivelamento que torna disponível, na saída, um sinal de áudio semelhante àquele da entrada, só que bastante amplificado.

Estes amplificadores que funcionam pelo princípio da comutação alcançam rendimentos da ordem de 95%.

Na Figura 1.2 pode-se ver um esquema simplificado de um Amplificador classe B. Nos amplificadores lineares (classes A, B, AB e C), como foi visto, temos um compromisso

forte referente a rendimento e qualidade de áudio reproduzida. Quando temos uma elevada qualidade de áudio (classe A), o rendimento do circuito é bastante reduzido. Quando se tem elevados rendimentos (classe C), a fidelidade de áudio fica comprometida. O ideal seria um amplificador de elevado rendimento e que a reprodução de áudio fosse de alta fidelidade. Além destes problemas os amplificadores lineares possuem outras desvantagens como : peso e custo bastante elevados e ocupam bastante espaço devido aos radiadores de calor.

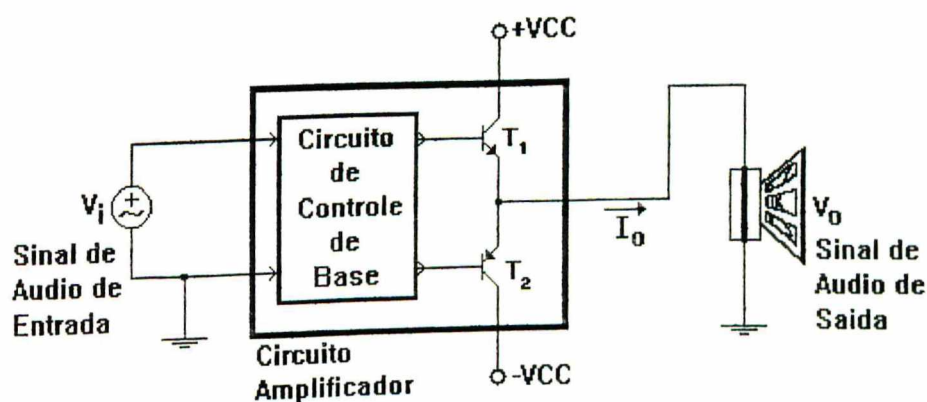


Figura 1.2 - Esquema simplificado de um Amplificador classe B.

O baixo rendimento destes amplificadores lineares, se deve ao fato de que, a operação desses é na região ativa do transistor de potência. Isto significa que o transistor conduz a corrente de carga sob tensão, dissipando uma potência considerável.

Em um amplificador linear típico (Figura 1.2) para um dado sinal de entrada (Figura 1.3-a) temos a corrente I_0 e tensão na carga V_0 (Figura 1.3-b), sendo $V_{cc} = 10V$ e a carga puramente resistiva.

Podemos ver através da Figura 1.3-c que a tensão nas chaves é a diferença da tensão na carga para V_{cc} . A Figura 1.3-d mostra as potências instantâneas na carga e nas chaves, onde constatamos, que a potência dissipada nas chaves é bastante significativa. Para uma tensão de saída igual a metade da tensão de alimentação, a potência dissipada na carga é igual a potência dissipada nas chaves, sendo esta última superior a potência de carga para tensões de saída ainda menores.

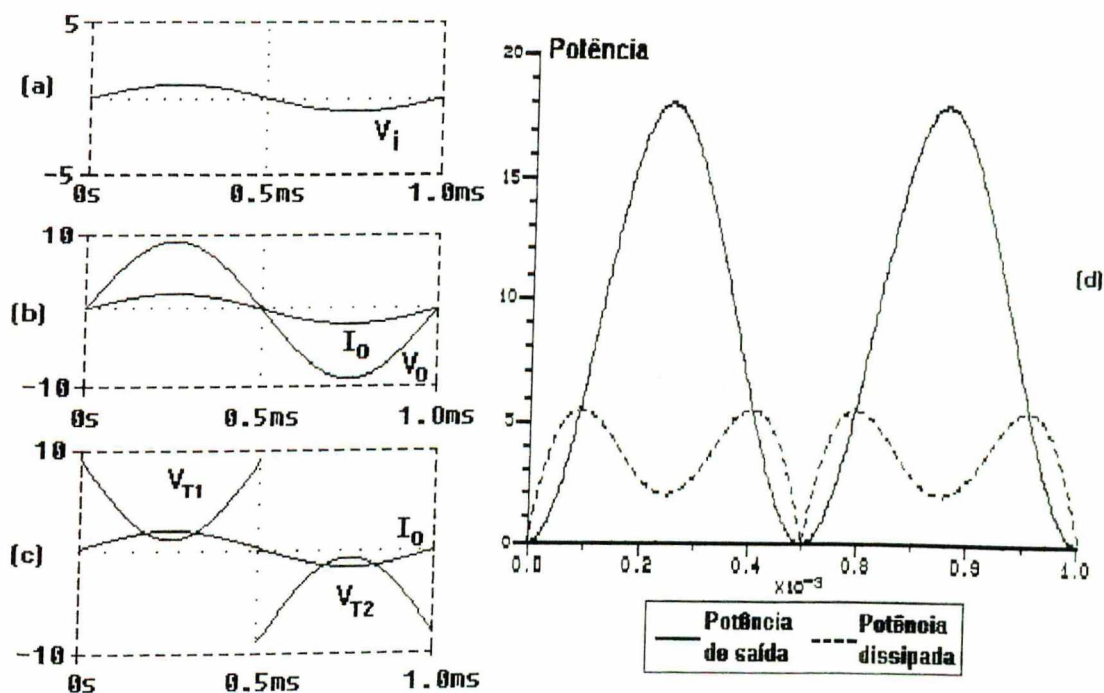


Figura 1.3 - Formas de onda de um Amplificador Linear.

1.3 SINAIS PWM

Os amplificadores convencionais possuem um circuito de controle de corrente de base dos transistores. O sinal de entrada é tratado e é injetado na base dos transistores de potência, fazendo com que a saída siga a entrada fielmente.

Nos amplificadores chaveados existem varias técnicas para a geração dos sinais de controle, dentre elas : PWM (Modulação por Largura de Pulso), FM (Frequência Modulada) e outras. No amplificador chaveado proposto será utilizada a técnica PWM, onde a frequência de chaveamento é constante e a largura do pulso varia conforme a entrada.

Uma estratégia para a geração do sinal PWM a partir de sinais de entrada variáveis é mostrada na Figura 1.4. Inicialmente uma onda triangular é somada ao sinal de entrada. Em seguida esta soma passa por um comparador que detecta a passagem do sinal pelo zero gerando assim o sinal PWM do sinal de entrada.

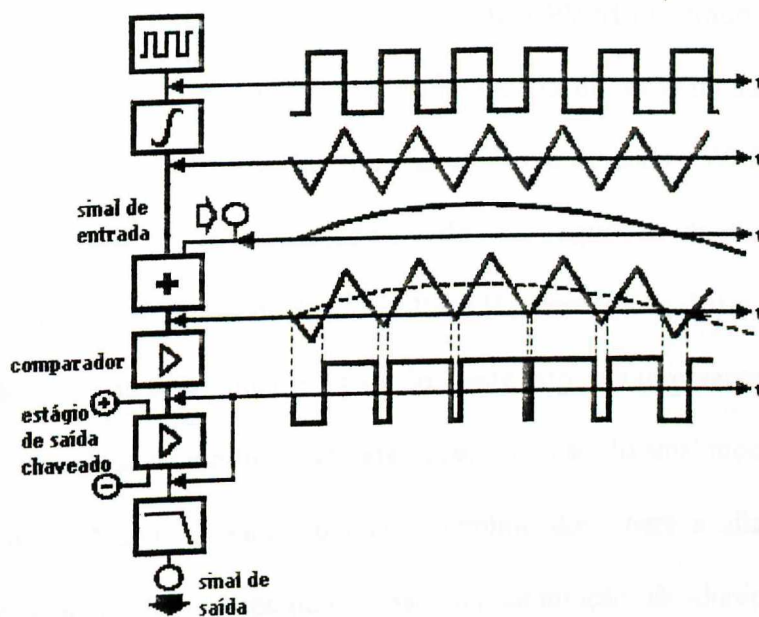


Figura 1.4 - Geração do sinal PWM a partir de entrada variável.

O princípio da Modulação por Largura de Pulso consiste na variação das larguras de pulso da portadora, dependendo da amplitude do sinal modulante. A Figura 1.5 apresenta o resultado de um sinal PWM com 200 kHz de frequência da portadora usando um sinal modulador senoidal de 10 kHz, mostrada através da linha pontilhada.

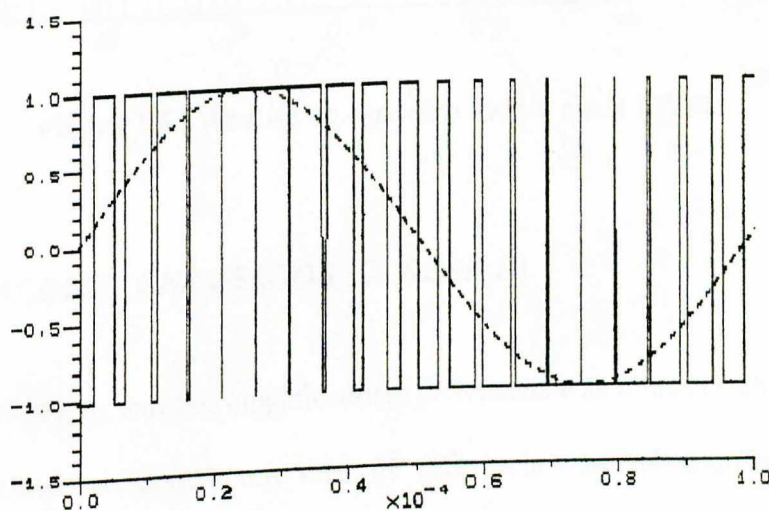


Figura 1.5 - PWM de um sinal senoidal.

A Figura 1.6 mostra a análise de espectro do sinal PWM mostrado na Figura 1.5. A frequência harmônica fundamental corresponde à frequência do sinal modulador e tem uma amplitude de 100%. Pode-se ver que as harmônicas da forma de onda PWM do sinal senoidal aparecem como bandas laterais, centralizadas ao redor da frequência de chaveamento e seus múltiplos. Neste caso, 200 kHz (harmônica 20), 400 kHz (harmônica 40) e assim por diante. Isto é intrínseco do processo de modulação. Devido a este fato, é interessante que a frequência da portadora seja aumentada no intuito de facilitar a recuperação do sinal modulante através de um filtro passa-baixas. Assim é necessário que o amplificador opere a altas frequências de chaveamento, e como já foi visto, necessitando assim da comutação não-dissipativa.

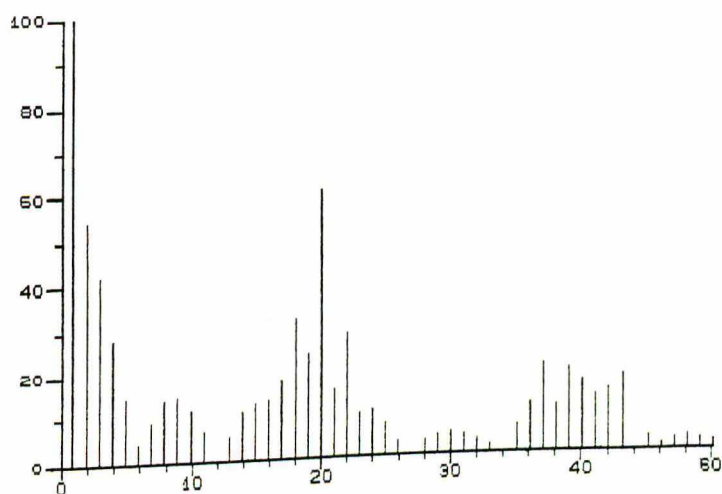


Figura 1.6 - Análise de espectro de um sinal PWM.

1.4 AMPLIFICADORES CHAVEADOS (CLASSE D)

A grande diferença entre os amplificadores chaveados e as fontes cc chaveadas é que os amplificadores chaveados seguem um sinal de referência variável enquanto as fontes cc chaveadas ficam ancoradas em uma referência fixa. Na realidade podemos falar que as fontes dc chaveadas são um caso especial dos amplificadores chaveados.

Da mesma forma que as fontes cc chaveadas, os amplificadores chaveados dissipam menos calor nos seus MOSFETs de potência através dos dois modos de baixa dissipação: ligado e desligado. Em um transistor ideal, ambas as operações produzem uma dissipação zero. Durante o período ligado, toda tensão da fonte de alimentação, a menos da queda de tensão de saturação do MOSFET, é aplicada a carga. Neste caso a dissipação do transistor é definida pelo produto da tensão de saturação pela corrente de carga, caracterizando a perda por condução de corrente, que é uma fração pequena da potência de saída.

Quando o transistor é desligado, nenhuma energia é transferida para a carga, e não ocorre nenhuma dissipação. Em concordância com estes modos de operação (ligado/desligado), a saída do amplificador chaveado é determinada pela relação do intervalo de condução para o intervalo de não condução. O transistor é colocado nos modos de condução e não condução a cada ciclo da frequência de chaveamento.

Um simples amplificador de potência PWM usando dois MOSFETs na configuração meia-ponte e mostrado na Figura 1.7. Neste exemplo a entrada do amplificador é um sinal senoidal. A saída do comparador é chaveado entre o nível alto e baixo nas interseções entre a onda triangular de 200 kHz e o sinal de referência. Em nível alto o MOSFET S_1 conduz e o nível baixo faz com que o MOSFET S_2 conduza. Quando S_1 conduz, S_2 está desligado, e vice-versa. A diferença do tempo de condução de cada chave determina a polaridade e amplitude do sinal de saída. Para períodos de condução iguais, a tensão de saída será zero.

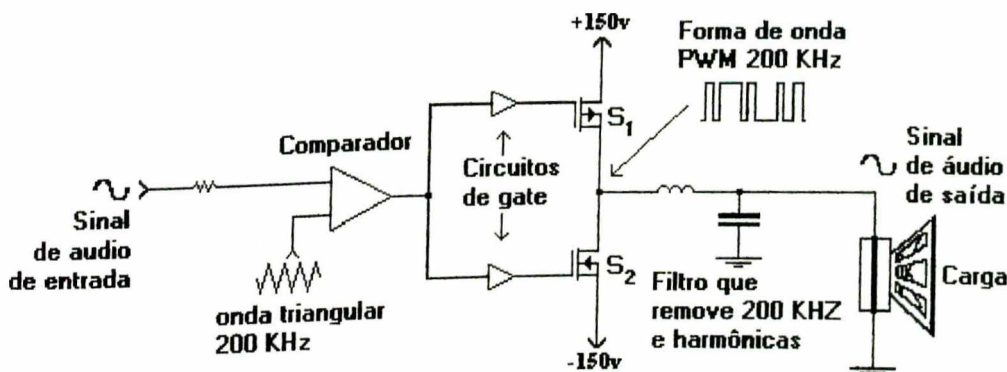


Figura 1.7 - Amplificador chaveado básico na configuração meia-ponte.

A saída consiste de uma série de pulsos com largura variável, para uma frequência de chaveamento fixa. O filtro de saída (capacitor e indutor) atenua as harmônicas superiores do sinal de entrada e as réplicas centralizadas nos múltiplos da frequência de chaveamento transmitindo a carga apenas o sinal fundamental, tal como no amplificador convencional.

Quando alimentado somente com uma fonte de energia, em vez de duas, o amplificador chaveado pode ser usado na configuração ponte-completa como mostrado na Figura 1.8. O uso de um circuito ponte-completa com MOSFETs para desenvolver uma saída bipolar requer um isolamento elétrico ou uma carga flutuante. Esta configuração precisa de quatro MOSFETs, ao invés de dois, juntamente com os circuitos de gate e os dissipadores de calor, podendo assim aumentar o custo do amplificador.

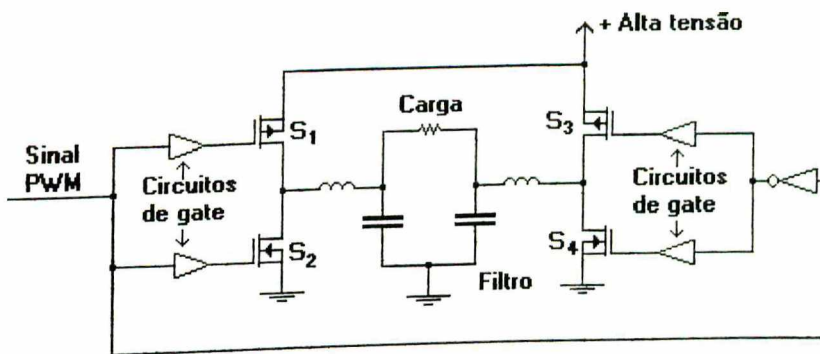


Figura 1.8 - Amplificador chaveado na configuração ponte-completa.

1.5 EXEMPLOS DE AMPLIFICADORES CHAVEADOS

Além da aplicação em sinais de áudio, os amplificadores chaveados possuem várias aplicações, que em muito pouco tempo estarão no mercado. Eles podem ser utilizados como filtros ativo de harmônicos da rede de energia como mostrado na Figura 1.9. Através de controle realimentado o amplificador utilizando de um sensor de corrente injeta a distorção harmônica com fase invertida e com mesma amplitude na rede de distribuição. Este artifício neutraliza as harmônicas criadas por cargas não-lineares, prevenindo danos na rede de distribuição, e também eliminando interferência nos sistemas de comunicação. Este circuito

também corrige o fator de potência da rede. Amplificadores de alta eficiência, que podem ser usados em paralelo para fornecer megawatts, drenam uma potência ativa mínima enquanto devolvem potência reativa.

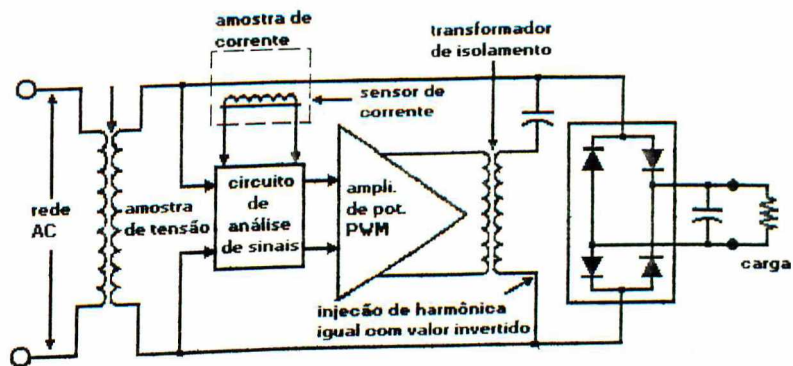


Figura 1.9 - Exemplo de amplificador chaveado - Filtro Ativo.

Outra aplicação dos amplificadores chaveados é em motores de posicionamento. Um posicionamento magnético ativo inclui um par de bobinas verticais e um par de horizontais, um sensor para cada eixo e controle eletrônico de posicionamento. O posicionamento vertical do eixo é ajustado pela imposição diferencial de corrente nas bobinas superior e inferior em relação ao nível dc. O posicionamento horizontal é controlado de forma parecida. A energia do controle de potência das bobinas de posicionamento é fornecida por amplificadores chaveados de alto rendimento. Neste caso são necessários quatro amplificadores chaveados.

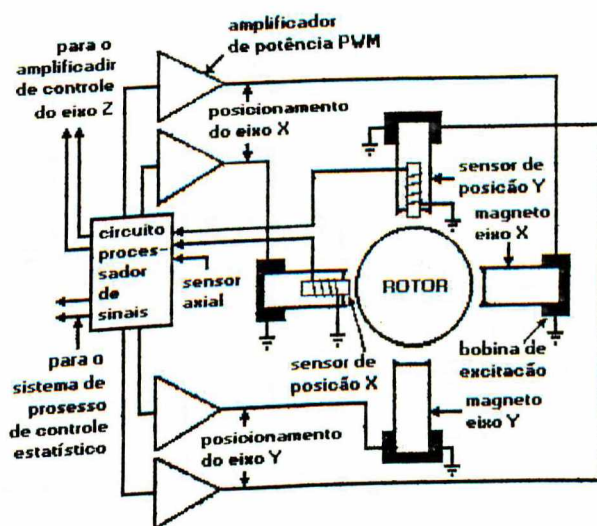


Figura 1.10 - Exemplo de amplificador chaveado - Motor ativo de posicionamento.

1.6 ESTRUTURA PROPOSTA

A dissipação dos amplificadores chaveados PWM pode ser muito inferior, comparada com a dos amplificadores lineares. O problema é que quando se trabalha com uma gama de frequência elevada (20 Hz - 20 kHz), como nos amplificadores de áudio, temos de utilizar frequências de chaveamento acima de 200 kHz. Nestas frequências, a perda de comutação das chaves é bastante considerável. Estas perdas ocorrem devido ao produto $V \times I$ durante a comutação.

No intuito de reduzir estas perdas de comutação a técnica ZVS (chaveamento sob tensão zero) será utilizada. Com a inclusão de um capacitor em paralelo com a chave S_1 (existem outras configurações equivalentes), e a significativa redução do valor do indutor de filtro, de acordo com um projeto preestabelecido, cria-se uma rede LC de ressonância garantindo assim a comutação não-dissipativa. Considerando que o indutor de filtro servirá para fazer a ressonância podem ser incluídos um ou mais estágios de filtragem para amenizar a distorção do sinal de saída.

A Figura 1.11 mostra o esquema do circuito proposto para o amplificador de áudio chaveado com comutação não-dissipativa. Neste circuito foram incluídos mais dois estágios de filtragem fazendo com que o sinal de saída fosse menos distorcido. Veremos mais tarde que estes estágios adicionais de filtragem são necessários.

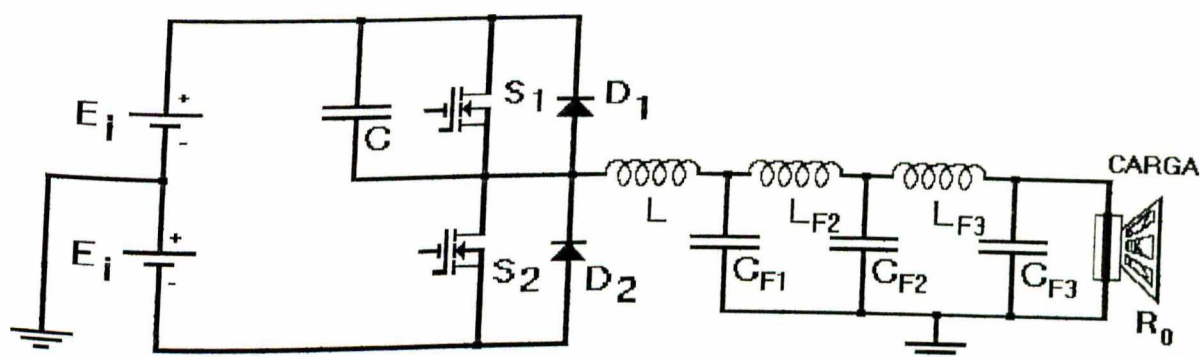


Figura 1.11 - Estrutura proposta do amplificador chaveado não-dissipativo.

1.7 CONCLUSÃO

Utilizando os mesmos princípios das fontes cc chaveadas podemos implementar um amplificador chaveado. Este pode se constituir na configuração meia-ponte com duas fontes de energia ou então na configuração ponte-completa com apenas uma fonte de energia. A melhor técnica de controle dos gates das chaves do amplificador é a PWM (modulação por largura de pulso) onde a frequência da portadora (frequência de chaveamento) é constante, facilitando o projeto do filtro de saída.

No intuito de reduzir as perdas na comutação, devido a alta frequência de chaveamento (>200 kHz), a técnica ZVS (chaveamento com tensão zero) é implementada somente com a inclusão de um capacitor ressonante em paralelo com a chave S_1 . Este capacitor cria uma malha ressonante com o primeiro indutor de filtro fazendo com que a comutação seja não-dissipativa.

Apesar deste trabalho mostrar a utilização de amplificadores chaveados em sistemas de áudio, estes podem ser utilizados em muitas outras aplicações apresentando inúmeros fatores positivos, os quais, num futuro próximo, podem levar os amplificadores lineares a obsolescência.

AMPLIFICADORES DE POTÊNCIA CHAVEADOS COM COMUTAÇÃO NÃO-DISSIPATIVA PARA APLICAÇÕES EM ÁUDIO

2. CAPÍTULO

ANÁLISE TEÓRICA - ESTRUTURA MEIA-PONTE

2.1 - INTRODUÇÃO

Como foi visto no capítulo anterior, pode-se implementar um amplificador chaveado a partir das configurações dos conversores meia-ponte e ponte-completa. Este capítulo nos apresenta o estudo analítico de um conversor meia-ponte com comutação não-dissipativa, mostrado na Figura 2.1, o qual será utilizado na implementação do amplificador de áudio chaveado.

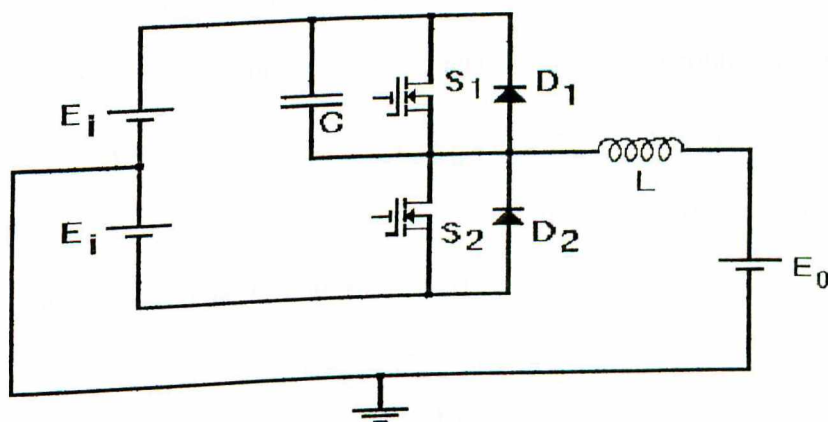


Figura 2.1- Conversor meia-ponte a ser analisado.

Para facilitar o estudo teórico do amplificador chaveado mostrado na Figura 2.1, as seguintes hipóteses serão consideradas:

- a corrente e tensão na carga são constantes durante a comutação;
- chaves, diodos, fios, indutores e capacitores são considerados ideais;
- fontes de alimentação livre de "ripple" (tensão = constante).

Para que haja uma maior simplificação dos cálculos os dois estágios de filtragem adicionais, a carga (alto-falante) juntamente com o primeiro capacitor de filtro, mostrado na Figura 1.11, serão substituídos por uma fonte de tensão (E_0).

2.2 ANÁLISE QUALITATIVA

2.2.1 SEQUÊNCIA DE OPERAÇÃO

A seguir é apresentada uma descrição detalhada dos acontecimentos em cada etapa de operação do conversor:

Etapa 1 - Condição inicial : $v_c = 0$; $i_l = 0$.

A chave S_1 entra em condução. A corrente no indutor de ressonância i_l cresce linearmente com o tempo no sentido definido como positivo. A tensão no capacitor ressonante permanece nula. Nesta etapa, temos a transferência de energia da fonte para a carga, além do armazenamento de energia no indutor. Esta etapa termina no instante t_1 quando a chave S_1 recebe comando para bloquear e a corrente no indutor atinge o valor I_{L1} . A Figura 2.2 mostra o fluxo de corrente na topologia durante esta etapa .

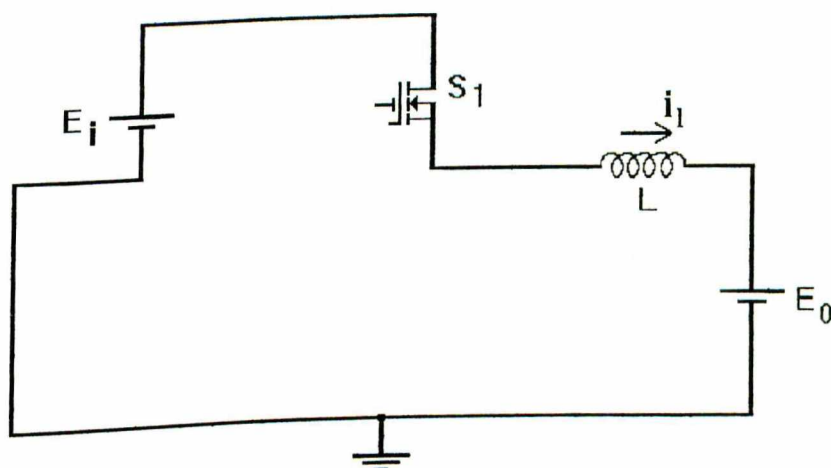


Figura 2.2 - Etapa de operação 1.

Etapa 2 - Condição inicial : $v_c = 0$; $i_l = I_{L1}$.

A chave S_1 é bloqueada. Inicia-se uma etapa ressonante na malha E_i , C , L e E_0 , mostrada na Figura 2.3. O capacitor ressonante C começa a se carregar. A corrente no indutor ressonante i_l evolui senoidalmente até que a tensão no capacitor ressonante v_c alcance $2E_i$. Neste instante finaliza-se a etapa e a corrente no indutor ressonante é igual a I_{L2} .

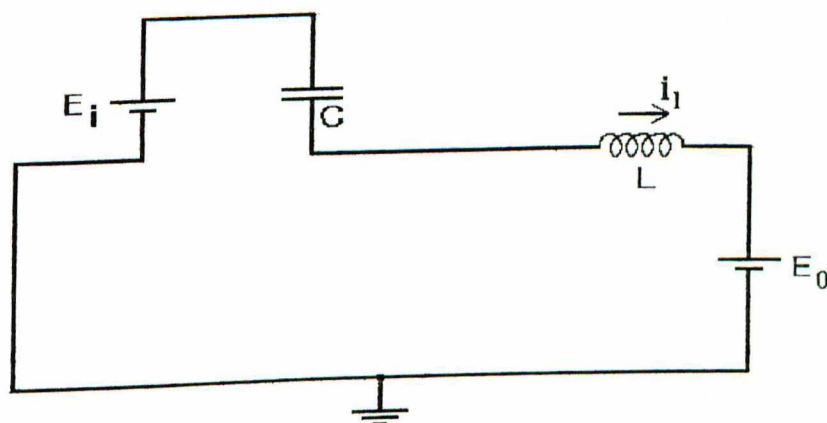


Figura 2.3 - Etapa de operação 2.

Etapa 3 - Condição inicial : $v_c = 2E_i$; $i_l = I_{L2}$.

O diodo D_2 é diretamente polarizado e entra em condução. O indutor ressonante L se descarrega através da malha E_i , D_2 , L e E_0 , como mostrado na Figura 2.4, transferindo toda sua energia positiva para a fonte E_0 . A corrente i_l decresce linearmente com o tempo até se anular. A tensão do capacitor ressonante v_c permanece igual a $2E_i$. Durante esta etapa já podemos comandar a chave S_2 a se fechar.

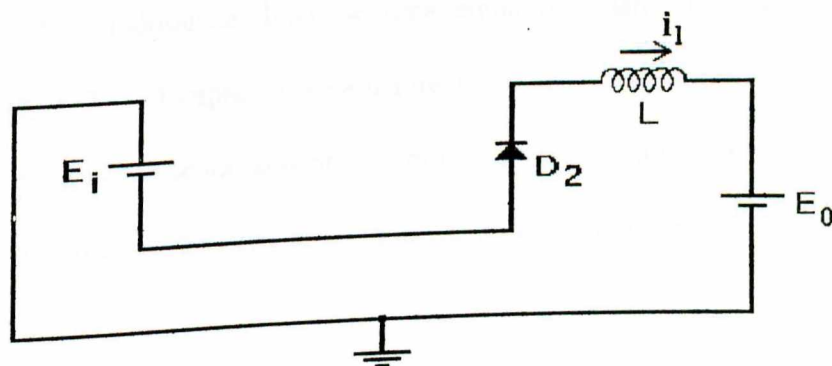


Figura 2.4 - Etapa de operação 3.

Etapa 4 - Condição inicial : $v_c = 2E_i$; $i_l = 0$.

A chave S_2 , que já tinha sido ordenada a fechar, entra em condução. A corrente no indutor ressonante i_l decresce linearmente com o tempo a partir de zero. A tensão no capacitor ressonante permanece constante e igual a $2E_i$. Nesta etapa temos a transferência de energia da fonte para a carga, além do armazenamento de energia no indutor. Esta etapa termina no instante t_4 , quando a chave S_2 recebe comando para bloquear e a corrente no indutor cai ao patamar I_{L4} . A Figura 2.5 demonstra esta etapa .

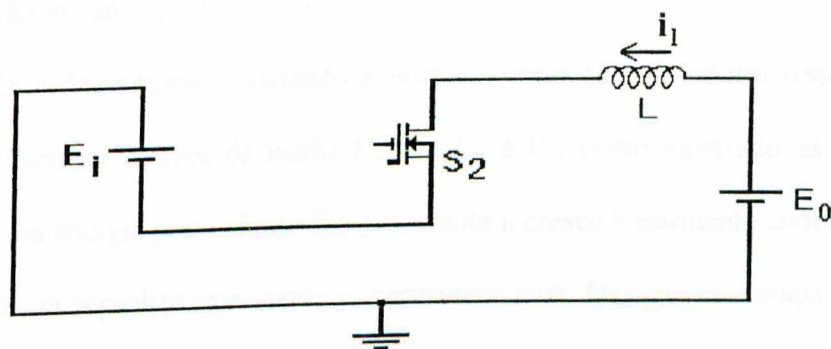


Figura 2.5 - Etapa de Operação 4.

Etapa 5 - Condição inicial : $v_c = 2E_i$; $i_l = I_{L4}$.

A chave S_2 é bloqueada. Inicia-se uma etapa ressonante na malha E_i , C , L e E_0 , mostrada na Figura 2.6. O capacitor ressonante C começa a se descarregar. A corrente no indutor ressonante i_l evolui senoidalmente até que a tensão no capacitor ressonante v_c alcance o valor nulo. Neste instante encerra-se a etapa 5 e a corrente no indutor ressonante é igual a I_{L5} .

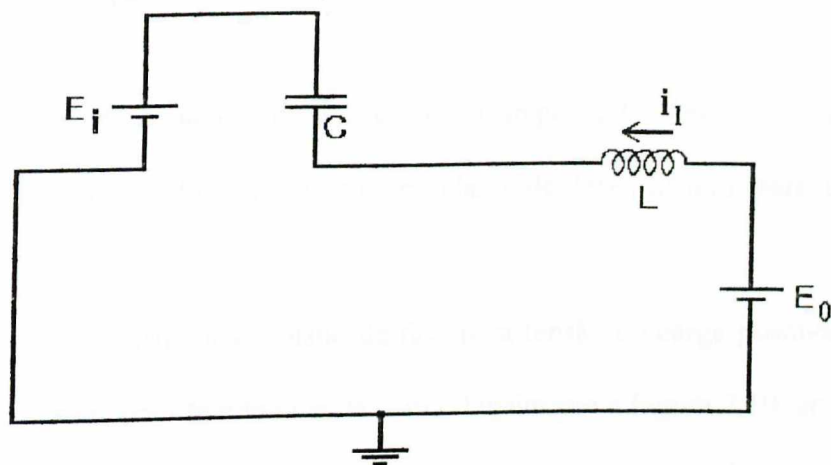


Figura 2.6 - Etapa de operação 5.

Etapa 6 - Condição inicial : $v_c = 0$; $i_l = I_{L5}$.

O diodo D_1 é diretamente polarizado e entra em condução. O indutor ressonante L se descarrega negativamente através da malha E_i , D_2 , L_R e E_0 , como mostrado na Figura 2.7, transferindo toda sua energia para a fonte E_0 . A corrente i_l cresce linearmente com o tempo até se anular. A tensão do capacitor ressonante v_c permanece nula. Durante esta etapa já podemos comandar a chave S_1 para se fechar. Com isto fecha-se o ciclo, voltando as condições iniciais da etapa 1.

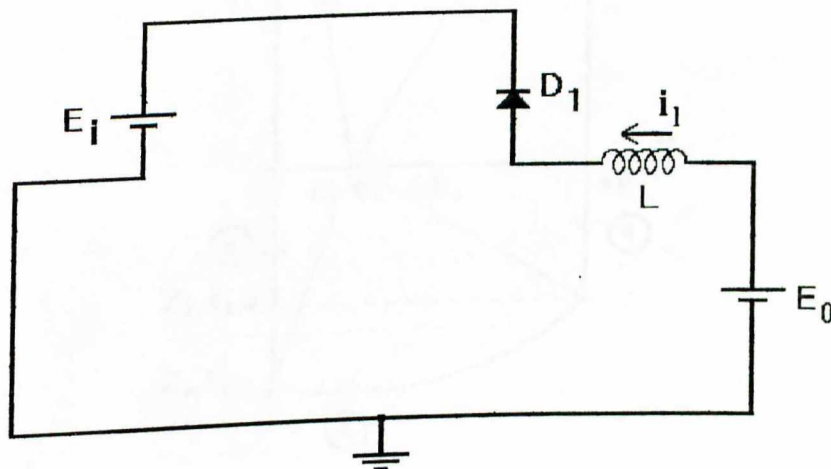


Figura 2.7 - Etapa de operação 6.

2.2.2 PLANO DE FASE

Diferentemente de uma fonte chaveada, no amplificador chaveado trabalhamos com uma referência variável, isto implica em um plano de fase distinto para cada ponto de operação.

Na Figura 2.8 mostramos o plano de fase para tensão de carga positiva. A Figura 2.9 mostra o plano de fase para tensão nula na carga. Finalmente a Figura 2.10 apresenta o plano de fase da estrutura com tensão de saída negativa. Os números dentro dos círculos indicam as etapas de operação.

Estes planos de fase se encontram em proporções adequadas a forma correta de operação do conversor, ou seja, comutação ZVS, a qual implica em restrições que serão apresentadas oportunamente.

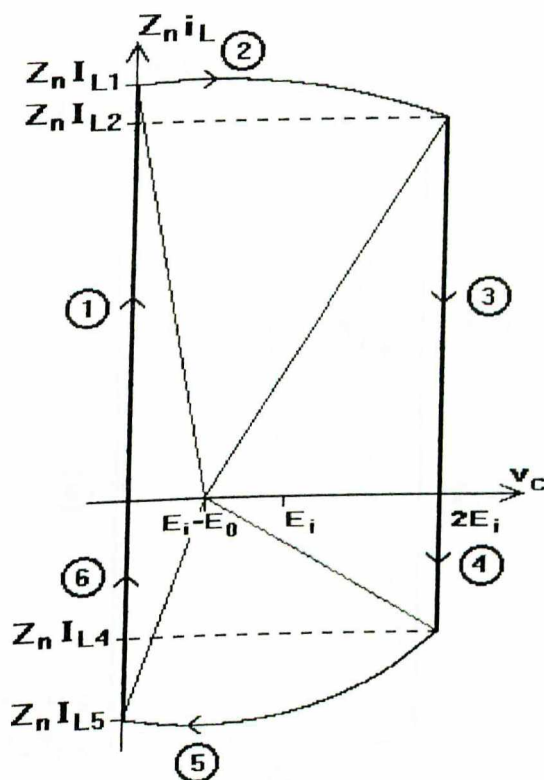


Figura 2.8 - Plano de fase para tensão e saída positiva.

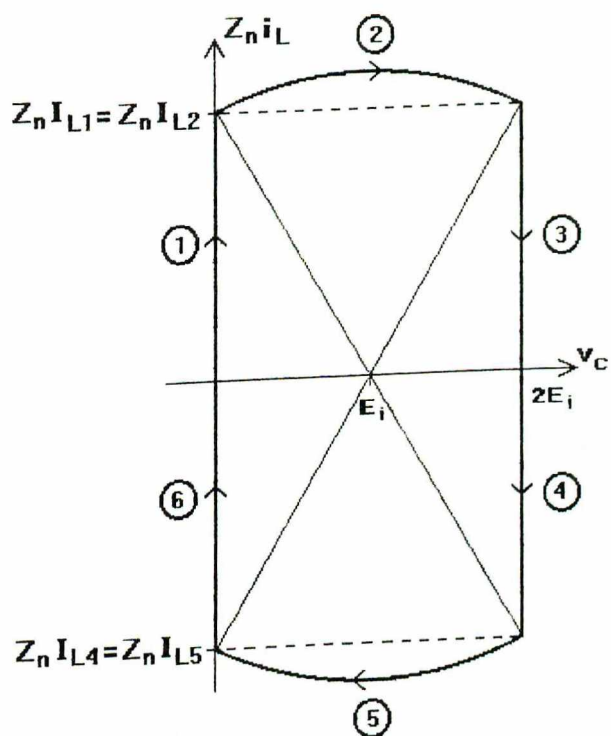


Figura 2.9 - Plano de fase para tensão de saída nula.

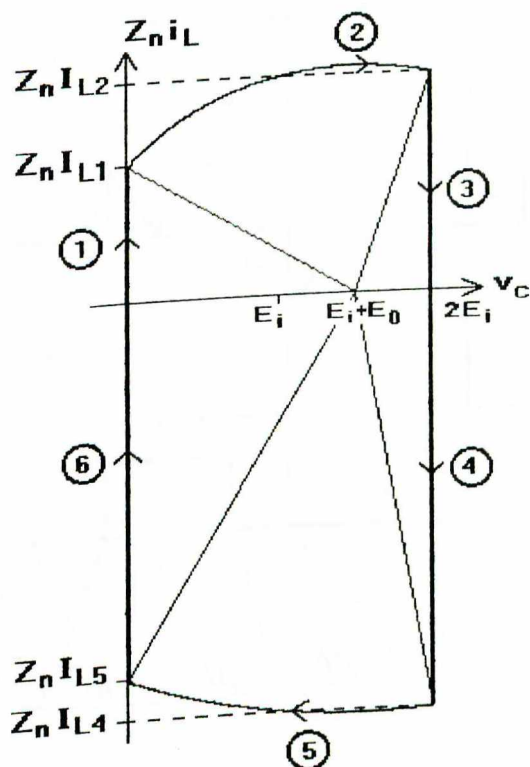


Figura 2.10 - Plano de fase para tensão de saída negativa.

2.2.3 FORMAS DE ONDA

As formas de onda das tensões e correntes nos diversos componentes do conversor são apresentadas na Figura 2.11. Pode-se observar através desta figura que a comutação da chave S_1 , e consequentemente da chave S_2 , é não-dissipativa.

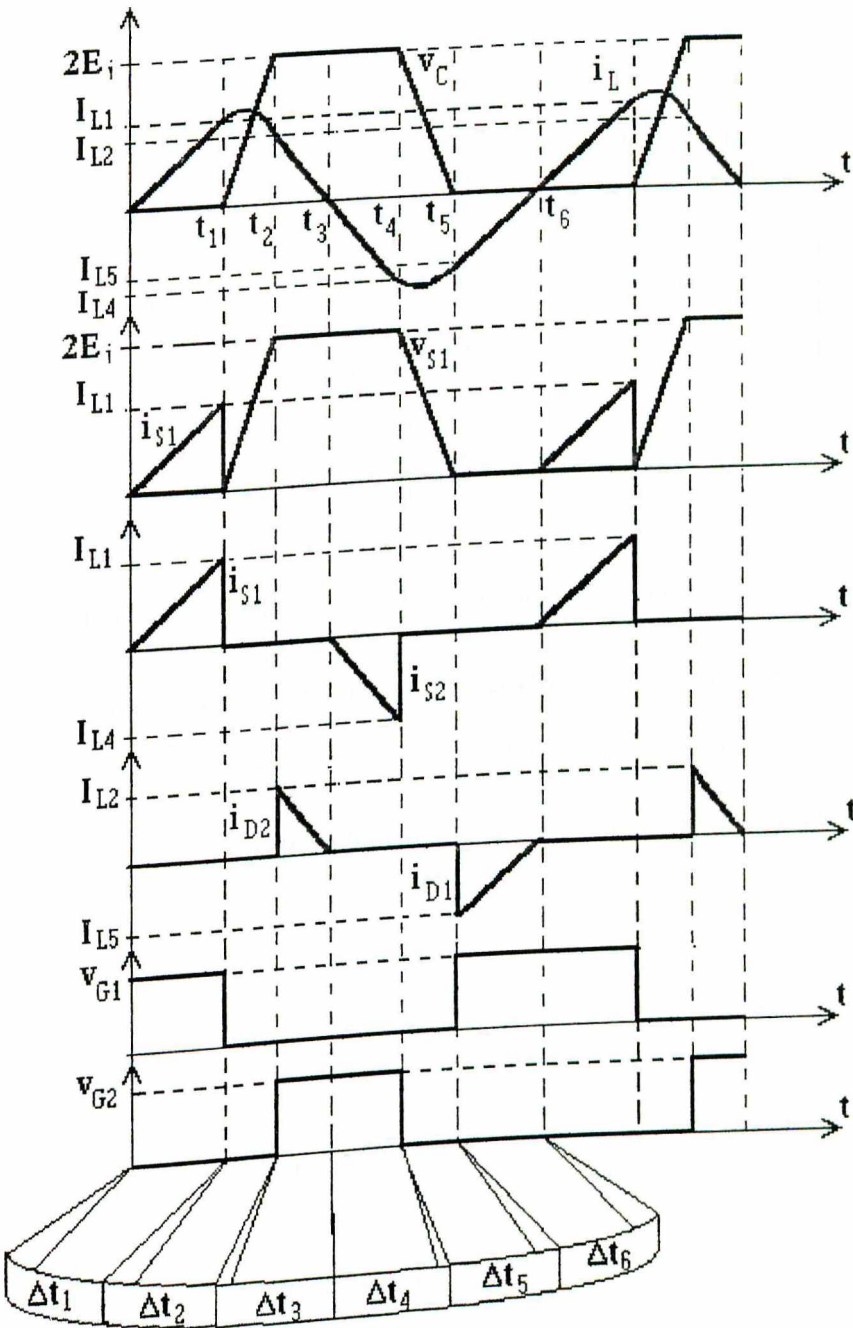


Figura 2.11 - Formas de onda do conversor.

2.3 ANÁLISE QUANTITATIVA

2.3.1 AS EQUAÇÕES DO CIRCUITO

As equações serão escritas conforme as referências do circuito da Figura 2.12.

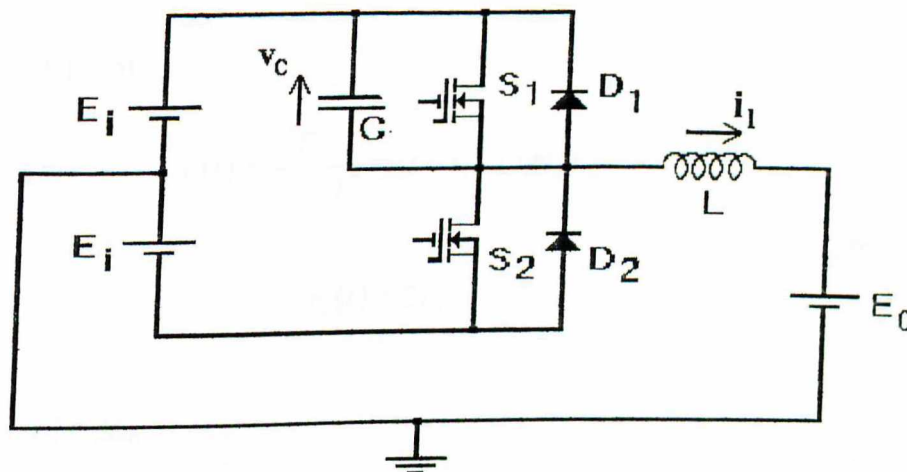


Figura 2.12 - Referências adotadas para as variáveis de estado.

Resolvendo as equações diferenciais de tensão, para a malha correspondente a cada etapa de funcionamento, pode-se facilmente chegar as expressões que descrevem o comportamento das variáveis de estado em função do tempo, as quais são representadas a seguir:

Etapa 1 : $[0, t_1] = \Delta t_1$;

$$i_l(t) = \frac{E_i - E_0}{L} t \quad (\text{Eq. 2.1})$$

$$v_c(t) = 0 \quad (\text{Eq. 2.2})$$

Etapa 2 : $[t_1, t_2] = \Delta t_2$,

$$i_l(t) = \frac{E_i - E_0}{Z_n} \text{sen}[\omega(t - t_1)] + i_l(t_1) \cos[\omega(t - t_1)] \quad (\text{Eq. 2.3})$$

onde : $Z_n = \sqrt{\frac{L}{C}}$;

$$v_c(t) = (E_i - E_0) - (E_i - E_0) \cos[\omega(t - t_1)] + Z_n i_l(t_1) \text{sen}[\omega(t - t_1)] \quad (\text{Eq. 2.4})$$

Etapa 3 : $[t_2, t_3] = \Delta t_3$,

$$i_l(t) = -\frac{E_i + E_0}{L}(t - t_2) + i_l(t_2) \quad (\text{Eq. 2.5})$$

$$v_c(t) = 2E_i \quad (\text{Eq. 2.6})$$

Etapa 4 : $[t_3, t_4] = \Delta t_4$,

$$i_l(t) = -\frac{E_i + E_0}{L}(t - t_3) \quad (\text{Eq. 2.7})$$

$$v_c(t) = 2E_i \quad (\text{Eq. 2.8})$$

Etapa 5 : $[t_4, t_5] = \Delta t_5$,

$$i_l(t) = \left[\frac{E_i - E_0}{Z_n} - \frac{v_c(t_4)}{Z_n} \right] \text{sen}[\omega(t - t_4)] + i_l(t_4) \cos[\omega(t - t_4)] \quad (\text{Eq. 2.9})$$

$$v_c(t) = (E_i - E_0) + [v_c(t_4) - (E_i - E_0)] \cos[\omega(t - t_4)] + Z_n i_l(t_4) \text{sen}[\omega(t - t_4)] \quad (\text{Eq. 2.10})$$

Etapa 6 : $[t_5, t_6] = \Delta t_6$,

$$i_l(t) = \frac{E_i - E_0}{L}(t - t_5) + i_l(t_5) \quad (\text{Eq. 2.11})$$

$$v_c(t) = 0 \quad (\text{Eq. 2.12})$$

2.3.2 DETERMINAÇÃO DOS INTERVALOS DE TEMPO DAS ETAPAS

Algumas definições devem ser feitas a fim de facilitar o desenvolvimento matemático para cálculo dos intervalos de tempo de cada etapa :

$$\beta = \frac{E_0}{E_i}$$

$$\alpha = \frac{I_{L1}}{I_N}$$

$$I_s = \frac{E_i}{\sqrt{L/C}}$$

Portanto :

$$\alpha = \frac{I_{L1}}{E_i / Z_n} \quad (\text{Eq. 2.13})$$

$$x = \cos(\omega \Delta t_2) \quad (\text{Eq. 2.14})$$

Da mesma forma temos :

$$\alpha' = \frac{I_{L4}}{E_i / Z_n} \quad (\text{Eq. 2.15})$$

$$x' = \cos(\omega \Delta t_5) \quad (\text{Eq. 2.16})$$

$\Delta t_1 = t_1$. Fazendo $t = t_1$ e $i_1(t_1) = I_{L1}$ na equação (Eq. 2.1) temos :

$$\begin{aligned} \Delta t_1 &= \frac{L}{E_i - E_0} I_{L1} \\ \Delta t_1 &= \sqrt{LC} \frac{\alpha}{1 - \beta} \end{aligned} \quad (\text{Eq. 2.17})$$

$\Delta t_2 = t_2 - t_1$. Na equação (Eq. 2.4) : $t = t_2$; $v_c(t_2) = 2E_i$; $i_l(t_1) = I_{L1}$.

$$2E_i = (E_i - E_0) - (E_i - E_0) \cos[\omega(t - t_1)] + Z_n I_{L1} \sin[\omega(t - t_1)]$$

Dividindo os termos desta última expressão por E_i , e aplicando as definições preestabelecidas, tem-se :

$$\left[(1 - \beta)^2 + \alpha^2 \right] x^2 + 2(1 - \beta^2)x - \left[(1 + \beta)^2 - \alpha^2 \right] = 0 \quad (\text{Eq. 2.18})$$

As soluções para a equação (Eq. 2.18) são:

$$x = \frac{-(1 - \beta^2) \pm \alpha \sqrt{\alpha^2 - 4\beta}}{(1 - \beta)^2 + \alpha^2}$$

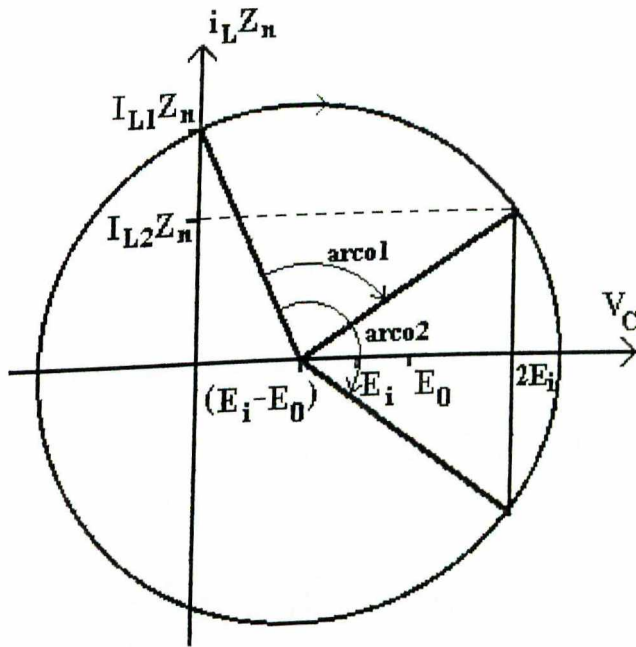


Figura 2.13 - Plano de Fase da Etapa 2.

Observando o plano de fase representativo apenas da situação topológica presente na etapa 2 (Figura 2.13), notamos que existem dois arcos que satisfazem a condição de tensão $v_c = 2E_i$ para a equação (Eq. 2.4), correspondentes as soluções da equação (Eq. 2.18). Comparando este plano com o plano de fase real do amplificador (Figura 2.8), podemos ver que só o menor arco (arco 1) nos interessa para o cálculo de Δt_2 . Então :

$$x = \frac{-(1-\beta^2) + \alpha\sqrt{\alpha^2 - 4\beta}}{(1-\beta)^2 + \alpha^2} \quad (\text{Eq. 2.19})$$

Da definição de x temos :

$$\Delta t_2 = \sqrt{LC} \arccos(x) \quad (\text{Eq. 2.20})$$

$\Delta t_3 = t_3 - t_2$. Na equação (Eq. 2.5) : $t = t_3$; $i_l(t_3) = 0$.

$$\Delta t_3 = \frac{L}{E_i + E_0} i_l(t_2) \quad (\text{Eq. 2.21})$$

Da equação (Eq. 2.3) temos que :

$$i_l(t_2) = \frac{E_i + E_0}{Z_n} \text{sen}[\omega(t - t_1)] + I_{L1} \cos[\omega(t - t_1)]$$

Portanto :

$$i_l(t_2) = \frac{E_i + E_0}{Z_n} \sqrt{1 - x^2} + I_{L1} x \quad (\text{Eq. 2.22})$$

Substituindo (Eq. 2.22) em (Eq. 2.21) temos :

$$\begin{aligned} \Delta t_3 &= \frac{L}{E_i + E_0} \left[\frac{E_i + E_0}{Z_n} \sqrt{1 - x^2} + I_{L1} x \right] \\ \Delta t_3 &= \frac{\sqrt{LC}}{1 + \beta} \left[(1 - \beta) \sqrt{1 - x^2} + \alpha x \right] \end{aligned} \quad (\text{Eq. 2.23})$$

$\Delta t_4 = t_4 - t_3$. Na equação (Eq. 2.7) : $t = t_4$; $v_c(t_4) = 2E_i$; $i_l(t_4) = I_{L4}$.

$$\Delta t_4 = -\frac{L}{E_i + E_0} I_{L4}$$

$$\Delta t_4 = -\sqrt{LC} \frac{\alpha'}{1 + \beta} \quad (\text{Eq. 2.24})$$

$\Delta t_5 = t_5 - t_4$. Na equação (Eq. 2.4) : $t = t_5$; $v_c(t_5) = 0$; $v_c(t_4) = 2E_i$; $i_L(t_4) = I_{L4}$.

$$0 = (E_i - E_0) + [2E_i - (E_i - E_0)] \cos[\omega(t - t_4)] + Z_n I_{L4} \sin[\omega(t - t_4)]$$

Dividindo ambos os termos por E_i , e aplicando as definições preestabelecidas, temos :

$$\left[(1 + \beta)^2 + \alpha'^2 \right] x'^2 + 2(1 - \beta^2) x' + \left[(1 - \beta)^2 - \alpha'^2 \right] = 0 \quad (\text{Eq. 2.25})$$

As soluções para a equação (Eq. 2.25) são:

$$x' = \frac{-(1 - \beta^2) \pm \alpha' \sqrt{\alpha'^2 + 4\beta}}{(1 + \beta)^2 + \alpha'^2}$$

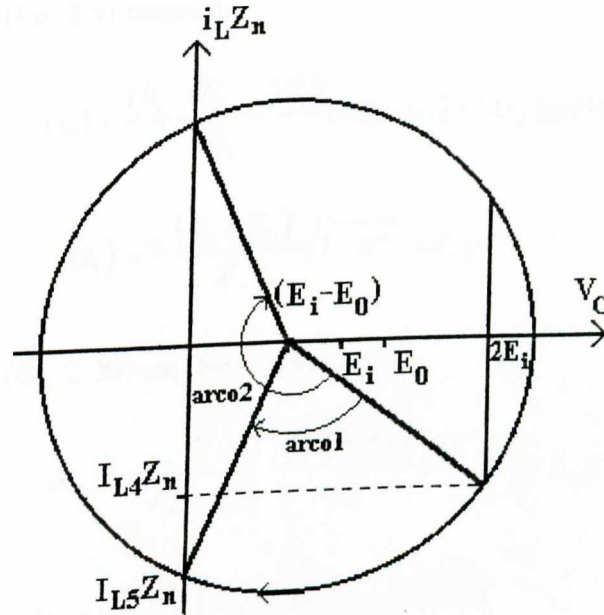


Figura 2.14 - Plano de Fase da Etapa 5.

Também neste caso, observando o plano de fase representativo da situação topológica presente na etapa 5 (Figura 2.14), notamos que existem dois arcos que satisfazem a condição de tensão $v_c = 0$ para a equação (Eq. 2.10), correspondentes as soluções da equação (Eq. 2.25). Comparando este com o plano de fase real do amplificador (Figura 2.8), podemos ver que só o menor arco (arco 1) nos interessa para o cálculo de Δt_5 . Então :

$$x' = \frac{-(1 - \beta^2) - \alpha' \sqrt{\alpha'^2 + 4\beta}}{(1 + \beta)^2 + \alpha'^2} \quad (\text{Eq. 2.26})$$

Da definição de x' temos :

$$\Delta t_5 = \sqrt{LC} \arccos(x') \quad (\text{Eq. 2.27})$$

$\Delta t_6 = t_6 - t_5$. Na equação (Eq. 2.11) : $t = t_6$; $i_l(t_6) = 0$.

$$\Delta t_6 = -\frac{L}{E_i - E_0} i_l(t_5) \quad (\text{Eq. 2.28})$$

Da equação (Eq. 2.9) temos que :

$$i_l(t_5) = \frac{(E_i - E_0 - 2E_i)}{Z_n} \text{sen}[\omega \Delta t_5] + i_l(t_4) \cos[\omega \Delta t_5]$$

$$i_l(t_5) = -\frac{(E_i + E_0)}{Z_n} \sqrt{1 - x'^2} + I_{L4} x' \quad (\text{Eq. 2.29})$$

Substituindo (Eq. 2.29) em (Eq. 2.28) temos :

$$\Delta t_6 = -\frac{L}{E_i - E_0} \left[-\frac{(E_i + E_0)}{Z_n} \sqrt{1 - x'^2} + I_{L4} x' \right]$$

$$\Delta t_6 = -\frac{\sqrt{LC}}{1 - \beta} \left[\alpha' x' - (1 + \beta) \sqrt{1 - x'^2} \right] \quad (\text{Eq. 2.30})$$

2.3.3 CÁLCULO DO PERÍODO DE OPERAÇÃO - T

O período de operação é dado pela seguinte expressão:

$$T = \Delta t_1 + \Delta t_2 + \Delta t_3 + \Delta t_4 + \Delta t_5 + \Delta t_6 \quad (\text{Eq. 2.31})$$

Todos os intervalos de tempo relacionados na equação (Eq. 2.31) foram calculados anteriormente. Porém os intervalos de tempo Δt_1 , Δt_2 e Δt_3 são funções das variáveis α e β ,

enquanto os intervalos de tempo Δt_4 , Δt_5 e Δt_6 são funções das variáveis α' e β . Ficamos assim com três incógnitas para o cálculo do período. Mais adiante mostraremos como calcular valores de α' a partir de valores de α e β conhecidos.

2.3.4 RELAÇÃO ENTRE FREQUÊNCIA DE CHAVEAMENTO E FREQUÊNCIA DE RESSONÂNCIA

A frequência de ressonância é definida como :

$$F_r = \frac{1}{2\pi\sqrt{LC}}$$

enquanto a frequência de chaveamento ou de operação do amplificador, é definida como:

$$F_s = \frac{1}{T}$$

Assim a relação da frequência de chaveamento para a frequência de ressonância é dada pela seguinte expressão :

$$f^* = \frac{F_s}{F_r} = \frac{2\pi\sqrt{LC}}{T} \quad (\text{Eq. 2.32})$$

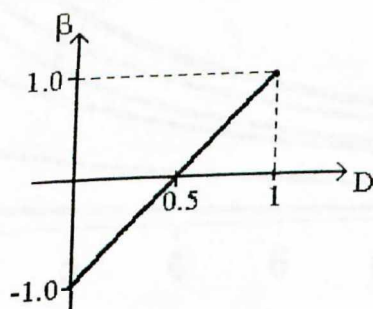


Figura 2.15 - Gráfico entre a razão cíclica D e a variável β .

Na Figura 2.15 é mostrada uma interpolação gráfica entre a razão cíclica (D) e a variável parametrizada (β), obtendo-se assim a seguinte relação :

$$D = \frac{\beta + 1}{2} \quad (\text{Eq. 2.33})$$

Da teoria de conversores sabemos também que :

$$T = \frac{T_{on}}{T}$$

Portanto temos:

$$D = \frac{\Delta t_1 + \Delta t_2 + \Delta t_3}{T} \quad (\text{Eq. 2.34})$$

Substituindo a equação (Eq. 2.33) na equação (Eq. 2.34) temos :

$$T = \frac{2(\Delta t_1 + \Delta t_2 + \Delta t_3)}{\beta + 1} \quad (\text{Eq. 2.35})$$

Substituindo a equação (Eq. 2.35) na equação (Eq. 2.32) temos :

$$f^* = \frac{\pi(\beta + 1)}{\frac{\alpha}{1 - \beta} + \arccos(x) + \frac{1}{1 + \beta} \left[(1 - \beta)\sqrt{1 - x^2} + \alpha x \right]} \quad (\text{Eq. 2.36})$$

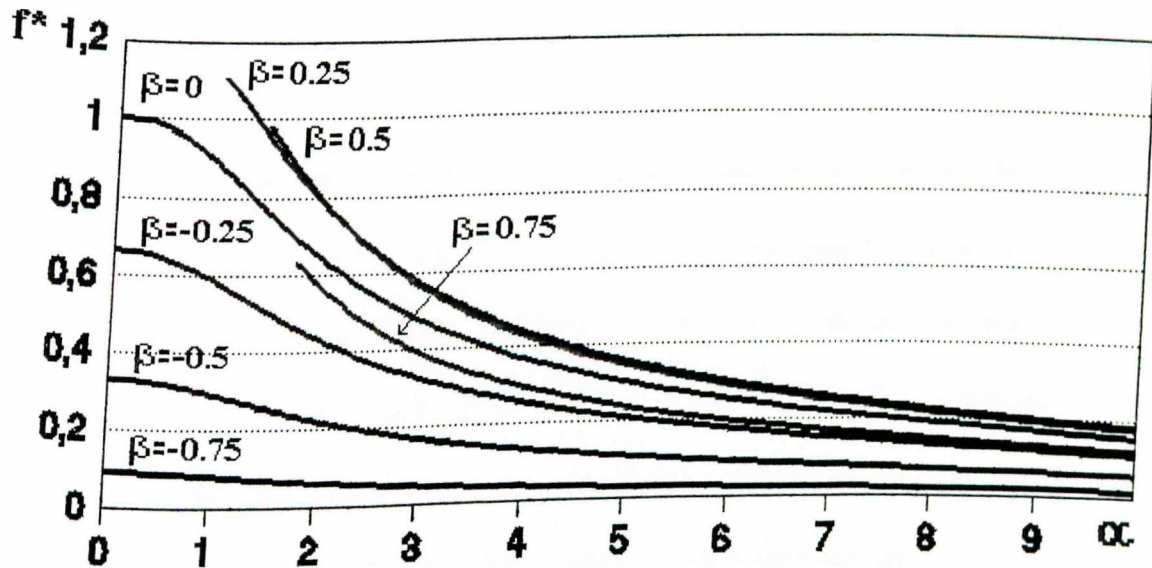


Figura 2.16 - Ábaco da f^* versus α , β como parâmetro.

A Figura 2.16 mostra o ábaco representativo da expressão (Eq. 2.36), f^* versus α , tendo β como parâmetro, lembrando que x é definido pela expressão (Eq. 2.19). Podemos perceber através desta ábaco que para garantir a comutação não-dissipativa para uma ampla faixa de excursão da tensão de saída, deveremos ter uma baixa relação de f^* .

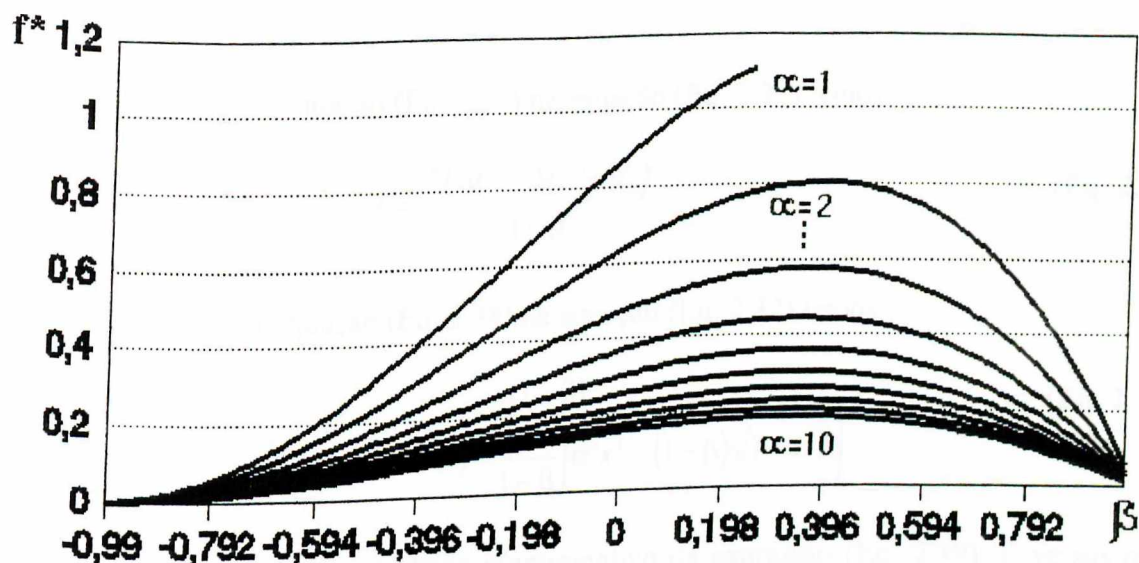


Figura 2.17 - Ábaco da f^* versus β , α como parâmetro.

A Figura 2.17 também mostra o ábaco representativo da equação (Eq. 2.36). Este gráfico representa f^* versus β , tendo α como parâmetro. Para baixas relações de f^* o conversor trabalhará com α 's maiores, o que implica em elevados picos de corrente, já que α é a corrente de pico parametrizada na chave.

Para uma dada relação de f^* , o aumento de α implica no aumento de β até uma determinada faixa de operação, depois há uma inversão da proporcionalidade. Devemos lembrar que a tensão de saída será função dos tempos de condução das duas chaves e consequentemente de α e α' . Apesar da redução de α para elevados β 's, a redução de α' é ainda maior, de modo que a chave vinculada ao parâmetro α conduz durante um período maior que a chave complementar, resultando numa tensão de saída com β elevado.

Analogamente ao cálculo de f^* em função de α e β mostrado na equação (Eq. 2.36), podemos calcular f^* em função de α' e β . Temos que :

$$1 - D = \frac{\Delta t_4 + \Delta t_5 + \Delta t_6}{T} \quad (\text{Eq. 2.37})$$

Substituindo a equação (Eq. 2.33) na equação (Eq. 2.37) temos :

$$T = \frac{2(\Delta t_4 + \Delta t_5 + \Delta t_6)}{1 - \beta} \quad (\text{Eq. 2.38})$$

Substituindo a equação (Eq. 2.38) na equação (Eq. 2.32) temos :

$$f^* = \frac{\pi(1 - \beta)}{-\frac{\alpha'}{1 + \beta} + \arccos(x') - \frac{1}{1 - \beta} [\alpha'x' - (1 + \beta)\sqrt{1 - x'^2}]} \quad (\text{Eq. 2.39})$$

A Figura 2.18 mostra o ábaco representativo da expressão (Eq. 2.39), f^* versus α' , tendo β como parâmetro, lembrando que x' é definido pela expressão (Eq. 2.26).

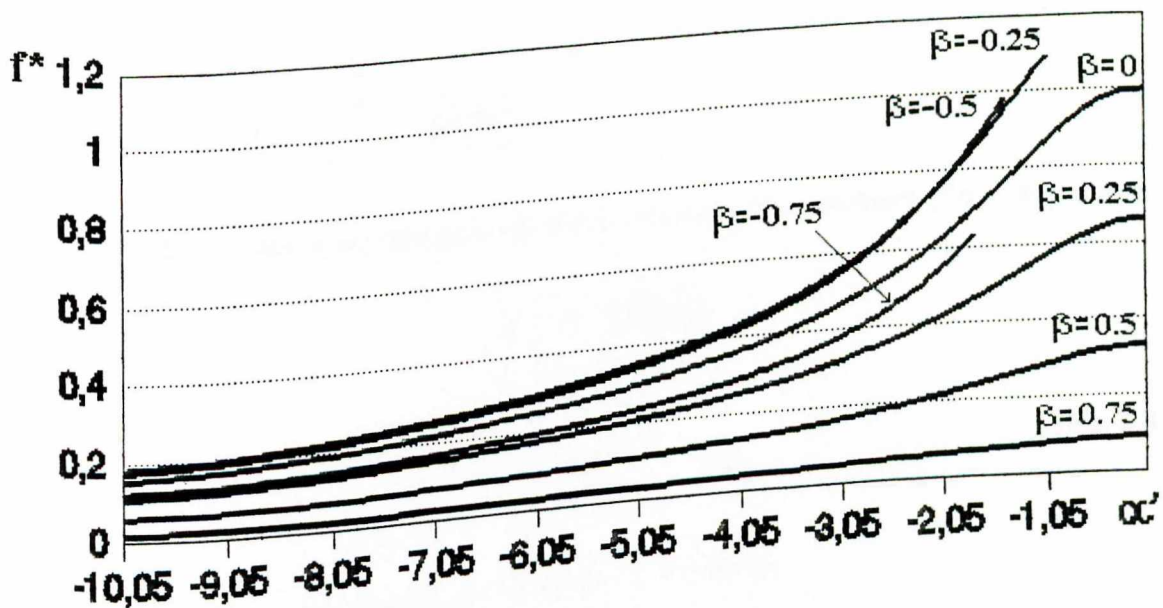


Figura 2.18 - Ábaco da f^* versus α' , β como parâmetro.

2.3.5 CÁLCULO DA CORRENTE MÉDIA DE SAÍDA I_0

A corrente média de saída é idêntica à corrente média no indutor, então, a partir das expressões de corrente no indutor em cada etapa, podemos dizer que a corrente média de saída

I_0 é :

$$I_0 = \frac{1}{T} [A + B + C + D + E + F] \quad (\text{Eq. 2.40})$$

onde:

$$A = \int_0^{\Delta t_1} \left[\frac{E_i - E_0}{L} t \right] dt$$

$$B = \int_0^{\Delta t_2} \left[\frac{E_i - E_0}{Z_n} \sin(\omega t) + i_l(t_1) \cos(\omega t) \right] dt$$

$$C = \int_0^{\Delta t_3} \left[-\frac{E_i + E_0}{L} t + i_l(t_2) \right] dt$$

$$D = \int_0^{\Delta t_4} \left[-\frac{E_i + E_0}{L} t \right] dt$$

$$E = \int_0^{\Delta t_5} \left[\frac{E_i - E_0 - v_c(t_4)}{Z_n} \sin(\omega t) + i_l(t_4) \cos(\omega t) \right] dt$$

$$F = \int_0^{\Delta t_6} \left[\frac{E_i - E_0}{L} t + i_l(t_5) \right] dt$$

Calculando separadamente cada integral \int_n da soma entre colchetes (Eq. 2.40), temos :

$$\int_1 = \int_0^{\Delta t_1} \left[\frac{E_i - E_0}{L} t \right] dt$$

$$\int_1 = \frac{E_i - E_0}{2L} \Delta t_1^2 \quad (\text{Eq. 2.41})$$

Substituindo a equação (Eq. 2.17) em (Eq. 2.41) temos :

$$\int_1 = \frac{E_i \sqrt{LC}}{Z_n} \frac{\alpha^2}{2(1 - \beta)} \quad (\text{Eq. 2.42})$$

Do segundo termo dentro do colchete da equação (Eq. 2.40) temos :

$$\int_2 = \int_0^{\Delta t_2} \left[\frac{E_i - E_0}{Z_n} \sin(\omega t) + i_l(t_1) \cos(\omega t) \right] dt$$

$$\int_2 = -\frac{E_i - E_0}{Z_n \omega} \cos(\omega \Delta t_2) + \frac{E_i - E_0}{Z_n \omega} + \frac{i_l(t_1)}{\omega} \sin(\omega \Delta t_2) \quad (\text{Eq. 2.43})$$

Fazendo as substituições necessárias para as simplificações, temos:

$$f_2 = \frac{E_i \sqrt{LC}}{Z_n} \left[-(1-\beta)x + \alpha \sqrt{1-x^2} + (1-\beta) \right] \quad (\text{Eq. 2.44})$$

Do terceiro termo dentro do colchete da equação (Eq. 2.40) temos :

$$f_3 = \int_0^{\Delta t_3} \left[-\frac{E_i + E_0}{L} t + i_l(t_2) \right] dt$$

Lembrando que da equação (Eq. 2.21), $i_l(t_2) = \frac{E_i + E_0}{L} \Delta t_3$;

$$f_3 = \frac{(E_i + E_0)}{2L} \Delta t_3^2 \quad (\text{Eq. 2.45})$$

Substituindo (Eq. 2.23) em (Eq. 2.45) temos:

$$f_3 = \frac{E_i \sqrt{LC}}{Z_n} \frac{1}{2(1+\beta)} \left[(1-\beta) \sqrt{1-x^2} + \alpha x \right]^2 \quad (\text{Eq. 2.46})$$

Do quarto termo dentro do colchete da equação (Eq. 2.40) temos :

$$f_4 = \int_0^{\Delta t_4} \left[-\frac{E_i + E_0}{L} t \right] dt$$

$$f_4 = -\frac{E_i - E_0}{2L} \Delta t_4^2 \quad (\text{Eq. 2.47})$$

Substituindo a equação (Eq. 2.24) em (Eq. 2.47) temos :

$$f_4 = -\frac{E_i \sqrt{LC}}{Z_n} \frac{\alpha'^2}{2(1+\beta)} \quad (\text{Eq. 2.48})$$

Do quinto termo dentro do colchete da equação (Eq. 2.40) temos :

$$f_5 = \int_0^{\Delta t_5} \left[\frac{E_i - E_0 - v_c(t_4)}{Z_n} \text{sen}(\omega t) + i_l(t_4) \cos(\omega t) \right] dt$$

$$f_5 = \frac{E_i + E_0}{Z_n \omega} \cos(\omega \Delta t_5) - \frac{E_i + E_0}{Z_n \omega} + \frac{i_l(t_4)}{\omega} \text{sen}(\omega \Delta t_5) \quad (\text{Eq. 2.49})$$

Fazendo as substituições necessárias para as simplificações, temos:

$$J_5 = \frac{E_i \sqrt{LC}}{Z_n} \left[(1 + \beta)x' + \alpha' \sqrt{1 - x'^2} - (1 + \beta) \right] \quad (\text{Eq. 2.50})$$

Do sexto termo dentro do colchete da equação (Eq. 2.40) temos :

$$J_6 = \int_0^{\Delta t_6} \left[\frac{E_i - E_0}{L} t + i_l(t_s) \right] dt$$

Lembrando que da equação (Eq. 2.28), $i_l(t_s) = -\frac{E_i - E_0}{L} \Delta t_6$;

$$J_6 = -\frac{(E_i - E_0)}{2L} \Delta t_6^2 \quad (\text{Eq. 2.51})$$

Substituindo (Eq. 2.30) em (Eq. 2.51) temos:

$$J_6 = -\frac{E_i \sqrt{LC}}{Z_n} \frac{1}{2(1 - \beta)} \left[\alpha' x' - (1 + \beta) \sqrt{1 - x'^2} \right]^2 \quad (\text{Eq. 2.52})$$

Substituindo, agora, cada um dos resultados das integrais J_n , expressões (Eq. 2.42),

(Eq. 2.44), (Eq. 2.46), (Eq. 2.48), (Eq. 2.50) e (Eq. 2.52), temos :

$$I_0 = \frac{1}{T} (J_1 + J_2 + J_3 + J_4 + J_5 + J_6)$$

A corrente média normalizada I_0^* é

$$I_0^* = \frac{Z_n I_0}{E_i}$$

Portanto :

$$I_0^* = \frac{Z_n}{E_i} \frac{1}{T} (J_1 + J_2 + J_3 + J_4 + J_5 + J_6) \quad (\text{Eq. 2.53})$$

Da equação (Eq. 2.32) lembramos que :

$$f^* = \frac{2\pi \sqrt{LC}}{T}$$

Fazendo um arranjo matemático na equação (Eq. 2.53) temos :

$$I_0^* = \frac{Z_n}{E_i} \frac{1}{2\pi\sqrt{LC}} f^* (\int_1 + \int_2 + \int_3 + \int_4 + \int_5 + \int_6) \quad (\text{Eq. 2.54})$$

Podemos notar que todas as correntes \int_n calculadas acima, expressões (Eq. 2.42), (Eq. 2.44), (Eq. 2.46), (Eq. 2.48), (Eq. 2.50) e (Eq. 2.52), contêm o termo $\frac{E_i \sqrt{LC}}{Z_n}$. Podemos definir assim a seguinte expressão, que pode ser usada para simplificar todas as correntes calculadas:

$$\int_n' = \frac{E_i \sqrt{LC}}{Z_n} \int_n \quad (\text{Eq. 2.55})$$

Substituindo (Eq. 2.55) em (Eq. 2.54) temos a expressão que define a corrente média normalizada.

$$I_0^* = \frac{1}{2\pi} f^* (\int_1' + \int_2' + \int_3' + \int_4' + \int_5' + \int_6')$$

Substituindo os valores de \int_n' temos a expressão :

$$I_0^* = \frac{1}{2\pi} f^* [A + B] \quad (\text{Eq. 2.56})$$

onde: $A = \frac{\alpha^2}{2(1-\beta)} + \left(-(1-\beta)x + \alpha\sqrt{1-x^2} + (1-\beta) \right) + \frac{1}{2(1+\beta)} \left[(1-\beta)\sqrt{1-x^2} + \alpha x \right]^2$

$$B = \frac{\alpha'^2}{2(1+\beta)} + \left((1+\beta)x' + \alpha'\sqrt{1-x'^2} - (1+\beta) \right) + \frac{1}{2(1-\beta)} \left[\alpha'x' - (1+\beta)\sqrt{1-x'^2} \right]^2$$

Podemos ver que a corrente normalizada fica em função de três variáveis, α , β e α' , onde α representa a corrente I_{L1} parametrizada e α' representa a corrente I_{L2} parametrizada. O cálculo de α' tem que ser feito recursivamente como apresentado a seguir.

Da equação (Eq. 2.35) temos :

$$T = \frac{2(\Delta t_1 + \Delta t_2 + \Delta t_3)}{\beta + 1}$$

Analogamente podemos calcular o mesmo período, usando agora os intervalos de tempo Δt_4 , Δt_5 e Δt_6 . Então temos :

$$1 - D = \frac{\Delta t_4 + \Delta t_5 + \Delta t_6}{T} \quad (\text{Eq. 2.57})$$

Substituindo a equação (Eq. 2.33) na equação (Eq. 2.57) temos :

$$T = \frac{2(\Delta t_4 + \Delta t_5 + \Delta t_6)}{1 - \beta} \quad (\text{Eq. 2.58})$$

Igualando (Eq. 2.35) com (Eq. 2.58) temos :

$$\frac{2(\Delta t_1 + \Delta t_2 + \Delta t_3)}{\beta + 1} = \frac{2(\Delta t_4 + \Delta t_5 + \Delta t_6)}{1 - \beta} \quad (\text{Eq. 2.59})$$

Para simplificar mais, vemos que todos os intervalos de tempo calculados contém o termo \sqrt{LC} . Podemos definir assim a seguinte expressão :

$$\Delta t_n' = \frac{\Delta t_n}{\sqrt{LC}}$$

Assim temos a expressão simplificada :

$$\frac{(\Delta t_1' + \Delta t_2' + \Delta t_3')}{\beta + 1} = \frac{(\Delta t_4' + \Delta t_5' + \Delta t_6')}{1 - \beta} \quad (\text{Eq. 2.60})$$

Para cada ponto de operação teremos valores de α e β , assim podemos achar α' recursivamente através de cálculo computacional.

Então, com todos os parâmetros disponíveis α , α' e β , podemos assim calcular valores de corrente média e corrente média normalizada.

2.3.6 CALCULO DA POTÊNCIA DE SAÍDA NORMALIZADA P_0^*

A potência de saída normalizada é definida como :

$$P_0^* = \frac{P_0}{P_s} = \frac{E_0 I_0}{E_i I_s}$$

onde : $I_s = \frac{E_i}{Z_n}$

Portanto :

$$P_0^* = \beta I_0^* \quad (\text{Eq. 2.61})$$

Substituindo (Eq. 2.56) em (Eq. 2.61) temos :

$$P_0^* = \beta \frac{1}{2\pi} f^*[A+B] \quad (\text{Eq. 2.62})$$

$$\text{onde : } A = \frac{\alpha^2}{2(1-\beta)} + \left(-(1-\beta)x + \alpha\sqrt{1-x^2} + (1-\beta) \right) + \frac{1}{2(1+\beta)} \left[(1-\beta)\sqrt{1-x^2} + \alpha x \right]^2$$

$$B = \frac{\alpha'^2}{2(1+\beta)} + \left((1+\beta)x' + \alpha'\sqrt{1-x'^2} - (1+\beta) \right) + \frac{1}{2(1-\beta)} \left[\alpha'x' - (1+\beta)\sqrt{1-x'^2} \right]^2$$

A Figura 2.19 mostra o ábaco referente a expressão (Eq. 2.62), P_0^* versus α , tendo β como parâmetro. Podemos notar que não existe curva para um valor de $\beta = 0$, isto acontece porque neste ponto de operação a potência de saída do conversor é nula.

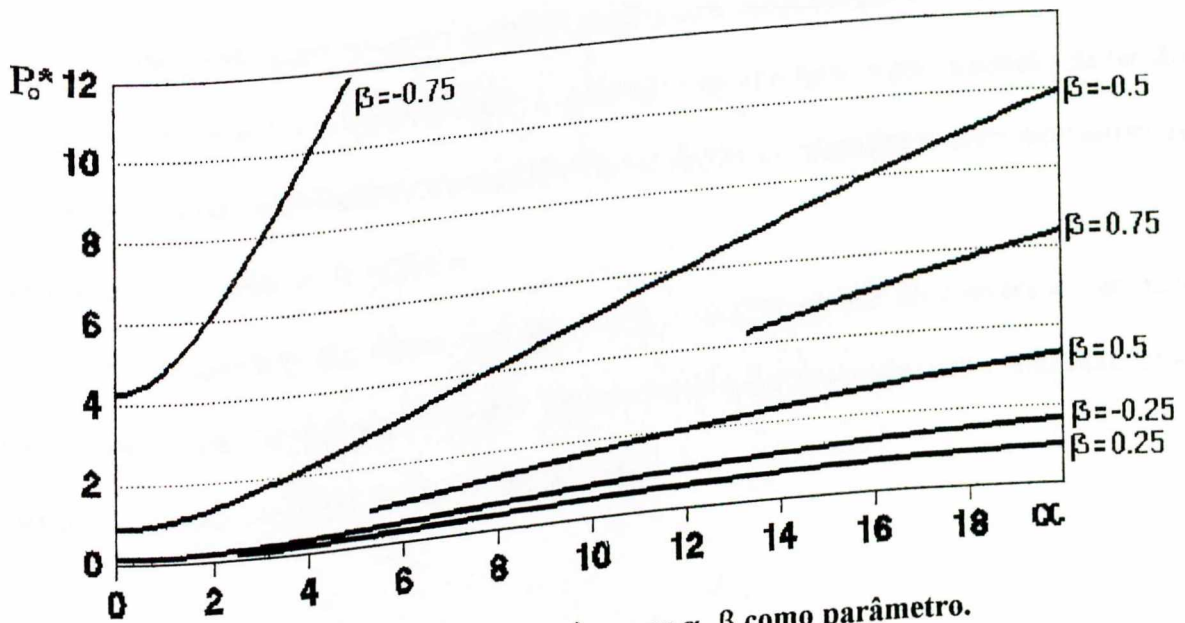


Figura 2.19 - Ábaco de P_0^* versus α , β como parâmetro.

2.4 RESTRIÇÕES DE OPERAÇÃO

Observando o plano de fase da estrutura em questão (Figura 2.8, Figura 2.9 e Figura 2.10), constatamos que a existência da comutação ZVS nas chaves é garantida se a tensão no capacitor atinge os valores $2E_i$ e zero ao final das etapas de operação 2 e 5, respectivamente.

Isto implica que as equações (Eq. 2.18) e (Eq. 2.25) devem ter uma ou duas soluções no domínio dos números reais, ou seja, o determinante das equações deve ser maior ou igual a zero.

Assim para a (Eq. 2.18) temos $\alpha > 2\sqrt{\beta}$ e para a (Eq. 2.25) temos $\alpha' > 2\sqrt{\beta}$.

Todos os ábacos apresentados satisfazem tais condições, isto é, cada ponto de uma curva define um ponto de operação real, onde a comutação não-dissipativa é garantida.

2.5 CONCLUSÕES

Vimos neste capítulo que é possível implementar uma estrutura ressonante para um conversor meia- ponte, conseguindo assim a comutação não-dissipativa pela anulação da tensão nas chaves durante a comutação (técnica ZVS). Tal forma de operação implica em restrições dependentes dos valores de α , β e α' .

Foram apresentados ábacos que descrevem o comportamento do conversor, servindo como base a uma metodologia de projeto para o amplificador chaveado com comutação não-dissipativa, a qual será mostrada no próximo capítulo.

AMPLIFICADORES DE POTÊNCIA CHAVEADOS COM COMUTAÇÃO NÃO-DISSIPATIVA PARA APLICAÇÕES EM ÁUDIO

3. CAPÍTULO

METODOLOGIA DE PROJETO

3.1 INTRODUÇÃO

Neste capítulo será apresentada uma metodologia de projeto para os amplificadores chaveados com comutação não-dissipativa utilizando a topologia meia-ponte. Tal metodologia é composta de uma sequência de passos que permitem a obtenção do projeto de uma maneira rápida e simples.

3.2 METODOLOGIA DE PROJETO

3.2.1 Dados de Projeto

Como ponto de partida, alguns parâmetros iniciais devem ser especificados, a saber:

- Tensão de entrada das fontes: E_i ;
- Potência máxima de saída: P ;
- Frequência de chaveamento: F_s ;

3.2.2 Determinação de L e C

Os cálculos para a determinação de L e C são realizados sob condição de potência de saída máxima considerando a frequência de chaveamento fixa.

Passo 1

Através do ábaco de $f^* \alpha$, tendo β como parâmetro, mostrado na Figura 2.16, fazemos a escolha da frequência normalizada (f^*), a qual deve considerar o seguinte compromisso: se for escolhido um valor de f^* muito baixo, tem-se valores elevados de α , ou seja, picos muitos elevados de corrente nas chaves; por outro lado, se a valor e f^* for mais próximo do valor unitário, a operação do conversor será limitada a poucos valores de β , diminuindo a faixa possível de excursão da tensão de saída.

Com a relação de frequência definida, determina-se a frequência de ressonância F_R , e por conseguinte, o produto LC, como segue :

$$LC = \frac{1}{(2\pi F_r)^2} \quad (\text{Eq. 3.1})$$

Passo 2

Considerando a relação de frequência (f^*) definida, e a máxima variação de β , contemplada pelo compromisso acima, pode-se obter os valores de α e α' correspondentes a operação para a máxima potência de saída.

Através do ábaco da Figura 2.16, segue-se a linha de frequência normalizada até que ela atinja o maior valor de β desejado, neste ponto tem-se o valor da corrente parametrizada α .

Através do ábaco $f^* \alpha'$, tendo β como parâmetro, da Figura 2.18, segue-se a linha de frequência normalizada até que ela atinja novamente o maior valor de β desejado, neste ponto tem-se o valor da corrente parametrizada α' .

Passo 3

Com os valores de α , α' e β , através do ábaco de potência normalizada de saída versus α , mostrado na Figura 2.19, determina-se o valor de P_0^* . Neste gráfico pode-se usar tanto o valor de α como o de α' . Usando-se a valor de α o valor da potência normalizada estará na

interseção com o maior valor de β (valor positivo), enquanto isto, usando-se α' o valor da potência normalizada estará na interseção com o menor valor de β (valor negativo).

Passo 4

Com P_0^* determinamos a impedância característica Z_n :

$$Z_n = \frac{P_0^* E_i^2}{P_0} \quad (\text{Eq. 3.2})$$

Passo 5

Com Z_n e o produto LC podemos determinar os valores de L e de C, como segue :

$$C = \frac{f^* T}{2\pi Z_n} \quad \text{Eq. 3.3}$$

onde $T = 1/F_s$.

$$L = \frac{1}{(2\pi F_R)^2 C} \quad (\text{Eq. 3.4})$$

3.2.3 Correntes Máximas nos Semicondutores

Com os valores de α e α' pode-se determinar as correntes de pico máximas nos semicondutores.

De acordo com a equação (Eq. 2.13) tem-se :

$$I_{L1} = \frac{\alpha E_i}{Z_n} \quad (\text{Eq. 3.5})$$

E de acordo com a equação (Eq. 2.15) tem-se :

$$I_{L4} = \frac{\alpha' E_i}{Z_n} \quad (\text{Eq. 3.6})$$

3.3 EXEMPLO DE PROJETO

3.3.1 Dados de Projeto

Considerando um amplificador chaveado com comutação não-dissipativa, com os seguintes dados :

$$E_i = 35 \text{ v;}$$

$$P_0 = 30\text{W;}$$

$$F_s = 200 \text{ kHz.}$$

3.3.2 Determinação de L e C

Passo 1

Considerando a relação de compromisso envolvida, adota-se a frequência normalizada $f^* = 0.2$.

Passo 2

Para esta relação de frequência, tem-se uma variação de $\beta = -0.5$ até $\beta = 0.5$. Com o valor de $\beta = 0.5$, através do ábaco da Figura 2.16, e obtido o valor de $\alpha = 8.8$. E com o valor de $\beta = 0.5$, através do ábaco da Figura 2.18, pode-se obter o valor de $\alpha' = -2.38$.

Passo 3

Com os valores de $\alpha = 8.8$ e $\beta = 0.5$, no ábaco de potência normalizada da Figura 2.19 tem-se que $P_0^* = 1.48$. Pode-se ver que para o modulo de α' , $\alpha' = 2.38$, se for feita uma busca com o menor valor de β , $\beta = -0.5$ no ábaco de potência normalizada, obteremos o mesmo valor de potência normalizada, $P_0^* = 1.48$.

Passo 4

Com P_0^* pode-se determinar a impedância característica Z_n :

$$Z_n = \frac{P_0^* E_i^2}{P} = 60.43\Omega$$

Passo 5

Finalmente os valores de L e C podem ser determinados como segue :

$$C = \frac{f^* T}{2\pi Z_n} = 2.63 nF$$

$$L = \frac{1}{(2\pi F_R)^2 C} = 9.62 \mu H$$

3.3.3 Correntes Máximas nos Semicondutores

De acordo com a equação (Eq. 2.13), para um valor de $\alpha = 8.8$, tem-se :

$$I_{L1} = \frac{\alpha E_i}{Z_n} = 5.09 A$$

De acordo com a equação (Eq. 2.15), para um valor de $\alpha' = -2.38$, tem-se :

$$I_{L4} = \frac{\alpha' E_i}{Z_n} = -1.38 A$$

Deve-se ter em mente que os valores I_{L1} e I_{L2} serão invertidos para a tensão negativa correspondente a potência máxima de saída. Então, o valor de I_{L1} apresentado acima deve ser utilizado como referência na especificação das duas chaves.

3.4 CONCLUSÃO

Com a metodologia proposta neste capítulo é possível se projetar facilmente um amplificador chaveado meia-ponte com comutação não-dissipativa.

Através dos valores de corrente encontrados, a especificação dos semicondutores é simplificada. Utilizando recursos computacionais, pode-se calcular as correntes médias e eficazes nas chaves em função de α , α' e β , para uma melhor precisão na especificação das chaves semicondutoras.

Devemos lembrar que na realidade os semicondutores apresentam componentes parasitas, que podem alterar os limites das especificações.

Os cálculos do Exemplo de Projeto foram realizados com precisão superior a apresentada, através da ajuda de um programa computacional envolvendo as expressões correspondentes aos ábacos. Para projetos mais simplificados através dos ábacos, convém expandi-los próximo à faixa de operação na qual se deseja trabalhar.



AMPLIFICADOR DE POTÊNCIA CHAVEADO COM COMUTAÇÃO NÃO-DISSIPATIVA PARA APLICAÇÕES EM ÁUDIO

4. CAPÍTULO

RESULTADOS DE SIMULAÇÃO

4.1 INTRODUÇÃO

Neste capítulo serão apresentados os resultados de simulação digital para o amplificador chaveado com comutação não-dissipativa apresentado no item 4.3 do capítulo anterior.

As simulações digitais foram feitas com o programa PSPICE para ambiente WINDOWS em uma versão SHAREWARE.

4.2 O CIRCUITO SIMULADO

O circuito simulado é mostrado na Figura 4.1.

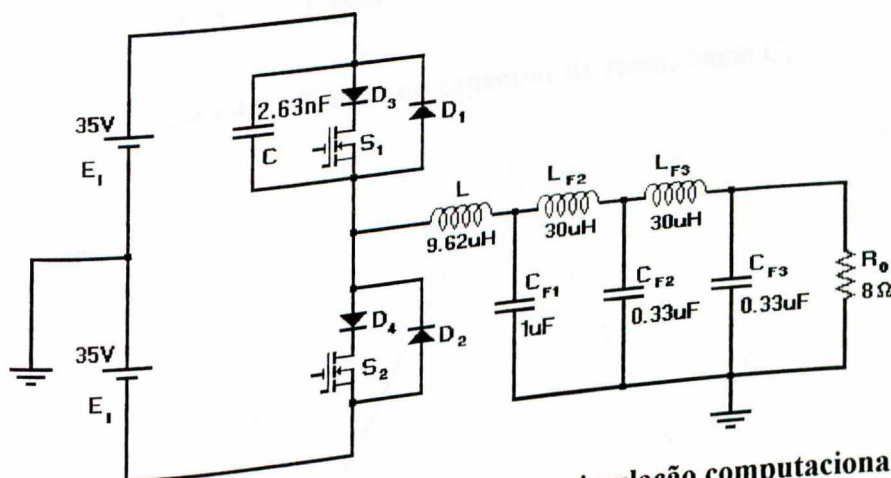


Figura 4.1 - Esquema do circuito usado na simulação computacional.

A fonte E_0 usada nas simplificações do equacionamento no Capítulo 2, é constituída pelos componentes C_{F1} , C_{F2} , C_{F3} , L_{F2} , L_{F3} e R_0 . As chaves S_1 e S_2 e os diodos D_1 , D_2 , D_3 e D_4

são componentes ideais na simulação. Foram incluídas ainda, devido a problemas de convergência no PSPICE, algumas resistências de pequenos valores em série com os capacitores e indutores, simulando assim as próprias resistências intrínsecas dos componentes.

4.3 RESULTADOS DE SIMULAÇÃO

Serão mostrados a seguir as formas de onda obtidas por simulação digital do amplificador chaveado com comutação não-dissipativa. Tais simulações foram feitas para um sinal de entrada senoidal de 1 kHz, além de 10 kHz e 20 kHz.

A Figura 4.2 e a Figura 4.3 mostram as formas de onda dos elementos ressonantes

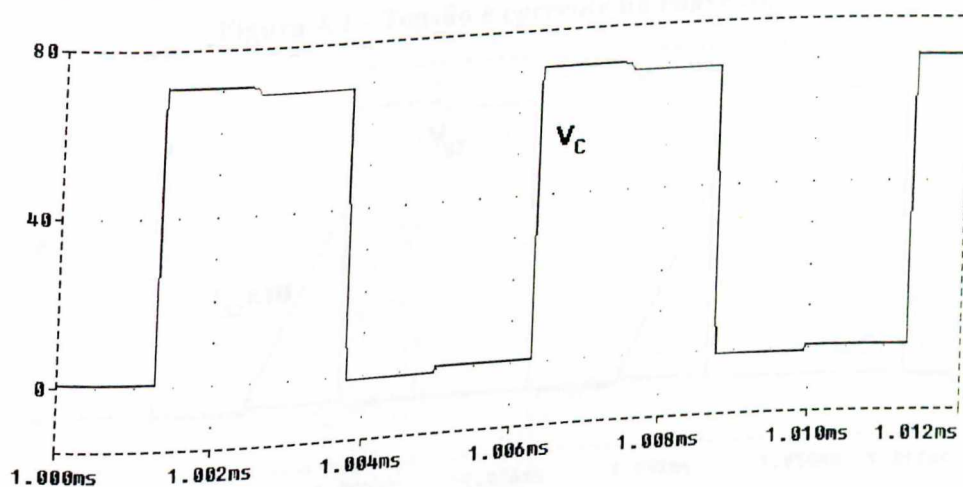


Figura 4.2 - Tensão no capacitor de ressonância C.

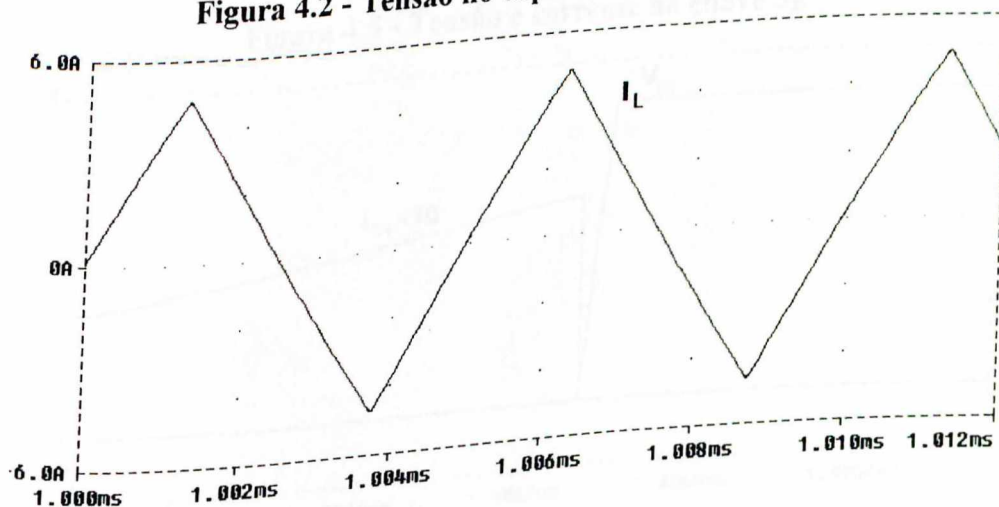


Figura 4.3 - Corrente no indutor de ressonância L.

A Figura 4.4 e a Figura 4.5 referem-se às tensões e correntes nas chaves S_1 e S_2 respectivamente. Na Figura 4.6 temos o detalhe da comutação não-dissipativa na chave S_1 .

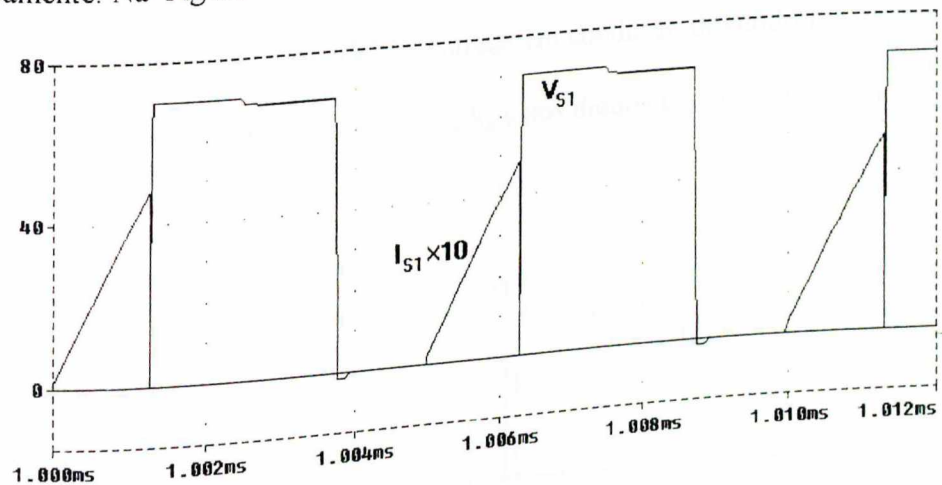


Figura 4.4 - Tensão e corrente na chave S_1 .

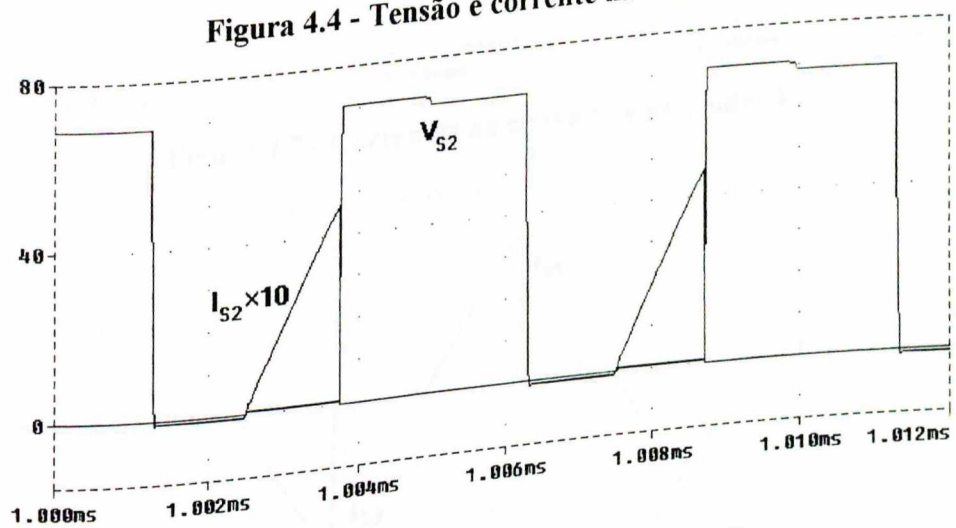


Figura 4.5 - Tensão e corrente na chave S_2 .

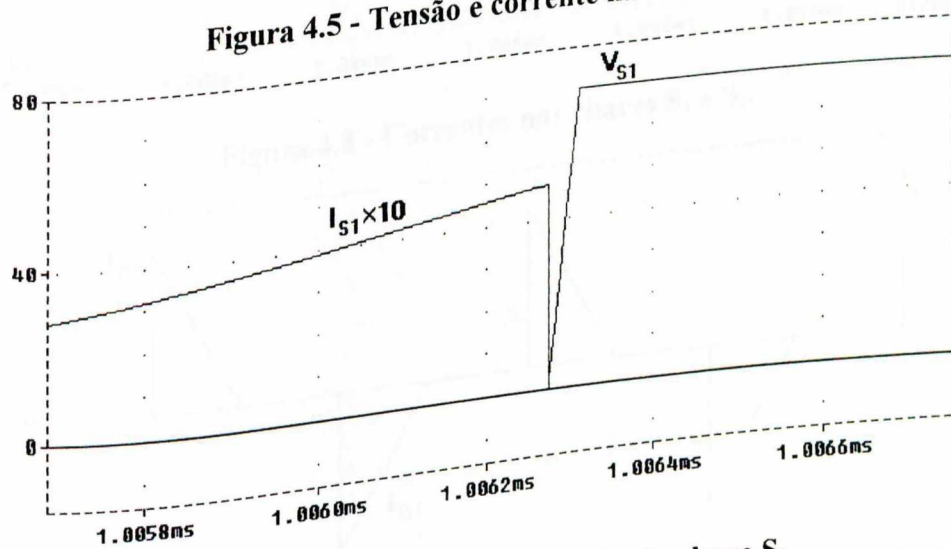


Figura 4.6 - Detalhe da comutação da chave S_1 .

Na Figura 4.7 temos um detalhe onde podemos ver o tempo de ressonância que existe entre a saída de condução da chave S_1 e a entrada em condução do diodo D_2 . Nas Figura 4.8 e Figura 4.9 temos as correntes nas chaves S_1 e S_2 e nos diodos D_1 e D_2 .

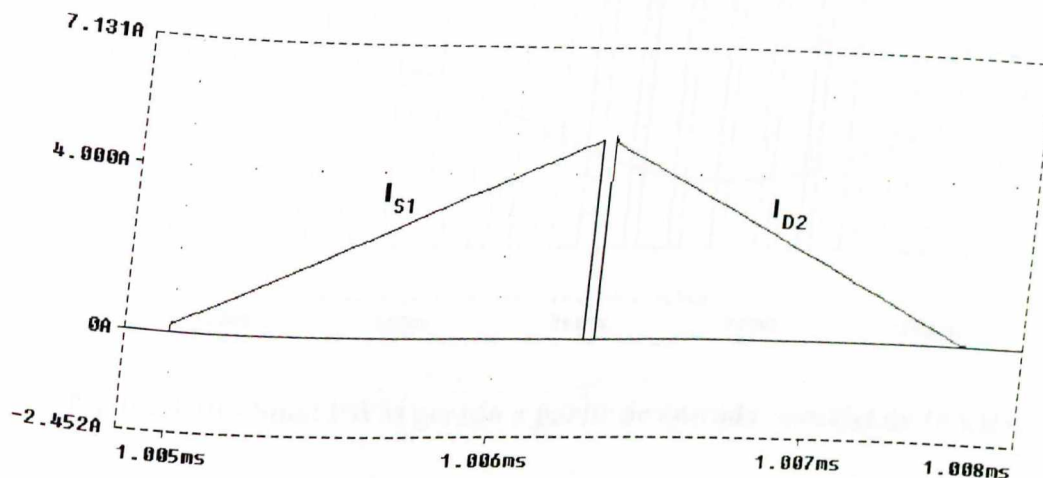


Figura 4.7 - Correntes na chave S_1 e no diodo D_2 .

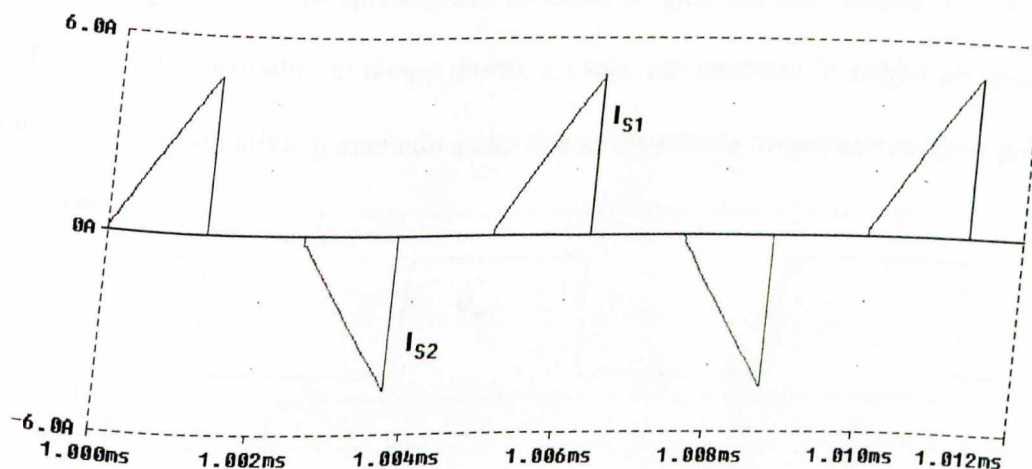


Figura 4.8 - Correntes nas chaves S_1 e S_2 .

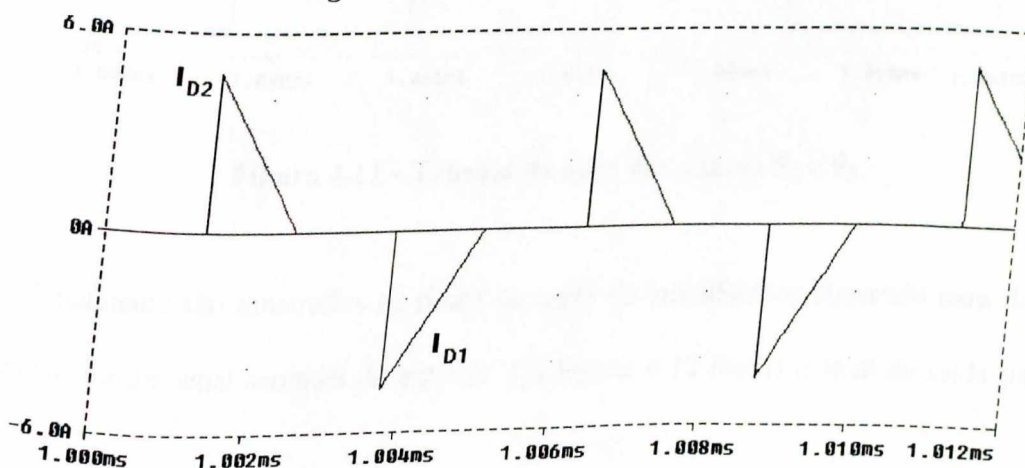


Figura 4.9 - Correntes nos diodos D_1 e D_2 .

A Figura 4.10 nos mostra a sinal PWM gerado por simulação a partir de um sinal de entrada senoidal de 10 kHz de frequência.

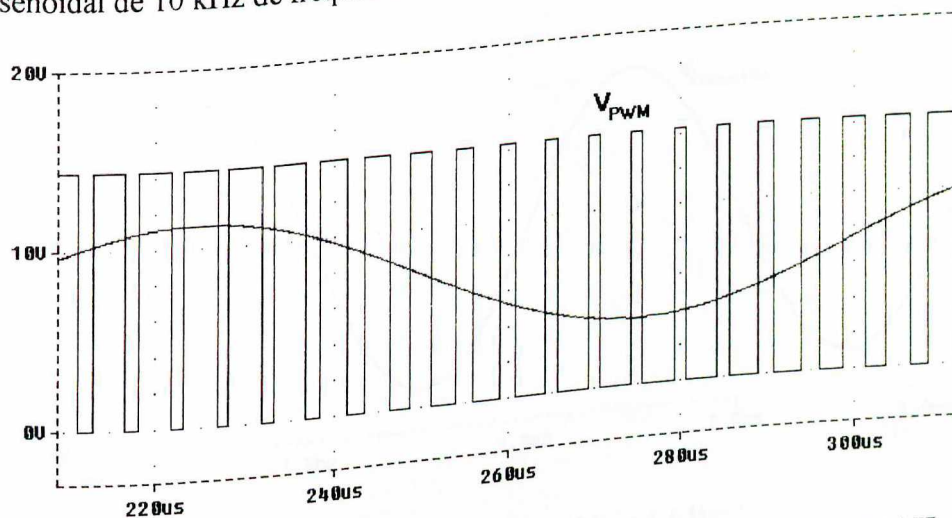


Figura 4.10 - Sinal PWM gerado a partir de entrada senoidal de 10 kHz.

Na Figura 4.11 são apresentados os sinais de gate das duas chaves S_1 e S_2 . Podemos ver que foi implementado um tempo morto, ou seja, um intervalo de tempo em que nenhuma das duas chaves está ativa, garantindo assim que a ressonância ocorra sem maiores problemas.

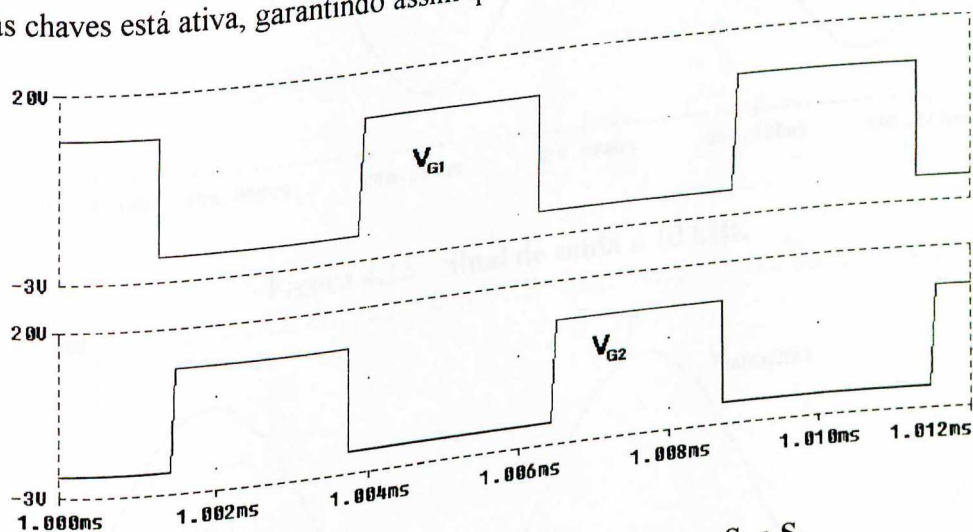


Figura 4.11 - Tensões de gate das chaves S_1 e S_2 .

Finalmente são mostrados os sinais de saída do amplificador chaveado para diferentes frequências de um sinal senoidal de entrada. Na Figura 4.12 temos o sinal de saída para uma

entrada senoidal de 1 kHz. A Figura 4.13 representa o sinal de saída para frequência de 10 kHz e a Figura 4.14 o sinal de saída para frequência de 20 kHz.

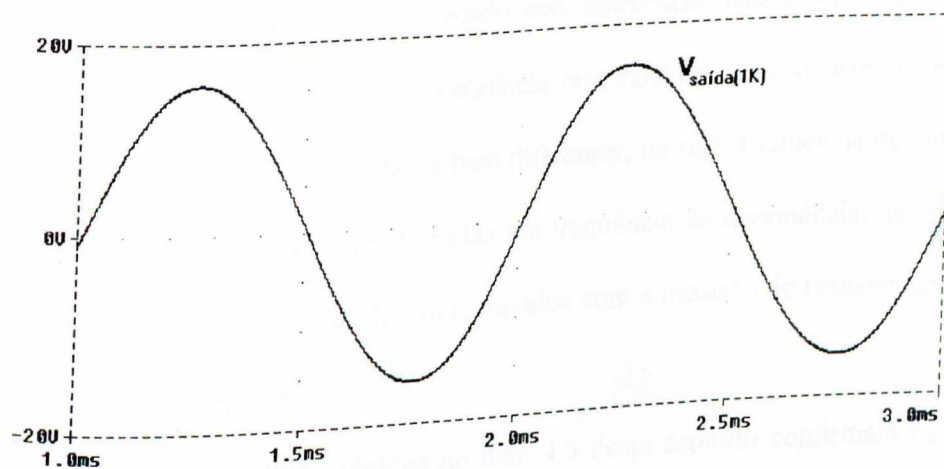


Figura 4.12 - Sinal de saída a 1 kHz.

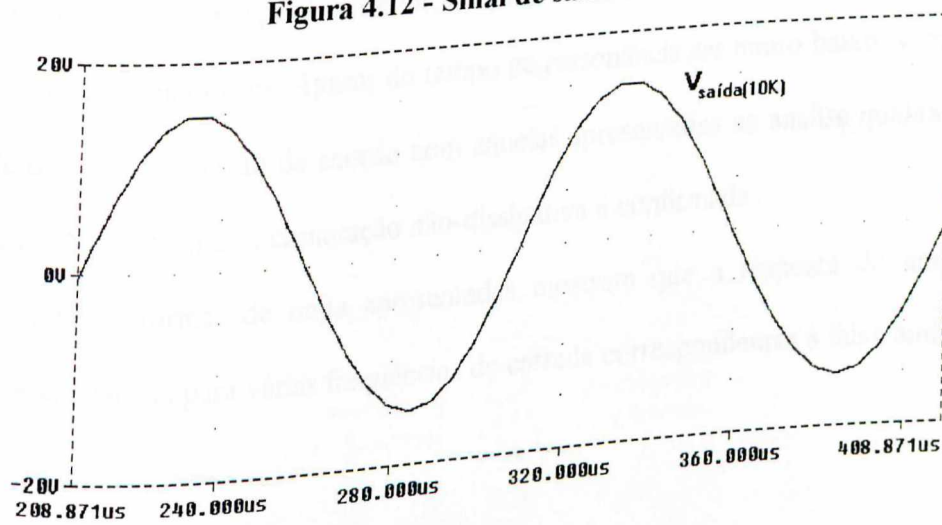


Figura 4.13 - Sinal de saída a 10 kHz.

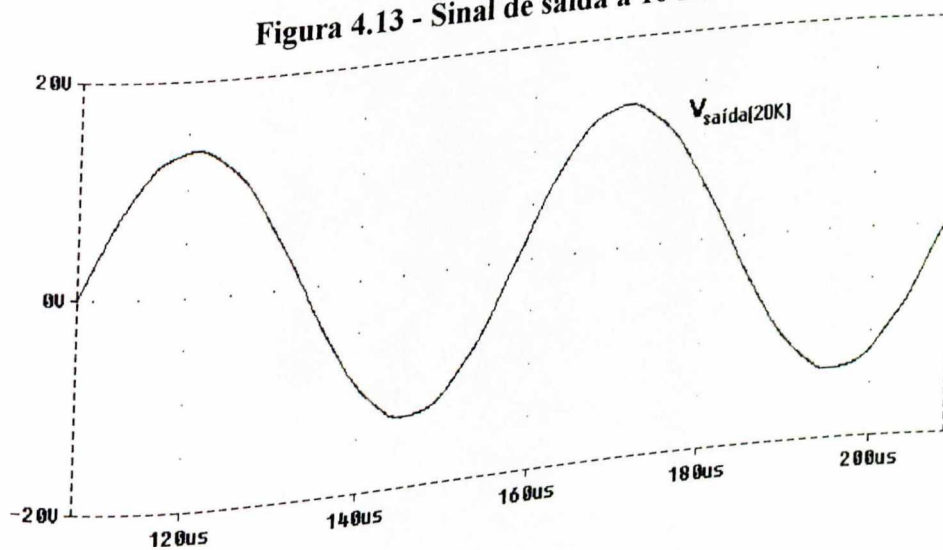


Figura 4.14 - Sinal de saída a 20 kHz.

4.4 CONCLUSÃO

As simulações do amplificador chaveado com comutação não-dissipativa no PSPICE apresentaram inúmeros problemas de convergência nos cálculos. Isto ocorre devido a este circuito trabalhar com gamas de frequências bem diferentes, ou seja, frequência de entrada (ex. 1 kHz), frequência de chaveamento de 200 kHz e a frequência de ressonância, neste exemplo simulado, de 1 MHz. Estes problemas foram resolvidos com a inclusão de resistências em série com os componentes ressonantes.

Os resultados de simulação obtidos no item 4.3 deste capítulo confirmam os cálculos realizados no item 3.3 do capítulo anterior, quanto à variação da tensão de saída e os picos de correntes nos semicondutores. Apesar do tempo de ressonância ser muito baixo, vemos que as formas de onda obtidas estão de acordo com aquelas apresentadas na análise qualitativa (item 2.2.3, Figura 2.11). Nestas, a comutação não-dissipativa é confirmada.

As últimas formas de onda apresentadas mostram que a resposta do amplificador chaveado é satisfatória para várias frequências de entrada correspondentes à faixa audível.

AMPLIFICADORES DE POTÊNCIA CHAVEADOS COM COMUTAÇÃO NÃO-DISSIPATIVA PARA APLICAÇÕES EM ÁUDIO

5. CAPÍTULO

IMPLEMENTAÇÃO PRÁTICA

5.1 INTRODUÇÃO

Dentre as duas estruturas mostradas no primeiro capítulo, a estrutura meia-ponte foi a escolhida para a implementação prática. Apesar da estrutura ponte-completa necessitar somente de uma fonte, ela é de difícil implementação devido as quatro chaves envolvidas no processo. Com a estrutura meia-ponte necessitamos somente de duas chaves mas em compensação temos que utilizar uma fonte simétrica de tensão para alimentar o circuito de potência.

A Figura 5.1 nos mostra a foto do circuito implementado.

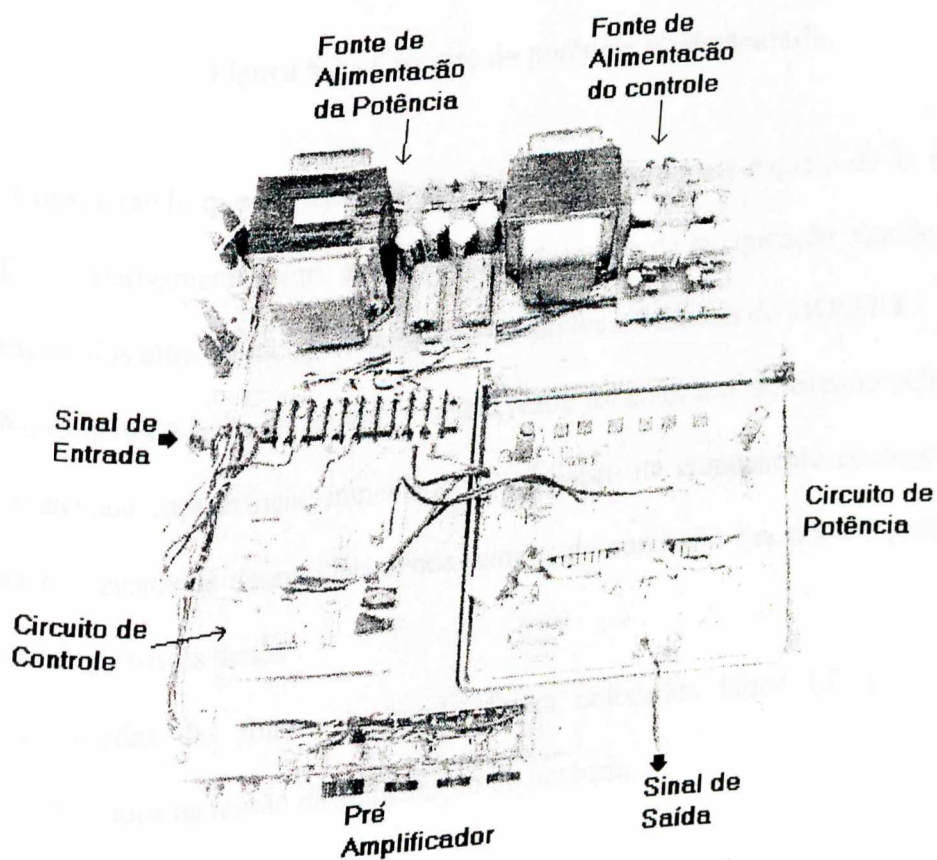


Figura 5.1 - Foto da estrutura implementada.

5.2 CIRCUITO DE POTÊNCIA

O circuito de potência do amplificador chaveado, que foi implementado, é mostrado na Figura 5.2.

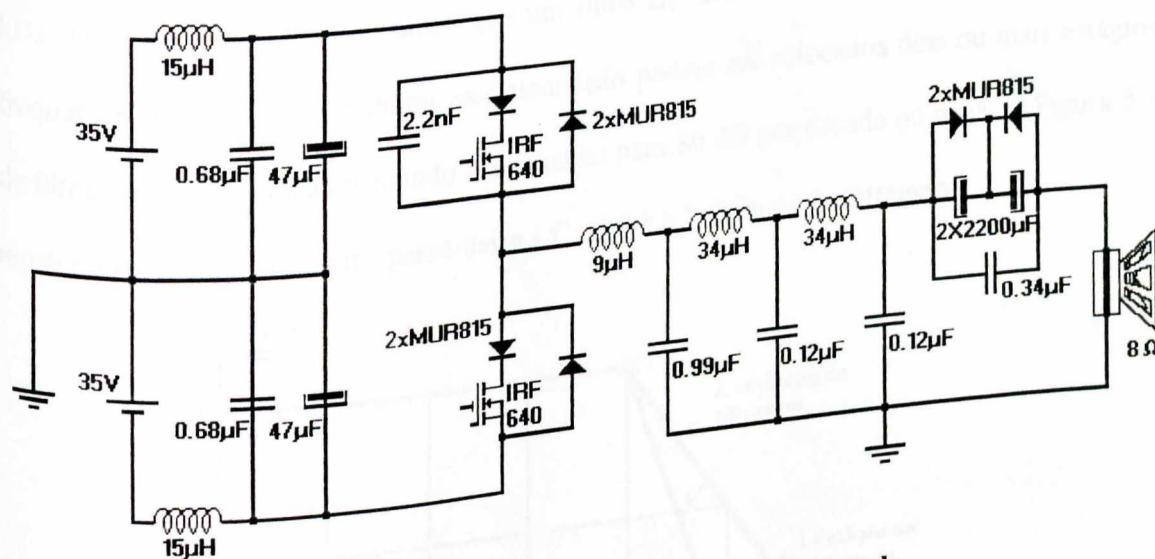


Figura 5.2 - Circuito de potência implementado.

Considerando que a frequência de chaveamento é elevada e que o diodo intrínseco do MOSFET é relativamente lento, apresentando um tempo de recuperação significativo, foram colocados diodos ultra rápidos para substituir os diodos intrínsecos do MOSFET.

No estágio de saída do amplificador chaveado foi colocado um circuito bidirecional em tensão de elevada capacitância, impedindo a circulação da componente contínua na carga, provocada por eventuais desequilíbrios nos tempos de condução das chaves, protegendo os alto falantes de possíveis danos.

Nas entradas das fontes de tensão foram colocados filtros LC para reduzir a interferência de ruídos na tensão de alimentação de potência.

5.3 FILTRO DE SAÍDA

Um amplificador de áudio deve ter uma resposta de frequência bastante ampla, ou seja de 20 HZ a 20 kHz, correspondente à faixa de frequências audíveis. O filtro passa baixa de saída do amplificador chaveado deve então ser sintonizado à uma frequência superior a 20 kHz. Da teoria dos filtros sabemos que um filtro LC atenua 40 dB por década a partir da frequência de corte. Para melhorar esta atenuação podem ser colocados dois ou mais estágios de filtragem em cascata aumentando a atenuação para 80 dB por década ou mais. A Figura 5.3 mostra a resposta de um filtro passa-baixa LC com 1 e 2 estágios de filtragem.

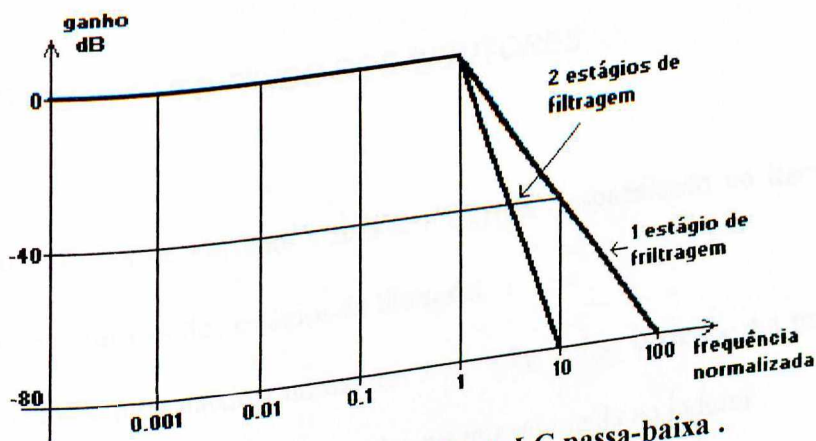


Figura 5.3 - Resposta do filtro LC passa-baixa .

Com isto foram colocados dois estágios adicionais de filtragem na saída do amplificador chaveado. Estes estágios foram sintonizados a uma frequência de corte aproximada de 80 kHz, para eliminar a frequência de chaveamento e seus harmônicos e fazendo com que as frequências do sinal de entrada não fossem atenuadas. O cálculo dos valores do indutor e do capacitor do filtro é como segue :

$$F_R = \frac{1}{2\pi\sqrt{LC}}$$

Portanto temos :

(Eq. 5.1)

$$L = \frac{1}{(2\pi F_R)^2 C}$$

É importante notar que esta análise teórica para os filtros LC é válida quando a saída não causa um carregamento nos mesmos, isto é, a carga apresenta uma elevada impedância. Então os valores obtidos com esta teoria servem para balizar a determinação dos filtros, sendo que o efeito da carga sobre os mesmos pode ser verificado por simulação digital levando a um projeto final com resultados satisfatórios.

Para um determinado valor de capacitor conhecido podemos calcular o indutor correspondente. Neste caso para um capacitor de $C = 0.12 \mu\text{F}$ temos :

$$L = \frac{1}{(2\pi 80e3)^2 0.12e-6} \cong 33\mu\text{H}$$

5.4 DIMENSIONAMENTO FÍSICO DOS INDUTORES

Com os valores de corrente e tensão do projeto especificado no item 3.3 podemos então calcular os indutores dos estágios de filtragem.

A corrente de pico máxima no indutor é : $I = I_{DC} + I_{AC}$, onde I_{DC} é a máxima corrente contínua no indutor e I_{DC} é o máximo pico de corrente alternada no indutor.

Temos que para um indutor $L = 33\mu\text{H}$; uma corrente máxima contínua $I_{DC} = 0$; uma corrente máxima alternada $I_{AC} = 6\text{A}$ ($i_L = 5.09\text{A}$ pelo projeto apresentado); uma frequência de chaveamento $F_s = 200 \text{ kHz}$; e uma variação de temperatura $\Delta T \leq 30^\circ \text{C}$, a energia E envolvida no indutor é :

$$E = \frac{1}{2} LI^2 = \frac{1}{2} \times 33e-6 \times 6^2 = 594\mu\text{J}$$

A densidade de corrente nos fios K_j é :

$$K_j = 63.35 \Delta T^{0.54} = 63.35 \times 30^{0.54} = 397$$

Para o cálculo do produto da área efetiva pela área da janela A_p temos: coeficiente de utilização da área da janela $K_\mu = 0.4$; densidade máxima de campo magnético $B_{\max} = 0.3 \text{ T}$;

$$Z = \frac{1}{1-x} = \frac{1}{1-0.12} = 1.136. \text{ Portanto:}$$

$$A_p = \left(\frac{2E \cdot 1 \times 10^4}{K_\mu K_j B_{\max}} \right)^Z = \left(\frac{2 \times 594 \times 10^{-6} \times 1 \times 10^4}{0.4 \times 397 \times 0.3} \right)^{1.136} = 0.249 \text{ cm}^2$$

Com isto podemos definir o núcleo de ferrite, que é o 20/10/5.

Para uma área efetiva $A_e = 0.312 \times 10^{-4} \text{ m}^2$, o fator de indutância A_L é:

$$A_L = \frac{A_e^2 B_{\max}^2}{2E} = \frac{(0.312 \times 10^{-4})^2 \times 0.3^2}{2 \times 594 \times 10^{-6}} = 73.75 \times 10^{-9} \text{ H / esp}^2$$

Para o comprimento efetivo de um núcleo magnético $l_e = 4.29 \times 10^{-2} \text{ m}$ e permeabilidade magnética do ar $\mu_0 = 4 \times 10^{-7} \text{ H/m}$, o cálculo da permeabilidade magnética do entreferro μ_e fica:

$$\mu_e = \frac{A_L l_e}{\mu_0 A_e} = \frac{73.75 \times 10^{-9} \times 4.29 \times 10^{-2}}{4 \times 10^{-7} \times 0.312 \times 10^{-4}} = 251.73$$

O entreferro l_g fica:

$$l_g = \frac{l_e}{\mu_e} = \frac{4.29 \times 10^{-2}}{251.73} = 0.17 \text{ mm}$$

O número de espiras N é de:

$$N = \sqrt{\frac{L}{A_L}} = \sqrt{\frac{33 \times 10^{-6}}{73.75 \times 10^{-6}}} = 21 \text{ espiras}$$

A densidade de corrente J é:

$$J = 397 A_p^{0.12} = 397 \times 0.249^{0.12} = 336 \text{ A / cm}^2$$

Portanto a área de cobre do fio A_{cu} a ser usado é de:

$$A_{cu} = \frac{I}{J} = \frac{6}{336} = 0.017857 \text{ cm}^2$$

Se usarmos o fio AWG27 onde a área do cobre é de $A_{Cu27} = 0.001021 \text{ cm}^2$, 17 condutores são necessários para compor a seção requerida.

Este projeto serve para os indutores dos dois últimos estágios de filtragem do amplificador. O indutor de ressonância foi ajustado na prática através de um núcleo toroidal com entreferro.

Portanto o projeto de L_{F1} e L_{F2} fica :

- núcleo de ferrite EE 20/10/5, fabricado pela Thornton com material IP6;
- condutor com 17 fios AWG27;
- 21 espiras;
- entreferro de 0.17 mm.

5.5 SEMICONDUTORES

O MOSFET de potência utilizado foi o IRF 640. Sua tensão dreno-fonte máxima é de 200V e sua capacidade máxima de corrente de pico no dreno é de 18A, fazendo com que ele exceda normalmente as necessidades do amplificador.

A capacitância parasita dreno-fonte típica dos MOSFETs é de 400 pF, a qual, juntamente com o capacitor de polipropileno de 2.2 nF em paralelo com a chave S_1 e a capacitância da chave S_2 , compõem o capacitor ressonante.

Os diodos D_1 , D_2 , D_3 e D_4 são os diodos ultra rápidos MUR815, os quais suportam uma tensão de 500 V e uma corrente de 8 A.

5.6 O CIRCUITO DE CONTROLE

O circuito de comando do amplificador chaveado pode ser dividido em duas partes: o circuito gerador do sinal PWM e o circuito de gate dos MOSFETs.

5.6.1 O Circuito gerador do sinal PWM

A Figura 5.4 nos mostra o esquema do circuito gerador de PWM.

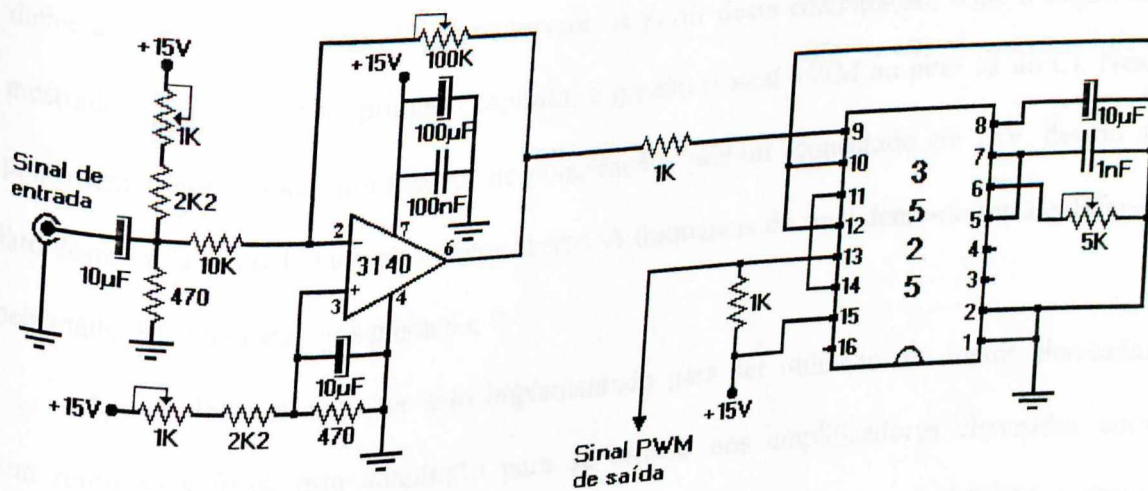


Figura 5.4 - Circuito de geração do sinal PWM.

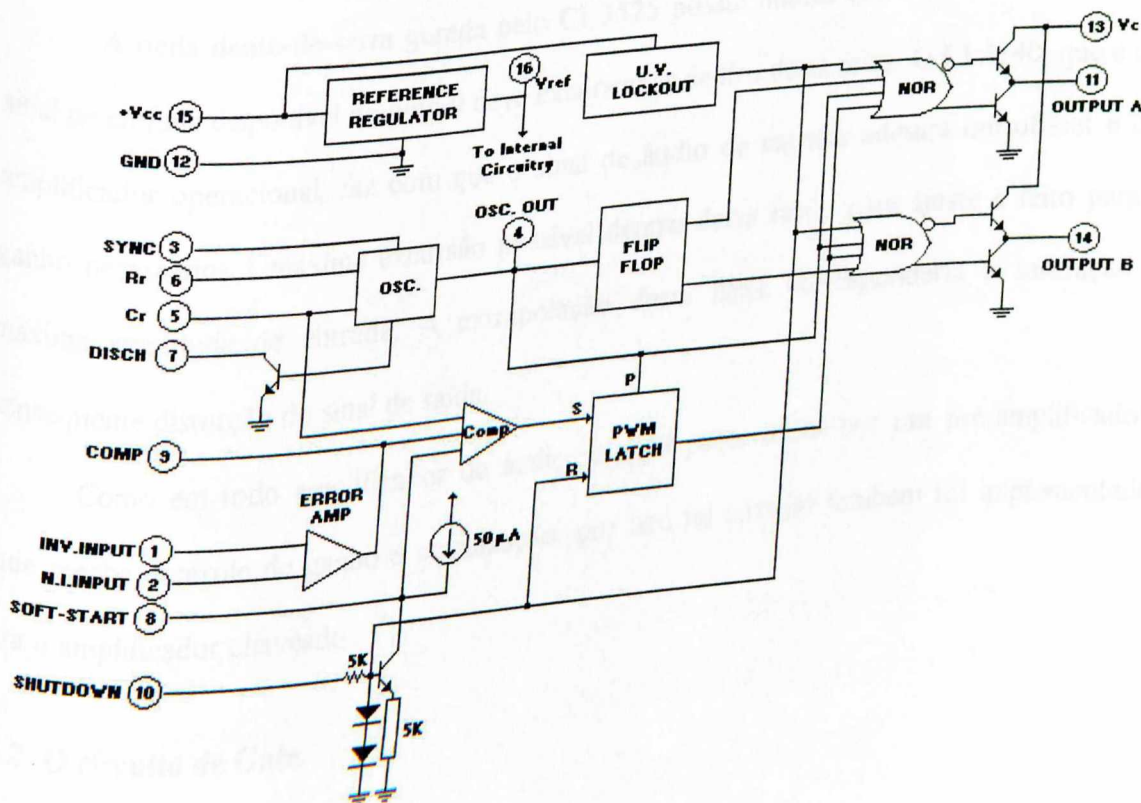


Figura 5.5 - Circuito integrado 3525.

Este circuito gerador de PWM tem como base o CI 3525, que é mostrado em detalhes na Figura 5.5. Este CI gera um sinal PWM a partir de um sinal de referência que entra pelo pino 9. Este sinal de referência é comparado com uma onda dente-de-serra, cuja frequência define a frequência de operação do conversor. A partir desta comparação, onde o esquema é mostrado na Figura 1.4 no primeiro capítulo, é gerado o sinal PWM no pino 13 do CI. Neste ponto temos que colocar um resistor de polarização “pull-up” conectado em 15V, devido ao fato desta saída (pino 13) ser em coletor aberto. A frequência do sinal dente-de-serra é definida pela malha RC que estão nos pinos 6 e 7.

Apesar deste circuito ter sido implementado para ser utilizado em fontes chaveadas com referências fixas, esta adaptação para se utilizar nos amplificadores chaveados com referência variável mostrou ser possível. O circuito gera com perfeição o sinal PWM a partir de um sinal de áudio de entrada com uma gama de variação de 20 Hz a 20 kHz.

A onda dente-de-serra gerada pelo CI 3525 possui limites entre 1V e 3.5V, então, o sinal de entrada disponível no pino 9 deve excursionar dentro desta faixa. O CI 3140, que é um amplificador operacional, faz com que o sinal de áudio de entrada adquira um off-set e um ganho necessários à máxima excursão possível dentro desta faixa. Este ajuste é feito para a máxima amplitude de entrada. A extrapolação desta faixa corresponderia à saturação e consequente distorção do sinal de saída.

Como em todo amplificador de áudio, o sinal passa antes por um pré-amplificador, onde recebe controle de ganho e equalização, por isto tal circuito também foi implementado para o amplificador chaveado.

5.6.2 O circuito de Gate.

A Figura 5.6 nos mostra a circuito de gate dos MOSFETs.

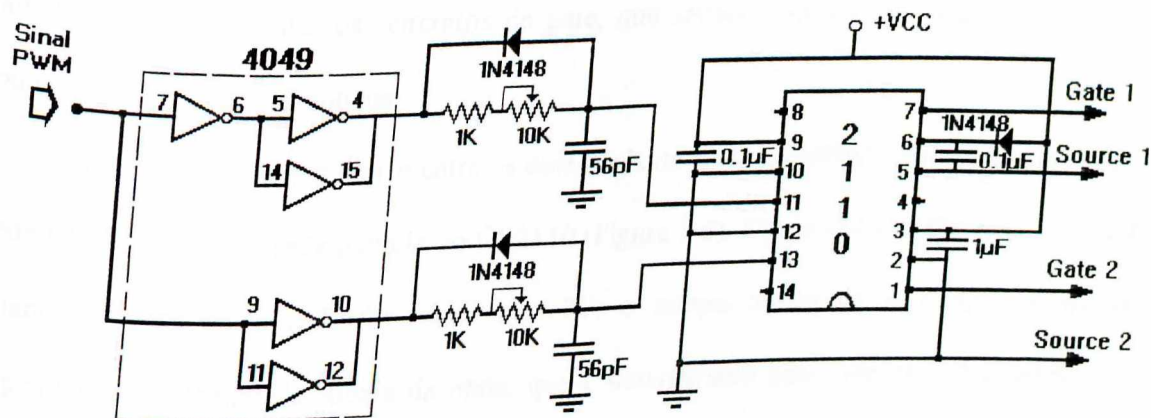


Figura 5.6 - Circuito de gate dos MOSFETs.

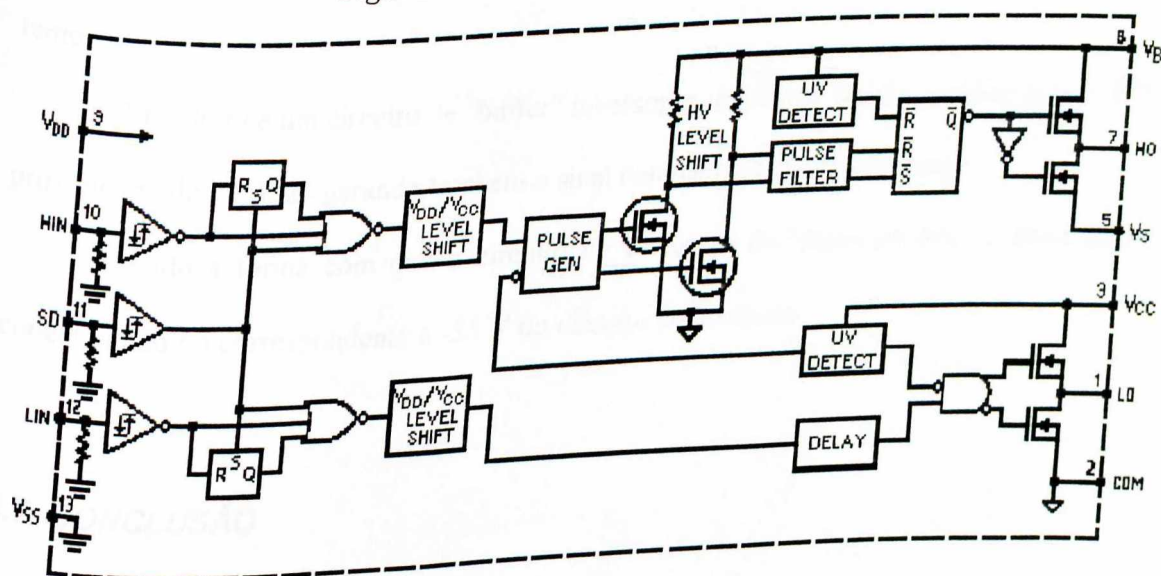


Figura 5.7 - Circuito integrado 2110.

O circuito de gate tem como base o CI 2110, que é mostrado com detalhes na Figura 5.7. Este circuito é um circuito de ataque do gate do MOSFET de alta tensão com saídas independentes. Na configuração meia-ponte as entradas dos sinais dos gates das duas chaves são nos pinos 10 e 12 (HIN e LIN respectivamente). O pino 11 (SD) é o pino de habilitação. As saídas são os pinos 7 e 5, "GATE 1" e "SOURCE 1" respectivamente, referente a entrada HIN, e os pinos 1 e 2, "GATE 2" e "SOURCE 2" respectivamente, referente a entrada LIN.

Este CI consegue fazer o isolamento entre as fontes dos dois MOSFETs através de um terra flutuante criado por ele mesmo. Sem este CI, o controle necessitaria de duas fontes

auxiliares para alimentar os circuitos de gate, que seriam isolados por transformadores de pulso ou por isoladores ópticos.

Para gerar o tempo morto entre os dois sinais de gate dos MOSFETs, foi colocado uma rede RC de atraso em cada entrada do CI 2110 (Figura 5.6). Como O CI 2110 só ativa a saída quando o sinal de entrada for maior que 7V, o tempo morto de cada sinal é gerado dependendo do tempo de subida da onda, que é determinado pela rede RC. Na descida foi colocado um diodo (1N4148) fazendo com que o sinal desça rapidamente, sem atraso de tempo.

O CI 4049 é um circuito de "buffer" inversor, e tem como função quadrar o sinal PWM proveniente do CI 3525 gerando também o sinal complementar da outra chave.

Devido à forma com que o circuito de comando foi implementado, o terra deste é conectado ao nó correspondente a -35 V do circuito de potência.

5.7 CONCLUSÃO

Apesar de não ser a aplicação original do circuito 3525, a sua utilização na modulação por largura de pulso de um sinal de áudio se mostrou bastante satisfatória, não apresentando distorções no sinal de saída referente ao sinal de áudio de entrada.

A utilização do circuito de acionamento de "gate" IR2110 simplifica de forma significativa o circuito de comando, eliminando os inconvenientes normalmente gerados na implementação de isolamentos galvânicos através de foto-acopladores ou transformadores de pulso.

AMPLIFICADORES DE POTÊNCIA CHAVEADOS COM COMUTAÇÃO NÃO-DISSIPATIVA PARA APLICAÇÕES EM ÁUDIO

6. CAPÍTULO

RESULTADOS EXPERIMENTAIS

6.1 INTRODUÇÃO

Neste capítulo serão apresentados os resultados experimentais dos ensaios realizados com a montagem prática definida no capítulo anterior, seguido dos comentários pertinentes aos mesmos. Estes incluem curvas experimentais e fotografias dos sinais de interesse do amplificador chaveado. As curvas experimentais apresentam resultados tanto para o amplificador chaveado como para um amplificador convencional, no intuito de se fazer uma análise comparativa entre os dois amplificadores. O amplificador convencional utilizado nos testes foi um GRADIENTE STEREO RECEIVER - MODEL 1200, que está na mesma faixa de potência do amplificador chaveado implementado.

6.2 CURVAS EXPERIMENTAIS

A Figura 6.1 mostra o gráfico de rendimento em função da frequência do sinal de áudio. A linha tracejada mostra o rendimento de um amplificador convencional, onde foi medida a potência fornecida pela rede na entrada do amplificador e a potência de saída para uma carga praticamente resistiva de 7.6Ω . A curva representada por traço-ponto nos apresenta o rendimento do amplificador chaveado, onde as medidas de potências foram idênticas as praticadas no amplificadores convencional. Na linha contínua tem-se o rendimento do amplificador chaveado desconsiderando as perdas na fonte de alimentação, ou seja, esta curva representa o rendimento específico do conversor.

Podemos notar que o rendimento apresentado pelo amplificador chaveado é bem superior ao apresentado pelo amplificador convencional.

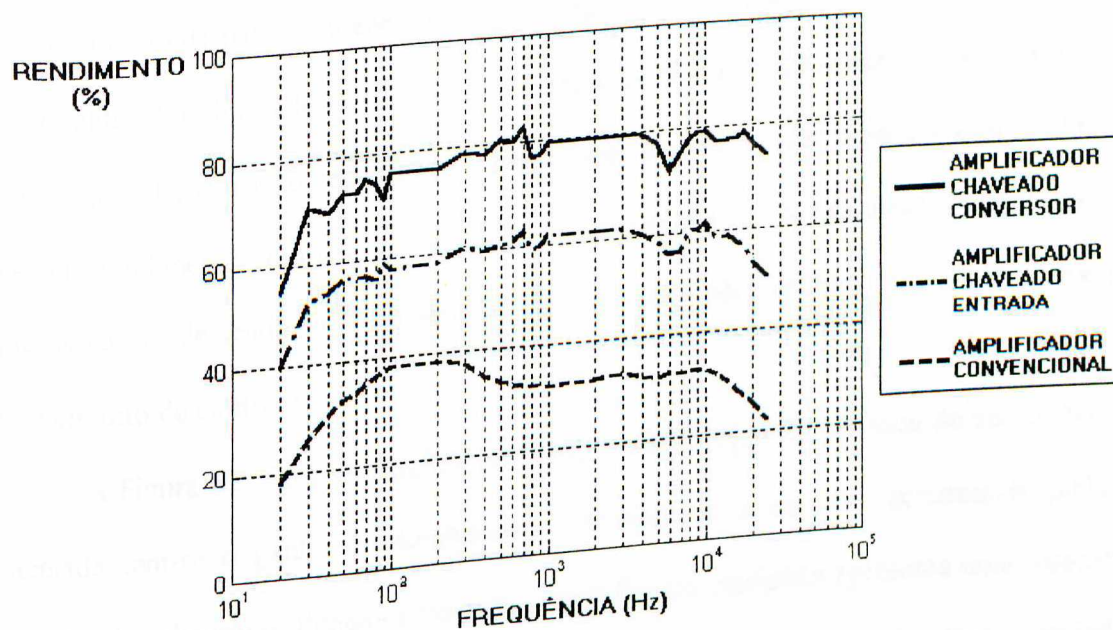


Figura 6.1 - Gráfico de rendimento versus frequência.

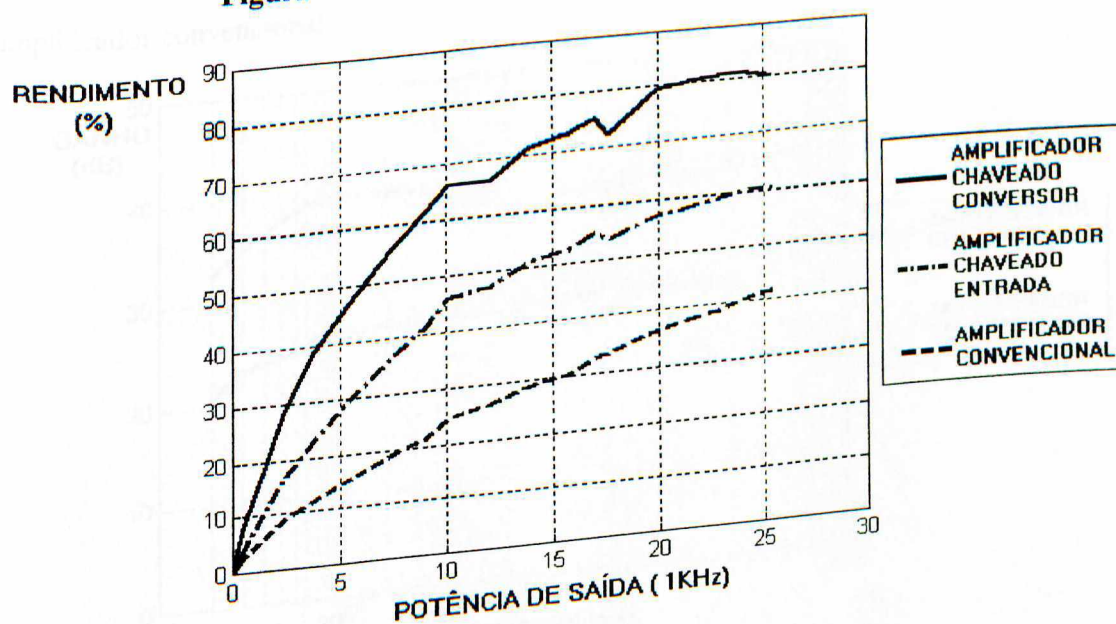


Figura 6.2 - Gráfico de rendimento versus potência de saída.

A Figura 6.2 mostra o gráfico de rendimento versus a potência de saída. Seguindo a mesma legenda temos o rendimento do amplificador convencional na linha tracejada,

considerando a relação potência de saída para a potência fornecida pela rede, a curva traço-ponto representa o rendimento do amplificador chaveado também considerando a relação de potência de saída para a potência fornecida pela rede e a linha contínua mostra o rendimento do amplificador chaveado considerando a relação potência de saída para a potência fornecida pela fonte CC, isto é, o rendimento específico do conversor. Este gráfico vem confirmar o elevado rendimento do amplificador chaveado em relação ao convencional. Devemos lembrar que as curvas de rendimento do amplificador chaveado não consideram a potência dissipada pelo circuito de controle.

A Figura 6.3 mostra o gráfico de ganho versus frequência do sinal de áudio. Na linha tracejada tem-se o ganho do amplificador convencional e na linha contínua o ganho do amplificador chaveado. Podemos ver que o amplificador chaveado apresenta uma resposta de frequência satisfatória na faixa de frequência audível (20 Hz - 20 kHz), seguindo o amplificador convencional.

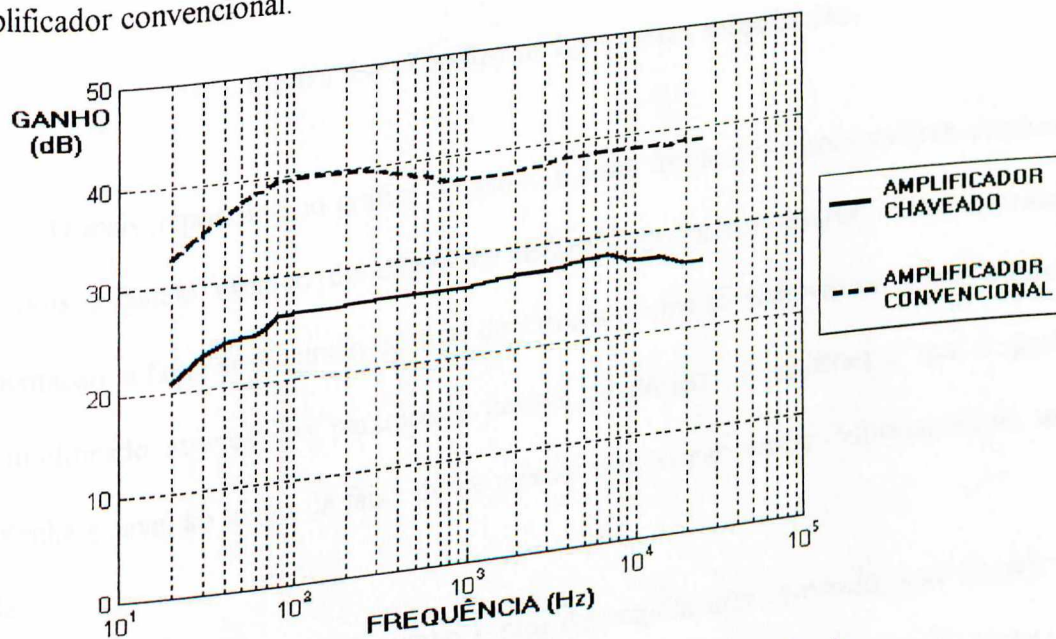


Figura 6.3 - Gráfico de ganho versus frequência.

Na Figura 6.4 apresenta a fase versus frequência. Seguindo o mesmo esquema do gráfico anterior temos a fase do amplificador convencional na linha tracejada e a fase do amplificador chaveado na linha contínua.

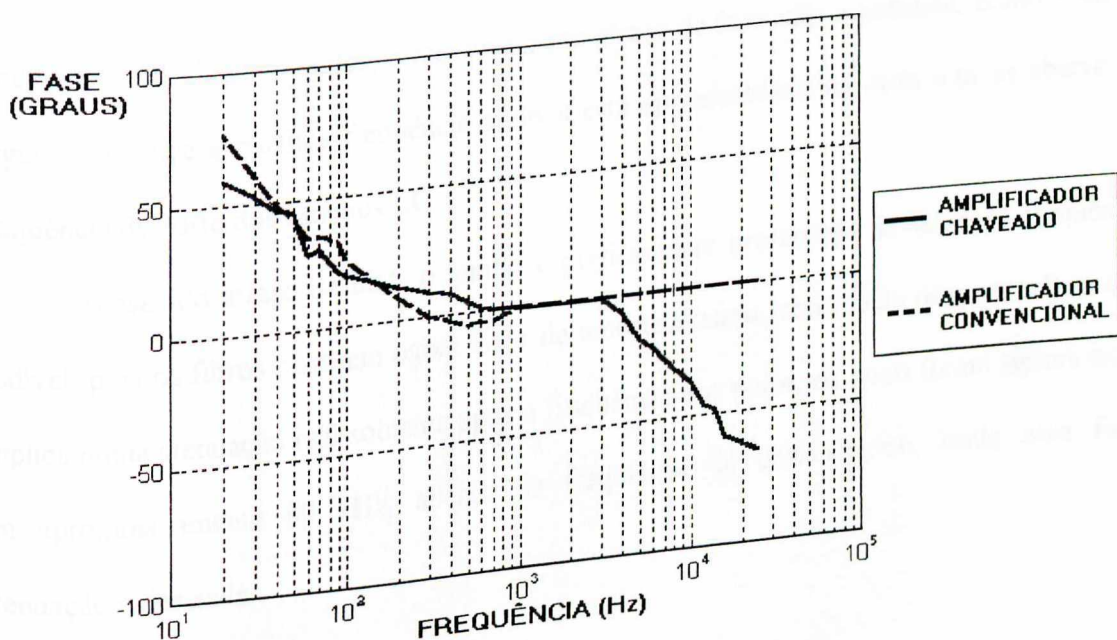


Figura 6.4 - Gráfico de fase versus frequência.

O mais importante no gráfico de ganho é a sua forma e não seus valores absolutos em dB, pois o ganho estático do conversor depende de muitos fatores, como a tensão de alimentação, a faixa de excursão do sinal de entrada dentro da dente-de-serra, etc; e este pode ser modificado através dos parâmetros iniciais de projeto. É imperativo que o ganho se mantenha estável ao longo da faixa de frequência audível para evitar deformações do sinal de saída.

Observando o gráfico de ganho e fase do amplificador chaveado, este sugere que o mesmo apresenta um zero na origem, um pólo de baixa frequência (abaixo de 100 Hz) e um ou mais pólos de alta frequência (acima de 10 kHz).

O zero e o pólo de baixa frequência poderiam ser gerados pelo amplificador operacional de entrada em conjunto com o capacitor de desacoplamento de entrada, pois este constitui um filtro passa alta, eliminando os componentes próximos a corrente contínua.

Os pólos de alta frequência são facilmente justificados pelo filtro de saída, onde cada estágio LC introduz dois pólos, o que leva a um atraso de fase mais acentuado, como visto na Figura 6.4, onde a máxima frequência audível está aproximadamente duas oitavas abaixo da frequência de corte dos estágios LC.

Apesar do atraso de fase, o ganho é praticamente preservado na faixa de frequência audível, pois os filtros possuem baixo fator de amortecimento (resistência desprezível), o que implica numa atenuação real somente após a frequência dos pólos, os quais foram sintonizados em aproximadamente 80 kHz, abaixo da frequência de chaveamento, onde uma forte atenuação é desejada.

6.3 FORMAS DE ONDA

A Figura 6.5 mostra a fotografia da corrente e tensão na chave S_1 . A escala de tensão para V_{S1} é 20 V/div e a escala de corrente para i_{S1} é 1 A/div.

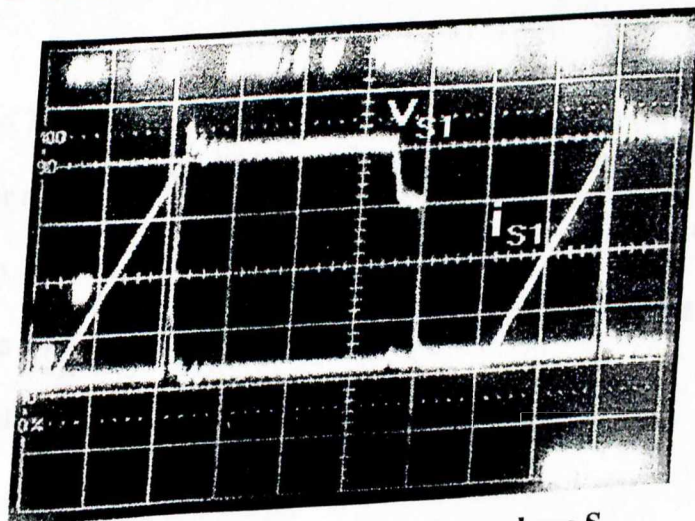


Figura 6.5 - Tensão e corrente na chave S_1 .
 $i_{S1} = 1 \text{ A/div}$; $v_{S1} = 20 \text{ V/div}$; $t = 625 \text{ ns/div}$

A Figura 6.6 mostra o detalhe da comutação no MOSFET, estando na mesma escala da foto anterior. Podemos constatar a existência de uma pequena área indicando o produto tensão-corrente no MOSFET no momento exato da comutação. Vale salientar que a corrente apresentada inclui a corrente na capacitância intrínseca do MOSFET, sendo impossível excluí-la numa medição prática. Desse modo, tudo leva a crer que a área de perdas real é menor do que a visualizada na foto.

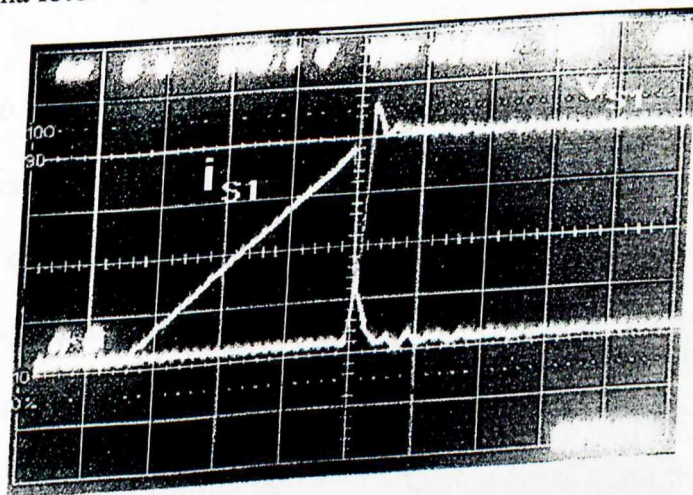


Figura 6.6 - Detalhe da comutação da chave S_1 .
 $i_{S1} = 1 \text{ A/div}$; $v_{S1} = 20 \text{ V/div}$; $t = 313 \text{ ns/div}$

A Figura 6.7 apresenta as formas de onda da tensão no capacitor ressonante e da corrente no indutor ressonante. Para a tensão no capacitor ressonante V_C a escala é 50 V/div e para a corrente no indutor ressonante I_L é 2 A/div . Pode-se ver que a tensão no capacitor ressonante varia de 0 a aproximadamente 70 V ($2E_i$), garantindo assim a comutação não-dissipativa para as chaves.

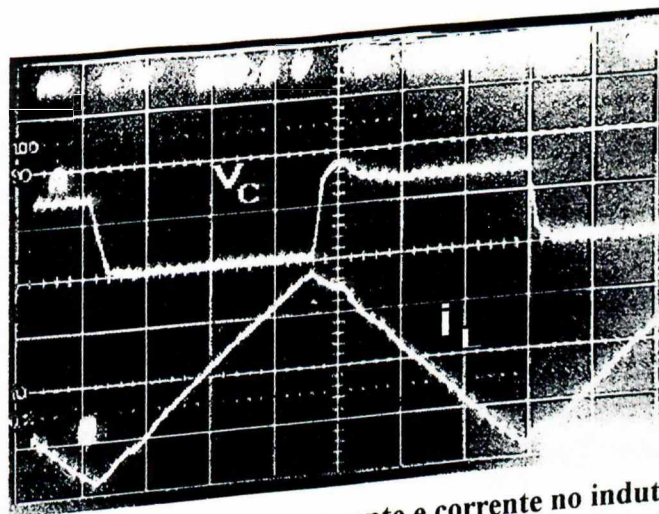


Figura 6.7 - Tensão no capacitor ressonante e corrente no indutor ressonante.
 $v_C = 50 \text{ V/div}$; $i_L = 2 \text{ A/div}$; $t = 625 \text{ ns}$

A Figura 6.8 mostra a corrente na chave S_1 e a corrente no diodo D_2 . Vale lembrar novamente que a corrente na chave não pode ser separada da corrente do capacitor intrínseco do MOSFET. A ondulação existente na corrente do diodo D_2 se deve as componentes parasitas do circuito implementado, ou seja, as capacitâncias e indutâncias de trilhas de circuito impresso da malha de descarga do indutor. A escala para ambas as correntes é 1 A/div .

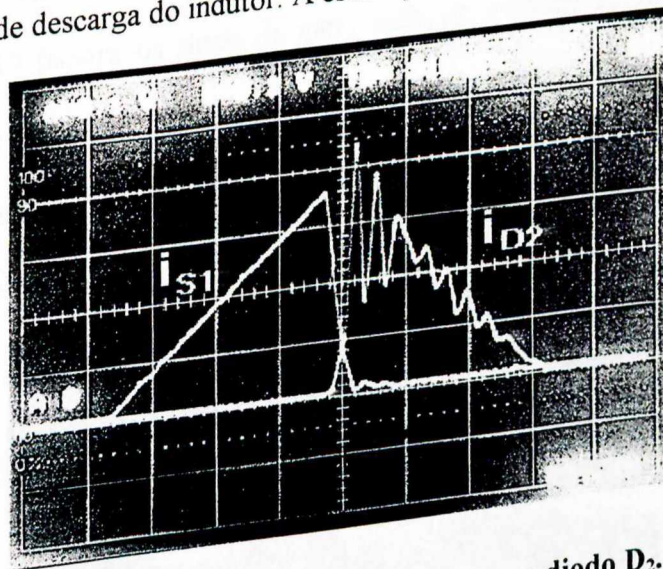


Figura 6.8 - Correntes na chave S_1 e no diodo D_2 .
 $i_{S1}, i_{D2} = 1 \text{ A/div}$; $t = 313 \text{ ns}$

As formas de onda relativas a chave S_2 e ao diodo D_1 são semelhantes as fotos mostradas nas Figura 6.5, Figura 6.6 e Figura 6.8.

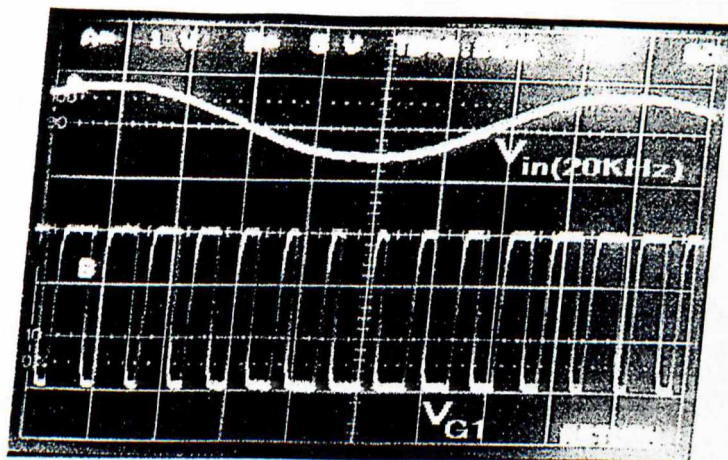


Figura 6.9 - Sinal de entrada e sinal PWM gerado.

$$v_{in} = 1 \text{ V/div}; v_{G1} = 5 \text{ V/div}; t = 6.25 \mu\text{s}$$

Na Figura 6.9 é mostrado o sinal PWM gerado, saída do circuito integrado 3525, pelo circuito de comando a partir de um sinal senoidal de entrada de 20 kHz. Pode-se ver que a frequência de chaveamento (200 kHz) é constante e o que varia é a largura de pulso. O sinal de entrada está na escala de 1 V/div e o sinal PWM de gate está com 5 V/div.

A Figura 6.10 mostra os sinais de gate, saída do circuito integrado 2110, das duas chaves S_1 e S_2 . Pode-se ver o tempo morto entre cada comutação do sinal de gate. Este tempo morto foi gerado para garantir a ocorrência da ressonância e impedir a ocorrência de curto-circuito no braço meia-ponte. Os dois sinais de gate apresentados estão na escala de 5 V/div.

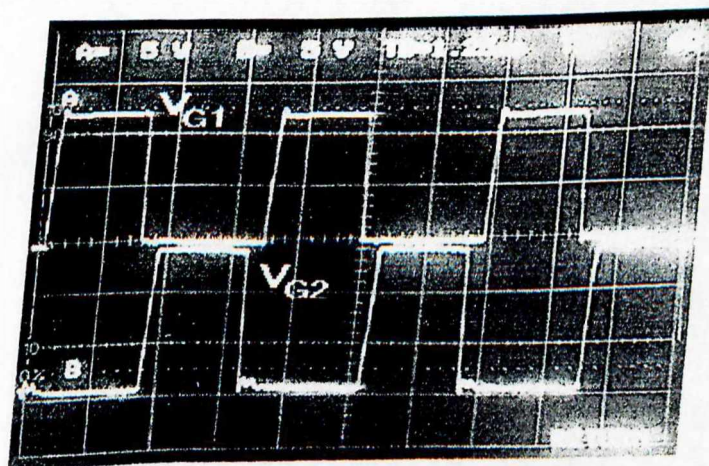


Figura 6.10 - Sinais de gate das chaves S_1 e S_2 .

$$v_{G1}, v_{G2} = 5 \text{ V/div}; t = 1.25 \mu\text{s}$$

As Figura 6.11 e Figura 6.12 mostram a resposta do amplificador chaveado para sinais de entrada senoidais. Na Figura 6.11 tem-se a reprodução de um sinal de 100 Hz de entrada, e na Figura 6.12 tem-se a reprodução de um sinal de 1 kHz de entrada. Os sinais de entrada estão com 0.5 V/div e os sinais de saída com 10 V/div. Como foi visto na Figura 6.3 o amplificador chaveado responde bem para a faixa de frequência audível, de 20 Hz a 20 kHz. Os ruídos que aparecem nas formas de onda são devidos a interferência eletromagnética.

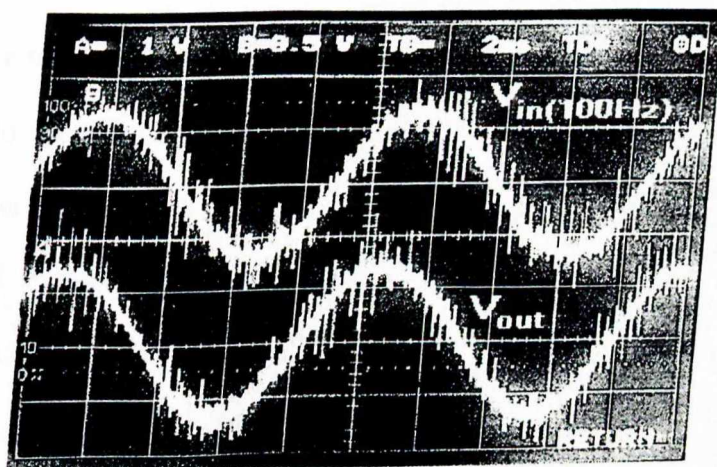


Figura 6.11 - Sinal de entrada e sinal de saída para 100 Hz.

$$v_{in} = 0.5 \text{ V/div}; v_{out} = 10 \text{ V/div}; t = 2 \text{ ms}$$

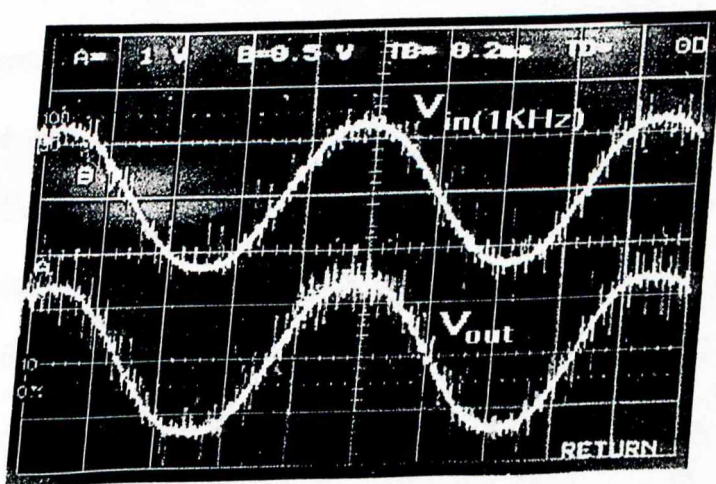


Figura 6.12 - Sinal de entrada e sinal de saída para 1 kHz.

$$v_{in} = 0.5 \text{ V/div}; v_{out} = 10 \text{ V/div}; t = 0.2 \text{ ms}$$

6.4 CONCLUSÃO

Os resultados experimentais confirmaram uma aproximação entre a implementação prática e teoria do amplificador chaveado. Considerando o alto rendimento obtido em comparação com os amplificadores convencionais, pode-se concluir que as perdas foram minimizadas, em função da operação das chaves fora da região ativa e da comutação não-dissipativa.

Os resultados também mostraram que o projeto do filtro de saída é importante no sentido de eliminar os ruídos de chaveamento, mantendo constante o ganho do sistema dentro da faixa audível e se possível sem deslocamento de fase.

Apesar do elevado rendimento comparado aos amplificadores lineares, este é inferior aos novos conversores disponíveis na Eletrônica de Potência em outras aplicações com comutação suave. Podemos dizer que tal topologia possui uma dinâmica adequada a um amplificador de áudio, mas a comutação não-dissipativa exige a inversão da corrente a cada ciclo de operação, o que implica trabalhar com um indutor ressonante de pequeno valor e consequentemente elevados picos de corrente, resultando em um valor eficaz (RMS) elevado para o fornecimento de uma dada corrente média na saída (considerando as larguras de pulso constantes em um trecho de um sinal de entrada de baixa frequência). Este valor eficaz (RMS) elevado de corrente no indutor contribui para a redução do rendimento da estrutura devido às perdas no cobre e no núcleo do indutor. Além disso, a operação com correntes elevadas leva a utilização de núcleos com dimensões elevadas e a utilização de entreferro para minimizar os efeitos da saturação magnética.

Um outro fator mostrado pelos resultados experimentais, é que a implementação de um amplificador chaveado justifica o uso de uma fonte de alimentação de melhor rendimento (fonte chaveada), sob pena do rendimento do conjunto não compensar o investimento no amplificador chaveado.

AMPLIFICADORES DE POTÊNCIA CHAVEADOS COM COMUTAÇÃO NÃO-DISSIPATIVA PARA APLICAÇÕES EM ÁUDIO

7. CAPÍTULO

CONCLUSÕES GERAIS

O desenvolvimento da Eletrônica de Potência criou a possibilidade de extensão dos avanços conseguidos em fontes chaveadas para a aplicações em amplificação de sinais de áudio. A técnica PWM constitui uma ferramenta significativa para a implementação de um amplificador chaveado, onde o chaveamento em frequência constante e a disponibilidade de CI's de controle no mercado são fatores relevantes. A característica bipolar da estrutura meia-ponte é conveniente à implementação de um conversor com saída alternada e possui uma dinâmica adequada para tal. Para completar a associação da técnica PWM ao conversor meia-ponte, temos a comutação suave, a qual se torna absolutamente necessária devido à exigência de operação em alta frequência dos amplificadores chaveados.

O estabelecimento de uma metodologia de projeto simples e rápida, a qual foi validada por simulação digital e resultados experimentais, foi uma contribuição relevante deste trabalho. Tal metodologia identificou um compromisso de projeto entre a máxima tensão de saída (potência máxima de saída para uma dada carga) e os picos de corrente nas chaves em cada ciclo de operação, o qual é definido pela escolha da relação f^* . A adoção de uma faixa estreita para a excursão da tensão de saída normalizada β , pela escolha de uma elevada relação f^* e a elevação da tensão de alimentação E_i pode constituir um compromisso de alto rendimento para uma potência máxima de saída estabelecida.

Os resultados experimentais mostraram que o amplificador chaveado (classe D) implementado apresenta uma resposta em frequência satisfatória na faixa de frequências

audíveis (20 Hz - 20 kHz). A correta sintonia do filtro de saída constitui um fator chave para a eliminação dos ruídos de chaveamento e manutenção das características do sinal de entrada. Uma opção alternativa pode ser encontrada numa pré-equalização que compense os efeitos do filtro de saída.

Como era esperado, os resultados experimentais mostraram ainda que o amplificador chaveado apresenta um rendimento consideravelmente superior a de um amplificador de áudio convencional, sendo que o rendimento global pode ser significativamente melhorado se uma fonte de alimentação chaveada for utilizada.

A introdução da comutação ZVS na estrutura meia-ponte, pela simples inserção de um capacitor ressonante, foi efetivamente alcançada, mas para a estrutura em questão, isto levou a um aumento da energia “reativa” ou circulante dentro da estrutura, sendo um dos fatores responsáveis para a redução do rendimento comparado a outros sistemas em Eletrônica de Potência que utilizam comutação suave. Apesar disso, o amplificador chaveado implementado possui um consumo inferior ao amplificador convencional ensaiado para potência de saída nula.

Finalmente, como em fontes chaveadas, os resultados obtidos para o amplificador chaveado apontaram a necessidade ainda maior de um projeto preocupado com a minimização de EMI (interferência eletromagnética). Blindagem eletrostática, circuitos magnéticos com dispersão reduzida (circuitos toroidais, tecnologia planar), filtros de linha, etc., são fatores a serem considerados.

SUGESTÕES

Como sugestões para trabalhos futuros podemos citar :

- implementação da realimentação da tensão de saída;
- implementação de uma topologia com isolamento galvânico do estágio de saída;

- construção de uma fonte chaveada para ser utilizada na alimentação de potência do amplificador, sendo que o isolamento da saída pode ser obtido pelo conversor da fonte;
- utilização da realimentação para estabelecimento de uma curva de equalização;
- estudo dos efeitos de harmônicos sobre máquinas, transformadores, etc.;
- implementação de amplificadores chaveados utilizando novas topologias.

BIBLIOGRAFIA

- [1] MOHAN, N.; UNDERLAND, T.M.; ROBBINS, W.P. Power Eletronics : Converters, Applications and Design. John Wiley e Sons, Singapore, 1989.
- [2] PRESSMAN, A.I. Switching Power Supply Design. McGraw-Hill, 1991.
- [3] KASSAKIAN, J.G.; SCHLECHT, W.F.; VERGHESE, G.C. Principles of Power Eletronics. Addison-Wesley Publishing Company, 1991.
- [4] OGATA, K. Engenharia de Controle Moderno. Prentice/Hilldo Brasil, Rio de Janeiro, 1982.
- [5] GRUITER, A.F. Amplificadores Operacionais - Fundamentos e Aplicações. McGraw-Hill, 1988.
- [6] MELLO, L.F.P. Projeto de Fontes Chaveadas. Editora Érica, 3^o edição, 1990.
- [7] COELHO, E.A.A Estudo de uma Família de Conversores Semi-ressonantes do tipo Buck. Florianópolis, Dissertação de Mestrado - Universidade Federal de Santa Catarina, 1989.
- [8] COELHO, E.A.A.; OLIVEIRA, R.C. Geração de Sinais de Voz no PC. Revista Ciência e Engenharia, Universidade Federal de Uberlândia, 1995.
- [9] OLIVEIRA, R.C.; FARIAS, V.J.; COELHO, A.A.; VIEIRA, J.B.; FREITAS, L.C. Switching Power Amplifiers with Soft Commutation for Audio Aplication. Cobep, 1995.
- [10] BURWEN, R.S. Kilowatts on Order. IEEE Spectrum, February 1993
- [11] FLINDERS, F.M.; WOLFS, P.J.; KWONG, K.C. Improved Techniques for Switching Power Amplifiers. IEEE Transactions on Power Eletronics, Vol. 8, NO. 4, October 1993.

- [12] HIMMELSTOSS, F.A.; EDELMOSER, K.H. Class-D Amplifier : Simulation Problems. IPEC- Yokohama, 1995.
- [13] LAI, Z.; SMEDLEY, K.M. A Low Distortion Switching Audio Power Amplifier. PESC, 1995.
- [14] FUKUDA, H.; NAKOAKA, M. The State-of-The -Art Magnetic-Field Current Tracking-based Zero-voltage Soft-Transition PWM Power Amplifier and Its High-Performace Control Scheme. IPEC, Yokohama, 1995.
- [15] BARBI, I. Projeto de Fontes Chaveadas. Universidade Federal de Santa Catarina, 1988.

DATA DA DEVOLUÇÃO

Esta obra deve ser devolvida na última data carimbada

13 MAI 2002 MON

ESTA OBRA NÃO PODE SER
RETIRADA DA BIBLIOTECA

26 ABR 2004

04 AGO 2004

08 JUN 2005

21 JUL 2005

PROEPE 175

Oliveira, Ronaldo Castro de

Amplificadores de potencia cha
veados com comutação nãc-dissi
pativa para aplicações em audi
621.375/048a/TESE/FU 2x.1
(305/96)

ESTA OBRA NÃO PODE SER
RETIRADA DA BIBLIOTECA
PROEPE 086