

UNIVERSIDADE FEDERAL DE UBERLÂNDIA

FACULDADE DE ENGENHARIA ELÉTRICA

PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA



**PROJETO E ANÁLISE DE DESEMPENHO DE UM
INVERSOR FULL-BRIDGE EMPREGADO EM UM
SISTEMA UPS ON-LINE COM ELEVADO FATOR DE
POTÊNCIA**

AUGUSTO MENDES DA COSTA

Uberlândia - MG
2019

UNIVERSIDADE FEDERAL DE UBERLÂNDIA

FACULDADE DE ENGENHARIA ELÉTRICA

PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

PROJETO E ANÁLISE DE DESEMPENHO DE UM INVERSOR FULL-BRIDGE EMPREGADO EM UM SISTEMA UPS ON-LINE COM ELEVADO FATOR DE POTÊNCIA

AUGUSTO MENDES DA COSTA

Dissertação de Mestrado submetida à Universidade Federal de Uberlândia – Núcleo de Pesquisas em Eletrônica de Potência (NUPEP), perante a banca de examinadores abaixo, como parte dos requisitos necessários para a obtenção do título de mestre em Ciências.

Área de concentração: Sistema de energia elétrica.

Orientador: Dr. Luiz Carlos Gomes de Freitas.

Coorientador: Dr. João Batista Vieira Júnior.

Banca Examinadora:

Prof. Dr. Admarço Vieira Costa (CEFET-Araxá)

Prof. Dr. Gustavo Brito de Lima (UFU)

Prof. Dr. Luiz Carlos Gomes de Freitas (UFU)

A Bolsa de Estudos para esta pesquisa foi concedida pela CAPES – Brasil.

Uberlândia - MG

2019

Dados Internacionais de Catalogação na Publicação (CIP)
Sistema de Bibliotecas da UFU, MG, Brasil.

C837p
2019 Costa, Augusto Mendes da, 1992-
Projeto e análise de desempenho de um inversor Full-Bridge
empregado em um sistema UPS on-line com elevado fator de potência
[recurso eletrônico] / Augusto Mendes da Costa. - 2019.

Orientador: Luiz Carlos Gomes de Freitas.

Coorientador: João Batista Vieira Júnior.

Dissertação (mestrado) - Universidade Federal de Uberlândia,
Programa de Pós-Graduação em Engenharia Elétrica.

Modo de acesso: Internet.

Disponível em: <http://dx.doi.org/10.14393/ufu.di.2019.20>

Inclui bibliografia.

Inclui ilustrações.

1. Engenharia Elétrica. 2. Sistemas ininterruptos de energia. 3. Fator de potência. 4. Inversores elétricos. 5. Conversores de energia. 6. Processamento de sinais. I. Freitas, Luiz Carlos Gomes de, 1976-, (Orient.). II. Vieira Júnior, João Batista, 1955-, (Coorient.). III. Universidade Federal de Uberlândia. Programa de Pós-Graduação em Engenharia Elétrica. IV. Título.

CDU: 621.3

*Aos meus pais Fabiene e Roberto,
ao meu irmão Edgar,
à minha namorada Andressa,
e à minha família e amigos.*

AGRADECIMENTOS

Primeiramente, agradeço a Deus pela oportunidade, por colocar tantas pessoas especiais em meu caminho e pela força fornecida nos momentos difíceis, para nunca desistir.

Ao professor orientador Luiz Carlos Gomes de Freitas e ao Doutor Renato Santiago Maciel, que se tornaram grandes amigos durante estes anos de convivência e que desde a época de iniciação científica, acreditaram em minha capacidade e muito me ensinaram. Obrigado pela dedicação, ensinamentos, competência e especial atenção nas revisões e sugestões, fatores fundamentais para a conclusão deste e outros trabalhos.

Aos meus pais Fabiene e Roberto, pelo carinho, amor, pelos sacrifícios e renúncias realizados ao longo da minha vida para me proporcionar uma boa formação acadêmica. Sua preocupação especial é que me faz ser um cidadão honesto e do bem. Ao meu irmão Edgar, que muito torceu por essa vitória e tantas outras, e também pelos puxões de orelha.

À minha namorada Andressa, por ter me apoiado e acompanhado durante quase toda essa trajetória, sempre me apoiando. Obrigado pelo amor, carinho, compreensão, conselhos, dedicação e por me fazer um homem melhor.

A todos meus amigos do laboratório Renato, Antônio, Lucas, Fernando, entre outros. Todas as trocas de conhecimento foram uma das maiores fontes de aprendizado nestes anos.

A todos os amigos e familiares que contribuíram direta ou indiretamente na realização desse trabalho, incentivando e torcendo por sua conclusão.

Ao CNPq – Conselho Nacional de Desenvolvimento Científico e Tecnológico, à FAPEMIG - Fundação de Amparo à Pesquisa do Estado de Minas Gerais e à CAPES - Coordenação de Aperfeiçoamento de Pessoal de Nível Superior, pelo suporte financeiro para construção e análise experimental do protótipo e publicação.

*É melhor você tentar algo,
verlo não funcionar e aprender com isso,
do que não fazer nada.*

Mark Zuckerberg

RESUMO

O presente trabalho de dissertação apresenta o estudo, a metodologia de projeto e a implementação prática de um inversor Full-Bridge empregado em um sistema UPS do tipo on-line. Este possui como estágio de entrada o conversor Boost SR-ZCS-ZVS-PWM e tem a vantagem de integrar as funções de um conversor pré-regulador com correção do fator de potência (CFP) e de um conversor CC-CC elevador. Para controle do inversor Full-bridge utilizou-se a técnica denominada de modulação bipolar em malha aberta, a qual foi implementada no mesmo DSP (Digital Signal Processor) empregado para realização da correção do fator de potência do estágio de entrada supracitado. A tensão de saída é puramente senoidal, dentro dos critérios estabelecidos pela norma IEC 63040-3. Os resultados experimentais alcançados são apresentados e corroboram com teoria exposta.

Palavras-chave: Conversor Boost, Inversor, Fator de potência, Sistema Ininterruptos de Suprimento de Energia.

ABSTRACT

The present work of dissertation presents the study, the methodology of design and the practical implementation of a Full-Bridge inverter employed in an on-line type UPS system. The Boost SR-ZCS-ZVS-PWM converter, which is the input stage of the UPS system, has the advantage of integrating the functions of a pre-regulating converter with power factor correction (PFC) and a DC-DC converter. In order to control the Full-bridge inverter, the the so-called open-loop bipolar modulation technique was used, which was implemented in the same DSP (Digital Signal Processor) used to perform the power factor correction of the above-mentioned input stage. The output voltage is pure sinusoidal, within the criteria established by IEC 63040-3. The experimental results are presented and corroborate with the theory exposed.

Keywords: Boost converter, Inverter, Power Factor Correction, Uninterrupted Power Supply.

LISTA DE FIGURAS

Figura 1.1 – Estrutura Genérica Sistema UPS.....	21
Figura 2.1 – Diagrama de blocos de um sistema UPS <i>On-line</i> típico	24
Figura 2.2 – Conversor CC-CA em ponte completa (Full-Bridge)	25
Figura 2.3 – Conversor CC-CA em meia ponte	26
Figura 2.4 – Conversor CC-CA <i>Push-Pull</i>	27
Figura 2.5 – Conversores CA-CC e CC-CA em ponte completa.	29
Figura 2.6 – Conversores CA-CC e CC-CA em meia ponte	29
Figura 2.7 – (a) PWM senoidal bipolar. (b) PWM senoidal unipolar	32
Figura 2.8 – Circuito simplificado do inversor Full-Bridge.....	34
Figura 2.9 – Modulação PWM senoidal bipolar.....	35
Figura 2.10 – Circuito da primeira etapa de operação do inversor ($t_0 - t_1$).	35
Figura 2.11 – Circuito da segunda etapa de operação do inversor ($t_1 - t_2$).	36
Figura 2.12 – Circuito da terceira etapa de operação do inversor ($t_2 - t_3$).....	36
Figura 2.13 – Circuito da quarta etapa de operação do inversor ($t_3 - t_4$).....	37
Figura 2.14 – Forma de onda da tensão V_{AB} para modulação bipolar.....	37
Figura 2.15 – Modulação PWM senoidal unipolar.....	38
Figura 2.16 – Primeira etapa de funcionamento do inversor para o semiciclo positivo.....	40
Figura 2.17 – Segunda etapa de funcionamento do inversor para o semiciclo positivo.....	40
Figura 2.18 – Terceira etapa de funcionamento do inversor para o semiciclo positivo.	41
Figura 2.19 – Quarta etapa de funcionamento do inversor para o semiciclo positivo.	41
Figura 2.20 – Primeira etapa de funcionamento do inversor para o semiciclo negativo.....	42
Figura 2.21 – Segunda etapa de funcionamento do inversor para o semiciclo negativo.....	43
Figura 2.22 – Terceira etapa de funcionamento do inversor para o semiciclo negativo	43
Figura 2.23 – Quarta etapa de funcionamento do inversor para o semiciclo negativo.....	44
Figura 2.24 – Forma de onda da tensão V_{AB} para modulação unipolar.....	44
Figura 2.25 – Formas de onda para modulação bipolar da corrente ($I_{Co_{boost}}$) e tensão ($V_{Co_{boost}}$) do pré-regulador e tensão (V_{AB}) do inversor.....	45
Figura 2.26 – Zoom das formas de onda para modulação bipolar	45

Figura 2.27 – Formas de onda para modulação unipolar da corrente ($I_{Co_{boost}}$) e tensão ($V_{Co_{boost}}$) do pré-regulador e tensão (V_{AB}) do inversor.....	46
Figura 2.28 – Zoom das formas de onda para modulação unipolar. (a) V_{AB} positivo. (b) V_{AB} negativo	46
Figura 3.1 – Sistema UPS <i>On-line</i> Proposto	48
Figura 3.2 - Circuito <i>snubber</i>	65
Figura 4.1 – (a) Sinais PWM de controle. (b) Método e controle da corrente média	68
Figura 4.2 – Circuito simplificado do inversor de tensão.....	69
Figura 4.3 – Circuito do conversor Buck, equivalente ao Conversor Full-Bridge.....	69
Figura 4.4 – (a) Chave S1 conduzindo (T_{ON}). (b) Chave S1 bloqueada (T_{OFF}).....	70
Figura 4.5 – Diagrama de blocos da técnica proposta do conversor CC-CA.....	76
Figura 4.6 – Lugar geométrico das raízes e Diagrama de Bode em malha aberta da função de transferência do Inversor não compensada	77
Figura 4.7 – Resposta ao degrau unitário da função de transferência do conversor Boost não compensada	77
Figura 4.8 - Diagrama esquemático do sistema de controle.....	79
Figura 5.1 – Circuito montado no PSIM® para simulação do UPS.....	81
Figura 5.2 – Formas de onda nominal da tensão de entrada (V_{In}), tensão ($V_{Co_{boost}}$) do pré-regulador, e tensão (V_{Inv}) e corrente 10x (I_{Inv}) de saída do inversor	82
Figura 5.3 – Formas de ondas da tensão de entrada (V_{In}), tensão do pré-regulador ($V_{Co_{boost}}$), tensão (V_{Inv}) e corrente 10x (I_{Inv}) de saída do inversor durante uma falha da rede CA	82
Figura 5.4 – Formas de onda nominal da tensão de entrada (V_{In}), tensão ($V_{Co_{boost}}$) do pré-regulador, tensão (V_{Inv}) e corrente 10x (I_{Inv}) de saída do inversor durante uma falha da rede CA.....	83
Figura 5.5 – Formas de onda nominal da tensão de entrada (V_{In}), tensão ($V_{Co_{boost}}$) do pré-regulador, tensão (V_{Inv}) e corrente 10x (I_{Inv}) de saída do inversor durante uma falha e reconexão da rede CA	83
Figura 5.6 – Formas de onda nominal da tensão de entrada (V_{In}), tensão ($V_{Co_{boost}}$) do pré-regulador, tensão (V_{Inv}) e corrente 10x (I_{Inv}) de saída do inversor durante um degrau de carga de 50% para 100%	84
Figura 5.7 – Simulação do sinal de gatilho dos interruptores $S1$ (V_{G1}), $S2$ (V_{G2}), $S3$ (V_{G3}) e $S4$ (V_{G4}).....	84
Figura 5.8 – Simulação das tensões dos interruptor $S1$ (V_{DS1}), $S4$ (V_{DS4}) e $S2$ (V_{DS2}), $S3$ (V_{DS3}).....	85
Figura 5.9 – Protótipo do sistema UPS <i>On-line</i>	86

Figura 5.10 – Vista geral da placa UPS.....	86
Figura 5.11 – a) Tensão de entrada (V_{In}), tensão do barramento CC ($V_{Coboost}$) e tensão de saída do inversor (V_{Inv}); b) Espectro harmônico da tensão de saída do inversor	89
Figura 5.12 – Tensão de entrada (V_{In}), tensão do barramento CC ($V_{Coboost}$), tensão de saída do inversor (V_{Inv}) e corrente do elemento armazenador de energia (I_{CSC})	90
Figura 5.13 – Tensão de entrada (V_{In}), tensão do barramento CC ($V_{Coboost}$), tensão de saída do inversor (V_{Inv}) e corrente de entrada do sistema UPS (I_{In}).....	90
Figura 5.14 – a) Sinal de gatilho dos interruptores S1 (VG1), S2 (VG2), S3 (VG3) e S4 (VG4).	91
Figura 5.15 –(a) Tensão do interruptor S1 (VDS1) sem o circuito snubber. (b) Tensão dos interruptor S1 (VDS1) com circuito snubber	92
Figura 5.16 - Gráfico de rendimento por potência de entrada do UPS <i>On-line</i>	94

LISTA DE TABELAS

Tabela 2.1 - Operação do conversor com modulação PWM senoidal bipolar	34
Tabela 2.2 - Operação do conversor com modulação PWM senoidal unipolar	39
Tabela 3.1 - Dados de projeto.....	54
Tabela 3.2 - Tipos de núcleos.....	56
Tabela 3.3 - Tamanho do núcleo	57
Tabela 3.4 – Resultados obtidos das principais equações	62
Tabela 3.5 – Dados MOSFET IRFP 460.....	63
Tabela 3.6 – Dados do projeto UPS	66
Tabela 5.1 - Especificações do microprocessador DSP TMS320F28335 da <i>Texas Instruments</i> ®.	87
Tabela 5.2 - Especificações do módulo de conversão dos sinais da faixa de 0 a 3,3 V para a faixa de 0 a 15 V	87
Tabela 5.3 - Especificações do circuito simples para acionamento de interruptores SKHI 10 opA da Semikron.....	88
Tabela 5.4 - Fonte para gate driver SKHI PS2 da Semikron.....	88
Tabela 5.5 – Comparação do sistema proposto	94

LISTA DE ABREVIATURAS E SIGLAS

A	Ampère, unidade de corrente elétrica
A_{cu}	Área do cobre
A_e	Área efetiva do núcleo magnético
A_l	Fator de indutância
A_p	Tamanho do núcleo de ferrite
B_{max}	Densidade máxima de fluxo magnético
B_{sat}	Densidade de saturação de fluxo magnético
C_{boost}	Capacitor de saída do conversor Boost
C_{inv}	Capacitor de saída do inversor Full-bridge
CA	Corrente alternada
CC	Corrente Contínua
c(pk)	amplitude onda triangular
D	Razão cíclica do conversor Boost
D_{inv}	Razão cíclica do inversor Full-bridge
D_0	Diodo de saída
D_1	Diodo 1 do inversor Full-Bridge
D_2	Diodo 2 do inversor Full-Bridge
D_3	Diodo 3 do inversor Full-Bridge
D_4	Diodo 4 do inversor Full-Bridge
DSP	Digital Signal Processor
E	Energia armazenada no indutor
F	Farad, unidade de capacitância
F	Constante de Faraday
f_0	Frequência da tensão de saída
F_{activ}	Perdas por ativação
F_{conc}	Perdas por concentração
FP	Fator de potência
$f_{S(boost)}$	Frequência de chaveamento do conversor Boost
$f_{S(inv)}$	Frequência de chaveamento do inversor Full-bridge
H	Henry, unidade de indutância

Hz	Hertz, unidade de frequência
I_0	Corrente circulante no indutor Boost
$I_{Cinv(rms)}$	Corrente eficaz do capacitor de filtro do inversor Full-bridge
ID_1	Corrente do diodo3 do inversor Full-bridge
$ID_{1(med)}$	Corrente média do diodo D_3
$ID_{1(rms)}$	Corrente eficaz do diodo D_3
$ID_{1(pk)}$	Pico da corrente do diodo D_3
ID_2	Corrente do diodo2 do inversor Full-bridge
ID_3	Corrente do diodo3 do inversor Full-bridge
ID_4	Corrente do diodo4 do inversor Full-bridge
I_{in}	Corrente de entrada
$I_{in(max)}$	Corrente máxima da entrada do inversor Full-bridge
$I_{in(min)}$	Corrente mínima da entrada do inversor Full-bridge
I_{inv}	Corrente de saída do inversor Full-bridge
$I_{inv(pk)}$	Pico da Corrente de saída do inversor Full-bridge
$I_{inv(rms)}$	Corrente eficaz de saída do inversor Full-bridge
$I_{Linv(pk)}$	Pico da Corrente do indutor de filtro do inversor Full-bridge
$I_{Linv(rms)}$	Corrente eficaz do indutor de filtro do inversor Full-bridge
IS_2	Corrente da chave S_2
$IS_{2(med)}$	Corrente média da chave S_2
$IS_{2(pk)}$	Pico da corrente da chave S_2
$IS_{2(rms)}$	Corrente eficaz da chave S_2
IS_3	Corrente da chave S_3
IS_4	Corrente da chave S_4
IS_7	Corrente da chave S_7
J	Joule, Unidade de energia
j	Seção transversal dos condutores
K	Kelvin, Unidade de temperatura
k	Eficiência
K_j	Coefficiente de densidade de corrente nos fios
L	Indutância auxiliar do modelo da célula a combustível
L_B	Indutor do conversor Boost
l_e	Comprimento efetivo do núcleo magnético
l_g	Espessura do entreferro

L_{inv}	Indutor de filtro do inversor Full-bridge
M	Índice de modulação
MOSFET	Transistor de efeito de campo de metal-óxido semiconductor
N	Número de espiras
NUPEP	Núcleo de Pesquisa em Eletrônica de Potência
$P_{armazenada}$	Potência armazenada no capacitor
$P_{comutS2}$	Perdas de comutação na chave S_2
P_{condS2}	Perdas de condução na chave S_2
$P_{e(boost)}$	Potência de entrada do conversor Boost
$P_{e(inv)}$	Potência de entrada do inversor Full-bridge
PFC	Correção do fator de potência
$P_{O(inv)}$	Potência de saída do inversor Full-bridge
P_{totS2}	Perdas totais na chave S_2
PWM	Pulse With Modulate
R_O	Resistência da carga
s	Segundos, unidade de tempo
S_1	Chave 1 do inversor Full-bridge
S_2	Chave 2 do inversor Full-bridge
S_3	Chave 3 do inversor Full-bridge
S_4	Chave 4 do inversor Full-bridge
T	Período total
t	Variável de tempo
T_a	Temperatura ambiente
t_f	Tempo de descida
t_n	Tempo de início de cada etapa onde $n=1,2,3...$
t_r	Tempo de subida
T_{Sboost}	Período da frequência de chaveamento do conversor Boost
T_{Sinv}	Período da frequência de chaveamento do inversor Full-bridge
UPS	Uninterruptible Power Supply
V	Volts, unidade de tensão elétrica
V_{AB}	Tensão de saída do bloco inversor
V_{AC}	Módulo da tensão de entrada do conversor
V_0	Tensão de saída
$V_{0(med)}$	Tensão média de saída

V_{Cinv}	Tensão de saída do capacitor de filtro do inversor Full-bridge
$V_{C(pk)}$	Pico da Tensão da moduladora senoidal
V_{Coboot}	Tensão de saída do conversor Boost
$V_{Coboot(max)}$	Tensão máximo de saída do conversor Boost
$V_{Coboot(min)}$	Tensão mínima de saída do conversor Boost
V_{cr}	Tensão da portadora triangular
VD_0	Tensão diodo de saída
$VD_{0(max)}$	Tensão máxima do diodo D_0
$VD_{0(med)}$	Tensão média diodo do diodo D_0
$VD_{3(max)}$	Tensão máxima do diodo D_3
VgS_1	Tensão gate chave S_1
VgS_2	Tensão gate chave S_2
VgS_3	Tensão gate chave S_3
VgS_4	Tensão gate chave S_4
V_{in}	Tensão de entrada
$V_{in(max)}$	Tensão máxima de entrada
$V_{in(med)}$	Tensão média de entrada
$V_{in(min)}$	Tensão mínima de entrada
$V_{in(pk)}$	Pico da tensão de entrada
V_{inv}	Tensão de saída do inversor Full-bridge
$V_{inv(max)}$	Tensão de saída máxima do inversor Full-bridge
$V_{inv(pk)}$	Pico da tensão de saída do inversor Full-bridge
$V_{inv(rms)}$	Tensão de saída eficaz do inversor Full-bridge
V_m	Tensão senoidal
V_{ref}	Tensão de referência
V_{tri}	Tensão da portadora triangular
$VS_{1(max)}$	Tensão máxima da chave S_1
$V_{tri(pk)}$	Pico da tensão da portadora triangular
W	Watts, unidade de potência
W_c	Energia capacitor
ZCS	Chaveamento a corrente nula
ZVS	Chaveamento a tensão nula
Δt_n	Variação do tempo, onde $n=1,2,3,\dots$
Δi_L	Variação da corrente do inversor Full-bridge

$\Delta i_{L_{max}}$	Variação máxima da corrente do inversor Full-bridge
Δv	Variação da tensão de saída do conversor Boost
ΔV_{inv}	Variação da tensão de saída do inversor Full-bridge
η	Rendimento
μ_e	Permeabilidade efetiva do núcleo
μ_0	Permeabilidade do vácuo
ω_0	Frequência natural
Ω	Ohm, unidade de resistência elétrica.

SUMÁRIO

CAPÍTULO 1 INTRODUÇÃO GERAL	20
CAPÍTULO 2 INVERSOR MONOFÁSICO DE TENSÃO PARA SISTEMAS UPS	23
2.1 INTRODUÇÃO.....	23
2.2 SISTEMA ININTERRUPTO DE ENERGIA	24
2.3 INVERSOR MONOFÁSICO DE TENSÃO.....	25
2.3.1 O Inversor Monofásico em Ponte Completa	25
2.3.2 Inversor de Tensão monofásico em Meia-Ponte	26
2.3.3 Inversor de Tensão Monofásico Push-Pull.....	27
2.4 TOPOLOGIAS DE UPS MONOFÁSICAS DO TIPO <i>ON-LINE</i>	28
2.4.1 Conversor CA-CC e conversor CC-CA em Ponte Completa	28
2.4.2 Conversor CA-CC e conversor CC-CA em Meia-Ponte	29
2.5 ESTRATÉGIA DE MODULAÇÃO	30
2.5.1 Modulação PWM Senoidal Bipolar.....	31
2.5.2 Modulação PWM Senoidal Unipolar	31
2.6 ANÁLISE DA MODULAÇÃO	33
2.6.1 ETAPAS DE OPERAÇÃO – PWM BIPOLAR.....	34
2.6.2 ETAPAS DE OPERAÇÃO – PWM UNIPOLAR	38
2.7 CONSIDERAÇÕES FINAIS	47
CAPÍTULO 3 PROJETO E ESPECIFICAÇÃO DO INVERSOR MONOFÁSICO COM MODULAÇÃO BIPOLAR.....	48
3.1 INTRODUÇÃO.....	48
3.2 ESFORÇOS NOS SEMICONDUTORES DO INVERSOR.....	49
3.2.1 Esforços nas Chaves S_1 e S_4	49
3.2.2 Esforços nos Diodos em Antiparalelo das chaves S_2 - S_3	52
3.2.3 Esforços no Indutor do Inversor	53
3.2.4 Esforços no Capacitor do Inversor	53
3.3 ESPECIFICAÇÕES DE PROJETO	54
3.3.1 Determinação dos Valores Eficazes, Médios, Máximos e Mínimos do inversor Full- Bridge	54

3.3.2 Determinação da Carga Linear Resistiva	55
3.3.3 Determinação do indutor L_{inv} do filtro.	55
3.3.4 Determinação do capacitor C_{0inv} do filtro.....	60
3.3.5 Determinação dos componentes semicondutores	61
3.3.6 Perdas nas Chaves	63
3.3.7 Resistência Térmica do Dissipador	64
3.3.8 Snubbers	64
3.4 CONSIDERAÇÕES FINAIS	66
CAPÍTULO 4 ESTRATÉGIA DE CONTROLE DO SISTEMA UPS COMPLETO	67
4.1 INTRODUÇÃO.....	67
4.2 ESTRATÉGIA DE CONTROLE.....	67
4.2.1 Circuito de comando do conversor Boost.....	67
4.2.2 Modelagem Matemática do Inversor.....	68
4.2.3 Circuito de comando do inversor Full-bridge.....	78
4.3 CONSIDERAÇÕES FINAIS	79
CAPÍTULO 5 RESULTADOS DE SIMULAÇÃO E EXPERIMENTAIS	80
5.1 INTRODUÇÃO.....	80
5.2 RESULTADOS DE SIMULAÇÃO COMPUTACIONAL	80
5.3 RESULTADOS EXPERIMENTAIS	85
5.3.1 Análise dos resultados práticos.....	88
5.4 CONSIDERAÇÕES FINAIS	93
CAPÍTULO 6 CONCLUSÃO GERAL	95
REFERÊNCIAS.....	97
LISTA DE PUBLICAÇÕES ASSOCIADA A PESQUISA	101
APÊNDICE A CÓDIGO IMPLEMENTADO DSP	102
APÊNDICE B PLACA DESENVOLVIDA.....	110

CAPÍTULO 1

INTRODUÇÃO GERAL

A energia elétrica é um elemento de extrema importância na vida de um grande número de pessoas. Aonde quer que se vá, a eletricidade é indispensável, seja nos lares, no comércio ou mesmo nos ambientes de lazer. Ela ilumina os ambientes, aciona eletrodomésticos e equipamentos eletrônicos, aquece e esfria ambientes entre tantas outras aplicações encontradas no dia a dia.

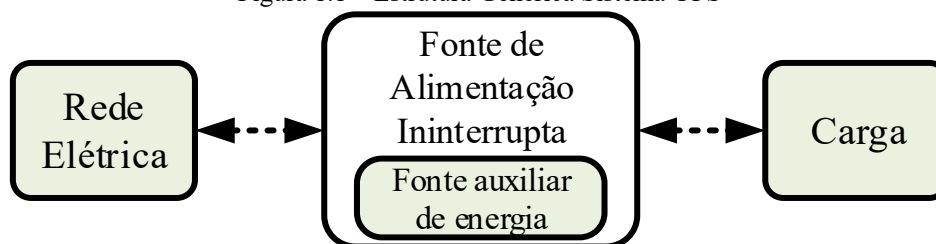
Sendo assim, com a evolução da tecnologia, principalmente da indústria eletroeletrônica, pode-se afirmar que os equipamentos eletrônicos estão presentes em todos, ou quase todos, os setores da sociedade. Neste contexto, em setores essenciais à sociedade, tais como: telecomunicações, informática, saúde, transporte, financeiro, indústria e energia, existe a necessidade de que alguns equipamentos operem de modo adequado e ininterrupto, a fim de evitar falhas nos mesmos e possíveis danos aos consumidores (GONÇALVES, 2008).

O suprimento de energia elétrica pode sofrer perturbações que a desviem significativamente da sua condição ideal. Surtos de tensão, perda momentânea de tensão e oscilações transitórias de tensão são algumas destas perturbações. Essas interrupções são inadmissíveis em algumas aplicações consideradas críticas como, por exemplo, nos sistemas de emergência hospitalar, de informática, industrial e de telecomunicação (LINARD, 2009).

Idealmente, as concessionárias de energia elétrica deveriam ser capazes de garantir o seu serviço sem interrupções ou sem distúrbios, porém, isto ainda não é possível. A energia elétrica não está livre de interrupções, falhas e distúrbios. Tais fenômenos estão presentes nas instalações elétricas internas e externas, sendo que todo equipamento eletrônico está susceptível a estes problemas.

Diante destes fatos, várias empresas investem em pesquisas para o desenvolvimento de equipamentos eletrônicos associados a uma fonte auxiliar de energia independente, capazes de garantir o funcionamento dos equipamentos essenciais de seus sistemas, quando ocorrer eventuais falhas no abastecimento de energia da rede de corrente alternada (CA) de alimentação. Os equipamentos produzidos para este fim foram denominados Sistemas Ininterruptos de Suprimento de Energia ou, em inglês, *Uninterruptible Power Supply* (UPS), e conhecido popularmente no Brasil como *Nobreak*, sendo a sua estrutura genérica ilustrada na Figura 1.1.

Figura 1.1 – Estrutura Genérica Sistema UPS



Fonte: Dados do próprio autor.

Um sistema UPS genérico é constituído por um conversor de energia que processa a energia proveniente da rede CA ou da fonte auxiliar de energia e alimenta a carga. Pela Figura 1.1, observa-se a possibilidade de o conversor processar energia da rede CA e entregar parte desta à fonte auxiliar de energia (processo comum quando há o uso de banco de baterias), como também a possibilidade do conversor interligar a fonte auxiliar de energia com a rede CA, através de um conversor bidirecional, onde a fonte auxiliar de energia é capaz de suprir a carga e entregar o excedente de energia à rede CA (processo comum quando há o uso de geradores).

Estes equipamentos podem ser divididos em três categorias, que se diferem em aspectos construtivos e de operação, sendo elas: *UPS off-line*, *UPS line-interactive* e *UPS on-line*. Informações mais detalhadas sobre os sistemas citados podem ser encontradas em (MACIEL, 2019).

Nesse contexto, o presente trabalho de dissertação apresenta o estudo, a metodologia de projeto e a implementação prática de um inversor Full-Bridge, com a finalidade de integrar um sistema UPS do tipo *on-line*. Este apresenta como estágio de entrada o conversor Boost SR-ZCS-ZVS-PWM, apresentado em (MACIEL, 2019) e (MACIEL e COSTA, 2015). O sistema UPS em pauta tem a vantagem de integrar as funções de um conversor com correção do fator de potência (CFP) e de um conversor CC-CC elevador necessário na maioria das aplicações. Além disso, apresenta uma tensão de saída puramente senoidal e com baixa Distorção Harmónica (THD), dentro dos critérios estabelecidos pela norma IEC 63040-3. A técnica de controle do inversor é implementada com um DSP (*Digital Signal Processor*) e se baseia na técnica denominada controle de modulação bipolar de malha aberta.

Para apresentação dos resultados desta pesquisa, este documento se encontra dividido em seis capítulos incluindo este capítulo introdutório. No Capítulo 2 é apresentada uma revisão sobre os tipos de inversores monofásicos, algumas topologias *UPS* e os tipos de modulação *PWM* empregados em conversores CC-CA – estágio de saída de sistemas UPS. Em seguida, no Capítulo 3, a topologia proposta é apresentada, incluindo o desenvolvimento das equações matemáticas necessárias para dimensionamento dos dispositivos semicondutores utilizados na

implementação protótipo. Para o Capítulo 4, tem-se o estudo da estratégia de controle e a modelagem do inversor. O Capítulo 5 apresenta os resultados de simulação seguido dos resultados experimentais obtidos. Por fim, o Capítulo 6 apresenta as conclusões gerais e sugestões para trabalhos futuros. O diagrama esquemático do bloco de potência e a placa de controle podem ser vistos no Apêndice B.

CAPÍTULO 2

INVERSOR MONOFÁSICO DE TENSÃO PARA SISTEMAS UPS

2.1 INTRODUÇÃO

Na atualidade, as UPS não se limitam a garantir a continuidade do fornecimento da energia elétrica à carga. Alguns modelos focam-se também na qualidade da energia elétrica. No passado, os problemas relacionados com a qualidade da energia elétrica deviam-se quase exclusivamente a falhas de energia, a sobretensões e a sobtensões, uma vez que as cargas a alimentar eram principalmente lineares (BAPTISTA, 2012). Os sistemas UPS do tipo *on-line* tipicamente apresenta dois estágios de conversão de energia.

No primeiro estágio, o retificador opera como conversor de tensão CA da rede elétrica em tensão CC e referente ao segundo estágio, o inversor converte tensão contínua CC em alternada CA para a saída. Deste modo, dependendo da topologia utilizada, a tensão de saída fornecida para a carga possui amplitude, frequência e forma independentes da entrada. Esta é a única arquitetura de *UPS* que protege a carga contra os principais distúrbios da rede elétrica, sempre fornecendo tensão senoidal na saída além de não apresentar interrupção nas transferências de carga.

É conhecido que a frequência da tensão de saída do inversor é determinada pelo chaveamento dos dispositivos semicondutores que o formam, dependendo, portanto, do circuito de controle e o método de modulação escolhido. Neste trabalho foi adotado o controle da tensão por largura de pulsos (*PWM*) senoidal.

Neste capítulo são apresentadas as principais características dos sistemas UPS, os tipos de inversores monofásicos de tensão e também os tipos de modulação por largura de pulsos senoidal. Também são apresentadas a topologia e a modulação adotada no desenvolvimento deste trabalho.

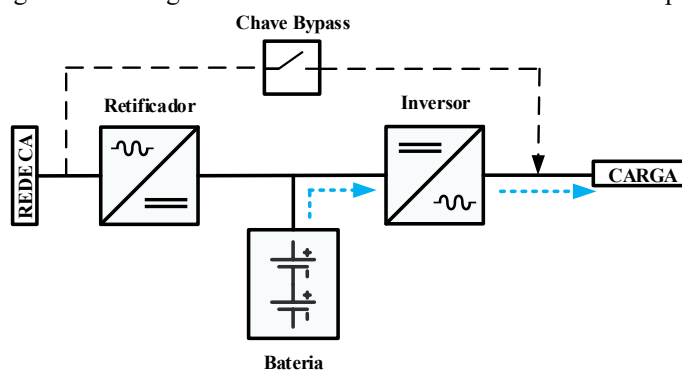
2.2 SISTEMA ININTERRUPTO DE ENERGIA

De acordo com (BEKIAROV e EMADI, 2002) e (EMADI, NASIRI e BEKIAROV, 2005), a UPS ideal deve ser capaz de prover energia elétrica à carga de forma que esta mantenha um perfeito funcionamento. A capacidade de uma UPS comutar o modo de alimentação da carga, do sistema primário (rede elétrica) para o sistema secundário (sistema armazenador de energia), garante várias características inerentes à qualidade da energia elétrica (LEE, KINOSHITA e SANADA, 2012).

Deste modo, a UPS deve ter as seguintes características: alta confiabilidade, alta eficiência, regulação senoidal com baixa taxa de distorção harmônica (*THD*), baixa interferência eletromagnética, tamanhos reduzidos, baixa manutenção, custo, ruído e peso.

A UPS do tipo *on-line* é o interesse deste trabalho e, a seguir, é feita uma breve explanação sobre esta UPS. Este tipo de sistema UPS tem como característica marcante o fornecimento contínuo de energia elétrica à carga, a qual está ligada mesmo quando ocorre ausência da rede de alimentação devido a qualquer distúrbio. A Figura 2.1 apresenta um diagrama de blocos para esta topologia.

Figura 2.1 – Diagrama de blocos de um sistema UPS *On-line* típico



Fonte: Dados do próprio autor.

Como pode ser observado através da Figura 2.1, o sistema UPS *On-line* é composto por: carregador de baterias (retificador), inversor (conversor CC-CA), sistema armazenador de energia e um circuito *by-pass*. O retificador (conversor CA-CC) é utilizado para suprir o barramento CC, que alimenta o inversor e o sistema armazenador de energia. O inversor converte a tensão contínua em alternada, de forma que o sistema forneça sempre uma tensão estável para a carga e seja dimensionado para operar tanto no modo rede (normal) como em modo *backup*.

O sistema armazenador de energia é usado para alimentar a carga durante uma interrupção da rede de alimentação por um determinado período de autonomia. E a chave *bypass* é utilizada para conectar a carga diretamente a rede de alimentação CA caso haja uma falta ou seja necessário dar manutenção na UPS. A entrada em funcionamento do *bypass* pode ser feita de forma automática, dependendo da decisão a ser tomada pela supervisão do sistema, ou de forma manual (BEKIROV e EMADI, 2002) e (EMADI, NASIRI e BEKIROV, 2005).

Nos subitens a seguir, são apresentadas algumas topologias dos conversores CC-CA aplicados em UPS *On-line*.

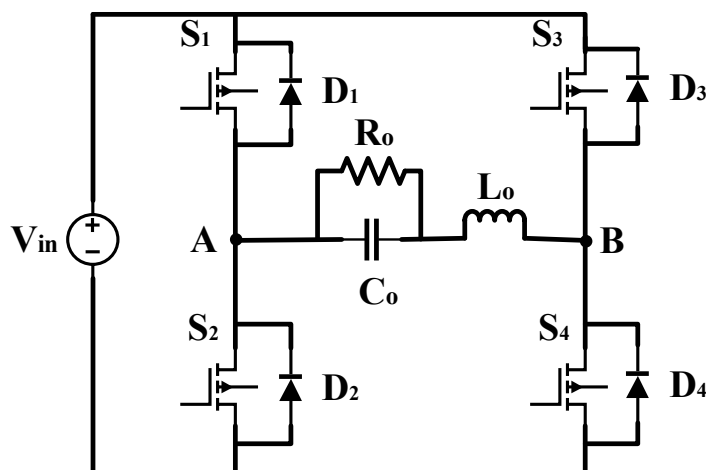
2.3 INVERSOR MONOFÁSICO DE TENSÃO

Nos próximos tópicos, o foco principal é o inversor monofásico de tensão que é o mais comum dos conversores CC-CA. Este conversor é capaz de transformar uma forma de onda contínua em alternada, geralmente na forma de onda quadrada ou modulada em PWM. Dentre as várias topologias encontradas na literatura, as mais comuns são os conversores CC-CA de tensão, as quais são apresentadas a seguir.

2.3.1 O Inversor Monofásico em Ponte Completa

Esta estrutura é recomendada para inversores de altas potências e altas tensões de saída. A saída produzida é uma tensão senoidal, que é resultante deste inversor aliada a uma técnica de modulação e filtro apropriados (OLIVEIRA, 2007) e (BARBI, 2005).

Figura 2.2 – Conversor CC-CA em ponte completa (Full-Bridge)

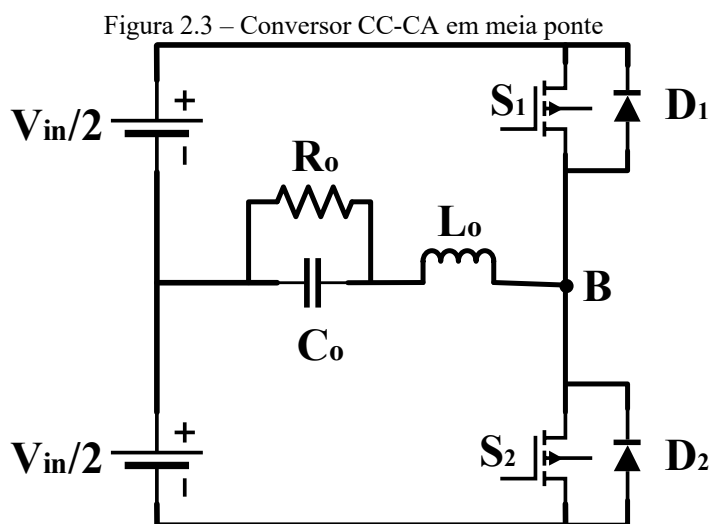


Fonte: Dados do próprio autor.

O inversor de tensão monofásico ponte completa apresentado na Figura 2.2 pode ser encontrado em (BARBI, 2005) e (GOPINATH e SANGSUN, 2004). Ele é formado por dois braços: um braço do inversor é formado pelos interruptores S_1 e S_4 , e o outro braço, pelos interruptores S_2 e S_3 . As chaves semicondutoras são acionadas em pares em diagonal, ou seja, é feito de forma complementar com desfasamento de 180° . No momento em que os interruptores S_1 e S_4 estão conduzindo, a tensão de saída aplicada à carga é igual à tensão de entrada ($+V_{in}$). Quando os interruptores S_2 e S_3 estão conduzindo, a tensão de entrada com polaridade invertida é aplicada à carga ($-V_{in}$). Sendo assim, o resultado é uma forma de onda quadrada de magnitude igual à da fonte de entrada (barramento CC).

2.3.2 Inversor de Tensão monofásico em Meia-Ponte

O inversor meia ponte também é conhecido na literatura como inversor Ponto Médio ou *Half-Bridge* (meia ponte) e pode ser visto na Figura 2.3. Essa estrutura é a mais simples e possui apenas um braço com um único par de chaves semicondutores e precisa de uma fonte de alimentação CC com ponto médio. Este circuito é utilizado em aplicações em baixas potências, pois o nível de tensão na carga é a metade que a aplicada por uma topologia em ponte completa, resultando em uma corrente duas vezes maior para uma mesma potência.



Fonte: Dados do próprio autor.

O seu funcionamento pode ser descrito da seguinte forma: a chave semicondutora S_1 é colocada em condução, a corrente cresce de forma exponencialmente e a fonte de alimentação entrega energia à carga. Quando S_1 está aberta, a corrente de carga é mantida no mesmo sentido,

já que a indutância de carga não permite alterações bruscas na corrente, decrescendo através do diodo em antiparalelo D_2 .

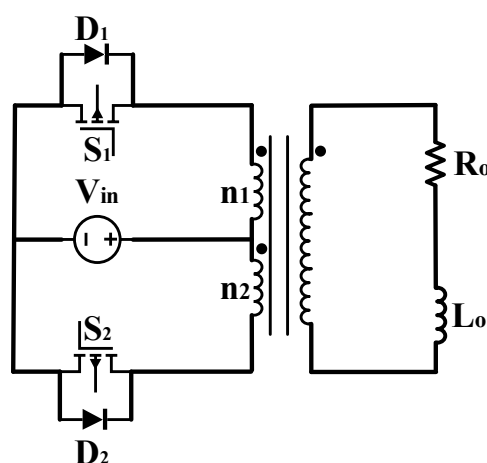
A corrente circulará pelo diodo D_2 até se anular, provocando a entrada em condução da chave semicondutora S_2 . A partir deste momento, a corrente irá inverter o sentido e crescerá exponencialmente. Nesta etapa, a carga recebe energia da fonte. E ao ocorrer a anulação da corrente, irá reiniciar um novo ciclo de operação.

Pode ser verificado através da descrição do funcionamento desta topologia que seus interruptores S_1 e S_2 conduzem ou são bloqueados de forma alternada, fazendo com que a tensão de saída aplicada à carga seja uma onda quadrada, cuja frequência irá ser determinada pela frequência de chaveamento.

2.3.3 Inversor de Tensão Monofásico Push-Pull

A configuração do inversor *push-pull* é bem adaptado às modulações em baixas frequências e baixas potências (BARBI, 2005). A configuração deste inversor pode ser observada na Figura 2.4, e apresenta as seguintes características: emprega apenas uma fonte de alimentação CC (V_{in}), emprega apenas duas chaves semicondutoras comandadas (S_1 e S_2), a carga é isolada da fonte de alimentação CC - estrutura naturalmente isolada empregando um transformador com ponto médio no primário, a fonte de alimentação CC e as chaves semicondutores estão ligadas na mesma referência.

Figura 2.4 – Conversor CC-CA *Push-Pull*



Fonte: Dados do próprio autor.

Quando a chave semicondutora S_1 entra em condução, a S_2 é mantida bloqueada. A corrente na carga cresce significativamente e, durante esta etapa, a fonte de alimentação fornece

energia à carga. Ao abrir S_1 , a corrente se mantém no mesmo sentido devido a indutância da carga, de forma que passa a decrescer pelo diodo D_2 .

Com a anulação da corrente, se dá início a outra etapa de operação na qual a chave semicondutora S_2 é colocada em condução e a corrente passa a crescer novamente no sentido contrário. Durante esta etapa a fonte volta a transferir energia a carga. Quando S_2 é aberta, a corrente passa a decrescer pelo diodo D_1 e a energia armazenada no indutor de carga será transferida para a fonte de alimentação. Esta etapa termina quando a corrente de carga se anula.

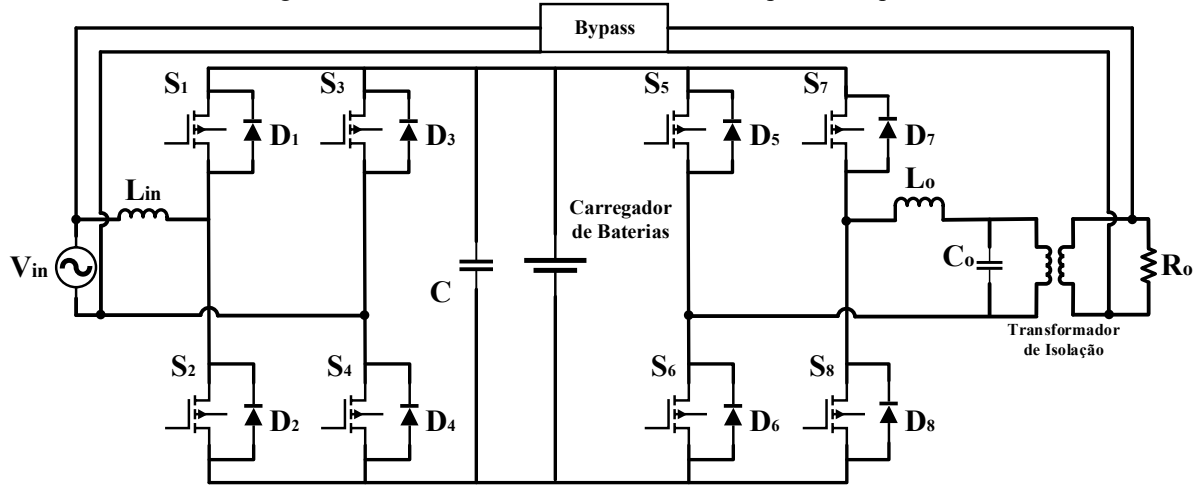
2.4 TOPOLOGIAS DE UPS MONOFÁSICAS DO TIPO *ON-LINE*

De acordo com os retificadores apresentados em (LINARD, 2009), os mesmos podem alimentar os inversores apresentados no item 2.3. Sendo assim, alguns dos circuitos utilizados em sistemas UPS com dupla conversão serão demonstrados, mencionando vantagens e desvantagens, assim como a justificativa para a escolha da topologia adotada. As demais estruturas são apresentadas em (AAMIR, KALWAR E MEKHILEF, 2016).

2.4.1 Conversor CA-CC e conversor CC-CA em Ponte Completa

Representado na Figura 2.5, esta topologia em ponte completa apresenta um retificador CA-CC com tensão CC de qualidade suprimindo o inversor CC-CA. A estrutura apresenta algumas vantagens sobre os conversores com topologia em meia ponte. Dentre elas, pode-se citar: melhor utilização do *link* CC de tensão e possui a opção de “estado zero” para os interruptores devido a possibilidade do uso de estratégias de controle mais avançadas (EMADI, NASIRI e BEKIAROV, 2005). Devido as suas vantagens, esta topologia é preferível para aplicações em média e alta potência. Contudo, possui como desvantagem o fato de possuir muitas chaves semicondutoras e a necessidade de um transformador de isolação, contribuindo para ser um sistema volumoso, pesado e de alto custo.

Figura 2.5 – Conversores CA-CC e CC-CA em ponte completa.

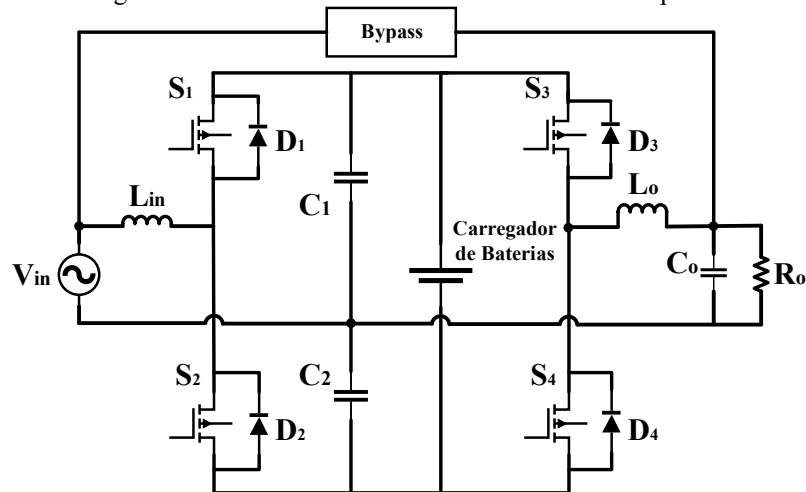


Fonte: Dados do próprio autor.

2.4.2 Conversor CA-CC e conversor CC-CA em Meia-Ponte

Comparando com a estrutura em ponte completa, a configuração em meia ponte é a escolha preferível para baixas potências, pois, apresenta a metade do número de chaves semicondutoras, além de possuir um ponto comum entre a entrada e saída do sistema, eliminando a necessidade de um transformador de isolação. Esta topologia é apresentada na Figura 2.6. Todavia, considerando que esse sistema é um dobrador de tensão no estágio CA-CC, o barramento CC deve operar, no mínimo, com o dobro da tensão de pico de entrada.

Figura 2.6 – Conversores CA-CC e CC-CA em meia ponte



Fonte: Dados do próprio autor.

Porém, algumas desvantagens destacam-se: como o fato de não possuir controle de tensão nos capacitores C_1 e C_2 quando operando em modo bateria, além de necessitar de um

grande número de baterias, e por ser necessário capacitores no barramento CC com tensão de, no mínimo, a tensão de pico da entrada e de um grande número de baterias, o custo do projeto é alto, já que esses capacitores e as baterias são os componentes mais caros de um inversor, (OLIVEIRA, 2007).

2.5 ESTRATÉGIA DE MODULAÇÃO

O desenvolvimento de estratégias de controle PWM relaciona-se com o crescimento de diferentes técnicas para reduzir a DHT_V da tensão e da corrente. Via de regra, com o aumento da frequência de comutação do controle PWM, tem-se a redução dos harmônicos de baixa frequência. Além do que, os harmônicos da frequência portadora de comutação e os da banda lateral associados, são movidos para mais distante da componente da frequência fundamental. O aumento na frequência de comutação reduz os harmônicos associados, o que resulta em uma menor DHT_V. Como resultado, a forma de onda da tensão de saída fica mais próxima da desejada forma de onda senoidal. Desvios na forma de onda senoidal, resulta em correntes distorcidas-na carga, as quais provocam: interferências eletromagnéticas EMI (*Electromagnetic Interference*), perdas harmônicas e ondulações (*ripple*) de torque, no caso de acionamento de motores. Sendo assim, com o aumento da frequência de comutação, a qualidade da forma de onda de saída melhora (REDDY; BABU; SURESH, 2011).

O princípio de funcionamento do inversor de tensão está intimamente ligado a uma estratégia de modulação que, segundo (HOLMES e LIPO, 2003), é o processo de mudança de estado dos componentes eletrônicos em um conversor. As técnicas comumente utilizadas são:

- a) modulação por largura de pulsos otimizada (PWM otimizada);
- b) modulação por largura de pulso senoidal (SPWM);
- c) modulação por pulso único;
- d) e modulação por largura de pulsos múltiplos e iguais entre si.

A modulação por largura de pulso varia com a razão cíclica aplicada aos interruptores em alta frequência de comutação, com o intuito de suprir uma determinada tensão ou corrente na saída em baixa frequência, ou seja, tem-se como objetivo criar uma sequência de pulsos que devem ter o mesmo valor fundamental de uma referência desejada. Todavia, nesta sequência de pulsos existem componentes harmônicos indesejados, os quais devem ser minimizados.

Por outro lado, com a técnica SPWM, é possível levar os harmônicos a uma faixa alta de frequência e operar em frequência fixa. O emprego de frequência fixa aperfeiçoa o projeto

dos componentes magnéticos, tendo em vista que em aplicações onde a frequência é variável, os componentes magnéticos devem ser projetados para toda a faixa de frequência utilizada. Quando o conteúdo harmônico se concentra nas altas frequências, geralmente, os inversores são menos volumosos e mais compactos devido ao reduzido volume do filtro.

2.5.1 Modulação PWM Senoidal Bipolar

Na SPWM de dois níveis, também conhecida como SPWM bipolar, o sinal de referência V_{REF} é comparado com um sinal triangular V_{TRI} na frequência de comutação de modo a se obter os pulsos de comando para as chaves do inversor. No caso do inversor em ponte completa, quando o valor de referência é maior do que o valor da portadora, o respectivo braço comandado é comutado para o valor da tensão contínua do barramento de entrada. Quando o valor de referência é menor que o valor da portadora, tem-se como resultado a tensão de entrada invertida na saída do estágio inversor. Ou seja, este esquema apresenta saída diferencial com um braço defasado em 180° do outro. A Figura 2.7 (a) mostra a comparação dos sinais V_{TRI} e V_{REF} e a respectiva tensão na saída do bloco inversor (V_{AB}).

A largura dos pulsos enviados para os interruptores depende da amplitude da referência senoidal de tensão, fazendo com que a tensão V_{AB} tenha uma componente fundamental na mesma frequência da tensão de referência e os harmônicos deslocados em torno da frequência da portadora V_{TRI} . Esta modulação apresenta a característica de possuir um único comando para cada dois interruptores, como por exemplo, S_1 e S_4 . Nos outros dois interruptores podem-se usar, idealmente, um comando complementar.

2.5.2 Modulação PWM Senoidal Unipolar

De maneira similar à SPWM bipolar, a modulação por largura de pulso senoidal de três níveis, ou SPWM unipolar, também visa deslocar o conteúdo harmônico para as altas frequências. A diferença é que os interruptores S_1 e S_3 ou S_2 e S_4 também podem conduzir simultaneamente, e a tensão diferencial de saída varia entre três níveis de tensão, $0V$, $-V_{in}$ e $+V_{in}$.

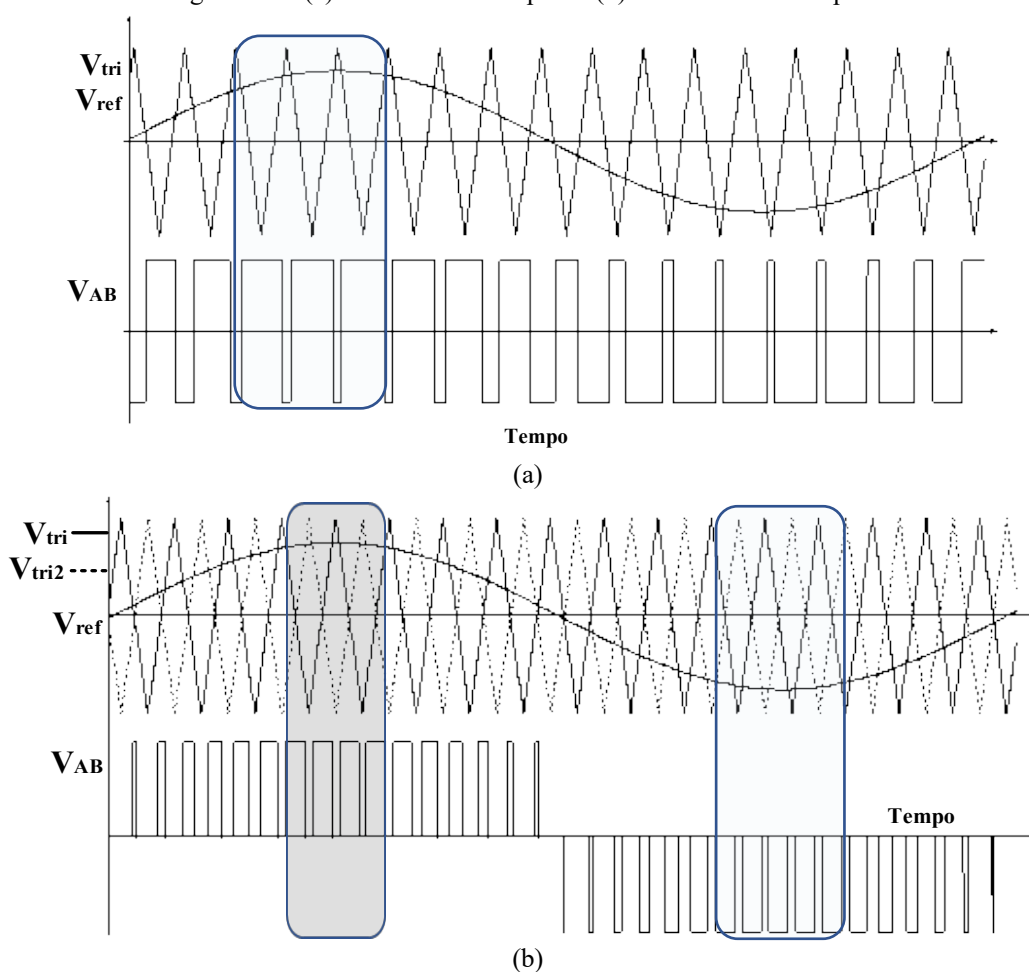
A modulação por largura de pulso senoidal unipolar pode ser visualizada na Figura 2.7 (b). Esta técnica possui um nível de complexidade maior do que a modulação dois níveis, a começar pelo comando dos interruptores, que devem ser gerados dois sinais com 180° de defasagem entre si. O sinal de referência V_{REF} é comparado com um sinal triangular V_{TRI} de modo a se obter os pulsos de comando para as chaves de um braço do inversor. Já os pulsos de

comando para o outro braço são obtidos através da comparação do sinal de referência com uma outra portadora triangular V_{TRI2} , complementar a V_{TRI} .

De acordo com (HOLMES e LIPO, 2003), é apresentado a diferença entre os tipos de portadoras, pois, embora utilize-se a portadora triangular, pode-se aplicar uma portadora do tipo dente-de-serra. Onde é demonstrado que a portadora do tipo dente-de-serra apresenta resultados inferiores com relação ao espectro harmônico da tensão V_{AB} , tanto para a modulação unipolar quanto para a bipolar.

Observando-se a Figura 2.7(b), nota-se que o número de pulsos na tensão V_{AB} é duas vezes maior na modulação três níveis do que o encontrado nos dois níveis, para a mesma frequência de comutação. Este número está diretamente relacionado com a frequência das harmônicas de V_{AB} .

Figura 2.7 – (a) PWM senoidal bipolar. (b) PWM senoidal unipolar



Fonte: Dados do próprio autor.

Comparando a modulação SPWM unipolar com a modulação bipolar, a primeira apresenta algumas vantagens. Dentre elas, cabe salientar:

- A ondulação de corrente e tensão nos componentes do filtro de saída é significativamente menor, o que reduz os componentes passivos usados na filtragem do sinal de saída;
- Apresenta menores perdas nos interruptores e reduzidas emissões eletromagnéticas, haja vista que as derivadas de corrente e tensão são menores, pois a tensão V_{AB} varia somente V_{ref} em cada transição, ao passo que na SPWM bipolar a variação é de $2V_{ref}$ (BAKER e AGELIDIS, 1997).
- O desempenho com relação ao espectro harmônico da tensão V_{AB} também apresenta resultado superior (HOLMES e LIPO, 2003).

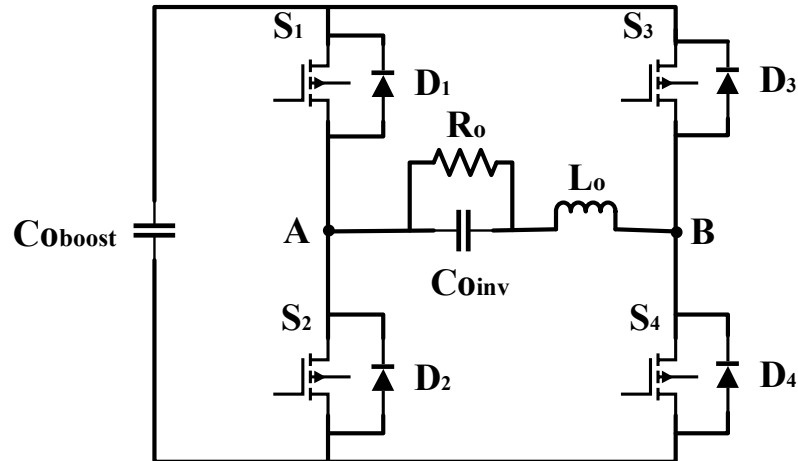
2.6 ANÁLISE DA MODULAÇÃO

Nos itens a seguir serão descritas as etapas de operação para o inversor utilizando tanto a modulação bipolar, quanto a modulação unipolar. A fim de simplificar a análise, algumas condições devem ser escolhidas:

1. Todos os elementos semicondutores são vistos como ideais. Portanto, a resistência em estado de condução é nula; em estado de bloqueio é infinita e os tempos de acionamento e desligamento são desprezíveis;
2. Os elementos indutores e capacitores são considerados com resistência nula;
3. O conversor está operando no modo de condução contínua, com frequência de chaveamento fixa e em regime permanente;
4. A carga do inversor possui propriedade de fonte de corrente de valor I_{Inv} . Logo, para efeito de simplificação, na descrição das etapas a seguir considera-se a carga como uma fonte de corrente;
5. E no decorrer de todo o semiciclo positivo da tensão de saída a corrente não muda de sentido na carga, modificando somente no semiciclo negativo da tensão de saída.

Baseado nas considerações acima descritas, utiliza-se o circuito simplificado ilustrado na Figura 2.8 para explicar as etapas de funcionamento, considerando um único período de chaveamento.

Figura 2.8 – Circuito simplificado do inversor Full-Bridge



Fonte: Dados do próprio autor.

2.6.1 ETAPAS DE OPERAÇÃO – PWM BIPOLAR

A modulação bipolar PWM senoidal compõe de dois semiciclo, positivo e negativo, de acordo com a tensão de saída. Sendo capaz de produzir uma tensão de saída senoidal de valor médio nulo, simétrica em amplitude e com frequência constante. A Figura 2.9 apresenta o comportamento da tensão V_{AB} na saída do inversor e o chaveamento de cada interruptor utilizando a modulação proposta.

Na modulação bipolar, o inversor apresenta quatro etapas de operação, sendo que cada semiciclo da tensão de saída é responsável por duas etapas.

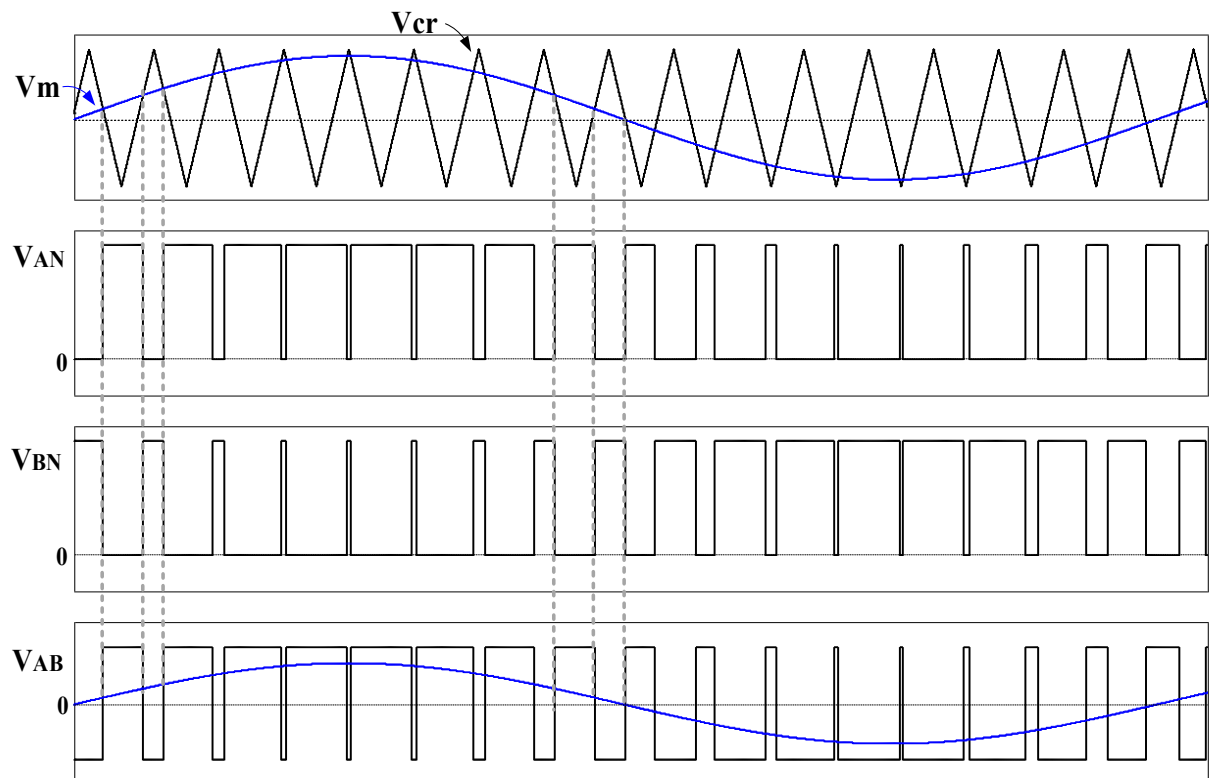
A Tabela 2.1 tem o objetivo de mostrar resumidamente o princípio de operação do inversor PWM bipolar.

Tabela 2.1 - Operação do conversor com modulação PWM senoidal bipolar

Etapa	Comparação	Em condução	Bloqueados	Tensão V_{AB}
Primeira	$V_m(t) \geq V_{cr}(t)$	S_1 e S_4	S_2 e S_3	$+V_{C0boost}$
Segunda	$V_m(t) \leq V_{cr}(t)$	DS_2 e DS_3	S_1, S_2, S_3 e S_4	$-V_{C0boost}$
Terceira	$V_m(t) \geq V_{cr}(t)$	S_2 e S_3	S_1 e S_4	$-V_{C0boost}$
Quarta	$V_m(t) \leq V_{cr}(t)$	DS_1 e DS_4	S_1, S_2, S_3 e S_4	$+V_{C0boost}$

Fonte: Dados do próprio autor.

Figura 2.9 – Modulação PWM senoidal bipolar

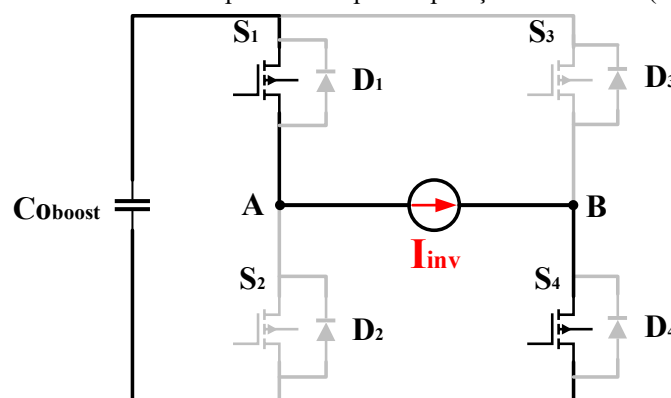


Fonte: Dados do próprio autor.

- **Primeira etapa: $\Delta t_1 [t_0-t_1]$:**

Esta etapa inicia-se quando, no tempo t_0 , a chave S_1 e S_4 são colocadas em condução e termina, no tempo t_1 , quando as chaves S_3 e S_2 são abertas e as chaves S_1 e S_4 são colocadas em condução. A Figura 2.10 exemplifica o circuito equivalente desta primeira etapa. A parte em cinza em todos os desenhos que seguem, indicam as partes do circuito que não atuam ativamente na etapa em questão.

Figura 2.10 – Circuito da primeira etapa de operação do inversor ($t_0 - t_1$).

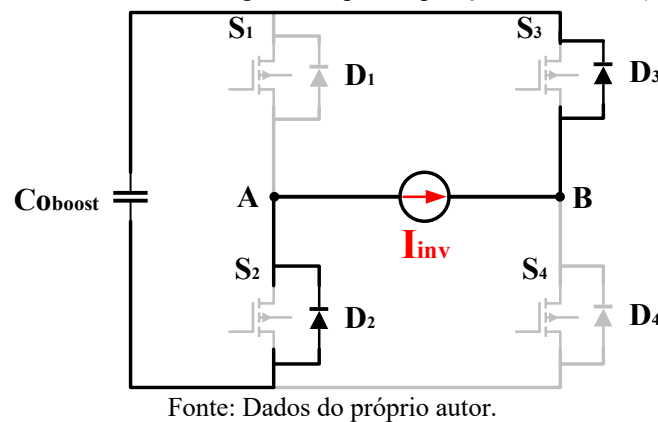


Fonte: Dados do próprio autor.

- **Segunda etapa: $\Delta t_2 [t_1-t_2]$:**

O processo se inicia no tempo t_1 , quando as chaves S_1 e S_4 são comandadas para abrir e as chaves S_2 e S_3 são comandadas para fechar. Como a corrente não muda de sentido, neste semiciclo, os diodos D_2 e D_3 são polarizados diretamente e assumem a corrente de carga I_{inv} . Tal fase termina no tempo t_2 , quando as chaves são S_2 e S_3 assumem a corrente da carga. A Figura 2.11 ilustra o circuito equivalente.

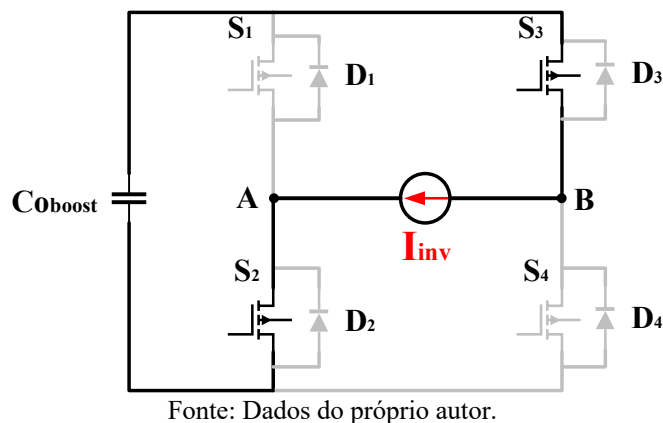
Figura 2.11 – Circuito da segunda etapa de operação do inversor ($t_1 - t_2$).



- **Terceira etapa: $\Delta t_3 [t_2-t_3]$:**

É iniciada quando, no tempo t_2 , a chave S_2 e S_3 assumem a corrente da carga e termina, no tempo t_3 , quando as chaves S_2 e S_3 são comandadas para abrir e as chaves S_1 e S_4 são colocadas em condução. O circuito equivalente deste estágio pode ser observado na Figura 2.12.

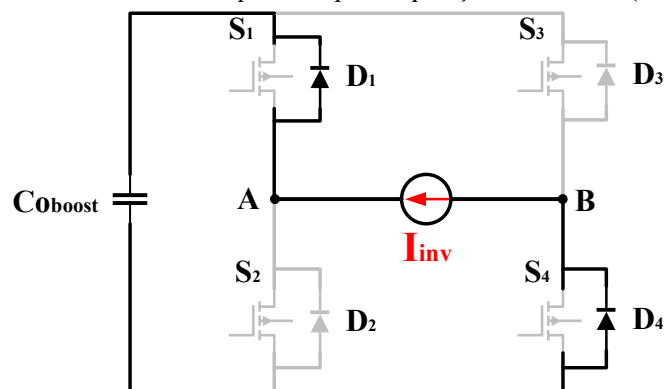
Figura 2.12 – Circuito da terceira etapa de operação do inversor ($t_2 - t_3$).



- **Quarta etapa: Δt_4 [t_3 - t_4]:**

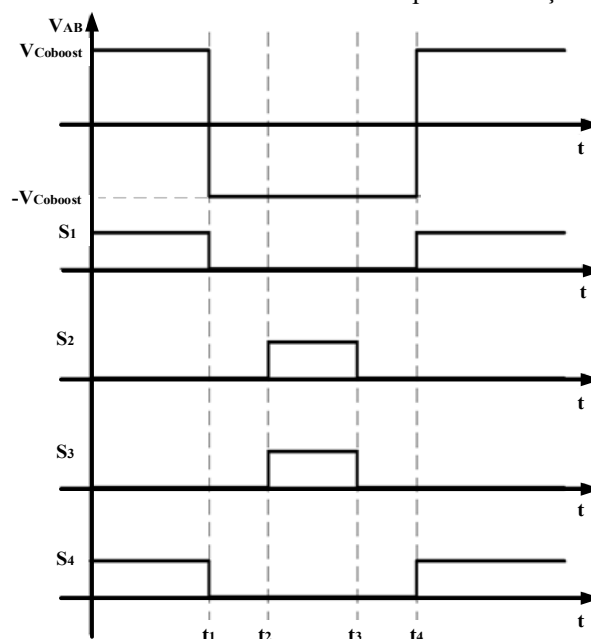
Esse estágio é análogo à segunda etapa e inicia-se no tempo t_3 , quando as chaves S_2 e S_3 são comandadas para abrir e as chaves S_1 e S_4 são comandadas para fechar. Como a corrente não muda de sentido neste semiciclo, os diodos D_1 e D_4 são polarizados diretamente e assumem a corrente de carga I_{inv} . A fase termina no tempo t_4 , quando as chaves S_1 e S_4 assumem a corrente da carga, iniciando o ciclo de comutação novamente. Assim, na Figura 2.13 é demonstrado o circuito equivalente desta etapa. A Figura 2.14 ilustra as formas de onda teóricas das tensões nos principais elementos do conversor, em um período de chaveamento.

Figura 2.13 – Circuito da quarta etapa de operação do inversor ($t_3 - t_4$).



Fonte: Dados do próprio autor.

Figura 2.14 – Forma de onda da tensão V_{AB} para modulação bipolar

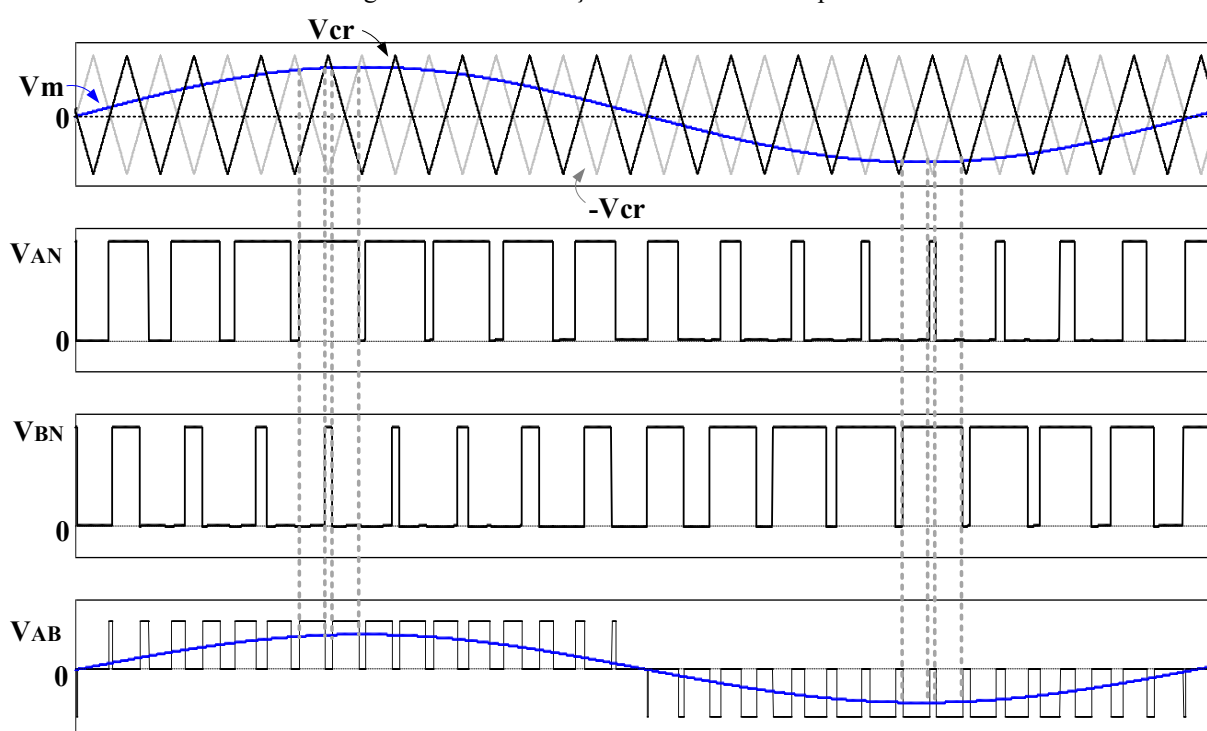


Fonte: Dados do próprio autor.

2.6.2 ETAPAS DE OPERAÇÃO – PWM UNIPOLAR

A topologia do inversor ponte completa com a modulação PWM senoidal unipolar apresenta oito etapas de operação, sendo elas: quatro para o semiciclo positivo da tensão de saída em um período de comutação e as quatro restantes para o semiciclo negativo da tensão de saída. A Figura 2.15 apresenta o comportamento da tensão V_{AB} na saída do inversor e o chaveamento de cada interruptor utilizando a modulação proposta.

Figura 2.15 – Modulação PWM senoidal unipolar



Fonte: Dados do próprio autor.

A Tabela 2.2 tem o objetivo de mostrar resumidamente o princípio de operação do inversor PWM unipolar.

Tabela 2.2 - Operação do conversor com modulação PWM senoidal unipolar

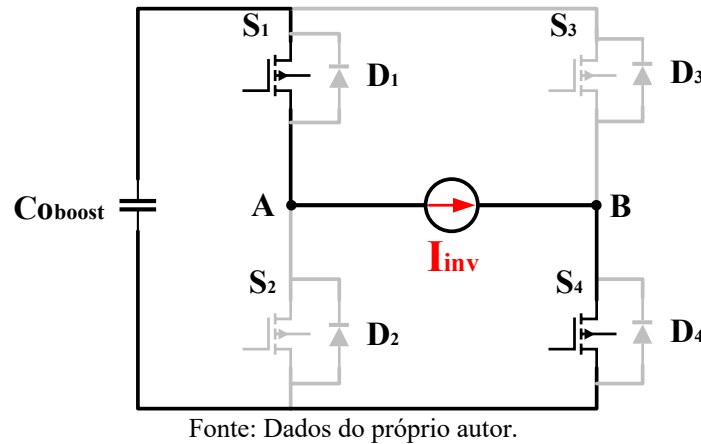
Semiciclo positivo				
Etapa	Comparação	Em condução	Bloqueados	Tensão V_{AB}
Primeira	$V_m(t) \geq V_{cr}(t)$ $V_m(t) \leq V_{cr-}(t)$	S_1 e S_4	S_2 e S_3	$+V_{C_{boost}}$
Segunda	$V_m(t) \geq V_{cr}(t)$ $V_m(t) \geq V_{cr-}(t)$	S_1 e DS_3	S_2, S_3 e S_4	Zero
Terceira	$V_m(t) \geq V_{cr}(t)$ $V_m(t) \leq V_{cr-}(t)$	S_1 e S_4	S_2 e S_3	$+V_{C_{boost}}$
Quarta	$V_m(t) \leq V_{cr}(t)$ $V_m(t) \leq V_{cr-}(t)$	S_4 e DS_2	S_1, S_2 e S_3	Zero
Semiciclo negativo				
Etapa	Comparação	Em condução	Bloqueados	Tensão V_{AB}
Primeira	$V_m(t) \leq V_{cr}(t)$ $V_m(t) \geq V_{cr-}(t)$	S_2 e S_3	S_1 e S_6	$-V_{C_{boost}}$
Segunda	$V_m(t) \leq V_{cr}(t)$ $V_m(t) \geq V_{cr-}(t)$	S_2 e DS_4	S_1, S_3 e S_4	Zero
Terceira	$V_m(t) \leq V_{cr}(t)$ $V_m(t) \geq V_{cr-}(t)$	S_2 e S_3	S_1 e S_4	$-V_{C_{boost}}$
Quarta	$V_m(t) \geq V_{cr}(t)$ $V_m(t) \geq V_{cr-}(t)$	S_3 e DS_2	S_1, S_2 e S_4	Zero

Fonte: Dados do próprio autor.

- **Primeira etapa: Δt_1 [t_0 - t_1]:** Tensão positiva para o semiciclo positivo da tensão de saída.

No instante inicial t_0 , apenas os interruptores S_1 e S_4 estão em condução como mostra a Figura 2.16. Dessa forma, conectando a carga e o filtro LC diretamente à fonte de alimentação $V_{C_{boost}}$. A corrente no barramento CC é positiva, com isso a fonte de alimentação entrega energia para a carga e para o filtro LC. A tensão de saída V_{AB} assume valor igual à $V_{C_{boost}}$. O término da etapa acontece com o desligamento do interruptor S_4 . A parte em cinza em todos os desenhos que seguem, indicam as partes do circuito que não atuam ativamente na etapa em questão.

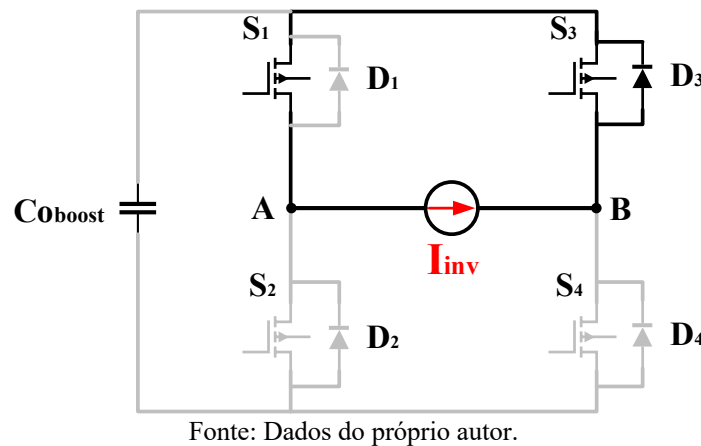
Figura 2.16 – Primeira etapa de funcionamento do inversor para o semiciclo positivo



- **Segunda etapa: Δt_2 [t_1 - t_4]:** Tensão zero para semiciclo positivo da tensão de saída.

No instante $t=t_1$, o interruptor S4 é bloqueado e S3 é comandado a conduzir, S continua conduzindo e a corrente que circula pelo indutor mantém a sua direção, assim polarizando o diodo em antiparalelo do interruptor, iniciando a segunda etapa. Nota-se que devido ao sentido da corrente na carga, o interruptor S3 não chega a conduzir, mesmo comandado em $t=t_2$. A corrente no indutor decresce, pois, a energia armazenada nele é entregue à fonte e à carga. A tensão de saída V_{AB} assume o valor zero nessa fase. Esse processo acaba com a condução de S4 novamente. A segunda etapa de operação é mostrada na Figura 2.17.

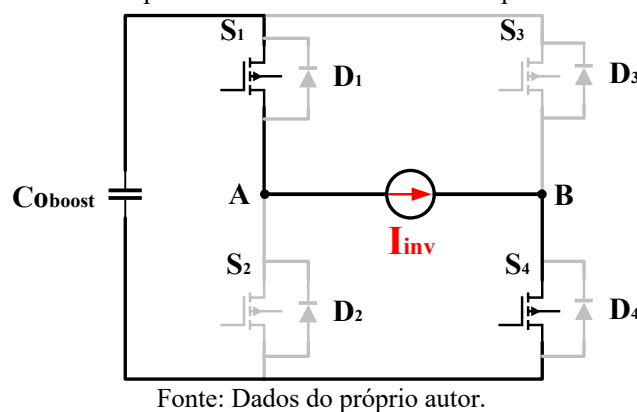
Figura 2.17 – Segunda etapa de funcionamento do inversor para o semiciclo positivo



- **Terceira etapa: $\Delta t_3 [t_4-t_5]$:** Tensão positiva para o semiciclo positivo da tensão de saída.

Nesse período, é mostrado na Figura 2.18, no instante $t=t_3$, o interruptor S_2 bloqueado e em $t=t_4$, o mesmo S_4 volta a conduzir conectando novamente a carga e o filtro LC diretamente à fonte de alimentação. Do mesmo jeito que acontece na primeira etapa, a corrente no indutor cresce e a tensão de saída V_{AB} volta a ter o valor do barramento CC. O término da etapa é com a abertura de S_1 .

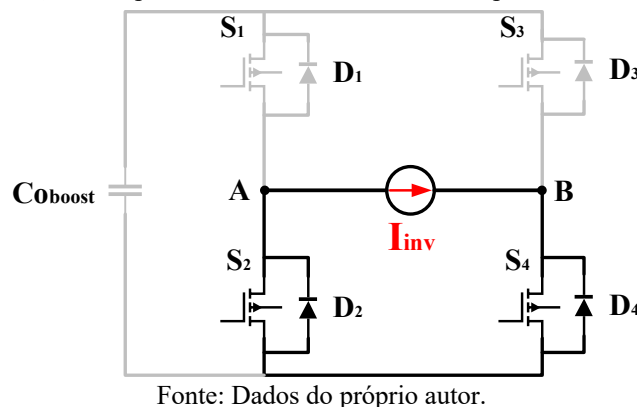
Figura 2.18 – Terceira etapa de funcionamento do inversor para o semiciclo positivo.



- **Quarta etapa: $\Delta t_4 [t_5-t_8]$:** Tensão zero para semiciclo positivo da tensão de saída.

Essa é a última etapa para o semiciclo positivo. No instante $t = t_5$, o interruptor S_1 é bloqueado e a corrente no indutor não muda de sentido instantaneamente e passa a circular pelo diodo em antiparalelo do interruptor S_2 . A corrente diminui, pois, a energia armazenada no indutor é entregue para a carga. O interruptor S_2 , apesar de comandado em $t = t_6$, não chega a conduzir devido ao sentido da corrente. A Fig. 2.19 elucida o processo.

Figura 2.19 – Quarta etapa de funcionamento do inversor para o semiciclo positivo.

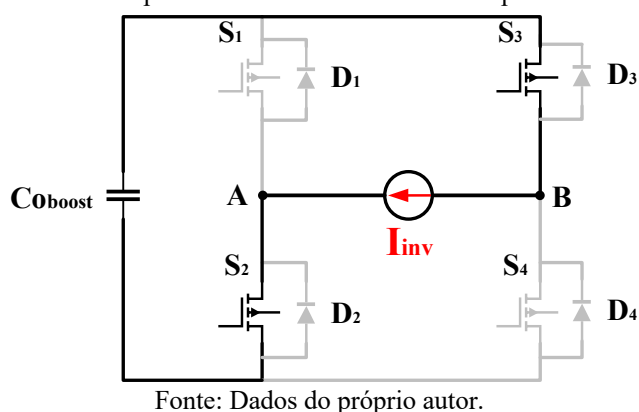


Em $t = t_7$ o interruptor S_2 é bloqueado e em $t = t_8$ o interruptor S_1 é novamente comandado a conduzir assumindo a corrente que circulava pelo diodo D_2 . Tem-se novamente a primeira etapa de operação.

- **Primeira etapa: $\Delta t_1 [t_0-t_1]$:** Tensão negativa para o semiciclo negativo da tensão de saída.

No instante t_0 , somente os interruptores S_2 e S_3 estão em condução como mostrado na Figura 2.20. Assim, conecta a carga e o filtro LC com a fonte de alimentação. A corrente no barramento CC é positiva, com isso a fonte de alimentação entrega energia para a carga e para o filtro LC. A tensão de saída V_{AB} tem o valor do barramento CC. O fim dessa etapa é com o desligamento do interruptor S_3 .

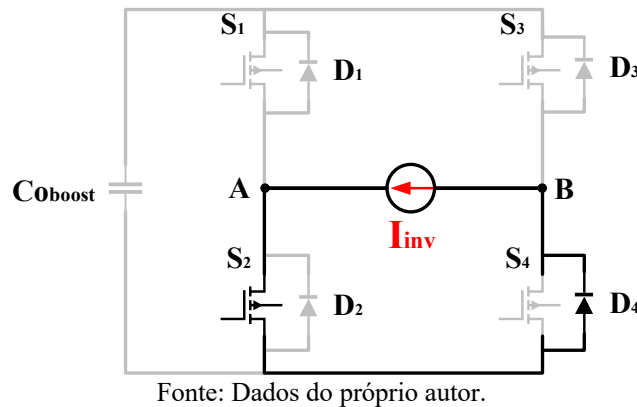
Figura 2.20 – Primeira etapa de funcionamento do inversor para o semiciclo negativo



- **Segunda etapa: $\Delta t_2 [t_1-t_4]$:** Tensão zero para semiciclo negativo da tensão de saída.

No instante $t=t_2$, o interruptor S_3 é aberto e S_4 comandado a conduzir, S_2 segue fechado. A corrente que circula pelo indutor mantém a sua direção, assim polarizando o diodo em antiparalelo do interruptor S_4 . A corrente no indutor diminui, pois, a energia armazenada nele é entregue à fonte e à carga. A tensão de saída V_{AB} assume o valor zero e esse ciclo acaba com o fechamento de S_3 . Essa operação é mostrada na Figura 2.21.

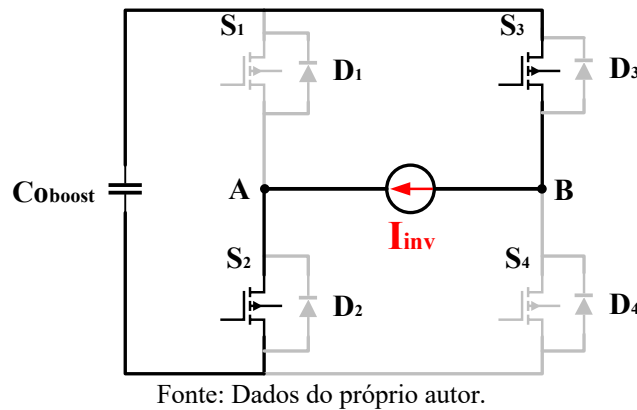
Figura 2.21 – Segunda etapa de funcionamento do inversor para o semiciclo negativo



- **Terceira etapa: Δt_3 [t_4 - t_5]:** Tensão negativa para o semiciclo negativo da tensão de saída.

Na Figura 2.22, no instante $t=t_3$, o interruptor S_3 é comandado a conduzir, conectando da mesma forma da primeira etapa a carga e o filtro LC diretamente à fonte de alimentação. A corrente no indutor cresce e a tensão de saída V_{AB} volta a ter o valor do barramento CC. O término da etapa é com a abertura de S_2 .

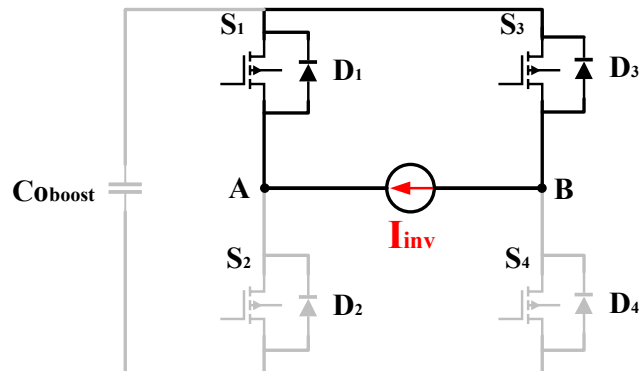
Figura 2.22 – Terceira etapa de funcionamento do inversor para o semiciclo negativo



- **Quarta etapa: Δt_4 [t_5 - t_8]:** Tensão zero para semiciclo negativo da tensão de saída.

Essa é a última etapa para o semiciclo negativo. Tem seu início no instante $t=t_6$ e é apresentada na Figura 2.23. O interruptor S_3 continua em condução, S_2 é bloqueado e S_1 comandado a conduzir. A corrente no indutor não muda de sentido e passa a circular pelo diodo em antiparalelo do interruptor S_1 . A corrente decresce, pois, a energia armazenada no indutor é entregue para a carga.

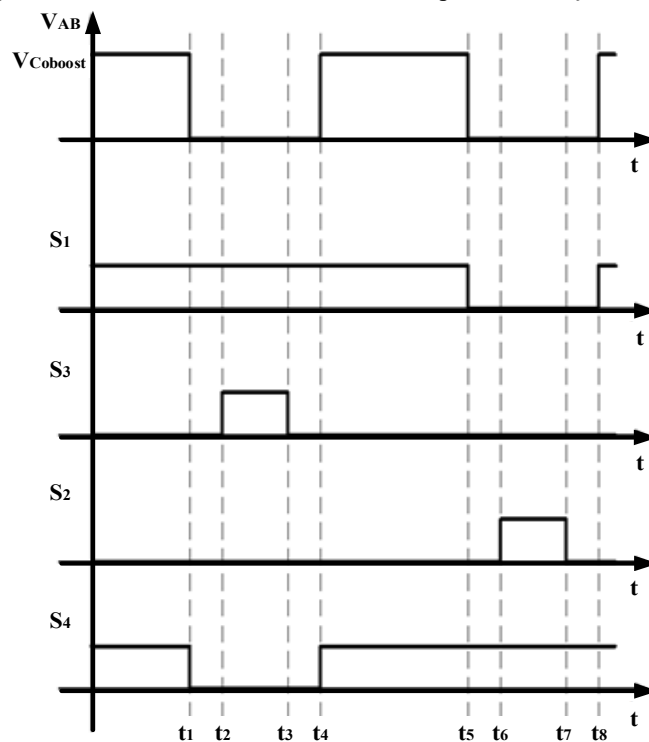
Figura 2.23 – Quarta etapa de funcionamento do inversor para o semiciclo negativo



Fonte: Dados do próprio autor.

Adiante, é demonstrado na Figura 2.24 as formas de onda da tensão V_{AB} , para a modulação unipolar, referente ao semiciclo positivo da tensão de saída antes do filtro.

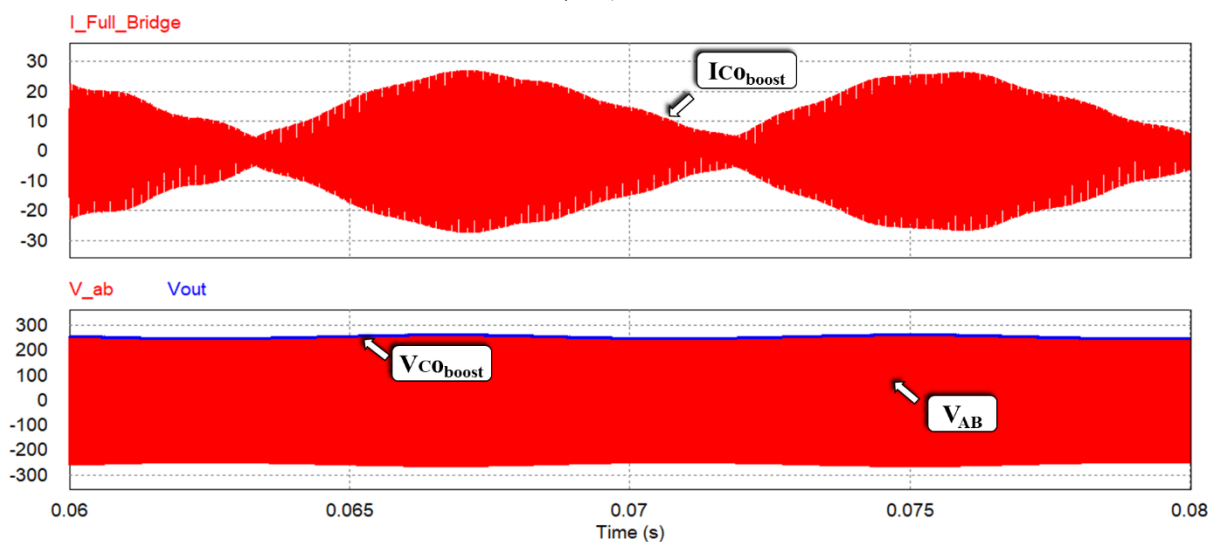
Figura 2.24 – Forma de onda da tensão V_{AB} para modulação unipolar



Fonte: Dados do próprio autor.

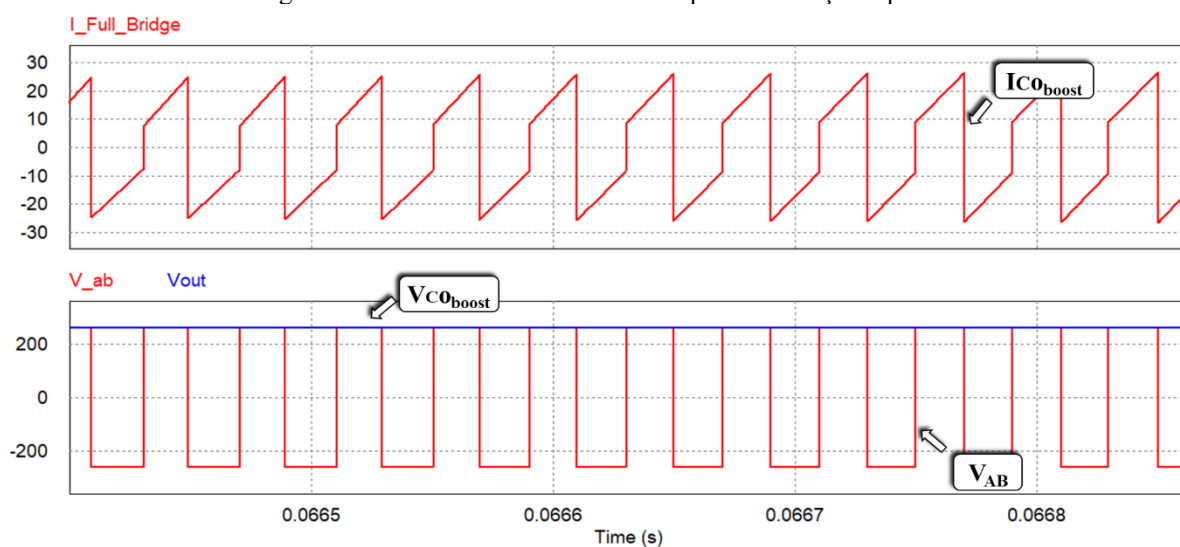
Em seguida, à título de demonstração, as próximas Figuras apresentam as simulações para as duas modulações *PWM* apresentadas. Estas figuras apresentam as formas de onda da tensão de saída (V_{AB}) antes do filtro LC de saída do inversor, da tensão ($V_{C_{Boost}}$) e da corrente ($I_{C_{Boost}}$) de saída do pré-regulador. É possível observar a modulação bipolar na Figura 2.25 e 2.26 e a modulação unipolar na Figura 2.27 e 2.28.

Figura 2.25 – Formas de onda para modulação bipolar da corrente ($I_{C_{boost}}$) e tensão ($V_{C_{boost}}$) do pré-regulador e tensão (V_{AB}) do inversor.



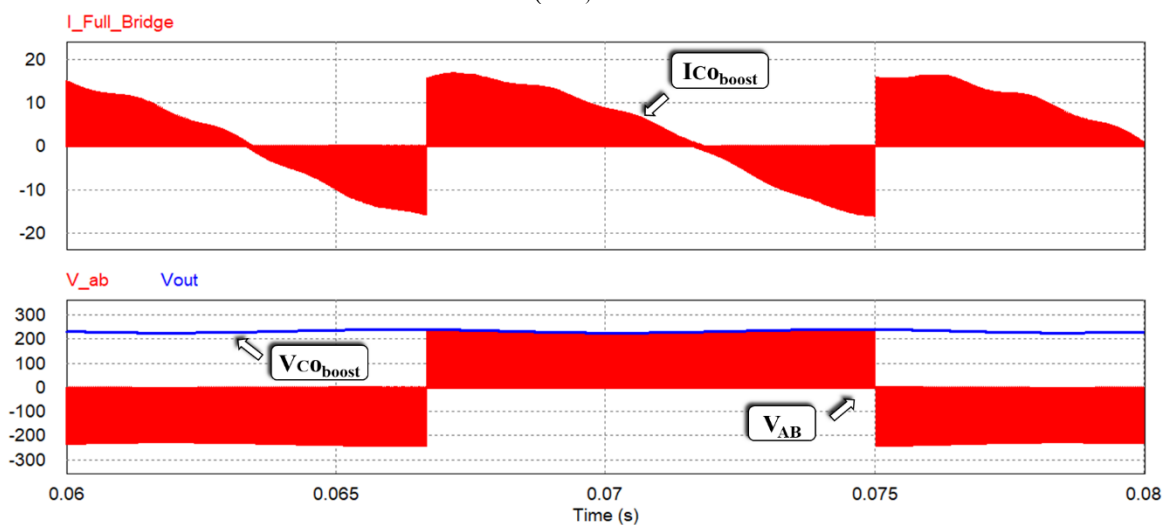
Fonte: Dados do próprio autor.

Figura 2.26 – Zoom das formas de onda para modulação bipolar



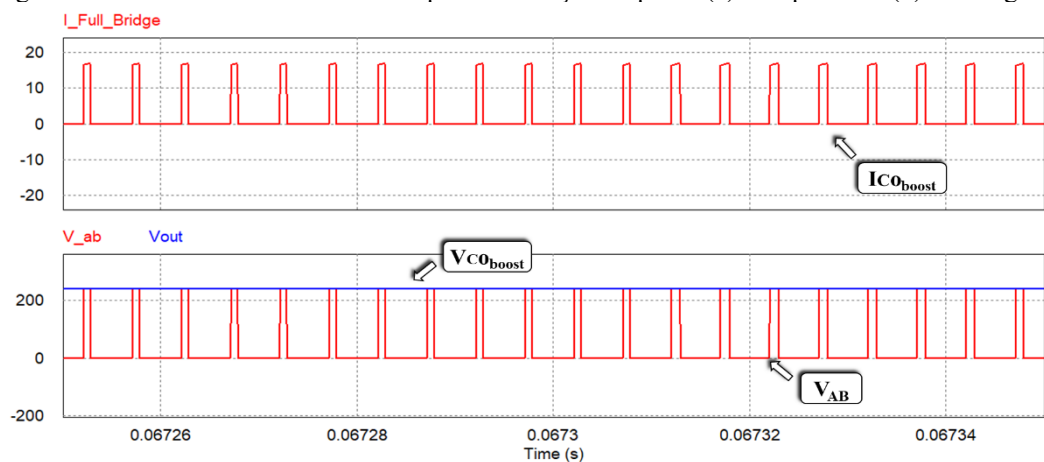
Fonte: Dados do próprio autor.

Figura 2.27 – Formas de onda para modulação unipolar da corrente ($I_{C_{boost}}$) e tensão ($V_{C_{boost}}$) do pré-regulador e tensão (V_{AB}) do inversor.

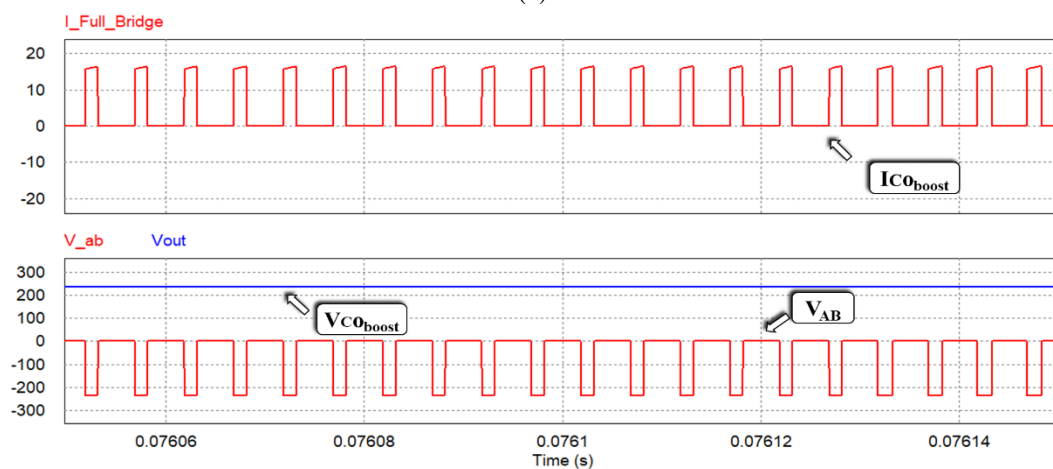


Fonte: Dados do próprio autor.

Figura 2.28 – Zoom das formas de onda para modulação unipolar. (a) V_{AB} positivo. (b) V_{AB} negativo



(a)



(b)

Fonte: Dados do próprio autor.

2.7 CONSIDERAÇÕES FINAIS

Diante do exposto, a modulação escolhida para o controle do inversor em desenvolvimento neste trabalho foi a apresentada no item 2.5.1, modulação bipolar. Este tipo de modulação foi escolhido pelas seguintes razões:

- Fácil de ser elaborada e implementada, uma vez que é necessário apenas uma onda portadora e um sinal de referência senoidal;
- O comando das chaves é simples, visto que é necessário um único comando para um par de chaves.

Destaca-se que para o bom funcionamento do sistema, deve existir um tempo onde não há nenhum sinal de comando nas chaves, denominado tempo morto entre a comutação de um par de chaves para o outro, com a finalidade de que não ocorra curto-circuito na fonte. De acordo com (HAEMING, 2005), um ponto negativo da modulação bipolar é que o volume do magnético do indutor de filtro é maior que do que em outros tipos de modulação.

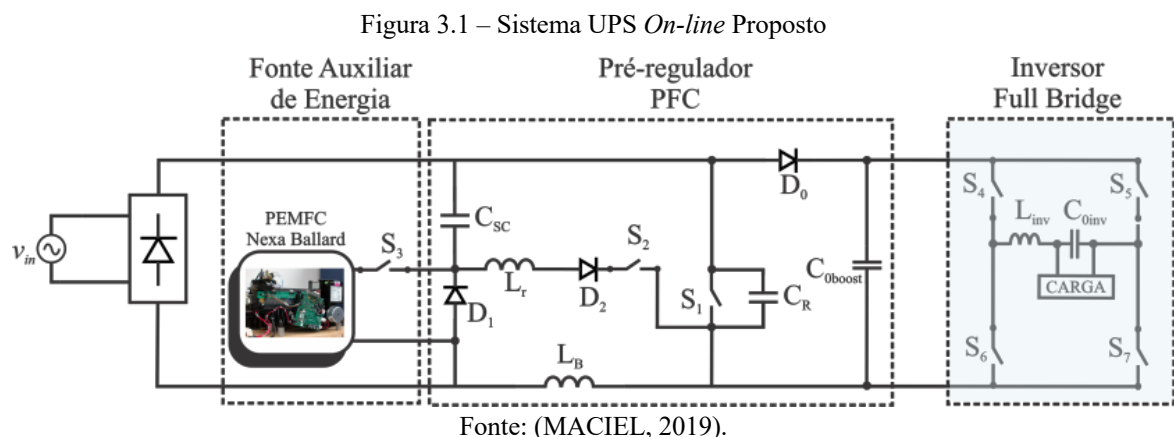
CAPÍTULO 3

PROJETO E ESPECIFICAÇÃO DO INVERSOR MONOFÁSICO COM MODULAÇÃO BIPOLAR

3.1 INTRODUÇÃO

Diante do que foi exposto no Capítulo 2, os inversores de tensão são estruturas capazes de converter uma fonte de energia CC em uma fonte de energia CA, sendo capaz de controlar o nível do valor eficaz da tensão de saída e da frequência fundamental. Para que isto ocorra, é necessário que o inversor seja comandado com uma técnica de modulação e apresente um filtro adequado.

A Figura 3.1 apresenta o sistema integrado com o inversor proposto. Tal inversor, que faz parte do projeto UPS *Online*, tem como estágio retificador o conversor Boost SR-ZCS-ZVS-PWM apresentado em (MACIEL, 2019). A principal desvantagem daquela topologia se trata do elevado número de interruptores estáticos que, dependendo da potência do inversor, pode representar em uma elevação nos custos de projeto do mesmo (MARTINS e BARBI, 2008).



Por fim, a finalidade deste capítulo é apresentar o equacionamento dos valores de corrente e tensão, que foi utilizado para o dimensionamento dos componentes que compõem o estágio de potência.

3.2 ESFORÇOS NOS SEMICONDUTORES DO INVERSOR

Esta seção apresenta, a partir da análise das etapas de operação e das formas de ondas, os principais cálculos dos esforços de tensão e corrente sobre os componentes do circuito do inversor. Para isto, foi utilizado como ferramenta de cálculo o software MathCad®.

3.2.1 Esforços nas Chaves S_1 e S_4

Como os esforços de tensão e corrente são iguais para todos os interruptos, foi considerado para cálculo somente o interruptor S_1 .

Uma vez que a resposta do inversor depende do tipo de modulação, o índice de modulação é dado pela relação entre as amplitudes da tensão de pico da senóide $V_{m(pk)}$ e a tensão de pico da portadora $V_{tri(pk)}$. Dessa maneira, pode-se calcular o índice usando a equação (3.1):

$$M = \frac{V_{m(pk)}}{V_{tri(pk)}} \quad (3.1)$$

Em regra, $V_{tri(pk)}$ é mantido constante e $V_{m(pk)}$ é variável. Portanto, o parâmetro M , teoricamente, pode variar de $0 \leq M \leq 1$. Se $M \leq 1$, tem-se que amplitude da componente fundamental da tensão de saída apresenta uma relação linear com o índice de (BEZERRA, 2009), podendo ser determinada pela equação (3.2):

$$M = \frac{V_{inv(max)}}{V_{C_{Oboost}}} \quad (3.2)$$

Onde $V_{inv(max)}$ é a amplitude da componente fundamental da tensão de saída e $V_{C_{Oboost}}$ tensão do barramento que corresponde à tensão de entrada do inversor, que no caso pode ser representado pela tensão de saída do conversor Boost desenvolvido em (MACIEL, 2019).

A corrente da chave é a mesma que passa pelo indutor no período em que está em condução. Por isso, é possível desprezar a variação de corrente no indutor, assim essa corrente torna-se próxima da corrente de saída.

A corrente de saída, considerando uma carga resistiva, pode ser expressa por:

$$i_{inv}(t) = I_{inv(pk)} \cdot \text{sen}(\omega t) \quad (3.3)$$

O intervalo de condução da chave pode ser definido em função do ciclo de comutação da mesma, expressa por:

$$\Delta t = D_{inv}(\omega t) \cdot T_{sinv} \quad (3.4)$$

No qual T_{sinv} é o intervalo de comutação da chave do inversor e $D_{inv}(\omega t)$ é a razão cíclica média instantânea da chave, tem-se que:

$$D_{inv}(t) = \frac{1}{2} \cdot (1 + M \cdot \text{sen}(\omega t + \alpha)) \quad (3.5)$$

Aplicando a definição de valor médio, a corrente pode ser expressa por:

$$I_{S4(med)} = \frac{1}{2\pi} \cdot \int_0^\pi i_{inv}(t) \cdot D_{inv}(t) dt \quad (3.6)$$

Substituindo as equações (3.3) e (3.5) na equação (3.6), tem-se:

$$I_{S4(med)} = I_{inv(pk)} \cdot \left(\frac{1}{2\pi} + \frac{M}{8} \right) \quad (3.7)$$

De maneira semelhante que fora encontrada a corrente média, a corrente eficaz pode ser expressa através da corrente de saída nos momentos em que a chave está conduzindo. Assim, aplica-se a definição de valor eficaz:

$$I_{S4(rms)} = \sqrt{\frac{1}{2\pi} \cdot \int_0^\pi (i_{inv}(t) \cdot D_{inv}(t))^2 dt} \quad (3.8)$$

Substituindo as equações (3.3) e (3.5) na equação (3.8), tem-se o valor eficaz da corrente expressa por:

$$I_{S4(rms)} = \frac{I_{inv(pk)}}{24} \cdot \sqrt{3 \cdot (9 \cdot M^2 + \frac{64}{\pi} \cdot M + 12)} \quad (3.9)$$

A corrente de pico que circula através dos interruptores é igual a soma da corrente de saída com a variação de corrente no indutor de filtro:

$$I_{SA(pk)} = I_{inv(pk)} + \frac{\Delta I_{Lmax}}{2} \quad (3.10)$$

Para o dimensionamento do indutor do filtro, é feita a consideração que o fator de potência de saída é unitário. Através da equação (3.11), a tensão no indutor é descrita:

$$L_{inv} \cdot \frac{di_L}{dt} + v_{inv}(t) - VC_{Oboost} = 0 \quad (3.11)$$

A equação abaixo descreve a tensão de saída senoidal $v_{inv}(t)$, expressa por:

$$v_{inv}(t) = V_{inv(pk)} \cdot \text{sen}(\omega t) \quad (3.12)$$

Sobrepondo a equação (3.12) na equação (3.11) tem-se:

$$L_{inv} \cdot \frac{\Delta i_L}{\Delta t} + v_{inv(pk)} \cdot \text{sen}(\omega t) - VC_{Oboost} = 0 \quad (3.13)$$

Substituindo (3.5) em (3.4), com o resultado, substituindo em (3.13), é possível obter a variação de corrente no indutor:

$$\Delta i_L(\omega t) = \frac{1}{2} \cdot \frac{(VC_{Oboost} - V_{inv(pk)} \cdot \text{sen}(\omega t)) \cdot (1 + M \cdot \text{sen}(\omega t + \alpha))}{L_{inv}} \cdot T_{Sinv} \quad (3.14)$$

Resolvendo a equação (3.14) para $\omega t = 0$, no ponto de máximo valor, e substituindo na equação (3.2) pode-se expressar a variação máxima de corrente no indutor:

$$\Delta i_{Lmax} = \frac{1}{2} \cdot \frac{VC_{Oboost}}{L_{inv} \cdot f_{s(inv)}} \quad (3.15)$$

Sobrepondo a equação (3.15) na equação (3.10), tem-se:

$$I_{SA(pk)} = I_{inv(pk)} + \frac{1}{4} \frac{VC_{Oboost}}{L_{inv} \cdot f_{s(inv)}} \quad (3.16)$$

A máxima tensão sobre as chaves é a máxima tensão do barramento CC que, no caso, é a tensão de saída do conversor Boost conforme (MACIEL, 2019):

$$V_{S4(\max)} = VC_{Oboost} \quad (3.17)$$

3.2.2 Esforços nos Diodos em Antiparalelo das chaves S_2 - S_3

Como os esforços de tensão e corrente são iguais para todos os diodos, foi considerado para cálculo somente o diodo D_3 .

A equação adiante, define a corrente média nos diodos:

$$I_{D3(\text{med})} = \frac{1}{2\pi} \cdot \int_0^\pi i_{inv}(t) \cdot (1 - D_{inv}(t)) dt \quad (3.18)$$

Substituindo as equações (3.3) e (3.5) em (3.18), tem-se a corrente média:

$$I_{D3(\text{med})} = I_{inv(pk)} \cdot \left(\frac{1}{2\pi} - \frac{M}{8} \right) \quad (3.19)$$

Aplicando a definição de valor eficaz, a corrente no diodo é expressa por (3.20):

$$I_{D3(\text{rms})} = \sqrt{\frac{1}{2\pi} \cdot \int_0^\pi (i_{inv}(t) \cdot (1 - D_{inv}(t)))^2 dt} \quad (3.20)$$

Substituindo as equações (3.3) e (3.5) em (3.20), tem-se:

$$I_{D3(\text{rms})} = \frac{I_{inv(pk)}}{24} \cdot \sqrt{3 \cdot (9 \cdot M^2 - \frac{64}{\pi} \cdot M + 12)} \quad (3.21)$$

A corrente de pico no diodo é representada pela equação (3.22):

$$I_{D3(pk)} = I_{inv(pk)} + \frac{\Delta I_{Lmax}}{2} \quad (3.22)$$

Sobrepondo a equação (3.15) na equação (3.22), tem-se:

$$I_{D3(pk)} = I_{inv(pk)} + \frac{1}{4} \frac{VC_{Oboost}}{L_{inv} \cdot f_{s(inv)}} \quad (3.23)$$

A tensão máxima sobre os diodos é a tensão do barramento CC que no caso é a tensão de saída do conversor Boost (MACIEL, 2019):

$$V_{D3(\max)} = VC_{Oboost} \quad (3.24)$$

3.2.3 Esforços no Indutor do Inversor

Pela seguinte equação, a corrente eficaz no indutor pode ser aproximada:

$$I_{L(rms)} = \sqrt{\frac{1}{2\pi} \cdot \int_0^{2\pi} (i_{inv}(t) + \frac{\Delta I_{Lmax}}{2})^2 dt} \quad (3.25)$$

Substituindo a equação (3.3) e (3.15) em (3.25), o valor eficaz resulta em (3.26), aproximadamente:

$$I_{L(rms)} \cong I_{inv(rms)} \quad (3.26)$$

O valor da corrente de pico é determinado pela equação (3.23), assim:

$$I_{L(pk)} = I_{D3(pk)} \quad (3.27)$$

Tornando-se em:

$$I_{L(pk)} = I_{inv(pk)} + \frac{1}{4} \frac{VC_{Oboost}}{L_{inv} \cdot f_{s(inv)}} \quad (3.28)$$

3.2.4 Esforços no Capacitor do Inversor

A tensão máxima sobre o capacitor é igual o pico da tensão de saída, portanto:

$$V_{C0inv(pk)} = V_{inv(pk)} \quad (3.29)$$

A corrente eficaz no capacitor pode ser aproximada pelo valor médio da variação de corrente no indutor, já que toda essa variação deve ser absorvida pelo capacitor. Portanto, a corrente eficaz no capacitor pode ser obtida pela equação (3.30):

$$I_{C0inv(rms)} = \sqrt{\frac{1}{2\pi} \cdot \int_0^\pi (\frac{\Delta I_L(\omega t)}{2})^2 dt} \quad (3.30)$$

Sobrepondo as equações (3.2), (3.14) e (3.15) na equação (3.30), o valor eficaz é igual a:

$$I_{C0inv(rms)} = \frac{1}{8 L_{inv} \cdot f_{s(inv)}} \cdot \left(2 \cdot VC_{Oboost} - \frac{V_{inv(max)}^2}{VC_{Oboost}} \right) \quad (3.31)$$

3.3 ESPECIFICAÇÕES DE PROJETO

Diante do que já foi apresentado até agora, o restante deste capítulo demonstrará os dados de projeto do inversor, bem como suas especificações e dimensionamentos, sendo que, para o estágio retificador, os cálculos são apresentados em (MACIEL, 2019). A seguir, serão apresentadas as especificações do projeto para dimensionamento dos componentes.

Tabela 3.1 - Dados de projeto

Tensão de entrada do barramento CC (VC_{Oboost}):	$VC_{Oboost} = 250 \text{ V}$
Tensão de entrada mínima do barramento CC ($VC_{Oboost(\min)}$):	$VC_{Oboost(\min)} = 237,5 \text{ V}$
Tensão de entrada máxima do barramento CC ($VC_{Oboost(\max)}$):	$VC_{Oboost(\max)} = 262,5 \text{ V}$
Potência de saída do inversor ($P_{O(inv)}$):	$P_{O(inv)} = 500 \text{ W}$
Tensão alternada de saída eficaz do inversor ($V_{inv(rms)}$):	$V_{inv(rms)} = 127 \text{ V}$
Variação admissível da tensão eficaz de saída em relação ao valor nominal:	$\Delta V_{inv} = 2\% \cdot 127 \text{ V} = 2,54 \text{ V}$
Frequência de chaveamento do inversor ($f_{s(inv)}$):	$f_{s(inv)} = 25 \text{ kHz}$
Frequência da tensão de saída (f_o):	$f_o = 60 \text{ Hz}$
Rendimento (η):	$\eta = 0,90$
Potência de Entrada ($P_{e(inv)}$)	$P_{e(inv)} = \frac{P_{O(inv)}}{\eta} = 555,55 \text{ W}$

Fonte: Dados do próprio autor.

3.3.1 Determinação dos Valores Eficazes, Médios, Máximos e Mínimos do inversor Full-Bridge

Pela equação (3.32), a tensão de pico na saída do filtro do inversor é expressa por:

$$V_{inv(pk)} = V_{inv(rms)} \cdot \sqrt{2} = 127 \cdot \sqrt{2} = 179,60 \text{ V} \quad (3.32)$$

Considerando uma carga resistiva, a corrente eficaz de saída do filtro do inversor é obtida por:

$$I_{inv(rms)} = \frac{P_{O(inv)}}{V_{inv(rms)}} = 3,97 \text{ A} \quad (3.33)$$

A corrente de pico na saída do filtro do inversor pode ser expressa por:

$$I_{inv(pk)} = I_{inv(rms)} \cdot \sqrt{2} = 3,97 \cdot \sqrt{2} = 5,55 \text{ A} \quad (3.34)$$

Com os valores da Tabela 3.1 e da equação (3.32), substituindo-os na equação (3.2), o índice de modulação do inversor é igual a:

$$M = \frac{V_{inv(pk)}}{V_{C_{Oboost}}} = \frac{179,60}{250} = 0,72 \quad (3.35)$$

Pela equação abaixo, a corrente média na entrada do inversor é:

$$I_{in(med)} = \frac{P_{e(inv)}}{V_{C_{Oboost}}} = \frac{555,55}{250} = 2,22 \text{ A} \quad (3.36)$$

Com a equação abaixo, a corrente média na entrada do inversor é:

$$I_{in(med_max)} = \frac{P_{e(inv)}}{V_{C_{Oboost(min)}}} = \frac{555,55}{237,5} = 2,33 \text{ A} \quad (3.37)$$

A corrente média mínima de entrada é igual:

$$I_{in(med_min)} = \frac{P_{e(inv)}}{V_{C_{Oboost(max)}}} = \frac{555,55}{262,5} = 2,11 \text{ A} \quad (3.38)$$

A ondulação de corrente no indutor filtro de saída é considerada igual a 30% do valor de pico:

$$\Delta I_L = 30\% \cdot I_{inv(pk)} = 30\% \cdot 5,55 = 1,665 \text{ A} \quad (3.39)$$

3.3.2 Determinação da Carga Linear Resistiva

Para o cálculo abaixo, o valor da carga linear utilizada para simulação e validação é expressa por:

$$R_{Load} = \frac{V_{inv(rms)}^2}{P_{O(inv)}} = \frac{127^2}{500} = 32,25 \Omega \quad (3.40)$$

3.3.3 Determinação do indutor L_{inv} do filtro.

Pela equação (3.33), tem-se o valor da corrente eficaz no indutor:

$$I_{Linv(rms)} = I_{inv(rms)} = 3,97 \text{ A} \quad (3.41)$$

Sobrepondo os dados da Tabela 3.1 e (3.39) na equação (3.16) e isolando o L_{inv} , tem-se o valor do indutor, de acordo com a equação apresentada em (BARBI, 2007):

$$L_{inv} = \frac{VC_{Oboost}}{2 \cdot f_{s(inv)} \cdot \Delta I_{Lmax}} = \frac{250}{2 \cdot 25 \cdot 10^3 \cdot 1,665} \cong 3 \text{ mH} \quad (3.42)$$

Utilizando os dados da Tabela 4.1 e (3.42) na equação (3.28), o valor da corrente de pico no indutor é:

$$I_{Linv(pk)} = 5,55 + \frac{1}{4} \cdot \frac{250}{1,50 \cdot 10^{-3} \cdot 50 \cdot 10^3} = 6,38 \text{ A} \quad (3.43)$$

Através da equação (3.44) é expressa a energia armazenada no indutor L_{inv} . Resolvendo-se a equação em função dos valores de (3.42) e (3.43), obtém-se:

$$E = \frac{1}{2} L_{inv} \cdot I_{Linv(pk)}^2 = 30,52 \text{ mJ} \quad (3.44)$$

O tamanho do núcleo é expresso pela equação (3.45) (MELO, 1996):

$$A_p = \left(\frac{2 \cdot E \cdot 10^4}{K_u \cdot K_j \cdot B_{max}} \right)^z \quad (3.45)$$

Na qual:

$$z = \frac{1}{1 - x} \quad (3.46)$$

Em (MELO, 1996) encontra-se a Tabela 3.2, que apresenta os tipos de núcleos.

Tabela 3.2 - Tipos de núcleos

NÚCLEO	K_j $20^\circ\text{C} < \Delta T < 60^\circ\text{C}$	x
POTE	$74,78 \cdot \Delta T^{0,54}$	+ 0,17
EE	$63,35 \cdot \Delta T^{0,54}$	+ 0,12
X	$56,72 \cdot \Delta T^{0,54}$	+ 0,14
RM	$71,6 \cdot \Delta T^{0,54}$	+ 0,13
EC	$71,6 \cdot \Delta T^{0,54}$	+ 0,13
PQ	$71,6 \cdot \Delta T^{0,54}$	+ 0,13

Fonte: (MELO, 1996).

O núcleo utilizado foi do tipo EE cujos dados para $\Delta T \leq 30^\circ\text{C}$, são:

$$K_j = 397 \quad (3.47)$$

$$K_u = 0,4 \quad (3.48)$$

$$x = 0,12 \quad (3.49)$$

A densidade de fluxo não pode ser maior que a densidade de saturação do material. No caso do ferrite, a densidade de saturação é ($B_{sat} = 0,3 \text{ T}$). Assim tem-se:

$$B_{max} = 0,3 \text{ T} \quad (3.50)$$

Substituindo (3.49) em (3.46), obtém-se:

$$z = 1,136 \quad (3.51)$$

Portanto, substituindo os valores da Tabela 5.1 e os valores obtidos em (3.47), (3.48), (3.49), (3.51) e (5.23) na equação (3.45), o tamanho do núcleo pode ser calculado pela equação (3.52) (MELO, 1996):

$$A_p = \left(\frac{2 \cdot E \cdot 10^4}{K_u \cdot K_j \cdot B_{max}} \right)^z = 18,12 \text{ cm}^4 \quad (3.52)$$

A referência (MELO, 1996) também demonstra a Tabela 3.3, que apresenta vários tamanhos de núcleos.

Tabela 3.3 - Tamanho do núcleo

TIPO	TAMANHO	$A_p \text{ (cm}^4\text{)}$	CEM (cm)	$l_e \text{ (cm)}$	$A_e \text{ (cm}^2\text{)}$	$A_s \text{ (cm}^2\text{)}$
EE	20/10/5	0,48	3,8	4,29	0,312	28,6
	30/15/7	0,71	5,6	6,69	0,597	34,8
	30/15/14	1,43	6,7	6,69	1,2	43,2
	42/21/15	4,66	9,3	9,7	1,82	89,1
	42/21/20	6,14	10,5	9,7	2,4	97,5
	55/28/21	13,3	11,6	12,3	3,54	150
	65/33/26	57,2	15	14,7	10,6	312

Fonte: (MELO, 1996).

O tamanho do núcleo que foi utilizado é o 65/33/26 que possui o valor de A_p , dado na tabela 5.2, superior ao calculado. Os valores tabelados de A_p , l_e e A_e são, respectivamente:

$$A_p = 57,2 \text{ cm}^4 \quad (3.53)$$

$$A_e = 10,6 \text{ cm}^2 \quad (3.54)$$

$$l_e = 14,7 \text{ cm} \quad (3.55)$$

Conforme a referência (MELO, 1996), o fator de indutância (A_l) é expresso por:

$$A_l = \frac{A_e^2 \cdot B_{max}^2}{2 \cdot E} \quad (3.56)$$

Substituindo-se os valores de (3.44), (3.50) e (3.54) em (3.56), obtém-se o fator de indutância (A_l):

$$A_l = 1656,68 \text{ nH/esp}^2 \quad (3.57)$$

Um núcleo sem entreferro, com um alto valor de A_l , proporcionará um valor elevado de indutância. Deste modo, é aconselhável a utilização de um entreferro cuja espessura (l_g) é calculada de conforme a referência (MELO, 1996).

A permeabilidade efetiva do núcleo com entreferro (μ_e) é determinada pela equação (3.58):

$$\mu_e = \frac{A_l \cdot l_e}{\mu_o \cdot A_e} \quad (3.58)$$

Onde:

$$\mu_o = 4\pi \cdot 10^{-7} \text{ H/m} \quad (3.59)$$

Substituindo os valores de (3.54), (3.55), (3.56) e (3.59) na equação (3.58), obtém-se a permeabilidade efetiva do núcleo com entreferro (μ_e):

$$\mu_e = 182,91 \quad (3.60)$$

O valor da espessura do entreferro (l_g) pode ser expresso por:

$$l_g = \frac{l_e}{\mu_e} \quad (3.61)$$

Substituindo-se o valor de (3.55) e (3.56) em (3.61), obtém-se o valor da espessura do entreferro (l_g):

$$l_g = 0,80 \text{ mm} \quad (3.62)$$

Utilizou-se entreferro de papel nos dois braços do núcleo EE, com uma espessura de 0,40 mm cada.

Substituindo-se (3.42) e (3.57) em (3.63), tem-se o número de espiras:

$$N = \sqrt{\frac{L_{inv}}{A_l}} \cong 31 \text{ espiras} \quad (3.63)$$

Substituindo-se os valores de (3.47), (3.49) e (3.53) em (3.64), tem-se a densidade de corrente:

$$J = K_j \cdot A_p^{-x} = 174,68 \text{ A/cm}^2 \quad (3.64)$$

A área de cobre é pode ser expressa por:

$$A_{cu} = \frac{I_{Linv(pk)}}{J} \quad (3.65)$$

Substituindo-se os valores de (3.43) e (3.64) na equação (3.65), tem-se:

$$A_{cu} = 0,0365 \text{ cm}^2 \quad (3.66)$$

Utilizando-se cinco fios 18 AWG em paralelo, pode-se obter aproximadamente o valor da área calculada.

O indutor do filtro L_{inv} do inversor Full-bridge possui as seguintes características:

- Indutância – $L_r = 1,5\text{mH}$;
- Núcleo - EE 65/33/26;
- Número de Espiras - 31;
- Diâmetro do fio - cinco fios em paralelo de 18 AWG.

3.3.4 Determinação do capacitor C_{0inv} do filtro

Para a determinação adequada da capacitância do filtro, deve-se levar em consideração que pequenos valores de capacitância permitem alta regulação da tensão de saída e um aumento da corrente do inversor ligeiramente superior à corrente de carga e para valores elevados de capacitância, tem-se uma baixa regulação da tensão de saída e um grande aumento da corrente do inversor sobre a corrente de carga (MELO, 1996).

A partir da indutância do filtro calculada, a equação (3.56) determina o valor da capacitância através da equação de frequência natural de oscilação do filtro.

$$\omega_o = \frac{1}{\sqrt{L_{inv} \cdot C_{0inv}}} \quad (3.67)$$

A escolha da frequência natural de oscilação do filtro é apresentada na literatura como sendo, pelo menos, dez vezes menor que a frequência de comutação para a modulação PWM senoidal dois níveis, portanto, tem-se:

$$\omega_o = 2 \cdot \pi \cdot \frac{f_{s(inv)}}{10} \quad (3.68)$$

Sobrepondo a equação (3.67) na equação (3.68) e isolando a capacitância do filtro C_{inv} , tem se:

$$C_{0inv} = \frac{\left(\frac{10}{2 \cdot \pi \cdot f_{s(inv)}}\right)^2}{L_{inv}} \quad (3.69)$$

Substituindo as variáveis da equação (3.70) com os dados da Tabela 3.1, tem-se o valor da capacitância do filtro:

$$C_{0inv} = \frac{100}{L_{inv} \cdot (2 \cdot \pi \cdot f_s)^2} = \frac{100}{1,5 \cdot 10^{-3} \cdot (2 \cdot \pi \cdot 25 \cdot 10^3)^2} = 6,76 \mu F \quad (3.70)$$

Substituindo os valores da Tabela 4.1 e (3.42) na equação (3.31), tem-se o valor da corrente eficaz do capacitor do filtro:

$$I_{C_{0inv}(rms)} = \frac{1}{8 \cdot 1,5 \cdot 10^{-3} \cdot 25 \cdot 10^3} \left(2 \cdot 250 - \frac{179,60^2}{250} \right) = 1,23 A \quad (3.71)$$

O capacitor de filtro fica submetido à tensão de saída de pico do inversor de 180V. Então, para que se tenha uma margem de segurança, devido a transitórios que possam ocorrer, foi utilizado um capacitor de polipropileno metalizado de 6μF e 400Vac.

3.3.5 Determinação dos componentes semicondutores

As correntes médias e eficazes nos semicondutores serão determinadas através das equações obtidas no neste Capítulo. Conforme as etapas de funcionamento do inversor Full-bridge, demonstradas anteriormente, é necessário somente analisar os esforços da chave S_1 e o diodo D_1 , sendo que estes são os mesmos para os outros semicondutores do inversor.

A tensão máxima sobre as chaves é a tensão máxima que aparece no barramento CC de entrada conforme a equação (3.17):

$$V_{S1(\max)} = 262,5 \text{ V} \quad (3.72)$$

A tensão máxima sobre os diodos antiparalelos é a tensão máxima que aparece no barramento CC de entrada conforme a equação (3.24):

$$V_{D1(\max)} = 262,5 \text{ V} \quad (3.73)$$

Sobrepondo os dados da Tabela 3.1 na equação (3.7), tem-se o valor da corrente média através das chaves:

$$I_{S1(\text{med})} = I_{inv(pk)} \cdot \left(\frac{1}{2\pi} + \frac{M}{8} \right) = 5,55 \cdot \left(\frac{1}{2\pi} + \frac{0,72}{8} \right) = 1,38 \text{ A} \quad (3.74)$$

Substituindo os valores da Tabela 3.1 na equação (3.9), tem-se o valor da corrente eficaz através das chaves:

$$\begin{aligned} I_{S1(rms)} &= \frac{I_{inv(pk)}}{24} \cdot \sqrt{3 \cdot \left(9 \cdot M^2 + \frac{64}{\pi} \cdot M + 12 \right)} \\ &= \frac{5,55}{24} \cdot \sqrt{3 \cdot \left(9 \cdot 0,72^2 + \frac{64}{\pi} \cdot 0,72 + 12 \right)} = 2,24 \text{ A} \end{aligned} \quad (3.75)$$

Substituindo os dados da Tabela 3.1 e (3.42) na equação (3.16), tem-se o valor da corrente de pico nas chaves:

$$I_{S1(pk)} = I_{inv(pk)} + \frac{1}{4} \frac{VC_{Oboost}}{L_{inv} \cdot f_{s(inv)}} = 5,55 + \frac{1}{4} \frac{250}{1,5 \cdot 10^{-3} \cdot 25 \cdot 10^3} = 7,16 \text{ A} \quad (3.76)$$

Substituindo a equação (3.19) com valores anteriores, tem-se o valor da corrente média através dos diodos:

$$I_{D1(med)} = I_{inv(pk)} \cdot \left(\frac{1}{2\pi} - \frac{M}{8} \right) = 5,55 \cdot \left(\frac{1}{2\pi} - \frac{0,72}{8} \right) = 0,38 \text{ A} \quad (3.77)$$

Sobrepondo os dados da Tabela 3.1 na equação (3.21), tem-se o valor da corrente eficaz através dos diodos:

$$\begin{aligned} I_{D1(rms)} &= \frac{I_{inv(pk)}}{24} \cdot \sqrt{3 \cdot (9 \cdot M^2 - \frac{64}{\pi} \cdot M + 12)} \\ &= \frac{5,55}{24} \cdot \sqrt{3 \cdot (9 \cdot 0,72^2 - \frac{64}{\pi} \cdot 0,72 + 12)} = 0,56 \text{ A} \end{aligned} \quad (3.78)$$

Substituindo com dados anteriores na equação (3.23), tem-se o valor da corrente de pico nas chaves:

$$I_{D1(pk)} = I_{inv(pk)} + \frac{1}{4} \frac{VC_{Oboost}}{L_{inv} \cdot f_{s(inv)}} = 5,55 + \frac{1}{4} \frac{250}{1,5 \cdot 10^{-3} \cdot 25 \cdot 10^3} = 7,16 \text{ A} \quad (3.79)$$

A Tabela 3.4 apresenta os principais resultados de projeto encontrados utilizando-se as equações anteriormente apresentadas. Esses resultados foram necessários para a escolha ideal dos componentes.

Tabela 3.4 – Resultados obtidos das principais equações

$V_{inv(pk)} = 179,60 \text{ V}$	$C_{0inv} = 6,76 \mu\text{F}$
$I_{inv(rms)} = 3,97 \text{ A}$	$I_{C0inv(rms)} = 1,23 \text{ A}$
$I_{inv(pk)} = 5,55 \text{ A}$	$V_{S1(max)} = 262,5 \text{ V}$
$I_{in(med_max)} = 2,33 \text{ A}$	$V_{D1(max)} = 262,5 \text{ V}$
$I_{in(med_min)} = 2,11 \text{ A}$	$I_{S1(med)} = 1,38 \text{ A}$
$\Delta I_L = 1,665 \text{ A}$	$I_{S1(rms)} = 2,24 \text{ A}$
$R_{Load} = 32,25 \Omega$	$I_{S1(pk)} = 7,16 \text{ A}$
$I_{Linv(rms)} = I_{inv(rms)} = 3,97 \text{ A}$	$I_{D1(med)} = 0,38 \text{ A}$
$L_{inv} \cong 3 \text{ mH}$	$I_{D1(rms)} = 0,56 \text{ A}$
$I_{Linv(pk)} = 6,38 \text{ A}$	$I_{D1(pk)} = 7,16 \text{ A}$

Fonte: Dados do próprio autor.

Diante dos resultados acima, a chave escolhida para estas especificações é o MOSFET IRFP 460 que já possui um diodo em antiparalelo integrado no seu encapsulamento, de acordo com a referência (SILICONIX, 2008). Portanto o MOSFET escolhido possui as seguintes características básicas:

Tabela 3.5 – Dados MOSFET IRFP 460

MOSFET IRFP 460	Especificações
	<i>Corrente</i> = 20 A (25 °C); 13 A (100°C)
	<i>Tensão</i> = 500 V
	$R_{ds_{on}} \leq 0,27 \, \Omega$
	<i>Tempo de subida</i> $t_r = 72 \, ns$
	<i>Tempo descida</i> $t_f = 75 \, ns$
	<i>Temperatura da junção</i> $T_j = 150^\circ C$
	Resistência térmica junção – encapsulamento R_{thjc} = 0,45°C/W
	Resistência térmica encapsulamento – dissipador R_{thcs} = 0,24°C/W

Fonte: (SILICONIX, 2008).

3.3.6 Perdas nas Chaves

As perdas nos MOSFETs S₁, S₂ e S₃ são iguais às perdas em S₄. Por esse motivo, a análise é feita somente para S₄.

De acordo com a equação (3.80), as perdas de condução na chave S₄ são expressas por:

$$P_{cond_{S_4}} = (R_{ds_{on}} \cdot I_{S_4(rms)})^2 \quad (3.80)$$

Substituindo (3.75) e o valor da Tabela 3.5 em (3.80) tem-se:

$$P_{cond_{S_4}} = (0,27 \cdot 2,24^2) = 1,35 \, W \quad (3.81)$$

As perdas de comutação na chave S₄ são:

$$P_{comut_{S_4}} = \frac{1}{2} \cdot (V_{C_{Oboost}} \cdot I_{S_4(rms)}) \cdot (t_r + t_f) \cdot f_{s(inv)} \quad (3.82)$$

Sobrepondo os valores da Tabela 3.1 e Tabela 3.5 e (3.75) em (3.82) tem-se:

$$P_{comutS4} = \frac{1}{2} \cdot (250 \cdot 2,24) \cdot (147 \cdot 10^{-9}) \cdot (25 \cdot 10^3) = 1,03 \text{ W} \quad (3.83)$$

A soma das perdas de condução e comutação é igual as perdas totais na chave S₄, portanto:

$$P_{totS4} = P_{condS4} + P_{comutS4} = 1,35 + 1,03 = 2,38 \text{ W} \quad (3.84)$$

3.3.7 Resistência Térmica do Dissipador

Por motivos práticos, um único dissipador foi colocado para todas as chaves do sistema UPS. Para a temperatura ambiente foi considerada como sendo:

$$T_a = 40^\circ\text{C} \quad (3.85)$$

A resistência térmica do dissipador é expressa pela seguinte equação para o sistema proposto:

$$R_{thdissip} \leq \frac{T_j - T_a}{(P_{totS1} + P_{totS2} + 4 \cdot P_{totS4})} - (R_{thjc} + R_{thcs}) \quad (3.86)$$

Onde, P_{totS1} e P_{totS2} são as perdas nas chaves apresentadas em (MACIEL, 2019).

Sobrepondo os valores da Tabela 3.5, (3.84) e (3.85) em (5,86), tem-se que o valor da resistência térmica do dissipador deve ser menor ou igual a:

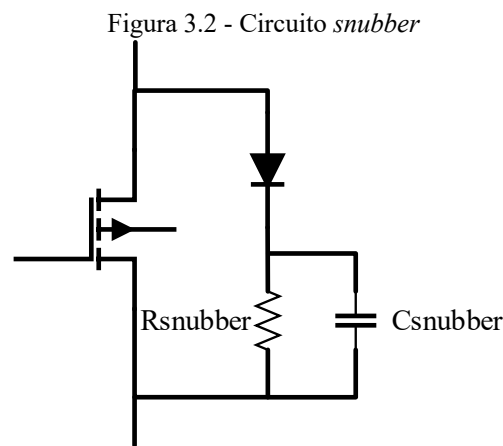
$$R_{thdissip} \leq \frac{150 - 40}{1,33 + 0,42 + 4 \cdot 2,38} - (0,45 + 0,24) \leq 9,55^\circ\text{C/W} \quad (3.87)$$

3.3.8 Snubbers

Snubber são, basicamente, circuitos de proteção e performance para circuitos eletrônicos chaveados, pois, durante o processo de comutação das chaves do conversor, podem ocorrer oscilações de alta frequência sobre as mesmas e também nos diodos de potências devido as indutâncias e capacitâncias parasitas existentes nos semicondutores e no circuito de uma forma geral.

Esses pequenos circuitos são inseridos em paralelo com o semicondutor, como pode ser visualizado na Figura 3.2. A sua atuação serve para:

- Reduzir ou eliminar pulsos indesejáveis de tensão ou corrente;
- Controlar a taxa de variação da tensão e/ou corrente;
- Transferir a dissipação de energia da chave para uma carga útil;
- Diminuir as perdas de chaveamento e;
- Atenuar interferência eletromagnética (EMI).



Fonte: Dados do próprio autor.

Para projetar os componentes do *snubber*, devem ser considerados os seguintes parâmetros:

- Primeiro determinar a máxima potência dissipada no resistor, que pode ser considerado na faixa de 0,1% a 0,5% da potência nominal do conversor;
- O segundo passo é determinar a máxima tensão sobre a chave, que no caso, é a tensão de alimentação do inversor. Utilizando a equação (3.88), tem-se o valor do resistor:

$$R_{snubber} \leq \frac{V_{max}^2}{P} \frac{290^2}{10} \leq 10k\Omega \quad (3.88)$$

- Adiante, para calcular o capacitor, deve-se admitir a menor tensão que este atinge durante o período em que a chave está fechada. Foi considerado um valor de 90% da tensão nominal, ou seja, 225V. Levando em consideração que o período de chaveamento é de 40μs, o cálculo do capacitor é dado pela equação (3.90).

$$\left\{ V_c(t) = V_{CO_{boost}} \cdot e^{\frac{-t}{RC}} \Rightarrow C = \frac{-t}{R \cdot \ln\left(\frac{V_c(t)}{V_{CO_{boost}}}\right)} \right. \quad (3.89)$$

$$C \geq \frac{-40 \cdot 10^{-6}}{10 \cdot 10^3 \cdot \ln\left(\frac{225}{250}\right)} \geq 40nF \quad (3.90)$$

3.4 CONSIDERAÇÕES FINAIS

O Capítulo 3 apresentou toda a metodologia de projeto necessário para especificação e implementação do protótipo do inversor monofásico em foco neste trabalho. Com as equações genéricas para as correntes médias e eficazes em todos os semicondutores, juntamente com a análise de tensão sobre os mesmos, todos os componentes foram dimensionados. A Tabela 3.4 demonstra um resumo das especificações do conversor Boost conforme (MACIEL, 2019), do inversor Full-Bridge projetado e apresentado neste trabalho, e dos demais componentes utilizados.

Tabela 3.6 – Dados do projeto UPS

Parâmetros de projeto	Tensão de entrada	$V_{in(rms)} = 127 V$
	Tensão de saída Boost	$V_{CO_{boost}} = 250 V$
	Tensão de saída inversor	$V_{inv(rms)} = 127 V$
	Potência de saída	$P_{O(boost)} = 500 W$
	Frequência de chaveamento Boost	$f_{s(boost)} = 100 k Hz$
	Frequência de chaveamento inversor	$f_{s(inv)} = 25 k Hz$
Componente		Especificação
Conversor Boost PFC SR-ZCS-ZVS	Indutor Boost	$L_B = 810 \mu H$
	Capacitor de Saída	$C_{o_{boost}} \cong 1 \mu F$
	Indutor ressonante	$L_r = 5,2 \mu H$
	Capacitor ressonante	$C_r = 3,5 nF$
	Supercapacitor	$C_{SC} = 13,33 F$
	Chaves S_1 e S_2	MOSFET IRFP 460
	Diodos D_0 , D_1 e D_2	HFA15TB60
Inversor Full-Bridge	Carga	$R_{Load} = 32,25 \Omega$
	Indutor de Filtro	$L_{inv} = 3 mH$
	Capacitor de Filtro	$C_{0inv} = 6,76 \mu F$
	Chaves S_4 , S_5 , S_6 e S_7	MOSFET IRFP 460

Fonte: (MACIEL, 2019).

CAPÍTULO 4

ESTRATÉGIA DE CONTROLE DO SISTEMA UPS COMPLETO

4.1 INTRODUÇÃO

Observando os capítulos anteriores, o sistema UPS foi dividido em dois estágios: um estágio pré-regulador e um estágio inversor. Nesta perspectiva, um tipo de controle para cada estágio foi realizado.

De acordo com (MACIEL, 2019), o conversor pré-regulador Boost SR-ZCS-ZVS apresenta como principal função corrigir o fator de potência e atenuar o conteúdo harmônico da corrente de entrada, assegurando um barramento CC contínuo em sua saída e o estágio inversor Full-bridge, objeto de estudo, tem como prioridade o controle da qualidade de tensão cedido a carga.

Então, neste capítulo serão apresentados uma breve explanação da estratégia de controle do Conversor Boost PFC SR-ZCS-ZVS desenvolvido e apresentado por (MACIEL, 2019), e a estratégia de controle e os circuitos de comandos do inversor utilizado como estágio de saída da UPS On-line desenvolvida.

4.2 ESTRATÉGIA DE CONTROLE

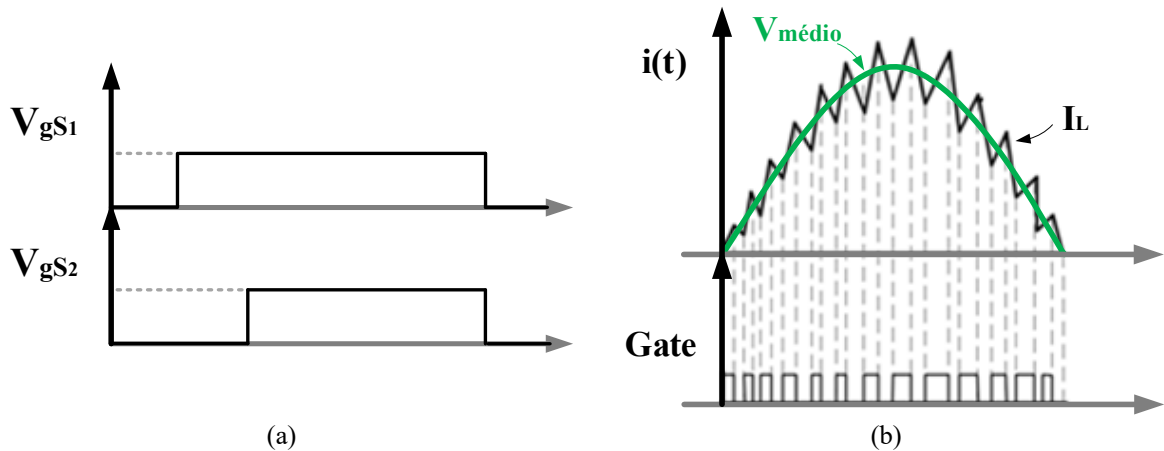
4.2.1 Circuito de comando do conversor Boost

Seguindo as etapas de operação descritas em (MACIEL, 2019), para um correto funcionamento do conversor Boost, deve-se implementar um circuito de controle capaz de gerar dois pulsos PWM um para o interruptor principal e outro para interruptor auxiliar, obedecendo-se os tempos adequados de condução e desligamento das mesmas para controle de potência e chaveamento sem perdas.

Na presente Figura 4.1(a), são exibidos os pulsos de disparo das chaves, representados pelos sinais V_{gS_1} , V_{gS_2} . Identifica-se que os mesmos não são disparados no mesmo momento, porém, encerram ao mesmo tempo.

Para o controle do conversor, afim de garantir um alto fator de potência, utiliza-se a técnica de controle por corrente média, que se baseia na imposição de uma corrente senoidal na entrada. (KIRUBAKARAN e S. JAIN, 2011), (CÂMARA, CRUZ e BASCOPE, 2010) conforme ilustrado na Figura 4.1(b). Dessa maneira, este controle garante alto fator de potência, operação com frequência constante e operação em modo contínuo de condução, limitando-se os esforços de corrente no interruptor principal.

Figura 4.1 – (a) Sinais PWM de controle. (b) Método e controle da corrente média



Fonte: (MACIEL, 2019)

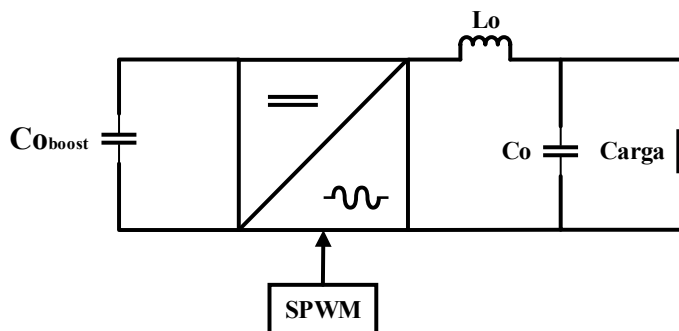
4.2.2 Modelagem Matemática do Inversor

O modelo matemático do inversor tipo ponte completa tem por objetivo levantar a função de transferência, comparando a tensão de saída (V_{Inv}) em relação à razão cíclica (δ). Isto ocorre porque o fator preponderante desta aplicação consiste em se obter uma tensão senoidal com baixo teor harmônico na saída do inversor. Portanto, a função de transferência a ser encontrada é $\hat{G}_{f_b}(s)$.

Para isto, pode ser utilizada a técnica de espaço de estados, um método unificado de modelagem, análise e projeto que pode ser aplicado a uma ampla gama de sistemas. Conforme (NISE, 2011), tal técnica é um modo de escrever as equações diferenciais que descrevem o sistema, sendo as derivadas das variáveis de estado associadas aos elementos armazenadores de energia (indutor e capacitor) e expressas como combinações lineares de entradas independentes.

A Figura 4.2 mostra o esquema simplificado do inversor de tensão, onde $V_{Coboost}$ é a tensão do barramento aplicada ao inversor, e para fins de modelagem matemática, os semicondutores serão considerados ideais.

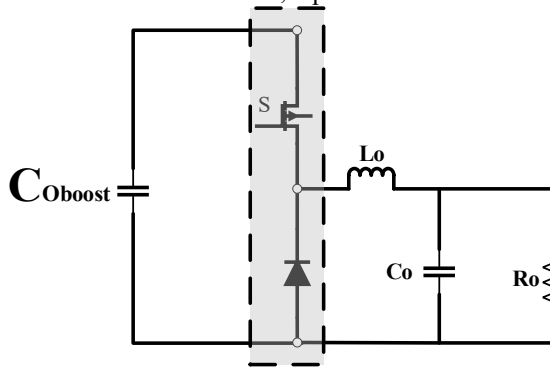
Figura 4.2 – Circuito simplificado do inversor de tensão



Fonte: Dados do próprio autor.

Para simplificar, o inversor sob análise pode ser considerado como a composição de dois conversores do tipo Buck, um para cada braço do inversor, conforme mostrado na Figura 4.3.

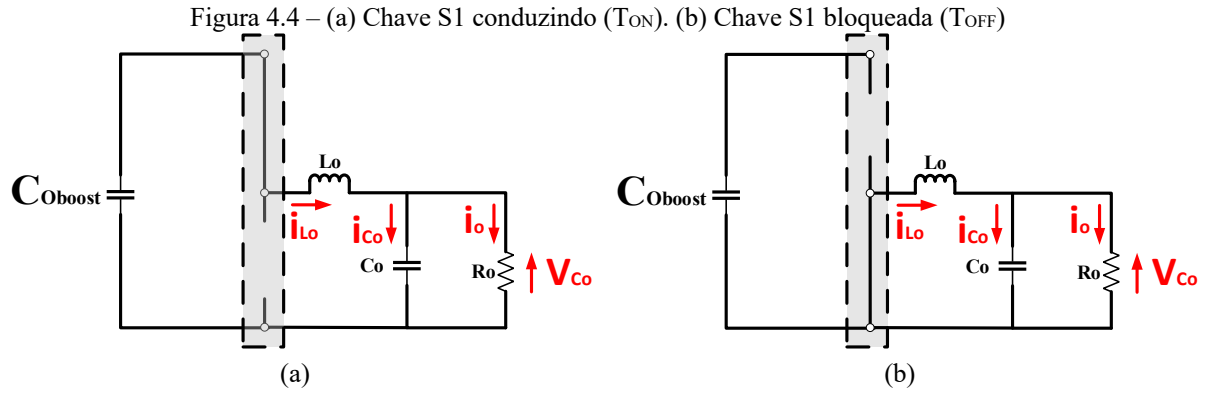
Figura 4.3 – Circuito do conversor Buck, equivalente ao Conversor Full-Bridge



Fonte: Dados do próprio autor.

Os conversores eletrônicos, geralmente, possuem dois estados possíveis (chave aberta e chave fechada), sendo assim, faz-se necessário a análise de espaço de estados médio para que sejam geradas as equações médias de pequenos sinais. As Figuras 4.4(a) e (b) apresentam o conversor Buck nas condições de chave ligada (T_{ON}) e chave desligada (T_{OFF}), respectivamente, operando no modo contínuo.

- Chave S1 conduzindo e o diodo D bloqueado durante (δT) (Figura 4.4 (a));
- Chave S1 bloqueada e o diodo D conduzindo, durante $(\delta - 1)T$ (Figura 4.4 (b));



Fonte: Dados do próprio autor.

De acordo com a teoria de espaço médio de estados (NISE, 2011) e (OGATA, 2011), as equações podem ser escritas em forma de matriz conforme a seguir.

$$\frac{dx(t)}{dt} = A \cdot x(t) + B \cdot u(t), \text{ durante } (\delta T) \quad (4.1)$$

$$y(t) = C \cdot x(t) + D \cdot u(t), \text{ durante } (\delta - 1)T \quad (4.2)$$

Em que:

- $x(t)$ – Vetor de estados;
- $\frac{dx(t)}{dt}$ – Vetor de estados;
- δ – Razão entre o T_{ON} e T_s
- $u(t)$ – Vetor de entrada (vetor de controle)
- A – Matriz de sistema (matriz de estado);
- B – Matriz de entrada;
- C – Matriz de saída;
- D – Matriz de ação avançada (matriz realimentação).

O vetor de estados $x(t)$ contém todas as variáveis de estado, ou seja, tensão no capacitor e corrente no indutor, obtendo-se a equação (4.4). A derivada do vetor de estados é a matriz em que os elementos são iguais às derivadas dos elementos correspondentes do vetor de estados. As entradas independentes do sistema são representadas pelo vetor de entrada $u(t)$. Em relação as matrizes A , B , C e D , estas representam as constantes de proporcionalidade. Por fim, os termos do vetor de saída $y(t)$ representam os sinais que serão controlados.

$$x(t) = [i_{Lo} \cdot v_{Co}]^T \quad (4.3)$$

Continuando a análise acima, as equações (4.4) a (4.11) apresenta as equações de estado do conversor.

$$i_{Co} = -i_o + i_{Lo} \quad (4.4)$$

$$i_{Co} = -\frac{1}{R_o} \cdot v_{Co} + i_{Lo} \quad (4.5)$$

$$v_{Lo} = -V_{Co} - i_{Lo} + V_{Coboost} \quad (4.6)$$

$$L_o \frac{di_{Lo}}{dt} = -v_{Co} - i_{Lo} + V_{Coboost} \quad (4.7)$$

$$\frac{di_{Lo}}{dt} = -\frac{1}{L_o} \cdot v_{Co} - \frac{i_{Lo}}{L_o} + \frac{V_{Coboost}}{L_o} \quad (4.8)$$

$$C_o \frac{dv_{Co}}{dt} = \frac{v_{Co}}{R_o} + i_{Lo} \quad (4.9)$$

$$\frac{dv_{Co}}{dt} = -\frac{v_{Co}}{R_o \cdot C_o} + \frac{i_{Lo}}{C_o} \quad (4.10)$$

$$\begin{cases} C_o \frac{dv_{Co}}{dt} = -\frac{v_{Co}}{R_o} + i_{Lo} \\ L_o \frac{di_{Lo}}{dt} = -v_{Co} - i_{Lo} + V_{Coboost} \end{cases} \Rightarrow \begin{cases} \frac{dv_{Co}}{dt} = -\frac{v_{Co}}{R_o \cdot C_o} + \frac{i_{Lo}}{C_o} \\ \frac{di_{Lo}}{dt} = -\frac{1}{L_o} \cdot v_{Co} - \frac{i_{Lo}}{L_o} + \frac{V_{Coboost}}{L_o} \end{cases} \quad (4.11)$$

A equação (4.11) pode ser escrita na forma matricial, de acordo com a equação (4.12).

$$\begin{bmatrix} \dot{v}_{Co} \\ \dot{i}_{Lo} \end{bmatrix} = \begin{bmatrix} -\frac{1}{R_o \cdot C_o} & \frac{1}{C_o} \\ -\frac{1}{L_o} & -\frac{1}{L_o} \end{bmatrix} \cdot \begin{bmatrix} v_{Co} \\ i_{Lo} \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{1}{L_o} \end{bmatrix} \cdot V_{Coboost} \quad (4.12)$$

$$A_1 = \begin{bmatrix} -\frac{1}{R_o \cdot C_o} & \frac{1}{C_o} \\ -\frac{1}{L_o} & -\frac{1}{L_o} \end{bmatrix} \quad B_1 = \begin{bmatrix} v_{Co} \\ i_{Lo} \end{bmatrix} \quad (4.13)$$

Através das equações (4.12) e (4.13), é possível determinar as equações para os estágios T_{ON} e T_{OFF}. A análise do circuito elétrico da Figura 4.4(a) com a chave S conduzindo leva à seguinte matriz de derivada do vetor de estados:

$$\begin{bmatrix} \dot{v}_{Co} \\ \dot{i}_{Lo} \end{bmatrix} = \begin{bmatrix} -\frac{1}{R_o \cdot C_o} & \frac{1}{C_o} \\ -\frac{1}{L_o} & -\frac{1}{L_o} \end{bmatrix} \cdot \begin{bmatrix} v_{Co} \\ i_{Lo} \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{1}{L_o} \end{bmatrix} \cdot V_{Cobooost} \quad (4.14)$$

De onde extrai-se a matriz de sistema (A_1) e matriz de estado (B_1) para a primeira etapa:

$$A_1 = \begin{bmatrix} -\frac{1}{R_o \cdot C_o} & \frac{1}{C_o} \\ -\frac{1}{L_o} & -\frac{1}{L_o} \end{bmatrix} \quad B_1 = \begin{bmatrix} v_{Co} \\ i_{Lo} \end{bmatrix} \quad (4.15)$$

Semelhante a primeira etapa, fazendo a análise do circuito elétrico da Figura 4.4(b) com a chave bloqueada leva à seguinte matriz de derivada do vetor de estados.

$$\begin{bmatrix} \dot{v}_{Co} \\ \dot{i}_{Lo} \end{bmatrix} = \begin{bmatrix} -\frac{1}{R_o \cdot C_o} & \frac{1}{C_o} \\ -\frac{1}{L_o} & -\frac{r_{Lo}}{L_o} \end{bmatrix} \cdot \begin{bmatrix} v_{Co} \\ i_{Lo} \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \end{bmatrix} \cdot V_{Cobooost} \quad (4.16)$$

De onde extrai-se a matriz de sistema (A_2) e matriz de estado (B_2) para a segunda etapa:

$$A_2 = \begin{bmatrix} -\frac{1}{R_o \cdot C_o} & \frac{1}{C_o} \\ -\frac{1}{L_o} & -\frac{r_{Lo}}{L_o} \end{bmatrix} \quad B_2 = \begin{bmatrix} v_{Co} \\ i_{Lo} \end{bmatrix} \quad (4.17)$$

Para o projeto de compensadores, o modelo do conversor apresentado nas equações (4.14) a (4.17) será linearizado em torno de um ponto de operação. Por isso, a necessidade de inserir uma perturbação que será identificada através de um “~” sobre as variáveis, como mostrado abaixo.

$$x = X + \tilde{x} \quad (4.18)$$

$$\delta = D + \tilde{\delta} \quad (4.19)$$

$$v_o = V_o + \tilde{v}_o \quad (4.20)$$

$$v_i = V_i + \tilde{v}_i \quad (4.21)$$

Para a aplicação em questão, serão considerados as perturbações em “X” e em “ δ ”. Para uma análise mais eficiente através da identificação das perturbações necessárias, será demonstrado abaixo a inserção da mesma na equação de valores médios.

$$\frac{d(X + \tilde{x})}{dt} = (A_1(D + \delta) + A_2(1 - (D + \delta))) + (B_1(D + \delta) + B_2(1 - (D + \delta)))v_{Cobooost} \quad (4.22)$$

Separando a equação dos valores médios da equação de pequenos sinais, tem-se:

$$\frac{d\tilde{x}}{dt} = (A_1D + A_2(1 - D))X + (B_1D + B_2(1 - D))v_{Cobooost} \quad (4.23)$$

$$\frac{d\tilde{x}}{dt} = (A_1D + A_2(1 - D))\tilde{x} + ((A_1 - A_2)X + (B_1 - B_2)v_i)\tilde{\delta} + A_1\tilde{\delta}\tilde{x} - A_2\tilde{\delta}\tilde{x} \quad (4.24)$$

Adotando e simplificando que o produto entre dois pequenos sinais possa ser desconsiderado, tem-se:

$$\frac{d\tilde{x}}{dt} = A_s\tilde{x} + B_d\tilde{\delta} \quad (4.25)$$

Sendo a derivada de um valor médio X nulo, determina-se o valor de X igual à:

$$\frac{dX}{dt} = 0 \quad (4.26)$$

$$X = -A_s^{-1}B_s v_i \quad (4.27)$$

Através das equações (4.25) a (4.27), e aplicando a Transformada de Laplace na equação da derivada de pequenos sinais (4.25), tem-se a equação (4.28).

$$\frac{\tilde{X}(s)}{\tilde{\delta}(s)} = (sI - A_s)^{-1}B_d \quad (4.28)$$

Onde I é a matriz identidade com as mesmas dimensões de (A_s). E analisando as equações de (4.1) a (4.28), calcula-se os termos (A_s), (B_s), (B_D) e (X), obtendo a partir deles, a equação de saída pela entrada.

O primeiro termo calculado é o (A_s), de acordo como o mostrado abaixo.

$$A_s = A_1 \cdot \delta + A_2 \cdot (1 - \delta) \quad (4.29)$$

Realizado os cálculos com as equações (4.14) e (4.21), tem-se a equação (4.35).

$$A_S = \begin{bmatrix} -\frac{1}{R_o \cdot C_o} & \frac{1}{C_o} \\ -\frac{1}{L_o} & -\frac{1}{L_o} \end{bmatrix} \quad (4.30)$$

Utilizando as equações (4.15) e (4.17), calcula-se o termo (B_S), conforme a equação abaixo.

$$B_S = B_1 \cdot \delta + B_2 \cdot (1 - \delta) \quad (4.31)$$

Resultando em:

$$B_S = \begin{bmatrix} 0 \\ \frac{1}{L_o} \cdot \delta \end{bmatrix} \quad (4.32)$$

Para o cálculo de (B_D), primeiro calcula-se o valor de (X).

$$X = -(A_S^{-1} \cdot B_S U) \quad (4.33)$$

$$X = \begin{bmatrix} \frac{R_o}{1 + R_o} \cdot D \cdot V_{Coboot} \\ \frac{1}{1 + R_o} \cdot D \cdot V_{Coboot} \end{bmatrix} \quad (4.34)$$

Com a última equação, calcula-se o termo (B_D), utilizando-se das equações (4.15), e (4.15), a partir da equação (4.22).

$$B_D = (A_1 - A_2) \cdot X + (B_1 - B_2) \cdot V_{Coboot} \quad (4.36)$$

Conforme abaixo, tem-se (B_D) uma função de (V_{Coboot}), onde (V_{Coboot}) é a tensão de entrada.

$$B_D = \begin{bmatrix} 0 \\ \frac{1}{L_o} \cdot V_i \end{bmatrix} \quad (4.37)$$

Por fim, a equação transferência é obtida através da seguinte relação:

$$\frac{\tilde{X}(s)}{\tilde{\delta}(s)} = (sI - A_s)^{-1} \cdot B_d = \begin{bmatrix} \tilde{v}_{Co} \\ \tilde{i}_{Lo} \end{bmatrix} = \frac{\tilde{v}_{Co}(s)}{\tilde{\delta}(s)} \quad (4.38)$$

$$(sI - A_s)^{-1} = \begin{bmatrix} \frac{(sL_o + R_{Lo}) \cdot R_o \cdot C_o}{s^2 R_o C_o L_o + s R_o C_o L_o + s L_o + R_o} & \frac{R_o \cdot L_o}{s^2 R_o C_o L_o + s R_o C_o L_o + s L_o + R_o} \\ \frac{-R_o \cdot L_o}{s^2 R_o C_o L_o + s R_o C_o L_o + s L_o + R_o} & \frac{(s R_o C_o + 1) \cdot L_o}{s^2 R_o C_o L_o + s R_o C_o L_o + s L_o + R_o} \end{bmatrix} \quad (4.39)$$

$$\frac{\tilde{X}(s)}{\tilde{\delta}(s)} = \begin{bmatrix} \tilde{v}_{Co} \\ \tilde{i}_{Lo} \end{bmatrix} = \begin{bmatrix} \frac{R_o}{s^2 R_o C_o L_o + s R_o C_o L_o + s L_o + R_o} \cdot V_{Coboot} \\ \frac{(s R_o C_o + 1)}{s^2 R_o C_o L_o + s R_o C_o L_o + s L_o + R_o} \cdot V_{Coboot} \end{bmatrix} \quad (4.40)$$

O elemento da segunda linha de (4.40) remete à função de transferência da corrente no indutor do inversor em relação à razão cíclica de chaveamento. Em relação a primeira linha, a equação apresenta a função de transferência desejada $\hat{G}_{f_b}(s)$, que representa a relação da tensão de saída pela razão cíclica, de acordo com a equação (4.41).

$$\hat{G}_{f_b}(s) = \frac{\tilde{v}_{Co}(s)}{\tilde{\delta}(s)} = \left[\frac{R_o}{s^2 R_o C_o L_o + s R_o C_o L_o + s L_o + R_o} \right] \quad (4.41)$$

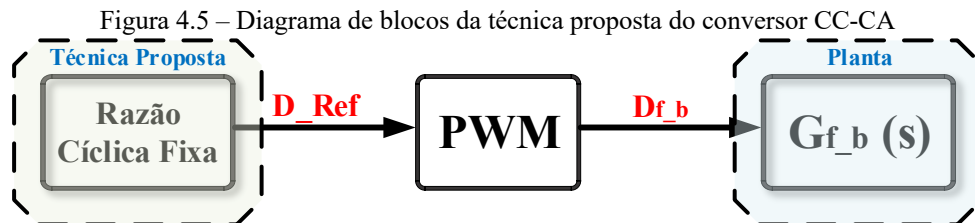
Em que:

- $\hat{G}_{f_b}(s)$ – Função de transferência da tensão de saída em relação a razão cíclica do inversor Full-Bridge;
- R_o – Resistência do inversor Full-Bridge [Ω];
- C_o – Capacitância do inversor Full-Bridge [F]
- L_o – Indutância do inversor Full-Bridge [H].

Uma vez obtida a função de transferência da planta $\hat{G}_{f_b}(s)$, os valores dos ganhos, zeros e polos da função dependem das especificações do projeto apresentados resumidamente na Tabela 3.6, ficando conforme mostrado a seguir.

$$\hat{G}_{f_b}(s) = \frac{35}{7,098e^{-7}s^2 + 0,003s + 35}$$

Utilizando a técnica de controle em malha aberta, a razão cíclica de chaveamento deste inversor é mantida constante, e nenhum compensador e sensor de tensão será necessário, fato este visualizado no diagrama de blocos da Figura (4.5).



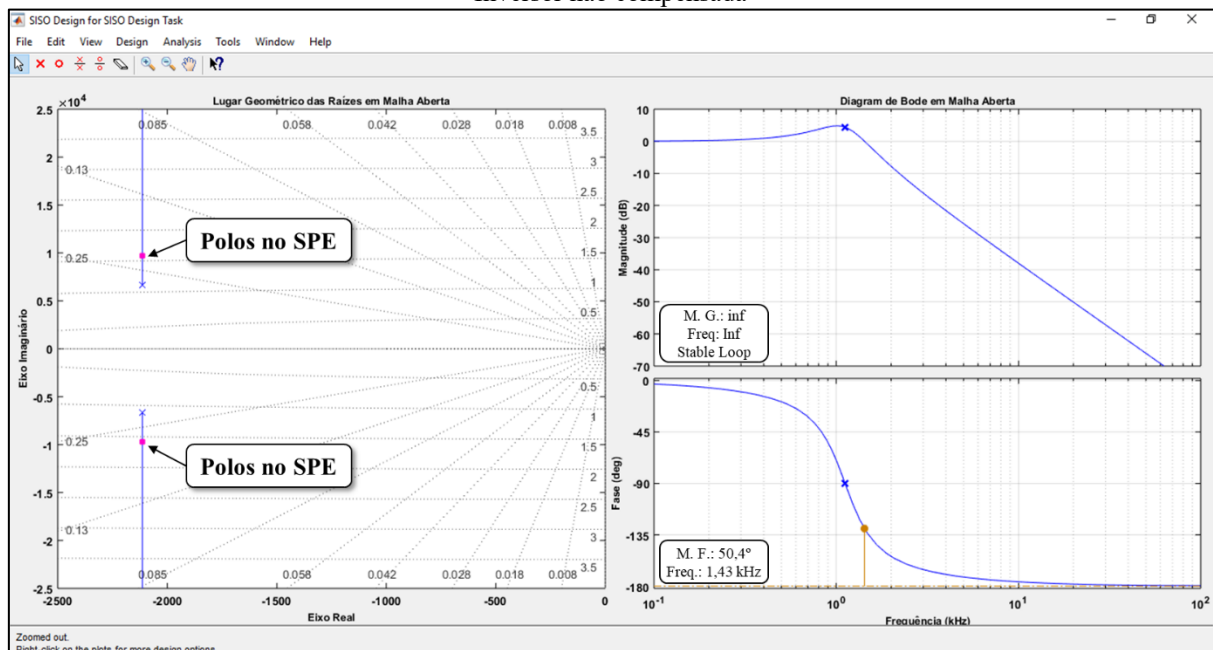
Fonte: Dados do próprio autor.

Com a função de transferência $\hat{G}_{f_b}(s)$, é possível verificar o funcionamento do sistema sem a presença de controladores, através de uma análise de resposta em frequência por meio do diagrama de Bode e também do lugar geométrico das raízes. De acordo com (DORF, 2001), (OGATA, 2011) e (PEREIRA e CUPERTINO, 2011), para verificar a estabilidade de um sistema, como critério de projeto, é desejável para o sistema em malha aberta a obtenção de margem de fase (MF) maior que 42° , caracterizando um sistema de controle com baixo tempo de assentamento e ultrapassagem percentual (UP) reduzida. Além disso, é fundamental a obtenção da resposta com ganho menor que 0 db quando o diagrama de fase alcançar 180° em malha aberta garantindo que o sistema também seja estável em malha fechada (NISE, 2011).

Diante disso, a partir da ferramenta SISOTOOL do software MATLAB®, foram obtidos todos os gráficos apresentados. A Figura (4.6) apresenta como resultado o lugar geométrico das raízes do sistema sem compensação, bem como os diagramas de Bode em malha aberta. A resposta ao degrau do sistema em malha aberta sem compensação é apresentada na Figura (4.7).

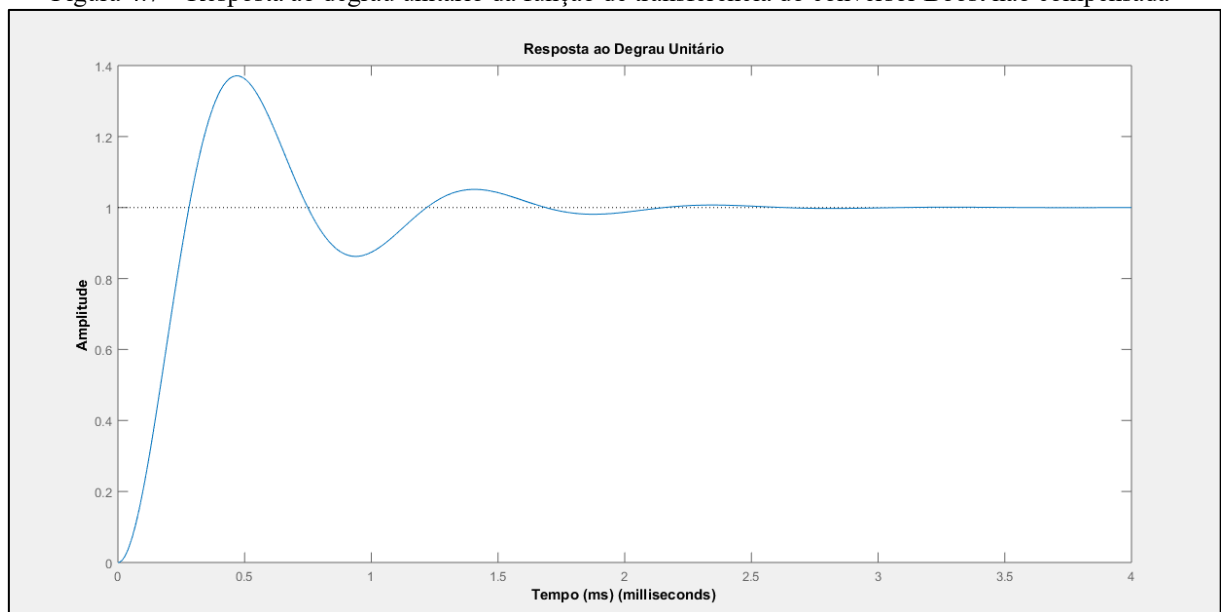
Observando os gráficos, percebe-se que o sistema em malha aberta não compensado é estável, uma vez que possui todos os polos complexos conjugados no semiplano esquerdo (SPE), com margem de fase (MF) de $50,4^\circ$, ou seja, dentro do parâmetro de fase mencionado anteriormente e com resposta ao degrau com um baixo tempo de acomodação e com um *overshoot* reduzido.

Figura 4.6 – Lugar geométrico das raízes e Diagrama de Bode em malha aberta da função de transferência do Inversor não compensada



Fonte: Dados do próprio autor.

Figura 4.7 – Resposta ao degrau unitário da função de transferência do conversor Boost não compensada



Fonte: Dados do próprio autor.

4.2.3 Circuito de comando do inversor Full-bridge

Foi mencionado no Capítulo 3, que a forma de tensão de saída do inversor Full-bridge está diretamente ligada ao tipo de modulação. Por conseguinte, foi escolhida a Modulação PWM bipolar, que consiste na comparação de uma referência de tensão senoidal com uma onda triangular para gerar os pulsos dos interruptores.

Para a correta modulação do inversor Full-bridge é necessário determinar onda portadora (triangular ou dente de serra) e a amplitude da onda moduladora (tensão senoidal de referência). Como expressado anteriormente, sabe-se que o índice de modulação do sistema define a relação entre a portadora e a moduladora.

$$M = \frac{V_{C(pk)}}{V_{tri(pk)}} = \frac{V_{inv(max)}}{V_{C_{Oboost}}} \quad (4.42)$$

Sobrepondo os valores na equação (6.1) e definindo a onda triangular com pico de 10, o valor de pico da onda moduladora é:

$$V_{C(pk)} = V_{tri(pk)} \cdot \frac{V_{inv(max)}}{V_{C_{Oboost}}} = 10 \cdot 0,72 = 7,2 \quad (4.43)$$

Embora normalmente se utilize a portadora triangular, vale ressaltar que, pode-se aplicar uma portadora do tipo dente-de-serra. Em (HOLMES e LIPO, 2003), apresenta a diferença entre esses tipos de portadora, onde é demonstrado que a portadora do tipo dente-de-serra retrate resultados melhores em relação ao espectro harmônico da tensão de saída para a modulação bipolar.

Como mencionado previamente, não há a necessidade de sincronismo da tensão CA de alimentação com a tensão na carga em um sistema UPS *On-line*, dado que a total energia entregue a carga é processada através do conjunto pré-regulador/inversor. Por esse motivo, pode-se simplificar o controle do inversor de forma que, se garantido uma entrada CC constante, o mesmo possa trabalhar em um circuito de controle em malha aberta. Desta forma, somente é necessário um ganho a ser aplicado na onda de referência, afim de manter o índice de modulação mencionado antecipadamente.

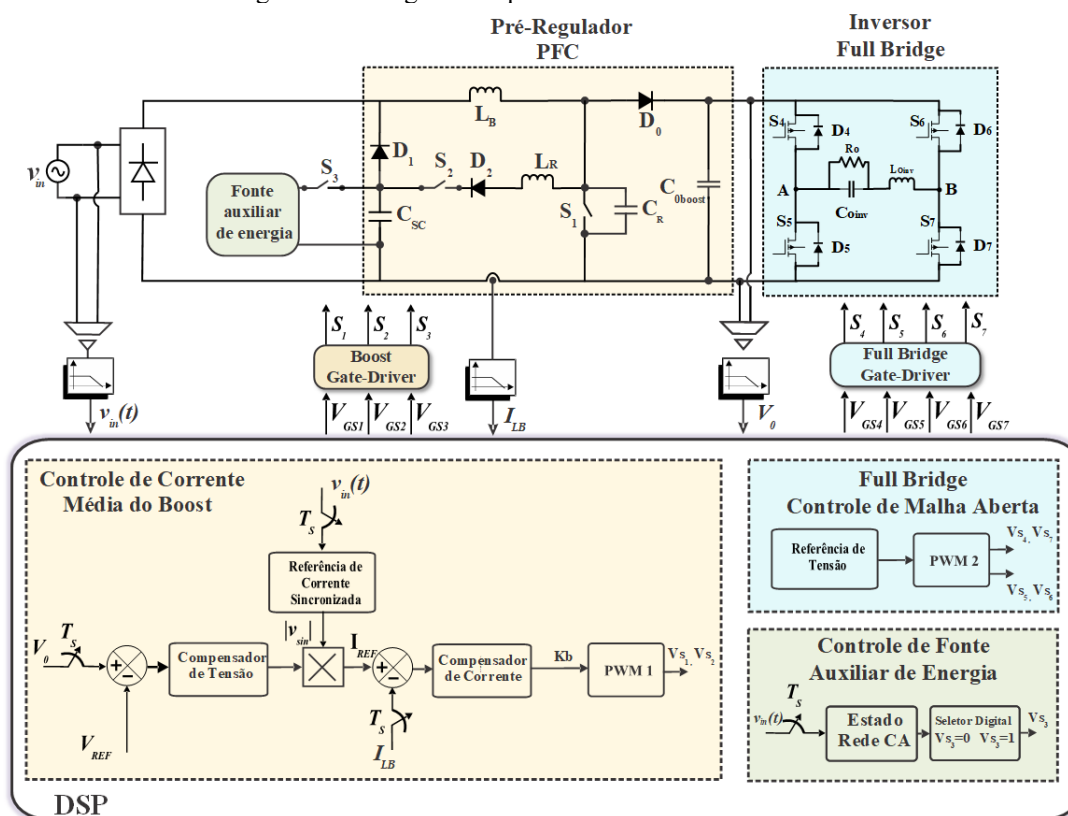
No caso do controle proposto, uma referência digital de entrada (senóide retificada) foi utilizada para a forma de onda da tensão de saída, gerando assim, os quatro pulsos PWM para

as chaves, contudo, um tempo morto de $0,5 \mu s$ foi necessário ser aplicado para que não ocorra curto nos braços do inversor.

4.3 CONSIDERAÇÕES FINAIS

Este capítulo apresentou a modelagem matemática do inversor, a função de transferência, além de toda estratégia de controle utilizada no controle do sistema UPS, e os aspectos importantes para a implementação prática do circuito. Características específicas da estratégia de controle do Conversor Boost PFC SR-ZCS-ZVS, funções de transferência e compensadores, circuitos de geração de pulsos e circuitos condicionamento de sinais analógicos digitais encontram-se em (MACIEL, 2019). No Apêndice A deste trabalho, encontra-se a lógica de controle que foi implementada por um algoritmo em linguagem C. Para tanto, foi utilizado o controlador digital TMS320F28335 da *Texas Instruments*[®] (TEXAS Instruments, 2009). A Figura 4.8 apresenta, em forma de diagrama esquemático, um resumo do controle do sistema UPS desenvolvido.

Figura 4.8 - Diagrama esquemático do sistema de controle



Fonte: (MACIEL, 2019).

CAPÍTULO 5

RESULTADOS DE SIMULAÇÃO E EXPERIMENTAIS

5.1 INTRODUÇÃO

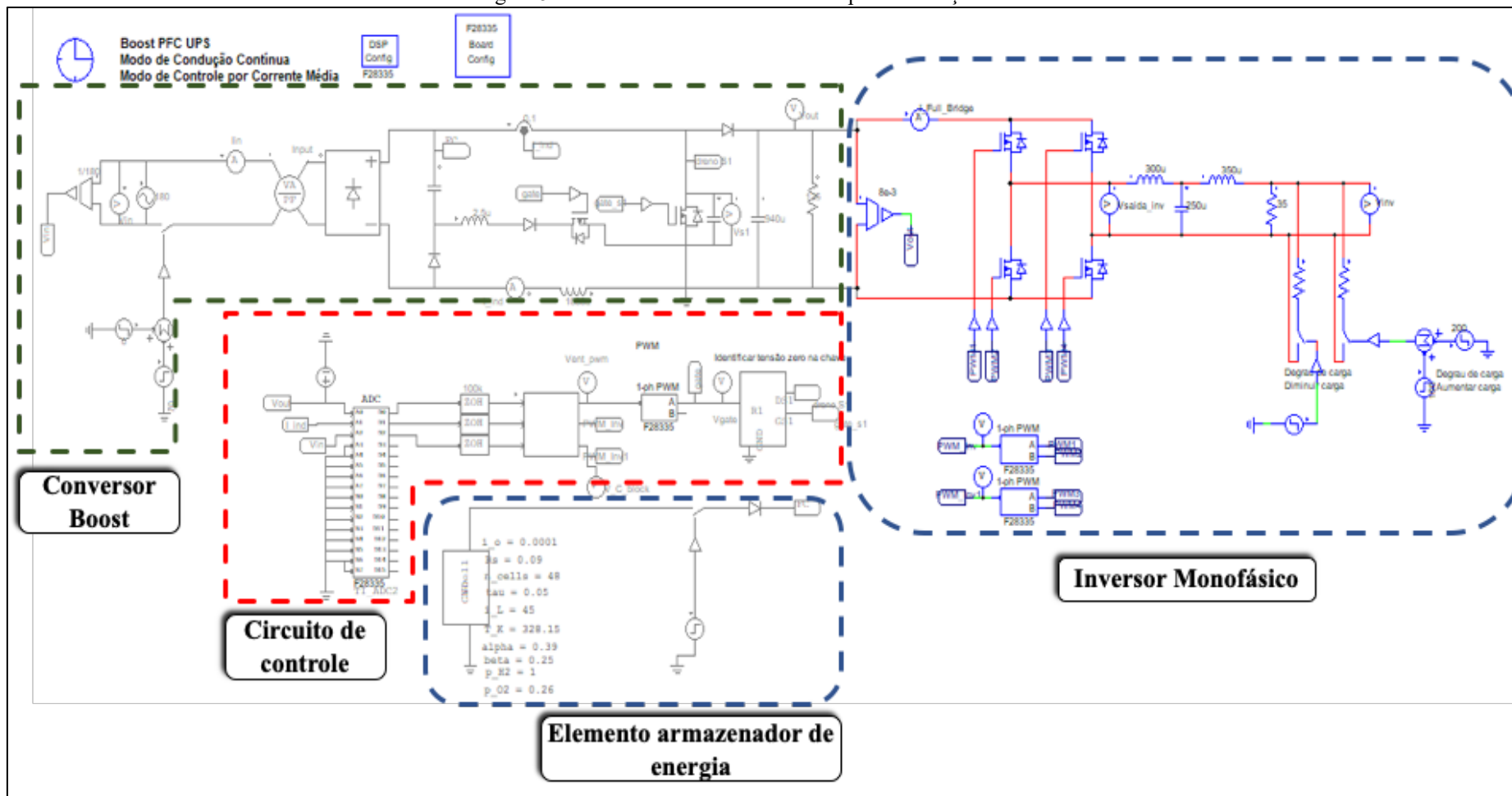
Visando a comprovação dos conceitos apresentados nos capítulos anteriores, inicialmente foi simulado o circuito de potência do Inversor do projeto UPS, bem como seu controle no programa PSIM[®] e, logo em seguida, com o *software* CadSoft Eagle, foi desenvolvido e construído um protótipo de 500W visando a verificação prática dos resultados e corroboração com as teorias propostas. Os materiais e métodos empregados na obtenção dos resultados teóricos e práticos estão descritos em detalhes neste capítulo.

5.2 RESULTADOS DE SIMULAÇÃO COMPUTACIONAL

O programa utilizado para simular o sistema UPS foi o PSIM[®], sendo este escolhido devido aos seus recursos e funcionalidades voltados à Eletrônica de Potência. Além do mais, este *software* conta com a ferramenta DSP, que auxilia na configuração do TMS320F28335 através de uma interface simples e funcional. A Figura 5.1 ilustra a tela de trabalho do PSIM[®], contendo o circuito de potência e a estratégia de controle do Sistema UPS *On-line*. Com esse arranjo, é possível simular tensões e correntes em regime permanente da entrada e saída.

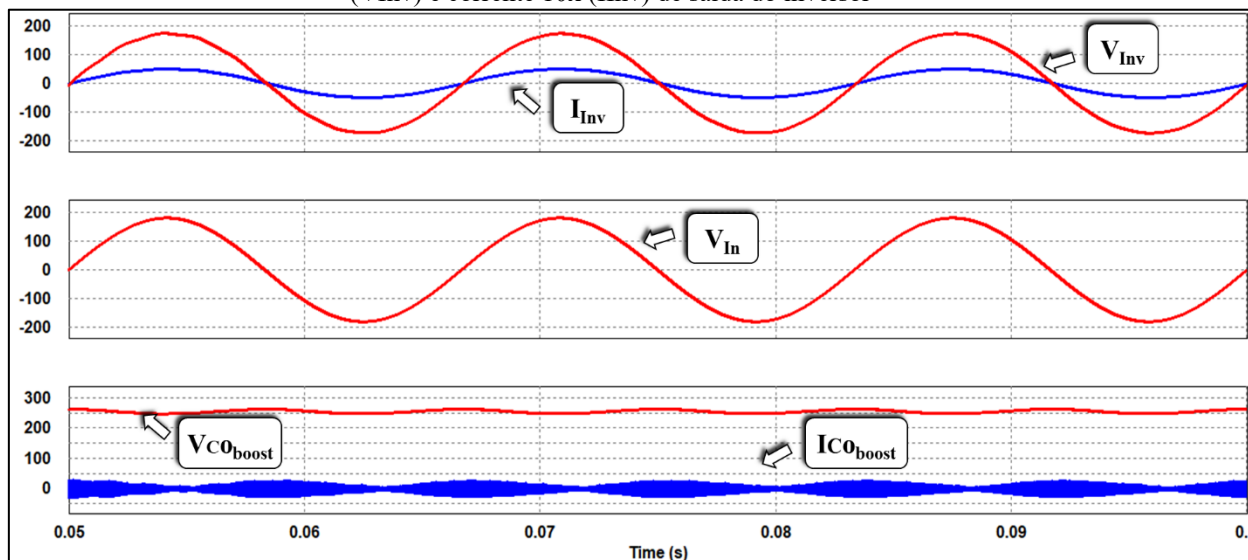
Em seguida, é apresentado os resultados de simulação para o circuito descrito acima. A Figura 5.2 apresenta a condição nominal do sistema UPS, a forma de onda da tensão de entrada (V_{In}), tensão (V_{Coboot}) e corrente de saída (I_{Coboot}) do pré-regulador, tensão (V_{Inv}) e corrente (I_{Inv}) de saída do inversor.

Figura 5.1 – Circuito montado no PSIM® para simulação do UPS



Fonte: (MACIEL, 2019).

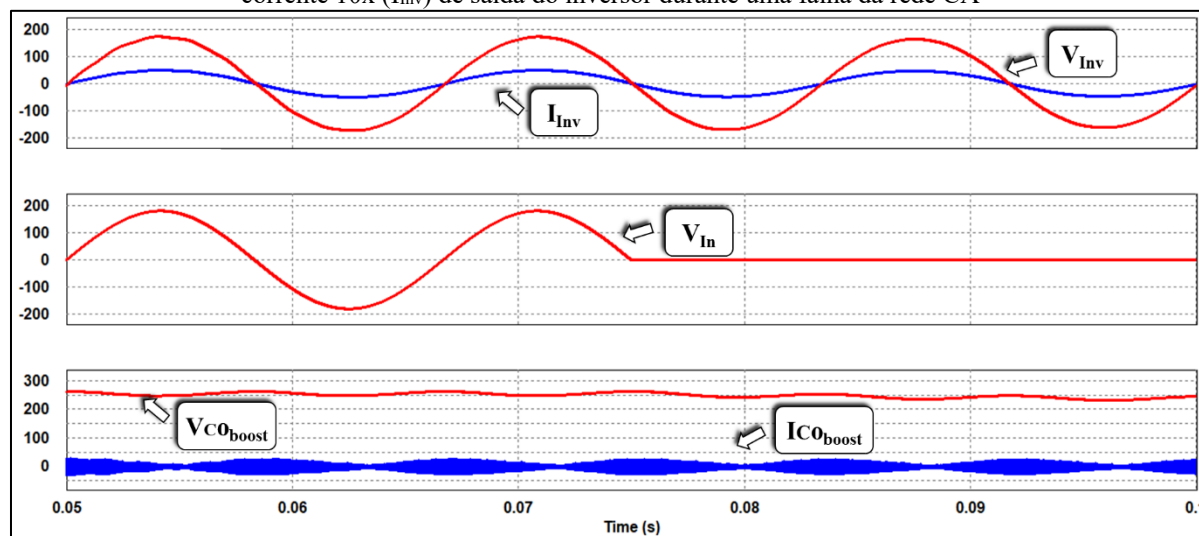
Figura 5.2 – Formas de onda nominal da tensão de entrada (V_{In}), tensão ($V_{Cobboost}$) do pré-regulador, e tensão (V_{Inv}) e corrente 10x (I_{Inv}) de saída do inversor



Fonte: Dados do próprio autor.

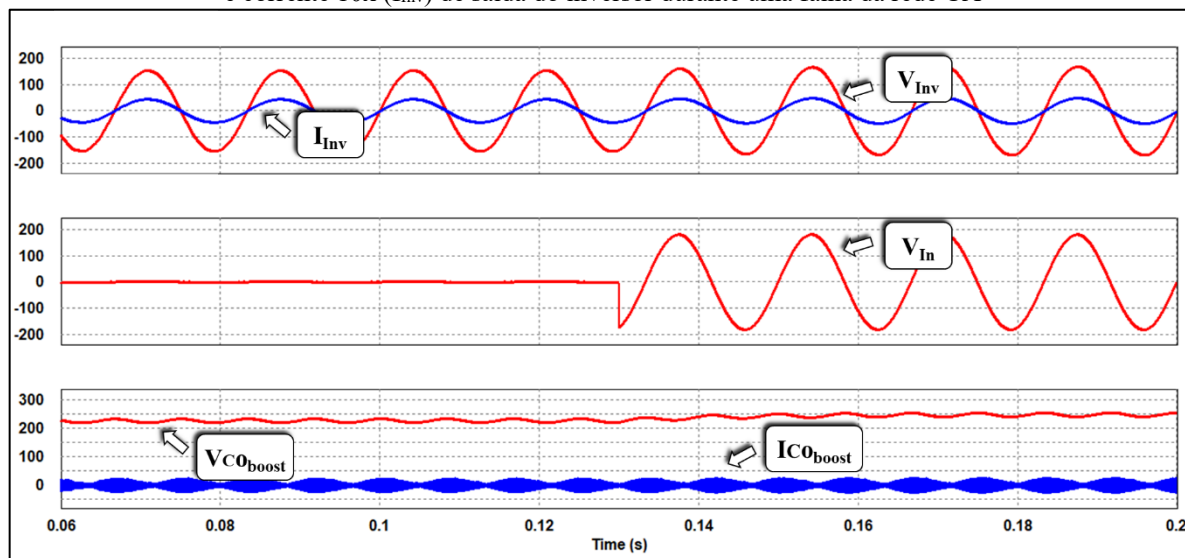
Com a finalidade de comprovar o funcionamento do sistema UPS *on-line*, foram realizadas três simulações da falta da rede CA de alimentação, de acordo com as Figuras 5.3, 5.4 e 5.5. A Figura 5.3 ilustra uma falha da rede CA, enquanto que, a Figura 5.4 demonstra o sistema operando com a fonte auxiliar de energia e logo depois a rede CA é conectada.

Figura 5.3 – Formas de ondas da tensão de entrada (V_{In}), tensão do pré-regulador ($V_{Cobboost}$), tensão (V_{Inv}) e corrente 10x (I_{Inv}) de saída do inversor durante uma falha da rede CA



Fonte: Dados do próprio autor.

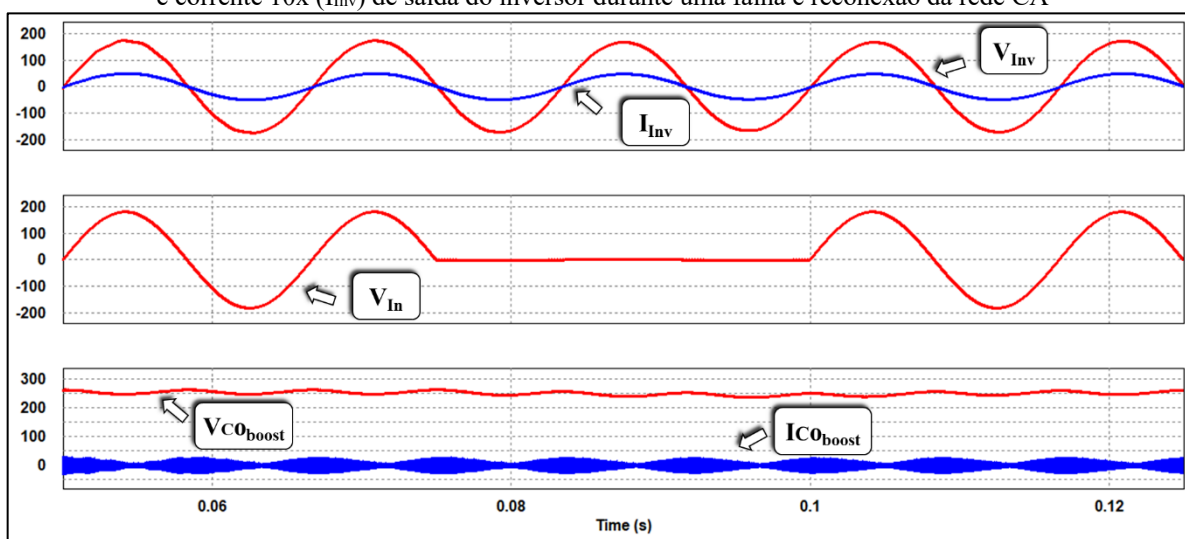
Figura 5.4 – Formas de onda nominal da tensão de entrada (V_{In}), tensão ($V_{C_{0boost}}$) do pré-regulador, tensão (V_{Inv}) e corrente 10x (I_{Inv}) de saída do inversor durante uma falha da rede CA



Fonte: Dados do próprio autor.

E a Figura 5.5 apresenta o comportamento do sistema durante uma ausência e reconexão da tensão de entrada. Percebe-se que praticamente não há variação na tensão de saída do Boost ($V_{C_{0boost}}$) e na tensão de saída do inversor (V_{Inv}) para os três casos, e o sistema passa a ser alimentado, durante estes instantes, pelo sistema armazenador de energia apresentado em (MACIEL, 2019).

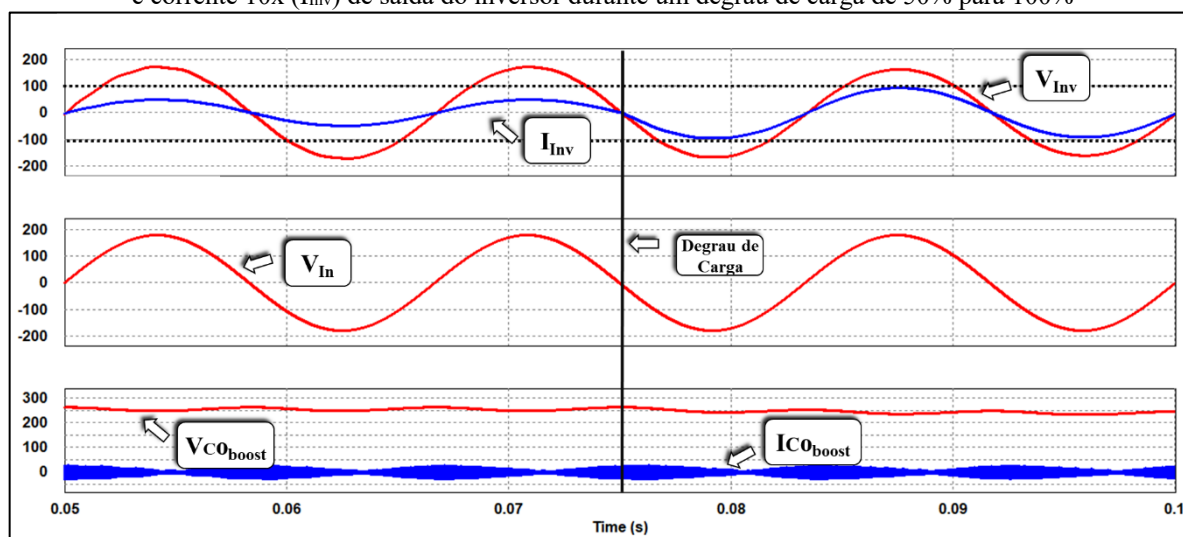
Figura 5.5 – Formas de onda nominal da tensão de entrada (V_{In}), tensão ($V_{C_{0boost}}$) do pré-regulador, tensão (V_{Inv}) e corrente 10x (I_{Inv}) de saída do inversor durante uma falha e reconexão da rede CA



Fonte: Dados do próprio autor.

Em seguida, A Figura 5.6 demonstra uma simulação de degrau de carga de 50% para 100%. Percebe-se que praticamente não há variação de tensão de saída, tanto do pré-regulador quanto do inversor.

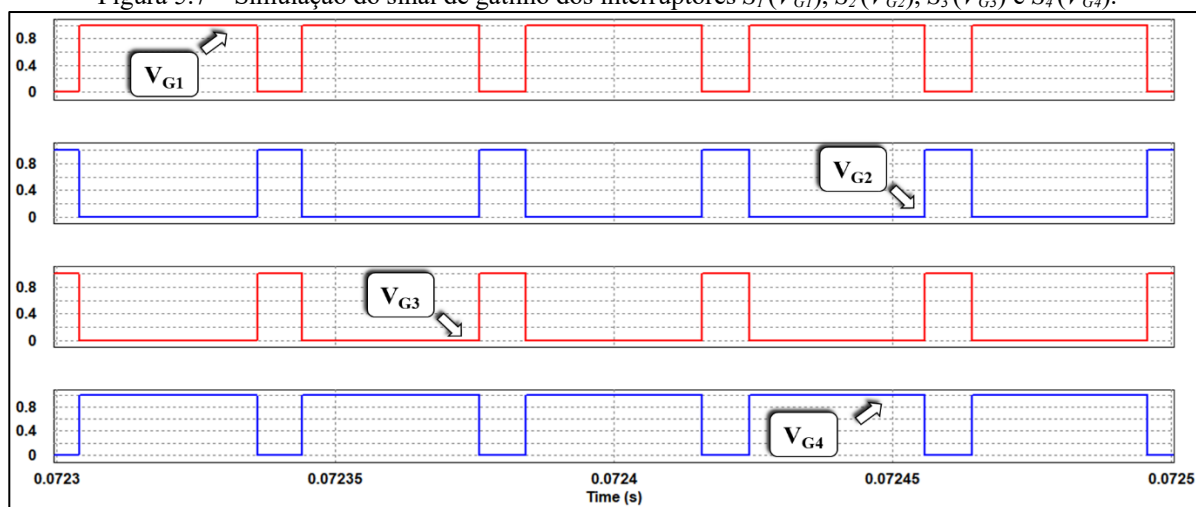
Figura 5.6 – Formas de onda nominal da tensão de entrada (V_{In}), tensão ($V_{C_{Oboost}}$) do pré-regulador, tensão (V_{Inv}) e corrente $10\times$ (I_{Inv}) de saída do inversor durante um degrau de carga de 50% para 100%



Fonte: Dados do próprio autor.

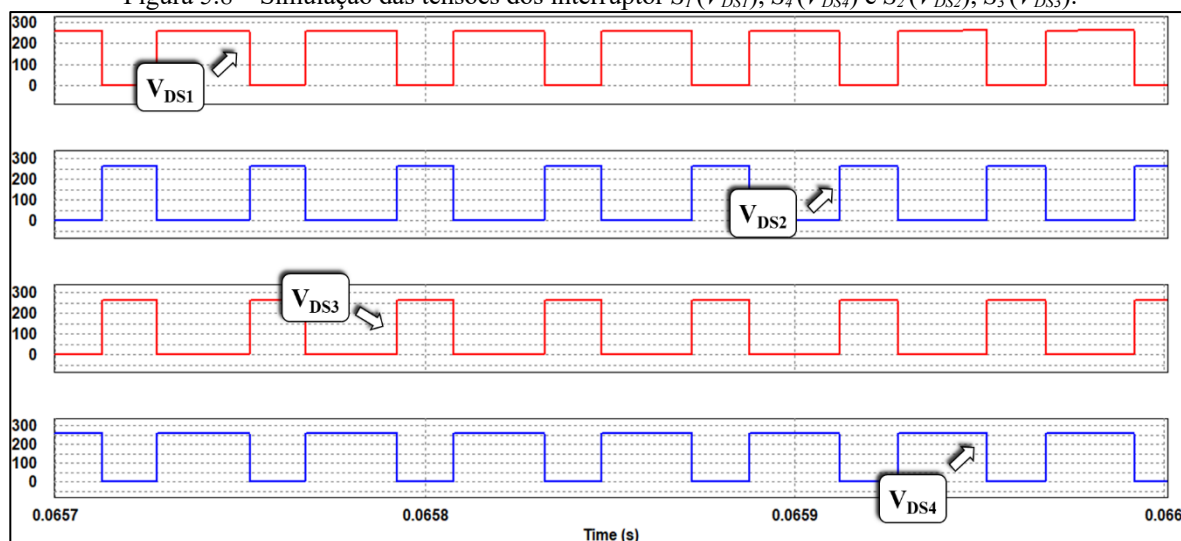
Nas Figuras 5.7 e 5.8, têm-se a simulação dos pulsos de gatilho de cada interruptor do inversor. Na Figura 5.7 são apresentados os sinais para acionamento das chaves S_1 , S_2 , S_3 e S_4 e na Figura 5.8, a respectiva resposta da tensão entre os terminais *drain* e *source* para cada interruptor.

Figura 5.7 – Simulação do sinal de gatilho dos interruptores S_1 (V_{G1}), S_2 (V_{G2}), S_3 (V_{G3}) e S_4 (V_{G4}).



Fonte: Dados do próprio autor.

Figura 5.8 – Simulação das tensões dos interruptor S_1 (V_{DS1}), S_4 (V_{DS4}) e S_2 (V_{DS2}), S_3 (V_{DS3}).



Fonte: Dados do próprio autor.

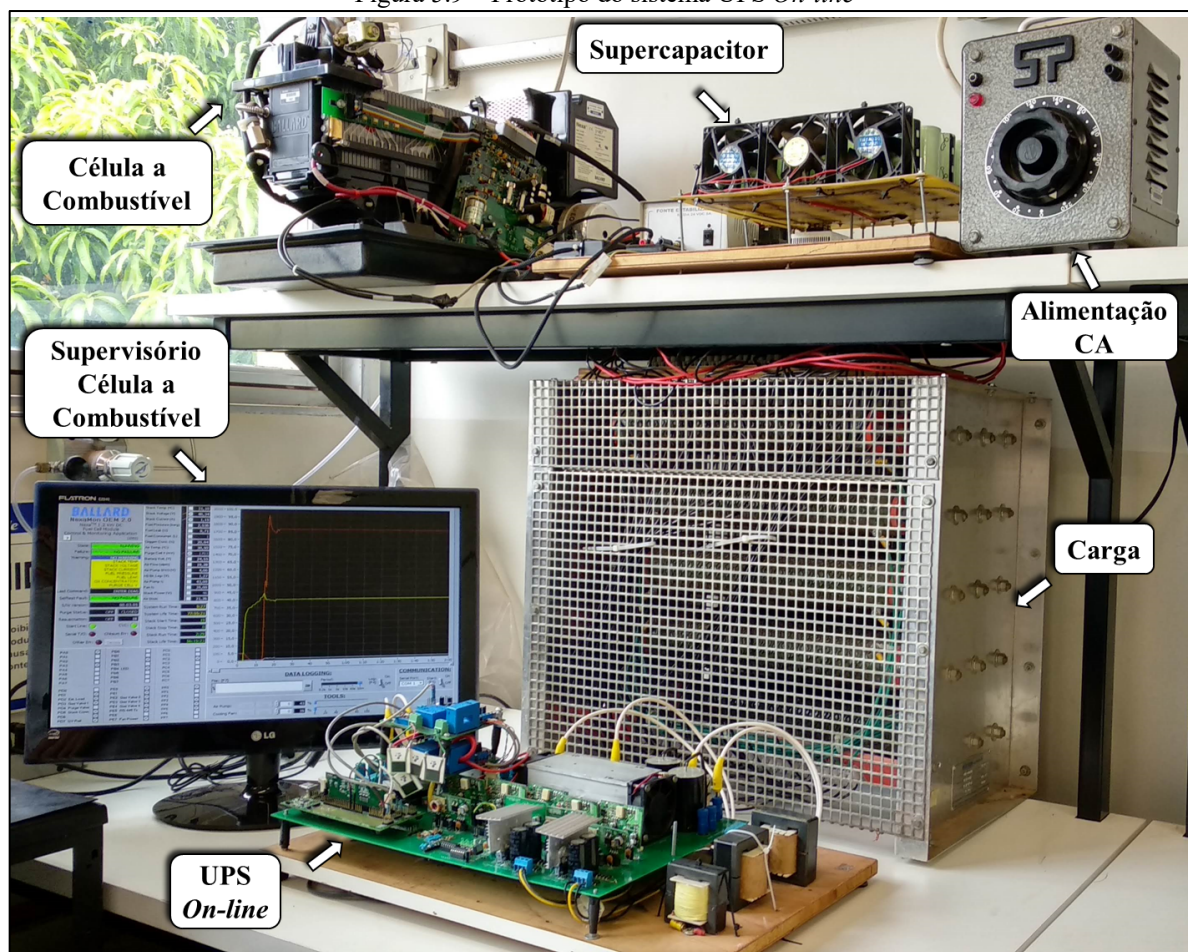
5.3 RESULTADOS EXPERIMENTAIS

Com base em todos os cálculos e nos resultados de simulação, foi construído um protótipo para validar o princípio de funcionamento do sistema UPS, base desta dissertação. O funcionamento do protótipo tem como finalidade validar as ideias iniciais expostas nos capítulos anteriores.

As placas de potência e de controle utilizadas foram projetadas e construídas nas instalações do laboratório NUPEP e o seu esquemático completo, contendo o circuito de potência, controle e fonte auxiliar são apresentados no Apêndice B.

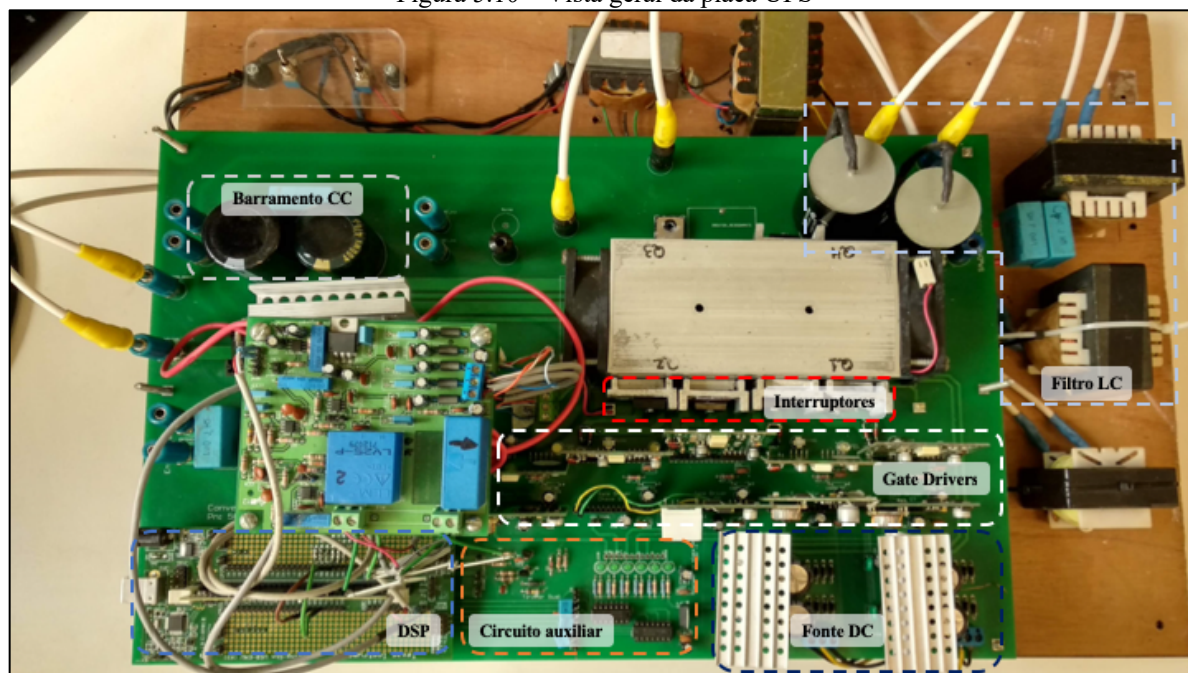
A Figura 5.9 ilustra o sistema UPS empregado para obtenção dos resultados. A fotografia apresentada na Figura 5.10 mostra com maiores detalhes o layout da placa de potência. Podem ser observados os interruptores, o barramento CC, o microcontrolador, os circuitos de controle e as fontes auxiliares.

Figura 5.9 – Protótipo do sistema UPS *On-line*



Fonte: (MACIEL, 2019).

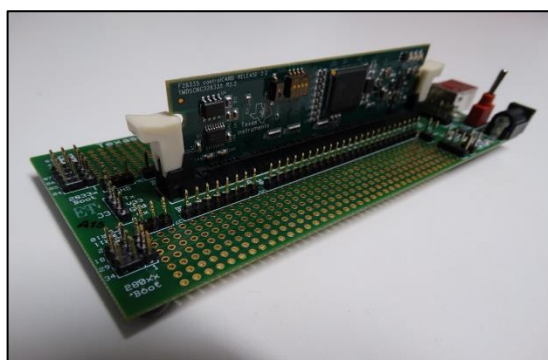
Figura 5.10 – Vista geral da placa UPS



Fonte: Dados do próprio autor.

Na Tabela, 5.1 tem-se as características do microprocessador da Texas Instruments® utilizado para implementação digital de todo o algoritmo de controle do sistema. Esse microprocessador possui tensão de trabalho de 0 a 3,3V e o protótipo construído possuem elementos que atuam em tensão de 0 a 15V de forma que se tornou necessária a utilização de uma placa de conversão de sinais de 0 – 3,3V para 0 – 15V, como mostra a Tabela 5.2.

Tabela 5.1 - Especificações do microprocessador DSP TMS320F28335 da *Texas Instruments*®.



Arquitetura de ponto flutuante de 32 bits

Conversor analógico / digital (A/D) ultra rápido (80 ns)

512 KB de memória Flash

68 KB de memória RAM

Frequência de *clock* de 150 MHz

176 pinos de entrada e saída de propósito geral

Fonte: Dados do próprio autor.

Tabela 5.2 - Especificações do módulo de conversão dos sinais da faixa de 0 a 3,3 V para a faixa de 0 a 15 V



Portas de entrada **12**

Faixa de tensão dos sinais de entrada 0 a 3,3V

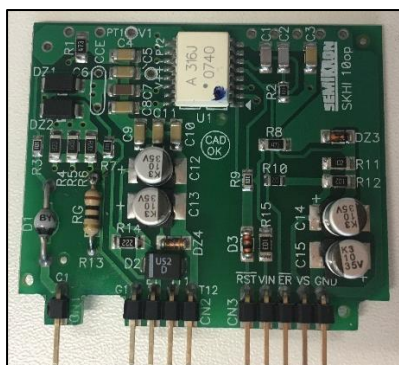
Portas de Saída 12

Faixa de tensão dos sinais de Saída 0 a 15V

Fonte: Dados do próprio autor.

O acionamento dos interruptores do Inversor foi realizado utilizando-se o circuito de gatilho simples (*gate driver simples*) SKHI-10opA da Semikron® com dados evidenciados na Tabela 5.3. Sua estrutura possui proteção integrada contra curto-circuito baseado no monitoramento contínuo da tensão em cada interruptor, provendo o desligamento suave com sinalização de erro. Esse circuito necessita de uma fonte de alimentação, também fabricada pela Semikron®, esta fonte é apresentada na Tabela 5.4.

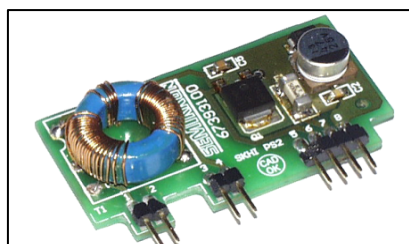
Tabela 5.3 - Especificações do circuito simples para acionamento de interruptores SKHI 10 opA da Semikron



Tensão de alimentação	15V
Frequência máxima de chaveamento	100kHz
Máxima tensão detectável entre coletor e emissor	1000V
Limiar de tensão de entrada para nível alto	11V
Limiar de tensão de entrada para nível baixo	4,8V
Tensão no gatilho do interruptor para estado ligado	15V
Tensão no gatilho do interruptor para estado desligado	-8V

Fonte: Dados do próprio autor.

Tabela 5.4 - Fonte para gate driver SKHI PS2 da Semikron



Tensão de alimentação	15V
Tensão isolada na saída	24V
Frequência máxima de chaveamento	100kHz
Entrada/saída de tensão de teste de isolamento	1500V

Fonte: Dados do próprio autor.

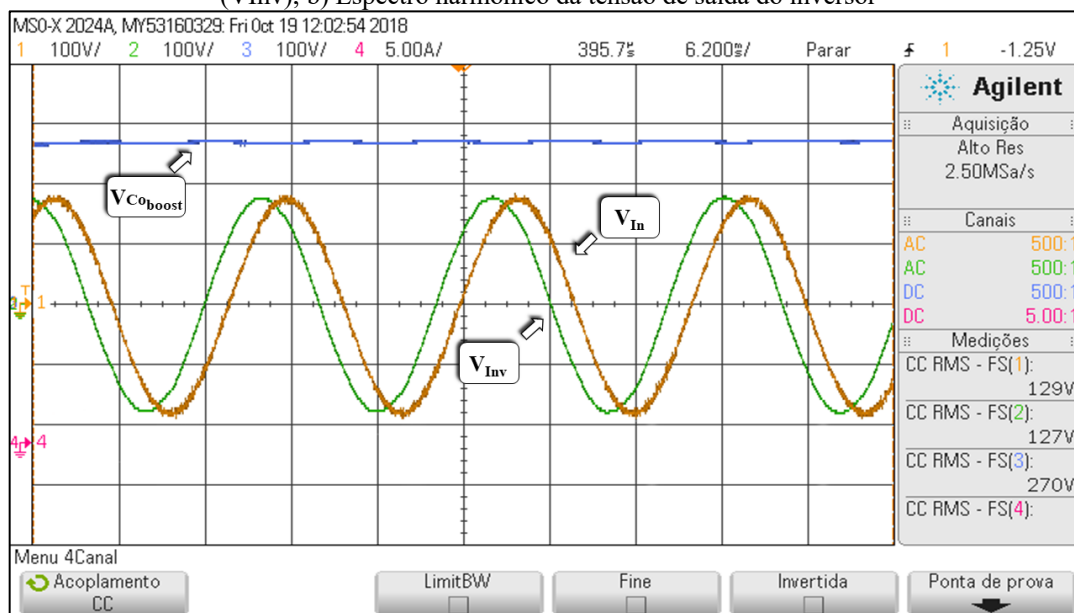
Para alimentar os circuitos de gatilho e os circuitos de condicionamento de sinais, foi construída uma fonte de alimentação com tensão de saída regulada. Foram utilizados reguladores de tensão na forma de circuitos integrado, os quais são mais precisos e compactos. Esta fonte pode ser alimentada com tensão da rede 110/220 V e regula uma tensão de saída de $\pm 15V_{cc}$, além de contar com proteção contra sobrecarga e curto circuito.

5.3.1 Análise dos resultados práticos

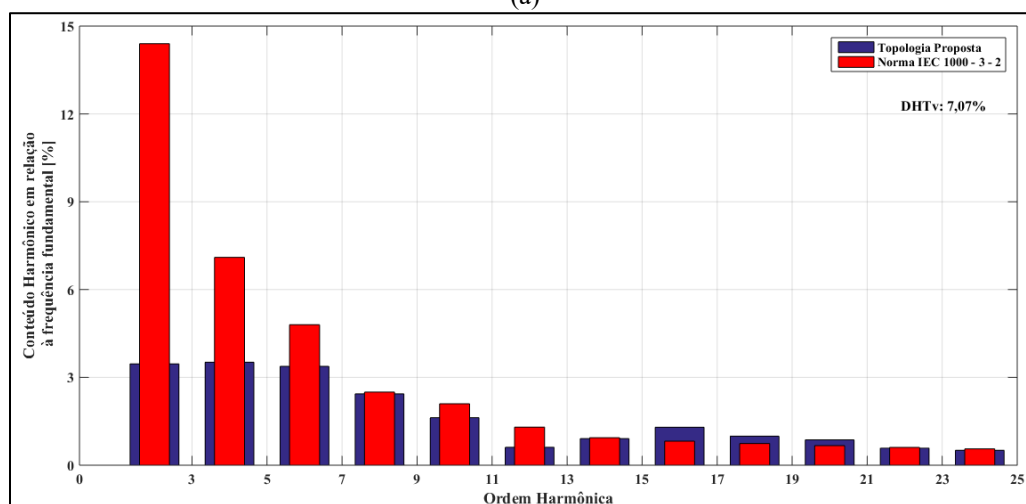
Foram realizados ensaios com o sistema proposto, a fim de extrair resultados em conformidade com a teoria apresentada e com os resultados de simulação. A Figura 5.11 a) apresenta as formas de onda das tensões nominais. Os resultados do conversor Boost são encontrados em (MACIEL, 2019).

Na Figura 5.11 b) obteve-se o espectro harmônico da forma de onda da tensão de saída do inversor em comparação com a norma internacional IEC 61000-3-2. Essa validação foi realizada através do código desenvolvido e validado por (LIMA, 2015) no software Matlab®. Por fim, o valor de DHTv calculado foi de 7,07%.

Figura 5.11 – a) Tensão de entrada (V_{In}), tensão do barramento CC (V_{Coboot}) e tensão de saída do inversor (V_{Inv}); b) Espectro harmônico da tensão de saída do inversor



(a)

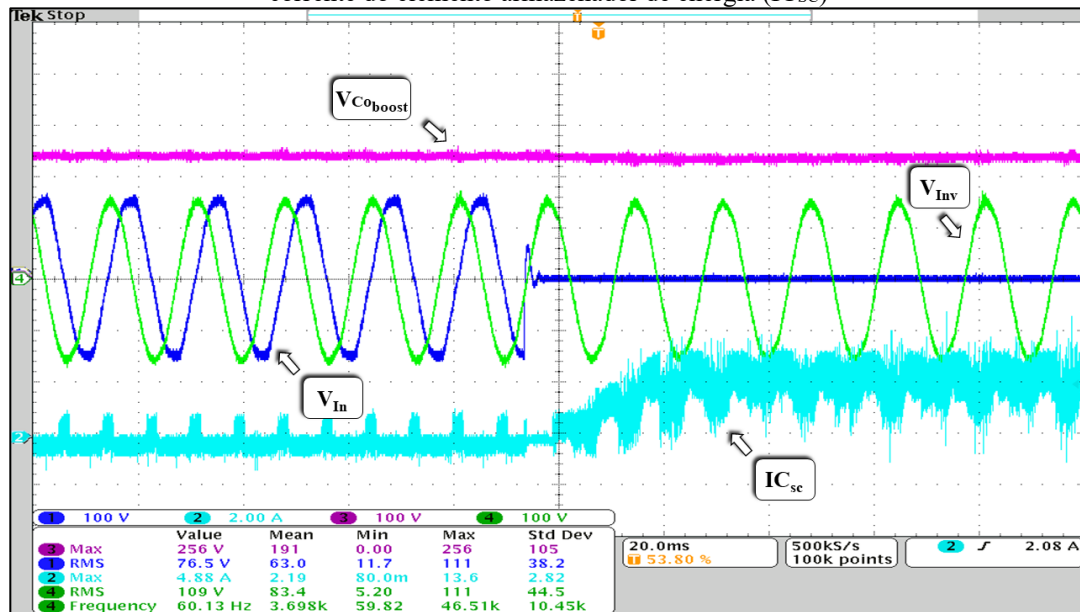


(b)

Fonte: Dados do próprio autor.

Diante da Figura 5.12, pode-se observar o resultado obtido em situação da falta da rede CA de alimentação. Percebe-se que praticamente não há variação na tensão de saída, e o sistema passa a ser alimentado pelo elemento armazenador de energia apresentado em (MACIEL, 2019). O resultado esperado foi alcançado e condizente ao previsto na análise teórica e na simulação realizada.

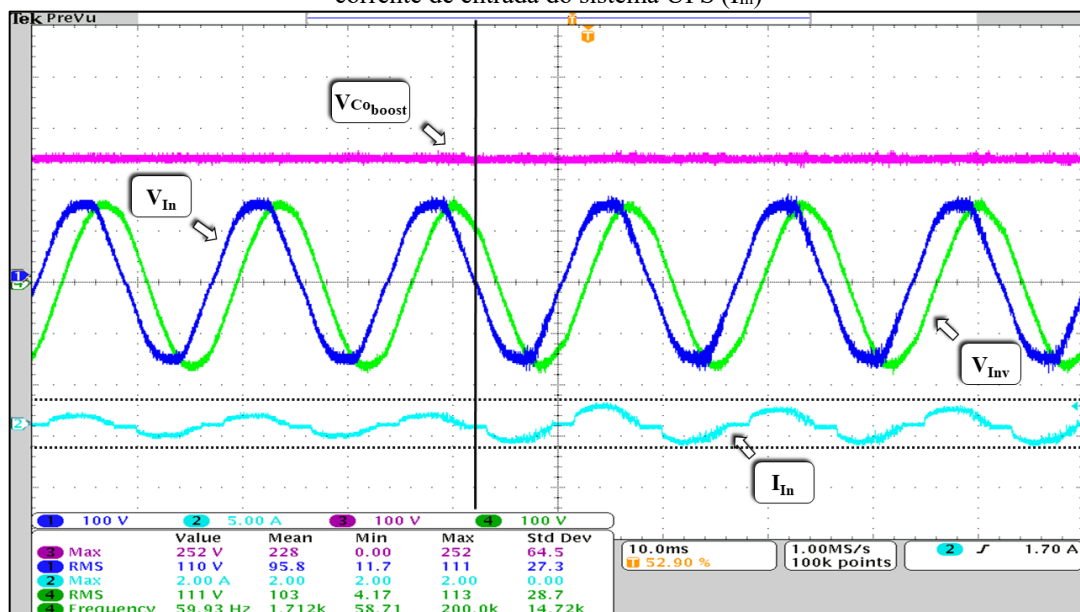
Figura 5.12 – Tensão de entrada (V_{In}), tensão do barramento CC ($V_{C_{0boost}}$), tensão de saída do inversor (V_{Inv}) e corrente do elemento armazenador de energia ($I_{C_{sc}}$)



Fonte: (MACIEL, 2019).

O próximo resultado apresenta o ensaio de um degrau de carga de 50% para 100% com o sistema operando no modo rede CA. De acordo com a Figura 5.13, observa-se a estabilidade do controle e que não há variação da tensão de saída como previsto na simulação realizada.

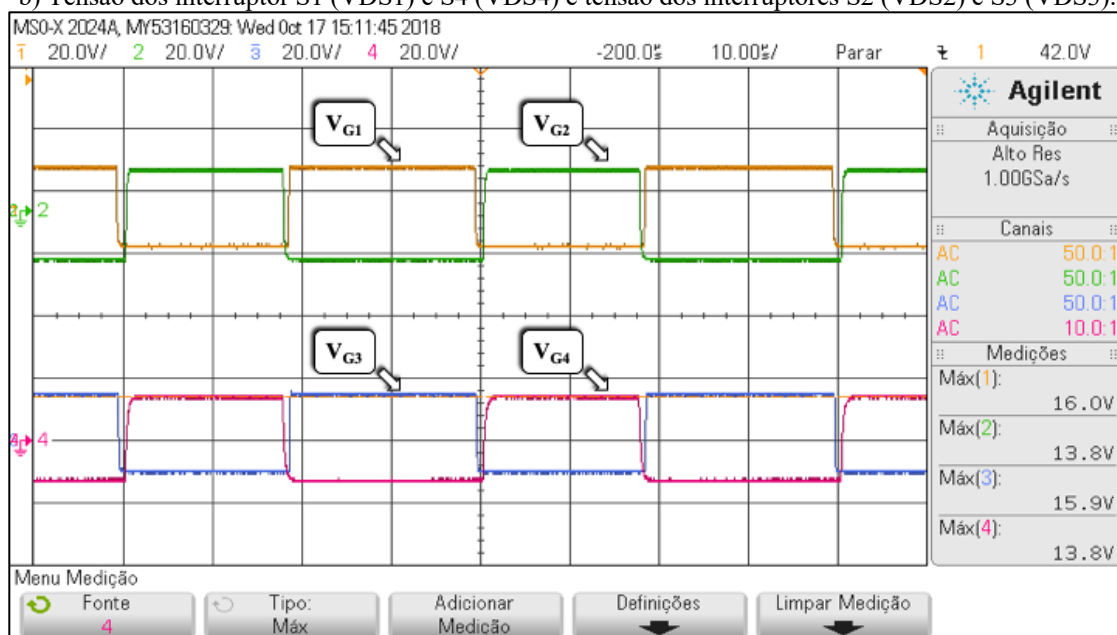
Figura 5.13 – Tensão de entrada (V_{In}), tensão do barramento CC ($V_{C_{0boost}}$), tensão de saída do inversor (V_{Inv}) e corrente de entrada do sistema UPS (I_{In})



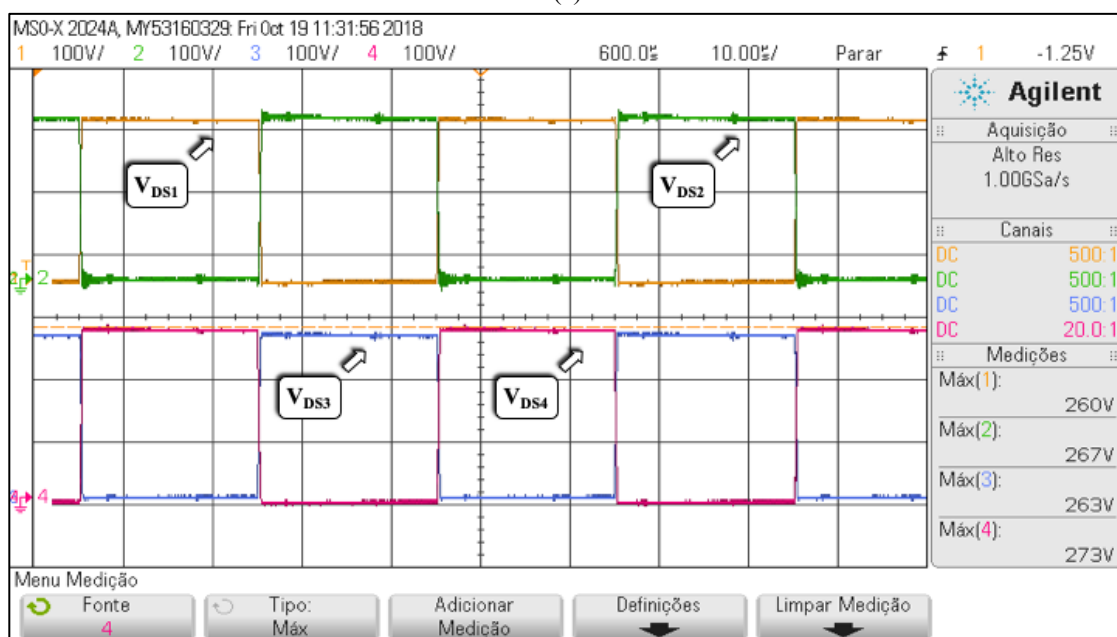
Fonte: (MACIEL, 2019).

Na Figura 5.14, tem-se a verificação prática dos pulsos de gatilho de cada interruptor do inversor. Durante os testes práticos, estes devem ser constantemente monitorados visando garantir o bom funcionamento e integridade dos elementos do circuito de potência. Na Figura 5.10.a), estão apresentados os sinais para acionamento das chaves S_1 , S_2 , S_3 e S_4 e na Figura 5.10.b) a respectiva resposta de tensão entre os terminais *drain* e *source* para cada interruptor.

Figura 5.14 – a) Sinal de gatilho dos interruptores S_1 (V_{G1}), S_2 (V_{G2}), S_3 (V_{G3}) e S_4 (V_{G4}).
b) Tensão dos interruptor S_1 (V_{DS1}) e S_4 (V_{DS4}) e tensão dos interruptores S_2 (V_{DS2}) e S_3 (V_{DS3}).



(a)



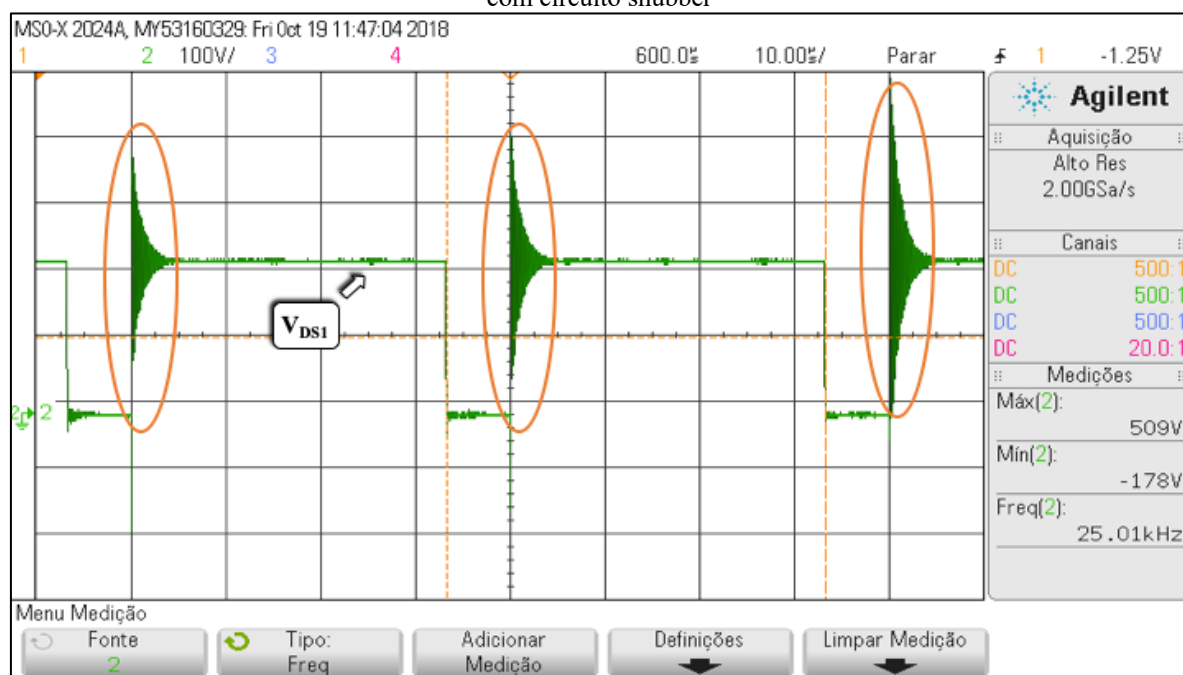
(b)

Fonte: Dados do próprio autor.

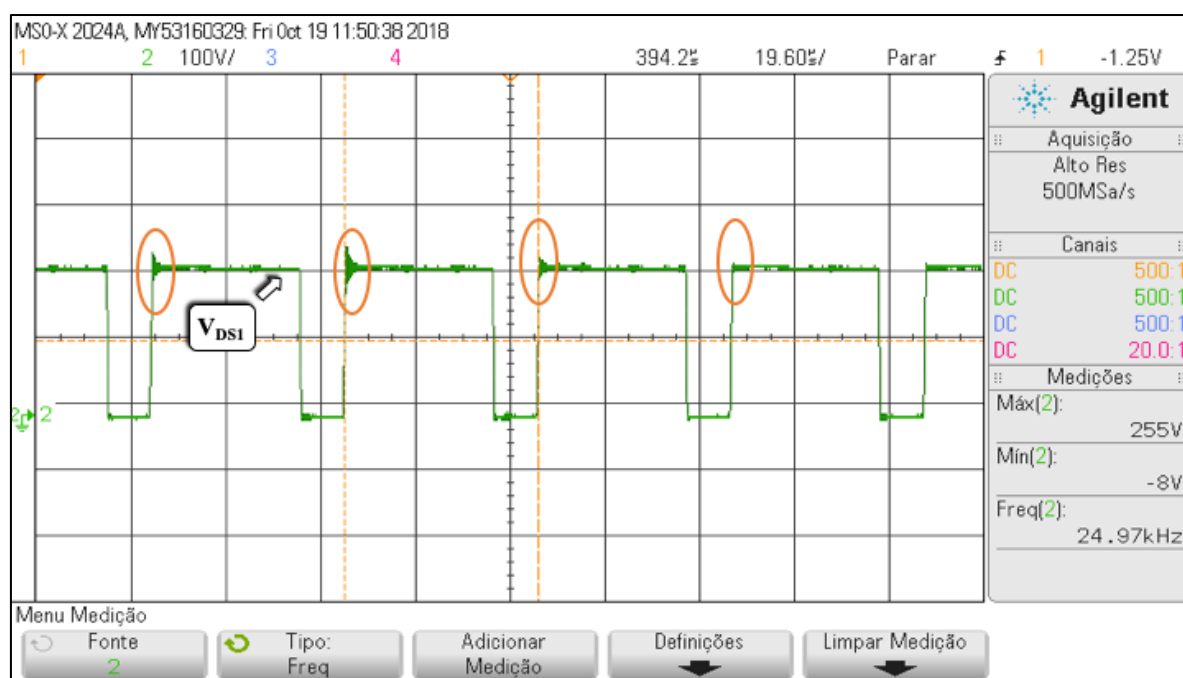
Os pulsos V_{G1} , V_{G2} , V_{G3} e V_{G4} mostrados estão presentes na saída do *gate driver* simples e possuem valor máximo de 16 V e mínimo de -12 V, garantindo a condução e abertura das chaves, respectivamente. Além disto, observa-se a inclusão de um tempo morto de 5 μ s entre os sinais, o que implica em não haver acionamento simultâneo das chaves e evita um possível curto-circuito entre os braços do inversor.

O próximo resultado, apresentado na Figura 5.15, ilustra a forma de onda da tensão do interruptor S_1 (V_{DS1}). Na Figura 6.10 (a), ilustra o pico de tensão no interruptor devido à falta de um circuito de amortecimento e diante a Figura 5.15 (b), verifica-se a ação de grampeamento da tensão, pois, neste caso, foi utilizado um circuito de amortecimento (*snubber*). O objetivo deste circuito é de auxiliar nas comutações das chaves, podendo amortecer oscilações, reduzir picos de tensão/corrente e suavizar taxas de variação da tensão/corrente. Para as demais chaves, o resultado obtido foi o mesmo.

Figura 5.15 –(a) Tensão do interruptor S1 (V_{DS1}) sem o circuito snubber. (b) Tensão dos interruptor S1 (V_{DS1}) com circuito snubber



(a)



(b)

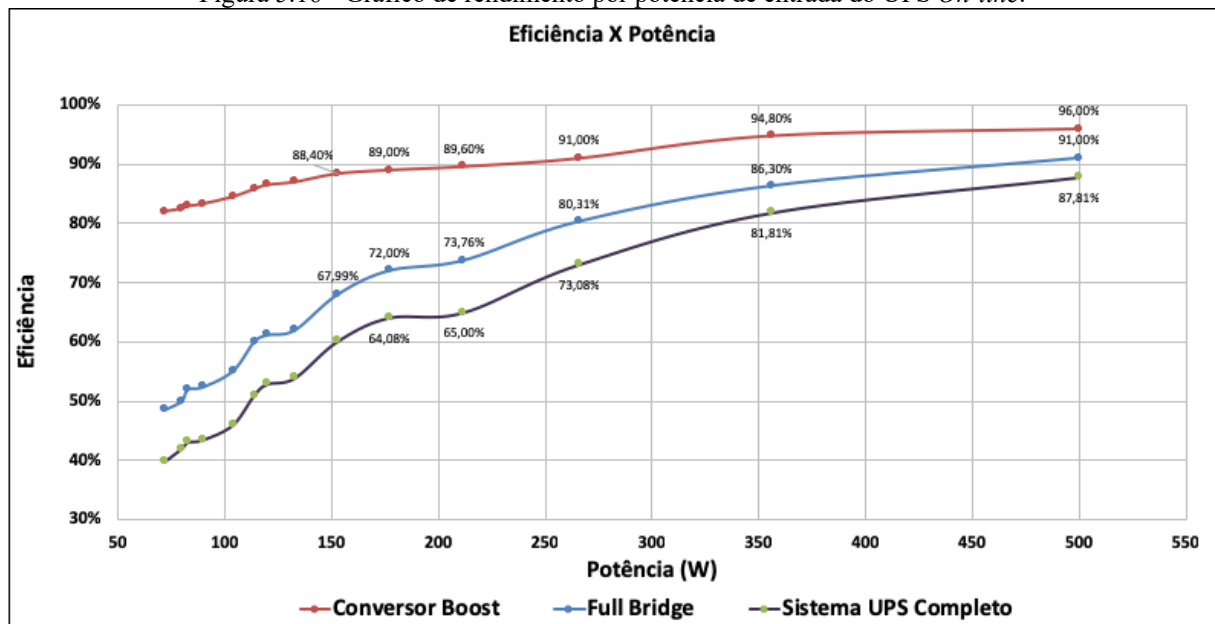
Fonte: Dados do próprio autor.

5.4 CONSIDERAÇÕES FINAIS

Finalizando a etapa de avaliação experimental do protótipo implementado, fez-se o estudo do rendimento individual para cada conversor, Boost e Full-Bridge, operando com a rede de alimentação. A resposta obtida está apresentada na Figura 5.16. Além disso, está demonstrado a curva de tendência observada para o rendimento do sistema UPS Completo, sendo obtido valor médio de 87,81% de eficiência do sistema proposto.

E por fim, a Tabela 5.5 mostra uma comparação do sistema proposto com outras topologias semelhantes. Vale ressaltar que, mesmo com o inversor monofásico operando com comutação dissipativa, o sistema UPS desenvolvido apresenta alta eficiência.

Figura 5.16 - Gráfico de rendimento por potência de entrada do UPS *On-line*.



Fonte: Dados do próprio autor.

Tabela 5.5 – Comparação do sistema proposto

Topologias UPS	Eficiência	Potência	Tensão de Saída	Sistema de Auxiliar	Tamanho e Peso
Transformerless Off-line UPS System (MAREI, 2011)	Alta	1 kVA	220V	144V	Médio
An Online Transformerless UPS System (AAMIR, 2017)	92%	1 kVA	110V	24V	Pequeno
Transformerless Online UPS System (PARK, 2008)	96%	3 kVA	220V	192V	Pequeno
Non-isolated UPS with 110/220 V Input – Output Voltage (BRANCO, 2008)	86%	2.6 kVA	110V e 220V	108V	Médio
Z-Source Inverter Based UPS System (ZHOU, 2008)	>90%	3 kVA	220V	360V	Pequeno
Sistema UPS Proposto	88%	500VA	127V	40V	Médio

Fonte: Dados do próprio autor.

CAPÍTULO 6

CONCLUSÃO GERAL

Com o intuito de sintetizar as atividades desenvolvidas, bem como ressaltar os principais pontos de contribuição da pesquisa e resultados alcançados, faz-se, a seguir, uma avaliação conclusiva acerca do trabalho realizado.

Inicialmente, foi projetado, montado e avaliado de forma completa um inversor monofásico de um Sistema UPS *On-line*. Para comprovação dos resultados teóricos obtidos, construiu-se um protótipo de 500W visando ensaios laboratoriais.

Algumas topologias para sistemas UPS *On-line* foram apresentadas, incluindo o circuito proposto para este trabalho. Optou-se por implementar esta estrutura fundamentada no retificador monofásico integrado ao inversor monofásico, visto que a mesma faz a utilização de um conversor pré-regulador com funções de correção do fator de potência e conversor CC-CC elevador integradas, eliminando a necessidade de utilização de um conversor CC-CC adicional dedicado para a fonte auxiliar de energia (MACIEL, 2019).

Uma análise do funcionamento do inversor Full-bridge foi realizada. Após apresentado o circuito do inversor proposto, foram demonstradas o tipo de modulação utilizada, todas as etapas de operação em um período de chaveamento e as formas de onda teóricas. Em seguida, também foram apresentadas as equações que descrevem os esforços nos elementos do conversor e as especificações dos semicondutores utilizados e o dimensionamento do filtro de saída LC.

Na sequência, este trabalho foi direcionado na apresentação e projeto da estratégia de controle utilizada, indicando os controles necessários no controle do conversor Boost e do inversor, sendo este, desenvolvido sua modelagem matemática em espaço de estados médio. E, finalizando este capítulo, foi apresentada a lógica para implementação da técnica de controle desenvolvida utilizando um DSP.

Os resultados de simulação foram realizados através do uso do software PSIM® de simulação de circuitos elétricos. A construção do protótipo de 500 W foi efetuada e as formas de onda obtidas comprovaram a eficácia da estrutura. O estudo de rendimento da estrutura foi realizado, apresentando uma resposta satisfatória e melhor que os UPS atuais.

Diante dos resultados de simulação e com o *software Cadsoft Eagle*, foi realizado a montagem de um protótipo em placa única, com circuito de potência e circuito de controle. Os resultados experimentais extraídos do protótipo comprovam o correto funcionamento da

estrutura de acordo com o estudo e um rendimento satisfatório, além da comprovação do efetivo funcionamento do sistema UPS *On-line*.

E por fim, como sugestão para futuros trabalhos, propõe-se a utilização de outras topologias de conversores, por exemplo:

- Um sistema utilizando um conversor Boost Bridgeless;
- Emprego de uma célula de comutação suave nas chaves do inversor;
- E a utilização de um inversor trifásico no estágio de saída.

REFERÊNCIAS

AAMIR, M.; KALWAR, K. A.; MEKHILEF, S.. “**Uninterruptible Power Supply (UPS) system**”. Renewable and Sustainable Energy Reviews, n 58, Maio, 2016, 1395-1410, INSS 1364-1410. <https://doi.org/10.1016/j.rser.2015.12.335>

AAMIR, M.; MEKHILEF, S., "An Online Transformerless Uninterruptible Power Supply (UPS) System With a Smaller Battery Bank for Low-Power Applications", in IEEE Transactions on Power Electronics, vol. 32, no. 1, pp. 233-247, Jan. 2017. <https://doi.org/10.1109/TPEL.2016.2537834>

BAKER, D.M.; AGELIDIS, V. G.; NAYAR, C. V.. **A Comparison of Tri-Level and Bi-Level Current Controlled Grid-Connected Single- Phase Full-Bridge Inverters**. Em ISIE'97, vol. 2, pág. 463 – 468. 1997. <https://doi.org/10.1109/ISIE.1997.648992>

BAPTISTA, D. A. P., “**Implementação de uma UPS Offline Monofásica**”. Dissertação de Mestrado de Engenharia Eletrônica Industrial e Computadores, Universidade do Minho, 2012.

BARBI I., et al. “**Eletrônica de Potência: Introdução ao Estudo dos Conversores CC-CA**”. Florianópolis. Edição dos Autores, 2005.

BARBI I., et al. “**Projetos de Inversores**”. Apostila da disciplina “Projetos de Inversores” Pós-graduação em Eng. El. UFSC, 2005.

BARBI, I. et al. **Retificadores PWM Trifásicos Unidirecionais com Alto Fator de Potência**. Sociedade Brasileira de Eletrônica de Potencia - Sobraep, v. 7, Novembro 2002. ISSN 1. <https://doi.org/10.18618/REP.2002.1.007014>

BEKIAROV, S. B.; EMADI, A. “**Uninterruptible power supplies: classification, operation dynamics, and control**”, Applied Power electronics Conference and Exposition, vol. 1, pp. 597-604, 2002. <https://doi.org/10.1109/APEC.2002.989305>

BEZERRA, L. D. **Conversor de alto ganho associado a um inversor para aplicação em sistema autônomo de energia elétrica**. Universidade Federal do Ceará. [S.l.]. 2009.

BRANCO, C. G.; CRUZ, C. M.; TORRICO-BASCOPE, R. P.; ANTUNES, F. L., "A nonisolated single-phase UPS topology with 110-V/220-V input–output voltage ratings," IEEE Transactions on Industrial Electronics, vol. 55, pp. 2974-2983, 2008. <https://doi.org/10.1109/TIE.2008.918478>

CÂMARA, R. A. et al. **Comparative Analysis of Performance for Single-Phase AC-DC Converters Using FPGA for UPS Applications**. IEEE Appl. Power Electron. Conf. and Exp., p. pp. 1852-1858, 2013. <https://doi.org/10.1109/APEC.2013.6520547>

COSTA E SILVA, L. S., “**Retificador Boost Entrelaçado com Elevado Fator de Potência e Sem Ponte de Diodos**”. Dissertação de Mestrado, Faculdade de Engenharia – UNESP – Campus de Ilha Solteira, 2011,

DORF, R. **Sistemas de Controle Modernos**. Rio de Janeiro: LTC, 2001.

EMADI, A.; NASIRI, A.; BEKIAROV, S. B. “**Uninterruptible power supply and active filters**”, Chicago, USA, CRC Press, 2005

GONÇALVES, F. D. **Resposta de Sistemas Ininterruptos de Energia frente a Fenômenos de Qualidade de Energia**, Dissertação de Mestrado, Programa de Pós-Graduação em Engenharia Elétrica, Universidade Federal de Brasília, 2008.

GOPINATH , R.; SANGSUN, et. al. “Development of a low cost fuel cell inverter system with DSP control”. In **IEEE Transactions of Power Electronics**, v.19, n.5, p. 1256-1262, 2004. <https://doi.org/10.1109/TPEL.2004.833432>

HAEMING, F. **Metodologia de Projeto de Inversores Monofásicos de Tensão para Cargas Não-Lineares**. Universidade Federal de Santa Catarina. Florianópolis. 2005.

HOLMES, D. G.; LIPO, T. A.; 2003. **Pulse Width Modulation for Power Converters**. USA; John Wiley & Sons. <https://doi.org/10.1109/9780470546284>

KAZMIERKOWSKI, M. P.; JASINSKI, M.; WRONA, G. DSP-Based Control of Grid-Connected Power Converters Operating Under Grid Distortions. **IEEE Trans. on Ind. Informatics**, v. 7, n. 2, p. 204-211, 2011. <https://doi.org/10.1109/TII.2011.2134856>

KIRUBAKARAN, K.; S. JAIN, R. K. N. **DSP-Controlled Power Electronic Interface for Fuel-Cell-Based Distributed Generation**. IEEE Trans. on Power Electron., v. 26, n. 12, p. 3853-3864, 2011. <https://doi.org/10.1109/TPEL.2011.2138162>

LEE, T.; KINOSHITA, M.; SANADA, K. **High-efficiency large-capacity uninterruptible power supply for 3-phase 4-wire power system**. In: 7th international Power Electronics and Motion Control Conference (IPEMC), 2012. <https://doi.org/10.1109/IPEMC.2012.6258979>

LINARD, Fabíola Maria Alexandre, **Sistema Ininterrupto de Energia de dupla Conversão com Integração do Retificador e do Inversor**, Dissertação de Mestrado, Programa de Pós-Graduação em Engenharia Elétrica, Universidade Federal do Ceará, 2009.

MACIEL, R. et al. **Front-End Converter with Integrated PFC and DC-DC Functions for a Fuel Cell UPS with DSP-Based Control**. Power Electronics, IEEE Transactions on, n. 99, Set, 2014. ISSN 0885-8993. <https://doi.org/10.1109/TPEL.2014.2359891>

MACIEL, R. S. **Análise, Projeto e Desenvolvimento de um Sistema UPS On-lin com Elevado Fator de Potência Utilizando Célula a Combustível como Fonte Auxiliar de**

Energia. Universidade Federal de Uberlândia. Uberlândia, p. 147. 2019. <http://dx.doi.org/10.14393/ufu.te.2019.313>

MACIEL, R. S. **Conversor Boost Pré-Regulador com Funções PFC e Cc-Cc Integradas para Sistemas UPS Utilizando Célula a Combustível como Fonte Auxiliar de Energia.** Universidade Federal de Uberlândia. Uberlândia, p. 126. 2014.

MACIEL, R. S., COSTA, A., M., et al. **Renewable uninterruptible power supply system deploying a single-phase front-end converter with integrated PFC and DC-DC functions.** Energy Conversion Congress and Exposition (ECCE), 2015 IEEE. Montreal, QC, Canada: [s.n.]. 2015. <https://doi.org/10.1109/ECCE.2015.7309832>

MAREI, M. I., ABDALLAH I., et al., "Transformerless Uninterruptible Power Supply with Reduced Power Device Count," Electric Power Components and Systems, vol. 39, pp. 1097-1116, 2011. <https://doi.org/10.1080/15325008.2011.559187>

MELO, L. F. P. **Análise e Projeto de Fontes Chaveadas.** 1ª. ed. [S.l.]: Érica, 1996. 488 p.

MENEZES, L. M., "Projeto Inversol – Desenvolvimento de Uma Fonte Ininterrupta de Energia com Possibilidade de Uso em Sistemas Fotovoltaicos". Dissertação de Mestrado, Programa de Pós-Graduação em Engenharia Elétrica, Universidade Federal do Ceará, 2007.

NISE, N. S. **Engenharia de Sistemas de Controle.** 5ª. ed. Rio de Janeiro: LTC, 2011.

OGATA, K. **Engenharia de Controle Moderno.** [S.l.]: Pearson Education, 2011.

OLIVEIRA, H. A., "Sistema Ininterrupto de Energia de Dupla Conversão Isolado de 6kVA". Dissertação de mestrado, Programa de Pós-Graduação em Engenharia Elétrica, Universidade Federal do Ceará, 2007.

PARK, J.-K., KWON, J.-M., et al., "High-performance transformerless online UPS," IEEE Transactions on Industrial Electronics, vol. 55, pp. 2943-2953, 2008. <https://doi.org/10.1109/TIE.2008.918606>

PEREIRA, H. A.; CUPERTINO, A. F. **Desenvolvimento, modelagem e controle de conversores estáticos de potência: Conversor Boost.** [S.l.]: [s.n.], 2011.

REDDY, V. N. H.; BABU, C. S.; SURESH, K. **Advanced modulating techniques for diode clamped multilevel inverter fed induction motor.** ARPN Journal of Engineering and Applied Sciences, v. 6, n. 1, p. 90-99, Jan. 2011.

SILICONIX, V. IRFP 460. **vishay,** 2008. Disponível em: <<https://www.vishay.com/docs/91237/91237.pdf>>. Acesso em: 09 Janeiro 2019.

SINGH, B. et al. **A review of Three-Phase Improved Power Quality AC-DC Converters.** IEEE Transactions on Industrial Eletronics, v.51, n.3, p.641 – 660, 2004. <https://doi.org/10.1109/TIE.2004.825341>

TOSSI, L., **Condicionamentos de Energia, Aplicações em Missões Críticas**. Artigos publicado na revista O Setor Elétrico, São Paulo – SP, 2010.

ZHOU, J., ZHOU, X., et al., "**Single-phase uninterruptible power supply based on Z-source inverter**," IEEE Transactions on Industrial Electronics, vol. 55, pp. 2997-3004, 2008.
<https://doi.org/10.1109/TIE.2008.924202>

LISTA DE PUBLICAÇÕES ASSOCIADA A PESQUISA

Artigo Publicado em Conferência Internacional

MACIEL, R. S., COSTA, A. M., JOAO, B. V., COELHO, E. A. A., LIMA, G. B., & FREITAS, L. C. G. *Renewable uninterruptible power supply system deploying a single-phase front-end converter with integrated PFC and DC-DC functions*. In: 2015 IEEE Energy Conversion Congress and Exposition (ECCE), 2015.

Artigo Publicado em Conferência Nacional

COSTA, A. M ; MACIEL, R. S.; FREITAS, L. C. G. . *Estudo e Análise de um Sistema UPS On-line Utilizando a Célula a Combustível como Fonte Auxiliar de Energia*. In: Conferência de Estudos em Engenharia Elétrica, XIII CEEL, 2015. Uberlândia – MG.

Apêndice A

CÓDIGO IMPLEMENTADO DSP

```
/* **** */
// This code is created by SimCoder Version 9.1 for TI F28335 Hardware Target
//
// SimCoder is copyright by Powersim Inc., 2009-2011
//
// Date: September 03, 2018 13:26:52

**** */

#include <math.h>
#include "PS_bios.h"
typedef float DefaultType;
#define GetCurTime() PS_GetSysTimer()

interrupt void Task();

// ***** Declaração das Variáveis GLOBAIS *****

float V_ref = 260;
float Iref = 0;

float mult = 0;
float Vin_ant = 0;
float Vin = 0;
float Vout = 0;
float Iin = 0;
float Inv = 0;
float u = 0.000007;

float V_erro = 0;
float V_erro_ant = 0;
float erro_I = 0;
float erro_I_ant = 0;

float Cv = 0;
float Cv1 = 0;
float Cv_ant = 0;
float Ci = 0;
float Ci_ant = 0;
```

```

float a = 1500;
float b = 0;
float limite_CA = 7;
int contador = 1;
int contador1 = 1;
int toaqui = 0;

float Ci_neg = 0;
float Inv_neg = 0;

// ***** Ganhos dos Sensores *****

float sensor_Vin = 362.1552;
float sensor_Vout = 455.7441;
float sensor_Iin = 10.1579;

// ***** Offset das placas de aquisição *****

float offset_Vin = 0.0;
float offset_Vout = 0;
float offset_Iin = 0;

// ***** Ligar Aquisição de Sinais *****

unsigned int Liga_Aquisicao = 0;

// ***** Variaveis de controle de TENSÃO *****

float b0_V = 0.070512;
float a1_V = -1;

//Valores para Fonte CC - PI corrente retificado
//float b0_V = 0.470512;

// ***** Variaveis de controle de corrente *****

//Valores para Resistência Nominal
float b0_I = 0.09750864687;
float b1_I = -0.09750707032;
float a_I = 0;
float I_fonte = 2.5;

//Valores para Fonte CC - PI corrente retificado
//float b0_I = 0.69750864687;
//float b1_I = -0.69750707032;

// ***** Senóide Retificada *****
float seno[833] = { 0.00000, 0.00377, 0.00754, 0.01131, 0.01508, 0.01885,
0.02262, 0.02639, 0.03015, 0.03392, 0.03769, 0.04146, 0.04522, 0.04899,
0.05275, 0.05652, 0.06028, 0.06404, 0.06781, 0.07157, 0.07533, 0.07909,
0.08284, 0.08660, 0.09035, 0.09411, 0.09786, 0.10161, 0.10536, 0.10911,
0.11286, 0.11660, 0.12034, 0.12409, 0.12783, 0.13156, 0.13530, 0.13903,

```

0.14277, 0.14650, 0.15023, 0.15395, 0.15768, 0.16140, 0.16512, 0.16883,
0.17255, 0.17626, 0.17997, 0.18368, 0.18738, 0.19108, 0.19478, 0.19848,
0.20217, 0.20586, 0.20955, 0.21324, 0.21692, 0.22060, 0.22427, 0.22794,
0.23161, 0.23528, 0.23894, 0.24260, 0.24625, 0.24991, 0.25356, 0.25720,
0.26084, 0.26448, 0.26811, 0.27174, 0.27537, 0.27899, 0.28261, 0.28622,
0.28983, 0.29344, 0.29704, 0.30064, 0.30423, 0.30782, 0.31141, 0.31499,
0.31856, 0.32213, 0.32570, 0.32926, 0.33282, 0.33637, 0.33992, 0.34346,
0.34700, 0.35053, 0.35406, 0.35759, 0.36110, 0.36462, 0.36812, 0.37163,
0.37512, 0.37862, 0.38210, 0.38558, 0.38906, 0.39253, 0.39599, 0.39945,
0.40291, 0.40635, 0.40980, 0.41323, 0.41666, 0.42009, 0.42350, 0.42692,
0.43032, 0.43372, 0.43712, 0.44050, 0.44388, 0.44726, 0.45063, 0.45399,
0.45735, 0.46070, 0.46404, 0.46737, 0.47070, 0.47403, 0.47734, 0.48065,
0.48395, 0.48725, 0.49054, 0.49382, 0.49710, 0.50036, 0.50362, 0.50688,
0.51012, 0.51336, 0.51659, 0.51982, 0.52303, 0.52624, 0.52945, 0.53264,
0.53583, 0.53901, 0.54218, 0.54534, 0.54850, 0.55165, 0.55479, 0.55792,
0.56104, 0.56416, 0.56727, 0.57037, 0.57346, 0.57655, 0.57962, 0.58269,
0.58575, 0.58880, 0.59184, 0.59488, 0.59790, 0.60092, 0.60393, 0.60693,
0.60992, 0.61291, 0.61588, 0.61885, 0.62180, 0.62475, 0.62769, 0.63062,
0.63354, 0.63646, 0.63936, 0.64225, 0.64514, 0.64801, 0.65088, 0.65374,
0.65659, 0.65942, 0.66225, 0.66507, 0.66788, 0.67069, 0.67348, 0.67626,
0.67903, 0.68179, 0.68455, 0.68729, 0.69002, 0.69275, 0.69546, 0.69817,
0.70086, 0.70354, 0.70622, 0.70888, 0.71154, 0.71418, 0.71681, 0.71944,
0.72205, 0.72465, 0.72725, 0.72983, 0.73240, 0.73496, 0.73751, 0.74005,
0.74258, 0.74510, 0.74761, 0.75011, 0.75260, 0.75508, 0.75754, 0.76000,
0.76244, 0.76488, 0.76730, 0.76971, 0.77211, 0.77450, 0.77688, 0.77925,
0.78161, 0.78395, 0.78629, 0.78861, 0.79092, 0.79323, 0.79552, 0.79779,
0.80006, 0.80232, 0.80456, 0.80680, 0.80902, 0.81123, 0.81343, 0.81561,
0.81779, 0.81995, 0.82210, 0.82424, 0.82637, 0.82849, 0.83060, 0.83269,
0.83477, 0.83684, 0.83890, 0.84094, 0.84298, 0.84500, 0.84701, 0.84901,
0.85099, 0.85297, 0.85493, 0.85688, 0.85882, 0.86074, 0.86265, 0.86456,
0.86644, 0.86832, 0.87018, 0.87204, 0.87387, 0.87570, 0.87751, 0.87932,
0.88111, 0.88288, 0.88465, 0.88640, 0.88814, 0.88986, 0.89158, 0.89328,
0.89497, 0.89664, 0.89830, 0.89995, 0.90159, 0.90322, 0.90483, 0.90643,
0.90801, 0.90958, 0.91114, 0.91269, 0.91423, 0.91575, 0.91725, 0.91875,
0.92023, 0.92170, 0.92316, 0.92460, 0.92603, 0.92745, 0.92885, 0.93024,
0.93162, 0.93298, 0.93433, 0.93567, 0.93699, 0.93830, 0.93960, 0.94088,
0.94215, 0.94341, 0.94465, 0.94588, 0.94710, 0.94830, 0.94949, 0.95067,
0.95183, 0.95298, 0.95411, 0.95524, 0.95635, 0.95744, 0.95852, 0.95959,
0.96064, 0.96168, 0.96271, 0.96372, 0.96472, 0.96571, 0.96668, 0.96764,
0.96858, 0.96951, 0.97043, 0.97133, 0.97222, 0.97310, 0.97396, 0.97481,
0.97564, 0.97646, 0.97727, 0.97806, 0.97884, 0.97960, 0.98035, 0.98109,
0.98181, 0.98252, 0.98322, 0.98390, 0.98456, 0.98522, 0.98586, 0.98648,
0.98709, 0.98769, 0.98827, 0.98884, 0.98939, 0.98993, 0.99046, 0.99097,
0.99147, 0.99196, 0.99243, 0.99288, 0.99332, 0.99375, 0.99417, 0.99457,
0.99495, 0.99532, 0.99568, 0.99602, 0.99635, 0.99667, 0.99697, 0.99725,
0.99752, 0.99778, 0.99803, 0.99826, 0.99847, 0.99867, 0.99886, 0.99903,
0.99919, 0.99934, 0.99947, 0.99958, 0.99968, 0.99977, 0.99985, 0.99990,
0.99995, 0.99998, 1.00000, 1.00000, 0.99999, 0.99996, 0.99992, 0.99987,

0.99980, 0.99971, 0.99962, 0.99951, 0.99938, 0.99924, 0.99909, 0.99892,
0.99874, 0.99854, 0.99833, 0.99810, 0.99787, 0.99761, 0.99735, 0.99706,
0.99677, 0.99646, 0.99613, 0.99580, 0.99544, 0.99508, 0.99470, 0.99430,
0.99389, 0.99347, 0.99303, 0.99258, 0.99211, 0.99164, 0.99114, 0.99063,
0.99011, 0.98958, 0.98903, 0.98846, 0.98788, 0.98729, 0.98669, 0.98607,
0.98543, 0.98478, 0.98412, 0.98345, 0.98276, 0.98205, 0.98133, 0.98060,
0.97986, 0.97910, 0.97832, 0.97753, 0.97673, 0.97592, 0.97509, 0.97424,
0.97339, 0.97252, 0.97163, 0.97073, 0.96982, 0.96889, 0.96796, 0.96700,
0.96603, 0.96505, 0.96406, 0.96305, 0.96203, 0.96099, 0.95994, 0.95888,
0.95780, 0.95671, 0.95561, 0.95449, 0.95336, 0.95221, 0.95106, 0.94988,
0.94870, 0.94750, 0.94629, 0.94506, 0.94382, 0.94257, 0.94131, 0.94003,
0.93873, 0.93743, 0.93611, 0.93478, 0.93343, 0.93207, 0.93070, 0.92931,
0.92791, 0.92650, 0.92508, 0.92364, 0.92219, 0.92072, 0.91925, 0.91775,
0.91625, 0.91473, 0.91320, 0.91166, 0.91011, 0.90854, 0.90696, 0.90536,
0.90375, 0.90213, 0.90050, 0.89886, 0.89720, 0.89553, 0.89384, 0.89214,
0.89044, 0.88871, 0.88698, 0.88523, 0.88347, 0.88170, 0.87991, 0.87812,
0.87631, 0.87448, 0.87265, 0.87080, 0.86894, 0.86707, 0.86519, 0.86329,
0.86138, 0.85946, 0.85753, 0.85558, 0.85362, 0.85165, 0.84967, 0.84768,
0.84567, 0.84365, 0.84162, 0.83958, 0.83753, 0.83546, 0.83338, 0.83130,
0.82919, 0.82708, 0.82496, 0.82282, 0.82067, 0.81851, 0.81634, 0.81416,
0.81196, 0.80975, 0.80754, 0.80531, 0.80307, 0.80082, 0.79855, 0.79628,
0.79399, 0.79169, 0.78938, 0.78706, 0.78473, 0.78239, 0.78004, 0.77767,
0.77530, 0.77291, 0.77051, 0.76810, 0.76569, 0.76326, 0.76081, 0.75836,
0.75590, 0.75343, 0.75094, 0.74845, 0.74594, 0.74343, 0.74090, 0.73836,
0.73581, 0.73326, 0.73069, 0.72811, 0.72552, 0.72292, 0.72031, 0.71769,
0.71506, 0.71242, 0.70977, 0.70711, 0.70444, 0.70176, 0.69906, 0.69636,
0.69365, 0.69093, 0.68820, 0.68546, 0.68271, 0.67995, 0.67718, 0.67441,
0.67162, 0.66882, 0.66601, 0.66320, 0.66037, 0.65753, 0.65469, 0.65183,
0.64897, 0.64610, 0.64322, 0.64032, 0.63742, 0.63451, 0.63160, 0.62867,
0.62573, 0.62279, 0.61983, 0.61687, 0.61390, 0.61092, 0.60793, 0.60493,
0.60193, 0.59891, 0.59589, 0.59286, 0.58982, 0.58677, 0.58371, 0.58065,
0.57757, 0.57449, 0.57140, 0.56830, 0.56520, 0.56208, 0.55896, 0.55583,
0.55269, 0.54955, 0.54639, 0.54323, 0.54006, 0.53689, 0.53370, 0.53051,
0.52731, 0.52410, 0.52089, 0.51767, 0.51444, 0.51120, 0.50796, 0.50471,
0.50145, 0.49819, 0.49491, 0.49163, 0.48835, 0.48505, 0.48175, 0.47845,
0.47513, 0.47181, 0.46849, 0.46515, 0.46181, 0.45846, 0.45511, 0.45175,
0.44838, 0.44501, 0.44163, 0.43825, 0.43485, 0.43146, 0.42805, 0.42464,
0.42123, 0.41780, 0.41438, 0.41094, 0.40750, 0.40406, 0.40060, 0.39715,
0.39369, 0.39022, 0.38674, 0.38326, 0.37978, 0.37629, 0.37279, 0.36929,
0.36579, 0.36228, 0.35876, 0.35524, 0.35171, 0.34818, 0.34464, 0.34110,
0.33756, 0.33400, 0.33045, 0.32689, 0.32332, 0.31975, 0.31618, 0.31260,
0.30902, 0.30543, 0.30184, 0.29824, 0.29464, 0.29104, 0.28743, 0.28381,
0.28020, 0.27658, 0.27295, 0.26932, 0.26569, 0.26205, 0.25841, 0.25477,
0.25112, 0.24747, 0.24382, 0.24016, 0.23650, 0.23283, 0.22917, 0.22550,
0.22182, 0.21814, 0.21446, 0.21078, 0.20709, 0.20340, 0.19971, 0.19601,
0.19232, 0.18862, 0.18491, 0.18121, 0.17750, 0.17379, 0.17007, 0.16636,
0.16264, 0.15892, 0.15519, 0.15147, 0.14774, 0.14401, 0.14028, 0.13655,
0.13281, 0.12907, 0.12533, 0.12159, 0.11785, 0.11410, 0.11036, 0.10661,

```
0.10286, 0.09911, 0.09536, 0.09161, 0.08785, 0.08410, 0.08034, 0.07658,
0.07282, 0.06906, 0.06530, 0.06154, 0.05777, 0.05401, 0.05024, 0.04648,
0.04271, 0.03895, 0.03518, 0.03141, 0.02764, 0.02387, 0.02010, 0.01634,
0.01257, 0.00880, 0.00503, };
```

```
float graf[833] = { 0 };
```

```
int cont_graf = 0;
```

```
interrupt void Task() {
```

```
    DefaultType fADC, fZOH2, fADC_1, fZOH7, fADC_8, fZOH6, fCCS;
```

```
    PS_EnableIntr();
```

```
    fADC = PS_GetDcAdc(0);
```

```
    fADC_1 = PS_GetDcAdc(1);
```

```
    fADC_8 = PS_GetDcAdc(8);
```

```
    fZOH2 = fADC;
```

```
    fZOH7 = fADC_1;
```

```
    fZOH6 = fADC_8;
```

```
    {
```

```
        if (Liga_Aquisicao == 0) {
```

```
            offset_Vin = fZOH6;
```

```
            offset_Vout = fZOH2;
```

```
            offset_Iin = fZOH7;
```

```
        }
```

```
        else {
```

```
            Vout = (sensor_Vout * (fADC - offset_Vout));
```

```
            Iin = (sensor_Iin * (fADC_1 - offset_Iin));
```

```
            Vin = (sensor_Vin * (fADC_8 - offset_Vin));
```

```
        }
```

```
        if (Liga_Aquisicao == 1) {
```

```
            //*****Gráfico*****//
```

```
            graf[cont_graf] = a;
```

```
            cont_graf = cont_graf + 1;
```

```
            if (cont_graf >= 833) {
```

```
                cont_graf = 0;
```

```
            }
```

```
            // ***** CONTROLE BOOST *****
```

```
            // ***** Malha externa de Tensão *****
```

```
            V_erro_ant = V_erro;
```

```
            V_erro = V_ref - Vout;
```

```

Cv_ant = Cv;
Cv = b0_V * V_erro - ((b0_V - u) * V_erro_ant) - a1_V * Cv_ant;

// ***** Proteção malha de tensão *****
if (Cv < 0) {
    Cv = 0;
}

if (Cv > 50) {
    Cv = 50;
}

// ***** Malha interna de Corrente *****
if (Vin < limite_CA && Vin > -limite_CA && a == 1500) {

    toaqui = 10;

    Iref = Cv * I_fonte;
    erro_I_ant = erro_I;
    erro_I = Iref - Iin;
a = a - 1;
    Ci_ant = Ci;
    Ci = b0_I * erro_I + b1_I * erro_I_ant + Ci_ant;
}

else {

    toaqui = 20;

    Iref = Cv * seno[contador];

    erro_I_ant = erro_I;
    erro_I = Iref - Iin;

    Ci_ant = Ci;
    Ci = b0_I * erro_I + b1_I * erro_I_ant + Ci_ant;
}

// ***** Proteção malha de corrente *****
if (Iin > 11) {
    Ci = 0.3;
}

// ***** Limitador da razão cíclica (0 < D < 1) *****
if (Ci <= 0) {
    Ci = 0;
}

```

```

    if (Ci >= 0.85) {
        Ci = 0.85;
    }

    // ***** Verifica se Vin = 0 *****
    if (Vin < limite_CA && Vin > -limite_CA) {
        mult = 0;
        a=a+1;
    } else {
        mult = Vin;
        a=1;
    }

    // ***** Verifica senóide retificada *****
    Vin_ant = Vin;
    mult = Vin * Vin_ant;

    contador = contador + 1;

    if (mult <= 0 || contador >= 833) {
        contador = 810;
    }

    contador1 = contador1 + 1;

    if (mult <= 0 || contador1 >= 833) {
        contador1 = 0;
    }

    }
    // ***** Declaração das saídas *****
    fCCS = Ci;
    fCCS_2 = seno[contador1];
    //-----
}

}
PS_SetPwm1Rate(Ci);
PS_SetPwm2Rate(fCCS_1);
PS_SetPwm4Rate(fCCS_1);

PS_ExitPwm1General();
}

void Initialize(void)
{

```



```

    PS_SysInit(30, 10);
    PS_StartStopPwmClock(0);
    PS_InitTimer(0, 0xffffffff);
    PS_InitPwm(1, 0, 100000*1, 0*1e6, PWM_TWO_OUT, 4830); // pwnNo, waveType, frequency,
    deadtime, outtype
    PS_SetPwmPeakOffset(1, 1, 0, 1.0/1);
    PS_SetPwmIntrType(1, ePwmNoAdc, 1, 0);
    PS_SetPwmVector(1, ePwmNoAdc, Task);
    PS_SetPwm1Rate(0);
    PS_StartPwm(1);

    PS_InitPwm(2, 1, 25000*1, (4e-6)*1e6, PWM_TWO_OUT, 4830); // pwnNo, waveType,
    frequency, deadtime, outtype
    PS_SetPwmPeakOffset(2, 2, (-1), 1.0/2);
    PS_SetPwmIntrType(2, ePwmNoAdc, 1, 0);
    PS_SetPwm2Rate(0);
    PS_StartPwm(2);

    PS_InitPwm(4, 1, 25000*1, (4e-6)*1e6, PWM_TWO_OUT, 4830); // pwnNo, waveType,
    frequency, deadtime, outtype
    PS_SetPwmPeakOffset(4, 2, (-1), 1.0/2);
    PS_SetPwmIntrType(4, ePwmNoAdc, 1, 0);
    PS_SetPwm4Rate(0);
    PS_StartPwm(4);

    PS_ResetAdcConvSeq();
    PS_SetAdcConvSeq(eAdcCascade, 0, 1.0);
    PS_SetAdcConvSeq(eAdcCascade, 1, 1.0);
    PS_SetAdcConvSeq(eAdcCascade, 2, 1.0);
    PS_AdcInit(0, !0);

    PS_StartStopPwmClock(1);
}

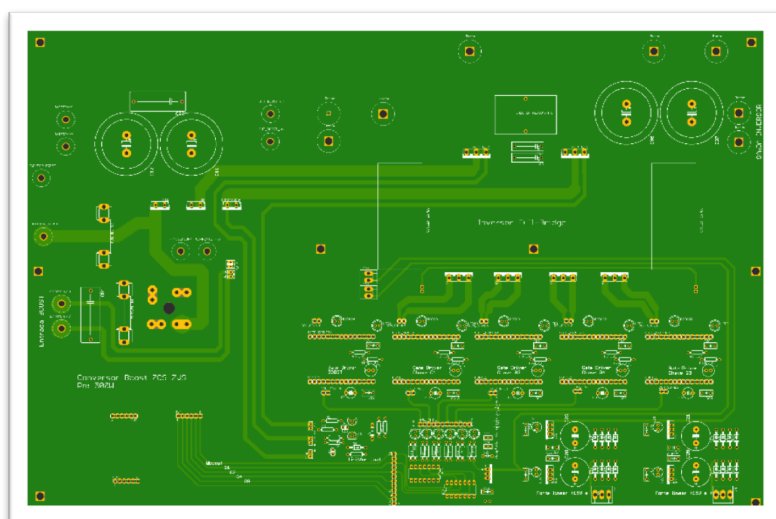
void main()
{
    Initialize();
    PS_EnableIntr(); // Enable Global interrupt INTM
    PS_EnableDbgm();
    for (;;) {
    }
}

```

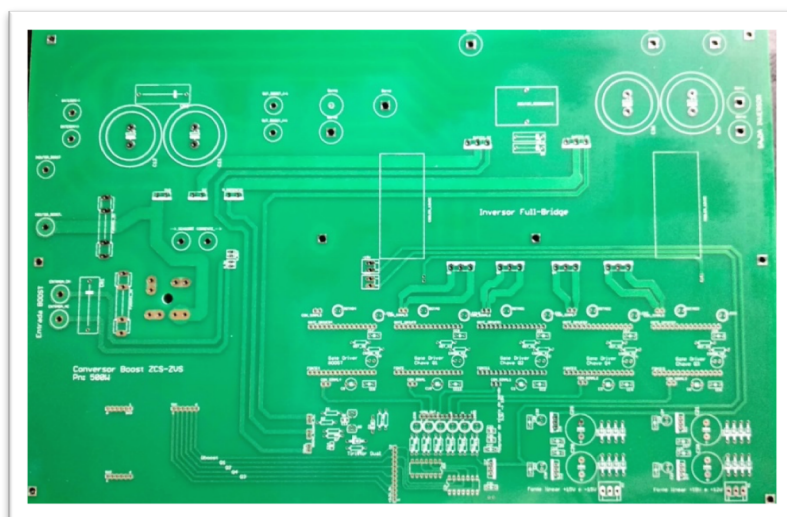
Apêndice B

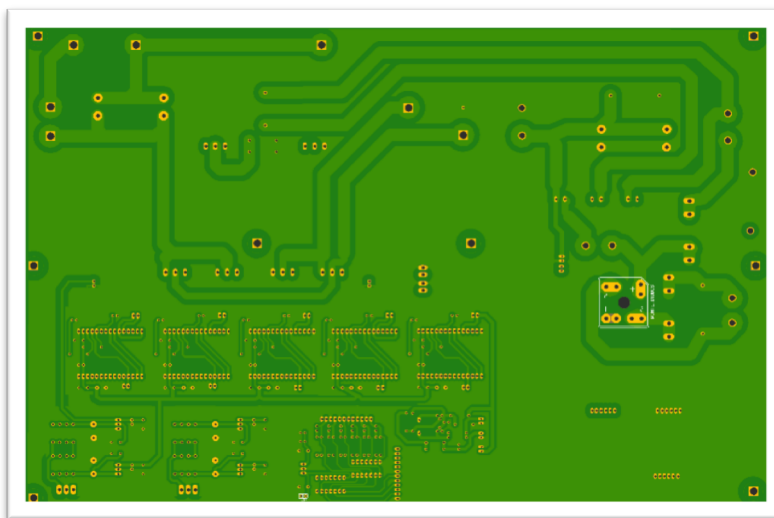
PLACA DESENVOLVIDA

As imagens ilustram a placa desenvolvida no software CadSoft Eagle e a respectiva placa pronta de acordo com o projeto.



Top Layer





Bottom Layer

