

UNIVERSIDADE FEDERAL DE UBERLÂNDIA
FACULDADE DE ENGENHARIA ELÉTRICA
PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA



**PROPOSTA DE UM CICLOCONVERSOR HÍBRIDO DE ENTRADA
TRIFÁSICA E SAÍDA MONOFÁSICA COM BAIXO ÍNDICE DE
DISTORÇÕES HARMÔNICAS DA TENSÃO DE SAÍDA**

ÉRICO CHAGAS GUIMARÃES

Uberlândia
2016

ÉRICO CHAGAS GUIMARÃES

**PROPOSTA DE UM CICLOCONVERSOR HÍBRIDO DE ENTRADA
TRIFÁSICA E SAÍDA MONOFÁSICA COM BAIXO ÍNDICE DE
DISTORÇÕES HARMÔNICAS DA TENSÃO DE SAÍDA**

Dissertação de mestrado submetida à Universidade Federal de Uberlândia (UFU) – Núcleo de Pesquisas em Eletrônica de Potência (NUPEP), perante a banca de examinadores abaixo, como parte dos requisitos necessários para a obtenção do título de mestre em Ciências.

Área de concentração: Sistema de energia elétrica.
Orientador: Dr. Luiz Carlos de Freitas.

Banca Examinadora:
Dr. Antônio de Padua Finazzi (UFMT)
Dr. João Batista Vieira Júnior (UFU)
Dr. Luiz Carlos de Freitas (UFU)
Dr. Luiz Carlos Gomes de Freitas (UFU)

A Bolsa de Estudos, para esta pesquisa, foi concedida pela CAPES, Brasil.

Uberlândia
2016

Dados Internacionais de Catalogação na Publicação (CIP)
Sistema de Bibliotecas da UFU, MG, Brasil.

G963p
2016

Guimarães, Érico Chagas, 1991-

Proposta de um cicloconversor híbrido de entrada trifásica e saída monofásica com baixo índice de distorções harmônicas da tensão de saída / Érico Chagas Guimarães. - 2016.

192 f. : il.

Orientador: Luiz Carlos de Freitas.

Dissertação (mestrado) - Universidade Federal de Uberlândia,
Programa de Pós-Graduação em Engenharia Elétrica.

Disponível em: <http://dx.doi.org/10.14393/ufu.di.2018.1161>

Inclui bibliografia.

1. Engenharia elétrica - Teses. 2. Conversores de corrente elétrica - Teses. 3. Harmônicos (Ondas elétricas) - Teses. 4. - Teses. I. Freitas, Luiz Carlos de. II. Universidade Federal de Uberlândia. Programa de Pós-Graduação em Engenharia Elétrica. III. Título.

CDU: 621.3

Maria Salete de Freitas Pinheiro – CRB6/1262

ÉRICO CHAGAS GUIMARÃES

**PROPOSTA DE UM CICLOCONVERSOR HÍBRIDO DE ENTRADA
TRIFÁSICA E SAÍDA MONOFÁSICA COM BAIXO ÍNDICE DE
DISTORÇÕES HARMÔNICAS DA TENSÃO DE SAÍDA**

Dissertação de mestrado submetida à Universidade Federal de Uberlândia (UFU) – Núcleo de Pesquisas em Eletrônica de Potência (NUPEP), como parte dos requisitos necessários para a obtenção do título de mestre em Ciências.

Prof. Dr. Luiz Carlos de Freitas
Orientador

Prof. Dr. Darizon Alves de Andrade
Coordenador da Pós-Graduação

Uberlândia
2016

“Toda conquista começa com a decisão de tentar”

Gail Devers

Dedicatória

*Aos meus pais João Bosco e Maria Angélica,
por sempre confiarem em minha capacidade.*

Agradecimentos

Primeiramente, agradeço a Deus por renovar a minha fé na esperança de um futuro melhor e iluminar o meu caminho frente as adversidades da vida.

Em especial, ao professor orientador e amigo Luiz Carlos de Freitas, que nos anos de convivência, muito me ensinou, contribuindo para meu crescimento científico, intelectual e moral.

Aos meus pais, João Bosco e Maria Angélica, pelos sacrifícios em favor da minha boa educação e por todos os momentos dedicados a mim, pelas palavras, pelos conselhos, pelo amor, pela honestidade, pelo afeto e pela amizade.

Ao meu tio Iolando Donizeth, por ter despertado em mim, logo na infância, o fascínio pela eletrônica.

Ao professor Luiz Carlos Gomes de Freitas pelos valiosos conselhos e contribuições técnicas.

Aos colegas de trabalho do Núcleo de Pesquisas em Eletrônica de Potência, pela amizade e por proporcionarem um conhecimento mais aprofundado sobre os conteúdos relacionados a área, em especial ao Gustavo, Fernando, Renato, Pedro Augusto, Fabricio, Welker e Lucas Sampaio.

À toda minha família, pelo incentivo e compreensão.

À UFU, pela oportunidade de me tornar Mestre em Engenharia Elétrica.

Enfim, agradeço a todos aqueles que de forma direta ou indireta contribuíram para o desenvolvimento deste trabalho.

Resumo

Este trabalho consiste em um projeto de eletrônica de potência que visa, ao final do mesmo, a implementação de um cicloconversor híbrido de seis pulsos com entradas trifásicas e saída monofásica.

A metodologia proposta baseia-se na associação em cascata do Cicloconversor com um conversor CC-CC de elevada dinâmica, sendo o mesmo projetado para processar a mínima quantidade de energia possível, almejando apenas mitigar o conteúdo harmônico da tensão de saída.

Para ilustrar a técnica desenvolvida, serão apresentadas as simulações, que comprovaram a funcionalidade da aplicação, evidenciando, o estágio de potência dos dois conversores e as técnicas de controle digital e analógica utilizadas para o correto funcionamento do cicloconversor e conversor compensador, respectivamente.

Este trabalho apresenta ainda detalhes do protótipo construído em laboratório visando confirmar a operação do circuito idealizado. Por fim, resultados experimentais em diversos modos de operação estão presentes.

Palavras-chave

Cicloconversor, Conversor compensador, Híbrido, Distorção harmônica

Abstract

This work consists of a power electronics project that aims to implement a hybrid six pulses cycloconverter with three phase input and single-phase output.

The proposed methodology is based on the series association of Cycloconverter with a DC-DC high dynamics converter. This DC-DC converter is designed to process the minimum amount of energy possible, aiming to mitigate harmonic distortion of the output voltage.

To illustrate the developed technique, the simulations will be presented. They confirmed the application's functionality and show the power stage of the two converters as well as digital and analog control techniques used for the correct operation of the cycloconverter and compensator converter, respectively.

This work also presents details of the prototype built in the laboratory aiming confirm the operation of the idealized circuit. Finally, experimental results in different operation modes are present.

Key-words

Cycloconverter, Compensator converter, Hybrid, Harmonic distortion

Sumário

Capítulo 1	21
Introdução Geral	21
1.1 Considerações Iniciais	21
1.2 Cicloconversores – Estado da Arte	24
1.3 Efeitos Causados pelas DHTv	35
1.3.1 Transformadores de força	37
1.3.2 Motores Elétricos Assíncronos e Síncronos	39
1.3.3 Condutores Elétrico e Isolações	40
1.4 Conversores Compensadores.....	42
1.5 Conclusão	47
Capítulo 2	48
Conversor Proposto.....	48
2.1 Considerações Iniciais	48
2.2 Princípio de Funcionamento	51
2.2.1 Cicloconversor híbrido monofásico com inversor Buck EIE	51
2.2.2 Cicloconversor híbrido monofásico com conversores Buck EI.....	56
2.3 Conclusão	62
Capítulo 3	63
Procedimento de Projeto	63
3.1 Considerações Iniciais	63
3.2 Projeto Cicloconversor	63
3.2.1 Retificador controlado de onda completa em ponte (seis pulsos)....	64
3.3 Projeto Conversor Buck EI.....	78
3.4 Projeto Inversor Buck EIE.....	84
3.5 Projeto circuito gate-driver	87
3.6 Conclusão	95
Capítulo 4	96
Estratégias de Controle.....	96
4.1 Considerações Iniciais	96

4.2	Lógica de controle para o cicloconversor	96
4.2.1	Lógica de controle com frequência fixa.....	96
4.2.2	Lógica de controle com frequência variável	99
4.3	Estratégias de Controle para o Inversor Buck EIE	103
4.4	Lógica de controle para o conversor Buck EI	107
4.5	Lógica de Controle para o PLL	109
4.5.1	Princípio de Funcionamento do PLL	109
4.5.2	Critério de Projeto do controlador PI.....	112
4.6	Conclusão	115
Capítulo 5	116	
Resultados de Simulação	116	
5.1	Considerações Iniciais	116
5.2	Estudo de Caso I.....	117
5.2.1	Tensão de saída do Cicloconversor, carga e compensador.....	120
5.2.2	Tensão e Corrente de saída	121
5.2.3	Tensão e Corrente de entrada.....	121
5.2.4	Tensão nos interruptores do compensador.....	122
5.2.5	Controle: Sinais de Referência, Realimentação e Pulso.....	123
5.2.6	Relação de potências por conversor.....	124
5.3	Estudo de Caso II.....	124
5.3.1	Tensão de saída do cicloconversor, carga e compensador.....	125
5.3.2	Tensão e corrente de saída	126
5.3.3	Tensão e Corrente de entrada.....	127
5.3.4	Tensão nos interruptores do compensador.....	128
5.3.5	Controle: Sinais de Referência, Realimentação e Pulso.....	129
5.3.6	Relação de potências por conversor.....	130
5.4	Estudo de Caso III	130
5.4.1	Tensão de saída do cicloconversor, carga e compensador.....	133
5.4.2	Tensão e corrente de saída	134
5.4.3	Tensão e Corrente de entrada.....	135
5.4.4	Tensão nos interruptores do compensador.....	136
5.4.5	Controle: Sinais de Referência, Realimentação e Pulso.....	136
5.4.6	Relação de potências por conversor.....	137

5.5	Análise Comparativa das Estruturas Propostas	138
5.6	Conclusão	141
Capítulo 6	142	
Protótipo e Resultados Experimentais		142
6.1	Considerações Iniciais	142
6.2	Componentes do Sistema.....	142
6.2.1	Cicloconversor de entradas trifásicas e saída monofásica	142
6.2.2	Inversor Buck EIE.....	144
6.2.3	Conversores Buck EI	146
6.2.4	Circuitos de acionamento ao gatilho das chaves semicondutoras..	148
6.2.5	Placa de conformação de sinais e processamento.....	150
6.2.6	Microcontrolador Arduino Due	152
6.2.7	DSP	154
6.3	Resultados Experimentais.....	155
6.3.1	Tensão do cicloconversor, compensação e saída.....	155
6.3.2	Tensão do cicloconversor, referência e saída.....	157
6.3.3	Tensão e corrente de saída	157
6.3.4	Tensão nas chaves	161
6.3.5	Sinais de controle	163
6.3.6	Análise de caso com maior tensão de compensação.....	168
6.4	Conclusão	171
Capítulo 7	172	
Conclusões.....		172
7.1	Considerações Finais	172
7.2	Propostas Futuras.....	173
Referências Bibliográficas		175
APÊNDICE		181
A – Código de controle digital utilizado no Arduino:		181

Lista de Figuras

Figura 1. 1 - Cicloconversor de três pulsos com entradas trifásicas e saída monofásicas	24
Figura 1. 2 - Formas de onda do cicloconversor de três pulsos com carga indutiva.....	25
Figura 1. 3 - Domínio dos interruptores semicondutores de potência.....	26
Figura 1. 4 - Limites de operação dos componentes semicondutores de potência.....	27
Figura 1. 5 - Regimes de operação de velocidade variável para um motor síncrono	29
Figura 1. 6 - a) Tensão média e Corrente de carga - b) Tensão de saída para cicloconversor de 6 pulsos - c) Tensão de saída para cicloconversor de 12 pulsos.....	30
Figura 1. 7 - Arranjos topológicos de cicloconversores trifásicos - a) 3 pulsos - b) 6 pulsos - c) 12 pulsos - d) 18 pulsos.....	31
Figura 1. 8 - Tensão de saída (u) e corrente (i) do cicloconversor operando em modo senoidal.....	32
Figura 1. 9 - Tensão de saída (u) e corrente (i) do cicloconversor operando em modo trapezoidal	33
Figura 1. 10 - Indutor de acoplamento do cicloconversor.....	34
Figura 1. 11 - Exemplo de sistemas GMD	35
Figura 1. 12 - Vida útil de transformadores submetidos a distorção harmônica	38
Figura 1. 13 - Perdas elétricas adicionais em motores de indução	40
Figura 1. 14 - Relação da quantidade de energia processada em cada conversor	43
Figura 1. 15 - Conversor Buck	44
Figura 1. 16 - Conversor Buck EIE	45
Figura 1. 17 - Inversor Buck EIE	46
Figura 2. 1 - Circuito cicloconversor híbrido monofásico com o conversor Buck EI....	49
Figura 2. 2 - Circuito cicloconversor híbrido monofásico com o inversor Buck EIE....	50
Figura 2. 3 - 1 ^a Etapa de operação: $V_o = V_t + V_c$	52
Figura 2. 4 - 2 ^a Etapa de operação: $V_o = V_t - V_c$	53
Figura 2. 5 - 3 ^a Etapa de operação: $V_o = - (V_t + V_c)$	54
Figura 2. 6 - 4 ^a Etapa de operação: $V_o = - (V_t - V_c)$	55
Figura 2. 7 - Etapas de atuação do inversor Buck EIE.....	55

Figura 2. 8 - Resultado esperado da tensão de saída utilizando o inversor Buck EIE ...	56
Figura 2. 9 - 1 ^a Etapa de operação: $V_o = V_t + V_{c1}$	57
Figura 2. 10 - 2 ^a Etapa de operação: $V_o = V_t$	58
Figura 2. 11 - 3 ^a Etapa de operação: $V_o = - (V_t + V_{c2})$	59
Figura 2. 12 - 4 ^a Etapa de operação: $V_o = -V_t$	60
Figura 2. 13 - Etapas de atuação dos conversores Buck EI.....	60
Figura 2. 14 - Resultados esperados da tensão de saída com os conversores Buck EI ..	61
Figura 3. 1 - Representação simbólica do tiristor	64
Figura 3. 2 - Circuito retificador em ponte de onda completa de seis pulsos.....	65
Figura 3. 3 - Ângulo de disparo dos tiristores no circuito retificador de ponte completa	66
Figura 3. 4 - Formas de tensão do grupo positivo, negativo e carga	67
Figura 3. 5 - Tensão sobre o tiristor T1 em um ciclo de operação	68
Figura 3. 6 - Corrente sobre o tiristor T1 em um ciclo de operação.....	69
Figura 3. 7 - Forma de onda de corrente dos tiristores T1 (em preto) e T4 (em azul) ...	69
Figura 3. 8 - Forma de onda da corrente de fase iA	70
Figura 3. 9 - Tensão de saída VL com ângulo de disparo de 60°	71
Figura 3. 10 - Tensão de saída VL com ângulo de disparo de 100°	72
Figura 3. 11 - Tensão de saída do retificador com carga RL e $\alpha = 45^\circ$	73
Figura 3. 12 - Tensão de saída do retificador com carga RL e $\alpha = 90^\circ$	74
Figura 3. 13 - Tensão de saída do retificador com carga RL e $\alpha = 75^\circ$	76
Figura 3. 14 - Forma de onda da tensão sobre o tiristor T1 ($\alpha = 75^\circ$)	76
Figura 3. 15 - Forma de onda da corrente nos tiristores T1 (em preto) e T4 (em azul) .	77
Figura 3. 16 - Forma de onda da corrente de fase iA ($\alpha = 75^\circ$)	77
Figura 3. 17 - Circuito do conversor Buck EI	79
Figura 3. 18 - Circuito com a chave conduzindo.....	80
Figura 3. 19 - Circuito com a chave aberta	81
Figura 3. 20 - Célula de comutação ativa EIE	84
Figura 3. 21 - Inversor Buck EIE	85
Figura 3. 22 - Curva característica volt-ampere de um tiristor.....	87
Figura 3. 23 - Redução da sensibilidade de gate através de resistor	89
Figura 3. 24 - Defasagem tensão/corrente durante comutação de carga indutiva	90

Figura 3. 25 - Snubber RC	91
Figura 3. 26 - Disparo por ultrapassagem do valor de Vdrm	93
Figura 4. 1 - Fluxograma de controle para frequencia fixa	97
Figura 4. 2 - Pulso de disparo do cicloconversor para frequência fixa.....	99
Figura 4. 3 - Fluxograma de controle para frequencia variável	100
Figura 4. 4 - Forma de onda esperada para controle com frequencia variável.....	102
Figura 4. 5 - Forma de onda gerada pelo grupo negativo.....	102
Figura 4. 6 - Circuito esquemático da estratégia de controle do inversor Buck EIE....	103
Figura 4. 7 - Comparação Entre a Referência e Realimentação	104
Figura 4. 8 - Circuito de Controle: Separação dos Pulso.....	105
Figura 4. 9 - Circuito do Schmitt-trigger e sua característica de transferência	106
Figura 4. 10 - Lógica de controle para o conversor Buck EI.....	108
Figura 4. 11 - Diagrama de blocos do PLL	109
Figura 4. 12 - Geração de uma senóide a partir de uma onda dente-de-serra	110
Figura 4. 13 - Relação entre o OFFSET da onda dente-de-serra e a fase da senóide de saída do PLL.....	111
Figura 4. 14 - Circuito para extração do fator de potência dos sinais de entrada e saída do PLL	113
Figura 4. 15 - Sinal de entrada ($f(t)$), sua componente fundamental ($1\text{sen}(wt)$) e sinal de saída do PLL (V_{sen}) em regime permanente utilizando um PI com $K = 1$ e $T = 0,003$	113
Figura 4. 16 - transformada de Fourier da massa de teste ($f(t)$) e do sinal de saída do PLL (V_{sen})	114
Figura 5. 1 - Circuito de potência simulado do cicloconversor monofásico com Buck EIE	118
Figura 5. 2 - Fontes de pulsos para disparo dos SCRs em frequência fixa	118
Figura 5. 3 - Isolação e conformação dos pulsos de ataque ao gatilho das chaves	119
Figura 5. 4 - Circuito de controle do Buck EIE simulado	119
Figura 5. 5 - Caso I : Tensão de saída do Cicloconversor, carga e compensador	120
Figura 5. 6 - Caso I : Tensão e corrente de saída.....	121
Figura 5. 7 - Caso I : Tensões e correntes de entrada.....	122

Figura 5. 8 - Caso I : Tensão nos interruptores do Buck EIE.....	123
Figura 5. 9 - Caso I : Tensão de referência, realimentação e pulsos	123
Figura 5. 10 - Caso I : Relação de potencias por conversor	124
Figura 5. 11 - Caso II : Tensão de saída do cicloconversor, carga e compensador.....	126
Figura 5. 12 - Caso II : Tensão e corrente de saída	127
Figura 5. 13 - Caso II : Tensões e correntes de entrada.....	127
Figura 5. 14 - Caso II : Tensão nos interruptores do Buck EIE	128
Figura 5. 15 - Caso II : Tensão de referência, realimentação e pulsos.....	129
Figura 5. 16 - Caso II : Relação de potências por conversor.....	130
Figura 5. 17 - Caso II : Relação de potências por conversor.....	131
Figura 5. 18 - Circuito de controle do Buck EI simulado	132
Figura 5. 19 - Circuito de controle do Buck EI simulado	133
Figura 5. 20 - Caso III : Tensão de saída do cicloconversor, carga e compensador	134
Figura 5. 21 - Caso III : Tensão e corrente de saída	135
Figura 5. 22 - Caso III : Tensões e correntes de entrada	135
Figura 5. 23 - Caso III : Tensão nos interruptores do Buck EI	136
Figura 5. 24 - Caso III : Tensão de referência, realimentação e pulsos.....	137
Figura 5. 25 - Caso III : Relação de potências por conversor	138

Figura 6. 1 - Placa do cicloconversor de seis pulsos com entradas trifásica e saída monofásica.....	144
Figura 6. 2 - Placa do conversor compensador Buck EIE	146
Figura 6. 3 - Placa do conversor compensador Buck EI	147
Figura 6. 4 - Placa do circuito gate-driver específica para os tiristores.....	149
Figura 6. 5 - Placa do circuito gate-driver e respectiva fonte de alimentação Semikron	149
Figura 6. 6 - Circuito de adequação do sinal gate-driver	149
Figura 6. 7 - Placa de adequação dos sinais gate-drivers	150
Figura 6. 8 - Placa de conformação de sinais e processamento.....	152
Figura 6. 9 - Placa do microcontrolador Arduino DUE	153
Figura 6. 10 - DSP modelo TMS320F28335.....	154
Figura 6. 11 – Diagrama do ciruito PLL simulado no PSIM	155

Figura 6. 12 - Resultados Experimentais: Tensão do cicloconversor, compensação e saída	156
Figura 6. 13 - Resultados Experimentais: Tensão do cicloconversor, compensação e saída	156
Figura 6. 14 - Resultados Experimentais: Tensão do cicloconversor, referência e saída	157
Figura 6. 15 - Resultados Experimentais: Tensão e corrente de saída com compensação (carga RL).....	158
Figura 6. 16 - Resultados Experimentais: Tensão e corrente de saída com compensação (carga RL).....	158
Figura 6. 17 - Resultados Experimentais: Tensão e corrente de saída sem compensação (carga RL).....	159
Figura 6. 18 - Resultados Experimentais: Tensão e corrente de saída sem compensação (carga RL).....	159
Figura 6. 19 - Resultados Experimentais: Tensão e corrente de saída com compensação (carga R)	160
Figura 6. 20 - Resultados Experimentais: Tensão e corrente de saída sem compensação (carga R)	160
Figura 6. 21 - Resultados Experimentais: Tensões nas chaves do Buck e respectivos sinais de controle	161
Figura 6. 22 - Resultados Experimentais: Tensões nas chaves do Buck e respectivos sinais de controle - Buck 1.....	162
Figura 6. 23 - Resultados Experimentais: Tensões nas chaves do Buck e respectivos sinais de controle - Buck 2.....	162
Figura 6. 24 - Resultados Experimentais: Referência senoidal e pulsos de controle dos compensadores	164
Figura 6. 25 - Resuldados Experimentais: Pulsos de controle das chaves auxiliares...	165
Figura 6. 26 - Resuldados Experimentais: Pulsos de controle das chaves auxiliares...	165
Figura 6. 27 - Resuldados Experimentais: Pulsos de controle do Buck1	166
Figura 6. 28 - Resuldados Experimentais: Pulsos de controle do Buck2	166
Figura 6. 29 - Resuldados Experimentais: Pulsos de controle do Cicloconversor	167
Figura 6. 30 - Resuldados Experimentais: Pulsos de controle do Cicloconversor	167
Figura 6. 31 - Resuldados Experimentais: Tensão do Cicloconversor, carga e compensação.....	168

Figura 6. 32 - Resuldados Experimentais: Tensão do cicloconversor, carga e compensação.....	169
Figura 6. 33 - Resuldados Experimentais: Tensão do cicloconversor, referencia e tensão e corrente de saída	169
Figura 6. 34 - Resuldados Experimentais: Tensão do cicloconversor, referencia e tensão e corrente de saída	170

Lista de Tabelas

Tabela 3. 2 - Parametros de projeto e especificação dos componentes do cicloconversor	78
Tabela 3. 3 - Parametros do Buck.....	82
Tabela 3. 4 - Componentes projetados	83
Tabela 3. 5 - Parâmetros do Buck EIE	86
Tabela 3. 6 - Componentes projetados para o Buck EIE.....	86
Tabela 5. 1 - Parâmetros de simulação - Estudo de caso I	117
Tabela 5. 2 - Parametros de simulação - Estudo de caso II.....	125
Tabela 5. 3 - Parametros de simulação - Estudo de caso III.....	131
Tabela 6. 1 - Especificação dos componentes utilizados no cicloconversor	143
Tabela 6. 2 - Especificação dos componentes utilizados no Buck EIE	145
Tabela 6. 3 - Especificação dos componentes utilizados no Buck EI	147
Tabela 6. 4 - Especificação dos componentes utilizados na placa de conformação dos sinais	151
Tabela 6. 5 - DSP modelo TMS320F28335 da Texas Instruments	154

Simbologia

A	—	Ampéres
A ₁ , B ₁	—	Matriz do sistema
ABNT	—	Associação Brasileira de Normas Técnicas
C ₁ , C ₂ , C ₃ , C ₄	—	Capacitores
CA	—	Corrente Alternada
CA-CA	—	Entrada em corrente alternada e saída em corrente alternada
CA-CC	—	Entrada em corrente alternada e saída em corrente contínua
CC	—	Corrente Contínua
CC-CA	—	Entrada em corrente contínua e saída em corrente alternada
CC-CC	—	Entrada em corrente contínua e saída em corrente contínua
D	—	razão cíclica
D ₁ , D ₂ , D ₃ , D ₄	—	Diodos
DHT	—	Distorção Harmônica Total
DHTi	—	Distorção Harmônica Total da Corrente
DHTv	—	Distorção Harmônica Total da Tensão
DSP	—	Digital Signal Processor
EI	—	Fonte de Tensão, Fonte de Corrente
EIE	—	Fonte de Tensão, Fonte de Corrente, Fonte de Tensão
EST	—	Emitter-Switched Thyristor
FCT	—	Field-Controlled Thyristor
FEELT	—	Faculdade de Engenharia Elétrica
fp	—	Fator de potencia
G	—	Ganho estático do conversor
GCT	—	Gate-Commutated Thyristor
GMD	—	Gearless mil drives
GTO	—	Gate Turn-Off Thyristor
Hz	—	Hertz
i ₁ , i ₂ , i ₃ , i ₄ , i ₅ , i ₆	—	Corrente nos tiristores T ₁ , T ₂ , T ₃ , T ₄ , T ₅ e T ₆
I _A	—	Corrente na fase A
I _B	—	Corrente na fase B
I _C	—	Corrente na fase C
IEC	—	International Electrotechnical Commission
IEEE	—	Instituto de Engenheiros Eletricistas e Eletrônicos
I _F	—	Forward current
IGBT	—	Insulated Gate Bipolar Transistor
IGCT	—	Integrated Gate-Commutated Thyristor
I _{GT}	—	Corrente de gate do tiristor
IGT	—	Insulated Gate Thyristor
IGTT	—	Insulated Gate Turn-off Thyristor
I _H	—	Holding current
I _L	—	Latching current
I _{Lavg}	—	Corrente média na carga

I_{Lrms}	—	Corrente corrente de saída eficaz
I_{Tavg}	—	Corrente média no tiristor
kA	—	Quilo Ampére
kHz	—	Quilo Hertz
kV	—	Quilo Volt
kVA	—	Quilo Volt-Ampére
kVar	—	Quilo Volt-Ampére reativo
kW	—	Quilo Watts
L_1, L_2, L_3, L_4	—	Indutores
LKI	—	Lei de Kirchhoff das correntes
LKT	—	Lei de Kirchhoff das tensões
MCC	—	Modo de condução contínua
MCT	—	MOS-Controlled Thyristor
MOV	—	Varistor de óxido metálico
MTO	—	MOS Turn-Off Thyristor
MW	—	Mega Watts
p	—	número de pólos
P_L	—	Potência ativa dissipada na carga
PLL	—	Phase Locked Loop
PWM	—	Modulação por Largura de Pulso
R	—	Carga resistiva
R_F	—	Fator de ondulação
RL	—	Carga resistiva e indutiva
rpm	—	rotações por minuto
S_1, S_2, S_3, S_4	—	Chaves semicondutoras
SCR	—	Retificador Controlado de Silício
$T_1 \dots T_{12}$	—	Tiristores
THD	—	Distorção Harmônica Total
tq	—	Comutated turn off time
UFU	—	Universidade Federal de Uberlândia
V	—	Volts
V_A	—	Tensão de fase A
V_{AB}	—	Tensão de linha AB
V_{AC}	—	Tensão de linha AC
V_B	—	Tensão de fase B
V_{BA}	—	Tensão de linha BA
V_{BC}	—	Tensão de linha BC
V_C	—	Tensão de fase C
V_c	—	Tensão de saída do conversor compensador
V_{CA}	—	Tensão de linha CA
V_{CB}	—	Tensão de linha CB
V_{cc}	—	Fonte de tensão de corrente contínua
V_{GT}	—	Tensão de gate do tiristor
V_i	—	Tensão de entrada
V_L	—	Tensão na carga
V_{Lavg}	—	Tensão média na carga
V_{Linha}	—	Tensão máxima de linha

V_{Lrms}	—	Tensão de saída eficaz
V_o	—	Tensão de saída
V_{pico}	—	Valor de pico da tensão de saída
V_{ref}	—	Tensão de referência
V_s	—	Valor do estresse de tensão sobre o interruptor
V_t	—	Tensão de saída do Cicloconversor

Capítulo 1

Introdução Geral

1.1 Considerações Iniciais

A eletrônica de potência é uma área da engenharia que lida com o condicionamento da energia elétrica por meio de circuitos eletrônicos denominados conversores estáticos, utilizando, para tanto, dispositivos semicondutores, como diodos, transistores e tiristores. Desse modo, efetua a conversão da energia elétrica de uma forma disponível na fonte para outra adequada às necessidades de uma determinada carga, desde baixas potências, como em carregadores de telefones celulares, até elevadas potências, como os conversores para linhas de transmissão em corrente contínua [FREITAS, 2012].

As vantagens que justificam o uso da Eletrônica de Potência são diversas, dentre elas destaca-se a necessidade de processar eletronicamente a energia elétrica proveniente das redes convencionais de distribuição e transmissão antes de, efetivamente, utilizá-la para realização de trabalho útil. Este processo deve ser feito de forma eficiente, minimizando-se as perdas em elementos semicondutores, e ao mesmo tempo, atendendo aos critérios de qualidade da energia elétrica estabelecidos por normas nacionais e internacionais, assim como aqueles definidos pela natureza da carga propriamente dita.

Vale salientar que os conversores estáticos podem ser divididos em grupos definidos de acordo com a característica da fonte primária de alimentação, se em corrente contínua ou em corrente alternada, e, analogamente, de acordo com a característica da carga. No contexto dos conversores estáticos denominados conversores CA-CA, foco deste trabalho, o cicloconversor merece destaque especial devido à sua extensa aplicabilidade no acionamento de grandes motores de corrente alternada (indução ou síncrono), na faixa de centenas ou milhares de kVA, em baixas velocidades, como ocorre em moínhos, por exemplo, para fabricação de cimento, e em britadores comumente utilizados em mineradoras. Este conversor destina-se a converter uma tensão alternada de uma determinada fonte de suprimento, com amplitude e frequência fixas, em uma tensão

alternada com amplitude e frequências variáveis e em consonância com as necessidades da carga, sem por à utilização de estágio intermediário de corrente contínua, comumente proporcionado por um elevado filtro capacitivo de alto custo e reduzida vida útil. Portanto, a conversão de uma frequência em outra é realizada de forma direta, sendo a frequência de saída sempre inferior à frequência de alimentação [POMILIO, 1998].

Em contrapartida, devido a característica de funcionamento, os Cicloconversores geram distorções harmônicas que são entregues as máquinas rotativas acarretando problemas como aumento do aquecimento, decorrentes do aumento das perdas no ferro e no cobre; redução do rendimento; degradação do isolamento e aumento no ruído audível, quando comparado com alimentação puramente senoidal. Há também problemas relacionados com o controle de velocidade do motor, pois, algumas componentes harmônicas, ou pares de componentes podem estimular oscilações mecânicas em sistemas turbina-gerador ou motor-carga, devido a uma potencial excitação de ressonâncias mecânicas. Isto pode levar a falhas em processos de fabricação como, a produção de fios e laminação de chapas, em que a precisão no acionamento é elemento fundamental para a qualidade do produto final [MARQUES, 1999].

No sentido de buscar uma nova solução tecnológica capaz de mitigar os efeitos nocivos atrelados ao elevado conteúdo harmônico da tensão fornecida à carga, por um cicloconversor, este trabalho propõe um novo arranjo topológico obtido através da associação de um conversor chaveado em alta frequência e um Cicloconversor a tiristor convencional, justificando a nomeação híbrido. A principal função do conversor chaveado em alta frequência é adequar o nível de distorção harmônica total da tensão entregue à carga aos limites recomendados, de tal sorte que os problemas supracitados possam ser evitados. Assim, a característica preponderante deste novo arranjo topológico é a mitigação do conteúdo harmônico da tensão através da realização de uma compensação série de tensão no barramento CA ao qual está conectado a carga. Tal fato torna possível o dimensionamento de um conversor chaveado em alta frequência para uma pequena fração da potência nominal do Cicloconversor, reduzindo perdas, custos e aumentando a confiabilidade, empregando, para tanto, uma simples e eficaz técnica de controle.

Os benefícios gerados pelo arranjo de circuito desenvolvido justificaram o avanço do trabalho por solucionar problemas tratados no texto de recomendações IEEE-509 [IEEE, 1991], que trata de práticas e requisitos para o controle de harmônicas nos sistemas elétricos de potência. No referido texto são identificados diversos problemas causados

pelas distorções harmônicas, cujo projeto desenvolvido nesta pesquisa é capaz de solucionar no lado da carga.

Contudo, a dissertação seguinte está dividida em sete capítulos. O capítulo 1 propõe um estudo qualitativo dos principais temas relacionados a este trabalho, mostrando o atual estado da arte desta área de pesquisa. Abordam-se neste capítulo as características do Cicloconversor, assim como os efeitos nocivos causados pelas distorções harmônicas de tensão, gerados por esse conversor, além de apresentar os conversores compensadores estudados para mitigar esses danos.

O capítulo 2 retrata a análise qualitativa do conversor proposto, no que se refere as etapas de operação. É apresentado o princípio de funcionamento dos dois novos arranjos topológicos, demonstrando suas etapas de operação que permitem a compreensão do sistema como um todo.

O capítulo 3 se preocupa em realizar uma análise quantitativa do conversor proposto, evidenciando os conteúdos pertinentes ao procedimento de projeto da estrutura. Também é descrito nesse capítulo as características técnicas acerca do funcionamento e dimensionamento do cicloconversor e demais conversores compensadores. Além de descrever características dos periféricos utilizados no sistema, como os circuitos de ataque ao gatilho.

O capítulo 4, por sua vez, demonstra a abordagem lógica das estratégias de controle desenvolvidas nesse trabalho. São apresentados os diversos circuitos e lógicas utilizados para controlar a estrutura proposta.

No capítulo 5, uma análise operacional da topologia proposta é realizada, através da apresentação de resultados de simulação. São apresentados três casos distintos de simulação e suas principais formas de onda, como tensão de saída do cicloconversor e compensador, corrente de carga e pulsos de controle. Posteriormente, é descrito uma análise comparativa das estruturas estudadas.

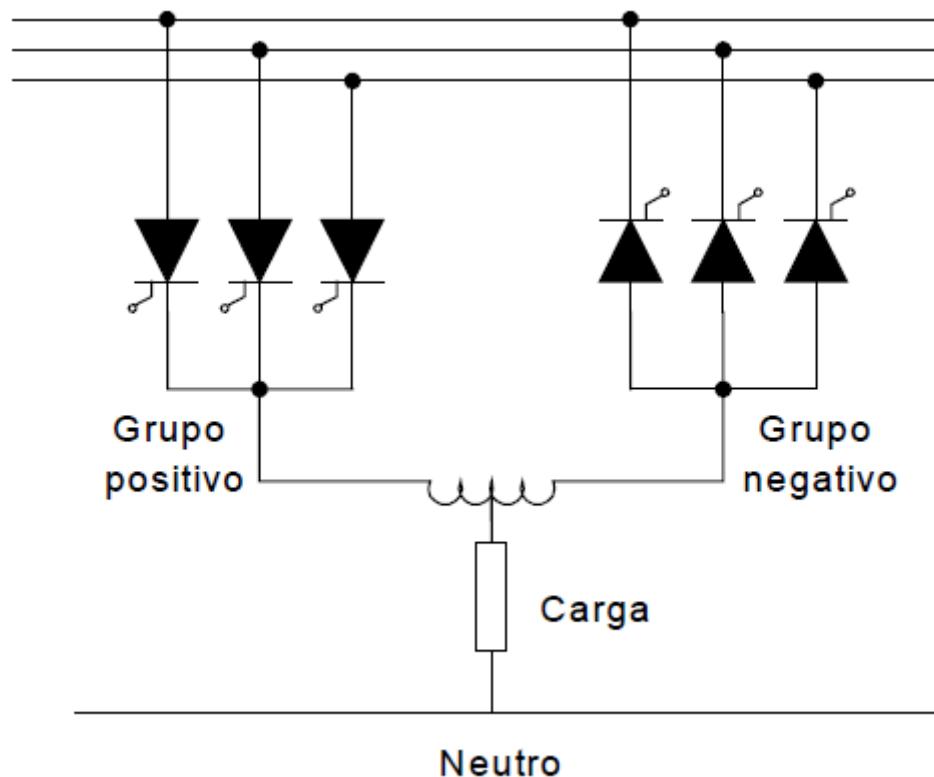
O capítulo 6 apresenta os importantes resultados experimentais que confirmaram a eficácia das estratégias de controle idealizadas. É apresentado o protótipo desenvolvido assim como os resultados obtidos destacando-se as tensões de saída do cicloconversor e compensador, que são fundamentais para corroborar com a proposta de um Cicloconversor com tensão de saída aproximadamente senoidal e baixos níveis de estresse de tensão nos dispositivos interruptores do compensador.

Por fim, o capítulo 7 apresenta uma conclusão geral do trabalho e algumas sugestões para investigações futuras.

1.2 Cicloconversores – Estado da Arte

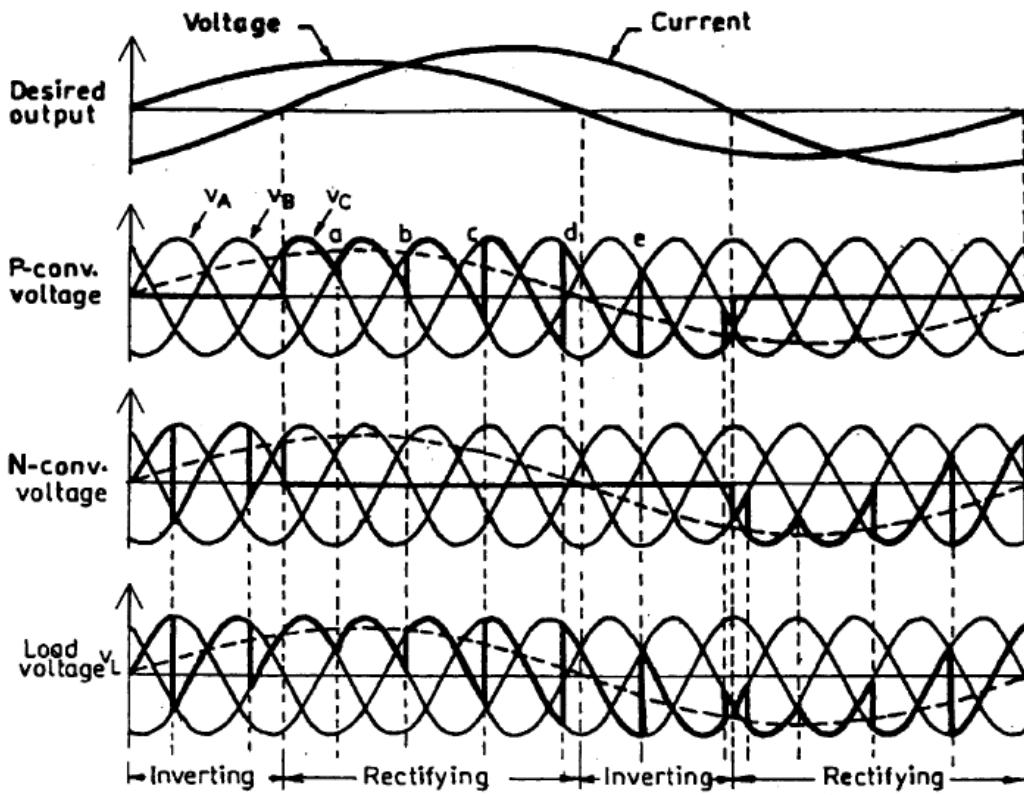
O princípio do cicloconversor já é conhecido há mais de 60 anos [KAZMIERKOWSKI e TUNIA, 1994], [RIEZINGER e LUBASCH, 1974], [ROSA, 1979], [STEMMLER, 1970]. A sua realização industrial tornou-se mais vulgar com o aparecimento, nos anos 60, do tiristor, e com a melhoria das técnicas de controle. Cicloconversores são associações de retificadores controlados, assim como evidenciado na Figura 1.1, de maneira que cada um dos retificadores produz, sobre a carga, tensões com valores médios opostos, como ilustra a Figura 1.2, para o caso de um cicloconversor de três pulsos com entradas trifásicas e saída monofásica.

Figura 1. 1 - Cicloconversor de três pulsos com entradas trifásicas e saída monofásicas



Fonte: MURPHY e TURNBUL, 1988

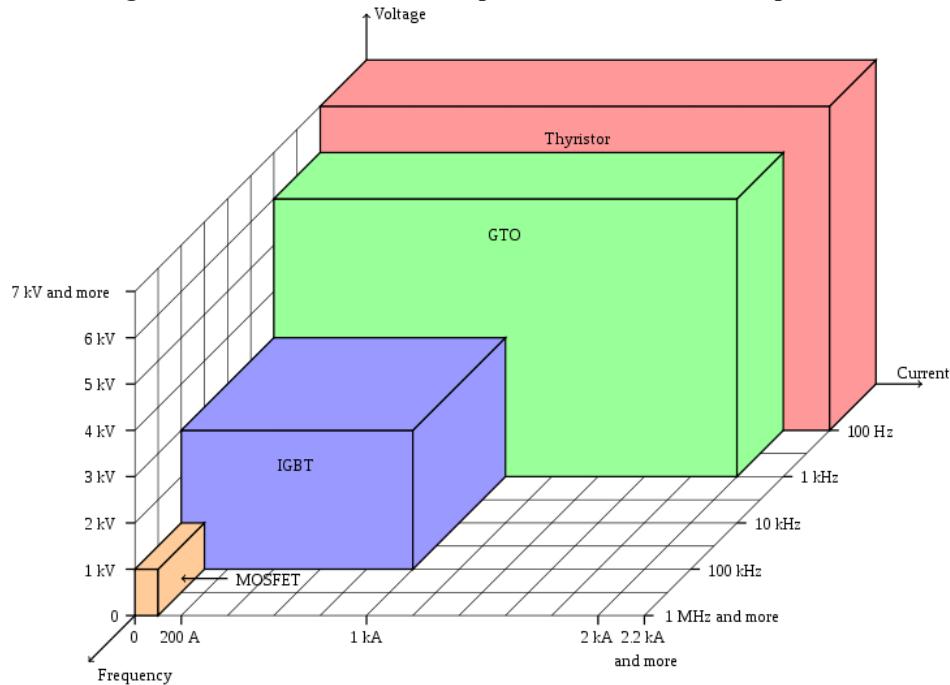
Figura 1.2 - Formas de onda do Cicloconversor de três pulsos com carga indutiva



Fonte: RASHID, 2001

Dada a aplicação do cicloconversor no acionamento de grandes motores CA (indução ou síncrono), na faixa de centenas ou milhares de kVA, em baixas velocidades. Não é possível a utilização de transistores devido a alta potência requerida. Uma vez que a aplicação exige baixos valores de freqüências sobre a carga, torna-se conveniente o emprego de tiristores.

Portanto, fica evidente concluirmos que o acionamento a velocidades variáveis de motores de elevadas potências só podem ser realizados por dispositivos semicondutores derivados dos titistores (SCR, GTO, MCT, FCT, MTO, EST, IGTT, IGCT). Assim, devido as limitações impostas por estes componentes, tais como, o tempo de recuperação reversa, não é possível a utilização de topologias convencionais no acionamento de máquinas elétricas, como os inversores chaveados em alta frequência, a exemplo os conversores Full-Bridge, largamente utilizados nos processos industriais. Sendo assim, a topologia de circuito que mais se adequa as especificações deste tipo de acionamento são os cicloconversores em suas mais variadas derivações. A Figura 1.3 informa sobre os limites de operação das principais chaves semicondutores de potência que este trabalho aborda.

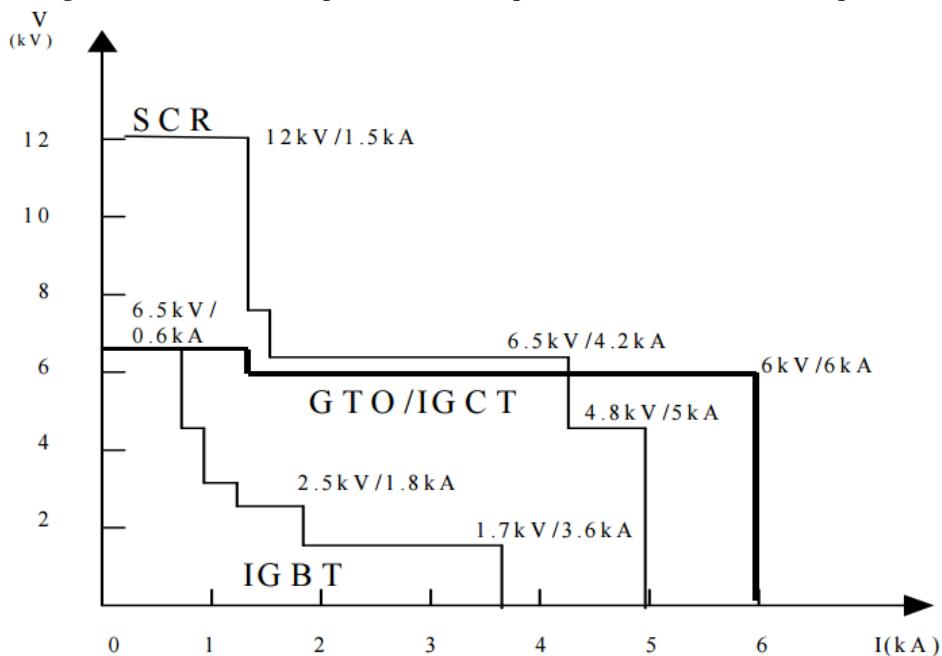
Figura 1.3 - Domínio dos interruptores semicondutores de potência


Fonte: POMILIO, 1998

Já a Figura 1.4 mostra uma comparação mais detalhada dos componentes tiristores mais utilizados frente ao IGBT, que atualmente (2016) é o semicondutor totalmente controlado de maior potência a operar em algumas dezenas de kHz, indicando limites aproximados para valores de tensão de bloqueio e corrente de condução [B. Wu, 2005].

Obviamente estes limites evoluem com o desenvolvimento tecnológico e servem como uma ilustração para a verificação, numa primeira aproximação, das faixas de potência em que cada componente pode ser utilizado.

Outra aplicação do cicloconversor é na alimentação ferroviária em aproximadamente 16 Hz, existente em alguns trechos de ferrovias européias. Ainda no setor ferroviário, há locomotivas diesel-elétricas, cujos geradores, acionados por motores diesel, fornecem uma tensão em 400 Hz. Um cicloconversor reduz esta freqüência para fazer o acionamento de motores de indução utilizados na tração, com freqüências até 50/60 Hz.

Figura 1. 4 - Limites de operação dos componentes semicondutores de potência


Fonte: POMILIO, 2014

A associação do cicloconversor à máquina síncrona encontra aplicações em sistemas onde se pretende velocidades muito baixas (15 rpm) e potências muito elevadas (6 MW). No caso dos tubos rotativos das cimenteiras, os valores típicos de frequência estão na ordem dos 5 Hz e o número de pares de pólos da máquina rotativa é ainda elevado (p=22), [STEMMLER, 1970], [TERENS, BOMMELI e PETERS, 1982].

A eficiência em aplicações onde são exigidos, a correção do fator de potência, altos torques, baixas correntes de partida, velocidade constante em variações de carga, baixo custo de operação e manutenção, são os principais motivos que resultam na escolha dos motores síncronos para acionamento de diversos tipos de cargas [WEG catálogo 2015].

As aplicações dos motores síncronos em elevadas potências, na grande maioria das vezes, resultam em vantagens econômicas e operacionais consideráveis devido às suas características de funcionamento, sendo, portanto, as cargas prevalecentes dos cicloconversores. Dessa forma, torna-se necessário o domínio dos fundamentos dessa máquina para melhor compreensão das funcionalidades do Cicloconversor.

Os motores síncronos são essencialmente máquinas de velocidade constante, em que a velocidade é determinada pela frequência das correntes de armadura. Especificamente, a velocidade angular síncrona é proporcional à frequência elétrica da

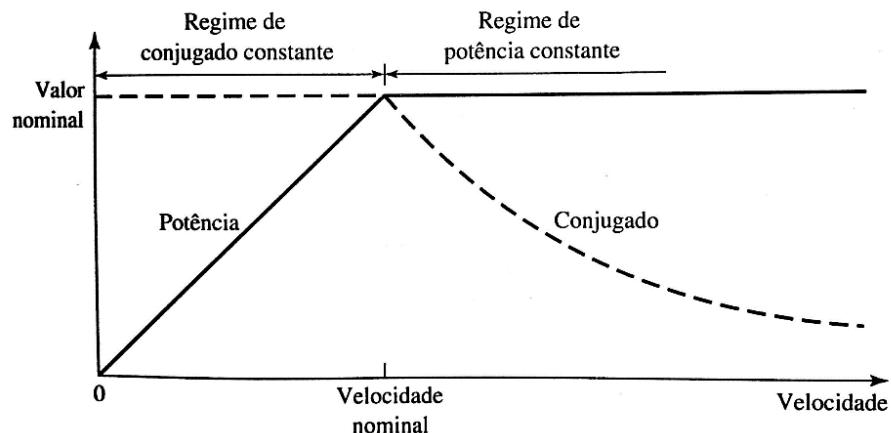
tensão de armadura aplicada e inversamente proporcional aos números de pólos da máquina. Claramente, o meio mais simples de controlar um motor síncrono é variando a velocidade por meio do controle de frequência da tensão de armadura aplicada. Juntamente com esse controle de frequência, deve haver o controle da amplitude da tensão aplicada pois, a densidade de fluxo da máquina é inversamente proporcional à frequência e, desse modo, quando a frequência diminui, a densidade de fluxo aumenta. [Fitzgerald, Kingsley e Umans, 2008].

Como resultado, para frequências inferiores ou iguais à nominal, é típico operar a máquina com densidade de fluxo constante. Tal operação pode ser obtida mantendo uma relação constante entre tensão de armadura e a frequência. Isso é conhecido como operação v/f constante ou controle escalar.

De modo semelhante, vemos que, se a máquina for operada na tensão nominal e com frequências superiores à nominal, a densidade de fluxo no entreferro cairá abaixo de seu valor nominal. Assim, para manter a densidade de fluxo em seu valor nominal, seria necessário aumentar a tensão de terminal para frequências acima da frequência nominal. Para evitar danos ao isolamento, é comum manter a tensão de terminal da máquina em seu valor nominal para frequências acima da nominal.

A corrente de terminal da máquina é limitada tipicamente por restrições térmicas. Assim, desde que a refrigeração da máquina não seja afetada pela velocidade do motor, a corrente de terminal máxima permitida permanecerá constante com seu valor nominal, independente da frequência aplicada. A Figura 1.5 mostra uma plotagem da potência e conjugado máximos versus velocidade para um motor síncrono que esta operando com frequência variável.

Para uma dada potência de carga, o fator de potência, com o qual a máquina síncrona opera e consequentemente a sua corrente de armadura, pode ser controlada ajustando a excitação de campo [Fitzgerald, Kingsley e Umans, 2008]. Assim, para uma potência de saída constante, a corrente de armadura é mínima quando o fator de potência é úntaro, e aumenta à medida que o fator de potência diminui.

Figura 1.5 - Regimes de operação de velocidade variável para um motor síncrono


Fonte: Fitzgerald, Kingsley e Umans, 2008

Acerca dos conceitos acima expostos sobre a máquina síncrona, é apropriado concluir que o conversor utilizado para processar a energia disponibilizada na rede, de modo a acionar o motor síncrono a velocidades variáveis, deve ser capaz de modificar, em sua saída, amplitude e frequência da tensão, além de operar uma carga com fator de potência variável, devido as alterações de excitação do campo.

Contudo, o cicloconversor permite regular a frequência de modo contínuo a partir de 0, resolvendo assim vários problemas simultaneamente. Além do ajuste de velocidade, pode, por exemplo, permitir o arranque com binários elevados de carga. Este problema é solucionado com uma variação de frequência progressiva, sendo necessário, para isso, uma solicitação da rede mínima [MARQUES, 1999].

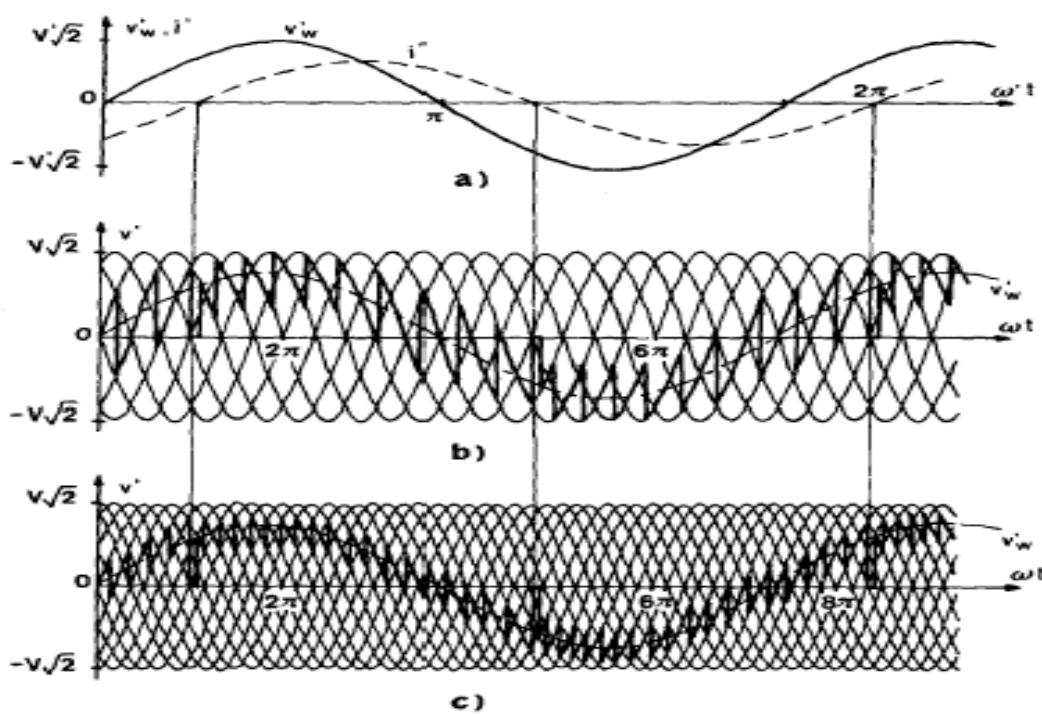
Obtem-se frequências na gama de 0 a 50% da frequência da rede de modo que a velocidade máxima de rotação é apenas metade da velocidade possível quando a máquina se encontra ligada à rede. Isto se deve ao fato de que para frequências maiores que 30 Hz, quando alimentado por uma rede de 60 Hz, o intervalo de disparo dos tiristores para geração de uma onda fundamental de tensão já não é mais possível, pois ocorre uma distorção excessiva na forma de onda de saída, não existindo o comportamento de uma senoide.

O cicloconversor disponibiliza uma tensão de saída com uma série de harmônicos complexos. Os harmônicos de ordem superior são geralmente filtrados pela indutância da máquina, os demais causam perdas de potência e pulsações de torque. Note-se que num cicloconversor, ao contrário de outros conversores, não há indutores ou capacitores, ou

seja, sem dispositivos de armazenamento. Por esse motivo, a potência instantânea de entrada e a potência de saída são iguais, desprezando-se as perdas.

Há vários fatores que afetam o conteúdo harmônico das formas de onda, como o modo de operação e o número de pulsos. Um maior número de pulsos disponibiliza menos conteúdo harmônico à carga, assim como ilustra a Figura 1.6. Portanto, o Cicloconversor de doze pulsos produz menos harmônicos que um cicloconversor de seis pulsos. Como pode ser visto, a forma de onda exemplificada pela Figura 1.6c (12 pulsos) apresenta-se mais fiel a senoide de referência do que a forma de onda monstrada na Figura 1.6b (6 pulsos) comprovando um menor conteúdo harmônico da tensão de saída.

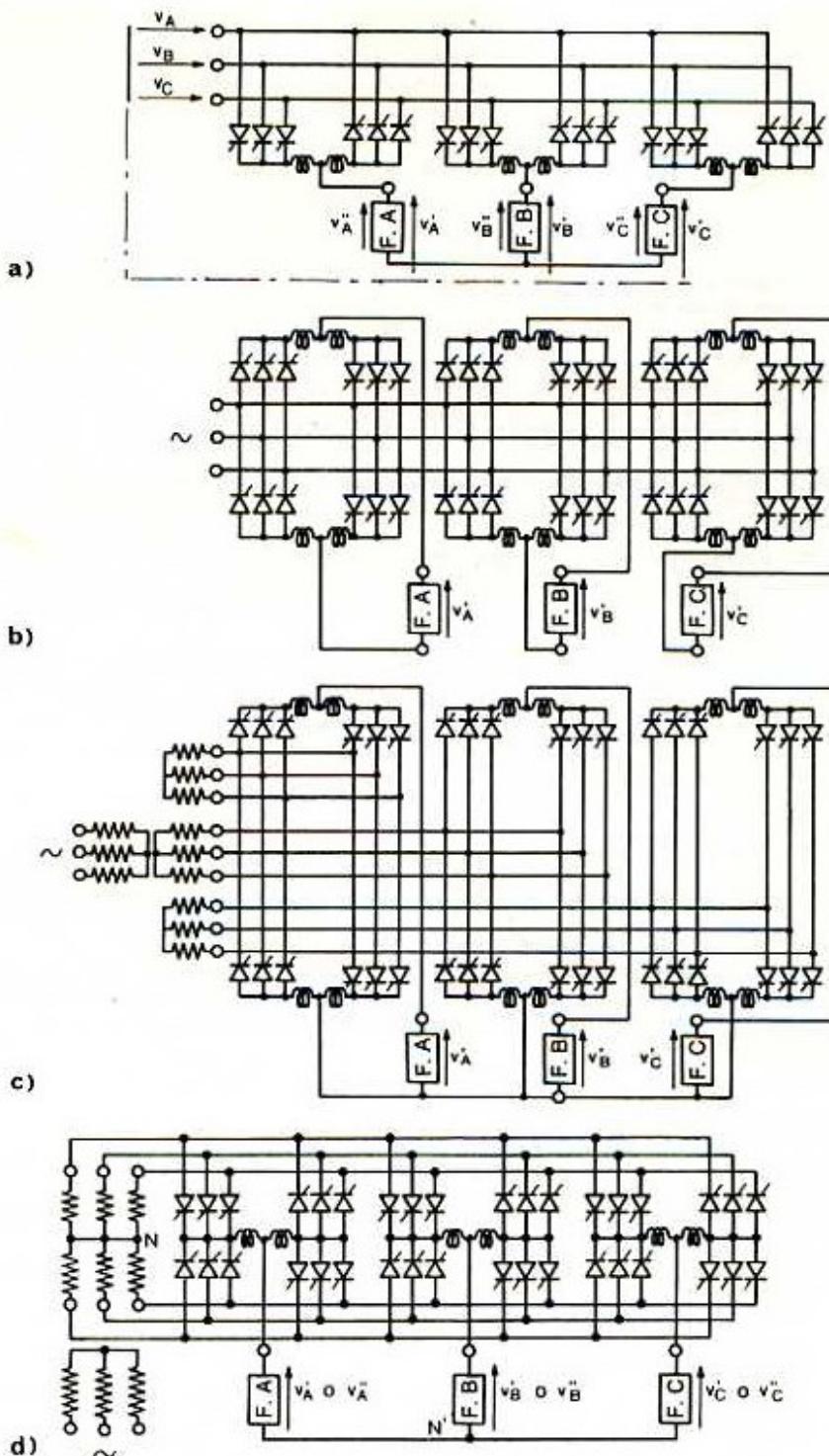
Figura 1.6 - a) Tensão média e Corrente de carga - b) Tensão de saída para Cicloconversor de 6 pulsos - c) Tensão de saída para Cicloconversor de 12 pulsos



Fonte: <http://www.uv.es/emaset/iep00/temas/IEP9-0506.pdf>

O cicloconversor trifásico é constituído por três conversores monofásicos. Cada cicloconversor monofásico é realizado com duas pontes de retificação controladas em antiparalelo, dispostas de acordo com a quantidade de pulsos que se deseja obter do conversor. A Figura 1.7 demonstra os arranjos topológicos de cicloconversores trifásicos de 3, 6, 12 e 18 pulsos, evidenciando a quantidade e disposição dos dispositivos semicondutores, além da necessidade ou não de transformadores.

Figura 1. 7 - Arranjos topológicos de Cicloconversores trifásicos - a) 3 pulsos - b) 6 pulsos - c) 12 pulsos - d) 18 pulsos

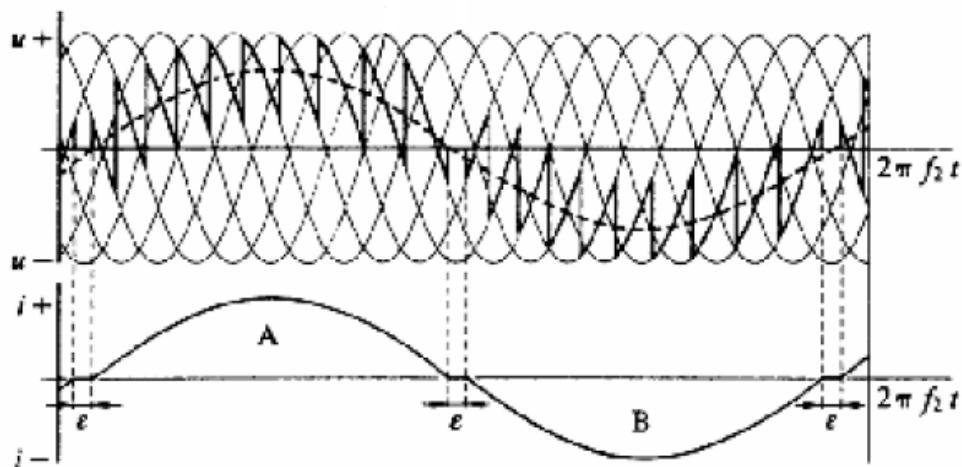


Fonte: <http://www.uv.es/emaset/iep00/temas/IEP9-0506.pdf>

Além disso, se a freqüência de saída se aproxima da freqüência de entrada, os harmônicos também aumentam. O baixo fator de potência e a condução descontínua, também contribuem para aumentar os harmônicos na tensão de saída. Diferentes modos

de operação são utilizados para controlar a faixa de velocidade, isto é, a gama de frequências da unidade rotativa. No modo senoidal para a faixa de baixa velocidade, as tensões da máquina, e, portanto, as tensões médias que o cicloconversor disponibiliza são baixas. Neste modo, o conversor sempre opera com ângulos de disparo parciais e tensões de saída com elevada ondulação, assim como a Figura 1.8 destaca. Este modo de operação é possível desde que os conversores não atinjam os seus limites naturais de controle à medida que aumenta a amplitude da tensão média de saída. Em baixas velocidades, isso gera o inconveniente fator de potência reduzido para as redes de abastecimento.

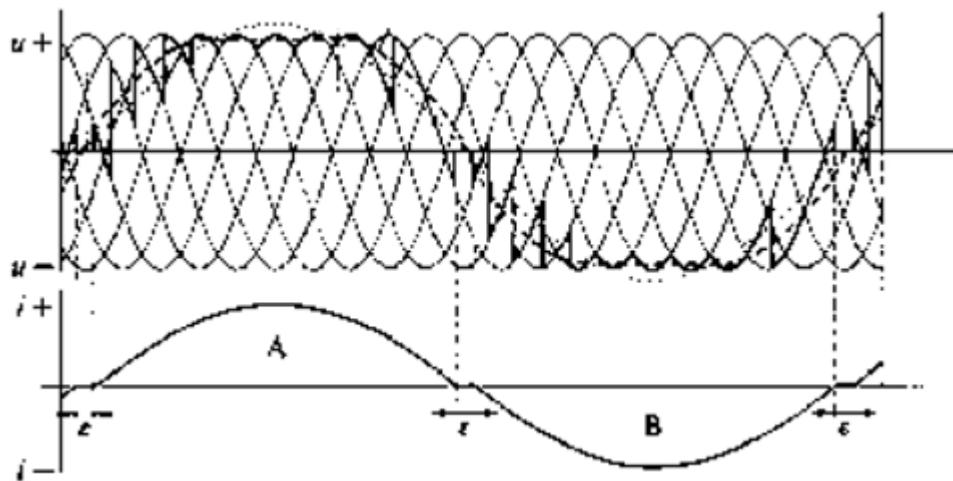
Figura 1.8 - Tensão de saída (u) e corrente (i) do Cicloconversor operando em modo senoidal



Fonte: MOHAN, UNDELAND, 1994

Para melhorar o fator de potência da rede, o modo trapezoidal é utilizado na faixa de velocidades mais altas, onde o cicloconversor também deve proporcionar uma maior tensão. Este modo também usa os conversores estáticos de forma mais eficiente aproveitando a comutação natural dos tiristores. Ou seja, os conversores estáticos no modo trapezoidal propiciam que os tiristores operem tanto tempo quanto possível em seus limites de disparo. Assim, o ângulo de controle só se desvia na área onde a saída do conversor muda de polaridade. Como mostrado na Figura 1.9, a forma de onda da tensão de saída possui uma característica quase trapezoidal. Quanto mais tempo os conversores operam com o ângulo de disparo completo em um ciclo de freqüência da máquina, melhor para a rede de abastecimento em razão de ser a condição em que o sistema desempenha o melhor fator de potência.

Figura 1.9 - Tensão de saída (u) e corrente (i) do Cicloconversor operando em modo trapezoidal

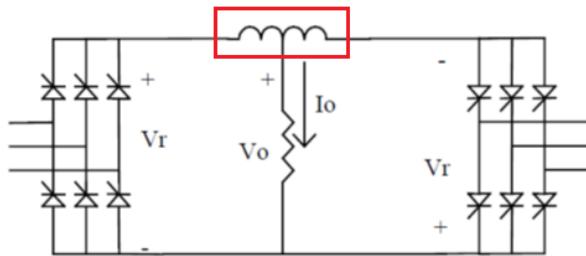


Fonte: MOHAN, UNDELAND, 1994

Como pode ser visto na Figura 1.8 e Figura 1.9, o modo de controle do conversor variando de operação senoidal para trapezoidal também influencia nas DHT da tensão de saída entregue a máquina, sendo, portanto, variáveis os índices de distorções harmônicas a medida que se ajusta a frequência de saída de modo a variar a velocidade.

Uma das pontes trifásicas fornece a corrente para a alternância positiva, enquanto a outra ponte fornece corrente para a alternância negativa da tensão de saída. O indutor que acopla a carga às pontes retificadoras, destacado na Figura 1.10, serve para, limitar a corrente que eventualmente circularia entre os retificadores, nas comutações entre os semiciclos, por causa do atraso de comutação dos tiristores. Dependendo da estratégia de comando dos conversores, ou do tipo de carga alimentada, este indutor pode não ser necessário. Na montagem sem corrente de circulação, é necessário existir uma pequena pausa entre a mudança de polaridade, de modo a evitarem-se curto-circuitos [POMILIO, 1998].

O cicloconversor pode funcionar nos quatro quadrantes. Esta propriedade é indispensável para certos fenômenos transitórios, como é o caso da inversão rápida do binário. No caso de uma carga indutiva, como um motor, a própria indutância da carga atua como um elemento de filtragem, o que levará a uma redução na ondulação da corrente. Por outro lado, como se utilizam SCRs, os mesmos só desligam quando a corrente por eles se anula, de modo que a tensão instantânea sobre a carga pode apresentar valores negativos.

Figura 1. 10 - Indutor de acoplamento do Cicloconversor


Fonte: POMILIO, 2000

A componente fundamental da corrente, nas cargas indutivas, apresenta-se atrasada em relação à tensão, de forma que o fator de potência é menor do que um. Esta defasagem faz com que existam intervalos de tempo, dentro de cada semiciclo da tensão na carga em que existe fluxo de energia da rede para a carga, quando tensão e corrente têm mesmas polaridades, e intervalos em que a energia flui da carga para a rede, quando tensão e corrente têm polaridades opostas, evidenciando, assim, a bidirecionalidade do conversor CA-CA.

Como exemplo prático desta tecnologia, podemos citar a larga utilização dos cicloconversores nas unidades de moinho sem engrenagens (gearless mill drives - GMD) que combinam a mais alta eficiência, confiabilidade e flexibilidade para o processamento de minérios atualmente (2016). Desde a sua criação em 1969, esta tecnologia tem sido foco permanente de pesquisa e desenvolvimento, especialmente no que se refere a fiabilidade e eficiência energética [AHRENS e GONSER, 2007].

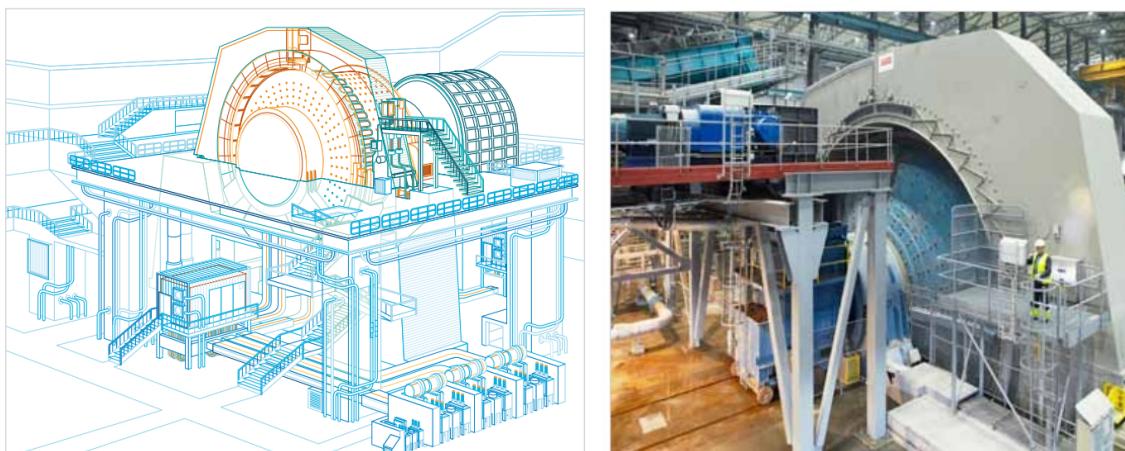
Este sistema elimina todos os componentes mecânicos de um sistema de acionamento convencional, tais como coroas, caixas de engrenagens, acoplamentos, eixo do motor e rolamentos do motor. O moinho torna-se o rotor do motor e os pólos do rotor são instalados diretamente no corpo do moinho (também conhecido como motor "envolvente" ou motor em anel). É um motor síncrono de enorme tamanho, o estator do motor está instalado em torno do corpo do moinho.

O cicloconversor tem uma freqüência de saída nominal de cerca de 5 Hz quando utilizados para acionar GMDs. São ligados à rede de média tensão através de três transformadores especiais, além disso, requerem um pequeno transformador de excitação, que é usado para fornecer a excitação do rotor através de anéis colectores. O controle de posicionamento do rotor e marcha lenta são automaticamente incluídos na operação do sistema, para que não haja a necessidade de qualquer motor de acionamento adicional nas operações de inspecção. O cicloconversor presente no sistema GMD pode variar

automaticamente a velocidade e o sentido de giro do motor a fim de operar o moinho em ambas as direções. Estas duas características inerentes da estrutura tem a capacidade de otimizar o processo de moagem aumentando a eficiência e reduzindo o tempo de trabalho da mina além de, aumentar a vida útil dos revestimentos do moinho [Vijfeijken, 2010].

Abaixo temos a ilustração de um sistema GMD, evidenciando seus componentes, e uma exibição real de um sistema de moinho sem engrenagens ABB de 28MW construído na mina de Aktogay no Cazaquistão [<http://new.abb.com/mining>].

Figura 1. 11 - Exemplo de sistemas GMD



Fonte: <http://new.abb.com/mining>

1.3 Efeitos Causados pelas DHTv

Uma distorção de forma de onda é dita harmônica quando a deformação se apresenta de forma similar em cada ciclo da freqüência fundamental. Neste caso, seu espectro contém apenas freqüências múltiplas inteiras da fundamental. Esse tipo de deformação periódica geralmente é imposta pela relação não-linear tensão/corrente característica de determinados componentes da rede, como por exemplo, transformadores e motores, cujos núcleos ferromagnéticos são sujeitos à saturação. Outra causa de não-linearidades são as descontinuidades devido ao chaveamento das correntes em conversores eletrônicos, pontes retificadoras e compensadores estáticos. Cargas que, além de serem não-lineares, também variam ao longo do tempo, produzem distorções variáveis no tempo o que leva ao aparecimento de freqüências interharmônicas além de harmônicas moduladas [DECKMANN e POMILIO, 2005].

Distorção harmônica total – DHT é o indicador mais utilizado para quantificar harmônicos, sendo adotado como parâmetro pelas principais referências mundiais [AKAGI, 1996], [AINSWORTH, 1965] e [KIMBARK, 1971]. É importante perceber que a DHT pode ser calculada para corrente (DHT_i) ou tensão (DHT_v) e que a mesma não é uma informação completa, uma vez que apenas seu valor não é suficiente para quantificar a influência dos harmônicos presentes no local de medição no sistema.

Na atualidade, as fontes de tensão mais significativas são os conversores estáticos de potência representados, de modo genérico, pelos retificadores e inversores. São equipamentos que tem sido largamente disseminados a partir das ultimas três décadas (maior difusão no Brasil a partir dos anos 80) e cuja utilização se intensificou principalmente no segmento industrial, tendendo a se acentuar nos próximos anos. Há conversores de diversos níveis de potência e dos mais variados portes, destinados a aplicações diversas e com ampla utilização em instalações residências, comerciais e industriais [Isoni, 200?].

No caso do cicloconversor como fonte de distorções harmônicas, podemos considera-lo como um retificador totalmente controlado. No processo de retificação de uma onda alternada, um retificador “corta” a onda de corrente ca e permite que ela flua em apenas uma porção do ciclo da tensão de alimentação. O resultado à entrada do retificador é uma onda de corrente distorcida, normalmente rica em conteúdo harmônico. Os níveis de distorção e a configuração final da onda de corrente em cada fase da alimentação dependerão do número de pulsos utilizados na retificação e do ajuste do ângulo de disparo dos tiristores.

Em um retificador as correntes harmônicas presentes são dadas pela fórmula: $nK \pm 1$, onde K é o número de pulsos do retificador e n é um número inteiro. Assim, para um retificador trifásico de seis pulsos estarão presentes as harmônicas: 5^a, 7^a, 11^a, 13^a, 17^a, 19^a, etc. Industrialmente é bastante usual a utilização de retificadores de seis pulsos para, por exemplo, a alimentação do enrolamento de armadura dos motores de corrente contínua. Acionamentos de maiores portes podem chegar a 12 pulsos, o que reduz os regimes de condução de corrente de cada tiristor individualmente e minimiza algumas das mais significativas e danosas correntes harmônicas nesses casos, tais como a 5^a e a 7^a.

Um sistema com 12 pulsos apresentará um conteúdo harmônico total da ordem de 10 a 15%. Para o retificador com 18 pulsos, a distorção será provavelmente inferior a 10%. Entretanto, quanto maior for o número de pulsos adotado, maior sera o custo do retificador dada a maior complexidade do seu circuito interno [Isoni, 200?].

Segundo o texto de recomendação IEEE-519 [IEEE, 1991] que trata de práticas e requisitos para o controle de harmônicas no sistema elétrico de potência, o grau com que harmônicas podem ser toleradas em um sistema de alimentação depende da susceptibilidade da carga (ou da fonte de potência). Os equipamentos menos sensíveis, geralmente, são os de aquecimento (carga resistiva), para os quais a forma de onda não é relevante. Os mais sensíveis são aqueles que, em seu projeto, assumem a existência de uma alimentação senoidal como, por exemplo, equipamentos de comunicação e processamento de dados. No entanto, mesmo para as cargas de baixa susceptibilidade, a presença de harmônicas (de tensão ou de corrente) podem ser prejudiciais, produzindo maiores esforços nos componentes e isolantes.

A seguir, serão citados e comentados de forma mais específica os principais efeitos das distorções harmônicas nos componentes presentes em um sistema Cicloconversor.

1.3.1 Transformadores de força

As potências nominais dos transformadores de força que antecedem o conversor baseiam-se em parâmetros de projeto que levam em consideração os limites permissíveis de aquecimento provocados por correntes alternadas senoidais à frequência fundamental. Entretanto, perante o surgimento de ondas distorcidas possuidoras de conteúdos harmônicos consideráveis, verifica-se que a sobreelevação térmica é mais pronunciada que o esperado para correntes senoidais puras de mesmo valor. A razão desse sobreaquecimento reside no aumento das perdas no ferro e no cobre quando há a circulação de correntes harmônicas.

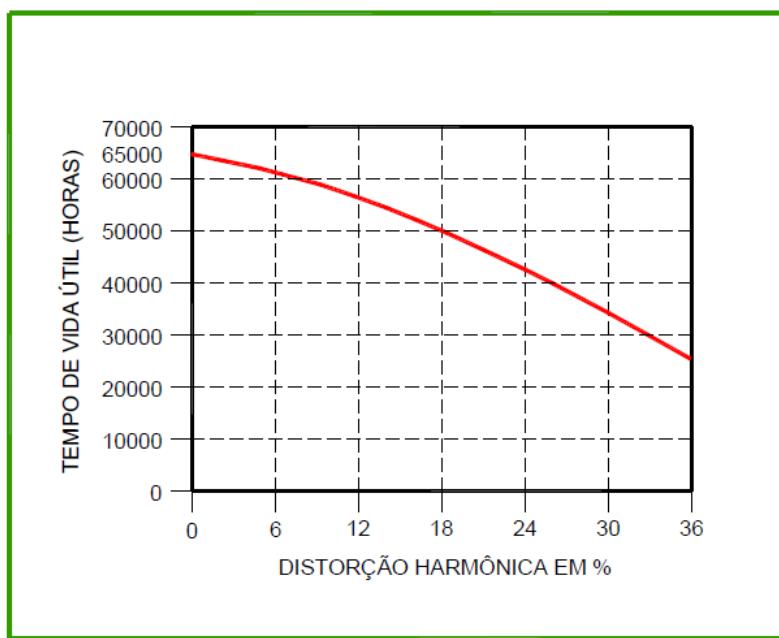
Quando um material ferromagnético, como o aço-silício usado nas lâminas dos transformadores, é submetido a um campo magnético gerado por correntes alternadas, as partículas elementares de sua estrutura molecular (dipolos magnéticos) invertem seu sentido a cada inversão de polaridade da corrente elétrica. Esse processo de magnetização e alternância na orientação dos dipolos provoca o surgimento de perdas causadas pelo atrito entre eles, gerando-se calor nas lâminas do núcleo dos transformadores. Tais perdas são conhecidas como Perdas por Histerese e elevam-se proporcionalmente com o aumento da freqüência das correntes circulantes devido à maior velocidade com que ocorrem as alternâncias na orientação dos dipolos.

Concomitantemente com o aumento das Perdas por Histerese, a presença de harmônicas provoca também uma elevação das Perdas por Correntes Parasitas de

Foucault, que se tratam de perdas joulicas (aquecimento) decorrentes do efeito da variação do fluxo magnético que por sua vez gera a circulação de correntes elétricas nas lâminas do núcleo, em partes metálicas estruturais dos transformadores e em suas carcaças. Tais perdas são proporcionais ao quadrado da freqüência das correntes circulantes. Além de elevar as perdas por histerese e por correntes de Foucault, as harmônicas provocam ainda um aquecimento extra nos fios do enrolamento devido ao agravamento do Efeito Pelicular (“Skin-Effect”), assunto que será abordado de forma específica no texto referente aos condutores elétricos, mais adiante.

A título de informação, o gráfico da Figura 1.12 indica a relação média entre a expectativa de vida útil de um transformador (em horas de utilização) e a distorção harmônica percentual da corrente circulante (DHTi%), considerando-se sua operação a plena carga.

Figura 1. 12 - Vida útil de transformadores submetidos a distorção harmônica



Fonte: Isoni, 200?

Um outro efeito a ser considerado quando os transformadores estão submetidos à presença de harmônicas reside na variação do ruído audível decorrente das vibrações das lâminas da chaparia do núcleo magnético. Sob altas freqüências, as alternâncias de polaridade dos grãos magnéticos do aço-silício ocorrem com maior velocidade gerando ruídos mais intensos e, muitas vezes, variáveis.

1.3.2 Motores Elétricos Assíncronos e Síncronos

A presença de conteúdo harmônico na tensão de alimentação dos motores de corrente alternada gerando-se a absorção de correntes harmônicas, provoca a elevação das perdas no cobre e no ferro. As perdas no ferro, similarmente ao que ocorre nos transformadores, subdividem-se em perdas por correntes de Foucault e perdas por histerese. A elevação de tais perdas decorre da circulação de maiores níveis de correntes parasitas nas chaparias do rotor e do estator (perdas variáveis com o quadrado da freqüência) e da geração de calor adicional no ferro da máquina em decorrência da elevação da velocidade de alternância magnética e do aumento do atrito entre os dipolos magnéticos da chaparia (perdas variáveis proporcionalmente à variação da frequência).

A elevação das perdas no cobre devido às correntes harmônicas que circulam nos enrolamentos (tanto nas bobinas do estator quanto na gaiola e/ou enrolamentos do rotor) também podem ser consideráveis.

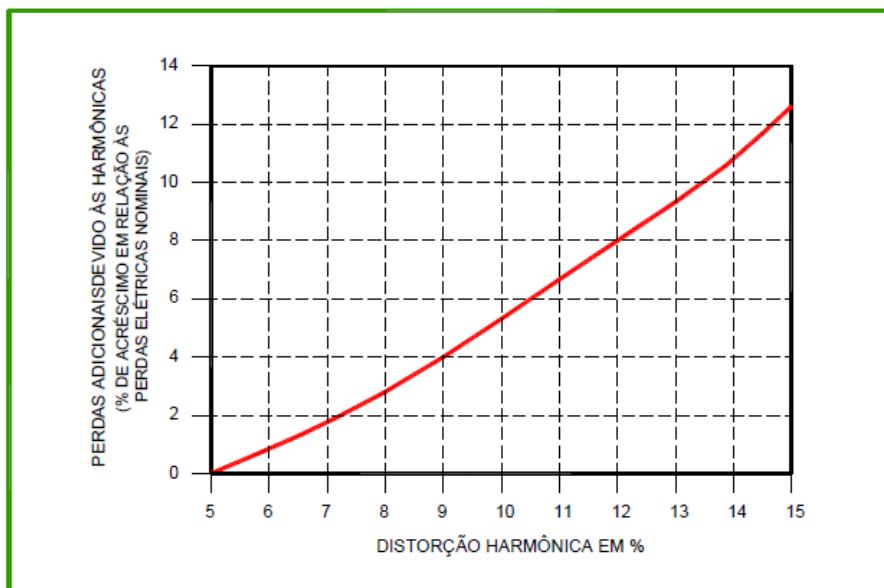
Outra consequência da presença das harmônicas nos motores elétricos trata-se do Efeito Pelicular (abordado mais adiante no item relativo aos Condutores Elétricos) que ocorre nos condutores dos enrolamentos do estator fazendo com que as correntes de freqüência mais elevada circulem quase que totalmente na periferia da seção de cobre, o que aumenta a resistência efetiva de tais condutores e eleva as perdas de condução de energia.

Além disso, um importante efeito indesejável e prejudicial à operação dos motores reside no fato de que as harmônicas de seqüência negativa, fundamentalmente a de ordem 5^a (mas também a 11^a, a 17^a, etc), geram torques em sentido oposto ao gerado pela onda fundamental, tendendo a reduzir a capacidade para acionamento da carga mecânica acoplada ao eixo girante. Esse efeito é interpretado pelo motor como um acréscimo de carga no eixo (torque resistente), o que provoca a absorção de parcela adicional de corrente no estator. Numa situação limite, caso a condição de carga seja elevada e as proteções de sobrecorrente estejam mal dimensionadas ou não “enxerguem” adequadamente a presença das harmônicas, pode ocorrer a queima do motor.

Relativamente às alterações na eficiência operacional ou rendimento dos motores elétricos perante a presença das harmônicas, bibliografias específicas e estudos de caso reais detectaram elevações de perdas de cerca de 13% perante uma DHTv de 16%, relativamente aos valores de perdas obtidos com uma alimentação senoidal pura. O

gráfico da Figura 1.13 mostra a variação típica das perdas nos motores de indução em função da distorção total da tensão de alimentação.

Figura 1. 13 - Perdas elétricas adicionais em motores de indução



Fonte: Isoni, 200?

Um outro efeito também detectável quando da presença de harmônicas consiste no aumento do ruído audível quando comparado com o ruído percebido perante a aplicação de tensão não distorcida. Além das vibrações mecânicas adicionais acarretando desgaste mecânico excessivo de eixos, rolamentos e mancais que oneram os custos de manutenção.

Os efeitos causados pelas harmônicas de tensão nos motores síncronos são similares aos verificados em motores assíncronos de indução. De maneira geral, há uma elevação das perdas no cobre e no ferro.

1.3.3 Condutores Elétrico e Isolações

Os condutores elétricos (tanto os de utilização geral em uma dada instalação quanto os condutores internos a transformadores, motores elétricos, etc) são afetados pelas correntes harmônicas devido ao agravamento do Efeito pelicular (“Skin-Effect”) e também ao Efeito de Proximidade.

O Efeito Pelicular, fenômeno físico que surge exclusivamente em circuitos de corrente alternada, é caracterizado pela circulação de uma maior parcela da corrente

elétrica na periferia do condutor à medida em que se eleva a freqüência (Hz). Em outras palavras, a profundidade de penetração da corrente alternada em um condutor é tanto menor quanto maior for a frequência desta. Esse fenômeno decorre de uma maior concentração de linhas de força magnética na parte mais interna do condutor perante freqüências mais elevadas. Havendo mais linhas de força (ou fluxo magnético) no centro do condutor, essa região apresentará maior indutância e, consequentemente, reatância indutiva mais elevada. Dessa forma, a corrente desvia-se para as regiões de menor impedância, buscando a periferia da seção transversal. Em última análise, o Efeito Pelicular faz com que a seção transversal de um dado condutor, quando “enxergada” pela corrente elétrica, pareça inferior à sua seção nominal e o resultado é uma maior resistência elétrica à circulação dessa corrente. Nessa situação há um maior aquecimento, o que se traduz em maiores perdas de energia elétrica por Efeito Joule ($R \cdot I^2$). O Efeito Pelicular se eleva com o aumento da freqüência e com o diâmetro do condutor. De maneira geral tal fenômeno começa a se manifestar de forma mais pronunciada a partir de 350 Hz, ou seja, perante a presença das harmônicas de ordem 7 e superiores, o que deve ser avaliado por projetistas e equipes de manutenção.

O Efeito de Proximidade deve-se às distorções que campos magnéticos gerados em um dado condutor podem causar sobre a corrente elétrica circulante em um condutor adjacente. Em geral, esse problema pode se agravar devido à elevação do valor eficaz da corrente total circulante em um condutor em virtude da presença das harmônicas, fato que contribui para a elevação da intensidade do campo magnético gerado e aumenta as chances da ocorrência de um acoplamento indutivo perturbador em um condutor adjacente.

Caso os cabos sejam longos e os sistemas conectados tenham suas ressonâncias excitadas pelas componentes harmônicas, podem aparecer elevadas sobre-tensões ao longo da linha, podendo danificar o cabo permanentemente.

No que tange ao dimensionamento de condutores na presença de harmônicas é importante salientar os seguintes aspectos:

- Cada componente harmônica possui valor eficaz próprio que gera aquecimento no condutor e provoca uma queda de tensão. Há, portanto, um efeito cumulativo resultante da ação conjunta da onda fundamental e de todas as harmônicas presentes que deve ser considerado quando da aplicação dos critérios iniciais de dimensionamento de condutores (critério da capacidade de condução de corrente e critério da máxima queda de tensão admissível).

- Na fase de projeto (ou em procedimentos de diagnóstico e readequação de instalações), quando estiver prevista a ocorrência de harmônicas em um determinado circuito, a determinação da corrente de projeto para o correto dimensionamento dos condutores pelo critério da capacidade de condução de corrente (ou ampacidade) exige que as harmônicas sejam consideradas juntamente com a onda fundamental,
- A norma NBR-5410/97 da ABNT (“Instalações Elétricas de Baixa Tensão – Procedimento”) indica duas formas básicas para a determinação da corrente de projeto de um circuito. A primeira delas toma como base a escolha dos cabos em função das correntes de linha (cabosfase) e se aplica quando os percentuais previstos para a 3^a harmônica são de até 33% relativamente à corrente eficaz à freqüência fundamental. A segunda baseia-se na escolha dos cabos em função da corrente de neutro e se aplica quando tais percentuais são superiores a 33% (nessa situação, o valor eficaz da corrente total circulante no condutor neutro será igual ou superior ao valor eficaz das correntes circulantes nas fases).

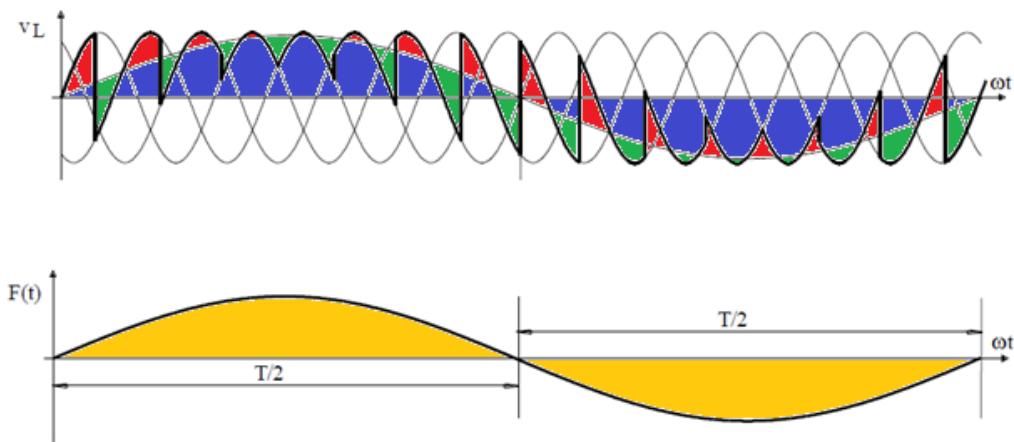
1.4 Conversores Compensadores

Como se pode ver, a presença de harmônicas na rede pode criar problemas dos mais variados e de difícil diagnóstico com antecedência. Com o intuito de reduzir ou até mesmo eliminar os problemas causados pelas distorções harmônicas de tensão nos componentes do sistema de um cicloconversor, como evidenciado no subitem anterior, objetivou-se o projeto de um cicloconversor que disponibilizasse em sua saída uma forma de onda de tensão o mais próximo da senoidal a fim de alimentar uma determinada carga, resistiva ou reativa. Para isso, a partir da compreensão do funcionamento do Cicloconversor foi idealizado que a inserção de um conversor CC-CC ou CC-CA, de elevada dinâmica, conectado em série com o circuito seria capaz de mitigar as componentes harmônicas. Trabalhando de forma a compensar a tensão de saída, ora somando, ora subtraindo tensão, o conversor compensador é responsável por impor uma forma de onda o mais próximo de uma senóide na alimentação da carga.

Inicialmente, a escolha do compensador série se deu de forma a satisfazer as necessidades descritas acima como, somar tensão tanto no semiciclo positivo quanto negativo e, de modo análogo, subtrair tensão tanto no semiciclo positivo quanto no negativo. A Figura 1.14 exemplifica essa estratégia mostrando a energia processada pelo conversor compensador em vermelho, de modo a somar tensão, e em verde, de modo a

subtrair tensão, com o intuito de se obter uma senóide pura como apresentado em amarelo. A parte azul do desenho corresponde a toda energia útil processada pelo cicloconversor, e as demais em vermelho e verde correspondem a energia que será processada pelo compensador. Demonstrando, assim, uma baixa parcela de potência processada pelo conversor compensador, mesmo para um cicloconversor de três pulsos.

Figura 1. 14 - Relação da quantidade de energia processada em cada conversor



Fonte: Dados do próprio autor

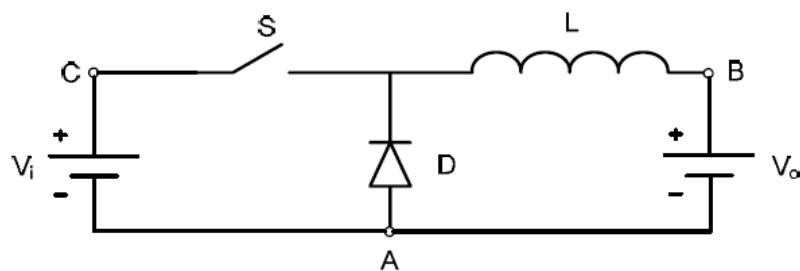
A área de estudo da Eletrônica de Potência que é foco deste trabalho, para a determinação do conversor compensador, é a dos conversores CC-CC, cuja função é, resumidamente, elevar ou reduzir uma tensão CC. A família de conversores CC-CC utilizada neste trabalho é a dos não-isolados, composta por seis conversores, assim como descrito na obra de Ivo Barbi [Barbi, 1997]:

- Conversor Buck – Conversor CC-CC abaixador de tensão. Utilizado para possibilitar uma variação contínua da tensão média na carga desde zero até o valor da tensão de alimentação.
- Conversor Boost – Conversor CC-CC elevador de tensão. A fonte de alimentação atua como uma fonte de corrente, devido ao indutor colocado em série com a mesma.
- Conversor Buck-Boost – Conversor CC-CC à acumulação de energia. É utilizado para controlar o fluxo de potência entre duas fontes de tensão.
- Conversor Cuk – Conversor CC-CC à acumulação capacitativa. É utilizado para realizar a transferência de energia entre duas fontes CC de corrente.
- Conversor Sepic – Conversor CC-CC simples, mas de difícil implementação de controle. Pode ser utilizado tanto como abaixador quanto elevador de tensão.

- Conversor Zeta – Conversor CC-CC que pode operar tanto como elevador como abaixador de tensão. Pode também ser empregado como fonte de múltiplas saídas, acrescentando-se para isso, tantos circuitos secundários quantos forem necessários.

Dentre estes conversores, o mais marcante para este trabalho é o conversor Buck, já que este compõe a primeira célula de conversor a ser estudada para a montagem do compensador série de elevada dinâmica proposto. A Figura 1.15 ilustra a topologia básica do conversor Buck:

Figura 1. 15 - Conversor Buck



Fonte: FREITAS, 2012

O princípio de funcionamento do conversor Buck é bastante simples. A tensão de saída V_o varia de acordo com o tempo em que a chave S permanece fechada em relação ao período de operação, chamada de razão cíclica. Esta razão cíclica pode variar de 0 (caso a chave fique sempre aberta) até 1 (caso a chave esteja sempre fechada).

Entretanto, devido a questões tecnológicas as chaves eletrônicas normalmente apresentam um tempo mínimo de condução, ou seja, após a entrada em condução esta deve permanecer por um tempo mínimo nesta situação. O mesmo acontece para o bloqueio, ou seja, desligada a chave, esta deve permanecer um tempo mínimo desligada antes da próxima entrada em condução. Isto implica a limitação da razão cíclica em um intervalo menor que 100%, tipicamente de 5 a 95%. Em outros conversores pode haver outras implicações que resultem em maior limitação, por exemplo, o tempo de desmagnetização do transformador num conversor forward.

Por fim, a relação entre a tensão de saída e a de entrada é dada pela equação:

$$V_o = D \cdot V_i \quad \text{eq (1.1)}$$

Onde:

V_o = Tensão de saída

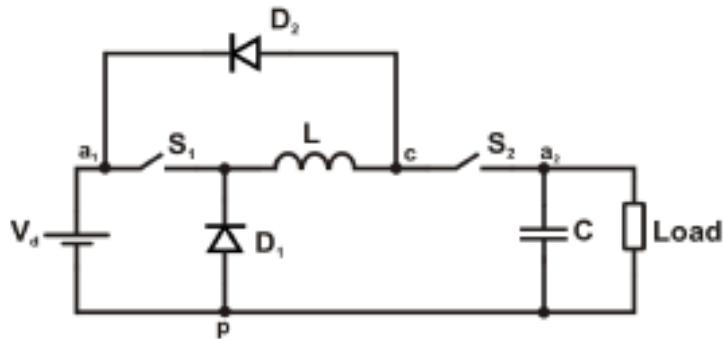
$D = \text{Razão cíclica}$

$V_i = \text{Tensão de entrada}$

Considerando que a razão cíclica D é sempre menor que um, pode-se facilmente perceber pela equação que a tensão de saída do conversor Buck é sempre menor do que a tensão de entrada, portanto pode-se dizer que o conversor Buck é um abaixador de tensão.

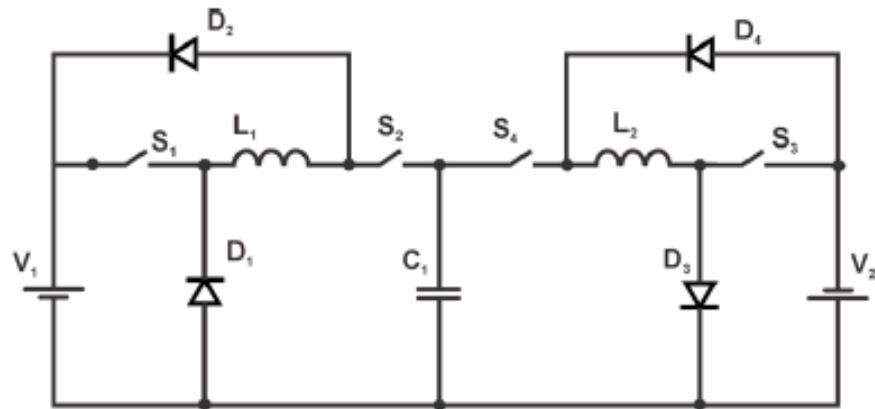
A Figura 1.16 representa o conversor Buck EIE, outro circuito importante no desenvolvimento deste trabalho. Em suma, ele se difere do conversor Buck EI pela presença de mais uma chave e um diodo, com a vantagem de tornar a tensão de saída mais estabilizada (para entradas que não sejam puramente CC).

Figura 1. 16 - Conversor Buck EIE



Fonte: FREITAS, 2012

Nota-se, também, que a energia armazenada no indutor retorna para a fonte no conversor Buck EIE, diferentemente do conversor Buck convencional que descarrega a energia do indutor na carga. Porém, tal conversor possui a capacidade de operação sem apresentar overshooting na tensão de saída, uma vez que a tensão no capacitor e a corrente no indutor são controladas separadamente [Bissochi Jr, 2001]. Neste contexto, será utilizado um arranjo topológico de inversor, derivado da associação de conversores Buck EIE, no qual entende-se por inversor Buck EIE uma associação de dois conversores Buck EIE como representado pela Figura 1.17.

Figura 1. 17 - Inversor Buck EIE


Fonte: Bissochi Jr, 2001

As principais vantagens deste conversor são: tensão de saída totalmente controlada; a possibilidade de utilizar o inversor multinível em aplicações de alta tensão, reduzindo o estresse de tensão sobre os dispositivos semicondutores; tensão de saída senoidal, independente do número de níveis do conversor, sem utilização de filtros passivos; e estratégia de controle simples e eficiente [COSTA, 2010].

A operação do inversor Buck EIE pode ser descrita em dois estágios: (1) os interruptores S1 e S2 são acionados e a energia armazenada no indutor L1 é transferida para o capacitor de saída C1; (2) os interruptores S1 e S2 são desativados e a energia remanescente armazenada em L1 é agora devolvida à fonte V1 através dos diodos D1 e D2 que, neste momento, estão diretamente polarizados e simultaneamente as chaves S3 e S4 são fechadas, transferindo agora a energia armazenada em L2 para o capacitor, de modo a inverter a polaridade da tensão nos terminais deste.

Entretanto, foi estudado e simulado o uso do conversor Buck EIE atuando como compensador de tensão. Posteriormente, foi identificado a possibilidade de se trabalhar com dois conversores Buck EI, ao invés do inversor Buck EIE, apenas alterando a estratégia de controle do Cicloconversor para uma melhor adequação ao sistema. No capítulo seguinte será exposto o princípio de funcionamento e uma prévia das vantagens e desvantagens de cada conversor no arranjo topológico desenvolvido.

1.5 Conclusão

O capítulo 1 é responsável por apresentar a motivação deste trabalho, nele propõe-se uma amostra dos principais temas relacionados, exibindo o atual estado da arte desta área de pesquisa. Abordam-se, também, informações importantes acerca do funcionamento dos cicloconversores, assim como suas principais aplicações e características.

São discutidos nesse capítulo de forma detalhada os efeitos nocivos causados pelas distorções harmônicas em componentes do sistema elétrico de potência, além de vincular a operação do Cicloconversor a esses resultados danosos.

Dessa forma, são apresentados dois relevantes conversores CC-CC que serão utilizados para conceber o arranjo topológico proposto por este trabalho, a fim de aprimorar a qualidade de energia entregue à carga.

Portanto, este capítulo tem a função de justificar esta pesquisa, esclarecendo a sua importância para a Eletrônica de Potência assim como para a Qualidade de Energia, dois consideráveis setores de pesquisa da Engenharia Elétrica.



Capítulo 2

Conversor Proposto

2.1 Considerações Iniciais

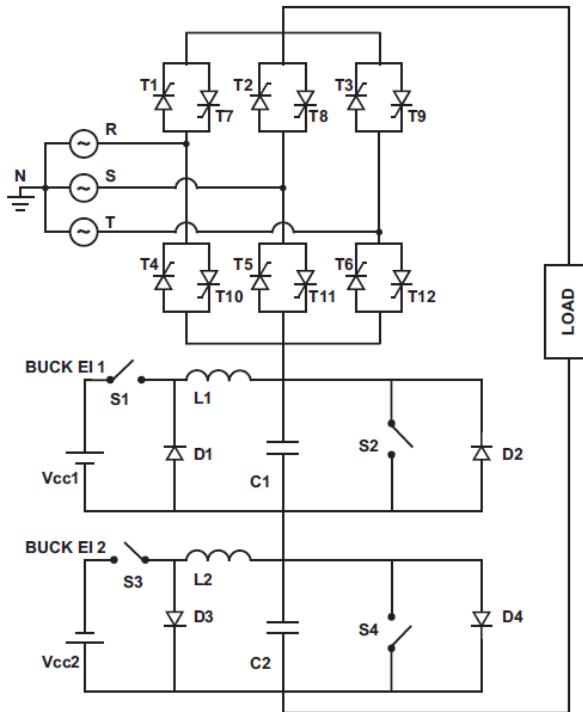
Para este trabalho foram desenvolvidos dois novos arranjos de conversores CA-CA, no sentido de construir um cicloconversor dotado de um compensador série de elevada dinâmica capaz de mitigar a distorção harmônica da tensão na carga, tanto para cargas resistivas quanto para cargas reativas.

O projeto do cicloconversor híbrido monofásico se deu através da análise do melhor arranjo de circuito a ser desenvolvido, levando em consideração fatores como menor número de chaves semicondutoras, menor DHT da tensão de saída, possibilidade de atender a cargas indutivas, interruptores dispostos de maneira a suportar menores estresses de tensão, ou seja, fatores determinantes de eficiência e desempenho. As duas propostas de topologia mais adequadas encontradas, para o compensador série, foram o Buck EI e o Buck EIE, dispostos conforme a Figura 2.1 e a Figura 2.2 ilustra, respectivamente.

Embora suas etapas de operação sejam muito semelhantes, é interessante apresentar separadamente cada um desses arranjos.

O arranjo de circuito cicloconversor híbrido utilizando dois conversores Buck EI consiste na conexão do cicloconversor de seis pulsos em série com os conversores Buck EI, assim como disposto na Figura 2.1.

A rede CA fornece alimentação para o cicloconversor enquanto cada compensador necessita de uma fonte cc de suprimento.

Figura 2. 1 - Circuito cicloconversor híbrido monofásico com o conversor Buck EI


Fonte: Dados do próprio autor.

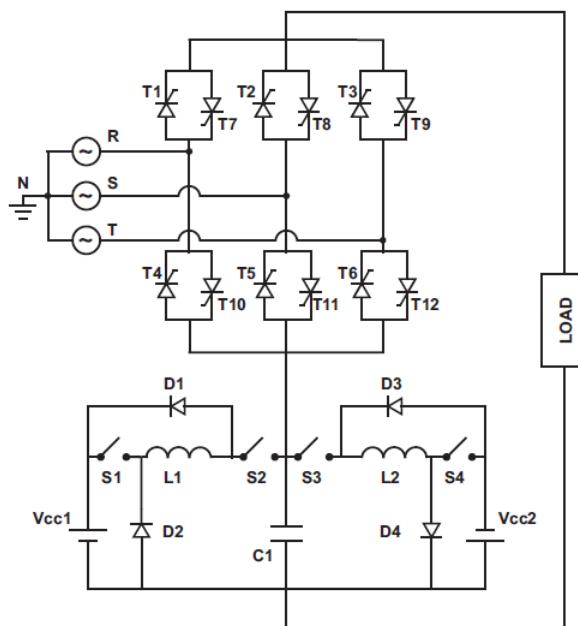
O conversor compensador conectado na parte superior (Buck EI1) é responsável por compensar a tensão na carga durante o semiciclo positivo da corrente de saída garantindo que o limite desejado de distorção harmônica seja respeitado. Esta compensação acontece por meio do chaveamento em alta frequência da chave S1, de forma a controlar a tensão no capacitor C1 que tem sua tensão somada à tensão do cicloconversor para alimentar a carga. O mesmo princípio ocorre no semiciclo negativo, mas o conversor controlado é o inferior, e a chave comandada para efetuar a compensação é a S3, controlando a tensão do capacitor C2.

As chaves T1 a T12 são chaves de comutação em baixa frequência, ficando o grupo T1 a T6 responsável pela condução de todo o semi-ciclo positivo da corrente de carga, e o grupo T7 a T12 responsável pela condução de todo o semi-ciclo negativo da corrente de carga. As chaves S2 e S4 também possuem baixa frequência de operação, sendo a chave S2 comandada para fechar durante o semiciclo negativo da corrente e a chave S4 comandada para fechar durante o semiciclo positivo da corrente de carga. Os diodos D2 e D4 tiveram que ser acrescentados a estrutura para garantir o funcionamento



requerido. Mais detalhes sobre o funcionamento da estrutura serão dados no item que se segue.

Figura 2. 2 - Circuito cicloconversor híbrido monofásico com o inversor Buck EIE



Fonte: Dados do próprio autor.

O arranjo de circuito cicloconversor híbrido utilizando o inversor Buck EIE consiste na conexão do cicloconversor de seis pulsos em série com o inversor Buck EIE, assim como disposto na Figura 2.2.

A rede CA fornece alimentação para o cicloconversor enquanto o compensador necessita de duas fontes CC. O conversor compensador é responsável por adequar a tensão na carga durante o semiciclo positivo e negativo da corrente de saída garantindo que o limite desejado de distorção harmônica seja respeitado. Esta compensação acontece por meio do chaveamento em alta frequência das chaves S1, S2, S3 e S4 de forma a controlar a tensão no capacitor C1 que tem sua tensão somada à do cicloconversor para alimentar a carga.

Da mesma maneira, as chaves T1 a T12 são chaves de comutação em baixa frequência, ficando o grupo T1 a T6 responsável pela condução de todo o semi-ciclo positivo da corrente de carga, e o grupo T7 a T12 responsável pela condução de todo o semi-ciclo negativo da corrente de carga. Mais detalhes sobre o funcionamento desta outra estrutura também serão dados no item seguinte.



Ambas as possibilidades foram analisadas e apresentaram vantagens e desvantagens, uma em relação à outra. No item seguinte será demonstrado o princípio de funcionamento das topologias propostas evidenciando as principais etapas de operação que garantem a compreensão dos circuitos.

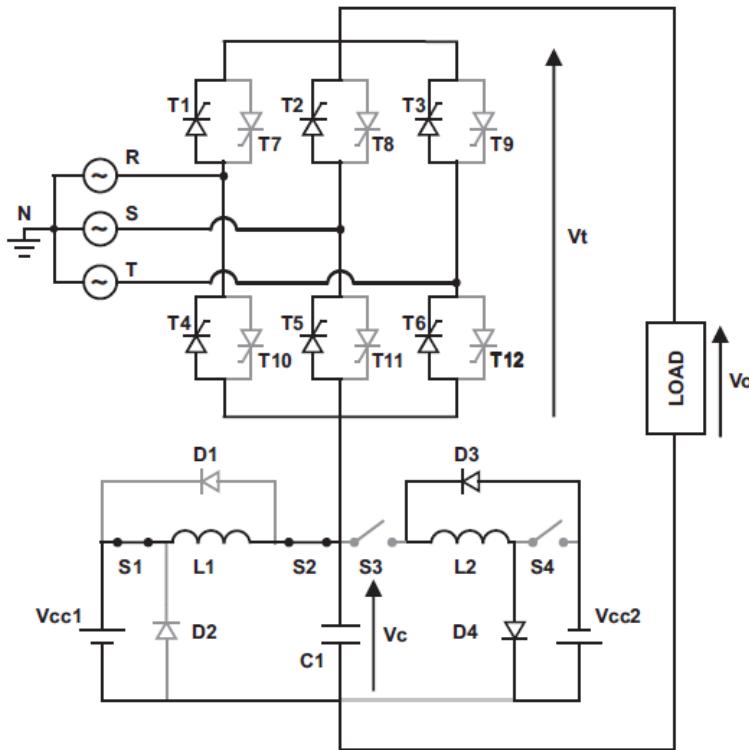
2.2 Princípio de Funcionamento

2.2.1 Cicloconversor híbrido monofásico com inversor Buck EIE

O primeiro arranjo a ser descrito é o do compensador com o uso da célula do Buck EIE para compensação, uma solução mais elegante e sofisticada, porém mais cara devido ao uso de duas chaves semicondutoras de alta frequencia a mais (uma para cada braço do conversor). O arranjo do cicloconversor híbrido monofásico, utilizando o Buck EIE, é apresentado na Figura 2.2. Vale ressaltar que o circuito compensador proposto é um seguidor de tensão e, portanto, sempre estará atuando de forma a impor uma tensão senoidal igual a tensão de referência desejada. Sua operação se divide basicamente em quatro etapas que serão demonstradas a seguir:

1^a Etapa: Soma de tensão no semiciclo positivo de Vt:

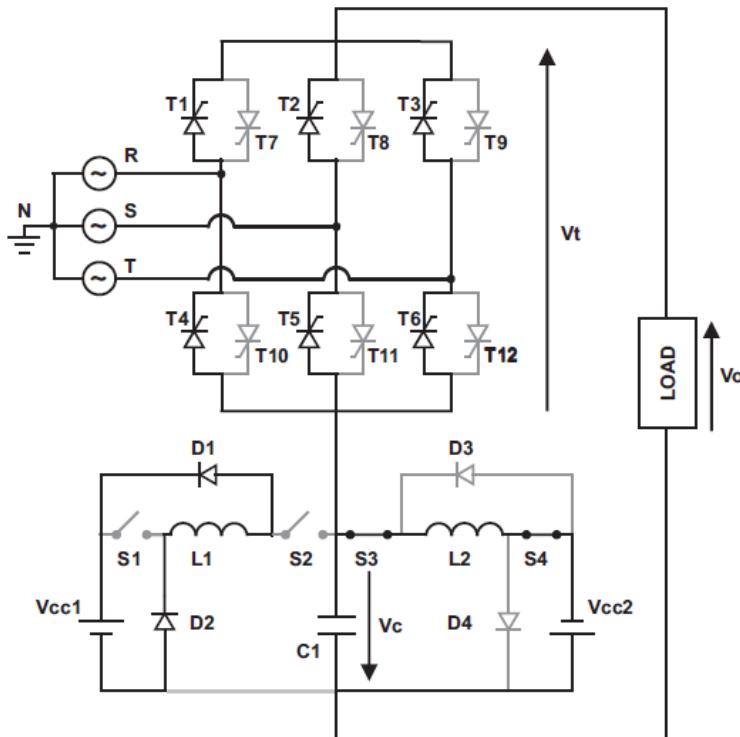
Quando a tensão de saída do cicloconversor (Vt) é positiva, porém, possui um valor menor que a tensão de referência que se deseja impor, o inversor Buck EIE deve ser capaz de somar o valor diferencial de tensão. A Figura 2.3 ilustra o caminho da corrente elétrica desta etapa, assim como os componentes que à conduzem. Ela tem inicio quando a tensão na carga (Vo) fica menor que a tensão de referência, durante semiciclo positivo de Vt. Neste momento as chaves S1 e S2 são comandadas para fechar, e durante esta etapa, a fonte Vcc1 alimenta o capacitor C1 através do indutor L1, cuja tensão se soma à tensão do cicloconversor, fazendo com que a tensão na carga (Vo) atinja o valor desejado. Vale ressaltar que as chaves S3 e S4 permanecem sempre abertas ao longo desta etapa, e caso o indutor L2 esteja carregado ele força a polarização dos diodos D3 e D4, descarregando assim sua energia na fonte Vcc2.

Figura 2.3 - 1^a Etapa de operação: $V_o = V_t + V_c$ 

Fonte: Dados do próprio autor.

2^a Etapa: Subtração de tensão no semiciclo positivo de V_t :

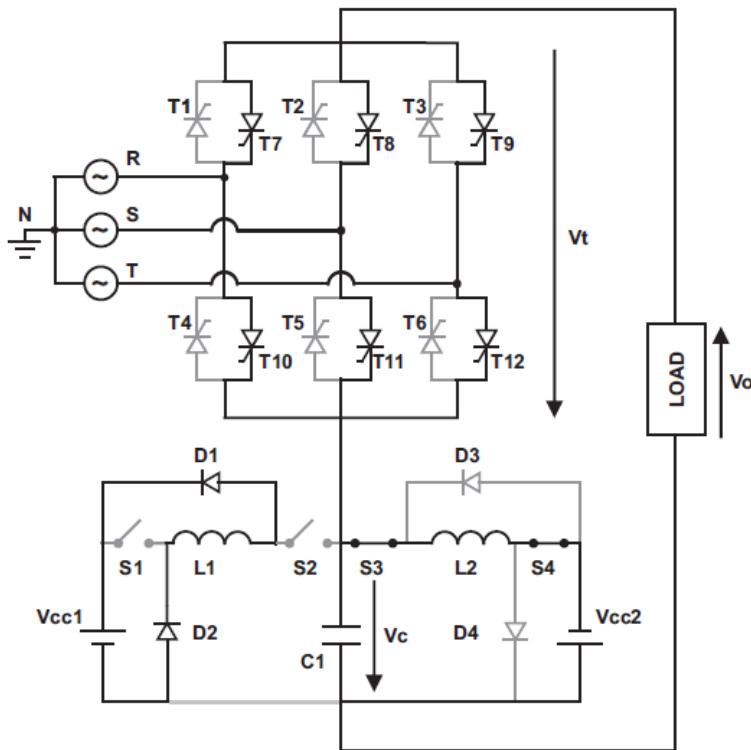
Quando a tensão de saída do cicloconversor (V_t) é positiva, porém, possui um valor maior que a tensão de referência que se deseja impor, o inversor Buck EIE deve ser capaz de subtrair o valor diferencial de tensão. A Figura 2.4 ilustra o caminho da corrente elétrica desta etapa, assim como os componentes que à conduzem. Ela tem inicio quando a tensão na carga (V_o) fica maior que a tensão de referência, durante semiciclo positivo de V_t . Neste momento as chaves S3 e S4 são comandadas para fechar, e durante esta etapa, a fonte V_{cc2} alimenta o capacitor C_1 através do indutor L_2 , cuja tensão se subtrai à tensão do cicloconversor, fazendo com que a tensão na carga (V_o) atinja o valor desejado. Vale ressaltar que as chaves S1 e S2 permanecem sempre abertas ao longo desta etapa, e caso o indutor L_1 esteja carregado ele força a polarização dos diodos D1 e D2, descarregando assim sua energia na fonte V_{cc1} .

Figura 2.4 - 2^a Etapa de operação: $V_o = V_t - V_c$ 

Fonte: Dados do próprio autor.

3^a Etapa: Soma de tensão no semiciclo negativo de Vt:

Quando a tensão de saída do cicloconversor (V_t) é negativa, porém, possui um valor maior que a tensão de referência que se deseja impor, o inversor Buck EIE deve ser capaz de somar o valor diferencial de tensão. A Figura 2.5 ilustra o caminho da corrente elétrica desta etapa assim como os componentes que à conduzem. Ela tem inicio quando a tensão na carga (V_o) fica maior que a tensão de referência, durante semiciclo negativo de V_t . Neste momento as chaves S3 e S4 são comandadas para fechar, e durante esta etapa, a fonte V_{cc2} alimenta o capacitor C_1 através do indutor L_2 , cuja tensão se soma à tensão do cicloconversor, fazendo com que a tensão na carga (V_o) atinja o valor desejado. Vale ressaltar que as chaves S1 e S2 permanecem sempre abertas ao longo desta etapa, e caso o indutor L_1 esteja carregado ele força a polarização dos diodos D1 e D2, descarregando assim sua energia na fonte V_{cc1} .

Figura 2.5 - 3^a Etapa de operação: $V_o = -(V_t + V_c)$ 

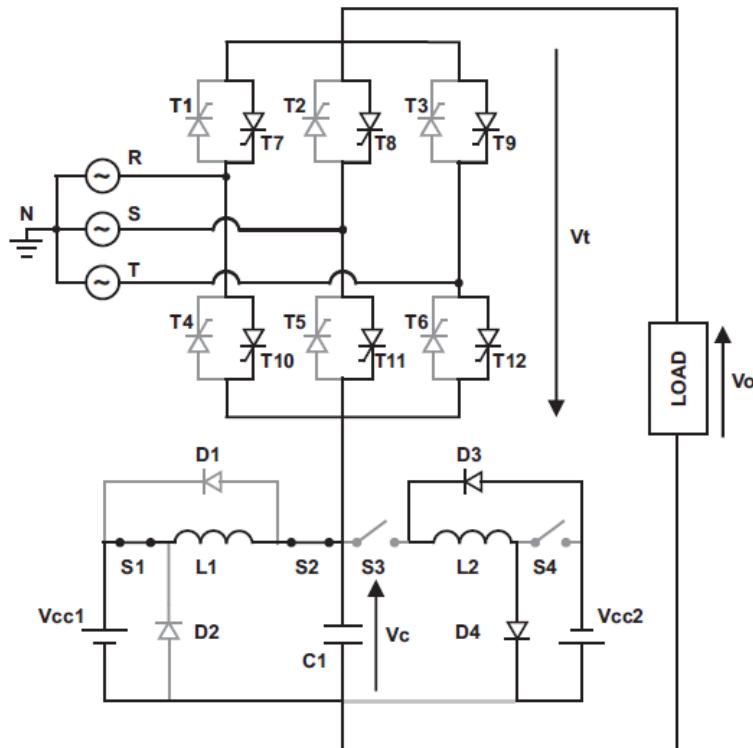
Fonte: Dados do próprio autor

4^a Etapa: Subtração de tensão no semiciclo negativo de Vt:

Quando a tensão de saída do cicloconversor (V_t) é negativa, porém, possui um valor menor que a tensão de referência que se deseja impor, o inversor Buck EIE deve ser capaz de subtrair o valor diferencial de tensão. A Figura 2.6 ilustra o caminho da corrente elétrica desta etapa assim como os componentes que à conduzem. Ela tem inicio quando a tensão na carga (V_o) fica menor que a tensão de referência, durante semiciclo negativo de V_t . Neste momento as chaves S1 e S2 são comandadas para fechar, e durante esta etapa, a fonte V_{cc1} alimenta o capacitor C_1 através do indutor L_1 , cuja tensão se subtrai à tensão do cicloconversor, fazendo com que a tensão na carga (V_o) atinja o valor desejado. Vale ressaltar que as chaves S3 e S4 permanecem sempre abertas ao longo desta etapa, e caso o indutor L_2 esteja carregado ele força a polarização dos diodos D3 e D4, descarregando assim sua energia na fonte V_{cc2} .



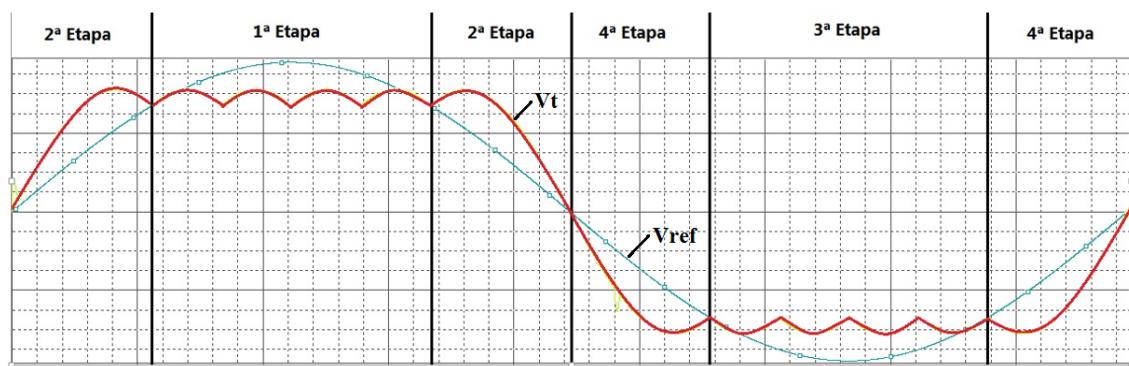
Figura 2. 6 - 4^a Etapa de operação: $V_o = -(V_t - V_c)$



Fonte: Dados do próprio autor

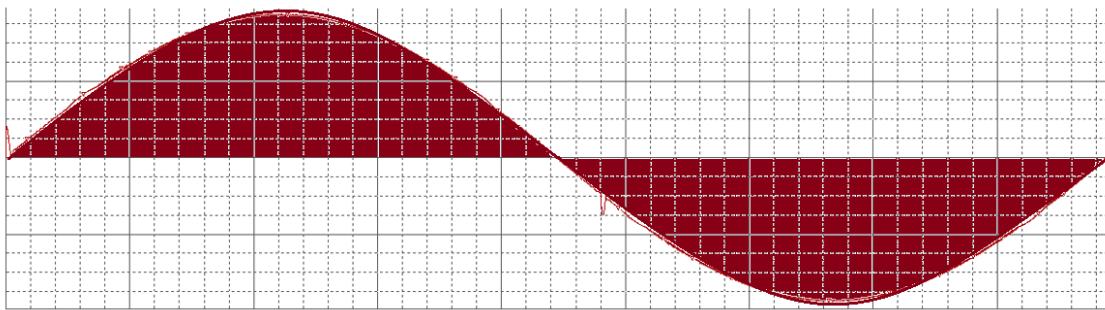
A Figura 2.7 esclarece o momento onde ocorre as quatro etapas para um período completo da tensão de saída do cicloconversor. Sendo mostrado a forma de onda da tensão do cicloconversor (V_t) e a forma de onda da tensão de referência (V_{ref}) que se deseja impor. Já a Figura 2.8 ilustra o resultado que se espera da forma de onda de tensão de saída do arranjo do cicloconversor com o inversor Buck EIE. Podemos concluir que o circuito proposto impõe a tensão de referência desejada, eliminando de forma eficiente o conteúdo harmônico da tensão do Cicloconversor entregue à carga.

Figura 2. 7 - Etapas de atuação do inversor Buck EIE



Fonte: Dados do próprio autor

Figura 2. 8 - Resultado esperado da tensão de saída utilizando o inversor Buck EIE



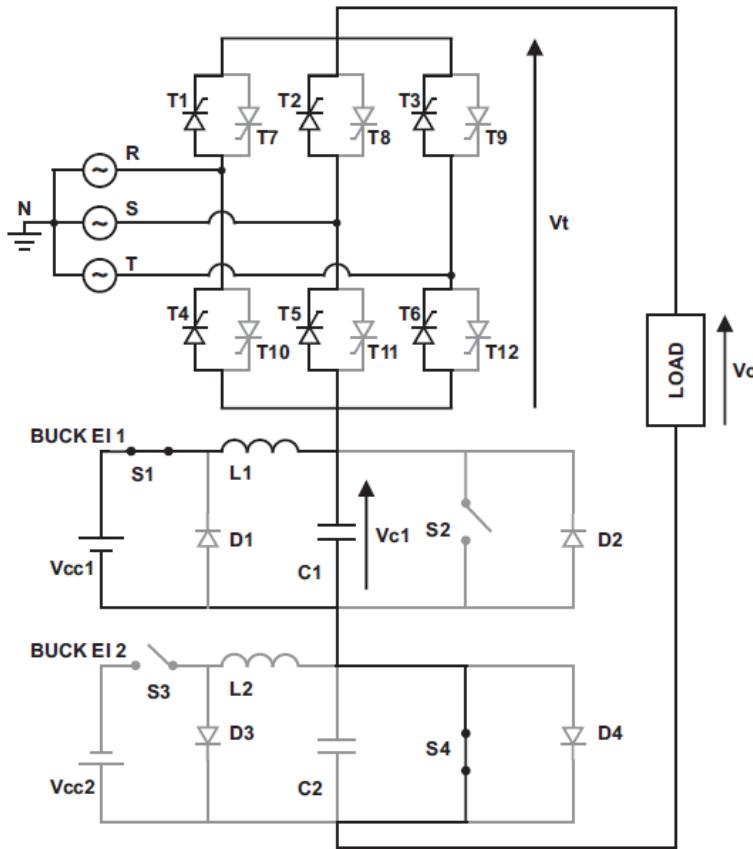
Fonte: Dados do próprio autor

2.2.2 Cicloconversor híbrido monofásico com conversores Buck EI

O arranjo do cicloconversor híbrido monofásico, utilizando o conversor Buck convencional, é apresentado na Figura 2.1. Ao contrário do inversor Buck EIE, esta topologia apenas é capaz de compensar uma tensão em apenas um sentido. Para melhor aproveitamento do conversor foi escolhido a disposição dos Bucks EI de modo a somar tensão no semiciclo positivo e negativo, como demonstrado nas etapas de operação a seguir. Dessa forma, o arranjo desenvolvido apenas reduz a taxa de distorção harmônica, enquanto o arranjo com o inversor Buck EIE consegue eliminar totalmente as distorções harmônicas. As vantagens e desvantagens desses dois tipos de arranjos serão expostas detalhadamente no capítulo referente aos resultados de simulação onde se faz uma comparação dos dois circuitos de forma quantitativa e qualitativa. Sua operação também se resume em quatro etapas que serão demonstradas a seguir:

1^a Etapa: Soma de tensão no semiciclo positivo de V_t:

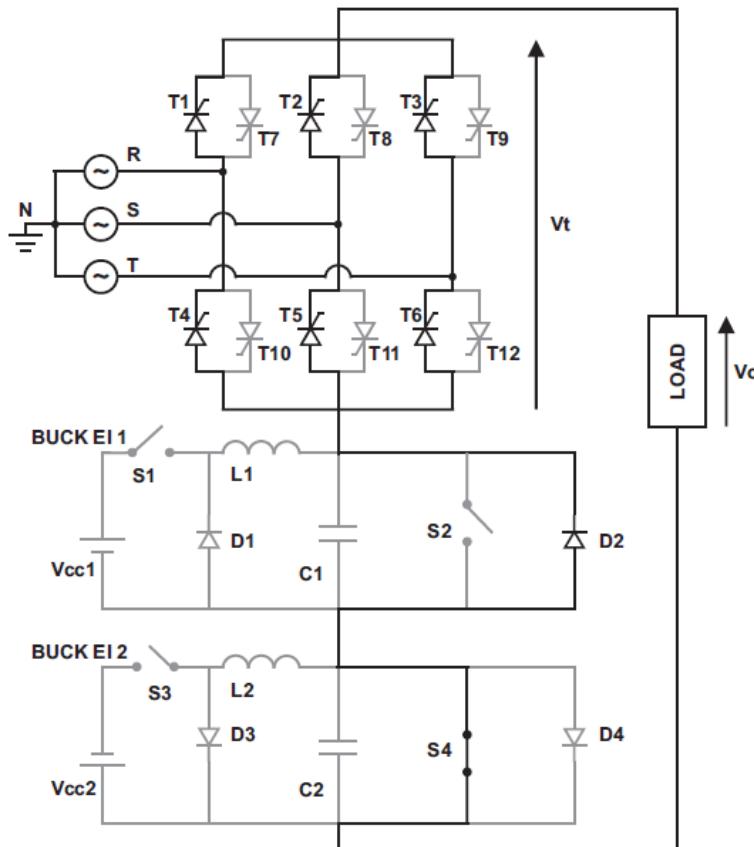
Quando a tensão de saída do cicloconversor (V_t) é positiva, porém, possui um valor menor que a tensão de referência que se deseja impor, o conversor Buck EI 1 deve ser capaz de somar o valor diferencial de tensão. A Figura 2.9 ilustra o caminho da corrente elétrica desta etapa assim como os componentes que à conduzem. Ela tem inicio quando a tensão na carga (V_o) fica menor que a tensão de referência, durante semiciclo positivo. Neste momento a chave S1 é comandada para fechar, e durante esta etapa, a fonte V_{cc1} alimenta o capacitor C1 através do indutor L1, cuja tensão se soma à tensão do Cicloconversor, fazendo com que a tensão na carga (V_o) atinja o valor desejado. Vale ressaltar que as chaves S2 e S3 permanecem sempre abertas ao longo desta etapa, e a chave S4 fica sempre fechada durante o semiciclo positivo da corrente de carga.

Figura 2.9 - 1^a Etapa de operação: $V_o = V_t + V_{c1}$ 

Fonte: Dados do próprio autor

2^a Etapa: Polarização do diodo D2:

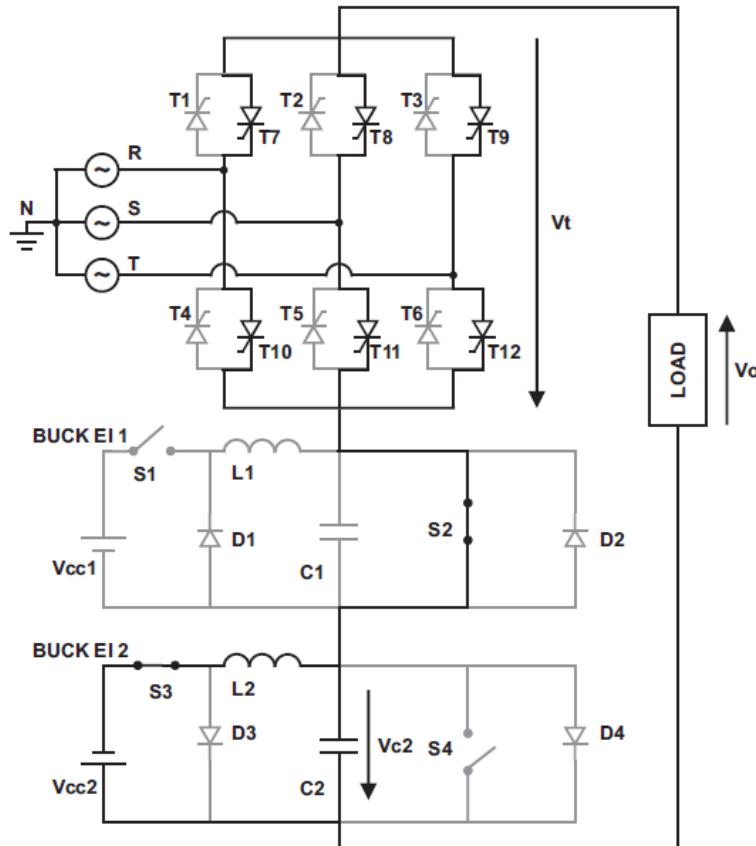
Quando a corrente de carga do cicloconversor (V_t) é positiva, porém, não se deseja somar tensão à tensão do cicloconversor, visto que a tensão de referência está menor que a tensão do cicloconversor, ocorre a polarização do diodo D2. A Figura 2.10 ilustra o caminho da corrente elétrica desta etapa assim como os componentes que à conduzem. Ela tem inicio quando a tensão na carga (V_o) fica maior que a tensão de referência, durante o semiciclo positivo. Neste momento a chave S4 permanece fechada, fazendo com que a tensão na carga (V_o) seja igual a tensão do cicloconversor. Vale ressaltar que as chaves S1, S3 e S2 permanecem sempre abertas ao longo desta etapa, e a chave S4 fica sempre fechada durante o semiciclo positivo da corrente de carga.

Figura 2. 10 - 2^a Etapa de operação: $V_o = V_t$ 

Fonte: Dados do próprio autor

3^a Etapa: Soma de tensão no semiciclo negativo de V_t :

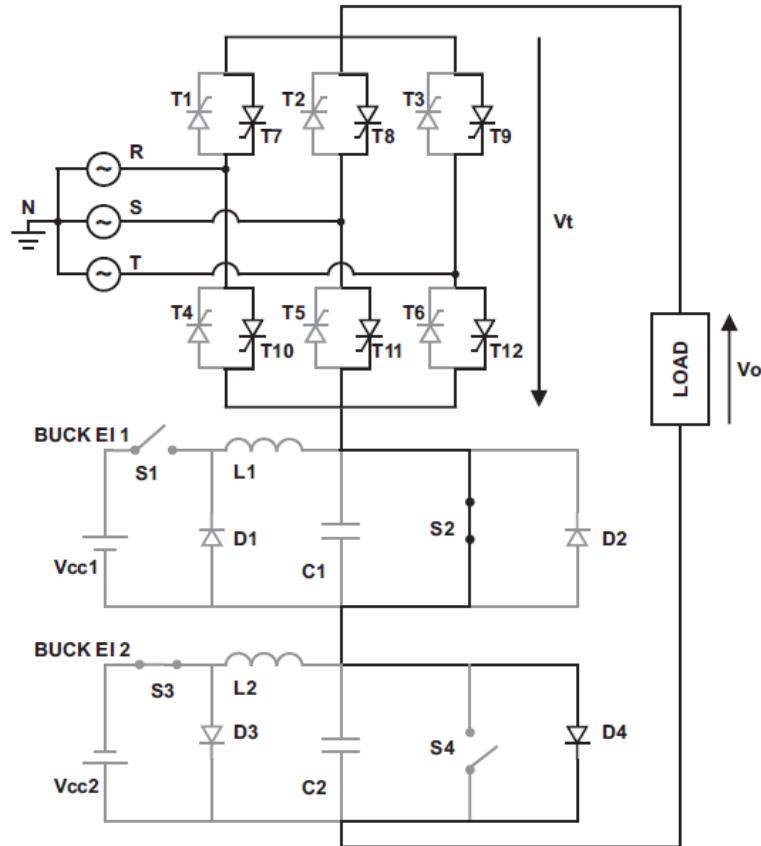
Quando a tensão de saída do cicloconversor (V_t) é negativa, porém, possui um valor maior que a tensão de referência que se deseja impor, o conversor Buck EI 2 deve ser capaz de somar o valor diferencial de tensão. A Figura 2.11 ilustra o caminho da corrente elétrica desta etapa assim como os componentes que à conduzem. Ela tem inicio quando a tensão na carga (V_o) fica maior que a tensão de referência, durante o semiciclo negativo. Neste momento a chave S3 é comandada para fechar, e durante esta etapa, a fonte V_{cc2} alimenta o capacitor C_2 através do indutor L_2 , cuja tensão se soma à tensão do cicloconversor, fazendo com que a tensão na carga (V_o) atinja o valor desejado. Vale ressaltar que as chaves S1 e S4 permanecem sempre abertas ao longo desta etapa, e a chave S2 fica sempre fechada durante o semiciclo negativo da corrente de carga.

Figura 2. 11 - 3^a Etapa de operação: $V_o = -(V_t + V_{c2})$ 

Fonte: Dados do próprio autor

4^a Etapa: Polarização do diodo D4:

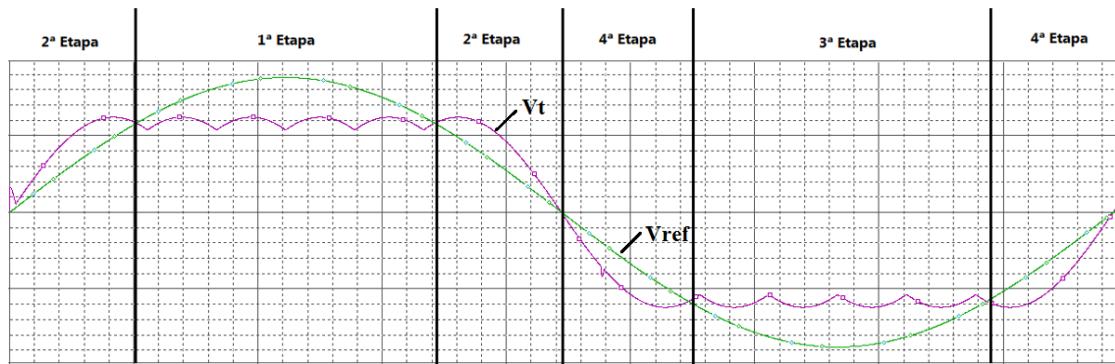
Quando a corrente de carga do cicloconversor é negativa, porém, não se deseja somar tensão à tensão do cicloconversor, visto que a tensão de referência está maior que a tensão do cicloconversor, ocorre a polarização do diodo D4. A Figura 2.12 ilustra o caminho da corrente elétrica desta etapa assim como os componentes que a conduzem. Ela tem inicio quando a tensão na carga (V_o) fica menor que a tensão de referência, durante o semiciclo negativo. Neste momento a chave S2 permanece fechada, fazendo com que a tensão na carga (V_o) seja igual a tensão do cicloconversor. Vale ressaltar que as chaves S1, S3 e S4 permanecem sempre abertas ao longo desta etapa, e a chave S2 fica sempre fechada durante o semiciclo negativo da corrente de carga.

Figura 2.12 - 4^a Etapa de operação: $V_o = -V_t$ 

Fonte: Dados do próprio autor

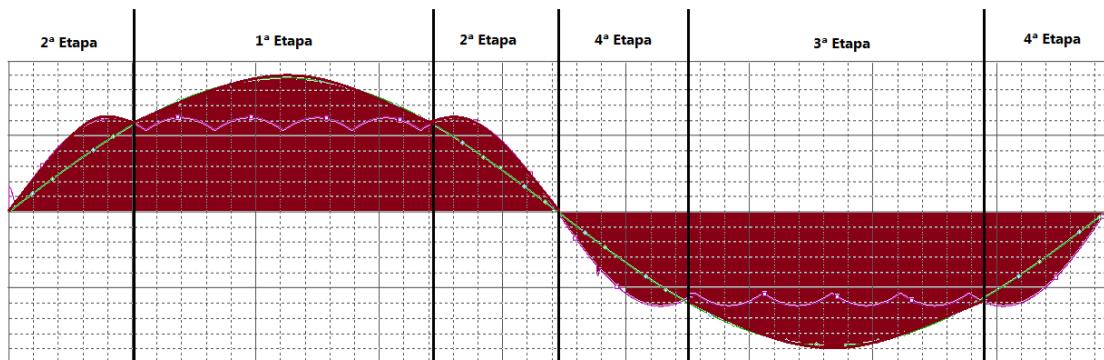
A Figura 2.13 exemplifica os intervalos onde ocorre cada uma das quatro etapas para um período completo da tensão de saída do cicloconversor, sendo mostrado a forma de onda da tensão do cicloconversor (V_t) e a forma de onda senoidal da tensão de referência (V_{ref}) que se deseja impor. Já a Figura 2.14 mostra o resultado esperado da compensação da tensão de saída utilizando os conversores Buck EI.

Figura 2.13 - Etapas de atuação dos conversores Buck EI



Fonte: Dados do próprio autor

Figura 2. 14 - Resultados esperados da tensão de saída com os conversores Buck EI



Fonte: Dados do próprio autor

Embora o arranjo do cicloconversor híbrido utilizando o Buck convencional não apresente uma forma de onda puramente senoidal é importante destacar que há uma melhora significativa na redução dos conteúdos harmônicos dessa forma de onda, sendo os resultados quantificados nas simulações.



2.3 Conclusão

No campo teórico, este trabalho propõe dois novos arranjos topológicos de compensador série, um utilizando a célula do conversor Buck EI clássico e outro utilizando a célula do Buck EIE para efetuar a compensação desejada.

Neste capítulo, as etapas de operação dos compensadores propostos são apresentadas e explicadas detalhadamente, de forma a permitir um melhor entendimento do princípio de funcionamento do arranjo.

Abrem-se também, neste capítulo, algumas discussões sobre as relações de custo benefício estudadas antes da montagem do protótipo para ensaios reais do compensador, função de grande importância ao se criar uma nova solução tecnológica.



Capítulo 3

Procedimento de Projeto

3.1 Considerações Iniciais

A partir do exposto no capítulo anterior, será demonstrado a seguir algumas considerações técnicas pertinentes ao procedimento de projeto dos conversores utilizados no arranjo topológico proposto, os quais são: cicloconversor com entradas trifásicas e saída monofásica de seis pulsos, conversor Buck EI e, por fim, o inversor Buck EIE.

Será dado uma abordagem prática e quantitativa referente aos circuitos que compoem o arranjo proposto, de forma a permitir o entendimento e a otimização no dimensionamento dos dispositivos empregados.

3.2 Projeto cicloconversor

Como vimos anteriormente, o cicloconversor de seis pulsos, foco deste trabalho, pode ser descrito como a associação de duas pontes retificadoras, também de seis pulsos cada, conectadas em antiparalelo. De modo que o estudo do dimensionamento dos retificadores pode ser extendido para os cicloconversores, no que tange os aspectos de capacidade de condução de corrente e estress de tensão nas chaves dos dispositivos semicondutores.

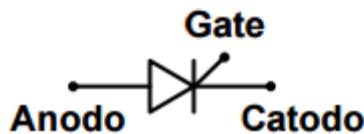
Para analisar a operação dos retificadores de ponte completa controlados, faz-se necessário compreender como opera o tiristor. Esse é um dispositivo utilizado para o controle do fluxo de potência para a carga em retificadores completamente controlados. Os tiristores são dispositivos semicondutores com capacidade de chaveamento. Entre os tiristores mais conhecidos está o Silicon Controlled Rectifier (SCR) [GILLILAND, 1982].

O SCR é um dispositivo de três terminais; um anodo, um catodo (como um diodo) e um terminal adicional de controle ou gate (Figura 3.1). É capaz de bloquear corrente na



polarização direta e reversa, sendo que na polarização direta pode tornar-se condutor aplicando-se uma corrente contínua ao terminal de controle gate, denominada (I_{GT}). A corrente I_{GT} é a mínima corrente CC necessária para chavear o tiristor do estado não-condutor para o estado condutor ou ligado.

Figura 3. 1 - Representação simbólica do tiristor



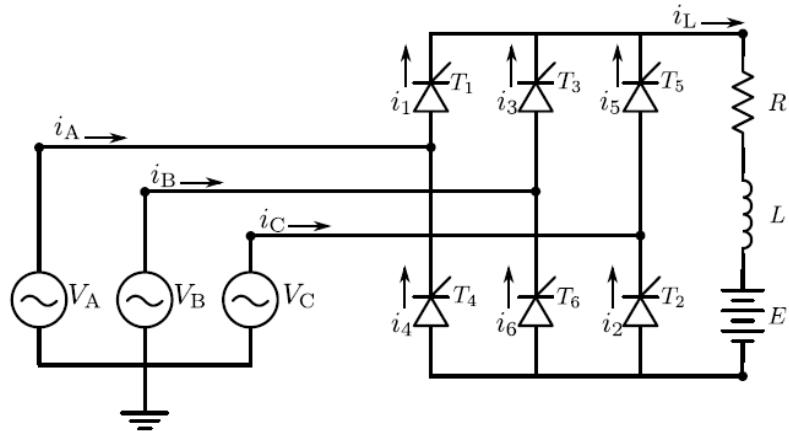
Fonte: AHMED, 2000

Disparando-se uma tensão ao terminal de gate com o tiristor polarizado diretamente, o sinal de disparo pode ser removido e o tiristor continuará conduzindo até a extinção da corrente que flui através do dispositivo.

Sendo assim, será exposto nos subitens seguintes um estudo acerca dos retificadores controlados de onda completa em ponte de seis pulsos e uma análise dos efeitos da comutação nos retificadores controlados que irão propiciar o conhecimento aprofundado para o adequado dimensionamento do circuito e posterior especificação dos componentes.

3.2.1 Retificador controlado de onda completa em ponte (seis pulsos)

O retificador controlado de onda completa em ponte de seis pulsos é projetado com dois retificadores trifásicos de três pulsos, ligados em série, assim como mostra a Figura 3.2. Os tiristores T1, T3 e T5 recebem o nome de grupo positivo [AHMED, 2000], uma vez que são disparados durante o semiciclo positivo da tensão de fases às quais estão conectados. Da mesma forma, os tiristores T2, T4 e T6 são disparados durante os ciclos negativos das tensões de fase formando o grupo negativo.

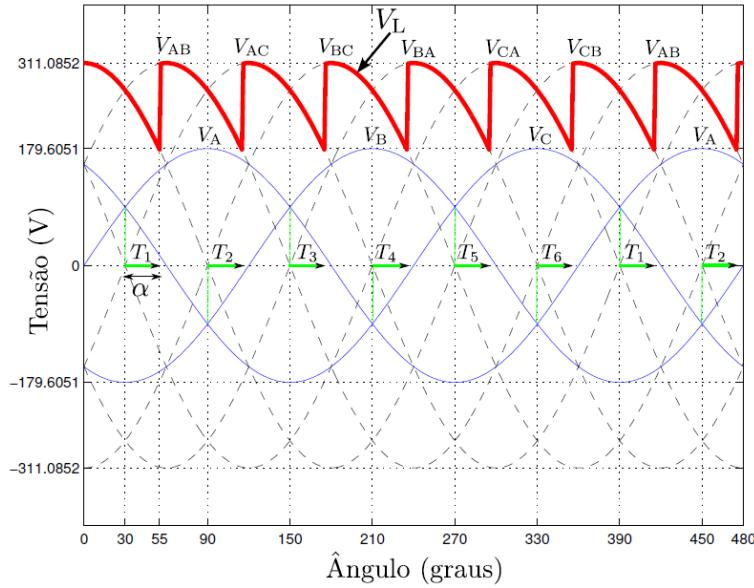
**Figura 3. 2 - Circuito retificador em ponte de onda completa de seis pulsos**

Fonte: TAHIM, COELHO e PERIM 2010

Para que exista um caminho para a corrente entre a fonte e a carga, necessariamente dois tiristores devem estar conduzindo, um do grupo superior e outro do grupo negativo. Portanto, dois pulsos, separados por 60° , são aplicados a cada tiristor no ciclo. Quando um tiristor do grupo positivo e um do grupo negativo estão conduzindo, uma tensão de linha V_L é aplicada à carga. Por exemplo, se T_1 e T_6 conduzem de maneira simultânea, então a tensão de linha V_{AB} é aplicada à carga. Dessa forma, a tensão e a corrente médias são controladas pelo ângulo de disparo dos tiristores. A análise do retificador trifásico, como apresentado na Figura 3.2, é dividido em duas partes para facilitar a compreensão de sua operação. A primeira parte da análise, consideramos que existe uma carga puramente resistiva (R), a segunda existe uma carga reativa indutiva (RL).

a) Retificador Conectado a uma Carga Resistiva

Quando os tiristores são acionados assim que estão diretamente polarizados, o circuito se comporta como um retificador em ponte a diodo e o seu ângulo de disparo é 0° . O ângulo de disparo de cada tiristor é medido a partir do ponto de cruzamento de sua respectiva tensão de fase. Por exemplo, o α para o tiristor T_1 é dado pelo cruzamento da tensão de linha V_A (em que ele está conectado) e a tensão V_C , como apresentado na Figura 3.3 para um α igual a 25° .

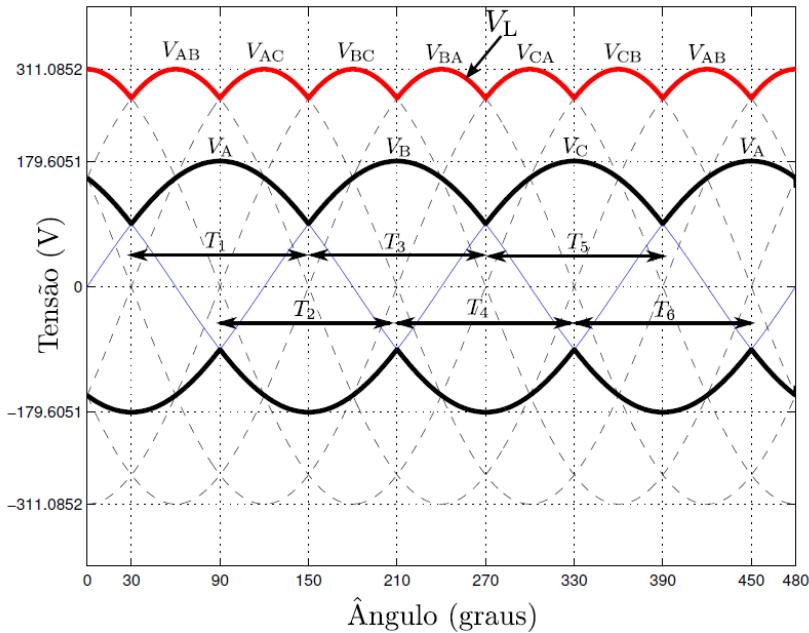
Figura 3.3 -Ângulo de disparo dos tiristores no circuito retificador de ponte completa


Fonte: TAHIM, COELHO e PERIM 2010

Observando a Figura 3.2 e a Figura 3.4, no intervalo de 30° a 150° , o tiristor T1 está conectado à tensão de fase positiva mais alta V_A . Visto que o ângulo de disparo é contado a partir do ponto de cruzamento de sua respectiva tensão de fase, em α igual a 0° o tiristor T1 vai disparar aos 30° e iniciar sua condução, conectando a tensão V_A à carga. É apresentado na Figura 3.4 o momento de disparo do tiristor T1 e a sua respectiva duração, que é de 120° . De modo semelhante, de 150° a 270° , o tiristor T3 passa para o estado ligado e conecta a tensão de fase V_B à carga. No intervalo de 270° a 390° , a carga é conectada à tensão de fase V_C e o ciclo se repete.

O grupo negativo está conectado ao outro extremo da carga. Observando a Figura 3.4, no intervalo de 90° a 210° o tiristor T2 está conectado à tensão de fase mais negativa V_C . Nesse intervalo o tiristor T2 é disparado e passa a conduzir durante os 120° subsequentes. De maneira semelhante, os tiristores T4 e T6 conduzem durante o intervalo de 210° a 330° e de 330° a 450° respectivamente.

A tensão na carga V_L é dada pela diferença de tensões do grupo positivo e o grupo negativo, uma vez que cada grupo está ligado a uma extremidade da carga. Dessa forma, percebe-se que a carga vai estar sempre submetida a uma tensão de linha.

Figura 3.4 - Formas de tensão do grupo positivo, negativo e carga


Fonte: TAHIM, COELHO e PERIM 2010

O descrito anteriormente está graficamente representado na Figura 3.4 e nota-se que a ponte completa possui seis pulsos durante um ciclo. Devido a tal característica o retificador de ponte completa controlado também é conhecido como retificador de seis pulsos. A frequência de ondulação na saída é seis vezes a frequência CA na linha e a amplitude máxima que pode ser alcançada é igual ao valor máximo de tensão de linha. Cada tiristor conduz durante um período de 120° e bloqueia durante os 240° subsequentes em cada ciclo. Faz-se necessário que dois tiristores conduzam simultaneamente, um do grupo positivo e outro do grupo negativo. Estabelecida a sequência de fase como apresentado na Figura 3.4 a ordem dos disparos dos tiristores é T1, T2, T3, T4, T5 e T6 em um ciclo. Os tiristores são disparados com 60° de defasagem entre eles. Isso permite que dois tiristores sempre estejam em condução, visto que cada tiristor conduz durante 120° .

Pode ser observado na Figura 3.5 que a tensão inversa máxima em um tiristor é igual a amplitude instantânea máxima da tensão de linha. Além disso, é importante notar que o tiristor deve ser capaz de bloquear tensões diretas e a amplitude dessa tensão depende do ângulo de disparo. Um ângulo de disparo maior do que zero, acarreta na polarização direta do diodo, porém sem o disparo do gatilho. Assim, a medida que aumentamos o ângulo de disparo, o tiristor fica submetido a tensões diretas maiores, chegando ao extremo de uma polarização direta igual a tensão de linha. Portanto, a

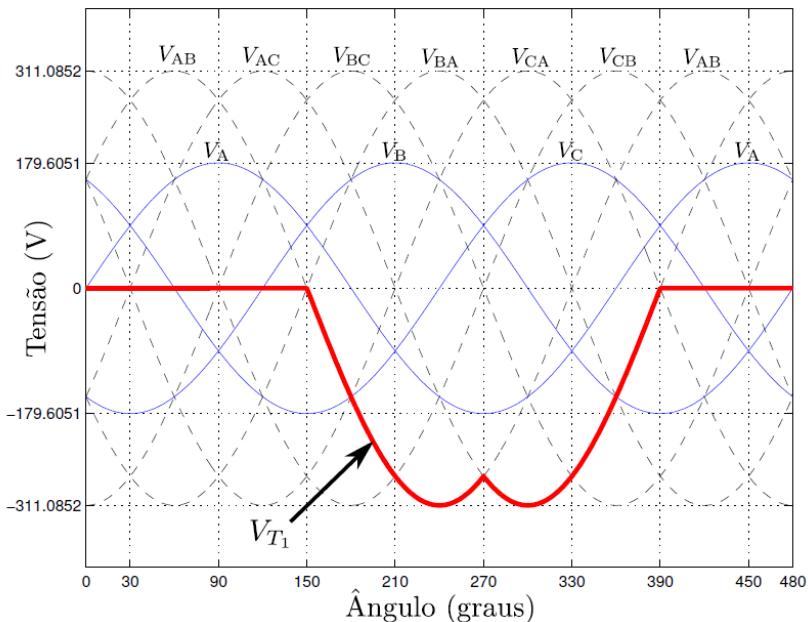


capacidade de bloqueio de polarização direta é uma característica importante quando o tiristor é utilizado em circuitos retificadores de ponte completa.

A corrente em cada tiristor pode ser determinada avaliando os intervalos de condução, por exemplo, no intervalo de 30° a 150° existe corrente fluindo através do tiristor T1. A corrente que flui no neste intervalo é a V_{AB} / R .

No intervalo entre 90° a 150° a corrente sobre T1 é V_{AC} / R . A Figura 3.6 apresenta graficamente a corrente fluindo no tiristor T1 em um ciclo de operação.

Figura 3.5 - Tensão sobre o tiristor T1 em um ciclo de operação



Fonte: TAHIM, COELHO e PERIM 2010

Observe que a corrente no tiristor é sempre positiva, pois o dispositivo é unidirecional para a corrente. Vale notar, no entanto, que cada fase está conectada entre um tiristor do grupo positivo e outro do grupo negativo. Sendo assim, por meio da Figura 3.2 pode-se obter cada corrente de fase aplicando-se a lei de Kirchoff das correntes (LKC):

$$i_A = i_1 - i_4 \quad \text{eq (3.1)}$$

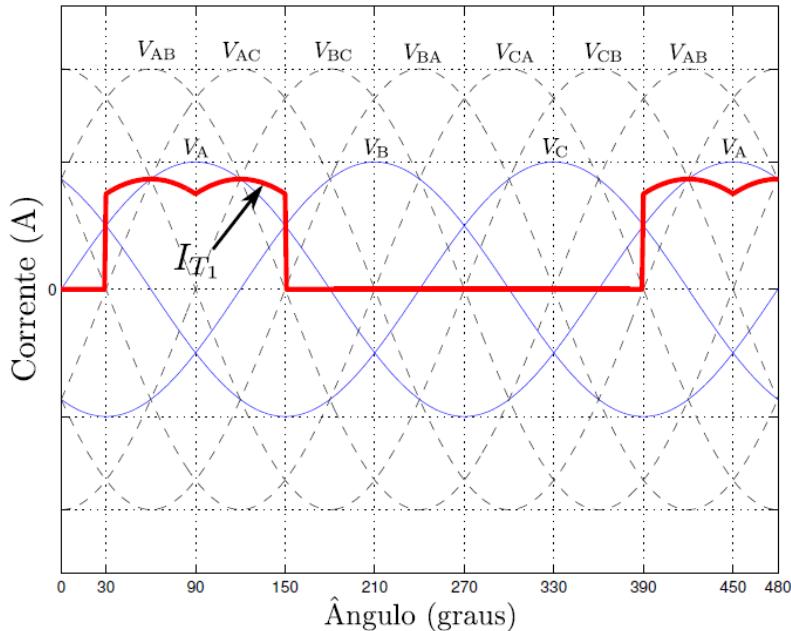
$$i_B = i_3 - i_6 \quad \text{eq (3.2)}$$

$$i_C = i_5 - i_2 \quad \text{eq (3.3)}$$

A corrente de fase i_A é dada pela subtração da corrente do tiristor T1 e o tiristor T4, como apresentado na Figura 3.7 e na Figura 3.8.

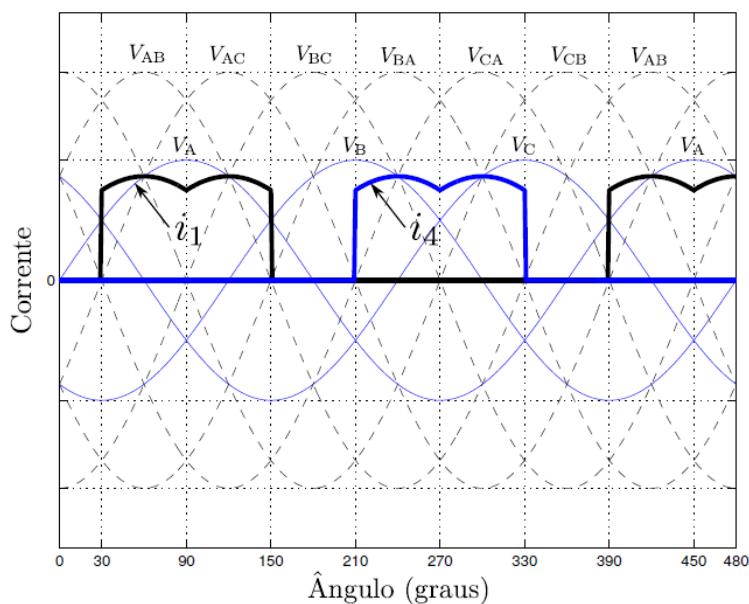
Da Figura 3.8 pode-se observar que as correntes de fase, geralmente do lado secundário do transformador são não-lineares. Além das descontinuidades, diferentemente da carga, as correntes de fase invertem de sentido durante o ciclo e possuem valor médio nulo.

Figura 3. 6 - Corrente sobre o tiristor T1 em um ciclo de operação



Fonte: TAHIM, COELHO e PERIM 2010

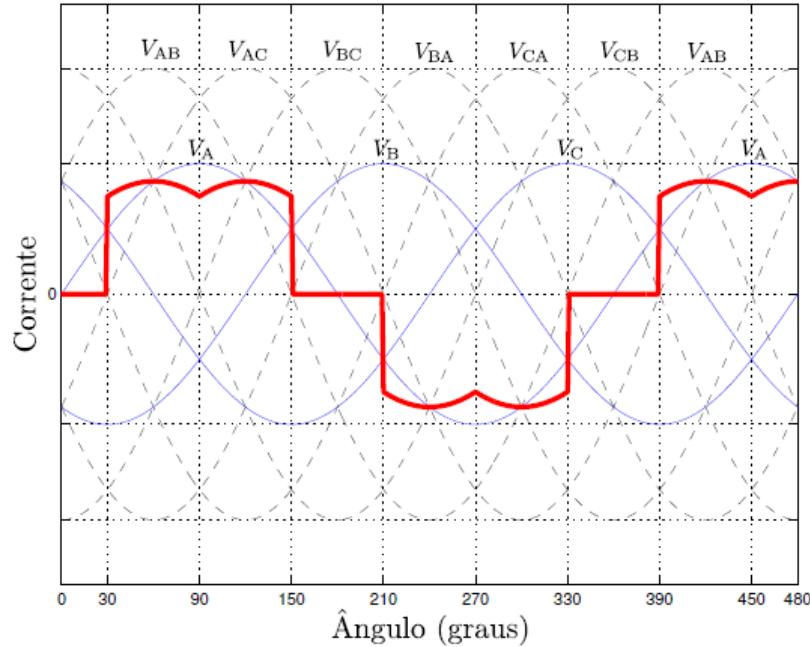
Figura 3. 7 - Forma de onda de corrente dos tiristores T1 (em preto) e T4 (em azul)



Fonte: TAHIM, COELHO e PERIM 2010



Figura 3.8 - Forma de onda da corrente de fase i_A



Fonte: TAHIM, COELHO e PERIM 2010

O controle da tensão média de saída é realizado pela variação do ângulo de disparo α . Para a carga puramente resistiva ou carga indutiva com diodo de roda livre, pode-se calcular o valor médio da tensão de carga V_L a partir da Figura 3.4.

Para $0^\circ \leq \alpha \leq 60^\circ$ a tensão e corrente de saída são contínuas, o que significa que não existe intervalos de tensão e corrente nula na carga. Pode-se verificar que o ângulo de disparo de 60° é o limite da condução contínua para a carga puramente resistiva, como apresenta a Figura 3.9. A tensão média de saída V_{Lavg} para $0^\circ \leq \alpha \leq 60^\circ$ é dada por:

$$V_{Lavg} = \frac{3}{\pi} \int_{\alpha+\frac{\pi}{6}}^{\alpha+\frac{\pi}{2}} V_{Linha} \cdot \sin \left(\omega t + \frac{\pi}{6} \right) d(\omega t) \quad \text{eq (3.4)}$$

$$V_{Lavg} = -\frac{3}{\pi} V_{Linha} \left[\cos \left(\alpha + \frac{4\pi}{6} \right) - \cos \left(\alpha + \frac{\pi}{3} \right) \right] \quad \text{eq (3.5)}$$

$$V_{Lavg} = -\frac{3}{\pi} V_{Linha} \cdot \cos(\alpha) \quad \text{eq (3.6)}$$

Em que V_{Linha} é a tensão máxima de linha do circuito trifásico. Para o intervalo $60^\circ \leq \alpha \leq 120^\circ$ obtém-se o valor médio da seguinte forma (veja a Figura 3.10):



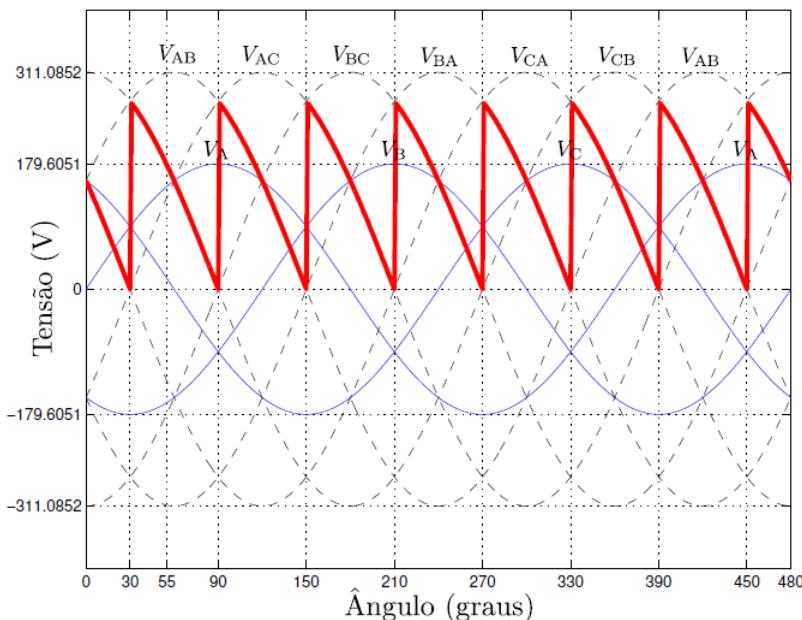
$$V_{L_{avg}} = \frac{3}{\pi} \int_{\alpha+\frac{\pi}{6}}^{\frac{5\pi}{6}} V_{Linha} \cdot \sin\left(\omega t + \frac{\pi}{6}\right) d(\omega t) \quad \text{eq (3.7)}$$

$$V_{L_{avg}} = -\frac{3}{\pi} V_{Linha} \left[\cos(\pi) - \cos\left(\alpha + \frac{\pi}{3}\right) \right] \quad \text{eq (3.8)}$$

$$V_{L_{avg}} = \frac{3}{\pi} V_{Linha} \left[1 + \cos\left(\alpha + \frac{\pi}{3}\right) \right] \quad \text{eq (3.9)}$$

Para $120^\circ \leq \alpha \leq 180^\circ$ os disparos ocorrem quando as tensões de linha possuem valores negativos, ocorrendo o não disparo dos tiristores devido a polarização inversa que esses estão submetidos. Logo, para essa faixa de ângulo de disparo, a carga não é alimentada.

Figura 3. 9 - Tensão de saída V_L com ângulo de disparo de 60°



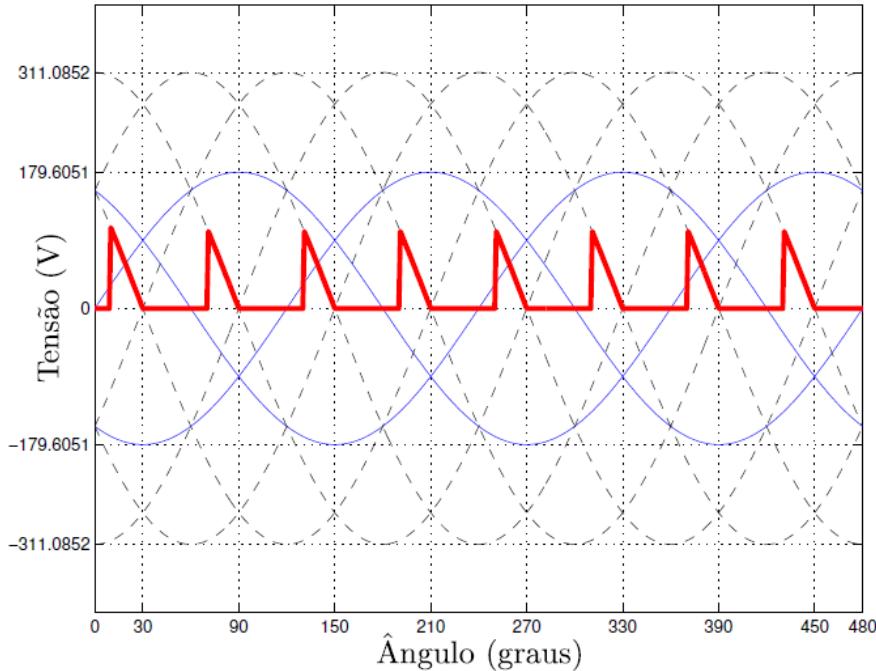
Fonte: TAHIM, COELHO e PERIM 2010

A corrente média de cada tiristor $I_{T(avg)}$ é dada por:

$$I_{T(avg)} = \frac{IL_{(avg)}}{3} \quad \text{eq (3.10)}$$



Figura 3. 10 - Tensão de saída V_L com ângulo de disparo de 100°



Fonte: TAHIM, COELHO e PERIM 2010

Tal equação pode ser obtida observando a Figura 3.6, nota-se que a corrente que passa por cada tiristor é apenas $1/3$ da corrente de ciclo da carga I_L . O valor RMS (ou eficaz) da corrente de saída $I_{L(rms)}$ é obtido por:

$$I_{L(rms)} = \frac{V_{L(rms)}}{R} \quad \text{eq (3.11)}$$

Para $0 \leq \alpha \leq 60^\circ$:

$$I_{L(rms)} = \sqrt{\frac{\frac{3}{\pi} \int_{\alpha+\frac{\pi}{6}}^{\alpha+\frac{\pi}{2}} [V_{Linha} \sin(\omega t + \frac{\pi}{6})]^2}{R}} \quad \text{eq (3.12)}$$

Para $60^\circ \leq \alpha \leq 120^\circ$:

$$I_{L(rms)} = \sqrt{\frac{\frac{3}{\pi} \int_{\alpha+\frac{\pi}{6}}^{\frac{5\pi}{6}} [V_{Linha} \sin(\omega t + \frac{\pi}{6})]^2}{R}} \quad \text{eq (3.13)}$$

O valor eficaz das correntes de linha da fonte para ambas as faixas de operação do ângulo de disparo é dado por:

$$i_{A(rms)} = \sqrt{\frac{2}{3} \cdot I_{L(avg)}} \quad \text{eq (3.14)}$$



A frequência de ondulação da saída é seis vezes a frequência da fonte. O fator de ondulação R_F pode ser obtido da seguinte maneira:

$$R_F = \sqrt{\frac{I_{L(rms)}^2}{I_{L(avg)}^2}} - 1 \quad \text{eq (3.15)}$$

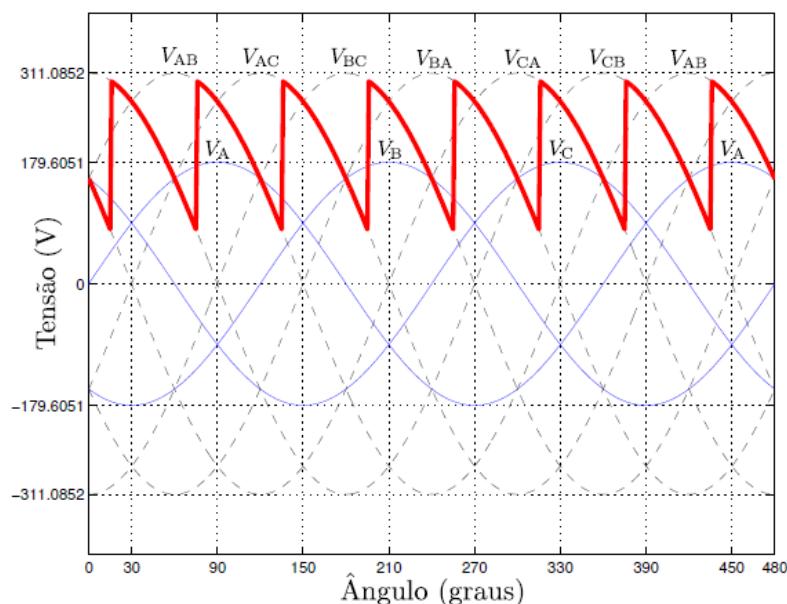
A potência dissipada é obtida a partir da corrente eficaz na carga:

$$P_L = I_{L(rms)}^2 R \quad \text{eq (3.16)}$$

b) Retificador Conectado a uma Carga Indutiva (sem diodo de circulação)

O retificador de seis pulsos em ponte geralmente é utilizado em aplicações em que a carga é altamente indutiva. Nesta seção descreve-se o efeito dessa indutância nas correntes e tensões do circuito de saída. Vale lembrar que o circuito retificador é exatamente o mesmo, não importando o tipo de carga, no entanto mostra-se aqui que o comportamento das tensões e correntes variam bastante entre uma carga resistiva e uma indutiva. Considere o circuito da Figura 3.2 com uma carga R_L . Para um ângulo de disparo dos tiristores entre $0^\circ \leq \alpha \leq 60^\circ$, a tensão de saída é sempre positiva e a condução é contínua independente do tipo de carga. É apresentado na Figura 3.11 um exemplo da tensão de saída quando o disparo dos tiristores ocorre em 45° .

Figura 3. 11 - Tensão de saída do retificador com carga R_L e $\alpha = 45^\circ$

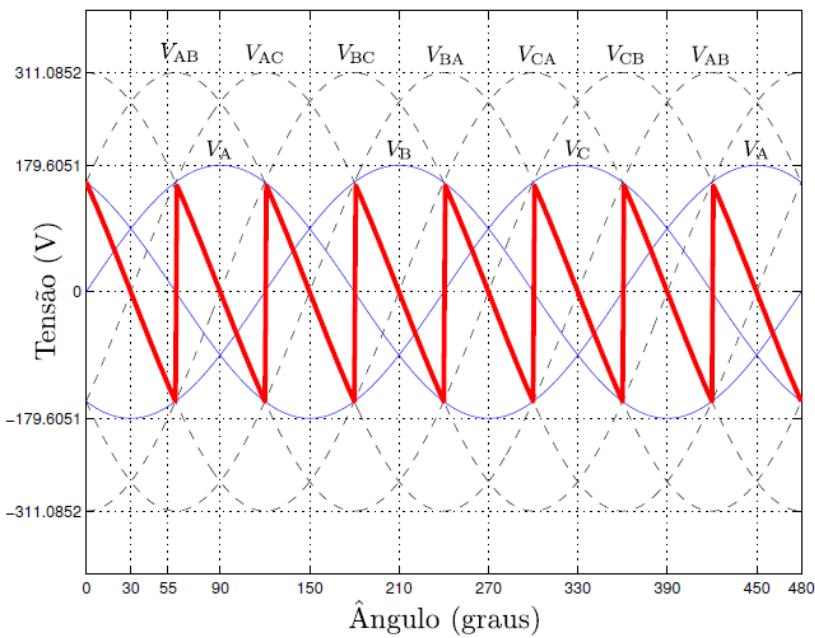


Fonte: TAHIM, COELHO e PERIM 2010

A tensão de saída varia de acordo com o ângulo de disparo dos tiristores e possui o seu valor máximo quando α é 0° . À medida que aumentamos o ângulo de disparo, a tensão média de saída diminui e se torna zero em 90° , visto que a indutância de carga permite que os tiristores continuem conduzindo para tensões negativas da fonte. A Figura 3. 12 apresenta a forma de onda da tensão de saída quando o ângulo de disparo dos tiristores é igual a 90° .

Percebe-se da Figura 3.12 e da Figura 3.11 que o circuito com carga indutiva atua como um retificador para ângulos de disparo entre $0^\circ \leq \alpha \leq 90^\circ$ e como inversor para ângulos de disparo acima de 90° . Isso ocorre porque a tensão média de saída para tais ângulos de disparo torna-se negativa. A tensão CC média atinge seu máximo negativo (modo inversor) quando o ângulo de disparo é de 180° . No modo inversor o circuito em ponte transfere potência do lado da carga para o lado da fonte CA.

Figura 3.12 - Tensão de saída do retificador com carga R_L e $\alpha = 90^\circ$



Fonte: TAHIM, COELHO e PERIM 2010

Vale ressaltar que para operar no modo inversor a carga deve possuir indutância, visto que é impossível uma carga puramente resistiva transferir potência para a fonte.

Nota-se pela característica de controle que na carga R_L temos a possibilidade de disparar os tiristores na faixa de $0^\circ \leq \alpha \leq 180^\circ$, e que o ângulo de 90° (tensão média nula) representa o limiar entre a operar no modo retificador ou inversor. Uma grande diferença entre uma carga puramente resistiva e uma carga R_L está na corrente de carga. Se a indutância da carga R_L for suficientemente grande em relação a R , a corrente de saída



tende a permanecer constante durante a condução. O valor da corrente média de cada tiristor é dado por:

$$I_{T_{(avg)}} = \frac{I_{L_{(avg)}}}{3} \quad \text{eq (3.17)}$$

Para cargas cuja indutância é muito maior do que a parte resistiva, podemos fazer a seguinte consideração:

$$I_{L_{(rms)}} = I_{L_{(avg)}} \quad \text{eq (3.18)}$$

O valor RMS de cada tiristor é:

$$I_{T_{(rms)}} = \frac{I_{L_{(avg)}}}{3} \quad \text{eq (3.19)}$$

Para ângulos de disparo entre $60^\circ \leq \alpha \leq 120^\circ$, a tensão de saída se torna negativa para algumas partes do ciclo. A tensão média de saída nessa faixa de disparo é dada por:

$$V_{L_{(avg)}} = \frac{3 \cdot V_L}{\pi} \left[1 + \cos \left(\alpha + \frac{\pi}{3} \right) \right] \quad \text{eq (3.20)}$$

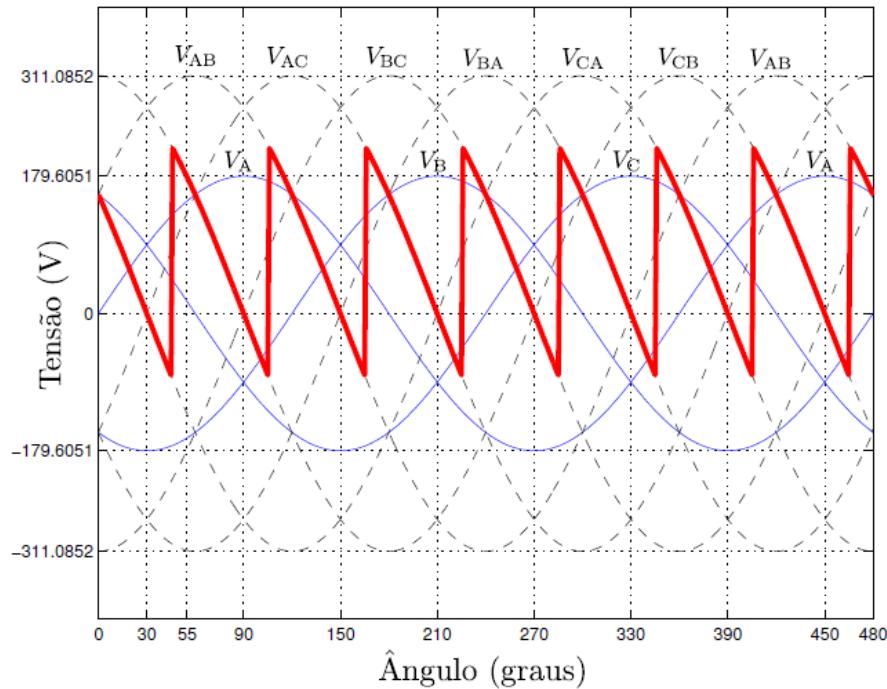
A corrente média no tiristor para ângulos de disparo entre $60^\circ \leq \alpha \leq 120^\circ$ é dada por:

$$I_{T_{(avg)}} = \frac{I_{L_{(avg)}}}{3} \quad \text{eq (3.21)}$$

Um exemplo do retificador funcionando na faixa de disparo entre $60^\circ \leq \alpha \leq 120^\circ$ está representado pela Figura 3.13. Com esse ângulo de disparo o circuito ainda opera como retificador, no entanto a tensão de saída torna-se negativa a cada disparo. Supondo que a indutância é grande quando comparada à resistência de carga, a corrente que flui em cada tiristor e na linha é aproximadamente constante. A Figura 3.14 apresenta a tensão que é submetida o tiristor durante um ciclo de operação. As correntes que fluem nos tiristores T1 e T4 para o mesmo ângulo de disparo ($\alpha = 75^\circ$) estão representados na Figura 3.15. A corrente de linha i_A que é resultado da composição das correntes i_1 e i_4 é apresentada na Figura 3.16.

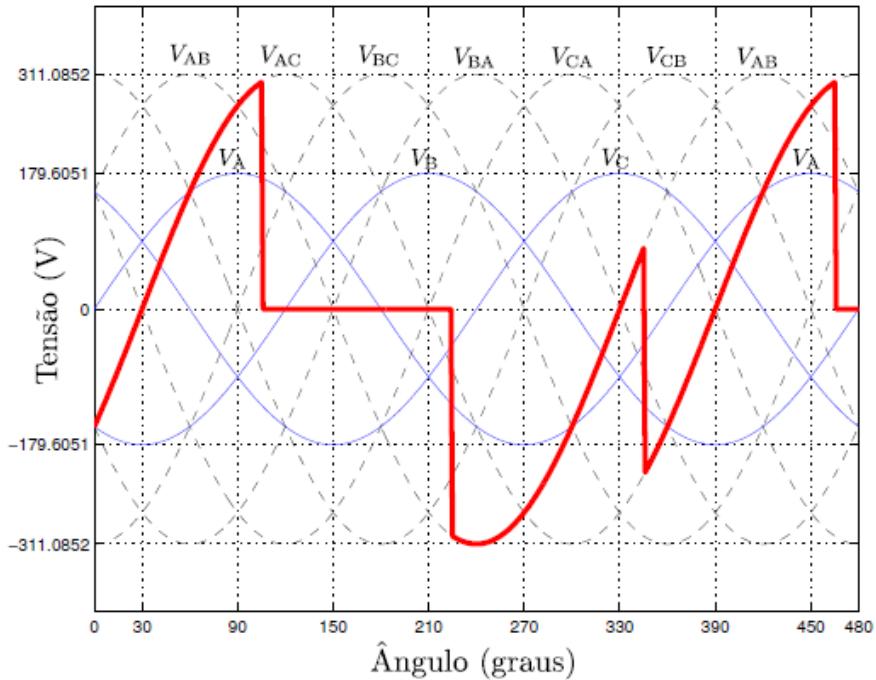


Figura 3. 13 - Tensão de saída do retificador com carga R_L e $\alpha = 75^\circ$



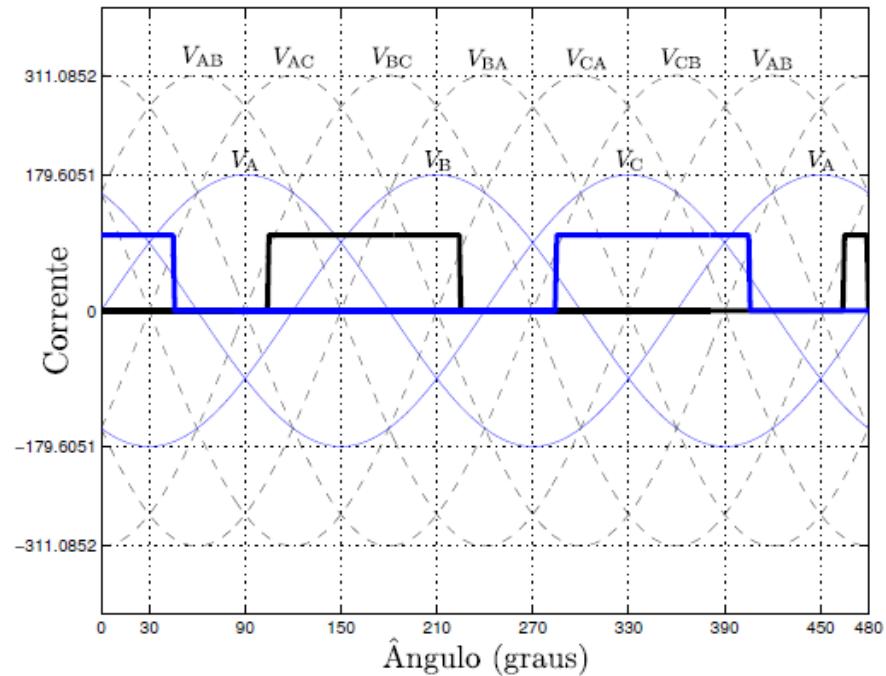
Fonte: TAHIM, COELHO e PERIM 2010

Figura 3. 14 - Forma de onda da tensão sobre o tiristor T1 ($\alpha = 75^\circ$)



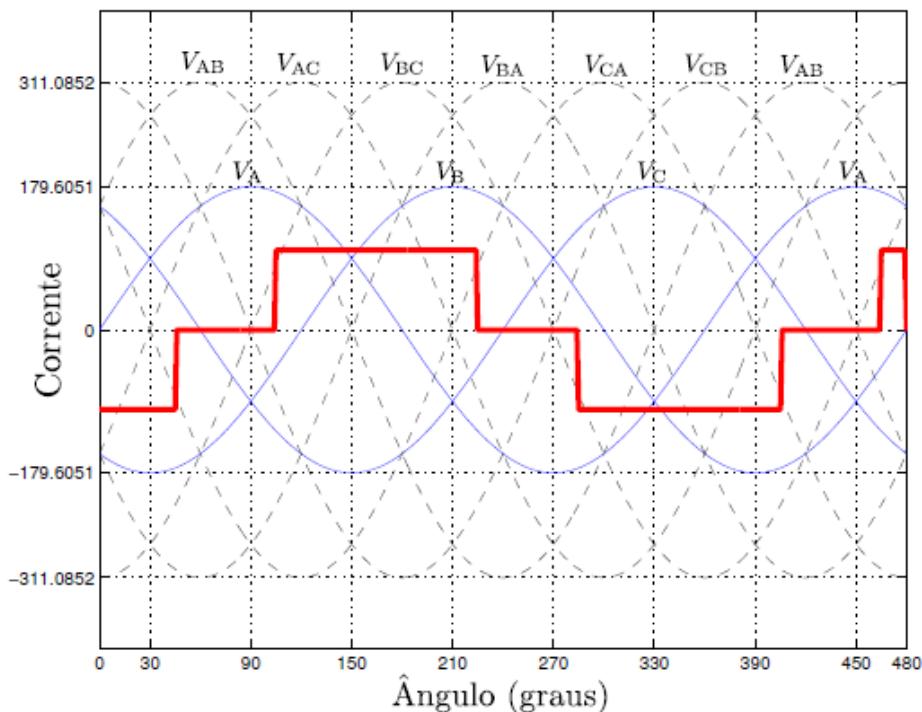
Fonte: TAHIM, COELHO e PERIM 2010

Figura 3. 15 - Forma de onda da corrente nos tiristores T1 (em preto) e T4 (em azul)



Fonte: TAHIM, COELHO e PERIM 2010

Figura 3. 16 - Forma de onda da corrente de fase i_A ($\alpha = 75^\circ$)



Fonte: TAHIM, COELHO e PERIM 2010



A partir dos conteúdos evidenciados acima, torna-se imediato a especificação dos tiristores empregados no cicloconversor. Inicialmente, objetivou-se o projeto do cicloconversor para operar com uma frequência de entrada da rede de 60 Hz e processar no máximo 4000W de potência, sendo alimentado por uma fonte trifásica de 220 V eficaz. Dessa forma, para a potência de saída e tensão de entrada declarada, temos uma corrente média na carga de 18,182A, sendo a corrente média em cada tiristor igual a 6,062A segundo a eq (3.10). Já a tensão reversa máxima equivale a aproximadamente 311V, conforme a Figura 3.5 e a Figura 3.14 evidenciam para uma carga R e RL, respectivamente.

Por questão de segurança e comodidade, em se tratando de um projeto que visa validar a idéia, foi escolhido um SCR que suporta conduzir 25 ampéres eficazes durante seu estado ligado e tolerar até 800 volts de tensão de bloqueio, além de possuir uma alta capacidade de suportar surtos de corrente de até 300A de pico, segundo o fabricante *ON Semiconductor®*. Tudo isso em um encapsulamento econômico e robusto, TO-220, facilitando a montagem, de modo a evitar a queima excessiva desses dispositivos durante os testes, devido ao superdimensionamento.

Sendo assim, o procedimento de projeto do cicloconversor foi baseado na Tabela 3.1 que contém os dados iniciais pertinentes ao correto dimensionamento e projeto do conversor para posterior análise computacional.

Tabela 3. 1 - Parâmetros de projeto e especificação dos componentes do Cicloconversor

Parâmetro/Componente	Valor/Código
Potência de Saída	$P_s = 4000W$
Tensão de Alimentação	$V_{in} = 220V_{ac}$
Frequência de Entrada	$f = 60Hz$
Tiristores	MCR25N

Fonte: Dados próprio autor

3.3 Projeto Conversor Buck EI

O conversor Buck, representado pela Figura 3.17, é um circuito simples, pequeno e de baixo custo, devido a quantidade de componentes para desempenhar sua função. Nesse circuito a tensão de entrada (V_{in}) é recortada pela chave semicondutora (S). O circuito LC (indutor-capacitor) é usado como filtro passa-baixa, na qual é responsável

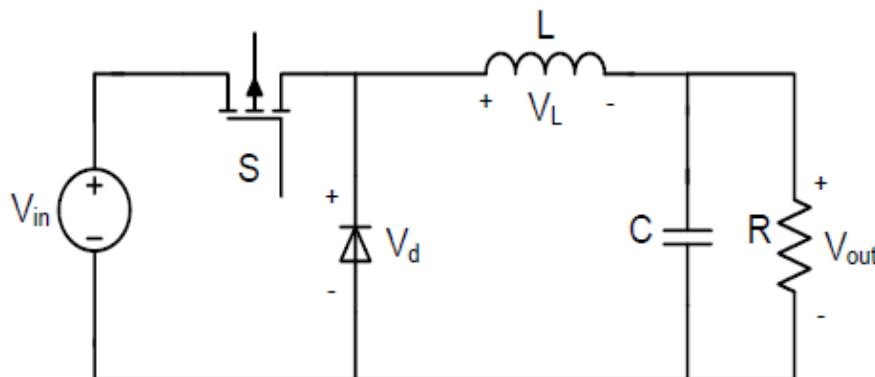


pela ação de filtragem da tensão V_{in} , reduzindo os ruídos da tensão de saída (V_{out}). O indutor limita o *ripple* da corrente e o capacitor reduz a ondulação da tensão na carga.

O conversor Buck faz parte da classe dos conversores não-isolados, pois ele não possui isolamento galvânico entre a entrada e a saída. Ele possui a característica de entregar à carga um valor de tensão menor do que a tensão de sua entrada, ou seja, é um abaixador de tensão, também conhecido como *step-down*. Uma desvantagem deste conversor é o fato dele não compartilhar a mesma referência entre a fonte de entrada, a carga e o interruptor ao mesmo tempo. Isso dificulta a implementação do circuito de comando e o de controle da variável de saída (tensão ou corrente).

A chave “S” possui dois estágios de funcionamento, um quando está aberta e outra quando está fechada. Quando a chave está fechada o diodo está polarizado reversamente. Quando a chave está aberta a tensão de entrada não será fornecida ao circuito. Neste momento a corrente que circulará pela carga será proveniente da descarga do capacitor [RASHID, 1999].

Figura 3. 17 - Circuito do conversor Buck EI



Fonte: COSTA, 2010

O efeito do chaveamento pode ser observado nas oscilações da tensão de saída. A frequência de comutação da chave e o filtro LC interferem diretamente na amplitude dessa ondulação.

A. Modelagem do Conversor Buck

O modelo matemático que descreve este conversor baseia-se nas eq (3.22, 3.23) no formato de espaço de estados. Com isso modela-se no instante em que a chave está



bloqueada e quando está em condução, resultando por fim em um modelo médio do sistema.

$$\frac{dX_1}{dt} = A_1 \cdot X_1 + B_1 \cdot U_1 \quad \text{eq (3.22)}$$

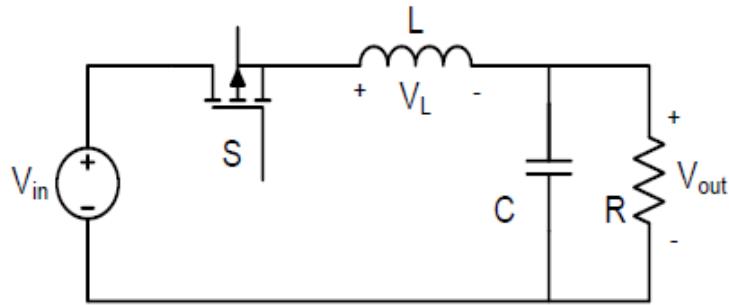
$$\frac{dX_2}{dt} = A_2 \cdot X_2 + B_2 \cdot U_2 \quad \text{eq (3.23)}$$

As variáveis de estado para a modelagem do circuito são: corrente no indutor (I_L) e tensão no capacitor (V_C).

Semicondutor Fechado “S”

O circuito que representa este estágio do semicondutor fechado é apresentado na Figura 3.18.

Figura 3.18 - Circuito com a chave conduzindo



Fonte: COSTA, 2010

Aplicando a lei de Kirchhoff das tensões (LKT) na malha externa obtém-se a eq (3.24):

$$V_L = V_{in} - V_{out} \quad \text{eq (3.24)}$$

A tensão nos terminais do indutor é dada pela eq (3.25):

$$V_L = L \frac{dI_L(t)}{dt} \quad \text{eq (3.25)}$$

Substituindo a eq (3.25) em eq (3.24), encontra-se a variação da corrente no indutor, representada pela eq (3.26).

$$\frac{dI_L}{dt} = \frac{V_{in}}{L} - \frac{V_{out}}{L} \quad \text{eq (3.26)}$$



Uma vez que as perdas no capacitor são desprezadas, a tensão na carga é a mesma nos terminais do capacitor, circuito em paralelo, com isso tem-se a eq (3.27):

$$\frac{dI_L}{dt} = \frac{V_{in}}{L} - \frac{V_c}{L} \quad \text{eq (3.27)}$$

Aplicando a lei de Kirchhoff das correntes (LKC), obtém-se a eq (3.28):

$$I_C = I_L - I_R \quad \text{eq (3.28)}$$

A corrente que flui pelo capacitor é dada pela eq (3.29).

$$I_C = C \frac{dV_c}{dt} \quad \text{eq (3.29)}$$

Substituindo a eq (3.29) em eq (3.28), tem-se a variação de tensão no capacitor, representada pela eq (3.30).

$$\frac{dV_c}{dt} = \frac{I_L}{C} - \frac{V_c}{R} \quad \text{eq (3.30)}$$

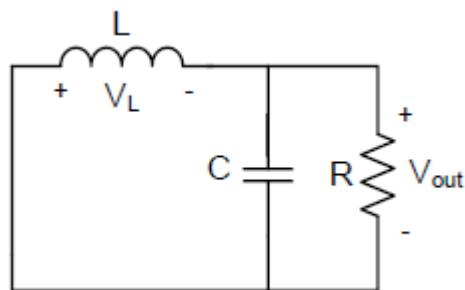
Uma forma muito conveniente de escrever o sistema formado pelas eq (3.26) e eq (3.30) é na forma matricial. Com isso para a chave fechada pode ser descrita, conforme a eq (3.31).

$$\begin{bmatrix} \frac{dI_L}{dt} \\ \frac{dV_c}{dt} \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} I_L \\ V_c \end{bmatrix} + \begin{bmatrix} 1 \\ \frac{1}{L} \end{bmatrix} \cdot V_{in} \quad \text{eq (3.31)}$$

Semicondutor Aberto “S”

O circuito que representa este estágio é apresentado na Figura 3.19.

Figura 3. 19 - Circuito com a chave aberta



Fonte: COSTA, 2010



Aplicando LKT na malha externa, obtém-se a eq (3.32):

$$V_L = -V_{out} \quad \text{eq (3.32)}$$

Substituindo a eq (3.25) em eq (3.32), obtém-se a eq (3.33).

$$\frac{dI_L}{dt} = -\frac{V_C}{L} \quad \text{eq (3.33)}$$

As eq (3.28) e eq (3.30) repetem-se para o estágio da chave aberta. Com isso é possível montar de forma matricial o sistema do conversor Buck que representa o estágio do semicondutor aberto, através da eq (3.34).

$$\begin{bmatrix} \frac{dI_L}{dt} \\ \frac{dV_C}{dt} \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} I_L \\ V_C \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \end{bmatrix} \cdot V_{in} \quad \text{eq (3.34)}$$

B. Modelo Médio do Conversor Buck

A partir da modelagem, observa-se que existem dois modelos dinâmicos diferentes relativos aos estágios de comutação da chave do circuito. Uma média durante um período de comutação é realizada com o objetivo de ter uma única equação que descreva o comportamento do sistema [SIMONETTI, SEBASTIÁN e UCEDA, 1997]. Com isso as eq (3.22) e eq (3.23) podem ser expressas, através da eq (3.35).

$$\frac{dX}{dt} = [A1D + A2(1 - D)]X + [B1D + B2(1 - D)]U \quad \text{eq (3.35)}$$

C. Dimensionamento dos Componentes do Buck

A partir das equações da subseção anterior e dos parâmetros desejados de especificação técnica para o Buck, apresentados na Tabela 3.2, determina-se os valores para os componentes, apresentados na Tabela 3.3.

Tabela 3. 2 - Parâmetros do Buck

Parâmetros	Valor
Tensão de Entrada	$V_{in} = 100V_{cc}$
Tensão na Carga	$V_o = 60V_{cc}$
Frequência de Comutação	$f_c = 30kHz$
Carga	$7,2\Omega$
Potência de Saída	$500W$
Ondulação de Corrente no Indutor	10%

Fonte: Dados do próprio autor



Para os cálculos dos componentes temos:

Capacitor:

$$C = \frac{\Delta I_L}{2\pi f_s \Delta V_{out}} = \frac{0,5.8,333}{2\pi \cdot 30k \cdot 0,05 \cdot 60} = 7,368 \mu F \quad \text{eq (3.36)}$$

Será adotado o valor comercial de $12 \mu F$ para realização das simulações e utilização no projeto prático.

Indutor:

Para o cálculo do indutor necessita-se do conhecimento do ciclo de trabalho “D” de modo que permaneça no modo de condução contínua.

$$D = \frac{V_{out}}{V_{in}} = \frac{60}{100} = 0,6 \quad \text{eq (3.37)}$$

$$L = \frac{V_{out}(V_{in} - V_{out})}{V_{in} \cdot \Delta I_L \cdot f_s} = \frac{60 \cdot (100 - 60)}{100 \cdot 0,5 \cdot 8,333 \cdot 30K} = 192 \mu H \quad \text{eq (3.38)}$$

Na prática, deve-se adotar um indutor com valor muito superior ao que foi calculado com a expressão anterior. Isso é feito de modo a garantir modo de condução contínuo (MCC) em toda a faixa de operação do conversor. Por este motivo, será adotado $L = 450 \mu H$. Como este valor de indutância é baixo, provavelmente o indutor terá um número reduzido de espiras. Assim, pode-se imaginar que a resistência do indutor é desprezível e utilizar $R_L = 0$ nas simulações do circuito chaveado.

Tabela 3. 3 - Componentes projetados para razão cíclica de 60%

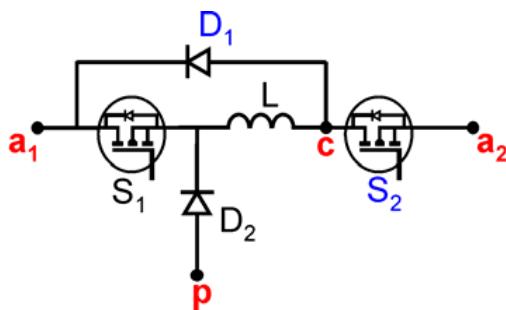
Parametros	Valor
Capacitor	12uF
Indutor	450uH
Diodos	MUR4100E
Chave Semicondutora	IRFP460

Fonte: Dados do próprio autor

3.4 Projeto Inversor Buck EIE

Buscando o desenvolvimento de novas topologias de conversores, a célula de comutação ativa EIE foi concebida pelo Núcleo de Pesquisas em Eletrônica de Potência (NUPEP), da Universidade Federal de Uberlândia (UFU). A célula proposta é constituída por dois interruptores, como mostra a Figura 3.20, e foi denominada EIE devido às suas características: fonte de tensão (E), fonte de corrente (I), fonte de tensão (E) [Bissochi Jr, 2001].

Figura 3. 20 - Célula de comutação ativa EIE



Fonte: Bissochi Jr, 2001

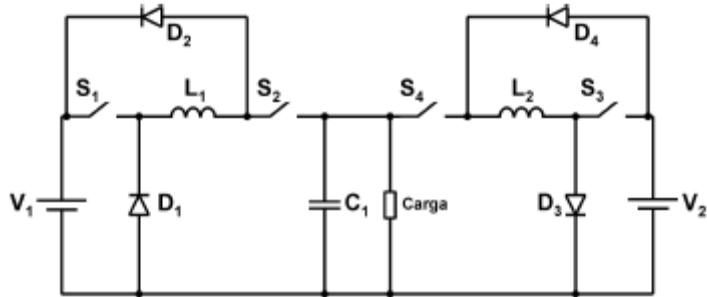
É possível afirmar que o conversor Buck EIE apresenta rendimento inferior à topologia convencional, uma vez que utiliza um número maior de interruptores, com comutação hard. Em contrapartida, esta nova topologia apresenta, como principal vantagem, a capacidade de operação sem overshoot na tensão de saída, já que a corrente no indutor (I_L) e a tensão no capacitor (V_C) podem ser controladas individualmente. Devido às suas características operacionais, o uso do conversor Buck EIE em soluções de conversão CC-CA tem se tornado uma boa alternativa [Bissochi Jr, 2001].

Neste contexto, uma topologia CC-CA derivada da célula EIE básica é apresentada na Figura 3.21, sendo, a princípio, utilizada como um amplificador de áudio Classe D. O amplificador proposto baseia-se na associação de dois conversores Buck EIE, formando o Inversor Buck EIE.

A tensão de saída do Inversor Buck EIE é totalmente controlada, através de uma malha de realimentação em tensão. Quando aplicada a estratégia de controle adequada, esta topologia pode ser classificada como seguidora de tensão. Em outras palavras, pode-se afirmar que a tensão de saída do inversor seguirá a forma de onda de uma referência a ele imposta.



Figura 3. 21 - Inversor Buck EIE



Fonte: Bissochi Jr, 2001

Considerações sobre o estresse de tensão nos interruptores: Para os dois estágios de operação, cada célula do conversor apresenta dois interruptores comutando simultaneamente em um único intervalo de tempo. Entretanto, o estresse de tensão sobre estes dispositivos semicondutores é diferente para o mesmo intervalo de tempo.

Considerando-se os diodos da topologia como sendo ideais, os interruptores ímpares, localizados mais próximos às fontes de alimentação, estão sujeitos a, no máximo, um estresse de tensão referente ao valor da tensão de alimentação.

Os demais interruptores poderão estar sujeitos a níveis mais elevados de estresse de tensão, sofrendo interferências até mesmo do tipo de carga do circuito. Considerando-se a primeira etapa de operação e o estudo de pior caso, por um curto intervalo de tempo haverá corrente passando pelos indutores enquanto a tensão na carga ainda apresentar derivada de tensão positiva. Isto significa que, durante este período, o estresse de tensão sobre o interruptor será representado pela soma da tensão da fonte de alimentação à tensão de pico de saída do conversor multiplicada pelo ganho estático do mesmo, como mostra a eq (3.39). O ganho estático de cada célula pode ser equacionado como em eq (3.11). Vale ressaltar que a mesma análise também é válida para a segunda etapa de operação.

$$V_s = V_{cc} + V_{pico} \cdot G \quad \text{eq (3.39)}$$

$$G = \frac{V_{cc}}{V_c} = \frac{2 \cdot D - 1}{D} \quad \text{eq (3.40)}$$

Onde:

V_s : valor do estresse de tensão sobre o interruptor

V_{cc} : valor de tensão da fonte de alimentação CC mais próxima ao interruptor avaliado



V_{pico} : valor de pico da tensão de saída

G: ganho estático do conversor

V_C : valor de tensão do capacitor de saída da célula em que se encontra o interruptor avaliado

D: razão cíclica do conversor que, por definição, é definida como sendo a relação entre o tempo em que o interruptor está acionado pelo período de chaveamento.

A partir do exposto, o procedimento de projeto do inversor Buck EIE foi baseado na Tabela 3.4 que contém os dados iniciais pertinentes ao correto dimensionamento e projeto do conversor para posterior análise computacional.

Tabela 3. 4 - Parâmetros do Buck EIE

Parametros	Valor
Tensão de Entrada	$V_{\text{in}} = 100\text{Vcc}$
Tensão na Carga	$V_o = 60\text{Vrms}$
Frequência de Comutação	$f_c = 30\text{kHz}$
Carga	$7,2\Omega$
Corrente na Carga	8,333A
Potencia de Saída	500W
Ondulação de Corrente no Indutor	40%

Fonte: Dados do próprio autor

Os elementos passivos da topologia foram dimensionados conforme a topologia Buck EI, portanto, tiveram seus mesmos valores. Porém os componentes ativos merecem cuidados especiais por estarem sujeitos a esforços de tensão maiores. A Tabela 3.5 exibe os valores de componentes utilizados no circuito.

Tabela 3. 5 - Componentes projetados para o Buck EIE

Parametros	Valor
Capacitor	12uF
Indutor	450uH
Diodos	MUR4100E
Chave Semicondutora	IRFP460

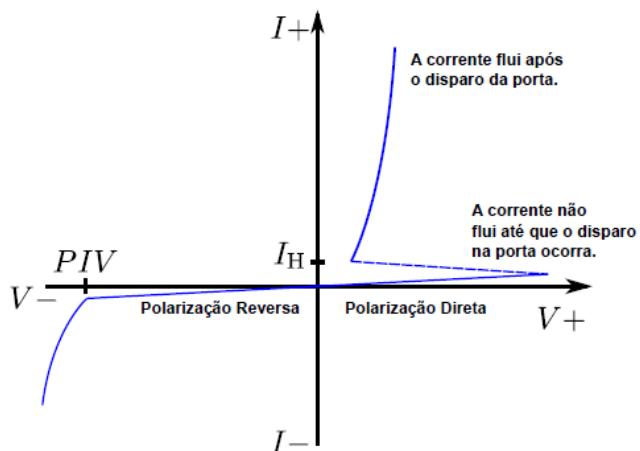
Fonte: Dados do próprio autor



3.5 Projeto circuito gate-driver

Para que um tiristor seja desligado, a corrente que flui através do dispositivo deve ser interrompida, ou caia a um valor de corrente mínima, denominada Holding Current (I_H) por um curto período de tempo. Tal período é tipicamente de 10 a 20 μs , conhecido como Commutated-Turn-Off-Time (t_q). A Figura 3.22 ilustra a curva característica volt-ampere desse dispositivo. Ao aplicar uma tensão externa ao semicondutor estamos polarizando o dispositivo. Tal polarização determina em que região da curva volt-ampere estamos operando. O eixo vertical representa a corrente que flui e o horizontal a tensão aplicada nos terminais anodo e catodo do tiristor. O parâmetro I_F define a corrente direta eficaz que o componente pode suportar no estado ligado, enquanto V_R define a tensão que a unidade é capaz de bloquear no estado desligado [GRAFHAM e GOLDEN, 1979].

Figura 3.22 - Curva característica volt-ampere de um tiristor



Fonte: GRAFHAM e GOLDEN, 1979

Os circuitos de acionamento devem fornecer um sinal de disparo no tempo correto, além de possuir uma duração mínima para que os tiristores possam passar para o estado *ligado* e operar adequadamente. Em geral o circuito de disparo deve atender alguns critérios:

1. produzir um sinal na porta de amplitude adequada e com um tempo de subida menor do que o especificado ao dispositivo;
2. o sinal de disparo na porta deve possuir uma duração adequada;
3. deve existir um controle de disparo para evitar que perturbações não acabem na não sincronia dos disparos e consequentemente no mau funcionamento do circuito;



4. deve assegurar que o acionamento não ocorra em decorrência de sinais falsos ou de ruído;
5. em sinais CA, o dispositivo de controle de disparo deve assegurar que o acionamento ocorra quando o tiristor estiver diretamente polarizado;
6. em circuitos trifásicos, deve fornecer pulsos defasados de 120° em relação ao ponto de referência no terminal de porta.
7. deve assegurar o acionamento simultâneo dos tiristores ligados em série ou em paralelo.

Os TRIACs, SCRs e outros dispositivos de potência da família dos tiristores são bastante robustos para suportar diversos tipos de sobrecargas e até transientes, mas existe um limite para isso. Se não forem usados corretamente, até mesmo pequenas perturbações que ocorram em um circuito poderão ter consequências graves. A NXP® (antiga Philips®) apresenta várias sugestões para se utilizar corretamente esses componentes em aplicações que envolvam o controle de potências elevadas. Algumas dessas sugestões são focadas nesta dissertação [BRAGA, 2007].

- No Disparo

Quando a corrente de carga atinge o valor da corrente de travamento ($I_{L\text{t}}$), o SCR pode se manter em condução, ainda depois que a tensão de com porta seja removida. O SCR será travado no estado ON (ligado).

Nos manuais dos SCRs, V_{gt} , I_{gt} e $I_{L\text{t}}$ são especificados para uma temperatura ambiente de 25°C . Esses parâmetros aumentam com baixas temperaturas, o que significa que o circuito de disparo deve levar em conta esses fatores, compensando-os.

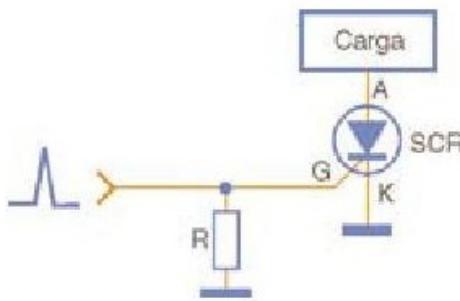
Dessa forma, para ligar um SCR (e também um TRIAC), a corrente de com porta I_{gt} deve ser aplicada durante um tempo suficientemente longo para que a corrente atinja o valor $I_{L\text{t}}$. Essa condição deve ocorrer em toda a faixa de temperaturas do dispositivo na aplicação. SCRs muito sensíveis como o BT150, C106, MCR106 e outros podem tender a disparar pela corrente de fuga entre o anodo e catodo, principalmente em temperaturas mais elevadas, ou quando são alimentados por tensões mais altas. Para se evitar que isso aconteça, pode-se adotar uma das seguintes soluções:

- Manter o tiristor na temperatura apropriada que, segundo as especificações, isso não ocorrerá.



- Reduzir a sensibilidade da comporta do tiristor, usando para isso um resistor entre a comporta e o catodo, conforme mostra a Figura 3.23. Esse resistor pode ter valores entre 1 k e 47 k ohms tipicamente, dependendo do tiristor considerado.

Figura 3. 23 - Redução da sensibilidade de gate através de resistor



Fonte: BRAGA, 2007

- Se não for possível utilizar um SCR menos sensível ou reduzir a sensibilidade, deve-se aplicar uma pequena tensão de polarização inversa à comporta do tiristor durante os períodos em que ele está desligado. Isso tem por efeito aumentar I_L e com isso evitar o disparo com a fuga entre anodo e catodo.

- No desligamento

Para desligar um tiristor, a corrente de carga deve ser reduzida a um valor abaixo da corrente de manutenção (holding current = I_H), isso por um intervalo de tempo suficiente para permitir que os portadores de carga deixem a junção.

Nos circuitos de corrente contínua isso é conseguido através de “comutação forçada”, enquanto que nos circuitos de corrente alternada ocorre automaticamente na passagem por zero.

A comutação forçada acontece quando o circuito de carga tem elementos que causem uma redução momentânea da corrente até o ponto que o tiristor precisa para desligar. Se a corrente através do tiristor não for mantida em um valor menor que I_H o suficiente, ele não voltará completamente ao estado de bloqueio e com isso não desligará. Se o tempo for o suficiente, ele desligará e um novo disparo só poderá ser feito aplicando-se uma tensão na comporta, quando diretamente polarizado.



Também nesse caso, I_L é especificado para temperatura ambiente, tendo seu valor reduzido com o aumento da temperatura. Essas condições devem ocorrer em toda a faixa de temperaturas do dispositivo na aplicação visada.

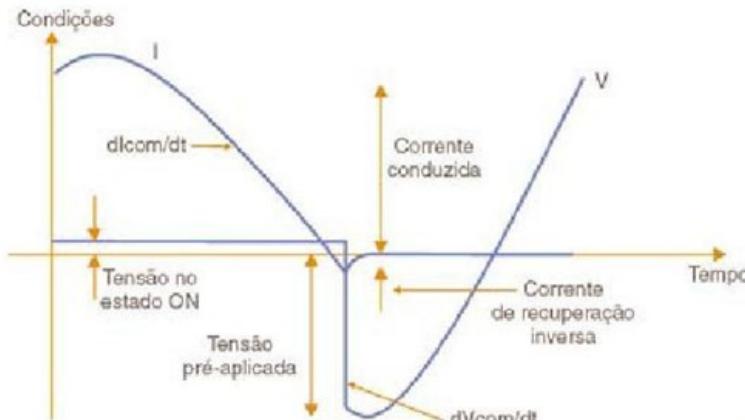
Há casos em que o disparo do SCR poderá ocorrer de forma indesejável. Em algumas situações esse disparo pode levar à destruição do componente. Analisemos os principais exemplos em que isso pode acontecer e como evitá-los.

a) Sinal de Gate Ruidoso

Nos ambientes em que existam muitos ruídos, poderá ocorrer o disparo indevido do SCR, esse ruído pode levar a tensão de gate a um valor maior do que V_{gt} , e com isso a uma corrente suficiente para dar início ao estado regenerativo de disparo.

Uma primeira proteção consiste em se manter as conexões de comporta as mais curtas possíveis de modo a minimizar a chance de captação dos ruídos. Nos casos em que isso não é possível, deve-se usar par trançado ou mesmo fio blindado para fazer a conexão de comporta do componente.

Figura 3. 24 - Defasagem tensão/corrente durante comutação de carga indutiva



Fonte: BRAGA, 2007

Temos ainda a opção de desacoplar a comporta, com a ligação de um capacitor de 10 nF entre esse eletrodo e o cátodo de modo a desviar para a terra os pulsos de ruído.

Finalmente, há a alternativa de se utilizar componentes que sejam especialmente projetados para proporcionar uma imunidade aos ruídos. A Philips Componentes, por exemplo, possui uma linha de SCRs (série H), especialmente projetados para esse propósito.



Se a taxa máxima de variação da tensão de comutação (dV_{com}/dt) for excedida, o que ocorrerá quando cargas altamente indutivas forem controladas, pode acontecer uma defasagem considerável entre a corrente e a tensão na carga, observe a Figura 3.30.

Quando o SCR comuta à medida que a corrente de carga passa por zero, a tensão não será zero, dado o deslocamento de fase mostrado na Figura 3.30. Isso significa que o SCR tem que bloquear essa tensão.

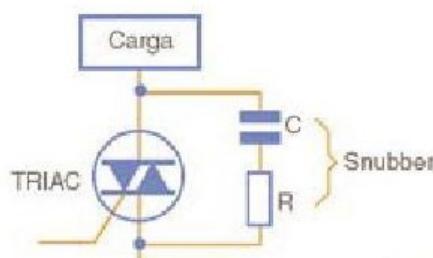
A variação da tensão de comutação resultante pode forçar o SCR de volta à condução, se ela exceder a capacidade de dV/dt do componente. Isso acontece, porque os portadores de carga não têm tempo suficiente para deixar a junção.

A capacidade dV/dt é afetada por dois fatores:

- Taxa de queda da corrente na carga na comutação, dI/dt . Tanto maior for dI/dt , mais baixa será a capacidade dV/dt .
- Uma temperatura de junção mais elevada abaixa a capacidade dV/dt .

Se o dV/dt do tiristor for ultrapassado, poderá ocorrer o disparo falso. Uma possibilidade consiste no uso de um snubber RC, conforme mostra a Figura 3.25.

Figura 3. 25 - Snubber RC



Fonte: BRAGA, 2007

Para esse *snubber*, valores típicos de R estão entre 100 e 330 ohms enquanto que para C o valor mais recomendado é 100 nF, para frequências de 60 Hz. Veja que o resistor nunca deve estar ausente, pois sem ele a carga seria amortecida pelo capacitor, causando oscilações capazes de levar o circuito à instabilidade.

c) dI/dt máximos excedidos

Uma taxa de crescimento da corrente dI/dt na comutação da corrente de carga maior do que a suportada pelo componente (assumindo um sinal senoidal ou não senoidal), poderá causar problemas de comutação.



O caso mais comum de forma de onda senoidal é quando o SCR controla cargas indutivas. A falha de comutação pode acontecer pela contra-FEM gerada na carga indutiva, quando a corrente no SCR se reduz rapidamente a zero. Nessa condição de corrente zero no SCR, a corrente da carga pode circular livremente em um circuito fechado pela ponte retificadora. Cargas desse tipo podem gerar transições rápidas de corrente dI/dt não suportadas mesmo em operação relativamente lenta em circuitos de 60 Hz.

Nesse caso, um snubber não terá muito efeito sobre o circuito porque o problema não é com a taxa de crescimento de tensão dV/dt . A solução consiste em se limitar a dI/dt com a conexão de um pequeno indutor, de alguns mH em série com a carga.

Outra possibilidade consiste em se usar um SCR que seja projetado especificamente para esse tipo de aplicação.

d) Excedendo a taxa máxima de mudança de tensão do estado off- dV_d/dt

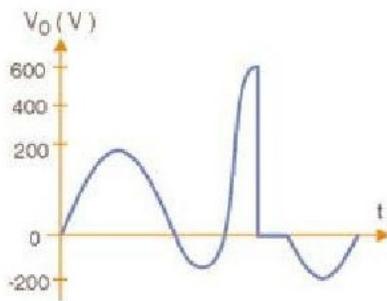
Se uma tensão que varie muito rapidamente for aplicada a um SCR no estado de não condução (ou qualquer tiristor sensível), sem exceder V_{drm} , uma corrente capacitativa interna poderá gerar uma corrente de gate suficientemente intensa para disparar o dispositivo. A susceptibilidade a esse problema aumenta com a temperatura.

Neste exemplo, dV_d/dt pode ser limitada por um snubber RC ligado entre cátodo e anodo.

e) Ultrapassando V_{drm}

V_{drm} é a tensão de pico máxima repetitiva que o SCR suporta no estado de não condução. Essa tensão pode superar o valor máximo tolerado pelo componente no anodo na presença de transientes na alimentação.

Com isso, as fugas entre anodo e cátodo podem alcançar o ponto em que o tiristor dispara espontaneamente, conforme vemos na Figura 3.26.

**Figura 3. 26 - Disparo por ultrapassagem do valor de Vdram**

Fonte: BRAGA, 2007

Se a carga permitir a circulação de uma corrente intensa pelos poucos milissegundos em que isso ocorre, uma corrente localizada numa pequena área do chip poderá circular, causando a destruição do componente. Lâmpadas incandescentes, circuitos de proteção “crowbar”, cargas altamente capacitivas são alguns tipos de cargas que podem ocasionar esse problema.

Uma possibilidade para se proteger o componente consiste em se limitar a rápida taxa de crescimento da corrente que circula através do componente nessas condições. Isso pode ser conseguido pela conexão em série de um indutor de núcleo de ar (não saturável) de alguns mH.

Se essa solução não puder ser adotada, uma opção seria a utilização de uma proteção adicional contra transientes no circuito. Isso pode ser conseguido com um varistor de óxido metálico (MOV) em paralelo com a alimentação do circuito e, em seguida, uma pequena indutância em série com a carga.

Segundo a documentação da Philips, existem dúvidas quanto à confiabilidade de circuitos que utilizam MOVs ligados em paralelo com a rede de energia, uma vez que eles estão sujeitos à deriva térmica, mesmo em temperatura ambiente, causando assim falhas catastróficas. Isso acontece porque a tensão de operação desses dispositivos tem um coeficiente negativo de temperatura.

f) Tempo dIt/dt de Disparo

Quando um tiristor é disparado corretamente via gate, a condução começa no chip na área imediatamente adjacente a comporta, espalhando-se rapidamente por toda a área ativa. O tempo que essa corrente demora para se espalhar impõe limites para a taxa máxima de crescimento da corrente numa carga.



Se a corrente de carga aumentar muito rápido antes que a área de condução total for atingida, pontos de sobreaquecimento no chip poderão ocorrer. Esses pontos tanto podem causar a imediata destruição do dispositivo quanto uma degradação gradual, com uma redução progressiva da sensibilidade de comporta.

Por esse motivo, ao usar um SCR, é consenso que se mantendo segura a corrente de disparo, a integridade do componente será preservada.

Exemplos de cargas que têm corrente de condução inicial elevadas são as lâmpadas incandescentes. A resistência de um filamento frio é muito menor do que a resistência nominal. Usando-se um SCR para controlar um dispositivo como esse, percebemos que dI_t/dt está no seu ponto máximo, no pico da tensão da rede de energia. Esse problema pode ser corrigido com a redução da taxa de crescimento da corrente com o acréscimo de um pequeno indutor (alguns mH) em série com a carga. O indutor escolhido não deverá ser do tipo saturável.

Outra possibilidade consiste na ligação de um NTC (Negative Temperature Coefficient) ou termistor em série com a carga.

No entanto, a solução mais “elegante” para o problema reside na utilização de circuitos de disparo que operem pela passagem por zero do ciclo da tensão de alimentação.

Contudo, para oferecer um circuito de ataque ao gatilho apropriado para os SCR's utilizados no Cicloconversor, observando todos os cuidados descritos anteriormente neste subitem, foi desenvolvido um gate-driver específico que será exposto detalhadamente no capítulo referente aos resultados experimentais, onde se descreve os projetos implementados.

Os valores utilizados para os componentes das redes amaciadoras (snubbers) foram sugeridos no texto acima pela fabricante de componentes NXP e validados através de simulações.



3.6 Conclusão

O capítulo 3 contém passos importantes para o entendimento e dimencionamentos dos dispositivos que compõem o arranjo topológico proposto por este trabalho, os quais sejam, cicloconversor de seis pulsos, conversor Buck EI, inversor Buck EIE e circuitos de ataque ao gatilho das chaves. Além de introduzir as especificações dos principais componentes aplicados.

Contudo, é demonstrado que TRIACs, SCRs e outros componentes da família dos tiristores são componentes robustos, suportando correntes e tensões elevadas. Mesmo assim, se esses componentes não forem corretamente usados, eles poderão apresentar falhas e até mesmo queimar. O que vimos neste capítulo são alguns dos pontos frágeis dos circuitos que usam esses componentes, assim como os procedimentos para evitar problemas.

O cicloconversor a tiristores pode prover uma tensão de saída controlada de um circuito trifásico, o controle da tensão de saída é obtido controlando-se o intervalo de condução de cada tiristor. Apesar do circuito nos prover o controle sobre a tensão média na carga, este capítulo mostra que a medida que reduzimos o valor médio da tensão de saída, aumentamos a quantidade de harmônicas na carga. Uma outra desvantagem é quando existe uma alta indutância do lado da fonte, ou quando opera para sinais de alta frequência. Para tais casos, o intervalo de comutação pode reduzir significativamente o valor médio de saída além de introduzir harmônicas indesejadas, tendo assim que ser considerado durante o projeto do conversor.

Uma modelagem matemática do conversor Buck também é descrita, culminando em uma equação média em um período de comutação, com o objetivo de ter uma única formulação que descreva o comportamento do sistema. Analogamente, são calculados os parâmetros do inversor Buck EIE e seus valores apresentados em tabelas para posterior análise computacional.



Capítulo 4

Estratégias de Controle

4.1 Considerações Iniciais

Para o funcionamento da plataforma foi elaborado uma técnica de controle mista, na qual foram utilizados os microcontroladores Arduino e DSP, além de eletrônica analógica e digital no circuito de controle. Os conversores Buck EI e Buck EIE possuem uma estratégia de controle semelhante, utilizando-se de eletrônica analógica para realizar o controle de comparação por histerese. Já o DSP é utilizado para gerar um sinal de referência senoidal a partir da frequencia do sinal de saída do Cicloconversor. Entretanto, o cicloconversor recebeu duas estratégias de controle que promovem dois diferentes tipos de operação utilizando-se, para isto, o microcontrolador Arduino. Ambos os controles dos compensadores são implementados em malha fechada e serão descritos mais detalhadamente a seguir:

4.2 Lógica de controle para o cicloconversor

Com o intuito inicial de desenvolver um método de controle para o Cicloconversor, foi idealizado uma técnica capaz de gerar uma onda com frequência fixa em aproximadamente 22,5Hz e uma técnica que gera uma onda, com frequência variável, a partir de um sinal de referência, desde que possua frequência abaixo de 50% da frequência de alimentação da rede. A seguir será exposto detalhadamente os métodos concebidos.

4.2.1 Lógica de controle com frequência fixa

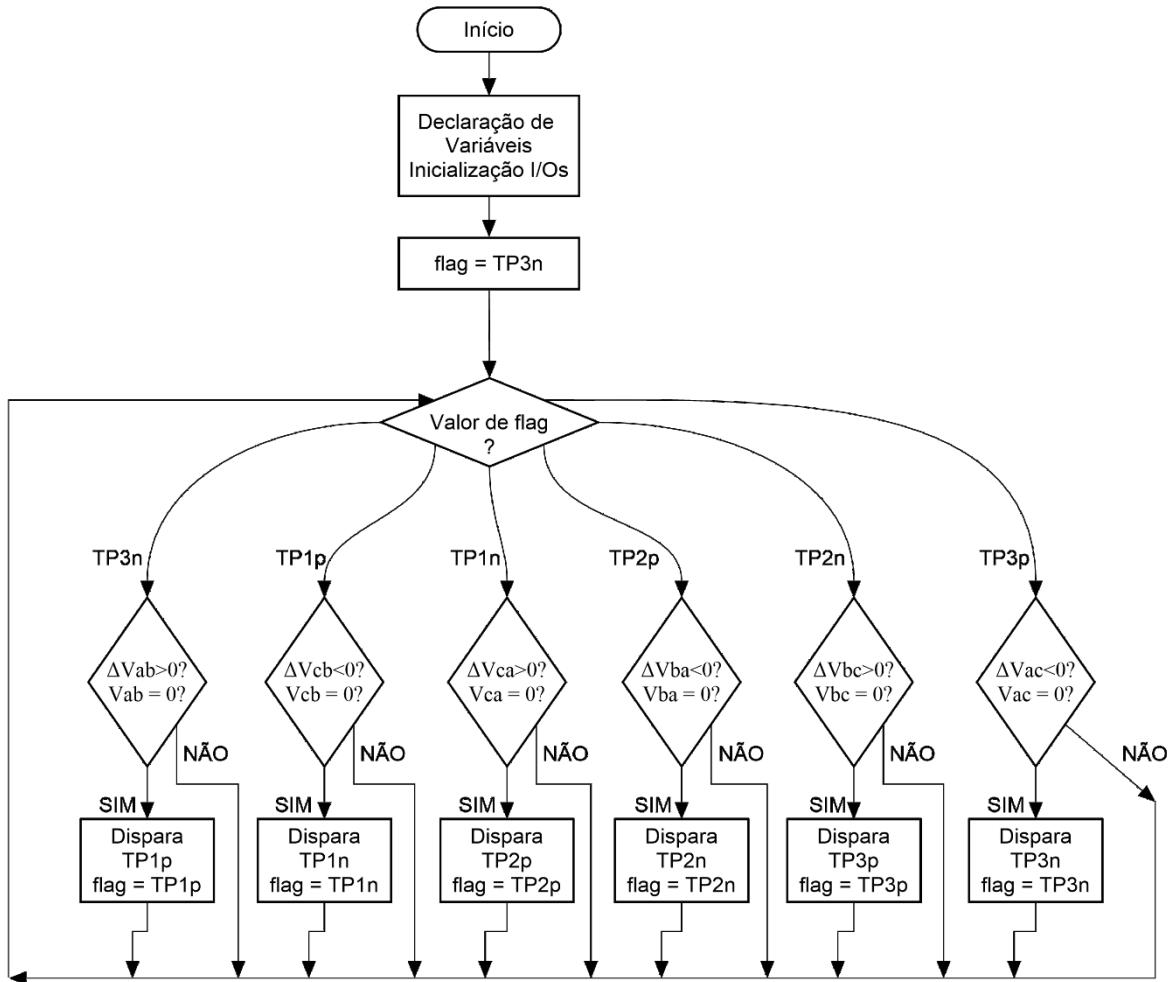
Para o desenvolvimento dessa técnica foi planejado a geração de uma onda de saída que promovesse o mínimo desbalanceamento de fases na rede de suprimento do cicloconversor. Dessa forma, utilizando a comutação natural dos tiristores, cada semiciclo deve possuir seis pulsos, conforme ilustra a Figura 4.2, o que gera uma onda com



frequência de saída de aproximadamente 22,5 Hz, para uma rede de alimentação de 60 Hz. A partir da definição da frequência de saída foi estabelecido, através de análise gráfica, todos os tempos de disparo dos doze tiristores, de modo a se obter a onda de saída na frequência desejada.

O estudo dessa estratégia permitiu concluir que os pulsos se repetem a cada três ciclos da freqüência de referência, o que possibilitou a elaboração de um código de controle, explicitado pelo fluxograma da Figura 4.1, para a obtenção dos pulsos de todos os tiristores e posteriormente a conquista da forma de onda desejada.

Figura 4. 1 - Fluxograma de controle para frequencia fixa



Fonte: Dados do próprio autor

A Figura 4.1 descreve os passos do algoritmo de controle implementado para efetuar o controle do Cicloconversor de acordo com a forma de onda apresentada na



Figura 4.2. Inicialmente, o programa declara as variáveis a serem utilizadas, define as entradas e saídas do microcontrolador e começa inicializando a variável flag com o valor de TP3n. A variável flag é responsável por armazenar o valor que indica o último trem de pulsos a ser disparado para o cicloconversor. De acordo com a Figura 4.1 essa técnica de controle consiste no armazenamento de seis vetores que possuem a definição dos tempos e dos tiristores a serem acionados em cada semiciclo. Como a forma de onda se repete a cada três ciclos, temos consequentemente, seis semiciclos e, portanto, seis trens de pulsos distintos. Sendo três para os semiciclos positivos (TP1p, TP2p, TP3p) e três para os semiciclos negativos (TP1n, TP2n, TP3n).

Dessa forma, com a inicialização do sistema adotando o valor de flag igual a TP3n, o microcontrolador será encarregado de calcular se a amostra da tensão Vab possui a derivada positiva e quando isso ocorrer juntamente com a passagem da referida onda por zero o microcontrolador liberará o trem de pulso TP1p responsável por formar o primeiro semiciclo da tensão de saída do cicloconversor. Logo após o valor de flag é alterado para TP1p, indicando que o último trem de pulso concedido foi este, e assim, liberando o microcontrolador para calcular o valor da derivada de Vcb. Caso, a derivada de Vcb seja negativa e Vcb passe por zero o trem de pulsos TP1n é fornecido e o primeiro ciclo da tensão de saída do cicloconversor é concebido. Dá mesma forma, os outros trens de pulsos são liberados, seguindo sua ordem, formando assim os demais ciclos da tensão de saída. Após o terceiro trem de pulso negativo o valor de flag assume novamente o valor de TP3n e retorna para a função inicial recomeçando a sequencia de seis semiciclos.

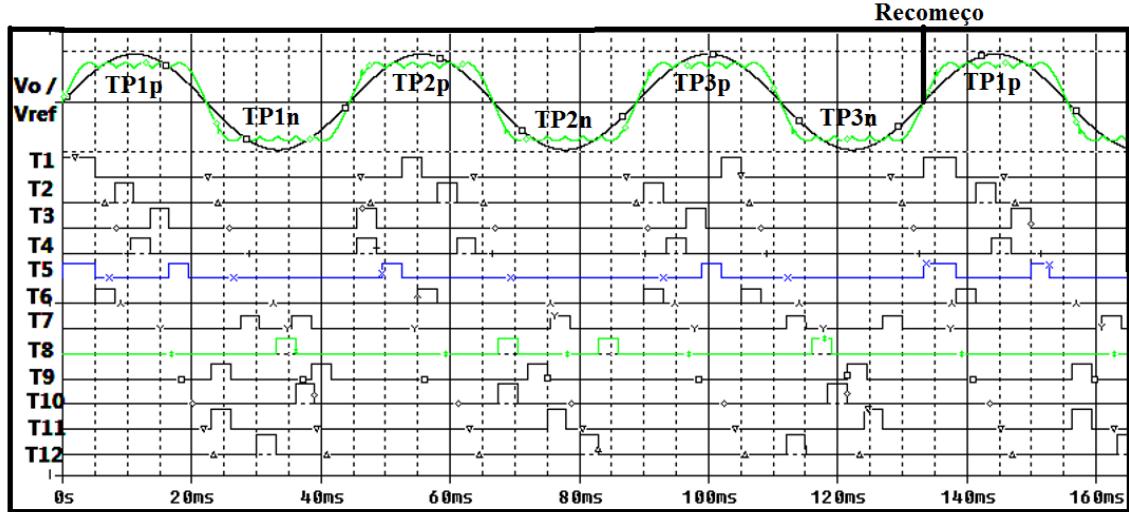
O tempo com que os tiristores são disparados, isto é, possuem nível alto em seu terminal de gate, é definido em simulação. O correto dimensionamento desse tempo traz benefícios como maior eficiência, devido a redução das perdas no gate além de evitar chaveamentos indevidos.

Portanto, o algoritimo segue disparando os trens de pulso TP1p, TP1n, TP2p, TP2n, TP3p e TP3n sempre nessa ordem. Há diversas maneiras de gerar a forma de onda desejada. Dos vários algoritmos de controle implementados para desempenhar esta função, este descrito acima foi o que menos onerou o processador do microcontrolador utilizado e que melhor apresentou estabilidade.

A estratégia de controle foi desenvolvida com o monitoramento de sinais de tensão e por intermédio de algoritmos desenvolvidos em linguagem C para o microcontrolador AT91SAM3X8E ARM Cortex-M3 através da interface de desenvolvimento do Arduino

Due. A Figura 4.2 demonstra a forma de onda da tensão de referência, a tensão de saída gerada pelo cicloconversor e os pulsos para essa função.

Figura 4. 2 - Pulsos de disparo do Cicloconversor para frequência fixa

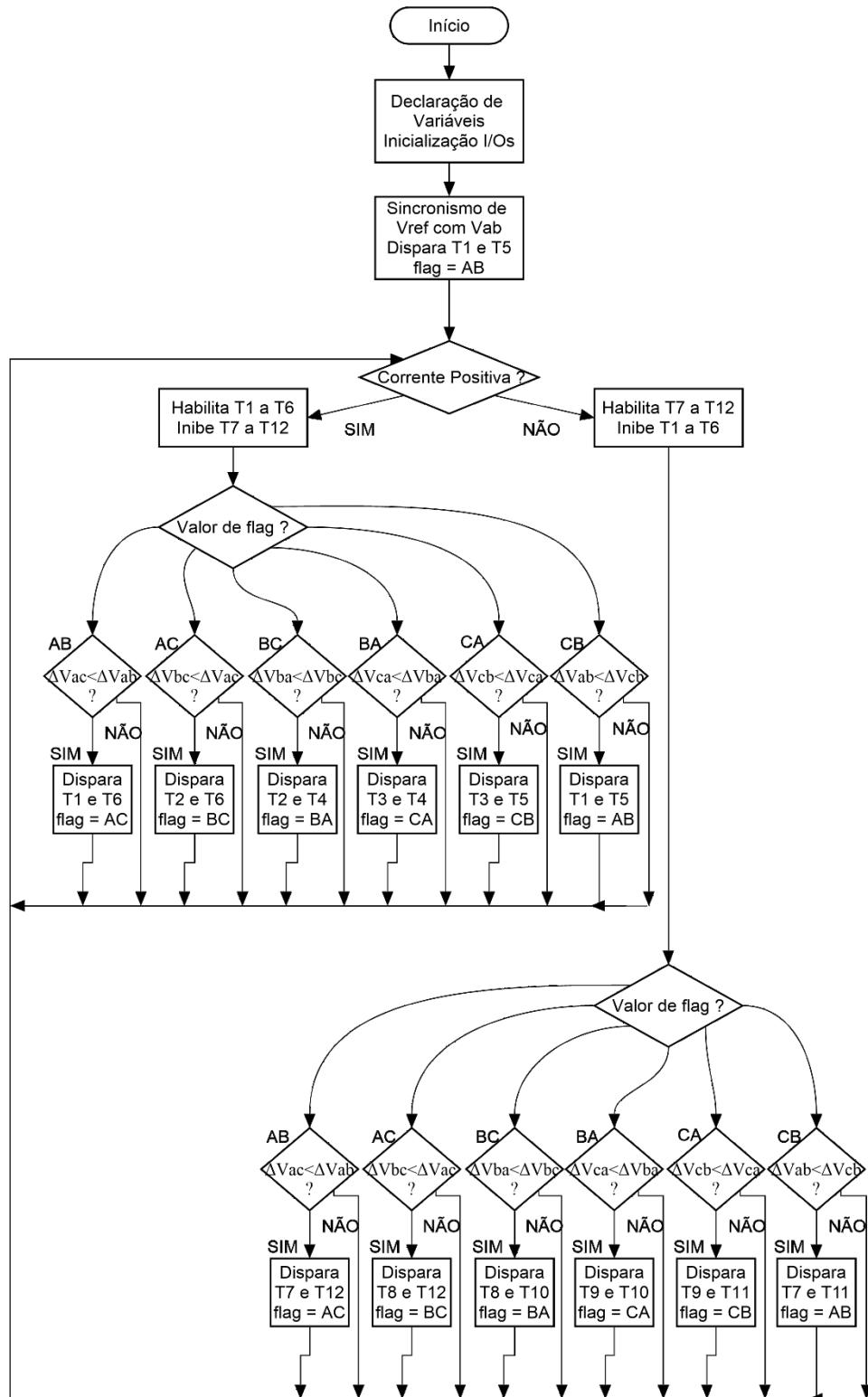


Fonte: Dados do próprio autor

É valido ressaltar que para obter o mesmo resultado experimentalmente é necessário que as condições de carga sejam idênticas, pois o fator de potência interfere nos tempos de atuação dos tiristores, sendo esses pulsos destinados apenas para a mesma condição de carga utilizada na simulação. Há também a necessidade de sincronizar o início da onda de referência com o início da onda da tensão Vab, função essa desempenhada pela rotina de inicialização do microcontrolador, assim como na simulação.

4.2.2 Lógica de controle com frequência variável

Com o intuito de obter um código de controle genérico que fornecesse os pulsos para os doze tiristores de acordo com uma frequência de referência variável desejada e independente do tipo de carga, foi implementado no microcontrolador Arduino DUE uma função que segue a rotina apresentada no fluxograma da Figura 4.3.

Figura 4. 3 - Fluxograma de controle para frequencia variável

Fonte: Dados do próprio autor



A Figura 4.3 descreve os passos do algoritmo de controle implementado para efetuar o controle do cicloconversor de acordo com a forma de onda apresentada na Figura 4.4. Inicialmente, o programa declara as variáveis a serem utilizadas, define as entradas e saídas do microcontrolador e começa disparando os tiristores T1 e T5 quando a amostra do sinal de V_{ab} está sincronizada com a tensão de referência V_{ref} . Isso ocorre quando V_{ab} e V_{ref} passam por zero durante um intervalo de tempo muito próximo, definido no código, e ambos possuem derivada positiva.

A variável flag, neste código, é responsável por armazenar um valor que indica qual foram os últimos tiristores disparados, ou seja, qual a atual onda está sendo conduzida para a carga, visto que após disparados, os tiristores só bloqueiam se a corrente que passa por eles cai a zero. Dessa forma, após o sincronismo e disparo de T1 e T5 a variável flag armazena o valor AB, o que indica que a forma de onda V_{ab} de entrada está alimentando a carga.

O próximo passo que o controle realiza é a verificação do semiciclo da corrente de carga, isso permite distinguir quais tiristores podem atuar e quais tiristores devem se manter inibidos. Assim, após a condição de inicialização, sabemos que a forma de onda que está conduzindo é a V_{ab} através do disparo de T1 e T5. Como a derivada desse sinal é positiva sabemos que a corrente estará no semiciclo positivo e, portanto, os tiristores T1 a T6 estarão disponíveis e os tiristores T7 a T12 estarão bloqueados.

A onda que suscede V_{ab} é V_{ac} , logo, os próximos tiristores a serem disparados serão T1 e T6, armazenando o valor de AC em flag. Porém, para que isso ocorra é necessário que a onda V_{ac} esteja mais próxima da referência do que V_{ab} . O cálculo feito pelo microcontrolador é o módulo da diferença de tensão entre V_{ab} e V_{ref} para se obter ΔV_{ab} e assim analogamente para as outras amostras de tensão de entrada: V_{ac} , V_{bc} , V_{ba} , V_{ca} , V_{cb} . Dessa forma, após a inicialização, enquanto ΔV_{ab} for menor que ΔV_{ac} a onda que alimenta a carga é V_{ab} . A partir do momento em que essa condição é invertida ocorre o disparo de T1 e T6, alimentando a carga com a tensão V_{ac} e mudando o valor de flag para AC.

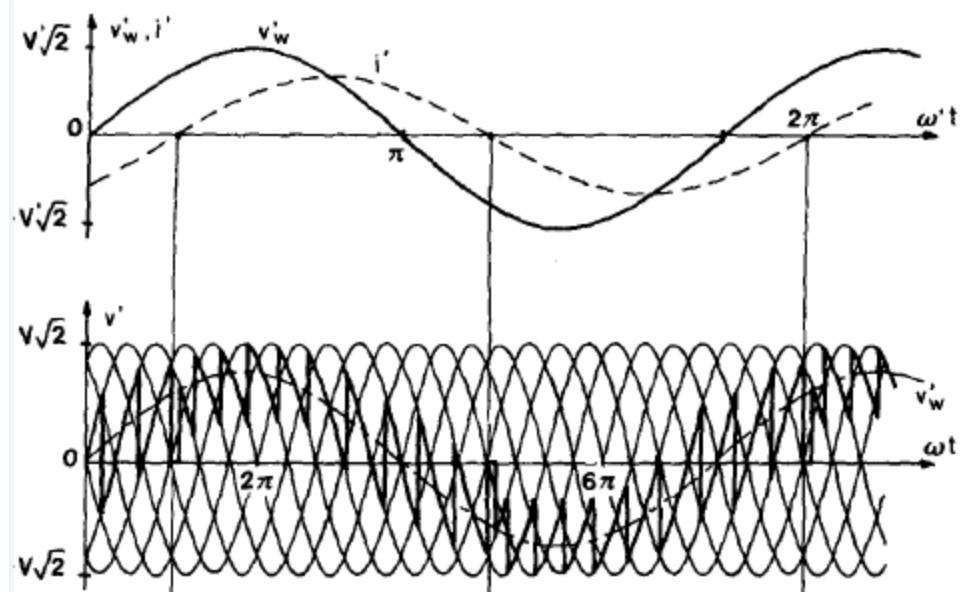
O controle segue disparando os tiristores correspondentes as formas de onda V_{bc} , V_{ba} , V_{ca} e V_{cb} , respectivamente, conforme determina o período da forma de onda de referência. Após terminado o semiciclo positivo da tensão de saída os tiristores T1 a T6 continuam disponíveis para começar o semiciclo negativo da tensão de saída enquanto a corrente ainda for positiva. A Figura 4.5 ilustra a forma de onda gerada pelo grupo



negativo para uma carga com fator de potência indutivo, demonstrando que parte do semiciclo positivo da tensão de saída é processado pelo grupo negativo de tiristores.

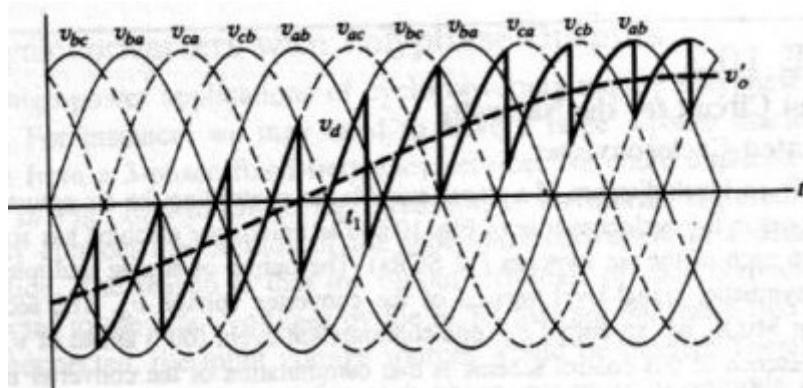
Mais uma vez, é feito a análise da corrente e o ciclo se repete, analogamente, para o semiciclo negativo, porém os tiristores a serem disparados serão agora do grupo negativo, T7 a T12.

Figura 4. 4 - Forma de onda esperada para controle com frequencia variável



Fonte: RASHID, 2001

Figura 4. 5 - Forma de onda gerada pelo grupo negativo



Fonte: RASHID, 2001

A estratégia de controle foi desenvolvida com o monitoramento de sinais de tensão e corrente e por intermédio de algoritmos desenvolvidos em linguagem C para o microcontrolador AT91SAM3X8E ARM Cortex-M3 através da interface de desenvolvimento do Arduino Due.

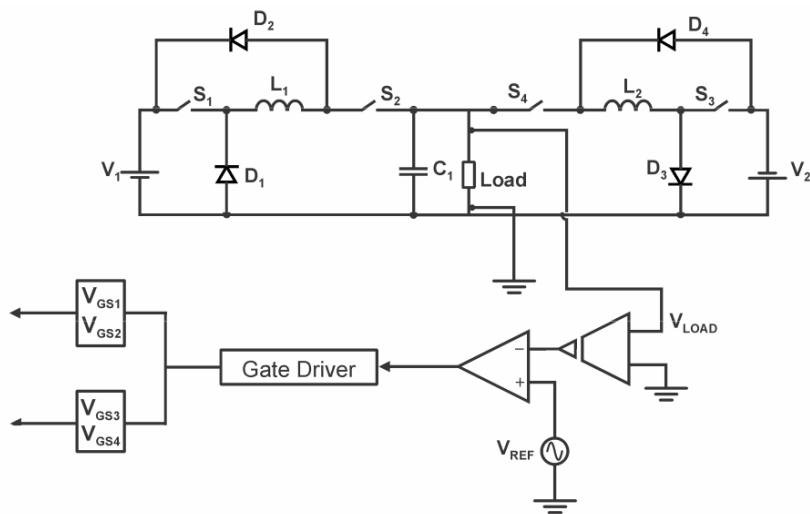


4.3 Estratégias de Controle para o Inversor Buck EIE

Uma das vantagens desta topologia é apresentar uma estratégia de controle relativamente simples, se comparada às demais estratégias aplicadas em inversores. O circuito de controle consiste basicamente em uma comparação analógica. Uma amostra da tensão de saída é enviada à entrada inversora do comparador analógico enquanto a entrada não-inversora recebe o sinal de referência. O dispositivo avalia os dois sinais e fornece pulsos discretos na saída do comparador, em função dos valores da comparação. Toda a estratégia de controle pode ser ilustrada, simbolicamente, como mostra a Figura 4.6.

A saída do comparador analógico é conectada a um circuito gate driver, responsável por enviar pulsos de nível adequado ao gatilho dos interruptores S3 e S4 quando o sinal de realimentação for maior que o sinal de referência; quando o sinal de referência for maior que o sinal de realimentação, o circuito gate driver será responsável por enviar pulsos em nível alto ao gatilho dos interruptores S1 e S2. Este circuito é também responsável por isolar os pulsos, uma vez que o potencial de referência de cada nível do conversor é distinto. Utilizando-se da estratégia de controle proposta, a tensão no capacitor irá seguir o sinal de referência e a forma de onda desejada será imposta à tensão de saída [COSTA, 2011].

Figura 4. 6 - Circuito esquemático da estratégia de controle do inversor Buck EIE



Fonte: COSTA, 2011



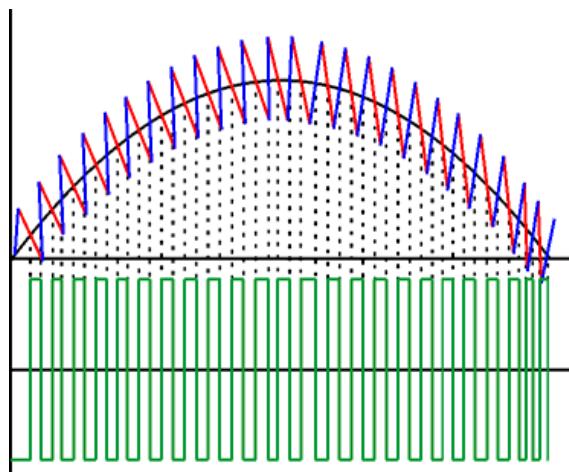
Entretanto, este trabalho tem como objetivo principal disponibilizar para a carga uma forma de onda de tensão o mais próximo de uma senoide pura. Logo, o sinal de referência aqui inserido deverá ser uma senoide com a freqüência de operação desejada, no caso, 22,5Hz.

Como o inversor Buck EIE trabalha como compensador de tensão e é conectado em série ao cicloconversor para formar o arranjo proposto temos que nos salientar sobre os sinais de controle deste compensador. Primeiramente, o sinal de saída onde queremos reduzir o conteúdo harmônico da tensão é na carga e, portanto, uma amostra desse sinal que é utilizado na comparação. O outro sinal utilizado na comparação é a referencia senoidal que merece destaque pois deve estar na mesma frequência e em fase com o sinal do cicloconversor, para que haja a correta compensação de tensão.

A referência senoidal pode ser obtida por meio de diferentes métodos, sejam eles analógicos ou digitais. Neste trabalho, optou-se pela utilização de um algoritmo digital que implementa as funções básicas de um PLL embarcado no microcontrolador DSP. Esse sistema é capaz de sincronizar o sinal de referência senoidal desejado com a tensão de saída do cicloconversor, e será detalhado mais adiante na simulação e no item 4.5 deste capítulo que trata do funcionamento desta solução.

A saída do conversor analógico é pulsada, em função dos valores da comparação, como exemplifica a Figura 4.7. Quando a tensão de referência se apresenta com valores maiores que a tensão de realimentação, são gerados pulsos discretos positivos. Do contrário, pulsos negativos são gerados na saída do comparador analógico.

Figura 4. 7 - Comparação Entre a Referência e Realimentação

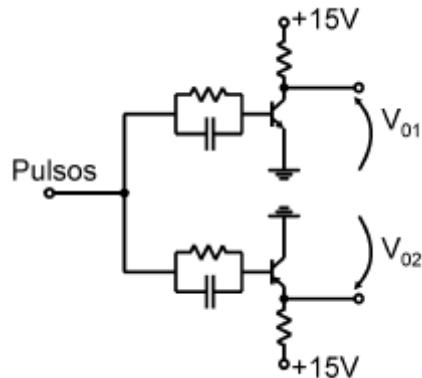


Fonte: COSTA, 2011



Sabe-se também que, para valores de tensão de referência maiores que os de realimentação, é necessária uma derivada de tensão positiva na carga, para que a tensão de saída do inversor siga a tensão de referência. Para tanto, nesta situação os interruptores do lado esquerdo do inversor devem ser acionados. Quando a tensão de referência apresenta valores menores que a tensão de realimentação, os interruptores do lado direito do inversor devem ser acionados para que ocorra uma derivada de tensão negativa na carga e, assim, a tensão de saída se aproxime da referência. Para que esta estratégia seja devidamente aplicada, de acordo com a Figura 4.7, os pulsos positivos significam que os interruptores do lado esquerdo do inversor devem ser acionados, enquanto os pulsos negativos indicam a necessidade de acionamento dos interruptores do lado direito do inversor. Para realizar esta tarefa, um circuito composto por dois transistores bipolares pode ser utilizado para discernir os pulsos de cada braço do inversor, como mostra a Figura 4.8.

Figura 4. 8 - Circuito de Controle: Separação dos Pulsos



Fonte: COSTA, 2011

Quando o pulso é positivo, o transistor T1 conduz e a saída V01 é zerada; o transistor T2 permanece bloqueado, fazendo com que a saída V02 seja um pulso de nível alto. Quando o pulso é negativo, o transistor T2 conduz e a saída V02 é zerada; o transistor T1 bloqueia, fazendo com que a saída V01 seja um pulso alto. Em resumo, para pulsos positivos a saída V02 é alta e para pulsos negativos, a saída V01 é alta. Tomando como referência o inversor Buck EIE, como o apresentado na Figura 2.13, essas características definem que a saída V01 deve ser enviada aos interruptores do lado direito do inversor (S3, S4) enquanto a saída V02 deve ser enviada aos interruptores do lado esquerdo do inversor (S1, S2). Deve-se notar que um único pulso é responsável pelo acionamento de dois interruptores. Para isto, é preciso que este pulso seja enviado isoladamente para cada



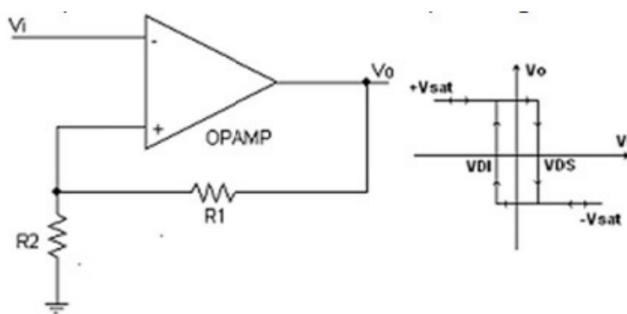
interruptor, tarefa esta realizada pelo circuito de ataque de gatilho. É importante salientar, que o mesmo trabalho pode ser desempenhado com amplificadores operacionais, seguindo o mesmo raciocínio.

Entretanto, é imprescindível que seja feita uma comparação por histerese para adquirir a melhor qualidade na geração da onda desejada e suprimir eventuais falhas ocasionadas por ruídos. Também chamado circuito disparador de Schmitt (Schmitt Trigger), este é um circuito com realimentação positiva. Ao invés de se fazer a comparação simples entre dois sinais, acrescenta-se um limite a mais ou a menos em torno de um dos sinais. O acréscimo ou decréscimo depende do estado atual da saída.

Esse comportamento é útil quando queremos comparar dois sinais ruidosos. Se não utilizássemos a janela de histerese na comparação, o circuito chavearia o estado da saída rapidamente quando os níveis dos sinais estivessem próximos um do outro.

Seu funcionamento se dá pela seguinte maneira: dado um nível de tensão na saída, $+V_{sat}$ ou $-V_{sat}$ (os valores das tensões de saturação máxima positiva e negativa do opamp, respectivamente), este somente se altera quando a entrada assume valores superiores a V_{DS} ou inferiores a V_{DI} , respectivamente, sendo V_{DS} e V_{DI} as tensões de limiar superior e inferior na entrada não inversora do amplificador operacional. Por ser uma característica de transferência com análogos no eletromagnetismo, esta característica é chamada histerese, e pode ser entendida melhor pela Figura 4.9.

Figura 4. 9 - Circuito do Schmitt-trigger e sua característica de transferência



Fonte: BRAGA, 200?

Pelo exposto acima e pela Figura 4.9, depreende-se que caso a tensão de entrada esteja com um valor entre V_{DS} ou V_{DI} , o circuito manterá a saída anterior. Para calcular a tensão limite de mudança de estado V_{lim} (limite de comparação), existem duas situações:

V_O positivo, quando a saída está saturada positivamente:

$$V_{lim1} = (V_{cc}).(R_2.R_1+R_2)$$



Vo negativo, quando a saída está saturada negativamente:

$$V_{lim2} = (-V_{dd}) \cdot (R2 \cdot R1 + R2)$$

Janela de histerese, se quisermos saber qual a variação total entre os dois limites de comparação, basta diminuir um do outro:

$$\Delta V_{lim} = (V_{cc} - V_{dd}) \cdot (R2 \cdot R1 + R2)$$

Como geralmente V_{cc} iguala-se a $-V_{dd}$, isto simplifica-se ainda mais:

$$\Delta V_{lim} = 2 \cdot V_{cc} \cdot (R2 \cdot R1 + R2)$$

O valor dessa janela de histerese deve ser maior que a soma do nível de ruído dos dois sinais, de modo a se evitar chaveamento múltiplo no momento do cruzamento entre os sinais.

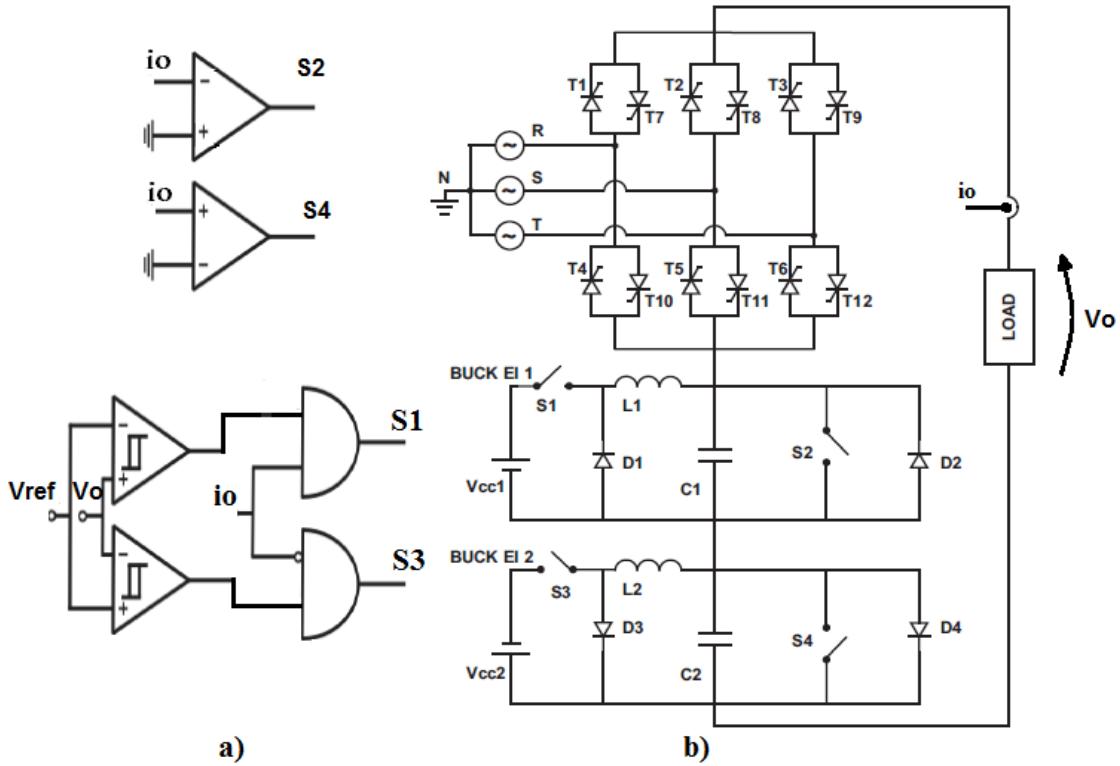
Tão importante quanto a utilização desse circuito comparador é a correta seleção do amplificador operacional a ser utilizado, visto que o parâmetro de slew rate afeta a comparação e pode até limitar a frequência de chaveamento. Define-se slew rate como a velocidade de resposta do amplificador instrumental a uma variação de tensão na entrada.

4.4 Lógica de controle para o conversor Buck EI

A Figura 4.10 ilustra a lógica de controle utilizada para o acionamento do compensador série empregando os conversores Buck EI e demais dispositivos semicondutores de potência auxiliares. É representado o circuito de potência para melhor identificação dos elementos mencionados nos controles e o esquemático simbólico do controle analógico propriamente dito.

Pode-se perceber pela Figura 4.10a que três sinais interessam para a lógica de controle proposta para este conversor: V_{ref} , V_o e i_o . Como cada um destes sinais será tratado e utilizado nestes controles será explicado detalhadamente a seguir.

Pode-se notar pela Figura 4.10 que, a chave S4 é comandada para se manter totalmente fechada enquanto a corrente de carga i_o estiver no semi-ciclo positivo. Já a chave S2 por sua vez, é comandada de forma dual em relação à chave S4, atuando durante o semi-ciclo negativo da corrente de carga i_o .

Figura 4. 10 - Lógica de controle para o conversor Buck EI


Fonte: Dados do próprio autor

A chave S1 é comandada para fechar quando tensão de saída v_o ficar menor que a tensão de referência V_{ref} e comandada para abrir quando a tensão de saída v_o ficar maior que a tensão de referência. Além disso, a operação da chave S1 ocorre se e somente se as ondas da v_{ref} e da corrente de carga i_o estiverem nos seus respectivos semi-ciclo positivo, fato este, controlado pela porta lógica ‘E’. A chave S3 opera de forma complementar à operação da chave S1, trabalhando com o papel de compensar a tensão de carga v_o durante os semi-ciclos negativos da corrente de carga i_o e tensão de referência V_{ref} . De forma análoga ao inversor Buck EIE o sinal de referência aqui descrito é um sinal senoidal obtido a partir da forma de onda de tensão do cicloconversor, na mesma fase e frequência deste.

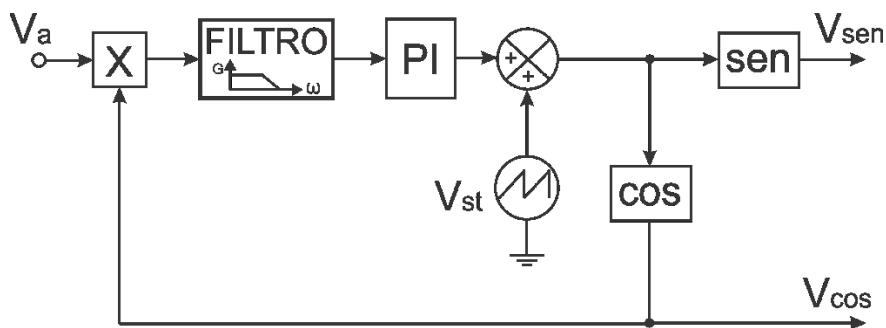
Contudo, as chaves S2 e S4 apresentam uma técnica de controle relativamente simples, na qual apenas a corrente de carga determina seus estados. Trabalhando, também, de forma dual, a chave S2 é disparada durante o semiciclo negativo da corrente e a chave S4 é disparada durante o semiciclo positivo da corrente que atravessa a carga.

4.5 Lógica de Controle para o PLL

O PLL é responsável por gerar um sinal senoidal atracado em fase com a componente fundamental da tensão de alimentação, conforme ilustra a Figura 4.11. Ao utilizar um PLL para gerar a base para a referência da tensão que se deseja impor garante-se que a tensão na carga estará em fase com a tensão de saída do cicloconversor, otimizando, assim, a utilização do conversor compensador.

A Figura 4.10 apresenta uma malha de PLL utilizada para gerar um sinal senoidal (V_{sen}) atracado em fase com a componente fundamental da tensão de alimentação (V_a).

Figura 4.11 - Diagrama de blocos do PLL

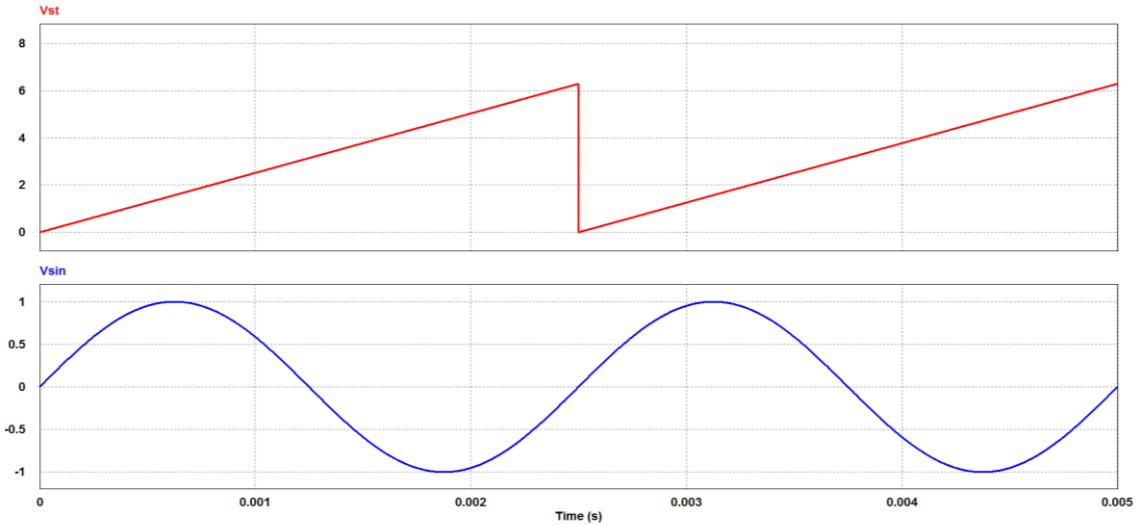


Fonte: LIMA, 2015

O PLL recebe como sinal de entrada uma amostra da tensão de alimentação e gera na sua saída um sinal senoidal (V_{sen}) e cossenoidal (V_{cos}), sendo estes defasados de 0° e 90° com relação à componente fundamental da tensão de alimentação, respectivamente. O sinal senoidal irá compor a base para a referência da tensão utilizada em todo o controle dos compensadores [LIMA, 2015].

4.5.1 Princípio de Funcionamento do PLL

O sinal de saída do PLL é gerado a partir do cálculo do seno de uma onda dente-de-serra, conforme ilustra a Figura 4.12. O valor da frequência da onda dente-de-serra define a frequência da onda senoidal. Nesta aplicação, a frequência da onda dente-de-serra será fixada em 22,5Hz.

**Figura 4. 12 - Geração de uma senóide a partir de uma onda dente-de-serra**

Fonte: LIMA, 2015

A mudança na fase da senóide obtida na saída do PLL ocorre através da inclusão de um OFFSET na onda dente-de-serra. A presença de um OFFSET com valor positivo adianta a fase da senóide e um OFFSET negativo retarda sua fase, conforme ilustra a Figura 4.13.

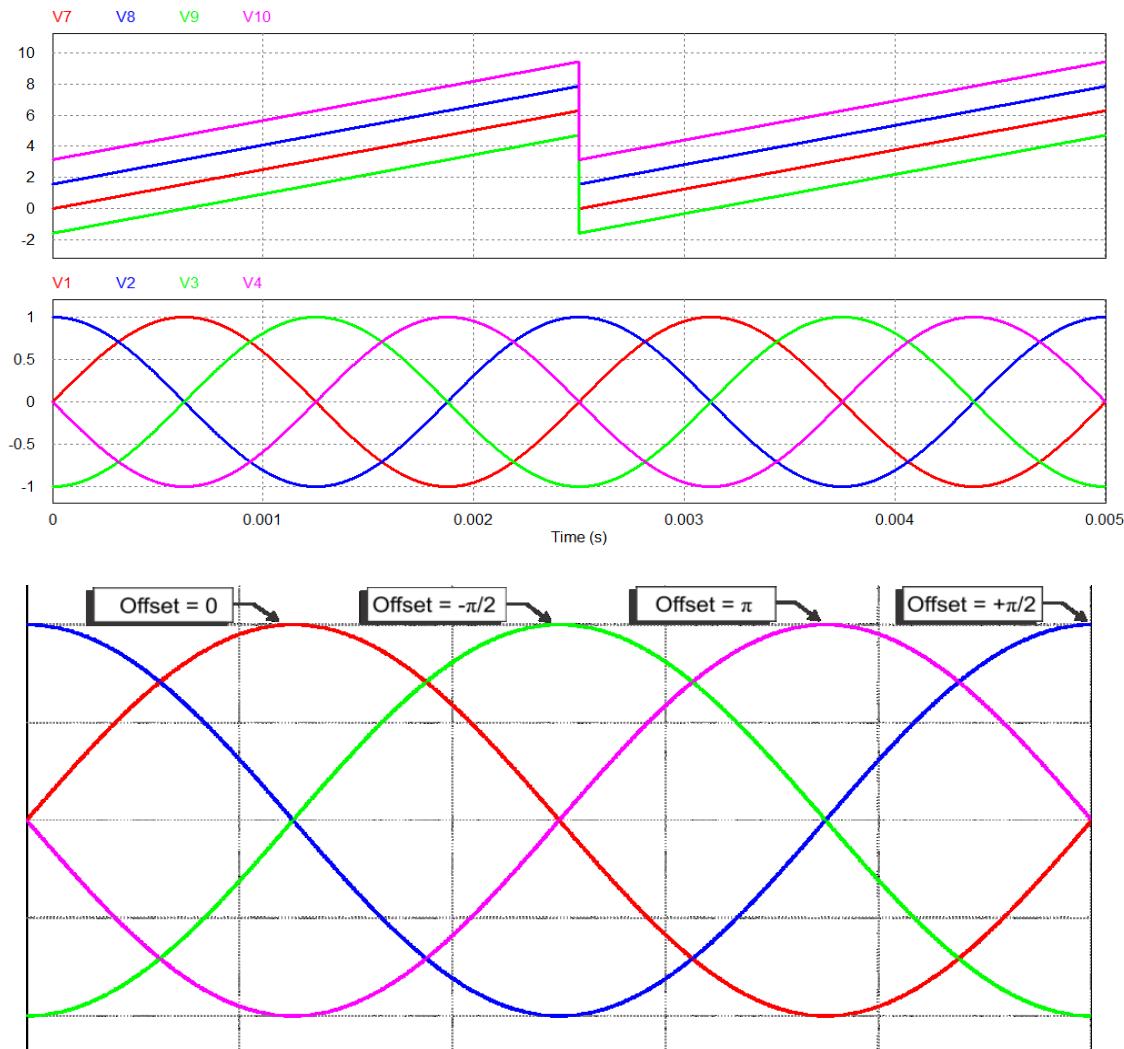
A proporcionalidade entre OFFSET da onda dente-de-serra e a fase do sinal senoidal obtido será utilizada para controlar o sinal de saída do PLL, adiantando-o ou atrasando-o de forma a atracá-lo em fase com a componente fundamental do sinal de entrada do PLL. Este controle será realizado através de uma malha que gera o sinal que será somado à onda dente-de-serra. Este é gerado através da ação de um controlador proporcional-integral (PI) cuja entrada é um sinal proveniente da saída de um filtro passa-baixa de segunda ordem. Este filtro será sintonizado de forma a obter o valor médio do seu sinal de entrada, sendo este composto pelo produto de um sinal cossenoide com o sinal correspondente à uma amostra da tensão das respectivas fases do sistema de alimentação.

Dessa forma, o sinal de entrada do PI consiste no valor médio resultado do produto da tensão de alimentação com uma cossenoide. O controlador PI opera de forma a gerar uma saída de modo a tornar sua entrada nula. Vale salientar que tal condição ocorre somente quando os sinais que são multiplicados possuírem uma defasagem de 90° . Portanto, o PI gerará um sinal que, somado à onda dente de serra, resultará em uma



cossenoide defasada de 90° do sinal de entrada do PLL. Ao calcular o seno deste sinal, obtém-se um sinal em fase com a componente fundamental da tensão de alimentação.

Figura 4.13 - Relação entre o OFFSET da onda dente-de-serra e a fase da senóide de saída do PLL



Fonte: LIMA, 2015

Para ser efetivo no cálculo do valor médio o filtro passa-baixa de segunda ordem deve ser sintonizado com uma frequência de corte reduzida. Considerando a entrada do filtro correspondendo ao produto de dois sinais com mesma frequência, o resultado do produto é um outro sinal com o dobro da frequência dos operandos. Nesta aplicação, a frequência deste sinal será de 45Hz. Nestas condições, a frequência de corte do filtro passa baixa de segunda ordem pode ser sintonizada em 4,5Hz, correspondendo a 1/10 da frequência de entrada do filtro.



Para escolha da frequência de corte deve-se levar em consideração a estabilidade da malha de controle e a sua dinâmica. Uma frequência de corte do filtro muito reduzida implica em uma maior atenuação de componentes alternadas referente ao cálculo do valor médio, resultando em uma maior precisão de atracamento de fase, mas, tornando a resposta dinâmica da malha de controle mais lenta.

4.5.2 Critério de Projeto do controlador PI

Nesta seção serão apresentados os critérios de projeto do controlador proporcional-integral utilizado na estrutura do PLL, assim como os respectivos resultados de simulação computacional obtidos de modo a comprovar do algoritmo utilizado.

Conforme descrito anteriormente, o controlador proporcional-integral é responsável por gerar um OFFSET na onda dente-de-serra de modo a alterar a defasagem da senóide de saída no sentido de atracá-la em fase com a tensão de alimentação. A eq 4.1 apresenta a função de transferência da saída com relação à entrada do PI.

$$PI(s) = K \frac{(s \cdot T + 1)}{s \cdot T} \quad \text{eq (4.1)}$$

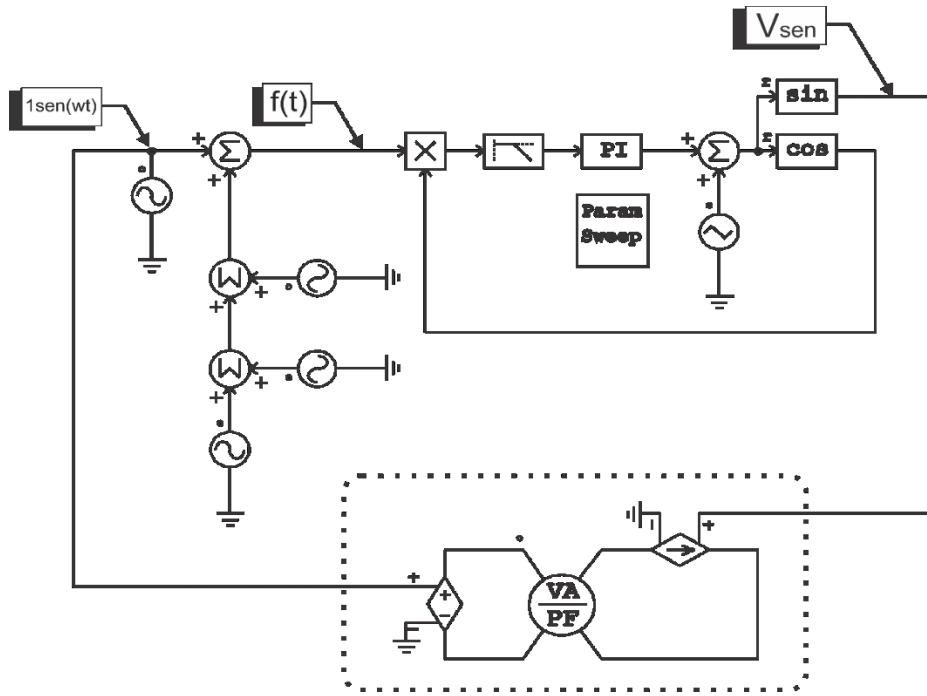
Os parâmetros de controle do PI são o ganho (K) e a constante de tempo (T). Fixando o ganho $K = 1$, pode-se alterar a resposta dinâmica do PI através da constante de tempo (T). Quanto menor seu valor, mais rápida será a resposta do PI. Ressalte-se que a velocidade está relacionada ao tempo de atracamento. Portanto, a metodologia de projeto do PI foi baseada na fixação do valor do ganho K, da variação da constante de tempo T e a verificação acerca da eficiência da resposta da referida malha de controle no que tange a geração de um sinal em fase com a componente fundamental da tensão de entrada. Para validação da teoria exposta, utilizou-se o programa PSIM®.

A Figura 4.14 apresenta o circuito utilizado para extração do valor do fator de potência do sinal de saída do PLL (V_{sen}) e a componente fundamental do sinal de teste ($1\text{sen}(wt)$) em função da constante de tempo T.

O fator de potência entre a componente fundamental da massa de teste e a saída do PLL será utilizado como indicativo da defasagem entre esses sinais. Um fator de potência unitário significa que esses sinais estão em fase. Valores diferentes da unidade indicam uma defasagem entre a componente fundamental e a saída do PLL.

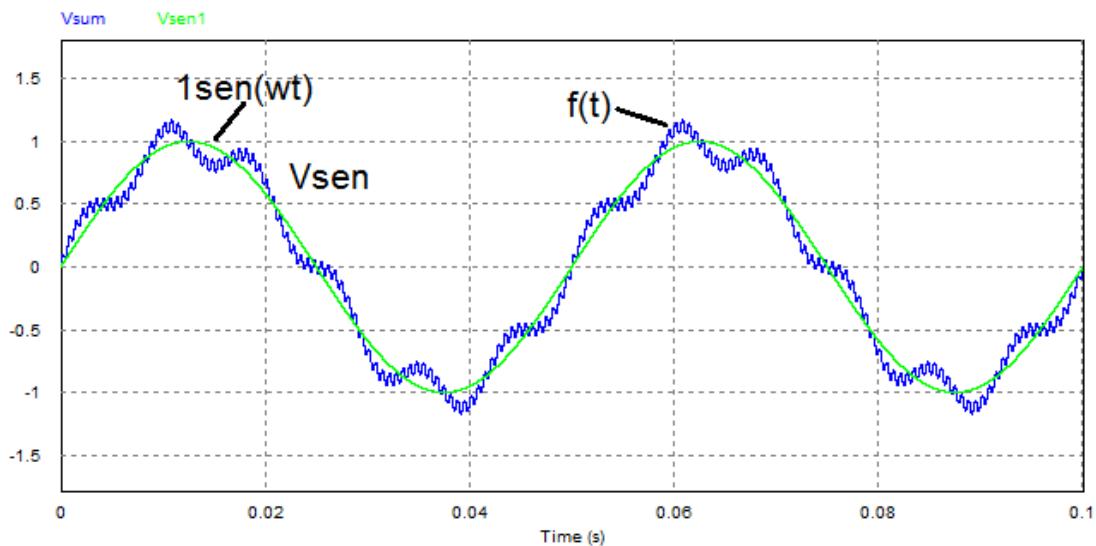


Figura 4. 14 - Circuito para extração do fator de potência dos sinais de entrada e saída do PLL

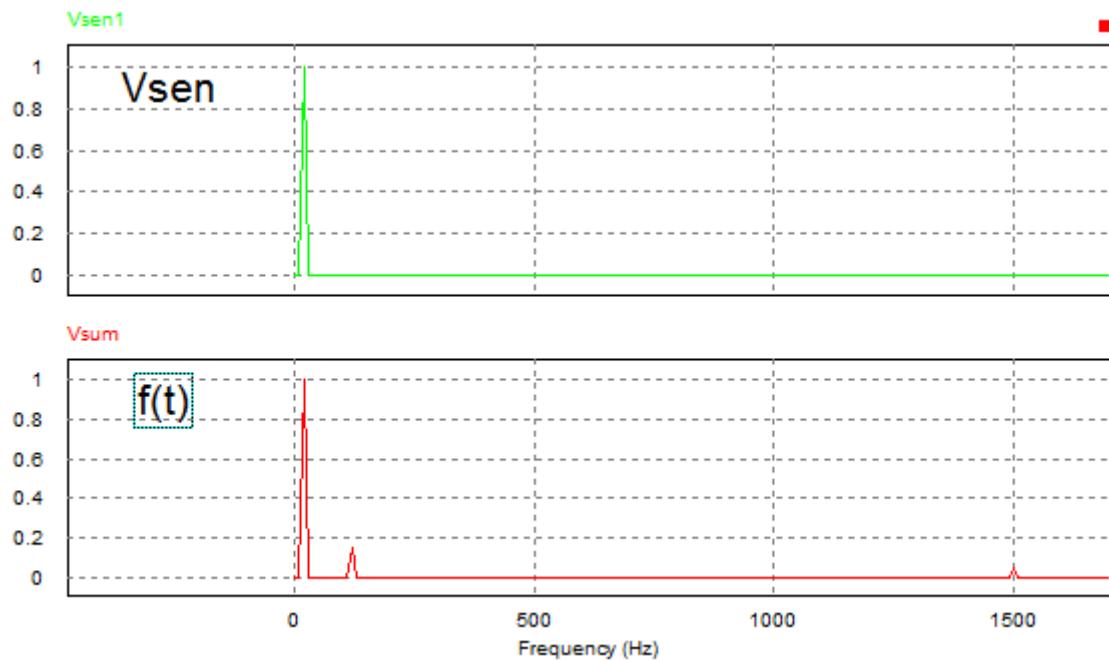


Fonte: LIMA, 2015

No circuito ilustrado na Figura 4.14 o bloco “Param Sweep” é responsável por variar a constante de tempo T deste o valor 0,002 a 0,008. A constante de tempo T é um parâmetro do bloco “PI”. O circuito em destaque é responsável por calcular o fator de potência entre a componente fundamental da massa de teste ($1\text{sen}(\omega t)$) e o sinal de saída do PLL (V_{sen}) através do bloco “VA/PF”.

Figura 4. 15 - Sinal de entrada ($f(t)$), sua componente fundamental ($1\text{sen}(\omega t)$) e sinal de saída do PLL (V_{sen}) em regime permanente utilizando um PI com $K = 1$ e $T = 0,005$ 

Fonte: Dados do próprio autor

**Figura 4. 16 - Transformada de Fourier da massa de teste ($f(t)$) e do sinal de saída do PLL (V_{sen})**

Fonte: Dados do próprio autor

Percebe-se que apesar do sinal de entrada do PLL possuir elevadas componentes harmônicas, seu sinal de saída possui forma de onda senoidal e está atracado em fase com a componente fundamental do sinal de entrada, comprovando assim a eficácia do modelo utilizado.

Para verificação da eficiência na geração de uma referência senoidal com estes parâmetros de PI ($K=1$ e $T = 0,005$) analisou-se a resposta do PLL para o sinal de entrada. A Figura 4.15 ilustra a forma de onda sinal de saída do PLL (V_{sen}) comparado com sinal de entrada ($f(t)$), sua respectiva componente fundamental ($1\text{sen}(wt)$), assim como a Figura 4.16 demonstra seu espectro em frequência.



4.6 Conclusão

Neste capítulo foram apresentados os detalhes referentes a estratégia de controle do cicloconversor e dos conversores compensadores, assim como o princípio de funcionamento e critério de projeto do PLL, indispensável para a operação da estrutura na prática.

É demonstrado que a forma de onda do cicloconversor pode ser formada através de um código de controle que envia pulsos discretos periodicamente com o intuito de gerar uma onda com frequência fixa, ou pode-se utilizar um código que dispara os tiristores de forma apropriada dependendo da frequência da tensão de referência desejada.

Já os conversores compensadores possuem técnicas de controle simples e eficazes empregando, para isto, eletrônica analógica. São demonstrados as variáveis necessárias ao controle e o modo com que elas são comparadas para formar os pulsos de acionamento das chaves. Com isso, o capítulo é capaz de fornecer todo o conhecimento necessário para o entendimento das estratégias de controle desenvolvidas para o funcionamento dos arranjos topológicos propostos.



Capítulo 5

Resultados de Simulação

5.1 Considerações Iniciais

A simulação das topologias estudadas foi realizada a partir do software OrCAD®, versão 10.3, onde pretendeu-se verificar o comportamento dinâmico dos conversores, além de obter dados pertinentes à especificação dos elementos ativos e passivos do circuito. O software PSIM® também foi utilizado para testar e validar o PLL utilizado para gerar a forma de onda senoidal, sincronizada com a tensão do cicloconversor, tão importante para este trabalho.

A simulação computacional envolve os resultados de duas conjunturas distintas: (1) Cicloconversor híbrido monofásico utilizando como compensador o inversor Buck EIE, e (2) Cicloconversor híbrido monofásico utilizando como compensador dois conversores Buck EI.

Situações específicas e relevantes para a compreensão da operação da plataforma proposta também são descritas e avaliadas em detalhes. Com o objetivo de melhorar o entendimento da operação dos conversores estudados, são apresentadas algumas formas de onda obtidas através de um modelo de simulação. Para tanto, foi utilizado na simulação modelos dos componentes eletrônicos utilizados na montagem de forma a aproximar a simulação da realidade prática.

Serão apresentados três casos de simulação distintos. Sendo o primeiro caso a plataforma do cicloconversor com entradas trifásicas e saída monofásica de seis pulsos com comutação natural utilizando o inversor Buck EIE como compensador; no segundo caso a mesma plataforma do cicloconversor com entradas trifásicas e saída monofásica de seis pulsos utilizando o inversor Buck EIE, porém, com uma diferença nos tempos de disparo dos tiristores, na qual é denominada comutação otimizada; e no terceiro e último caso a plataforma do cicloconversor com entradas trifásicas e saída monofásica de seis pulsos com comutação natural utilizando dois conversores Buck. Em todos os três casos



será a ele imposta uma referência senoidal de 22,5 Hz e serão avaliadas formas de onda de tensão, corrente, índice de distorção harmônica total de tensão de saída e contribuição de potência do compensador série. Formas de onda que permitam uma maior compreensão da estratégia de controle adotada também serão consideradas.

Vale ressaltar que os circuitos aqui simulados operam conforme descrito no desenvolvimento deste trabalho e utilizam as mesmas estratégias de controle apresentadas.

5.2 Estudo de Caso I

Cicloconversor com entradas trifásicas, saída monofásica de seis pulsos com comutação natural dos SCRs, utilizando o inversor Buck EIE como compensador;

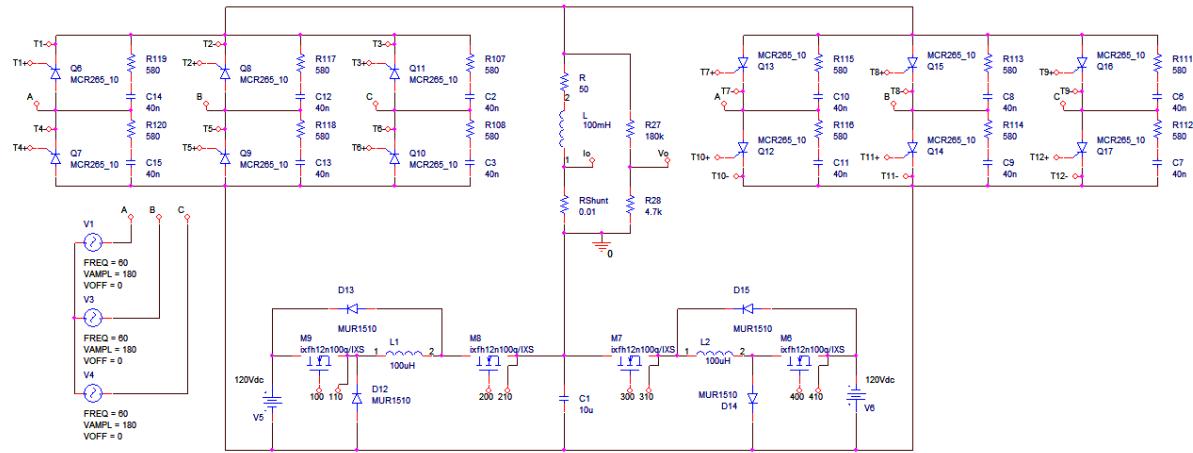
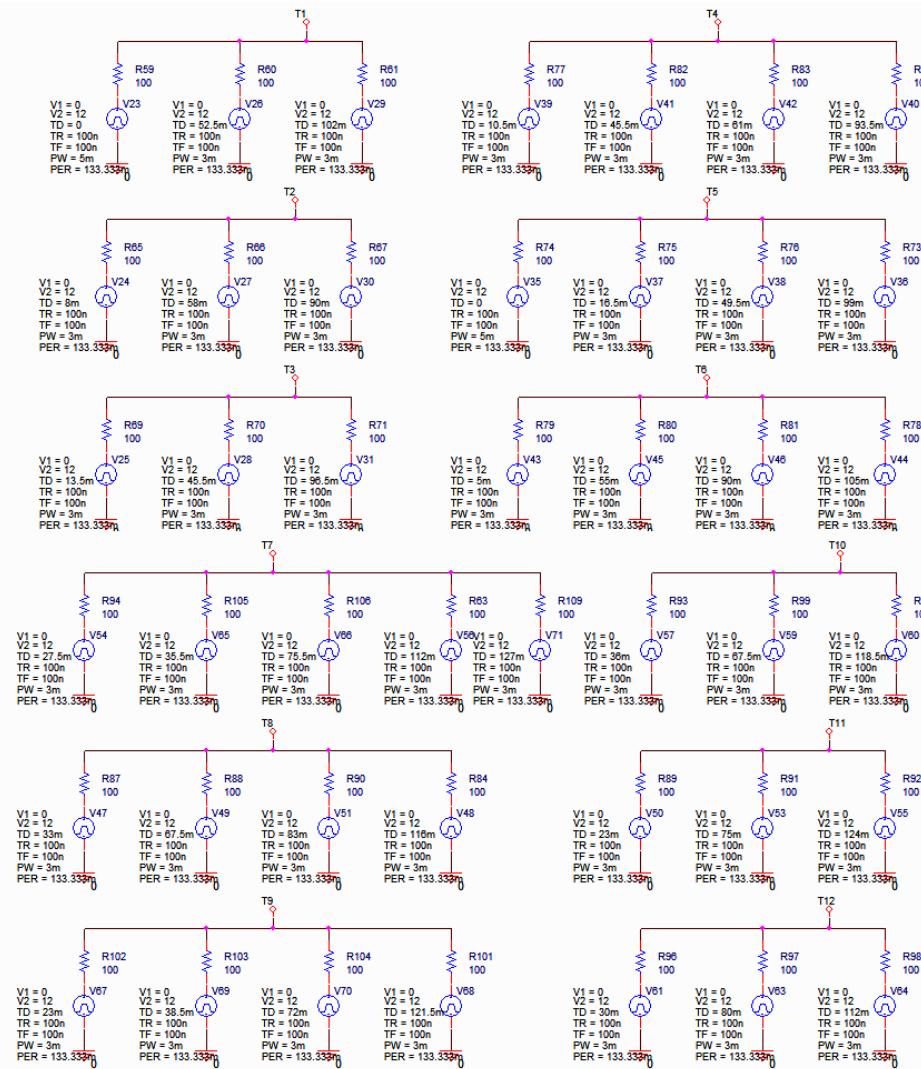
A Tabela 5.1 apresenta os parâmetros de simulação dos circuitos que serão apresentados a seguir no estudo de caso I.

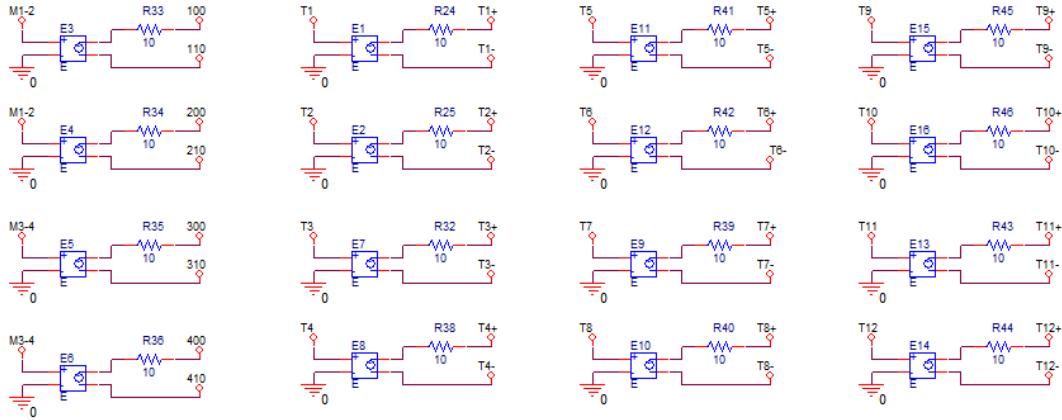
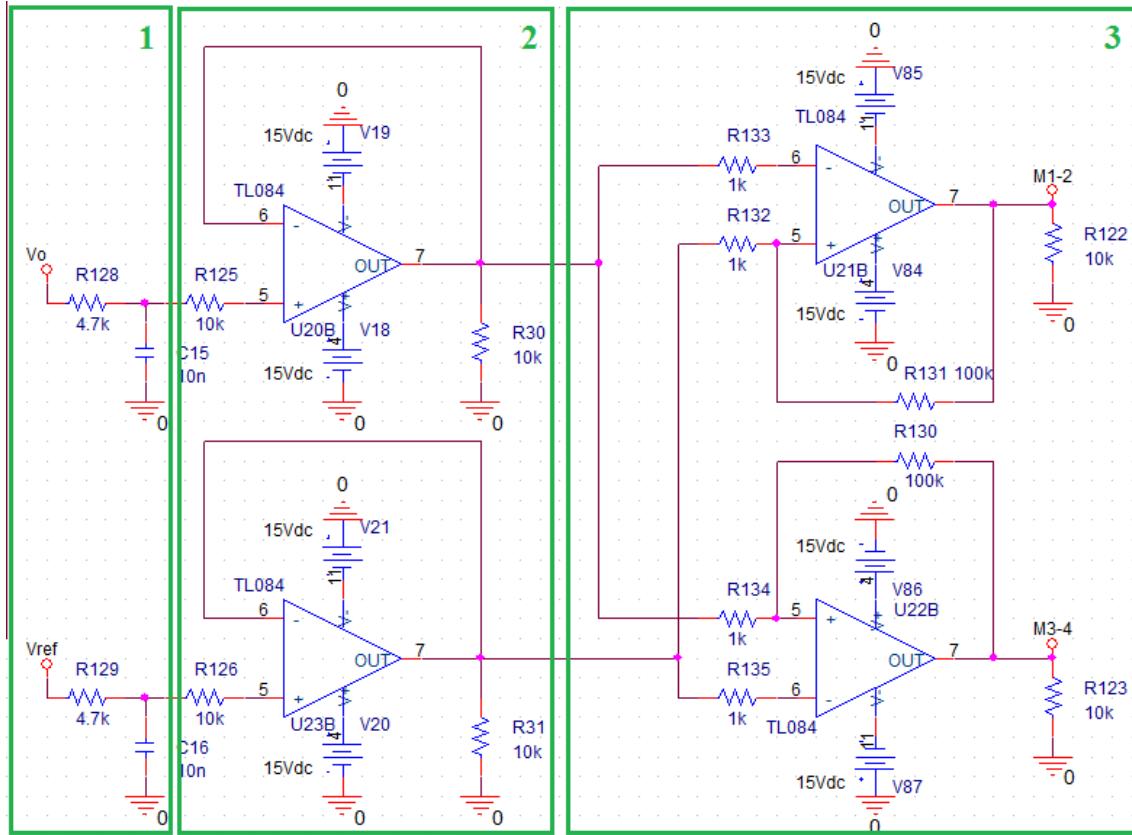
Tabela 5. 1 - Parâmetros de simulação - Estudo de caso I

Parametros	Valor
Tensão entrada cicloconversor	220Vac RMS
Tensão entrada compensador	120Vdc
Frequência de entrada	60 Hz
Frequência de referência	22,5 Hz
Tensão de referência	400Vac pico
Resistência da carga	50Ω
Indutância da carga	100mH

Fonte: Dados do próprio autor

O circuito de potência deste arranjo, proposto para simulação na plataforma OrCAD®, é apresentado na Figura 5.1 que ilustra basicamente o cicloconversor de seis pulsos em série com o inversor Buck EIE alimentando uma carga indutiva (RL), enquanto a Figura 5.2 apresenta as fontes para geração dos pulsos que disparam os SCRs nos seus respectivos momentos. Já a Figura 5.3 ilustra os circuitos que isolam o pulso das chaves, representando os circuitos gate-drivers na prática e, finalmente, a Figura 5.4 mostra o esquemático do controle do conversor Buck EIE simulado.

Figura 5. 1 - Circuito de potência simulado do Cicloconversor monofásico com Buck EIE

Fonte: Dados do próprio autor
Figura 5. 2 - Fontes de pulsos para disparo dos SCRs em frequência fixa

Fonte: Dados do próprio autor

**Figura 5.3 - Isolação e conformação dos pulsos de ataque ao gatilho das chaves****Fonte: Dados do próprio autor****Figura 5.4 - Circuito de controle do Buck EIE simulado****Fonte: Dados do próprio autor**

A Figura 5.4 ilustra o circuito de controle analógico simulado para o conversor Buck EI, na imagem é possível destacar três blocos, o primeiro é um simples filtro passa baixas de primeira ordem para filtrar ruídos provenientes dos sinais de referência e de



realimentação, o segundo é um buffer para garantir a não deformação do sinal, e o terceiro bloco é composto pelos comparadores realizados com amplificadores operacionais com realimentação positiva, o que configura o comparador com histerese.

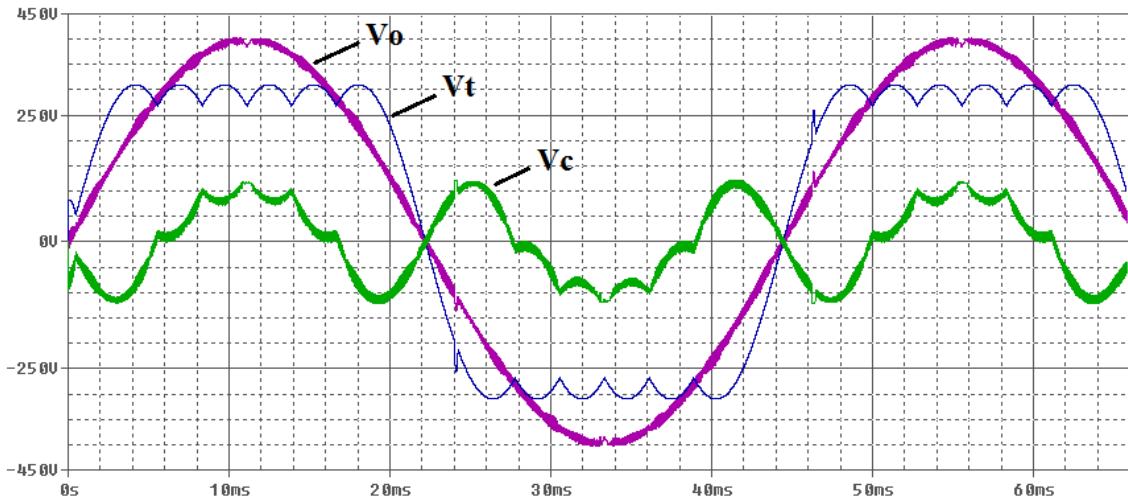
É valido salientar que os comparadores utilizados neste trabalho tanto nas simulações quanto na montagem são os amplificadores operacionais da série TL084, fabricados pela ST Microelectronics®. Esses dispositivos possuem como característica principal a utilização de transistores J-Fet em seus circuitos internos o que propicia várias vantagens como, por exemplo, um alto valor de slew-rate (16 V/us) imprescindível para o correto funcionamento das estruturas de controle empregadas nesse trabalho.

Serão avaliadas as formas de onda de corrente e tensão de saída, corrente e tensão de entrada, tensão nos interruptores, tensão nos tiristores do cicloconversor, bem como formas de onda relativas ao controle, que envolvem as tensões de referência, realimentação e pulsos gerados.

5.2.1 Tensão de saída do cicloconversor, carga e compensador

A Figura 5.5 apresenta a tensão de saída do cicloconversor (V_t) junto com a tensão gerada pelo conversor compensador (V_c), evidenciando que a tensão que alimenta a carga (V_o) nada mais é que a somatória delas.

Figura 5.5 - Caso I : Tensão de saída do cicloconversor, carga e compensador



Fonte: Dados do próprio autor

A Figura 5.5 ainda comprova o baixo índice de distorção harmônica total de tensão (DHTv) da onda que alimenta a carga. O baixo DHTv confirma a proposta do circuito de



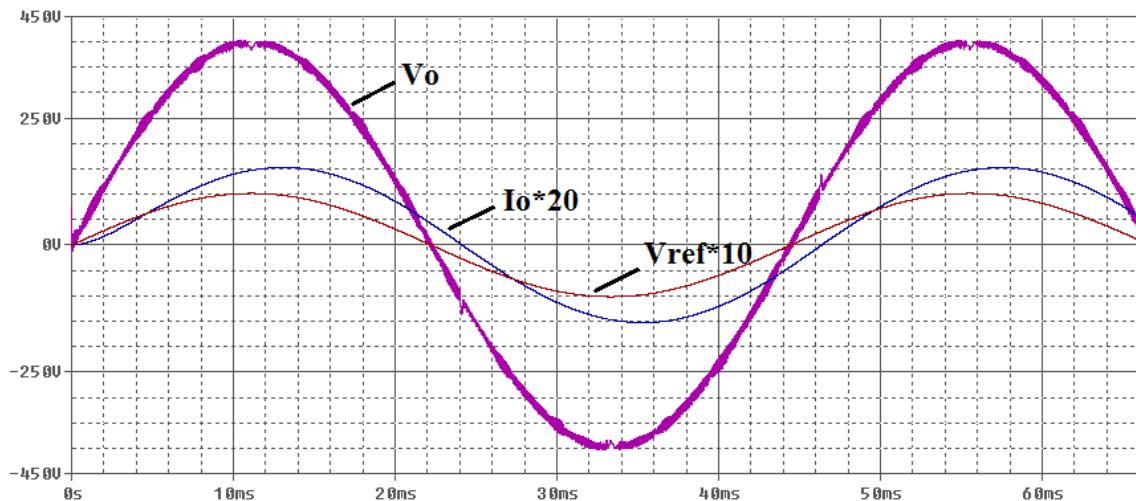
apresentar tensão de saída com baixa distorção harmônica, sem a utilização de filtros passivos na saída do cicloconversor. Para análise, temos que o valor de DHTv da onda do cicloconversor de seis pulsos com comutação natural (V_t) é de 28,854%, enquanto o valor de DHTv da onda que alimenta a carga (V_o) foi de 1,746%. Portanto, podemos concluir que tal arranjo é capaz de mitigar de forma eficiente o conteúdo harmônico da tensão de saída do conversor CA-CA, assim como idealizado.

5.2.2 Tensão e Corrente de saída

A simulação proposta envolve uma carga não linear. A Figura 5.6 vem reafirmar esta proposta ao apresentar tensão (V_o) e corrente (I_o) na carga. Nota-se que as duas variáveis em questão não estão em fase, mas ambas com formato senoidal, em 22,5 Hz, exibindo um fator de potência levemente indutivo ($f_p = 0,947$), para as condições de carga estabelecida no caso I.

Na figura, é também apresentada a tensão de referência (V_{ref}), que será enviada ao amplificador operacional para comparação com a amostra proporcional da tensão de saída (V_o).

Figura 5.6 - Caso I : Tensão e corrente de saída



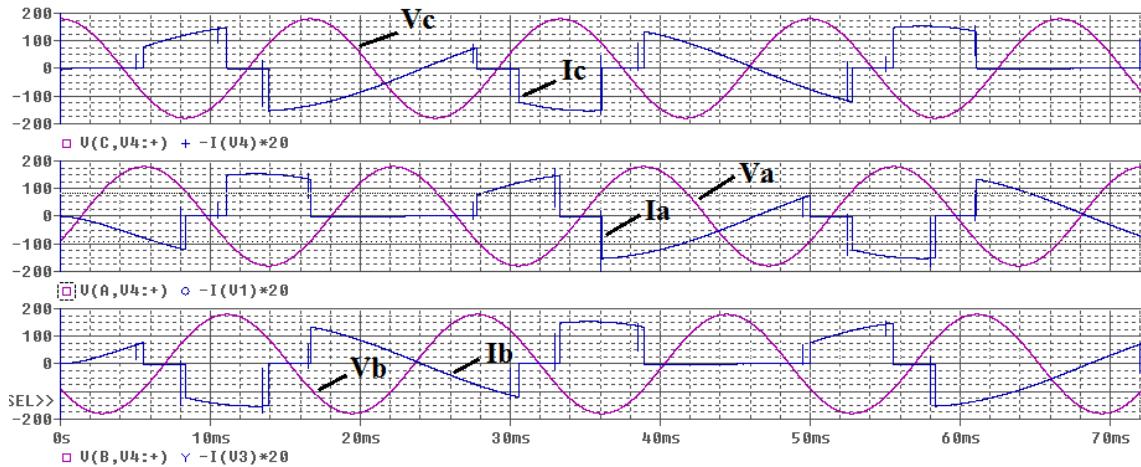
Fonte: Dados do próprio autor

5.2.3 Tensão e Corrente de entrada

Para a análise das formas de onda de tensão e corrente de entrada em cada fase, a simulação proposta envolve resultados semelhantes a um retificador trifásico totalmente controlado, como analisado anteriormente. A Figura 5.7 revela esta proposta ao

apresentar tensão e corrente em cada fase da alimentação. Nota-se que embora os resultados demonstrem um baixo fator de potencia e uma excessiva taxa de distorção harmônica da corrente, destaca-se que esta é a situação em que o conversor opera com a comutação natural dos tiristores, portanto, a situação mais confortável para o sistema de energia que abastece o equipamento.

Figura 5.7 - Caso I : Tensões e correntes de entrada

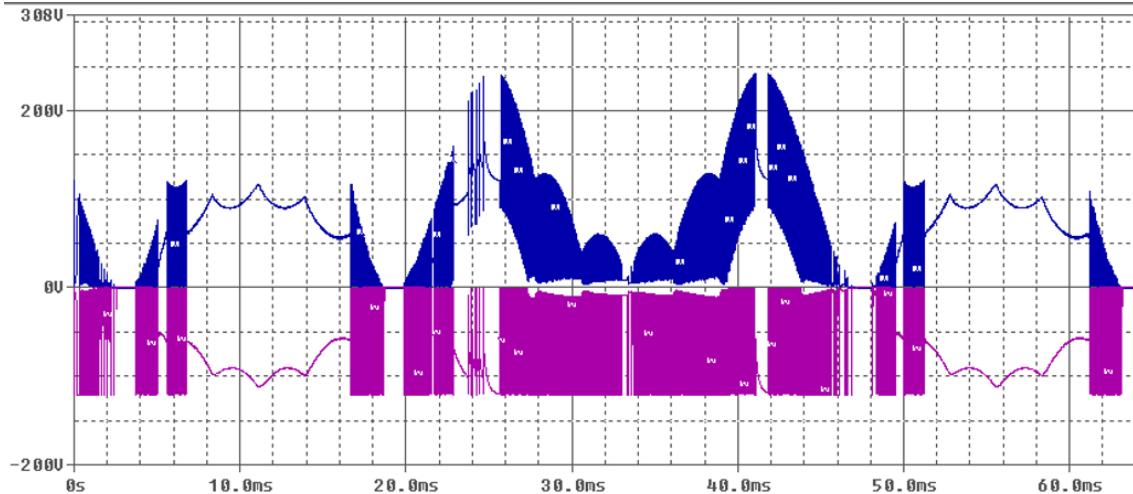


Fonte: Dados do próprio autor

5.2.4 Tensão nos interruptores do compensador

Conforme apresentado anteriormente o nível de estresse de tensão nos interruptores do Buck EIE está diretamente relacionado com o valor de tensão da fonte alimentação. Este valor, teoricamente, pode chegar a no máximo duas vezes o valor da tensão de entrada, para os interruptores que estão em contato com o capacitor do conversor. A Figura 5.8 apresenta as formas de onda da tensão em cada um dos interruptores da topologia inversora Buck EIE de um único nível.

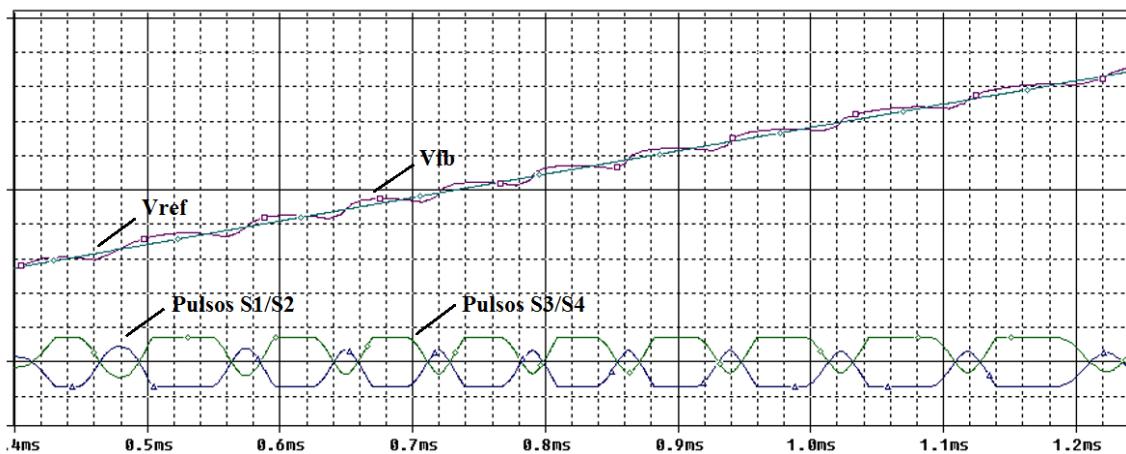
A forma de onda em azul representa a tensão das chaves que estão em contato com o capacitor do Buck EIE, onde o estresse é maior. Segundo a teoria, como a tensão da fonte é de 120Vcc, esta forma de onda pode atingir picos de 240V. Já a forma de onda em roxo representa o estresse sofrido pelos interruptores que estão em contato com as fontes, exemplificando que não ultrapassam a tensão delas, no caso 120V. Para melhor visualização, a tensão em roxo foi invertida para não se sobrepor à outra forma de onda. Na Figura 5.8, é mostrada as formas de onda de apenas um braço do inversor, sendo as formas de onda do outro braço, análogas a esta e defasadas de um semiciclo da tensão de referência.

**Figura 5.8 - Caso I : Tensão nos interruptores do Buck EIE**

Fonte: Dados do próprio autor

5.2.5 Controle: Sinais de Referência, Realimentação e Pulso

A estratégia de controle do inversor Buck EIE consiste em uma comparação entre a tensão de referência (V_{ref}) e a realimentação da tensão de saída (V_{fb}). O comparador produz pulsos discretos na saída em função destas variáveis. Estes pulsos, por sua vez, serão responsáveis pelo acionamento dos interruptores.

Figura 5.9 - Caso I : Tensão de referência, realimentação e pulsos

Fonte: Dados do próprio autor

A Figura 5.9 exemplifica a estratégia de controle aplicada, através da apresentação das formas de onda da tensão de referência, da realimentação e dos pulsos gerados pela comparação das duas variáveis, em um determinado período. Verifica-se também que a



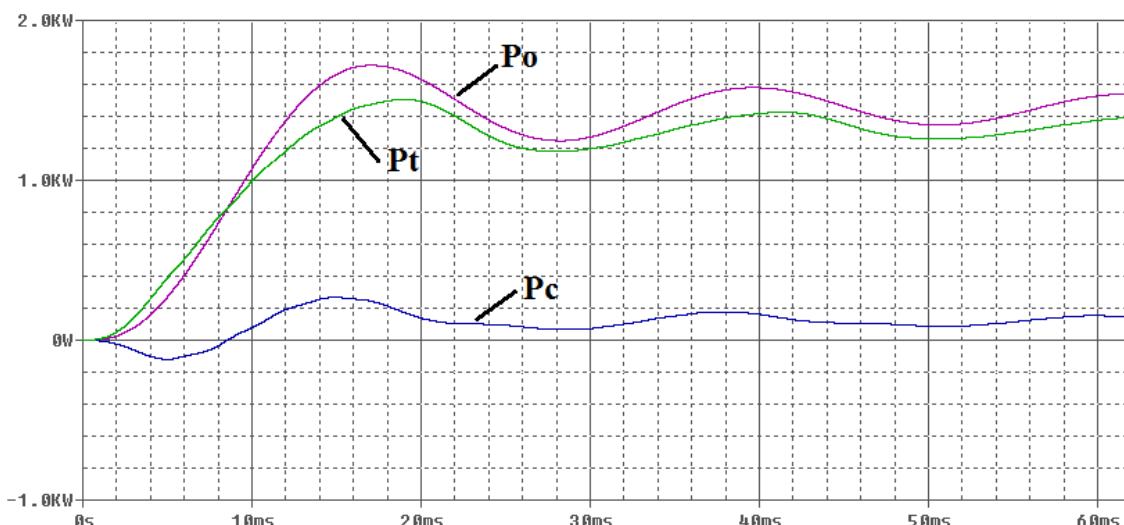
frequência de chaveamento é variável e limitada apenas pelo comparador com histerese, sendo a frequência máxima encontrada igual a 37kHz corroborando para um bom funcionamento das chaves de alta frequência.

Os pulsos, embora com formatos trapezoidais, ainda passam pelos circuitos de ataque ao gatilho das chaves, no qual são conformados e tratados para acionarem corretamente os interruptores de potência.

5.2.6 Relação de potências por conversor

Outro dado importante a ser observado é a quantidade de potencia processada em cada conversor. A Figura 5.10 ilustra a potencia ativa total consumida pela carga (P_o) e a contribuição de potência de cada conversor. Como mostrado pela imagem a maior parcela de energia é processada pelo cicloconversor (P_t), sendo uma parte minoritária processada pelo compensador (P_c), cerca de 14%, o que viabiliza o arranjo elaborado neste trabalho.

Figura 5. 10 - Caso I : Relação de potencias por conversor



Fonte: Dados do próprio autor

5.3 Estudo de Caso II

Cicloconversor com entradas trifásicas, saída monofásica de seis pulsos com comutação otimizada, utilizando o inversor Buck EIE como compensador;

A Tabela 5.2 apresenta os parâmetros de simulação dos circuitos que serão apresentados a seguir no estudo de caso II.

**Tabela 5. 2 - Parâmetros de simulação - Estudo de caso II**

Parâmetros	Valor
Tensão entrada cicloconversor	220Vac RMS
Tensão entrada compensador	120Vdc
Frequência de entrada	60 Hz
Frequência de referência	22,5 Hz
Tensão de referência	400Vac pico
Resistência da carga	25Ω
Indutância da carga	200mH

Fonte: Dados do próprio autor

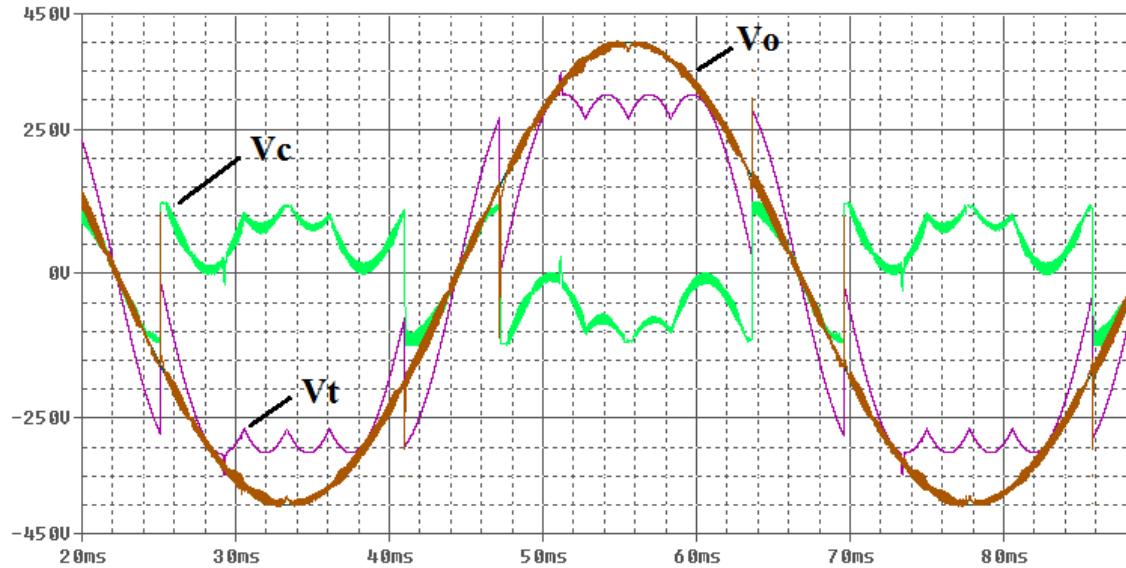
O circuito de potência e controle deste novo estudo de caso, proposto para simulação, são os mesmos apresentados na Figura 5.1, Figura 5.2, Figura 5.3 e Figura 5.4 do estudo de caso I, porém, apenas difere-se na programação dos tempos de disparo dos SCRs, objetivando uma tensão de saída do cicloconversor com menor índice de DHTv, o que reduz o processamento de energia no compensador série e torna o sistema ainda mais eficiente. Neste caso, exclusivamente, foi alterado as condições de carga com o intuito de diminuir o fator de potência e assim possibilitar as formas de onda descritas a seguir.

Serão avaliadas as formas de onda de corrente e tensão de saída, tensão nos interruptores, tensão nos tiristores do cicloconversor, bem como formas de onda relativas ao controle, que envolvem as tensões de referência, realimentação e pulsos gerados.

5.3.1 Tensão de saída do cicloconversor, carga e compensador

A Figura 5.11 apresenta a tensão de saída do Cicloconversor (V_t) junto com a tensão gerada pelo conversor compensador (V_c), evidenciando mais uma vez que a tensão que alimenta a carga (V_o) nada mais é que a somatória delas.

A Figura 5.11 comprova ainda o baixo índice de distorção harmônica total de tensão (DHTv) da onda que alimenta a carga, para este método. Onde, temos que o valor de DHTv da onda do cicloconversor é de 24,722%, menor que no caso I devido a simples mudança na estratégia de controle do conversor CA-CA.

Figura 5.11 - Caso II : Tensão de saída do cicloconversor, carga e compensador

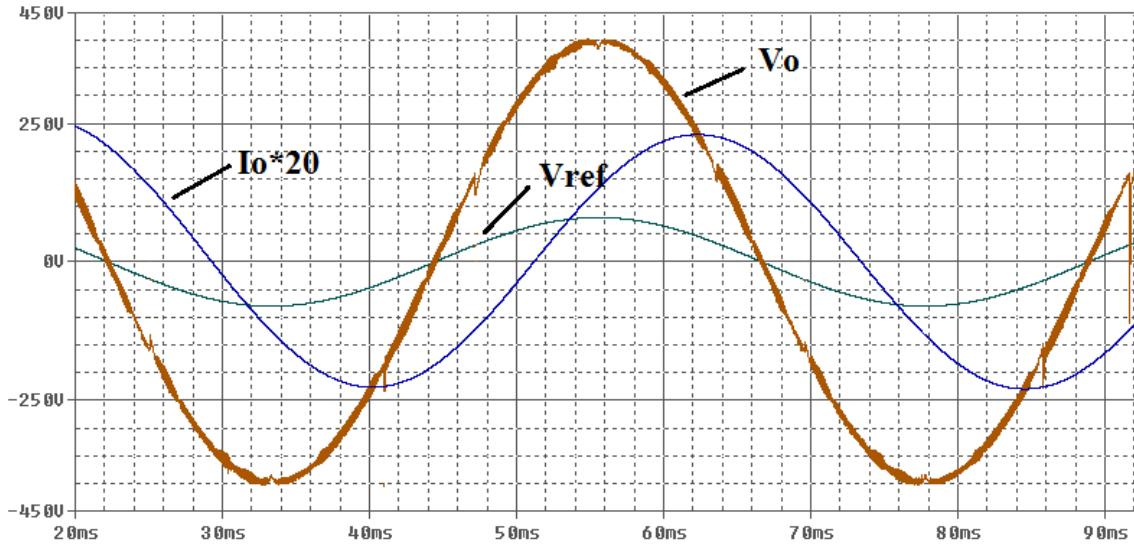
Fonte: Dados do próprio autor

Nesse estudo de caso, modificou-se os tempos de disparo dos tiristores de forma a “recortar” a onda deixando-a o mais próximo da senóide de referência, e fazendo com que o compensador processe menos energia. Mesmo assim, o valor de DHTv da onda que alimenta a carga permanece irrelevante, 1,986%.

5.3.2 Tensão e corrente de saída

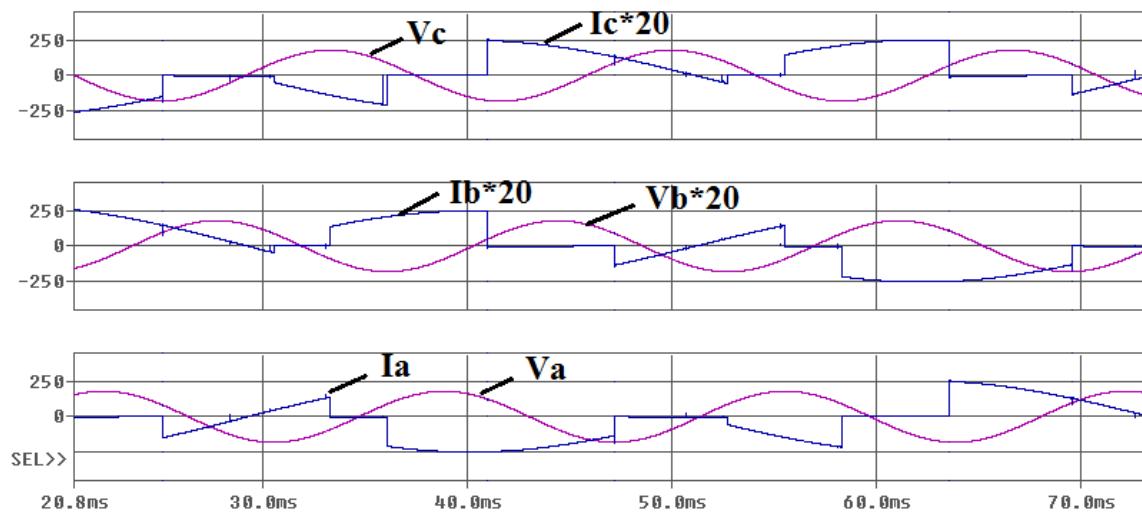
A simulação proposta envolve uma carga não linear. A Figura 5.12 vem reafirmar esta proposta ao apresentar tensão (V_o) e corrente (I_o) na carga. Nota-se que as duas variáveis em questão não estão em fase, mas ambas com formato senoidal, em 22,5 Hz, exibindo um fator de potência indutivo ($f_p = 0,652$), para as condições de carga estabelecida no caso II. Destaca-se a importância de a carga ser indutiva para a realização dessa técnica de controle, devido ao fato de que no início do semicírculo negativo é o grupo positivo do cicloconversor que está atuando, da mesma forma que o início do semicírculo positivo é chaveado pelo grupo negativo. Essa tática é fundamental para a obtenção da forma de onda exibida na Figura 5.11.

É também apresentada a tensão de referência (V_{ref}), que será enviada ao amplificador operacional para comparação com a amostra proporcional da tensão de saída (V_o).

Figura 5.12 - Caso II : Tensão e corrente de saída

Fonte: Dados do próprio autor

5.3.3 Tensão e Corrente de entrada

Para a análise das formas de onda de tensão e corrente de entrada em cada fase, a simulação proposta envolve resultados semelhantes a um retificador trifásico totalmente controlado, como analisado anteriormente. A diferença desse novo resultado, comparado ao estudo de caso I, consiste nos diferentes tempos de atuação dos tiristores. A Figura 5.13 evidencia este fato ao apresentar tensão e corrente em cada fase da alimentação. Evidentemente, alterando o disparo dos SCRs modifica-se a tensão de saída do tiristor e consequentemente a corrente de entrada em cada uma das fases.

Figura 5.13 - Caso II : Tensões e correntes de entrada

Fonte: Dados do próprio autor

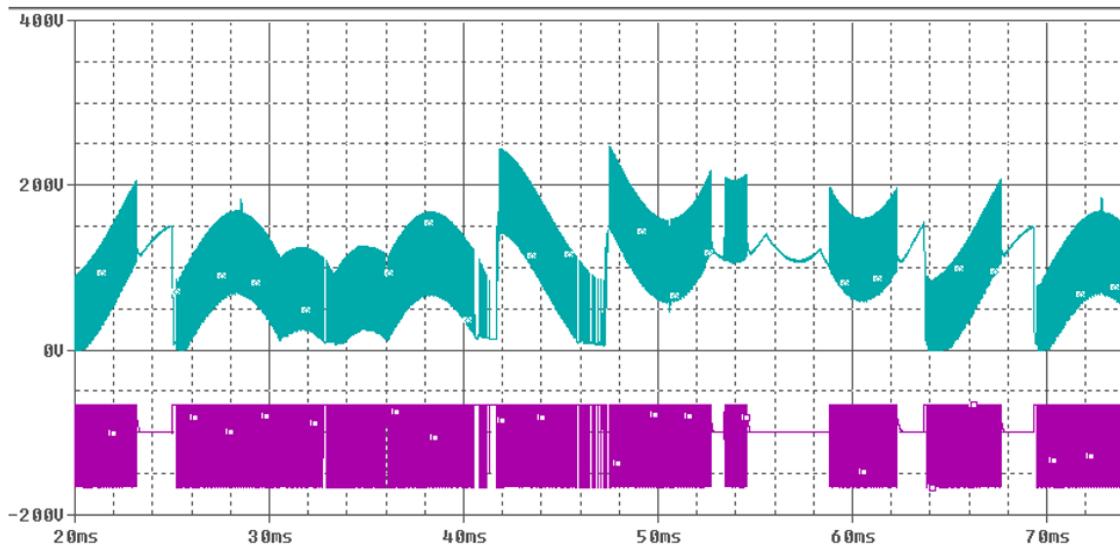


Nota-se que o fator de potência é influenciado pelo ângulo de disparo e pela distorção harmônica do sinal de corrente. Embora a alteração dos ângulos de disparo tenha afetado apenas alguns tiristores percebe-se uma redução no fator de potencia das correntes de entrada.

5.3.4 Tensão nos interruptores do compensador

Conforme apresentado anteriormente o nível de estresse de tensão nos interruptores do Buck EIE está diretamente relacionado com o valor de tensão da fonte alimentação. Este valor, idealmente falando, pode chegar a no máximo duas vezes o valor da tensão de entrada, para os interruptores que estão em contato com o capacitor do conversor. A Figura 5.14 apresenta as formas de onda da tensão em cada um dos interruptores da topologia inversora Buck EIE de um único nível.

Figura 5. 14 - Caso II : Tensão nos interruptores do Buck EIE



Fonte: Dados do próprio autor

A forma de onda em azul representa a tensão das chaves que estão em contato com o capacitor do Buck EIE, onde o estresse é maior. Segundo a teoria, como a tensão da fonte é de 120Vcc, está forma de onda atinge picos de 240V. Já a forma de onda em roxo representa o estresse sofrido pelos interruptores que estão em contato com as fontes, exemplificando que não ultrapassam a tensão delas, no caso 120V. Para melhor visualização, a tensão em roxo foi invertida e deslocada para não se sobrepor à outra forma de onda. Na Figura 5.14, é mostrada as formas de onda de apenas um braço do



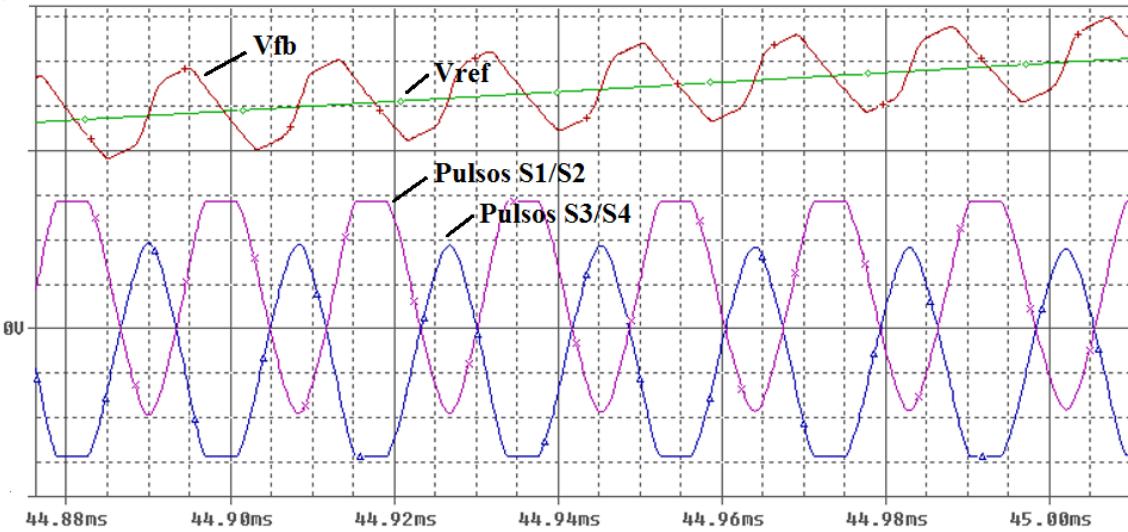
inversor, sendo as formas de onda do outro braço, análogas a esta e defasadas de um semiciclo da tensão de referência.

5.3.5 Controle: Sinais de Referência, Realimentação e Pulso

A estratégia de controle do inversor Buck EIE consiste em uma comparação entre a tensão de referência (V_{ref}) e a realimentação da tensão de saída (V_{fb}), igualmente como no caso I. O comparador produz pulsos discretos na saída em função destas variáveis. Estes pulsos, por sua vez, serão responsáveis pelo acionamento dos interruptores. A Figura 5.15 exemplifica a estratégia de controle aplicada, através da apresentação das formas de onda da tensão de referência, da realimentação e dos pulsos gerados pela comparação das duas variáveis em um determinado período. Mais uma vez, temos a frequência de chaveamento do conversor compensador variável, influenciada pelos valores de indutância e capacitância do inversor Buck EIE e limitada pela comparação por histerese, sendo a frequência máxima encontrada igual a 33kHz corroborando para um bom funcionamento das chaves de alta frequência.

Os pulsos, embora com formatos trapezoidais, ainda passam pelos circuitos de ataque ao gatilho das chaves, no qual são conformados e tratados para acionarem corretamente os interruptores de potência.

Figura 5. 15 - Caso II : Tensão de referência, realimentação e pulsos

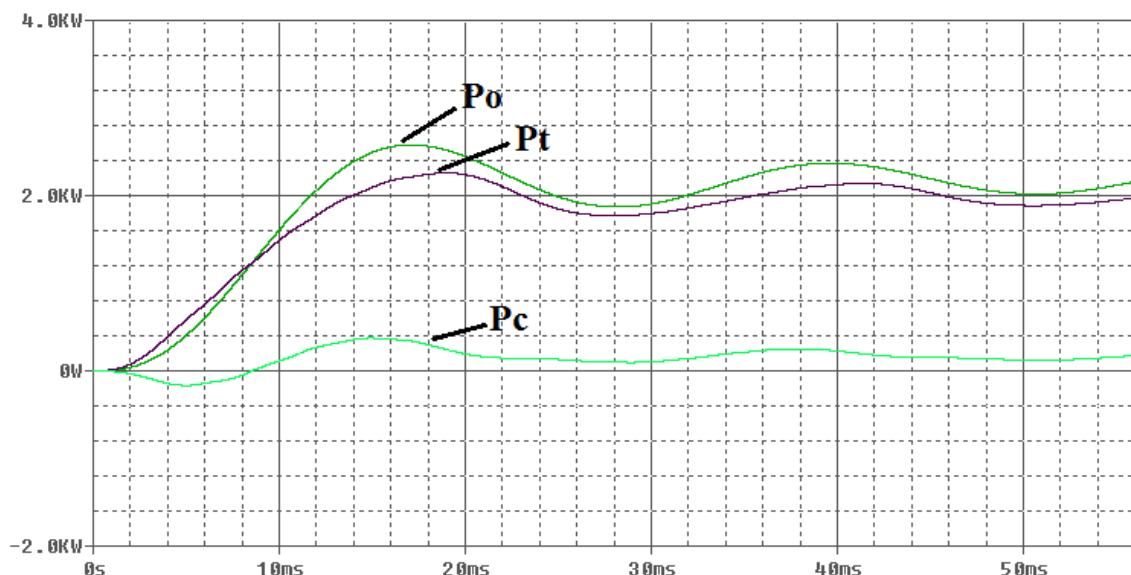


Fonte: Dados do próprio autor

5.3.6 Relação de potências por conversor

Outro dado importante a ser observado é a quantidade de potencia processada em cada conversor. A Figura 5.16 ilustra a potencia ativa total consumida pela carga (P_o) e a contribuição de potência de cada conversor. Como mostrado pela imagem a maior parcela de energia é processada pelo cicloconversor (P_t), sendo uma parte minoritária processada pelo compensador (P_c), cerca de 12%, o que mantém o projeto ainda mais viável.

Figura 5. 16 - Caso II : Relação de potências por conversor



Fonte: Dados do próprio autor

Portanto, é interessante destacar que melhorias na técnica de controle do cicloconversor promove um aumento na eficiência do sistema, mesmo que pequena, visto que o compensador de tensão processará menos energia. Porém, é válido lembrar que essa estratégia de controle do cicloconversor reduz o fator de potência das correntes de entrada, sobrecarregando a rede de abastecimento e seus componentes com altos índices de conteúdo harmônico.

5.4 Estudo de Caso III

Cicloconversor com entradas trifásicas, saída monofásica de seis pulsos com comutação natural dos SCRs, utilizando dois conversores Buck EI como compensador;

A Tabela 5.3 apresenta os parâmetros de simulação dos circuitos que serão apresentados a seguir no estudo de caso III.

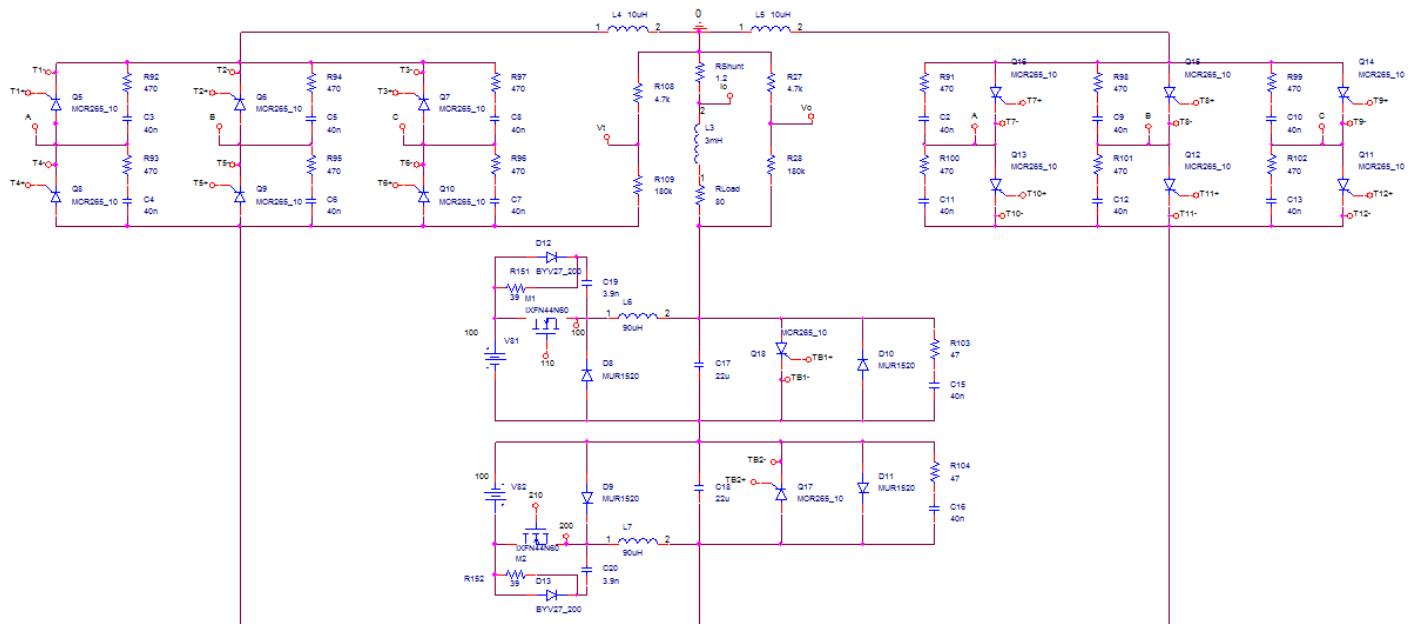
Tabela 5.3 - Parâmetros de simulação - Estudo de caso III

Parametros	Valor
Tensão entrada cicloconversor	220Vac RMS
Tensão entrada compensador	100Vdc
Frequência de entrada	60 Hz
Frequência de referência	22,5 Hz
Tensão de referência	380Vac pico
Resistência da carga	40Ω
Indutância da carga	100mH

Fonte: Dados do próprio autor

O circuito de potência deste arranjo, também proposto para simulação na plataforma OrCAD®, é apresentado na Tabela 5.17 que destaca a presença do mesmo cicloconversor de seis pulsos associado em série a dois conversores Buck com o intuito de alimentar a carga RL.

Figura 5.17 - Caso II : Relação de potências por conversor

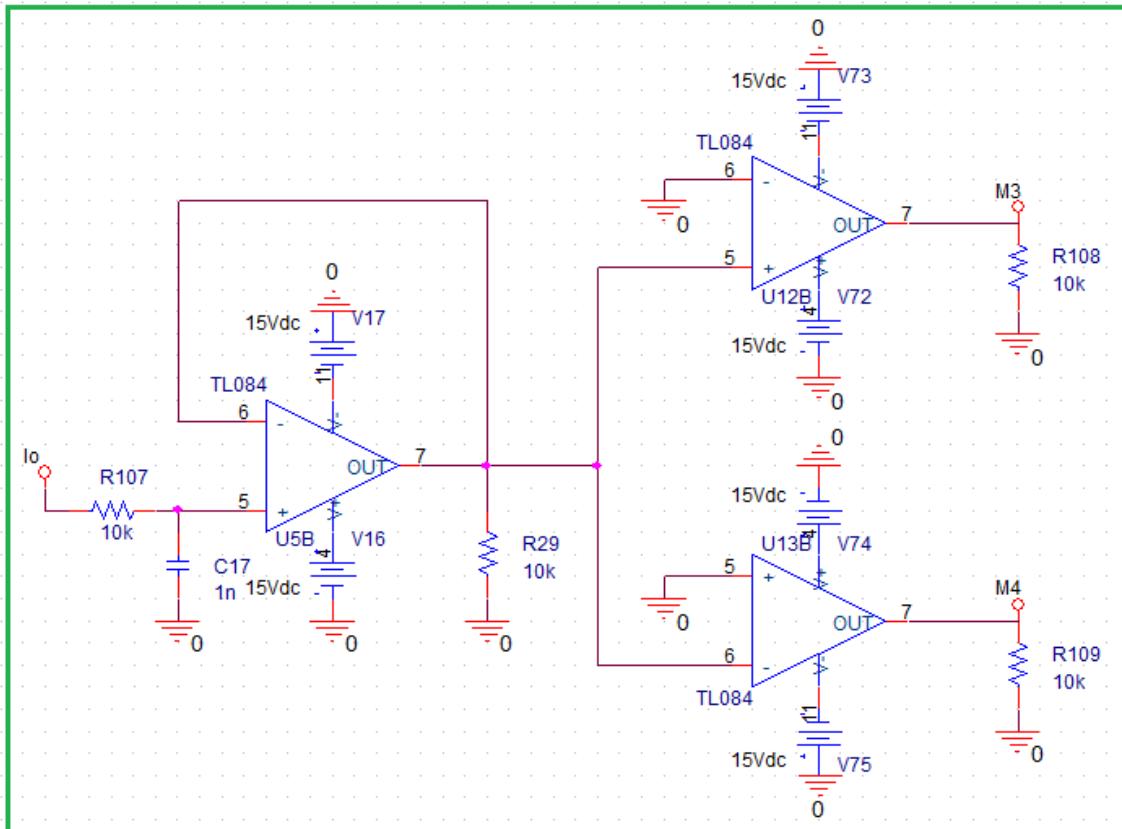


Fonte: Dados do próprio autor



Na imagem fica evidente a utilização de snubbers RC e dois indutores que acoplam os retificadores à carga. Já os circuitos que representam as fontes para geração dos pulsos que disparam os SCRs e os circuitos que isolam o pulso das chaves são iguais aos do caso I e II e estão representados na Figura 5.2 e Figura 5.3, respectivamente.

Figura 5.18 - Circuito de controle do Buck EI simulado

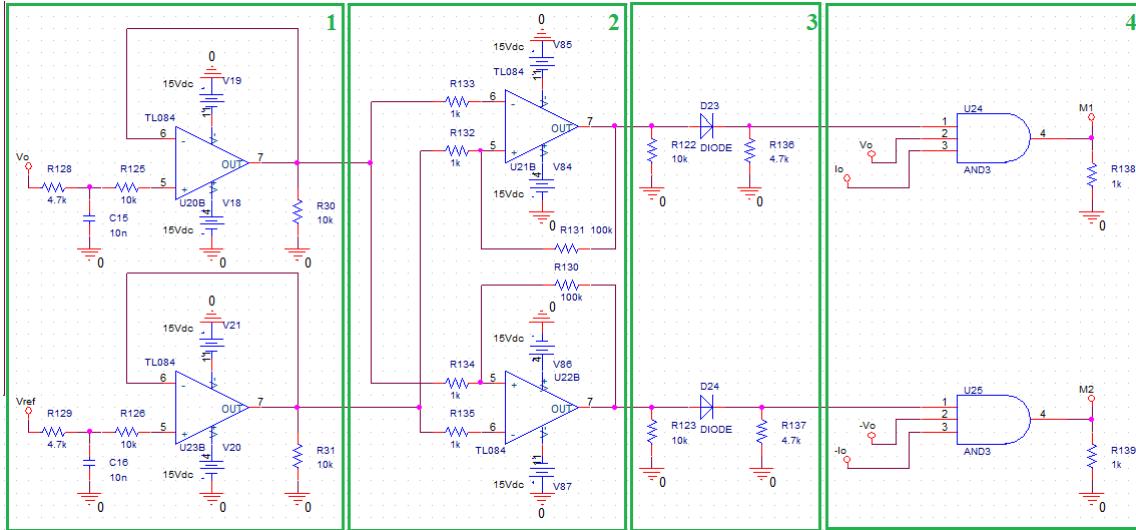


Fonte: Dados do próprio autor

No entanto a Figura 5.18 e Figura 5.19 mostram os esquemáticos do controle dos conversores Buck EI simulado. Basicamente, o controle dos tiristores auxiliares dos conversores Buck são disparados pela corrente de carga. Assim como ilustrado na Figura 5.18, uma amostra da corrente que atravessa a carga passa por um buffer e é comparada em dois amplificadores operacionais com referências distintas de modo a obter um pulso de nível alto para o semiciclo positivo em uma saída e um pulso de nível alto para o outro semiciclo na outra saída.



Figura 5.19 - Circuito de controle do Buck EI simulado



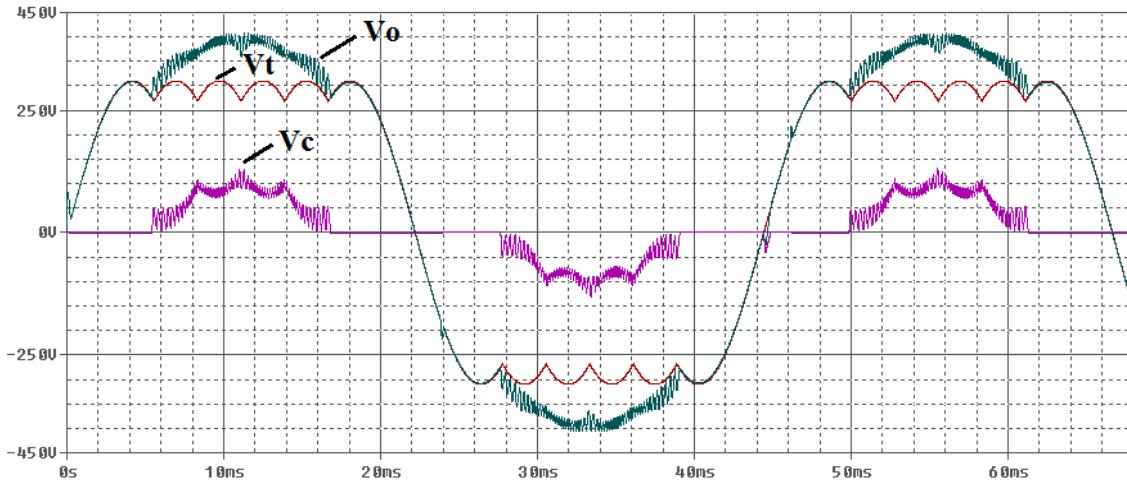
Fonte: Dados do próprio autor

A Figura 5.19 ilustra o circuito de controle analógico simulado para as chaves de alta frequencia dos conversores Buck, na imagem é possível destacar quatro blocos, o primeiro é um simples buffer para garantir a não deformação do sinal amostrado, o segundo bloco é composto pelos comparadores realizados com amplificadores operacionais com realimentação positiva, o que configura o comparador com histerese, já o terceiro bloco é um retificador de meia onda responsável por conduzir apenas a parcela positiva do sinal e, por fim, no quarto bloco há uma comparação utilizando-se de portas lógicas do tipo ‘E’ que permitem o fornecimento de pulsos para as chaves apenas nos momentos apropriados.

Serão avaliadas as formas de onda de corrente e tensão de saída, tensão nos interruptores, tensão nos tiristores do cicloconversor, bem como formas de onda relativas ao controle, que envolvem as tensões de referência, realimentação e pulsos gerados.

5.4.1 Tensão de saída do cicloconversor, carga e compensador

A Figura 5.20 apresenta a tensão de saída do Cicloconversor (V_t) junto com a tensão gerada pelo conversor compensador (V_c), evidenciando que a tensão que alimenta a carga (V_o) nada mais é que a somatória delas.

Figura 5.20 - Caso III : Tensão de saída do cicloconversor, carga e compensador

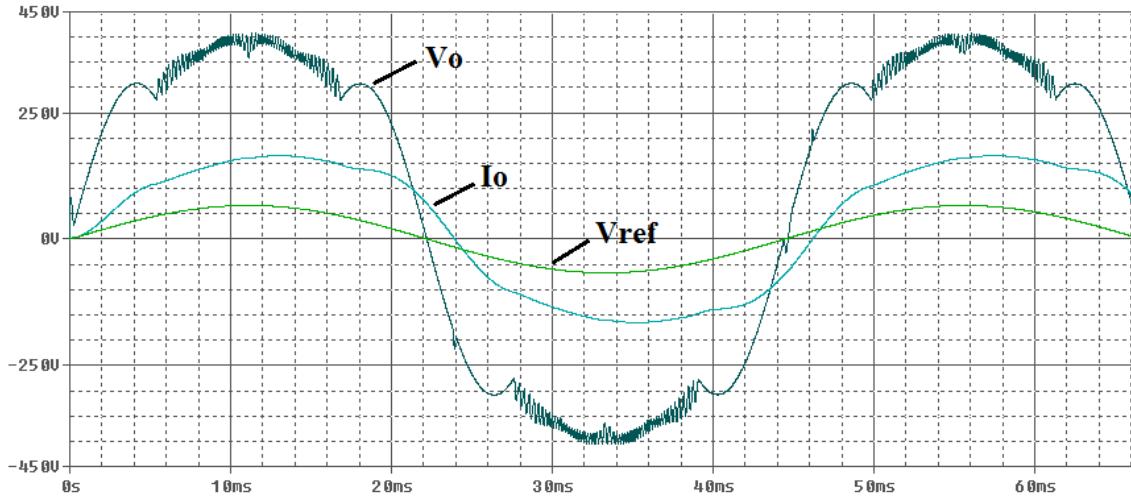
Fonte: Dados do próprio autor

A Figura 5.20 ainda comprova a redução das taxas de distorção harmônica total de tensão (DHT_v) da onda que alimenta a carga. O DHT_v reduzido confirma a proposta do circuito de apresentar tensão de saída com baixa distorção harmônica, sem a utilização de filtros passivos na saída do cicloconversor. Para análise temos que o valor de DHT_v da onda do cicloconversor é de 28,854%, mesma estratégia de controle utilizada no estudo de caso I, enquanto o valor de DHT_v da onda que alimenta a carga foi reduzido para 9,848%. Demonstrando uma redução de 66% na DHT de tensão para uma compensação máxima de apenas 100V de pico.

5.4.2 Tensão e corrente de saída

A simulação proposta envolve uma carga não linear. A Figura 5.21 vem reafirmar esta proposta ao apresentar tensão (V_o) e corrente (I_o) na carga. Nota-se que as duas variáveis em questão não estão em fase, mas ambas com formato senoidal, em 22,5 Hz, exibindo um fator de potência levemente indutivo ($f_p = 0,934$), para as condições de carga estabelecida no caso III.

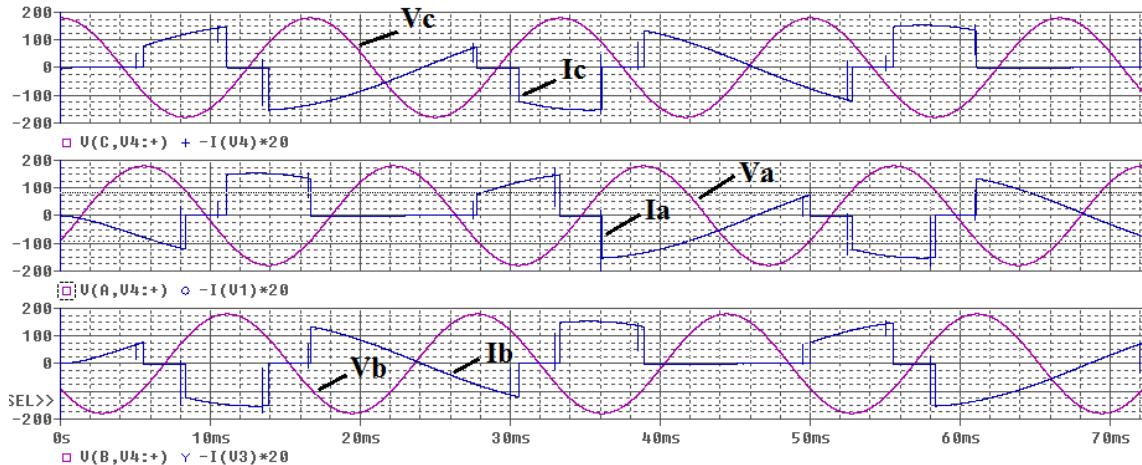
Na figura, é também apresentada a tensão de referência (V_{ref}), que será enviada ao amplificador operacional para comparação com a amostra proporcional da tensão de saída (V_o).

Figura 5.21 - Caso III : Tensão e corrente de saída


Fonte: Dados do próprio autor

5.4.3 Tensão e Corrente de entrada

Para a análise das formas de onda de tensão e corrente de entrada em cada fase, a simulação proposta envolve resultados semelhantes a um retificador trifásico totalmente controlado, como analisado anteriormente.

Figura 5.22 - Caso III : Tensões e correntes de entrada


Fonte: Dados do próprio autor

A Figura 5.22 revela esta proposta ao apresentar tensão e corrente em cada fase da alimentação. Nota-se que embora os resultados demonstrem um baixo fator de potencia e uma excessiva taxa de distorção harmônica da corrente, destaca-se que esta é a situação em que o conversor opera com a comutação natural dos tiristores, portanto, a situação mais confortável para o sistema de energia que abastece o equipamento. Sendo as formas

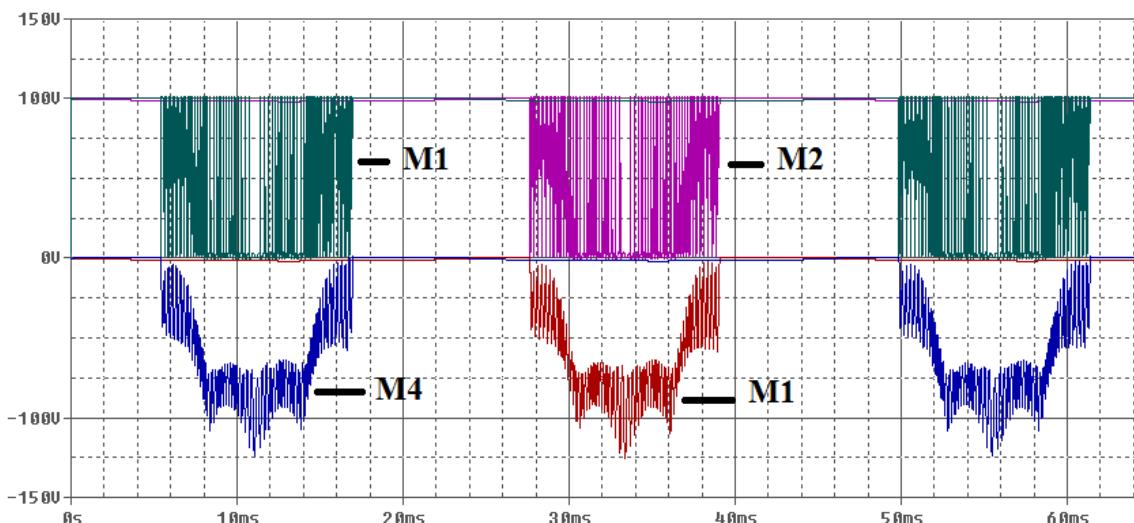


de onda semelhantes as mostradas no caso I, devido a mesma utilização da estratégia de controle, porém com uma leve alteração na amplitude devido a sensível mudança na carga resistiva analisada neste estudo de caso III.

5.4.4 Tensão nos interruptores do compensador

Conforme apresentado anteriormente o nível de estresse de tensão no interruptor do Buck EI está diretamente relacionado com o valor de tensão da fonte de alimentação, da mesma forma como ocorre no inversor Buck EIE. Este valor, idealmente falando, pode chegar a no máximo ao valor da tensão da fonte de entrada, ao contrário do conversor Buck EIE, onde o valor é duas vezes maior. A Figura 5.23 apresenta as formas de onda da tensão em cada um dos interruptores desta topologia (M1 e M2) e nos interruptores auxiliares (M3 e M4), empregados para permitir o correto funcionamento do sistema.

Figura 5. 23 - Caso III : Tensão nos interruptores do Buck EI



Fonte: Dados do próprio autor

Como evidenciado o nível de tensão nas chaves para esta topologia é bem menor, o que requer chaves de menor isolamento destacando assim uma das vantagens do uso desta topologia.

5.4.5 Controle: Sinais de Referência, Realimentação e Pulso

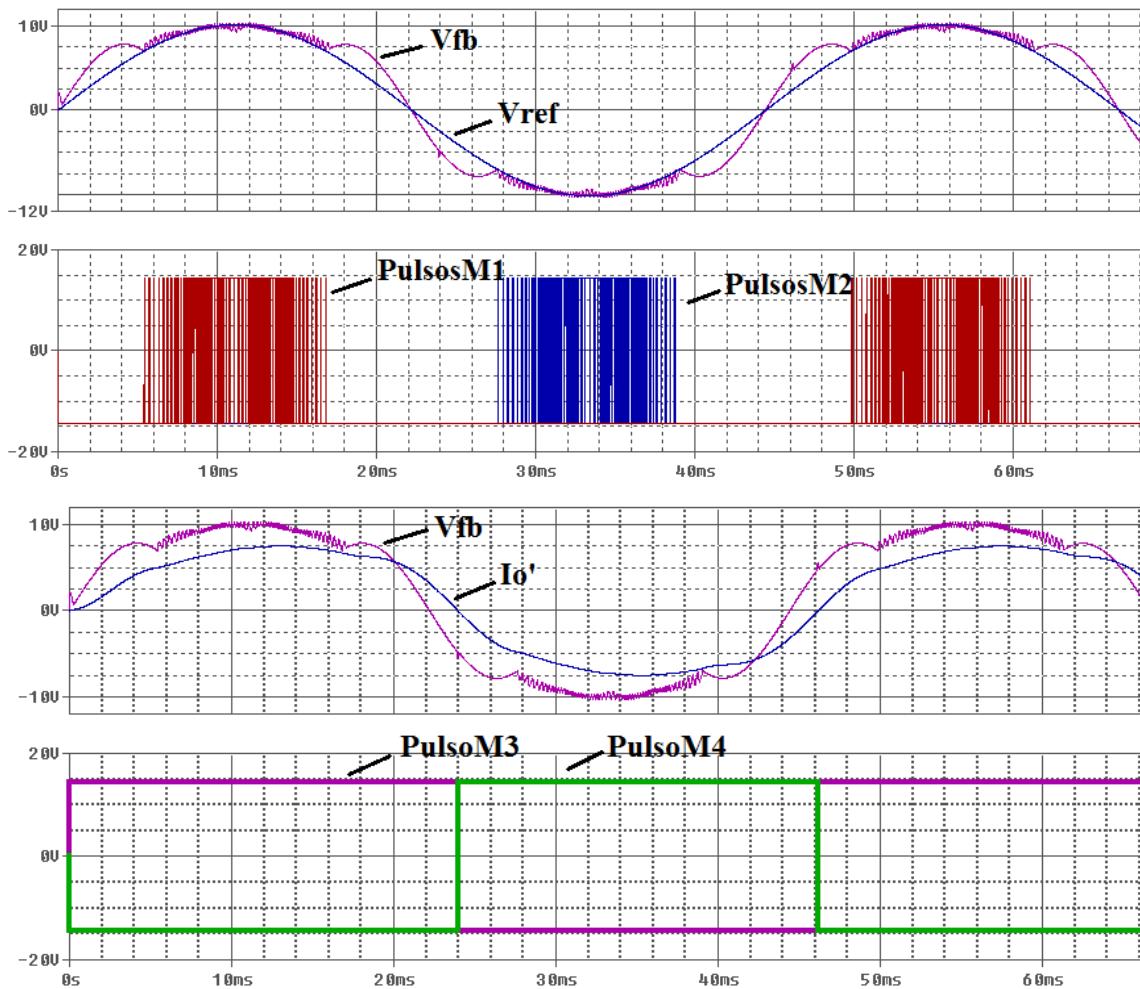
A estratégia de controle dos conversores Buck EI consiste em uma comparação entre a tensão de referência (V_{ref}) e a realimentação da tensão de saída (V_{fb}). Já as chaves em paralelo com os capacitores são comandadas conforme o semicírculo da corrente. O comparador produz pulsos discretos na saída em função destas variáveis. Estes pulsos,



por sua vez, serão responsáveis pelo acionamento dos interruptores. A Figura 5.24 exemplifica a estratégia de controle aplicada, através da apresentação das formas de onda da tensão de referência, da realimentação e dos pulsos gerados pela comparação das duas variáveis, em um determinado período.

Verifica-se também para esta topologia, que a frequência de chaveamento é variável e limitada apenas pelo comparador com histerese, sendo a frequência máxima encontrada igual a 28kHz corroborando para um bom funcionamento das chaves de alta frequência. Já as chaves auxiliares comutam na frequência da corrente de carga, em 22,5Hz, o que justifica o emprego dos tiristores.

Figura 5. 24 - Caso III : Tensão de referência, realimentação e pulsos



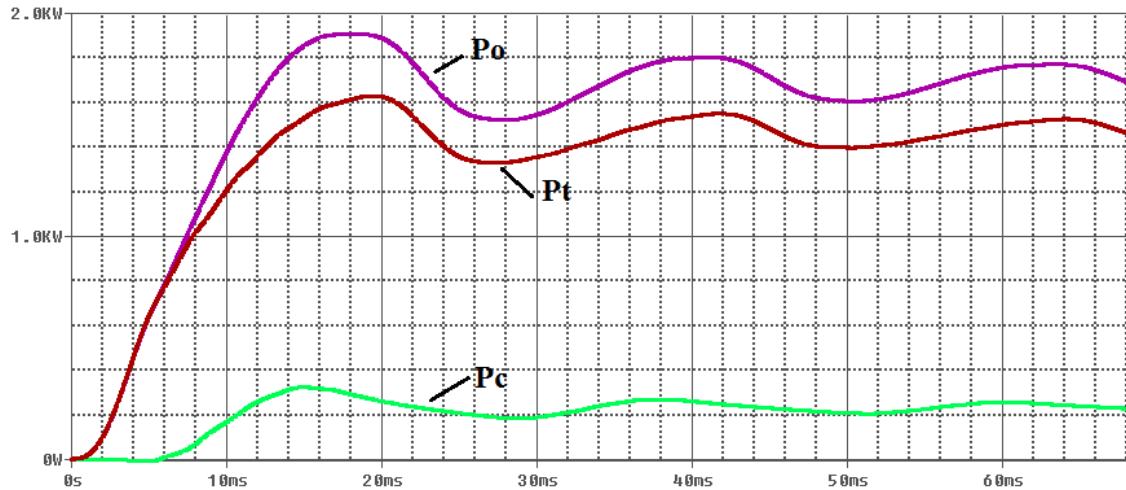
Fonte: Dados do próprio autor

5.4.6 Relação de potências por conversor

Da mesma forma, outro dado importante a ser observado é a quantidade de potencia processada em cada conversor. A Figura 5.25 ilustra a potencia ativa total

consumida pela carga (P_o) e a contribuição de potência de cada conversor. Como mostrado pela imagem a maior parcela de energia é processada pelo cicloconversor (P_t), sendo uma parte minoritária processada pelo compensador (P_c), cerca de 12,5%, o que também viabiliza o arranjo elaborado utilizando os conversores buck EI neste trabalho.

Figura 5. 25 - Caso III : Relação de potências por conversor



Fonte: Dados do próprio autor

5.5 Análise Comparativa das Estruturas Propostas

O cicloconversor híbrido monofásico mostrou-se, para os três casos, operar conforme o esperado. No subitem anterior foi mostrado os resultados de simulação destacando as características operacionais de cada arranjo.

A partir dos resultados obtidos, foi possível validar a idéia fundamental deste trabalho que é o emprego de um conversor CC-CC, de elevada dinâmica, em série com a estrutura do cicloconversor com o intuito de reduzir ou até mesmo eliminar as distorções harmônicas da tensão de saída. Salienta-se que tudo isso é possível através de um baixo processamento de energia no conversor compensador, sendo o cicloconversor responsável por processar mais de 85% de energia disponibilizada a carga nos três estudos de caso. Os resultados explicitados em todos os três casos foram expostos de forma a permitir um correto entendimento do circuito, todavia, poderia se obter resultados diferentes de THD e eficiência no caso de se variar a amplitude da tensão de referência, variando assim os níveis de potência processada no compensador e consequentemente variando a DHT da tensão entregue a carga em qualquer um dos casos estudados.



Assim, com a apresentação das formas de onda de operação do cicloconversor híbrido monofásico, realizada através da plataforma de simulação OrCAD®, foi possível identificar e garantir todas as características do sistema proposto. Mantém-se, portanto, a assertiva de que esta é uma topologia adequada para operação em alta potência e alta tensão, garantindo ainda uma rápida resposta dinâmica para o conversor proposto. Foi possível identificar, também, que os arranjos desenvolvidos possuem qualidades diferentes, sendo a aplicação o fator determinante na escolha do compensador a ser utilizado.

Durante a realização deste trabalho ponderou-se entre qual célula de conversor CC-CC seria mais adequada, a do Buck EIE ou o Buck EI. Os principais critérios de comparação foram custo (devido à diferença em quantidade de componentes), disponibilidade de recursos (devido à existência de chaves que operem em altas potências e altas frequencias), nível de distorção harmônica da tensão entregue a carga e eficiência.

Embora o compensador com as células do conversor Buck EIE apresente uma oscilação menor da tensão na carga, eliminando o conteúdo harmônico e, consequentemente produzindo uma tensão de saída de qualidade superior, foi escolhido o conversor buck EI para a realização dos ensaios experimentais. A diferença na qualidade de energia entregue a carga é significativa, como demonstra as simulações, porém, para a maioria das aplicações não justifica as duas chaves de alta frequência a mais que o buck EIE utiliza (uma a mais em cada célula), o que torna o emprego da célula do Buck EI mais conveniente para este trabalho.

Outra vantagem é o fato de que a tensão nos interruptores nunca ultrapassa a tensão da fonte, ao contrário do Buck EIE onde a tensão nas chaves pode chegar a duas vezes o valor da fonte. Tal conversor também possui maior eficiência quando comparado com o inversor Buck EIE. O principal motivo para tal afirmação é que, durante o intervalo de tempo em que os interruptores estão abertos, a energia a energia armazenada nos indutores é devolvida à fonte de alimentação, não gerando, portanto, nenhuma potência de saída. Já o conversor buck EI descarrega sua energia armazenada no indutor na carga quando sua chave está aberta, além de também apresentar menores perdas de condução e comutação devido a utilização de menos chaves semicondutoras.

Optou-se, portanto, pela utilização da célula do Buck EI para a montagem do protótipo, deixando a célula Buck EIE apenas para discussões comparativas e trabalhos posteriores. O conversor Buck EI é um conversor extremamente simples, de fácil controle e com apenas uma chave sendo, portanto, uma solução conveniente.



Vale ressaltar que a escolha da célula de Buck EI ao invés da EIE foi realizada para o trabalho aqui desenvolvido e não se trata de uma escolha definitiva para qualquer conversor, por exemplo, em aplicações onde a qualidade da tensão de saída é de extrema importância a célula de Buck EIE se torna mais indicada. Além disso, é válido lembrar que o inconveniente do conversor Buck EIE em apresentar um estresse maior de tensão em uma de suas chaves pode ser facilmente contornado com a utilização de arranjos multiníveis para esta topologia.



5.6 Conclusão

Nos resultados de simulação apresentados neste capítulo, foi demonstrado diversas formas de onda que contribuíram para o entendimento das topologias propostas. Os resultados foram comparados em três estudos de casos distintos e tiveram suas características expostas.

Contudo, foi demonstrado que, embora o arranjo do cicloconversor híbrido utilizando o Buck convencional não apresente uma forma de onda puramente senoidal é importante destacar que os resultados de simulação evidenciaram um índice de DHT de 9,848% para essa tensão, enquanto a forma de onda advinda do Cicloconversor com comutação natural e sem compensação apresenta um índice de DHT de 28,72%. Ou seja, houve uma redução de 66% no conteúdo harmônico total da tensão que alimenta a carga processando, para isto, apenas 12,5% da potência total. Além disso, é importante frisar que se pode elevar a amplitude do sinal de referencia reduzindo mais ainda o THD da tensão de saída, forçando os conversores Buck processarem mais energia. Esta análise será exposta nos resultados experimentais deste trabalho.

Portanto, podemos resumir as vantagens do compensador utilizando o inversor Buck EIE como a possibilidade de se eliminar as distorções harmônicas da tensão de saída. Como desvantagens, podemos citar a necessidade de utilização de interruptores de maior tensão além do conversor apresentar menor rendimento comparado com a topologia convencional.

O compensador utilizando dois conversores Buck convencionais, possui como vantagem a possibilidade de se utilizar chaves para tensões inferiores. Já a desvantagem está na impossibilidade de eliminar completamente os conteúdos harmônicos da tensão de saída, dependendo do valor da tensão de referencia que se deseja impor.

Dessa forma, como pretendeu-se desenvolver um protótipo que valide a idéia, foi escolhido, inicialmente, o compensador utilizando o inversor Buck EI para ser construído e, assim, obter os resultados experimentais. Sendo o estudo experimental comparativo dos dois conversores compensadores alvo de trabalhos futuros.

Capítulo 6

Protótipo e Resultados Experimentais

6.1 Considerações Iniciais

O projeto do cicloconversor híbrido monofásico se deu através da análise do melhor arranjo de circuito a ser desenvolvido, levando em consideração fatores como, menor número de chaves semicondutoras, menor DHT (Distorção Harmônica Total) da tensão de saída, possibilidade de atender a cargas indutivas e interruptores dispostos de maneira a suportar menores estresses de tensão. As duas propostas de topologia mais adequadas encontradas, para o compensador série, foram o Buck EI e o Buck EIE. Embora a estratégia de controle e o protótipo do conversor Buck EIE tenham sido implementados, ainda não foram realizados testes com esse compensador, portanto, só serão demonstrados nesse capítulo os resultados referentes ao compensador utilizando os conversores Buck EI. Sendo a análise comparativa dessas duas estruturas alvo de trabalhos futuros.

A plataforma do cicloconversor híbrido monofásico desenvolvida é constituída de diversos dispositivos, sendo: uma placa de potência para o cicloconversor, uma placa de potência para os conversores Buck EI, uma placa para conformação dos sinais para o microcontrolador e alimentação do circuito de controle, doze circuitos gate drivers especialmente desenvolvidas para o projeto, quatro circuitos gate drivers da fabricante Semikron, um microcontrolador Arduino e um DSP. A seguir, será apresentado e justificado a escolha de todos os componentes utilizados no projeto da plataforma.

6.2 Componentes do Sistema

6.2.1 Cicloconversor de entradas trifásicas e saída monofásica

O cicloconversor foi dimensionado para operar com uma frequência de entrada da rede de 60Hz e processar no máximo 4000W de potência, sendo alimentado por uma fonte



trifásica de 220V eficaz. Por questão de segurança, em se tratando de um projeto que visa validar uma idéia, foi escolhido um SCR de 25 ampéres por 800 volts, de modo a evitar a queima excessiva desses dispositivos durante os testes. Os valores dos componentes das redes amaciadoras (snubbers) foram definidos no procedimento de projeto e ajustados por meio de simulações.

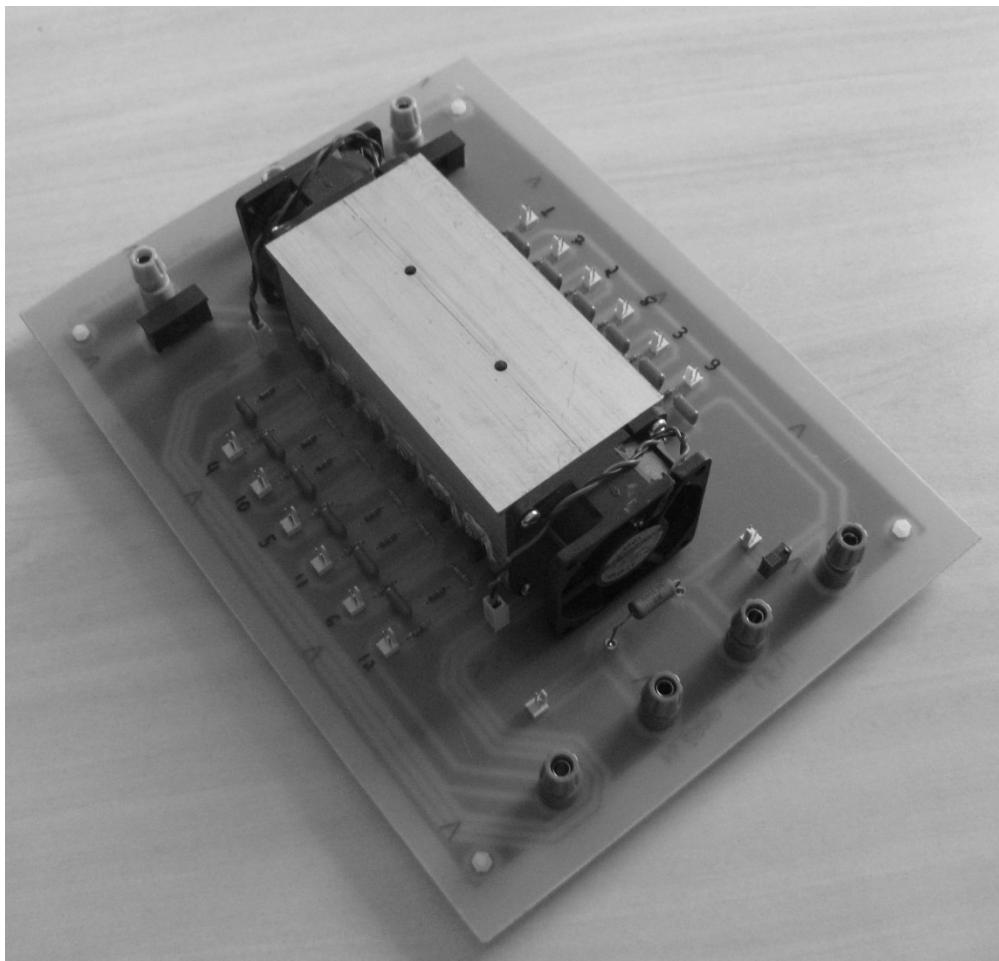
A Tabela 6.1 identifica os componentes utilizados para esse projeto e a Figura 6.1 ilustra a placa desenvolvida. Os resistores que não apresentam classe de potência são resistores convencionais de $\frac{1}{4}$ W.

Tabela 6. 1 - Especificação dos componentes utilizados no Cicloconversor

Componente	Quantidade	Valor/Código
Tiristores	x12	MCR25N
Resistor shunt	x1	0,22Ω/5W
Resistor gate	x12	82Ω
Resistor snubber	x12	6,8kΩ/1W
Capacitor snubber	x12	47nF/600V
Fusíveis	x3	15A/250V
Bornes	x7	20A
Reostato precisão	x1	10kΩ
Conectores	x16	Sil/02
Placa Fibra de Vidro	x1	22cmx30cm
Coolers	x2	AD0612HB
Dissipador de Calor	x1	6cmx6cmx13cm

Fonte: Dados do próprio autor

Figura 6. 1 - Placa do cicloconversor de seis pulsos com entradas trifásica e saída monofásica



Fonte: Dados do próprio autor

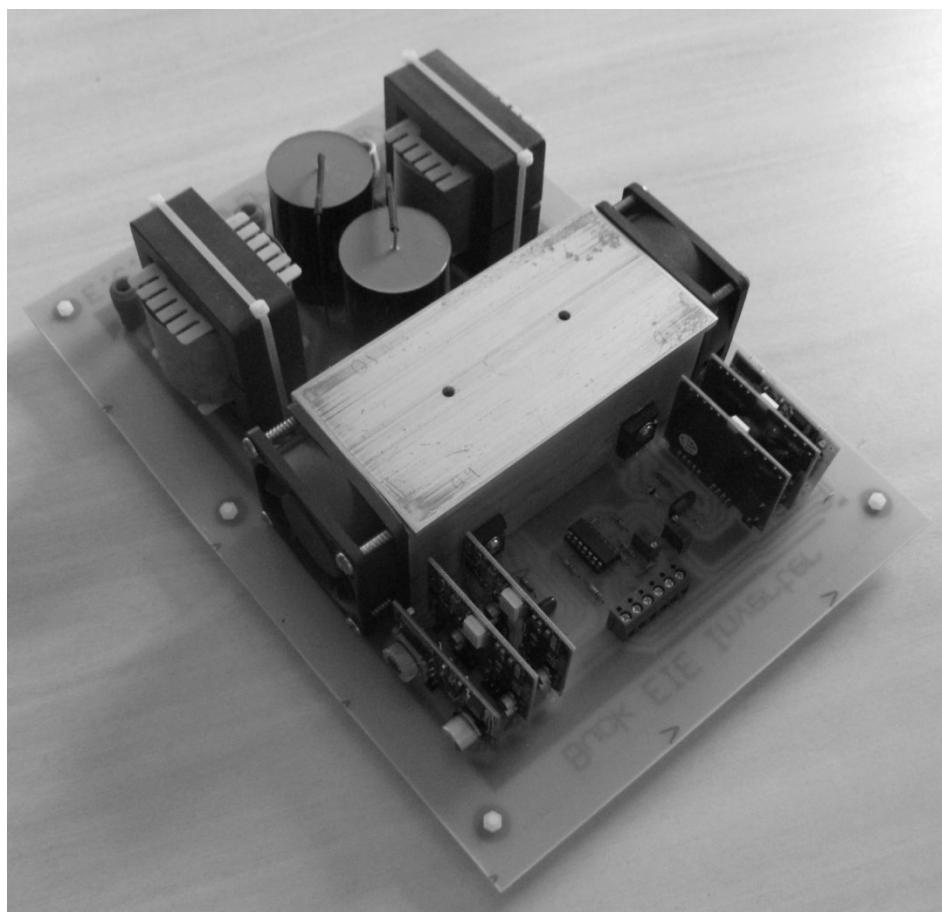
6.2.2 Inversor Buck EIE

O inversor Buck EIE foi dimensionado para suportar no máximo 3000 W de potência, muito além do necessário para este trabalho, podendo ser alimentado por duas fontes de corrente contínua de até 200 V. A partir do procedimento de projeto foi possível especificar os componentes passivos através das variações de tensão e corrente desejadas (ripple de tensão e corrente) na saída do conversor. Os componentes ativos também foram dimensionados e tiveram seus esforços comprovados através dos resultados de simulação. A Tabela 6.2 identifica os componentes utilizados neste projeto e a Figura 6.2 ilustra a placa do conversor desenvolvido com o controle analógico acoplado ao circuito de potência. Os resistores que não apresentam classe de potência são resistores convencionais de $\frac{1}{4}$ W. Mais uma vez, por segurança, os transistores foram super dimensionados por se tratar de um projeto acadêmico em fase inicial. Assim, foi utilizados mosfets de 500 volts e 20 ampéres.

**Tabela 6. 2 - Especificação dos componentes utilizados no Buck EIE**

Componente	Quantidade	Valor/Código
MosFets	x4	IRFP460
Circuito Integrado	x1	TL084
Díodo snubber	x4	BYV26EV
Resistor snubber	x4	56kΩ/1W
Capacitor snubber	x4	27nF/630V
Fusíveis	x3	15A/250V
Capacitor	x2	22uF/630Vdc
Indutor	x2	800uH/15A
Díodo	x4	MUR4100E
Resistor	x6	10kΩ
Resistor	X4	4,7kΩ
Bornes	x5	20A
Reostato precisão	x2	10kΩ
Conector KK	x2	3 vias
Placa Fibra de Vidro	x1	22cmx30cm
Coolers	x2	AD0612HB
Dissipador de Calor	x1	6cmx6cmx13cm

Fonte: Dados do próprio autor

Figura 6. 2 - Placa do conversor compensador Buck EIE

Fonte: Dados do próprio autor

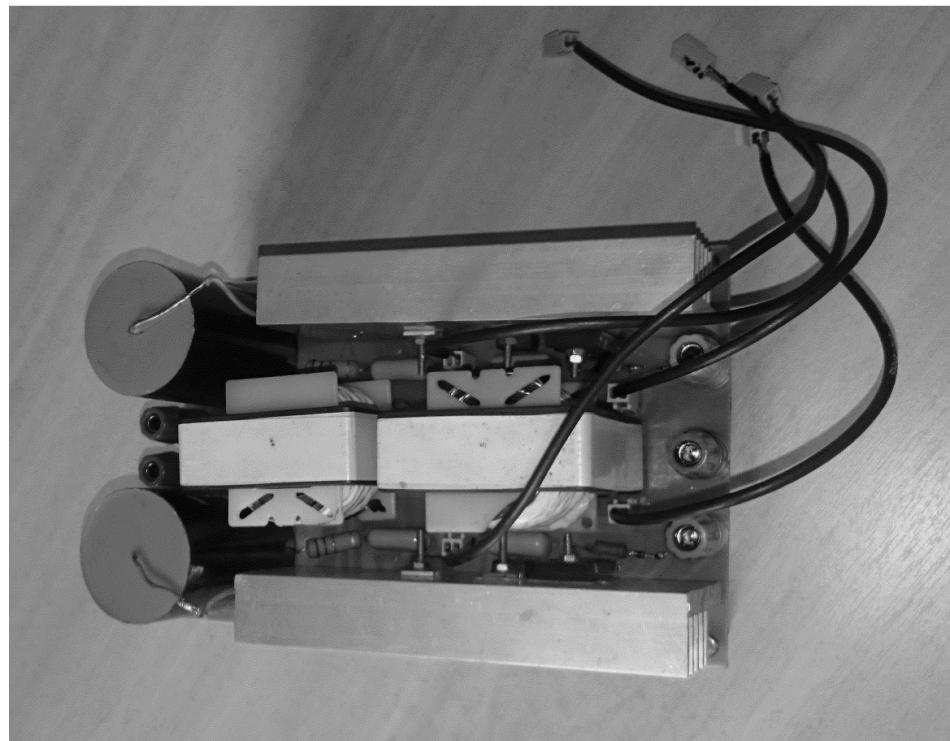
6.2.3 Conversores Buck EI

Os conversores Buck EI também foram dimensionado para suportar no máximo 3000 W de potência, muito além do necessário para este trabalho, podendo ser alimentado por duas fontes de corrente contínua de até 400V, com segurança. A partir do procedimento de projeto, onde obteve-se a modelagem do conversor, foi possível especificar os componentes passivos através das variações de tensão e corrente desejadas (ripple de tensão e corrente) na saída do conversor. Os componentes ativos também foram dimensionados e tiveram seus esforços comprovados mais uma vez pelos resultados de simulação. A Tabela 6.3 identifica os componentes utilizados neste projeto e a Figura 6.3 ilustra a placa do conversor desenvolvido com o controle analógico acoplado ao circuito de potência. Os resistores que não apresentam classe de potência são resistores convencionais de $\frac{1}{4}$ W. Mais uma vez, por segurança, os transistores foram super dimensionados por se tratar de um projeto acadêmico em fase inicial. Assim, foi utilizados mosfets de 500 volts e 20 ampéres.

Tabela 6. 3 - Especificação dos componentes utilizados no Buck EI

Componente	Quantidade	Valor/Código
MosFets	x4	IRFP460
Díodo snubber	x4	BYV26EV
Resistor snubber	x4	56kΩ/1W
Capacitor snubber	x4	27nF/630V
Fusíveis	x2	15A/250V
Capacitor	x2	22uF/630Vdc
Indutor	x2	400uH/15A
Díodo	x4	MUR4100E
Tiristor	x2	MCR25N
Bornes	x5	20A
Reostato precisão	x2	10kΩ
Conector KK	x4	2 vias
Placa Fibra de Vidro	x1	22cmx30cm
Dissipador de Calor	x1	6cmx6cmx13cm

Fonte: Dados do próprio autor

Figura 6. 3 - Placa do conversor compensador Buck EI

Fonte: Dados do próprio autor



6.2.4 Circuitos de acionamento ao gatilho das chaves semicondutoras

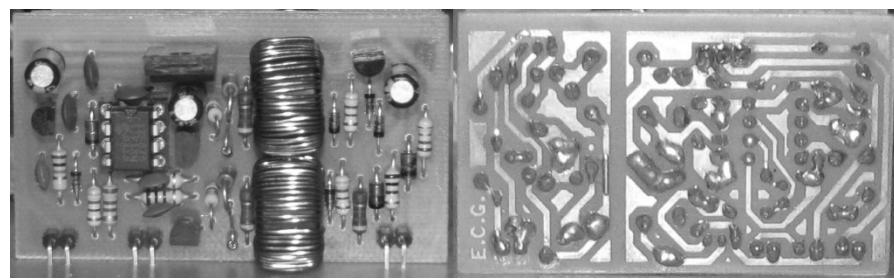
Como as chaves semicondutoras tanto do cicloconversor quanto do compensador estão dispostas em diferentes potenciais, não é possível disponibilizar vários sinais de gate com a mesma referência. Dessa forma, torna-se necessário o uso de circuitos que sejam capazes de reproduzir um sinal desejado e ao mesmo tempo promover uma isolamento elétrica do sinal a ser reproduzido. Para isso, como algumas estratégias de controle do cicloconversor requerem pulsos largos e de baixa frequência foi desenvolvido um circuito de ataque ao gatilho apropriado para os tiristores. A Figura 6.4 ilustra a placa do circuito gate driver desenvolvido especialmente para esta aplicação.

Devido ao tempo de processamento do microcontrolador (PIC12F675), utilizado no gate-driver, a frequência máxima de entrada que o circuito consegue reproduzir fielmente limita-se a 10 kHz, inviabilizando a utilização deste para o acionamento dos interruptores do conversor compensador. Para o acionamento das chaves dos conversores Buck EI foi utilizado circuitos para acionamento de IGBTs desenvolvidos pela Semikron, que atendiam as especificações do projeto.

Nos microcontroladores utilizados o nível alto nos pinos de saída representa um sinal de 3,3 V de amplitude. Os *gate-drivers* utilizados para acionamento dos interruptores de potência operam com nível lógico de 0 V (nível baixo) e +15 V (nível alto). A conversão do nível de tensão de saída do DSP e ARM (3,3 V) e a requerida pelos *gate-drivers* (15 V) é realizada através da placa ilustrada na Figura 6.7. Esta placa condiciona os sinais oriundos dos pinos de saída dos microcontroladores de 3,3V para 15 V, através de um circuito push-pull indicado na Figura 6.6, permitindo a geração dos pulsos de ataque dos *gates* dos interruptores dos conversores.

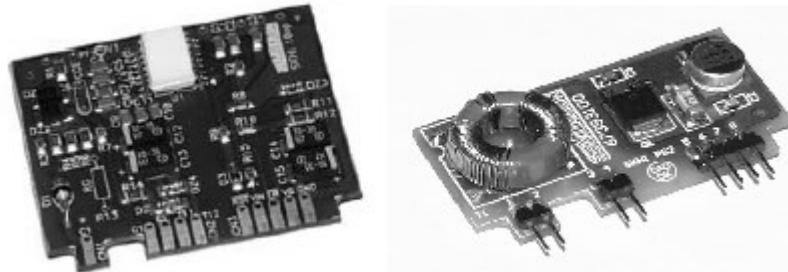
Uma vez condicionados pela placa de conversão os pulsos são enviados para o *gate-driver* SKHI 10/12 da *Semikron*®, que por sua vez, realiza a adequação dos sinais de entrada com amplitude de 0 a +15 V para os sinais de ataque de *gate* com amplitude entre -8 V e +15 V. Além de gerar o sinal adequado para ataque de *gate* dos interruptores de potência da estrutura o *gate-driver* desempenha a função auxiliar de proteção contra curto-circuito dos interruptores. Essa proteção é realizada através do monitoramento da tensão entre dreno e source quando o interruptor está diretamente polarizado.

Figura 6. 4 - Placa do circuito gate-driver específica para os tiristores



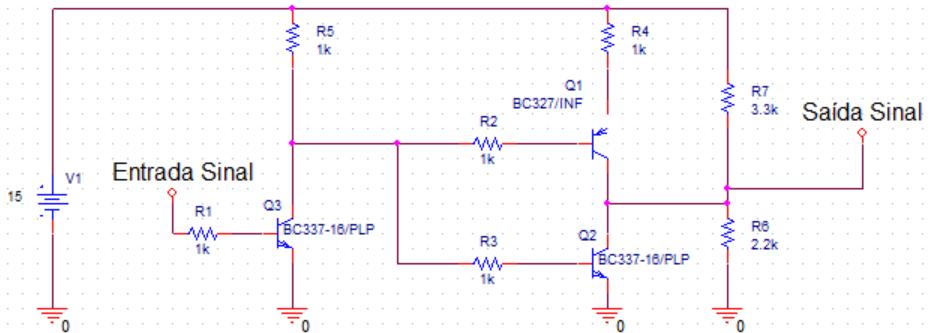
Fonte: Dados do próprio autor

Figura 6. 5 - Placa do circuito gate-driver e respectiva fonte de alimentação Semikron



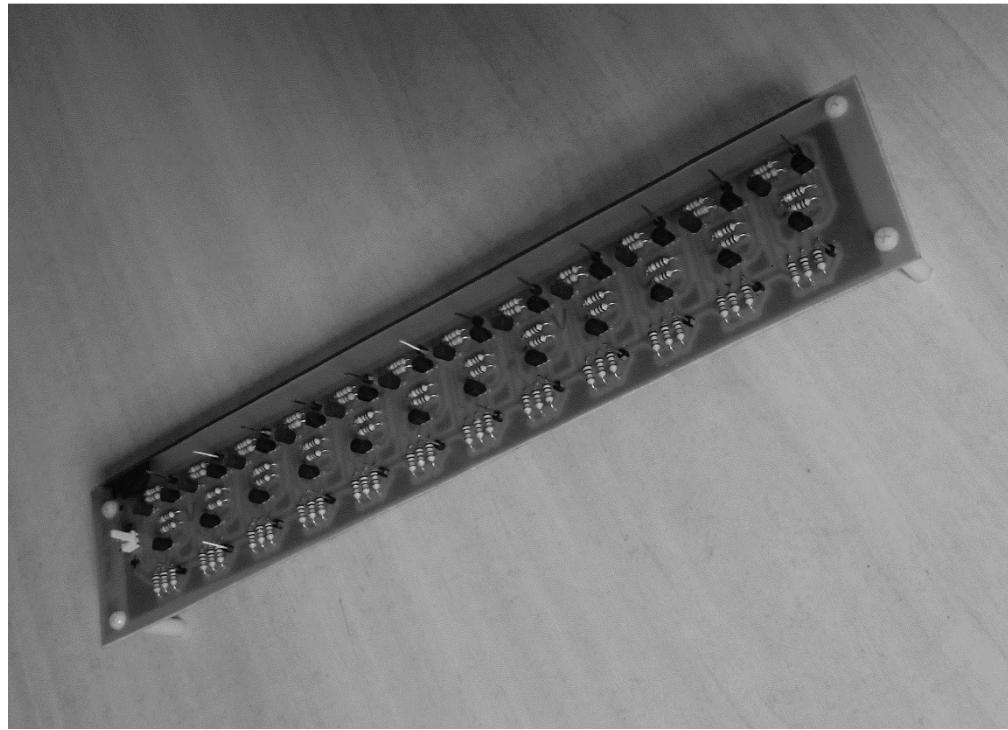
Fonte: LIMA, 2015

Figura 6. 6 - Circuito de adequação do sinal gate-driver



Fonte: Dados do próprio autor

Figura 6. 7 - Placa de adequação dos sinais gate-drivers



Fonte: Dados do próprio autor

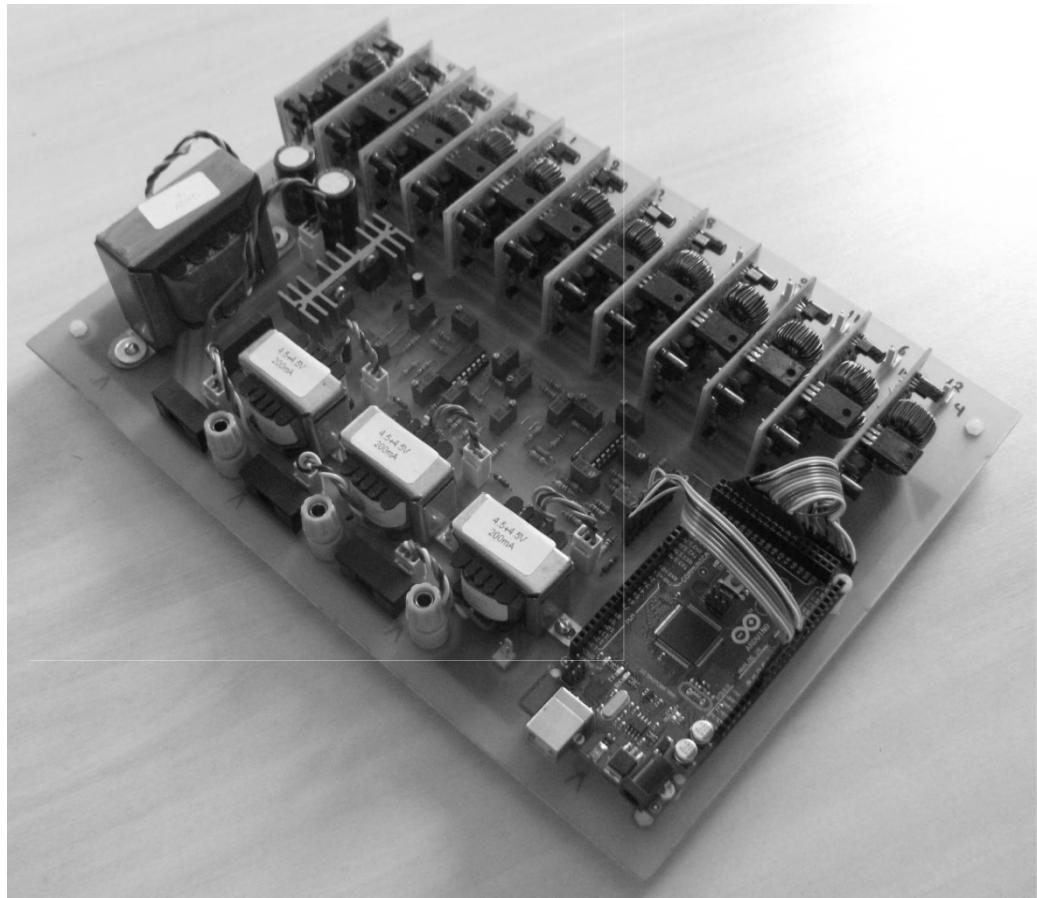
6.2.5 Placa de conformação de sinais e processamento

Como as estratégias de controle do cicloconversor são sofisticadas, tornou-se necessário a confecção de uma placa de conformação e processamento de sinais dedicada ao controle do conversor CA-CA. A placa possui como função principal adequar os níveis de tensão das formas de onda trifásicas, disponibilizadas na rede, aos níveis permitidos nas entradas dos conversores A/D do microcontrolador ARM e DSP, além de conformar os sinais da tensão e corrente de saída do cicloconversor, também para os níveis adequados. A placa possui uma fonte linear de corrente contínua simétrica de +15 V e -15 V para alimentar diversos dispositivos da plataforma, dois circuitos integrados que possuem oito amplificadores operacionais ao todo, quatro transformadores sendo um de potência e os outros três apenas para amostragem de sinal e o microcontrolador Arduino DUE para processamento dos dados e controle do cicloconversor. A Tabela 6.4 identifica os componentes utilizados para esse projeto e a Figura 6.8 ilustra a placa desenvolvida integrada aos periféricos necessários. Embora não seja mostrado o esquemático de circuito dessa placa, o circuito consiste na utilização de amplificadores operacionais nas configurações de amplificadores inversores e amplificadores subtratores.

**Tabela 6. 4 - Especificação dos componentes utilizados na placa de conformação dos sinais**

Componente	Quantidade	Valor/Código
Transformador	x1	12V+12V/1A
Transformador	x3	4,5V+4,5V/200mA
Circuito Integrado	x1	LM7812
Circuito Integrado	x1	LM7912
Circuito Integrado	x2	TL084CN
Ponte retificadora	x1	BLKBJ AJ
Diodo Zenner	x1	1N4732
Diodo Sinal	x1	1N4148
Capacitor cerâmico	x4	100nF/60V
Capacitor eletrolítico	x2	2200uF/25V
Capacitor eletrolítico	x2	22uF/35V
Resistor	x2	1kΩ
Resistor	x1	560Ω
Resistor	x14	10kΩ
Resistor	x8	100Ω
Resistor	X8	47kΩ
Resistor	x6	510Ω/1W
Resistor	x7	220kΩ
Conector Sil	x4	2 vias
Conector Sil	x8	3 vias
Bornes	x3	20A
Fusíveis	x3	250V/500mA
Reostato precisão	x14	10kΩ
Dissipador de Calor	x1	2cmx2cmx5cm
Placa Fibra de Vidro	x1	22cmx30cm

Fonte: Dados do próprio autor

Figura 6. 8 - Placa de conformação de sinais e processamento**Fonte: Dados do próprio autor**

6.2.6 Microcontrolador Arduino Due

Arduino é uma plataforma de computação open-source baseado em uma simples placa com entradas e saídas tanto digitais como analógicas. Possui um ambiente próprio de desenvolvimento que implementa a Linguagem C. O Arduino pode ser usado para desenvolver objetos interativos autônomos ou pode ser conectado a um software em seu computador (ex. Flash, Processing, MaxMSP). O Ambiente de desenvolvimento (IDE) open-souce pode ser obtido gratuitamente (atualmente disponível para Mac OS, Windows, e Linux). O Arduino Due é uma placa de microcontrolador baseado no Atmel SAM3X8E ARM Cortex-M3. É a primeira placa Arduino baseada em um microcontrolador ARM de 32 bits. Tem 54 pinos de entrada e saída digital, dos quais 12 podem ser utilizados como saídas PWM, 12 entradas analógicas, 4 UARTs (Universal asynchronous receiver/transmitter), clock de 84MHz, uma conexão USB OTG (on the go), 2 DAC (digital to analog converter), 2 TWI (two wire interface), uma entrada de



alimentação, um barramento SPI, um barramento JTAG, um botão de reset, e um botão de erase.

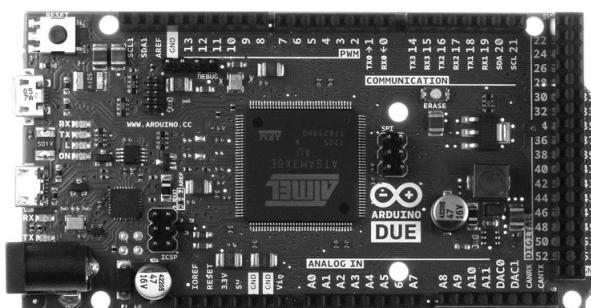
Diferente de outras versões do Arduino, o Due funciona com 3,3V. A voltagem máxima que um pino de entrada e saída pode tolerar é 3,3V. Fornecer voltagens mais altas, como 5V, pode causar danos permanentes à placa. O Due tem um núcleo ARM de 32 bits que pode ter performance melhor que placas típicas de microcontrolador de 8 bits. As diferenças mais significantes são:

- Núcleo de 32 bits, que permite operações em 4 bites em um único ciclo da CPU
- clock de CPU de 84MHz.
- 96 KBytes de SRAM.
- 512 KBytes de memória Flash para código.
- controlador DMA (direct memory access) que pode substituir a CPU em tarefas com uso intensivo de memória

Com relação a armazenamento, o SAM3X tem 512KB (2 blocos de 256KB) de memória flash para retenção de código. O bootloader é pregravado de fábrica pela Atmel e armazenado em memória ROM dedicada. Os 96KB de SRAM estão disponíveis em dois bancos de 64KB e 32KB. Toda a memória disponível (Flash, RAM e ROM) pode ser acessada diretamente como um espaço plano de endereçamento.

O Due tem 12 entradas analógicas, cada uma das quais podem fornecer 12bits de resolução (i.e 4096 valores diferentes). Por padrão a resolução destas leituras é de 10 bits para compatibilidade com outras placas Arduino. É possível alterar a resolução do ADC com `analogReadResolution()`. Da mesma forma, possui 12 saídas PWM de 8 bits com a função `analogWrite()`. A resolução do PWM pode ser alterada com a função `analogWriteResolution()`. [www.arduino.cc]

Figura 6. 9 - Placa do microcontrolador Arduino DUE

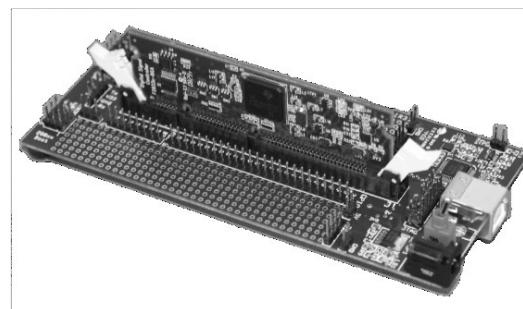


Fonte: www.arduino.cc

6.2.7 DSP

A F apresenta o DSP modelo TMS320F28335 da Texas Instruments® utilizado para embarcar o algoritmo do PLL proposto no Capítulo 4. A escolha desse DSP foi baseada nos seus recursos disponíveis e funcionalidades que facilitam sua utilização na área da Eletrônica de Potência.

Figura 6. 10 - DSP modelo TMS320F28335



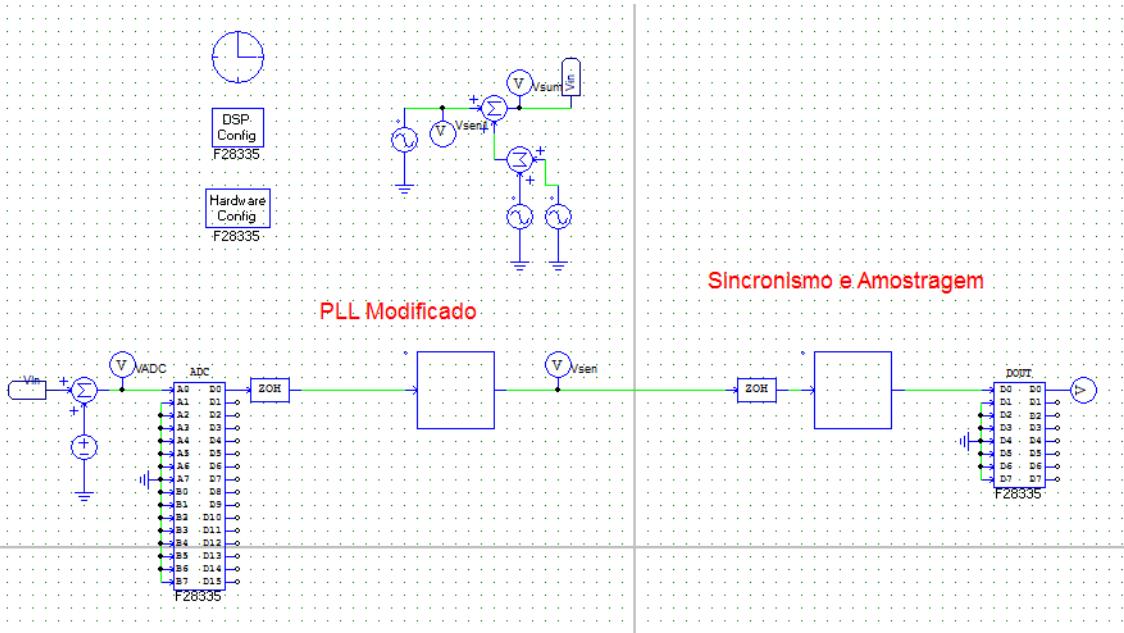
Fonte: LIMA, 2015

Tabela 6. 5 - DSP modelo TMS320F28335 da Texas Instruments

Arquitetura de ponto flutuante de 32 bits
Conversor analógico/digital (A/D) com 16 canais multiplexados ultra-rápidos, na faixa de 80 ns.
512 KB de memória flash
68 KB de memória RAM
Frequência de clock de 150 MHz
8 saídas PWM
176 pinos de propósito geral multiplexados

Fonte: LIMA, 2015

Dentre esses recursos destaca-se a existência em hardware de módulos específicos comumente utilizados no controle de conversores de potência, tal como ADC de alta resolução, portas de entrada e saída, PWM, *encoders*, arquitetura em ponto flutuante etc. Além disso, o software de simulação computacional escolhido (PSIM®) pode ser utilizado para configuração desses módulos. O PSIM possui uma *toolbox* que permite configurar os módulos do DSP utilizando interface simples e amigável permitindo gerar o código fonte para configuração dos seus registradores de forma facilitada. A Figura 6.11 apresenta o aspecto da tela do PSIM ilustrando o aspecto dos blocos utilizados para configuração do conversor analógico digital (ADC), portas digitais (GPIO) e PWM.

Figura 6.11 – Diagrama do circuito PLL simulado no PSIM


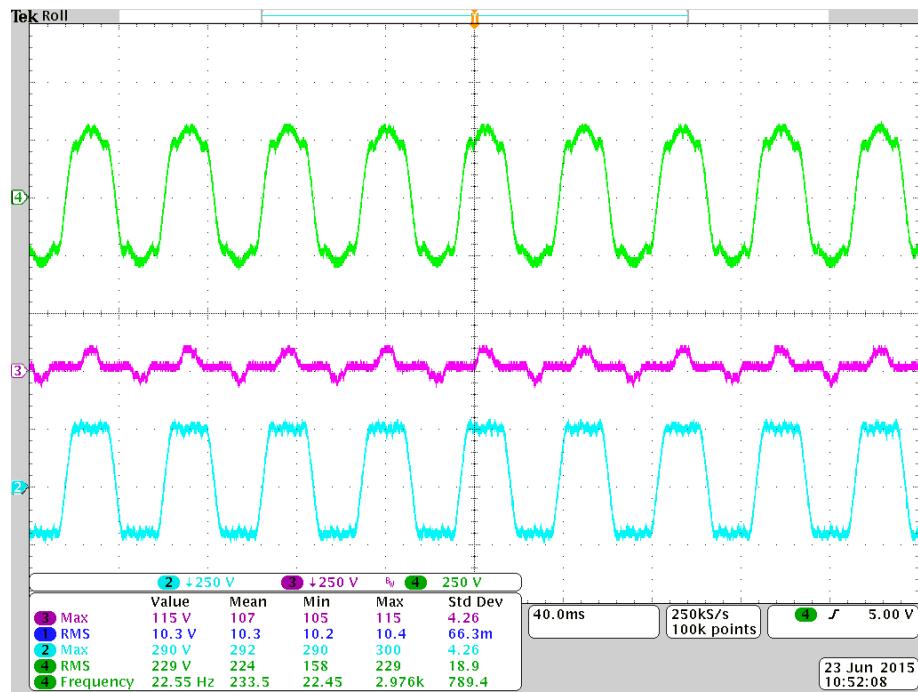
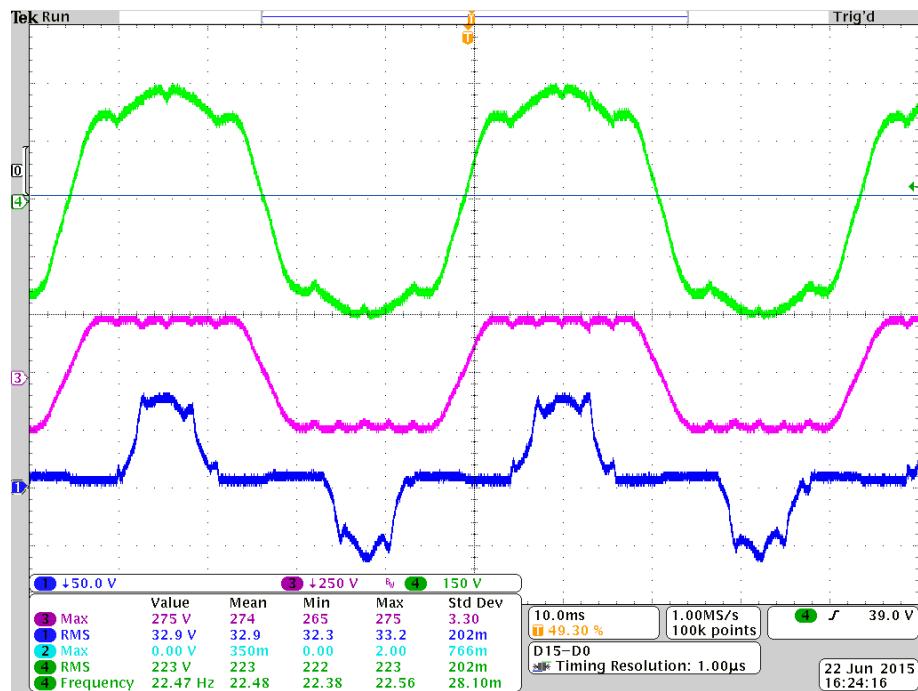
Fonte: Dados do próprio autor

6.3 Resultados Experimentais

O objetivo deste capítulo é trazer os resultados obtidos com a implementação do sistema proposto bem como a sua validação. O protótipo final teve diversas placas de circuito de controle testadas e diversos códigos experimentados antes da realização dos ensaios expostos a seguir. As placas de potência se mantiveram basicamente as mesmas em todos os modelos. Com um osciloscópio digital de 60MHz e 1 GS/s (marca: Tektronix; modelo: TDS 2002), fez-se a aquisição dos sinais mais importantes do projeto, conforme apresentado a seguir.

6.3.1 Tensão do cicloconversor, compensação e saída

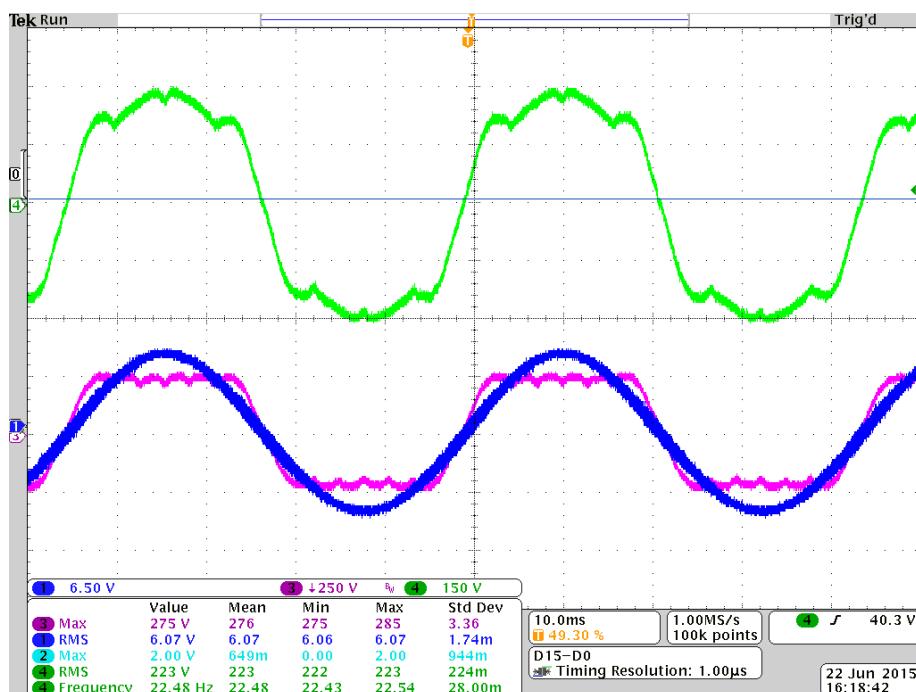
A Figura 6.12 mostra o resultado experimental da tensão de saída composta pela forma de onda do cicloconversor e Buck EI. É visível que com uma pequena contribuição do conversor compensador, a forma de onda de saída se aproxima bastante ao formato senoidal, reduzindo o tão falado conteúdo harmônico desta. A Figura 6.13 ilustra o mesmo resultado em uma seção menor de tempo e amplia a escala da tensão do Buck para uma melhor visualização.

Figura 6. 12 - Resultados Experimentais: Tensão do cicloconversor, compensação e saída

Fonte: Dados do próprio autor
Figura 6. 13 - Resultados Experimentais: Tensão do cicloconversor, compensação e saída

Fonte: Dados do próprio autor

6.3.2 Tensão do cicloconversor, referência e saída

A Figura 6.14 acrescenta aos resultados anteriores a forma de onda da tensão de referência, sincronizada com a tensão do cicloconversor, que é entregue ao controle para comparação com uma amostra da tensão de saída. Esta estratégia permite a definição dos pulsos de controle e a correta formação da tensão de saída desejada.

Figura 6.14 - Resultados Experimentais: Tensão do cicloconversor, referência e saída



Fonte: Dados do próprio autor

6.3.3 Tensão e corrente de saída

A Figura 6.15 e a Figura 6.16 ilustram os resultados de tensão e corrente de saída para uma carga levemente indutiva. É possível observar a influencia da compensação de tensão na corrente de saída. Já na Figura 6.17 e na Figura 6.18 são mostrados os mesmos resultados de tensão e corrente para a mesma carga porém, sem a compensação de tensão, ou seja, sem a atuação dos conversores Buck.

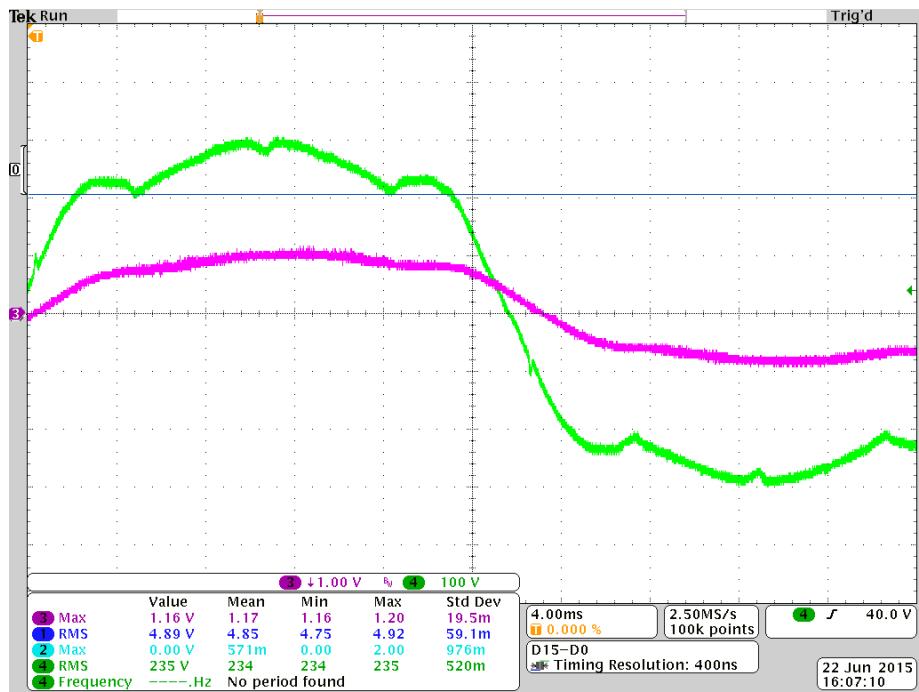
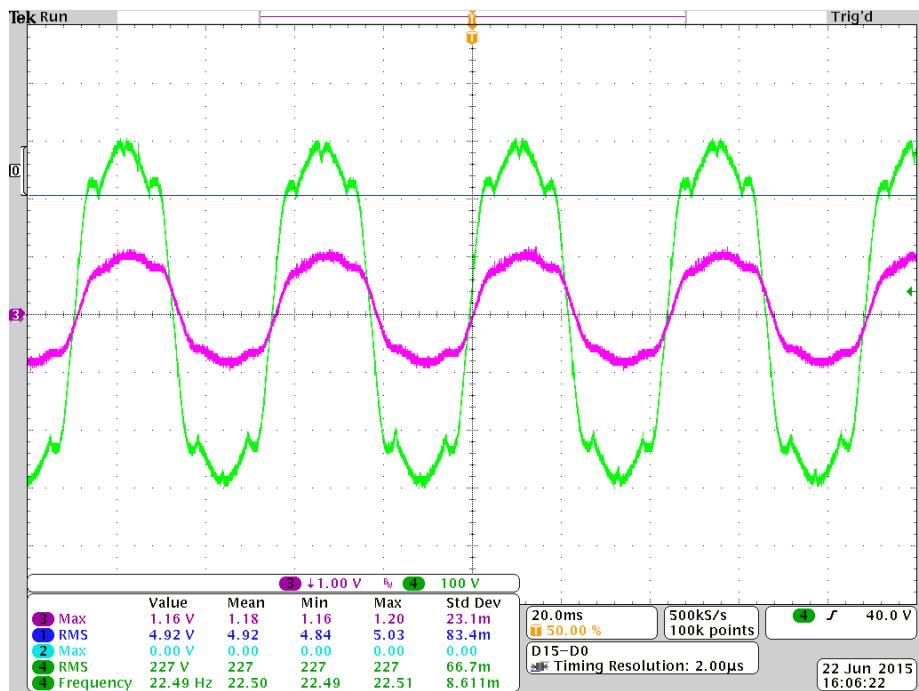
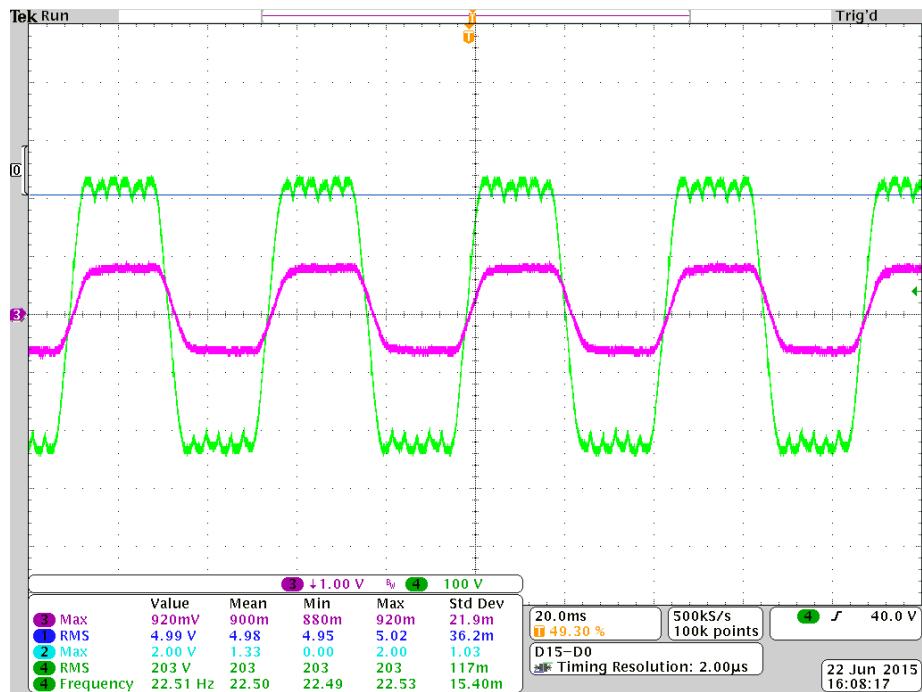
Figura 6. 15 - Resultados Experimentais: Tensão e corrente de saída com compensação (carga RL)**Fonte: Dados do próprio autor****Figura 6. 16 - Resultados Experimentais: Tensão e corrente de saída com compensação (carga RL)****Fonte: Dados do próprio autor**

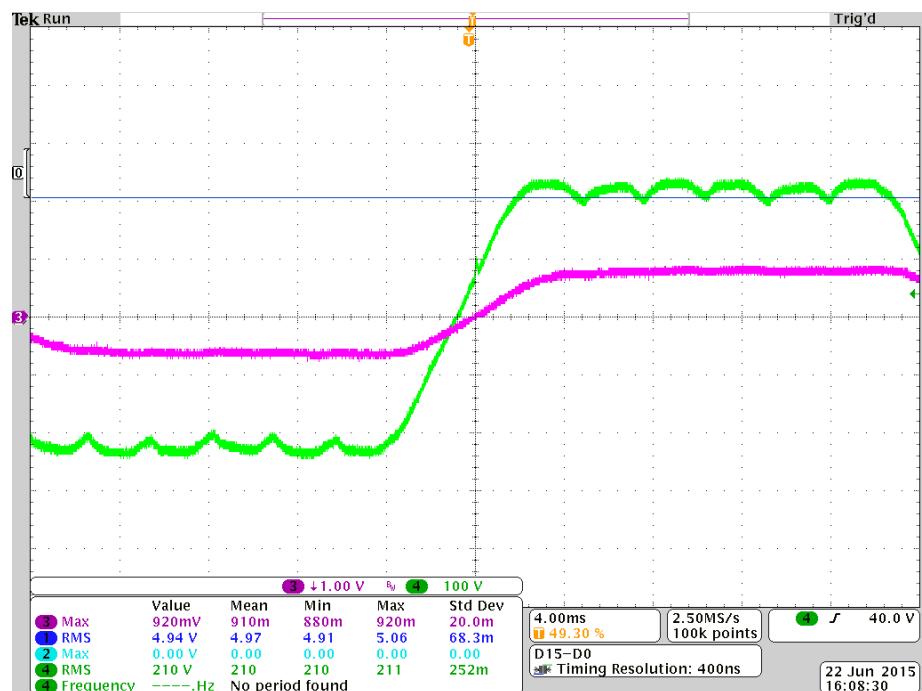


Figura 6. 17 - Resultados Experimentais: Tensão e corrente de saída sem compensação (carga RL)



Fonte: Dados do próprio autor

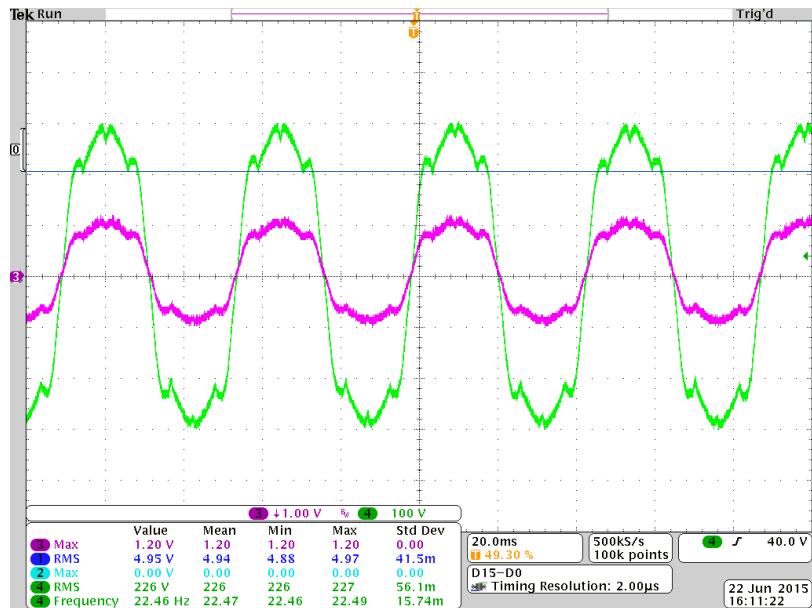
Figura 6. 18 - Resultados Experimentais: Tensão e corrente de saída sem compensação (carga RL)



Fonte: Dados do próprio autor

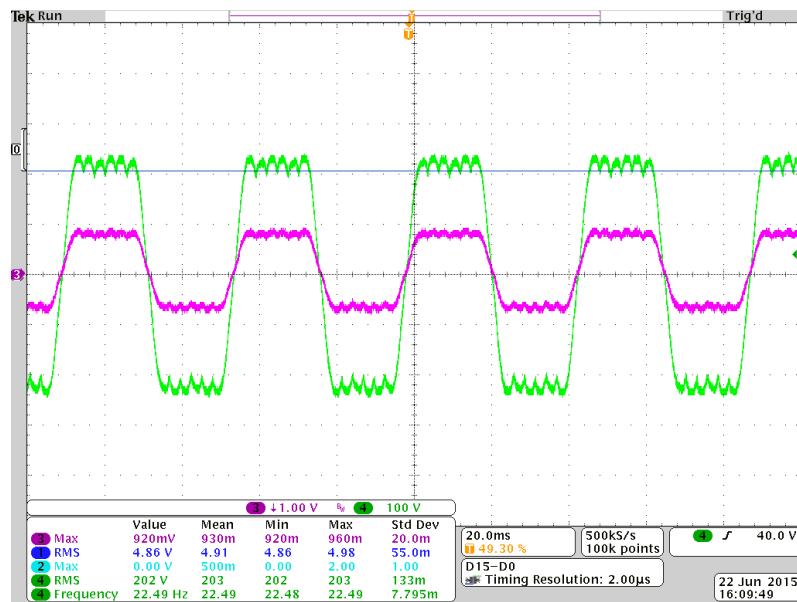
A mesma situação é ilustrada nas imagens seguintes, porém, com a alteração da carga RL para uma carga totalmente resistiva. A Figura 6.19 ilustra mais uma vez os resultados de tensão e corrente na carga com compensação e a Figura 6.20 evidencia os resultados sem compensação.

Figura 6. 19 - Resultados Experimentais: Tensão e corrente de saída com compensação (carga R)



Fonte: Dados do próprio autor

Figura 6. 20 - Resultados Experimentais: Tensão e corrente de saída sem compensação (carga R)



Fonte: Dados do próprio autor

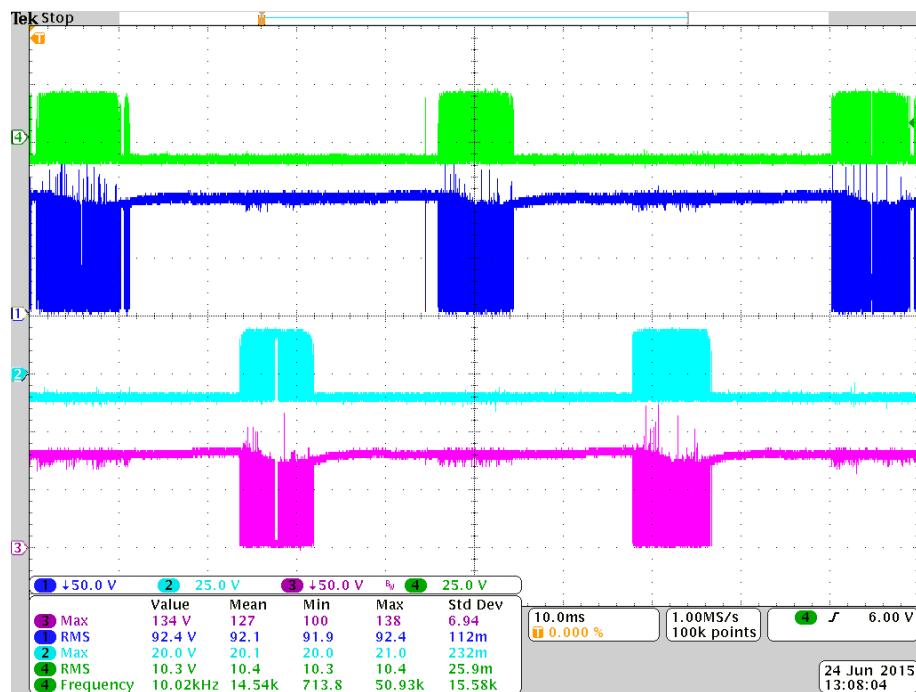


6.3.4 Tensão nas chaves

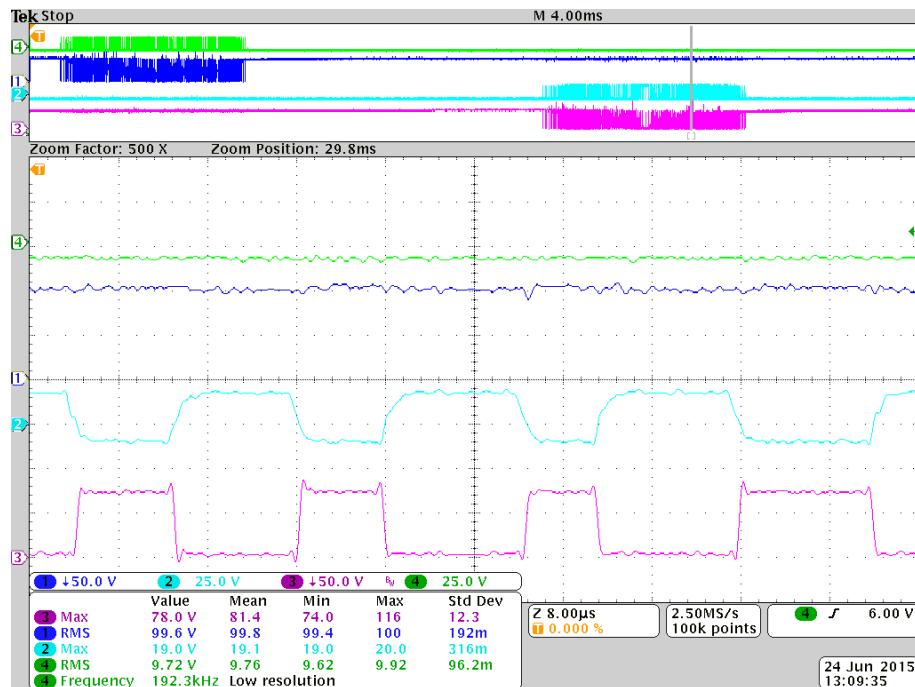
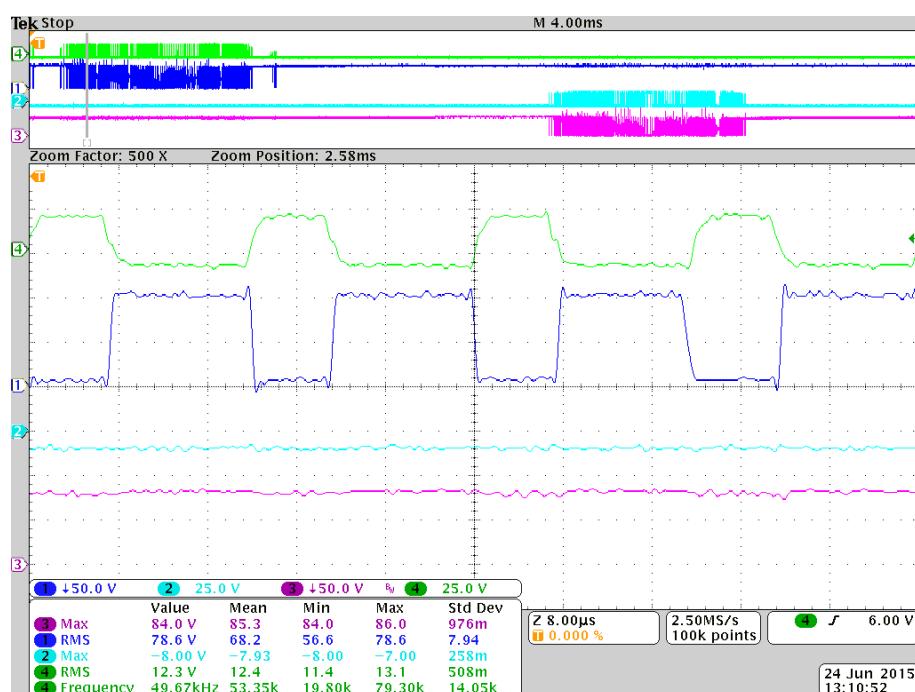
No que se refere aos esforços suportados pelas chaves semicondutoras dos conversores Buck, a Figura 6.21 evidencia seus valores acompanhados dos sinais de gate.

A Figura 6.22 mostra o mesmo resultado em um curto intervalo de tempo para o Buck1 e a Figura 6.23 mostra o resultado para o Buck 2.

Figura 6. 21 - Resultados Experimentais: Tensões nas chaves do Buck e respectivos sinais de controle



Fonte: Dados do próprio autor

**Figura 6. 22 - Resultados Experimentais: Tensões nas chaves do Buck e respectivos sinais de controle - Buck 1****Fonte: Dados do próprio autor****Figura 6. 23 - Resultados Experimentais: Tensões nas chaves do Buck e respectivos sinais de controle - Buck 2****Fonte: Dados do próprio autor**



6.3.5 Sinais de controle

O objetivo desta seção é apresentar o resultado de ensaios que validem o algoritmo implementado da estratégia de controle no que tange à geração de uma referência senoidal utilizando um PLL, a geração da forma de onda trapezoidal do cicloconversor com seis pulsos e a geração dos pulsos de alta frequência entregue as chaves dos compensadores como apresentado no Capítulo 4.

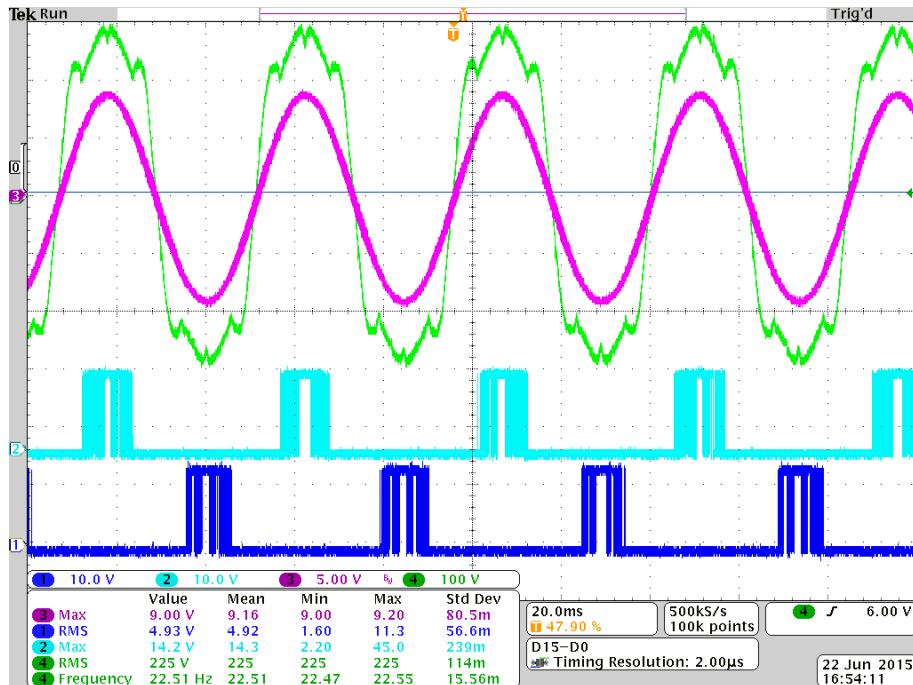
Para validar o algoritmo de PLL em gerar uma tensão de referência sincronizada com a componente fundamental da tensão de saída do cicloconversor foi utilizado como base o sincronismo entre a amostra da tensão de saída do conversor CA-CA e o sinal de saída dos pinos digitais do DSP, que era gerado através da comparação da saída do PLL.

A Figura 6.24 apresenta o sinal de saída pwm digital do DSP após a passagem de um filtro passa-baixas de primeira ordem em confronto com a tensão de saída do cicloconversor. Comparando os semi-ciclos da amostra da tensão de saída do cicloconversor e o nível lógico das portas digitais que geram a referência senoidal conclui-se que o PLL foi eficaz na geração de uma referência senoidal sincronizada.

A amostra da forma de onda de saída do cicloconversor é conformada para adequar-se à entrada do DSP através de amplificadores operacionais, nesta etapa, mesmo com a utilização de filtros passa-baixas, esse sinal possui uma carga de ruídos que deve ser considerada pelo microcontrolador. Nota-se que a presença de ruídos na tensão de alimentação causa inúmeras passagens por zero no pino denominado GPIOa. O nível lógico desse pino está condicionado à passagem da tensão de alimentação por zero. Por outro lado, o pino GPIOa' está condicionado à passagem por zero do sinal de saída do PLL. Como não foram verificadas mudanças de sinal durante a passagem por zero no pino GPIOa' garante-se que o PLL opera eficientemente na geração de um sinal puramente senoidal isento de conteúdo harmônico e sincronizado com a fundamental da tensão do cicloconversor, mesmo que esta apresente conteúdo harmônico e/ou ruídos.

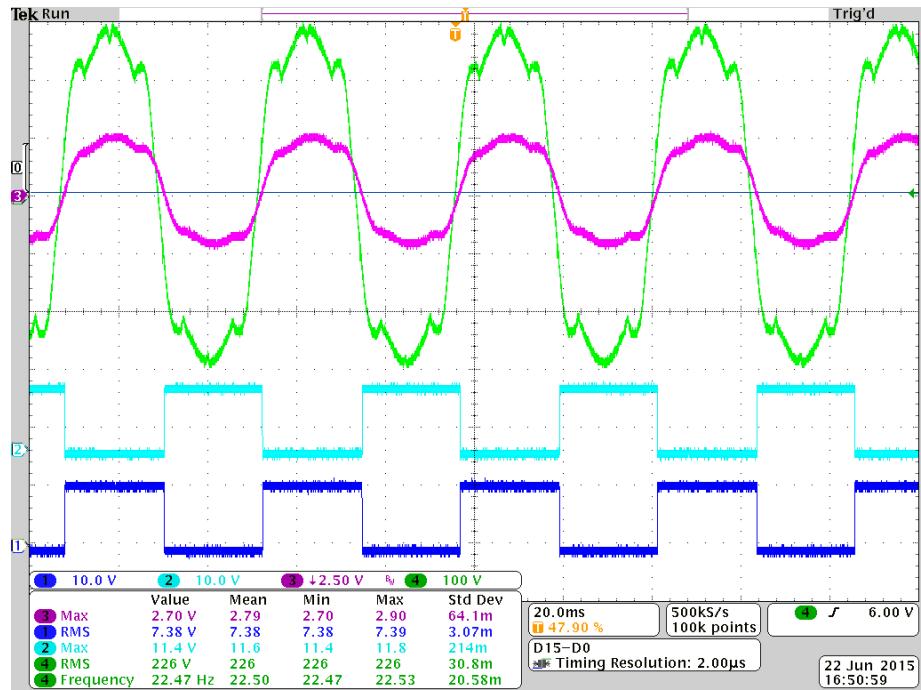
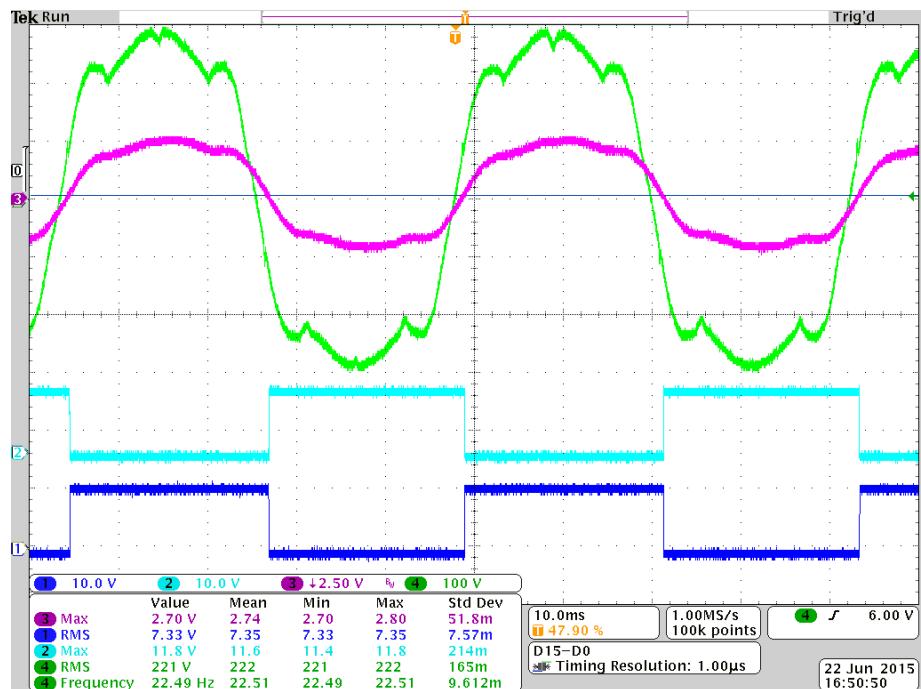
A Figura 6.24 mostra ainda os pulsos de alta frequência que são entregues aos conversores Buck, como visto anteriormente esses pulsos são gerados através da comparação da amostra da tensão de saída com a referência senoidal. O compensador proposto apresenta uma resposta de compensação quase instantânea.

Figura 6.24 - Resultados Experimentais: Referência senoidal e pulsos de controle dos compensadores



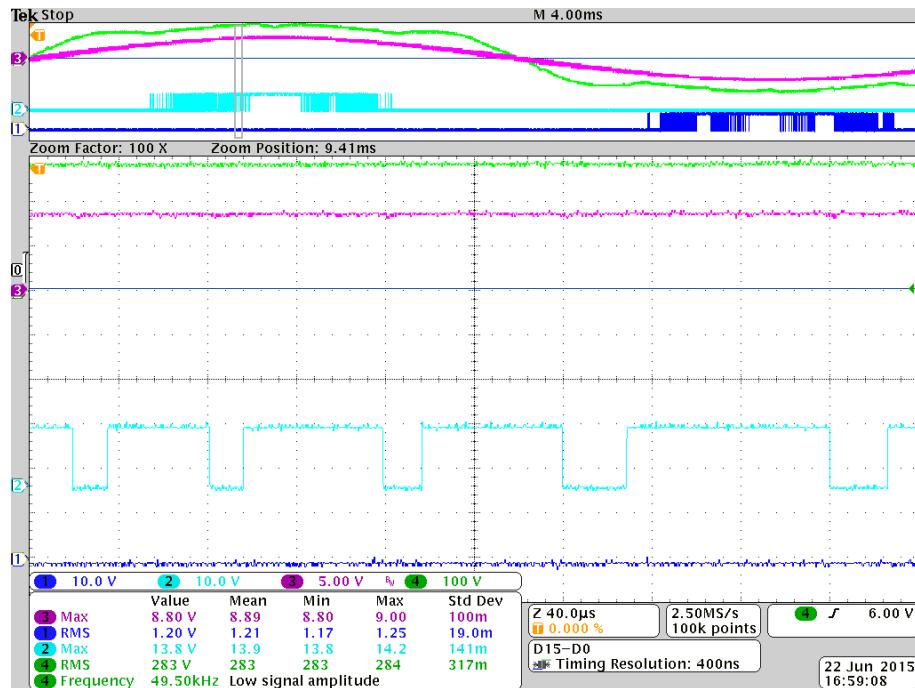
Fonte: Dados do próprio autor

Na Figura 6.25 são mostrados os pulsos de controle das chaves auxiliares que compõem os conversores compensadores. Como pode ser visto, tais chaves são comandadas pelos semiciclos da corrente de carga, portanto, trabalham de forma complementar. A Figura 6.26 mostra o mesmo resultado em um período de tempo mais curto, onde se percebe a defasagem entre a tensão e a corrente de saída.

**Figura 6. 25 - Resultados Experimentais: Pulses de controle das chaves auxiliares****Fonte: Dados do próprio autor****Figura 6. 26 - Resultados Experimentais: Pulses de controle das chaves auxiliares****Fonte: Dados do próprio autor**

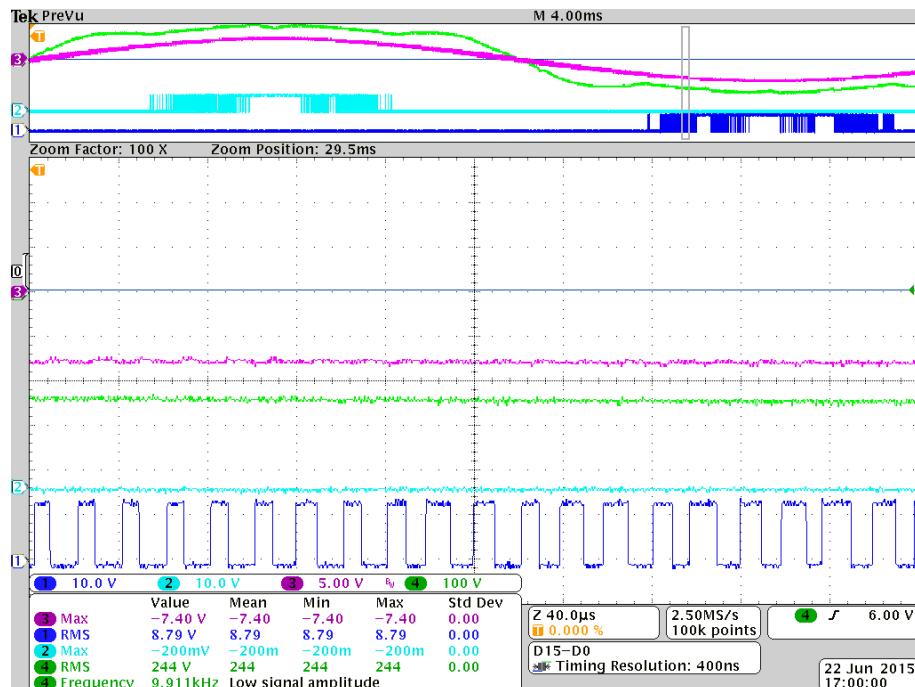
A Figura 6.27 e Figura 6.28 mostra de forma clara os pulsos de controle dos conversores Buck em um curto intervalo de tempo, onde visualiza-se a frequência de comutação variável das chaves assim como verificado em simulação.

Figura 6. 27 - Resultados Experimentais: Pulsos de controle do Buck1



Fonte: Dados do próprio autor

Figura 6. 28 - Resultados Experimentais: Pulsos de controle do Buck2

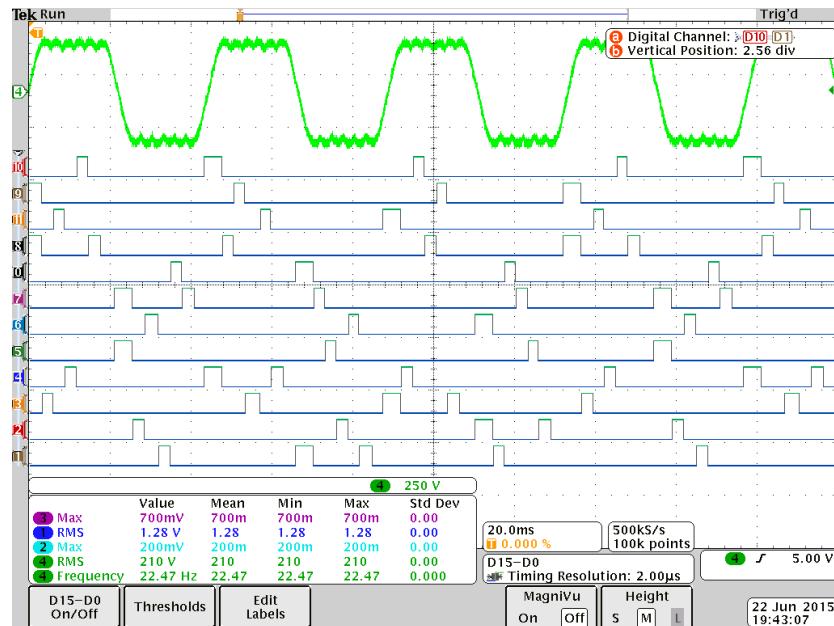


Fonte: Dados do próprio autor



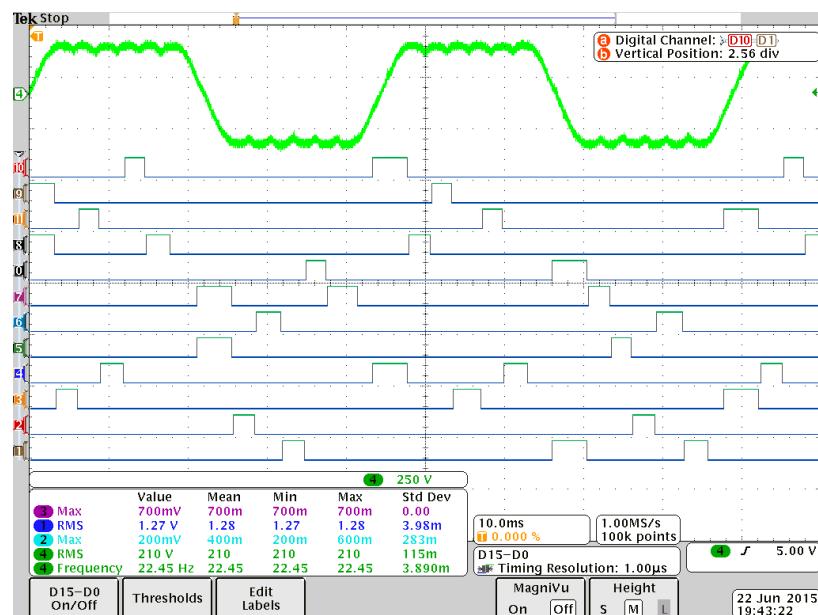
O controle dos doze tiristores que compõem a topologia do cicloconversor utilizado são gerados no microcontrolador Arduino conforme a estratégia de controle explicitada no capítulo 4. A Figura 6.29 e Figura 6.30 exibe os pulsos de controle para os doze SCR's e o sinal de saída do cicloconversor proveniente desses pulsos.

Figura 6. 29 - Resultados Experimentais: Pulsos de controle do cicloconversor



Fonte: Dados do próprio autor

Figura 6. 30 - Resultados Experimentais: Pulsos de controle do cicloconversor

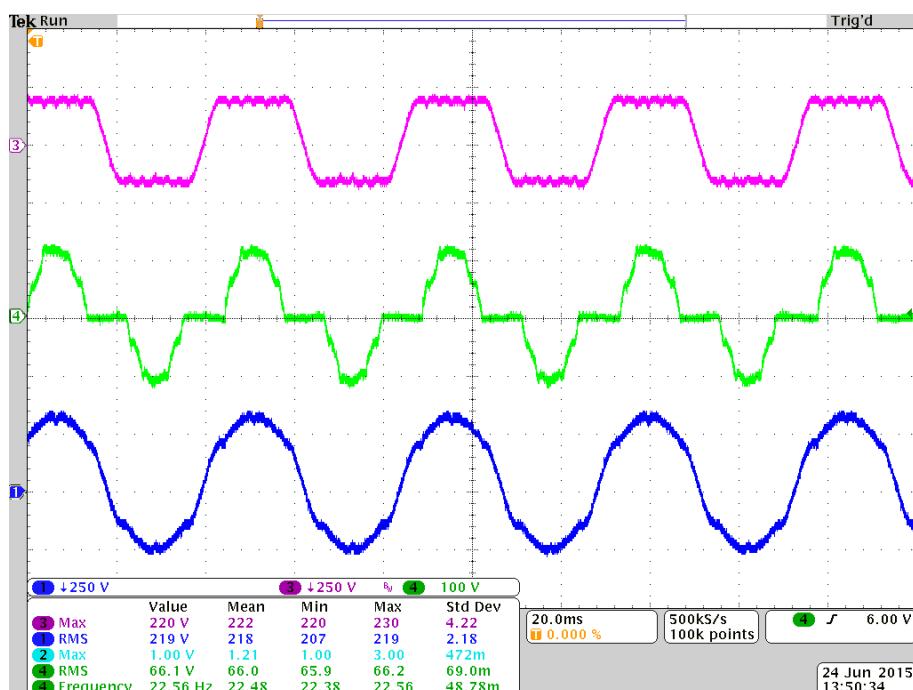


Fonte: Dados do próprio autor

6.3.6 Análise de caso com maior tensão de compensação

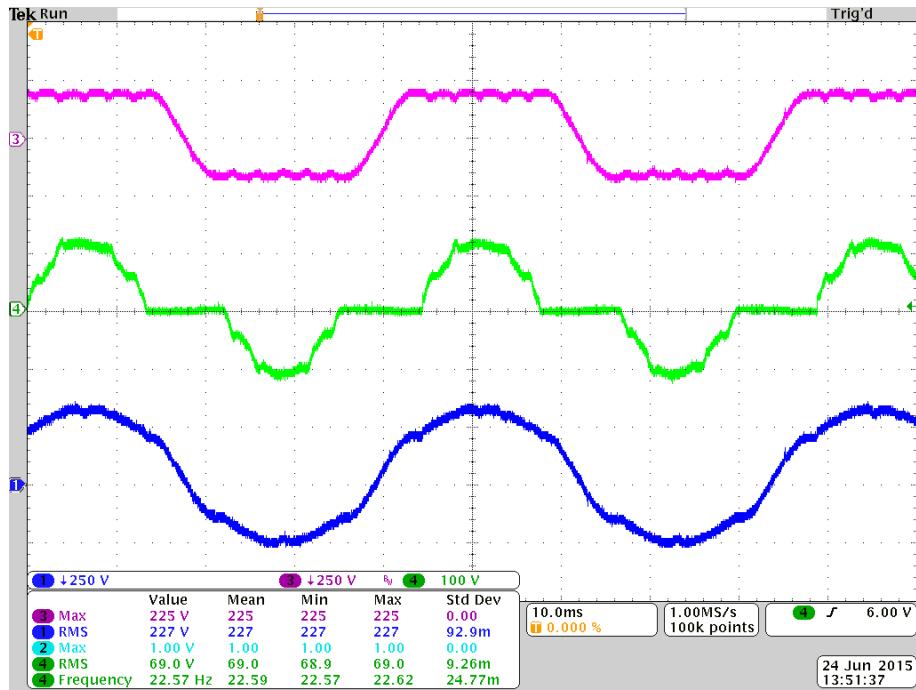
Com o intuito de melhorar ainda mais a qualidade do sinal de tensão entregue a carga, este subitem demonstra os resultados experimentais de um teste feito com um nível maior de compensação. A Figura 6.31 e Figura 6.32 confirmam essa melhora ao apresentar a tensão que alimenta a carga. Observa-se que o resultado final aproxima-se de uma senoide, reduzindo mais ainda o conteúdo harmônico.

Figura 6. 31 - Resultados Experimentais: Tensão do cicloconversor, carga e compensação

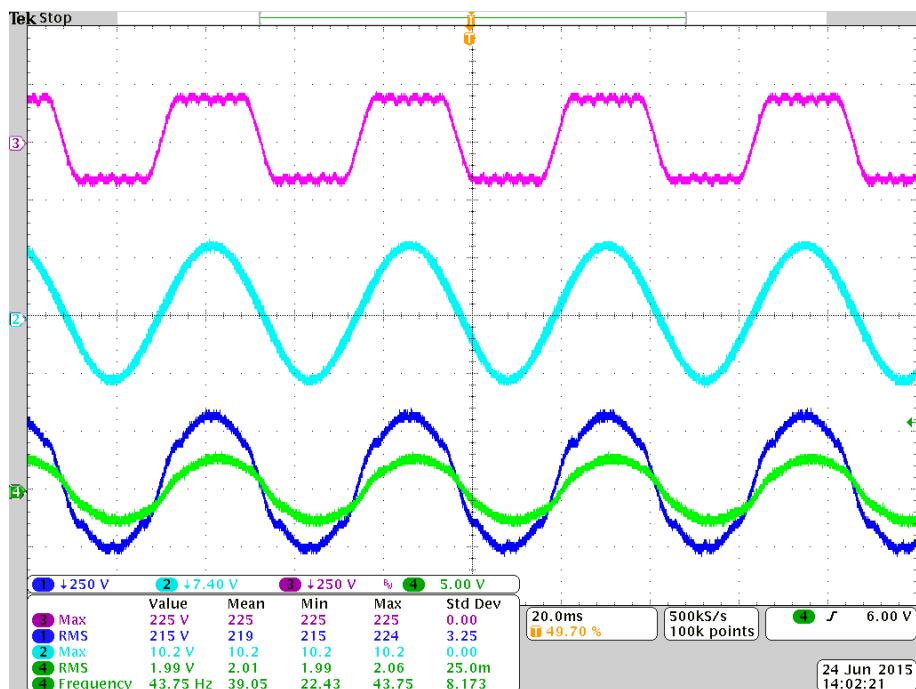


Fonte: Dados do próprio autor

A Figura 6.33 e Figura 6.34, por sua vez, exibem os resultados de tensão e corrente na carga, comparando também a tensão de referência junto a tensão de saída do cicloconversor. Mais uma vez, percebe-se o efetivo sincronismo dessas formas de onda que permitem os conversores compensadores atuarem no momento certo.

Figura 6. 32 - Resuldados Experimentais: Tensão do cicloconversor, carga e compensação


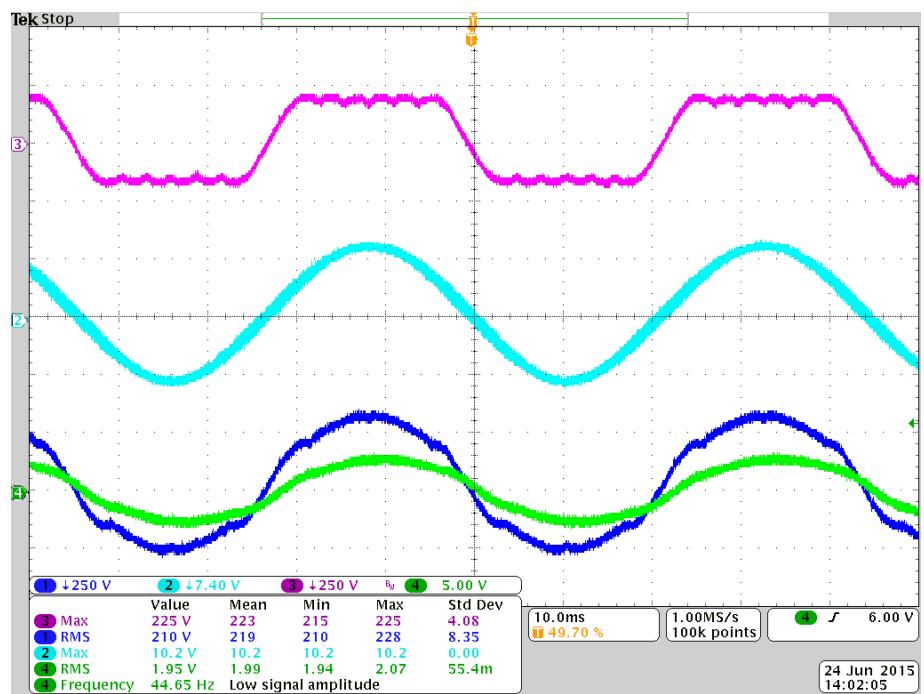
Fonte: Dados do próprio autor

Figura 6. 33 - Resuldados Experimentais: Tensão do cicloconversor, referencia e tensão e corrente de saída


Fonte: Dados do próprio autor



Figura 6. 34 - Resuldados Experimentais: Tensão do cicloconversor, referencia e tensão e corrente de saída



Fonte: Dados do próprio autor



6.4 Conclusão

Este capítulo apresentou os resultados experimentais do arranjo topológico desenvolvido neste trabalho para o compensador utilizando o conversor Buck EI em dois níveis diferentes de compensação. Os resultados foram congruentes e servem para validar o funcionamento da estrutura proposta.

É interessante ressaltar dentre estes resultados o ensaio de resposta dinâmica do conversor, no qual se monitorou a tensão de saída para diferentes níveis de compensação evidenciando de forma objetiva que os conversores compensadores conseguem atuar de modo a reduzir significativamente o conteúdo harmônico da tensão entregue a carga, processando, para isto, uma pequena fração da potência disponibilizada pelo cicloconversor. Portanto, a característica mais importante de se observar neste ensaio é a eficácia das estruturas de potencia e das estratégias de controle em aproximar a tensão de saída à uma forma de onda senoidal, reduzindo, dessa forma, os efeitos danosos atribuídos as DHT's nos componentes do sistema cicloconversor.

Durante os testes no protótipo elaborado, encontraram-se problemas de compatibilidade eletromagnética entre os circuitos de ataque ao gatilho dos SCR's e o microcontrolador. Foi realizado diversos artifícios a fim de eliminar os ruídos conduzidos, tanto de modo-comum quanto de modo-diferencial, e o ruído irradiado. Todas essas ações propiciaram uma redução significativa do ruído porém ainda não substancial para possibilitar a realização dos testes envolvendo o controle do cicloconversor. Dessa forma, não foi possível obter resultados experimentais no protótipo construído em laboratório para o código de controle com frequencia variável.

Por fim, o capítulo teve a função de mostrar que os resultados experimentais se aproximaram muito dos resultados de simulação. Ambos mostrando resultados bastante gratificantes quanto ao bom funcionamento do conversor proposto e validando a topologia desenvolvida nessa dissertação.



Capítulo 7

Conclusões

7.1 Considerações Finais

No primeiro capítulo deste trabalho, os cicloconversores e os efeitos nocivos causados pelas DHTv produzidos pelo mesmo foram contextualizados, demonstrando sua importância para o atual mercado, em especial para aplicações de elevada potência. A falta de soluções viáveis econômicamente nessa área de altíssimas potências (dezenas de megawatts) motivou este trabalho. A proposta apresentada é exibida no capítulo 2 no qual são demonstrados dois arranjos de circuitos capazes de promover uma significativa melhora na qualidade de energia entregue a carga. O novo arranjo de circuito, proposto neste trabalho, foi concebido a partir do cicloconversor com entradas trifásicas e saída monofásica de seis pulsos em série com um conversor compensador, o qual pode ser a célula de comutação ativa EIE ou o convencional Buck.

Os capítulos 3 e 4 evidenciaram o funcionamento da estrutura proposta ao mostrar o procedimento de projeto e as estratégias de controle de cada um dos conversores utilizados no sistema favorecendo, assim, a compreensão do trabalho. O conversor proposto destaca-se pelo baixo nível de distorção harmônica na tensão de saída, sem a necessidade de utilização de filtros passivos na saída do conversor. Além disso, são características marcantes os níveis controlados de estresse de tensão nos interruptores e diodos, a utilização de uma estratégia de controle simples, eficiente e de baixo custo, a rapidez da resposta dinâmica e sua robustez.

Resultados de simulação e resultados experimentais foram apresentados nos capítulos 5 e 6, respectivamente, demonstrando a flexibilidade de operação da proposta e confirmado suas características de funcionamento. No capítulo referente as simulações é feito um estudo comparativo das estruturas propostas mostrando as vantagens e desvantagens dos compensadores ensaiados. Assim, com a apresentação das formas de onda de operação do arranjo e uma análise computacional completa, realizada através da



plataforma Orcad®, foi possível identificar e garantir todas as características do circuito proposto. Mantém-se, portanto, a assertiva de que esta é uma topologia adequada para operação em alta potência e alta tensão, garantindo ainda uma rápida resposta dinâmica para o compensador proposto.

Foi possível identificar, na prática, que o conversor proposto opera com imposição de tensão, através de uma estratégia de controle simples e eficiente. Verificou-se também que a tensão de saída apresenta baixa distorção harmônica, em diversas condições de carga processando, para isso, uma pequena quantidade de potência comparado ao cicloconversor, fomentando assim sua robustez, viabilidade e eficiência.

Finalizando, o objetivo deste trabalho foi exibir a viabilidade de se ter um conversor cc-cc de baixa potência associado a um cicloconversor de alta potência com o intuito de reduzir o THD da tensão disponibilizada à carga. O cicloconversor híbrido monofásico mostrou-se, para todos os casos, operar conforme o esperado. A partir dos resultados obtidos, foi possível validar a idéia fundamental deste trabalho que é o emprego de um conversor CC-CC, de elevada dinâmica, em série com a estrutura do cicloconversor com o intuito de reduzir ou até mesmo eliminar as distorções harmônicas da tensão de saída, porém, processando uma pequena quantidade de energia comparado com a energia processada pelo cicloconversor. Foi possível identificar, também, que os arranjos desenvolvidos possuem qualidades diferentes, sendo a aplicação o fator determinante na escolha do compensador a ser utilizado.

Atualmente, o sistema desenvolvido encontra-se em fase de testes, onde pretende-se otimizar as estratégias de controle e coletar os resultados experimentais para o compensador Buck EIE.

7.2 Propostas Futuras

Outros tópicos abordados durante o desenvolvimento deste trabalho, mas que ainda encontram-se em condição de estudo são a utilização da célula de compensação utilizando o inversor Buck EIE e o cicloconversor com entradas trifásicas e saídas monofásicas. Diversas estratégias de controle também se encontram em fases de teste como o controle do cicloconversor para amplitudes e frequências variáveis.

Para propostas futuras, também podemos citar a utilização de comutação suave nas chaves dos conversores compensadores e o emprego de conversores multinível. A principal vantagem de se utilizar a compensação em multinível é o fato de que se pode dividir a



tensão a ser compensada em diversas células, diminuindo, desta forma, o estresse de tensão nos interruptores de potência para um nível de compensação mais elevado. Em contrapartida, mais chaves são utilizadas neste processo, cabendo ao projetista ponderar entre os dois fatores, assim, a topologia multinível é uma solução viável e adequada para aplicações de elevada potência e elevada tensão.

Este trabalho conseguiu, portanto, não só validar a proposta de conversor inicial, como abrir espaço para avanços nesta linha de pesquisa, permitindo novos trabalhos neste âmbito. Além de apresentar resultados satisfatórios, tanto em simulação quanto em bancada, a topologia proposta é bastante simples, tanto seu circuito de potência quanto seu controle. Para o futuro, uma implementação das propostas trifásica e multinível deve ser feita e um controle digital em um único processador para melhor organizar todo o chaveamento pode ser acrescentado.



Referências Bibliográficas

- [1] Freitas, P. A. R.; Freitas, L. C.; Coelho A., E. A.: Proposta de um Estabilizador de Tensão de Elevada Dinâmica para a Correção da Tensão Instantânea na Carga Diante de Oscilações da Tensão da Rede Elétrica. (2012).
- [2] Pomilio, J. A.: Eletrônica de Potência. Faculdade de Engenharia Elétrica e de Computação, UNICAMP, (1998).
- [3] Marques, G.; Controlo de Motores Eléctricos. Technical University of Lisbon, Lisbon, Portugal, (1999).
- [4] IEEE Recommended Practices and Requirements for Harmonic Control in Electric Power Systems. Project IEEE-519. October 1991.
- [5] KAZMIERKOWSKI Marian P.; TUNIA Henrik. Automatic Control of Converter-Fed Drives. Amsterdam: Elsevier Science Publishers, 1994.
- [6] RIEZINGER, Friedrich; LUBASCH, Rudiger — Entrainement sans Engrenages de Tubes Broyeurs. Revue Brown Boveri. N.^o 7 (1974), pp. 340-345.
- [7] ROSA, John; Utilization and Rating of Machine Commutated Inverter-Synchronous Motor Drives. IEEE Transactions on Industry Applications. Vol. IA-15 (1979), pp. 155-164. Março/Abril. <https://doi.org/10.1109/TIA.1979.4503632>
- [8] STEMMLER, H.; Drive Systems and Electric Control Equipment of Gearless Tube Mill. Revue Brown Boveri. (1970), pp. 120-128.
- [9] TERENS, L.; BOMMELI, J.; PETERS, Klaus; Le Moteur Synchrone à Cycloconvertisseur. Revue Brown Boveri. N.^o 4/5 (1982), pp. 122-132.



- [10] Isoni, Marcos; A Moderna Eficientização Energética e Seus Possíveis Efeitos Sobre o Desempenho Operacional de Equipamentos e Instalações Elétricas. (200?).
- [11] Bissochi Jr., C. A.; Vicenzi, F.R.S.; Farias, V. J.; Vieira Jr., J. B.; Freitas, L. C.: A New Family of EIE Converters, COBEP'01, (2001).
- [12] Costa, N. M. A.; Freitas, L. C.; Vieira Jr., J. B.; Coelho A., E. A.; Farias, V. J.; Freitas, L. C. G.: Uma Proposta de Inversor Multinível Utilizando Conversores Buck EIE, CBA, (2010).
- [13] Costa, N. M. A.; Freitas, L. C.; Vieira Jr., J. B.; Coelho A., E. A.; Farias, V. J.; Freitas, L. C. G.: Uma Nova Abordagem dos Inversores Multiníveis em Cascata Utilizando Células de Comutação Ativa EIE, UFU. (2011).
- [14] Sine-wave Distortions in Power Systems and the Impact on Protective Relaying. Report prepared by the Power System Relaying Committee of the IEEE Power Engineering Society. Novembro 1982.
- [15] Muhammad, H. R. Eletrônica de Potência Circuitos, Dispositivos e aplicações. Makron Books Ltda, (2009).
- [16] Costa, N. M. A.; Freitas, L. C.; Vieira Jr., J. B.; Coelho A., E. A.; Farias, V. J.; Freitas, L. C. G.: Uma Proposta de Inversor Multinível Utilizando Conversores Buck EIE, CBA, (2010).
- [17] B. K. Bose, Modern Power Electronics and AC Drives, Prentice Hall, Upper Saddle River, NJ, 2002.
- [18] Hunter, G. P.: Low Cost Cycloconverter Induction Motor Drives Using New Modulation Techniques. University of Technology, Sydney, Australia, (1997).
- [19] Burak Ozpineci, Leon M. Tolbert: Cycloconverters. Department of Electrical and Computer Engineering University of Tennessee.



- [20] B. R. Pelly, *Thyristor Phase-Controlled Converters and Cycloconverters*, Wiley, New York, 1971
- [21] C. Lander, *Power Electronics*, Second Edition, McGraw Hill, England, 1987
- [22] Weg Indústrias LTDA: Módulo 2 – Variação de Velocidade.
- [23] B. Wu, *High-Power Converters and AC Drives*. New York: Wiley-IEEE Press, 2005
- [24] WEG-motores-sincronos-catalogo Cód: 50005369 | Rev: 07 | Data (m/a): 03/2015
- [25] Maquinas Eletricas - A. E. Fitzgerald, Charles Kingsley Junior, Stephen D. Umans – 6^a edição- 2008
- [26] M. Ahrens, J. Gonser, ABB Switzerland - TECHNICAL AND COMMERCIAL BENEFITS OF GEARLESS MILL DRIVES FOR GRINDING APPLICATIONS - Feb. 28, 2007, Denver, CO
- [27] Maarten van de Vijfeijken, Mills and GMDs – ABB - International Mining OCTOBER 2010
- [28] Gearless Mill Drives – ABB Switzerland - <http://new.abb.com/mining>
- [29] Power conditioning - A customer magazine of the ABB Group - ABB insider 04|13
- [30] Deckmann, S. M. e Pomilio, J. A. (2005) - Curso Avaliação da Qualidade da Energia Elétrica - DSCE – FEEC – UNICAMP
- [31] AKAGI, H.; “New Trends in Active Filters for Power Conditioning”, IEEE Transactions on Industry Applications, Vol. 32, Nº. 6, pp. 1311-1322, Nov./Dec. 1996.
- [32] IEEE Std. 519-1992, IEEE Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems, 1992.



- [33] MELLO, C. A. F., Efeitos das Tensões e Correntes Harmônicas sobre o Sistema Elétrico e seus Componentes, Dissertação de Mestrado nº 51, PPGEE, UFMG, 1988.
- [34] BARBOSA, M. A., Distorções Harmônicas em Sistemas Elétricos Industriais, Dissertação de Mestrado nº 53, PPGEE, UFMG, 1988.
- [35] AINSWORTH J. D. "Filters, Damping Circuits and Reactive Volt Amperes in HVDC Convector". In: CORY, B. J. ed. High Voltage Direct Current Convertors and Systems. Macdonald, c 1965, London, p 137-174.
- [36] KIMBARK, E.W., "Harmonics and filters". In: Direct Current Transmission. New York, J. Wiley, 1971, Chapter 8, p. 295-289.
- [37] GILLILAND, E. Scr - silicon controlled rectifier. In Electrical Contractor Magazine, 1982.
- [38] AHMED, A. Eletrônica de Potência. Prentice Hall, 2000.
- [39] RASHID, M. H. Power Electronics Handbook. Academic Press, USA, 2001.
- [40] M. Rashid, Eletrônica de Potência Circuitos, Dispositivos e Aplicações, Pearson Education do Brasil, 1999.
- [41] D. Simonetti, J. Sebastián e J. Uceda, The Discontinuous Conduction Mode Sepic and Cuk Power Factor Preregulators: Analysis and Design, IEEE Transactions on Industrial Electronics, 1997. <https://doi.org/10.1109/41.633459>
- [42] C.A. Bissochi Jr, F.R.S. Vicenzi, V.J. Farias, J.B. Vieira Jr and L.C. de Freitas, "A New Family of EIE Converters", COBEP'01, Florianópolis, SC, Brazil, CDROM, 2001.
- [43] Almonte, R.L. e Ashley, A.W. (1995) "Harmonics at the utility industrial interface: a real world example", IEEE Trans. on IA, Vol. 31, No. 6, Nov. Dec., pp. 1419-1426. <https://doi.org/10.1109/28.475735>



- [44] ANEEL (2010), Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional –PRODIST. Módulo 8 – Qualidade da Energia Elétrica
- [45] Bonner, J.A. and others, (1995) “Selecting ratings for capacitors and reactors in applications involving multiple single-tuned filters”, IEEE Trans. on Power Del., Vol.10, January, pp.547-555. <https://doi.org/10.1109/61.368355>
- [46] Czarnecki, L. S., (1997) “Effect of minor harmonics on the performance of resonant harmonic filters in distribution systems”, IEE Proc. Of Electric Power Applications, vil 144, no. 5, Sept. 1997, pp. 349-356. <https://doi.org/10.1049/ip-epa:19971206>
- [47] Czarnecki, L. S. e Ginn III, H. L. (2005) “The Effect of The Design Method on Efficiency of Resonant Harmonic Filters”, IEEE Trans. on Power Delivery, vol. 20, no. 1, pp. 286-271, Jan. 2005. <https://doi.org/10.1109/TPWRD.2004.837822>
- [48] Deckmann S. M., J.A.Pomilio, E.A.Mertens, L.F.S.Dias, A.R.Aoki, M.D.Teixeira e F.R.Garcia (2005b), “Compensação Capacitiva em Redes de Baixa Tensão com Consumidores Domésticos: impactos no nível de Tensão e na Distorção Harmônica”, Anais do VI SBQEE Belém, PA. Ago. 2005.
- [49] Deckmann, S. M. e Pomilio, J. A. (2005) “Characterization and compensation for harmonics and reactive power of residential and commercial loads”, Anais do 8º Congresso Brasileiro de Eletrônica de Potência, COBEP 2005, Recife, 14-17 de junho de 2005.
- [50] Macedo Jr., J. R. e outros, (2003) “Aplicação de Filtros Harmônicos Passivos em Circuitos Secundários”, Anais do II CITENEL, Salvador, Nov. 2003, pp.845-852.
- [51] Oliveira A. M., e outros (2003) “Energy Quality x Capacitor Bank”, Anais do 7ºCongresso Brasileiro de Eletrônica de Potência – COBEP 2003, Fortaleza, Ceará.



[52] Peeran, S.M., e outros (1995) “Application, design and specification of harmonic filters for variable frequency drives”, IEEE Trans. on IA, Vol. 31, No. 4, pp. 841-847.
<https://doi.org/10.1109/28.395294>

[53] Peng, F. Z., Su, G-J., e Farquharson, G. (1999): “A series LC filter for harmonic compensation of AC Drives”. CD-ROM of IEEE PESC’99, Charleston, USA, June 1999.
<https://doi.org/10.1109/PESC.1999.789005>

[54] Phipps, J. K., Nelson, J. P., Sen, P. K. (1994): “Power Quality and Harmonic Distortion on Distribution Systems”, IEEE Trans. on Industry Applications, vol. 30, no. 2, March/April 1994, pp. 476-484. <https://doi.org/10.1109/28.287506>

[55] Pomilio, J.A. e Deckmann, S. M. (2006): “Caracterização e Compensação de Harmônicos e Reativos de Cargas não-lineares Residenciais e Comerciais”, Eletrônica de Potência, Vol. 11, nº 1, pp. 9- 16, Março de 2006.

[56] Steeper, D. E. and Stratford, R. P. (1976): “Reactive compensation and harmonic suppression for industrial power systems using thyristor converters”, IEEE Trans. on Industry Applications, vol. 12, no. 3, 1976, pp.232-254.
<https://doi.org/10.1109/TIA.1976.349418>

[57] Tanaka, T., Nishida, Y., Funabike, S., (2004) “A Method of Compensating Harmonic Currents Generated by Consumer Electronic Equipment Using the Correlation Function”, IEEE Transactions on Power Delivery, Vol. 19, No.1, Jan. 2004, pp. 266- 271.
<https://doi.org/10.1109/TPWRD.2003.820220>



APÊNDICE

A – Código de controle digital utilizado no Arduino:

```
const int PAB = A0, PCB = A1, PCA = A2, PBA = A3, PBC = A4, PAC = A5; // define pinos dos sinais analógicos de entrada
```

```
const int PT1 = 22, PT2 = 24, PT3 = 26, PT4 = 28, PT5 = 30, PT6 = 32, PT7 = 34, PT8 = 36, PT9 = 38, PT10 = 40, PT11 = 42, PT12 = 44; // define pinos dos sinais digitais de saída
```

```
const int K1 = 424, K2 = 600;
```

```
int VABo = 0, VABn = 0, VCBo = 0, VCBn = 0, VCAo = 0, VCAN = 0, VBAo = 0, VBAn = 0, VBCo = 0, VBCn = 0, VACo = 0, VACn = 0; // define variáveis que armazenarão os valores dos sinais de entrada
```

```
int flag = 0;
```

```
const int TP1p = 1, TP1n = 2, TP2p = 3, TP2n = 4, TP3p = 5, TP3n = 6;
```

```
void setup () {
```

```
    pinMode(PAB,INPUT);
```

```
    pinMode(PCB,INPUT);
```

```
    pinMode(PCA,INPUT);
```

```
    pinMode(PBA,INPUT);
```

```
    pinMode(PBC,INPUT);
```

```
    pinMode(PAC,INPUT);
```

```
    pinMode(PT1,OUTPUT);
```

```
    pinMode(PT2,OUTPUT);
```

```
    pinMode(PT3,OUTPUT);
```

```
    pinMode(PT4,OUTPUT);
```



```
pinMode(PT5,OUTPUT);
pinMode(PT6,OUTPUT);
pinMode(PT7,OUTPUT);
pinMode(PT8,OUTPUT);
pinMode(PT9,OUTPUT);
pinMode(PT10,OUTPUT);
pinMode(PT11,OUTPUT);
pinMode(PT12,OUTPUT);

digitalWrite(PT1,LOW);
digitalWrite(PT2,LOW);
digitalWrite(PT3,LOW);
digitalWrite(PT4,LOW);
digitalWrite(PT5,LOW);
digitalWrite(PT6,LOW);
digitalWrite(PT7,LOW);
digitalWrite(PT8,LOW);
digitalWrite(PT9,LOW);
digitalWrite(PT10,LOW);
digitalWrite(PT11,LOW);
digitalWrite(PT12,LOW);

delay(4000);

}
```

```
void loop () {
```



//leituras

VABo = analogRead(PAB);

VCBo = analogRead(PCB);

VCAo = analogRead(PCA);

VBAo = analogRead(PBA);

VBCo = analogRead(PBC);

VACo = analogRead(PAC);

delayMicroseconds(60);

VABn = analogRead(PAB);

VCBn = analogRead(PCB);

VCAn = analogRead(PCA);

VBAn = analogRead(PBA);

VBCn = analogRead(PBC);

VACn = analogRead(PAC);

//positivo 1

if (flag == 0 || flag == TP3n){

 if (VABo < VABn){

 if (VABn > K1 && VABn < K2){

 digitalWrite(PT1,HIGH);

 digitalWrite(PT5,HIGH);



```
delayMicroseconds(4000);
digitalWrite(PT1,LOW);
digitalWrite(PT5,LOW);
delayMicroseconds(1000);
digitalWrite(PT6,HIGH);
delayMicroseconds(2000);
digitalWrite(PT6,LOW);
delayMicroseconds(1000);
digitalWrite(PT2,HIGH);
delayMicroseconds(1500);
digitalWrite(PT2,LOW);
delayMicroseconds(1000);
digitalWrite(PT4,HIGH);
delayMicroseconds(2000);
digitalWrite(PT4,LOW);
delayMicroseconds(1000);
digitalWrite(PT3,HIGH);
delayMicroseconds(1500);
digitalWrite(PT3,LOW);
delayMicroseconds(1000);
digitalWrite(PT5,HIGH);
delayMicroseconds(2000);
digitalWrite(PT5,LOW);
flag = TP1p;
}
}
}
```



```
//negativo 1

if (flag == TP1p){

    if (VCBo > VCBn){

        if (VCBn > K1 && VCBn < K2){

            digitalWrite(PT9,HIGH);
            digitalWrite(PT11,HIGH);
            delayMicroseconds(4000);
            digitalWrite(PT9,LOW);
            digitalWrite(PT11,LOW);
            delayMicroseconds(1000);
            digitalWrite(PT7,HIGH);
            delayMicroseconds(2000);
            digitalWrite(PT7,LOW);
            delayMicroseconds(1000);
            digitalWrite(PT12,HIGH);
            delayMicroseconds(2000);
            digitalWrite(PT12,LOW);
            delayMicroseconds(1000);
            digitalWrite(PT8,HIGH);
            delayMicroseconds(1500);
            digitalWrite(PT8,LOW);
            delayMicroseconds(1000);
            digitalWrite(PT10,HIGH);
```



```
delayMicroseconds(1500);
digitalWrite(PT10,LOW);
delayMicroseconds(1000);
digitalWrite(PT9,HIGH);
delayMicroseconds(2000);
digitalWrite(PT9,LOW);
flag = TP1n;
}
```

```
}
```

```
}
```

//positivo 2

```
if (flag == TP1n){
```

```
if (VCAo < VCAm){
```

```
if (VCAm > K1 && VCAm < K2){
```

```
digitalWrite(PT3,HIGH);
digitalWrite(PT4,HIGH);
delayMicroseconds(4000);
digitalWrite(PT3,LOW);
digitalWrite(PT4,LOW);
delayMicroseconds(1000);
digitalWrite(PT5,HIGH);
delayMicroseconds(1500);
digitalWrite(PT5,LOW);
```



```
delayMicroseconds(1000);
digitalWrite(PT1,HIGH);
delayMicroseconds(2000);
digitalWrite(PT1,LOW);
delayMicroseconds(1000);
digitalWrite(PT6,HIGH);
delayMicroseconds(1500);
digitalWrite(PT6,LOW);
delayMicroseconds(1000);
digitalWrite(PT2,HIGH);
delayMicroseconds(2000);
digitalWrite(PT2,LOW);
delayMicroseconds(1000);
digitalWrite(PT4,HIGH);
delayMicroseconds(2000);
digitalWrite(PT4,LOW);
flag = TP2p;
}
}

}

//negativo 2
if (flag == TP2p){

if (VBAo > VBAn){

if (VBAn > K1 && VBAn < K2){
```



```
digitalWrite(PT8,HIGH);
digitalWrite(PT10,HIGH);
delayMicroseconds(4000);
digitalWrite(PT8,LOW);
digitalWrite(PT10,LOW);
delayMicroseconds(1000);
digitalWrite(PT9,HIGH);
delayMicroseconds(1500);
digitalWrite(PT9,LOW);
delayMicroseconds(1500);
digitalWrite(PT11,HIGH);
delayMicroseconds(1500);
digitalWrite(PT11,LOW);
delayMicroseconds(1000);
digitalWrite(PT7,HIGH);
delayMicroseconds(2000);
digitalWrite(PT7,LOW);
delayMicroseconds(1000);
digitalWrite(PT12,HIGH);
delayMicroseconds(1500);
digitalWrite(PT12,LOW);
delayMicroseconds(1000);
digitalWrite(PT8,HIGH);
delayMicroseconds(2000);
digitalWrite(PT8,LOW);
flag = TP2n;
```



```
    }  
}  
}  
  
//positivo 3  
if (flag == TP2n){  
  
    if (VBCo < VBCn){  
  
        if (VBCn > K1 && VBCn < K2){  
  
            digitalWrite(PT2,HIGH);  
            digitalWrite(PT6,HIGH);  
            delayMicroseconds(4000);  
            digitalWrite(PT2,LOW);  
            digitalWrite(PT6,LOW);  
            delayMicroseconds(1000);  
            digitalWrite(PT4,HIGH);  
            delayMicroseconds(1500);  
            digitalWrite(PT4,LOW);  
            delayMicroseconds(1000);  
            digitalWrite(PT3,HIGH);  
            delayMicroseconds(1500);  
            digitalWrite(PT3,LOW);  
            delayMicroseconds(1000);  
            digitalWrite(PT5,HIGH);  
            delayMicroseconds(2000);
```



```
digitalWrite(PT5,LOW);
delayMicroseconds(1000);
digitalWrite(PT1,HIGH);
delayMicroseconds(2000);
digitalWrite(PT1,LOW);
delayMicroseconds(1000);
digitalWrite(PT6,HIGH);
delayMicroseconds(2000);
digitalWrite(PT6,LOW);
flag = TP3p;
}

}

}

//negativo 3
if(flag == TP3p){

if(VACo > VACn){

if(VACn > K1 && VACn < K2){

digitalWrite(PT7,HIGH);
digitalWrite(PT12,HIGH);
delayMicroseconds(4000);
digitalWrite(PT7,LOW);
digitalWrite(PT12,LOW);
delayMicroseconds(1000);

}
}
}
```



```
digitalWrite(PT8,HIGH);
delayMicroseconds(1500);
digitalWrite(PT8,LOW);
delayMicroseconds(1000);
digitalWrite(PT10,HIGH);
delayMicroseconds(2000);
digitalWrite(PT10,LOW);
delayMicroseconds(1000);
digitalWrite(PT9,HIGH);
delayMicroseconds(1500);
digitalWrite(PT9,LOW);
delayMicroseconds(1000);
digitalWrite(PT11,HIGH);
delayMicroseconds(2000);
digitalWrite(PT11,LOW);
delayMicroseconds(1000);
digitalWrite(PT7,HIGH);
delayMicroseconds(2000);
digitalWrite(PT7,LOW);
flag = TP3n;
}
}
}
}
```