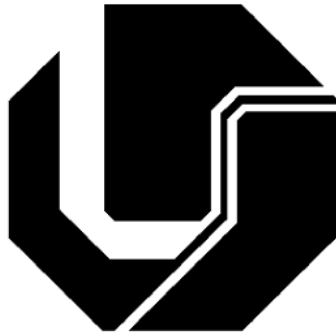


UNIVERSIDADE FEDERAL DE UBERLÂNDIA
FACULDADE DE ENGENHARIA ELÉTRICA
PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA



**PROJETO E DESENVOLVIMENTO DE UM RETIFICADOR HÍBRIDO
MONOFÁSICO BIDIRECIONAL NO CONTEXTO DE MICRORREDES EM
CORRENTE CONTÍNUA**

BÁRBARA MARIA ANDRADE RIBEIRO

Uberlândia

2018

BÁRBARA MARIA ANDRADE RIBEIRO

**PROJETO E DESENVOLVIMENTO DE UM RETIFICADOR HÍBRIDO
MONOFÁSICO BIDIRECIONAL NO CONTEXTO DE MICRORREDES EM
CORRENTE CONTÍNUA**

Dissertação de mestrado submetida à Universidade Federal de Uberlândia – Núcleo de Pesquisas em Eletrônica de Potência (NUPEP), perante a banca de examinadores, como parte dos requisitos necessários para a obtenção do título de mestre em Ciências.

Área de concentração: Retificadores Híbridos Bidirecionais aplicados a energias renováveis.
Orientador: Dr. Luiz Carlos Gomes de Freitas.
Co-Orientador: Dr. Gustavo Brito de Lima.

Banca Examinadora:

Dr. Luiz Carlos Gomes de Freitas (UFU)

Dr. Gustavo Brito de Lima (UFU)

Dr. Danillo Borges Rodrigues (UFTM)

Dr. Paulo Henrique Oliveira Rezende (UFTM)

A Bolsa de Estudos para esta pesquisa foi concedida pela CAPES - Brasil.

Uberlândia

2018

Dados Internacionais de Catalogação na Publicação (CIP)
Sistema de Bibliotecas da UFU, MG, Brasil.

R484p
2018 Ribeiro, Bárbara Maria Andrade, 1993-
Projeto e desenvolvimento de um retificador híbrido monofásico
bidirecional no contexto de microrredes em corrente contínua / Bárbara
Maria Andrade Ribeiro. - 2018.
102 f. : il.

Orientador: Luiz Carlos Gomes de Freitas.
Coorientador: Gustavo Brito de Lima.
Dissertação (mestrado) - Universidade Federal de Uberlândia,
Programa de Pós-Graduação em Engenharia Elétrica.
Disponível em: <http://dx.doi.org/10.14393/ufu.di.2018.1136>
Inclui bibliografia.

1. Engenharia elétrica - Teses. 2. Retificadores (Eletrônica) - Teses.
3. Energia - Fontes renováveis - Teses. 4. Distorção elétrica - Teses. I.
Freitas, Luiz Carlos Gomes de, 1976-. II. Lima, Gustavo Brito de. III.
Universidade Federal de Uberlândia. Programa de Pós-Graduação em
Engenharia Elétrica. IV. Título.

CDU: 621.3

Maria Salete de Freitas Pinheiro – CRB6/1262

BÁRBARA MARIA ANDRADE RIBEIRO

**PROJETO E DESENVOLVIMENTO DE UM RETIFICADOR HÍBRIDO
MONOFÁSICO BIDIRECIONAL NO CONTEXTO DE MICRORREDES EM
CORRENTE CONTÍNUA**

Dissertação de mestrado submetida à Universidade Federal de Uberlândia – Núcleo de Pesquisas em Eletrônica de Potência (NUPEP), como parte dos requisitos necessários para a obtenção do título de mestre em Ciências.

Prof. Dr. Luiz Carlos Gomes de Freitas
Orientador

Prof. Dr. Gustavo Brito de Lima
Co-orientador

Prof. Dr. Alexandre Cardoso
Coordenador da Pós-Graduação

Uberlândia
2018

Dedicatória

*Aos meus pais Mirna e Ludovino,
A minha irmã Brunna,
Aos meus avós maternos Iraci e Belchior,
Aos meus avós paternos Leontina e
Jerônimo(+),
Ao meu noivo Gustavo,
À toda a minha família e amigos.*

Agradecimentos

Agradeço primeiramente a Deus por me abençoar a cada dia, não só dessa jornada, mas de toda a minha vida.

Agradeço ainda aos meus pais, Mirna e Ludovino, e à minha irmã Brunna, pelos sacrifícios realizados em favor de minha educação, pela paciência, pela compreensão, pelo carinho e pelo amor incondicional. Sem vocês eu não teria chegado até aqui.

Ao meu noivo Gustavo, pela paciência, amor, companheirismo e apoio em todos os momentos.

Aos meus familiares que, mesmo em pensamento, estiveram ao meu lado e deram total suporte para que esse sonho fosse realizado.

Aos professores, orientadores e colaboradores, Luiz Carlos Gomes de Freitas, Gustavo Brito de Lima e Danillo Borges Rodrigues, pelos conselhos, pela confiança e pela contribuição ímpar.

A todos os amigos de laboratório, Diego, Ana Caroline, Júlio, Lucas, Cláudio, Paulo, Fernando, Aline, Henrique, Antônio, Joaquim, Mateus e Augusto, muito obrigada pela convivência e pelos ensinamentos os quais levarei para sempre comigo.

À CAPES – Coordenação de Aperfeiçoamento de Pessoal de nível Superior pelo suporte financeiro.

A todos que direta ou indiretamente tiveram alguma colaboração em minha formação acadêmica, o meu muito obrigada.

*“Cada sonho que você deixa para trás,
é um pedaço do seu futuro que deixa de existir”.*

Steve Jobs

Resumo

Este trabalho apresenta a análise e o desenvolvimento experimental de uma estrutura topológica de Retificador Híbrido Monofásico Bidirecional (RHMB) com elevado fator de potência (FP) e reduzida Distorção Total de Corrente (DTI) para aplicação em microrredes de Corrente Contínua (CC). A estrutura proposta oferece as características operacionais de retificador ou de inversor de acordo com a demanda do sistema, drenando uma corrente em conformidade com a norma de qualidade de energia IEC 61000-3-2 durante a retificação e injetando uma corrente em conformidade com a norma IEEE 1547 durante a injeção.

Para analisar o comportamento da topologia, implementou-se um modelo computacional na plataforma PSIM[®] através do qual foi possível verificar a eficiência da estratégia de controle para imposição de corrente senoidal baseada no cálculo da DTI em tempo real durante as condições normais de operação (operação como retificador) e ainda o fornecimento de um barramento CC constante e injeção de potência ativa na rede durante a condição de excedente de energia (operação como inversor).

Por fim, com o intuito de corroborar com a teoria proposta, desenvolveu-se um protótipo para potência nominal de 1kW com estratégia de controle digital implementada a partir de um *DSP (Digital Signal Processor)*. Foram realizados ensaios individuais em cada uma das etapas de operação além de ensaios apresentando a transição entre os dois modos de forma a comprovar suas características de estrutura híbrida e bidirecional.

Palavras chaves: Estruturas híbridas, bidirecionalidade do fluxo de potência, fontes renováveis de energia, distorção harmônica de corrente, DSP.

Abstract

This work presents the analysis and the experimental development of a topological structure of a Bidirectional Single-Phase Hybrid Rectifier (BSHR) with High a Power Factor (PF) and reduced Total Harmonic Distortion (THD) for applications in DC Microgrids. The proposed structure offers the rectifier or inverter operating characteristics according to system demand by draining a current in accordance with the IEC 61000-3-2 power quality standard during a rectification and injecting a current in accordance with the IEEE 1547 standard during the injection.

In order to analyze the behavior of the proposed topology, a computational model was implemented in the PSIM[®] platform through which it was possible to verify the efficiency of the control strategy for sinusoidal current imposition based on real-time THD calculation during normal operating conditions (working as a rectifier) and also the supply of a constant DC bus and active power injection in the grid during the surplus energy condition (power inverter operation).

Finally, in order to corroborate with the proposed theory, a prototype was developed for nominal power of 1kW with digital control strategy implemented from a DSP (Digital Signal Processor). Individual tests were carried out in each of the stages of operation besides tests presenting the transition between the two modes in order to prove its characteristics of hybrid and bidirectional structure.

Keywords: Hybrid structures, power flow bidirectionality, renewable energy sources, current harmonic distortion, DSP.

Lista de Ilustrações

FIGURA 2.1 – CAPACIDADE DE GERAÇÃO SOLAR FOTOVOLTAICA E ADICIONAIS ANUAIS DE 2006 A 2016.	21
FIGURA 2.2 - CAPACIDADE DE GERAÇÃO SOLAR FOTOVOLTAICA DE ACORDO COM PAÍS/REGIÃO DE 2006 A 2016..	22
FIGURA 2.3 - ESQUEMA BÁSICO DE UMA MICRORREDE CC.....	25
FIGURA 3.1 - ESTRUTURA DE POTÊNCIA E CONTROLE DO SISTEMA PROPOSTO.	29
FIGURA 3.2 – FORMAS DE ONDA TEÓRICAS DAS CORRENTES I_{RNC} , I_S E I_{IN} DURANTE A ETAPA DE RETIFICAÇÃO.....	30
FIGURA 3.3 – FORMAS DE ONDA TEÓRICAS DAS CORRENTES I_{RNC} , I_S E I_{IN} DURANTE A ETAPA DE INVERSÃO.....	32
FIGURA 3.4 – ESTRATÉGIA DE CONTROLE DO GRUPO RETIFICADOR RET-2.	33
FIGURA 3.5 – GERAÇÃO DOS PULSOS PARA O CONVERSOR SEPIC.....	33
FIGURA 3.6 – TENSÃO DE ENTRADA (V_{IN}) E TENSÃO DE REFERÊNCIA (I_{SEN_ABS}).	34
FIGURA 3.7 – SINAIS DE REFERÊNCIA DE ACORDO COM MUDANÇAS EM K_I	34
FIGURA 3.8 – DIAGRAMA DE BLOCOS PARA IMPLEMENTAÇÃO DO PLL.	35
FIGURA 3.9 – SIMULAÇÃO PARA TESTE DE VELOCIDADE DE RESPOSTA DO PLL.	37
FIGURA 3.10 – FATOR DE POTÊNCIA ENTRE O SINAL DA COMPONENTE FUNDAMENTAL E A SAÍDA DO PLL.	38
FIGURA 3.11 – ONDAS DE ENTRADA (DISTORCIDA) E RESPOSTA DO PLL COM O PI PROJETADO.	38
FIGURA 3.12 – DIAGRAMA DE BLOCOS DO CÁLCULO DA DTI DE I_{IN}	39
FIGURA 3.13 – ESTRATÉGIA DE CONTROLE DO GRUPO RET-1.....	41
FIGURA 3.14 – GERAÇÃO DOS PULSOS DE ATAQUE DAS CHAVES S_1 , S_2 , S_3 E S_4	42
FIGURA 3.15 – FLUXOGRAMA DO MÉTODO DE MPPT DE TENSÃO CONSTANTE.	44
FIGURA 3.16 – MALHA DE CONTROLE DO CONVERSOR BOOST.	44
FIGURA 3.17 – CIRCUITO DO RETIFICADOR NÃO CONTROLADO MONOFÁSICO.	47
FIGURA 3.18 – CIRCUITO DO CONVERSOR SEPIC.....	48
FIGURA 3.19 – CIRCUITO DO CONVERSOR BOOST.....	50
FIGURA 4.1 – CIRCUITO MONTADO NO PSIM® PARA SIMULAÇÃO DO RHMB.....	54
FIGURA 4.2 – RESPOSTA EM REGIME PERMANENTE DA CORRENTE DE ENTRADA (I_{IN}) DADA PELO SOMATÓRIO DAS CORRENTE DO RNC E DO CONVERSOR SEPIC.	55
FIGURA 4.3 – RESPOSTA EM REGIME PERMANENTE DA CORRENTE DE ENTRADA (I_{IN}) E DA TENSÃO NO BARRAMENTO CC (V_o) PARA A ETAPA DE RETIFICAÇÃO.....	56
FIGURA 4.4 – RESPOSTA EM REGIME PERMANENTE DA CORRENTE DE ENTRADA (I_{IN}) E DA TENSÃO NO BARRAMENTO CC (V_o) PARA A ETAPA DE INVERSÃO.	57
FIGURA 4.5 – RESULTADO DE SIMULAÇÃO DO RHMB ATUANDO COMO INVERSOR COM DEGRAU NA IRRADIAÇÃO SOLAR DO SISTEMA.	57
FIGURA 4.6 – ANÁLISE TRANSITÓRIA COMPUTACIONAL DE TROCA NOS MODOS DE OPERAÇÃO DO RHMB.	58
FIGURA 4.7 – PROTÓTIPO DO RHMB DE 1 kWp APLICADO A MICRORREDES CC COM ENERGIA SOLAR FOTOVOLTAICA E CONEXÃO BIDIRECIONAL À REDE ELÉTRICA CA.	59
FIGURA 4.8 – EMULADOR SOLAR UTILIZADO PARA OS RESULTADOS EXPERIMENTAIS.	63

FIGURA 4.9 – INTERFACE DO PSIM® UTILIZADA PARA DESENVOLVIMENTO DO CÓDIGO DE CONTROLE E CONFIGURAÇÃO DO DSP TMS320F28335.....	63
FIGURA 4.10 – VERIFICAÇÃO DO SINCRONISMO ENTRE A TENSÃO DA REDE (V_{IN}) E A SAÍDA DO PLL (V_{PLL}).....	64
FIGURA 4.11 – TENSÃO (V_{IN}) E CORRENTE DE ENTRADA (I_{IN}) DURANTE ETAPA DE OPERAÇÃO COMO RETIFICADOR.	65
FIGURA 4.12 – ESPECTRO HARMÔNICO E DTI DA CORRENTE DE ENTRADA (I_{IN}) OBTIDOS ATRAVÉS DO OSCILOSCÓPIO.	66
FIGURA 4.13 – CAPTURA DE TELA DO. <i>CODE COMPOSER</i> ® PARA VERIFICAÇÃO DA VARIÁVEL <i>THD</i>	66
FIGURA 4.14 – A) SINAL DE GATILHO DOS INTERRUPTORES S_1 (V_{G1}), S_2 (V_{G2}), S_3 (V_{G3}) E S_4 (V_{G4}) E B) SINAL DE GATILHO DOS INTERRUPTORES DO BOOST (V_{GB}) E DO SEPIC (V_{GS}).....	67
FIGURA 4.15 – TENSÃO DE SAÍDA (V_o), TENSÃO DE MÁXIMA POTÊNCIA (V_{pv}) E PULSOS NO INTERRUPTOR DO CONVERSOR BOOST (V_{GB}) PARA: A) TENSÃO DE ENTRADA DE 100 V _p ; B) TENSÃO DE ENTRADA DE 140 V _p	68
FIGURA 4.16 – CAPTURA DE TELA DO <i>SASCONTROL</i> ® PARA VERIFICAÇÃO DA EXTRAÇÃO DE MÁXIMA POTÊNCIA. .	68
FIGURA 4.17 – COMPOSIÇÃO DA CORRENTE DE ENTRADA (I_{IN}) DURANTE A ETAPA DE RETIFICAÇÃO ($I_{IN} = I_{RNC} + I_S$).	69
FIGURA 4.18 – MODO RETIFICADOR: A) TENSÃO DO BARRAMENTO (V_o), TENSÃO (V_{IN}) E CORRENTE (I_{IN}). B) ESPECTRO HARMÔNICO DA CORRENTE CA DE ENTRADA.	70
FIGURA 4.19 – COMPOSIÇÃO DA CORRENTE DE ENTRADA DE ACORDO COM VARIAÇÃO DA POTÊNCIA DE SAÍDA DO EMULADOR SOLAR: A) DETALHE DA VARIAÇÃO DE POTÊNCIA; B) DETALHE DO AUMENTO DA CORRENTE DO CONVERSOR SEPIC.....	71
FIGURA 4.20 – MODO INVERSOR: A) TENSÃO DE ENTRADA (V_{IN}) AJUSTADA EM 100 V _p , CORRENTE DE ENTRADA (I_{IN}) E PULSOS NA CHAVE DO CONVERSOR SEPIC (V_{GS}). B) TENSÃO NO BARRAMENTO (V_o), TENSÃO DE SAÍDA DO CONVERSOR BOOST (V_{pv}) E PULSOS DO CONVERSOR BOOST (V_{GB}). C) ESPECTRO HARMÔNICO DA CORRENTE CA DE ENTRADA.	72
FIGURA 4.21 – MODO INVERSOR PARA UMA TENSÃO DE REFERÊNCIA $V_{REF} = 120V$: A) TENSÃO DO BARRAMENTO (V_o), TENSÃO (V_{IN}) E CORRENTE (I_{IN}). B) ESPECTRO HARMÔNICO DA CORRENTE CA DE ENTRADA.	74
FIGURA 4.22 – MODO INVERSOR PARA UMA TENSÃO DE REFERÊNCIA $V_{REF} = 110V$: A) TENSÃO DO BARRAMENTO (V_o), TENSÃO (V_{IN}) E CORRENTE (I_{IN}). B) ESPECTRO HARMÔNICO DA CORRENTE CA DE ENTRADA.	75
FIGURA 4.23 – ANÁLISE DA BIDIRECIONALIDADE DO RHMB.....	76
FIGURA 4.24 – DISPOSIÇÃO DOS CANAIS DO WATTÍMETRO UTILIZADO PARA MENSURAR AS POTÊNCIAS DE ENTRADA E SAÍDA E O RENDIMENTO DA ESTRUTURA.	77
FIGURA 4.25 – CORRENTE DE ENTRADA COM CONVERSOR SEPIC DESABILITADO.	78
FIGURA 4.26 – CORRENTE DE ENTRADA COM CONVERSOR SEPIC HABILITADO.	79
FIGURA 4.27 – CORRENTE DE ENTRADA COM AMBOS CONVERSORES HABILITADOS.	80
FIGURA 4.28 – MEDIÇÃO DE POTÊNCIA DE SAÍDA (Po) E DE ENTRADA (Pin) PARA ETAPA DE INVERSÃO.....	81
FIGURA 5.1 – MEDIÇÃO DE POTÊNCIA DE SAÍDA (Po) E DE ENTRADA (Pin) PARA ETAPA DE INVERSÃO.....	84

Lista de Tabelas

TABELA 1 - RESUMO E COMPARAÇÃO DAS PRINCIPAIS NORMAS INTERNACIONAIS PARA CONEXÃO À REDE ELÉTRICA.	23
TABELA 2 – ESPECIFICAÇÕES PARA PROJETO RETIFICADOR NÃO CONTROLADO (RET-1).....	46
TABELA 3 – ESPECIFICAÇÕES PARA PROJETO DO CONVERSOR CC-CC SEPIC (RET-2).....	48
TABELA 4 – ESPECIFICAÇÕES PARA PROJETO DO CONVERSOR CC-CC BOOST.....	50
TABELA 5 – ESPECIFICAÇÕES DOS SEMICONDUTORES DA ESTRUTURA PROPOSTA.....	51
TABELA 6 - RESUMO DOS PARÂMETROS DO PROTÓTIPO DO RETIFICADOR HÍBRIDO MONOFÁSICO BIDIRECIONAL.	60
TABELA 7 - ESPECIFICAÇÕES DO CIRCUITO DUPLO PARA ACIONAMENTO DE INTERRUPTORES SKHI 20 OPA DA SEMIKRON.	60
TABELA 8 - ESPECIFICAÇÕES DO CIRCUITO SIMPLES PARA ACIONAMENTO DE INTERRUPTORES SKHI 10 OPA DA SEMIKRON.	61
TABELA 9 - ESPECIFICAÇÕES DO MICROPROCESSADOR DSP TMS320F28335 DA TEXAS INSTRUMENTS®.....	61
TABELA 10 - ESPECIFICAÇÕES DO MÓDULO DE CONVERSÃO DOS SINAIS DA FAIXA DE 0 A 3,3 V PARA A FAIXA DE 0 A 15 V.	62
TABELA 11 - ESPECIFICAÇÕES DO MÓDULO PARA AQUISIÇÃO E CONDICIONAMENTO DE SINAIS DE TENSÃO E CORRENTE	62

Lista de Abreviaturas e Símbolos

A	Ampère, unidade de corrente elétrica
ABNT	Associação Brasileira de Normas Técnicas
ANEEL	Agência Nacional de Energia Elétrica
A_{PICO}	Ampéres-Pico, unidade de corrente elétrica
A_{RMS}	Ampéres RMS, unidade de corrente elétrica
aux	Variável auxiliar inteira de controle do RHMB
A/D	Analógico - Digital
CA	Corrente Alternada
C_B	Capacitor do conversor Boost
C_{BAR}	Capacitor da microrrede CC
CC	Corrente Contínua
COFINS	Contribuição para o Financiamento da Seguridade Social
CO ₂	Dióxido de Carbono
C_1	Capacitor do conversor SEPIC
C_2	Capacitor do conversor SEPIC
$C_v(s)$	Função de transferência do controlador de tensão do barramento CC
$C_{v_Boost}(s)$	Função de transferência do controlador de tensão de máxima potência
D	Razão cíclica de chaveamento do sistema
DTI	Distorção Total de Corrente
DSP	<i>Digital Signal Processor</i>
D_1	Diodo de desvio 1 da ponte controlada
D_2	Diodo de desvio 2 da ponte controlada
D_3	Diodo de desvio 3 da ponte controlada
D_4	Diodo de desvio 4 da ponte controlada
D_5	Diodo do braço do indutor do conversor SEPIC
D_6	Diodo de saída do conversor SEPIC
D_7	Diodo de retorno do conversor SEPIC
D_8	Diodo de saída do conversor Boost
D_B	Diodo de desvio do conversor Boost
D_{Boost}	Razão cíclica do conversor Boost
D_S	Diodo de desvio do conversor SEPIC
F	Farad, unidade de capacitância
f	Frequência da rede elétrica
f_s	Frequência de chaveamento do sistema
f_a	Frequência de amostragem
FP	Fator de potência
GPIO	<i>General Purpose Input Output</i>
Hz	Hertz, unidade de frequência
ICMS	Imposto sobre Circulação de Mercadorias e Serviços

IEC	<i>International Electrotechnical Commission</i>
IEEE	<i>Institute of Electrical and Electronics Engineers</i>
IEA	<i>International Energy Agency</i>
IGBT	<i>Insulated-Gate Bipolar Transistor</i>
I_{in}	Corrente de entrada do RHMB
I_{RNC}	Corrente de entrada do Retificador Não Controlado
I_{PV}	Corrente de máxima potência do conversor Boost
I_S	Corrente de entrada do conversor SEPIC
I_{sen}	Sinal senoidal de saída gerado pelo PLL
kHz	Kilo-Hertz, unidade de frequência
K_i	Ganho de corrente do controle do SEPIC
K_v	Ganho do PI de tensão do controle do inversor
kW	Kilo-Watt, unidade de potência ativa
kWp	Kilo-Watt-Pico, unidade de potência gerada por módulos fotovoltaicos
$K_{I_{in}}$	Ganho da placa de aquisição de corrente de entrada do RHMB
K_{PI}	Ação proporcional do PI de tensão do grupo Ret-1
K_{PI_Boost}	Ação proporcional do PI de tensão do conversor Boost
K_{PLL}	Ação proporcional do PI do PLL
$K_{V_{in}}$	Ganho da placa de aquisição de tensão de entrada do RHMB
$K_{V_{pv}}$	Ganho da placa de aquisição de tensão de entrada do Boost
L_{RNC}	Indutor de entrada do grupo Ret-1 (Retificador não controlado)
L_S	Indutor de entrada do grupo Ret-2 (Conversor CC-CC SEPIC)
L_B	Indutor de entrada do conversor Boost
L_1	Indutor do conversor SEPIC
MPPT	<i>Maximum Power Point Tracking</i>
NUPEP	Núcleo de Pesquisa em Eletrônica de Potência
PI	Proporcional Integral, controlador
PIS	Programa de Integração Social
PLL	<i>Phase Locked Loop</i>
PWM	<i>Pulse Width Modulation</i>
QEE	Qualidade da Energia Elétrica
rad/s	Radianos por segundo, unidade de frequência angular
R_{BAR-1}	Carga 1 presente na microrrede CC
R_{BAR-2}	Carga 2 presente na microrrede CC
Ret-1	Grupo 1, Retificador Monofásico Não Controlado
Ret-2	Grupo 2, conversor CC-CC SEPIC
RHMB	Retificador Híbrido Monofásico Bidirecional
RNC	Retificador Monofásico Não Controlado
s	Segundo, unidade de tempo
S_1	Interruptor 1 da ponte controlada
S_2	Interruptor 2 da ponte controlada

S_3	Interruptor 3 da ponte controlada
S_4	Interruptor 4 da ponte controlada
S_B	Interruptor do conversor Boost
S_s	Interruptor do conversor SEPIC
SEP	Sistema Elétrico de Potência
SGD	Sistema de Geração Distribuída
SFBCR	Sistema Fotovoltaico Bidirecional Conectado à Rede Elétrica
THD	Distorção Harmônica Total da corrente de entrada calculada digitalmente
T_{PI_PLL}	Ação integral do PI do PLL
T_{PI}	Ação integral do PI de tensão do grupo Ret-1
T_{PI_Boost}	Ação integral do PI de tensão do conversor Boost
UF	<i>Ultra Fast</i>
THD_Ref	Referência para cálculo da distorção harmônica total da corrente
V	Volt, unidade de tensão elétrica
VAr	Volt-Ampère-Reativo, unidade de potência reativa
V_{coss}	Sinal cossenoidal de saída gerado pelo PLL
V_{DS}	Amplitude da forma de onda do tipo dente de serra
VG_{S1}	Pulsos na chave 1 da ponte controlada
VG_{S2}	Pulsos na chave 2 da ponte controlada
VG_{S3}	Pulsos na chave 3 da ponte controlada
VG_{S4}	Pulsos na chave 4 da ponte controlada
VG_{SS}	Pulsos na chave do conversor CC-CC SEPIC
VG_{SB}	Pulsos na chave do conversor CC-CC Boost
V_{in}	Tensão de entrada do sistema
V_o	Tensão do barramento CC
V_{PICO}	Volt-Pico, unidade de tensão elétrica
V_{PLL}	Onda experimental de saída do PLL
V_{PV}	Tensão de máxima potência do conversor Boost
V_{PV_ref}	Tensão de referência de máxima potência do conversor Boost
V_{ref}	Tensão de referência do barramento durante injeção de potência
V_{RMS}	Volt RMS, unidade de tensão elétrica eficaz
W	Watt, unidade de potência ativa
Wp	Watt-Pico, unidade de potência gerada por módulos fotovoltaicos
W/m^2	Watt-por-metro-quadrado, unidade de irradiação solar
$^{\circ}C$	Graus Celsius, unidade de temperatura
μH	Micro-Henry, unidade de indutância
μF	Micro-Farad, unidade de capacitância
ω_G	Frequência angular da rede elétrica
Ω	Ohm, unidade de resistência elétrica

Sumário

Capítulo 1 – Introdução Geral.....	18
1.1 CONSIDERAÇÕES INICIAIS.....	18
1.2 ESTRUTURA DA DISSERTAÇÃO.....	19
Capítulo 2 - Estado da arte.....	21
2.1 CONSIDERAÇÕES INICIAIS	21
2.2 CENÁRIO ATUAL DA ENERGIA SOLAR FOTOVOLTAICA NO MUNDO.....	21
2.3 CRITÉRIOS PARA CONEXÃO À REDE ELÉTRICA.....	22
2.4 REGULAMENTAÇÃO DA GERAÇÃO DISTRIBUÍDA (GD) NO BRASIL.....	23
2.5 MICRORREDES CC	24
2.6 INVERSORES SOLARES BIDIRECIONAIS	26
2.7 ESTRUTURAS HÍBRIDAS BIDIRECIONAIS.....	26
Capítulo 3 – Retificador Híbrido Monofásico Bidirecional (RHMB)	28
3.1 CONSIDERAÇÕES INICIAIS	28
3.2 ETAPAS DE OPERAÇÃO DO RETIFICADOR HÍBRIDO MONOFÁSICO BIDIRECIONAL	30
3.2.1 ETAPA DE OPERAÇÃO COMO RETIFICADOR.....	30
3.2.2 ETAPA DE OPERAÇÃO COMO INVERSOR.....	31
3.3 ESTRATÉGIA DE CONTROLE DA ESTRUTURA RETIFICADORA RET-2	32
3.3.1 PHASE LOCKED LOOP (PLL).....	35
3.3.2 PROJETO DO CONTROLADOR PI E SIMULAÇÃO COMPUTACIONAL DA ESTRUTURA PLL.....	36
3.3.3 CÁLCULO DA DISTORÇÃO TOTAL DE CORRENTE (DTI).....	38
3.3.4 PROJETO DO CONTROLADOR (K) DO DIAGRAMA DE DTI.....	40
3.4 ESTRATÉGIA DE CONTROLE DA ESTRUTURA RETIFICADORA RET-1	41
3.4.1 PROJETO DO CONTROLADOR PI DA ESTRUTURA RET-1	43
3.5 ESTRATÉGIA DE CONTROLE DO CONVERSOR CC-CC BOOST	43
3.5.1 PROJETO DO CONTROLADOR PI DO CONVERSOR CC-CC BOOST.....	45
3.6 DIMENSIONAMENTO E ESPECIFICAÇÃO DOS CIRCUITOS DE POTÊNCIA	45
3.6.1 RETIFICADOR MONOFÁSICO (ESTRUTURA RET-1)	46
3.6.2 CONVERSOR CC-CC SEPIC (ESTRUTURA RET-2).....	47
3.6.3 CONVERSOR CC-CC BOOST	49
3.6.4 ESPECIFICAÇÃO DOS SEMICONDUTORES.....	51
3.7 CONSIDERAÇÕES FINAIS	51
Capítulo 4 – Resultados de Simulação Computacional e Experimentais	53
4.1. CONSIDERAÇÕES INICIAIS	53

4.2. RESULTADOS DE SIMULAÇÃO COMPUTACIONAL	53
4.2.1 ANÁLISE DA RESPOSTA DE CONTROLE: MODO RETIFICADOR.....	53
4.2.2 ANÁLISE DA RESPOSTA DE CONTROLE: MODO INVERSOR	56
4.2.3 ANÁLISE DA RESPOSTA TRANSITÓRIA ENTRE OS MODOS DE OPERAÇÃO	57
4.3. RESULTADOS EXPERIMENTAIS	58
4.3.1 ASPECTOS DE CONSTRUÇÃO DO PROTÓTIPO DO RHMB.....	58
4.3.2 VERIFICAÇÃO EXPERIMENTAL DO PLL, CÁLCULO DA DTI E PULSOS DE GATILHO	64
4.3.3 AVALIAÇÃO DA RESPOSTA DO CONVERSOR BOOST.....	67
4.3.4 ANÁLISE EXPERIMENTAL DO MODO RETIFICADOR.....	69
4.3.5 ANÁLISE EXPERIMENTAL DO MODO INVERSOR.....	71
4.3.6 ANÁLISE EXPERIMENTAL DA AÇÃO BIDIRECIONAL.....	75
4.3.7 RENDIMENTO DO RHMB.....	77
4.3.7.1 RENDIMENTO NA ETAPA DE RETIFICAÇÃO	77
4.3.7.2 RENDIMENTO NA ETAPA DE INJEÇÃO	81
4.4. CONSIDERAÇÕES FINAIS.....	81
Capítulo 5 – Conclusões gerais e desdobramentos da pesquisa.....	83
Referências.....	85
Lista de Publicações Associadas à Pesquisa	89
Apêndice A – Código embarcado no DSP TMS320F28335 em linguagem C.....	90
Apêndice B – Código de cálculo da Distorção Harmônica Individual e Total de Corrente por meio do Matlab De Acordo com a Norma IEC 61000-3-2.....	99
Apêndice C – Código de cálculo da Distorção Harmônica Individual e Total de Corrente por meio do Matlab De Acordo com a Norma IEEE 1547.....	101

CAPÍTULO 1 – INTRODUÇÃO GERAL

1.1 Considerações iniciais

O aumento da demanda energética associado à crescente preocupação ambiental direcionam o Sistema Elétrico de Potência (SEP) atual para um sistema de geração distribuída (SGD) com massiva utilização de fontes renováveis de energia.

Sob circunstâncias de déficit de geração, necessidade de expansão da rede, aumento da frequência de blecautes e estabelecimento de uma legislação ambiental cada dia mais rígida, a geração próxima às cargas se consolida como uma nova estrutura capaz de solucionar os problemas de confiabilidade, eficiência e crescimento da rede de uma forma mais benévola ao meio ambiente.

Nesse contexto, o conceito de microrrede tem ganhado força – trata-se de uma arquitetura em que o sistema elétrico é segmentado em vários grupos geradores e cargas locais capazes de operar autonomamente com possibilidade de configuração com conexão à rede, os sistemas *on grid*, ou ainda sem conexão à mesma, os sistemas isolados ou *off grid*.

As microrredes CA (corrente alternada) são investigadas amplamente desde os anos 2000, no entanto, a maioria das fontes de energias renováveis (como os painéis fotovoltaicos) e cargas modernas (como inversores de frequência) possuem uma interface CC (corrente contínua), de forma que a integração e o *retrofitting* das mesmas através de uma microrrede CC se mostra cada vez mais vantajosa (GUPTA, DOOLLA e CHATTERJEE, 2017).

No que diz respeito à integração da rede elétrica atual com as microrredes CC, tem-se a presença dos conversores CC-CA, também denominados inversores. Estes conversores possuem a capacidade de transformar a energia de um sistema CC para um sistema CA através de dispositivos semicondutores de potência de alta velocidade seguindo técnicas de controle cada vez mais eficientes, de maneira a atingir perdas mínimas e baixo conteúdo harmônico (BARBI, 2001).

Uma vez que as microrredes CC são compostas predominantemente por sistemas fotovoltaicos e geradores eólicos, dependentes de condições ambientais como o nível de radiação solar e o vento, sua geração de energia é intermitente, ocasionando oscilações de tensão no barramento de corrente contínua que são prejudiciais aos dispositivos que estão conectados no mesmo.

Entretanto, o desenvolvimento dos estudos no ramo de Eletrônica de Potência e essencialmente os estudos acerca dos inversores levaram à descoberta de sua capacidade de trabalhar de forma bidirecional, ou seja, a capacidade de converter a energia CC em CA e, caso necessário, a

energia CA em CC. Dessa forma, essas topologias estão aptas a regular a tensão no barramento CC mediante às intermitências das fontes alternativas de energia e ainda injetar na rede elétrica CA o excedente de energia gerada, o que é ideal para garantir o funcionamento do sistema. Ou seja, mediante a situação em que há geração de energia acima da demanda de potência da microrrede CC, o inversor bidirecional irá realizar a injeção do excedente de potência ativa na rede elétrica seguindo as normatizações nacionais e internacionais de qualidade de energia elétrica (QEE).

Deste modo, a pesquisa em pauta propõe, em linhas gerais, o desenvolvimento de um sistema Retificador Híbrido Monofásico Bidirecional (RHMB) aplicado em microrredes de corrente contínua com avaliação de todos os aspectos práticos e teóricos de projeto, construção e análise de resultados do sistema. Com o objetivo de comprovar as teorias propostas ao longo do documento, são apresentados resultados experimentais de sua ação bidirecional, sendo construído um protótipo para tal fim.

A técnica de controle utilizada foi implementada utilizando-se o controlador digital DSP TMS320F28335 da *Texas Instruments*[®], no qual foi embarcado o algoritmo da estratégia de controle que permite a estrutura operar de forma bidirecional visando garantir a retificação/ injeção de corrente na rede elétrica e regulação da tensão do barramento CC.

Os principais resultados alcançados foram reportados em artigos publicados em conferências regionais e internacionais, sendo os mesmos listados após as referências deste documento.

1.2 Estrutura da dissertação

Com o intuito de apresentar todos os pontos desenvolvidos ao longo da pesquisa, dividiu-se esse documento em cinco Capítulos, incluindo este introdutório, que resume os objetivos gerais e contribuições do trabalho, além de três apêndices.

No Capítulo 2 é apresentado o estado da arte demonstrando, através de dados e pesquisas recentes, o desenvolvimento da energia fotovoltaica no Brasil e no exterior. Ainda nessa seção é realizada uma síntese sobre as normas nacionais e internacionais ligadas ao tema. Também disserta-se a respeito dos inversores bidirecionais e as estruturas híbridas inseridas em microrredes.

No Capítulo 3 são demonstrados as referências e parâmetros teóricos que fundamentam o estudo do sistema proposto. Apresenta-se a estrutura topológica em foco destacando suas etapas de operação. É descrito em detalhe o método de imposição de corrente baseado no cálculo da DTI, a geração de uma referência através do *PLL (Phase Locked Loop)* e a estratégia de controle para



manutenção da tensão constante no barramento CC durante a situação de excedente de energia. Além disso, tem-se ainda os critérios de projeto dos elementos passivos da estrutura.

Já no Capítulo 4 são evidenciados os principais resultados teóricos, através do *software* PSIM®, e práticos, através da construção de um protótipo, alcançados de forma a realizar uma análise comparativa entre os dados esperados e os alcançados nos ensaios práticos. Pretende-se avaliar de forma computacional e através de ensaios experimentais o desempenho da estrutura em impor correntes senoidais em condições normais da tensão de alimentação e de regular a tensão do barramento CC e injetar potência ativa na rede em condições de excedente de potência. Dessa forma, faz-se a análise da estrutura tanto no modo retificador quanto no modo inversor e posteriormente comprova-se sua bidirecionalidade.

No Capítulo 5 são apresentadas as principais conclusões a respeito do trabalho bem como alguns aspectos para continuidade da pesquisa. Em seguida, tem-se as referências utilizadas com a lista de artigos relacionados à pesquisa. Por fim, seguem-se os apêndices relevantes que complementam a leitura do texto principal.

CAPÍTULO 2 - ESTADO DA ARTE

2.1 Considerações iniciais

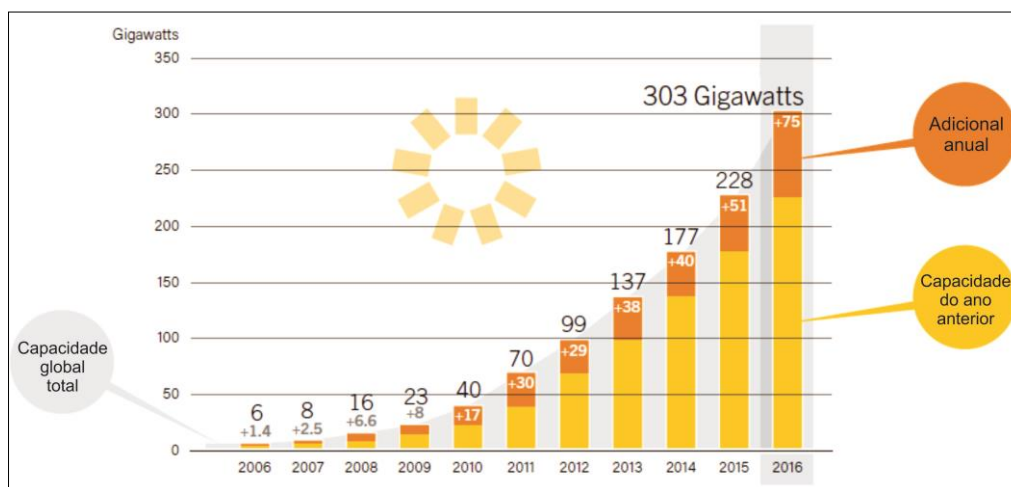
Este capítulo aborda o cenário da energia solar fotovoltaica no Brasil e no mundo com foco em microrredes CC. Inicialmente é feita uma introdução acerca da evolução desse tipo de energia renovável e a seguir apresentam-se as regulamentações vigentes para conexão desses sistemas à rede elétrica. A seguir disserta-se sobre os inversores solares bidirecionais atuais e suas vantagens. Por fim, apresenta-se o conceito de estruturas híbridas e seus diferenciais em relação às estruturas tradicionais para aplicação em microrredes CC.

2.2 Cenário atual da energia solar fotovoltaica no mundo

A energia fotovoltaica é uma das tecnologias de geração de energia renovável emergentes mais promissoras da atualidade. Uma prova disso é o custo dos sistemas - o custo dos módulos fotovoltaicos se dividiu por cinco nos últimos seis anos e o custo de instalação de um sistema completo se dividiu por três (IEA, 2014).

Durante o ano de 2016, pelo menos 75GW de energia fotovoltaica foram instalados no mundo, o que é equivalente a instalação de mais de 31.000 módulos fotovoltaicos por hora. Neste ano, observa-se uma capacidade instalada superior à média acumulada nos cinco anos anteriores e ainda um aumento de 48% em relação ao ano de 2015, conforme mostrado pela Figura 2.1 (REN 21, 2017)

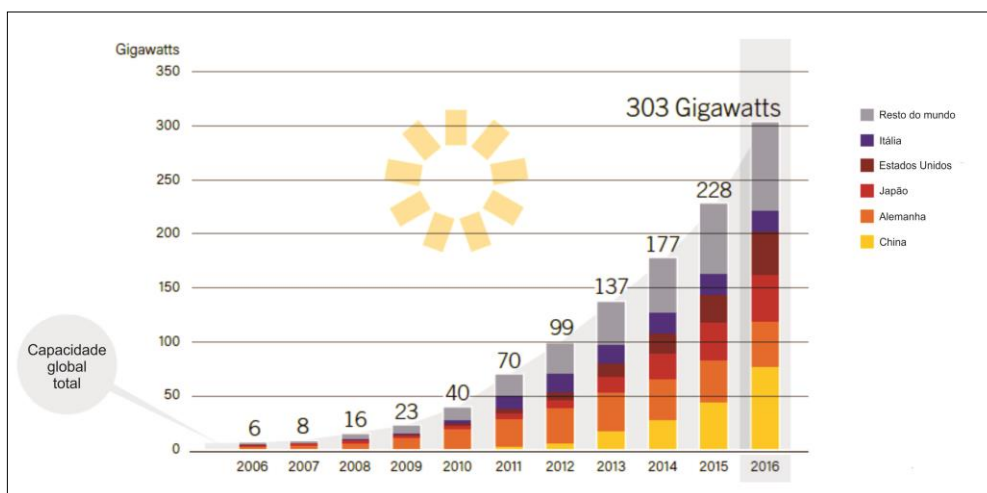
Figura 2.1 – Capacidade de geração solar fotovoltaica e adicionais anuais de 2006 a 2016.



Fonte: (REN 21, 2017).

Analisando mais detalhadamente, como mostra a Figura 2.2, verifica-se o notável crescimento de potência instalada da China. Esse fato é justificado pela política de produção de módulos fotovoltaicos a preços bem mais acessíveis bem como pela grande preocupação em relação à qualidade de vida da população que sofre com os altos índices de CO₂ (dióxido de carbono) presentes na atmosfera.

Figura 2.2 - Capacidade de geração solar fotovoltaica de acordo com país/região de 2006 a 2016.



Fonte: (REN 21, 2017).

Além disso, a evolução tecnológica e os altos investimentos em pesquisas na área dos materiais semicondutores que compõem as células fotovoltaicas prometem propiciar significativos aumentos na eficiência de conversão da radiação solar em energia através dos módulos, sendo esperados 22% de eficiência para os módulos comerciais de silício cristalino até o ano de 2025 (IEA, 2014).

2.3 Critérios para conexão à rede elétrica

Na medida em que o custo-benefício da instalação de sistemas fotovoltaicos aumentou e os estudos acerca de novas tecnologias se concretizaram, foram criadas normatizações a fim de padronizar e estabelecer alguns critérios que tratam particularmente da qualidade de energia elétrica, da detecção de ilhamento e do aterramento desses sistemas.

Dentre as normais internacionais vigentes destacam-se a IEC 61000-3-2 (1998), a IEC 61727 (2002) e a IEEE 1547 (2008). A Tabela 1 mostra um resumo comparativo das três normas citadas anteriormente. Observando a tabela, nota-se a norma europeia IEC 61000-3-2 apresenta menores exigências quanto à imposição de harmônicos de terceira e quinta ordem em relação às demais.

Tabela 1 - Resumo e comparação das principais normas internacionais para conexão à rede elétrica.

	Injeção	Injeção	Retificação
Parâmetro	IEC 61727	IEEE 1547	IEC 61000-3-2
Potência Nominal	10 kW	30 kW	16 A x 230 V = 3,7 kW
(Ordem harmônica - h) Limites de corrente harmônica individual em relação à fundamental em %	(3-9) 4,0% (11-15) 2,0% (15-21) 1,5% (23-33) 0,6%	(2-10) 4,0% (11-16) 2,0% (17-22) 1,5% (23-34) 0,6% (> 35) 0,3%	(3) 2,3 A ou 14,4% (5) 1,14 A ou 7,1% (7) 0,77 A ou 4,8% (9) 0,4 A ou 2,5% (11) 0,33 A ou 2,1% (13) 0,21 A ou 1,3% (15-39) 2,25 / h
	Harmônicas pares nestas faixas devem ser menores que 25% da harmônica ímpar listada		Harmônicas pares devem estar limitadas a aproximadamente 30% das harmônicas ímpares listadas
Máxima Distorção Harmônica Total de Corrente em %	5,0%		-
Fator de Potência	> 0,9	-	-
Injeção de corrente CC	Menor que 1,0% da corrente de saída	Menor que 0,5% da corrente de saída	< 0,22 A (correspondente a 50 W de um retificador de meia onda)
Limites de tensão em operação normal	85% - 110% (196 V – 253 V)	88% - 110% (97 V – 121 V)	-
Limites de frequência em operação normal	59,0 Hz a 61,0 Hz	59,3 Hz a 60,5 Hz	-

Fonte: Elaboração da própria autora com base em (KJAER, PEDERSEN e BLAABJERG, 2005).

2.4 Regulamentação da Geração Distribuída (GD) no Brasil

No Brasil, o mercado de energia elétrica é regulamentado pela ANEEL (Agência Nacional de Energia Elétrica). No dia 17 de abril de 2012, com quase quinze anos de atraso em relação a países como Espanha e Alemanha (NASCIMENTO, 2017), a diretoria da ANEEL aprovou a chamada Resolução Normativa nº 482/2012 que estabelece condições gerais para “o acesso de microgeração e minigeração distribuída aos sistemas de distribuição de energia elétrica, o sistema de compensação de energia elétrica” (REN 482/12).

Através da REN 482/2012, todo consumidor cadastrado ativamente no Ministério da Fazenda através de um CPF ou de um CNPJ possui concessão para conectar um sistema gerador de energia elétrica próprio oriundo de fontes renováveis, como por exemplo a solar, paralelamente à rede de distribuição da concessionária que o atende. Dessa forma, criou-se o chamado sistema de compensação de energia elétrica - nele, toda a energia ativa excedente advinda do sistema gerador é injetada na rede e convertida em créditos com a concessionária.

Três anos depois, como uma forma de aprimorar a Resolução Normativa de 2012 com melhorias como o aumento da validade dos créditos de energia e a diminuição do tempo máximo que a concessionária possui para aprovar um projeto, no dia 24 de novembro de 2015 foi aprovada a Resolução Normativa nº 687/2015. Dentre os aspectos mais relevantes da resolução destacam-se (REN 687/15):

- i. Sistema de compensação de Energia Elétrica: permite que o consumidor instale geradores em sua unidade consumidora e troque energia com a distribuidora local com o objetivo de reduzir o valor de sua fatura de energia elétrica;
- ii. Microgeração e minigeração: definição das potências limite para microgeração de até 75kW e de minigeração de até 5MW;
- iii. Autoconsumo remoto: quando a quantidade de energia gerada for superior à energia consumida, o consumidor fica com créditos que podem ser utilizados para diminuir a fatura dos meses seguintes. O prazo de utilização dos créditos é de 60 meses e os mesmos também podem ser usados para abater o consumo de unidades consumidoras do mesmo titular situadas em outro local, desde que na área de atendimento de uma mesma distribuidora;
- iv. Geração compartilhada: é possível que os interessados se unam através de um consórcio, instalem uma micro ou minigeração distribuída e utilizem a energia gerada para redução das faturas dos consorciados conforme os percentuais pré estabelecidos pelos clientes;
- v. Isenção de impostos: fica extinta a cobrança do ICMS e PIS/COFINS sobre a energia injetada na rede pelo consumidor.

2.5 Microrredes CC

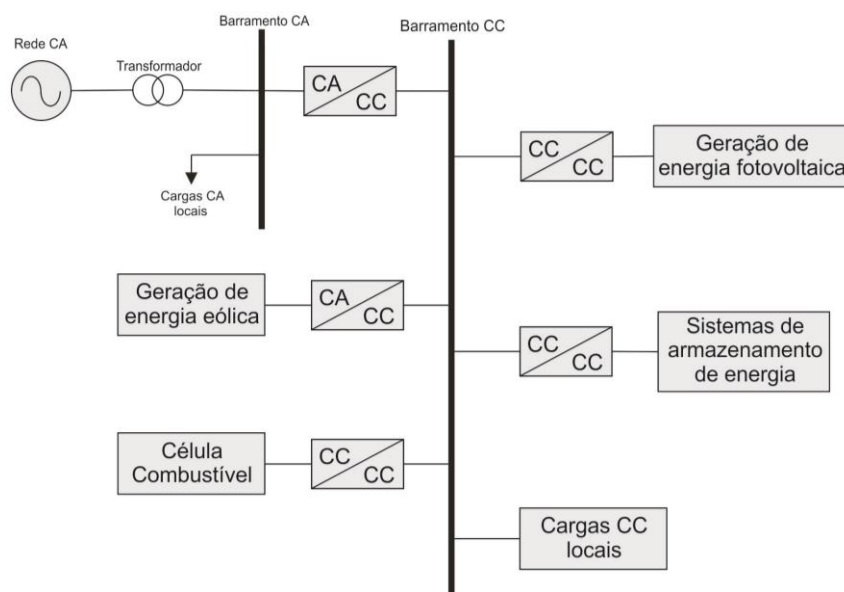
Após mais de 120 anos da disputa entre Thomas Edison e Nikola Tesla que ficou conhecida como “A Batalha das Correntes”, a corrente alternada (CA) continua como principal forma de transmissão de energia elétrica no mundo. Todavia, em um momento em que discutem-se mudanças estruturais no sistema elétrico de potência de forma a melhorar sua eficiência, confiabilidade e

qualidade e ainda expandir a participação das energias renováveis no mesmo, o sistema CC mostra-se como uma alternativa mais eficaz se comparado ao sistema CA (TAHIM, 2015).

O sistema de corrente contínua incorpora diretamente fontes de energia distribuídas em um barramento CC através do que é denominado microrrede CC. A microrrede CC consiste na interconexão das diversas formas de geração distribuída renovável de energia com os sistemas de gerenciamento, armazenamento, inversores e cargas visando o aumento da qualidade da energia elétrica entregue aos consumidores e da eficiência na distribuição (CHOWDHURY, CHOWDHURY e CROSSLEY, 2009).

Para obter uma eficiente integração entre essas diversas fontes de geração, a energia gerada pelas mesmas é processada mediante interfaces de eletrônica de potência as quais atuam entre as unidades de geração distribuída e a própria microrrede sendo que essas interfaces podem ser conversores CC-CC ou CC-CA ambos conectados ao barramento CC, como mostra a Figura 2.3 (FERREIRA, 2015).

Figura 2.3 - Esquema básico de uma microrrede CC.



Fonte: Elaboração da própria autora com base em (CHOWDHURY, CHOWDHURY e CROSSLEY, 2009).

É importante destacar que os sistemas CA possuem também diversas vantagens como a facilidade em elevar/reduzir a tensão, sistemas de proteção, regulamentação e padronização bem desenvolvidos, capacidade de controle da tensão do barramento apenas através da potência reativa, entre outros. Dessa forma, a ideia não é substituir o modelo CA atual mas sim incluir os sistemas CC através das microrredes de forma a aumentar a eficácia do SEP eliminando as perdas de conversão geradas pelos sistemas CA (que giram em torno de 2,5 a 10%) (TAHIM, 2015), reduzindo o tamanho do mesmo devido à ausência dos transformadores e atendendo cargas cada vez mais presentes nos

equipamentos eletrônicos (iluminação LED, computadores, entre outros) sem a necessidade de conversores CA-CC.

2.6 Inversores solares bidirecionais

No âmbito das microrredes CC, os conversores estáticos de potência trabalham como uma interface entre a rede CA e o barramento CC, como ilustrado pela Figura 2.3. Eles são utilizados com o objetivo de controlar o fluxo de potência entre as fontes de geração distribuída de energia, o barramento CC e as cargas que compõem o sistema, bem como o fluxo entre a microrrede e o sistema elétrico principal.

Dessa forma, esses conversores trabalham como estruturas bidirecionais sendo que seu princípio de funcionamento é estabelecido pela direção do fluxo de potência necessário a cada instante de tempo - ou seja, são conversores estáticos que trabalham como uma interface retificadora (CA-CC) no sentido de compensar o barramento CC mediante a intermitência das fontes alternativas ou como uma interface inversora (CC-CA) de forma a controlar a corrente injetada na rede a partir da manutenção constante da tensão do barramento CC (GUPTA, DOOLLA e CHATTERJEE, 2017).

Dentre as topologias bidirecionais apresentadas pelas literaturas mais atuais, destacam-se os retificadores em ponte completa tradicionais como apresentado em (PIRES, 2016), (NAYAR, 2000) e (WU, KUO, LIN e CHEN, 2016), os retificadores três níveis como (CHOI, 2017) e os retificadores em ponte completa modificados como (XUE, CHANG, KJAER, BORDONAU, e SHIMIZU, 2004). Todos esses trabalhos empenham-se em obter melhores resultados de eficiência, confiabilidade, baixos custos e volume e baixa distorção harmônica de acordo com as normas vigentes. Uma outra proposta reside na aplicação e desenvolvimento de estruturas bidirecionais conforme mostrado na próxima seção.

2.7 Estruturas híbridas bidirecionais

Conforme citado nos tópicos anteriores, a permissão da conexão de inversores à rede elétrica acarretou na criação e na atualização de normas que remetem principalmente ao conteúdo harmônico máximo permitido nas formas de onda de corrente drenadas da rede ou injetadas na mesma.

Dessa forma, nos últimos anos, as pesquisas acerca de estruturas que trabalham como retificadores/inversores e que abrangem as melhores características das pontes de diodo e as vantagens dos retificadores, introduziram uma nova classe de estruturas – as estruturas Híbridas (FONT e BARBI, 2006).

As estruturas híbridas são assim classificadas quando há a conexão entre um retificador não controlado (retificador passivo) e um conversor chaveado (LIMA, 2015). Nesses sistemas, o retificador não controlado opera em baixa frequência e processa a maior parte da potência de saída. Por outro lado, o conversor chaveado é projetado para operar com baixo processamento de potência e alta frequência de chaveamento.

Dessa maneira, tem-se a integração entre os circuitos auto comutados (através da utilização de diodos) e com comutação forçada (utilizando interruptores de potência) e ainda a regulação da tensão de saída e/ou imposição de corrente senoidal na alimentação com baixo conteúdo harmônico.

Dentre as vantagens destes sistemas destacam-se o maior rendimento global da estrutura, já que os conversores chaveados processam reduzida parcela da potência ativa, menor custo se comparados aos conversores tradicionais pois os dispositivos semicondutores são dimensionados para a potência nominal, atendimento às taxas de distorção harmônica propostas pelas normas internacionais e ainda aplicação de técnicas de controle simples e de baixo custo (LIMA, 2011).

Alguns autores já trabalharam com a aplicação das estruturas híbridas para mitigação de conteúdo harmônico das correntes drenadas da rede CA como visto em (LIMA, 2015) e (RODRIGUES, 2016). Porém, nos trabalhos citados, em condições normais de suprimento da rede CA, a tensão do barramento não é controlada. Já em (FONT, 2009), os autores propõem uma estrutura trifásica com a associação em paralelo entre um retificador não controlado e um retificador do tipo Boost bidirecional que possui baixa DTI das correntes de linha de entrada. Contudo, o sistema não permite o controle da tensão de saída, o que torna as cargas CC sensíveis a distúrbios de tensão.

Recentemente, (RODRIGUES, 2016) apresentou a aplicação de uma estrutura retificadora híbrida trifásica em microrredes capaz de promover a regulação de tensão no barramento CC e proporcionar alto fator de potência e mitigação de conteúdo harmônico de corrente. Entretanto, neste caso, não havia possibilidade de bidirecionalidade do fluxo de potência na microrrede.

Os estudos mencionados acima mostram notáveis contribuições às pesquisas relacionadas às estruturas para conexão ao barramento de microrredes CC e consequente regulação de tensão e mitigação de conteúdo harmônico. Portanto, o presente trabalho possui como proposta alinhar os conteúdos analisados para a análise de um Retificador Híbrido Monofásico Bidirecional (RHMB) para aplicação em microrredes CC através de uma nova técnica de controle.

CAPÍTULO 3 – RETIFICADOR HÍBRIDO MONOFÁSICO BIDIRECIONAL (RHMB)

3.1 Considerações iniciais

A estrutura proposta e o diagrama esquemático simplificado da estratégia de controle da mesma são mostrados na Figura 3.1. Os aspectos técnicos da geração de energia alternativa através de um sistema fotovoltaico juntamente com o estágio CC-CC para execução do rastreamento do MPPT (*Maximum Power Point Tracking*) não serão aprofundados neste trabalho por não constituírem o foco do mesmo.

O conteúdo destacado na Figura 3.1 compõe o Retificador Híbrido Monofásico Bidirecional o qual é composto por dois grupos retificadores. O primeiro grupo retificador (Ret-1) corresponde a um retificador monofásico trabalhando como: 1) retificador não controlado tradicional em condição de operação com fluxo direto de potência ativa da rede CA para o barramento CC (através dos diodos de antiparalelo das chaves com a ponte controlada a chaves desabilitada) ou como 2) uma ponte totalmente controlada (chaves habilitadas) em condições de reversão do fluxo de potência em caso de excedente de energia no barramento CC.

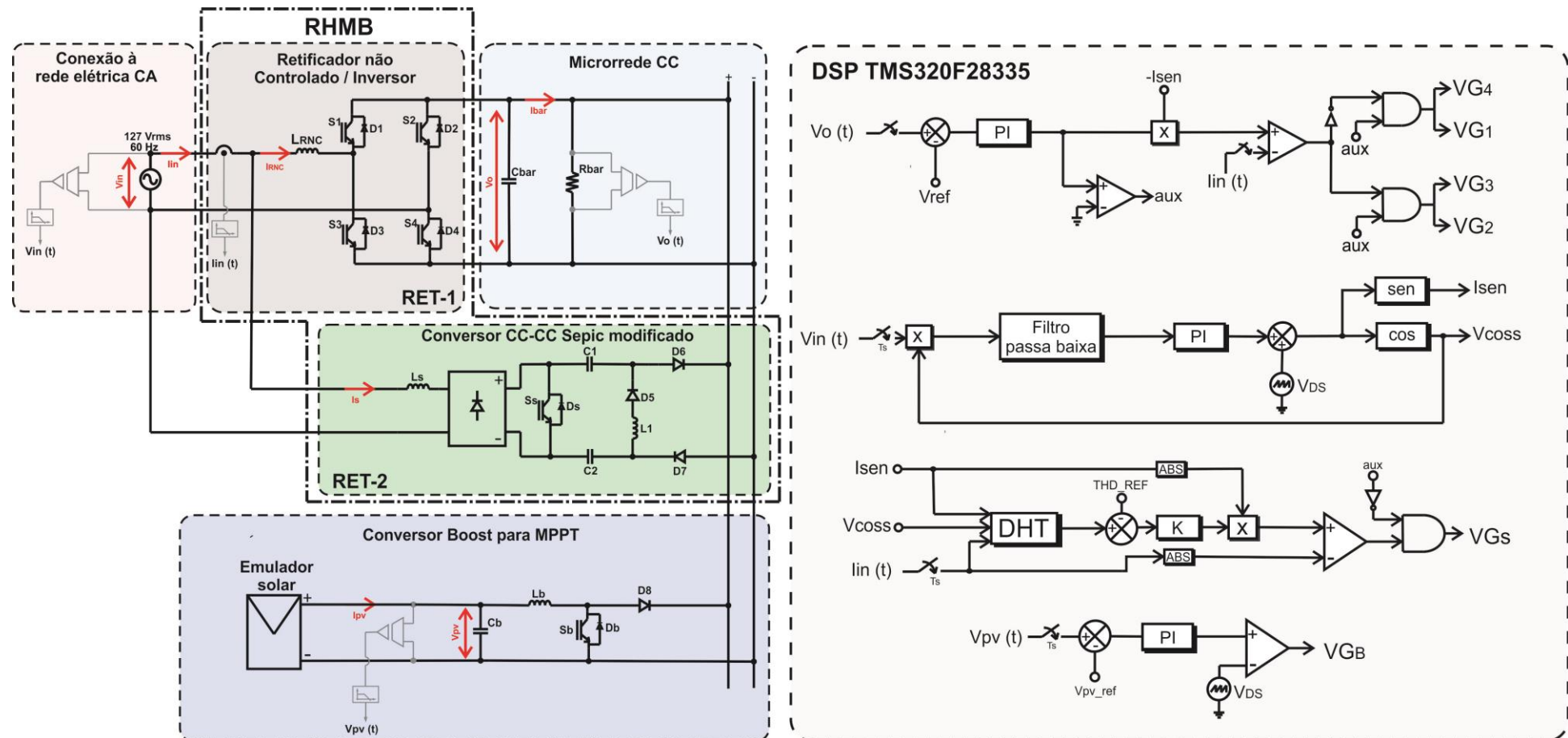
Associado em paralelo com o primeiro grupo, tem-se o grupo denominado Ret-2. Trata-se de um conversor monofásico chaveado SEPIC Modificado (LIMA, 2015) responsável pela imposição de uma corrente de entrada senoidal processando apenas uma parcela da potência total de saída, característica que possibilita a obtenção de uma estrutura que opera com elevado rendimento, uma vez que a maior parcela da potência entregue à carga é processada por um retificador não controlado (Ret-1).

Quando a carga (R_{bar}) conectada à microrrede CC demanda um valor de energia superior ao produzido pelo sistema de geração alternativa, tem-se a complementação do atendimento dessa demanda com atuação do retificador não controlado associado ao conversor SEPIC drenando energia da rede CA e atendendo aos requisitos de qualidade de energia estabelecidos pelas normas internacionais.

Em contrapartida, quando o valor de energia demandado por R_{bar} possuir valor inferior à energia gerada pelo painel fotovoltaico, tem-se um excesso de potência ativa que deve ser injetado na rede elétrica através da operação inversora da estrutura Ret-1, também atendendo às normas internacionais de injeção de potência ativa na rede.

Nas próximas seções serão descritos com maiores detalhes os modos de operação e a estratégia de controle implementada.

Figura 3.1 - Estrutura de potência e controle do sistema proposto.



Fonte: Dados da própria autora.

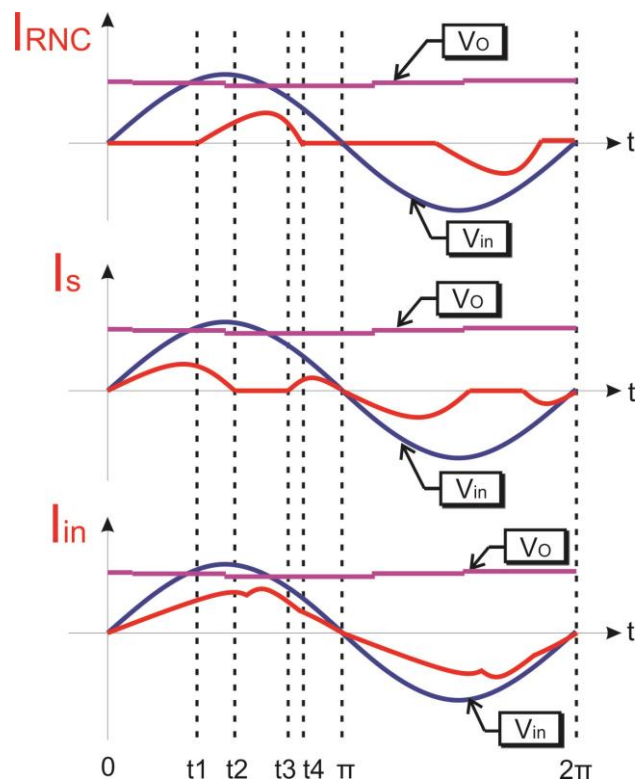
3.2 Etapas de operação do Retificador Híbrido Monofásico Bidirecional

Conforme citado anteriormente, a estrutura do Retificador Híbrido Monofásico Bidirecional (RHMB) proposto é estabelecida de acordo com sua etapa de operação. A análise é feita de acordo com a situação em que o RHMB trabalha como retificador (seção 3.2.1) ou trabalha como inversor (seção 3.2.2).

3.2.1 Etapa de operação como retificador

Durante o cenário em que a estrutura drena corrente da rede, são identificadas cinco etapas de operação por semiciclo. Por conveniência, a divisão foi feita para o semiciclo positivo, porém, o funcionamento para o semiciclo negativo pode ser compreendido de forma análoga. Os intervalos são divididos de acordo com contribuição de cada um dos grupos retificadores e a forma de onda final da corrente de entrada é determinada pela corrente: do Retificador Não Controlado (I_{RNC}), do conversor chaveado (I_S) ou pela combinação de ambas. Observando a Figura 3.2 tem-se a divisão dos cinco intervalos.

Figura 3.2 – Formas de onda teóricas das correntes I_{RNC} , I_S e I_{in} durante a etapa de retificação.



Fonte: Dados da própria autora.

Durante o intervalo de “0 a t_1 ” os diodos da ponte retificadora do retificador não controlado estão polarizados reversamente já que a tensão no barramento CC (V_o) é superior à tensão de entrada (V_{in}). Desta forma, inicia-se a imposição de corrente no indutor “ L_S ” do conversor SEPIC seguindo a referência senoidal de corrente. Nessa etapa, portanto, o RNC está fora de operação.

Durante o intervalo “ t_1 a t_2 ” a tensão de entrada (V_{in}) é superior à tensão de saída (V_o). Com isso, os diodos da ponte retificadora do RNC entram em condução (D_1 e D_4 quando no semiciclo positivo e D_2 e D_3 no semiciclo negativo) e a corrente do indutor “ L_{RNC} ” começa a crescer. Nesse instante, a corrente imposta no conversor chaveado (I_S) começa a decrescer e atinge valor nulo em “ t_2 ”.

No intervalo de “ t_2 a t_3 ” apenas o retificador não controlado fornece potência à carga, já que a diferença entre a referência de corrente (I_{ref_sepic}) e a corrente de entrada retificada (I_{in_abs}) é zero (conversor chaveado desabilitado).

De “ t_3 a t_4 ” o conversor chaveado entra novamente em operação seguindo a referência imposta. A corrente “ I_{RNC} ” chega a zero em “ t_4 ” já que a tensão de saída é superior a de entrada, retirando o retificador não controlado de operação.

E por fim, de “ t_4 a π ”, apenas o conversor chaveado fornece potência para a carga pois os diodos da ponte foram bloqueados pela tensão do barramento CC. Nesse intervalo, a corrente de entrada é igual à corrente “ I_S ”.

3.2.2 Etapa de operação como inversor

Já analisando a condição de excedente de potência ativa, tem-se a ação exclusiva do RHMB atuando como inversor. Isso significa que o grupo Ret-2 está desabilitado, que a corrente de entrada é idêntica à corrente de Ret-1 (I_{Ret-1}) e que ela está defasada de 180° em relação à tensão da alimentação, indicando a injeção de corrente na rede.

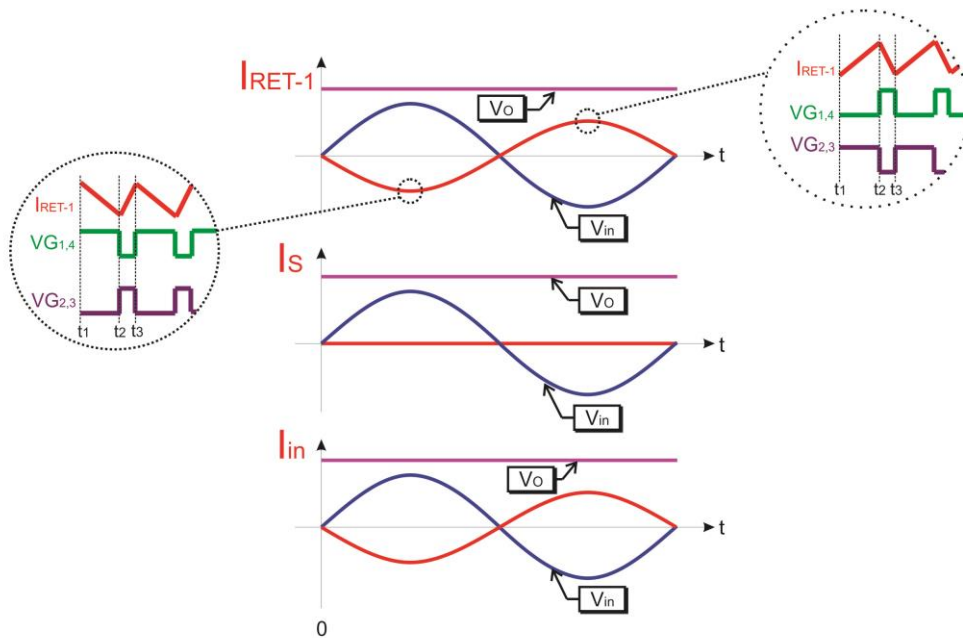
A análise é feita para os semiciclos positivo e negativo da tensão de entrada (V_{in}) conforme já mencionado por (ERICKSON e MAKSIMOVIC, 2001). O uso dos diodos em antiparalelo com cada uma das quatro chaves permite um caminho de passagem para a corrente elétrica uma vez que o indutor não permite variação instantânea desta grandeza. A Figura 3.3 ilustra essa etapa de funcionamento.

Durante o semiciclo positivo, as chaves S_1 e S_4 são acionadas e a corrente no indutor L_{RNC} diminui linearmente seu valor. Quando S_1 e S_4 abrem e S_2 e S_3 fecham, tal corrente aumenta linearmente e utiliza os diodos de desvio D_2 e D_3 . Durante o semiciclo negativo, tem-se a mesma

situação, porém agora o desvio ocorre através dos diodos D_2 e D_3 e nota-se a inversão da corrente no indutor L_{RNC} (I_{Ret-1}).

Conforme mostrado nos detalhes da Figura 3.3 para um entendimento mais claro, quando as chaves S_1 e S_4 estão abertas e S_2 e S_3 fechadas (de “t1” a “t2” no semiciclo negativo de V_{in} e de “t2” a “t3” no semiciclo positivo de V_{in}) a corrente no indutor, que é igual à corrente de entrada, sobe e, quando ocorre o contrário (de “t1” a “t2” no semiciclo positivo de V_{in} e de “t2” a “t3” no semiciclo negativo de V_{in}), ela decai.

Figura 3.3 – Formas de onda teóricas das correntes I_{RNC} , I_s e I_{in} durante a etapa de inversão.



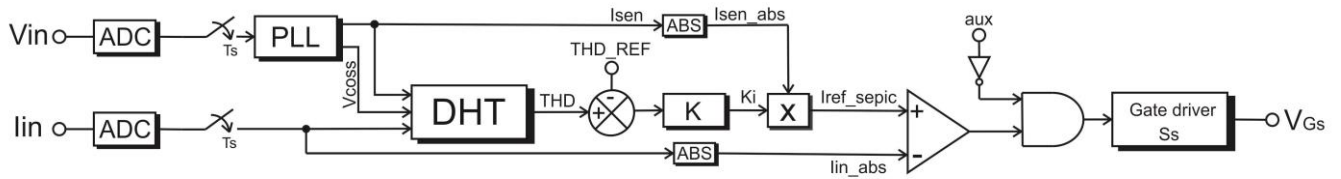
Fonte: Dados da própria autora.

3.3 Estratégia de controle da estrutura retificadora Ret-2

A imposição de corrente de entrada com reduzido conteúdo harmônico é alcançada através da operação do grupo retificador denominado Ret-2, composto pelo conversor chaveado SEPIC. A Figura 3.4 destaca a estratégia de controle desse conversor.

A estratégia de controle baseia-se na comparação entre uma referência senoidal (I_{ref_sepic}) e a corrente drenada pela estrutura (I_{in_abs}). A referência de corrente se altera de acordo com a diferença entre a Distorção Harmônica Total de corrente de entrada e um valor de referência (THD_Ref) escolhido convenientemente para que a corrente de entrada (I_{in}) esteja em conformidade com a norma internacional IEC 61000-3-2, já citada anteriormente. É importante destacar que o cálculo da DTI da corrente de entrada da estrutura é realizado em tempo real pelo algoritmo de controle desenvolvido.

Figura 3.4 – Estratégia de controle do grupo retificador Ret-2.

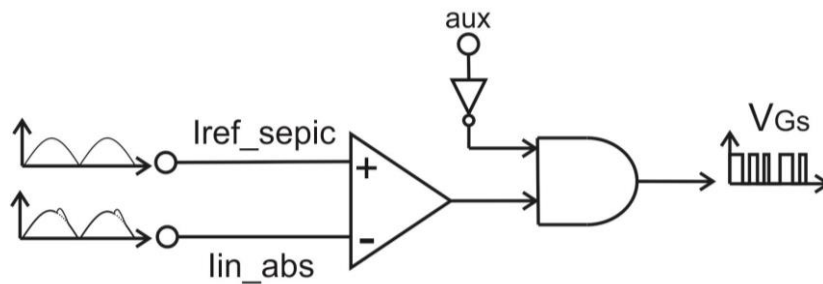


Fonte: Dados da própria autora.

Na situação em que a estrutura opera como retificador não controlado drenando corrente da rede elétrica, os interruptores de potência do grupo Ret-1 estão desabilitados e apenas o conversor SEPIC (Ret-2) irá operar. Dessa forma, através da variável “aux”, o controle garante também que um nível de pulso baixo é enviado para as chaves do Ret-1. Além disso, na segunda forma de operação, durante a situação em que a estrutura opera no modo inversor injetando corrente na rede, o controle garante que um nível de pulso baixo é enviado para os interruptores do conversor SEPIC.

Dessa forma, os pulsos de *gate* do conversor chaveado (V_{Gs}) são gerados através de uma comparação entre a corrente de entrada (I_{in_abs}) e o sinal “ I_{ref_sepic} ”, conforme ilustra a Figura 3.5.

Figura 3.5 – Geração dos pulsos para o conversor SEPIC.

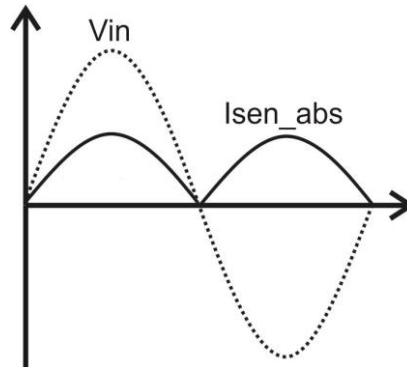


Fonte: Dados da própria autora.

Como pode ser observado pelo diagrama da Figura 3.4, o sinal “ I_{ref_sepic} ” é resultante do produto entre um sinal senoidal retificado (I_{sen_abs}) e um sinal de controle (K_i), sendo que o primeiro é gerado através de uma malha PLL (*Phase Locked Loop*). O PLL é utilizado com o objetivo de obter uma onda senoidal com mesma frequência e fase do sinal de entrada (que no caso é a tensão CA da rede elétrica) como ilustra a Figura 3.6. Com a utilização do PLL para geração da referência de corrente no controle do conversor SEPIC, tem-se a garantia de que a tensão e a corrente estarão

sempre em fase; em outras palavras, tem-se a garantia de operação com um elevado fator de potência nos dois modos de operação do sistema proposto.

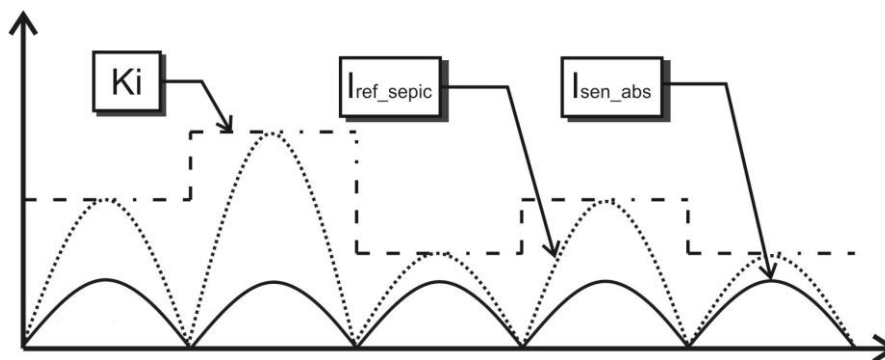
Figura 3.6 – Tensão de entrada (V_{in}) e tensão de referência (I_{sen_abs}).



Fonte: Dados da própria autora.

Já o sinal de controle “ K_i ” é gerado pela malha de controle que utiliza o controlador “ K ”. Esse controlador possui como objetivo manter a DTI da corrente de entrada (I_{in}) conforme a referência pré-estabelecida desejada. O sinal “ K_i ” corresponde a um nível contínuo que modifica a amplitude da corrente de referência e, por consequência, a amplitude da corrente imposta como mostrado na Figura 3.7.

Figura 3.7 – Sinais de referência de acordo com mudanças em K_i .



Fonte: Dados da própria autora.

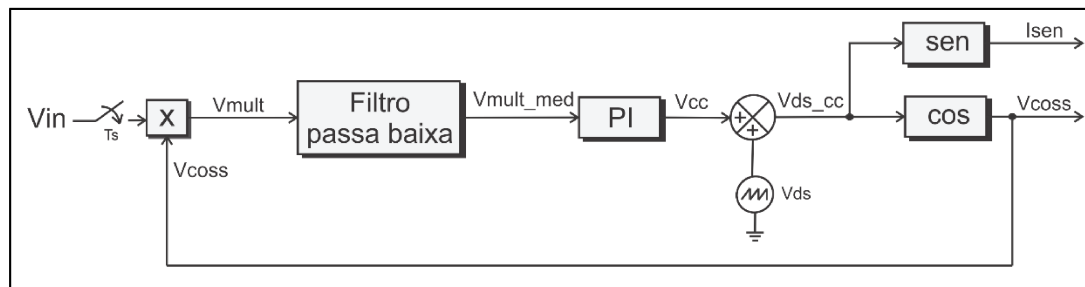
Por conseguinte, em resumo, o controle de DTI da corrente de entrada é realizado através da variação na amplitude do sinal de referência de corrente (I_{ref_sepic}) o qual força a DTI da corrente de entrada a se igualar à DTI de referência, garantindo pleno atendimento à norma citada. Os detalhes relacionados à implementação do PLL e ao cálculo da DTI são descritos a seguir.

3.3.1 Phase Locked Loop (PLL)

O PLL (*Phase Locked Loop*) é responsável pela geração de um sinal senoidal atracado em fase e frequência com a componente fundamental da tensão de alimentação (tensão da rede elétrica CA).

Conforme mostra a Figura 3.8, a malha do PLL recebe como sinal de entrada uma amostra da tensão de alimentação (V_{in}) e gera em sua saída um sinal senoidal (I_{sen}) e um cossenoidal (V_{coss}), sendo estes defasados de 0° e 90° com relação à componente fundamental da tensão de alimentação respectivamente. O sinal senoidal compõe a base para a referência de corrente (I_{sen_abs}) e o sinal cossenoidal (V_{coss}) é utilizado no algoritmo do cálculo da DTI da corrente CA de entrada.

Figura 3.8 – Diagrama de blocos para implementação do PLL.



Fonte: Adaptado de (RODRIGUES, 2016).

Ainda analisando a Figura 3.8, nota-se que o sinal de saída do PLL é gerado a partir de uma onda dente de serra (V_{ds}). O valor da frequência da onda dente de serra define a frequência do sinal senoidal da saída, isto é, para que a saída “ I_{sen} ” apresente uma frequência de 60 Hz (frequência da rede) é preciso configurar “ V_{ds} ” para essa mesma frequência. A mudança na fase de “ I_{sen} ” depende da inclusão de um nível CC (V_{cc}) em V_{ds} . A presença de um nível CC com valor positivo define que o seno de “ V_{ds_cc} ” apresenta um avanço de fase e um valor negativo representa atraso de fase.

A proporcionalidade entre o sinal V_{cc} adicionado a V_{ds} e a fase de I_{sen} é utilizada para controlar o sinal de saída do PLL e adiantar/atrasar sua referência senoidal de forma a mantê-la atracada em fase e frequência com a tensão de entrada. O sinal V_{cc} é gerado através da ação de um controlador proporcional integral (PI) cuja entrada é proveniente da saída de um filtro passa baixas de segunda ordem (RODRIGUES, 2016).

Na entrada desse filtro, tem-se a multiplicação entre a tensão de alimentação (V_{in}) e um sinal cossenoidal (V_{coss}), defasado de 90° do primeiro. Sabendo que a multiplicação entre dois sinais em perfeita quadratura e mesma frequência resulta em um sinal senoidal com o dobro da frequência dos

senais multiplicados e valor médio nulo, qualquer defasagem existente entre os dois senais citados se tornará uma referência de erro para o controlador PI presente no bloco LF (*Loop filter*).

Dessa forma, esse filtro é sintonizado para obter o valor médio do seu sinal de entrada e o controlador PI gerará um sinal (V_{cc}) que, somado à onda dente de serra, resultará em uma cossenóide necessariamente defasada de 90° em relação ao sinal de entrada do PLL. Portanto, o cálculo do seno de “ V_{ds_cc} ” resulta em um sinal em fase com a tensão de alimentação dando origem à referência I_{sen} .

Em relação à escolha da frequência de corte do filtro, deve-se considerar a estabilidade da malha de controle e sua dinâmica. Uma frequência de corte muito reduzida implica em uma maior atenuação de componentes alternadas, resultando em uma maior precisão de atracamento de fase. Porém, essa escolha torna a resposta dinâmica da malha de controle mais lenta.

Dessa forma, sabendo que a entrada do filtro é resultante da multiplicação de dois senais de frequência 60 Hz, resultando em um sinal de 120 Hz, e baseando-se em (LIMA, 2015), para se obter bons resultados práticos, sintonizou-se o filtro a uma frequência 10 vezes menor do que a de entrada ($f_c = 12$ Hz).

3.3.2 Projeto do controlador PI e simulação computacional da estrutura PLL

Conforme descrito na seção anterior, o controlador proporcional integral é responsável por gerar um nível CC na onda dente de serra de modo a alterar a defasagem da senóide de saída e atracá-la com a tensão da rede. A velocidade com que as formas de onda se atracam depende de dois parâmetros presentes na função de transferência do controlador PI que são o ganho (K_{PI}) e a constante de tempo (T_{PI}), como pode ser verificado pela equação (3.1):

$$G_{PI_PLL}(s) = \frac{V_{cc}(s)}{V_{mult_med}(s)} = K_{PLL} \frac{1 + T_{PI_PLL} \cdot s}{T_{PI_PLL} \cdot s} \quad (3.1)$$

Em que:

- $G_{PI_PLL}(s)$: Função de transferência de saída em relação à entrada do PI;
- $V_{CC}(s)$: sinal CC de saída do controlador PI;
- $V_{mult_med}(s)$: saída do filtro passa baixas;
- K_{PLL} : ganho do PI;
- T_{PI_PLL} : constante de tempo do PI;

Fixando o valor do ganho ($K_{PLL} = 1$), quanto menor for a constante de tempo (T_{PI_PLL}), maior será a velocidade de atracamento entre as formas de onda desejadas. Dessa forma, baseando-se no

trabalho de (LIMA, 2015), fixando o valor de K_{PLL} e variando-se a constante de tempo, é possível observar a eficiência da resposta da malha de controle do PLL.

A Figura 3.9 mostra o circuito simulado para extração do valor do fator de potência (FP) do sinal de saída do PLL (I_{sen}) e a componente fundamental do sinal de teste utilizado ($I_{fundamental}$). O fator de potência é utilizado como indicativo da defasagem entre os dois sinais sendo que $FP = 1$ indica que os sinais estão em fase. Aplica-se à entrada do PLL uma onda ($V_{PLL}(t)$) como mostrado em (3.2) com distorção de terceira e décima ordem de forma a comprovar a eficácia do sistema.

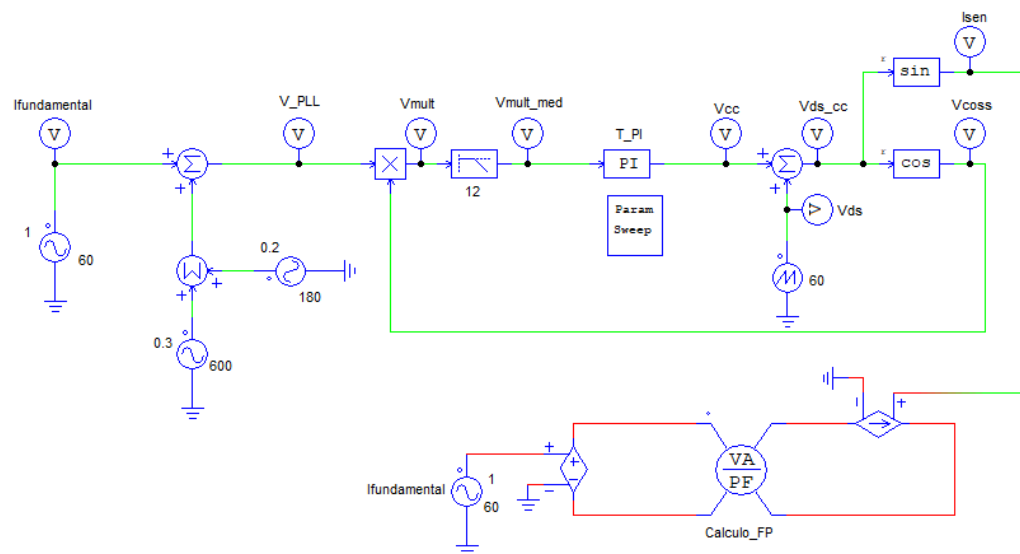
$$V_{pLL}(t) = 1\text{sen}(\omega t) + 0,2\text{sen}(3\omega t) + 0,3\text{sen}(10\omega t) \quad (3.2)$$

Em que:

$V_{PLL}(t)$: Função de transferência de saída em relação à entrada do PI;

ω : frequência angular da onda de referência (rad/s);

Figura 3.9 – Simulação para teste de velocidade de resposta do PLL.

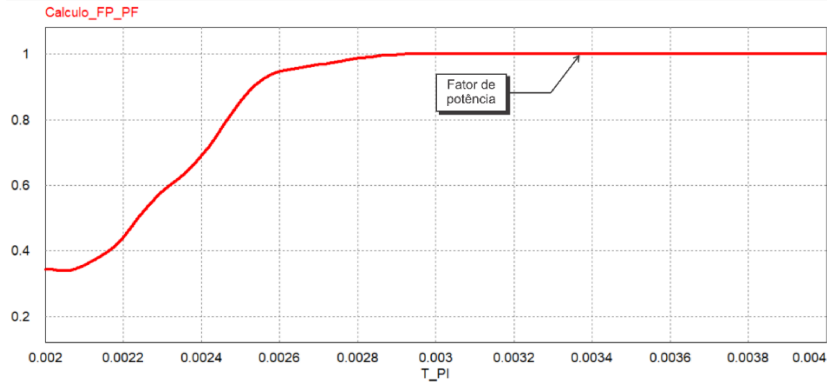


Fonte: Dados da própria autora.

A variação da constante de tempo (T_{PI_PLL}) é realizada através do bloco “*Param Sweep*”. Essa constante é variada de 0,002 a 0,004 e então observa-se o valor do fator de potência calculado. A Figura 3.10 mostra o gráfico comparando os FP obtidos de acordo com essa variação da constante de tempo. Nota-se que para valores reduzidos de “ T_{PI_PLL} ”, o fator de potência imposto pelo PLL não é unitário, o que significa que a malha de PLL é instável e não é eficiente para gerar uma sinal de saída em fase com a componente fundamental de entrada. O fator de potência somente é unitário a partir

de 0,0029s. Então, lembrando que quanto menor o valor da constante de tempo mais rápida será a resposta dinâmica do PLL, toma-se $T_{PI_PLL} = 0,003$.

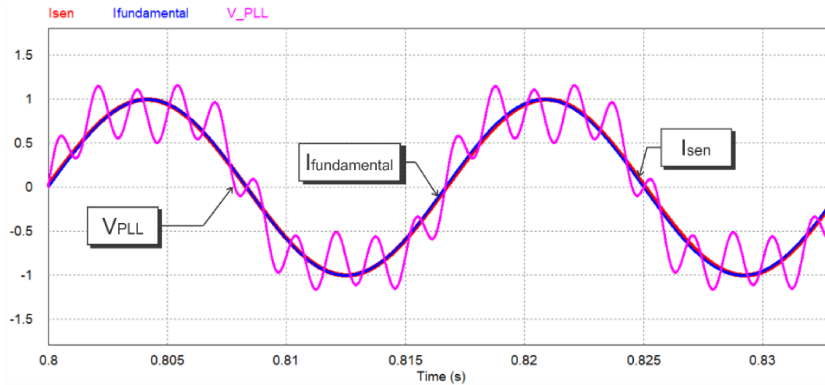
Figura 3.10 – Fator de potência entre o sinal da componente fundamental e a saída do PLL.



Fonte: Adaptado de (LIMA,2015).

A resposta obtida é mostrada na Figura 3.11. É visível que o sinal de saída do PLL (I_{sen}) está atracado em fase e frequência com a componente fundamental do sinal de entrada do PLL ($I_{fundamental}$) mesmo com as distorções simuladas (V_{PLL}) de acordo com o que ocorre na prática.

Figura 3.11 – Ondas de entrada (distorcida) e resposta do PLL com o PI projetado.



Fonte: Adaptado de (LIMA,2015).

3.3.3 Cálculo da Distorção Total de Corrente (DTI)

Analisando detalhadamente o bloco de controle para cálculo da Distorção Harmônica Total da corrente de entrada apresentado na Figura 3.4, tem-se a equação (3.3).

$$DHT_{Iin} = \frac{\sqrt{I_{in}^2 - I_{fund}^2}}{I_{fund}} \quad (3.3)$$

Em que:

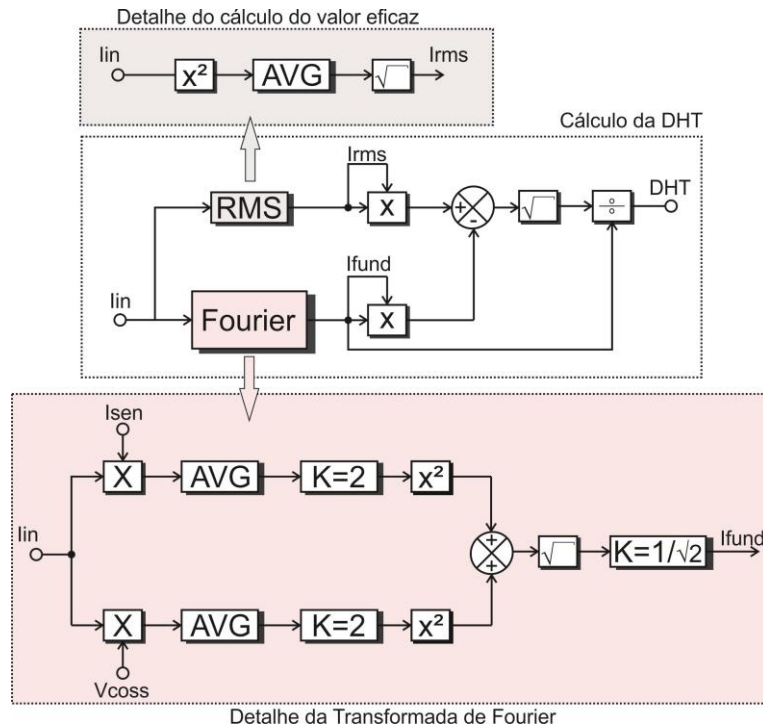
$DHT_{I_{in}}$: Distorção Harmônica Total da corrente CA de entrada;

I_{in} : Valor eficaz da corrente de entrada;

I_{fund} : Valor fundamental da corrente de entrada;

A equação (3.3) é implementada através do diagrama de blocos mostrado na Figura 3.12. A transformada de Fourier, mostrada em detalhe, é utilizada para extrair o valor eficaz da componente fundamental (I_{fund}) a partir da corrente de entrada (I_{in}). Os sinais “ I_{sen} ” e “ V_{coss} ” presentes na entrada da transformada de Fourier advêm da saída do PLL, como mostrado na Figura 3.8.

Figura 3.12 – Diagrama de blocos do cálculo da DTI de I_{in} .



Fonte: Adaptado de (LIMA,2015).

Para o cálculo do valor médio (AVG) como mostrado no diagrama de blocos, tem-se a equação (3.4). O número de incrementos necessário por ciclo é o inteiro resultante da divisão entre a frequência de amostragem $f_s = 25$ kHz e a frequência da tensão de alimentação $f_{fund} = 60$ Hz, ou seja, 417 incrementos.

$$AVG = \frac{\sum_{i=1}^{417} x(i)}{417} \quad (3.4)$$

Em que:

AVG : Valor médio;
 $x(i)$: Variável da qual se deseja extrair a média;

O algoritmo para cálculo da DTI retorna um valor atualizado ao final de cada ciclo com frequência de 60 Hz. No Apêndice A tem-se o algoritmo completo descrito acima.

3.3.4 Projeto do controlador (K) do diagrama de DTI

O controlador “ K ” possui como objetivo manter a DTI da corrente de entrada (I_{in}) conforme a referência pré-estabelecida desejada. Para isso, ele gera um sinal de controle (K_i) que é multiplicado pela referência de corrente (I_{sen_abs}) de forma a alterar o valor de sua amplitude e igualar a DTI com a referência.

A operação desse controlador baseia-se na comparação entre o valor de distorção harmônica calculada e o valor de referência e consequente decremento/incremento do valor de K_i . Sabendo que a amplitude da corrente de referência (I_{ref_sepic}) é definida pela magnitude de K_i , o valor do incremento/decremento (δI) pode ser estabelecido com base no tempo desejado para que o sinal de controle K_i atinja determinado valor. Para valores pequenos, menores são as variações na referência de corrente; contudo, isso implica em um maior tempo para que o controle corrija a distorção mediante variações de carga ou durante a energização do sistema.

Para condições nominais de operação, o valor nominal para a amplitude da referência de corrente ($K_{i_máx}$) é limitado em 6 A. Com isso, deseja-se K_i iniciando em zero e alcançando o valor 6 A em 500 ms (tempo máximo determinado para que as correntes impostas no grupo Ret-2 estejam em conformidade com a referência). O valor do incremento pode ser calculado pela equação (3.5):

$$\delta I = \frac{K_{i_máx}}{t_{máx} \cdot f_a} = \frac{6}{0,5 \cdot 25000} = 0,00048 \quad (3.5)$$

Em que:

δI : Incremento/decremento;
 $K_{i_máx}$: Valor nominal para a amplitude de referência de corrente;
 $t_{máx}$: Tempo máximo (s);
 f_a : Frequência de amostragem do sistema (Hz);

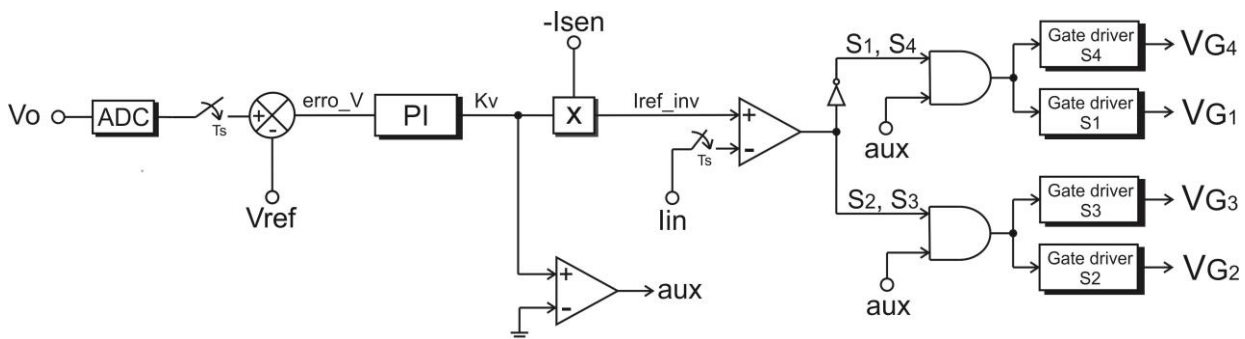
A escolha de $t_{máx}$ está diretamente relacionada à estabilidade do sistema. Quanto maior o tempo demandado pelo conversor SEPIC para estabilizar a DTI, maior é a estabilidade. Dessa forma,

barganha-se em velocidade em prol da estabilidade do controle para imposição de uma corrente com baixa distorção e em conformidade com a norma IEC 61000-3-2. É crucial salientar ainda que, no contexto de qualidade de energia, uma corrente com conteúdo harmônico considerável durante um intervalo de tempo de 500 ms é irrelevante.

3.4 Estratégia de controle da estrutura retificadora Ret-1

No que tange o controle de tensão no barramento CC e injeção de potência ativa na rede elétrica, tem-se o controle da estrutura Ret-1. Durante a situação em que há excedente de energia no barramento CC, proveniente da geração alternativa de energia (geração fotovoltaica), a tensão na microrrede CC tende a aumentar naturalmente, já que a energia armazenada no capacitor é proporcional ao quadrado da tensão sobre o mesmo. Dessa forma, a estratégia de controle da estrutura Ret-1 baseia-se no controle de tensão do capacitor de saída a partir da imposição de correntes de linha de entrada senoidais, sendo esse controle definido pela comparação direta entre a corrente injetada e sua referência senoidal (histerese) conforme mostra a Figura 3.13.

Figura 3.13 – Estratégia de controle do grupo Ret-1.



Fonte: Dados da própria autora.

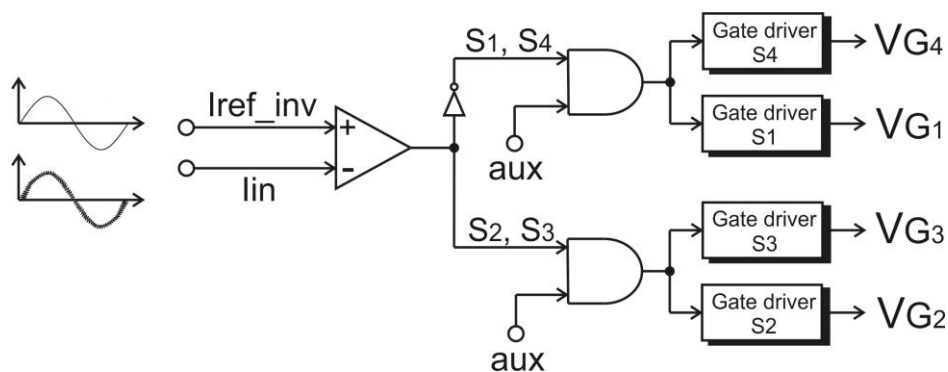
A fim de promover uma tensão de 300V no barramento, utiliza-se um controlador de tensão que processa o sinal de erro denominado “*erro_V*” entre a tensão de saída da estrutura (V_o) e a tensão de referência (V_{ref}), definida em 300V. O sinal de saída desse controlador de tensão (K_v) é então multiplicado pela referência senoidal digital (I_{sen}) gerada pelo PLL, de modo a variar a amplitude da referência de corrente objetivando compensar qualquer variação da tensão de saída; ou seja, caso alguma queda na tensão de saída do conversor Ret-1 ocorra, por exemplo, o controlador de tensão gera um sinal que, ao ser multiplicado pela referência do PLL, promove a variação da amplitude dessa referência, fazendo com que o conversor injete menos corrente na rede para manter a tensão V_o no valor determinado.

Dessa maneira, nota-se que a variável “*erro_V*” possui valor positivo e proporcional à diferença observada entre o valor atual de tensão de saída (V_o) e a referência (V_{ref}) durante a situação de injeção de corrente na rede. Em contrapartida, caso a microrrede CC possua uma demanda superior à geração fotovoltaica (3.3 Estratégia de controle da estrutura retificadora Ret-2), observa-se uma queda de tensão no barramento CC e um sinal negativo nessa variável. Por consequência, a variável de saída do controlador (K_v) assumirá valores maiores que zero no caso da atuação da estrutura como um inversor e será igual a zero caso a estrutura atue como um retificador não controlado tradicional em paralelo com o conversor chaveado SEPIC.

Como já citado anteriormente durante a explicação sobre o controle da estrutura Ret-2 na Figura 3.4, a variável “*aux*” foi criada para assegurar que pulsos baixos serão enviados para a chave do conversor CC-CC SEPIC na etapa de injeção de potência ativa ($aux = 1$) e que pulsos baixos serão enviados para as chaves da ponte controlada quando na etapa retificadora ($aux = 0$). Com isso, ainda analisando a Figura 3.13, constata-se que na saída do controlador tem-se um comparador encarregado por estabelecer o valor para essa variável auxiliar de acordo com a diferença entre a tensão de saída e a tensão de referência.

Assim, analisando a Figura 3.14, os pulsos de ataque de *gate* das chaves da ponte controlada são gerados através de uma comparação entre a corrente de referência (I_{ref_inv}) e a corrente de entrada (I_{in}) obtida pelo sensor de corrente. Como o funcionamento dos interruptores ocorre de forma complementar, quando a referência é superior ao valor da corrente de entrada, pulsos altos são enviados para as chaves S_1 e S_4 e baixos para S_2 e S_3 . Quando ocorre o contrário, pulsos baixos são enviados para S_1 e S_4 e altos para S_2 e S_3 .

Figura 3.14 – Geração dos pulsos de ataque das chaves S_1 , S_2 , S_3 e S_4 .



Fonte: Dados da própria autora.

Portanto, em linhas gerais, a estratégia de controle estabelecida realiza a regulação de tensão no barramento CC aumentando ou diminuindo a referência de acordo com a diferença de tensão existente entre o valor desejado e o valor lido no barramento e injeta na rede elétrica uma corrente com baixa distorção harmônica em conformidade com a norma IEEE 1547 já citada previamente.

3.4.1 Projeto do controlador PI da estrutura Ret-1

O projeto do controlador de tensão do grupo Ret-1 baseia-se na realização de ajustes práticos nos parâmetros K_{PI} (relativo à ação proporcional) e T_{PI} (relativo à ação integral) de acordo com o parâmetro de performance adotado, que no caso trata-se do tempo de resposta da estrutura.

Assim como realizado no controle da estrutura Ret-2, adotou-se um tempo de resposta de 500ms (tempo para a estabilização da tensão de saída no valor de referência) para aprimoramento da estabilidade do sistema. O compensador que satisfaz essa exigência foi o PI clássico com ganho 0,1 e constante de tempo 0,1, como mostra a equação (3.6).

$$C_V(s) = 0,1 \cdot \frac{(s + 10)}{s} \quad (3.6)$$

Em que:

$C_V(s)$: função de transferência do controlador de tensão do barramento CC;

Dessa maneira, como uma proposta para trabalhos futuros, tem-se o projeto do PI com base no modelo em variáveis de estado da planta.

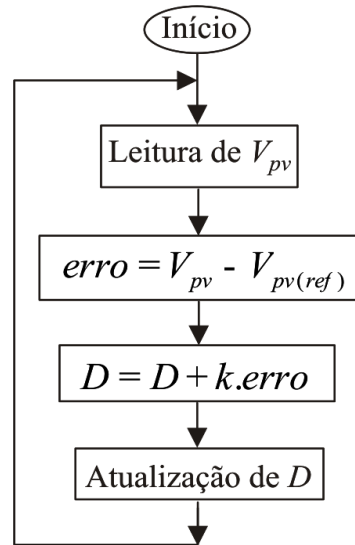
3.5 Estratégia de controle do conversor CC-CC Boost

Conforme já explanado no Capítulo 2, a conversão da energia solar em eletricidade ainda apresenta eficiência relativamente baixa, a qual gira em torno de 13%. Dessa forma, estudos tem sido realizados afim de otimizar a extração de energia solar fotovoltaica por meio de um mecanismo de controle aplicado ao conversor CC-CC Boost denominado rastreamento do ponto de máxima potência, da sigla em inglês *MPPT*.

Diversas técnicas de MPPT são empregadas na literatura (OLIVEIRA, 2015) sendo que, devido à sua fácil implementação, à necessidade de um único sensor de tensão e ao fato de que durante os testes práticos a técnica será aplicada a um emulador solar (não ocorrerá variação de temperatura e nem sombreamento parcial), optou-se pelo método de tensão constante.

Esse método baseia-se no monitoramento da tensão de saída do painel fotovoltaico de forma a mantê-la constante, conforme ilustra o fluxograma da Figura 3.15.

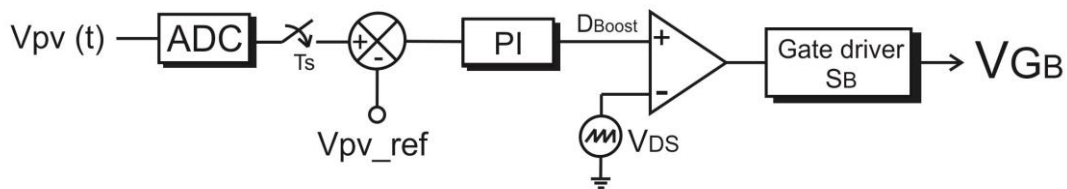
Figura 3.15 – Fluxograma do método de MPPT de tensão constante.



Fonte: Dados da própria autora.

O valor de tensão de referência é calculado para uma dada condição de insolação e de temperatura que resultem na máxima potência do painel. Entre os diversos pontos de MPP, variando-se as condições atmosféricas, a tensão nos terminais do módulo varia muito pouco, mesmo quando a irradiação solar se altera. Assim, assegurando-se que a tensão no módulo permaneça constante, é possível operar próximo ao ponto de máxima potência. Essa operação é realizada através da malha fechada mostrada na Figura 3.16.

Figura 3.16 – Malha de controle do conversor Boost.



Fonte: Dados da própria autora.

Assim, como já apresentado acima no fluxograma de operação, ainda observando a Figura 3.16, tem-se a subtração entre a tensão de saída sensoriada do painel (V_{pv}) e a tensão de referência pré-estabelecida (V_{pv_ref}). Esse resultado passa por um controlador proporcional integral que trabalha

no sentido de compensar o erro entre os dois valores atuando na razão cíclica de chaveamento do conversor Boost. Na saída desse controlador, tem-se um PWM clássico, ou seja, uma onda dente de serra (V_{DS}) é comparada ao sinal de controle (D_{Boost}) de maneira a gerar os pulsos de ataque gatilho para a chave do conversor.

3.5.1 Projeto do controlador PI do conversor CC-CC Boost

Assim como foi realizado para o projeto do controlador de tensão do grupo Ret-1, o projeto do controlador de tensão do conversor Boost foi realizado tomando como base o tempo de resposta da estrutura e ajustando os parâmetros K_{PI_Boost} (ação proporcional) e T_{PI_Boost} (ação integral).

Adotou-se um tempo de resposta de 250ms, ou seja, o tempo para a estabilização da tensão de máxima potência no valor de referência. O compensador que satisfaz essa exigência foi o PI clássico com ganho 0,01 e constante de tempo 0,5, como mostra a equação (3.7).

$$C_{V_Boost}(s) = 0,01 \cdot \frac{(s + 2)}{s} \quad (3.7)$$

Em que:

$C_V(s)$: função de transferência do controlador de tensão do conversor Boost;

Dessa maneira, como uma proposta para trabalhos futuros, tem-se o projeto do PI com base no modelo em variáveis de estado do conversor.

3.6 Dimensionamento e especificação dos circuitos de potência

O projeto dos elementos que compõem o RHMB tomam como base os parâmetros do emulador solar disponível no laboratório de pesquisa e o valor nominal adotado para a tensão de alimentação (tensão fase-neutro igual a 127 V_{rms} e frequência de 60Hz). A potência nominal utilizada foi de 1 kW e o barramento CC possui tensão média dada: a) pelo valor médio da tensão de alimentação retificada da estrutura durante a situação normal de operação e b) pela tensão determinada pelo controle da ação inversora na situação em que há excedente de potência ($V_{ref} = 300V$).

A estratégia para imposição de correntes nos dois grupos (Ret-1 e Ret-2) segue o princípio de controle por histerese, em que a imposição ocorre através da comparação direta da corrente de entrada com a referência senoidal gerada digitalmente. A opção pela utilização do controle por histerese se

deve principalmente à simplicidade de sua implementação digital, à sua robustez diante da variação de carga e à sua excelente resposta dinâmica durante condições transitórias.

Essa técnica de controle apresenta frequência de chaveamento variável, porém, tendo estabelecido uma frequência de 25kHz para a amostragem dos sinais sensorizados e enviados para o processador utilizado na implementação da estratégia de controle digital, a frequência de chaveamento para os conversores Ret-1 e Ret-2 fica limitada a 12,5kHz. Isso ocorre pois os sinais de pulsos enviados para os interruptores apresentarão somente níveis baixos ou níveis altos durante toda a janela de 40 microssegundos, o que limita a frequência de chaveamento e impede que frequências muito altas sejam impostas sobre os interruptores.

O Processador Digital de Sinais (DSP - *Digital Signal Processor*) escolhido foi o *TMS320F28335* da *Texas Instruments*[®] devido aos recursos e funcionalidades disponibilizados pelo mesmo os quais facilitam sua utilização na área de eletrônica de potência.

3.6.1 Retificador Monofásico (estrutura Ret-1)

Seguindo os critérios de projeto apresentados por (LIMA, 2011), foi possível determinar os valores do indutor de entrada (L_{RNC}) do Retificador não controlado monofásico (estrutura Ret-1) e do capacitor de saída do barramento (C_{bar}).

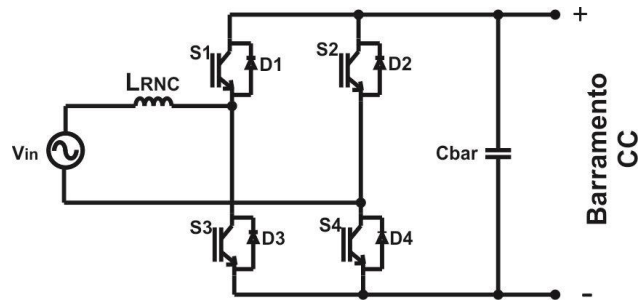
A Tabela 2 apresenta as especificações de projeto baseando-se na estrutura e nomenclaturas mostradas na Figura 3.17.

Tabela 2 – Especificações para projeto Retificador não controlado (Ret-1).

Dados	Especificação
Valor de pico da tensão de entrada ($V_{in(p)}$)	180 V
Tensão média de saída (V_{o_ret1})	220 V
Potência total (P_{out})	1000 W
Frequência de ondulação (f_o)	120 Hz
Ondulação de tensão no capacitor C_{bar} (ΔV_{Cbar})	13,2 V (6% de $V_{o_ret1(m)}$)

Fonte: Dados da própria autora.

Figura 3.17 – Circuito do Retificador não controlado monofásico.



Fonte: Dados da própria autora.

Para se obter o valor do indutor L_{RNC} foi necessário antes determinar os instantes de tempo t_1 e t_4 (conforme mostrado na Figura 3.2) através de soluções numéricas. Dessa forma, através da equação (3.8) obtém-se a indutância:

$$L_{RNC} = \frac{-V_{o_{ret1}}}{P_{ret1} \cdot T} \left[\frac{V_{in(p)}(\sin \omega t_4 - \sin \omega t_1)}{\omega^2} + \frac{V_{in(p)} \cos \omega t_1(t_1 - t_4)}{\omega} + \frac{V_{o_{ret1}} t_4^2 + V_{o_{ret1}} t_1^2}{2} - V_{o_{ret1}} t_1 t_4 \right] = 12,7 \text{ mH} \quad (3.8)$$

Na prática, o valor do indutor de entrada da estrutura Ret-1 utilizado de acordo com a disponibilidade do laboratório de pesquisa foi de 15,8 mH. Já o valor do capacitor de saída pode ser obtido por (3.9):

$$C_{bar} = \frac{P_{out}}{4 \cdot V_{o_{ret1}} \cdot \Delta V_{C_{bar}} \cdot f_o} = 720 \text{ } \mu\text{F} \quad (3.9)$$

Como este é um valor relativamente alto para capacitores eletrolíticos operando em 300 V, uma associação faz-se necessária e deve-se atentar à suportabilidade do dielétrico individual de cada elemento capacitivo. Por fim, o valor final de C_{BAR} obtido a partir da associação de capacitores disponíveis no laboratório de pesquisa é 660 μF .

3.6.2 Conversor CC-CC SEPIC (estrutura Ret-2)

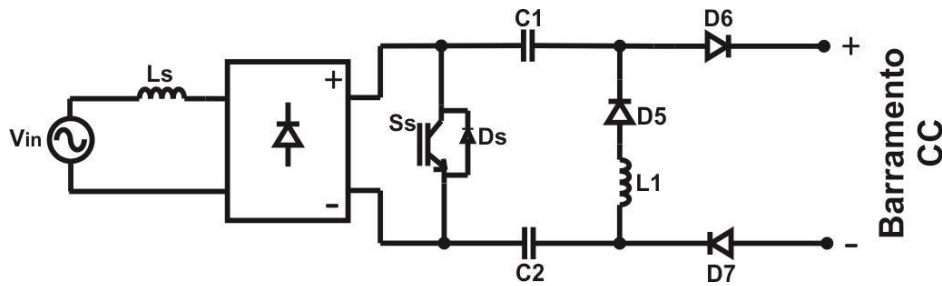
A determinação dos elementos passivos do grupo Ret-2 segue os mesmos critérios originalmente apresentados por (RODRIGUES, 2013). Uma vez que o conversor SEPIC está habilitado apenas durante a condição de operação em que a estrutura trabalha como um retificador, tem-se as especificações de projeto mostradas na Tabela 3 de acordo com a estrutura do conversor mostrada na Figura 3.18.

Tabela 3 – Especificações para projeto do conversor CC-CC SEPIC (Ret-2).

Dados	Especificação
Valor de pico da tensão de entrada ($V_{in(p)}$)	180 V
Tensão média de saída ($V_{o(m)}$)	220 V
Frequência de chaveamento (f_s)	12,5 kHz
Período de chaveamento (T_s)	80 μs
Ondulação de tensão nos capacitores C_1 e C_2 (ΔV_s)	5,5 V (2,5% de $V_{o(m)}$)
Potência média processada pelo SEPIC (P_s)	300 W
Corrente média de carga fornecida pelo SEPIC (I_{os})	2 A
Ondulação da corrente no indutor L_s (ΔI_{Ls})	1 A (50% de I_{os})
Ondulação da corrente no indutor L_1 (ΔI_{L1})	2,2 A (110% de I_{os})

Fonte: Dados da própria autora.

Figura 3.18 – Circuito do conversor SEPIC.



Fonte: Dados da própria autora.

Para que seja possível calcular a razão cíclica média do conversor SEPIC, é preciso antes determinar o valor médio da tensão de entrada retificada do conversor chaveado que, no caso, trata-se do valor médio da tensão V_{in} que alimenta a estrutura híbrida por completo. A equação (3.10) mostra o cálculo da tensão média $V_{in(m)}$:

$$V_{in(m)} = \frac{1}{T/2} \int_0^{T/2} V_{in(p)} \cdot \sin(\omega t) dt = 114,5865 V \quad (3.10)$$

Dessa forma, a razão cíclica média (D_s) pode ser calculada pelo ganho estático do conversor como mostrado em (3.11):

$$D_S = \frac{V_{o(m)}}{V_{in(m)} + V_{o(m)}} = 0,6575 \quad (3.11)$$

O indutor de entrada (L_S) pode ser dimensionado por (3.12):

$$L_S = \left(\frac{V_{in(m)}}{\Delta I_{L_S}} \right) \cdot D_S \cdot T_S = 6 \text{ mH} \quad (3.12)$$

Já o indutor L_1 é dado por (3.13):

$$L_1 = \left(\frac{V_{o(m)}}{\Delta I_{L_1}} \right) \cdot (1 - D_S) \cdot T_S = 2,7 \text{ mH} \quad (3.13)$$

Por fim, chamando de C_{eq} a associação em série dos capacitores C_1 e C_2 tem-se em (3.14):

$$C_{eq} = \left[\frac{V_{in(m)} \cdot D_S^2 \cdot T_S \cdot P_S}{V_{o(m)}^2 \cdot \Delta V_S \cdot (1 - D_S)} \right] = 13 \text{ } \mu\text{F} \quad (3.14)$$

Como a variável C_{eq} é a associação série de C_1 e C_2 tem-se em (3.15):

$$C_1 = C_2 = 2 \cdot C_{eq} = 26 \text{ } \mu\text{F} \quad (3.15)$$

Na prática, utilizou-se um indutor de entrada de 7mH, o indutor L_1 de 500 μ H e os capacitores C_1 e C_2 de 22 μ F, sendo esses os valores mais próximos disponíveis no laboratório de pesquisa.

3.6.3 Conversor CC-CC Boost

O conversor Boost regula a tensão média de saída para um nível superior ao de entrada, ou seja, trata-se de um conversor elevador de tensão. Esse conversor é tradicionalmente aplicado em sistemas fotovoltaicos sendo que, nesse caso, a fonte de tensão de entrada corresponde ao gerador fotovoltaico e a saída é conectada ao barramento CC.

Nos sistemas fotovoltaicos, o conversor Boost é responsável por extrair a máxima potência do painel fotovoltaico através de alguma técnica de MPPT. A máxima potência é extraída com a variação da tensão de saída do painel e a tensão de saída do Boost é regulada pelo inversor.

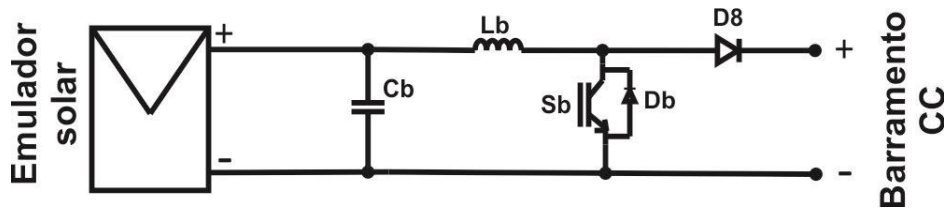
Para o cálculo dos componentes do conversor, foram seguidos os procedimentos descritos em (VILELA, 2011). A Tabela 4 mostra as especificações utilizadas para realização do projeto e a Figura 3.19 mostra o circuito do conversor.

Tabela 4 – Especificações para projeto do conversor CC-CC Boost.

Dados	Especificação
Potência máxima (P_{mp})	1000 W
Tensão de máxima potência (V_{mp})	120 V
Tensão média de saída do conversor ($V_{bar(m)}$)	220 V
Corrente de máxima potência (I_{mp})	8,85 A
Razão cíclica para máxima potência (D_{mp})	0,6031
Frequência de chaveamento (f_s)	25 kHz
Ondulação de corrente nos indutores (ΔI_{pv})	4,43 A
Ondulação de tensão nos capacitores (ΔV_{pv})	7,2 V
Frequência de ondulação de tensão (f_{pv})	120 Hz

Fonte: Dados da própria autora.

Figura 3.19 – Circuito do conversor Boost.



Fonte: Dados da própria autora.

Dadas as especificações de projeto, dimensionou-se o indutor de entrada do conversor Boost conforme mostra a equação (3.16):

$$L_B = \frac{V_{mp} \cdot D_{mp}}{f_s \cdot \Delta I_{pv}} = \frac{120 \cdot 0,6031}{25000 \cdot 4,43} = 653 \mu H \quad (3.16)$$

O capacitor de entrada (C_B) é utilizado afim de estabilizar a tensão nos terminais da *string* e evitar sua variação brusca ocasionada pela comutação da chave. Dessa maneira, com base em (KJAER, PEDERSEN e BLAABJERG, 2005), tem-se o projeto do capacitor como mostra a equação (3.17):

$$C_B = \frac{P_{mp}}{4 \cdot \pi \cdot f_{pv} \cdot V_{mp} \cdot \Delta V_{pv}} = \frac{1000}{4 \cdot \pi \cdot 120 \cdot 120 \cdot 7,2} = 768 \mu F \quad (3.17)$$

Na prática, utilizou-se um indutor de $430 \mu H$ e um capacitor de $820 \mu F$, sendo esses os valores mais próximos disponíveis no laboratório de pesquisa.

3.6.4 Especificação dos semicondutores

Os semicondutores utilizados no circuito de potência do RHMB, do conversor SEPIC e do conversor Boost tiveram suas especificações baseadas nos valores da tensão de pico, da corrente eficaz e da corrente de pico que cada um está submetido de acordo com o circuito da Figura 3.1. A Tabela 5 apresent'a o resumo da especificação dos semicondutores dos grupos Ret-1, Ret-2 e do conversor Boost para a estrutura processando 1kW em condições nominais da tensão de alimentação.

Tabela 5 – Especificações dos semicondutores da estrutura proposta.

Dispositivo	Parâmetro	Ret-1	Ret-2	Boost
Interruptores S₁, S₂, S₃, S₄, S_s e S_B	Tensão de pico	300 V	300 V	300 V
	Corrente de pico	20 A	20 A	20 A
	Corrente média	2 A	2 A	2 A
Diodos D₁, D₂, D₃, D₄, D_s e D_B	Tensão de pico	300 V	300 V	300 V
	Corrente de pico	20 A	20 A	20 A
	Corrente média	2 A	2 A	2 A
Diodos D₅, D₆, D₇ e D₈	Tensão de pico	-	330 V	330 V
	Corrente de pico	-	25 A	25 A
	Corrente média	-	2 A	2 A

Fonte: Dados da própria autora.

Como são utilizados diodos para a ação como retificador não controlado e para desvio durante a ação como inversor, tem-se a necessidade prática de utilizar-se diodos do modelo ultra rápido (*UF – Ultra Fast*) de forma que não ocorram problemas relacionados à entrada e retirada de operação destes durante o período de chaveamento do sistema.

3.7 Considerações finais

Neste capítulo foram apresentados os detalhes referentes às etapas de operação do RHMB bem como a estratégia de controle e o projeto dos elementos da estrutura. O RHMB é composto pela associação de três estruturas em paralelo que são os grupos Ret-1, grupo Ret-2 e conversor Boost, sendo que o princípio de funcionamento do conjunto é estabelecido de acordo com a demanda de energia do sistema.

Isto é, o conversor apresentado pode trabalhar como um retificador híbrido através da ação paralela dos grupos Ret-1 e Ret-2 caracterizando sua operação com retificador ou ainda como um inversor através da ação do grupo Ret-1 como um inversor. Em ambas situações o conversor Boost fica ativo e é responsável pela extração da máxima potência da geração fotovoltaica. Com isso, nas duas etapas, foi possível perceber que o RHMB opera com a capacidade de impor uma corrente de entrada senoidal, assegurando baixo conteúdo harmônico de corrente e elevado fator de potência.

Já em relação ao projeto dos componentes passivos e dispositivos semicondutores, vale salientar que os mesmos foram projetados para condição extrema de operação a qual a estrutura pode ser submetida.

CAPÍTULO 4 – RESULTADOS DE SIMULAÇÃO COMPUTACIONAL E EXPERIMENTAIS

4.1. Considerações iniciais

Visando a comprovação dos conceitos apresentados no Capítulo 3, inicialmente foi simulado o circuito de potência do Retificador Híbrido Monofásico Bidirecional bem como seu controle no *software* PSIM[®] e, logo em seguida, construído um protótipo com o objetivo de realizar a verificação prática de resultados e corroboração com as teorias propostas. Os materiais e métodos empregados na obtenção dos resultados teóricos e práticos estão descritos em detalhes neste capítulo.

4.2. Resultados de simulação computacional

O programa utilizado para simular o RHMB foi o PSIM[®], sendo este escolhido devido aos seus recursos e funcionalidades voltados à área de Eletrônica de Potência. Além disso, este *software* conta com plataforma específica para simulação de módulos fotovoltaicos a partir da ferramenta *Solar Module* e, em caráter prático, auxilia na configuração do DSP através de uma interface simples e funcional. A Figura 4.1 ilustra a tela de trabalho do PSIM[®] contendo o circuito de potência e estratégia de controle do Sistema Fotovoltaico Bidirecional Conectado à Rede (SFBCR).

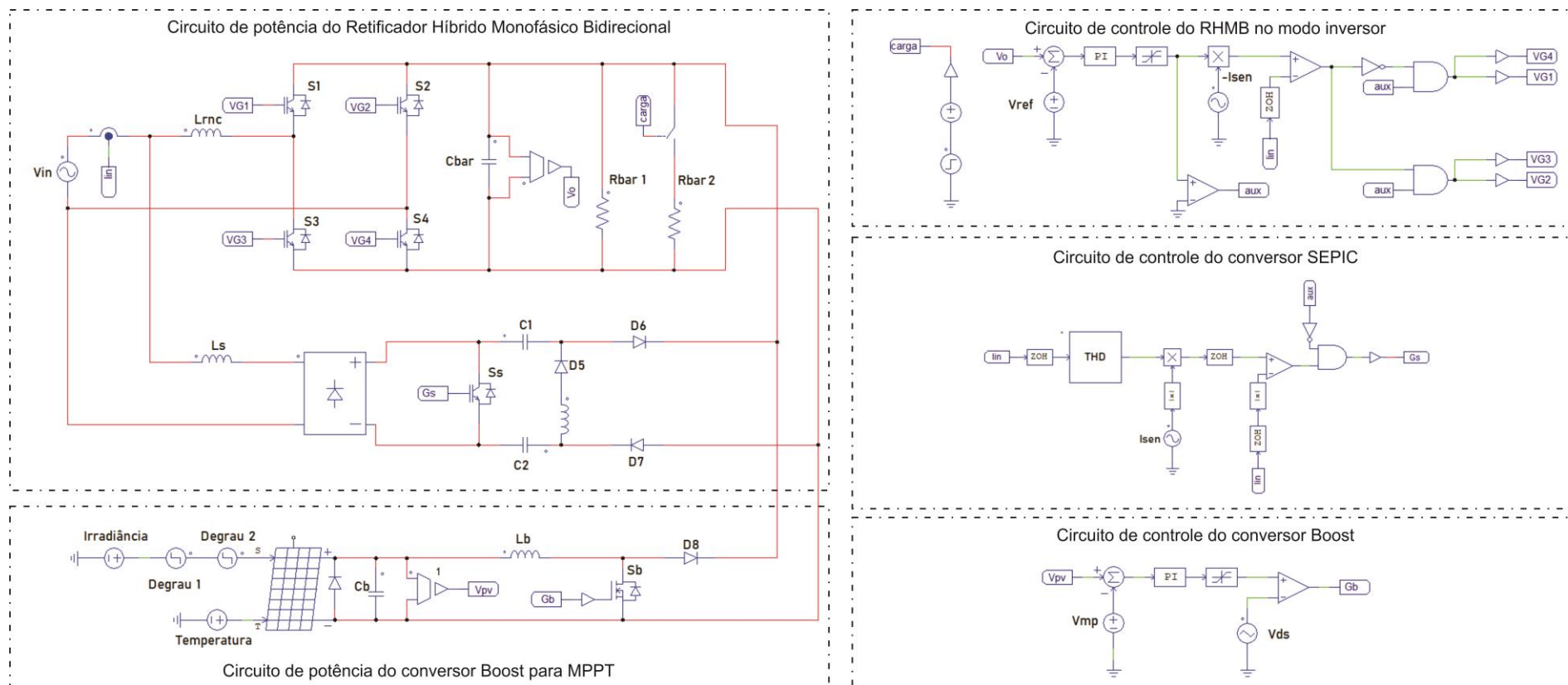
Visando reduzir o processamento computacional, optou-se por substituir a malha de PLL, utilizada como base para a geração das referências para o controle da estrutura, por fontes senoidais sincronizadas com a tensão de alimentação. Ressalta-se, entretanto, que durante os ensaios experimentais realizados com o protótipo construído foi implementada a malha de PLL conforme mostrado ainda neste capítulo.

Na Figura 4.1, o bloco intitulado “*THD*” contém o algoritmo implementado de acordo com o diagrama de blocos da Figura 3.4, apresentado também no Apêndice A.

4.2.1 Análise da resposta de controle: Modo Retificador

Afim de avaliar a resposta no modo retificador, quando a estrutura trabalha como um Retificador Monofásico não Controlado através dos diodos de antiparalelo das chaves junto à ação do conversor CC-CC SEPIC, caracterizando sua ação híbrida, simulou-se o sistema operando em condições nominais através da conexão de uma carga com demanda de 900W de potência no barramento CC e da fixação da irradiação em 200 W/m² com 415Wp de potência disponível.

Figura 4.1 – Circuito montado no PSIM® para simulação do RHMB.

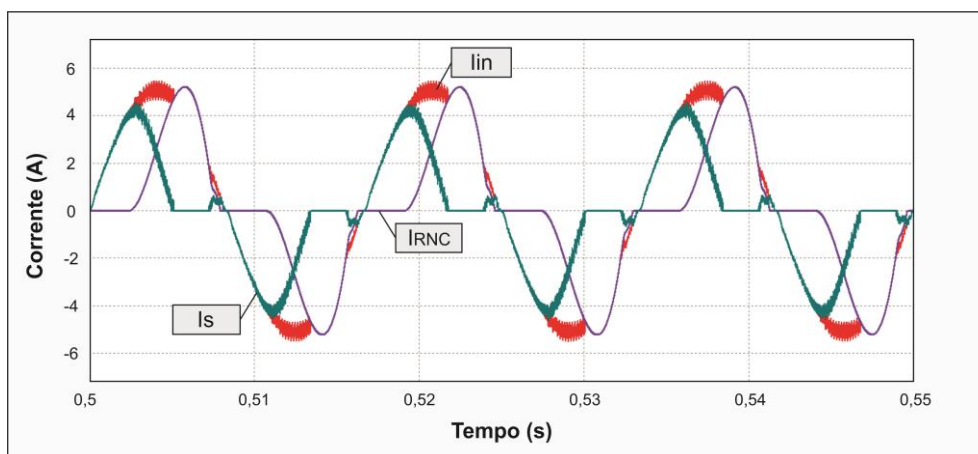


Fonte: Dados da própria autora.

Como a potência disponível na geração fotovoltaica nessa situação é inferior à demandada pela carga, o restante da potência para atendimento da mesma é dado pela rede CA de alimentação. Essa potência é drenada através da composição da ação paralela do retificador não controlado (I_{RNC}) com o conversor SEPIC (I_S), resultando em uma corrente drenada (I_{in}) com aspecto senoidal. Esse aspecto senoidal indica uma operação com conteúdo harmônico de baixa ordem, conforme mostra a Figura 4.2.

Como já discutido no Capítulo 3, o grupo “Ret-2”, composto pelo conversor SEPIC, opera impondo uma corrente de entrada com aspecto senoidal sendo que o aspecto da corrente de entrada e consequentemente a DTI de corrente estão relacionadas à amplitude do sinal de controle K_i . A estratégia de controle opera de forma a alterar a magnitude desse sinal e igualar a DTI de referência à DTI da corrente de entrada.

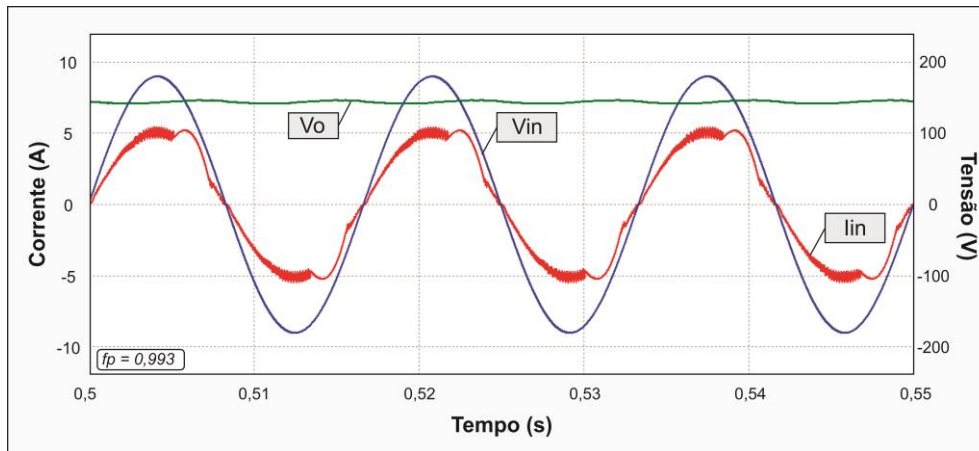
Figura 4.2 – Resposta em regime permanente da corrente de entrada (I_{in}) dada pelo somatório das corrente do RNC e do conversor SEPIC.



Fonte: Dados da própria autora.

Nessa etapa de operação, a estratégia de controle desativa as chaves da ponte uma vez que a tensão de saída é menor do que a de referência (300 V). Dessa forma, conforme ilustra a Figura 4.3, o barramento CC de saída é mantido pelo RNC e valor médio de sua tensão gira em torno de 140V. Ainda por essa figura, observa-se que a corrente de entrada e a tensão de alimentação estão defasadas de $6,78^\circ$ (fator de potência 0,993), comprovando característica de retificação da estrutura.

Figura 4.3 – Resposta em regime permanente da corrente de entrada (I_{in}) e da tensão no barramento CC (V_o) para a etapa de retificação.



Fonte: Dados da própria autora.

4.2.2 Análise da resposta de controle: Modo Inversor

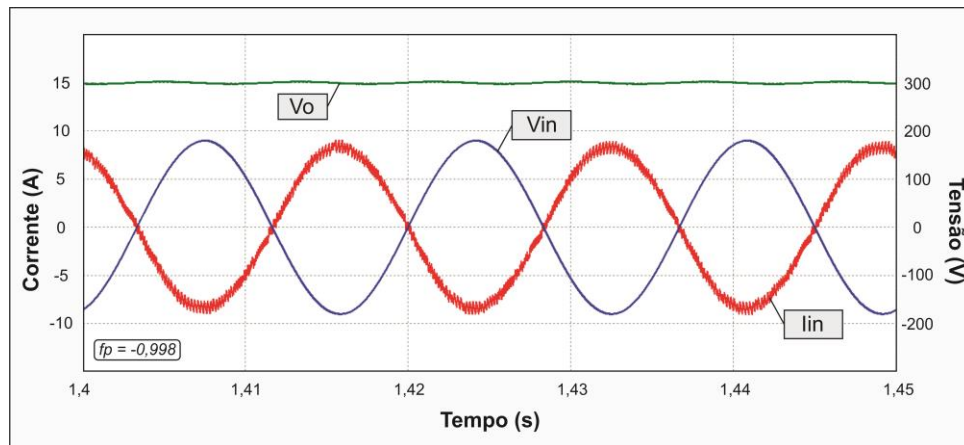
No intuito de analisar a resposta do modo inversor em operação nominal, inseriu-se uma carga CC com demanda de 300 W no barramento da microrrede CC e a irradiação foi mantida em 500 W/m² com 1kWp de potência disponível. Durante essa etapa, a potência disponibilizada pela geração fotovoltaica é superior à demandada pela carga, de maneira que o conversor SEPIC encontra-se desabilitado e as chaves da ponte habilitadas de forma a realizar a inversão do fluxo de potência e consequente injeção de potência ativa na rede com controle de tensão no barramento de corrente contínua.

A resposta em regime permanente obtida para a tensão no barramento CC e a corrente injetada na rede está mostrada na Figura 4.4. Fica evidente a boa resposta do controle de tensão da microrrede (V_o) uma vez que, nessa etapa, essa tensão está regulada em 300V. Conjuntamente, ainda observando a Figura 4.4, constata-se uma defasagem angular de 176,9° entre corrente e tensão de entrada, fato esse característico do modo inversor do RHMB, com obtenção de um fator de potência de -0,998 (sendo que o sinal negativo nesse parâmetro se refere apenas ao fato das duas formas de onda estar próximo de 180°).

Por fim, para avaliar a resposta transitória do modo inversor do RHMB, apresenta-se na Figura 4.5 a resposta do SFBCR quando submetido a um distúrbio de irradiação passando de 500W/m² para 250W/m² ainda mantendo a mesma carga conectada ao barramento (P_o constante). Verifica-se que há injeção de corrente na rede elétrica com elevado fator de potência e ainda percebe-se uma boa atuação

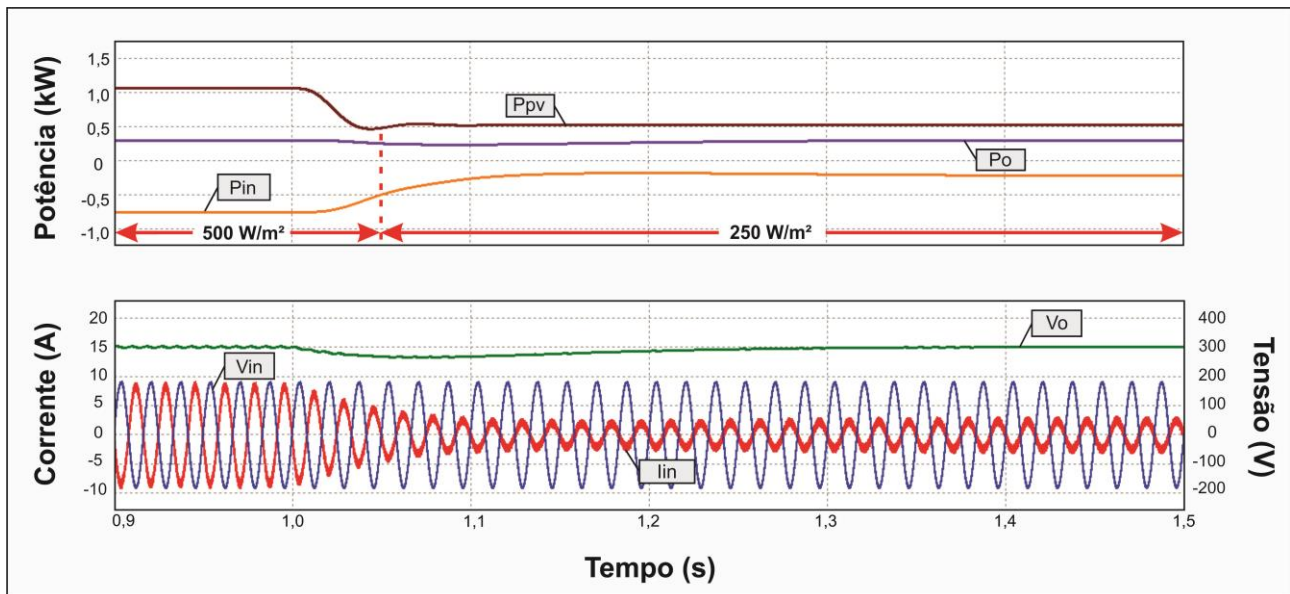
do controlador de tensão com período transitório de 330ms e redução da tensão nominal do barramento de 36 V (12 %).

Figura 4.4 – Resposta em regime permanente da corrente de entrada (I_{in}) e da tensão no barramento CC (V_o) para a etapa de inversão.



Fonte: Dados da própria autora.

Figura 4.5 – Resultado de simulação do RHMB atuando como inversor com degrau na irradiação solar do sistema.



Fonte: Dados da própria autora.

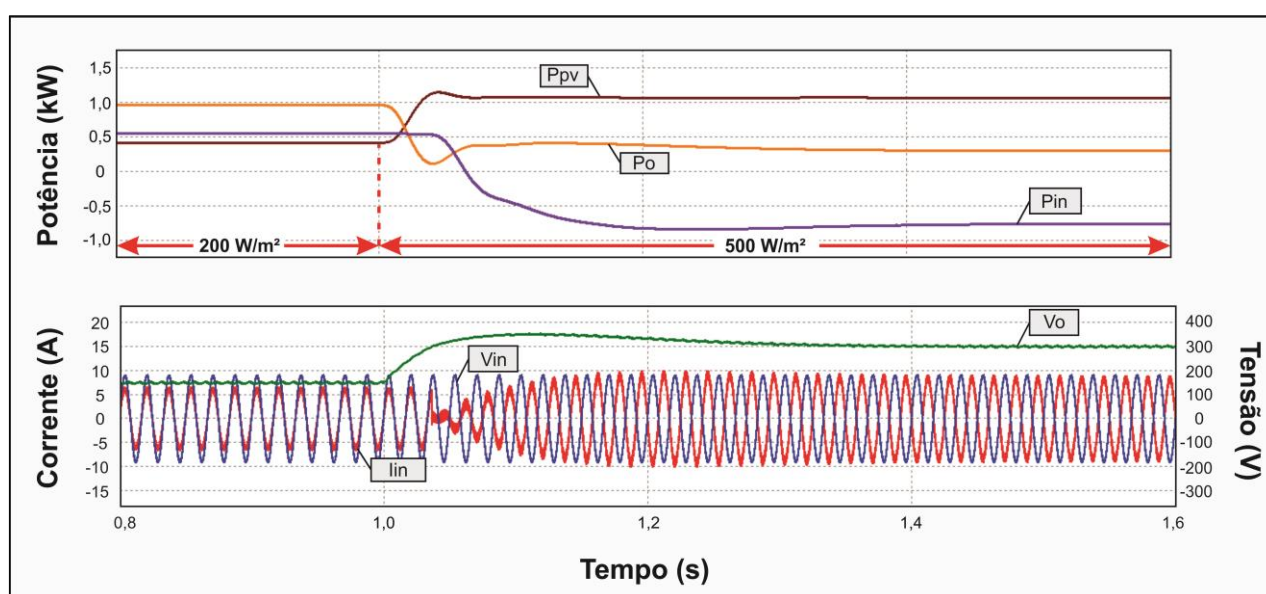
4.2.3 Análise da resposta transitória entre os modos de operação

Com o propósito de verificar a ação bidirecional do RHMB, realizou-se a simulação do sistema com irradiação solar constante em 200 W/m², drenando inicialmente 950W, sendo 415W

derivados da geração fotovoltaica e 535W da rede elétrica. Em 1s, a irradiação sobe para 500W/m² e insere-se uma carga na microrrede CC com demanda de 300W a qual, portanto, não consome toda a potência disponibilizada pela geração fotovoltaica de energia.

Os detalhes da resposta obtida estão evidenciados na Figura 4.6, na qual visualiza-se a inversão de fase na corrente nos terminais da rede (I_{in}) e, conseqüentemente, estabilização da tensão V_o . A potência nos terminais da rede passa de +535W (importação de energia) para -760W (exportação de energia) de forma que fica evidente a característica de bidirecionalidade do conversor.

Figura 4.6 – Análise transitória computacional de troca nos modos de operação do RHMB.



Fonte: Dados da própria autora.

4.3. Resultados experimentais

4.3.1 Aspectos de construção do protótipo do RHMB

Para validar as proposições teóricas descritas e os resultados de simulação computacional apresentados, desenvolveu-se um protótipo do Retificador Híbrido Monofásico Bidirecional com capacidade de processar uma potência máxima de 1kW como mostrado na Figura 4.7. Os dados dos principais elementos que constituem o protótipo estão apresentados na Tabela 6.

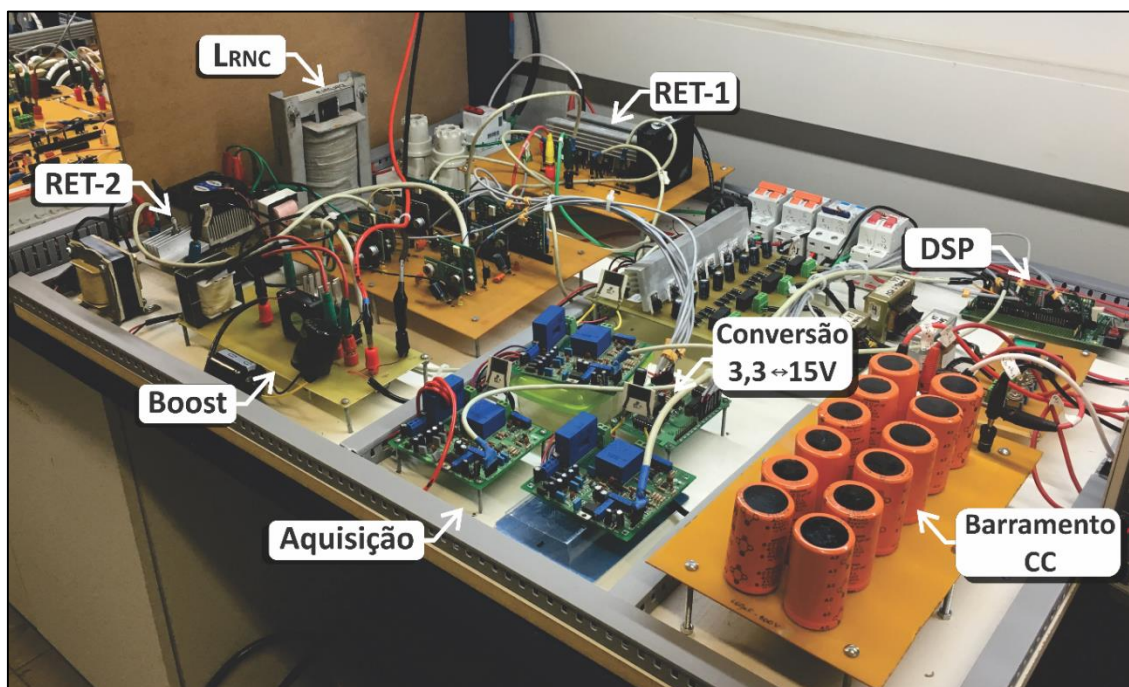
O acionamento dos interruptores no modo inversor foi realizado utilizando-se o circuito de gatilho duplo (*gate driver duplo*) SKHI-20opA da Semikron[®] conforme mostra a Tabela 7. Sua

estrutura possui proteção integrada contra curto-circuito baseada no monitoramento contínuo da tensão em cada interruptor, provendo o desligamento suave com sinalização de erro.

Já o acionamento dos interruptores do conversor SEPIC e do conversor Boost foram realizados utilizando-se o circuito de gatilho simples (*gate driver simples*) SKHI-10opA da Semikron® conforme mostra a Tabela 8, o qual também possui a mesma proteção integrada do *gate* citado acima.

São apresentados os principais resultados experimentais que validam a estrutura e sua estratégia de controle sendo que, para a realização dos testes, houve uma redução na potência nominal devido à limitação dos componentes laboratoriais e para que seja mantida a integridade da estrutura. Os ensaios foram realizados para uma tensão de alimentação de 100 V_p (V_{in}) e um barramento CC (V_o) de 150 V durante a etapa de injeção. Já em relação ao MPPT, definiu-se uma tensão de máxima potência (V_{pv}) de 60 V e uma corrente de máxima potência de 5,88 A. É importante destacar ainda que, por uma questão de segurança, todos os testes foram realizados com a utilização de um Transformador Variador de Tensão da marca STP® modelo ATV-245-T.

Figura 4.7 – Protótipo do RHMB de 1 kWp aplicado a microrredes CC com energia solar fotovoltaica e conexão bidirecional à rede elétrica CA.



Fonte: Dados da própria autora.

Tabela 6 - Resumo dos parâmetros do protótipo do Retificador Híbrido Monofásico Bidirecional.

Componente	Especificação
Interruptores S_1, S_2, S_3, S_4 e S_B	IGBT – IRG4PC40KD: 600V; 25A
Interruptor S_s	IGBT – IRG4PH50UD: 1200V; 24A
Diodos $D_1, D_2, D_3, D_4, D_5, D_6, D_7$ e D_B	C3D10065: 650V; 14,5A
Indutor L_{RNC}	Núcleo de Aço Silício; 15,8mH
Indutor L_s	Núcleo de Ferrite; 7mH
Indutor L_M	Núcleo de Ferrite; 500uH
Capacitores C_1 e C_2	Corrente contínua; 22μF
Capacitor C_{BAR}	Associação de capacitores eletrolíticos; 660μF
Microcontrolador	DSP – TMS320F28335

Fonte: Dados da própria autora.

Na Tabela 9 tem-se as características do microprocessador da *Texas Instruments*[®] utilizado para implementação digital de todo o algoritmo de controle do sistema. Esse microprocessador possui tensão de trabalho de 0 a 3,3V e o protótipo construído possui elementos que atuam em tensão de 0 a 15V de forma que tornou-se necessária a utilização de uma placa de conversão de sinais de 0 – 3,3V para 0 – 15V como mostra a Tabela 10.

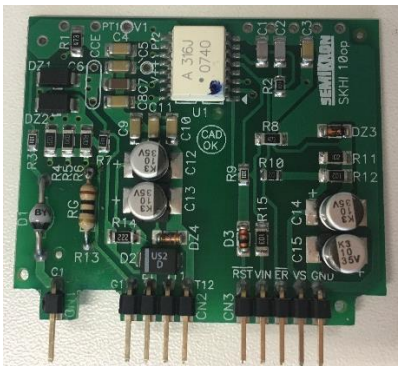
Tabela 7 - Especificações do circuito duplo para acionamento de interruptores SKHI 20 opA da *Semikron*.



Tensão de alimentação	15 V
Frequência máxima de chaveamento	100 kHz
Máxima tensão detectável entre coletor e emissor	1000 V
Limiar de tensão de entrada para nível alto	11 V
Limiar de tensão de entrada para nível baixo	4,8 V
Tensão no gatilho do interruptor para estado ligado	15 V
Tensão no gatilho do interruptor para estado desligado	-8 V

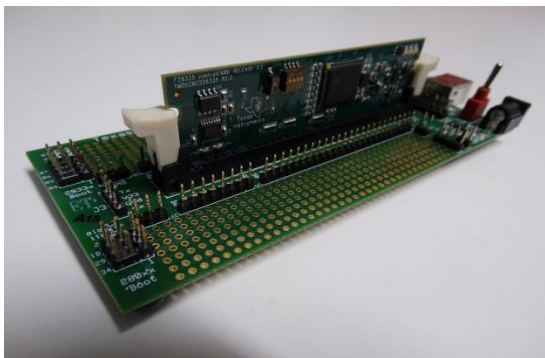
Fonte: Dados da própria autora.

Tabela 8 - Especificações do circuito simples para acionamento de interruptores SKHI 10 opA da *Semikron*.

	Tensão de alimentação	15 V
	Frequência máxima de chaveamento	100 kHz
	Máxima tensão detectável entre coletor e emissor	1000 V
	Limiar de tensão de entrada para nível alto	10 V
	Limiar de tensão de entrada para nível baixo	5,8 V
	Tensão no gatilho do interruptor para estado ligado	15 V
	Tensão no gatilho do interruptor para estado desligado	-8 V

Fonte: Dados da própria autora.

Tabela 9 - Especificações do microprocessador DSP TMS320F28335 da *Texas Instruments*®.

	Arquitetura de ponto flutuante de 32 bits
	Conversor analógico / digital (A/D) ultra rápido (80 ns)
	512 KB de memória Flash
	68 KB de memória RAM
	Frequência de <i>clock</i> de 150 MHz
	176 pinos de entrada e saída de propósito geral

Fonte: Dados da própria autora.

Tabela 10 - Especificações do módulo de conversão dos sinais da faixa de 0 a 3,3 V para a faixa de 0 a 15 V.



Portas de Entrada	12
Faixa de tensão dos sinais de entrada	0 a 3,3 V
Portas de Saída	12
Faixa de tensão dos sinais de Saída	0 a 15 V

Fonte: (Rodrigues, 2016).

A aquisição de todos os sinais analógicos de corrente e de tensão e sua conexão às entradas do conversor A/D do DSP é feita através da placa de aquisição de sinais de acordo com os dados expostos na Tabela 11.

Utilizaram-se ainda disjuntores para proteção contra curto circuito e sobrecargas elétricas. Também foram utilizados dissipadores de calor e *coolers* para melhor troca térmica dos diodos e interruptores com o ar, evitando assim o desgaste excessivo e aumentando a vida útil dos mesmos.

Tabela 11 - Especificações do módulo para aquisição e condicionamento de sinais de tensão e corrente



Tensão de alimentação	± 12 V
Máxima corrente eficaz de medição	50 A
Faixa de medição de corrente	- 70 A a + 70 A
Máxima tensão eficaz de medição	500 V
Faixa de medição de tensão	- 500 V a + 500 V
Faixa de tensão do sinal de saída	0 a 3,3 V
Nível de <i>offset</i>	1,5 V

Fonte: (Rodrigues, 2016)

A geração de energia fotovoltaica conectada à microrrede CC foi realizada através do emulador solar Regatron® TopCon Quadro – *Programmable DC Power Supply* modelo TC.P.10.600.400.S. O emulador foi conectado ao conversor Boost para realização da busca pelo ponto de máxima potência conforme mostra a Figura 4.8.

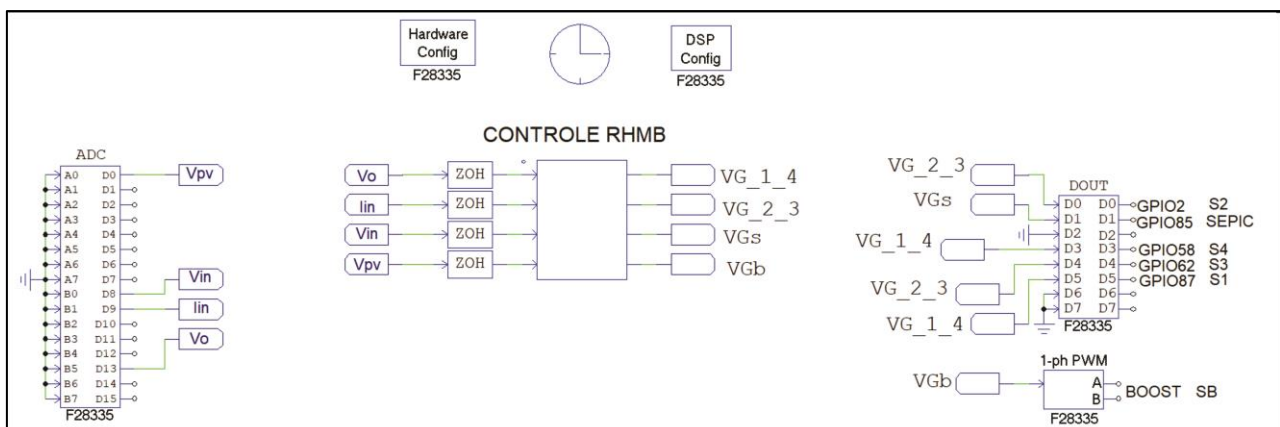
Para o controle do sistema completo foi criado um código de comando em linguagem C que pode ser visualizado no Apêndice A. A configuração do sistema de conversão A/D, portas PWM e das entradas e saída de propósito geral foi realizada a partir da interface presente no PSIM®, sendo esta mostrada na Figura 4.9.

Figura 4.8 – Emulador solar utilizado para os resultados experimentais.



Fonte: Dados da própria autora.

Figura 4.9 – Interface do PSIM® utilizada para desenvolvimento do código de controle e configuração do DSP TMS320F28335.



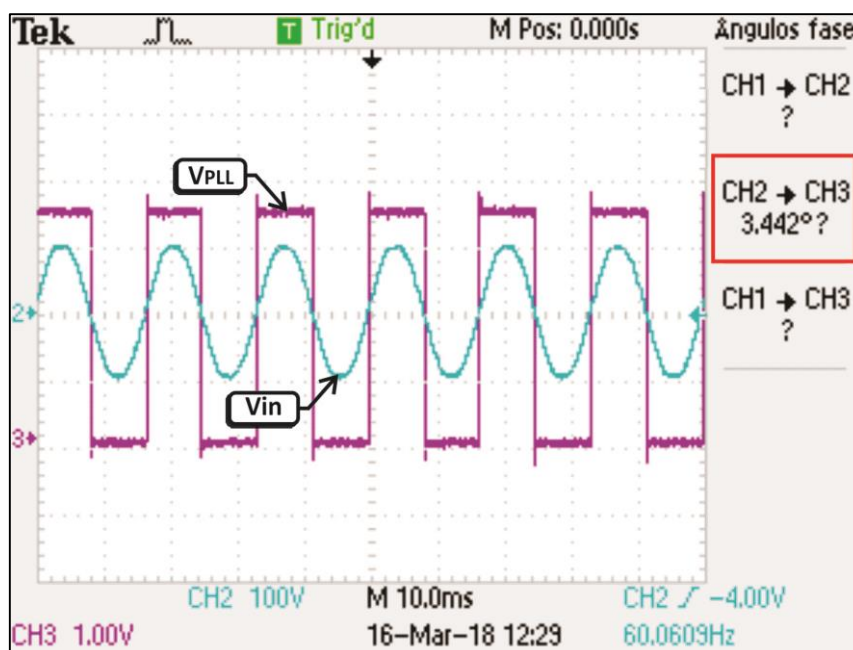
Fonte: Dados da própria autora.

4.3.2 Verificação experimental do PLL, cálculo da DTI e pulsos de gatilho

O objetivo dessa seção é apresentar os resultados dos ensaios que validem o algoritmo implementado na estratégia de controle no que tange: a geração de uma referência senoidal utilizando o PLL, o cálculo da DTI de corrente de entrada conforme apresentado no Capítulo 3 e ainda a verificação prática dos pulsos de gatilho das chaves. O algoritmo será ratificado a partir da comparação entre os valores digitais retornados pela estratégia de controle embarcada no DSP em confronto com as medições realizadas no circuito de potência.

Como verificação experimental inicial, foi investigada a ação do PLL projetado na seção 3.3.1. Para isso, desenvolveu-se um código de comando para inversão no estado de saída de uma GPIO (*General Purpose Input Output*) à medida que ocorre a mudança de sinal da tensão da rede elétrica - ou seja, quando a senóide de saída do PLL for maior que zero, o pino digital deve apresentar valor 1 (nível alto) e quando for menor que zero deve apresentar valor 0 (nível baixo). A resposta obtida está mostrada na Figura 4.10.

Figura 4.10 – Verificação do sincronismo entre a tensão da rede (V_{in}) e a saída do PLL (V_{PLL}).



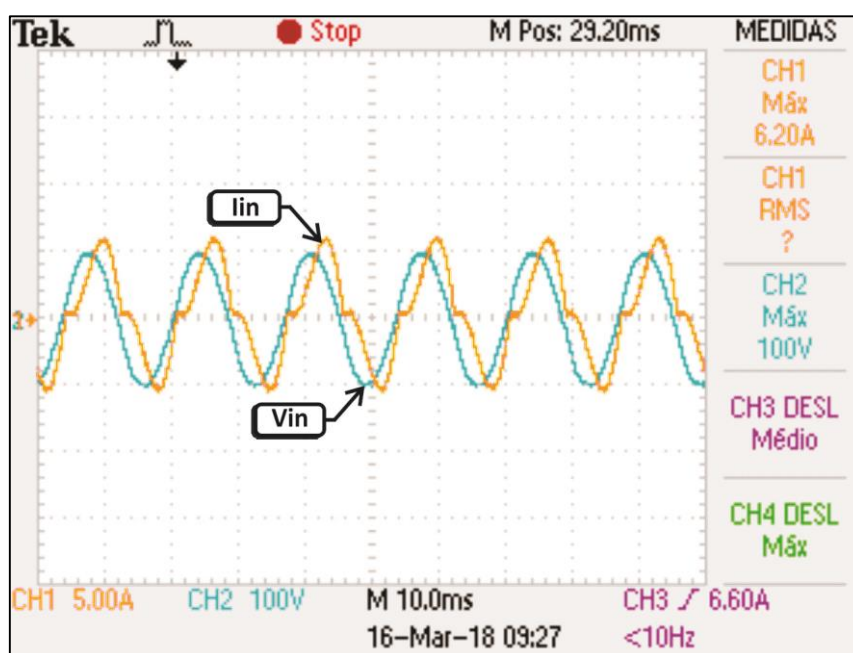
Fonte: Dados da própria autora.

Nota-se, pela análise da referida figura, que a onda de saída do PLL (V_{PLL}) está atracada em fase e frequência com a onda de tensão da rede (V_{in}). Observou-se uma diferença de fase de 3,4° entre

os sinais com frequência de 60Hz e, portanto, o PLL projetado alcançou seu objetivo proposto de obtenção de sincronismo com a rede.

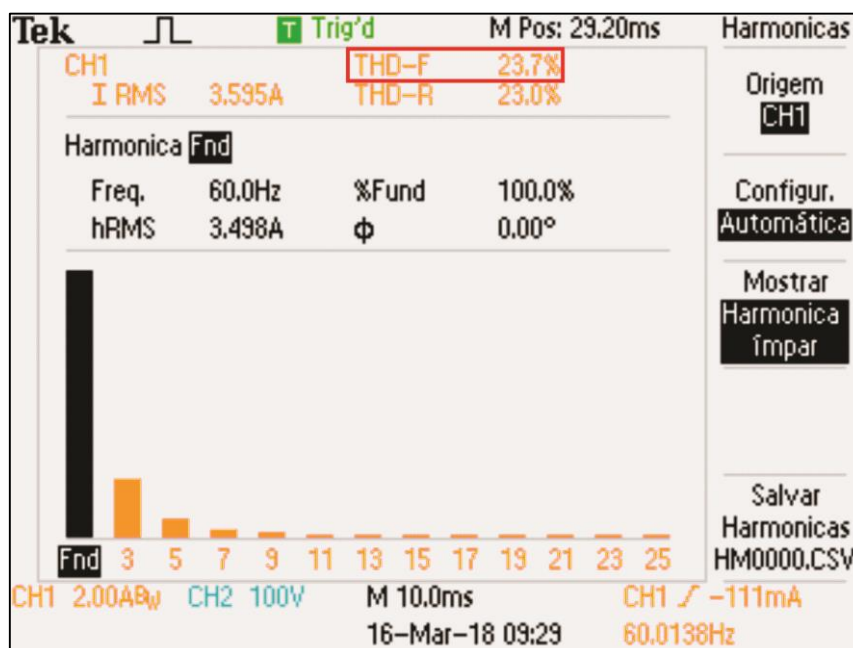
No tocante ao cálculo da DTI da corrente de entrada, implementado conforme o diagrama de blocos ilustrado na Figura 3.4, é realizada a validação do algoritmo a partir da comparação do valor retornado pela estratégia de controle com o valor obtido através do osciloscópio Tektronix® TPS 2024 o qual é dotado de um *software* dedicado ao cálculo da distorção harmônica total das formas de onda. Ajustou-se o Transformador Variador de Tensão para uma tensão de entrada de 100 V_p e aplicou-se essa alimentação na estrutura durante a operação como retificador (aqui apenas com o grupo Ret-1 habilitado) obtendo as formas de onda de tensão (V_{in}) e corrente de entrada (I_{in}) conforme mostra a Figura 4.11. A Figura 4.12 ilustra o espectro harmônico dessa corrente com destaque para o valor da DTI da mesma obtido através do osciloscópio.

Figura 4.11 – Tensão (V_{in}) e corrente de entrada (I_{in}) durante etapa de operação como retificador.



Fonte: Dados da própria autora.

Figura 4.12 – Espectro harmônico e DTI da corrente de entrada (I_{in}) obtidos através do osciloscópio.



Fonte: Dados da própria autora.

A Figura 4.13 apresenta o resultado da captura de tela do *software Code Composer*[®], responsável pelo monitoramento em tempo real do valor da variável do DSP TMS320F28335 que recebe o valor calculado pela estratégia de controle.

Figura 4.13 – Captura de tela do *Code Composer*[®] para verificação da variável *THD*.

Expression	Type	Value	Address
(x)= THD*100	float	26.843029	
+ Add new expression			

Fonte: Dados da própria autora.

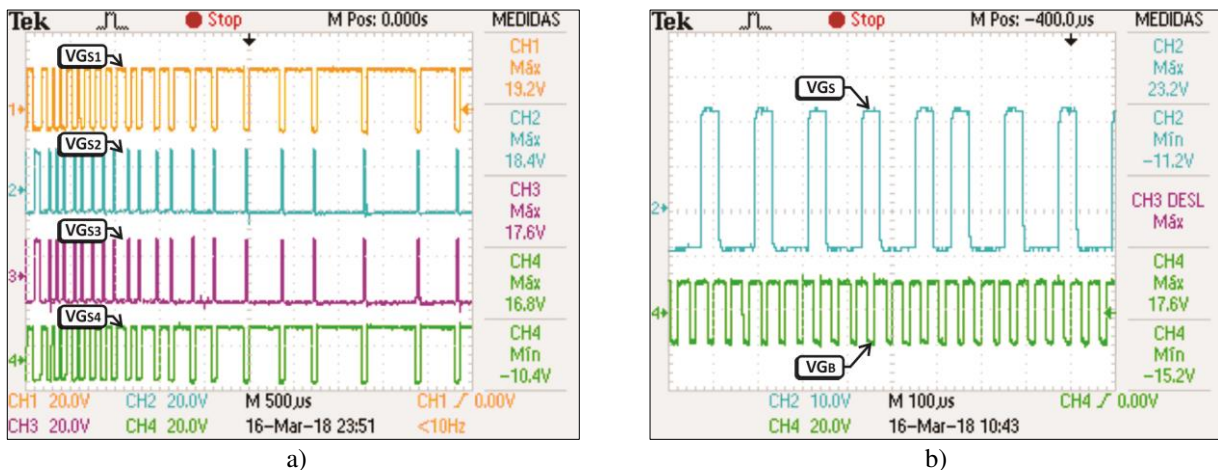
Comparando-se os resultados ilustrados na Figura 4.12 e na Figura 4.13, conclui-se que o algoritmo implementado mostrou-se eficiente no cálculo da DTI da corrente de entrada, sendo a pequena diferença entre os dois valores justificada pelo fato de que os métodos de cálculo do osciloscópio e do DSP serem distintos – o osciloscópio faz uma somatória até a vigésima quinta harmônica e no DSP é feito o cálculo extraindo a componente fundamental como mostrado na equação (3.3) na seção 3.3.3 *Cálculo da Distorção Total de Corrente (DTI)*. Esse valor calculado é

utilizado como base para a geração de uma referência de corrente afim de manter constante a DTI da corrente CA de entrada conforme o valor de referência estabelecido.

Um último fator importante de verificação prática são os pulsos de gatilho de cada interruptor do RHMB, do conversor SEPIC e do conversor BOOST. Durante os testes práticos, estes devem ser constantemente monitorados visando garantir o bom funcionamento e integridade dos elementos do circuito de potência. Na Figura 4.14 a) estão apresentados os sinais para acionamento das chaves S_1 , S_2 , S_3 e S_4 e na Figura 4.14 b) estão apresentados os sinais para acionamento das chaves S_S e S_B .

Os pulsos mostrados estão presentes na saída dos *gates drivers* duplos (Figura 4.14 a)) e dos *gates drivers* simples (Figura 4.14 b)) e possuem valores máximo e mínimo de acordo com o especificado pelo *datasheet*, garantindo a condução e abertura das chaves.

Figura 4.14 – a) Sinal de gatilho dos interruptores S_1 (V_{G1}), S_2 (V_{G2}), S_3 (V_{G3}) e S_4 (V_{G4}) e b) Sinal de gatilho dos interruptores do Boost (V_{GB}) e do SEPIC (V_{GS})



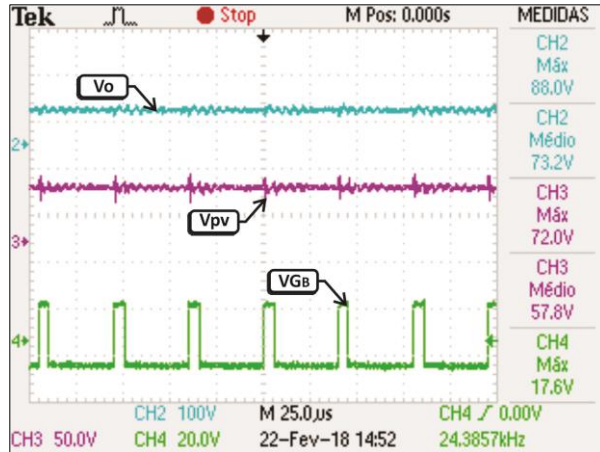
Fonte: Dados da própria autora.

4.3.3 Avaliação da resposta do conversor Boost

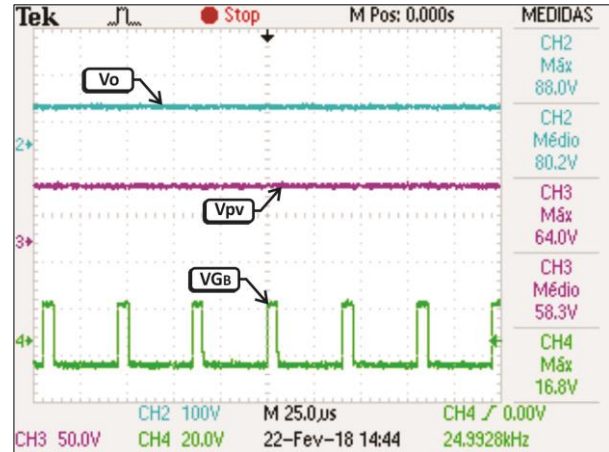
Inicialmente é feita a análise da resposta do conversor Boost no que diz respeito à extração da máxima potência de acordo com os parâmetros configurados através do emulador solar utilizado. A Figura 4.15 mostra a resposta da tensão de máxima potência (V_{pv}) para duas tensões de entrada distintas sendo em a) $V_{in} = 100 V_p$ e em b) $V_{in} = 140 V_p$.

Observa-se que a operação prática do conversor Boost mostrou-se satisfatória já que, para diferentes tensões de alimentação, o conversor manteve a tensão de máxima potência em torno de 60 V, conforme projetado.

Figura 4.15 – Tensão de saída (V_o), tensão de máxima potência (V_{pv}) e pulsos no interruptor do conversor Boost (V_{GB}) para: a) tensão de entrada de 100 V_P; b) tensão de entrada de 140 V_P.



a)

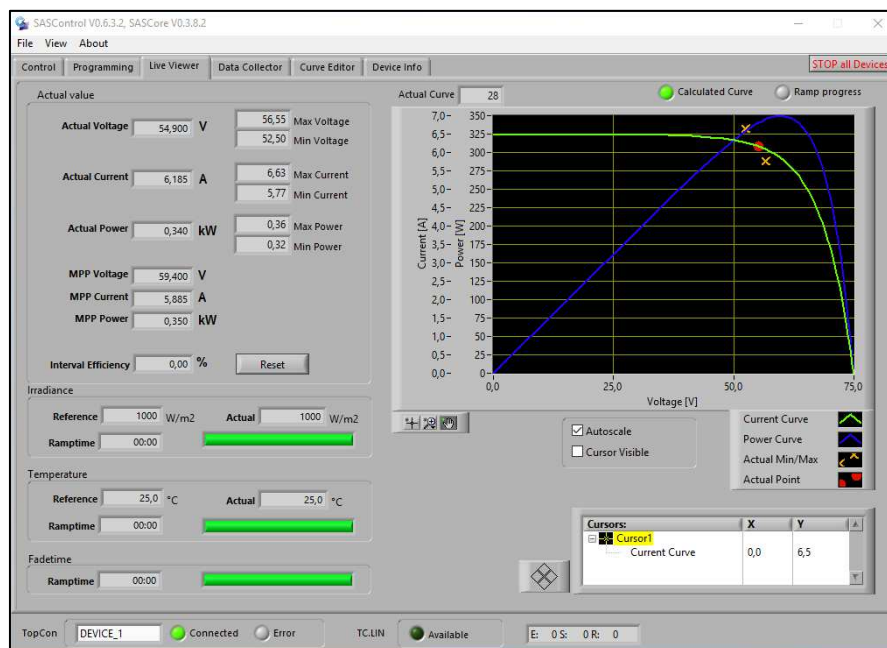


b)

Fonte: Dados da própria autora.

Além disso também é possível notar pela interface do *software* SASControl[®], responsável pelo monitoramento e configuração dos parâmetros do emulador solar, ilustrada na Figura 4.16, que o conversor Boost está operando no ponto de máxima potência.

Figura 4.16 – Captura de tela do SASControl[®] para verificação da extração de máxima potência.

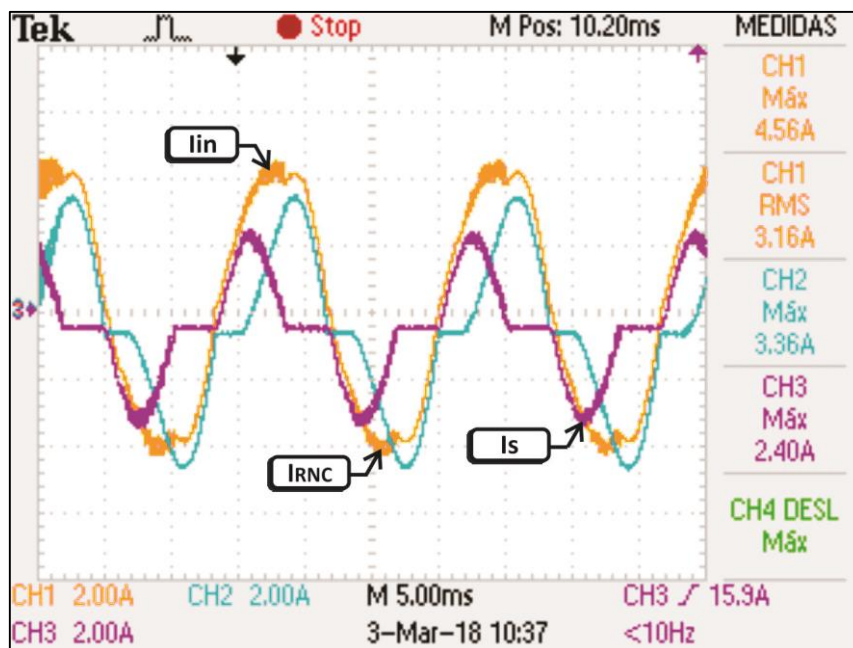


Fonte: Dados da própria autora.

4.3.4 Análise experimental do modo retificador

Para a verificação prática da operação do RHMB no modo de retificação, realizou-se a desconexão do emulador solar e manteve-se conectada no barramento CC uma carga puramente resistiva de 25 ohms (demanda de 300 W). Com isso, toda a energia necessária para atendimento dessa carga é resultante da rede CA e é drenada pela ação dos grupos Ret-1 (I_{RNC}) e Ret-2 (I_S). Conforme explicado no Capítulo 3, a corrente de entrada é dada pelo somatório das correntes dos dois grupos já que, durante a etapa de retificação, tem-se a ação paralela do Retificador Não Controlado e do conversor CC-CC SEPIC. A Figura 4.17 mostra a corrente de entrada através de sua decomposição em I_S e I_{RNC} .

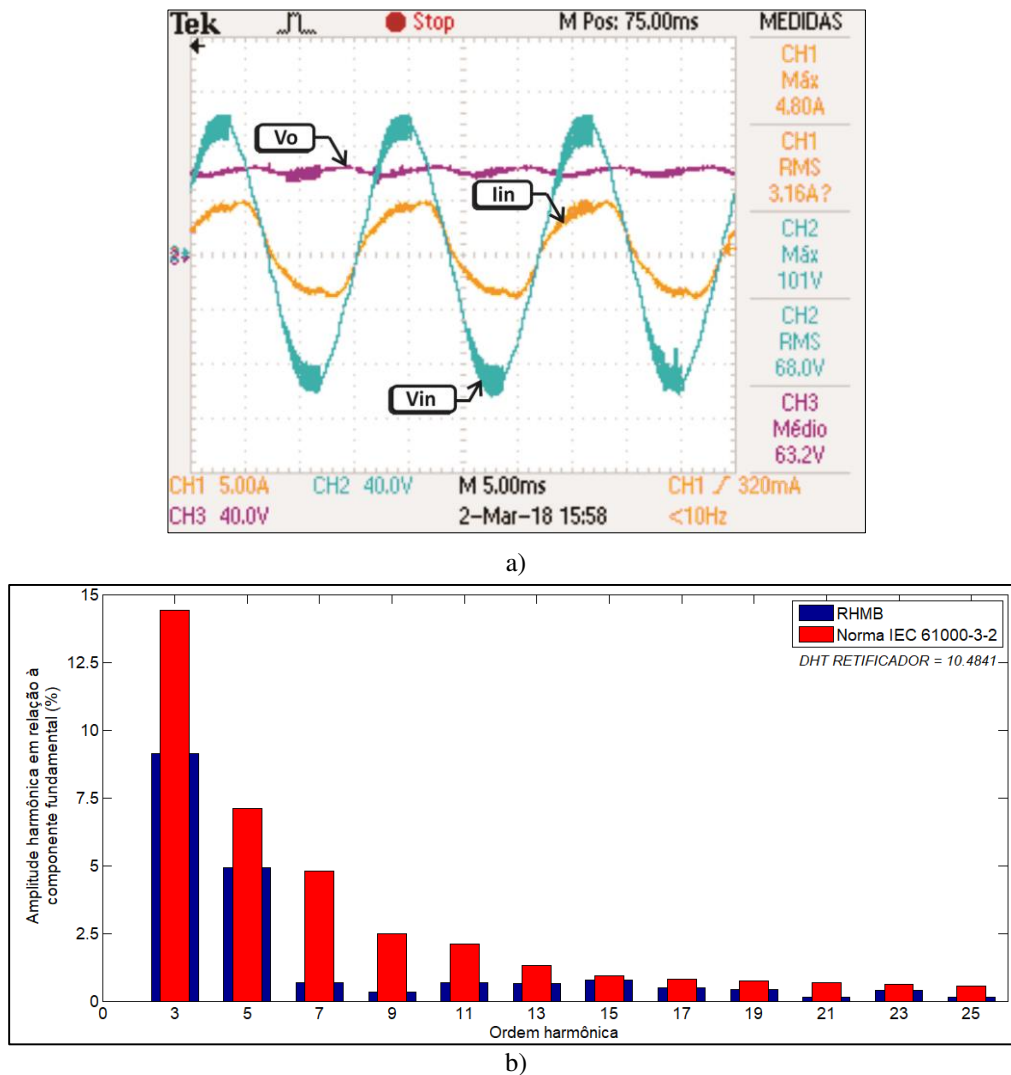
Figura 4.17 – Composição da corrente de entrada (I_{in}) durante a etapa de retificação ($I_{in} = I_{RNC} + I_S$).



Fonte: Dados da própria autora.

Já na Figura 4.18, observando inicialmente sua parte a), tem-se essa mesma corrente de entrada comparada à tensão de entrada (V_{in}) e à tensão de saída (V_o). Nota-se uma defasagem mínima entre corrente e tensão de entrada (igual a $4,1^\circ$) e ainda observa-se que nessa etapa a tensão de saída é dada pela média da tensão de alimentação.

Figura 4.18 – Modo retificador: a) Tensão do barramento (V_o), tensão (V_{in}) e corrente (I_{in}). b) Espectro harmônico da corrente CA de entrada.



Na Figura 4.18 b), afim de validar a eficiência da estrutura em mitigar o conteúdo harmônico da corrente de entrada, obteve-se o espectro harmônico da forma de onda de I_{in} contemplando a comparação com a norma internacional IEC 61000-3-2. Essa validação foi realizada através do código desenvolvido e validado por (LIMA, 2015) no *software* Matlab® o qual está disponibilizado no Apêndice B.

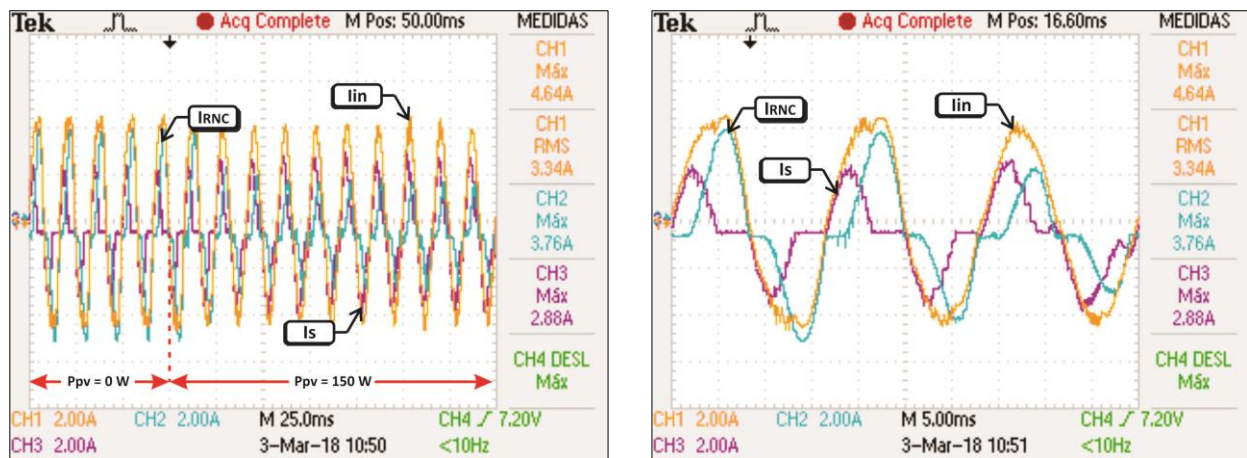
Destaca-se que a referência de DTI ajustada no controle ($THD_Ref = 18\%$) foi determinada por tentativa e erro por meio da comparação entre diferentes valores de DTI de referência e seus

respectivos espectros harmônicos de corrente. É importante ressaltar também que esse valor de referência para atendimento à norma praticamente não se altera com as variações de carga.

Para avaliar o comportamento dinâmico da estrutura e a eficiência da estratégia de controle em mitigar o conteúdo da corrente CA de entrada, aplicou-se uma variação de potência no barramento CC através da habilitação do emulador solar com $P_{pv} = 150W$, como mostra a Figura 4.19 a).

Nos instantes que precedem o degrau, o incremento de potência é processado pelo RNC, o que resulta em uma corrente de entrada com aspecto distorcido devido ao aumento da corrente drenada pelo RNC. O aumento da DTI logo após o degrau sensibiliza a estratégia de controle do conversor SEPIC o qual incrementa a amplitude da referência de corrente no sentido de manter constante a DTI e igual à referência. Esse fato é verificado pela Figura 4.19 b), na qual nota-se o aumento da parcela de corrente drenada pelo grupo Ret-2 (I_s) de modo a tornar senoidal o aspecto da corrente I_{in} , comprovando a característica desse grupo de drenar correntes senoidais.

Figura 4.19 – Composição da corrente de entrada de acordo com variação da potência de saída do emulador solar: a) detalhe da variação de potência; b) detalhe do aumento da corrente do conversor SEPIC.



a)

b)

Fonte: Dados da própria autora.

4.3.5 Análise experimental do modo inversor

A verificação prática da atuação do sistema durante o modo inversor é ilustrada na Figura 4.20. Para a análise dessa etapa tem-se: 1) a conexão do emulador solar na entrada do estágio CC-CC (conversor Boost) o qual é responsável pela extração da máxima potência com $P_{pv} = 350Wp$ e 2) a conexão de uma carga com demanda de 100 W ao barramento CC de forma que parte da energia

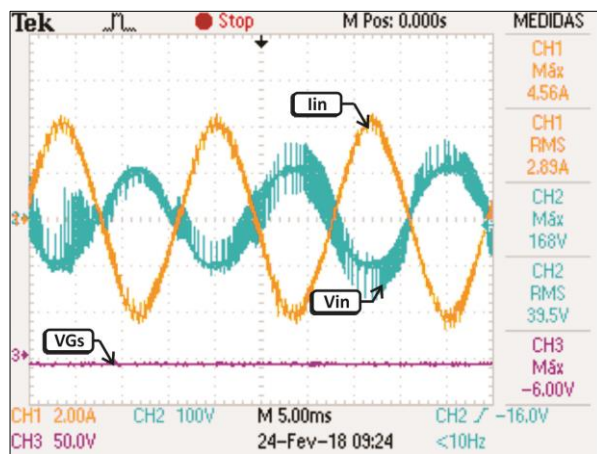
resultante do MPPT realizado pelo conversor Boost é responsável por atendê-la e o excedente é injetado na rede CA.

Nesse estágio, o grupo Ret-2 está desabilitado, conforme observado na Figura 4.20 a) pela forma de onda dos pulsos em sua chave (V_{GS}). Além disso, ainda pela Figura 4.20 a), nota-se uma defasagem de 176° entre a corrente de entrada (I_{in}) e a tensão de entrada (V_{in}), caracterizando mais uma vez a etapa de inversão do fluxo de potência ativa.

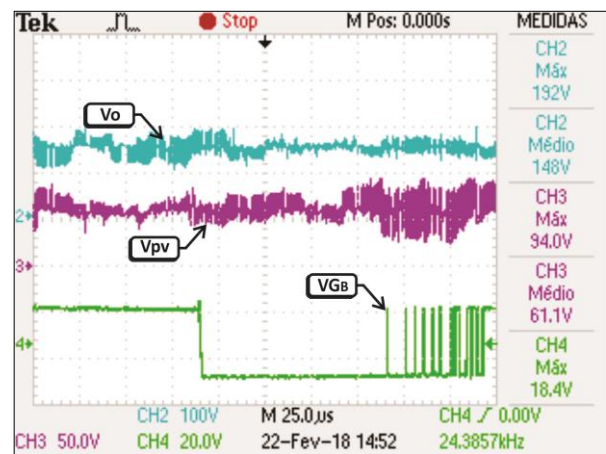
Na Figura 4.20 b) é ilustrada a forma de onda da tensão de saída (V_o) a qual manteve-se regulada com nível médio em 148V e, portanto, com erro de 1,35%. Ainda nessa figura, observa-se também a tensão de máxima potência (V_{pv}) com nível médio de 61,1V (erro de 1,83%).

Para a avaliação do espectro harmônico mostrado na Figura 4.20 c), utilizou-se o código também desenvolvido e validado por (LIMA, 2015) no software Matlab® o qual está disponibilizado no Apêndice C. Por intermédio desse código, é feita uma comparação do espectro harmônico da corrente de entrada injetada na rede (I_{in}) com a norma internacional IEEE 1547/2008. Observa-se que todos as componentes harmônicas ímpares estão de acordo com a norma e, além disso, a DTI calculada vale 3,4%, valor inferior ao determinado pela mesma.

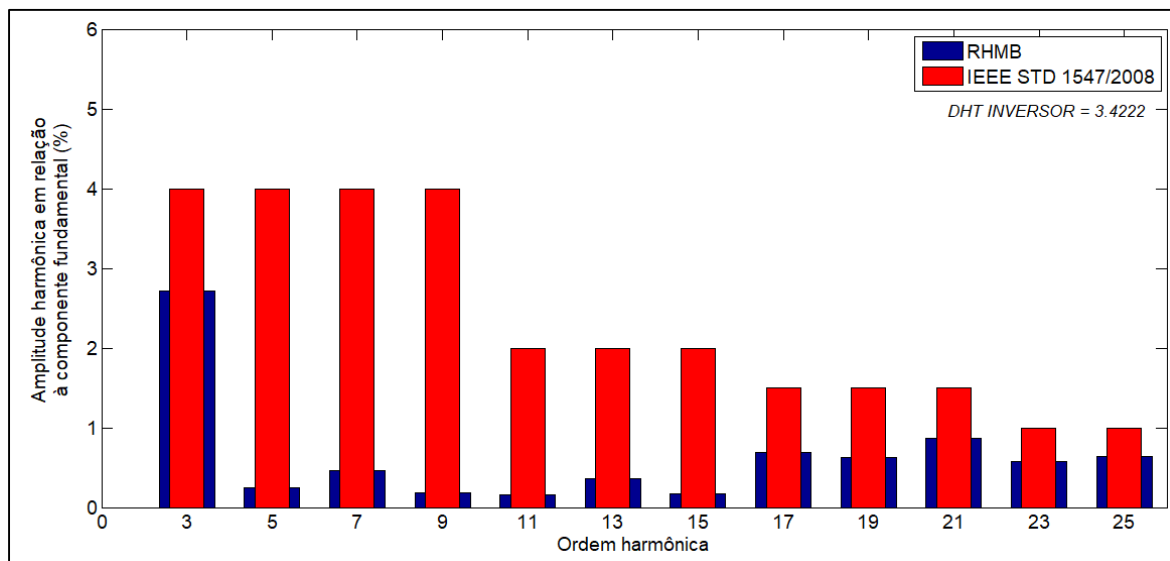
Figura 4.20 – Modo inversor: a) Tensão de entrada (V_{in}) ajustada em 100 V_p, corrente de entrada (I_{in}) e pulsos na chave do conversor SEPIC (V_{GS}). b) Tensão no barramento (V_o), tensão de saída do conversor Boost (V_{pv}) e pulsos do conversor Boost (V_{GB}). c) Espectro harmônico da corrente CA de entrada.



a)



b)



c)

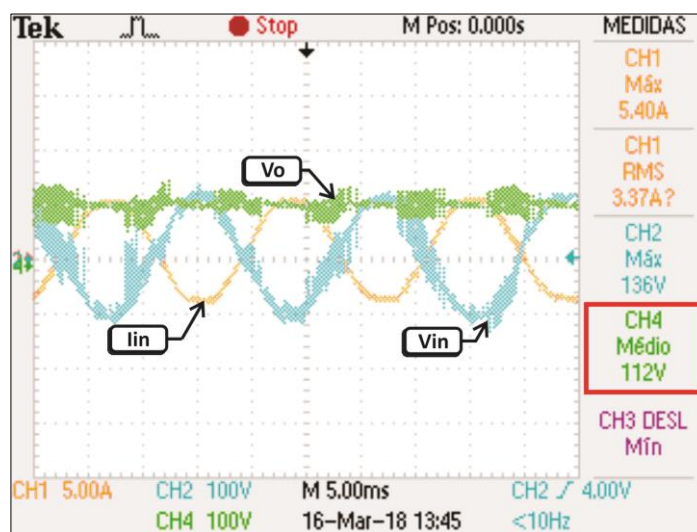
Fonte: Dados da própria autora.

Pela Figura 4.20, nota-se que as tensões apresentaram-se ruidosas. Esse ruído pode ser justificado basicamente por dois motivos: o primeiro trata-se do fato da estrutura ser alimentada por um Transformador Variador de Tensão o qual possui uma impedância de saída muito alta, ocasionando em uma tensão de saída distorcida que influencia na tensão do barramento; e o segundo motivo se baseia no fato do filtro de entrada ser do tipo L, previamente escolhido pelo custo inferior e seus bons resultados mostrados em aplicações de potências inferiores a 100kW (ARAÚJO, 2012), ao invés de um filtro LCL, por exemplo, que se mostra mais eficiente na eliminação de ruídos na tensão do barramento.

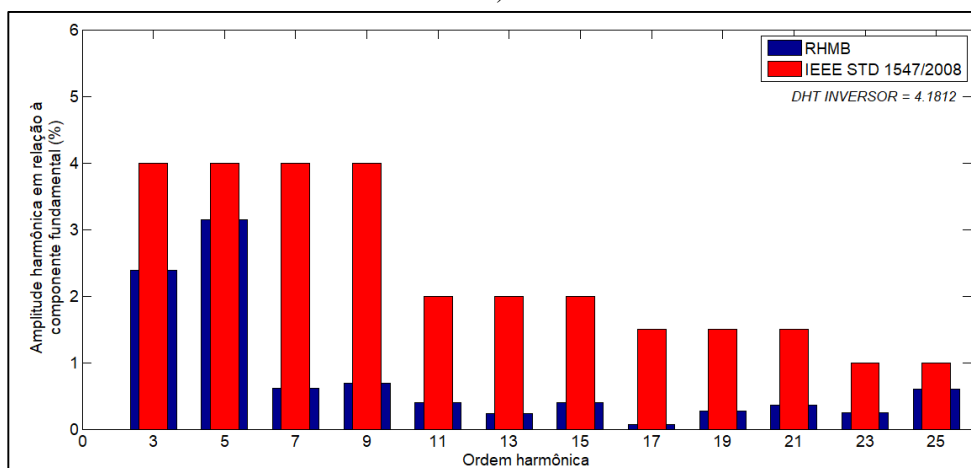
Como uma última verificação prática para a etapa de inversão, foram realizados testes com tensões de referência para o controle do barramento CC mais baixas do que a definida anteriormente, que era de 150V. Foram analisadas tanto as formas de onda também analisadas anteriormente (corrente e tensão de entrada e tensão de saída) bem como o espectro de frequência dessas correntes para comparação da DTI de acordo com a variação de V_{ref} .

Na Figura 4.21, estabeleceu-se uma tensão de referência de 120V, obtendo um valor médio na saída de 112V como destacado na parte a) desta figura. Nota-se que a corrente manteve seu aspecto senoidal, o que pode ser reafirmado pela Figura 4.21b). Apesar do valor de DTI calculado ter subido para 4,18% em relação aos 3,42% da Figura 4.20 c), ele ainda está dentro do estabelecido pela norma IEEE 1547/2008 bem como todas as componentes harmônicas ímpares até a vigésima quinta ordem.

Figura 4.21 – Modo inversor para uma tensão de referência $V_{ref} = 120V$: a) Tensão do barramento (V_o), tensão (V_{in}) e corrente (I_{in}). b) Espectro harmônico da corrente CA de entrada.



a)

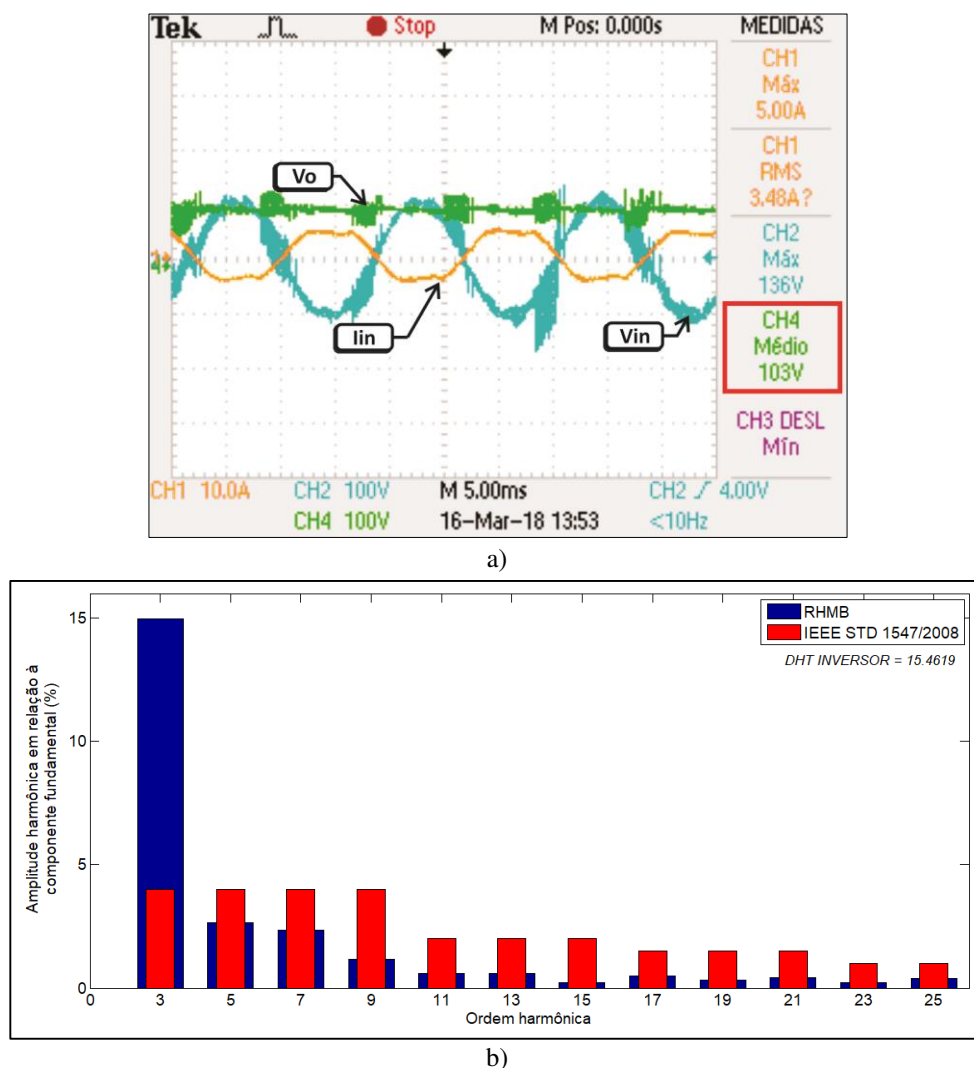


b)

Fonte: Dados da própria autora.

Já na próxima imagem, estabeleceu-se V_{ref} igual a 110V, obtendo uma tensão média de saída de 103V como destaca a Figura 4.22 a). Diferente do que aconteceu anteriormente, a corrente I_{in} perde sua característica senoidal, o que tem como consequência uma distorção harmônica total bem superior àquelas já mostradas nessa seção. Como destaca a Figura 4.22 a), a DTI total calculada agora é de 15,46% (bem acima dos 5% permitidos pela norma) sendo que a terceira harmônica apresenta o maior desvio em relação às ordens individuais.

Figura 4.22 – Modo inversor para uma tensão de referência $V_{ref} = 110V$: a) Tensão do barramento (V_o), tensão (V_{in}) e corrente (I_{in}). b) Espectro harmônico da corrente CA de entrada.



Fonte: Dados da própria autora.

Dessa forma, obtém-se um limite mínimo para a tensão de referência do barramento de corrente contínua para o correto funcionamento do sistema.

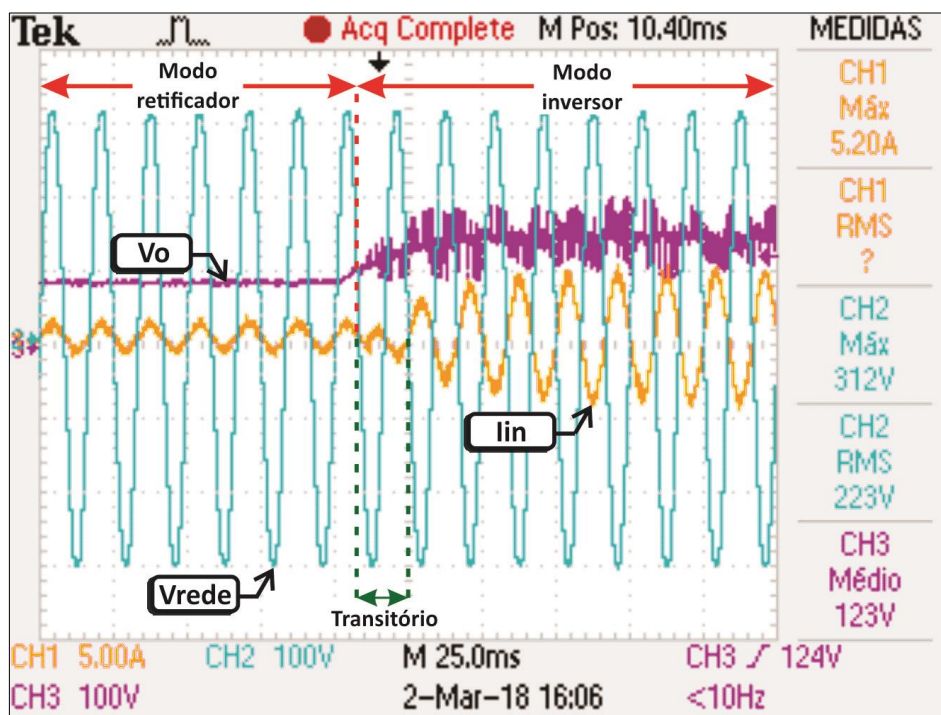
4.3.6 Análise experimental da ação bidirecional

Para analisar o comportamento transitório em caráter experimental do RHMB, realizou-se o teste de transição do modo retificador para o modo inversor com a inserção do emulador solar

injetando 350W sendo que se tem uma carga puramente resistiva com demanda de 100W conectada ao barramento CC.

A Figura 4.23 ilustra o resultado do período transitório obtido para a estrutura. A tensão no barramento CC é inicialmente dada pela ação do retificador não controlado em paralelo com o conversor SEPIC e, no momento em que ocorre a inversão do fluxo de potência, passa a ser controlada e determinada pela estratégia de controle do inversor.

Figura 4.23 – Análise da bidirecionalidade do RHMB.



Fonte: Dados da própria autora.

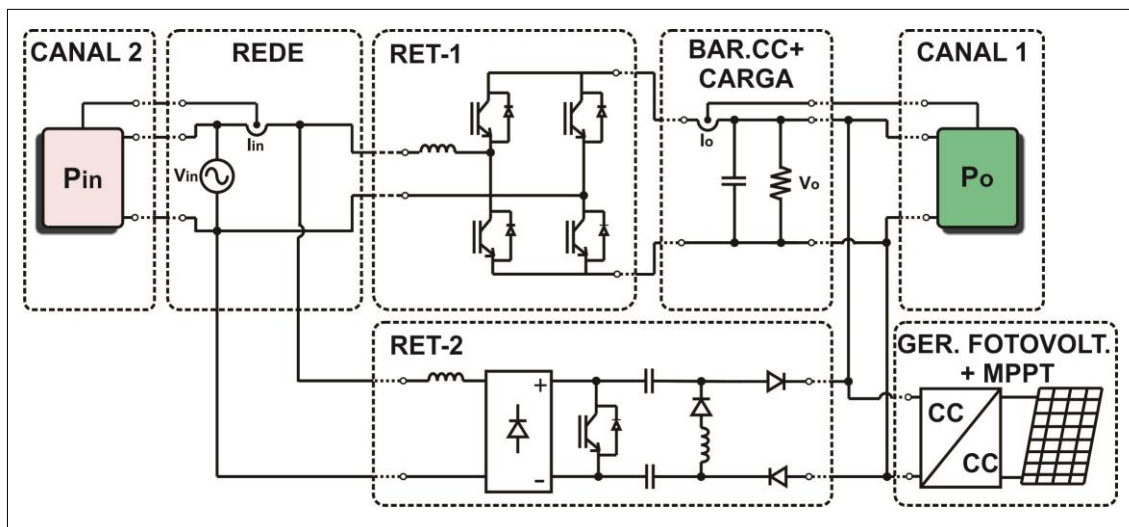
Assim como foi observado na seção anterior, os ruídos presentes na forma de onda da tensão de saída (V_o) podem ser justificados pelo Transformador Variador de Tensão e pelo filtro L sendo que as mudanças para aprimoramento desta tensão serão avaliadas para implementação em trabalhos futuros.

O período transitório de inversão no sentido da corrente I_{lin} durou aproximadamente 20 ms. A potência nos terminais da rede elétrica passou de importação de 92W para injeção de 238 W após o aumento da irradiância, ou seja, houve a transição de um estado configurando compra de energia para um de venda da mesma com uma atuação transitória considerada satisfatória.

4.3.7 Rendimento do RHMB

Afim de realizar uma última análise experimental, fez-se o estudo do rendimento nos dois modos de operação. Para isso, utilizou-se o medidor de potência WT230 do fabricante Yokogawa® sendo que a disposição de seus dois canais está ilustrada na Figura 4.24. O canal 1 é utilizado para medição da potência de saída (P_o) e o canal 2 para medição da potência de entrada (P_{in}).

Figura 4.24 – Disposição dos canais do wattímetro utilizado para mensurar as potências de entrada e saída e o rendimento da estrutura.



Fonte: Dados da própria autora.

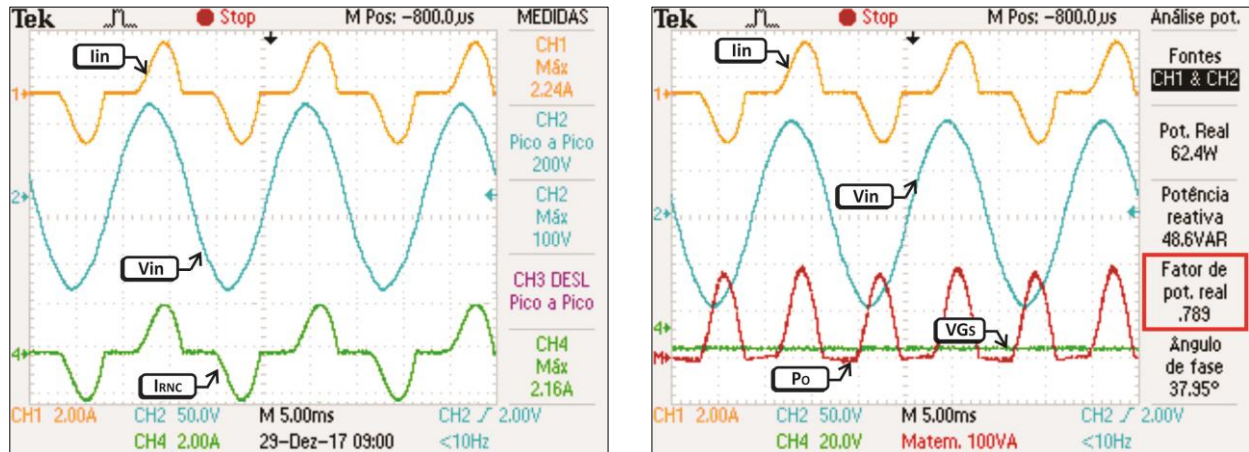
4.3.7.1 Rendimento na etapa de retificação

Nesta seção, pretende-se calcular o rendimento da estrutura e então avaliar o efeito da operação do grupo Ret-2 sobre a corrente de entrada durante a ação retificadora. Para isso, analisou-se a corrente de entrada do sistema e seu fator de potência através do osciloscópio Tektronix® TPS 2024 e mensuraram-se as parcelas de potência de entrada e de saída para cada situação apresentada através do medidor citado acima.

A Figura 4.25 a) ilustra a corrente de entrada do RHMB operando com o grupo Ret-2 desenergizado, ou seja, a estrutura resume-se ao grupo Ret-1 e a corrente de entrada (I_{in}) apresenta o aspecto da corrente drenada por um retificador não controlado monofásico tradicional (I_{RNC}). Na Figura 4.25 b) tem-se o cálculo do fator de potência para essa situação e na Figura 4.25 c) tem-se a

tela do wattímetro mostrando as potências de entrada (P_{in}) e de saída (P_o) além do rendimento global da estrutura (P_{RNC}) que é de 93,4%.

Figura 4.25 – Corrente de entrada com conversor SEPIC desabilitado.



a)

b)

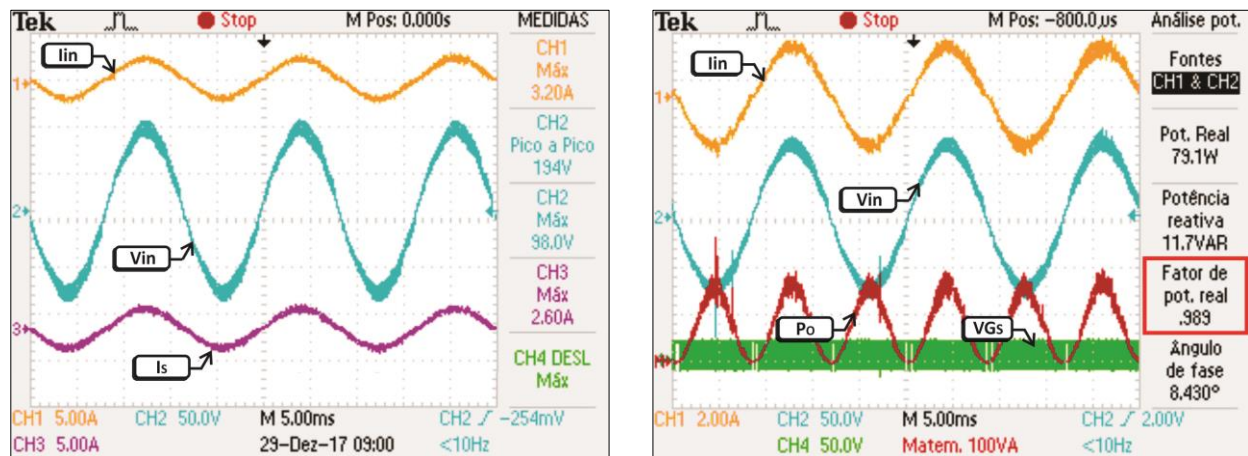


c)

Fonte: Dados da própria autora.

Na Figura 4.26 são realizados os mesmos procedimentos anteriores mas agora com o retificador não controlado (Ret-1) desabilitado e o conversor SEPIC (Ret-2) habilitado. Observa-se pela Figura 4.26 a) que o aspecto da corrente de entrada passa a ser senoidal e, consequentemente, pela Figura 4.26 b) que o fator de potência sobe de 0,789 para 0,989. Entretanto, pela Figura 4.26 c) observa-se uma queda de 14,79% no rendimento global.

Figura 4.26 – Corrente de entrada com conversor SEPIC habilitado.



a)

b)

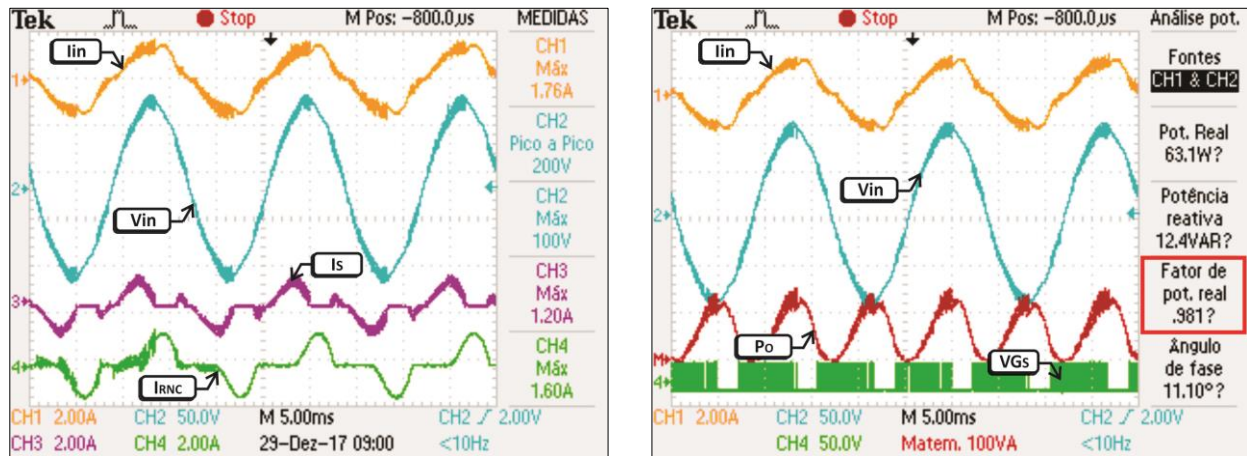


c)

Fonte: Dados da própria autora.

Dessa forma, na Figura 4.27, tem-se a corrente de entrada para a estrutura operando com ambos os grupos (Ret-1 e Ret-2) habilitados, ou seja, caracterizando sua ação híbrida. Consta-se pela Figura 4.27 a) que a corrente apresenta aspecto senoidal, isto é, a diferença no aspecto das correntes da Figura 4.25 e da Figura 4.27 comprova que o responsável pela imposição de uma corrente senoidal é o grupo Ret-2. Além disso, o fator de potência, identificado na Figura 4.27 b), passa a valer 0,981 e o rendimento sobe para 91,9%.

Figura 4.27 – Corrente de entrada com ambos conversores habilitados.



a)

b)



c)

Fonte: Dados da própria autora.

Portanto, esse arranjo, além de possuir uma baixa DTI da corrente de entrada como apresentado em 4.3.4 Análise experimental do modo retificador, apresenta como característica um elevado rendimento global e robustez, associado ao custo mais reduzido associado aos conversores chaveados uma vez que parte da parcela de potência durante a retificação é processada por um retificador não controlado tradicional.

4.3.7.2 Rendimento na etapa de injeção

Como exposto na seção 4.3.5 Análise experimental do modo inversor, os ensaios práticos desse modo de operação foram realizados com uma carga puramente resistiva de 200 ohms conectada ao barramento CC e uma geração de 350W do emulador solar (como mostrado na Figura 4.16).

Dessa forma, observando a Figura 4.28, nota-se que a potência de saída obtida foi de 92,34W e a potência de entrada injetada, justificando o sinal negativo no resultado da figura, de 195,57W. Ou seja, o rendimento da estrutura na etapa de injeção é de 84,7%.

Figura 4.28 – Medição de potência de saída (P_o) e de entrada (P_{in}) para etapa de inversão.



Fonte: Dados da própria autora.

O valor de rendimento obtido está dentro do esperado e é justificado pelo fato de que os testes práticos foram realizados para uma potência inferior à potência nominal de projeto do sistema. No caso da realização de testes para a potência nominal, o valor do rendimento tende a ficar mais elevado.

4.4. Considerações finais

Neste capítulo foram apresentados os resultados de simulação computacional e os resultados experimentais da estrutura proposta mitigando conteúdo harmônico da corrente de entrada nas duas condições de operação e controlando a tensão no barramento CC durante a condição de injeção do excedente de potência ativa na rede.

Em condições normais de operação (etapa de retificação), o grupo Ret-2 fica responsável por processar menor parte da parcela total de potência e por impor uma corrente de entrada com baixo conteúdo harmônico, garantindo, por consequência, alto fator de potência e conformidade com a

normal IEC 61000-3-2. Já em condições de excedente de energia no barramento, a estratégia de controle desabilita o grupo Ret-2 e o grupo Ret-1 fica responsável por inverter o fluxo de potência ativa controlando a tensão no barramento CC de forma a injetar na rede uma corrente de baixo conteúdo harmônico conforme a norma IEEE 1547.

Para justificar o princípio de funcionamento do RHMB apresentado no Capítulo 3, foi analisado o rendimento e o fator de potência da estrutura de forma isolada de acordo com a ação de cada um dos grupos. Dessa forma, foi possível observar as vantagens da utilização de uma estrutura híbrida em substituição da estrutura tradicional.

Em suma, os resultados foram bastante satisfatórios comprovando a capacidade da estrutura de drenar/injetar correntes senoidais com baixo conteúdo harmônico em conformidade com as normas citadas anteriormente possuindo alto fator de potência e rendimento.

CAPÍTULO 5 – CONCLUSÕES GERAIS E DESDOBRAMENTOS DA PESQUISA

Com a finalidade de sintetizar os estudos desenvolvidos, os pontos de contribuição do trabalho e os resultados experimentais e práticos alcançados, uma avaliação conclusiva é apresentada neste capítulo final.

Assim sendo, apresentou-se uma estrutura de Retificador Híbrido Monofásico Bidirecional (RHMB) composto pela associação entre dois grupos retificadores em paralelo para aplicação em microrredes CC conectadas à rede elétrica CA contendo geração de energia proveniente de módulos fotovoltaicos (simbolizados pelo emulador solar durante os testes práticos). O primeiro grupo se refere a um Retificador Monofásico, aqui designado como grupo Ret-1, e o segundo a um conversor chaveado CC-CC SEPIC, denominado grupo Ret-2.

O sistema RHMB foi integrado com sucesso a um conversor Boost que compõe o estágio CC-CC de entrada e realiza a extração de máxima potência do emulador solar utilizado como fonte alternativa de energia.

Esse arranjo desenvolvido possui a capacidade de trabalhar como: 1) um Retificador Híbrido Monofásico através da ação paralela entre o grupo Ret-1 trabalhando como um Retificador Não Controlado (RNC) e o grupo Ret-2 drenando uma corrente com reduzida Distorção Total de Corrente (DTI) graças ao método de imposição de corrente baseado no cálculo em tempo real da DTI de corrente e utilização de uma malha PLL (*Phase Locked Loop*) para geração estável de uma referência de corrente, ou ainda como 2) um Inversor de Potência através da operação do grupo Ret-1 como uma ponte totalmente controlada capaz de regular a tensão do barramento CC e injetar o excedente de potência ativa presente no mesmo na rede elétrica também com reduzida distorção harmônica.

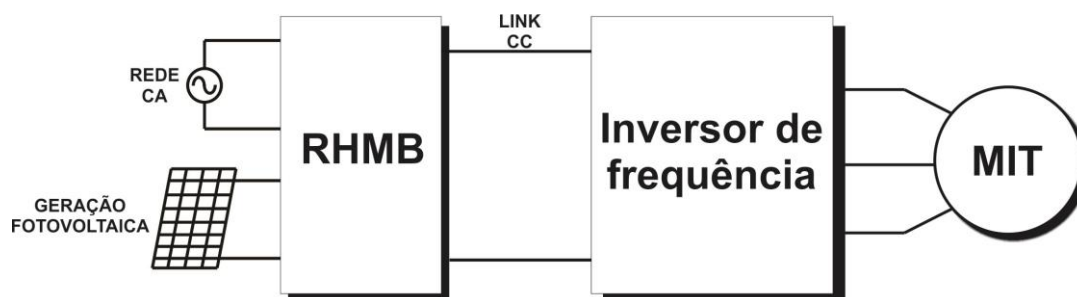
Ainda em relação ao controle utilizado, destaca-se que no estado da arte elaborado não foi evidenciado nenhum estudo de aplicação de controle por cálculo da DTI em tempo real em estruturas híbridas bidirecionais, sendo este um importante ponto de contribuição desta pesquisa. Além disso, a utilização de uma estrutura de controle único para os dois modos de operação do RHMB apresenta-se como outro aspecto relevante da pesquisa.

Para a comprovação dos resultados teóricos obtidos, construiu-se um protótipo com potência nominal de 1kW visando ensaios laboratoriais. Dentre os principais resultados alcançados, destaca-se a retificação e injeção de corrente senoidal com baixa distorção harmônica total e elevado fator de potência, sendo todos os valores pertencentes aos limites das normas vigentes. Durante os testes em

condições normais de operação, constatou-se a eficiência da estrutura híbrida em drenar correntes senoidais se comparada aos retificadores tradicionais. Já mediante a ocorrência de excedente de energia, constatou-se a capacidade da estrutura de injetar potência ativa na rede e de gerar um barramento CC regulado, sendo o mesmo capaz de trabalhar com uma tensão de até 20% (vinte por cento) da tensão de pico aplicada na entrada. Nos testes de análise transitória realizados com a inserção de um degrau na geração fotovoltaica, obteve-se uma boa resposta no controle com êxito na troca do modo retificador para o modo inversor e, portanto, com ação bidirecional comprovada.

Diante do exposto, o RHMB proposto possui nicho de aplicação onde a tensão do barramento mostra-se flexível, ou seja, cargas que suportam variação de tensão, o que é completamente compatível quando se trabalha com inversores de frequência, os quais possuem um range de alimentação alto (de 70% a 120% da tensão de pico da rede). Destaca-se que inversores de frequência comerciais utilizados no acionamento de máquinas CA podem operar com uma tensão de barramento CC variável. Dessa forma, a estrutura proposta pode ser utilizada como interface entre a rede CA e o inversor de frequência com possibilidade de inserção de fontes alternativas no sistema, conforme Figura 5.1.

Figura 5.1 – Medição de potência de saída (P_o) e de entrada (P_{in}) para etapa de inversão.



Fonte: Dados da própria autora.

Quanto às investigações futuras, espera-se a integração de um filtro LCL em substituição ao filtro L de entrada e a realização de testes práticos com o sistema conectado diretamente à rede elétrica, sendo que ambos aprimoramentos têm como consequência a redução nos ruídos presentes na tensão de saída conforme exposto no Capítulo 4.

Enfim, salienta-se a necessidade da continuação e aprofundamento dos estudos relacionados aos conversores de potência atuando como interface entre a geração renovável de energia e a rede elétrica de forma a contribuir para uma matriz energética mais sustentável.

REFERÊNCIAS

ARAÚJO, R. D. Projeto e simulação de filtros L e LCL para interconexão de inversor NPC trifásico à rede. Fortaleza: Dissertação de Mestrado, Universidade Federal do Ceará, 2012.

BARBI, I. Eletrônica de Potência: Projeto de Fontes Chaveadas. Florianópolis: Ed. do Autor, 2001, p. 334.

CHOI, W. High-efficiency single-phase three-level bidirectional inverter. IEEE 18th Workshop on Control and Modeling for Power Electronics (COMPEL), p. 1-3, July 2017. <https://doi.org/10.1109/COMPEL.2017.8013304>

CHOWDHURY, S.; CHOWDHURY, S. P.; CROSSLEY, P. Microgrids and Active Distribution Networks. Institution of Engineering and Technology. London, 2009. ISBN 978-1-84919-014-5. <https://doi.org/10.1049/PBRN006E>

ERICKSON, R. W.; MAKSIMOVIC, D. Fundamentals of Power Electronics. 2ª. ed. New York: Kluwer Academic/Plenum Publishers, 2001. <https://doi.org/10.1007/b100747>

FERREIRA, R. A. F. Controle de microrredes CC baseado em *Droop* adaptativo de tensão – Simulação em tempo real com *Control-Hardware-In-Loop*. Juiz de Fora: Tese de Doutorado, Universidade Federal de Juiz de Fora, v. único, 2015.

FONT, C. H. I. Retificadores Trifásicos Híbridos Bidirecionais com Fator de Potência Unitário. Florianópolis: Tese de Doutorado, Universidade Federal de Santa Catarina, 2009.

FONT, C. H. I.; BARBI, I. A New High Power Factor Bidirectional Hybrid Three-Phase Rectifier. IEEE Twenty-First Annual Applied Power Electronics Conference and Exposition (APEC), v. 7, p. 1300-1306, March 2006.

GUPTA, A.; DOOLLA, S.; CHATTERJEE, K. Hybrid AC-DC Microgrid: Systematic Evaluation of Control Strategies. IEEE Transactions on Smart Grid, v. PP, n. 99, p. 1-1, July 2017.

IEA. Technology Roadmap: Solar Photovoltaic Energy. International Energy Agency. Paris, France, 2014.

IEC 61000-3-2. Part 3-2: Limits for harmonic current emissions (equipment input current lower than 16A per phase), International Electrotechnical Commission, second edition, 2000-08.

IEC 61727. Characteristics of the Utility Interface for Photovoltaic (PV) Systems, 2002.

IEEE 1547. IEEE Standard for Interconnecting Distributed Resources with Electric Power Systems, 2008.

Institute of Electrical and Electronics Engineers. IEEE Standard 1547 for Interconnecting Distributed Resources with Electric Power Systems, 2008.

KJAER, S. B.; PEDERSEN, J. K.; BLAABJERG, F. A Review of Single-Phase Grid-Connected Inverters for Photovoltaic Modules. IEEE Transactions on Industry Applications, v. 41, n. 5, p. 1292 - 1306, 2005. <https://doi.org/10.1109/TIA.2005.853371>

LIMA, G. B. D. Análise e Desenvolvimento de um novo Conversor CA-CC Híbrido Monofásico com Controle Digital baseado em DSP. Uberlândia: Dissertação de Mestrado, Universidade Federal de Uberlândia, v. único, 2011.

LIMA, G. B. D. Proposta de retificadores híbridos com suportabilidade a afundamentos de tensão utilizando técnica de compensação série de tensão no barramento CC. Uberlândia: Tese de Doutorado, Universidade Federal de Uberlândia, v. único, 2015.

NASCIMENTO, R.L. Energia solar no Brasil: situação e perspectivas. Estudo técnico. Março, 2017.

NAYAR, C. V. Control and Interfacing of Bi-directional Inverters for Off-Grid and Weak Grid Photovoltaic Power Systems. IEEE Power Engineering Society Summer Meeting, v. 2, p. 1280-1282, July 2000. <https://doi.org/10.1109/PESS.2000.867573>

NISE, N. S. (2011). Engenharia de Sistemas de Controle (5 ed.). Rio de Janeiro: LTC.

OGATA, K. (2011). Engenharia de Controle Moderno. Pearson Education.

OLIVEIRA, C. J. J. Uma contribuição ao estudo e desenvolvimento de Inversores Solares com Duas Entradas de MPPT independentes e capacidade de Rastreamento do Ponto de Máxima Potência em condições de Sombreamento Parcial. Uberlândia: Dissertação de Mestrado, Universidade Federal de Uberlândia, 2017.

OLIVEIRA, F. M. Rastreamento da Máxima Potência em Arranjos Fotovoltaicos sob efeito de Sombreamento Parcial baseado no Método de Otimização por Exame de Partículas. Cornélio Procópio. Dissertação de Mestrado, Universidade Tecnológica Federal do Paraná, 2015.

PIRES, L. P. Projeto e Desenvolvimento de um Inversor Solar Ponte Completa Bidirecional para microrredes CC conectadas à rede CA em baixa tensão. Uberlândia: Dissertação de Mestrado, Universidade Federal de Uberlândia, 2016.

REN21. Renewables 2017 Global Status Report. REN21- Renewable Energy Policy Network for the 21st Century, 2017. Disponível em: < http://www.ren21.net/wp-content/uploads/2017/06/178399_GSR_2017_Full_Report_0621_Opt.pdf>. Acesso em: 13 Novembro 2017.

REN ANEEL 482/12. Resolução Normativa N° 482, 17 de Abril de 2012.

REN ANEEL 687/15. Resolução Normativa N° 687, 24 de Novembro de 2015.

RODRIGUES, D. B. Projeto e Análise de um Retificador Híbrido Trifásico com Estratégia de Controle para imposição de Correntes de Linha Senoidais utilizando DSP TMS320F28335. Uberlândia: Dissertação de Mestrado, Universidade Federal de Uberlândia, 2013.

RODRIGUES, D. B. Retificador Híbrido Trifásico com Fator de Potência unitário, alta densidade de potência e ampla faixa de regulação de tensão no barramento em corrente contínua para Conexão em microrredes CC. Uberlândia: Tese de Doutorado, Universidade Federal de Uberlândia, 2016.

TAHIM, A. P. N. Controle de microrredes de Distribuição de Energia Elétrica em Corrente Contínua. Florianópolis: Tese de Doutorado, Universidade Federal de Santa Catarina, 2015.

TEODORESCU, R.; LISERRE, M.; RODRÍGUEZ, P. Grid Converters for Photovoltaic and Wind Power Systems. John Wiley & Sons, Ltd, 2011. <https://doi.org/10.1002/9780470667057>

VILELA, A. O. R. Projeto e Construção de um conversor Boost controlado em Modo de Tensão. Viçosa: Trabalho de Conclusão de Curso, Universidade Federal de Viçosa, 2011.

WU, T.; KUO, C.; LIN, L.; CHEN, Y. DC-Bus Voltage Regulation for a DC Distribution System with a Single-Phase Bidirectional Inverter. IEEE Journal of Emerging and Selected Topics in Power Electronics, v. 4, p. 210-220, March 2016. <https://doi.org/10.1109/JESTPE.2015.2485300>

XUE, Y.; CHANG, I.; KJAER, S. B.; BORDONAU, J.; SHIMIZU, T. Topologies of Single-Phase Inverters for Small Distributed Power Generators: An Overview. IEEE Transactions on Power Electronics, v. 19, n. 5, p. 1305-13014, September 2004. <https://doi.org/10.1109/TPEL.2004.833460>

LISTA DE PUBLICAÇÕES ASSOCIADAS À PESQUISA

Dentro do período contemplado pela presente pesquisa, foram realizadas publicações em eventos de reconhecida relevância, a saber:

Artigo Publicado em Conferência Internacional:

- **RIBEIRO, B. M. A.; FREITAS, L.C.G.; LIMA, G. B.; RODRIGUES, D. B.;** *A bidirectional single-phase hybrid rectifier proposal for sinusoidal input current imposition, DC bus voltage regulation and active power injection onto the AC grid.* In: 17th International Conference on Harmonics and Quality of Power (ICHQP), 2016. Belo Horizonte – MG. p. 1- 6.

Artigo Publicado em Conferência Regional:

- **RIBEIRO, B. M. A.; SILVA, P. R.; LIMA, G. B.; RODRIGUES, D. B.; FREITAS, L.C.G.;** *Utilização de Estrutura Retificadora Híbrida Monofásica para Imposição de Corrente de Entrada Senoidal, Regulação de Tensão No Barramento CC e Injeção de Potência Ativa na Rede.* In: Conferência de Estudos em Engenharia Elétrica, XIV CEEL, 2016. Uberlândia – MG.



APÊNDICE A – CÓDIGO EMBARCADO NO DSP TMS320F28335 EM LINGUAGEM C

```

/*****
// This code is created by SimCoder Version 9.1 for TI F28335 Hardware Target
//
// SimCoder is copyright by Powersim Inc., 2009-2011
//
// Date: February 09, 2018 11:41:58
*****/
/
#include    <math.h>
#include    "PS_bios.h"
typedef float DefaultType;
#define GetCurTime() PS_GetSysTimer()

interrupt void Task();

//----- Início Variáveis do controle gerais-----

    int cali = 0; //Calibração dos sensores
    int inicia = 0; //Inicia chaveamento

    float Vo = 0;
    float K_Vo = 740; //Calibração da placa de aquisição de tensão de saída

    float Iin = 0;
    float Iin_abs = 0;
    float K_Iin = 11.355932; //Calibração da placa de aquisição (corrente)

    float Vin = 0;
    float K_Vin = 50; //Calibração da placa de aquisição (tensão) = 691.397904
    float Vin_ant=0;

    float THD=0;

    float f = 60;
    float fa = 25000;
    float pi = 3.14159265359;

    float aux = 0;
    float ang = 0;

    float offset_Vin = 0;
    float offset_Iin = 0;
    float offset_Vo = 0;
    float offset_Vpv = 0;

    float mult = 0;
    int cruza = 0;

    float Irms = 1;

```



```
float Irms_ant = 1;

float ha = 1;
float ha_aux = 1;
float hb = 1;
float hb_aux = 1;

float Ifund = 1;

// Filtro de segunda ordem para PLL com K = 1, amort = 0.8 e fc = 12Hz
(Amostragem em 25kHz)

float b0_pll = 2.2684784E-006;
float b1_pll = 4.5369569E-006;
float b2_pll = 2.2684784E-006;
float a1_pll = -1.9951771;
float a2_pll = 0.99518614;

// PI para PLL: K = 1 e T = 0,01s (Amostragem em 25kHz)
float b0_PI_pll = 1.002;
float b1_PI_pll = -0.998;

// PLL
float Vmult_ant2 = 0;
float Vmult_ant1 = 0;
float Vmult = 0;

float Vmult_med_ant2 = 0;
float Vmult_med_ant1 = 0;
float Vmult_med = 0;

float erro_pll_ant1 = 0;
float erro_pll = 0;

float ang_pll = 0;
float Vcc_pll = 0;

float Vds_cc = 0;
float Isen_ant = 0;
float Isen = 0;
float Vcoss = 0;

//Variáveis do controle do inversor com PI: k=0.1 e T=0.1

float Vref = 150;
float bo_V = 0.10002; //k = 0.1 e T = 0.1
float b1_V = -0.09998; //k = 0.1 e T = 0.1

float erro_V = 0;
float erro_V_ant= 0;

float Kv = 0;
```



```
float Kv_ant = 0;
float Iref_inv = 0;
float pulso_inv = 0;

float THD_Ref = 0.18;
float deltaI = 0.00001; // Incremento/decremento para THD
float Ki = 0;

//Variáveis do controle do SEPIC

float Iref_sepic = 0;
float pulso_sepic = 0;

//Variáveis do controle do Boost com PI: k=0.01 e T=0.5

float Vpv = 0;
float K_Vpv = 744; //Calibração da placa de aquisição de tensão do boost =
744 float Vpv_ref = 60;
float bo_Vpv = 0.0100004;
float b1_Vpv = -0.0099996;
float erro_Vpv = 0;
float erro_Vpv_ant = 0;
float Kv_Vpv = 0;
float Kv_Vpv_ant = 0;

//-----Fim Variáveis do controle gerais-----

DefaultType fGbl1_A = 0.0;
DefaultType fGbl6_A = 0.0;

DefaultType fTI_ADC1_13, fZOH28, fTI_ADC1_9, fZOH29, fTI_ADC1_8, fZOH30,
fTI_ADC1, fZOH4;
DefaultType fCONTROLE_2, fCONTROLE, fCONTROLE_1, fCONTROLE_3;

interrupt void Task()
{
    PS_EnableIntr();

    fTI_ADC1_13 = PS_GetDcAdc(13);
    fTI_ADC1_9 = PS_GetDcAdc(9);
    fTI_ADC1_8 = PS_GetDcAdc(8);
    fTI_ADC1 = PS_GetDcAdc(0);
    fZOH28 = fTI_ADC1_13;
    fZOH29 = fTI_ADC1_9;
    fZOH30 = fTI_ADC1_8;
    fZOH4 = fTI_ADC1;
    {

        //Aquisição e calibração
```



```
if (cali == 0)
{
    offset_Vin = fZOH30;
    offset_Iin = fZOH29;
    offset_Vo = fZOH28;
    offset_Vpv = fZOH4;
}

else
{
    Vin_ant = Vin;
    Vin = (fZOH30 - offset_Vin)*K_Vin;
    Iin = (fZOH29 - offset_Iin)*K_Iin;
    Vo = (fZOH28 - offset_Vo)*K_Vo;
    Vpv = (fZOH4 - offset_Vpv)*K_Vpv;
}

//Retificação da corrente de entrada
if (Iin >=0)
{Iin_abs = Iin;}
else
{Iin_abs = -Iin;}

//***** Início da implementação do PLL *****

//Filtro de segunda ordem PLL
Vmult_ant2 = Vmult_ant1;
Vmult_ant1 = Vmult;
Vmult = Vin * Vcoss;
Vmult_med_ant2 = Vmult_med_ant1;
Vmult_med_ant1 = Vmult_med;
Vmult_med = -a1_pll*Vmult_med_ant1 - a2_pll*Vmult_med_ant2 + b0_pll*Vmult
+ b1_pll*Vmult_ant1 + b2_pll*Vmult_ant2;

//PI
erro_pll_ant1 = erro_pll;
erro_pll = Vmult_med;
Vcc_pll = Vcc_pll + b0_PI_pll*erro_pll + b1_PI_pll*erro_pll_ant1;
ang_pll = ang_pll + (2*pi)/417;
```



```
if (ang_pll >= 2*pi)
{ang_pll = ang_pll - 2*pi;}

Vds_cc = Vcc_pll + ang_pll;
Vcoss = cos (Vds_cc);
Isen_ant = Isen;
Isen = sin (Vds_cc);

//Rotina de Teste do PLL
/*if (Isen > 0)
{PS_SetDigitOutBitA((Uint32)1 << (34 - 32));
PS_SetDigitOutBitA((Uint32)1 << 30);}
else
{PS_ClearDigitOutBitA((Uint32)1 << (34 - 32));
PS_ClearDigitOutBitA((Uint32)1 << 30);}*/

//***** Fim da implementação do PLL *****

//***** THD da corrente Iin*****

//*****Detecta cruzamento por zero*****

mult=Isen*Isen_ant;

if(mult<=0)
{cruza=cruza+1;}

//*****Cálculo do valor RMS*****

Irms_ant = Irms_ant+(Iin*Iin);

//*****Integração numérica*****

ha_aux = ha_aux + Iin*Isen;
hb_aux = hb_aux + Iin*Vcoss;

if(cruza==2)
{
    cruza=0;
    Irms=sqrt(Irms_ant/(fa/f));
    Irms_ant=0;

    ha=2*ha_aux/(fa/f);
    hb=2*hb_aux/(fa/f);
    ha_aux=0;
    hb_aux=0;

    Ifund=(sqrt((ha*ha)+(hb*hb)))/(sqrt(2));

//*****Cálculo do THD*****

    THD = sqrt(Irms*Irms-Ifund*Ifund)/Ifund;
```



```
}

//*****Controle do Boost*****

erro_Vpv_ant = erro_Vpv;
erro_Vpv = Vpv - Vpv_ref;
Kv_Vpv = Kv_Vpv + bo_Vpv*erro_Vpv + b1_Vpv*erro_Vpv_ant;

if (Kv_Vpv<=0){
Kv_Vpv = 0;
}

if (Kv_Vpv>=0.9){
Kv_Vpv = 0.9;
}

//*****Controle do inversor*****

erro_V_ant = erro_V;
erro_V = Vo - Vref;
Kv_ant = Kv;
Kv = Kv_ant + bo_V*erro_V + b1_V*erro_V_ant;

if (Kv <= -2)
{Kv = -2;}

if (Kv >= 10)
{Kv = 10;}

if (Kv > 0)
{aux = 1;}

else
{aux = 0;}

Iref_inv = -(Kv * Isen);

//*****Controle do SEPIC*****

if (THD >= THD_Ref)
{Ki = Ki + deltaI;}
else
{Ki = Ki - deltaI;}

if (Ki >= 3.8)
{Ki = 3.8;}
```



```
if (Ki <= 0)
{Ki = 0;}

if (Isen >= 0)
{ Iref_sepic = Ki*(Isen);}
else
{ Iref_sepic = -Ki*(Isen);}

//*****Chaveamento*****

if(aux==1){

    fCONTROLE_2=0; //chave SEPIC

    if(Iref_inv>Iin){

        fCONTROLE=0; //chaves S1 e S4

        fCONTROLE_1=1; //chaves S2 e S3

    }

    if(Iref_inv<Iin){

        fCONTROLE=1; //chaves S1 e S4

        fCONTROLE_1=0; //chaves S2 e S3

    }

    }

if(aux==0 ){

    fCONTROLE=0; //chaves S1 e S4

    fCONTROLE_1=0; //chaves S2 e S3

    if(Iref_sepic>Iin_abs){

        fCONTROLE_2=1; //chave SEPIC

    }

    if(Iref_sepic<Iin_abs){

        fCONTROLE_2=0; //chave SEPIC

    }

}
```




```
fCONTROLE_3 = (1 - Kv_Vpv); //chave Boost

// ***** Proteção contra curto circuito *****

    if (Irms >= 10)
    {inicia=0;}

    if (Vo >= 300)
    {inicia=0;}

    if (Vo < 30)
    { fCONTROLE_2 = 0;} //SEPIC

    if (inicia == 0)
    {

        fCONTROLE = 0; // S1/S4

        fCONTROLE_1 = 0; // S2/S3

        fCONTROLE_2 = 0; //SEPIC

        fCONTROLE_3 = 0; //BOOST

    }

}

    PS_SetPwm6Rate(fCONTROLE_3);
#ifdef _DEBUG
    fGbl1_A = fTI_ADC1_13;
#endif
#ifdef _DEBUG
    fGbl6_A = fTI_ADC1_9;
#endif
    (fCONTROLE_1 == 0) ? PS_ClearDigitOutBitA((Uint32)1 << 2) :
PS_SetDigitOutBitA((Uint32)1 << 2);
    (fCONTROLE_2 == 0) ? PS_ClearDigitOutBitC((Uint32)1 << (85 - 64)) :
PS_SetDigitOutBitC((Uint32)1 << (85 - 64));
    (fCONTROLE == 0) ? PS_ClearDigitOutBitB((Uint32)1 << (58 - 32)) :
PS_SetDigitOutBitB((Uint32)1 << (58 - 32));
    (fCONTROLE_1 == 0) ? PS_ClearDigitOutBitB((Uint32)1 << (62 - 32)) :
PS_SetDigitOutBitB((Uint32)1 << (62 - 32));
    (fCONTROLE == 0) ? PS_ClearDigitOutBitC((Uint32)1 << (87 - 64)) :
PS_SetDigitOutBitC((Uint32)1 << (87 - 64));
    PS_ExitPwm6General();
}

void Initialize(void)
{
```



```
PS_SysInit(30, 10);
PS_StartStopPwmClock(0);
PS_InitTimer(0, 0xffffffff);
PS_InitPwm(6, 0, 25000*1, 0*1e6, PWM_POSI_ONLY, 33796); // pwnNo, waveType,
frequency, deadtime, outtype
PS_SetPwmPeakOffset(6, 1, 0, 1.0/1);
PS_SetPwmIntrType(6, ePwmNoAdc, 1, 0);
PS_SetPwmVector(6, ePwmNoAdc, Task);
PS_SetPwm6Rate(0);
PS_StartPwm(6);

PS_ResetAdcConvSeq();
PS_SetAdcConvSeq(eAdcCascade, 0, 1.0);
PS_SetAdcConvSeq(eAdcCascade, 8, 1.0);
PS_SetAdcConvSeq(eAdcCascade, 9, 1.0);
PS_SetAdcConvSeq(eAdcCascade, 13, 1.0);
PS_AdcInit(0, !0);

PS_InitDigitOut(2);
PS_InitDigitOut(85);
PS_InitDigitOut(58);
PS_InitDigitOut(62);
PS_InitDigitOut(87);

PS_StartStopPwmClock(1);
}

void main()
{
    Initialize();
    PS_EnableIntr(); // Enable Global interrupt INTM
    PS_EnableDbgm();
    for (;;) {
    }
}
```



APÊNDICE B – CÓDIGO DE CÁLCULO DA DISTORÇÃO HARMÔNICA INDIVIDUAL E TOTAL DE CORRENTE POR MEIO DO MATLAB DE ACORDO COM A NORMA IEC 61000-3-2

```
clc;
close all;
H = 25;

%% Canal 1
load H1;
tempo = H1(:,1);
corrente = H1(:,2);

f = 60;
t = tempo;
onda = corrente;
t1 = -0.014280000000;
T = 1/f; %periodo
W = 2*pi*f;

%% Rotina para encontrar os pontos t1 e t1+T a partir do tempo inicial
x = find(t <= t1);
xi = x(length(x));

t1 = t1+T;
x = find(t <= t1);
xf = x(length(x));

%%

%% Cálculo THD

%Coef. a0
a0 = 2/T*trapz(t(xi:xf),onda(xi:xf));

%Coefs. an e bn para n > 0
a = [];
b = [];
n=1;
while n<=H
    a(n) = 2/T*trapz(t(xi:xf),onda(xi:xf).*cos(n*2*pi*f*t(xi:xf)));
    b(n) = 2/T*trapz(t(xi:xf),onda(xi:xf).*sin(n*2*pi*f*t(xi:xf)));
    n=n+2;
end

An = sqrt(a.^2 + b.^2);
An_percentagem = (An(2:H)*100)/An(1);
An_norma = [0 14.4 0 7.1 0 4.8 0 2.5 0 2.1 0 1.3 0 0.94 0 0.82 0 0.74
0 0.67 0 0.61 0 0.56];
```



```
Fin = (-atan(b/a) + pi/2 ) * 180/pi; % +pi/2 para passar para seno
disp(' ');
disp('THD aproximado Canal 1: ');
thd = sqrt(sum(An(2:length(An)).^2))/An(1)*100

%Espectro de Frequencia %
%figure, subplot(2,1,1), bar(An)
figure
bar(An_percentagem, 1.3);
hold on;
bar(An_norma, 'r');
legend('RHMB', 'Norma IEC 61000-3-2')
title('Espectro de Frequência do Canal 1')
ylabel('Amplitude harmônica em relação à componente fundamental (%)')
T = num2str(thd);
T = strcat('DTI RETIFICADOR = ', T);
text(length(An_percentagem)/2, max(An_percentagem), T);

%%% OPCIONAL %%%
%Rotina para teste de recuperacao da onda original
[a b] = size(t);
if a > b
    x = zeros(length(t), 1);
else
    x = zeros(1, length(t));
end

for n = 1:H
    x = x + An(n)*sin(n*W*t+Fin*pi/180);
end
x = x + a0/2;
figure
plot(t, onda, t, x)
hold on;
legend('Original', 'Recuperada')
xlabel('t (s)')
title('Teste de Recuperação do Canal 1')
```



APÊNDICE C – CÓDIGO DE CÁLCULO DA DISTORÇÃO HARMÔNICA INDIVIDUAL E TOTAL DE CORRENTE POR MEIO DO MATLAB DE ACORDO COM A NORMA IEEE 1547

```
clc;
close all;
H = 25;

%% Canal 1
load H1;
tempo = H1(:,1);
corrente = H1(:,2);

f = 60;
t = tempo;
onda = corrente;
t1 = -0.024680000000;
T = 1/f; %periodo
W = 2*pi*f;

%% Rotina para encontrar os pontos t1 e t1+T a partir do tempo inicial
%%
x = find(t <= t1);
xi = x(length(x));

t1 = t1+T;
x = find(t <= t1);
xf = x(length(x));
%%                                     %%

%% Cálculo THD

%Coef. a0
a0 = 2/T*trapz(t(xi:xf),onda(xi:xf));

%Coefs. an e bn para n > 0
a = [];
b = [];
n=1;
while n<=H
    a(n) = 2/T*trapz(t(xi:xf),onda(xi:xf).*cos(n*2*pi*f*t(xi:xf)));
    b(n) = 2/T*trapz(t(xi:xf),onda(xi:xf).*sin(n*2*pi*f*t(xi:xf)));
    n=n+2;
end

An = sqrt(a.^2 + b.^2);
An_percentagem1 = (An(2:H)*100)/An(1);
```



```
An_norma = [0 4 0 4 0 4 0 4 0 2 0 2 0 2 0 1.5 0 1.5 0 1.5 0 1 0 1]; %3-  
2  
%An_norma = [0 21.6 0 10.7 0 7.2 0 3.8 0 3.1 0 2 0 0.7 0 1.2 0 1.1 0  
0.6 0 0.9 0 0.8]; % 3-4  
Fin = (-atan(b/a) + pi/2 )*180/pi; %+pi/2 para passar para seno  
disp(' ');  
disp('THD aproximado Canal 1: ');  
thd1 = sqrt(sum(An(2:length(An)).^2))/An(1)*100  
  
%Cálculo THD Igual ao DSP  
fund_rms = An(1)/sqrt(2);  
onda_quad(xi:xf) = onda(xi:xf).^2;  
onda_rms = sum(onda_quad(xi:xf))/length(onda(xi:xf));  
onda_rms = sqrt(onda_rms);  
THD1 = sqrt(onda_rms^2 - fund_rms^2)/fund_rms*100  
  
%Espectro de Frequencia %  
%figure,subplot(2,1,1),bar(An)  
figure  
bar(An_percentagem1,1.3);  
hold on;  
bar(An_norma,'r');  
legend('RHMB','IEEE STD 1547/2008')  
title('Espectro de Frequencia da Ação Inversora')  
ylabel('Amplitude harmônica em relação à componente fundamental (%)')  
axis([0 25 0 6])  
  
T1 = num2str(thd1);  
T1 = strcat('DTI INVERSOR = ',T1);  
text(length(An_percentagem1)/2,max(An_percentagem1),T1);  
  
figure  
plot(onda(xi:xf))  
title('Onda do THD Canal 1')  
grid on
```