

UNIVERSIDADE FEDERAL DE UBERLÂNDIA
FACULDADE DE ENGENHARIA ELÉTRICA
PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA



**CONVERSOR BOOST PRÉ-REGULADOR COM FUNÇÕES CFP E CC-CC
INTEGRADAS PARA SISTEMAS UPS UTILIZANDO CÉLULA A COMBUSTÍVEL
COMO FONTE AUXILIAR DE ENERGIA**

RENATO SANTIAGO MACIEL

Uberlândia
2014

RENATO SANTIAGO MACIEL

**CONVERSOR BOOST PRÉ-REGULADOR COM FUNÇÕES CFP E CC-CC
INTEGRADAS PARA SISTEMAS UPS UTILIZANDO CÉLULA A COMBUSTÍVEL
COMO FONTE AUXILIAR DE ENERGIA**

Dissertação de mestrado submetida à Universidade Federal de Uberlândia – Núcleo de Pesquisas em Eletrônica de Potência (NUPEP), perante a banca de examinadores abaixo, como parte dos requisitos necessários para a obtenção do título de mestre em Ciências.

Área de concentração: Sistema de energia elétrica.
Orientador: Dr. Luiz Carlos Gomes de Freitas.

Banca Examinadora:

Dr. Antônio de Padua Finazzi (UFMT)

Dr. João Batista Vieira Júnior (UFU)

Dr. Luciano Coutinho Gomes (UFU)

Dr. Luiz Carlos de Freitas (UFU)

Dr. Luiz Carlos Gomes de Freitas (UFU)

A Bolsa de Estudos, para esta pesquisa, foi concedida pela CAPES, Brasil.

Uberlândia
2014

RENATO SANTIAGO MACIEL

**CONVERTOR BOOST PRÉ-REGULADOR COM FUNÇÕES CFP E CC-CC
INTEGRADAS PARA SISTEMAS UPS UTILIZANDO CÉLULA A COMBUSTÍVEL
COMO FONTE AUXILIAR DE ENERGIA**

Dissertação de mestrado submetida à Universidade Federal de Uberlândia – Núcleo de Pesquisas em Eletrônica de Potência (NUPEP), como parte dos requisitos necessários para a obtenção do título de mestre em Ciências.

Prof. Dr. Luiz Carlos Gomes de Freitas
Orientador

Prof. Edgard Afonso Lamounier Júnior, Dr.
Coordenador da Pós-Graduação

Uberlândia
2014

DEDICATÓRIA

*Aos meus pais Hélio e Raquel,
à minha namorada Lorena,
à minha família e amigos.*

AGRADECIMENTOS

Primeiramente agradeço a Deus pela oportunidade, por colocar pessoas especiais em meu caminho e pela força fornecida nos momentos difíceis, para nunca desistir.

Ao professor orientador Luiz Carlos Gomes de Freitas, que se tornou um grande amigo que durante estes anos de convivência e que desde da época de iniciação científica acreditou na minha capacidade e muito me ensinou. Obrigado pela sua dedicação, ensinamentos, competência e especial atenção nas revisões e sugestões, fatores fundamentais para a conclusão deste e outros trabalhos.

Aos meus pais Raquel e Hélio, pelo carinho, amor, pelos sacrifícios e renúncias realizados ao longo da minha vida para me proporcionar uma boa formação acadêmica. Sua preocupação especial é que me fazem ser um cidadão honesto e de bem. Infelizmente meu pai não se encontra mais entre nós, porém sei que ele ficaria orgulhoso por mais essa conquista e que ele deve estar muito feliz a onde ele estiver, por esta realização.

À minha namorada Lorena, por ter me apoiado e acompanhado desde o início desta trajetória, sempre trabalhando junto comigo. Obrigado pelo amor, carinho, compreensão, conselhos, dedicação e por me fazer um homem realizado. Todo este percurso sem você não teria sentido.

Ao professor Luiz Carlos de Freitas, uma referência de pessoa e profissional. Obrigado pelas discussões, desafios e ensinamentos, que contribuíram para o desenvolvimento deste trabalho.

A todos meus amigos do laboratório Danillo, Gustavo, Welker, Admarço, Fernando, Lucas, Fabrício, Leandro, Adjeferson, Daniel, Pedro Augusto, Augusto, Antônio e Henrique. Todas as trocas de conhecimento foram uma das maiores fontes de aprendizado nestes anos.

A todos os amigos e familiares que contribuíram direta ou indiretamente na realização desse trabalho, incentivando e torcendo por sua conclusão.

Ao CNPq – Conselho Nacional de Desenvolvimento Científico e Tecnológico, à FAPEMIG - Fundação de Amparo à Pesquisa do Estado de Minas Gerais e à CAPES - Coordenação de Aperfeiçoamento de Pessoal de Nível Superior, pelo suporte financeiro para construção e análise experimental do protótipo, publicação e pela bolsa de mestrado.

“Alguns homens veem as coisas como são, e dizem ‘Por quê?’ Eu sonho com as coisas que nunca foram e digo ‘Por que não?’”

(Geroge Bernard Shaw)

RESUMO

Este trabalho apresenta o desenvolvimento de um Conversor Boost apresentando uma célula de comutação não dissipativa (ZCS-ZVS) para aplicação como conversor pré-regulador utilizados em sistemas ininterruptos de suprimento de energia *on-line* utilizando uma célula a combustível como fonte auxiliar de energia. A estratégia de controle digital é implementada com um DSP (*Digital Signal Processor*) e utiliza o método de controle por corrente média para impor corrente senoidal na rede CA de forma a respeitar os limites de distorção harmônica de corrente impostos pela norma IEC 61000-3-2, e obter alto fator de potência.

Neste Trabalho é descrito detalhadamente o princípio de funcionamento do conversor proposto, análise qualitativa e quantitativa, especificações de projeto e resultados de simulação e experimentais obtidos com a implementação de um protótipo de 500 W.

Palavras chaves: Conversor Boost, Célula a combustível, Pré-regulador, Correção do Fator de Potência, Controle por corrente média, Sistemas Ininterruptos de Suprimento de Energia, Célula de Comutação Suave.

ABSTRACT

This work presents the development of a Boost converter with a passive resonant soft-commutation cell (ZCS-ZVS) for application as a pre-regulator converter used for an online uninterrupted power supply system, using a fuel cell as auxiliary power source. The control strategy is implemented using a Digital Signal Processor (DSP) and is based on the average current control method for sinusoidal input line current imposition, in order to respect the limits of current harmonic distortion imposed by the IEC 61000-3-2, assuring therefore high input power factor.

In this work presents detailed the operation principle of the proposed converter, qualitative and quantitative analysis, design specifications, simulation and experimental results obtained from the implementation of a 500W prototype.

Keywords: Boost converter, Fuel Cell, Front-end Converter, Power Factor Correction, Average Current Control, Uninterrupted Power Supply, Passive Resonant Cell.

Lista de Figuras

FIGURA 1.1 - ESTRUTURA GENÉRICA SISTEMA UPS.....	19
FIGURA 1.2 - ESTRUTURA UPS <i>OFF-LINE</i>	20
FIGURA 1.3 - ESTRUTURA UPS <i>ON-LINE</i>	21
FIGURA 1.4 - ESTRUTURA UPS <i>LINE-INTERACTIVE</i>	22
FIGURA 2.1 - CÉLULA DE COMUTAÇÃO NÃO DISSIPATIVA SR-ZCS-ZVS.....	26
FIGURA 2.2 - O RETIFICADOR BOOST SR-ZCS-ZVS-PWM.	27
FIGURA 2.3 - CIRCUITO SIMPLIFICADO DO BOOST SR-ZCS-ZVS-PWM.	29
FIGURA 2.4 - CIRCUITO DA PRIMEIRA ETAPA DE OPERAÇÃO ($T_0 - T_1$).	31
FIGURA 2.5 - CIRCUITO EQUIVALENTE DA SEGUNDA ETAPA DE OPERAÇÃO ($T_1 - T_2$).	33
FIGURA 2.6 - CIRCUITO EQUIVALENTE DA TERCEIRA ETAPA DE OPERAÇÃO ($T_2 - T_3$).	36
FIGURA 2.7 - CIRCUITO EQUIVALENTE DA QUARTA ETAPA DE OPERAÇÃO ($T_3 - T_4$).	37
FIGURA 2.8 - CIRCUITO EQUIVALENTE DA QUINTA ETAPA DE OPERAÇÃO ($T_4 - T_5$).	38
FIGURA 2.9 - CIRCUITO EQUIVALENTE DA SEXTA ETAPA DE OPERAÇÃO ($T_5 - T_6$).	39
FIGURA 2.10 - CIRCUITO EQUIVALENTE DA SÉTIMA ETAPA DE OPERAÇÃO ($T_6 - T_7$).	40
FIGURA 2.11 - PRINCIPAIS FORMAS DE ONDA TEÓRICAS DO CONVERSOR BOOST SR-ZCS-ZVS- PWM OPERANDO EM MODO DE CONDUÇÃO CONTÍNUA E REGIME PERMANENTE.	41
FIGURA 2.12 - CIRCUITO DA PRIMEIRA ETAPA DE OPERAÇÃO ($T_0 - T_1$).	42
FIGURA 2.13 - CIRCUITO EQUIVALENTE DA SEGUNDA ETAPA DE OPERAÇÃO ($T_1 - T_2$).	43
FIGURA 2.14 - CIRCUITO EQUIVALENTE DA TERCEIRA ETAPA DE OPERAÇÃO ($T_2 - T_3$).	46
FIGURA 2.15 - CIRCUITO EQUIVALENTE DA QUARTA ETAPA DE OPERAÇÃO ($T_3 - T_4$).	47
FIGURA 2.16 - CIRCUITO EQUIVALENTE DA QUINTA ETAPA DE OPERAÇÃO ($T_4 - T_5$).	48
FIGURA 2.17 - CIRCUITO EQUIVALENTE DA SEXTA ETAPA DE OPERAÇÃO ($T_5 - T_6$).	49
FIGURA 2.18 - CIRCUITO EQUIVALENTE DA SÉTIMA ETAPA DE OPERAÇÃO ($T_6 - T_7$).	50
FIGURA 2.19 - PLANO DE FASE DA MALHA $L_R - C_R$ DO CONVERSOR BOOST SR-ZCS-ZVS-PWM.	51
FIGURA 2.20 - MALHA EXTERNA DO CIRCUITO DO CONVERSOR.	51
FIGURA 2.21 - GRÁFICO DA RAZÃO CÍCLICA EM FUNÇÃO DA CONDUTÂNCIA NORMALIZADA A PARA DIFERENTES VALORES DE GANHO.	54
FIGURA 3.1 - ESQUEMA DOS COMPONENTES BÁSICOS DE UMA CÉLULA A COMBUSTÍVEL DE MEMBRANA POLIMÉRICA.	61
FIGURA 3.2 - MODELO DE CÉLULA A COMBUSTÍVEL DA BALLARD®.	61

FIGURA 3.3 - MODELO CÉLULA A COMBUSTÍVEL PARA SIMULAÇÃO PSIM® .	62
FIGURA 3.4 - CIRCUITO PARA ENSAIO DO MODELO DA CÉLULA A COMBUSTÍVEL.	66
FIGURA 3.5 - TENSÃO DE SAÍDA E CORRENTE TRANSITÓRIAS DO MODELO QUANDO OCORRE VARIÇÃO DA CARGA.	66
FIGURA 3.6 - STARTUP CÉLULA A COMBUSTÍVEL.	68
FIGURA 4.1 – SINAIS PWM DE CONTROLE.	72
FIGURA 4.2 - MÉTODO DE CONTROLE DA CORRENTE MÉDIA.	73
FIGURA 4.3 - DIAGRAMA DE BLOCOS DA ESTRATÉGIA DE CONTROLE.	74
FIGURA 4.4 - LUGARES DA RAÍZES E DIAGRAMA DE BODE DA MALHA INTERNA DE CORRENTE NÃO CONTROLADA.	77
FIGURA 4.5 - RESPOSTA EM DEGRAU UNITÁRIO DA MALHA INTERNA DE CORRENTE NÃO CONTROLADA.	78
FIGURA 4.6 - LUGARES DA RAÍZES E DIAGRAMA DE BODE DA MALHA EXTERNA DE TENSÃO NÃO CONTROLADA.	78
FIGURA 4.7 - RESPOSTA EM DEGRAU UNITÁRIO DA MALHA EXTERNA DE TENSÃO NÃO CONTROLADA.	79
FIGURA 4.8 - LUGARES DA RAÍZES E DIAGRAMA DE BODE DA MALHA INTERNA DE CORRENTE CONTROLADA.	81
FIGURA 4.9- RESPOSTA EM DEGRAU UNITÁRIO DA MALHA INTERNA DE CORRENTE CONTROLADA.	81
FIGURA 4.10 - LUGARES DA RAÍZES E DIAGRAMA DE BODE DA MALHA INTERNA DE CORRENTE CONTROLADA.	82
FIGURA 4.11 - RESPOSTA EM DEGRAU UNITÁRIO DA MALHA EXTERNA DE TENSÃO CONTROLADA.	82
FIGURA 4.12 - DIAGRAMA DO SISTEMA EM MALHA FECHADA.	83
FIGURA 4.13 - RESPOSTA DO SISTEMA EM MALHA FECHADA.	83
FIGURA 4.14 - FLUXOGRAMA DA ESTRATÉGIA DE CONTROLE.	85
FIGURA 4.15 - DIAGRAMA ESQUEMÁTICO DO SISTEMA DE CONTROLE.	86
FIGURA 4.16 - CIRCUITO ANALÓGICO PARA ACIONAMENTO DA CHAVE S_1 .	88
FIGURA 5.1 - CIRCUITO DE POTÊNCIA DO CONVERSOR BOOST.	90
FIGURA 5.2 - CIRCUITO DE CONTROLE DO CONVERSOR PROPOSTO.	90
FIGURA 5.3 - TENSÃO (V_{S_1}) DIVIDIDA POR 30 E CORRENTE (I_{S_1}) NA CHAVE PRINCIPAL S_1 .	91

FIGURA 5.4 - TENSÃO (V_{S2}) DIVIDIDA POR 30 E CORRENTE (I_{S2}) NA CHAVE AUXILIAR S_2 .	91
FIGURA 5.5- TENSÃO DE ENTRADA V_{IN} E CORRENTE DE ENTRADA I_{IN} DO CONVERSOR PROPOSTO.	92
FIGURA 5.6 - TENSÃO DE ENTRADA E TENSÃO SAÍDA DO CONVERSOR PROPOSTO.	93
FIGURA 5.7 - ENSAIO DEGRAU DE CARGA DE 50% PARA 100%.	93
FIGURA 5.8 - SIMULAÇÃO DA QUEDA DA REDE CA DE ALIMENTAÇÃO.	94
FIGURA 5.9 - PROTÓTIPO DO CONVERSOR BOOST SR-ZCS-ZVS-PWM.	95
FIGURA 5.10 - PLACA DO CIRCUITO DE GATILHO SKHI 10OP DA SEMIKRON.	96
FIGURA 5.11 - FONTE PARA <i>GATE DRIVER</i> SKHI PS2 DA SEMIKRON.	96
FIGURA 5.12 - PLACA DE CONDICIONAMENTO DE SINAIS DIGITAIS.	97
FIGURA 5.13 - PLACA DE CONDICIONAMENTO DE SINAIS ANALÓGICOS.	97
FIGURA 5.14 - (A) TENSÃO DE ENTRADA, CORRENTE DE ENTRADA E TENSÃO DE SAÍDA. (B) TENSÃO DE ENTRADA, CORRENTE DE ENTRADA, TENSÃO DE SAÍDA E CORRENTE DO SUPERCAPACITOR.	99
FIGURA 5.15 - ESPECTRO HARMÔNICO DA CORRENTE DE ENTRADA COMPARADA COM A RESTRIÇÕES DE HARMÔNICO DE CORRENTE IMPOSTA PELA NORMA IEC 61000-3-2.	99
FIGURA 5.16 - (A) TENSÃO E CORRENTE NA CHAVE PRINCIPAL S_1 (B) TENSÃO E CORRENTE NA CHAVE AUXILIAR S_2 .	100
FIGURA 5.17 - (A) CORRENTE DE ENTRADA, TENSÃO DE ENTRADA E TENSÃO DE SAÍDA DURANTE O ENSAIO EXPERIMENTAL DE UM DEGRAU DE CARGA DE POSITIVO (50% PARA 100% DE CARGA) (B) CORRENTE DE ENTRADA, CORRENTE NO SUPERCAPACITOR, TENSÃO DE ENTRADA E TENSÃO DE SAÍDA DURANTE O ENSAIO EXPERIMENTAL DA QUEDA DA REDE CA DE ALIMENTAÇÃO.	100
FIGURA 5.18 - ANÁLISE COMPARATIVA DE RENDIMENTO ENTRE OS CONVERSORES.	101
FIGURA 5.19 - DISTORÇÃO HARMÔNICA DE CORRENTE E FATOR DE POTÊNCIA EM RELAÇÃO A POTÊNCIA DE SAÍDA.	102

LISTA DE TABELAS

TABELA 1.1 - COMPARAÇÃO BATERIA COMUM COM A CÉLULA A COMBUSTÍVEL PEMFCs.....	23
TABELA 3.1 - PARÂMETROS DA CÉLULA A COMBUSTÍVEL PEMFC.....	65
TABELA 3.2 - PARÂMETROS SUPERCAPACITOR RSC2R7407SR (IOXUS).....	69
TABELA 4.1 - PARÂMETROS DO PROJETO	76
TABELA 4.2 - VARIÁVEIS PARA A EXECUÇÃO DO CÓDIGO DE CONTROLE.....	86
TABELA 5.1 - ESPECIFICAÇÕES DO CONVERSOR BOOST SR-ZCS-ZVS-PWM.....	95

LISTA DE ABREVIATURAS E SÍMBOLOS

A	Ampère, unidade de corrente elétrica
a	Terminal ativo
atm	Atmosfera, unidade de pressão
b	Terminal comum
C	Capacitância equivalente da célula a combustível
C_0	Capacitor de filtro
CA	Corrente alternada
CC	Corrente Contínua
$C_i(s)$	Controlador da malha de corrente no indutor (domínio s)
$C_i(z)$	Controlador da malha de corrente no indutor (domínio z)
C_{O_2}	Concentração de oxigênio
cpk	amplitude onda triangular
C_r	Capacitor Ressonante
$C_v(s)$	Controlador da malha de tensão de saída (domínio s)
$C_v(z)$	Controlador da malha de tensão de saída (domínio z)
C_{sc}	Supercapacitor
c°	Graus, unidade de temperatura
D	Razão cíclica
D_0	Diodo de saída
D_1	Diodo de conexão da fonte auxiliar
D_2	Diodo da célula SR-ZCS-ZVS
DSP	Digital Signal Processor
E_0	Tensão teórica máxima da célula a combustível em circuito aberto
E_N	Tensão da célula a combustível a vazio
F	Farad, unidade de capacitância
F	Constante de Faraday
F_{activ}	Perdas por ativação
F_{conc}	Perdas por concentração
FP	Fator de potência
G	Ganho estático

g	Gramas, unidade de massa
$G_{id}(s)$	Função de transferência para o controle da corrente no indutor
$G_{vi}(s)$	Função de transferência para o controle da tensão de saída
H	Henry, unidade de indutância
Hz	Hertz, unidade de frequência
I_0	Corrente circulante no indutor Boost
I_{cell}	Corrente fornecida pela célula a combustível
i_{Cr}	Corrente capacitor ressonante
ID_0	Corrente diodo de saída
$ID_{0(med)}$	Corrente média diodo de saída
$ID_{0(rms)}$	Corrente eficaz diodo de saída
I_{in}	Corrente de entrada
I_L	Corrente máxima admitida na célula a combustível
i_{Lr}	Corrente circulante no indutor ressonante L_r
I_{S1}	Corrente chave S_1
$I_{S1(med)}$	Corrente média chave S_1
$I_{S1(rms)}$	Corrente eficaz chave S_1
I_{S2}	Corrente chave S_2
$I_{S2(med)}$	Corrente média chave S_2
$I_{S2(rms)}$	Corrente eficaz chave S_2
K	Kelvin, Unidade de temperatura
K	Razão entre tensão do supercapacitor e a diferença entre a mesma com a tensão de entrada
k	Eficiência
$K1$	Razão entre tensão de entrada e a diferença entre a mesma com a tensão de entrada
$K2$	Razão entre tensão do supercapacitor e a tensão de entrada
K_b	Saída do compensador do conversor Boost, utilizada para comparação com a saída do PWM do DSP.
K_i	Ganho do sensor de corrente da malha de corrente
K_{pi}	Ganho compensador de corrente
K_{pv}	Ganho compensador de tensão

K_v	Ganho do sensor de tensão da malha de tensão de saída
L	Litros, unidade de volume
L	Indutância auxiliar do modelo da célula a combustível
L_B	Indutor de filtro
L_r	Indutor Ressonante
m	Metros, unidade de comprimento
MEA	Membrane-Electrode-Assembly
MOSFET	Transistor de efeito de campo de metal-óxido semiconductor
n	Número de mols
n_c	Número de células para ajuste de tensão da célula a combustível
NUPEP	Núcleo de Pesquisa em Eletrônica de Potência
p	Terminal passivo
$P_{armazenada}$	Potência armazenada no capacitor
PEMCs	Proton Exchange Membrane Fuel Cells
PFC	Correção do fator de potência
P_{H_2}	Pressão do Hidrogênio
PI	Proporcional integral
P_{O_2}	Pressão do Oxigênio
PWM	Pulse With Modulate
pu	Por unidade
Q_1	Transistor 1
Q_2	Transistor 2
R	Constante universal dos gases
R	Resistência auxiliar do modelo da célula a combustível
R_0	Resistência da carga
R_s	Resistência da membrana e dos eletrodos da célula
s	Segundos, unidade de tempo
SLA	Bateria selada recarregável de chumbo-ácido
S_n	chaves de potência, onde $n=1,2,3,\dots$
SR	Self Ressonant
THDi	Distorção Total Harmônica de corrente
T	Período total

t	tempo de startup da célula a combustível
Temp	Temperatura da célula a combustível
t_n	Tempo de início de cada etapa onde $n=1,2,3\dots$
T_s	Período da frequência de chaveamento
UPS	Uninterruptible Power Supply
V	Volts, unidade de tensão elétrica
V_{AC}	Módulo da tensão de entrada do conversor
V_{activ}	Fonte de tensão de polarização por ativação
V_{conc}	Fonte de tensão de polarização por concentração
V_0	Tensão de saída
$V_{0(med)}$	Tensão média de saída
V_{cell}	Tensão fornecida pela célula a combustível
vC_r	Tensão capacitor ressonante
V_{Csc}	Tensão no supercapacitor
VD_0	Tensão diodo de saída
$VD_{0(med)}$	Tensão média diodo de saída
V_gS_1	Tensão gate chave S_1
V_gS_2	Tensão gate chave S_2
V_{in}	Tensão de entrada
$V_{in(med)}$	Tensão média de entrada
$V_{in(pico)}$	Pico da tensão de entrada
VL_B	Tensão indutor filtro
$VL_{B(med)}$	Tensão média indutor filtro
vL_r	Tensão indutor ressonante
VS_1	Tensão chave S_1
VS_2	Tensão chave S_2
V_{ref}	Tensão de referência.
V_{Ω}	Perdas Ôhmicas célula a combustível
W	Watts, unidade de potência
W_c	Energia capacitor
ZCS	Chaveamento a corrente nula
z_i	Zero compensador de corrente

z_v	Zero compensador de tensão
ZVS	Chaveamento a tensão nula
α	Condutância normalizada para alimentação CA
αl	Condutância normalizada para alimentação do supercapacitor
Δt_n	Variação do tempo, onde $n=1,2,3,\dots$
ξ_n	Coefficientes do modelo da célula a combustível, onde $n=1,2,3,\dots$
ω_0	Frequência de ressonância
Ω	Ohm, unidade de resistência elétrica

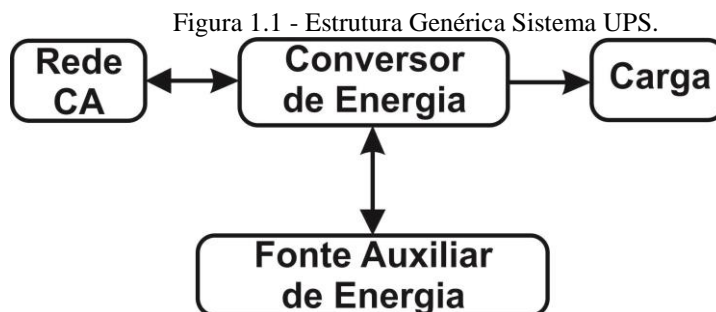
SUMÁRIO

1	INTRODUÇÃO.....	19
2	ANÁLISE QUALITATIVA E QUANTITATIVA DO CONVERSOR BOOST SR-ZCS-ZVS-PWM	25
2.1	CONSIDERAÇÕES INICIAIS.....	25
2.2	DESCRIÇÃO DO CONVERSOR BOOST SR-ZCS-ZVS-PWM	25
2.3	ETAPAS DE FUNCIONAMENTO	28
2.3.1	<i>Etapas de funcionamento para alimentação da rede CA:</i>	<i>31</i>
2.3.2	<i>Etapas de funcionamento para alimentação do supercapacitor:</i>	<i>41</i>
2.4	PLANO DE FASES.....	50
2.5	CÁLCULO DO GANHO ESTÁTICO	51
2.6	GRÁFICOS DO GANHO ESTÁTICO DO CONVERSOR BOOST SR-ZCS-ZVS-PWM...	53
2.7	CÁLCULO DAS CORRENTE MÉDIAS, EFICAZES NOS SEMICONDUTORES DO CONVERSOR BOOST SR-ZCS-ZVS-PWM.....	54
2.7.1	<i>Cálculo da corrente na chave principal (S_1).....</i>	<i>54</i>
2.7.2	<i>Cálculo da corrente na chave auxiliar (S_2)</i>	<i>55</i>
2.7.3	<i>Cálculo da corrente no diodo D_0.....</i>	<i>56</i>
2.7.4	<i>Tensões sobre as chaves e diodos.....</i>	<i>58</i>
2.8	CONCLUSÃO	58
3	MODELAGEM DA CÉLULA A COMBUSTÍVEL E DIMENSIONAMENTO DO SUPERCAPACITOR	60
3.1	INTRODUÇÃO.....	60
3.2	MODELAGEM DA CÉLULA A COMBUSTÍVEL PEMFC.....	62
3.2.1	<i>Equacionamento da Célula a combustível PEMFC</i>	<i>63</i>
3.3	DIMENSIONAMENTO DO SUPERCAPACITOR	67
3.4	CONCLUSÃO	70
4	ESTRATÉGIA DE CONTROLE.....	72
4.1	INTRODUÇÃO.....	72
4.2	CIRCUITO DE COMANDO	73
4.2.1	<i>Funções de transferência do Boost e compensadores de corrente e tensão.....</i>	<i>75</i>
4.2.2	<i>Sistema digital baseado em DSP</i>	<i>84</i>
4.3	CONCLUSÃO	88
5	SIMULAÇÕES E RESULTADOS EXPERIMENTAIS	89
5.1	INTRODUÇÃO.....	89
5.2	SIMULAÇÕES DO CIRCUITO PROPOSTO.....	89
5.3	RESULTADOS EXPERIMENTAIS	94
5.3.1	<i>Análise dos resultados práticos</i>	<i>98</i>
6	CONCLUSÕES GERAIS.....	103
	REFERÊNCIAS	106
	APÊNDICE A – CÓDIGO DE CONTROLE DIGITAL UTILIZADO NO DSP (LINGUAGEM C)	110

1 INTRODUÇÃO

Devido à notável evolução tecnológica observada nos últimos anos, vários processos produtivos passaram a depender totalmente do uso de aparelhos eletrônicos (CÂMARA, PRAÇA, et al., 2013), por exemplo: sistemas de telecomunicações, aparelhos em emergências de hospitais, sistemas de controle de voo, etc. O que tornou inadmissível a ocorrência de interrupções no suprimento de energia destes sistemas, sendo estas apontadas como uma das principais causas de falhas nos mesmos.

Nesse sentido, várias empresas investem em pesquisas para o desenvolvimento de equipamentos eletrônicos associados a uma fonte auxiliar de energia independente, capazes de garantir o funcionamento dos equipamentos essenciais de seus sistemas, quando ocorrer eventuais falhas no abastecimento de energia da rede de corrente alternada (CA) de alimentação. Os equipamentos produzidos para este fim foram denominados Sistemas Ininterruptos de Suprimento de Energia ou, em inglês, *Uninterruptible Power Supply* (UPS), onde a sua estrutura genérica é apresentada na Figura 1.1.



Fonte: Dados do próprio autor.

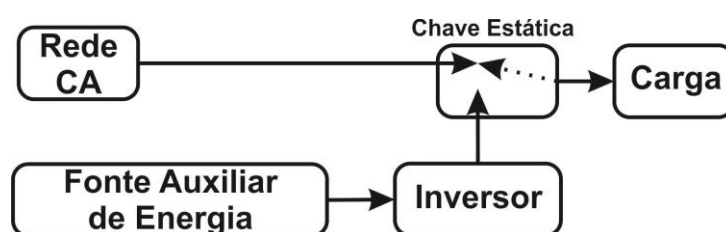
Um sistema UPS genérico é constituído por um conversor de energia que processa a energia proveniente da rede CA ou da fonte auxiliar de energia e alimenta a carga. Pela Figura 1.1 observa-se a possibilidade do conversor processar energia da rede CA e entregar parte desta à fonte auxiliar de energia (processo comum quando há o uso de banco de baterias), como também a possibilidade do conversor interligar a fonte auxiliar de energia com a rede CA, através de um conversor bidirecional, onde a fonte auxiliar de energia é capaz de suprir a carga e entregar o excedente de energia à rede CA (processo comum quando há o uso de geradores).

De modo geral os sistemas UPS podem ser classificados em três categorias básicas: *Off-line*, *On-line* e *Line-interactive*.

Na Figura 1.2 é apresentada a configuração de um UPS *Off-line* genérico, onde a rede CA alimenta a carga diretamente através de uma chave estática. No caso de falha no abastecimento de energia a chave estática é comandada e a energia da carga passa a ser fornecida por um inversor associado a uma fonte auxiliar de energia, cuja tensão de saída deve estar em fase e na mesma amplitude que a tensão da rede para que a dinâmica da carga não seja afetada. Este tipo de sistema é recomendado para cargas que admitem curtas interrupções de energia que ocorre durante o tempo de comutação da chave estática.

Nesta configuração a energia entregue para carga é processada pelo inversor somente no momento de falha do sistema de alimentação CA, o que é uma característica vantajosa no ponto de vista de eficiência operacional, porém possui como desvantagens o fato que é considerado complexo o sistema de controle necessário para garantir o sincronismo da tensão do inversor com a rede CA, além de possuir um tempo de transferência de alimentação de um sistema para o outro, ou seja, a carga percebe a falta da alimentação CA.

Figura 1.2 - Estrutura UPS *Off-line*.

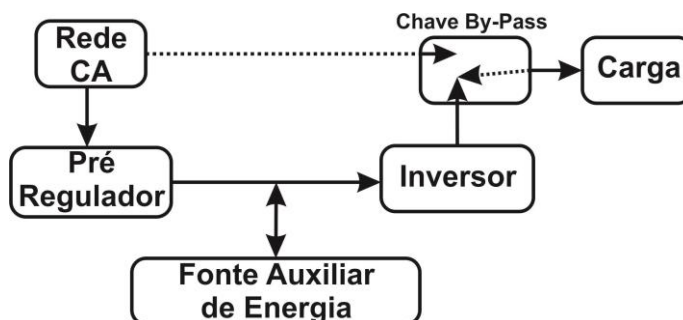


Fonte: Dados do próprio autor.

Na Figura 1.3 é apresentada a configuração *On-line* genérico, onde a rede CA é conectada a um conversor pré-regulador que associado ao inversor alimenta a carga. No caso de falha da alimentação CA a fonte auxiliar de energia (normalmente banco de baterias para essa configuração) que estão em flutuação passa a suprir a energia demandada pela carga através do inversor.

Nesta configuração energia entregue a carga é integralmente processada pelo inversor, o que faz com que a eficiência operacional do sistema seja reduzida e o e eleva o custo de produção, porém neste sistema é possível controlar a qualidade da tensão entregue para carga

além de que não é necessário garantir o sincronismo da tensão de saída com a tensão da rede CA, o que simplifica o controle do sistema, além de que não existe tempo de comutação quando o sistema de alimentação é substituído pelo outro, ou seja, a carga não percebe caso ocorra uma falta na alimentação CA.

Figura 1.3 - Estrutura UPS *On-line*.


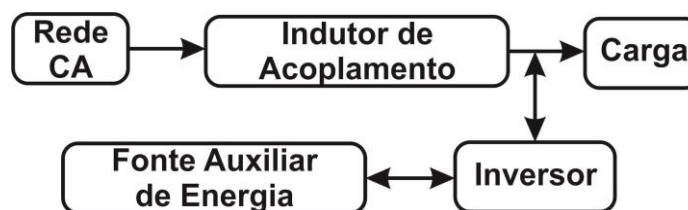
Fonte: Dados do próprio autor.

Na Figura 1.4 é apresentada a configuração *Line-interactive* genérica, onde um único conversor bidirecional atua como carregador de bateria (retificador) e inversor sendo que o mesmo é conectado à rede CA através de um indutor de acoplamento e em paralelo com a carga. Em modo de operação com a rede CA presente o conversor estático opera como retificador carregando o banco de baterias e na falta da rede de alimentação opera como inversor alimentado pelo banco de baterias.

A presença de apenas um conversor estático faz com que o sistema possua somente um estágio de potência de modo que sua eficiência operacional seja bastante elevada, com baixo custo de produção, sendo que a tensão de saída pode ser regulada além de permitir um sistema de controle capaz de impor elevado fator de potência e baixa distorção harmônica de corrente (THDi), porém durante a falha é inevitável que haja um tempo para que a fonte auxiliar de energia assuma a carga.

Para evitar que a carga perceba este tempo e aumentar a confiabilidade do sistema pode-se substituir o indutor de acoplamento por um transformador ferro-ressonante capaz também de realizar o isolamento galvânico da carga, bem como regular e filtrar a tensão de saída do inversor. Porém o uso deste transformador faz com que o sistema aumente significativamente seu peso e volume, implicando também em um aumento no seu custo.

Figura 1.4 - Estrutura UPS *Line-interactive*.



Fonte: Dados do próprio autor.

Em geral a maioria dos sistemas UPS utilizam um inversor e uma fonte auxiliar de energia. Diferente do que ocorre nas categorias *Off-line* e *Line interactive*, na categoria *On-line* o inversor é alimentado pelo sistema CA a partir de um conversor pré-regulador. Este tipo de operação geralmente possui um baixo fator de potência e uma elevada taxa de distorção harmônica de corrente visto pela rede CA de alimentação, o que pode comprometer a qualidade da energia suprida pelo sistema às cargas vizinhas.

Vários sistemas UPS utilizam baterias seladas recarregáveis de chumbo-ácido (SLA) ou níquel-cádmio (Ni-Cd) como fonte auxiliar de energia. Apesar do bom desempenho, devido à utilização de metais pesados tóxicos, como cádmio, mercúrio e chumbo, estes podem causar sérios problemas ambientais se forem descartados sem cuidados especiais. Além de que aumentam o custo de manutenção dos sistemas onde são utilizados, uma vez que possuem tempo de vida útil considerado baixo devido os seus limitados ciclos de carga e descarga.

Atualmente observa-se o aumento na demanda pela utilização de energias de fontes consideradas limpas, dentre as quais pode se destacar a célula a combustível. As células a combustível constituem uma forma silenciosa, limpa e eficiente de geração de eletricidade e calor a partir do hidrogênio, o qual pode ser obtido através de diversas e diferentes fontes, como o gás natural, metanol, etanol ou outros hidrocarbonetos. Trata-se de um dispositivo eletroquímico em que um combustível (hidrogênio) e um agente oxidante (oxigênio) reagem diretamente, produzindo assim, eletricidade. Representam uma solução e alternativa para geração de energia mais eficiente e sustentável devido ao seu menor impacto ao meio ambiente se comparado com as formas de geração de energia convencionais, como por exemplo, o petróleo (KIRUBAKARAN e S. JAIN, 2011), (SILVA, OLIVEIRA e SEVERINO, 2011).

As células a combustível não possuem a capacidade de responder imediatamente ao iniciar sua operação ou em rápidas variações de carga, logo na maioria dos casos se faz necessário, a utilização de supercapacitores, que possuem a função de fornecer energia por

curtos períodos de tempo, sendo este o necessário para permitir que a célula a combustível alcance seu estado estacionário quando ocorre alguma mudança na sua operação (HREDZAK, AGELIDIS e DEMETRIADES, 2014), (SCHENCK e J. LAI, 2005), (CHEN e J. QIU, 2008). Vale enfatizar que em relação a baterias os supercapacitores possuem maiores ciclos de carga e descargas (virtualmente infinito) e tempo de vida útil superior (UNO e TANAKA, 2011), (BROUJI, BRIAT, et al., 2009), (THOUNTHONG, SETHAKUL, et al., 2009). Conforme evidenciado na tabela 1.1 (GARCIA, FREITAS, et al., 2013), a substituição de baterias por um conjunto célula a combustível e supercapacitores em sistemas de armazenamento de energia pode ser uma solução bastante atrativa.

Tabela 1.1 - Comparação entre Bateria e PEMFC (*Proton Exchange Membrane Fuel Cells*).

Item / Dispositivo	Bateria	Célula a Combustível PEMFCs
Custo	<ul style="list-style-type: none"> Médio. 	<ul style="list-style-type: none"> Alto - Boa parte devido à manipulação do hidrogênio e supercapacitores.
Manutenção	<ul style="list-style-type: none"> Alta - Baixa vida útil. 	<ul style="list-style-type: none"> Baixa - O sistema utilizando célula a combustível tem poucas partes moveis (Bombas e válvulas de reação), que produzem pouco atrito.
Capacidade de armazenamento de energia	<ul style="list-style-type: none"> Boa - Mas também limitada. 	<ul style="list-style-type: none"> Boa - O hidrogênio pode ser produzido e estocado localmente utilizando um eletrolisador.
Ciclos de carga e descarga	<ul style="list-style-type: none"> Limitado - Alta influencia em sua vida útil. 	<ul style="list-style-type: none"> Sem limites - ‘recarregável’ depende do fornecimento de combustível (hidrogênio).
Resposta dinâmica	<ul style="list-style-type: none"> Boa 	<ul style="list-style-type: none"> Ruim - Problema resolvido utilizando supercapacitores.
Problemas ambientais	<ul style="list-style-type: none"> Alto - Contem metais pesados tóxicos com exemplo do cádmio, mercúrio ou chumbo. 	<ul style="list-style-type: none"> Baixo - Fonte de energia limpa.
Rentabilidade	<ul style="list-style-type: none"> Baixa - Necessidade de manutenção frequente, sendo que o banco de bateria pode ser inutilizado se uma bateria for danificada. 	<ul style="list-style-type: none"> Alta – Baixa necessidade de manutenção.
Vantagens	<ul style="list-style-type: none"> Alta disponibilidade e grande número de aplicação; Baixo custo inicial quando comparado a outros dispositivos de armazenamento; Grande quantidade de energia produzida instantaneamente e imunidade a ondulação de corrente. 	<ul style="list-style-type: none"> Conversão de energia química em elétrica de forma eficiente; Baixo ruído, flexibilidade de projeto e alta densidade de energia; Fonte de energia Limpa; PEMFCs são mais compactas e leves, e maior facilidade para start-up e encerrar sua operação.
Desvantagens	<ul style="list-style-type: none"> Custos de operação e substituição (Relacionado a frequência de manutenção e vida útil); Tempo de vida útil reduzido; Materiais poluentes; Necessidade de descarte especial. 	<ul style="list-style-type: none"> Tempo de resposta; Ondulação de corrente de limitada; Necessidade de supercapacitor para melhorar a resposta transitória; Alto custo relacionado com a produção de hidrogênio.

Fonte: GARCIA, FREITAS, et al., 2013.

Neste cenário, esta dissertação de mestrado prima pelo desenvolvimento de um conversor pré-regulador do tipo Boost para um em sistemas UPS do tipo *on-line* utilizando uma célula de comutação não dissipativa denominada *Self-Resonant Zero-Current and Zero Voltage Switching Pulse Width Modulated Cell* (SR-ZCS-ZVS-PWM) semelhante à apresentada em (CRISTOVÃO, FREITAS, et al., 2007) e (COSTA, TREVISIO e FREITAS, 1994), e uma célula a combustível como fonte auxiliar de energia.

O sistema proposto tem a vantagem de integrar as funções de um conversor com correção do fator de potência (PFC) e de um conversor CC-CC elevador necessário na maioria das aplicações em pauta. Portanto, não é necessário um conversor CC-CC dedicado para a célula a combustível, como observado em (ZHANG, XU, et al., 2013), (ZHAN, GUO, et al., 2008), (SHREELAKSHMI e AGARWAL, 2013), promovendo redução de custos. A técnica de controle utilizada é implementada com um DSP (*Digital Signal Processor*) e se baseia no método da corrente média para impor corrente de entrada senoidal com reduzido conteúdo harmônico e obter elevado fator de potência.

Para apresentação dos resultados desta pesquisa, este trabalho está dividido em 6 capítulos, incluindo este capítulo introdutório. No Capítulo 2 serão apresentadas as análises qualitativa e quantitativa do conversor proposto. No Capítulo 3 será apresentado o modelo da célula a combustível utilizada para simulação e o dimensionamento dos supercapacitores. No Capítulo 4 será apresentada a estratégia de controle implementada. No Capítulo 5 serão apresentados os resultados de simulação seguido dos resultados experimentais obtidos com um protótipo de 500 W construído em laboratório. Por fim, o Capítulo 6 contém as conclusões gerais e sugestões para trabalhos futuros.

Por fim, vale ressaltar que uma síntese dos principais resultados obtidos foram reportados em um artigo intitulado *Front-End Converter with Integrated PFC and DC-DC Functions for a Fuel Cell UPS with DSP-Based Control*, publicado no periódico internacional *IEEE Transactions on Power Electronics* (MACIEL, DE FREITAS, et al., 2014).

2 ANÁLISE QUALITATIVA E QUANTITATIVA DO CONVERSOR BOOST SR-ZCS-ZVS-PWM

2.1 Considerações iniciais

Este capítulo tem como objetivo expor o conversor Boost SR-ZCS-ZVS-PWM e apresentar suas etapas de funcionamento, as principais formas de onda teóricas, análise dos planos de fase e detalhes da comutação. Na análise quantitativa será desenvolvido o equacionamento de cada etapa de operação em um período completo de chaveamento, gerando equações que permitem calcular o valor dos intervalos de tempo, tensão no capacitor ressonante e corrente nos indutores ressonantes de cada estágio. De posse destes valores, pode-se calcular o ganho estático do conversor proposto, e os valores de corrente e tensão em cada componente semiconductor.

2.2 Descrição do conversor Boost SR-ZCS-ZVS-PWM

Nos conversores chaveados convencionais, as chaves controladas são comandadas de modo que entrem e saiam de condução com corrente de carga, isto faz com que as mesmas estejam submetidas a altos níveis de tensão e/ou corrente durante a comutação provocando elevadas perdas por chaveamento. Cabe ressaltar que as perdas por comutação aumentam linearmente com o aumento da frequência (LEE, 1988). Desta forma à medida que se eleva a frequência de chaveamento dos conversores estáticos com intuito de se reduzir o tamanho e o peso dos elementos passivos presentes nestas estruturas, como por exemplo, os indutores e capacitores elevam-se também as perdas por chaveamento e, por consequência, a eficiência global da estrutura é reduzida (LEE, 1988), (TREVISI, 1994). Outro problema do chaveamento de dispositivos de potência é a geração de interferência eletromagnética e interferência radioelétrica devido às variações abruptas de tensão e corrente que acompanham as mudanças de estado das chaves.

Com o surgimento dos transistores bipolares de potência e posteriormente os MOSFET's de potência, tornou-se possível a operação das chaves em frequências superiores aos sistemas convencionais (COSTA, TREVISI e FREITAS, 1994), porém, os problemas atrelados à comutação requerem que técnicas de comutação suave sejam implementadas para que seja viável a aplicação de conversores estáticos operando em alta frequência.

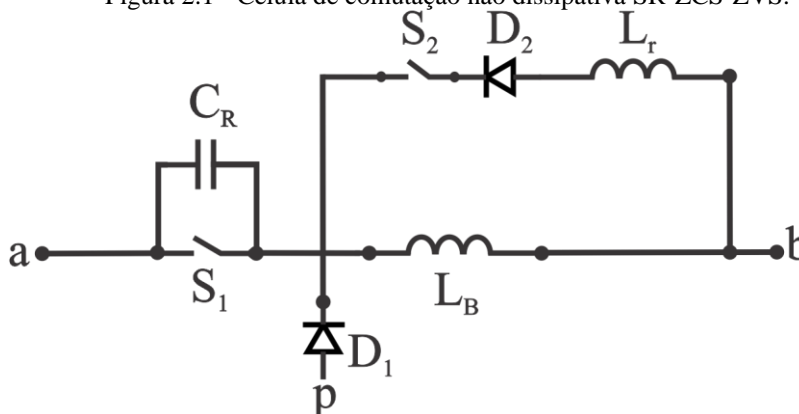
Para evitar estes problemas e obter uma comutação não dissipativa, uma das estratégias utilizadas é a implementação de conversores quase ressonantes (LEE, 1988), (TREVISIO, 1994). Nestes conversores a comutação ocorre com tensão e/ou corrente nula.

Neste contexto, o conversor Boost proposto utiliza uma célula de comutação não dissipativa que possui duas chaves. A chave principal S_1 , que apresenta comutação com tensão nula, e a chave auxiliar S_2 que apresenta comutação com corrente nula e tensão nula. Esta célula possui as mesmas características operacionais de sistemas convencionais que utilizam células de comutação PWM, porém apresentam as seguintes vantagens:

- Comutação suave para ampla faixa de carga;
- A máxima tensão nas chaves é limitada pela fonte de entrada e pela fonte de saída;
- Comutação suave em frequências elevadas;
- Alto rendimento e densidade de potência.

Na Figura 2.1 é apresentada a estrutura da célula de comutação não dissipativa utilizada, onde os terminais “a”, “b” e “p” são denominados ativo, comum e passivo, respectivamente. Os elementos ressonantes L_r e C_r são colocados próximos para facilitar a troca de energia entre eles.

Figura 2.1 - Célula de comutação não dissipativa SR-ZCS-ZVS.



Fonte: COSTA, TREVISIO e FREITAS, 1994.

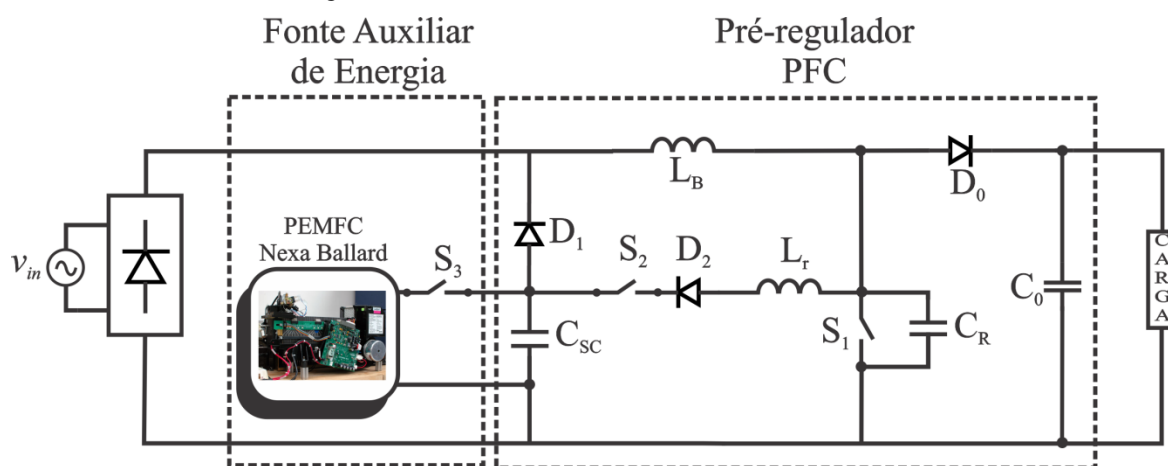
O conversor Boost proposto é utilizado como estágio pré-regulador e possui uma célula de comutação não dissipativa, que garante a comutação das chaves principal S_1 (comandada para fechar e abrir sob tensão nula) e a auxiliar S_2 (comandada para fechar com corrente nula e abrir com tensão e corrente nula), um diodo de potência que conecta o supercapacitor ao sistema somente quando a tensão de entrada é menor que a tensão dos supercapacitor ou quando a rede CA está ausente, e possui o controle baseado em DSP

responsável pelo controle da tensão de saída e pela imposição de corrente senoidal na rede CA através do método de controle por corrente média (KIM, SUNG e LEE, 2014). Assim, o conversor proposto é capaz de garantir:

- Regulação da tensão de saída e controle da potência fornecida à saída;
- Alto fator de potência;
- Baixa distorção harmônica de corrente.

Observa-se no circuito Figura 2.2 que o estágio retificador CA-CC é representado por uma ponte de diodos e o estágio elevador é representado pelo conversor Boost SR-ZCS-ZVS-PWM, resultando em uma estrutura denominada Retificador Boost SR-ZCS-ZVS-PWM.

Figura 2.2 - O Retificador Boost SR-ZCS-ZVS-PWM.



Fonte: Dados do próprio autor.

Define-se cada elemento do conversor proposto apresentado na Figura 2.2:

V_{in} – Tensão de entrada AC da rede elétrica.

L_r – Indutor de ressonância da célula.

D_0 – Diodo de saída.

D_1 – Diodo de conexão da fonte auxiliar.

D_2 – Diodo da célula SR-ZCS-ZVS.

S_1, S_2 – Chaves semicondutoras da célula SR-ZCS-ZVS.

S_3 – Chave semicondutora de ligação da fonte auxiliar.

C_r – Capacitor de ressonância da célula SR-ZCS-ZVS.

C_{sc} – Supercapacitor.

L_B – Indutor de filtro.

C_0 – Capacitor de filtro.

2.3 Etapas de funcionamento

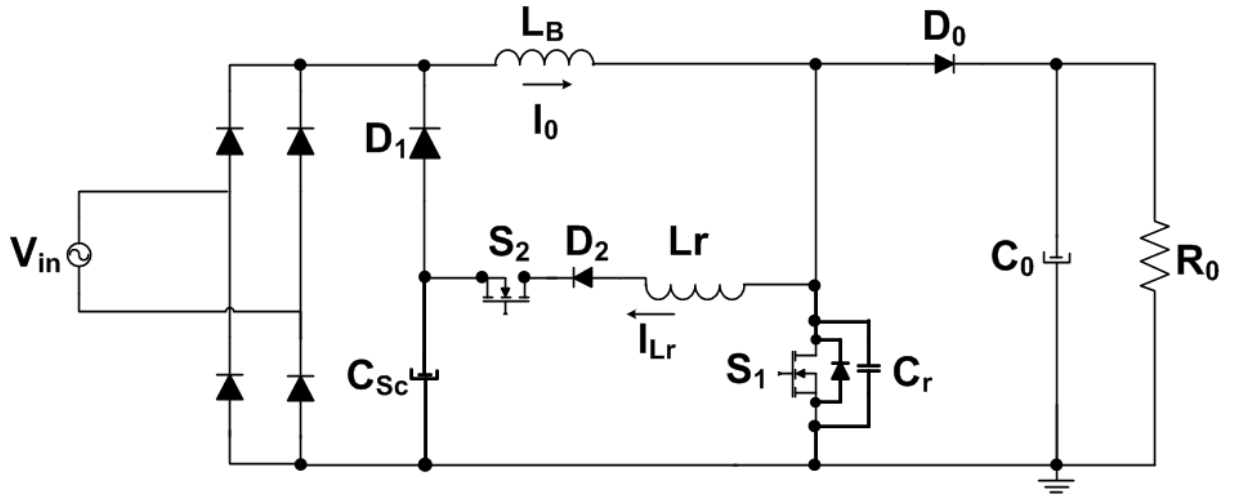
O principal objetivo desta seção é aprimorar as equações apresentadas em (CRISTÓVÃO, 2005) e demonstrar o funcionamento da célula de comutação suave aplicado no sistema proposto.

O funcionamento do conversor proposto será apresentado em forma de etapas de operação. Estas correspondem aos diferentes estados dos semicondutores que compõem a estrutura, ao longo de um ciclo de operação, e permitem descrever o comportamento das variáveis de interesse, que apresentam variações temporais previsíveis em função da configuração do circuito elétrico resultante em cada uma. Para o seu estudo didático e simplificação da análise, algumas condições devem ser adotadas:

- 1- Todos os elementos semicondutores são considerados ideais. Portanto que a resistência em estado de condução é nula; em estado de bloqueio é infinita e os tempos de acionamento e desligamento são infinitamente pequenos;
- 2- Os indutores e capacitores são considerados com resistência nula;
- 3- O conversor está operando no modo de condução contínua, regime permanente e com frequência de chaveamento fixa;
- 4- O filtro de saída é grande o suficiente para que a tensão de saída seja considerada constante, ou seja, sem ripple durante o período de chaveamento;
- 5- O fator de qualidade será considerado infinito, ou seja, não existem perdas no circuito ressonante;
- 6- A frequência de chaveamento é muito maior do que a frequência da tensão de entrada CA da rede, sendo considerada constante em um período de chaveamento.

Baseado nas considerações acima descritas utiliza-se demonstrado na Figura 2.3 para explicar as sete etapas de funcionamento, considerando um único período de chaveamento.

Figura 2.3 - Circuito simplificado do Boost SR-ZCS-ZVS-PWM.



Fonte: Dados do próprio autor.

A modelagem matemática do conversor Boost SR-ZCS-ZVS-PWM é desenvolvida para cada etapa de funcionamento. Serão demonstrados a tensão no capacitor, as correntes nos indutores e a duração de cada etapa, com o objetivo de se calcular a expressão do ganho estático.

Além das considerações citadas anteriormente, os parâmetros definidos abaixo serão utilizados durante o desenvolvimento das equações:

$$\alpha = \frac{I_0}{(V_0 - V_{in})} \cdot \sqrt{\frac{L_r}{C_r}} \quad (2.1)$$

$$\alpha 1 = \frac{I_0}{(V_0 - V_{Csc})} \cdot \sqrt{\frac{L_r}{C_r}} \quad (2.2)$$

$$\omega_0 = \sqrt{\frac{1}{L_r C_r}} \quad (2.3)$$

$$K = \frac{V_{Csc}}{(V_0 - V_{Csc})} \quad (2.4)$$

$$K1 = \frac{V_{in}}{(V_0 - V_{in})} \quad (2.5)$$

$$K2 = \frac{V_{Csc}}{V_{in}} \quad (2.6)$$

$$D = \frac{T_s}{T} \quad (2.7)$$

Onde:

α – Condutância normalizada para alimentação CA.

αI – Condutância normalizada para alimentação do supercapacitor.

$K1$ – Razão entre tensão de entrada e a diferença entre a mesma com a tensão de entrada.

$K2$ – Razão entre tensão do supercapacitor e a tensão de entrada.

I_0 – Corrente indutor Boost.

V_o – Tensão de saída.

V_{in} – Tensão de entrada.

V_{Csc} – Tensão no supercapacitor.

L_r – Indutor ressonante.

C_r – Capacitor ressonante.

C_{sc} – Supercapacitor.

ω_0 – Frequência de ressonância.

D – Razão cíclica.

T_s – Período da frequência de chaveamento.

T – Período total.

O funcionamento do conversor pode ser dividido em um momento que ele é alimentado pela tensão da CA da rede, e outro momento que este é alimentado pelo supercapacitor devido a presença do diodo de potência D_1 no sistema, ou seja, sempre que a tensão da rede é menor que a tensão do supercapacitor o D_1 é polarizado diretamente e o supercapacitor atua como a fonte de alimentação do circuito.

Neste contexto as etapas de funcionamento devem ser analisadas tanto para quando a alimentação é proveniente da rede CA, quanto é o supercapacitor que realiza essa função.

2.3.1 Etapas de funcionamento para alimentação da rede CA:

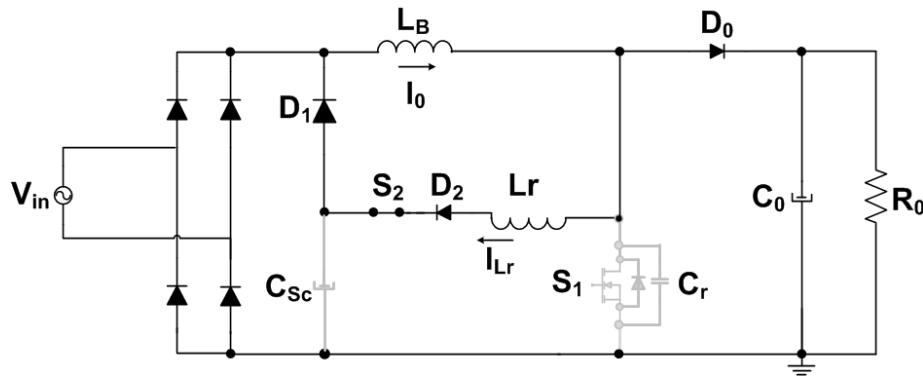
Primeiramente, define a condição inicial onde a tensão de saída do conversor é igual a tensão do capacitor ressonante C_r e esta é maior que a tensão de entrada, sendo que a energia armazenada no indutor está sendo transferida para a carga e todas as chaves controladas estão desligadas.

Primeira etapa: $\Delta t_1 [t_0 - t_1]$:

Esta etapa inicia-se quando, no tempo t_0 , a chave auxiliar S_2 é colocada em condução e termina, no tempo t_1 , quando a corrente $i_{L_r} = I_0$. Com o fechamento de S_2 , a corrente I_0 é desviada do diodo de saída D_0 pra o ramo desta chave, assim a corrente no indutor ressonante L_r cresce linearmente pela ação da fonte de corrente I_0 .

Analisando as malhas formadas nesta etapa, conclui-se que a entrada em condução da chave S_2 ocorre com corrente nula sem perdas por comutação (ZCS). A Figura 2.4 exemplifica o circuito equivalente desta primeira etapa. A parte em cinza em todos os desenhos que seguem, indicam as partes do circuito que não atuam ativamente na etapa em questão.

Figura 2.4 - Circuito da primeira etapa de operação ($t_0 - t_1$).



Fonte: Dados do próprio autor.

Observando-se o circuito da Figura 2.4 podemos concluir as seguintes condições:

$$i_{L_r}(t_0) = 0 \quad (2.8)$$

$$i_{L_r}(t_1) = I_0 \quad (2.9)$$

$$v_{C_r}(t_0) = V_0 \quad (2.10)$$

$$v_{C_r}(t_1) = V_0 \quad (2.11)$$

A equação (2.12) descreve matematicamente o comportamento da tensão no indutor ressonante L_r neste período:

$$v_{L_r}(t) = L_r \cdot \frac{d(i_{L_r}(t))}{dt} = V_0 - V_{in} \quad (2.12)$$

Pela equação (2.12), chega-se na expressão de corrente no indutor de ressonância L_r durante esta etapa de funcionamento.

$$i_{L_r}(t) = \frac{V_0 - V_{in}}{L_r} \cdot \int dt \quad (2.13)$$

$$i_{L_r}(t) = \frac{V_0 - V_{in}}{L_r} \cdot t + i_{L_r}(t_0) \quad (2.14)$$

$$i_{L_r}(t) = \frac{V_0 - V_{in}}{L_r} \cdot t \quad (2.15)$$

Adota-se como condições de contorno desta etapa que $t = \Delta t_1 = t_1 - t_0$. Então:

$$i_{L_r}(t_1) = I_0 \quad (2.16)$$

Dessa forma a equação (2.15) pode ser manipulada com o objetivo de se determinar a equação do tempo de duração desta etapa de funcionamento:

$$I_0 = \frac{V_0 - V_{in}}{L_r} \cdot \Delta t_1 \quad (2.17)$$

$$\Delta t_1 = \frac{I_0 \cdot L_r}{V_0 - V_{in}} \cdot \sqrt{\frac{C_r}{C_r}} \quad (2.18)$$

$$\Delta t_1 = \frac{I_0}{V_0 - V_{in}} \cdot \sqrt{\frac{L_r^2 \cdot C_r}{C_r}} \quad (2.19)$$

$$\Delta t_1 = \frac{I_0}{V_0 - V_{in}} \cdot \sqrt{\frac{L_r}{C_r}} \cdot \sqrt{L_r \cdot C_r} \quad (2.20)$$

Como já foi definido anteriormente:

$$\omega_0 = \sqrt{\frac{1}{L_r \cdot C_r}} \quad (2.21)$$

$$\alpha = \frac{I_0}{V_0 - V_{in}} \cdot \sqrt{\frac{L_r}{C_r}} \quad (2.22)$$

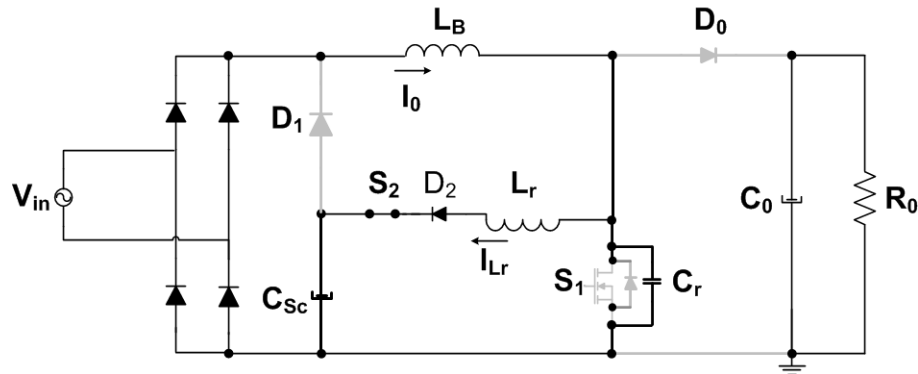
Onde a equação (2.22) representa a corrente de entrada parametrizada em função da tensão de saída. Assim o tempo para a primeira etapa é dado por:

$$\Delta t_1 = \frac{\alpha}{\omega_0} \quad (2.23)$$

Segunda etapa: $\Delta t_2 [t_1-t_2]$:

Esta etapa pode ser descrita como etapa ressonante, uma vez que se inicia quando o diodo D_0 e D_1 são polarizados reversamente e o capacitor ressonante passa a descarregar via indutor ressonante L_r a corrente no indutor nesta etapa é a soma da corrente do indutor de entrada (I_0) mais a corrente do capacitor ressonante (i_{Cr}). Como o diodo D_1 está bloqueado haverá corrente indo para o supercapacitor C_{sc} ocasionando o carregamento do mesmo. Durante esta etapa o circuito ressonante oscila até o momento que capacitor ressonante descarrega totalmente. O circuito equivalente deste estágio de operação é ilustrado na Figura 2.5.

Figura 2.5 - Circuito equivalente da segunda etapa de operação ($t_1 - t_2$).



Fonte: Dados do próprio autor.

As principais variáveis elétricas deste circuito nesta etapa de operação apresentam as seguintes condições iniciais no tempo t_1 e finais no tempo t_2 :

$$i_{Lr}(t_1) = I_0 \quad (2.24)$$

$$i_{Lr}(t_2) = ? \quad (2.25)$$

$$v_{Cr}(t_1) = V_0 \quad (2.26)$$

$$v_{Cr}(t_2) = 0 \quad (2.27)$$

A equação (2.28) demonstra a corrente do capacitor ressonante C_r nesta etapa:

$$i_{C_r}(t) = C_r \cdot \frac{d(v_{C_r}(t))}{dt} \quad (2.28)$$

A equação (2.29) demonstra a corrente no indutor ressonante L_r nesta etapa:

$$i_{L_r}(t) = i_{C_r}(t) + I_0 \quad (2.29)$$

A equação (2.30) demonstra a tensão no capacitor ressonante nesta etapa:

$$v_{C_r}(t) = v_{L_r}(t) + V_{C_{sc}} \quad (2.30)$$

$$v_{C_r}(t) = L_r \cdot \frac{d(i_{L_r}(t))}{dt} + V_{C_{sc}} \quad (2.31)$$

Isolando i_{C_r} na equação (2.29) e substituindo na equação (2.28) e derivando a expressão resultante, tem-se:

$$\frac{d(i_{L_r}(t))}{dt} = -C_r \cdot \frac{d^2(v_{C_r}(t))}{dt^2} \quad (2.32)$$

Com a equação (2.31) e a equação (2.32) é possível definir a tensão no capacitor ressonante C_r :

$$v_{C_r}(t) = -L_r \cdot C_r \cdot \frac{d^2(v_{C_r}(t))}{dt^2} + V_{C_{sc}} \quad (2.33)$$

Aplicando a transformada de Laplace em (2.33) tem-se:

$$v_{C_r}(s) = \frac{s v_{C_r}(t_1)}{(s^2 + \omega_0^2)} + \frac{1}{(s^2 + \omega_0^2)} \frac{d(v_{C_r}(t_1))}{ds} + \frac{V_{C_{sc}}}{s \cdot (1 + \frac{s^2}{\omega_0^2})} \quad (2.34)$$

Aplicando a transformada inversa de Laplace em (2.34) tem-se:

$$v_{C_r}(t) = (v_{C_r}(t_1) - V_{C_{sc}}) \cdot \cos \omega_0 t + \frac{1}{\omega_0} \cdot \frac{d(v_{C_r}(t_1))}{dt} \cdot \sin \omega_0 t + V_{C_{sc}} \quad (2.35)$$

Substituindo (2.28) em (2.29), tem-se:

$$\frac{d(v_{C_r}(t_1))}{dt} = \frac{I_0 - i_{L_r}(t_1)}{C_r} \quad (2.36)$$

Substituindo (2.36) em (2.35), tem-se:

$$v_{C_r}(t) = (v_{C_r}(t_1) - VC_{sc}) \cdot \cos \omega_0 t + \frac{1}{C_r \cdot \omega_0} \cdot (I_0 - i_{L_r}(t_1)) \cdot \sin \omega_0 t + VC_{sc} \quad (2.37)$$

Substituindo (2.37) em (2.28) e dividindo a resultante por $C_r \omega_0$ tem-se:

$$\sqrt{\frac{L_r}{C_r}} \cdot i_{L_r}(t) = \sqrt{\frac{L_r}{C_r}} \cdot I_0 + (v_{C_r}(t_1) - VC_{sc}) \sin \omega_0 t + \sqrt{\frac{L_r}{C_r}} \cdot (I_0 - i_{L_r}(t_1)) \cdot \cos \omega_0 t \quad (2.38)$$

Dadas as condições iniciais da etapa às equações (2.37) e (2.38) podem ser expressas por:

$$v_{C_r}(t) = (V_0 - VC_{sc}) \cdot \cos \omega_0 t + VC_{sc} \quad (2.39)$$

$$\sqrt{\frac{L_r}{C_r}} \cdot i_{L_r}(t) = \sqrt{\frac{L_r}{C_r}} \cdot I_0 + (V_0 - VC_{sc}) \cdot \sin \omega_0 t \quad (2.40)$$

Das condições de contorno desta etapa tem-se que $t = \Delta t_2 = t_2 - t_1$ e através da equação (2.39) da tensão no capacitor ressonante tem-se:

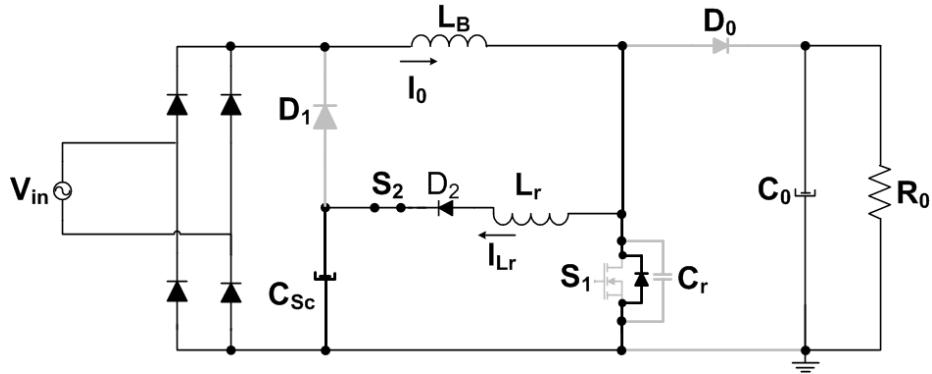
$$v_{C_r}(\Delta t_2) = (V_0 - VC_{sc}) \cdot \cos \omega_0 \Delta t_2 + VC_{sc} \quad (2.41)$$

$$\cos \omega_0 \Delta t_2 = -\frac{VC_{sc}}{(V_0 - VC_{sc})} \quad (2.42)$$

$$\Delta t_2 = \frac{(\pi - \cos^{-1} K)}{\omega_0} \quad (2.43)$$

Terceira etapa: $\Delta t_3 [t_2-t_3]$:

A terceira etapa tem início com a corrente i_{L_r} decrescendo linearmente através do supercapacitor C_{sc} no tempo t_2 e termina com o a corrente de $i_{L_r} = I_0$ no tempo t_3 . Durante este estágio os diodos D_0 e D_1 continuam reversamente polarizados e a descarga ocorre através do diodo intrínseco da chama principal S_1 . A Figura 2.6 demonstra o circuito correspondente a esta etapa.

Figura 2.6 - Circuito equivalente da terceira etapa de operação ($t_2 - t_3$).


Fonte: Dados do próprio autor.

Os valores de corrente e tensão no indutor e capacitor ressonantes no tempo inicial e final deste estágio de operação são descritos pelas seguintes equações:

$$i_{L_r}(t_2) = I_0 + \sqrt{\frac{C_r}{L_r}} \cdot (V_0 - VC_{sc}) \sin \omega_0 \Delta t_2 \quad (2.44)$$

$$i_{L_r}(t_3) = I_0 \quad (2.45)$$

$$v_{C_r}(t_2) = 0 \quad (2.46)$$

$$v_{C_r}(t_3) = 0 \quad (2.47)$$

Nesta etapa a corrente do indutor ressonante i_{L_r} pode ser expressa por:

$$\frac{d(i_{L_r}(t))}{dt} = -\frac{V_{in}}{L_r} \quad (2.48)$$

$$i_{L_r}(t) = -\frac{V_{in}}{L_r} \cdot t + i_{L_r}(t_2) \quad (2.49)$$

Das condições de contorno desta etapa tem-se que $t = \Delta t_3 = t_3 - t_2$ e através da equação (2.49) da corrente no indutor ressonante tem-se:

$$i_0 = -\frac{V_{in}}{L_r} \cdot \Delta t_3 + I_0 + \sqrt{\frac{C_r}{L_r}} \cdot (V_0 - VC_{sc}) \cdot \sin \omega_0 \Delta t_2 \quad (2.50)$$

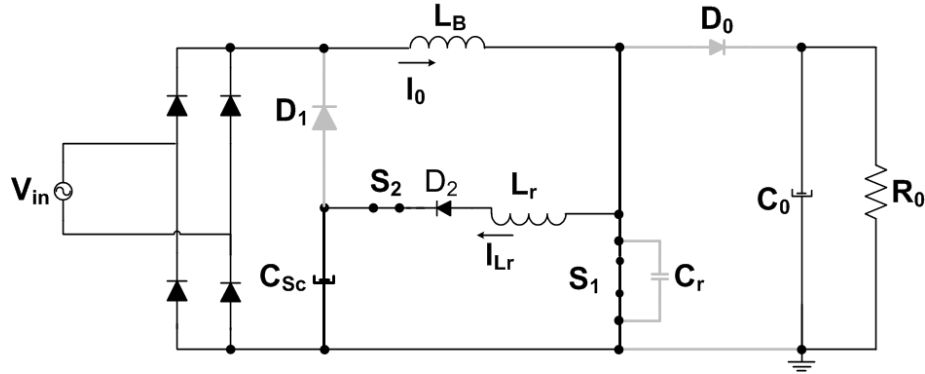
$$\Delta t_3 = \frac{1}{\omega_0} \cdot \frac{\sqrt{1 - K1^2}}{K1} \quad (2.51)$$

Quarta etapa: $\Delta t_4 [t_3-t_4]$:

Esta etapa inicia-se com o fechamento da chave principal S_1 com tensão nula (ZVS) no tempo t_3 e termina quando a corrente da chave S_1 atinge o valor de I_0 no tempo t_4 . Nesta

etapa a corrente do indutor ressonante decresce linearmente até zero e a corrente da chave principal S_1 cresce linearmente até o valor de I_0 . O circuito equivalente deste estado de operação é ilustrado na Figura 2.7:

Figura 2.7 - Circuito equivalente da quarta etapa de operação ($t_3 - t_4$).



Fonte: Dados do próprio autor.

Para esta etapa, têm-se as condições finais e iniciais das correntes e tensão no indutor e capacitor ressonantes descritas abaixo:

$$i_{L_r}(t_3) = I_0 \quad (2.52)$$

$$i_{L_r}(t_4) = 0 \quad (2.53)$$

$$v_{C_r}(t_3) = 0 \quad (2.54)$$

$$v_{C_r}(t_4) = 0 \quad (2.55)$$

Da mesma forma que a terceira etapa de funcionamento, o valor da corrente do indutor ressonante L_r é representada pela equação (2.48), resolvendo-a para esta etapa temos:

$$i_{L_r}(t) = -\frac{V_{in}}{L_r} \cdot t + i_{L_r}(t_3) \quad (2.56)$$

Das condições de contorno desta etapa tem-se que $t = \Delta t_4 = t_4 - t_3$ e através da equação (2.56) da corrente do indutor ressonante tem-se:

$$0 = -\frac{V_{in}}{L_r} \cdot \Delta t_4 + I_0 \quad (2.57)$$

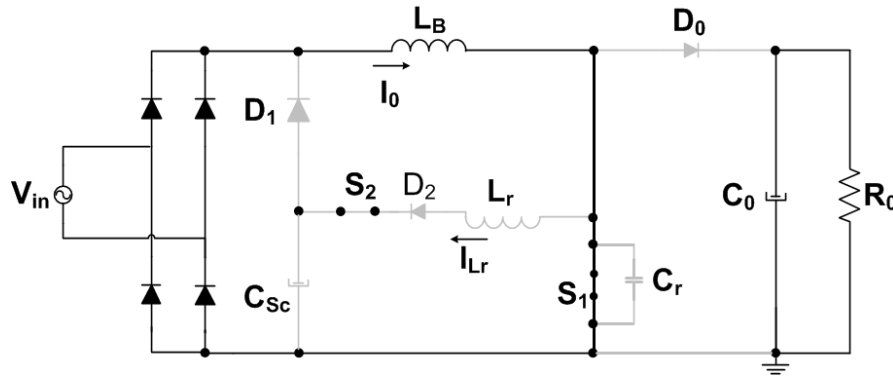
$$\Delta t_4 = L_r \cdot \frac{I_0}{V_{in}} \quad (2.58)$$

$$\Delta t_4 = \frac{\alpha}{K1 \cdot \omega_0} \quad (2.59)$$

Quinta etapa: $\Delta t_5 [t_4-t_5]$:

Esta etapa tem início em t_4 quando a corrente da chave principal S_1 assume o valor I_0 e a chave auxiliar S_2 é aberta com corrente nula (ZCS) e termina quando a chave S_1 aberta com tensão nula (ZVS) no tempo t_5 . Nesta os diodos D_0 , D_1 , D_2 estão reversamente polarizados e o indutor ressonante L_r totalmente descarregado, sendo que o supercapacitor não recebe mais energia. O circuito que representa este estágio de operação é demonstrado na Figura 2.8:

Figura 2.8 - Circuito equivalente da quinta etapa de operação ($t_4 - t_5$).



Fonte: Dados do próprio autor.

Nessa etapa, o circuito da Figura 2.8 apresenta as seguintes condições iniciais no tempo t_4 e finais no tempo t_5 :

$$i_{L_r}(t_4) = 0 \quad (2.60)$$

$$i_{L_r}(t_5) = 0 \quad (2.61)$$

$$v_{C_r}(t_4) = 0 \quad (2.62)$$

$$v_{C_r}(t_5) = 0 \quad (2.63)$$

Das condições de contorno desta etapa tem-se que $t = \Delta t_5 = t_5 - t_4$ e através das equações (2.51) e (2.59) tem-se que o intervalo de tempo Δt_5 :

$$\Delta t_5 = D \cdot T_s - \Delta t_4 - \Delta t_3 \quad (2.64)$$

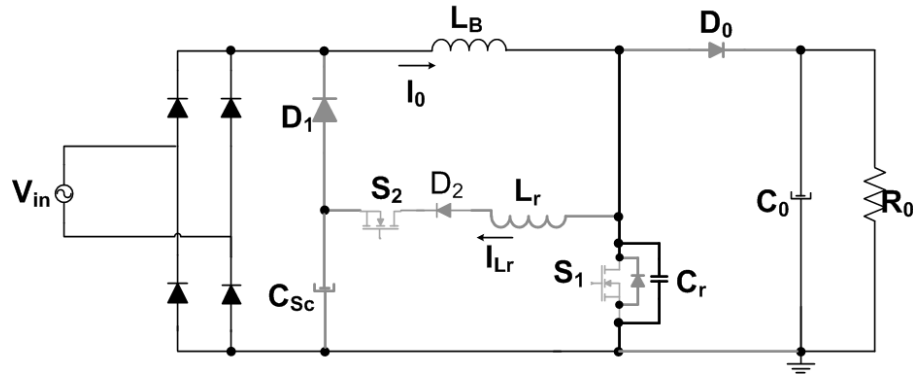
$$\Delta t_5 = D \cdot T_s - \frac{\alpha}{K1 \cdot \omega_n} - \frac{1}{\omega_n} \cdot \frac{\sqrt{1 - K1^2}}{K1} \quad (2.65)$$

$$\Delta t_5 = \frac{1}{\omega_0} \cdot \left(D \cdot T_s \cdot \omega_0 - \frac{\alpha}{K1} - \frac{\sqrt{1 - K1^2}}{K1} \right) \quad (2.66)$$

Sexta etapa: $\Delta t_6 [t_5-t_6]$:

Esta etapa de operação tem início em t_5 com a abertura da chave principal S_1 em ZVS e termina quando o capacitor ressonante C_r é carregado com a tensão de saída V_0 . Nesta os diodos D_0 D_1 , D_2 estão reversamente polarizados e como as duas chaves estão abertas ocorre o carregamento do capacitor ressonante C_r . O circuito equivalente correspondente a este estágio é demonstrado na Figura 2.9.

Figura 2.9 - Circuito equivalente da sexta etapa de operação ($t_5 - t_6$).



Fonte: Dados do próprio autor.

As condições iniciais e finais do circuito equivalente desta etapa são descritas abaixo:

$$i_{L_r}(t_5) = 0 \quad (2.67)$$

$$i_{L_r}(t_6) = 0 \quad (2.68)$$

$$v_{C_r}(t_5) = 0 \quad (2.69)$$

$$v_{C_r}(t_6) = V_0 \quad (2.70)$$

Nesta etapa a tensão do capacitor ressonante C_r pode ser expressa como:

$$\frac{d(v_{C_r}(t))}{dt} = \frac{I_0}{C_r} \quad (2.71)$$

$$v_{C_r}(t) = \frac{I_0}{C_r} \cdot t \quad (2.72)$$

Das condições de contorno desta etapa tem-se que $t = \Delta t_6 = t_6 - t_5$ e através da equação (2.72) da tensão no capacitor ressonante tem-se:

$$V_0 = \frac{I_0}{C_r} \cdot \Delta t_6 \quad (2.73)$$

$$\Delta t_6 = \frac{V_0 \cdot C_r}{I_0} \quad (2.74)$$

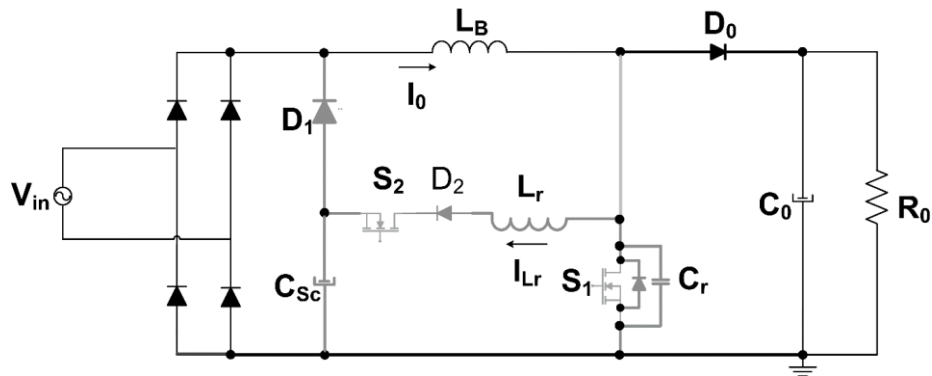
Multiplicando-se e dividindo-se a equação (2.74)por ω_0 tem-se:

$$\Delta t_6 = \frac{K1 + 1}{\omega_0 \cdot \alpha} \quad (2.75)$$

Sétima etapa: $\Delta t_7 [t_6-t_7]$:

Esta etapa de operação tem início em t_6 quando a tensão do capacitor ressonante C_r atinge o valor da tensão de saída V_0 e termina em t_7 quando o a chave auxiliar S_2 entra em condução com corrente nula (ZCS) iniciando o ciclo de comutação novamente. Nesta etapa o a corrente I_0 flui no diodo D_0 , que neste momento está em condução, havendo transferência de energia para carga. O circuito equivalente correspondente a este estágio é demonstrado na Figura 2.10.

Figura 2.10 - Circuito equivalente da sétima etapa de operação ($t_6 - t_7$).



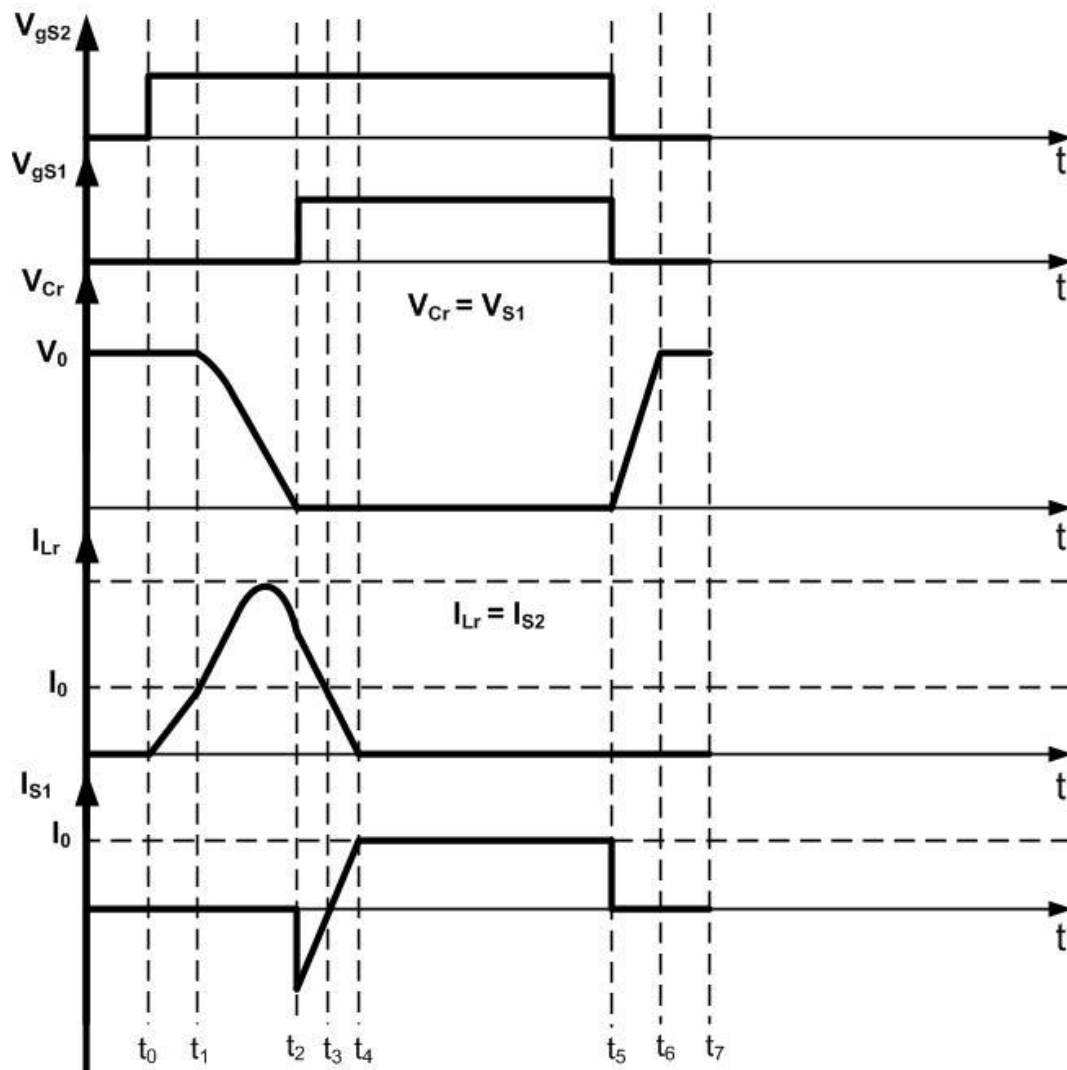
Fonte: Dados do próprio autor.

A equação do tempo de duração desta etapa pode ser definida como o período de chaveamento menos as seis etapas descritas anteriormente.

$$\Delta t_7 = Ts - (\Delta t_1 + \Delta t_2 + \Delta t_3 + \Delta t_4 + \Delta t_5 + \Delta t_6) \quad (2.76)$$

As formas de onda teóricas das tensões e correntes nos principais elementos do conversor nas sete etapas de operação, ou um período de chaveamento, são demonstradas na Figura 2.11.

Figura 2.11 - Principais formas de onda teóricas do conversor Boost SR-ZCS-ZVS-PWM operando em modo de condução contínua e regime permanente.



Fonte: Dados do próprio autor.

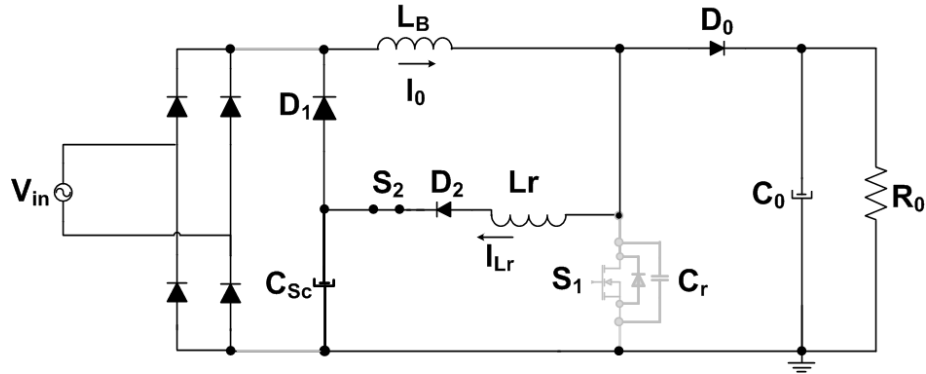
2.3.2 Etapas de funcionamento para alimentação do supercapacitor:

Nesta seção será apresentado o comportamento do conversor matematicamente quando a alimentação é proveniente do supercapacitor, ou seja, quando a tensão do supercapacitor é maior que a CA. Não será realizada a análise teórica de cada etapa como na seção anterior, uma vez que elas são análogas.

Primeira etapa: $\Delta t_1 [t_0-t_1]$:

A Figura 2.12 exemplifica o circuito equivalente desta primeira etapa. A parte em cinza em todos os desenhos que seguem, indica as partes do circuito que não atuam ativamente na etapa em questão.

Figura 2.12 - Circuito da primeira etapa de operação ($t_0 - t_1$).



Fonte: Dados do próprio autor.

Observando-se o circuito da Figura 2.12 podemos concluir as seguintes condições:

$$iL_r(t_0) = 0 \quad (2.77)$$

$$iL_r(t_1) = I_0 \quad (2.78)$$

$$vC_r(t_0) = V_0 \quad (2.79)$$

$$vC_r(t_1) = V_0 \quad (2.80)$$

A equação (2.12) descreve matematicamente o comportamento da tensão no indutor ressonante L_r neste período:

$$vL_r(t) = L_r \cdot \frac{d(iL_r(t))}{dt} = V_0 - VC_{sc} \quad (2.81)$$

Manipulando a expressão (2.12), chega-se na equação de corrente no indutor de ressonância L_r durante esta etapa de funcionamento.

$$iL_r(t) = \frac{V_0 - VC_{sc}}{L_r} \cdot \int dt \quad (2.82)$$

$$iL_r(t) = \frac{V_0 - VC_{sc}}{L_r} \cdot t + iL_r(t_0) \quad (2.83)$$

$$iL_r(t) = \frac{V_0 - VC_{sc}}{L_r} \cdot t \quad (2.84)$$

Adota-se como condições de contorno desta etapa que $t = \Delta t_1 = t_1 - t_0$. Então:

$$iL_r(t_1) = I_0 \quad (2.85)$$

Dessa forma a equação (2.85) pode ser manipulada com o objetivo de se determinar a equação do tempo de duração desta etapa de funcionamento:

$$I_0 = \frac{V_0 - VC_{sc}}{L_r} \cdot \Delta t_1 \quad (2.86)$$

$$\Delta t_1 = \frac{I_0 \cdot L_r}{V_0 - VC_{sc}} \cdot \sqrt{\frac{C_r}{C_r}} \quad (2.87)$$

$$\Delta t_1 = \frac{I_0}{V_0 - VC_{sc}} \cdot \sqrt{\frac{L_r^2 \cdot C_r}{C_r}} \quad (2.88)$$

$$\Delta t_1 = \frac{I_0}{V_0 - VC_{sc}} \cdot \sqrt{\frac{L_r}{C_r}} \cdot \sqrt{L_r C_r} \quad (2.89)$$

Como já foi definido anteriormente:

$$\omega_0 = \sqrt{\frac{1}{L_r \cdot C_r}} \quad (2.90)$$

$$\alpha 1 = \frac{I_0}{V_0 - VC_{sc}} \cdot \sqrt{\frac{L_r}{C_r}} \quad (2.91)$$

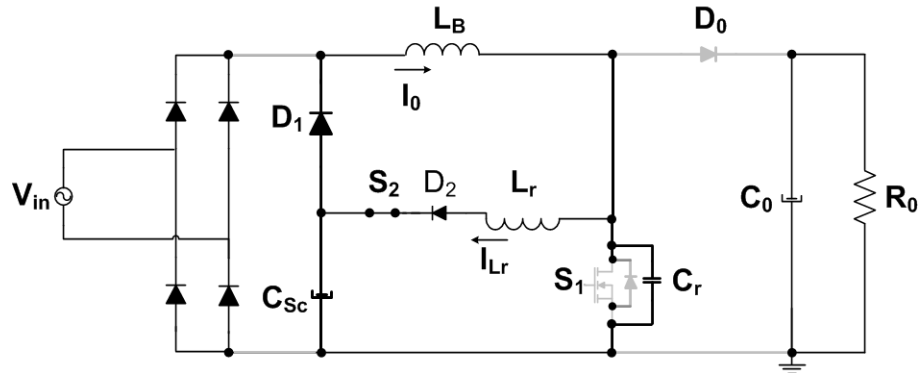
Onde a equação (2.91) representa a corrente de entrada parametrizada em função da tensão de saída. Assim o tempo para a primeira etapa é dado por:

$$\Delta t_1 = \frac{\alpha 1}{\omega_0} \quad (2.92)$$

Segunda etapa: $\Delta t_2 [t_1 - t_2]$:

O circuito equivalente deste estágio de operação é ilustrado na Figura 2.13.

Figura 2.13 - Circuito equivalente da segunda etapa de operação ($t_1 - t_2$).



Fonte: Dados do próprio autor.

As principais variáveis elétricas deste circuito nesta etapa de operação apresentam as seguintes condições iniciais no tempo t_1 e finais no tempo t_2 :

$$i_{L_r}(t_1) = I_0 \quad (2.93)$$

$$i_{L_r}(t_2) = ? \quad (2.94)$$

$$v_{C_r}(t_1) = V_0 \quad (2.95)$$

$$v_{C_r}(t_2) = 0 \quad (2.96)$$

A equação (2.97) demonstra a corrente do capacitor ressonante C_r nesta etapa:

$$i_{C_r}(t) = C_r \cdot \frac{d(v_{C_r}(t))}{dt} \quad (2.97)$$

A equação (2.98) demonstra a corrente no indutor ressonante L_r nesta etapa:

$$i_{L_r}(t) = i_{C_r}(t) + I_0 \quad (2.98)$$

A equação (2.99) demonstra a tensão no capacitor ressonante nesta etapa:

$$v_{C_r}(t) = v_{L_r}(t) + V_{C_{sc}} \quad (2.99)$$

$$v_{C_r}(t) = L_r \cdot \frac{d(i_{L_r}(t))}{dt} + V_{C_{sc}} \quad (2.100)$$

Isolando i_{C_r} na equação (2.98) e substituindo na equação (2.97) e derivando a expressão resultante, tem-se:

$$\frac{d(i_{L_r}(t))}{dt} = -C_r \cdot \frac{d^2(v_{C_r}(t))}{dt^2} \quad (2.101)$$

Com a equação (2.100) e a equação (2.101) é possível definir a tensão no capacitor ressonante C_r :

$$v_{C_r}(t) = -L_r \cdot C_r \cdot \frac{d^2(v_{C_r}(t))}{dt^2} + V_{C_{sc}} \quad (2.102)$$

Aplicando a transformada de Laplace em (2.102) tem-se:

$$vC_r(s) = \frac{s \cdot vC_r(t_1)}{(s^2 + \omega_0^2)} + \frac{1}{(s^2 + \omega_0^2)} \frac{d(vC_r(t_1))}{ds} + \frac{VC_{sc}}{s \cdot (1 + \frac{s^2}{\omega_0^2})} \quad (2.103)$$

Aplicando a transformada inversa de Laplace em (2.103) tem-se:

$$vC_r(t) = (vC_r(t_1) - VC_{sc}) \cdot \cos \omega_0 t + \frac{1}{\omega_0} \cdot \frac{d(vC_r(t_1))}{dt} \cdot \sin \omega_0 t + VC_{sc} \quad (2.104)$$

Substituindo (2.97) em (2.98), tem-se:

$$\frac{d(vC_r(t_1))}{dt} = \frac{I_0 - iL_r(t_1)}{C_r} \quad (2.105)$$

Substituindo (2.105) em (2.104), tem-se:

$$vC_r(t) = (vC_r(t_1) - VC_{sc}) \cdot \cos \omega_0 t + \frac{1}{C_r \omega_0} \cdot (I_0 - iL_r(t_1)) \cdot \sin \omega_0 t + VC_{sc} \quad (2.106)$$

Substituindo (2.106) em (2.97) e dividindo a resultante por $C_r \omega_0$ tem-se:

$$\sqrt{\frac{L_r}{C_r}} \cdot iL_r(t) = \sqrt{\frac{L_r}{C_r}} \cdot I_0 + (vC_r(t_1) - VC_{sc}) \cdot \sin \omega_0 t + \sqrt{\frac{L_r}{C_r}} \cdot (I_0 - iL_r(t_1)) \cdot \cos \omega_0 t \quad (2.107)$$

Dadas as condições iniciais da etapa a equação (2.106) e (2.107) podem ser expressas por:

$$vC_r(t) = (V_0 - VC_{sc}) \cdot \cos \omega_0 t + VC_{sc} \quad (2.108)$$

$$\sqrt{\frac{L_r}{C_r}} \cdot iL_r(t) = \sqrt{\frac{L_r}{C_r}} \cdot I_0 + (V_0 - VC_{sc}) \cdot \sin \omega_0 t \quad (2.109)$$

Das condições de contorno desta etapa tem-se que $t = \Delta t_2 = t_2 - t_1$ e através da equação (2.108) da tensão no capacitor ressonante tem-se:

$$vC_r(\Delta t_2) = (V_0 - VC_{sc}) \cdot \cos \omega_0 \Delta t_2 + VC_{sc} \quad (2.110)$$

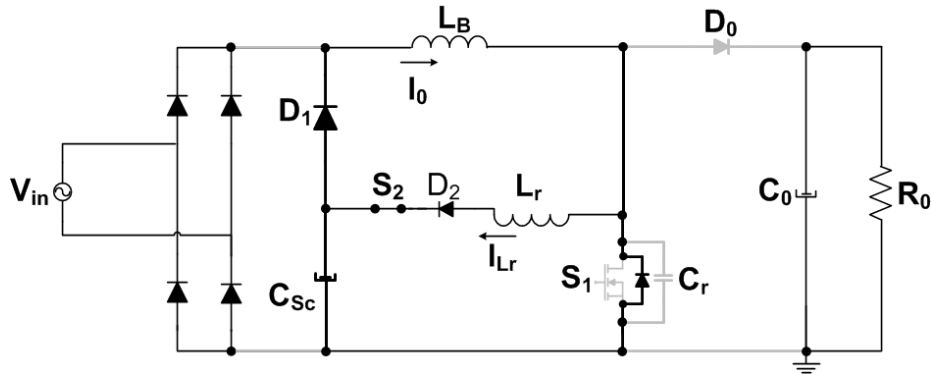
$$\cos \omega_0 \Delta t_2 = -\frac{VC_{sc}}{(V_0 - VC_{sc})} \quad (2.111)$$

$$\Delta t_2 = \frac{(\pi - \cos^{-1} K)}{\omega_0} \quad (2.112)$$

Terceira etapa: $\Delta t_3 [t_2-t_3]$:

A Figura 2.14 mostra o circuito correspondente a esta etapa.

Figura 2.14 - Circuito equivalente da terceira etapa de operação ($t_2 - t_3$).



Fonte: Dados do próprio autor.

Os valores de corrente e tensão no indutor e capacitor ressonantes no tempo inicial e final deste estágio de operação são descritos pelas seguintes equações:

$$i_{L_r}(t_2) = I_0 + \sqrt{\frac{C_r}{L_r}} \cdot (V_0 - VC_{sc}) \cdot \sin \omega_0 \Delta t_2 \quad (2.113)$$

$$i_{L_r}(t_3) = I_0 \quad (2.114)$$

$$v_{C_r}(t_2) = 0 \quad (2.115)$$

$$v_{C_r}(t_3) = 0 \quad (2.116)$$

Nesta etapa a corrente do indutor ressonante i_{L_r} pode ser expressa por:

$$\frac{d(i_{L_r}(t))}{dt} = -\frac{VC_{sc}}{L_r} \quad (2.117)$$

$$i_{L_r}(t) = -\frac{VC_{sc}}{L_r} \cdot t + i_{L_r}(t_2) \quad (2.118)$$

Das condições de contorno desta etapa tem-se que $t = \Delta t_3 = t_3 - t_2$ e através da equação (2.118) da corrente no indutor ressonante tem-se:

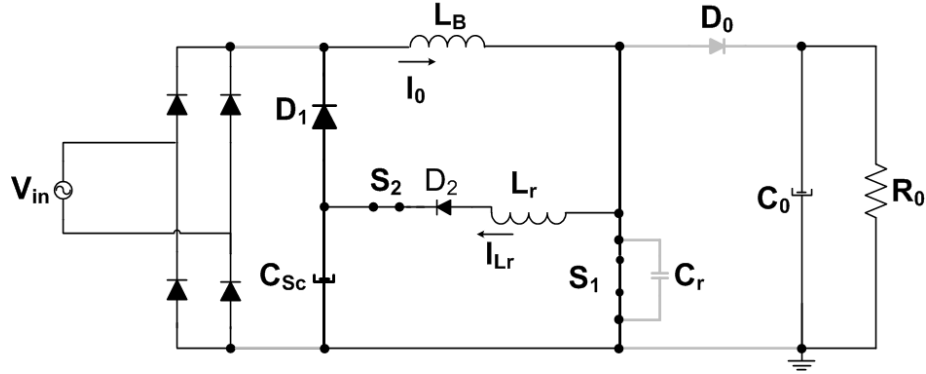
$$i_0 = -\frac{VC_{sc}}{L_r} \cdot \Delta t_3 + I_0 + \sqrt{\frac{C_r}{L_r}} \cdot (V_0 - VC_{sc}) \cdot \sin \omega_0 \Delta t_2 \quad (2.119)$$

$$\Delta t_3 = \frac{1}{\omega_n} \cdot \frac{\sqrt{1 - K^2}}{K} \quad (2.120)$$

Quarta etapa: $\Delta t_4 [t_3-t_4]$:

O circuito equivalente deste estado de operação é ilustrado na Figura 2.15:

Figura 2.15 - Circuito equivalente da quarta etapa de operação ($t_3 - t_4$).



Fonte: Dados do próprio autor.

Para esta etapa, têm-se as condições finais e iniciais das correntes e tensão no indutor e capacitor ressonantes descritas abaixo:

$$i_{L_r}(t_3) = I_0 \quad (2.121)$$

$$i_{L_r}(t_4) = 0 \quad (2.122)$$

$$v_{C_r}(t_3) = 0 \quad (2.123)$$

$$v_{C_r}(t_4) = 0 \quad (2.124)$$

Da mesma forma que a terceira etapa de funcionamento, o valor da corrente do indutor ressonante L_r é representada pela equação (2.117), resolvendo-a para esta etapa temos:

$$i_{L_r}(t) = -\frac{VC_{sc}}{L_r} \cdot t + i_{L_r}(t_3) \quad (2.125)$$

Das condições de contorno desta etapa tem-se que $t = \Delta t_4 = t_4 - t_3$ e através da equação (2.125) da corrente do indutor ressonante tem-se:

$$0 = -\frac{VC_{sc}}{L_r} \cdot \Delta t_4 + I_0 \quad (2.126)$$

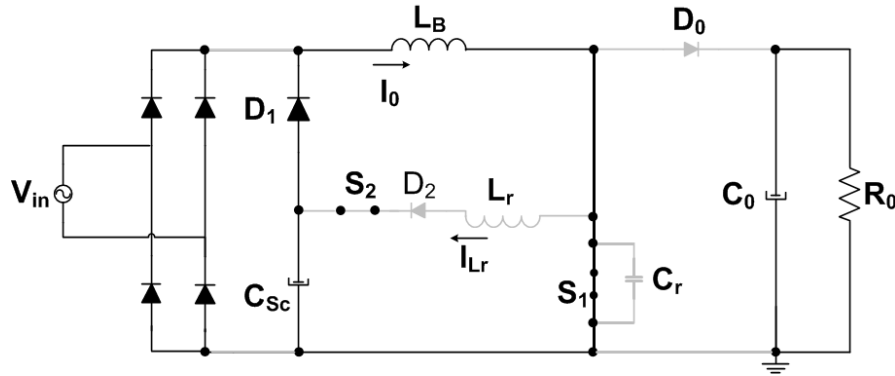
$$\Delta t_4 = L_r \cdot \frac{I_0}{V C_{sc}} \quad (2.127)$$

$$\Delta t_4 = \frac{\alpha 1}{K \cdot \omega_0} \quad (2.128)$$

Quinta etapa: $\Delta t_5 [t_4-t_5]$:

O circuito que representa este estágio de operação é demonstrado na Figura 2.16:

Figura 2.16 - Circuito equivalente da quinta etapa de operação ($t_4 - t_5$).



Fonte: Dados do próprio autor.

Nessa etapa, o circuito da Figura 2.16 apresenta as seguintes condições iniciais no tempo t_4 e finais no tempo t_5 :

$$i_{L_r}(t_4) = 0 \quad (2.129)$$

$$i_{L_r}(t_5) = 0 \quad (2.130)$$

$$v_{C_r}(t_4) = 0 \quad (2.131)$$

$$v_{C_r}(t_5) = 0 \quad (2.132)$$

Das condições de contorno desta etapa tem-se que $t = \Delta t_5 = t_5 - t_4$ e através das equações (2.120) (2.128) tem-se que o intervalo de tempo Δt_5 :

$$\Delta t_5 = D \cdot T_s - \Delta t_4 - \Delta t_3 \quad (2.133)$$

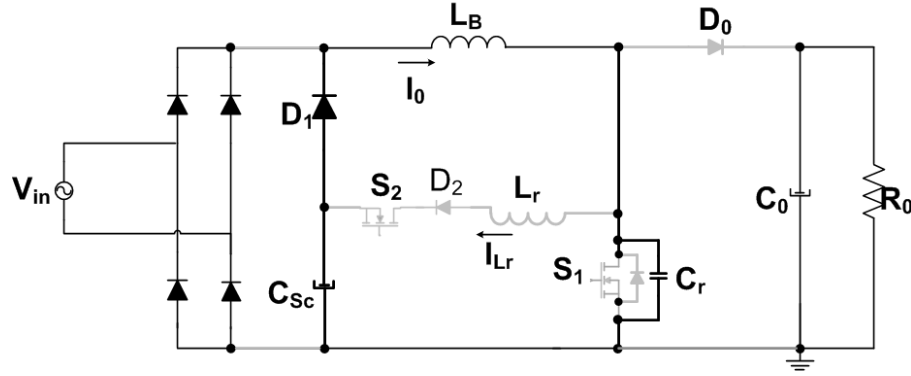
$$\Delta t_5 = D \cdot T_s - \frac{\alpha 1}{K \cdot \omega_n} - \frac{1}{\omega_n} \cdot \frac{\sqrt{1-K^2}}{K} \quad (2.134)$$

$$\Delta t_5 = \frac{1}{\omega_0} \cdot \left(D \cdot T_s \cdot \omega_0 - \frac{\alpha 1}{K} - \frac{\sqrt{1-K^2}}{K} \right) \quad (2.135)$$

Sexta etapa: $\Delta t_6 [t_5-t_6]$:

O circuito equivalente correspondente a este estágio é demonstrado na Figura 2.17.

Figura 2.17 - Circuito equivalente da sexta etapa de operação ($t_5 - t_6$).



Fonte: Dados do próprio autor.

As condições iniciais e finais do circuito equivalente desta etapa são descritas abaixo:

$$i_{L_r}(t_5) = 0 \quad (2.136)$$

$$i_{L_r}(t_6) = 0 \quad (2.137)$$

$$v_{C_r}(t_5) = 0 \quad (2.138)$$

$$v_{C_r}(t_6) = V_0 \quad (2.139)$$

Nesta etapa a tensão do capacitor ressonante C_r pode ser expressa como:

$$\frac{d(v_{C_r}(t))}{dt} = \frac{I_0}{C_r} \quad (2.140)$$

$$v_{C_r}(t) = \frac{I_0}{C_r} \cdot t \quad (2.141)$$

Das condições de contorno desta etapa tem-se que $t = \Delta t_6 = t_6 - t_5$ e através da equação (2.141) da tensão no capacitor ressonante tem-se:

$$V_0 = \frac{I_0}{C_r} \cdot \Delta t_6 \quad (2.142)$$

$$\Delta t_6 = \frac{V_0 \cdot C_r}{I_0} \quad (2.143)$$

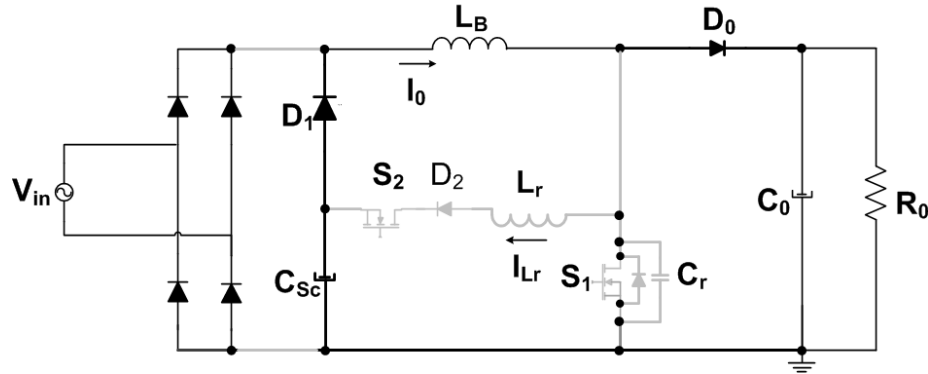
Multiplicando-se e dividindo-se a equação (2.143)por ω_0 tem-se:

$$\Delta t_6 = \frac{K + 1}{\omega_0 \cdot \alpha 1} \quad (2.144)$$

Sétima etapa: $\Delta t_7 [t_6-t_7]$:

O circuito equivalente correspondente a este estágio é demonstrado na Figura 2.18.

Figura 2.18 - Circuito equivalente da sétima etapa de operação ($t_6 - t_7$).



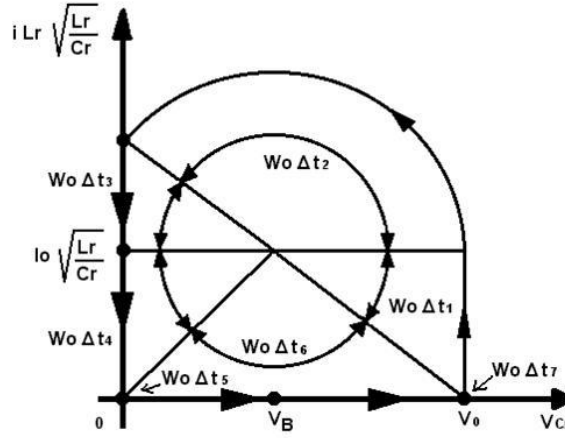
Fonte: Dados do próprio autor.

A equação do tempo de duração desta etapa pode ser definida como o período de chaveamento menos as seis etapas descritas anteriormente.

$$\Delta t_7 = Ts - (\Delta t_1 + \Delta t_2 + \Delta t_3 + \Delta t_4 + \Delta t_5 + \Delta t_6) \quad (2.145)$$

2.4 Plano de fases

Pode-se obter outra visualização dos modos de operação do conversor através dos planos de fases. O plano fase de qualquer circuito oscilante representa a evolução da corrente e tensão de um circuito ressonante no plano cartesiano. Para o conversor proposto será traçado um plano de fase, pois existe somente uma malha ressonante representada pelo indutor ressonante L_r com o capacitor C_r . O plano de fase demonstrado na Figura 2.19, representa a variação da corrente i_{L_r} parametrizada, pela variação da tensão v_{C_r} em cada etapa de operação.

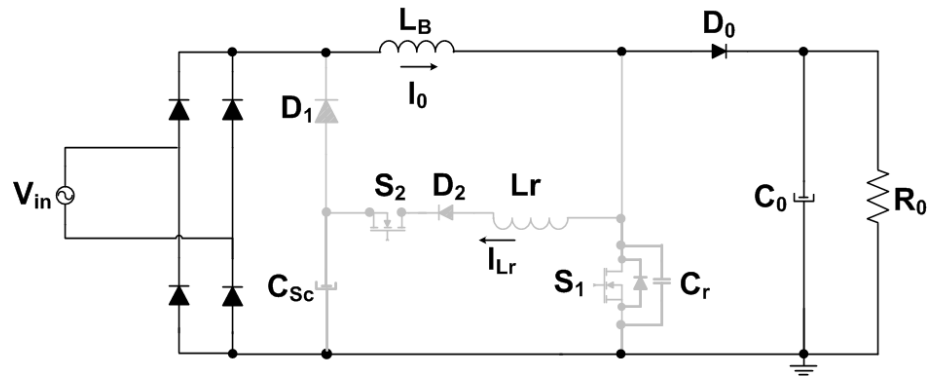
Figura 2.19 - Plano de fase da malha $L_r - C_r$ do conversor Boost SR-ZCS-ZVS-PWM.


Fonte: Dados do próprio autor.

2.5 Cálculo do ganho estático

Nesta seção será encontrada a equação do ganho estático do conversor proposto a partir da simplificação do circuito demonstrado na Figura 2.3 e a análise de todas as etapas de funcionamento descritas anteriormente. Analisando a malha externa do circuito simplificado demonstrada na Figura 2.20.

Figura 2.20 - Malha externa do circuito do conversor.



Fonte: Dados do próprio autor.

Abaixo tem-se as equações de tensão do circuito acima:

$$V_{in} - V_0 - VD_0 - VL_B = 0 \quad (2.146)$$

$$V_{in(med)} - V_{0(med)} - VD_{0(med)} - VL_{B(med)} = 0 \quad (2.147)$$

Sabe-se da literatura que a tensão média de um indutor em um período de chaveamento é nula. Para simplificação, V_0 é considerada uma tensão contínua com ausência de ondulação. Assim a equação (2.147) é expressa por:

$$V_{in(med)} - VD_{0(med)} = V_0 \quad (2.148)$$

A tensão $V_{in(med)}$ é expressa por:

$$V_{in(med)} = \frac{1}{\pi} \cdot \int_0^{\pi} V_{in(t)} d\theta \quad (2.149)$$

Sabe-se que a equação (2.149) é dividida em três etapas, a primeira e a terceira, como uma tensão constante e a segunda com tensão variável:

$$V_{in(med)} = \frac{1}{\pi} \cdot \left\{ \int_0^{\theta} VC_{sc} d\theta + \int_{\theta}^{\pi-\theta} V_{in(pico)} \cdot \sin \theta d\theta + \int_{\pi-\theta}^{\pi} VC_{sc} d\theta \right\} \quad (2.150)$$

$$V_{in(med)} = \frac{1}{\pi} \cdot \{ 2VC_{sc} \cdot \theta + V_{in(pico)} [-\cos(\pi - \theta) + \cos \theta] \} \quad (2.151)$$

$$V_{in(med)} = \frac{1}{\pi} \cdot \{ 2VC_{sc} \cdot \theta + V_{in(pico)} \cdot 2\cos \theta \} \quad (2.152)$$

$$V_{in(med)} = \frac{2}{\pi} \cdot \{ VC_{sc} \cdot \theta + V_{in(pico)} \cdot \cos \theta \} \quad (2.153)$$

O valor de médio da tensão no diodo D_0 ($VD_{0(med)}$) depende de cada etapa de operação e pode ser expressa por:

$$VD_{0(med)} = \frac{1}{T_s} \cdot \left\{ \int_0^{\Delta t_2} VC_{sc} \cdot [(V_0 - VC_{sc}) \cdot \cos \omega_0 t + VC_{sc}] dt + D \cdot T_s \cdot V_0 + \frac{V_0 \cdot \Delta t_6}{2} \right\} \quad (2.154)$$

$$VD_{0(med)} = \frac{1}{T_s} \cdot \left\{ \frac{V_0 - VC_{sc}}{\omega_0} \cdot \sin \omega_0 \Delta t_2 + VC_{sc} \cdot \Delta t_2 + D \cdot T_s V_0 + \frac{V_0 \cdot \Delta t_6}{2} \right\} \quad (2.155)$$

Substituindo (2.43) e (2.75) na equação (2.155) tem-se:

$$VD_{0(med)} = \frac{VC_{sc}}{T_s \cdot \omega_0} \cdot \left[\frac{\sqrt{1 - K^2}}{K} + \pi - \cos^{-1} K \right] + D \cdot V_0 + \frac{V_0}{2T_s \cdot \omega_0} \frac{K1 + 1}{\alpha} \quad (2.156)$$

Sabe-se que o ganho estático é expresso por:

$$G = \frac{V_o}{V_{in(med)}} \quad (2.157)$$

Substituindo (2.148) em (2.157) tem-se:

$$G = \frac{V_{in(med)} - VD_{o(med)}}{V_{in(med)}} \quad (2.158)$$

Substituindo (2.153), (2.156) e (2.6) em (2.158) tem-se:

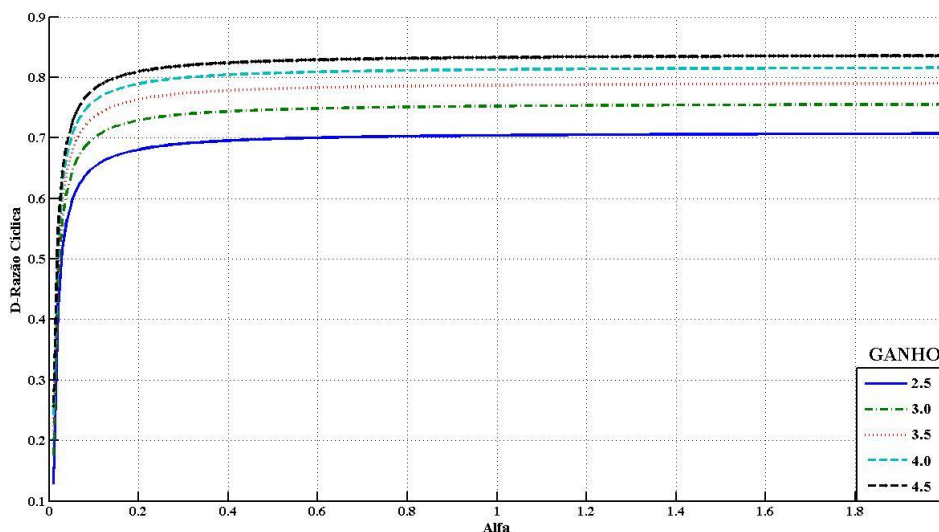
$$G = \frac{1 + \frac{K2}{T_S \cdot \omega_o} \cdot \left(\frac{\sqrt{1 - K^2}}{K} + \pi - \cos^{-1} K \right)}{1 - D - \frac{1}{2T_S \cdot \omega_o} \cdot \frac{K1 + 1}{\alpha}} \quad (2.159)$$

2.6 Gráficos do ganho estático do conversor Boost SR-ZCS-ZVS-PWM

Através da equação (2.159) do ganho estático, calculada na seção anterior, é possível analisar o comportamento do conversor frente a condições de carga distintas.

Foi realizada também uma análise da variação da razão cíclica D em função da condutância normalizada α para alguns valores de ganho, demonstrada no gráfico da Figura 2.21. Nota-se que para um valor de α menor que 0,1 o conversor proposto apresenta fortes características de um conversor quase-ressonante e para valores maiores de α o conversor proposto apresenta características de um conversor Boost PWM tradicional.

Figura 2.21 - Gráfico da razão cíclica em função da condutância normalizada α para diferentes valores de ganho.



Fonte: Dados do próprio autor.

2.7 Cálculo das corrente médias, eficazes nos semicondutores do conversor Boost SR-ZCS-ZVS-PWM

Para uma correta especificação dos componentes a serem utilizados no conversor proposto, é recomendado o cálculo dos valores das correntes médias, e eficazes, bem como a tensão em cada elemento semiconductor. Esta seção trata dos cálculos das equações genéricas para estas grandezas elétricas, utilizando como ferramenta de cálculo o software MathCad®. Todos os cálculos foram realizados considerando que o supercapacitor está alimentando o sistema, sendo esta considerada a situação mais crítica do funcionamento do sistema. Com essa consideração não se faz necessário o cálculo da corrente do Diodo D_1 sendo que ela sempre terá o valor I_0 .

2.7.1 Cálculo da corrente na chave principal (S_1)

Pela análise das etapas de operação do conversor têm-se que a chave principal S_1 conduz corrente somente na terceira, quarta e quinta etapas. Assim O valor da corrente média pode ser definida por:

$$I_{S1 \text{ (med)}} = \frac{1}{T_S} \cdot \int_0^{T_S} I_{S1(t)} dt \quad (2.160)$$

Sabe-se que essa integral representa a área da forma de onda IS_1 em cada etapa de funcionamento. Assim com auxílio da Figura 2.12, e com objetivo de simplificar a resolução da equação (2.160)tem-se:

$$IS_{1 \text{ (med)}} = \frac{1}{T_S} \cdot \left[-\frac{1}{2} \cdot (iL_r(t_2) - I_0) \cdot \Delta t_3 + \frac{1}{2} \cdot I_0 \cdot \Delta t_4 + I_0 \cdot \Delta t_5 \right] \quad (2.161)$$

Substituindo (2.120) , (2.128) e (2.135) em (2.161) tem-se:

$$IS_{1 \text{ (med)}} = \frac{I_0}{T_S \cdot \omega_0} \cdot \left[-\frac{\alpha 1}{2K} + \frac{1 - K^2}{2K \cdot \alpha 1} + \frac{\sqrt{1 - K^2}}{K} \right] \quad (2.162)$$

A corrente eficaz da chave principal S_1 é definida por:

$$IS_{1 \text{ (rms)}} = \sqrt{\frac{1}{T_S} \cdot \int_0^{T_S} IS_{1(t)}^2 dt} \quad (2.163)$$

$$IS_{1 \text{ (rms)}} = \sqrt{\frac{1}{T_S} \cdot \int_0^{\Delta t_3} \left[\frac{-VC_{sc}}{L_r} \cdot t \right]^2 dt + \int_0^{\Delta t_4} \left(\frac{VC_{sc}}{L_r} \cdot t \right)^2 dt + \int_0^{\Delta t_5} I_0^2 dt} \quad (2.164)$$

Resolvendo a equação (2.164) e substituindo (2.120) , (2.128) e (2.135) na equação resultante, tem-se:

$$IS_{1 \text{ (rms)}} = \frac{I_0^2}{T_S \cdot \omega_0} \cdot \left[\frac{K^2 \cdot (\cos^{-1} K)^3}{3\alpha 1^2} + \frac{1}{3K} - \frac{\alpha 1}{K} - \cos^{-1} K \right] \quad (2.165)$$

2.7.2 Cálculo da corrente na chave auxiliar (S_2)

A corrente na chave auxiliar S_2 é a mesma que circula pelo indutor ressonante L_r , denominada iL_r e a mesma do diodo D_2 . Pela análise das etapas de operação do conversor tem-se que a chave auxiliar S_2 conduz corrente somente na primeira, segunda, terceira e quarta etapas O valor médio desta corrente é definido por:

$$IS_{2 \text{ (med)}} = \frac{1}{T_S} \cdot \int_0^{T_S} IS_{2(t)} dt \quad (2.166)$$

$$IS_{2 \text{ (med)}} = \frac{1}{T_S} \cdot \int_0^{\Delta t_1} \frac{V_0 - VC_{sc}}{L_r} \cdot t dt + \int_0^{\Delta t_2} \left[(V_0 - VC_{sc}) \cdot \sqrt{\frac{C_r}{L_r}} \cdot \sin \omega_0 t + I_0 \right] dt \quad (2.167)$$

$$+ \int_0^{\Delta t_3 + \Delta t_4} \left[-\frac{VC_{sc}}{L_r} \cdot t + I_0 \right] dt$$

$$I_{S2 \text{ (med)}} = \frac{1}{T_S} \cdot \left\{ \frac{V_0 - VC_{sc}}{2L_r} \cdot \Delta t_1^2 - (V_0 - VC_{sc}) \cdot \sqrt{\frac{C_r}{L_r}} \cos \omega_0 \cdot \Delta t_2 + I_0 \cdot \Delta t_2 - \frac{VC_{sc}}{2L_r} \cdot (\Delta t_3 + \Delta t_4)^2 + I_0 \cdot (\Delta t_3 + \Delta t_4) \right\} \quad (2.168)$$

Substituindo (2.92), (2.112), (2.120) e (2.128) na equação (2.168) tem-se:

$$I_{S2 \text{ (med)}} = \frac{I_0}{T_S \omega_0} \left\{ \pi - \cos^{-1} K + \frac{\alpha \cdot (K + 1)}{2K} - \frac{K \cdot (2 + \alpha)}{2\alpha} + \frac{1}{2K} \cdot \left[1 + \sqrt{1 - K^2} \cdot (\alpha + 1) \right] \right\} \quad (2.169)$$

A corrente eficaz da chave principal S_2 é definida por:

$$I_{S2 \text{ (rms)}} = \sqrt{\frac{1}{T_S} \cdot \int_0^{T_S} I_{S2(t)}^2 dt} \quad (2.170)$$

$$I_{S2 \text{ (rms)}}^2 = \frac{1}{T_S} \cdot \int_0^{\Delta t_1} \left(\frac{V_0 - VC_{sc}}{L_r} t \right)^2 dt + \int_0^{\Delta t_2} \left[(V_0 - VC_{sc}) \cdot \sqrt{\frac{C_r}{L_r}} \cdot \sin \omega_0 t + I_0 \right]^2 dt + \int_0^{\Delta t_3 + \Delta t_4} \left[-\frac{VC_{sc}}{L_r} \cdot t + I_0 \right]^2 dt \quad (2.171)$$

Resolvendo a equação (2.171) e substituindo (2.92), (2.112), (2.120) e (2.128) tem-se:

$$I_{S2 \text{ (rms)}}^2 = \frac{I_0^2}{T_S \omega_0} \left\{ \frac{\alpha 1}{3} - \frac{1}{2\alpha 1^2} \left[\pi - \cos^{-1} K + \frac{1}{2} \cdot \sin(2 \cos^{-1} K) \right] - \frac{2K}{\alpha 1} - \pi + \cos^{-1} K + \frac{\sqrt{1 - K^2}}{\alpha 1} + 1 + K \cdot \left[\frac{\sqrt{1 - K^2} + \alpha 1}{\alpha 1^2} \right] \cdot \left[\cos^{-1} K + \frac{\alpha 1}{K} \right] \right\} \quad (2.172)$$

2.7.3 Cálculo da corrente no diodo D_0

Pela análise das etapas de operação do conversor tem-se que o diodo D_0 conduz corrente somente na, primeira e sétima etapas. O valor médio desta corrente é definido por:

$$ID_{0 \text{ (med)}} = \frac{1}{T_S} \cdot \int_0^{T_S} ID_{0(t)} dt \quad (2.173)$$

Sabe-se que essa integral representa a área da forma de onda IS_1 em cada etapa de funcionamento. Assim com auxílio da Figura 2.12, e com objetivo de simplificar a resolução da equação (2.173) tem-se:

$$ID_{0 \text{ (med)}} = \frac{1}{T_S} \left(\frac{I_0 \cdot \Delta t_1}{2} + I_0 \cdot \Delta t_7 \right) \quad (2.174)$$

Substituindo (2.147) na equação (2.174) tem-se:

$$ID_{0 \text{ (med)}} = \frac{I_0}{T_S} \cdot \left[\frac{\Delta t_1}{2} + T_S - (\Delta t_1 + \Delta t_2 + \Delta t_3 + \Delta t_4 + \Delta t_5 + \Delta t_6) \right] \quad (2.175)$$

Substituindo (2.92), (2.112), (2.120), (2.128), (2,135) e (2.144) em (2.175) tem-se:

$$ID_{0 \text{ (med)}} = I_0 - I_0 \cdot D - \frac{I_0}{T_S \omega_0} \cdot \left[\frac{\alpha 1}{2} + \pi - \cos^{-1} K + \frac{K + 1}{\alpha 1} \right] \quad (2.176)$$

A corrente eficaz do diodo D_0 é definida por:

$$ID_{0 \text{ (rms)}} = \sqrt{\frac{1}{T_S} \cdot \int_0^{T_S} ID_{0(t)}^2 dt} \quad (2.177)$$

$$ID_{0 \text{ (rms)}} = \sqrt{\frac{1}{T_S} \cdot \int_0^{\Delta t_1} \left(I_0 - \frac{V_0 - VC_{sc}}{L_r} \cdot t \right)^2 dt + \int_0^{\Delta t_7} I_0^2 dt} \quad (2.178)$$

Resolvendo a equação (2.178) e substituindo (2.92), (2.112), (2.120), (2.128), (2,135) e (2.144) na mesma, tem-se:

$$ID_{0 \text{ (rms)}} = I_0^2 - I_0^2 \cdot D - \frac{I_0^2}{T_S \cdot \omega_0} \cdot \left[\pi - \cos^{-1} K + \frac{(K + 1)}{\alpha 1} + \frac{2\alpha 1}{3} \right] \quad (2.179)$$

2.7.4 Tensões sobre as chaves e diodos

Analisando as malhas formadas pelos circuitos equivalentes de cada etapa de operação do conversor Boost SR-ZCS-ZVS-PWM, conclui-se que as tensões sobre a chave S_1 e sobre o diodo D_0 não ultrapassam o valor da tensão de saída V_0 , as chave S_2 e o diodo D_2 ficam submetidos à tensão de saída V_0 menos a tensão do supercapacitor V_{Csc} e o diodo D_1 fica submetido à máxima tensão de entrada.

2.8 Conclusão

Neste capítulo foram demonstradas todas as etapas de funcionamento do conversor Boost SR-ZCS-ZVS-PWM onde foi feita uma análise quantitativa e qualitativa de cada etapa. Foi encontrada a equação do ganho estático deste conversor e algumas análises foram realizadas por meio de gráficos.

Todas as chaves controladas utilizadas entram e saem de condução sem perdas, em modo não dissipativo, garantido pela operação ZCS e/ou ZVS obtida na estrutura. Observa-se através da equação do ganho estático que é possível realizar o controle da tensão de saída através da variação da largura de pulso D na chave principal, o que possibilita manter a frequência de chaveamento constante. Ou seja, este conversor consegue aliar a vantagem dos conversores quase-ressonantes, representado pela mitigação das perdas por comutação, com a vantagem dos conversores PWM convencionais, cujo funcionamento se faz em frequência fixa.

A Figura 2.11 demonstra as principais formas de onda teóricas do conversor Boost SR-ZCS-ZVS-PWM. Esta figura exemplifica graficamente o que foi exposto nas etapas de funcionamento descritas no decorrer deste capítulo, onde nota-se a característica ZCS e/ou ZVS em todas as transições de estado tanto da chave principal S_1 como a chave auxiliar S_2 .

Uma característica importante obtida neste conversor refere-se ao fato de que em nenhum instante a tensão em qualquer chave semicondutora utilizada ultrapassa a tensão de saída. Posteriormente, tal fato será comprovado com simulações computacionais e com a observação das formas de onda experimentais obtidas através do protótipo construído. Essa característica é interessante do ponto de vista de custo, pois níveis mais elevados de tensão acarretam em maiores custos dos semicondutores.

Ao final, foram encontradas as equações genéricas para as correntes médias e eficazes em todos os semicondutores utilizados juntamente com a análise de tensão sobre os mesmos.

No próximo capítulo será apresentado o modelo da célula a combustível utilizada na plataforma de simulação computacional e o dimensionamento dos supercapacitores.

3 MODELAGEM DA CÉLULA A COMBUSTÍVEL E DIMENSIONAMENTO DO SUPERCAPACITOR

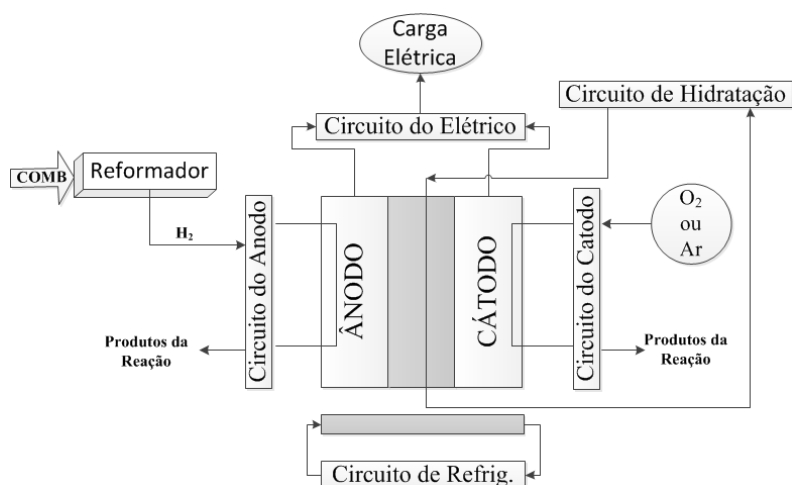
3.1 Introdução

Depois de realizada a análise quantitativa e qualitativa do conversor Boost SR-ZCS-ZVS-PWM nos capítulos anteriores, este capítulo apresentará a modelagem da célula a combustível utilizada na plataforma de simulação computacional PSIM[®] e também apresentará o dimensionamento do supercapacitor.

A modelagem demonstrada neste capítulo tem como objetivo a simulação operacional de uma célula a combustível PEMFC (Polimeric Electrolyte Membrane Fuel Cells) de 1.2 kW da BALLARD[®]. As células a combustível de membrana polimérica possuem alta densidade de potência, elas trabalham em baixa temperatura apresentando partida rápida e uma resposta flexível às variações de carga. Neste contexto tem-se aumentado a busca em pesquisas para o seu desenvolvimento tecnológico e redução de custos para viabilizar sua comercialização e utilização no suprimento de energia elétrica (AVELAR, COELHO, et al., 2009).

Os componentes principais de um sistema célula a combustível PEMFC estão demonstrados na Figura 3.1 destacam-se: o reformador, onde o hidrogênio é extraído em alta pureza de um combustível, as células unitárias, formadas pelas placas separadas, os eletrodos sobre a membrana polimérica, onde ocorrem as reações eletroquímicas e o transporte iônico; o circuito elétrico que normalmente é um conversor elevador de tensão e os circuitos auxiliares de refrigeração do conjunto e de umidificação da membrana (SERRA, FURTADO, et al., 2005).

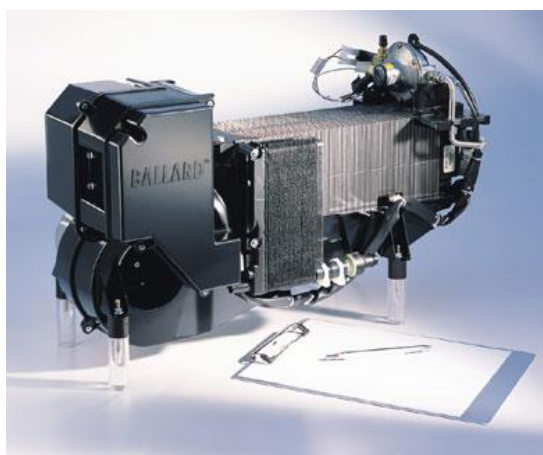
Figura 3.1 - Esquema dos componentes básicos de uma célula a combustível de membrana polimérica.



Fonte: Dados do próprio autor.

Tem-se que o núcleo de uma célula a combustível é formado por um empilhamento (*stack*) de células unitárias e placas separadas bipolares, sendo estas placas responsáveis por isolar as células unitárias e direcionar o fluxo de gases (oxigênio ou ar no cátodo e hidrogênio no ânodo). O conjunto eletrodo (ânodo)/ membrana / eletrodo (cátodo), denominado MEA (Membrane-Electrode-Assembly), constitui a célula unitária e representa o componente mais oneroso do empilhamento. A Figura 3.2 apresenta a célula a combustível de membrana polimérica da BALLARD® que será utilizada como parâmetros para a modelagem.

Figura 3.2 - Modelo de célula a combustível da BALLARD®.

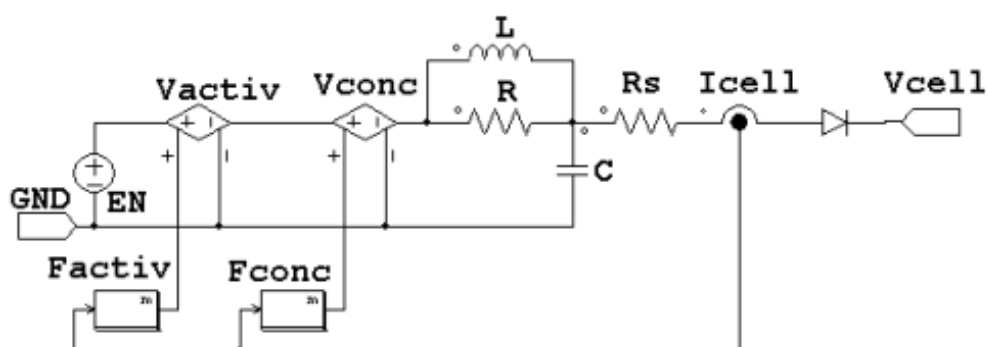


Fonte: AVELAR, COELHO, et al., 2009.

3.2 Modelagem da célula a combustível PEMFC

Para a modelagem na plataforma de simulação PSIM[®] foi utilizado o modelo apresentado em (AVELAR, COELHO, et al., 2009) que tem o objetivo de representar as reações químicas que ocorrem em uma célula a combustível PEMFC, por meio de fontes de tensão que são dependentes da corrente da célula e parâmetros da mesma, com a possibilidade de alterar o número de células para o ajuste da tensão. A Figura 3.3 representa as fontes de tensões utilizadas no modelo do PSIM[®].

Figura 3.3 - Modelo célula a combustível para simulação PSIM[®].



Fonte: AVELAR, COELHO, et al., 2009.

Define-se cada elemento do conversor proposto apresentado na Figura 2.2:

F_{activ} – Perdas por ativação.

F_{conc} – Perdas por concentração.

V_{activ} – Fonte de tensão de polarização por ativação.

V_{conc} – Fonte de tensão de polarização por concentração.

R_s – Resistência da membrana e dos eletrodos da célula.

E_N – Tensão da célula a combustível a vazio.

I_{cell} – Corrente fornecida pela célula a combustível.

V_{cell} – Tensão fornecida pela célula a combustível.

R – Resistencia auxiliar do modelo.

L – Indutância auxiliar do modelo.

C – Capacitância equivalente da célula a combustível.

3.2.1 Equacionamento da Célula a combustível PEMFC

As principais equações que representam as reações químicas que ocorrem na célula a combustível de membrana polimérica PEMFC serão apresentadas nesta seção.

A tensão em vazio de uma única célula E_N , incluindo o efeito da temperatura, pode ser definida pela equação (3.1). Nesta equação E_0 é a tensão teórica máxima da célula em circuito aberto que possui o valor de 1.229V, Temp é a temperatura representada em Kelvin, R nesta equação é a constante universal dos gases, F é constante de Faraday, P_{H_2} é a pressão do hidrogênio e P_{O_2} a do oxigênio (COSTA, TREVISIO e FREITAS, 1994).

$$E_N = E_0 + \frac{R \cdot Temp}{2 \cdot F} \cdot \left[\ln(P_{H_2}) + \frac{1}{2} \cdot \ln(P_{O_2}) \right] \quad (3.1)$$

Considerando uma célula a combustível real, o potencial obtido sempre será inferior ao valor ideal, que no caso do modelo é o valor de 1.229 V, este fato ocorre devido às perdas associadas aos fenômenos de polarização que ocorrem nas células eletroquímicas (SERRA, FURTADO, et al., 2005). Durante o fornecimento de energia, ocorrem perdas internas na célula, reduzindo sua tensão de saída. Essas perdas podem ser divididas em perdas ôhmicas, devido à resistência interna da célula, perdas de ativação relacionadas ao gasto de energia para exceder a camada dupla dos eletrodos e de concentração devido a redução da concentração dos reagentes consumidos pela reação (COSTA, 2005).

As perdas por resistência ôhmica estão relacionadas às resistências ao fluxo de íons no eletrólito e ao fluxo de elétrons através dos eletrodos, além das resistências de contato (AVELAR, COELHO, et al., 2009). Estas resistências e são proporcionais à densidade de corrente produzida. Portanto, utilizando a lei de Ohm, a equação (3.2) representa as perdas ôhmicas da célula a combustível.

$$V_\Omega = R_s \cdot I_{cell} \quad (3.2)$$

As perdas associadas à polarização por ativação são mais predominantes quando a célula está trabalhando com baixas densidades de corrente e estão relacionadas aos processos cinéticos que ocorrem nos eletrodos, ou seja, ao fato de que a taxa de uma reação eletroquímica, que ocorre na superfície de um eletrodo, é controlada por lentos processos

difusionais que envolvem o transporte de carga e massa através de uma dupla camada elétrica. Os processos de adsorção e dessorção de reagentes, intermediários de reação e produtos, também estão relacionados com a polarização por ativação (AVELAR, COELHO, et al., 2009).

A equação (3.3) é um modo de representar as perdas por ativação, onde ξ_n representam os coeficientes que dependem do modelo da célula, que são obtidos utilizando como base as equações que definem o comportamento cinético, termodinâmico e eletroquímico da célula (J.CORREA, FARRET, et al., 2004). As perdas por ativação representadas pela equação (3.3) apresentam um comportamento próximo do real, uma vez que a tensão da célula aumenta após o aumento de temperatura (ALI, 2008).

$$V_{\text{activ}} = \xi_1 + \xi_2 \cdot Temp + \xi_3 \cdot Temp \cdot \ln(C_{O_2}) + \xi_4 \cdot Temp \cdot \ln(I_{\text{cell}}) \quad (3.3)$$

Na equação (3.3) o termo C_{O_2} representa a concentração de oxigênio e pode ser definido:

$$C_{O_2} = \frac{P_{O_2}}{5.08 \cdot 10^6 \cdot e^{(-498/Temp)}} \quad (3.4)$$

A polarização por concentração caracteriza-se no estabelecimento de um gradiente de concentração do reagente que é consumido no eletrodo através da reação eletroquímica da célula a combustível. São vários os processos que podem contribuir para a polarização por concentração, como a difusão lenta da fase gasosa nos poros do eletrodo, processos envolvendo a solubilização de reagentes e produtos dentro e fora do eletrólito, difusão dos reagentes e produtos através do eletrólito a partir dos sítios reacionais (principal processo determinante da polarização por concentração). A polarização por concentração está presente em qualquer valor de corrente que a célula a combustível estiver trabalhando, porém é mais expressiva em regiões de altas densidades de corrente onde a dificuldade em prover suficiente quantidade de energia aos sítios reacionais é maior (SERRA, FURTADO, et al., 2005).

As perdas por concentração podem ser expressa pela equação (3.5), onde n corresponde ao número de mols do reagente e I_L é a máxima corrente permitida, uma vez que acima deste valor, a tensão da célula diminui abruptamente.

$$V_{\text{conc}} = \frac{R \cdot Temp}{n \cdot F} \cdot \ln \left(1 - \frac{I_{\text{cell}}}{I_L} \right) \quad (3.5)$$

Com as tensões do modelo definidas, pode-se obter na equação (3.6) a tensão de saída da célula a combustível V_{cell} , onde n_c é o número de células para ajuste de tensão.

$$V_{cell} = n_c \cdot (E_N - V_{\Omega} - V_{activ} - V_{conc}) \quad (3.6)$$

A necessidade de um resistor (R) entre o capacitor que representa o efeito da camada dupla e as fontes de tensão, em relação às perdas de ativação e concentração. Este resistor é necessário para que as variações de tensão no capacitor sejam lentas, simulando corretamente a variação exponencial da tensão de saída, durante efeitos transitórios da célula. No modelo também é adicionado um indutor em paralelo com o resistor adicional, para evitar as oscilações da tensão, uma vez que as células reais não apresentam esse fenômeno (AVELAR, COELHO, et al., 2009).

Para validação do modelo foi realizado a simulação do mesmo na plataforma de simulação computacional PSIM[®], seguindo os parâmetros apresentados na Tabela 3.1 referentes à célula a combustível SR-12FC-1200W PEMFC da BALLARD[®].

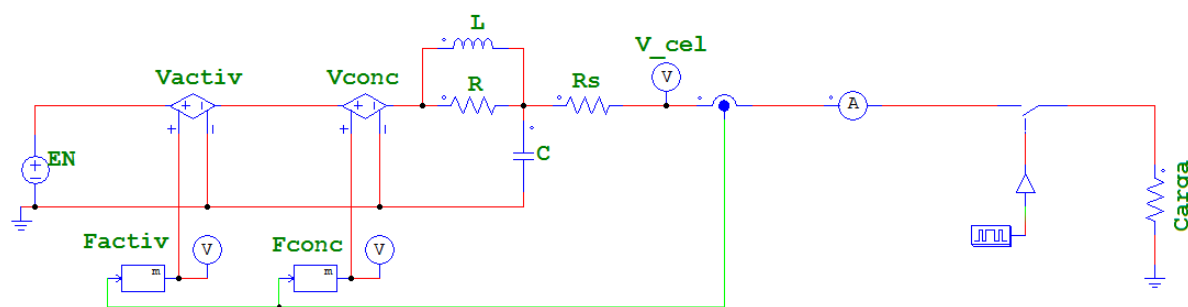
Tabela 3.2 - Parâmetros da célula a combustível PEMFC.

Parâmetro	Valor	Parâmetro	Valor
T [K]	333.15	ξ_1	-0.948
P _{O2} [atm]	0.26	ξ_2	$3.1 \cdot 10^{-3}$
P _{H2} [atm]	1	ξ_3	$7.60 \cdot 10^{-5}$
R _s [Ω]	0.35	ξ_4	$-1.93 \cdot 10^{-4}$
R [Ω]	0.175	n_c	48
C [F]	0.0072	E ₀ [V]	1.229
L [H]	0.175	I _L [A]	45

Fonte: AVELAR, COELHO, et al., 2009.

A partir dos valores apresentados na tabela acima foi possível verificar a eficácia do modelo da célula a combustível, para tal foi realizada a simulação para a tensão de saída e corrente transitória quando ocorre variação da carga. A Figura 3.4 demonstra o circuito utilizado para o teste na plataforma computacional PSIM[®].

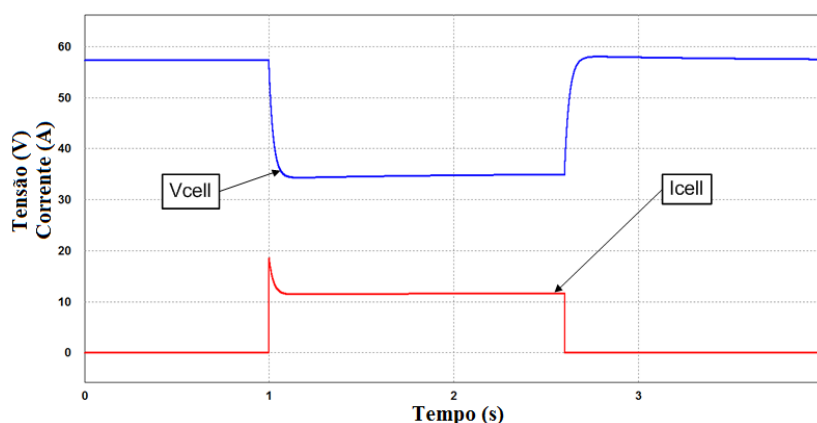
Figura 3.4 - Circuito para ensaio do modelo da célula a combustível.



Fonte: Dados do próprio autor.

A Figura 3.5 apresenta os resultados de simulação de do transitório de corrente e tensão do modelo quando a célula a combustível, inicialmente a vazio, alimenta uma carga no tempo igual a 1 segundo e no tempo igual a 2.5 segundos a carga é retirada do sistema.

Figura 3.5 - Tensão de saída e corrente transitórias do modelo quando ocorre variação da carga.



Fonte: Dados do próprio autor.

O resultado pode ser apresentado como uma validação modelo, uma vez que com o aumento da corrente da célula a combustível há a diminuição da tensão da mesma, além de que a tensão não varia instantaneamente, tanto na entrada como na saída da carga. Esses fatos ocorrem em uma célula a combustível real e os valores e comportamento foram próximos aos obtidos pelo ensaio real da célula a combustível utilizada como referência de valores para este modelo (AVELAR, COELHO, et al., 2009).

3.3 Dimensionamento do Supercapacitor

Na seção anterior pode-se verificar que as células a combustível não possuem a capacidade de responder imediatamente ao iniciar sua operação e em mudanças rápidas de carga, assim a utilização do supercapacitor se faz necessário, sendo que o mesmo tem a função de fornecer à carga energia por um período de tempo adequado, sendo este capaz de eliminar o efeito transitório de tensão, visto pela carga, quando ocorre na célula a combustível alguma variação em sua operação. É importante enfatizar que no sistema proposto o supercapacitor por estar conectado ao diodo D_1 será responsável por manter o sistema UPS na configuração *on-line*, uma vez que a carga não chega a perceber caso ocorra alguma falta da rede CA de alimentação, ou seja, a mesma não percebe a troca da alimentação para fonte auxiliar (célula a combustível).

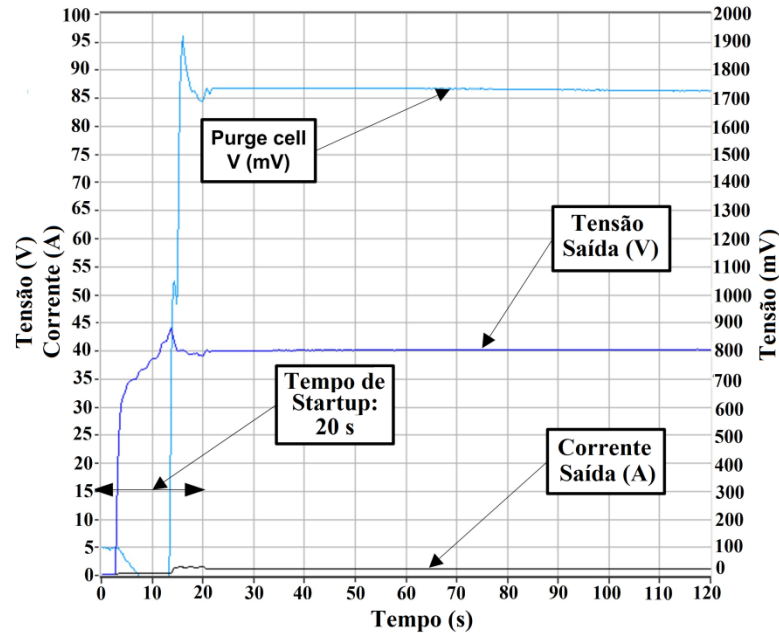
Outro fato que causa uma grande vulnerabilidade na célula a combustível são as suas constantes de tempo, que estão relacionadas à temperatura e transporte de combustível para o sistema (bombas, válvulas e reformador de hidrogênio, quando o mesmo é usado) (RIBEIRO, CARDOSO e BOCCALETTI, 2010). Se ocorrer um degrau de carga acentuado na célula a combustível, a tensão de saída terá seu valor diminuído, enquanto o mecanismo de transporte de gás não fornecer, para o sistema, a quantidade suficiente do mesmo, este comportamento é conhecido como *fuel starvation* que pode causar danos irreversíveis à célula a combustível (RIBEIRO, CARDOSO e BOCCALETTI, 2010). Neste contexto o uso do supercapacitor também tem o objetivo de evitar danos para a célula de combustível, sendo que caso ocorra uma falha na rede CA, o supercapacitor deve suprir a energia de todo o sistema até que a célula de combustível de estabeleça o seu estado nominal.

A Figura 3.6 demonstra o supervisor da célula a combustível SR-12FC-1200W PEMFC da BALLARD® partido da situação da célula a combustível desligada até a mesma atingir sua condição nominal de operação a vazio. Este ensaio foi de suma importância para o dimensionamento do supercapacitor, uma vez que com este foi possível estimar o tempo real necessário que o supercapacitor deverá alimentar o sistema caso ocorra falta da rede CA de alimentação.

Vale ressaltar que no sistema proposto a célula a combustível permanece desligada até que ocorra alguma falta na alimentação CA. Este fato ocorre para evitar as perdas de combustível que ocorrem quando a célula a combustível está operando a vazio e diminuir os

custos de manutenção, uma vez que somente à necessidade do uso da célula em uma eventual falha da alimentação CA.

Figura 3.6 - Startup célula a combustível.



Fonte: Dados do próprio autor.

Com os dados fornecidos pela Figura 3.6 foi possível dimensionar o supercapacitor. Sabe-se, pela literatura, que a energia armazenada em um capacitor é determinada pela equação (3.7).

$$W_c = \frac{1}{2} \cdot C_{sc} \cdot V^2 \quad (3.7)$$

Uma vez que a energia armazenada em um supercapacitor é diretamente proporcional ao quadrado da tensão, caso haja diminuição de 30% de sua tensão, ou seja, de 1 pu para 0.7 pu, representa uma libertação de 50% de sua energia armazenada. As perdas internas devido à resistência em série do capacitor devem também ser considerado (HARFMAN-TODOROVIC, PALMA, et al., 2008) e a equação (3.7) pode ser escrita como:

$$P_{armazenada} \cdot t = \frac{1}{2} \cdot [C_{sc} \cdot V^2 - C_{sc} \cdot (0.7 \cdot V)^2] \cdot k \quad (3.8)$$

Onde C é a capacitância necessária do supercapacitor, V a tensão do supercapacitor quer será igual a 40 V (tensão a vazio da célula a combustível), k é a eficiência do sistema

considerado como 90%, $P_{armazenada}$ é a potência que o supercapacitor será capaz de suprir em um determinado tempo t , que será a potência determinada para o Boost de 500 W, e pela Figura 3.6 tem-se que o supercapacitor deve suprir o sistema pelo menos por 20 segundos, tempo este necessário que a célula inicie sua operação. Assim substituindo valores na equação (3.8), tem-se:

$$C_{sc} = \frac{4 \cdot P_{armazenada} \cdot t}{k \cdot V^2} = \frac{4 \cdot 500 \cdot 20}{0.9 \cdot 40^2} = 27.77 \text{ F} \quad (3.9)$$

Para obter este valor de capacitância, foi realizada uma configuração serie de 15 supercapacitores RSC2R7407SR da IOXUS (IOUXUS, 2014). Os parâmetros dos supercapacitores escolhidos estão apresentados na tabela 3.2.

Tabela 3.3 - Parâmetros supercapacitor RSC2R7407SR (IOXUS)

Capacitância	400F
ESR, DC \leq (m Ω) [10ms]	3.2
Pmax (kW/kg)	7.9
Corrente de curto circuito(A)	844
Tensão(V)	2.7
Corrente continua (A)	24
Dimensão(mm)	35x69
Peso(kg)	0.077
Volume (L)	0.065
Temperatura - Operando & Armazenando(c°)	-40° até 70°

Fonte: www.ioxus.com/ultracapacitors (2014).

Os supercapacitores são projetados para operarem com 60 a 100% da tensão nominal. Normalmente, um controle de tensão dedicado é necessário para obter esta condição e armazenar corretamente a energia no supercapacitor, como o *smoothing control method* apresentado em (LEE e CHA, 2013) ou o *sliding mode control* demonstrado em (INTHAMOUSSOU, PEGUEROLES-QUERALT e BIANCHI, 2013).

Uma vantagem do sistema proposto, é que não há necessidade de um controle dedicado para armazenar a energia no supercapacitor. O díodo de potência D_1 , que conecta o supercapacitor com o indutor do Boost L_B , e a energia processada pela célula de comutação suave SR-ZCS-ZVS responsável pelo carregamento do supercapacitor, são utilizados para manter o supercapacitor nos limites desejados de funcionamento. Sendo que no capítulo 2, foi

demonstrado em cada ciclo de chaveamento tem-se que o supercapacitor descarrega e carrega devido às condições impostas pelo sistema, de modo que sua tensão não ultrapassa os limites de 60% ou 100%. Neste contexto, pode ser indicado como mais uma vantagem o uso do supercapacitor em substituição ao banco de baterias, para este sistema, uma vez que estas possuem um ciclo de carga e descarga limitado e o sistema proposto, por carregar e descarregar a bateria todo ciclo de funcionamento poderia diminuir o tempo de vida útil da mesma, o que não ocorre com o supercapacitor devido o mesmo apresentar ciclo de carga e descarga virtualmente infinito.

3.4 Conclusão

Neste capítulo foram apresentada a célula a combustível SR-12FC-1200W PEMFC da BALLARD®, demonstrada seu modelo para simulação computacional na plataforma PSIM® e os passos para o dimensionamento do supercapacitor, uma vez constatado a sua necessidade no sistema.

O modelo da célula a combustível apresentado baseia-se em representar as reações químicas, por meio de fontes de tensão que são dependentes da corrente da célula. Foram analisadas e equacionada todas as perdas referentes a célula a combustível e realizado algumas modificações para o mesmo possuir um comportamento mais próximo ao real.

Para validar o modelo foi realizado um ensaio computacional do transitório de tensão e corrente em uma situação de entrada e saída de uma carga alimentada somente pela célula combustível. O resultado foi coerente com o esperado, sendo que foi comprovado que a tensão de saída não tem a capacidade de variar instantaneamente o seu valor e que a mesmo depende da corrente de saída da célula a combustível.

Devido a dinâmica da célula a combustível e para evitar o fenômeno conhecido como *fuel starvation*, que pode causar danos irreversíveis à célula a combustível, foi utilizado um supercapacitor. Vale ressaltar que a presença do diodo de potência D_1 faz com que o sistema UPS esteja inserido na categoria *on-line* uma vez que a carga não percebe a saída da rede CA, caso haja uma falta na mesma.

Para o sistema proposto a célula a combustível fica desligada até o momento que haja uma falta da rede CA, esta estratégia, melhora a eficiência da célula, uma vez que diminui a perdas de combustível a vazio e com gastos de manutenção do equipamento. Neste contexto, para o correto dimensionamento do supercapacitor, foi realizado um ensaio na célula a

combustível SR-12FC-1200W PEMFC da BALLARD® de modo a descobrir o tempo necessário para a mesma atingir o regime permanente e assim obter o tempo que o supercapacitor deve alimentar o sistema.

No próximo capítulo será apresentada a estratégia de controle digital baseado em DSP e a modelagem computacional para o sistema.

4 ESTRATÉGIA DE CONTROLE

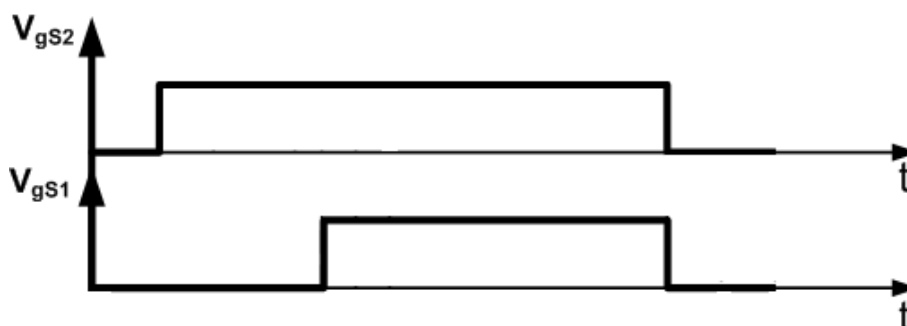
4.1 Introdução

Como demonstrado anteriormente, o conversor Boost SR-ZCS-ZVS proposto possui a característica predominante de conversor PWM, onde a variável de controle de potência é a razão cíclica. Para um correto funcionamento do conversor, seguindo as etapas de operação descritas no capítulo 2, deve-se construir um circuito de controle capaz de gerar dois pulsos PWM um para a chave principal e outro para chave auxiliar, respeitando-se os tempos adequados de condução e desligamento das mesmas para controle de potência e chaveamento sem perdas.

O conversor Boost SR-ZCS-ZVS será aplicado como estágio pré-regulador corrigindo o fator de potência. Este conversor CC-CC será cascadeado com um retificador de diodos em ponte completa. A estratégia de controle de potência e da forma de onda da corrente de entrada será realizada pelo controle da corrente média no indutor de filtro do conversor Boost SR-ZCS-ZVS. Para implementar este controle, será utilizado o circuito digital baseado em DSP. Com este microcontrolador é possível gerar as saídas PWM necessárias para controlar o conversor.

Na Figura 4.1 são mostrados os pulsos de disparo das chaves, representados pelos sinais V_{gS1} , V_{gS2} . Percebe-se que os sinais V_{gS1} e V_{gS2} não são disparados no mesmo instante porém finalizam ao mesmo tempo.

Figura 4.1 – Sinais PWM de controle.



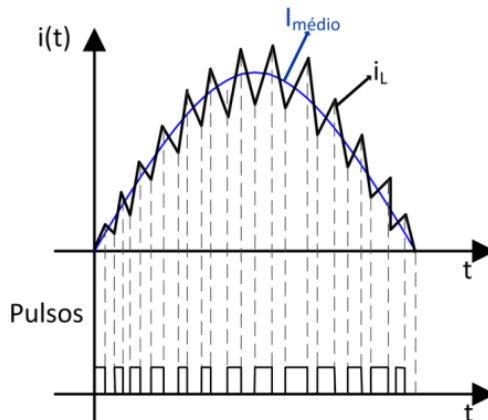
Fonte: Dados do próprio autor.

Para a elaboração do controle digital que segue a lógica apresentada acima foi necessário primeiramente modelar o conversor utilizando o modelo de análise de estados de espaços médios, para que com o auxílio da ferramenta *Sisotool* do software Matlab® fosse possível determinar os melhores compensadores e assim realizar um código de controle para o sistema proposto.

4.2 Circuito de comando

O conversor Boost SR-ZCS-ZVS será utilizado como o pré-regulador de um sistema UPS *online*, onde a técnica de controle utilizada foi a de controle por corrente média que se baseia na imposição de uma corrente senoidal na entrada, garantindo alto fator de potência (KIRUBAKARAN e S. JAIN, 2011), (CÂMARA, CRUZ e BASCOPE, 2010) conforme ilustrado na Figura 4.2. Este tipo de controle garante alto fator de potência, operação com frequência constante e operação em modo contínuo de condução, reduzindo-se os esforços de corrente na chave principal.

Figura 4.2 - Método de controle da corrente média.



Fonte: Dados do próprio autor.

As principais vantagens de um conversor Boost controlado por corrente média são:

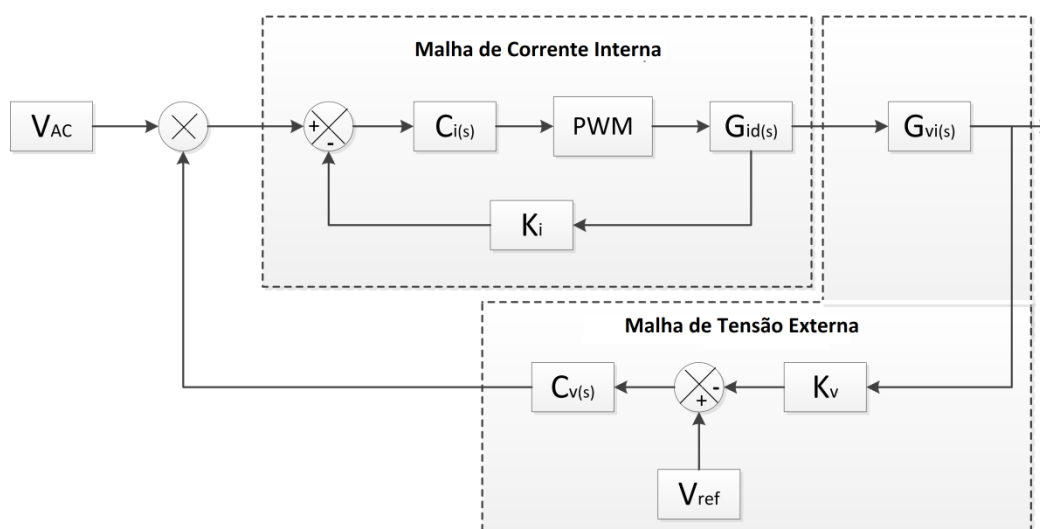
- Alto fator de potência.
- A corrente do conversor é controlada diretamente pela malha de corrente.
- A amplitude da corrente de referência controla a potência de saída.
- A razão cíclica realiza a modulação, ou seja, tem-se o controle do tempo de condução da chave.

Existem também algumas desvantagens:

- A qualidade da corrente de entrada depende do bom dimensionamento do compensador, logo, é necessário obter as funções de transferência do conversor para as malhas de corrente e tensão.
- Tem-se que utilizar um sensor de corrente na saída da ponte retificadora para fazer a comparação com a corrente de referência.
- Somente é capaz de monitorar a corrente do indutor.

Para obter uma corrente de entrada senoidal, será imposto um sinal de referência. A estrutura do controle apresenta duas malhas, uma interna e uma externas. A malha interna de corrente tem a função de impor uma corrente de referência pelo controle da razão cíclica. A malha externa regula o valor da corrente de referência por um multiplicador com a função de tornar a tensão de saída constante. O diagrama de blocos da estratégia de controle por corrente média é demonstrado na Figura 4.3, onde observa-se também as malhas citadas acima.

Figura 4.3 - Diagrama de blocos da estratégia de controle.



Fonte: Dados do próprio autor.

Onde:

V_{AC} – Módulo da tensão de entrada do conversor.

PWM – Modulador PWM.

$G_{id}(s)$ – Função de transferência para o controle da corrente no indutor.

K_i – Ganho do sensor de corrente da malha de corrente.

$G_{vi}(s)$ – Função de transferência para o controle da tensão de saída.

K_v – Ganho do sensor de tensão da malha de tensão de saída.

$C_v(s)$ – Controlador da malha de tensão de saída.

$C_i(s)$ – Controlador da malha de corrente no indutor.

V_{ref} – Tensão de referência.

4.2.1 Funções de transferência do Boost e compensadores de corrente e tensão

A malha de corrente e tensão devem ser compensadas para uma operação estável do controle. Foi visto anteriormente que as operações do circuito ressonante da célula de comutação suave ocorrem em um curto intervalo de tempo se comparado ao período de um ciclo de operação do conversor, não exercendo grande influência na resposta dinâmica em regime de trabalho nominal. Assim, adota-se o modelo equivalente do conversor Boost tradicional para encontrar as funções de transferência para o projeto dos compensadores.

As funções de transferência do conversor Boost podem ser obtidas através de uma análise por espaços de estados médios conforme detalhado em (LIMA, 2011), (WU, XIAO e LEI, 2013), (YAO, FASSINOU e HU, 2011). Com este método é possível obter diversas funções de transferência do conversor Boost que representam sempre a relação entre duas variáveis do sistema, conforme a Figura 4.3, para a utilização do método de controle por corrente média, será necessária a função de transferência do controle da corrente no indutor do boost pela razão cíclica $G_{id}(s)$ e a função de transferência da tensão de saída pela corrente no indutor do boost $G_{vi}(s)$.

Para a determinação do modelo equivalente do conversor, algumas hipóteses simplificativas similares àquelas consideradas para o Boost SR-ZCS-ZVS, foram:

- Como a frequência de comutação do conversor é muito maior que a frequência da tensão de alimentação, esta é definida como constante em cada período de chaveamento.
- Os dispositivos semicondutores são considerados ideais.
- As resistências intrínsecas dos componentes, assim como as resistências parasitas, são desprezadas nesta abordagem.
- A tensão no capacitor de saída do conversor é considerada constante e isenta de ondulações.

As equações (4.1) e (4.2) representam o $G_{id}(s)$ e $G_{vi}(s)$, obtidos pela análise por espaços de estados médios, respectivamente:

$$G_{id}(s) = \frac{V_{in} \cdot (C_0 \cdot R_0 \cdot s + 2)}{(1 - D) \cdot (C_0 \cdot L_B \cdot R_0 \cdot s^2 + L_B \cdot s + R_0 \cdot D^2 - 2R_0 \cdot D + R_0)} \quad (4.1)$$

$$G_{vi}(s) = \frac{(1 - D) \cdot R_0}{(R_0 \cdot C_0 \cdot s + 1)} \quad (4.2)$$

Como observado nas equações (4.1) e (4.2), os valores dos ganhos, zeros e polos das funções de transferência do boost dependem das especificações do projeto apresentados na tabela 4.1.

Substituindo os valores na equação (4.1) e (4.2) tem-se respectivamente:

$$G_{id}(s) = \frac{(21.15 \cdot s + 360)}{(84.41 \cdot 10^{-6} \cdot s^2 + 0.71 \cdot 10^{-3} \cdot s + 46.35)} \quad (4.3)$$

$$G_{vi}(s) = \frac{89.8}{(117.5 \cdot 10^{-3} \cdot s + 1)} \quad (4.4)$$

Tabela 4.4 - Parâmetros do projeto.

Parâmetros do projeto
Tensão de saída, $V_0 = 250$ V
Potência de saída, $P_0 = 500$ W
Tensão de entrada, $V_{in(rms)} = 127$ V
Frequência de chaveamento, $F_s = 100$ kHz
Indutor Boost, $L_B = 450$ μ H
Capacitor de filtro, $C_0 = 940$ μ F
Resistencia da carga, $R_0 = 125$ Ω
Indutor ressonante, $L_r = 2.5$ μ H
Capacitor ressonante, $C_r = 4.7$ nF

Fonte: Dados do próprio autor.

Observando ao sistema demonstrado na Figura 4.3 é necessário determinar a função de transferência do bloco PWM, que pode ser representado pela equação (4.5), sendo que esta representa a função PWM com duas atualizações comparada com uma onda triangular, onde cpk é a amplitude da onda triangular.

$$PWM(s) = \frac{1}{cpk \cdot \left(1 - \frac{Ts}{4 \cdot s}\right) \cdot \left(1 + \frac{Ts}{4 \cdot s}\right)} \quad (4.5)$$

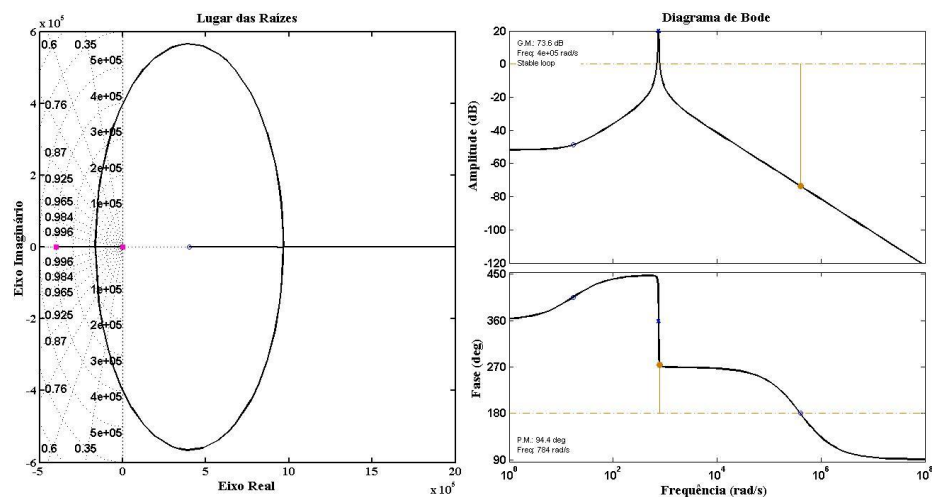
Substituindo valores na equação (4.5) tem-se:

$$PWM(s) = \frac{-8.333 \cdot 10^{-10} \cdot s + 0.000333}{-2.5 \cdot 10^{-6} \cdot s + 1} \quad (4.6)$$

Com as funções de transferência do Boost representadas pelas equações (4.3) e (4.4) e a função de transferência do PWM representado pela equação (4.6) foi possível verificar o funcionamento do sistema sem a presença dos controladores. Assim a Figura 4.4 apresenta os lugares das raízes e o diagrama de Bode da malha interna de corrente não controlada e a Figura 4.5 a sua resposta em degrau unitário.

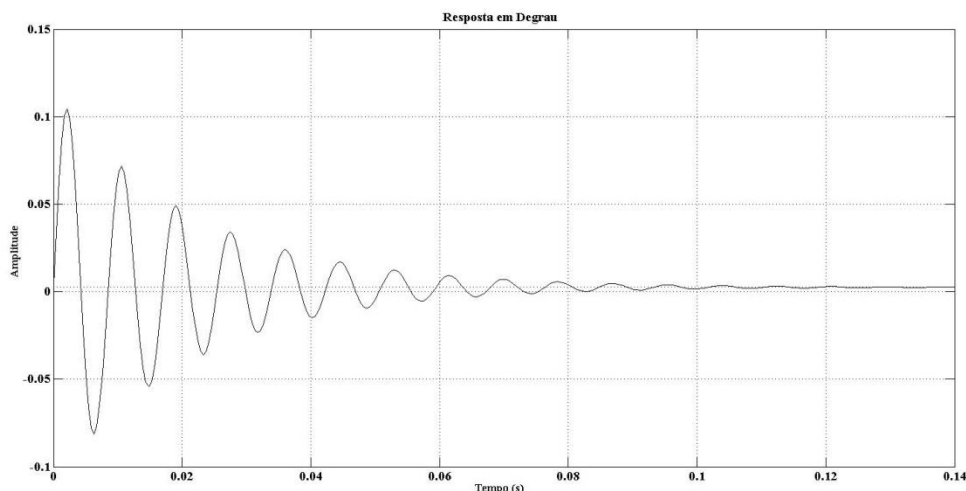
Para verificar a estabilidade de um sistema, deve-se considerar que a margem de fase deve estar entre 0° e 180° . Além disso, para que o sistema apresente um baixo tempo de acomodação e com um *overshoot* reduzido, é desejável que se obtenha margem de fase entre 45° e 76° (HEVERTON e CUPERTINO, 2011), (OGATA, 2011), (DORF, 2001). O sistema apresentado na Figura 4.4 apesar de estável apresenta uma margem de fase de 94.4° , sendo que um compensador pode ser utilizado para alocar a resposta nos limites de fase mencionados anteriormente.

Figura 4.4 - Lugares das raízes e diagrama de Bode da malha interna de corrente não controlada.



Fonte: Dados do próprio autor.

Figura 4.5 - Resposta em degrau unitário da malha interna de corrente não controlada.



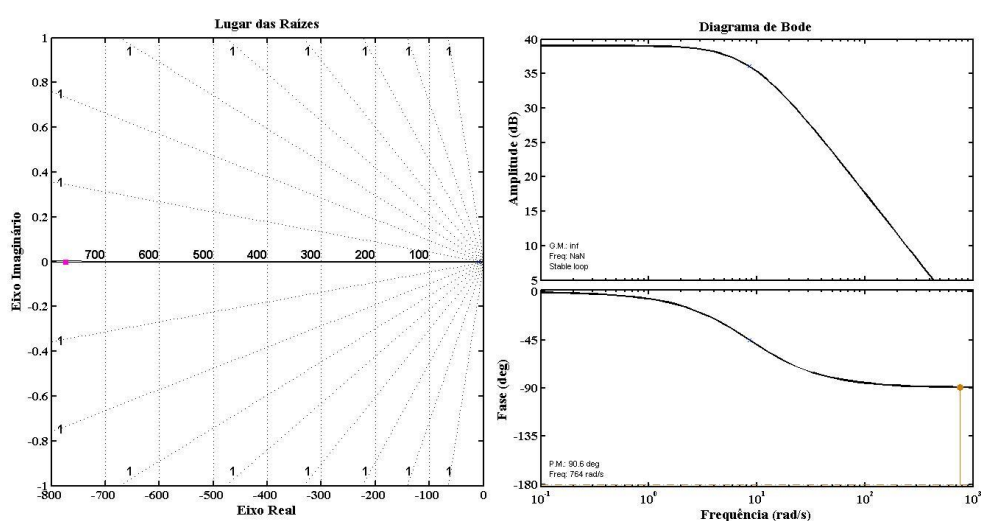
Fonte: Dados do próprio autor.

Observa-se que a resposta em degrau unitário da malha interna de corrente apresentado na Figura 4.5 apesar de estável apresenta um grande erro de regime permanente. Assim atestado a necessidade do uso de um compensador para corrigir este problema.

A Figura 4.6 apresenta o lugar das raízes e o diagrama de Bode da malha externa de tensão não controlada e a Figura 4.7 a sua resposta em degrau unitário.

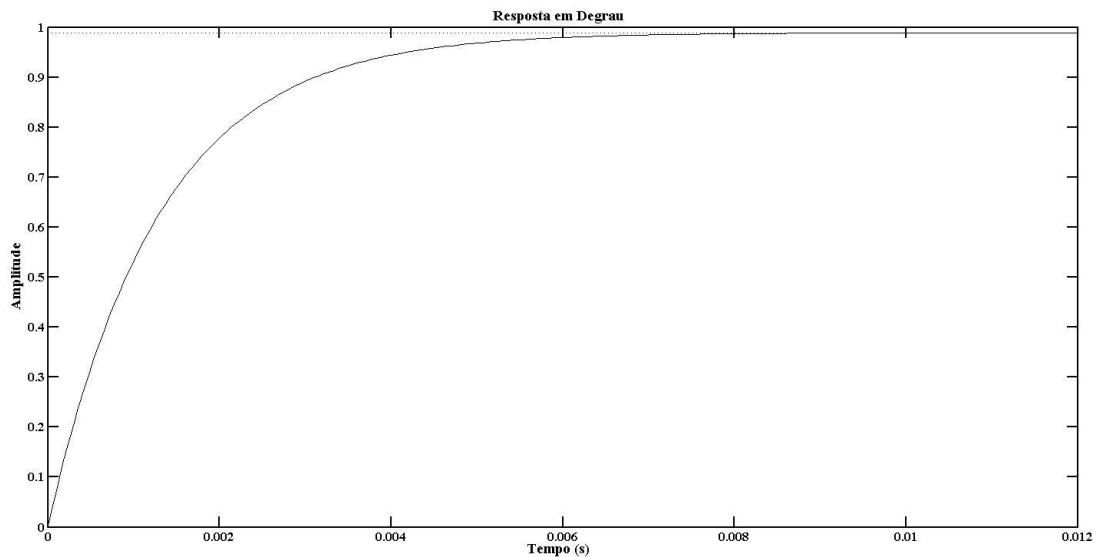
O sistema apresentado na Figura 4.6 apesar de estável apresenta uma margem de fase de 90.6° , sendo que um compensador pode ser utilizado para alocar a resposta nos limites de fase mencionados anteriormente.

Figura 4.6 - Lugares da raízes e diagrama de Bode da malha externa de tensão não controlada.



Fonte: Dados do próprio autor.

Figura 4.7 - Resposta em degrau unitário da malha externa de tensão não controlada.



Fonte: Dados do próprio autor.

Observa-se que a resposta em degrau unitário da malha interna de corrente apresentado na Figura 4.7 apesar de estável, apresenta um erro de regime permanente. Assim pode-se utilizar um compensador para corrigir este inconveniente.

A análise isolada das plantas do sistema apresentado permite determinar os compensadores de corrente $C_i(s)$ e de tensão $C_v(s)$, conforme equações (4.7) e (4.8) respectivamente.

$$C_i(s) = \frac{K_{pi}(s + z_i)}{s} \quad (4.7)$$

$$C_v(s) = \frac{K_{pv}(s + z_v)}{s} \quad (4.8)$$

Onde K_{pi} e K_{pv} são os ganhos, z_i e z_v são os zeros dos seus respectivos compensadores. Pela configuração dos compensadores apresentados nota-se que os mesmos são compensadores proporcional-integral (PI). Usa-se a ação integral com o objetivo de anular o erro de regime permanente entretanto, se aplicada isoladamente, a mesma tende a piorar a estabilidade relativa do sistema. Para contrabalancear esta situação, utiliza-se o mesmo com uma ação proporcional, onde o zero do sistema tende a compensar o efeito desestabilizador do polo na origem (HEVERTON e CUPERTINO, 2011), (OGATA, 2011), (DORF, 2001).

Para correto funcionamento do controle do sistema é necessário que a malha interna de corrente seja pelo menos dez vezes mais rápida que a malha externa de tensão (HEVERTON e CUPERTINO, 2011), (OGATA, 2011).

Com objetivo de determinar os valores de ganhos e zeros dos compensadores, de forma a obter a resposta esperada para o sistema, foi utilizado a ferramenta *Sisotool* do software Matlab®, que possibilita o ajuste adequado dos valores do compensador para obter a resposta esperada.

Assim obteve os valores para as equações (4.7) e (4.8):

$$C_i(s) = \frac{(330.1 \cdot s + 2.611 \cdot 10^6)}{s} \quad (4.9)$$

$$C_v(s) = \frac{(1.4231 \cdot s + 8.3717)}{s} \quad (4.10)$$

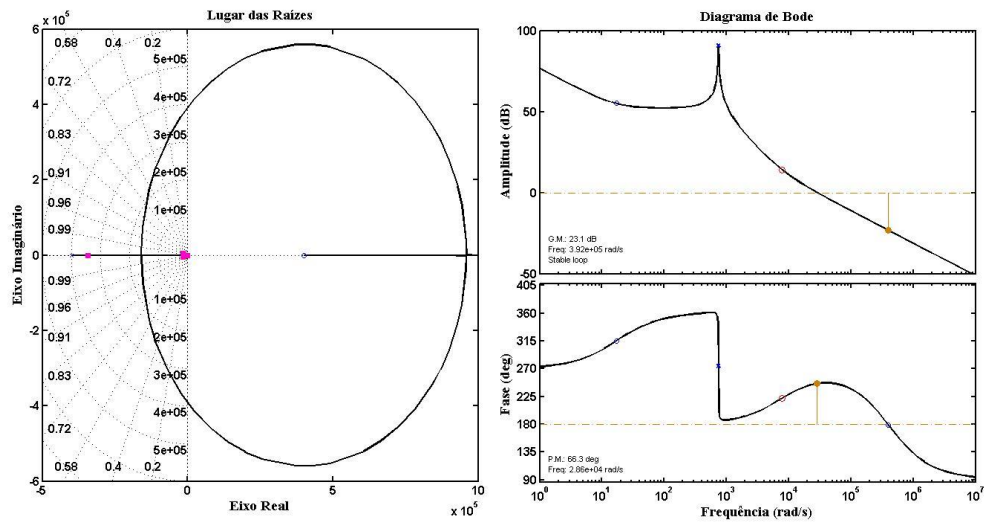
A Figura 4.8 demonstra o lugar das raízes e o diagrama de bode da malha interna de corrente controlada e a Figura 4.9 a sua resposta em degrau unitário.

O sistema apresentado na Figura 4.8 é estável e o compensador PI foi ajustado para que o sistema trabalhe com uma margem de fase de 66.3°, sendo esse um valor dentro do limite de 45° e 76°, mencionado anteriormente.

O compensador PI, demonstrado na equação (4.9), aplicado na planta interna de corrente foi ajustado de modo que se obteve uma resposta subarmotecida com tempo de assentamento de 0.000337 segundos e um *overshoot* com amplitude de 1.16, ou seja, 16 %, e foi eliminado o grande erro de regime permanente demonstrada Figura 4.5 da resposta em degrau da malha interna de corrente não controlada.

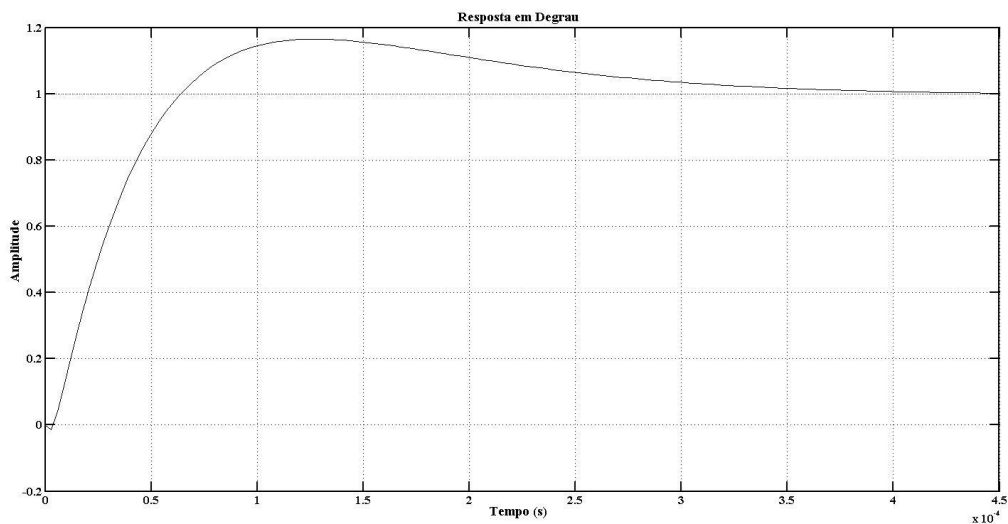
A Figura 4.10 demonstra o lugar das raízes e o diagrama de bode da malha externa de tensão controlada e a Figura 4.11 a sua resposta em degrau unitário.

Figura 4.8 - Lugares da raízes e diagrama de Bode da malha interna de corrente controlada.



Fonte: Dados do próprio autor.

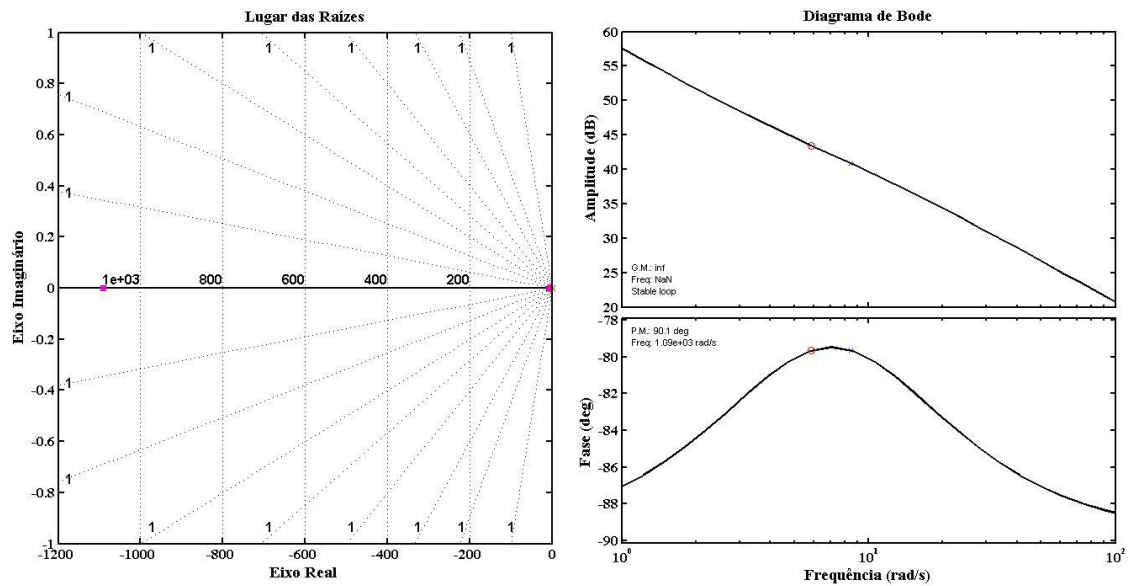
Figura 4.9 - Resposta em degrau unitário da malha interna de corrente controlada.



Fonte: Dados do próprio autor.

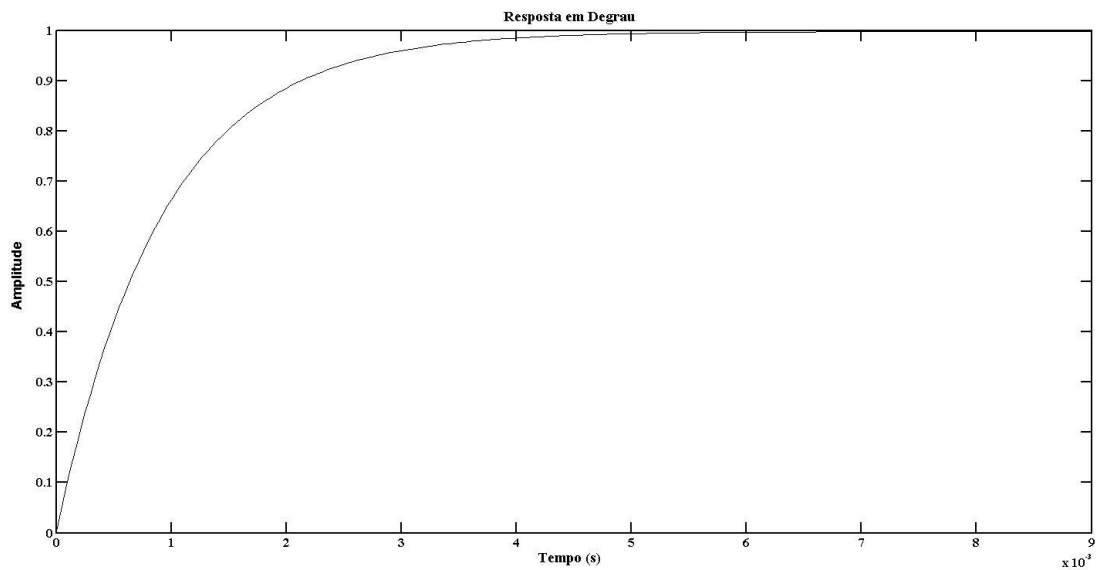
O sistema apresentado na Figura 4.10 é estável e o compensador PI foi ajustado para que o sistema trabalhe com uma margem de fase de 90.1° , mesmo que esse valor não esteja dentro do limite de 45° e 76° , mencionado anteriormente, este ajuste é aceitável, uma vez que foi projetado visando um tempo de assentamento dez vezes mais lento que a malha interna de corrente.

Figura 4.10 - Lugares da raízes e diagrama de Bode da malha interna de corrente controlada.



Fonte: Dados do próprio autor.

Figura 4.11 - Resposta em degrau unitário da malha externa de tensão controlada.

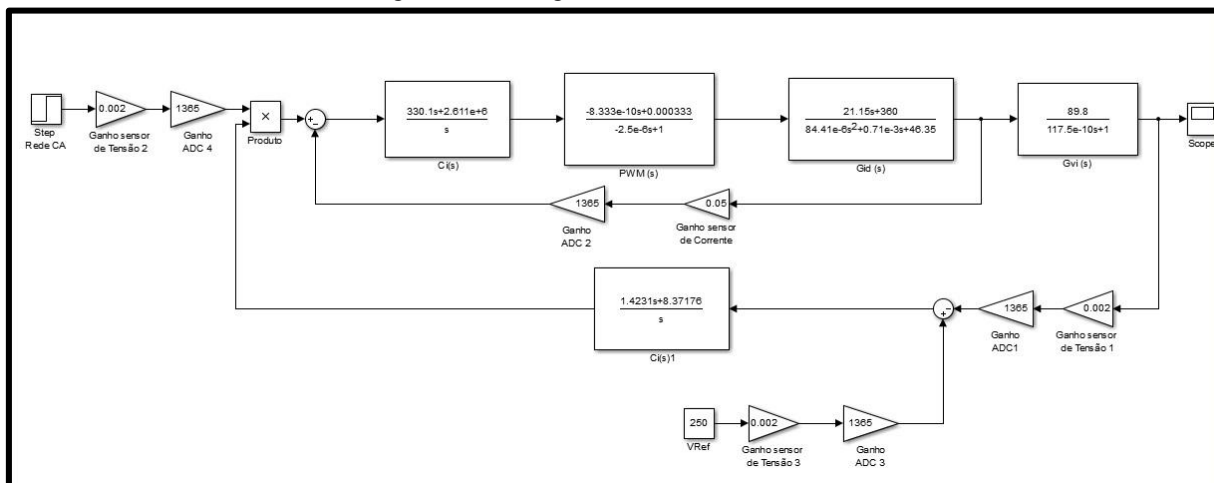


Fonte: Dados do próprio autor.

O compensador PI, demonstrado na equação (4.10), aplicado na planta externa de tensão foi ajustado de modo que se obteve uma resposta superamortecida com tempo de assentamento de 0.0037 segundos (dez vezes mais lento que a malha interna de corrente) eliminando o pequeno erro de regime permanente ,conforme demonstra a Figura 4.8 da resposta em degrau da malha externa de tensão não controlada. Após determinados os

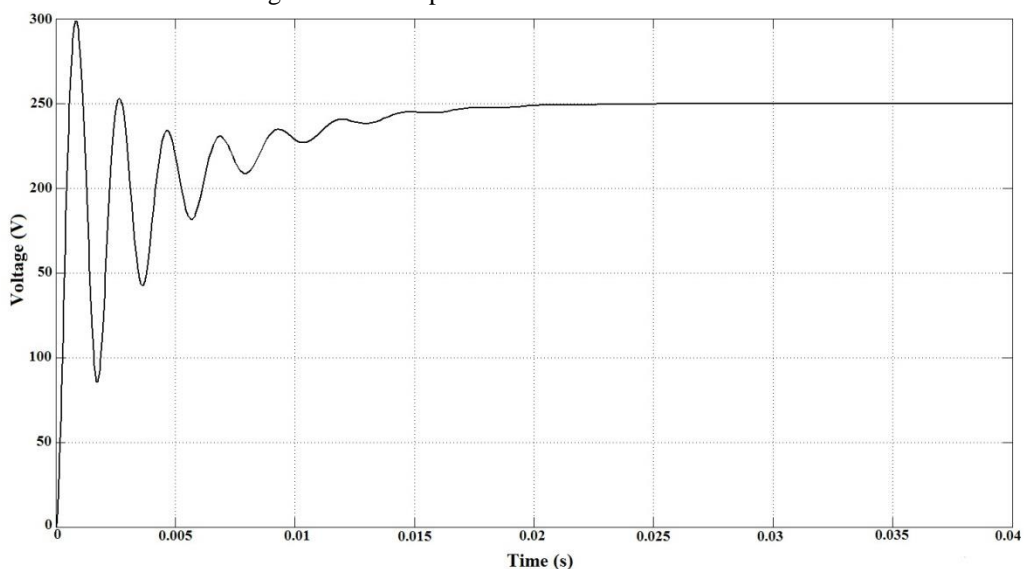
compensadores com auxílio da ferramenta *simulink* do software Matlab[®], foi possível simular o diagrama completo do sistema proposto em malha fechada. A Figura 4.12 apresenta o diagrama utilizado e a Figura 4.13 a resposta em degrau do sistema, onde o degrau representa a entrada da alimentação CA.

Figura 4.12 - Diagrama do sistema em malha fechada.



Fonte: Dados do próprio autor.

Figura 4.13 - Resposta do sistema em malha fechada.



Fonte: Dados do próprio autor.

No sistema em malha fechada é apresentado na Figura 4.12, o bloco step representa a tensão de entrada proveniente da rede CA. O sistema proposto em malha fechada obteve uma resposta satisfatória, com uma resposta subamortecida e sem erro de regime permanente.

Os sistemas digitais trabalham com sinais discretos provenientes da conversão analógica-digitais, para os compensadores projetados poderem ser utilizados para o controle do sistema, ou seja, para que os mesmos sejam aplicados nas linhas de código da lógica de controle digital no DSP, é necessário que estejam no domínio Z, uma vez que a transformada Z desempenha o mesmo papel para sinais discretos que a transformada de Laplace (domínio s, o qual os compensadores projetados pertencem) para sinais contínuos.

Neste contexto, aplicando a transformada Z nas equações (4.9) e (4.10) tem-se respectivamente:

$$C_i(z) = \frac{(336.5 \cdot z - 323.5)}{z - 1} \quad (4.11)$$

$$C_v(z) = \frac{(1.423 \cdot z - 1.423)}{z - 1} \quad (4.12)$$

Com este valor é possível integrar o compensador projetado no sistema digital baseado em DSP, que será apresentado na próxima seção.

4.2.2 Sistema digital baseado em DSP

A escolha para a execução de um controle digital foi baseado na capacidade de processamento elevado do mesmo, bem como a flexibilidade de funcionamento fornecido pelos microcontroladores (KAZMIERKOWSKI, JASINSKI e WRONA, 2011).

A lógica de controle foi implementada por um algoritmo em linguagem C, apresentado no apêndice A deste trabalho. Para tal, foi utilizado o controlador digital TMS320F28335 da *Texas Instruments*[®] (TEXAS Instruments, 2009) que possui como características:

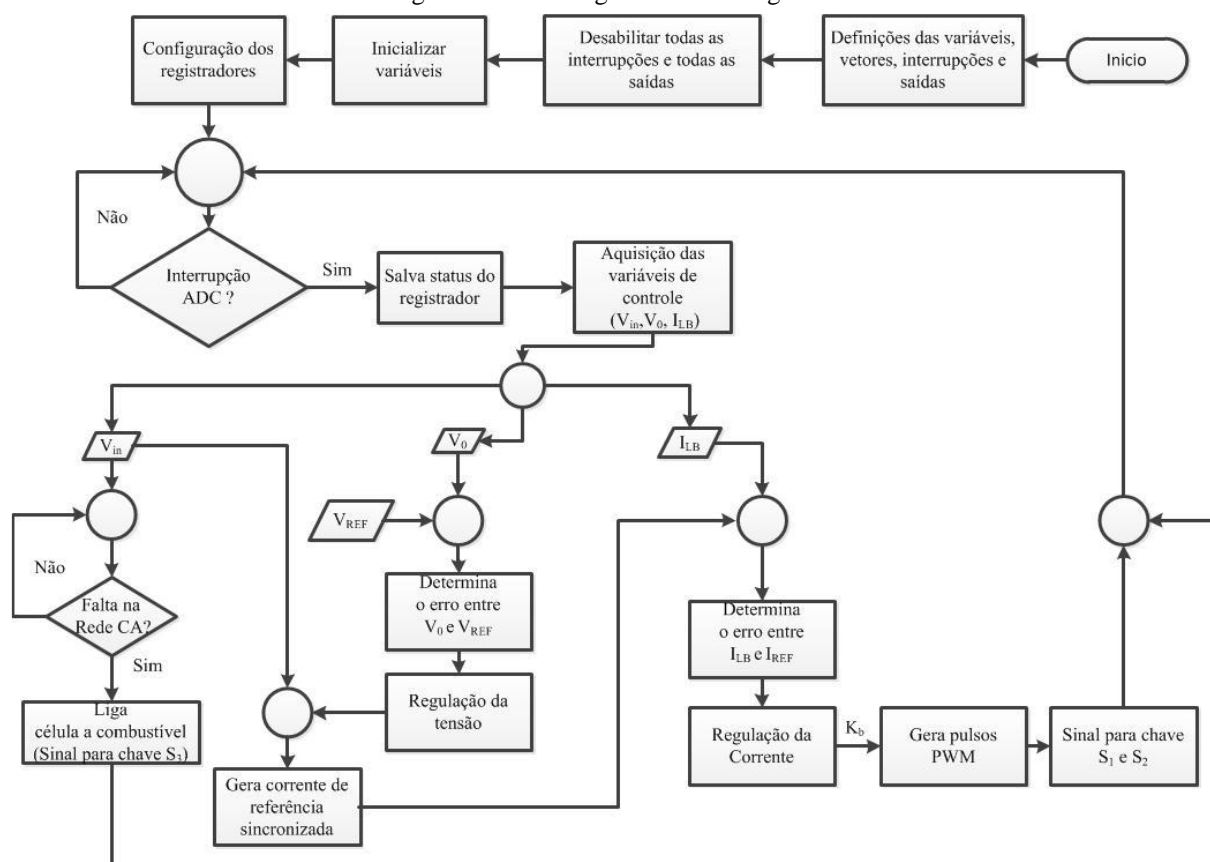
- Uma arquitetura de ponto flutuante de 32 bits;
- Conversor analógico/digital (A/D) ultrarrápido de 80ns;
- 512KB de memória flash;
- 68KB de memória RAM;
- Frequência de clock de 150 MHz;
- 176 pinos conectores para possível comunicação com outros dispositivos.

Como mencionado anteriormente o sistema de controle consiste em gerar uma corrente de referência em fase com a tensão de entrada da rede, de tal modo que sua amplitude varie para manter a tensão de saída constante, mesmo no caso de mudança

situacional no sistema por exemplo, a mudança de carga, diminuição da tensão de entrada ou queda da rede CA. O controle deve gerar os pulsos para as chaves S_1 e S_2 de modo a assegurar o funcionamento correto da célula SR-ZCS-ZVS-PWM e monitorar a rede CA determinando quando ocorre uma falta na rede e proporcionando o correto *start-up* da célula a combustível.

Para facilitar a construção e o entendimento do algoritmo de controle inicialmente foi elaborado um fluxograma da estratégia de controle apresentado na Figura 4.14.

Figura 4.14 - Fluxograma da estratégia de controle.



Fonte: Dados do próprio autor.

Neste contexto, para a execução do algoritmo de controle, devem-se inicializar todas as variáveis e constantes necessárias para a execução adequada do programa. As variáveis principais de controle estão descritas na Tabela 4.2.

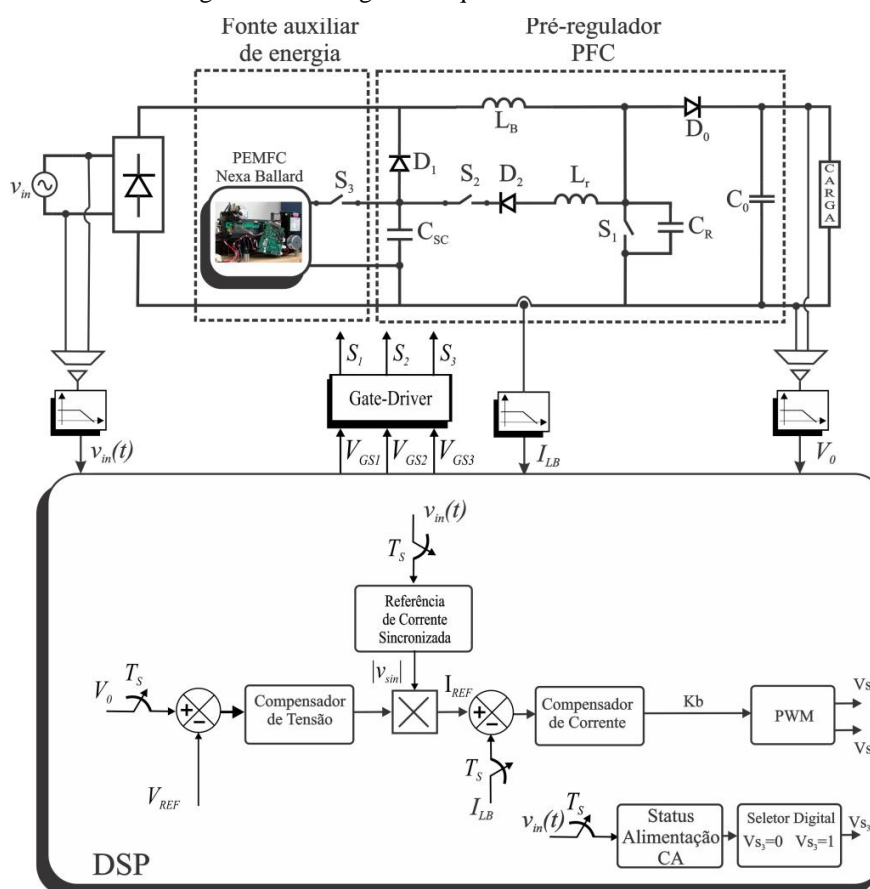
Tabela 4.5 - Variáveis para a Execução do Código de Controle.

Variável	Descrição
BUFFERSIZE	Número de amostras realizadas durante a aquisição dos sinais sensoriados. Para uma janela de 16.67ms (frequência de 60 Hz) e uma frequência de amostragem de 200 KHz, são realizadas 3332 amostras por ciclo de onda.
V_{in}	Variável onde são armazenadas as amostras provenientes da aquisição da tensão de entrada
I_{LB}	Variável onde são armazenadas as amostras provenientes da aquisição das correntes do indutor Boost
V_{REF}	Vetor onde são armazenados os valores de uma tensão contínua gerada digitalmente, para o controle da tensão de saída.
K_b	Saída do compensador do conversor Boost, utilizada para comparação com a saída do PWM do DSP.
V₀	Variável onde são armazenadas as amostras provenientes da tensão de saída.

Fonte: Dados do próprio autor.

A Figura 4.15 apresenta o diagrama esquemático do controle proposto integrado com o sistema.

Figura 4.15 - Diagrama esquemático do sistema de controle.



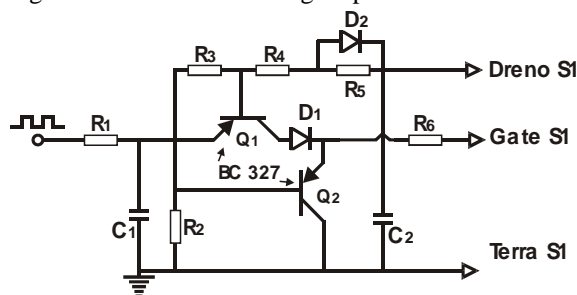
Fonte: Dados do próprio autor.

Com o monitoramento da tensão de entrada V_{in} é possível verificar o estado da rede CA de alimentação e determinar se a mesma está no seu funcionamento nominal ou com algum tipo de falta, nesta situação, existe um seletor digital capaz de enviar um sinal para a chave S_3 que representa a ligação da célula a combustível, fazendo com que a mesma passe a alimentar o sistema. Outra ação realizada, a partir do sinal da tensão de entrada, é a sincronização da corrente de referência, gerada digitalmente, garantindo assim que as duas estejam em fase.

No bloco de geração da corrente de referência sincronizada com a tensão de entrada existe um vetor que representa seus pontos. Este vetor deve possuir o mesmo tanto de pontos que a valor do BUFFERSIZE, pois a corrente de comparação I_{LB} proveniente do conversor analógico digital será discretizada com este número de pontos devido a frequência de amostragem de 200 kHz.

A tensão de saída V_0 é comparada com a tensão de referência gerada digitalmente V_{REF} e o erro são usados como entrada para o compensador de tensão determinado anteriormente pela equação (4.12). A sua saída é multiplicada pela corrente de referência, controlando a tensão de saída. A corrente do indutor I_{LB} é comparada com essa multiplicação e o erro é utilizado como entrada para o compensador de corrente determinado anteriormente pela equação (4.13), gerando a saída K_b que será comparada pela saída PWM e assim são gerado os pulsos para as chaves S_1 e S_2 .

É importante ressaltar que a chave auxiliar S_2 deve entrar em condução primeiro que a chave principal S_1 , porém o sistema apresentado apresenta somente uma saída PWM, ou seja, as chaves recebem o sinal de entrada ao mesmo tempo. O que provoca esta defasagem em relação ao tempo de condução é a presença de um circuito analógico apresentado na Figura 4.16, que também possui a função de somente permitir a condução da chave S_1 quando a mesma possuir tensão nula, garantindo assim a condição de ZVS. Pelo esquema do circuito apresentado, o transistor Q_1 somente entra em condução quando a tensão do dreno da chave principal S_1 possuir tensão nula, permitindo a passagem do pulso no gate de S_1 . O transistor Q_2 está presente somente para descarregar a capacitância intrínseca que existe na chave principal S_1 .

Figura 4.16 - Circuito analógico para acionamento da chave S_1 .


Fonte: (CRISTÓVÃO, 2005).

A opção da utilização de um circuito analógico para a realização desta parte do controle ao invés de um digital igual apresentado em (MACIEL, FREITAS, *et al.*, 2014), que realizasse esta mesma lógica, é justificada pelo fato que para a implementação digital seria necessário o uso de mais uma placa de aquisição de sinal para o sensoramento da tensão da chave principal S_1 , além da dificuldade de atestar com precisão por meio de um sistema digital quando a chave estará na condição de ZVS, principalmente pelo fato de que um circuito digital é mais susceptível a ruídos.

4.3 Conclusão

O capítulo 4 trouxe um estudo detalhado da operação do circuito de controle, além de aspectos importantes para a implementação prática do circuito. Características específicas da estratégia de controle, funções de transferência do Boost e compensadores, circuitos de geração de pulsos e circuitos condicionamento de sinais analógicos e digitais foram relatadas, possibilitando o disparo correto das chaves envolvidas e controle do fator de potência.

A partir da lógica de controle criada, das equações e o código gerados, o circuito de potência do conversor Boost SR-ZCS-ZVS-PWM pode ser simulado e construído.

5 SIMULAÇÕES E RESULTADOS EXPERIMENTAIS

5.1 Introdução

Este capítulo ilustra os resultados de simulação realizados na plataforma computacional PSIM[®] e os resultados experimentais obtidos através de um protótipo. Estes resultados e a explicação do funcionamento do conversor foram apresentados no artigo MACIEL, DE FREITAS, *et al.*, 2014.

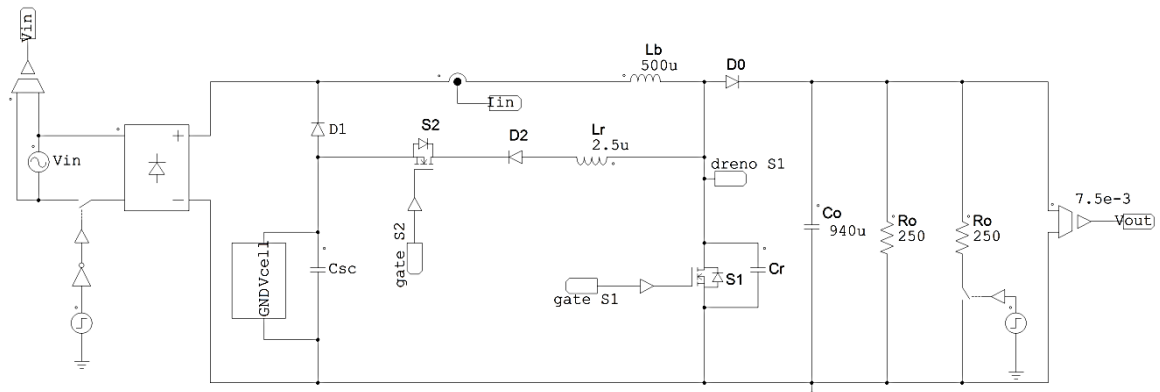
Os resultados de simulação são importantes para a realização de testes, verificação e estudo de viabilidade da topologia proposta, além da consolidação da estratégia de controle. Após validação através da simulação, realiza-se a montagem do protótipo utilizando os parâmetros e valores obtidos e são executados diferentes ensaios com o protótipo para validação final da topologia apresentada neste trabalho.

5.2 Simulações do circuito proposto

De acordo com os parâmetros escolhidos, para uma potência de saída de 500W e uma tensão de saída de 250V, têm-se uma carga nominal de 125 Ω . Utilizando-se do software de simulação de circuitos elétricos PSIM[®], foi possível obter os resultados de comutação não dissipativa das chaves do conversor e correção do fator de potência. Este simulador disponibiliza o uso do DSP onde é possível inserir todos seus componentes e o algoritmo de controle construído na linguagem de programação C, o que possibilitou a obtenção de resultados bem próximos dos ensaios experimentais.

A Figura 5.1 apresenta arranjo do circuito de potência do conversor Boost SR-ZCS-ZVS-PWM no simulador. Com esse arranjo é possível simular tensões e correntes em regime permanente da entrada e saída do conversor e das chaves principal S_1 e auxiliar S_2 . Também é possível realizar ensaios de degrau de carga e falta da rede CA de alimentação.

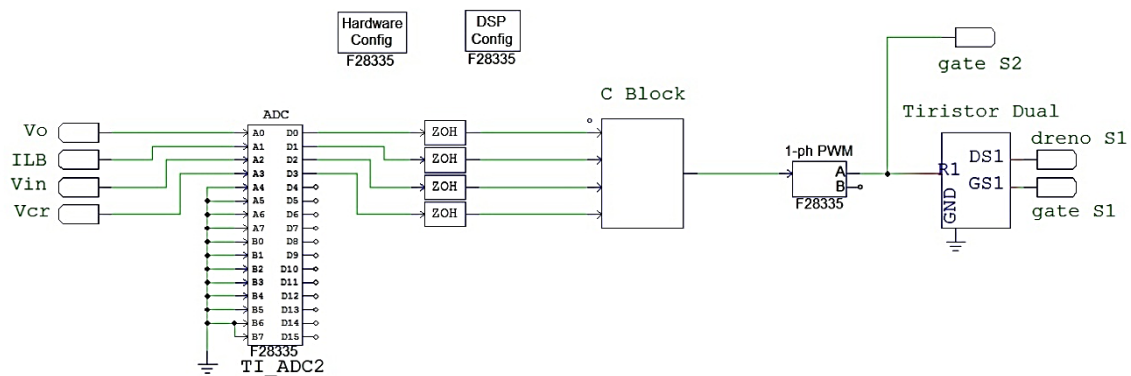
Figura 5.1 - Circuito de potência do conversor Boost.



Fonte: Dados do próprio autor.

O circuito de controle pode ser visualizado na Figura 5.2.

Figura 5.2 - Circuito de controle do conversor proposto.

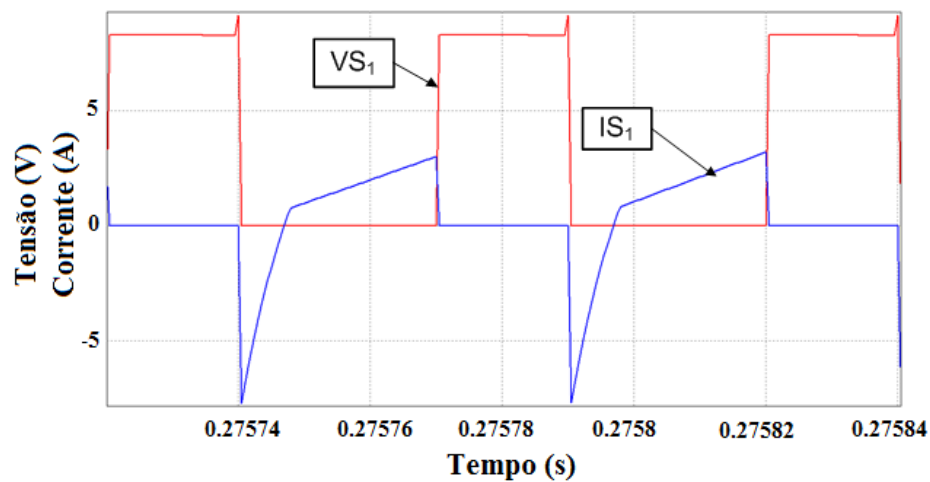


Fonte: Dados do próprio autor.

Abaixo seguem os resultados de simulação para o circuito descrito acima. A

Figura 5.3 apresenta as formas de onda da corrente circulante e da tensão drenos-source na chave principal S_1 . Nota-se que a entrada e a saída de condução desta chave ocorrem com tensão nula. As perdas por comutação são nulas, como esperado.

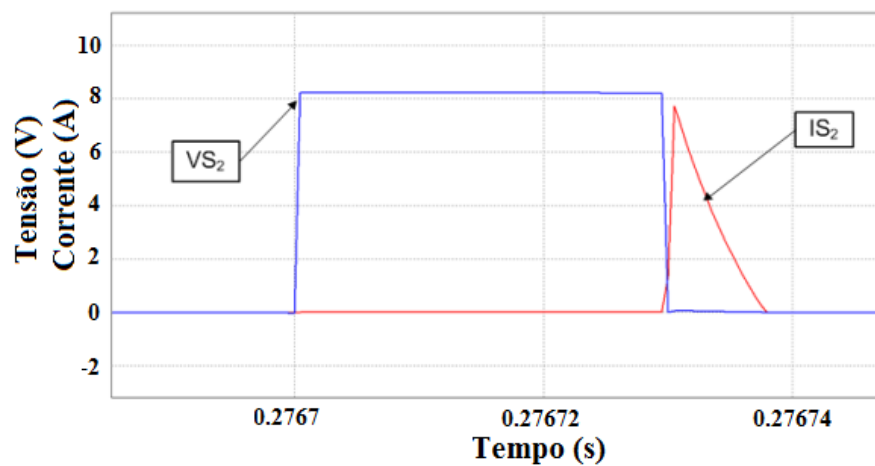
Figura 5.3 - Tensão (VS_1) dividida por 30 e corrente (IS_1) na chave principal S_1 .



Fonte: Dados do próprio autor.

A Figura 5.4 apresenta as formas de onda da corrente circulante e tensão dreno-source da chave auxiliar S_2 . Observa-se que a característica de entrada de condução e bloqueio desta chave com corrente e/ou tensão nula é alcançada com êxito.

Figura 5.4 - Tensão (VS_2) dividida por 30 e corrente (IS_2) na chave auxiliar S_2 .



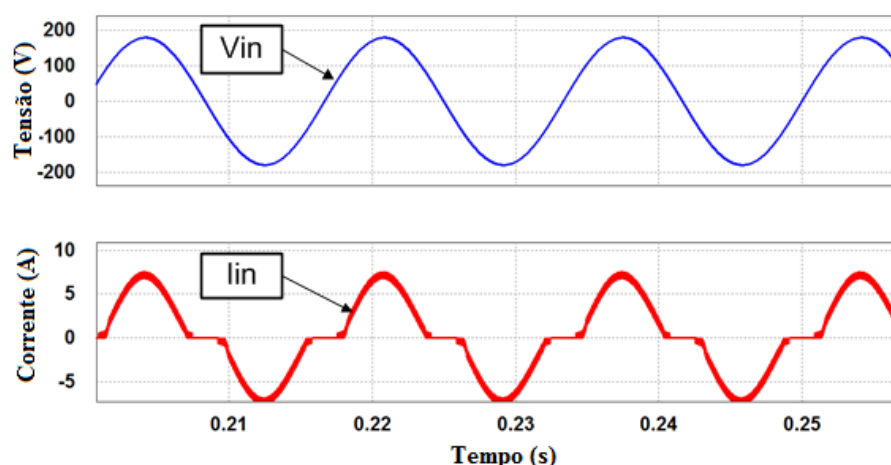
Fonte: Dados do próprio autor.

Pode-se observar que a tensão em todas as chaves é próxima à tensão de saída do conversor, como afirmado nos capítulos anteriores.

A Figura 5.5 apresenta a forma de onda da corrente de entrada, tensão de entrada. Nota-se que a corrente possui a forma senoidal e está em fase com a tensão de entrada, resultando em um fator de potência de 0,98. Nota-se uma passagem pelo zero acentuada, pois a tensão da rede é menor que a tensão do supercapacitor, assim neste instante de tempo o supercapacitor que alimenta a carga e rede CA fica flutuando. Este fato faz com que seja impossível a obtenção de um fator de potência unitário para o sistema proposto, porém o resultado obtido foi considerado satisfatório e o mesmo está dentro das normas.

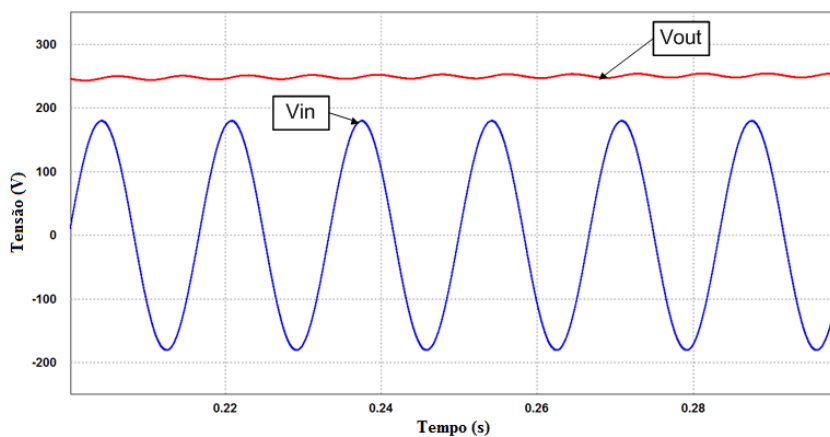
A Figura 5.6 apresenta a forma de onda da tensão de saída com a tensão de entrada. Nota-se o funcionamento de um conversor Boost clássico, ou seja, possui uma tensão de saída, projetado para 250 V, maior que a tensão entrada de 127 V.

Figura 5.5 - Tensão de entrada V_{in} e corrente de entrada I_{in} do conversor proposto.



Fonte: Dados do próprio autor.

Figura 5.6 - Tensão de entrada e tensão saída do conversor proposto.

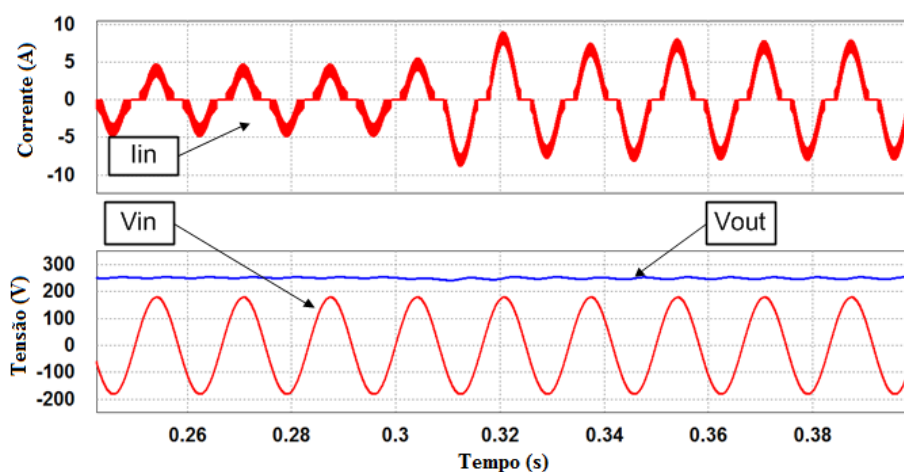


Fonte: Dados do próprio autor.

Na Figura 5.7 foi realizada uma simulação de degrau de carga de 50% para 100% validando a estabilidade do controle aplicado. Percebe-se que praticamente não há variação na tensão de saída, toda a variação ocorre na corrente de entrada.

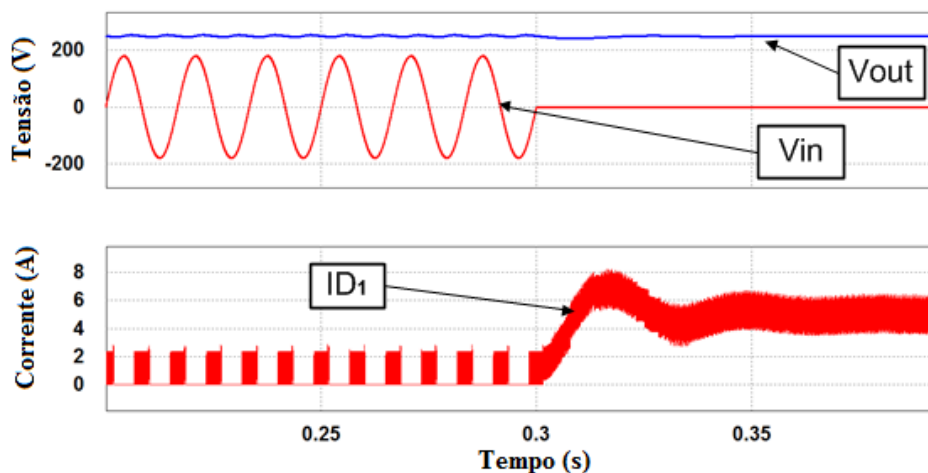
Na Figura 5.8 foi realizada uma simulação da falta da rede CA de alimentação. Percebe-se que praticamente não há variação na tensão de saída, e o sistema passa a ser alimentado pelo conjunto supercapacitor e célula a combustível, representados pela corrente no diodo de potência D_1 .

Figura 5.7 - Ensaio Degrau de carga de 50% para 100%.



Fonte: Dados do próprio autor.

Figura 5.8 - Simulação da queda da rede CA de alimentação.



Fonte:

Dados do próprio autor.

5.3 Resultados Experimentais

Com os procedimentos de dimensionamento e especificações de projeto apresentados em (CRISTÓVÃO, 2005), (DAMASCENO, 2006), (FREITAS e GOMES, 1995) e os resultados obtidos em simulação foi construído um protótipo do conversor Boost SR-ZCS-ZVS-PWM. O funcionamento do protótipo tem como objetivo de validar as premissas apresentadas nos capítulos anteriores, enfatizando o chaveamento não dissipativo de todas as chaves semicondutoras, o controle do fator de potência e distorção harmônica da corrente de entrada, e o funcionamento do sistema UPS *on-line* utilizando a célula a combustível como fonte auxiliar de energia.

As placas de potência e de controle utilizadas foram projetadas e construídas nas instalações do NUPEP. As placas de controle e *gate-driver* estão separadas da placa de potência, facilitando manutenção e ajustes de bancada.

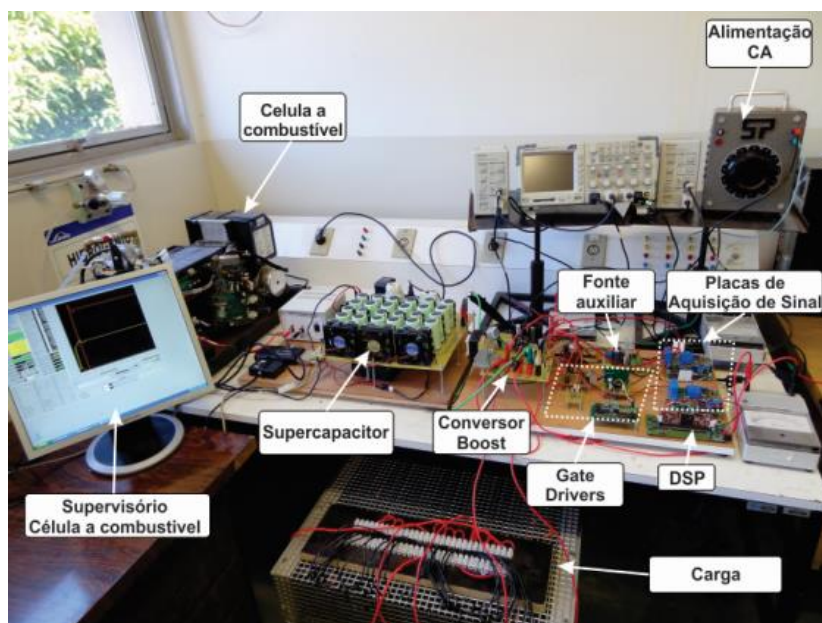
Os semicondutores, indutores e capacitores utilizados e as especificações do projeto são descritos na Tabela 5.1. A Figura 5.9 ilustra o protótipo construído do conversor proposto. Todos os resultados experimentais que serão apresentados neste item foram obtidos através de medições realizadas nas instalações do NUPEP, utilizando equipamentos pertencentes a este laboratório que podem também ser visualizados na Figura 5.9. O conversor foi ensaiado em condições de operação nominal, mantendo-se o mesmo padrão de teste para os vários parâmetros elétricos analisados.

Tabela 5.1 - Especificações do conversor Boost SR-ZCS-ZVS-PWM

Especificação de projeto	
Tensão de saída, V_0 (avg) = 250 V	
Potência de saída, P_0 = 500W	
Tensão de entrada, V_{in} (rms) = 127 V	
Frequência de chaveamento = 100 kHz	
Fator de potência = 0.98	
Pré-regulador PFC	
Célula de comutação suave	Conversor Boost
Indutor ressonante, L_r = 2.5 μ H	Ponte de diodos, TB-258
Capacitor ressonante, C_r = 4.7nF/400V	Indutor Boost, L_B = 450 μ H
Chave principal S_1 , MOSFET IRFP460	Filtro capacitivo, C_0 = 940 μ F
Chave auxiliar S_2 , MOSFET IRFP460	Supercapacitor, C_{sc} = 27.77F/40V
Diodos D_1 e D_2 , D_0 , HFA15TB60	Carga, 125 Ω

Fonte: Dados do próprio autor.

Figura 5.9 - Protótipo do conversor Boost SR-ZCS-ZVS-PWM.



Fonte: Dados do próprio autor.

O circuito para acionar as chaves do conversor foi realizado utilizando-se o circuito de gatilho (*gate driver*) SKHI-10op da Semikron®. Este possui proteção contra curto-circuito baseado no monitoramento da tensão do interruptor, provendo o desligamento suave com sinalização de erro. Vale ressaltar que a chave auxiliar S_2 necessitava que seus pulsos fossem

isolados dos demais, devido a sua localização no circuito, papel realizado também pelo circuito de gatilho escolhido. A placa do circuito é apresentada na Figura 5.10.

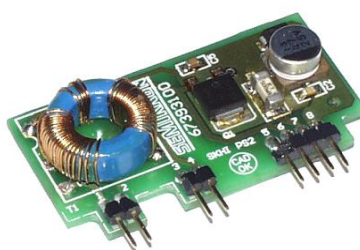
Figura 5.10 - Placa do circuito de gatilho SKHI 10op da Semikron.



Fonte: Dados do próprio autor.

Esse circuito necessita de uma fonte de alimentação, também fabricada pela Semikron®, a qual é alimentada com 15 V e fornece uma tensão isolada de 24 V na saída. Esta fonte é apresentada na Figura 5.11.

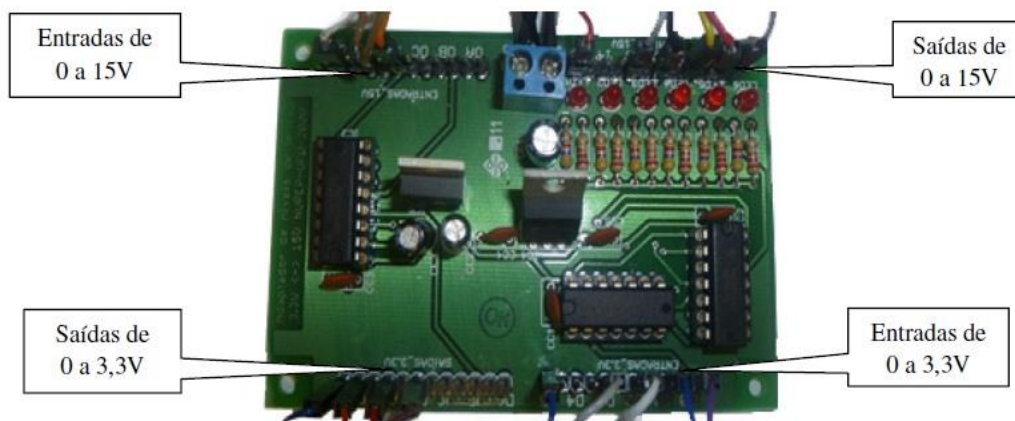
Figura 5.11 - Fonte para *gate driver* SKHI PS2 da Semikron.



Fonte: Dados do próprio autor.

Para adequar os níveis de tensão dos sinais do DSP e do *gate drive* do conversor Boost, foi necessário a montagem de um circuito capaz de conectar os pinos de controle do DSP que estão no nível de 0 a 3.3V aos circuitos de *gate drive* de 0 a 15 V. Esta placa está apresentada na Figura 5.12.

Figura 5.12 - Placa de condicionamento de sinais digitais.



Fonte: Dados do próprio autor.

Para adequar os sinais de corrente e tensão analógicos, que deverão ser monitorados, para o DSP, foi necessário a montagem de um circuito capaz de conectar os sinais analógicos, de tensões e corrente que devem ser monitoradas, com a entrada analógica do conversor analógico digital do DSP, além disso, o circuito tem que ser capaz de controlar o *offset* do sinal de saída, uma vez que o DSP somente aceita tensões entre 0 e 3.3V não admitindo tensões negativas. Esta placa está apresentada na Figura 5.13.

Figura 5.13 - Placa de condicionamento de sinais analógicos.



Fonte: Dados do próprio autor.

Para alimentar os circuitos de gatilho e os circuitos de condicionamento de sinais foi construída uma fonte de alimentação com tensão de saída regulada. Foram utilizados reguladores de tensão na forma de circuitos integrado, os quais são mais precisos e

compactos. Esta fonte pode ser alimentada com tensão da rede 110/220 V e regula uma tensão de saída de $\pm 15V_{cc}$, além de contar com proteção contra sobrecarga e curto circuito.

5.3.1 Análise dos resultados práticos

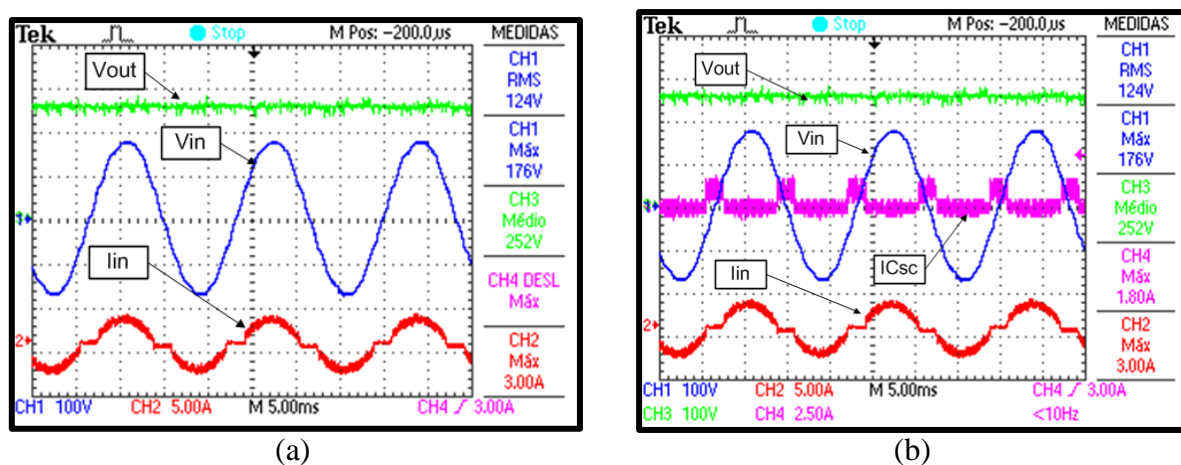
Foram realizados ensaios com o conversor Boost PFC com célula de comutação SR-ZCS-ZVS-PWM, a fim de extrair resultados com comutação suave em todas as chaves. A Figura 5.14 (a) apresenta as formas de onda da tensão e corrente de entrada do conversor e tensão de saída em operação nominal. O fator de potência medido em potência nominal foi de 0.98. Na Figura 5.14 (b) é possível verificar a corrente do supercapacitor, ilustrando os momentos em que o mesmo é carregado pela energia da comutação suave e o intervalo de tempo em que o supercapacitor alimenta a carga, fato que ocorre quando a tensão de entrada é menor que a do supercapacitor, neste momento é possível verificar também que a corrente da entrada é nula.

É importante enfatizar que foi obtida uma taxa total de distorção harmônica da corrente de entrada de 6.7102 %, e o espectro harmônico pode ser observado na Figura 5.15 sendo este de acordo com os limites observados na norma IEC 61000-3-2. A Figura 5.16 (a) demonstra a tensão e a corrente na chave principal S_1 e a Figura 5.16(b) a tensão e corrente na chave auxiliar S_2 . Pelas figuras pode-se observar que para ambas as chaves a comutação não dissipativa é alcançada, assim como previsto na análise teórica e na simulação realizada. É importante enfatizar que a chave S_1 é comutada em ZVS e a chave S_2 fecha em ZVS e abre em ZCS e ZVS.

Na Figura 5.17(a) é apresentado o resultado obtido quando foi realizado o ensaio de degrau de carga de 50% para 100% demonstrando a estabilidade do controle alcançando o resultado esperado, assim como previsto na análise teórica e na simulação realizada. Percebe-se não há variação na tensão de saída, sendo que toda a variação ocorre na corrente de entrada, de modo a manter a tensão de saída.

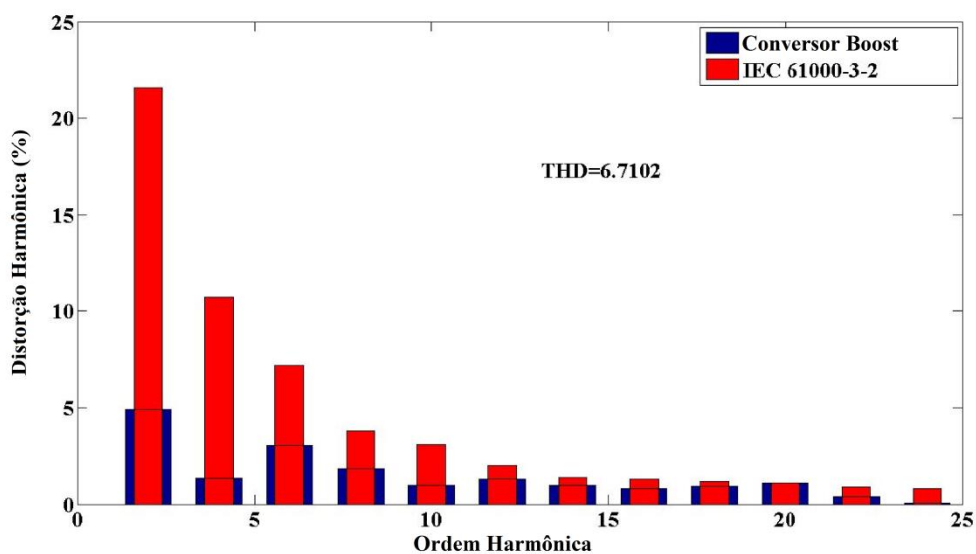
Na Figura 5.17(b) é apresentado o resultado obtido em situação da falta da rede CA de alimentação. Percebe-se que praticamente não há variação na tensão de saída, e o sistema passa a ser alimentado pelo conjunto supercapacitor e célula a combustível. O resultado esperado foi alcançado e condizente ao previsto na análise teórica e na simulação realizada.

Figura 5.14 - (a) Tensão de entrada, corrente de entrada e tensão de saída. (b) Tensão de entrada, corrente de entrada, tensão de saída e corrente do supercapacitor.



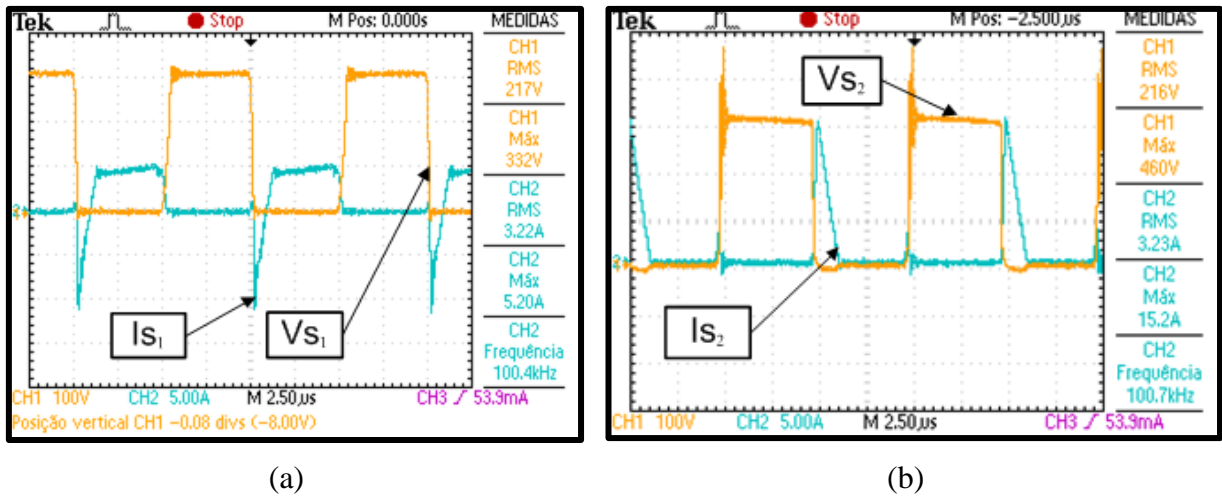
Fonte: Dados do próprio autor.

Figura 5.15 - Espectro harmônico da corrente de entrada comparada com a restrições de harmônico de corrente imposta pela norma IEC 61000-3-2.



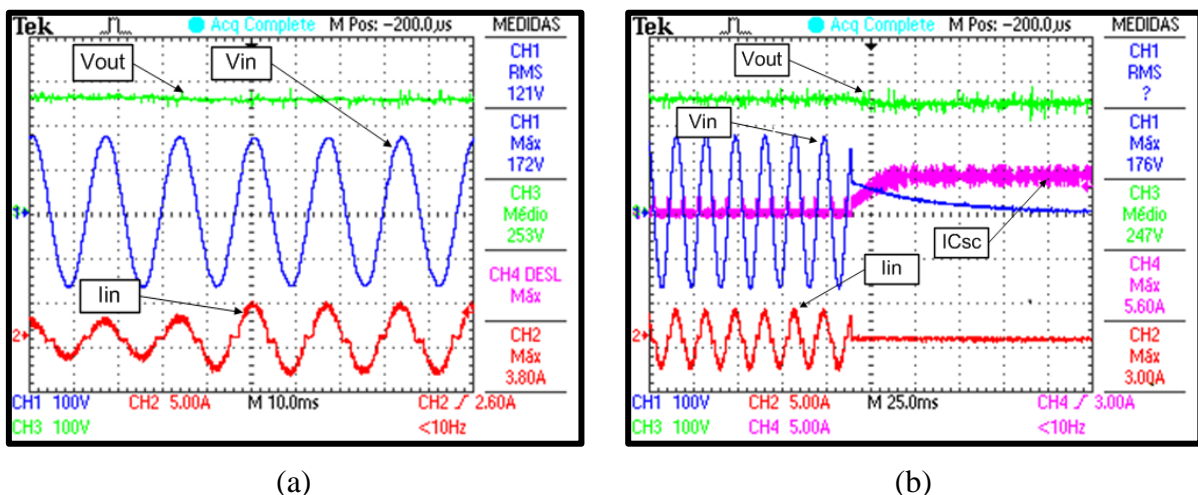
Fonte: Dados do próprio autor.

Figura 5.16 - (a) Tensão e corrente na chave principal S_1 (b) Tensão e corrente na chave auxiliar S_2 .



Fonte: Dados do próprio autor.

Figura 5.17 – (a) Corrente de entrada, tensão de entrada e tensão de saída durante o ensaio experimental de um degrau de carga de positivo (50% para 100% de carga) (b) Corrente de entrada, Corrente no supercapacitor, tensão de entrada e tensão de saída durante o ensaio experimental da queda da rede CA de alimentação.



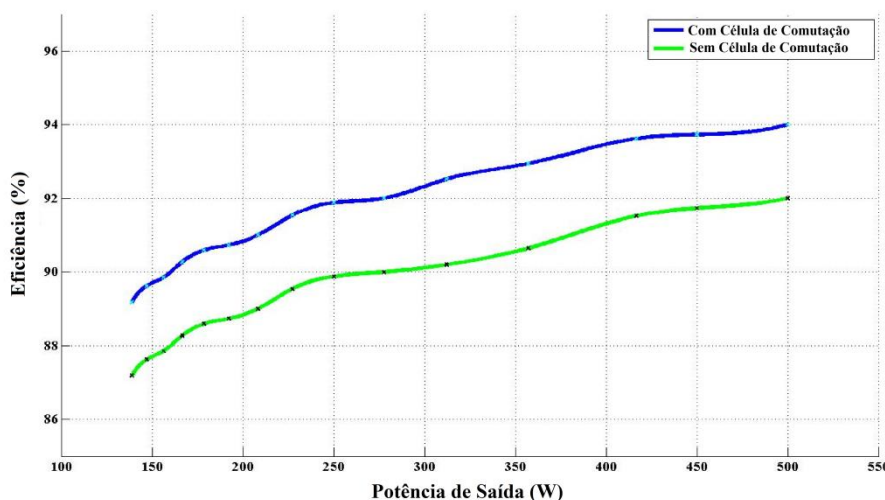
Fonte: Dados do próprio autor.

O uso da célula de comutação suave SR-ZCS-ZVS-PWM aplicado no conversor Boost proposto promoveu um excelente desempenho fazendo com que a eficiência alcançada atingisse valores próximos a 94%.

Valores de rendimento superiores a este podem ser alcançados fazendo-se o uso de chaves com baixa resistência série e utilização de diodos com menor tensão direta. Diodos Schottky com baixa tensão direta seriam adequados para essa aplicação, todavia não foram encontrados os mesmos no estoque do laboratório com capacidade de suportar os níveis de tensão para o protótipo construído. O conversor Boost On-Off SR-ZCS-ZVS-PWM foi construído com a possibilidade de desativação da célula de comutação suave, transformando-

se em um conversor Boost PFC convencional, mantendo-se as mesmas características e componentes principais. A partir desta possibilidade, foram realizados ensaios de comparação de eficiência entre as duas estruturas para diversos valores de carga. O gráfico de comparação de rendimento entre as duas estruturas é demonstrado na Figura 5.18.

Figura 5.18 - Análise comparativa de rendimento entre os conversores.



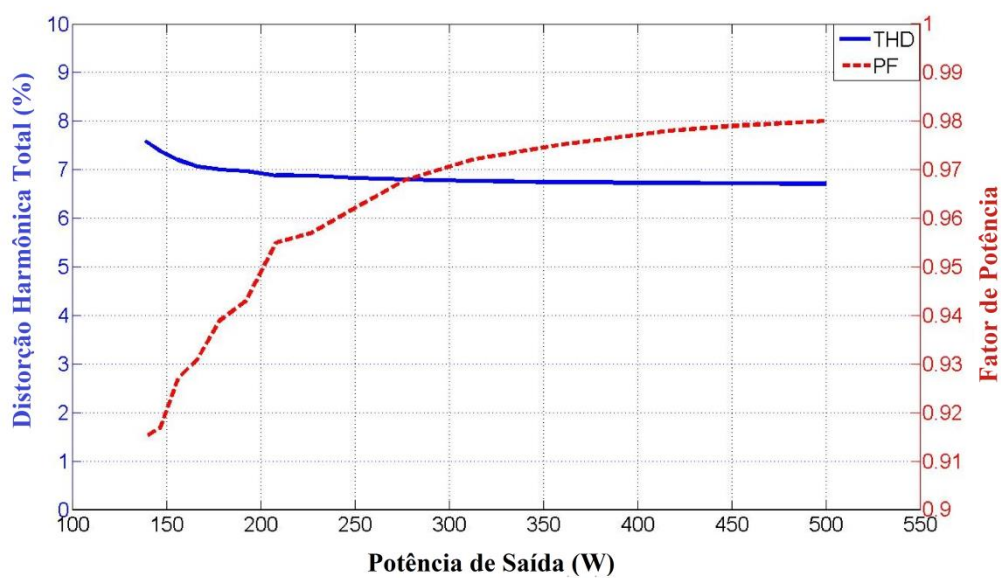
Fonte: Dados do próprio autor.

A curva em azul representa a característica do conversor proposto e em verde, a resposta do conversor Boost PFC convencional. Observa-se que o novo conversor proposto mantém um rendimento superior para toda gama de carga utilizada. Quando comparado a outras topologias de PFC, por exemplo, as apresentadas em (ZHAN, ZHU, et al., 2007) e (GUIHUA, WEI, et al., 2009) é possível concluir que a performance alcançada do conversor proposto é condizente ao apresentado nestes trabalhos. É importante enfatizar que eficiências na ordem de 97-98% podem ser obtidas com o uso de semicondutores que apresentam baixa resistência série e maior capacidade de frequência de chaveamento, como apresentado em (KIM, SUNG e LEE, 2014).

Concluindo a análise experimental, na Figura 5.19 é apresentado o conteúdo harmônico da corrente de entrada e o fator de potência do conversor Boost On-Off SR-ZCS-ZVS-PWM em relação a potencia de saída. O conversor proposto promove um alto fator de potência para todas as faixas de carga, apresentando um valor próximo ao unitário perto da condição nominal. A diminuição do conteúdo harmônico conforme se aumenta a potência de

saída ocorreu de forma esperada, sendo que em todos os casos mensurados estão em conformidade com a norma internacional IEC61000-3-2.

Figura 5.19 - Distorção harmônica de corrente e fator de potência em relação a potência de saída.



Fonte: Dados do próprio autor.

6 CONCLUSÕES GERAIS

Neste trabalho foram apresentados alguns conceitos sobre os sistemas UPS dando ênfase em sua importância, principalmente em sistemas que não admitem interrupções da alimentação como, por exemplo, em sistemas de telecomunicações, aparelhos em emergências de hospitais e sistemas de controle de voo, além de uma explicação do funcionamento de cada uma de suas categorias, que podem ser divididas em: *Off-line*, *On-line* e *Line-interactive*. Conforme observado, há uma grande preocupação em relação ao uso de baterias nestes tipos de sistemas, que apesar de apresentarem um bom desempenho, devido à utilização de metais pesados tóxicos, podem causar sérios problemas ambientais se descartados sem cuidados especiais. Além disso, há uma considerável preocupação em relação ao custo de manutenção destes sistemas, uma vez que possuem baixo tempo de vida útil devido ao limitado número de ciclos de carga e descarga a que podem ser submetidas.

Neste sentido, para resolver os problemas supracitados, foi proposta a substituição das baterias por uma célula a combustível, sendo que esta constitui uma forma silenciosa, limpa e eficiente de geração de eletricidade. Tais fatos, aliados com a preocupação em relação à correção do fator de potência e redução de componentes harmônicas de corrente no sistemas de alimentação, em decorrência da ampla utilização de fontes chaveadas em equipamentos eletroeletrônicos, motivaram o desenvolvimento do projeto em pauta.

Diante do exposto, esta dissertação de mestrado teve como proposta o desenvolvimento de conversor Boost pré-regulador adequado para utilização em sistemas UPS do tipo *on-line*. As principais características da solução proposta são a utilização de uma Célula a Combustível como sistema de armazenamento de energia, em substituição aos bancos de baterias comumente utilizadas em sistemas UPS, eliminando, portanto os inconvenientes comuns relacionados com questões de vida útil e manutenção; e a utilização de um conversor pré-regulador com funções de correção do fator de potência e conversor cc-cc elevador integradas, eliminando a necessidade de utilização de um conversor cc-cc adicional dedicado para a fonte auxiliar. Quando ocorre falhas no suprimento de energia ou mesmo em condições de afundamentos severos de tensão na rede elétrica, a célula a combustível é ativada assegurando o fornecimento contínuo de energia para a carga eletrônica conectada ao barramento em corrente contínua.

No Capítulo 2 foi realizada uma análise qualitativa e quantitativa do Boost On-Off SR-ZCS-ZVS-PWM. Após apresentada a célula de comutação On-Off ZCS-ZVS utilizada e o circuito do conversor proposto, foram demonstradas todas as etapas de operação em um período de chaveamento, o estudo matemático de cada uma, as formas de onda teóricas e a equação do ganho estático. Foi apresentado também um estudo sobre os valores médio e eficaz de corrente nos semicondutores através da dedução de equações matemáticas genéricas para a aplicação no conversor Boost, além da análise dos valores de tensão nos mesmos. Estes trabalhos tornaram possível a especificação do protótipo construído para validação experimental da teoria exposta.

No Capítulo 3 foram apresentados os conceitos pertinentes à a célula a combustível utilizada e seu modelo para simulação computacional. Neste capítulo também foi explicado a importância da utilização do supercapacitor neste sistema de modo a garantir o correto funcionamento do mesmo. De posse das informações fornecidas pelo supervisor da célula a combustível SR-12FC-1200 W PEMFC da BALLARD® foi possível determinar o tempo de startup e assim dimensionar o valor do banco de supercapacitores necessário para esta aplicação, garantindo que, em caso de falta da rede CA de alimentação, o suprimento de energia à carga é assegurado até que a célula a combustível atinja a condição de operação ideal.

O Capítulo 4 foi direcionado na apresentação e projeto da estratégia de controle utilizada. A modelagem do conversor proposto e o projeto dos seus controladores foram apresentados e os resultados alcançados foram avaliados, evidenciando o bom desempenho alcançado no que tange à resposta dinâmica do sistema projetado. Finalizando este Capítulo, foi apresentada a lógica para implementação da técnica de controle desenvolvida utilizando um DSP de ponto flutuante.

O Capítulo 5 apresenta os resultados de simulação realizados através do uso do software PSIM® de simulação de circuitos elétricos. A construção do protótipo de 500 W foi efetuada e as formas de onda obtidas comprovaram a eficácia da estrutura. A inserção da célula de comutação suave ao conversor Boost garantiu a abertura e o fechamento das chaves semicondutoras sob corrente e/ou tensão nula. Portanto, todas as chaves apresentaram a desejada característica comutação suave tanto na entrada quanto na saída de condução, e ao final, o estudo de rendimento da estrutura foi realizado, apresentando uma resposta satisfatória. O fator de potência alcançado foi em torno de 0,98 e a taxa de distorção

harmônica de corrente de entrada foi em torno de 6,701%, o que demonstra a eficácia da estratégia de controle utilizada.

Outras vantagens, como a redução do nível de EMI irradiado ou conduzido, também foram alcançadas pois nota-se a ausência de grandes oscilações e picos nas formas de onda de corrente e tensão obtidas, evidenciando que a elevação da frequência de chaveamento não comprometeu o controle eletrônico da própria estrutura ou mesmo de equipamentos colocados próximos a ele.

O modelo da célula a combustível utilizada foi de suma importância para prever o comportamento do sistema através de uma simulação computacional além de auxiliar no dimensionamento supercapacitores de forma a obter a resposta transitória desejada. O funcionamento do conjunto célula a combustível e supercapacitor é equivalente ao do banco de baterias utilizados em sistemas UPS convencionais, ou seja, do ponto de vista da dinâmica do sistema proposto, não foi observado nenhuma diferença significativa no seu desempenho.

A correção do fator de potência, mitigação do conteúdo harmônico das correntes e o fornecimento ininterrupto de energia foram alcançadas satisfatoriamente, comprovando a eficácia da estratégia de controle utilizando o controlador digital baseado em DSP, assim como da utilização da célula a combustível como fonte auxiliar de energia.

Como desvantagem, observa-se que o uso da célula a combustível aumenta o custo de implementação do sistema, fato este atrelado, principalmente, à manipulação do hidrogênio e aos supercapacitores. Vale ressaltar que o custo da célula a combustível, assim como qualquer nova tecnologia, ainda é alto, mas, a tendência é que haja uma redução à medida que o mercado seja ampliado e os processos de fabricação e de produção de hidrogênio sejam otimizados.

Como sugestão para futuros trabalhos, propõe-se a construção de sistema UPS completo, implementando o conversor proposto com um estágio inversor cascadeado controlado por um mesmo controlador digital baseado em DSP. Também seria interessante executar ensaios de emissões de EMI conduzidos ou irradiados em laboratórios especializados de modo a verificar, através de um métodos específicos, a eficácia da célula de comutação suave neste quesito.

REFERÊNCIAS

- ALI, D. A simplified dynamic simulation model (prototype) for a stand-alone Polymer Electrolyte Membrane (PEM) fuel cell stack. **12th International Middle-East Power System Conference**, 2008. 480-485.
- AVELAR, H. J. et al. PEM Fuel Cell Dynamic Model for Electronic Circuit Simulator. **IEEE Elec. Power & Energy Conf.**, 2009. 1-6.
- BROUJI, E. H. E. et al. Impact of Calendar Life and Cycling Ageing on Supercapacitor Performance. **Trans. on Vehicular Technology**, v. 28, n. 8, p. 3917-3929, 2009.
- CÂMARA, R. A. D.; CRUZ, C. M. T.; BASCOPÉ, R. P. T. Retificador Boost Baseado Na Célula De Comutação De Três Estados Para Aplicações Em Nobreaks. **Revista eletrônica de Potência, 2010, iSOBRAEP 2010**, v. 15, p. 275-283, 2010. ISSN 4.
- CÂMARA, R. A. et al. Comparative Analysis of Performance for Single-Phase AC-DC Converters Using FPGA for UPS Applications. **IEEE Appl. Power Electron. Conf. and Exp.**, p. pp. 1852-1858, 2013.
- CHEN, H.; J. QIU, C. L. Dynamic modeling and simulation of renewable energy based hybrid power systems. **3rd Int. Conf. on Electric Utility Deregulation and Restructuring and Power**, 2008. 2803-2809.
- COSTA, A. V.; TREVISIO, C. H. G.; FREITAS, L. C. A new ZCS-ZVS-PWM boost Converter with unity power factor operation. **IEEE Appl. Power Electron. Conf. and Exp.**, 1994. 404-410.
- COSTA, R. A. **Modelagem computacional e análise do comportamento de células a combustível de membrana polimérica em regime permanente e estático de carga**. Universidade Federal de Uberlândia. Uberlândia, p. 101. 2005.
- CRISTÓVÃO, A. B. **Um conversor Boost com comutação Suave aplicado a um sistema ininterrupto de energia**. Universidade Federal de Uberlândia. Uberlândia, p. 119. 2005.
- CRISTOVÃO, A. B. et al. Lossless Commutated Boost Converter applied as a PFC Stage for Uninterruptible Power Supply System without Battery Charger. **IEEE Power Electron. Spec. Conf**, 2007. 231-237.
- DAMASCENO, D. M. S. **Metodologia de projeto de conversores Boost para correção do fator de potência aplicada a sistemas ininterruptos de energia**. Universidade Federal de Santa Maria. Santa Maria. 2006.
- DORF, R. C. **Sistemas de controle modernos**. 8. ed. Rio de Janeiro: LTC, 2001. 659 p.

- FREITAS, L. C.; GOMES, P. R. C. A High-Power High-Frequency ZCS-ZVS-PWM Buck Converter Using a Feedback Resonant Circuit. **IEEE Transactions on Power Electronics**, v. 10, n. 1, p. 19-24, 1995.
- GARCIA, S. et al. Dual Transformerless Single-Stage Current Source Inverter With Energy Management Control Strategy. **Trans. on Power Electron.**, v. 28, n. 10, p. 4644-4656, 2013.
- GUIHUA, L. et al. Research on conventional PFC and bridgeless PFC in air conditioner. **IEEE Power Electron. and Motion Control Conf.**, 2009. 666-669.
- HARFMAN-TODOROVIC, M. et al. Design Considerations for Fuel Cell Powered UPS. **IEEE Appl. Power Electron. Conf. and Exp.**, 2008. 1984-1990.
- HEVERTON, A. P.; CUPERTINO, A. F. **Desenvolvimento, modelagem e controle de conversores estáticos de potência: Conversor Boost**. Universidade Federal de Viçosa. Viçosa. 2011.
- HREDZAK, B.; AGELIDIS, V. G.; DEMETRIADES, G. D. A Low Complexity Control System for a Hybrid DC Power Source Based on Ultracapacitor–Lead–Acid Battery Configuration. **IEEE Trans. on Power Electron.**, v. 29, n. 6, p. 2882 - 2891, 2014.
- INTHAMOUSSOU, F. A.; PEGUEROLES-QUERALT, J.; BIANCHI, F. D. Control of a Supercapacitor Energy Storage System for Microgrid Applications. **IEEE Trans. on Energy Convers.**, v. 28, n. 3, p. 690-697, 2013.
- IOUXUS. **IOXUS**, 2014. Disponível em: <<http://www.ioxus.com/ultracapacitors/>>. Acesso em: 14 Mar. 2014.
- J.CORREA et al. An electrochemical-based fuel-cell model suitable for electrical engineering automation approach. **IEEE Trans. Industrial Electronics**, v. 51, n. 5, p. 1103-1112, 2004.
- KAZMIERKOWSKI, M. P.; JASINSKI, M.; WRONA, G. DSP-Based Control of Grid-Connected Power Converters Operating Under Grid Distortions. **IEEE Trans. on Ind. Informatics**, v. 7, n. 2, p. 204-211, 2011.
- KIM, Y.; SUNG, W.; LEE, B. Comparative Performance Analysis of High Density and Efficiency PFC Topologies. **IEEE Trans. on Power Electron.**, v. 29, n. 6, p. 2666 - 2679, 2014.
- KIRUBAKARAN, K.; S. JAIN, R. K. N. DSP-Controlled Power Electronic Interface for Fuel-Cell-Based Distributed Generation. **IEEE Trans. on Power Electron.**, v. 26, n. 12, p. 3853-3864, 2011.
- LEE, F. C. High-Frequency Quasi-Resonant Converter Technologies. **Proceedings of the IEEE**, v. 76, n. 4, p. 377-390, 1988.

- LEE, W.; CHA, H. A Supercapacitor Remaining Energy Control method for smoothing a fluctuating renewable energy power. **IEEE ECCE Asia Downunder**, 2013. 398-403.
- LIMA, G. B. **Análise e Desenvolvimento de um Novo Conversor CA-CC Híbrido Monofásico com Controle Digital Baseado em DSP**. Universidade Federal de Uberlândia. Uberlândia, p. 148. 2011.
- MACIEL, R.; FREITAS, L. C.; COELHO, E. A. A.; VIEIRA JR., J. B.; FREITAS, L. C. G.. Front-End Converter with Integrated PFC and DC-DC Functions for a Fuel Cell UPS with DSP-Based Control. **IEEE Transactions on Power Electronics**, Vol. PP, n. 99, pp. 1-14, 2014.
- OGATA, K. **Engenharia de controle moderno**. 5ª. ed. [S.l.]: PEARSON EDUCATION-Br, 2011. 788 p.
- RIBEIRO, E.; CARDOSO, A. J. M.; BOCCALETTI, C. Fuel cell-supercapacitor system for telecommunications. **5th IET Int. Conf. on Power Electron., Machines and Drives**, 2010. 1-6.
- SCHENCK, M. E.; J. LAI, K. S. Fuel Cell and Power Conditioning System Interactions. **IEEE Appl. Power Electron. Conf. and Exp.**, v. 1, p. 114-120, 2005.
- SERRA, E. T. et al. Células a combustível: Uma alternativa para geração de energia e a sua inserção no mercado brasileiro. **CRESESB/CEPEL, 1ª edição Rio de Janeiro**, 2005.
- SHREELAKSHMI, M. P.; AGARWAL, V. An energy efficient and environment friendly elevator system using ultracapacitor and fuel cell with power factor correction. **IEEE ECCE Asia Downunder**, 2013. 721-727.
- SILVA, S. B.; OLIVEIRA, M. A. G.; SEVERINO, M. M. Sizing and Optimization Photovoltaic, Fuel Cell and Battery Hybrid System. **IEEE Latin America Trans.**, v. 9, n. 1, p. 817-822, Mar. 2011.
- TEXAS, I. **TMS320F28335, Digital Signal Controllers (DSCs),SPRS439F, 2007-Revised**. [S.l.]: [s.n.], 2009.
- THOUNTHONG, P. et al. Control of fuel cell/battery/supercapacitor hybrid source for vehicle applications. **IEE Int. Conf. on Industrial Technology**, 2009. 1-6.
- TREVISÓ, C. H. G. **Conversor Sepic Auto-Ressonante ZVS-ZCS-PWM Isolado com Fator de Potência Unitário**. Universidade Federal de Uberlândia. Uberlândia, p. 114. 1994.
- UNO, M.; TANAKA, K. Accelerated ageing testing and cycle life prediction of supercapacitors for alternative battery applications. **IEEE 33rd Int. Telecomm. Energy Conf.**, 2011. 1-6.

WU, X.; XIAO, G.; LEI, B. Simplified Discrete-Time Modeling for Convenient Stability Prediction and Digital Control Design. **IEEE Trans. on Power Electron.**, v. 28, n. 11, p. 5333-5342, 2013.

YAO, Y.; FASSINOU, F.; HU, T. Stability and Robust Regulation of Battery-Driven Boost Converter With Simple Feedback. **IEEE Trans. on Power Electron.**, v. 26, n. 9, p. 2614-2626, 2011.

ZHAN, Y. et al. Design of an active power factor converter for ups with backup proton exchange membrane fuel cell/battery. **Australasian Universities Power Engineering Conf.**, 2007. 1-5.

ZHAN, Y. et al. Power Converters and Controllers for UPS Applications with Backup PEM Fuel Cell. **IEEE Ind. Appl. Society Ann. Meet.**, 2008. 1-8.

ZHANG, W. et al. Seamless Transfer Control Strategy for Fuel Cell Uninterruptible Power Supply System. **IEEE Trans. on Power Electron.**, v. 28, n. 2, p. 717-729, 2013.

APÊNDICE A – CÓDIGO DE CONTROLE DIGITAL UTILIZADO NO DSP (LINGUAGEM C)

```
#include "DSP28x_Project.h" // bibliotecas de todas as funções globais
#include "math.h"
interrupt void adc_isr(void);
interrupt void xint1_isr(void);

//Declaração de funções
void Init_dsp(void);
void SetFreqOp(void);
void IntClearInitPIE(void);
void DisableCPUInterruptsClrFlags(void);
void RemapIntToAdcISR(void);
void ConfigADC(void);
void ConfigEPWM(void);
void Init_Interrupt(void);

//Declaração de variáveis
#define ADC_CKPS 0x0 // ADC module clock = HSPCLK/2*ADC_CKPS = 25.0MHz/(1*2) = 12.5MHz
#define BUFFERSIZE 3332 //5000 para meio ciclo//2500
#define duty EPwm1Regs.CMPA.half.CMPA

//Ganhos e offsets do sistema
float GANHO_I = 89.84;
float GANHO_V = 1.95;//1.95
int16 OFFSET_I = 1936;
int16 OFFSET_Vo = 1937;
int16 OFFSET_Vi = 1948;

//Requisitos do Processo
float Imax1 = 3000; //Corrente de interrupção normal
int16 Imax2 = 8000; //Corrente de interrupção crítica
float Vmax;
int16 Vsp = 250; // Tensão Desejada - Set-point
float Imax1D = 0; //Corrente de interrupção normal - discreto
float Imax2D = 0; //Corrente de interrupção crítica - discreto
float VspD = 0; // Tensão Desejada - Set-point - discreto

//Variaveis do Controle
float eV0 = 0;
float eV1 = 0;
float eI0 = 0;
float eI1 = 0;
float gate0 = 0.0;
float gate1 = 0.0;
float a0 = 1.423;//0.0136//1.423
float a1 = -1.423;//-0.0136//-1.423
float b0 = 256.5;//23.6
```

```
float b1 = -100.5;//-20.6
```

```
float c1 = 0.8;
```

```
int16 contador=0;
```

[illegible]

.81446, .81555, .81664, .81773, .81881, .81989, .82097, .82205, .82312, .82419, .82525, .82631, .82738, .82843, .82949, .83054, .83159, .83263, .83367, .83471, .83575, .83678, .83781, .83884, .83987, .84089, .84191, .84292, .84393, .84494, .84595, .84695, .84795, .84895, .84995, .85094, .85193, .85291, .85389, .85487, .85585, .85682, .85779, .85876, .85972, .86069, .86164, .8626, .86355, .8645, .86545, .86639, .86733, .86826, .8692, .87013, .87106, .87198, .8729, .87382, .87473, .87565, .87655, .87746, .87836, .87926, .88016, .88105, .88194, .88283, .88371, .88459, .88547, .88634, .88721, .88808, .88895, .88981, .89067, .89152, .89238, .89322, .89407, .89491, .89575, .89659, .89742, .89825, .89908, .8999, .90072, .90154, .90235, .90316, .90397, .90478, .90558, .90637, .90717, .90796, .90875, .90953, .91032, .91109, .91187, .91264, .91341, .91418, .91494, .9157, .91645, .91721, .91795, .9187, .91944, .92018, .92092, .92165, .92238, .92311, .92383, .92455, .92527, .92598, .92669, .9274, .9281, .9288, .9295, .93019, .93088, .93157, .93225, .93293, .93361, .93428, .93495, .93562, .93628, .93694, .9376, .93825, .93891, .93955, .9402, .94084, .94147, .94211, .94274, .94336, .94399, .94461, .94523, .94584, .94645, .94706, .94766, .94826, .94886, .94945, .95004, .95063, .95121, .95179, .95237, .95294, .95351, .95407, .95464, .9552, .95575, .95631, .95686, .9574, .95794, .95848, .95902, .95955, .96008, .96061, .96113, .96165, .96216, .96267, .96318, .96369, .96419, .96469, .96518, .96567, .96616, .96664, .96713, .9676, .96808, .96855, .96902, .96948, .96994, .9704, .97085, .9713, .97175, .97219, .97263, .97307, .9735, .97393, .97435, .97478, .97519, .97561, .97602, .97643, .97684, .97724, .97764, .97803, .97842, .97881, .97919, .97957, .97995, .98032, .9807, .98106, .98143, .98179, .98214, .98249, .98284, .98319, .98353, .98387, .98421, .98454, .98487, .98519, .98551, .98583, .98615, .98646, .98676, .98707, .98737, .98766, .98796, .98825, .98853, .98882, .9891, .98937, .98964, .98991, .99018, .99044, .9907, .99095, .9912, .99145, .9917, .99194, .99217, .99241, .99264, .99286, .99309, .99331, .99352, .99373, .99394, .99415, .99435, .99455, .99474, .99494, .99512, .99531, .99549, .99566, .99584, .99601, .99617, .99634, .9965, .99665, .99681, .99695, .9971, .99724, .99738, .99751, .99764, .99777, .9979, .99802, .99813, .99825, .99836, .99846, .99857, .99866, .99876, .99885, .99894, .99903, .99911, .99918, .99926, .99933, .9994, .99946, .99952, .99958, .99963, .99968, .99973, .99977, .99981, .99984, .99987, .9999, .99993, .99995, .99997, .99998, .99999, 1, 1, 1, 1, .99999, .99998, .99996, .99994, .99992, .9999, .99987, .99984, .9998, .99976, .99972, .99967, .99962, .99957, .99951, .99945, .99939, .99932, .99925, .99917, .99909, .99901, .99893, .99884, .99875, .99865, .99855, .99845, .99834, .99823, .99812, .998, .99788, .99775, .99762, .99749, .99736, .99722, .99708, .99693, .99678, .99663, .99647, .99631, .99615, .99598, .99581, .99564, .99546, .99528, .99509, .99491, .99471, .99452, .99432, .99412, .99391, .9937, .99349, .99327, .99305, .99283, .9926, .99237, .99214, .9919, .99166, .99141, .99117, .99091, .99066, .9904, .99014, .98987, .9896, .98933, .98905, .98877, .98849, .9882, .98791, .98762, .98732, .98702, .98672, .98641, .9861, .98578, .98546, .98514, .98482, .98449, .98415, .98382, .98348, .98314, .98279, .98244, .98209, .98173, .98137, .98101, .98064, .98027, .97989, .97952, .97913, .97875, .97836, .97797, .97757, .97718, .97677, .97637, .97596, .97555, .97513, .97471, .97429, .97386, .97343, .973, .97256, .97212, .97168, .97123, .97078, .97033, .96987, .96941, .96894, .96848, .968, .96753, .96705, .96657, .96608, .9656, .9651,

.96461, .96411, .96361, .9631, .96259, .96208, .96157, .96105, .96052,
.96, .95947, .95894, .9584, .95786, .95732, .95677, .95622, .95567,
.95511, .95455, .95399, .95342, .95285, .95228, .9517, .95112, .95054,
.94995, .94936, .94876, .94817, .94757, .94696, .94635, .94574, .94513,
.94451, .94389, .94327, .94264, .94201, .94137, .94074, .9401, .93945,
.9388, .93815, .9375, .93684, .93618, .93552, .93485, .93418, .9335,
.93283, .93215, .93146, .93077, .93008, .92939, .92869, .92799, .92729,
.92658, .92587, .92516, .92444, .92372, .923, .92227, .92154, .92081,
.92007, .91933, .91859, .91784, .91709, .91634, .91558, .91482, .91406,
.91329, .91252, .91175, .91097, .91019, .90941, .90863, .90784, .90705,
.90625, .90545, .90465, .90385, .90304, .90223, .90141, .9006, .89977,
.89895, .89812, .89729, .89646, .89562, .89478, .89394, .89309, .89224,
.89139, .89053, .88968, .88881, .88795, .88708, .88621, .88533, .88446,
.88357, .88269, .8818, .88091, .88002, .87912, .87822, .87732, .87641,
.8755, .87459, .87368, .87276, .87184, .87091, .86998, .86905, .86812,
.86718, .86624, .8653, .86435, .8634, .86245, .8615, .86054, .85958,
.85861, .85764, .85667, .8557, .85472, .85374, .85276, .85177, .85078,
.84979, .8488, .8478, .8468, .84579, .84479, .84378, .84276, .84175,
.84073, .83971, .83868, .83765, .83662, .83559, .83455, .83351, .83247,
.83142, .83037, .82932, .82827, .82721, .82615, .82509, .82402, .82295,
.82188, .8208, .81973, .81864, .81756, .81647, .81538, .81429, .8132,
.8121, .811, .80989, .80879, .80768, .80656, .80545, .80433, .80321,
.80208, .80096, .79983, .79869, .79756, .79642, .79528, .79414, .79299,
.79184, .79069, .78953, .78837, .78721, .78605, .78488, .78371, .78254,
.78137, .78019, .77901, .77782, .77664, .77545, .77426, .77306, .77187,
.77067, .76947, .76826, .76705, .76584, .76463, .76341, .76219, .76097,
.75975, .75852, .75729, .75606, .75482, .75359, .75235, .7511, .74986,
.74861, .74736, .74611, .74485, .74359, .74233, .74106, .7398, .73853,
.73726, .73598, .7347, .73342, .73214, .73086, .72957, .72828, .72699,
.72569, .72439, .72309, .72179, .72048, .71917, .71786, .71655, .71523,
.71392, .71259, .71127, .70994, .70862, .70729, .70595, .70462, .70328,
.70194, .70059, .69925, .6979, .69655, .69519, .69384, .69248, .69112,
.68975, .68839, .68702, .68565, .68428, .6829, .68152, .68014, .67876,
.67737, .67599, .6746, .6732, .67181, .67041, .66901, .66761, .6662,
.6648, .66339, .66198, .66056, .65915, .65773, .65631, .65488, .65346,
.65203, .6506, .64917, .64773, .6463, .64486, .64342, .64197, .64053,
.63908, .63763, .63617, .63472, .63326, .6318, .63034, .62887, .62741,
.62594, .62447, .62299, .62152, .62004, .61856, .61708, .6156, .61411,
.61262, .61113, .60964, .60814, .60664, .60515, .60364, .60214, .60063,
.59913, .59762, .5961, .59459, .59307, .59155, .59003, .58851, .58699,
.58546, .58393, .5824, .58087, .57933, .57779, .57625, .57471, .57317,
.57162, .57008, .56853, .56698, .56542, .56387, .56231, .56075, .55919,
.55762, .55606, .55449, .55292, .55135, .54978, .5482, .54662, .54504,
.54346, .54188, .5403, .53871, .53712, .53553, .53394, .53234, .53075,
.52915, .52755, .52594, .52434, .52274, .52113, .51952, .51791, .51629,
.51468, .51306, .51144, .50982, .5082, .50658, .50495, .50332, .50169,
.50006, .49843, .49679, .49516, .49352, .49188, .49024, .48859, .48695,
.4853, .48365, .482, .48035, .47869, .47704, .47538, .47372, .433, .433,
.433, .433, .433, .433, .433, .433, .433, .433, .433, .433, .433, .433,
.433, .433, .433, .433, .433, .433, .433, .433, .433, .433, .433, .433,
.433, .433, .433, .433, .433, .433, .433, .433, .433, .433, .433, .433,
.433, .433, .433, .433, .433, .433, .433, .433, .433, .433, .433, .433,

[illegible]

```
//Variaveis do Processo
```

```
int16 lin = 0;
```

```
int16 Vout = 0;
```

```
int16 Vout1 =0;
```

```
int16 Vin = 0;
```

```
int16 Vin1 = 1:
```

```
//int16 i = 0;
```

```
//int16 lim1 = 5;//mexer
```

```
//int16 lim2 = 1660;//mexer
```

```
//Flags de Controle
```

```
short int sobrecarga = 0;
```

```
short int start = 0;
```

```
void Init_dsp(void) // DSP2833x_GlobalPrototypes.h
```

 $\{$

```
InitSysCtrl(); //enable peripheral clock
```

```
SetFreqOp(); //seta a frequencia de operação do DSP
```

EALLOW:

```
GpioDataRegs.GPASET.bit.GPIO2 = 1;    // Carrega a saída em nível alto
```

```
GpioCtrlRegs.GPAMUX1.bit.GPIO2 = 0;    // GPIO2
```

```
GpioCtrlRegs.GPADIR.bit.GPIO2 = 1; // Saída
```

```
GpioDataRegs.GPASET.bit.GPIO4 = 1;    // Carrega a saída em nível alto
```

```
GpioCtrlRegs.GPAMUX1.bit.GPIO4 = 0;    // GPIO4
```

```
GpioCtrlRegs.GPADIR.bit.GPIO4 = 1; // Saída
```

```
GpioDataRegs.GPASET.bit.GPIO6 = 1;    // Carrega a saída em nível alto
```

```
GpioCtrlRegs.GPAMUX1.bit.GPIO6 = 0; // GPIO6
```

```
GpioCtrlRegs.GPADIR.bit.GPIO6 = 1; // Saída
```

```

EDIS;

IntClearInitPIE(); //limpa todas as interrupções e inicia o vetor de interrupção PIE Disable CPU INT
InitPieCtrl(); //inicializa PIE para os valores default

DisableCPUInterruptsClrFlags();

InitPieVectTable(); //NECESSÁRIO
RemapIntToAdcISR(); //remapeia todas as interrupções para as rotinas de ISR adc no caso
NECESSÁRIO

// Step 4. Initialize all the Device Peripherals:
// This function is found in DSP2833x_InitPeripherals.c

InitAdc();
ConfigADC();
ConfigEPWM();
}

void SetFreqOp(void)
{
    EALLOW;
    #if (CPU_FRQ_150MHZ) // Default - 150 MHz SYSCLKOUT
        #define ADC_MODCLK 0x3 // HSPCLK = SYSCLKOUT/2*ADC_MODCLK2 = 150/(2*3) =
25.0 MHz
    #endif
    #if (CPU_FRQ_100MHZ)
        #define ADC_MODCLK 0x2 // HSPCLK = SYSCLKOUT/2*ADC_MODCLK2 = 100/(2*2) =
25.0 MHz
    #endif
    EDIS;

    EALLOW;
    SysCtrlRegs.HISPCP.all = 0x3; // HSPCLK = SYSCLKOUT/(2*3)
    EDIS;
}

void IntClearInitPIE(void)
{
    // Step 3. Clear all interrupts and initialize PIE vector table:
    // Disable CPU interrupts
    DINT;
}

void DisableCPUInterruptsClrFlags(void)
{
    // Disable CPU interrupts and clear all CPU interrupt flags:
    IER = 0x0000;
    IFR = 0x0000;
}

void RemapIntToAdcISR(void)

```

```

{
// Interrupts that are used in this example are re-mapped to
// ISR functions found within this file.
EALLOW; // This is needed to write to EALLOW protected register
PieVectTable.ADCINT = &adc_isr;
EDIS; // This is needed to disable write to EALLOW protected registers
}

void ConfigADC(void)
{
    AdcRegs.ADCMAXCONV.bit.MAX_CONV1= 0x2; //Pag. 39 - Duas conversões
    AdcRegs.ADCCHSELSEQ1.bit.CONV00 = 0x0; // Setup ADCINA0 as 1st SEQ1 conv.
    AdcRegs.ADCCHSELSEQ1.bit.CONV01 = 0x1; // Setup ADCINA1 as 2nd SEQ1
conv.
    AdcRegs.ADCCHSELSEQ1.bit.CONV02 = 0x2; // Setup ADCINA2 as 3rd SEQ1
conv.

    AdcRegs.ADCTRL2.bit.EPWM_SOCA_SEQ1 = 1; // Enable SOCA from ePWM to start
SEQ1
    AdcRegs.ADCTRL2.bit.INT_ENA_SEQ1 = 1; // Enable SEQ1 interrupt (every EOS)

    // Enable ADCINT in PIE
    PieCtrlRegs.PIEIER1.bit.INTx6 = 1; /* define o tipo de interrupcao (SPRUFB0D pg125)
    olhar grupo1 onde a interrupção está definida no PIE*/

    GpioDataRegs.GPASET.bit.GPIO0 = 1; // Carrega a saída em nível alto
    GpioCtrlRegs.GPAMUX1.bit.GPIO0 = 1; // EPWM1A
    GpioCtrlRegs.GPADIR.bit.GPIO0 = 1; // Saída

    // Assumes ePWM1 clock is already enabled in InitSysCtrl();
    EPwm2Regs.ETSEL.bit.SOCAEN = 1; // Enable SOC on A group
    EPwm2Regs.ETSEL.bit.SOCASEL = ET_CTR_PRD; // Select SOC from period TBCNT = PRD
(periodo) o trigger pro adc quando o a dente de serra chegar no final do periodo
    EPwm2Regs.ETPS.bit.SOCAPRD = ET_1ST; // Generate pulse on 1st event

    EPwm2Regs.TBPRD = 750; // Setando Frequencia de 100kHz1500//500
    EPwm2Regs.TBPHS.half.TBPHS = 0x0000; // Phase is 0
    EPwm2Regs.TBCTR = 0x0000; // Clear counter

    // Set Compare values
    EPwm2Regs.CMPA.half.CMPA = 0; // inicializa o registrador de comparação A com zero
    EPwm2Regs.CMPB = 0; // inicializa o registrador de comparação B com zero

    // Setup counter mode
    EPwm2Regs.TBCTL.bit.CTRMODE = TB_COUNT_UP; // Contagem up
    EPwm2Regs.TBCTL.bit.PHSEN = TB_DISABLE; // Disable phase loading
    EPwm2Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1; // Clock ratio to SYSCLKOUT
    EPwm2Regs.TBCTL.bit.CLKDIV = TB_DIV1;

    // Setup shadowing
    EPwm2Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW; // Usa buffer duplo

```

```

EPwm2Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;    // Load on Zero

// Active Low PWMs - Setup Deadband
EPwm2Regs.DBCTL.bit.OUT_MODE = 3;
EPwm2Regs.DBCTL.bit.POLSEL = 2;
EPwm2Regs.DBCTL.bit.IN_MODE = 2;
EPwm2Regs.DBRED = 0;
EPwm2Regs.DBFED = 0;

// Interrupt where we will change the Compare Values
EPwm2Regs.ETSEL.bit.INTSEL = ET_CTR_ZERO;    // Select INT on Zero event
EPwm2Regs.ETSEL.bit.INTEN = 1;              // Enable INT
EPwm2Regs.ETPS.bit.INTPRD = ET_1ST;         // Generate INT on 1rd event

    IER |= M_INT1; // Enable CPU Interrupt 1
    EINT;          // Enable Global interrupt INTM
    ERTM;          // Enable Global realtime interrupt DBGM
}

void ConfigEPWM(void)
{
    EALLOW;
    GpioDataRegs.GPASET.bit.GPIO0 = 0;    // Carrega a saída em nível alto
    GpioCtrlRegs.GPAMUX1.bit.GPIO0 = 1;    // EPWM4B
    GpioCtrlRegs.GPADIR.bit.GPIO0 = 1;    // Saída

    EPwm1Regs.TBPRD = 1500;                // Set timer period 801 TBCLKs6000
    EPwm1Regs.TBPHS.half.TBPHS = 0x0000; // Phase is 0
    EPwm1Regs.TBCTR = 0x0000;              // Clear counter

    // Set Compare values
    EPwm1Regs.CMPA.half.CMPA = 0; // inicializa o registradore de comparação A com zero
    EPwm1Regs.CMPB = 0;            // inicializa o registradore de comparação B com zero

    // Setup counter mode
    EPwm1Regs.TBCTL.bit.CTRMODE = TB_COUNT_UP;    // Contagem up
    EPwm1Regs.TBCTL.bit.PHSEN = TB_DISABLE;        // Disable phase loading
    EPwm1Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1;        // Clock ratio to SYSCLKOUT
    EPwm1Regs.TBCTL.bit.CLKDIV = TB_DIV1;

    // Setup shadowing
    EPwm1Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW;    // Usa buffer duplo
    EPwm1Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO; // Load on Zero

    // Set actions
    EPwm1Regs.AQCTLA.bit.CAU = AQ_CLEAR;    // Zera PWM1A no evento A, up count
    EPwm1Regs.AQCTLA.bit.ZRO = AQ_SET;    // Seta PWM1A no evento A igual zero

    // Active Low PWMs - Setup Deadband
    EPwm1Regs.DBCTL.bit.OUT_MODE = 3;
    EPwm1Regs.DBCTL.bit.POLSEL = 2;
    EPwm1Regs.DBCTL.bit.IN_MODE = 2;

```



```
EPwm1Regs.DBRED = 0;
EPwm1Regs.DBFED = 0;

// Interrupt where we will change the Compare Values
EPwm1Regs.ETSEL.bit.INTSEL = ET_CTR_ZERO;    // Select INT on Zero event
EPwm1Regs.ETSEL.bit.INTEN = 1;              // Enable INT
EPwm1Regs.ETPS.bit.INTPRD = ET_1ST;         // Generate INT on 1rd event
EDIS;
}

/* Acionamentos na P8
   - Gate - EPWM1A - pino 00
   Conversor ADC na P9
   - Iin   - ADCINA0 - pino A1
   - Vout  - ADCIAN1 - pino A0
   - Vin   - ADCIAN2 - pino A2
*/

main()
{
    Init_dsp();
    //Init_Interrupt();

    while(1){
        Imax1D = Imax1 * GANHO_I;
        Imax2D = Imax2 * GANHO_I;
        VspD = Vsp * GANHO_V;
        Vmax = 2400 * GANHO_V;
    }
}

interrupt void xint1_isr(void)
{
    /* Acknowledge this interrupt to get more from group 1
       PieCtrlRegs.PIEACK.all = PIEACK_GROUP1;
       PieCtrlRegs.PIEACK.bit.ACK4 = 1;*/
    return;
}

interrupt void adc_isr(void)
{
    //Amostragem das variáveis
    Vout = (AdcRegs.ADCRESULT2 >> 4) - OFFSET_Vo;
    Iin = (AdcRegs.ADCRESULT0 >> 4) - OFFSET_I;

    Vin = (AdcRegs.ADCRESULT1 >> 4) - OFFSET_Vi;
```

```
if (sobrecarga == 0 && start == 1) { //Operação Normal
```

```
    if((Vin*Vin1)<0)
    {
        contador = 0;
    }
}
```

```
eV1 = eV0;
eV0 = VspD - Vout;
gate1 += a0 * eV0 + a1 * eV1;
```

```
if (gate1 > 1800){
```

```
    gate1 = 1800;
}
```

```
if (gate1 < 0){
```

```
    gate1 = 0;
}
```

```
if (Vin<10 && Vin>-13 && Vin1==0 ){
```

```
    eI1 = eI0;
    eI0 = ( gate1*c1*1.6) - Iin;
    gate0 = b0*eI0 + b1*eI1;
}
```

```
else{
```

```
    eI1 = eI0;
    eI0 = (gate1*c1*seno[contador]) - Iin;
    gate0 = b0*eI0 + b1*eI1;
}
```

```
if(Vin<10 && Vin>-13)
```

```
{
    Vin1 = 0;
}
else{
    Vin1=Vin;
}
```

```
if (gate0 > 4800){
```

```
        gate0 = 4800; //80% Limite superior do duty-cycle - 48000
    }
    if (gate0 < 0){
        gate0 = 0; //0% Limite inferior do duty-cycle
    }

if ( (Vout > Vmax) || (Iin > Imax1D)) { //Redução da razão cíclicaA
    gate0 = 0;
}

        contador++;

        if (contador >= 1666){
            contador = 0;
        }
        duty = gate0;
    }

if (sobrecarga == 1) {
    duty = 0;
    gate0 = 0;
    gate1 = 0;
    eV0 = 0;
    eI0 = 0;
//    contador = 0;
    if (Vout < 10) {
        sobrecarga = 0;
        start = 0;
    }
    //Fica neste estado até resetar todo o controle
}

// Reinitialize for next ADC sequence
AdcRegs.ADCTRL2.bit.RST_SEQ1 = 1; // Reset SEQ1
AdcRegs.ADCST.bit.INT_SEQ1_CLR = 1; // Clear INT SEQ1 bit
PieCtrlRegs.PIEACK.bit.ACK6 = 1; // Acknowledge interrupt to PIE
return;
}

terrputsClrFlags();

InitPieVectTable();
RemapIntToAdcISR(); //remapeia todas as interrupções para as rotinas de ISR adc no caso
NECESSÁRIO
```




```
// Step 4. Initialize all the Device Peripherals:
// This function is found in DSP2833x_InitPeripherals.c

InitAdc();
ConfigADC();
ConfigEPWM();
}

void SetFreqOp(void)
{
    EALLOW;
    #if (CPU_FRQ_150MHZ)    // Default - 150 MHz SYSCLKOUT
        #define ADC_MODCLK 0x3 // HSPCLK = SYSCLKOUT/2*ADC_MODCLK2 = 150/(2*3) =
25.0 MHz
    #endif
    #if (CPU_FRQ_100MHZ)
        #define ADC_MODCLK 0x2 // HSPCLK = SYSCLKOUT/2*ADC_MODCLK2 = 100/(2*2) =
25.0 MHz
    #endif
    EDIS;

    EALLOW;
    SysCtrlRegs.HISPCP.all = 0x3;    // HSPCLK = SYSCLKOUT/(2*3)
    EDIS;
}

void IntClearInitPIE(void)
{
    // Step 3. Clear all interrupts and initialize PIE vector table:
    // Disable CPU interrupts
    DINT;
}

void DisableCPUInterruptsClrFlags(void)
{
    // Disable CPU interrupts and clear all CPU interrupt flags:
    IER = 0x0000;
    IFR = 0x0000;
}

void RemapIntToAdcISR(void)
{
    // Interrupts that are used in this example are re-mapped to
    // ISR functions found within this file.
    EALLOW; // This is needed to write to EALLOW protected register
    PieVectTable.ADCINT = &adc_isr;
    EDIS; // This is needed to disable write to EALLOW protected registers
}

void ConfigADC(void)
{

```

```

    AdcRegs.ADCMAXCONV.bit.MAX_CONV1= 0x2; //Pag. 39 - Duas conversões
    AdcRegs.ADCCHSELSEQ1.bit.CONV00 = 0x0; // Setup ADCINA0 as 1st SEQ1 conv.
    AdcRegs.ADCCHSELSEQ1.bit.CONV01 = 0x1; // Setup ADCINA1 as 2nd SEQ1
conv.
    AdcRegs.ADCCHSELSEQ1.bit.CONV02 = 0x2; // Setup ADCINA2 as 3rd SEQ1
conv.

    AdcRegs.ADCTRL2.bit.EPWM_SOCA_SEQ1 = 1; // Enable SOCA from ePWM to start
SEQ1
    AdcRegs.ADCTRL2.bit.INT_ENA_SEQ1 = 1; // Enable SEQ1 interrupt (every EOS)

    // Enable ADCINT in PIE
    PieCtrlRegs.PIEIER1.bit.INTx6 = 1; /* define o tipo de interrupcao (SPRUFB0D pg125)
    olhar grupo1 onde a interrupção está definida no PIE*/

    GpioDataRegs.GPASET.bit.GPIO0 = 1; // Carrega a saída em nível alto
    GpioCtrlRegs.GPAMUX1.bit.GPIO0 = 1; // EPWM1A
    GpioCtrlRegs.GPADIR.bit.GPIO0 = 1; // Saída

    // Assumes ePWM1 clock is already enabled in InitSysCtrl();
    EPwm2Regs.ETSEL.bit.SOCAEN = 1; // Enable SOC on A group
    EPwm2Regs.ETSEL.bit.SOCASEL = ET_CTR_PRD; // Select SOC from period TBCNT = PRD
(periodo) o trigger pro adc quando o a dente de serra chegar no final do periodo
    EPwm2Regs.ETPS.bit.SOCAPRD = ET_1ST; // Generate pulse on 1st event

    EPwm2Regs.TBPRD = 750; // Set Frequencia ADC em 200kHz
    EPwm2Regs.TBPHS.half.TBPHS = 0x0000; // Phase is 0
    EPwm2Regs.TBCTR = 0x0000; // Clear counter

    // Set Compare values
    EPwm2Regs.CMPA.half.CMPA = 0; // inicializa o registrador de comparação A com zero
    EPwm2Regs.CMPB = 0; // inicializa o registrador de comparação B com zero

    // Setup counter mode
    EPwm2Regs.TBCTL.bit.CTRMODE = TB_COUNT_UP; // Contagem up
    EPwm2Regs.TBCTL.bit.PHSEN = TB_DISABLE; // Disable phase loading
    EPwm2Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1; // Clock ratio to SYSCLKOUT
    EPwm2Regs.TBCTL.bit.CLKDIV = TB_DIV1;

    // Setup shadowing
    EPwm2Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW; // Usa buffer duplo
    EPwm2Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO; // Load on Zero

    // Active Low PWMs - Setup Deadband
    EPwm2Regs.DBCTL.bit.OUT_MODE = 3;
    EPwm2Regs.DBCTL.bit.POLSEL = 2;
    EPwm2Regs.DBCTL.bit.IN_MODE = 2;
    EPwm2Regs.DBRED = 0;
    EPwm2Regs.DBFED = 0;

    // Interrupt where we will change the Compare Values
    EPwm2Regs.ETSEL.bit.INTSEL = ET_CTR_ZERO; // Select INT on Zero event

```

```

EPwm2Regs.ETSEL.bit.INTEN = 1;          // Enable INT
EPwm2Regs.ETPS.bit.INTPRD = ET_1ST;     // Generate INT on 1rd event

    IER |= M_INT1; // Enable CPU Interrupt 1
    EINT;          // Enable Global interrupt INTM
    ERTM;          // Enable Global realtime interrupt DBGM
}

void ConfigEPWM(void)
{
    EALLOW;
    GpioDataRegs.GPASET.bit.GPIO0 = 0;    // Carrega a saída em nível alto
    GpioCtrlRegs.GPAMUX1.bit.GPIO0 = 1;    // EPWM4B
    GpioCtrlRegs.GPADIR.bit.GPIO0 = 1;    // Saída

    EPwm1Regs.TBPRD = 1500;                // set saída PWM em 100 KHz
    EPwm1Regs.TBPHS.half.TBPHS = 0x0000; // Phase is 0
    EPwm1Regs.TBCTR = 0x0000;              // Clear counter

    // Set Compare values
    EPwm1Regs.CMPA.half.CMPA = 0; // inicializa o registrador de comparação A com zero
    EPwm1Regs.CMPB = 0;           // inicializa o registrador de comparação B com zero

    // Setup counter mode
    EPwm1Regs.TBCTL.bit.CTRMODE = TB_COUNT_UP;          // Contagem up
    EPwm1Regs.TBCTL.bit.PHSEN = TB_DISABLE;             // Disable phase loading
    EPwm1Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1;            // Clock ratio to SYSCLKOUT
    EPwm1Regs.TBCTL.bit.CLKDIV = TB_DIV1;

    // Setup shadowing
    EPwm1Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW;         // Usa buffer duplo
    EPwm1Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;       // Load on Zero

    // Set actions
    EPwm1Regs.AQCTLA.bit.CAU = AQ_CLEAR;               // Zera PWM1A no evento A, up count
    EPwm1Regs.AQCTLA.bit.ZRO = AQ_SET;                 // Seta PWM1A no evento A igual zero

    // Active Low PWMs - Setup Deadband
    EPwm1Regs.DBCTL.bit.OUT_MODE = 3;
    EPwm1Regs.DBCTL.bit.POLSEL = 2;
    EPwm1Regs.DBCTL.bit.IN_MODE = 2;
    EPwm1Regs.DBRED = 0;
    EPwm1Regs.DBFED = 0;

    // Interrupt where we will change the Compare Values
    EPwm1Regs.ETSEL.bit.INTSEL = ET_CTR_ZERO;          // Select INT on Zero event
    EPwm1Regs.ETSEL.bit.INTEN = 1;                     // Enable INT
    EPwm1Regs.ETPS.bit.INTPRD = ET_1ST;                // Generate INT on 1rd event
    EDIS;
}

```

```
/* Acionamentos na P8
   - Gate - EPWM1A - pino 00
   Conversor ADC na P9
   - Vout - ADCINA0 - pino A0
   - Vin - ADCIAN1 - pino A1
   - Iin - ADCIAN2 - pino A2
*/

main()
{
    Init_dsp();
    //Init_Interrupt();

    while(1){
        Imax1D = Imax1 * GANHO_I;
        Imax2D = Imax2 * GANHO_I;
        VspD = Vsp * GANHO_V;
        Vmax = 270 * GANHO_V;
    }
}

interrupt void xint1_isr(void)
{
    /* Acknowledge this interrupt to get more from group 1
    PieCtrlRegs.PIEACK.all = PIEACK_GROUP1;
    PieCtrlRegs.PIEACK.bit.ACK4 = 1;*/
    return;
}

interrupt void adc_isr(void)
{
    //Amostragem das variáveis
    Vout = (AdcRegs.ADCRESULT0 >> 4) - OFFSET_Vo;
    Iin = (AdcRegs.ADCRESULT2 >> 4) - OFFSET_I;
    Vin1 = Vin;
    Vin = (AdcRegs.ADCRESULT1 >> 4) - OFFSET_Vi;

    if (sobrecarga == 0 && start == 1) { //Operação Normal

        if((Vin*Vin1)<0){

            contador = 0;

        }

        if (contador == 0){

            contador = lim1
```

```

    }

    eV1 = eV0;
    eV0 = VspD - Vout;
    gate1 += a0 * eV0 + a1 * eV1;

    if (gate1 > 400){

        gate1 = 400;
    }

    if (gate1 < 0){

        gate1 = 0;
    }

    eI1 = eI0;
    eI0 = gate1*c1*seno[contador] - Iin;
    gate0 += b0 * eI0 + b1 *eI1;

    if (contador >lim2){

        contador =0;

    }

    if (gate0 > 4800){

        gate0 = 4800;//80% Limite superior do duty-cycle - 48000
    }

    if (gate0 < 0){

        gate0 = 0; //0% Limite inferior do duty-cycle
    }

    if (Iin > Imax2D){

        sobrecarga = 1;
/    }

        if ( (Vout > Vmax)|| (Iin > Imax1D)) { //Redução da razão cíclica

            gate0 = 0;

        }

        duty = gate0;
    }

    if (sobrecarga == 1) {
        duty = 0;
        gate0 = 0;
        gate1 = 0;
        eV0 = 0;
        eV1 = 0;
        eI0 = 0;
    }

```

```
eI1 = 0;
contador = 0;
if (Vout < 10) {
    sobrecarga = 0;
    start = 0;
}
//Fica neste estado até resetar todo o controle
}
// Reinitialize for next ADC sequence
AdcRegs.ADCTRL2.bit.RST_SEQ1 = 1; // Reset SEQ1
AdcRegs.ADCST.bit.INT_SEQ1_CLR = 1; // Clear INT SEQ1 bit
PieCtrlRegs.PIEACK.bit.ACK6 = 1; // Acknowledge interrupt to PIE
return;}
```