

UNIVERSIDADE FEDERAL DE UBERLÂNDIA
FACULDADE DE ENGENHARIA ELÉTRICA
PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA



UM CONVERSOR PUSH-PULL BOOST TRABALHANDO COM
ALTO FATOR DE POTÊNCIA EMPREGANDO UM FILTRO
PASSIVO SINTONIZADO

FREDERICO AUGUSTO BERNARDES COELHO

MAIO

2006

UNIVERSIDADE FEDERAL DE UBERLÂNDIA
FACULDADE DE ENGENHARIA ELÉTRICA
PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

UM CONVERSOR PUSH-PULL BOOST TRABALHANDO COM ALTO
FATOR DE POTÊNCIA EMPREGANDO UM FILTRO PASSIVO
SINTONIZADO

Dissertação apresentada à Universidade Federal de Uberlândia por **Frederico Augusto Bernardes Coelho**, como parte dos requisitos para a obtenção do título de Mestre em Engenharia Elétrica; aprovada em 12/05/2006, pela seguinte banca examinadora:

João Batista Vieira Júnior, Dr. (UFU) – (orientador)

Luiz Carlos de Freitas, Dr. (co-orientador)

Carlos Henrique Gonçalves Treviso, Dr. (UEL)

João Carlos de Oliveira, Dr. (UFU)

Valdeir José Farias, Dr. (UFU)

Uberlândia, 12 de Maio de 2006.

UM CONVERSOR PUSH-PULL BOOST TRABALHANDO COM ALTO
FATOR DE POTÊNCIA EMPREGANDO UM FILTRO PASSIVO
SINTONIZADO

FREDERICO AUGUSTO BERNARDES COELHO

Dissertação apresentada à Universidade Federal de Uberlândia por **Frederico Augusto Bernardes Coelho**, como parte dos requisitos para a obtenção do título de Mestre em Engenharia Elétrica.

Prof. João Batista Vieira Jr., Dr.
Orientador Acadêmico

Prof. Darizon Alves de Andrade, PhD
Coordenador do Curso de Pós-Graduação

A Deus, à minha Família e aos meus amigos.

AGRADECIMENTOS

Gostaria de agradecer inicialmente a todos aqueles que, direta ou indiretamente, contribuíram para o desenvolvimento deste trabalho.

Ao Prof. João Batista Vieira Júnior, pelo apoio, orientação e dedicação oferecidos durante a realização deste trabalho.

Aos professores do grupo de Eletrônica de Potência, João Carlos de Oliveira, Ernane Antônio Alves Coelho, Luiz Carlos de Freitas e Valdeir José Farias, pelo suporte e auxílio.

Aos companheiros do Laboratório de Eletrônica de Potência, pelo incentivo, ajuda e o companheirismo durante essa jornada.

À Universidade Federal de Uberlândia e ao Programa CAPES pelo apoio financeiro.

A toda minha família pelo apoio incondicional durante todos os momentos, pelas palavras de afeto nos momentos difíceis e por acreditarem sempre em minhas capacidades.

RESUMO

Este trabalho apresenta um estudo completo sobre a topologia Push-Pull Boost associada a um filtro passivo sintonizado, discorrendo sobre melhoramentos com relação outras topologias existentes, características de funcionamento, análises matemáticas e aspectos de projeto. Além disso, o filtro passivo é proposto, estudado e sua aplicação na redução de componentes harmônicas de alta frequência é enfatizada. Resultados experimentais ratificam a capacidade de se atingir alto fator de potência, baixa taxa de distorção harmônica e alto rendimento em um único estágio de potência com baixo custo e menor complexidade.

CONVERTOR PUSH-PULL BOOST, CORREÇÃO DE FATOR DE POTÊNCIA,
DISTRORÇÃO HARMÔNICA.

ABSTRACT

This work presents a complete study regarding the Push-Pull Boost topology associated with a notch filter, discoursing about improvements over other existing approaches, operating features, mathematical analysis, and design issues. Moreover, the notch filter is proposed and studied, since the application in the reduction of high frequency harmonics is emphasized. Experimental results confirm the ability to achieve high power factor, low total harmonic distortion, and high efficiency in a single power stage with low cost and reduced complexity.

PUSH-PULL BOOST CONVERTER, POWER FACTOR CORRECTION, HARMONIC DISTORTION.

SUMÁRIO

<u>LISTA DE FIGURAS</u>	<u>XI</u>
<u>LISTA DE TABELAS</u>	<u>XIV</u>
<u>LISTA DE ABREVIATURAS E SÍMBOLOS</u>	<u>XV</u>
<u>CAPÍTULO 1 INTRODUÇÃO GERAL</u>	<u>1</u>
<u>CAPÍTULO 2 ANÁLISE QUALITATIVA DO CONVERSOR PUSH-PULL BOOST PROPOSTO</u>	<u>13</u>
2.1 - INTRODUÇÃO _____	13
2.2 - ANÁLISE QUALITATIVA DO CONVERSOR _____	13
2.2.1 - DESCRIÇÃO DO FUNCIONAMENTO _____	14
2.2.1.1 - Primeira Etapa _____	15
2.2.1.2 - Segunda Etapa _____	15
2.2.1.3 - Terceira Etapa _____	16
2.2.1.4 - Quarta Etapa _____	17
2.2.2 - PRINCIPAIS FORMAS DE ONDA _____	18
2.3 - CONCLUSÃO _____	20
<u>CAPÍTULO 3 ANÁLISE QUANTITATIVA DO CONVERSOR PUSH-PULL BOOST PROPOSTO</u>	<u>21</u>

3.1 - INTRODUÇÃO	21
3.2 - ANÁLISE QUANTITATIVA DO CONVERSOR	21
3.2.1 - GANHO ESTÁTICO	21
3.2.2 - CORRENTE MÉDIA NO INDUTOR L_{CC}	25
3.2.3 - CORRENTE MÉDIA NO INDUTOR L_{CA}	26
3.2.4 - CORRENTE MÉDIA DE SAÍDA E DE ENTRADA	27
3.2.5 - ESFORÇOS NOS SEMICONDUTORES	27
3.3 - CONCLUSÃO	30
<u>CAPÍTULO 4 ESTUDO DO FILTRO PASSIVO SINTONIZADO</u>	<u>31</u>
4.1 - INTRODUÇÃO	31
4.2 - PRINCÍPIO DE OPERAÇÃO	32
4.3 - FILTRO “NOTCH”	34
4.4 - CONCLUSÃO	41
<u>CAPÍTULO 5 PROJETO DO CONVERSOR PROPOSTO</u>	<u>42</u>
5.1 - INTRODUÇÃO	42
5.2 - PROJETO DO CIRCUITO DE POTÊNCIA DO CONVERSOR	42
5.2.1 - ESPECIFICAÇÕES DE PROJETO	43
5.2.2 - SELEÇÃO DO INDUTOR L_{CC}	43
5.2.2.1 - Especificações do Indutor	44
5.2.2.2 - Determinação do Núcleo	45
5.2.3 - SELEÇÃO DO INDUTOR L_{CA}	49
5.2.4 - SELEÇÃO DOS CAPACITORES C_{F1} E C_{F2} DO FILTRO	50

5.2.5 - SELEÇÃO DO TRANSFORMADOR DE POTÊNCIA _____	51
5.2.6 - SELEÇÃO DO CAPACITOR DE SAÍDA _____	53
5.2.7 - SELEÇÃO DOS SEMICONDUTORES DE POTÊNCIA _____	54
5.2.8 - SELEÇÃO DOS “SNUBBERS” _____	54
5.3 - PROJETO DO CIRCUITO DE CONTROLE DO CONVERSOR _____	56
5.3.1 - DETALHAMENTO DO CIRCUITO INTEGRADO CONTROLADOR UC3854AN _____	57
5.3.1.1 - Princípio de Funcionamento do Circuito Integrado _____	57
5.3.1.2 - Descrição Funcional dos Terminais do Circuito Integrado _____	58
5.3.2 - CIRCUITO DE CONTROLE PROPOSTO _____	60
5.3.2.1 - Circuito de Geração de Pulsos _____	61
5.3.2.2 - Circuito de “Reset” do Sinal Dente-de-Serra _____	62
5.3.2.3 - Circuito Gerador de Dente-de-Serra _____	63
5.3.2.4 - Circuito Comparador _____	64
5.3.2.5 - Circuito Principal _____	66
5.3.2.6 - Fonte de Alimentação do Circuito Principal _____	72
5.4 - CONCLUSÃO _____	74
<u>CAPÍTULO 6 RESULTADOS EXPERIMENTAIS E DE SIMULAÇÃO</u> _____	75
6.1 - INTRODUÇÃO _____	75
6.2 - RESULTADOS DE SIMULAÇÃO _____	76
6.3 - RESULTADOS EXPERIMENTAIS _____	81
6.4 - CONCLUSÃO _____	91
<u>CAPÍTULO 7 CONCLUSÃO GERAL</u> _____	92

LISTA DE FIGURAS

<i>Fig. 1.1 – Esquema básico do estágio de entrada típico de um conversor chaveado e conteúdo harmônico da corrente de entrada.</i>	2
<i>Fig. 1.2 – Possíveis localizações para a instalação dos equipamentos de correção do fator de potência e filtros harmônicos.</i>	5
<i>Fig. 1.3 – Esquema básico de um conversor de dois estágios.</i>	7
<i>Fig. 1.4 – Esquema básico de um conversor de estágio único.</i>	8
<i>Fig. 1.5 – Diagrama esquemático do circuito “ripple-free”.</i>	9
<i>Fig. 1.6 – Diagrama esquemático do conversor Push-Pull Boost proposto.</i>	11
<i>Fig. 2.1 – Conversor Push-Pull Boost proposto.</i>	14
<i>Fig. 2.2 – Circuito demonstrativo da primeira etapa de operação do conversor.</i>	15
<i>Fig. 2.3 – Circuito demonstrativo da segunda etapa de operação do conversor.</i>	16
<i>Fig. 2.4 – Circuito demonstrativo da terceira etapa de operação do conversor.</i>	17
<i>Fig. 2.5 – Circuito demonstrativo da quarta etapa de operação do conversor.</i>	18
<i>Fig. 2.6 – Principais formas de onda observadas no conversor proposto.</i>	19
<i>Fig. 3.1 – Diagrama de tempo para as chaves e a tensão no indutor de “boost”.</i>	22
<i>Fig. 3.2 – Gráfico do ganho estático em função da razão cíclica para diversos valores de n.</i>	24
<i>Fig. 3.3 – Gráfico da variação da razão cíclica em função do ângulo da tensão de entrada e da relação de transformação.</i>	25
<i>Fig. 3.4 – Formas de onda de corrente através dos indutores L_{CC} e L_{CA}.</i>	26
<i>Fig. 3.5 – Gráfico da variação da razão cíclica em função da tensão de entrada para diversas relações de transformação.</i>	29
<i>Fig. 4.1 – Diagrama básico do filtro sintonizado.</i>	32
<i>Fig. 4.2 – Circuito T equivalente do filtro.</i>	33
<i>Fig. 4.3 – Diagrama do filtro “notch” de quarta ordem.</i>	36

Fig. 4.4 – Simulação do filtro “notch” na configuração básica (curva 1) e na configuração com o capacitor C_{f2} (curva 2).	37
Fig. 4.5 – Simulação do filtro “notch” para vários valores de C_{f2} .	38
Fig. 4.6 - Simulação do filtro “notch” para vários valores de k .	40
Fig. 5.1 – Transformação do conversor proposto em um conversor “boost” equivalente.	42
Fig. 5.2 – Gráfico de perdas no núcleo magnético em função da frequência e da densidade de fluxo magnético.	46
Fig. 5.3 – Ilustração da forma de montagem do indutor acoplado.	50
Fig. 5.4 – Diagrama de blocos interno do circuito integrado UC3854AN.	57
Fig. 5.5 – Diagrama esquemático do circuito de geração de pulsos.	61
Fig. 5.6 – Diagrama esquemático do circuito de “reset” do sinal dente-de-serra.	63
Fig. 5.7 – Diagrama esquemático do circuito de geração do sinal dente-de-serra.	64
Fig. 5.8 – Diagrama esquemático do circuito comparador.	65
Fig. 5.9 – Diagrama de blocos interno do circuito integrado UCC37324.	66
Fig. 5.10 – Diagrama esquemático do circuito “feed-forward”.	67
Fig. 5.11 – Diagrama esquemático do circuito principal de controle.	72
Fig. 5.12 – Diagrama esquemático da fonte de alimentação do circuito principal.	73
Fig. 6.1 – Diagrama esquemático do circuito simulado.	77
Fig. 6.2 – Tensão e corrente de entrada	78
Fig. 6.3 – Corrente de entrada retificada não-filtrada (curva superior) e filtrada (curva inferior).	78
Fig. 6.4 – Imagem ampliada das correntes de entrada filtrada e não-filtrada.	79
Fig. 6.5 – Correntes presentes no filtro sintonizado.	79
Fig. 6.6 – Resposta em frequência da atuação do filtro sintonizado.	80
Fig. 6.7 – Tensão e corrente nas chaves do circuito de potência.	80
Fig. 6.8 – Tensão e corrente nos diodos de saída do conversor.	81
Fig. 6.9 – Tensão e corrente no enrolamento P_1 do transformador de isolamento.	81
Fig. 6.10 – Foto do protótipo do conversor Push-Pull Boost com filtro passivo sintonizado.	82
Fig. 6.11 – Tensão e corrente de entrada do conversor (50 V/div.; 1 A/div.; 2 ms/div.).	83

<i>Fig. 6.12 – Representação das frequências harmônicas presentes na tensão e corrente de entrada.</i>	83
<i>Fig. 6.13 – Corrente de entrada não-filtrada (I_L) e filtrada (I_{LDC}) (1 A/div.; 2 ms/div.).</i>	84
<i>Fig. 6.14 – Correntes presentes no filtro sintonizado (2 A/div.; 2 μs/div.).</i>	85
<i>Fig. 6.15 – Correntes filtrada (I_{LCC}) e não-filtrada (I_L) com indutor de menor valor (1 A/div.; 5 ms/div.).</i>	85
<i>Fig. 6.16 – Correntes I_L e I_{LCC} ampliadas (1 A/div.; 2 μs/div.).</i>	86
<i>Fig. 6.17 – Tensão (V_{SW}) e corrente (I_{SW}) na chave semicondutora (200 V/div.; 2 A/div.; 2 μs/div.).</i>	87
<i>Fig. 6.18 – Tensão (V_{DI}) e corrente (I_{DI}) no diodo de saída (100 V/div.; 2 A/div.; 2 μs/div.).</i>	87
<i>Fig. 6.19 – Pulsos de comando das chaves gerados pelo circuito de controle.</i>	88
<i>Fig. 6.20 – Sinal de controle observado no terminal 3 do integrado UC3854AN.</i>	88
<i>Fig. 6.21 – Comparação entre os dois sinais dente-de-serra com sinal de controle mostrado na Fig. 6.20.</i>	88
<i>Fig. 6.22 – Variação da corrente de entrada frente a um aumento de carga de 50% (a) e frente a uma diminuição de 50% da carga (b).</i>	89
<i>Fig. 6.23 – Variação da tensão de saída (canal 1, 50 V/div.) diante de um aumento de carga de 50% (a) e com uma retirada de carga de 50% (b).</i>	89
<i>Fig. 6.24 – Gráfico do rendimento do conversor para variações de carga de 30% a 100%.</i>	90

LISTA DE TABELAS

<i>Tabela 1.1 – Limites para harmônicos de corrente de acordo com a norma IEC 61000.</i>	3
<i>Tabela 1.2 – Potencial de energia economizada para diferentes localizações de instalação de equipamentos para controle de harmônicos.</i>	5
<i>Tabela 1.3 – Comparação de desempenho entre os métodos passivos e ativos de CFP.</i>	8
<i>Tabela 5.1 – Tabela de seleção de núcleos de ferrite.</i>	47
<i>Tabela 6.1 – Principais especificações de protótipo.</i>	82

LISTA DE ABREVIATURAS E SÍMBOLOS

A_e – Área efetiva para núcleos de ferrite

A_l – Fator de indutância

A_p – Produto de área para núcleos de ferrite

A_w – Área de janela para núcleos de ferrite

$B_{m\acute{a}x}$ – Densidade máxima de fluxo magnético

C_0 – Capacitor de saída

CA – Corrente Alternada

CC – Corrente Contínua

CFP – Correção do Fator de Potência

D – Razão cíclica

EMI – Interferência Eletromagnética (Electromagnetic Interference)

f_{osc} – Frequência de oscilação

f_s – Frequência de chaveamento

G_I – Ganho estático de corrente

G_R – Ganho do circuito para “ripple” de corrente

G_V – Ganho estático de tensão

I_0 – Corrente de saída

I_{D1} – Corrente no diodo D_1

I_{D2} – Corrente no diodo D_2

I_{ent} – Corrente de entrada

I_L – Corrente de entrada no transformador

I_{LCA} – Corrente no indutor L_{CA}

I_{LCC} – Corrente no indutor L_{CC}

I_{p_RMS} – Corrente RMS no primário

I_{pk} – Corrente de pico

I_{s_RMS} – Corrente RMS no secundário

I_{S1} – Corrente na chave S_1

I_{S2} – Corrente na chave S_2

$I_{saída}$ – Corrente de saída do filtro

J – Densidade de corrente

k – Fator de acoplamento

k_p – Fator de área do primário

k_t – Fator de topologia do conversor

k_u – Fator de utilização de janela do indutor

L_{CA} – Indutor acoplado de entrada

L_{CC} – Indutor acoplado de entrada

l_e – Comprimento médio de espira

l_g – Espessura do entreferro do núcleo

MLT – Comprimento máximo de espira (Maximum Length Turn)

n – Relação de transformação

N_{min} – Número mínimo de espiras

N_p – Número de espiras do primário

N_s – Número de espiras do secundário

P_0 – Potência de saída

$P_{núcleo}$ – Perdas aceitáveis no núcleo

t_{B_off} – Tempo de transferência de energia na etapa “Boost”

t_{B_on} – Tempo de armazenamento de energia na etapa “Boost”

THD – Distorção Harmônica Total

T_S – Período de chaveamento

UPS – Sistema Ininterrupto de Energia (Uninterruptible Power System)

V_0 – Tensão de saída

V_e – Volume efetivo do núcleo de ferrite

V_{ent} – Tensão de entrada do filtro

V_{LCC} – Tensão sobre o indutor L_{CC}

$V_{saída}$ – Tensão de saída do filtro

V_T – Tensão sobre o transformador

$\Delta B_{máx}$ – Máxima variação de fluxo magnético

ΔI – Variação de corrente

ΔT – Máxima variação de temperatura

CAPÍTULO 1

INTRODUÇÃO GERAL

O amplo desenvolvimento tecnológico dos últimos anos, juntamente com a solidificação do uso de equipamentos eletrônicos nos diversos setores produtivos e de consumo, contribuíram para o significativo aumento no número de conversores chaveados conectados à rede elétrica. Além disso, avanços na física de semicondutores e nos processos de fabricação dos mesmos colaboram para a diminuição de custos, volume e complexidade destes dispositivos, facilitando assim a aplicação dos conversores chaveados em produtos eletrônicos.

Devido ao comportamento não-linear dos circuitos chaveados, normalmente são produzidos harmônicos indesejáveis da corrente de entrada [13], resultando em um baixo fator de potência e altas taxas de distorção harmônica total (do inglês, THD: “Total Harmonic Distortion”). A circulação destes harmônicos nos sistemas de alimentação provoca aquecimento, redução da vida útil de transformadores e motores de indução, distorção da forma de onda da tensão, mau funcionamento de equipamentos de proteção e emissão de ruídos conduzidos e irradiados, dentre outros, como mostrado em [8], [11] e [25].

Grande parte das fontes chaveadas existentes usa um retificador de onda completa seguido de um grande capacitor como estágio de entrada da fonte, como mostrado idealizada e esquematicamente na Fig. 1.1. Nesta configuração o capacitor filtra a tensão de entrada retificada, produzindo uma tensão CC quase pura. No entanto, a corrente drenada da rede elétrica é muito distorcida, consistindo de curtos pulsos de corrente de alta amplitude, uma

vez que a corrente flui para carregar o capacitor apenas quando a tensão de entrada é maior ou igual que a tensão do capacitor.

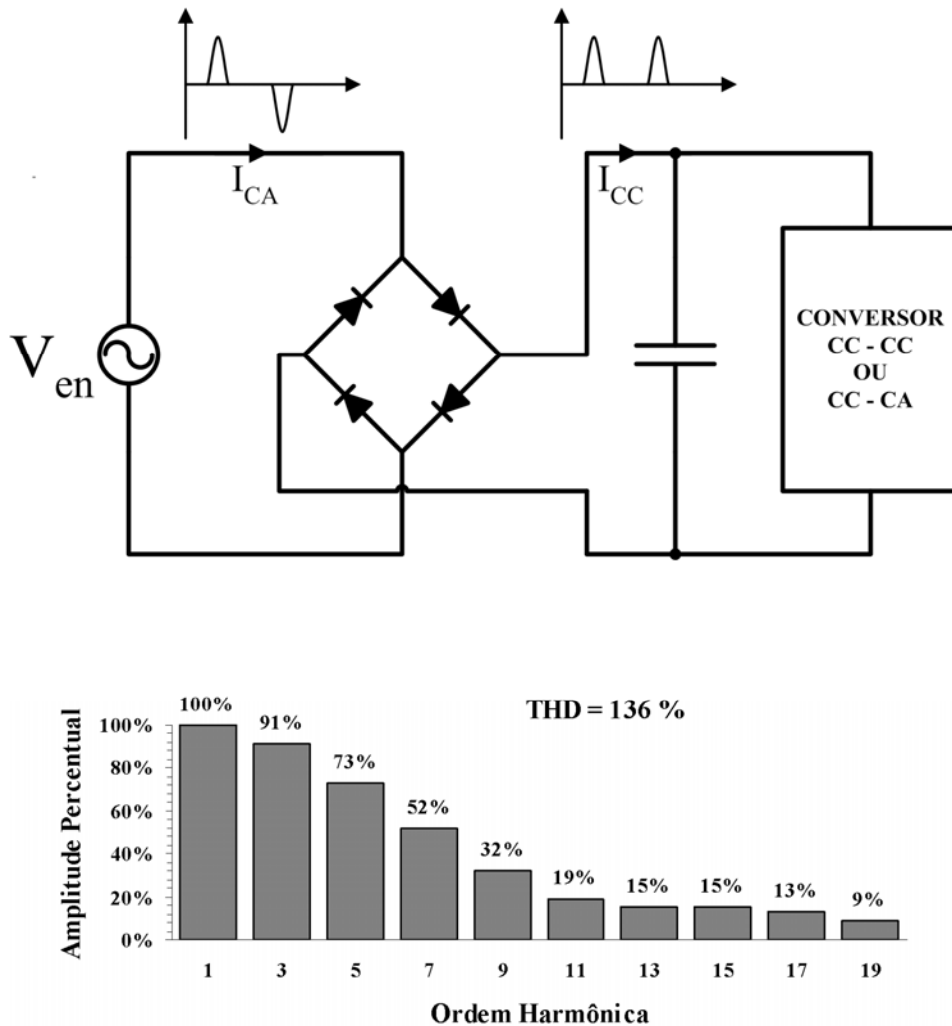


Fig. 1.1 – Esquema básico do estágio de entrada típico de um conversor chaveado e conteúdo harmônico da corrente de entrada.

A Fig. 1.1 também mostra o conteúdo harmônico da corrente de entrada, indicando o nível de “poluição” injetado no sistema. Além disso, os pulsos de corrente são geradores de ruídos conduzidos e pela rede elétrica, podendo assim causar interferência no funcionamento de equipamentos sensíveis conectados à mesma rede.

Com o intuito de controlar os efeitos das distorções introduzidas nos sistemas elétricos por equipamentos eletrônicos, várias normas vêm sendo desenvolvidas nos últimos anos,

principalmente pelo CISPR (Comitê Internacional Especial das Perturbações Radioelétricas), pela IEC (Comissão Eletrotécnica Internacional) responsável pela IEC 61000 e pelo IEEE (Instituto dos Engenheiros Eletricistas e Eletrônicos), responsável pela IEEE 519. A título de ilustração a Tabela 1.1 mostra os limites para harmônicos de corrente definidos pela norma IEC 61000.

Tabela 1.1 – Limites para harmônicos de corrente de acordo com a norma IEC 61000.

Classe	A	B	C	D
Ordem do Harmônico	(Ampères)	(Ampères)	% da fundamental da corrente de entrada	mA/W
Ímpares				
3	2,30	3,45	$30 \times$ Fator de Potência	3,40
5	1,14	1,71	10	1,90
7	0,77	1,155	7	1,00
9	0,40	0,60	5	0,50
11	0,33	0,495	3	0,35
13	0,21	0,315	3	0,296
$15 \leq n \leq 39$	$2,25 / n$	$3,375 / n$	3	$3,85 / n$
Pares				
2	1,08	1,62	2	-
4	0,43	0,645	-	-
6	0,30	0,45	-	-
$8 \leq n \leq 40$	$1,84 / n$	$2,76 / n$	-	-

Assim, o emprego de técnicas de correção do fator de potência e controle da emissão de harmônicos torna-se indispensável na medida em que a “poluição” injetada na rede elétrica por equipamentos eletrônicos chega em níveis problemáticos.

Uma solução possível para os problemas anteriormente mencionados é a instalação de bancos de capacitores e filtros harmônicos nos barramentos do sistema elétrico afetado. Essa solução é direta, eficiente e de custo relativo moderado, mas tem como inconvenientes o tamanho, volume e a possibilidade de ressonância entre os elementos do sistema. Além disso, o ponto de instalação dos equipamentos de correção tem grande influência no desempenho e custo da solução proposta. No capítulo 11 de [26], é apresentado um estudo de custos de acordo com o ponto de aplicação dos equipamentos de correção. O sistema estudado e os resultados obtidos são representados na Fig. 1.2 e na Tabela 1.2, respectivamente. Os possíveis pontos de conexão são indicados pelas letras ‘a’, ‘b’, ‘c’ e ‘d’, enquanto as cargas conectadas no ponto ‘a’ podem ser entendidas como diversas fontes chaveadas (do inglês, SMPS: “Switched Mode Power Supply”).

Pelos resultados alcançados pode-se concluir facilmente que a maneira mais barata de atuação é a instalação dos equipamentos de correção o mais próximo possível da fonte geradora de harmônicos. Nesse sentido, a instalação de dispositivos nas próprias fontes chaveadas surge como uma ótima possibilidade, com baixo custo relativo e alta eficácia. No entanto, a dificuldade de realização é maior se comparado com a instalação dos equipamentos nos barramentos, uma vez que os esforços envolvem criação de normas reguladoras, pesquisa em novos métodos mais eficientes e fiscalização do cumprimento das normas. É nesse contexto que as normas anteriormente citadas se enquadram.

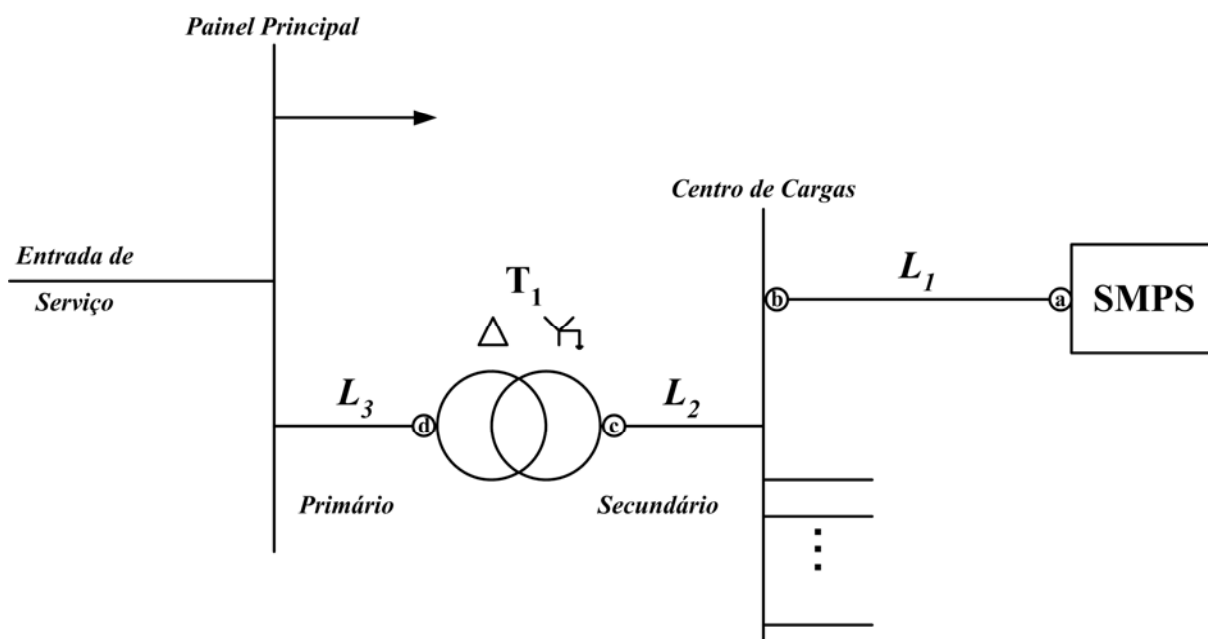


Fig. 1.2 – Possíveis localizações para a instalação dos equipamentos de correção do fator de potência e filtros harmônicos.

Tabela 1.2 – Potencial de energia economizada para diferentes localizações de instalação de equipamentos para controle de harmônicos.

Localização do Filtro	Ponto 'd'	Ponto 'c'	Ponto 'b'	Ponto 'a'
Perdas totais sem compensação (W)	8148	8148	8148	8148
Perdas totais com compensação (W)	8125	5378	4666	3346
Economia em L ₁ (W)	0	0	0	1320
Economia em L ₂ (W)	0	0	712	712
Economia em T ₁ (W)	0	2747	2747	2747
Economia em L ₃ (W)	23	23	23	23
Economia total (W)	23	2770	3482	4802
Economia anual (\$ / ano)	US\$ 10	US\$ 1213	US\$ 1523	US\$ 2101

Os métodos utilizados para correção do fator de potência e diminuição de harmônicos nos conversores chaveados podem ser classificados em métodos passivos e métodos ativos, de acordo com [3] e [25]. Nos métodos passivos apenas componentes passivos (indutores, capacitores e resistores) e semicondutores não controlados são utilizados para melhoria da forma de onda da corrente de entrada, podendo ser alocados tanto do lado CA quanto do lado CC. Tais métodos possuem corrente de entrada não-senoidal, mas conseguem atingir os requisitos das normas com alta eficiência, alta confiabilidade, baixo custo e baixa emissão de ruídos, como pode ser visto nas referências [3] [22] [24] [25]. No entanto, são grandes e pesados por operarem à frequência da rede. Devido a essas características esses métodos são mais apropriados para aplicações em que o custo é fator decisivo, a tensão de entrada não é universal e a potência chega até 300 W [22].

Os métodos ativos de correção do fator de potência ([23]-[33]) caracterizam-se por utilizar elementos passivos e semicondutores controlados para obter uma corrente de entrada mais próxima de uma senóide pura. Pode-se obter uma corrente de entrada senoidal usando-se conversores chaveados de menor peso e volume, sob pena de uma eficiência menor, menor robustez, maiores emissões de harmônicos de alta frequência e preço mais alto.

Duas classificações adicionais podem ser aplicadas aos conversores pertencentes aos métodos ativos: conversores de dois estágios e conversores de estágio único. Na configuração utilizando dois estágios, dois conversores controlados independentemente são utilizados, um conversor CA – CC para fazer a correção do fator de potência e um conversor CC – CC para regulação da tensão de saída e isolamento. O esquema simplificado de um conversor de dois estágios pode ser visto na Fig. 1.3. Por ‘Conversor CFP’ na figura entende-se conversor para correção do fator de potência.

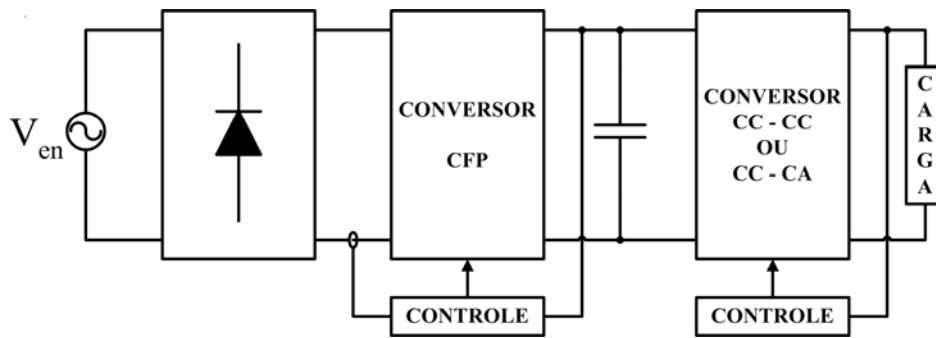


Fig. 1.3 – Esquema básico de um conversor de dois estágios.

Alto fator de potência, baixo THD, rápida regulação da tensão de saída e projeto otimizado do conversor CC – CC (ou CC – CA) são as principais vantagens dos conversores de dois estágios. Apesar de ser um dos esquemas mais utilizados na indústria, algumas limitações podem ser observadas, tais como alto custo e complexidade devido ao alto número de semicondutores, e rendimento mais baixo comparado a outros métodos, devido ao processamento duplo de energia [15], especialmente em projetos de baixa potência.

Nos conversores de estágio único, as etapas de correção do fator de potência e o conversor subsequente são combinados, normalmente pelo compartilhamento da chave principal. Comparados aos outros métodos de correção do fator de potência anteriormente relatados, topologias de estágio único representam um compromisso entre custo e alto desempenho. Dessa forma, as técnicas em estágio único tornam-se interessantes por utilizarem menos componentes e circuitos de controle mais simples, tal como a Fig. 1.4 indica resumidamente. As principais limitações observadas nos conversores de estágio único são: altas tensões no capacitor de interface entre a etapa CFP e o conversor CC – CC, levando a grandes esforços nas chaves e maior custo do capacitor. Além disso, a capacidade de regulação é limitada e a corrente de entrada é distorcida, apesar de enquadrar-se nas normas. A Tabela 1.3 extraída de [25] mostra uma comparação entre os diversos esquemas apresentados até aqui.

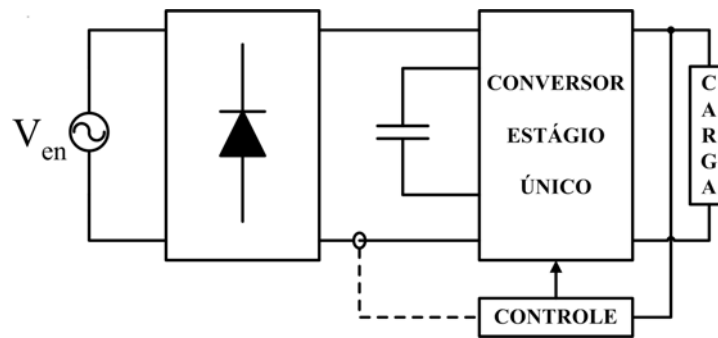


Fig. 1.4 – Esquema básico de um conversor de estágio único.

De maneira geral, a forma de operação da etapa CFP (modo de condução contínuo e / ou modo de condução descontínuo) determina a qualidade da corrente de entrada, enquanto que a forma de operação da etapa CC – CC influencia nos esforços sobre os componentes principais.

Tabela 1.3 – Comparação de desempenho entre os métodos passivos e ativos de CFP.

Item de Avaliação	Técnicas Passivas	Técnicas Ativas Estágio Duplo	Técnicas Ativas Estágio Único
THD	alta	baixa	média
Fator de potência	baixo	alto	médio
Eficiência	alta	média	baixa
Tamanho	grande	médio	médio – pequeno
Tensão no capacitor de armazenamento	variável	constante	variável
Controle	simples	complexo	médio
N.º de Componentes	baixo	médio	médio – baixo
Faixa de Potência	< 300 W	qualquer faixa	< 300 W
Dificuldade de Projeto	baixa	média	alta

Assim, a escolha correta da forma de operação é fortemente dependente do objetivo primordial do conversor: se a corrente de entrada deve ser senoidal ou se boa regulação da tensão de saída e resposta dinâmica rápida são os principais parâmetros de projeto.

Independentemente do modo de condução utilizado, variações de corrente na frequência de chaveamento sempre estarão presentes na corrente drenada da rede elétrica. A amplitude dessas variações da corrente determina o tamanho e a complexidade dos filtros para interferência eletromagnética (do inglês, EMI: “Electromagnetic Interference”) a serem utilizados, com a intenção de impedir a propagação de harmônicos de alta frequência pela rede elétrica.

Nesse contexto no capítulo 12 de [27] é apresentado o conceito de conversores sem variação de corrente (do inglês, “ripple-free converters”), aplicado de formas diversas como pode ser visto nas referências [12], [17], [24] e [38]. Nessas topologias o indutor principal é acoplado a um outro indutor, e este por sua vez é conectado em série com um capacitor, como indicado na Fig. 1.5. Pela análise da figura, nota-se que se trata de um transformador conectado convenientemente a um capacitor para que a parte alternada da corrente do indutor seja subtraída da corrente do indutor por ação de transformação.

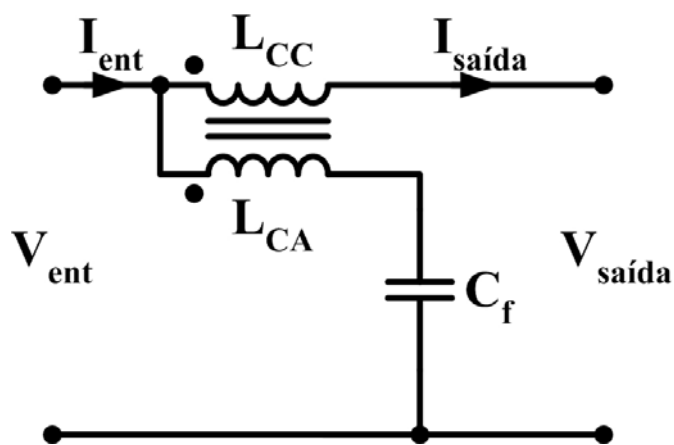


Fig. 1.5 – Diagrama esquemático do circuito “ripple-free”.

Entretanto, Hamill e Krein apresentam em [12] uma forma interessante de se estudar o mesmo circuito. Neste trabalho os autores propõem encarar o circuito como um filtro passa baixa sintonizável, de forma que através de ajustes no valor do capacitor e no fator de acoplamento dos indutores o filtro se comporte como um filtro rejeita faixa (filtro “notch”) para uma frequência desejada, enquanto a característica passa baixa é mantida para as demais frequências. A utilização da teoria de filtros ao invés da teoria de circuitos magnéticos permite um maior entendimento da atuação do circuito, além de facilitar o ajuste dos parâmetros necessários para o funcionamento correto do circuito.

Deste modo, ajustando-se a frequência de rejeição na mesma frequência do chaveamento do conversor consegue-se uma melhor atenuação nesta faixa de frequência, praticamente eliminando o “ripple” de chaveamento da corrente que passa pelo indutor. Da mesma forma, se o indutor em questão for o indutor de entrada de um conversor CFP, idealmente, o “ripple” da corrente de entrada pode ser eliminado, evitando assim a adição de um filtro EMI na entrada do conversor, representando assim economia de custo e diminuição do tamanho e volume total da fonte. Assim, este circuito torna-se uma opção bastante interessante para conversores CFP com característica “boost”, tal como o conversor proposto neste trabalho. Maiores detalhes sobre o filtro “notch” serão discutidos no Capítulo 4.

Dentro do cenário apresentado anteriormente, este trabalho propõe um conversor de estágio único baseado na topologia “push-pull” alimentado em corrente, mencionado na literatura como conversor Push-Pull Boost. Esta topologia, já estudada nas referências [24] e [37], se mostra como uma boa opção quando se deseja uma fonte CC ou CA com correção do fator de potência e baixa THD. Uma vez que o indutor de entrada é usado como elemento de armazenamento de energia, os problemas de alta tensão e de custo do capacitor de interface

são evitados. Além disso, a posição do indutor é ótima para a utilização do filtro “notch” sintonizado para a frequência de chaveamento do conversor, contribuindo assim para a obtenção de uma corrente de entrada senoidal e para a eliminação do filtro EMI. A Fig. 1.6 apresenta o conversor proposto.

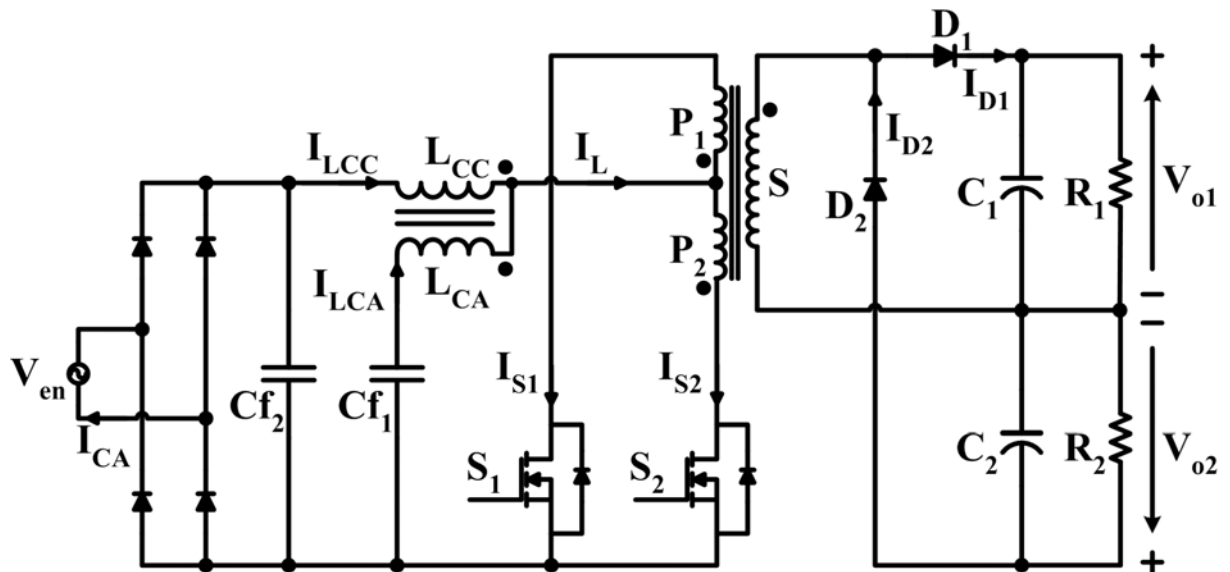


Fig. 1.6 – Diagrama esquemático do conversor Push-Pull Boost proposto.

Pode ser observado também na Fig. 1.6 a utilização de um diferente arranjo do transformador push-pull, apresentado em [33]. Nessa configuração é conseguida isolação, adaptabilidade na relação de transformação e saídas simétricas de tensão. Saídas simétricas são desejáveis em amplificadores de áudio e aplicações CC – CA, tais como sistemas UPS (do inglês, UPS: “Uninterruptible Power Systems”) e reatores eletrônicos para sistemas de iluminação, uma vez que o projeto do inversor CA é simplificado quando tensões simétricas são utilizadas.

O estudo do conversor proposto está organizado da seguinte forma: no Capítulo 2 é desenvolvida a análise qualitativa do conversor proposto, com descrição do funcionamento, detalhamento das etapas de operação e apresentação das principais formas de onda. A análise

quantitativa contendo análise matemática do conversor e determinação dos esforços nos componentes é apresentada no Capítulo 3. O filtro sintonizado é completamente analisado ao longo do Capítulo 4, enquanto o projeto do conversor, incluindo circuito de controle e circuito de potência, é desenvolvido no Capítulo 5. O Capítulo 6 apresenta os resultados de simulação e os resultados experimentais de protótipo obtidos. Finalmente, na Conclusão Final são feitas as considerações finais e avaliação geral do trabalho, fornecendo adicionalmente sugestões para trabalhos futuros.

CAPÍTULO 2

ANÁLISE QUALITATIVA DO CONVERSOR PUSH-PULL BOOST PROPOSTO

2.1 - INTRODUÇÃO

Neste capítulo, é conduzida a análise qualitativa do conversor Push-Pull Boost com filtro passivo sintonizado. Assim, será apresentado o princípio de funcionamento do conversor em questão, juntamente com a descrição das etapas de operação correspondentes. São também apresentadas as principais formas de onda relativas às etapas de operação do conversor.

2.2 - ANÁLISE QUALITATIVA DO CONVERSOR

Com o objetivo de simplificar a análise do conversor proposto e para maior compreensão do circuito, são feitas as seguintes considerações:

- Todos os componentes semicondutores são considerados ideais;
- O transformador “push-pull” não possui indutâncias de dispersão;
- Os indutores que fazem parte do filtro são considerados perfeitamente acoplados;
- A tensão de entrada é considerada constante durante um período de chaveamento, uma vez que a frequência de chaveamento é muito maior que a frequência da rede elétrica;
- A tensão de saída é tida como constante.
- Os capacitores são tidos como ideais com capacitância infinita.

As análises subseqüentes tomam como referência o circuito representado na Fig. 2.1.

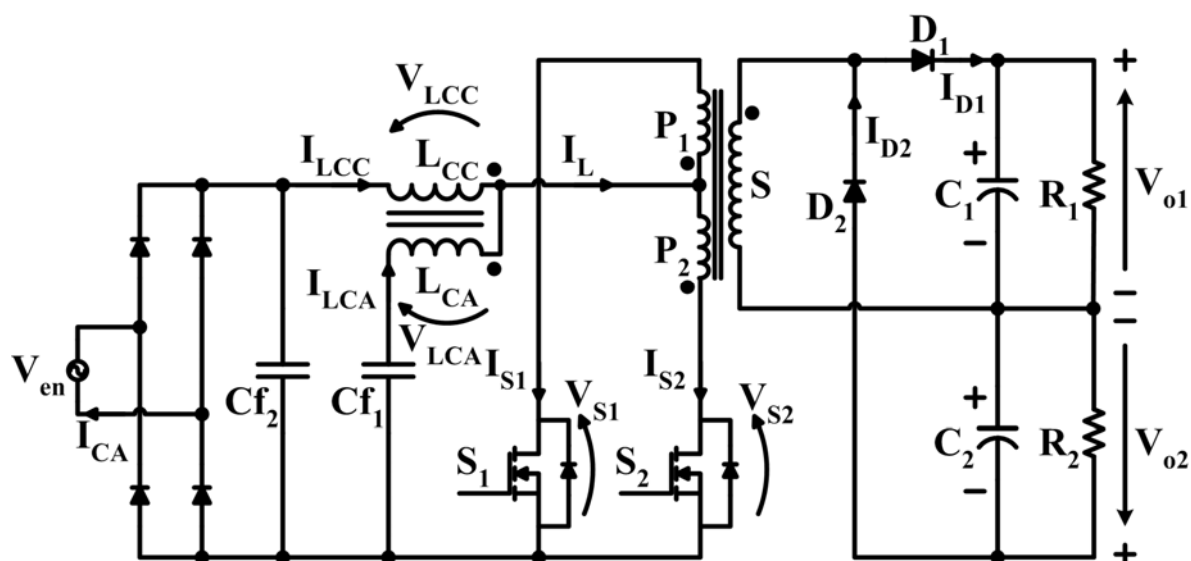


Fig. 2.1 – Conversor Push-Pull Boost proposto.

2.2.1 - DESCRIÇÃO DO FUNCIONAMENTO

O conversor Push-Pull Boost em estudo apresenta quatro etapas principais de funcionamento. Para um funcionamento correto, as chaves S_1 e S_2 devem ter razão cíclica entre 50% e 100%, de forma que sempre haja intervalos em que as chaves estejam em condução simultaneamente. Dessa forma a energia é armazenada no indutor L_{CC} da mesma forma que em um conversor “boost” convencional. Posteriormente, a energia é transferida para a carga através dos enrolamentos P_1 , P_2 e S do transformador “push-pull” e diodos D_1 e D_2 .

A seguir são descritas as quatro etapas de funcionamento. É assumido que inicialmente a chave S_2 está em condução, bem como o diodo de saída D_2 .

2.2.1.1 - PRIMEIRA ETAPA

Esta etapa tem início em t_0 quando a chave S_1 é colocada em condução enquanto S_2 já estava em condução. Como as duas chaves estão conduzindo, os enrolamentos P_1 e P_2 produzem fluxos magnéticos em direções opostas, colocando assim o transformador em curto-circuito. Dessa forma, a tensão de entrada V_{en} é aplicada sobre o indutor L_{CC} , fazendo com que a corrente I_{LCC} aumente e energia seja armazenada no indutor. Do lado secundário, os diodos D_1 e D_2 estão polarizados reversamente e as cargas representadas por R_1 e R_2 são alimentadas nessa etapa por C_1 e C_2 respectivamente. A etapa finaliza em t_1 quando a chave S_2 é retirada de condução. A Fig. 2.2 ilustra a primeira etapa de funcionamento descrita.

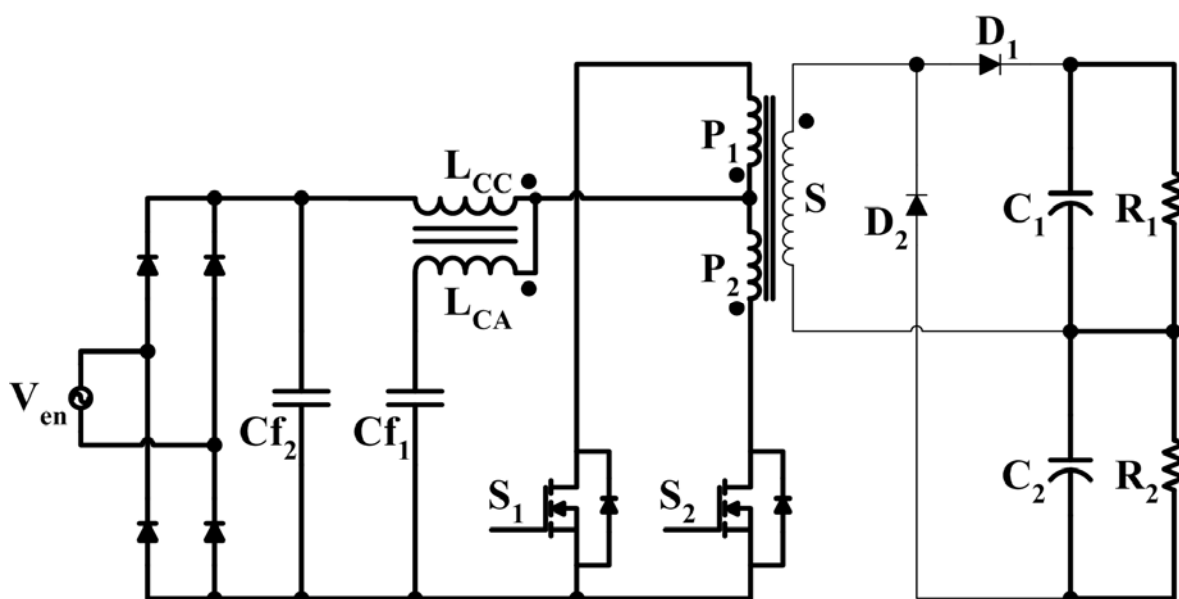


Fig. 2.2 – Circuito demonstrativo da primeira etapa de operação do conversor.

2.2.1.2 - SEGUNDA ETAPA

A segunda etapa tem início quando, em t_1 , a chave S_2 é tirada de condução e S_1 permanece conduzindo. Nessa etapa ocorre a transferência da energia armazenada no indutor

L_{CC} para C_1 e R_1 , através dos enrolamentos P_1 e S do transformador e do diodo D_1 . A corrente no indutor L_{CC} agora é decrescente, uma vez que a energia está sendo entregue à carga. Esta etapa de funcionamento é mostrada na Fig. 2.3. A etapa é finalizada em t_2 quando a chave S_2 é colocada em condução novamente.

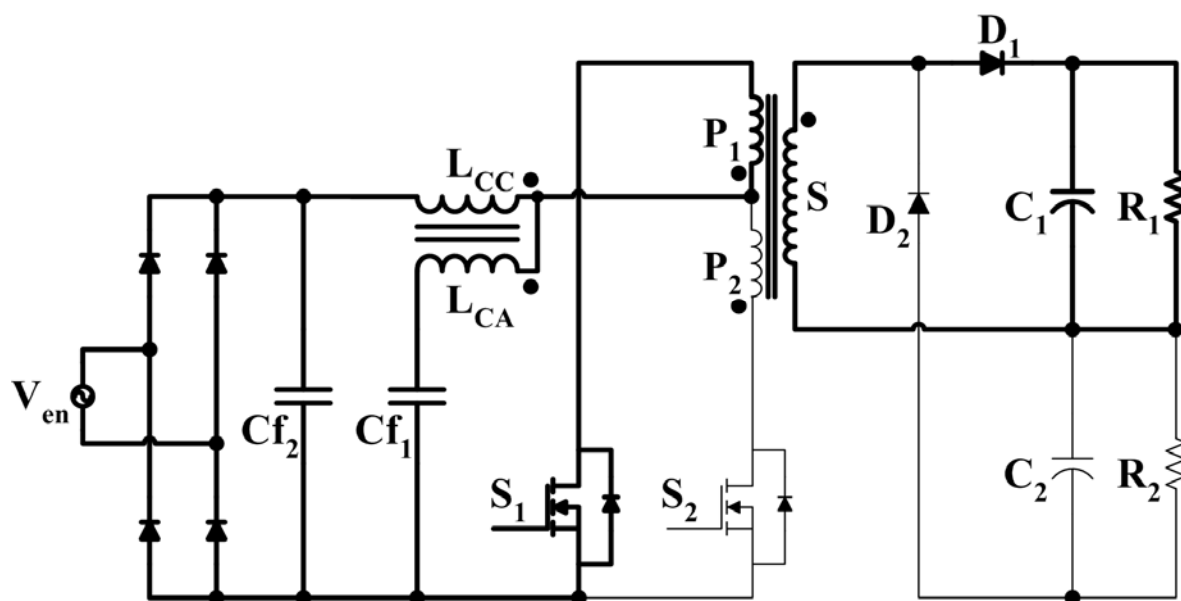


Fig. 2.3 – Circuito demonstrativo da segunda etapa de operação do conversor.

2.2.1.3 - TERCEIRA ETAPA

A terceira etapa é iniciada em t_2 com a entrada em condução da chave S_2 . Assim, nota-se que esta etapa é exatamente igual à primeira etapa, constituindo-se numa outra etapa de armazenagem de energia. Novamente, do lado secundário, os diodos D_1 e D_2 estão polarizados reversamente e as cargas representadas por R_1 e R_2 são alimentadas nessa etapa por C_1 e C_2 respectivamente. A etapa finaliza em t_3 quando a chave S_1 é retirada de condução, como ilustrado em Fig. 2.4.

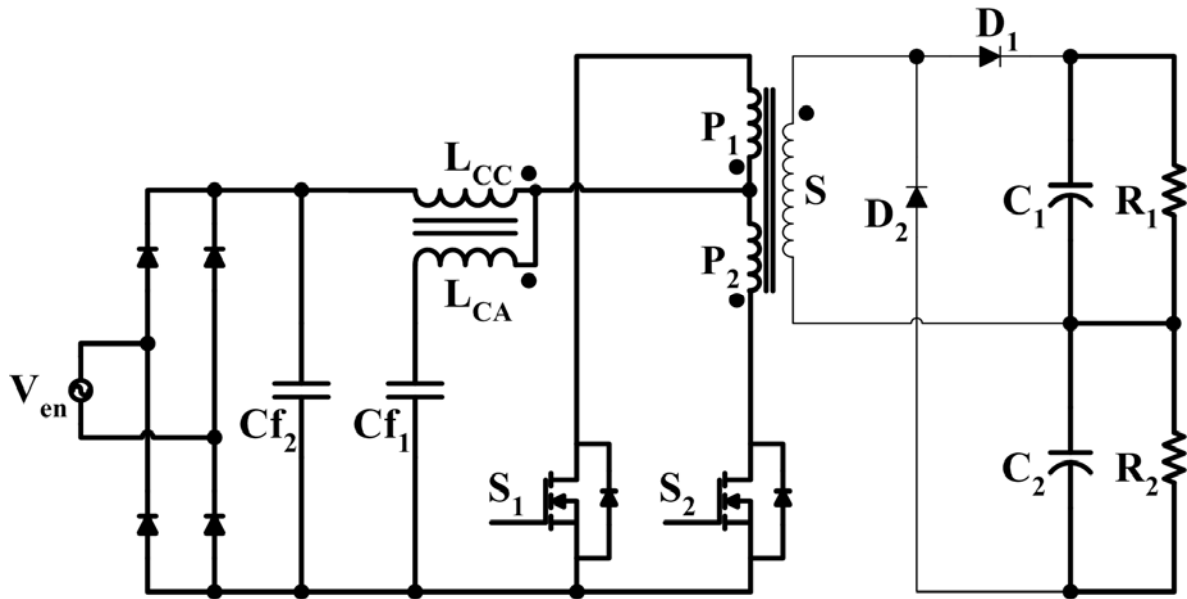


Fig. 2.4 – Circuito demonstrativo da terceira etapa de operação do conversor.

2.2.1.4 - QUARTA ETAPA

A quarta etapa tem início quando, em t_3 , a chave S_1 é tirada de condução e S_2 permanece conduzindo. Nessa etapa ocorre a transferência da energia armazenada no indutor L_{CC} para C_2 e R_2 , através dos enrolamentos P_2 e S do transformador e do diodo D_2 . A corrente no indutor L_{CC} agora é decrescente, uma vez que a energia está sendo entregue à carga. Esta etapa de funcionamento, mostrada na Fig. 2.5, termina em t_4 quando a chave S_1 é colocada em condução novamente, iniciando assim um novo ciclo.

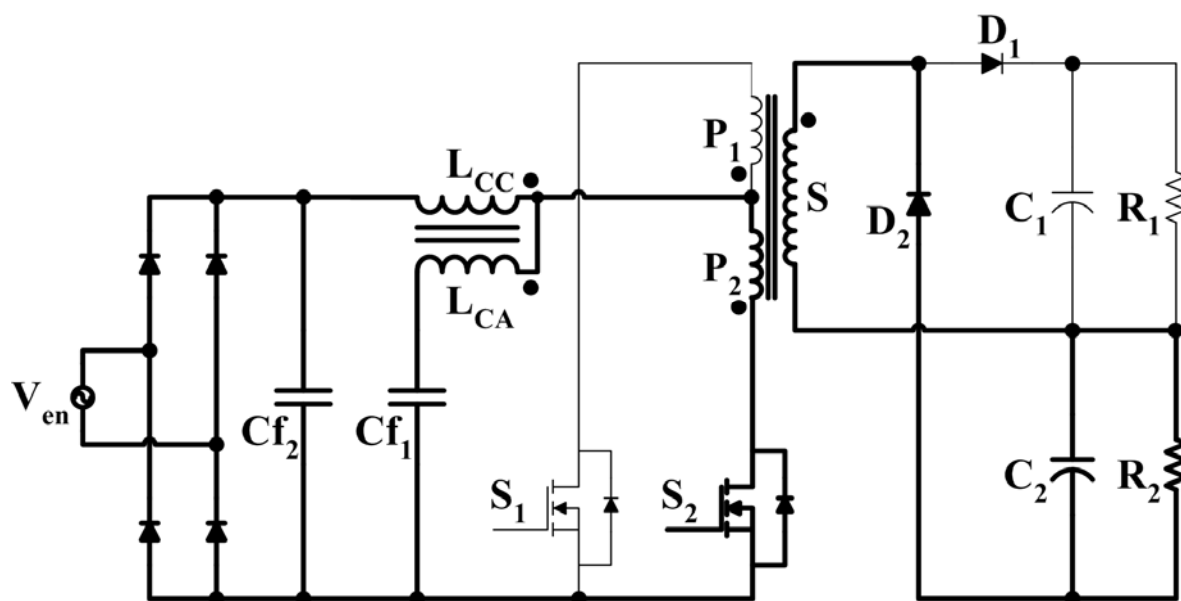


Fig. 2.5 – Circuito demonstrativo da quarta etapa de operação do conversor.

2.2.2 - PRINCIPAIS FORMAS DE ONDA

A partir da análise das etapas de funcionamento obtêm-se as principais formas de onda de tensão e corrente observadas no circuito. As formas de onda importantes para o entendimento do circuito, ilustradas na Fig. 2.6, são: tensão entre “gate” e “source” das chaves S_1 e S_2 , corrente que entra no transformador, corrente através do indutor L_{CC} , corrente através do indutor L_{CA} , corrente nas chaves S_1 e S_2 , corrente pelos diodos de saída D_1 e D_2 e a tensão aplicada sobre o enrolamento P_1 do transformador, que é igual à tensão aplicada em P_2 .

A tensão e a corrente de saída são tomadas como valores CC puros, por isso não são mostradas na Fig. 2.6. A tensão e corrente fornecida pela fonte V_{en} não são representadas por possuírem frequência muito menor que a frequência de chaveamento.

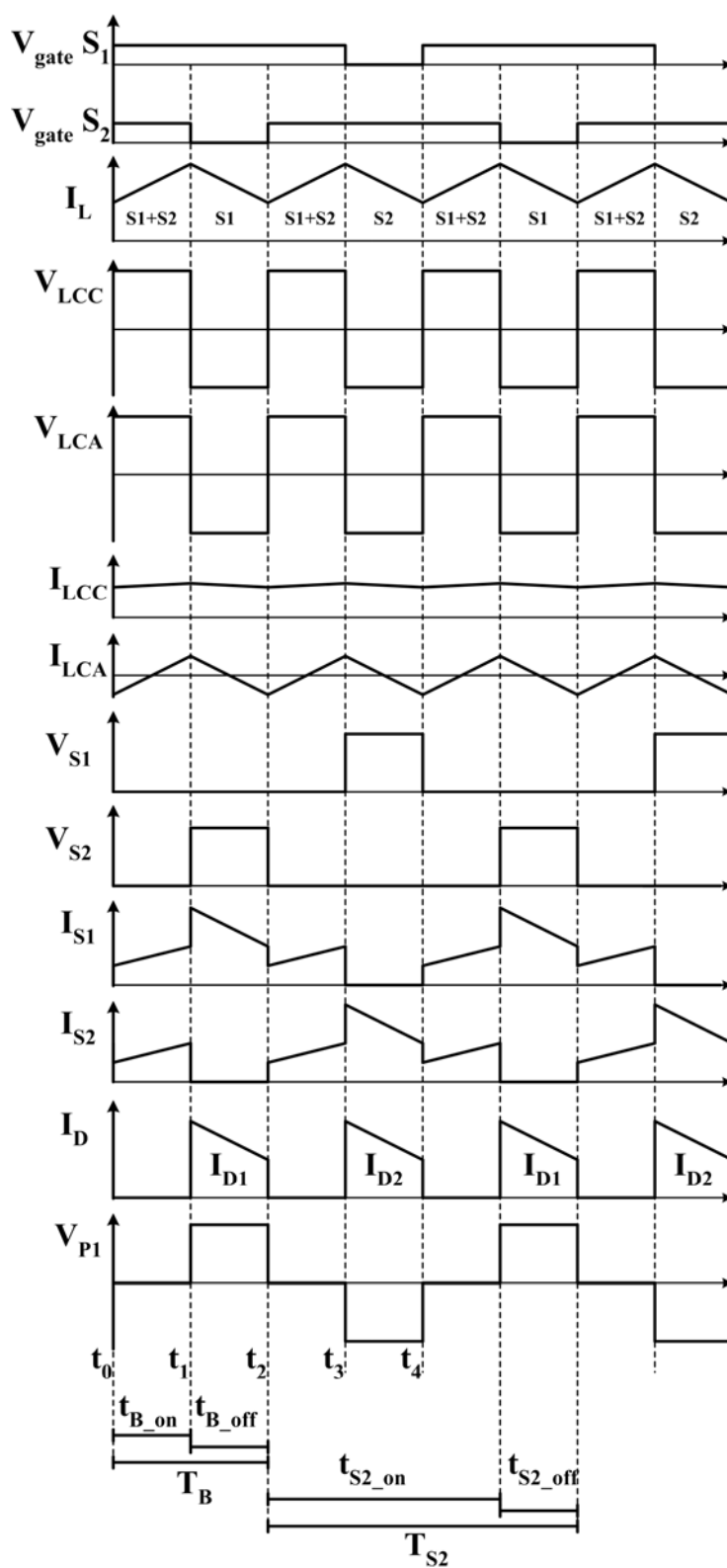


Fig. 2.6 – Principais formas de onda observadas no conversor proposto.

Os tempos t_{B_on} , t_{B_off} e T_B são tempo de “boost” (armazenamento de energia), tempo de descarga (transferência de energia) e período da etapa “boost”, respectivamente. Os tempos t_{S2_on} , t_{S2_off} e T_{S2} são respectivamente tempo de condução de S_2 , tempo de desligamento de S_2 e período de chaveamento de S_2 . Nota-se que esses tempos também são válidos para a chave S_1 , porém defasados de 180° .

2.3 - CONCLUSÃO

As principais características relativas ao funcionamento do conversor Push-Pull Boost com filtro passivo sintonizado são apresentadas neste capítulo. Pelas formas de onda apresentadas na Fig. 2.6 nota-se a valiosa contribuição do filtro passivo sintonizado. Observando-se as formas de onda das correntes I_L , I_{LCC} e I_{LCA} é visto que a corrente drenada da fonte, I_{LCC} , é obtida pela subtração da componente alternada I_{LCA} da corrente I_L através do acoplamento magnético dos indutores L_{CC} e L_{CA} .

Outra vantagem do conversor proposto em relação ao conversor “boost” convencional é que a corrente do indutor de entrada é dividida igualmente entre as duas chaves, reduzindo assim os valores médio e RMS nesses semicondutores.

CAPÍTULO 3

ANÁLISE QUANTITATIVA DO CONVERSOR PUSH-PULL BOOST PROPOSTO

3.1 - INTRODUÇÃO

Nesta etapa é realizada a análise quantitativa do conversor Push-Pull Boost com filtro passivo sintonizado. Dessa forma, é conduzida a análise matemática do conversor necessária à metodologia de projeto do conversor, bem como a determinação das correntes médias nos principais semicondutores e os esforços a que os mesmos são submetidos.

3.2 - ANÁLISE QUANTITATIVA DO CONVERSOR

Com o intuito de simplificar a análise quantitativa do conversor são assumidas as mesmas condições expostas no item 2.2 do capítulo anterior.

3.2.1 - GANHO ESTÁTICO

Neste item o ganho estático de tensão, G_v , e o ganho estático de corrente, G_i , são calculados com base nas características de regime permanente do conversor.

De acordo com a teoria de circuitos elétricos, a tensão média no indutor em regime permanente deve ser igual a zero. Portanto,

$$V_{LDC(t_{B_on})} - V_{LDC(t_{B_off})} = 0 \quad (3.1)$$

onde os tempos t_{B_on} e t_{B_off} são tempo de “boost” (armazenamento de energia), tempo de descarga (transferência de energia) e período da etapa “boost”, respectivamente. A Fig. 3.1 mostra o diagrama de tempo de disparo das chaves, explicando a origem dos termos usados

no equacionamento. Os tempos t_{S2_on} , t_{S2_off} e T_{S2} são respectivamente tempo de condução de S_2 , tempo de desligamento de S_2 e período de chaveamento de S_2 . Nota-se que esses tempos também são válidos para a chave S_1 .

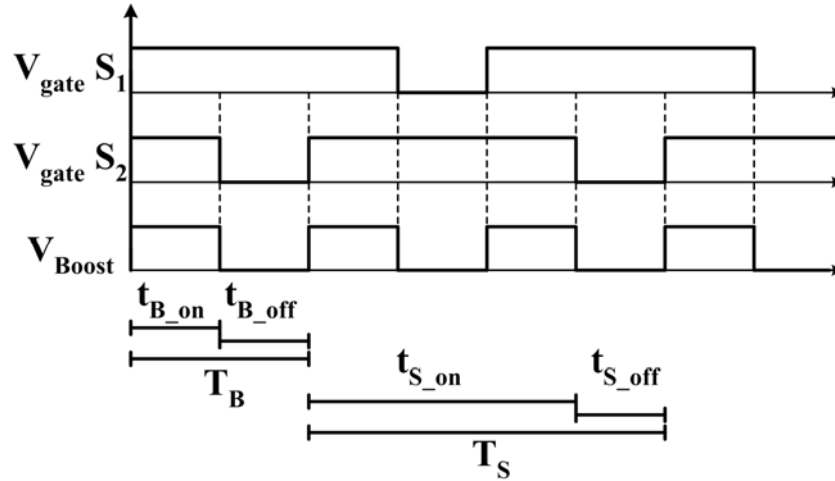


Fig. 3.1 – Diagrama de tempo para as chaves e a tensão no indutor de “boost”.

Como o conversor deve operar com razão cíclica superior a 50%, tem-se que:

$$\frac{t_{B_on}}{T_S} = \frac{t_{S_on}}{T_S} - \frac{1}{2} \quad (3.2)$$

$$\frac{t_{B_off}}{T_S} = \frac{t_{S_off}}{T_S}$$

onde T_S é o período.

Aplicando (3.2) em (3.1), obtém-se a seguinte relação:

$$V_{en} \left(\frac{t_{S_on}}{T_S} - \frac{1}{2} \right) - (V_T - V_{en}) \frac{t_{S_off}}{T_S} = 0 \quad (3.3)$$

onde V_T é a tensão aplicada nos primários do transformador. Como a razão cíclica é definida como sendo o tempo de condução da chave dividido pelo período, tem-se que

$$V_{en} \left(D - \frac{1}{2} \right) - (V_T - V_{en})(1 - D) = 0. \quad (3.4)$$

A tensão V_T aplicada no transformador é igual à tensão de saída dividida pela relação de transformação. Substituindo-se em (3.4) é obtida a seguinte relação:

$$V_{en} \left(D - \frac{1}{2} \right) = (V_0 n - V_{en})(1 - D). \quad (3.5)$$

Assim, simplificando a equação (3.5) encontra-se o ganho de tensão, dado por

$$\frac{V_0}{V_{en}} = \frac{1}{2n(1-D)} \quad (3.6)$$

ou seja,

$$G_V = \frac{1}{2n(1-D)}. \quad (3.7)$$

Como o ganho de corrente tem relação inversa com o ganho de tensão, devido a potência de entrada ser considerada igual à potência de saída, tem-se a seguinte expressão para o ganho de corrente

$$G_I = 2n(1-D). \quad (3.8)$$

Analisando-se a equação (3.7), nota-se que o ganho é função da relação de transformação e da razão cíclica. Para ajudar no projeto do conversor e na escolha da relação de transformação mais apropriada, traçou-se o gráfico do ganho estático de tensão em função da relação de transformação e da razão cíclica, mostrado na Fig. 3.2.

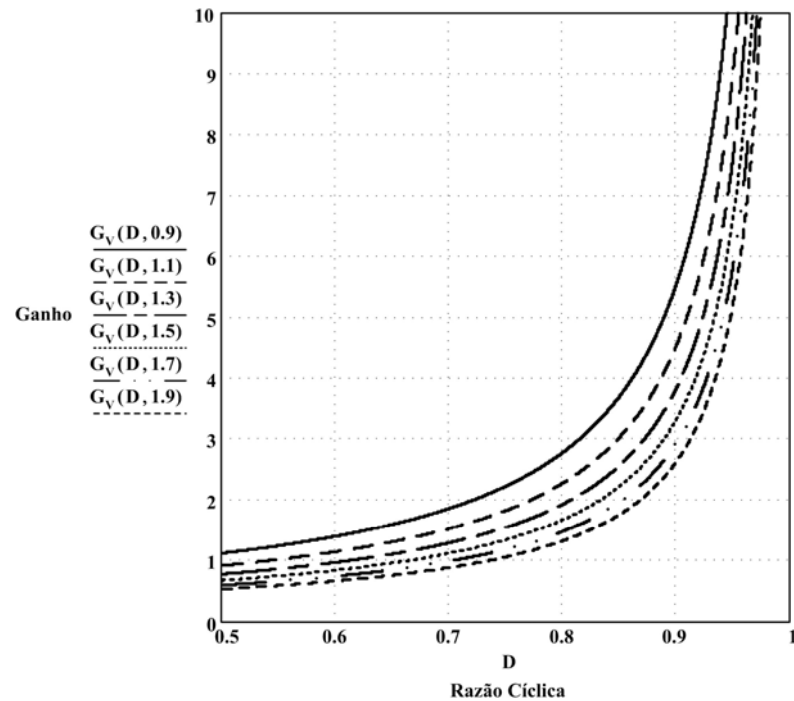


Fig. 3.2 – Gráfico do ganho estático em função da razão cíclica para diversos valores de n .

A partir do gráfico mostrado pode-se estabelecer a relação de transformação mais adequada para o conversor de acordo com a tensão de saída desejada, de forma a manter a variação da razão cíclica dentro de um intervalo ótimo, garantindo a operação do conversor sob qualquer condição transitória.

Para facilitar ainda mais a escolha da relação de transformação, pode-se traçar o gráfico da razão cíclica em função do ângulo da tensão de entrada, mostrando toda a variação da razão cíclica durante meio período da tensão de entrada. Fig. 3.3 mostra o gráfico.

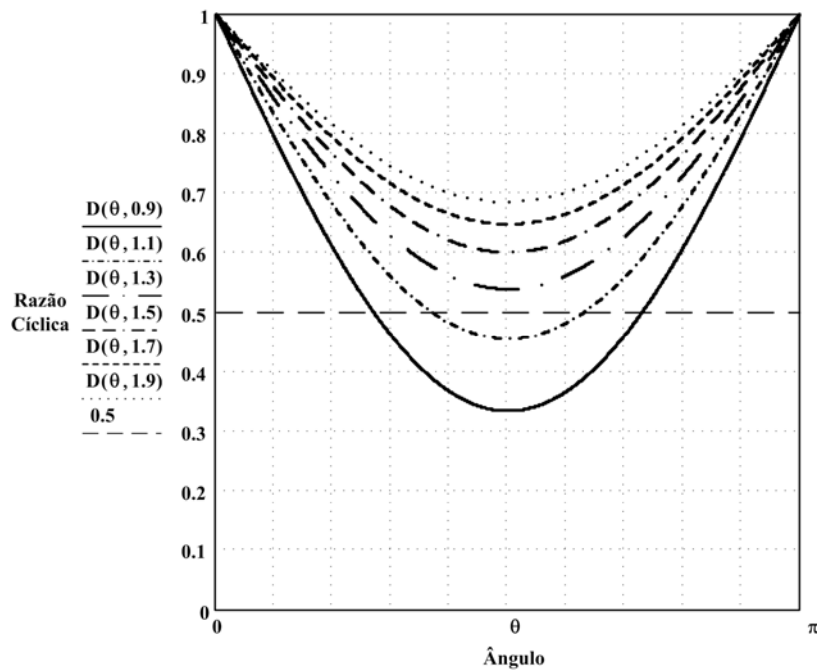


Fig. 3.3 – Gráfico da variação da razão cíclica em função do ângulo da tensão de entrada e da relação de transformação.

3.2.2 - CORRENTE MÉDIA NO INDUTOR L_{CC}

Inicialmente, deve-se considerar que o indutor de entrada é o indutor L_{CC} , ou seja, é o componente que armazena a energia magnética processada, uma vez que o indutor acoplado L_{CA} processa apenas a energia magnética dada pela corrente CA, devido à presença do capacitor C_{fl} , que é muito pequena em relação ao total de energia processada. A Fig. 3.4 representa as formas de onda de corrente nos indutores mencionados.

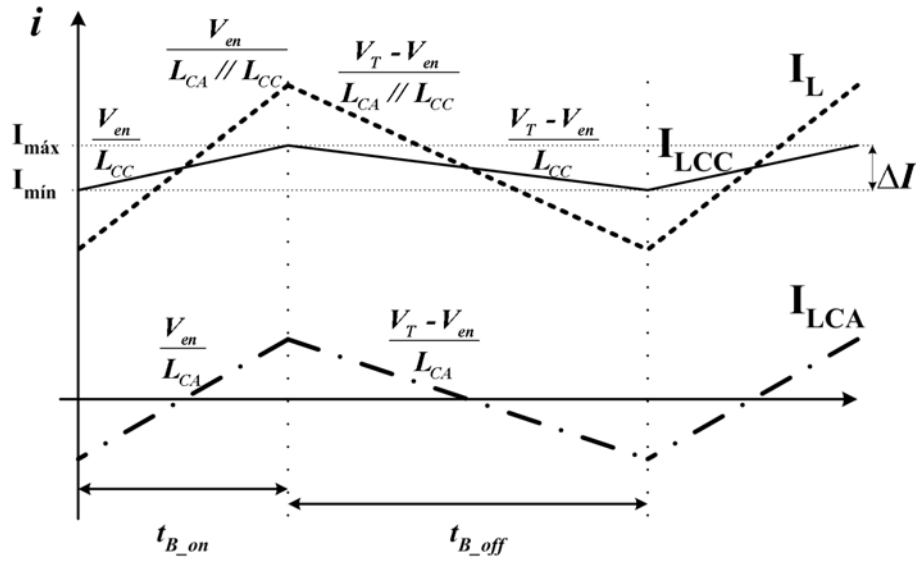


Fig. 3.4 – Formas de onda de corrente através dos indutores L_{CC} e L_{CA} .

Com base na figura acima, tem-se que a corrente média no indutor L_{CC} é dada por

$$I_{LCC_med} = I_{min} + \frac{\Delta I}{2}. \quad (3.9)$$

Tem-se que

$$\frac{\Delta I}{2} = \frac{1}{2} \frac{V_{en}}{L_{CC}} t_{B_on}. \quad (3.10)$$

Substituindo-se (3.10) em (3.9) obtém-se

$$I_{LCC_med} = I_{min} + \frac{1}{2} \frac{V_{en}}{L_{CC}} \left(D - \frac{1}{2} \right) T_s. \quad (3.11)$$

Simplificando-se (3.11) tem-se a equação da corrente média através do indutor L_{CC} :

$$I_{LCC_med} = I_{min} + \frac{1}{4} \frac{V_{en}}{L_{CC}} T_s (2D - 1). \quad (3.12)$$

3.2.3 - CORRENTE MÉDIA NO INDUTOR L_{CA}

A corrente que passa pelo indutor L_{CA} é composta apenas pela componente CA da corrente através dos primários do transformador, ou seja,

$$I_{LCA_med} = \Delta I - I_{min}. \quad (3.13)$$

Portanto, com base na análise feita para o indutor L_{CC} , a corrente média pelo indutor acoplado L_{CA} é dada por:

$$I_{LCA_med} = \frac{1}{4} \frac{V_{en}}{L_{CA}} T_S (2D-1) - I_{min}. \quad (3.14)$$

3.2.4 - CORRENTE MÉDIA DE SAÍDA E DE ENTRADA

Da característica do conversor pode ser inferido que a corrente de saída é igual à corrente média de entrada refletida para o secundário. Essa corrente flui enquanto o diodo de saída está em condução, levando à equação

$$I_0 = \frac{V_{en} T_S (L_{CC} + L_{CA})}{2L_{CC} L_{CA}} n(1-D)(2D-1). \quad (3.15)$$

Substituindo a equação (3.15) na equação do ganho estático de corrente, (3.8), tem-se que a corrente média de entrada vale

$$I_{en} = \frac{V_{en} T_S (L_{CC} + L_{CA})}{4L_{CC} L_{CA}} (2D-1). \quad (3.16)$$

3.2.5 - ESFORÇOS NOS SEMICONDUTORES

A corrente média em um determinado dispositivo é dada pela relação:

$$I_{med} = \frac{1}{T} \int_0^T i(t) dt \quad (3.17)$$

enquanto que a corrente eficaz é dada por:

$$I_{ef} = \sqrt{\frac{1}{T} \int_0^T [i(t)]^2 dt}. \quad (3.18)$$

A partir da forma de onda da corrente que passa pelas chaves, pode-se aplicar a equação (3.17) e encontrar a relação que indica a corrente média na chave, dada por:

$$I_{S1_med} = I_{S2_med} = \frac{V_{en} T_S (L_{CC} + L_{CA})}{2L_{CC} L_{CA}} \left(D - \frac{1}{2} \right) \left(\frac{3}{2} - D \right). \quad (3.19)$$

Para os diodos de saída, utilizando a mesma equação (3.17), tem-se que:

$$I_{D1_med} = I_{D2_med} = \frac{V_{en} T_S (L_{CC} + L_{CA})}{2L_{CC} L_{CA}} n (2D - 1). \quad (3.20)$$

O pico de corrente suportado pelas chaves é derivado da equação do corrente pelo indutor de entrada, e é dado por:

$$I_{S1_pk} = I_{S2_pk} = \frac{V_{en} T_S (L_{CC} + L_{CA})}{2L_{CC} L_{CA}} (2D - 1). \quad (3.21)$$

A corrente de pico nos diodos de saída é a mesma calculada para as chaves refletida para o secundário, portanto, dividida pela relação de transformação.

A tensão que as chaves tem que suportar é o dobro da tensão aplicada aos enrolamentos primários do transformador, devido à topologia “push-pull”. Portanto, tem-se que

$$V_{S1} = V_{S2} = 2V_T. \quad (3.22)$$

Mas a tensão aplicada aos primários do transformador é dada por:

$$V_T = \frac{V_{en}}{2(1-D)}. \quad (3.23)$$

Portanto, a tensão aplicada às chaves do conversor é dada pela seguinte equação:

$$V_{S1} = V_{S2} = \frac{V_{en}}{1-D}. \quad (3.24)$$

Para exemplificar a consequência da alta tensão sobre a chave, foi feito um gráfico da variação da razão cíclica em função da tensão de entrada (valores RMS) para várias relações de transformação, ilustrado na Fig. 3.5.

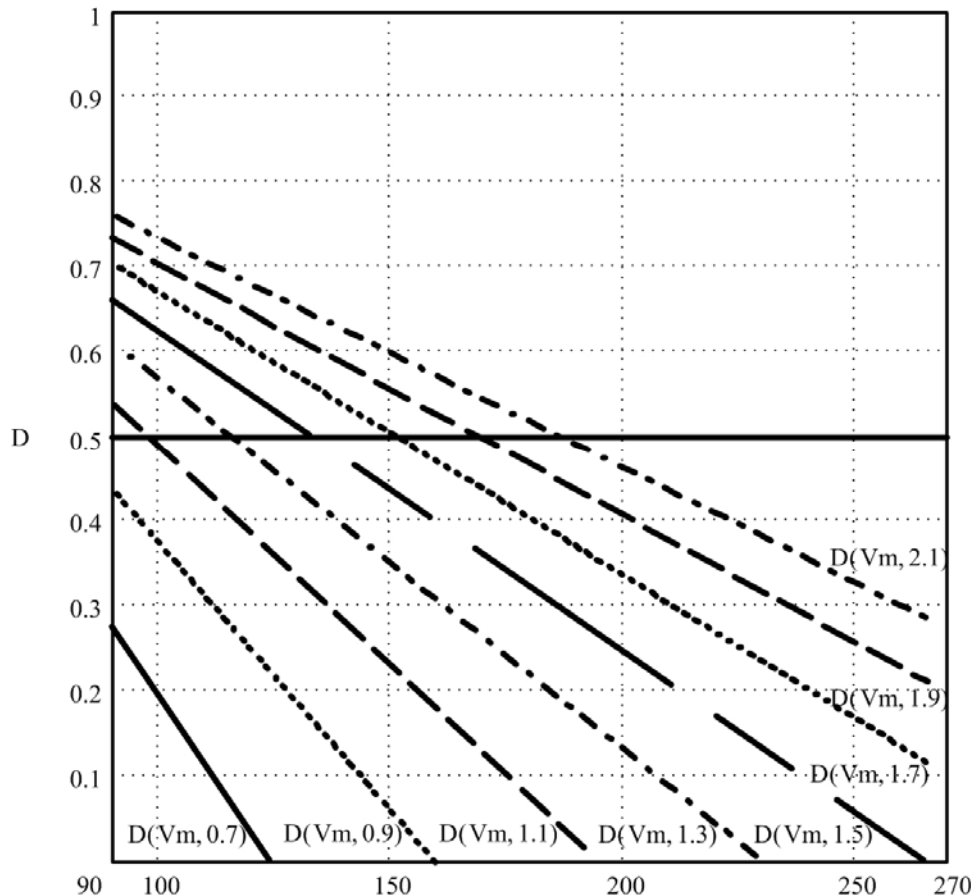


Fig. 3.5 – Gráfico da variação da razão cíclica em função da tensão de entrada para diversas relações de transformação.

Pode-se concluir dessa figura que para que o conversor tenha tensão de entrada universal, a relação de transformação deve ser alta, de forma que a razão cíclica se mantenha entre 50 % e 100 %, condição imprescindível de funcionamento. Se esta relação de transformação for muito alta, a tensão sobre a chave também aumenta muito, tornando o conversor impraticável.

Para os diodos de saída, pela análise da topologia empregada no secundário, pode-se concluir facilmente que a tensão sobre esses componentes é calculada pela relação:

$$V_{D1} = V_{D2} = 2V_0. \quad (3.25)$$

3.3 - CONCLUSÃO

Neste capítulo foi apresentado o desenvolvimento matemático para projeto do conversor proposto. Foram definidas as equações de interesse para o dimensionamento dos componentes e relações importantes entre as grandezas envolvidas.

Além disso, foram apresentados gráficos relevantes para o processo de projeto do conversor e dimensionamento de componentes.

CAPÍTULO 4

ESTUDO DO FILTRO PASSIVO SINTONIZADO

4.1 - INTRODUÇÃO

Por filtro passivo sintonizado pode-se entender qualquer arranjo de elementos passivos de forma que uma dada frequência sintonizada seja atenuada ou amplificada, conforme seja necessário. Em conversores chaveados é comum a utilização de indutores e/ou capacitores devidamente projetados para suprimir determinada frequência não desejada. Dentre os filtros passivos, técnicas utilizando indutores acoplados, como em [12] e [38], figuram como boas opções, pois se utilizam de dois métodos paralelos de transferência de energia: elétrico e magnético.

Uma das razões pelas quais filtros acoplados não são muito utilizados é a forma como são tratados. Como são indutores acoplados, a complexidade envolvendo a teoria de circuitos magnéticos acaba por limitar seu uso, apesar de estes serem estudados há muito tempo. Assim, ao tratar indutores acoplados como elementos constituintes de um circuito de filtro, ao invés de estudá-los à luz da teoria magnética, são usados os conceitos e teorias de circuitos usados para filtragem, que é uma forma mais direta e simples de estudo desses elementos em circuitos práticos, sendo este o enfoque utilizado neste capítulo.

O principal objetivo com o enfoque na teoria de filtros é mostrar as diversas possibilidades práticas de utilização de indutores acoplados em filtros sem entrar a fundo na teoria de circuitos magnéticos, chamando a atenção para aplicações em Eletrônica de Potência.

4.2 - PRINCÍPIO DE OPERAÇÃO

O filtro passivo descrito neste capítulo é mostrado na Fig. 4.1. Nota-se que o filtro é formado por dois indutores acoplados, sendo que uma extremidade do indutor L_{CA} é conectada ao indutor L_{CC} e a outra extremidade é conectada em série ao capacitor C_f .

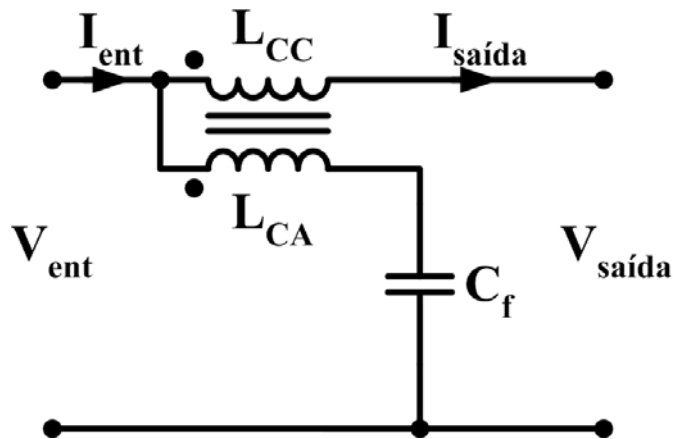


Fig. 4.1 – Diagrama básico do filtro sintonizado.

Este circuito forma um circuito linear de duas entradas, que pode ser aplicado em qualquer circuito CC. O filtro pode substituir o indutor usado na entrada, na saída e no barramento CC interno de um conversor CC, atuando no sentido de reduzir a ondulação de corrente através do circuito.

Para ajudar na compreensão do funcionamento do circuito os indutores são nomeados L_{CC} e L_{CA} , de acordo com a função que desempenham no circuito. O indutor L_{CC} conduz a corrente contínua com ondulação, enquanto o indutor L_{CA} conduz apenas a ondulação CA da corrente $I_{saída}$. Além disso, supõe-se um acoplamento ideal e uma relação de transformação de 1:1 entre L_{CC} e L_{CA} , além de capacitância infinita para C_f .

A corrente $I_{saída}$ pode ser decomposta em duas componentes, uma corrente CC pura, indicada por $\bar{I}_{saída}$, somada à uma componente alternada, indicada por $\tilde{I}_{saída}$. Portanto

$$I_{saída} = \bar{I}_{saída} + \tilde{I}_{saída} \quad (4.1)$$

Por ação de transformação, a corrente através de L_{CC} é transferida integralmente a L_{CA} . Como C_f é infinito, a componente $\bar{I}_{saída}$ da corrente através de L_{CA} é bloqueada, permitindo a circulação apenas da componente alternada $\tilde{I}_{saída}$. Pela lei dos nós, a corrente I_{ent} é composta apenas pela componente CC de $I_{saída}$, ou seja,

$$I_{ent} = I_{saída} - \tilde{I}_{saída} = \bar{I}_{saída}. \quad (4.2)$$

Portanto, a corrente de entrada é composta por uma corrente contínua, sem ondulação (“ripple”).

Uma vez que não há como acoplar os indutores perfeitamente, um fator de acoplamento deve ser acrescentado à análise. Esse fator, indicado pelo símbolo k , é definido por

$$k = \frac{L_M}{\sqrt{L_{CC}L_{CA}}} \quad (4.3)$$

onde L_M é a indutância mútua dos indutores e $0 < k < 1$. Os indutores acoplados, que também podem ser vistos como um transformador, podem ser representados pelo circuito T equivalente convencional de transformadores [12], como mostrado na Fig. 4.2.

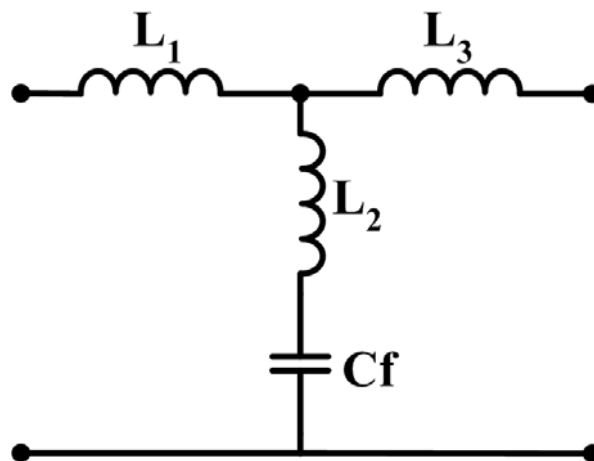


Fig. 4.2 – Circuito T equivalente do filtro.

As indutâncias L_1 , L_2 e L_3 valem

$$L_1 = L_2 = L_3 = k\sqrt{L_{CC}L_{CA}} \quad (4.4)$$

$$L_2 = L_{CA} - L_M = L_{CA} - k\sqrt{L_{CC}L_{CA}} \quad (4.5)$$

$$L_3 = L_{CC} - L_M = L_{CC} - k\sqrt{L_{CC}L_{CA}}. \quad (4.6)$$

Considerando que L_1 e L_2 formam um divisor de tensão e substituindo as equações (4.4) e (4.5), pode-se extrair a equação de ganho do circuito

$$G_R = \frac{L_2}{L_1 + L_2} = 1 - k\sqrt{\frac{L_{CC}}{L_{CA}}}. \quad (4.7)$$

A partir de (4.7) a condição de “ripple” zero é determinada, ou seja, o valor de k para que o “ripple” de corrente seja nulo.

$$k = \sqrt{\frac{L_{CA}}{L_{CC}}}. \quad (4.8)$$

No entanto, como a condição de total eliminação da ondulação da corrente é ideal, na prática k sempre será menor que a unidade, o que determina que L_{CA} deve ser menor que L_{CC} . Isso pode ser conseguido com um número menor de espiras para o enrolamento L_{CA} . Além disso, o valor do capacitor C_f também tem influência na eliminação do “ripple”. A eliminação total seria possível somente se a capacitância de C_f fosse realmente infinita. Com um valor prático finito o circuito torna-se um filtro passa-baixa.

4.3 - FILTRO “NOTCH”

Do inglês, filtro “notch” pode se entendido como um filtro de ranhura, ou rejeita faixa, em que uma dada faixa de freqüências é atenuada enquanto as faixas restantes não são afetadas. Portanto, no caso de conversores chaveados com freqüência fixa essa propriedade torna-se particularmente interessante, uma vez que esses filtros podem bloquear componentes na freqüência de chaveamento do conversor.

Na seção anterior o modelo básico ideal do filtro foi estudado. Admitindo-se o capacitor C_f da Fig. 4.2 com uma capacitância finita e aplicando as leis de Kirchhoff ao circuito equivalente no domínio da frequência, a equação de ganho do “ripple” pode ser encontrada.

$$G_R = \frac{1 + s^2 L_{CA} C_f \left(1 - k \sqrt{\frac{L_{CC}}{L_{CA}}} \right)}{1 + s^2 L_{CA} C_f}. \quad (4.9)$$

Pela equação nota-se que em baixas frequências o ganho é unitário, enquanto que em altas frequências o ganho é decrescente, evidenciando o comportamento passa-baixa do filtro.

A condição de “ripple” nulo acontece quando o numerador de (4.9) é zero, ou seja,

$$1 + s^2 L_{CA} C_f \left(1 - k \sqrt{\frac{L_{CC}}{L_{CA}}} \right) = 0. \quad (4.10)$$

Desenvolvendo (4.10) obtém-se a equação que indica a frequência em que o ganho do “ripple” é zero

$$f_n = \frac{1}{2\pi \sqrt{\left(1 - k \sqrt{\frac{L_{CC}}{L_{CA}}} \right) L_{CA} C_f}}. \quad (4.11)$$

Assim, fazendo-se $k < \sqrt{L_{CA}/L_{CC}}$ pode-se eliminar a frequência f_n , uma vez que a ressonância entre C_f e L_2 formam um desvio de baixa impedância para a frequência em questão. Essa é a operação básica do filtro. Outro aspecto interessante diz respeito à parcela $k \sqrt{L_{CC}/L_{CA}}$ da equação (4.11): esta parcela não deve ter valor muito próximo da unidade, uma vez que a frequência sintonizada fica extremamente sensível à variações em k , L_{CC} e L_{CA} ; por outro lado, a parcela deve ser próxima da unidade para que haja boa atenuação em frequências

acima da frequência sintonizada ([12]). Portanto um compromisso entre as duas situações é necessário.

Na prática o filtro estará conectado a outras impedâncias, o que afeta a função de transferência do conjunto como um todo. Adicionando-se um capacitor, C_{f2} , da forma como é mostrado na Fig. 4.3, forma-se um filtro cascadeado de quarta ordem com apenas três componentes, evidenciando assim a vantagem de utilização desse método.

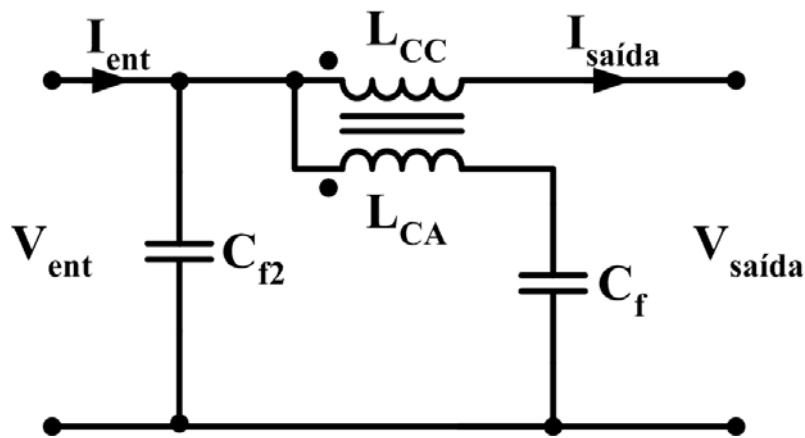


Fig. 4.3 – Diagrama do filtro “notch” de quarta ordem.

Com a adição de C_{f2} a função de transferência passa a ser

$$G_R = \frac{1 + s^2 \left(1 - k \sqrt{\frac{L_{CC}}{L_{CA}}} \right) L_{CA} C_f}{1 + s^2 (L_{CA} C_f + L_{CC} C_{f2}) + s^4 (1 - k^2) C_f C_{f2} L_{CA} L_{CC}}. \quad (4.12)$$

Analisando a equação (4.12) como anteriormente pode-se deduzir que a equação para o cálculo da frequência “notch” é a mesma. No entanto o ganho continua a decrescer para frequências maiores que a frequência “notch”, o que não acontece para a situação exemplificada pela Fig. 4.1. Utilizando a ferramenta de simulação PSpice, pode-se comparar as duas situações, mostradas na Fig. 4.4.

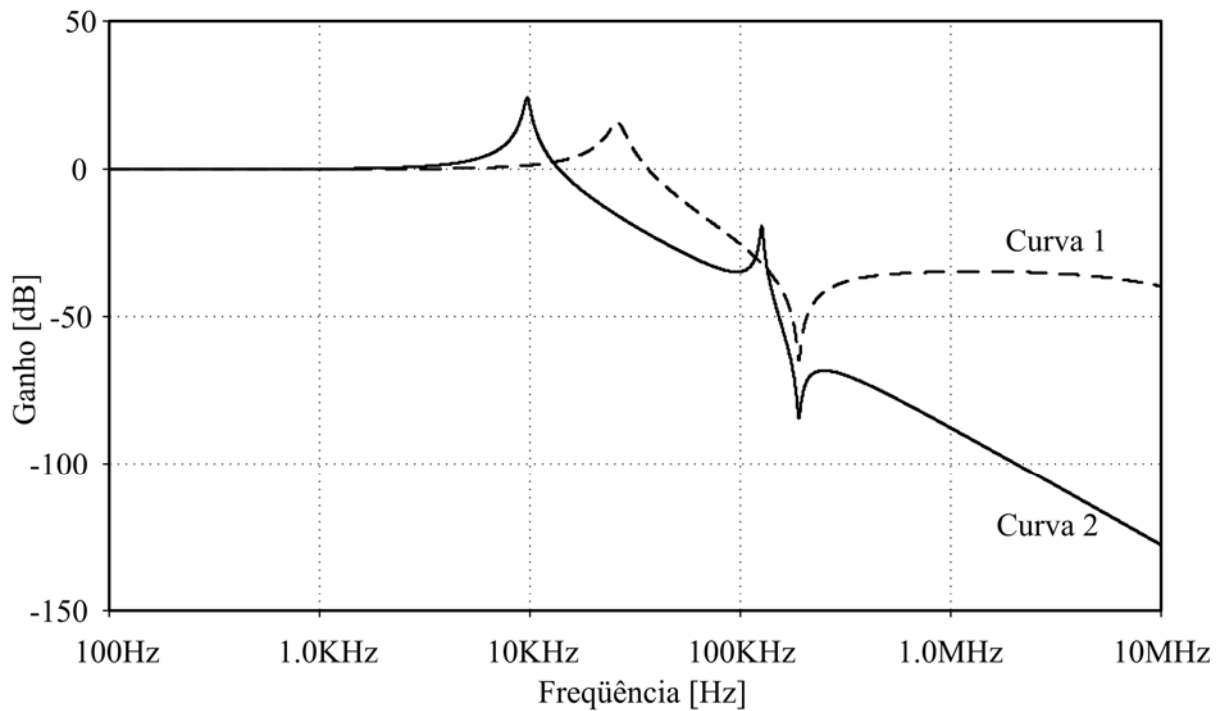


Fig. 4.4 – Simulação do filtro “notch” na configuração básica (curva 1) e na configuração com o capacitor C_{12} (curva 2).

Nesta simulação a frequência a ser eliminada foi ajustada para 200 kHz, ajuste este conseguido por meio do cálculo dos componentes utilizando (4.11). A Curva 1 representa a função de transferência do circuito básico do filtro, sem o capacitor C_{12} . Nota-se que na frequência ajustada o ganho decresce de forma decisiva, mas para frequências maiores o ganho permanece relativamente constante, num valor acima do atingido para o “notch”. Além disso, nota-se também uma amplificação do sinal numa frequência entre 10 e 100 kHz causada por uma ressonância entre os elementos do circuito. Já a Curva 2 representa a função de transferência do circuito representado na Fig. 4.3. Nesta curva pode-se notar novamente a influência da ressonância entre os elementos do circuito, evidenciado pela presença de dois picos de amplificação nas frequências de 10 e 120 kHz, aproximadamente. O valor de C_{12} é um tanto arbitrário, uma vez que este não pode ser muito grande para não interferir na forma de onda da tensão de entrada retificada e também não deve ser pequeno a ponto de sua

influência não ser percebida. Valores típicos ficam entre 10 nF e 4,7 μ F, dependendo da potência do conversor. Apenas a título de ilustração, a Fig. 4.5 mostra uma simulação do circuito mostrado na Fig. 4.3 feita para diversos valores de C_{f2} com os demais valores constantes.

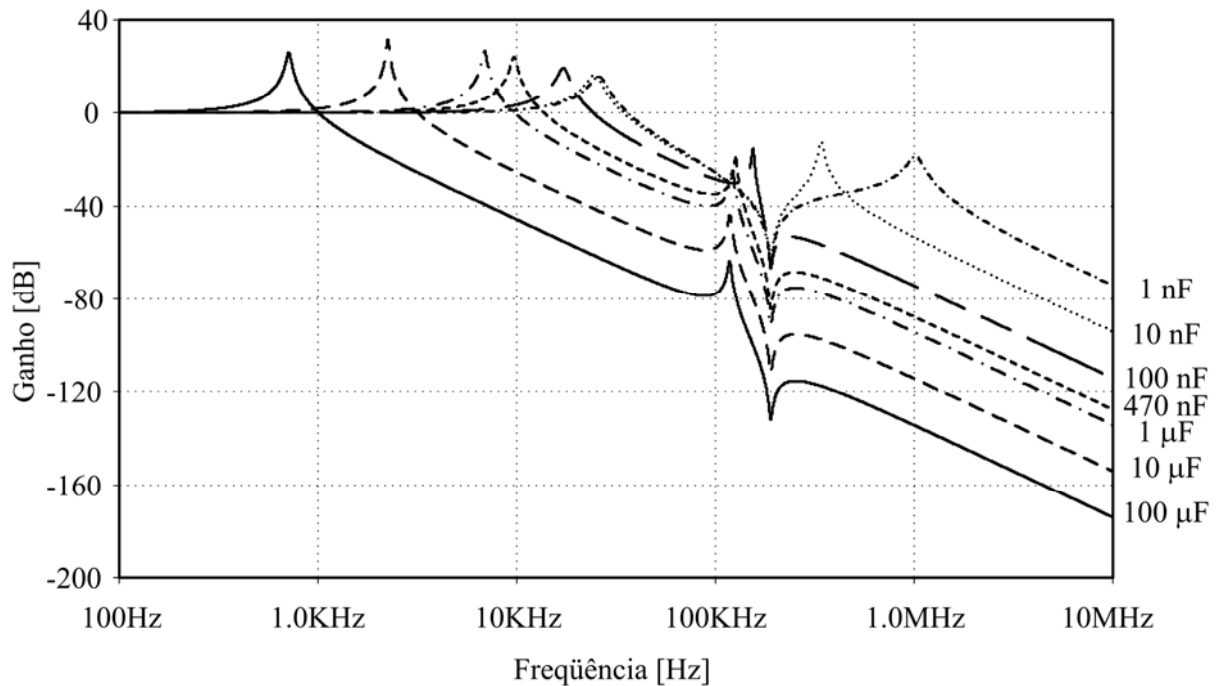


Fig. 4.5 – Simulação do filtro “notch” para vários valores de C_{f2} .

A figura mostra que os melhores resultados de atenuação são obtidos para os maiores valores de capacitância. No entanto, esses capacitores de maior valor distorcem a tensão de entrada retificada, o que não é desejável em conversores para correção do fator de potência. Portanto, deve haver um compromisso entre performance do filtro e distorção da tensão de entrada, indicando um valor de 470 nF como mais apropriado.

Outro fator que tem influência sobre a característica do filtro é o fator de acoplamento k . O ajuste desta variável sintoniza corretamente o filtro através da variação da frequência de “notch”, mantendo constante as outras variáveis. Portanto, o ajuste fino da frequência

desejada é feito através do valor de k e, para que isto seja possível, o valor de k deve ser medido com precisão.

Em [12] são mostrados dois métodos de medição, que serão explicados a seguir. O primeiro método consiste em fazer duas medidas: a indutância do primeiro enrolamento é medida com o segundo enrolamento em aberto (L) e depois em curto-circuito (L_{sc}), calculando-se o fator de acoplamento pela seguinte equação:

$$k = \sqrt{1 - \frac{L_{sc}}{L}} \quad (4.13)$$

Depois a operação é repetida com o primeiro enrolamento em curto e em aberto, obtendo os valores de indutância do segundo enrolamento e aplicando na equação (4.13) também. O valor final do fator de acoplamento é obtido fazendo-se a média dos dois valores de k encontrados.

Este método é válido quando k tem valor próximo da unidade, que é quando o resultado é preciso. No entanto se a resistência dos enrolamentos for substancial este método não se aplica.

O outro método consiste em tomar quatro medidas de indutância. Primeiramente mede-se cada enrolamento com o outro em aberto, obtendo os valores L_1 e L_2 . Depois, faz-se a ligação série dos enrolamentos nas configurações aditiva e em oposição, obtendo-se os valores L_{soma} e L_{op} respectivamente. De posse destes valores, aplica-se a seguinte equação:

$$k = \frac{L_{soma} - L_{op}}{4\sqrt{L_1 L_2}}. \quad (4.14)$$

Neste método a resistência dos enrolamentos não influencia os resultados, porém para valores pequenos de k os resultados não são válidos. Assim sendo, uma análise do tipo de enrolamento é necessária para determinar qual o método mais indicado para calcular o valor do fator de acoplamento.

Para ilustrar a influência do fator de acoplamento no funcionamento do filtro foi feita uma simulação com o valor de k variando de 0,5 a 1, com passo de 0,1. A Fig. 4.6 mostra os resultados obtidos.

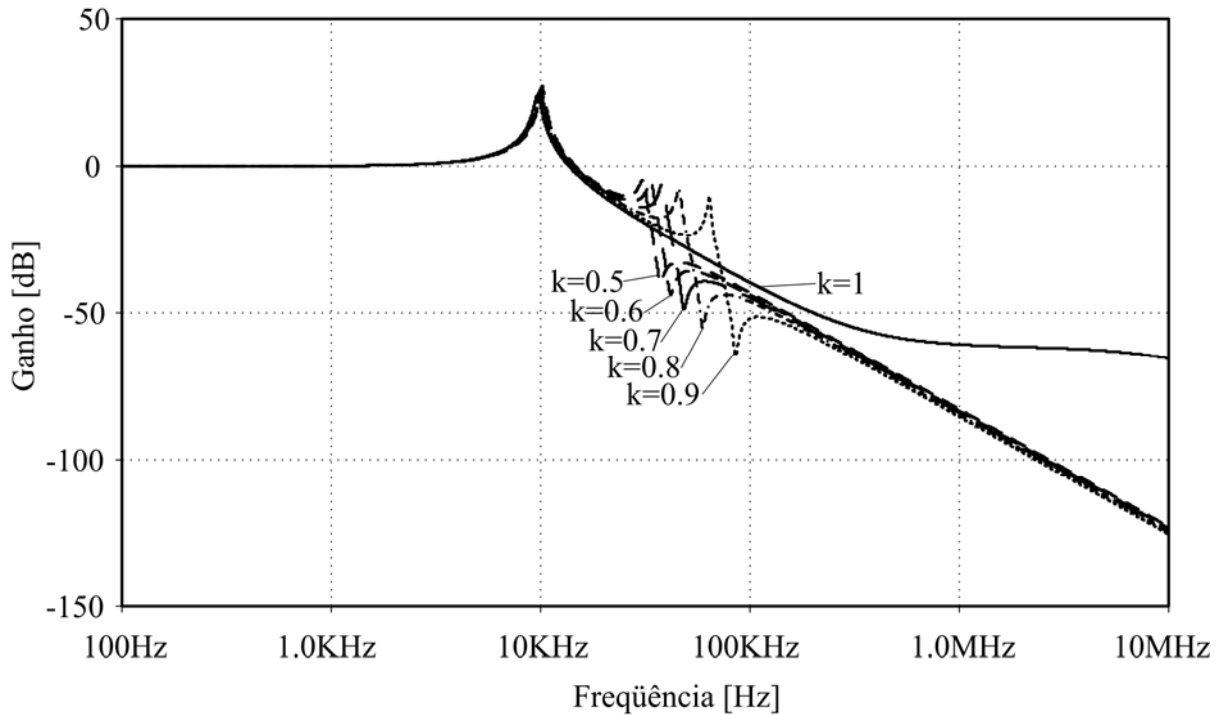


Fig. 4.6 - Simulação do filtro “notch” para vários valores de k .

Pela figura nota-se que o valor do fator de acoplamento é determinante no comportamento do filtro. Assim, fica evidenciado que é de suma importância arbitrar um valor coerente para esta variável de forma a conseguir boa atenuação na frequência de “notch” escolhida, mas com a devida estabilidade em relação à variação de componentes parasitas, tais como capacitância de enrolamentos, resistência de contatos e indutâncias de trilhas de circuito impresso.

4.4 - CONCLUSÃO

Neste capítulo foram mostradas as principais características operativas do filtro, bem como sua aplicação e utilização. As simulações realizadas demonstram a influência de cada variável do circuito, facilitando assim o entendimento e o projeto do filtro.

Desta forma, a aplicação deste tipo de filtro nos conversores CC em geral constitui-se numa grande vantagem, pois com o acréscimo de poucos componentes há uma melhora na característica e eficiência do filtro, além de possibilitar a redução da ondulação da corrente pelo indutor na frequência de chaveamento do conversor. Apesar de ser necessário lidar com diversas variáveis, o ajuste do filtro não gera grandes dificuldades a ponto de inviabilizar a utilização do mesmo em larga escala.

Especialmente em conversores destinados à correção do fator de potência, o filtro “notch” se torna ainda mais atraente. Quando utilizado na entrada do conversor permite a eliminação do “ripple” da corrente de entrada, funcionando ao mesmo tempo como indutor de entrada e filtro EMI, representando assim uma economia significativa em relação a topologias comuns.